

# **ESCUELA POLITÉCNICA NACIONAL**

## **FACULTAD DE INGENIERÍA ELÉCTRICA Y ELECTRÓNICA**

### **IMPLEMENTACIÓN DE UN DIVISOR DE POTENCIA CUASI WILKINSON 1:3 EN TECNOLOGÍA PLANAR PARA APLICACIONES EN LA BANDA DE 1 GHz**

### **DISEÑO Y SIMULACIÓN DE UN DIVISOR DE POTENCIA CUASI WILKINSON 1:3 EN TECNOLOGÍA PLANAR PARA APLICACIONES EN LA BANDA DE 1 GHz**

**TRABAJO DE INTEGRACIÓN CURRICULAR PRESENTADO COMO  
REQUISITO PARA LA OBTENCIÓN DEL TÍTULO DE INGENIERA EN  
TELECOMUNICACIONES**

**FERNANDA CATHERINE VALLES YÁNEZ**

**[fernanda.valles@epn.edu.ec](mailto:fernanda.valles@epn.edu.ec)**

**DIRECTOR: DR.-ING. HERNÁN VINICIO BARBA MOLINA**

**[hernan.barba@epn.edu.ec](mailto:hernan.barba@epn.edu.ec)**

**DMQ, febrero 2022**

## **CERTIFICACIONES**

Yo, Fernanda Catherine Valles Yáñez declaro que el trabajo de integración curricular aquí descrito es de mi autoría; que no ha sido previamente presentado para ningún grado o calificación profesional; y, que he consultado las referencias bibliográficas que se incluyen en este documento.

---

**Fernanda Catherine Valles Yáñez**

Certifico que el presente trabajo de integración curricular fue desarrollado por Fernanda Catherine Valles Yáñez, bajo mi supervisión.

---

**Dr.-Ing. Hernán Vinicio Barba Molina**  
**DIRECTOR**

## **DECLARACIÓN DE AUTORÍA**

A través de la presente declaración, afirmamos que el trabajo de integración curricular aquí descrito, así como el producto resultante del mismo, son públicos y estarán a disposición de la comunidad a través del repositorio institucional de la Escuela Politécnica Nacional; sin embargo, la titularidad de los derechos patrimoniales nos corresponde a los autores que hemos contribuido en el desarrollo del presente trabajo; observando para el efecto las disposiciones establecidas por el órgano competente en propiedad intelectual, la normativa interna y demás normas.

Fernanda Catherine Valles Yáñez

Hernán Vinicio Barba Molina

## **DEDICATORIA**

A mis tres angelitos, mi madre y abuelos, por ser siempre mi apoyo y compañía.

A mi padre por sus enseñanzas y coraje.

A mis hermanos, por ser mi fortaleza.

A mi esposo por acompañarme en el camino de la vida.

A mi tía por su amor incondicional.

A mi familia por enseñarme humildad y valentía.



## **AGRADECIMIENTO**

A mis angelitos, que siempre me dieron una sonrisa a pesar de lo tormentoso que puede tornarse el día. Gracias por enseñarme su manera de disfrutar y de vivir la vida, y demostrarme que el amor y la familia son el reflejo de la bendición de Dios.

A mi padre, gracias por haberme brindado sus consejos y su mano áspera fruto de un arduo trabajo, muestra del camino duro. Gracias, por todo tu esfuerzo.

A mis hermanos, los hijos que la vida me dio, mi pieza fundamental les doy las gracias por tanto amor.

A mi esposo, por ser mi impulso, mi compañero de vida. Gracias por la paciencia y la humildad por la que caminamos día a día.

A mi tía, por ser incomparable e irremplazable. Gracias por ser ese pedacito de cielo más bello que puedo tener.

A mi director de trabajo, Dr. Hernán Barba por su apoyo, su guía, amistad y humildad durante este trayecto.

A mi familia y amigos por los momentos compartidos.

# ÍNDICE DE CONTENIDO

CERTIFICACIONES.....	II
DECLARACIÓN DE AUTORÍA .....	III
DEDICATORIA .....	IV
AGRADECIMIENTO.....	V
ÍNDICE DE CONTENIDO.....	VI
RESUMEN.....	VIII
ABSTRACT.....	IX
1 INTRODUCCIÓN .....	10
1.1 OBJETIVO GENERAL.....	11
1.2 OBJETIVOS ESPECIFICOS .....	11
1.3 ALCANCE .....	11
1.4 MARCO TEORICO .....	12
1.4.1 DIVISOR DE POTENCIA TIPO “T” .....	13
1.4.2 DIVISORES DE POTENCIA TIPO WILKINSON .....	15
2 METODOLOGÍA.....	19
2.1 INTRODUCCIÓN A LA HERRAMIENTA DE SIMULACIÓN .....	19
2.2 CARACTERÍSTICAS DEL SUBSTRATO.....	21
2.3 IMPLEMENTACIÓN DEL DIVISOR DE POTENCIA .....	27
2.3.1 MODELO DE PRUEBA, UNA ENTRADA UNA SALIDA.....	27
2.3.2 MODELADO DIVISOR DE POTENCIA WILKINSON, UNA ENTRADA Y DOS SALIDAS .....	28
2.3.3 MODELADO DIVISOR DE POTENCIA CUASI WILKINSON 1:3 .....	31
3 RESULTADOS, CONCLUSIONES Y RECOMENDACIONES .....	35
3.1 RESULTADOS.....	35
3.2 CONCLUSIONES .....	40
3.3 RECOMENDACIONES.....	41

4	REFERENCIAS BIBLOGRAFICAS .....	42
5	ANEXOS.....	43
	<b>ANEXO I</b> .....	<b>44</b>

## RESUMEN

El presente proyecto de titulación propone el diseño, modelado y simulación de un divisor de potencia Wilkinson 1:3 con distribución uniforme de potencia para la frecuencia de operación de 1 GHz.

En el Capítulo 1 se realiza una breve descripción acerca de los divisores de potencia, incluyendo sus características, tipos y sus principios. Asimismo, se describen cada una de las técnicas que se usan para la división de potencia. Se presenta un resumen de implementaciones reportadas en la literatura en las cuales se han utilizado los diferentes tipos de divisores de potencia.

En el Capítulo 2 se describe el diseño del divisor de potencia en tecnología *microstrip* para una frecuencia de operación de 1 GHz y el modelado en la herramienta de simulación Keysight® Advanced Design System.

En el Capítulo 3 se realiza un análisis del modelo simulado en la herramienta de simulación Keysight® Advanced Design System.

**PALABRAS CLAVE:** divisor de potencia Wilkinson, divisor de potencia con salidas impares, tecnología *microstrip*, Keysight® Advanced Design System

## **ABSTRACT**

The present titling project proposes, the design, modeling and simulation of a Wilkinson power divider 1:3 with uniform power distribution for the operation frequency of 1Ghz

Chapter 1 shows a short description about a power divider, including it's features, types and principles. In addition, it describes each one of the techniques used for the power divider. This chapter also shows a summary of the reported implementation where different power divider had been used.

Chapter 2 shows the design of the power divider in the microstrip technology for 1ghz of operation frequency and the modeling in the simulation tool named Keysight® Advanced Design System.

Chapter 3 shows an analysis of the simulated model in the simulation tool Keysight® Advanced Design System.

**Keywords:** Wilkinson power divider, Power divider with odd outputs, microstrip technology, Keysight® Advanced Design System

# 1 INTRODUCCIÓN

El inicio de las telecomunicaciones a nivel mundial ha dado un giro total para el desarrollo local e internacional, el mismo que se rige a parámetros, a normas, usos y aplicaciones. Es importante conocer que el inicio de las telecomunicaciones permite acortar distancias en el momento de compartir información desde un transmisor a un receptor y viceversa. El inicio de la información desde radio y televisión hasta Internet, con su evolución en IoT hace que se mejoren modelos con pérdidas aceptables en la transmisión de información. El telégrafo marca el inicio de las comunicaciones, se habla de análogo a digital, de transmisión por líneas electromagnéticas a transmisión por fibra óptica, de velocidad de transmisión hacia ancho de banda, de costos, de equipos, de tecnología, de aplicaciones, todo con el fin de mejorar la comunicación, el tiempo de retardo y la calidad de ésta, será entonces la eficiencia lo que marque el desarrollo de las telecomunicaciones y sus aplicaciones [1].

Debido al crecimiento de usuarios de manera exponencial, la demanda en el uso de dispositivos inalámbricos de bajo costo y consumo reducido de potencia, así como la saturación del espectro electromagnético ha permitido la proliferación de nuevas tecnologías con un avance en la miniaturización de circuitos y sistemas digitales, lo que permite aprovechar las tecnologías de manera amplia en el mercado de las comunicaciones. Sin embargo, la difusión de aplicaciones ha limitado el espectro y obliga a que las emisiones sean más controladas extendiéndose a bandas de frecuencia altas con procesos de modulación eficientes con protección contra distorsiones o interferencias [2].

En la actualidad se puede hablar de aplicaciones en IoT, las mismas que permiten localizar, rastrear y administrar objetos en tiempo real, tanto en áreas como la hospitalaria, infraestructura, logística, transporte, seguridad y entre otras aplicaciones que han permitido el fácil desarrollo de la humanidad. Cabe destacar que las aplicaciones se ven afectadas en su gran mayoría debido a la cantidad de información y a la confiabilidad que éstas presentan [3].

Se tienen las redes de alimentación de antenas en tecnología *microstrip* las mismas que con un arreglo de antenas permiten aplicar una señal de determinada intensidad y fase para lograr un campo de radiación que cumpla características específicas, para controlar la señal y distribuirla adecuadamente, con un tipo de conductor y substrato que tenga características constantes [4].

En redes de alimentación para arreglos de antenas es importante que éstas presenten un tamaño adecuado, que presenten un buen acoplamiento y una eficiencia aceptable. En tecnología planar *microstrip* estas características sin embargo suelen ser limitantes debido a la complejidad que puede alcanzar una red de alimentación y a la distribución de potencia requerida [5].

Una solución a estos inconvenientes se obtiene mejorando las redes de alimentación con divisores de potencia que permitan la reducción de pérdidas y disipación de potencia reflejada en sus puertos de salida de múltiples secciones, sin limitar su uso a divisores de potencia  $2^n$ , tal como los divisores de potencia tipo Wilkinson que se implementan en tecnología *microstrip* [6][7].

El presente Trabajo de Integración Curricular presenta el diseño y simulación de un divisor de potencia similar al tipo Wilkinson con 3 puertos de salida (cuasi Wilkinson). Con el desarrollo de este trabajo se pretende brindar una solución cuando se requieran alimentaciones impares y no desperdiciar puertos de salida si se utilizan divisores de potencia  $2^n$ .

## **1.1 OBJETIVO GENERAL**

Realizar el diseño y simulación de un divisor de potencia cuasi Wilkinson 1:3 en tecnología planar para aplicaciones en la banda de 1 GHz.

## **1.2 OBJETIVOS ESPECIFICOS**

Los objetivos específicos de este Trabajo de Integración Curricular son:

- Describir de manera general el uso de un divisor de potencia.
- Diseñar un divisor de potencia cuasi Wilkinson 1:3.
- Modelar el divisor de potencia diseñado utilizando la herramienta Keysight® Advanced Design System – Schematic.
- Analizar los resultados obtenidos de la simulación en términos de acoplamiento y distribución de potencia en los puertos de salida.

## **1.3 ALCANCE**

El presente Trabajo de Integración Curricular propone el diseño, modelado y simulación de un divisor de potencia Wilkinson 1:3 con distribución uniforme de potencia para la frecuencia de operación de 1 GHz.

En primer lugar, se realizará una breve descripción acerca de los divisores de potencia, incluyendo sus características, tipos y sus principios. Asimismo, se describirán cada una

de las técnicas que se utilizan para la división de potencia. Se presentará un resumen de implementaciones reportadas en la literatura en las cuales se han utilizado los diferentes tipos de divisores de potencia.

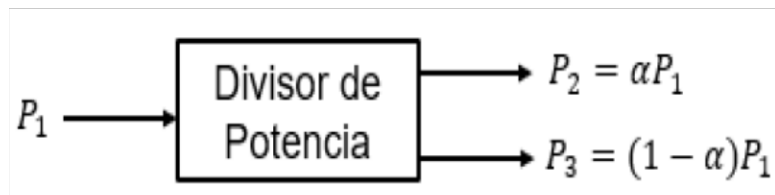
Seguidamente, se describirá el diseño del divisor de potencia en tecnología *microstrip* para una frecuencia de operación de 1 GHz y el modelado en la herramienta de simulación Keysight® Advanced Design System.

Finalmente, se realizará un análisis del modelo simulado en la herramienta de simulación Keysight® Advanced Design System.

## 1.4 MARCO TEORICO

Esta sección hace referencia a la información técnica acerca de los divisores de potencia, sus características, usos, y clasificación, la cual permita al lector tener una breve introducción a la teoría básica de los divisores de potencia.

Los divisores de potencia son elementos pasivos, utilizados en la división uniforme de potencia de la señal de entrada para  $n$  puertos de salida de menor potencia, siendo  $n$  un número entero. Comúnmente se conserva una simetría tanto a nivel de magnitud como de fase. En un ejemplo simple de división de potencia simétrica, la división de potencia es sin pérdidas con un factor simétrico de pérdidas de transmisión (aka división de potencia) de 3 dB. La Figura 1.1 muestra el esquema general de un divisor de potencia en el cual la potencia de entrada  $P_1$  se divide arbitrariamente en potencias  $P_2$  y  $P_3$  dadas por el parámetro  $\alpha$ .



**Figura 1.1.** Esquema general de un divisor de potencia [7].

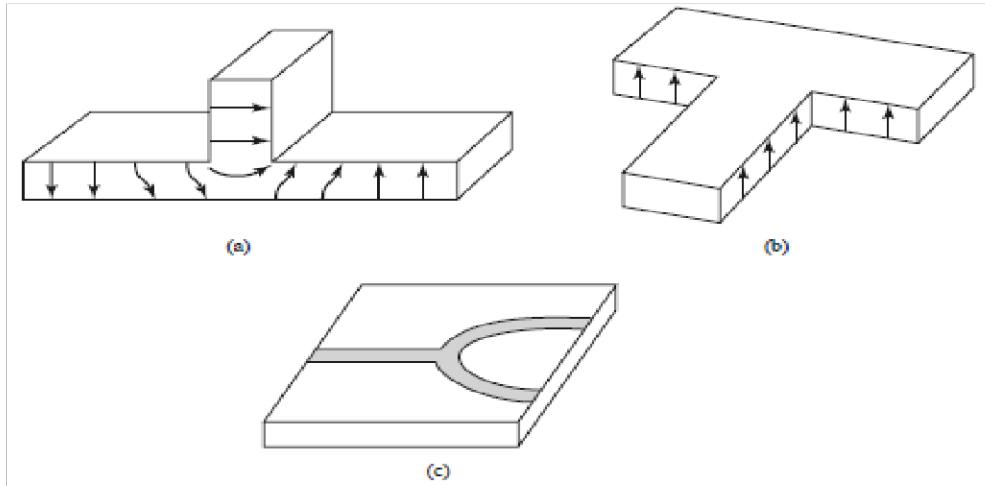
Los divisores de potencia son utilizados en sistemas de comunicaciones ópticas, microondas y de radiofrecuencia, donde las salidas tendrán la misma fase, manteniendo las impedancias adaptadas, a modo de mantener un bajo nivel de potencia reflejada.

En relación con las características y necesidades, se presentan varios tipos de divisores de potencia, los mismos que están caracterizados por parámetros de acoplamiento, directividad y aislamiento [7].



### 1.4.1 DIVISOR DE POTENCIA TIPO “T”

Este tipo de divisor de potencia básico ejemplifica una red de tres puertos, con dos puertos de entrada y un puerto de salida. Este componente se puede utilizar para la división o combinación de potencia cuya implementación se adapta a cualquier medio de transmisión. En la Figura 1.2 se muestran las diferentes formas de usar el divisor de potencia tipo “T” en guía de onda o línea *microstrip*.



**Figura 1.2.** Ejemplos de divisores de potencia tipo “T”. (a) Guía de onda “T” en el plano E, (b) Guía de onda “T” en el plano H, (c) Divisor tipo “T” implementado con línea *microstrip* [7].

Mediante la matriz de dispersión se analizarán las características generales del divisor de potencia tipo “T” tal como el material y su reciprocidad. En base a la cantidad de puertos, la matriz de dispersión tendrá nueve elementos. Debido a su configuración, esta matriz no puede ser unitaria (sin pérdidas) y recíproca a la vez [7]. La ecuación (1.1) muestra la matriz de dispersión del divisor de potencia tipo “T”.

$$S = \begin{pmatrix} S_{11} & S_{12} & S_{13} \\ S_{21} & S_{22} & S_{23} \\ S_{31} & S_{32} & S_{33} \end{pmatrix} \quad (1.1)$$

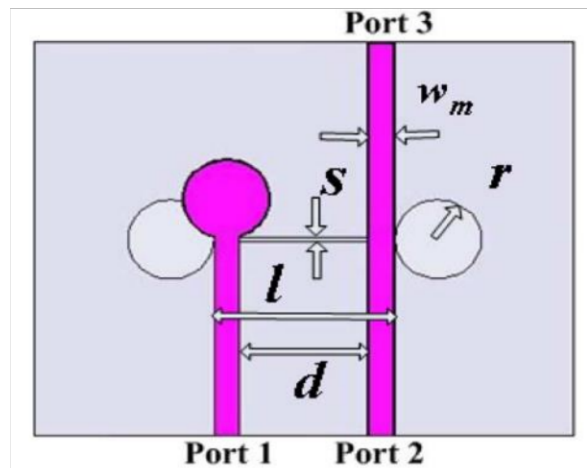
#### Diseño de un divisor de potencia UWB compacto desfasado [8]

El divisor de potencia de tres puertos es la configuración más básica que permite aplicaciones que requieran estar en fase o desfasadas 180° entre los puertos de salida, la misma que se requiere por ejemplo en amplificadores tipo *push-pull* [8].

Como ejemplo de esta configuración la Figura 1.3 muestra un diseño de divisor de potencia desfasado UWB (*Ultra Wideband*), donde los tres puertos del divisor se encuentran en la capa superior de la placa del circuito impreso, mientras el plano de masa está en la capa inferior del circuito. Se puede apreciar una ranura rectangular con

dos círculos en medio del plano de masa, la misma que es responsable de guiar la onda desde el puerto de entrada a los puertos de salida.

Este divisor de potencia usa la unión tipo “T”, formada por una ranura y dos ramales *microstrip*, donde las señales acopladas desde la ranura a los brazos son de igual magnitud y un desfase de  $180^\circ$ , donde el acoplamiento será eficiente con un elemento inductivo en el final de la ranura.

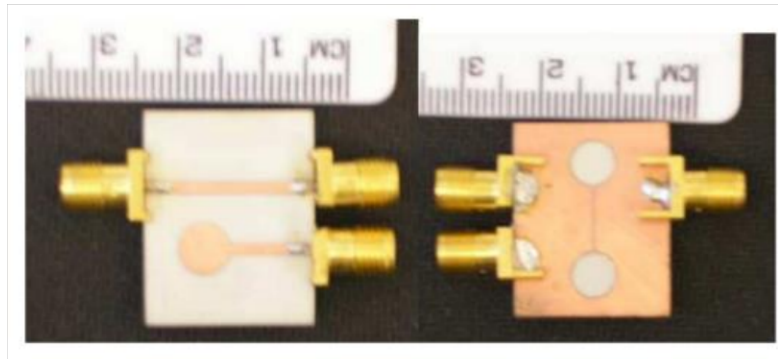


**Figura 1.3.** Configuración del divisor de potencia propuesto en [8].

Se ha elegido una forma de ranura circular que permita convertir el puerto de entrada ranura al tipo *microstrip* mediante transición *slot-microstrip*, la Figura 1.3 permite visualizar esta configuración, por dos estructuras complementarias, una con línea *microstrip* de terminal circular capacitivo y la otra con ranura circular inductiva.

Una vez que se entendió los principios de funcionamiento establecidos, se procedió al diseño tomando en cuenta el ancho ( $w_m$ ) de los puertos *microstrip* tanto en la entrada como en la salida, donde se asume una impedancia característica de  $50 \Omega$ , la distancia ( $d$ ) entre las líneas de entrada y salida.

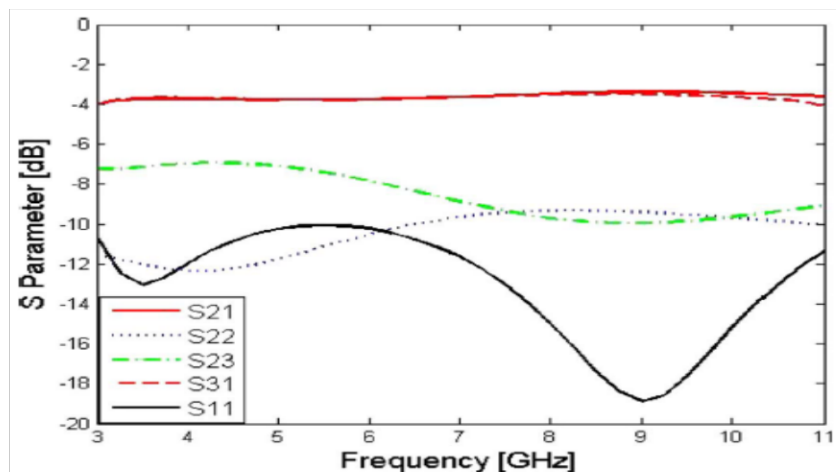
La Figura 1.4 muestra el diseño del divisor de potencia desfasado UWB, mismo que en una primera etapa, establece una longitud del *slot* de un cuarto de la longitud de onda efectiva en la frecuencia central, dando como resultado la longitud de la ranura correspondiente a  $l = d + 2w_m$  [8].



**Figura 1.4.** Diseño de divisor de potencia desfasado UWB.  
(a) Capa superior. (b) Capa inferior [8].

Para conseguir una pérdida por retorno alta en los puertos *microstrip*, el ancho del *slot* debió elegirse de modo que permita una impedancia cercana a  $50 \Omega$ , pero no tan angosto que genere problemas con la fabricación. En el diseño mostrado como ejemplo de tipo uniplanar que utiliza estructuras complementarias en *microstrip* y ranuras para lograr su rendimiento UWB, los resultados obtenidos han presentado una pérdida de inserción menor a (0,5 dB) y una adecuada pérdida por reflexión y aislamiento con alta estabilidad de fase en la banda de 3,1 GHz a 10,6 GHz [8].

La Figura 1.5 muestra a detalle la gráfica de resultados de parámetros S, donde fácilmente se puede analizar las pérdidas de retorno para el puerto de entrada y los dos puertos de salida que están en simetría.



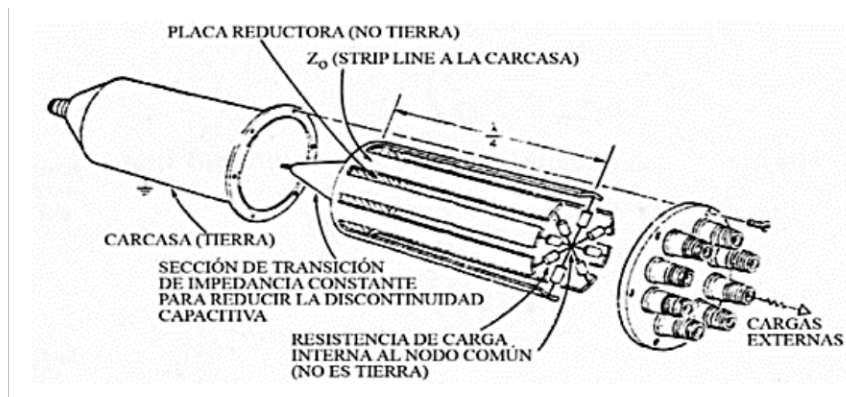
**Figura 1.5 .** Parámetros S del divisor de potencia diseñado en [8].

#### 1.4.2 DIVISORES DE POTENCIA TIPO WILKINSON

En 1960 Ernest Wilkinson publica una solución para el problema de la división de señales en RF (*Radio Frequency*), crea un modelo teórico-práctico de un divisor de potencia para las frecuencias cercanas a los 500 MHz, mismo que llega a dar solución al problema de

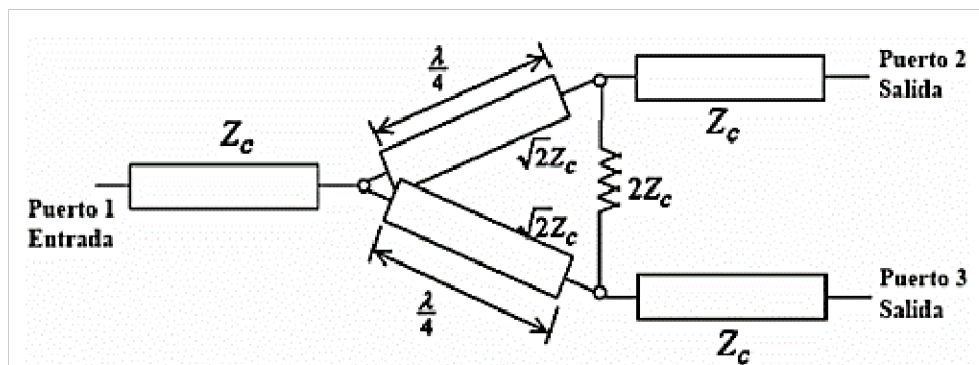
bajo aislamiento y desacople que presenta el modelo de unión tipo "T". Es entonces que se presenta las características ideales de un divisor de potencia, que son, señales de salida con amplitudes y desfase equitativos.

La Figura 1.6 muestra un divisor de potencia con una línea de entrada que es dividida en  $n$  líneas de un cuarto de longitud de onda, mismas que son conectadas de forma radial con resistencias a las salidas de cada una, uniéndolas en un nodo común de punto flotante, que no estará en contacto con el punto de tierra de las señales de salida. El modelo propuesto es tridimensional, pero su propuesta ha sido llevada a la tecnología planar de manera que pueda implementarse en circuitos *microstrip*. En donde, debido a la topología de la tecnología, comúnmente se tienen divisores de una entrada y dos salidas.



**Figura 1.6.** Estructura de divisor de potencia propuesta por E. Wilkinson en [9].

En la Figura 1.7, se presenta el modelo de divisor de potencia de Wilkinson aplicado a la tecnología planar, donde  $Z_c$  es la impedancia característica de las líneas de transmisión, tanto de entrada como de salida.



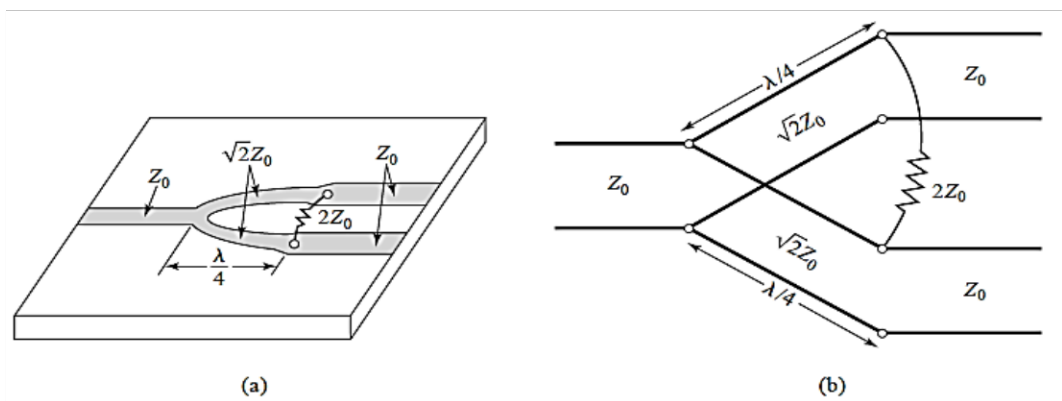
**Figura 1.7** Modelo planar del divisor de potencia Wilkinson [10].

El principio operativo del divisor de potencia Wilkinson detalla que cuando se alimenta a la entrada del divisor, esta misma alimentación estará dividida de manera simétrica en las señales de salida tanto en magnitud como en fase, sin presentar disipación de potencia por las resistencias con el nodo común en punto flotante siempre que las cargas estén en adaptadas a las impedancias de salida, produciendo un mismo potencial a la salida.

En caso de presentarse una reflexión en uno de los puertos de salida, la señal reflejada se dividirá, tomando una parte las salidas restantes y el remanente irá de regreso a la entrada, provocando una nueva división en el punto de unión, de un cuarto de longitud de onda que regresará nuevamente a los puntos de salida.

Las resistencias de punto flotante y la impedancia característica de la línea de transmisión deben ser escogidas de manera apropiada, de modo que las dos partes de la onda reflejada sean de igual amplitud y al llevar la dirección contraria lo que se logra es cancelar la onda reflejada causada por desacoplamiento [11].

En este divisor cada puerto estará adaptado a una impedancia determinada que usualmente es de  $50 \Omega$ , como se indica en la Figura 1.8 el esquema de un divisor de potencia Wilkinson.



**Figura 1.8.** Esquema de un divisor de potencia Wilkinson.

(a) Divisor de potencia Wilkinson en tecnología *microstrip*.

(b) Circuito equivalente divisor de potencia Wilkinson [7].

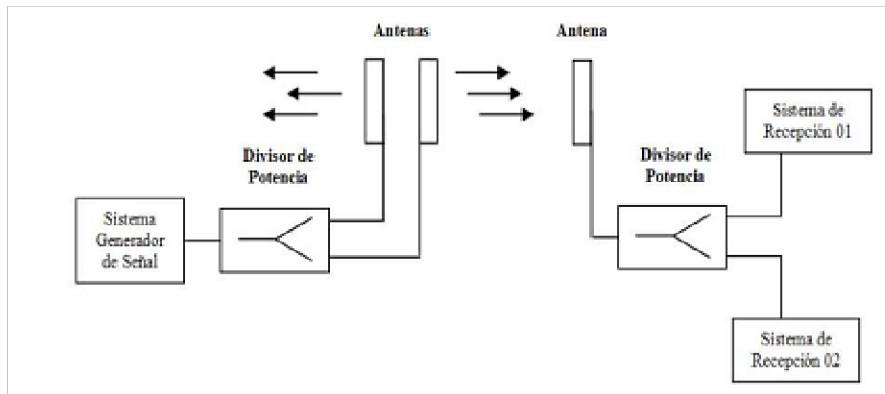
Un divisor de potencia con entrada y salidas referidas a una impedancia característica de  $50 \Omega$ , cuenta con dos ramales de longitud de onda de  $\lambda/4$  y aislamiento de  $100 \Omega$ .

Este circuito presenta un buen rendimiento, sobre todo en términos de aislamiento entre los puertos de salida.

Arreglo de antenas microstrip alimentadas por línea de transmisión de 2.4GHz[12]



En la Figura 1.9 se muestra una de las múltiples aplicaciones del divisor de potencia Wilkinson en la alimentación de un arreglo de antenas típico, donde es imprescindible la equidad y que todas las señales lleguen a cada uno de los elementos con las mismas características en fase y amplitud[11][12].



**Figura 1.9.** Aplicación de un divisor de potencia en un sistema que alimenta tanto un arreglo de antenas en transmisión y el sistema de recepción [12].

*Nuevo diseño de un divisor de potencia Wilkinson para aplicaciones de doble banda [13]*

Los divisores de potencia son mayormente utilizados en aplicaciones de redes de alimentación de antenas, diseño de circuitos microondas. En la actualidad se han realizado divisores de potencia de doble banda con el uso de transformador de dos secciones. Por ello han sido agregados componentes adicionales pasivos con conexión en paralelo y una resistencia en aislamiento en el diseño para brindar una respuesta ideal [13].

El nuevo esquema que representa un nuevo diseño de doble banda con base en la línea de transmisión disminuye las pérdidas. Es así que el arreglo de antenas permite la interconexión con niveles altos de acoplamiento y desempeño.

## 2 METODOLOGÍA

El desarrollo del trabajo se enfoca en el campo de la radiofrecuencia, donde el diseño del divisor de potencia Wilkinson con líneas *microstrip* permite una adaptación a los puertos y aislamiento absoluto entre sus salidas, la misma que será libre de pérdidas de potencia.

Se detallará la topología del divisor de potencia, el cual consta de tres ramales correspondientes a las salidas y a la entrada de éste. La impedancia característica para las líneas será de  $Z_0$  con lo que los ramales de salida deberán presentar una longitud eléctrica de un cuarto de longitud de onda e impedancia característica de  $\sqrt{2}Z_0$ .

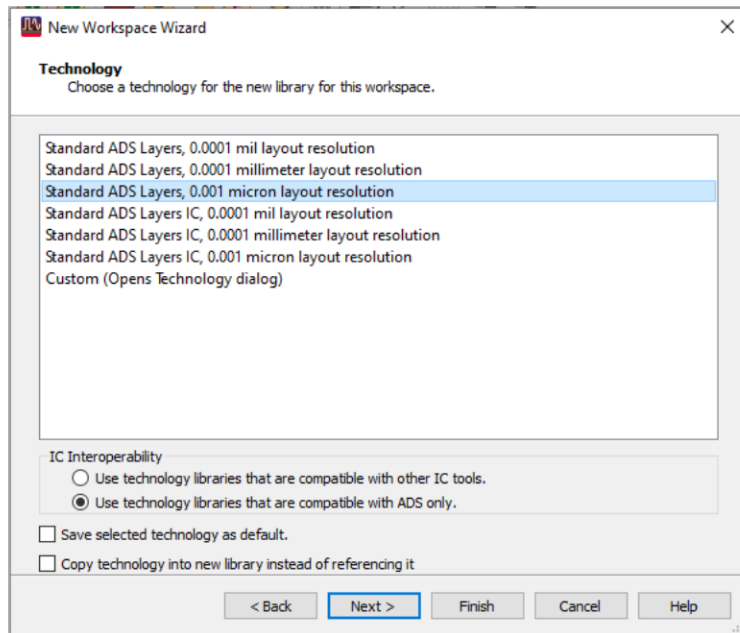
Lo que se plantea aquí es un modelo cuasi Wilkinson con tres salidas y una entrada a modo de cumplir, de manera aproximada, las mismas características que presenta el divisor de potencia Wilkinson convencional implementado en tecnología planar, y que usualmente sus salidas son realizables en pares.

Para poder realizar el trabajo se requiere conocer del funcionamiento del divisor de potencia Wilkinson 1:2. Una vez que se logra entender su funcionamiento se pone en práctica la introducción del nuevo ramal. Para ello, se deberán realizar varios procesos en la optimización que serán detallados en el desarrollo del presente capítulo.

### 2.1 INTRODUCCIÓN A LA HERRAMIENTA DE SIMULACIÓN

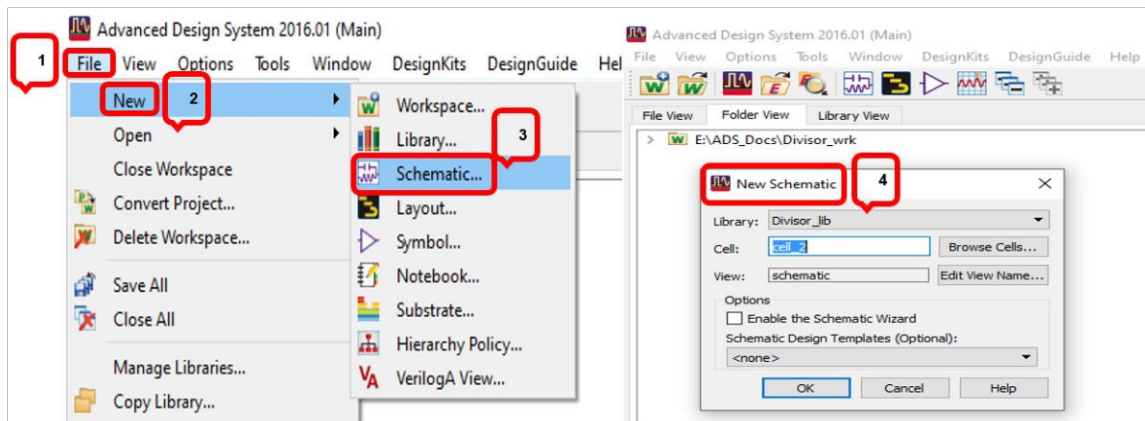
En primer lugar, se utiliza la herramienta de simulación *Keysight® Advanced Design System* para modelar un divisor de potencia en tecnología *microstrip* con una frecuencia de operación de 1 GHz. Es importante destacar que los parámetros de configuración de la herramienta ayudan al desarrollo del diseño y a su dimensionamiento.

El programa *Advanced Design System* es un programa avanzado de *Keysight* que proporciona herramientas para el análisis, simulación y diseño esquemáticos de un sin número de dispositivos de radio o RF, microondas, procesamiento de señales digitales o DSP, etc. Para crear el espacio de trabajo (*workspace*) es importante tomar en cuenta en primer lugar el tipo de tecnología a utilizar. La Figura 2.1 hace mención del tipo de tecnología a utilizar. Para el efecto, se ha escogido la opción *0.001 micron layout resolution*.



**Figura 2.1.** Configuración inicial del *workspace* en la herramienta de simulación Keysight® Advanced Design System

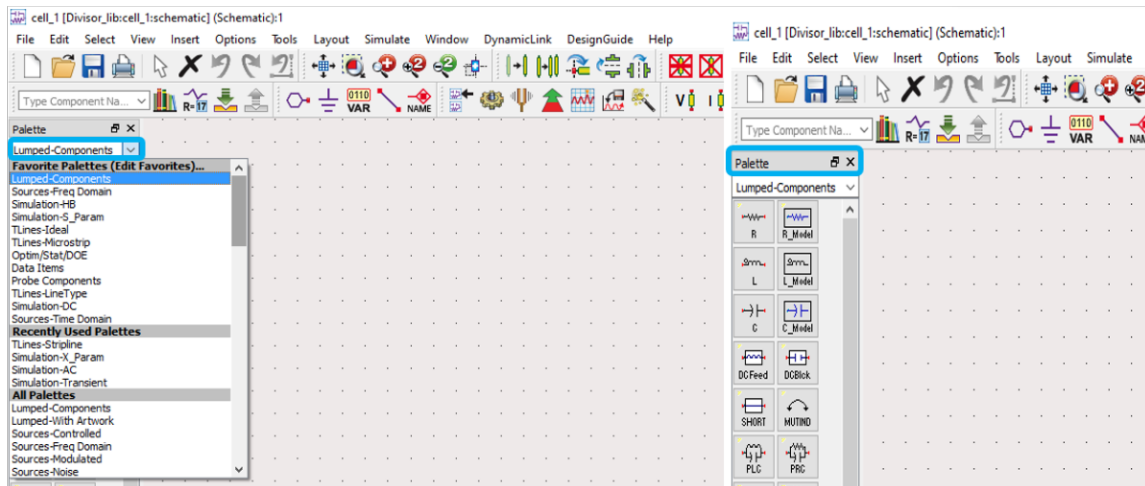
Una vez que se ha escogido esta opción se creará el espacio de trabajo donde se encontrará un listado de elementos extenso. En la Figura 2.2 se muestra la inicialización del espacio de trabajo. *Schematic* permite realizar simulaciones de todo tipo, existen desde los elementos pasivos, líneas de transmisión, guías de onda, hasta fuentes en el dominio del tiempo, elementos para simulación en parámetros *S*, entre otros.



**Figura 2.2.** Inicialización del espacio de trabajo, *Schematic*.

Al abrir el espacio de trabajo el entorno es amigable con el usuario y es fácil encontrar los elementos para la simulación. La Figura 2.3 muestra un listado de componentes útiles para realizar diseños en RF, organizados en las diferentes categorías que presenta el sistema para facilitar la búsqueda y manejo del usuario.





**Figura 2.3.** Componentes pasivos, líneas de transmisión, elementos en general para diseños en RF.

## 2.2 CARACTERÍSTICAS DEL SUBSTRATO

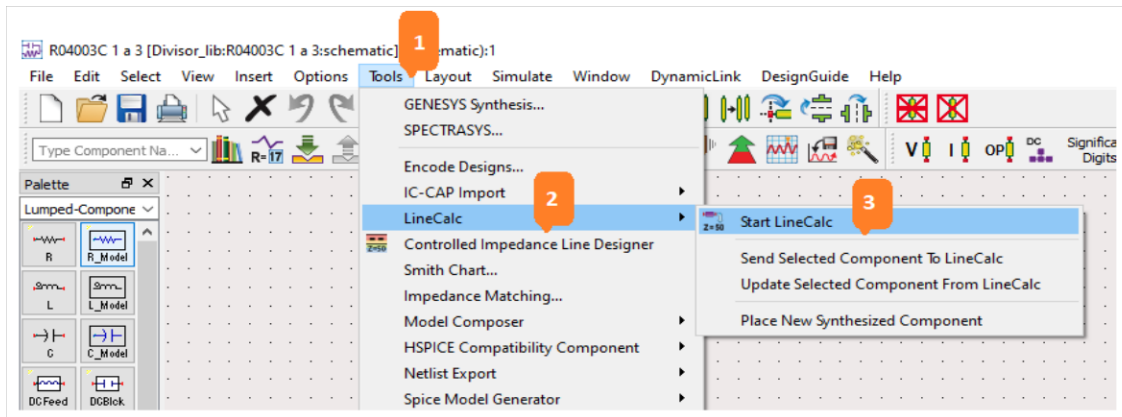
Para iniciar con la simulación es importante escoger el sustrato con el que se trabajará. Para el presente trabajo se escoge el sustrato Rogers RO4003C cuyo *datasheet* se adjunta en el ANEXO I. La selección de este sustrato radica en sus características dieléctricas y amplia comercialidad. La Tabla 2.1 muestra las principales características del sustrato elegido.

Una vez que se conocen las características dieléctricas y la frecuencia de trabajo, se procede a utilizar la herramienta *LineCalc* para el dimensionamiento de las líneas de transmisión.

**Tabla 2.1.** Características dieléctricas del sustrato Rogers RO4003C.

Parámetro	Descripción	Valor	Unidad
$\epsilon_r$	Permitividad relativa del sustrato	3,38	-
$h$	Espesor del sustrato	1,5	mm
$t$	Espesor de las capas de cobre	17	$\mu\text{m}$

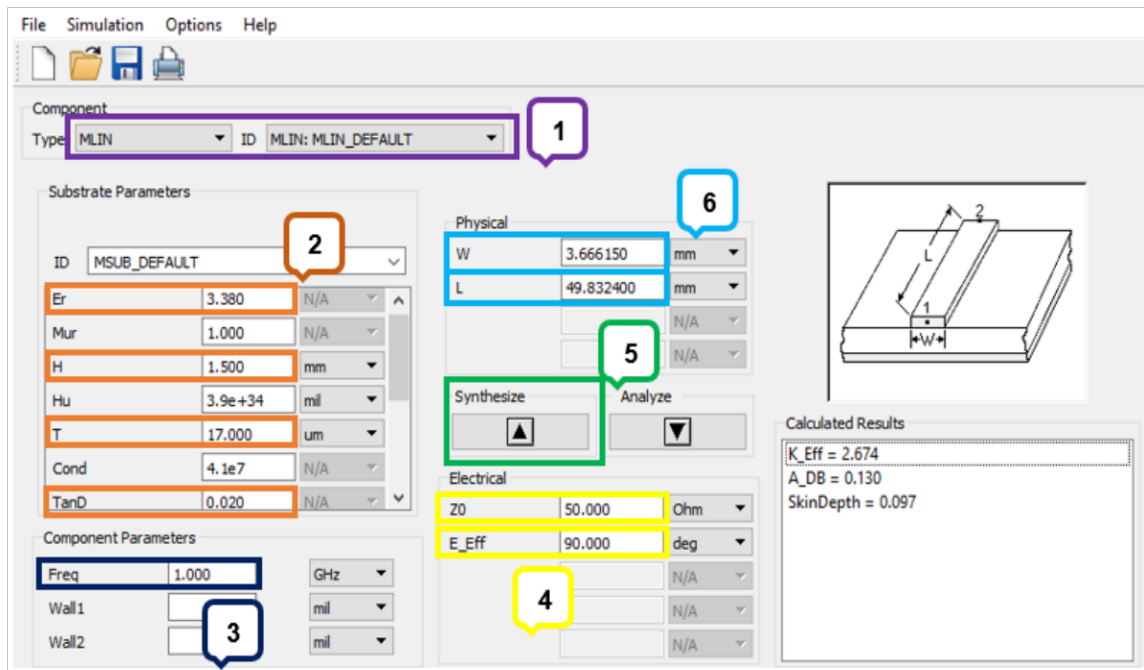
Una vez definidos los parámetros a usar de acuerdo con el sustrato elegido, es momento de comenzar con el diseño. Se inicializa *Schematic* como lo indica la Figura 2.2. Se procede con el dimensionamiento de la línea de transmisión, usando los valores de la Tabla 2.1. Para ingresar la información, se escoge el menú *Tools*, y posteriormente la opción *LineCalc* y *Start LineCalc* como lo muestra la Figura 2.4.



**Figura 2.4.** Uso de la herramienta Tools en el software de simulación Keysight® Advanced Design System

Una vez se inicializa *LineCalc*, como se indica en la Figura 2.5 se despliega una ventana la cual permite ingresar los datos correspondientes para realizar el cálculo de las dimensiones de la línea de transmisión.

En primer lugar, al tratarse de un circuito planar, el tipo de línea que se escoge es MLIN. Segundo se ingresa los datos correspondientes a la Tabla 2.1. En tercer lugar, se establece la frecuencia de trabajo de 1 GHz. En cuarto lugar, se marca la impedancia característica de valor  $Z_o = 50 \Omega$ . Se procesan los datos, se obtiene así las dimensiones de la línea de transmisión a usar en el diseño planteado.



**Figura 2.5.** Ingreso de parámetros en la herramienta LineCalc en el software de simulación Keysight® Advanced Design System con frecuencia de 1 GHz.

Con los valores se procede con las simulaciones para determinar si es viable el dimensionamiento. La Tabla 2.2 hace referencia a los valores resultantes del uso de la herramienta *LineCalc*.

**Tabla 2.2.** Valores resultantes del dimensionamiento con *LineCalc*.

Parámetro	Descripción	Valor	Unidad
W	Ancho de la línea	3,66	mm
L	Longitud de la línea	49,83	mm

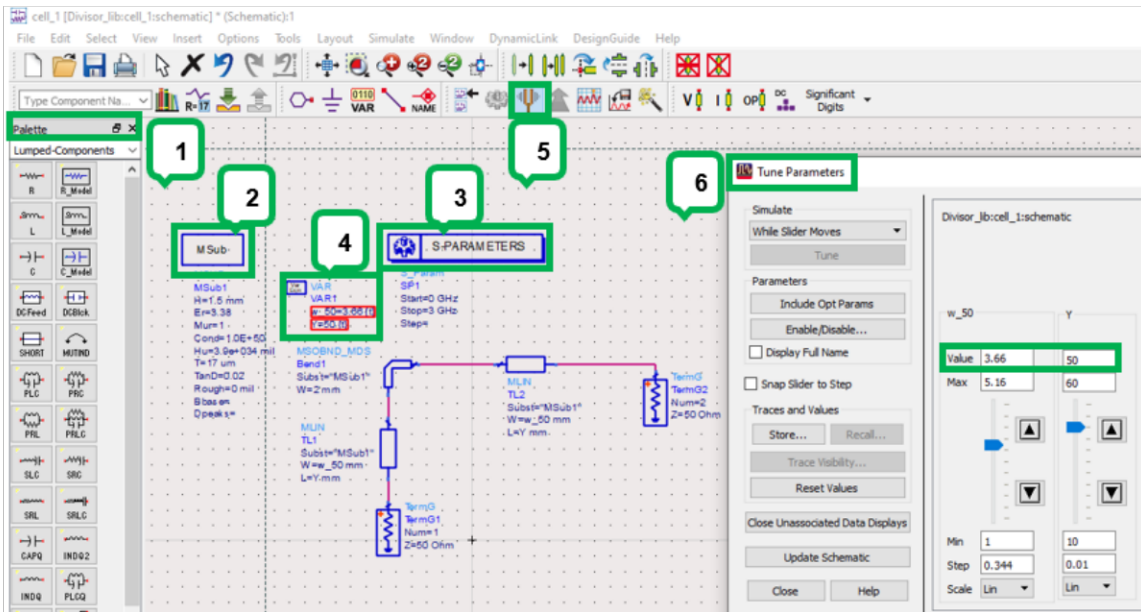
En primera instancia para realizar la simulación se escoge los componentes que permitan simular un ramal con una entrada, una salida y las respectivas conexiones a tierra. Se establece el tipo de substrato que se utilizará, basado en la información del *datasheet* del Rogers RO4003C.

El uso de parámetros S para determinar la correcta aplicación de la señal incidente y reflejada en cada puerto, será de vital importancia para comprender el funcionamiento del diseño a implementar. Es posible que el uso de elementos y su similitud sea extenso, es por ello por lo que se añade variables que facilitan la equidad de los términos a usar y su dimensión.

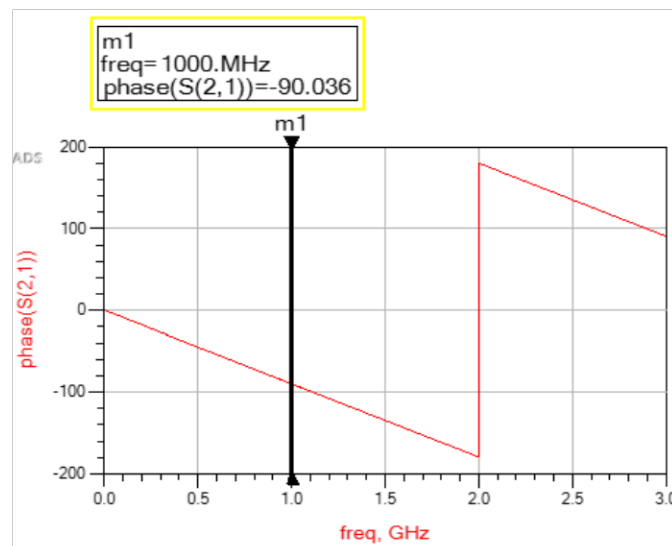
Finalmente, se realiza la simulación estableciendo el dominio de simulación, con una frecuencia inicial, final y con el número de puntos que se requiera obtener de la simulación que en este caso serán 850.

Para el caso la simulación no representa los valores estimados. Es por ello por lo que la herramienta *tuning* ayuda a determinar el valor mediante simulación que debe tener la línea de transmisión para cumplir el acoplamiento. La Figura 2.6 representa la corrección de las dimensiones para la línea de transmisión de  $Z_o=50\Omega$ .

La Figura 2.7 muestra el resultado de la longitud eléctrica de la línea en  $90^\circ$  como resultado de la simulación para la línea de transmisión de  $Z_o=50\Omega$ . Se acepta los valores de  $W_{50}=3,66\text{mm}$  y  $L_{50}=50\text{mm}$ .



**Figura 2.6.** Corrección del dimensionamiento mediante la herramienta *tuning de* herramienta de simulación Keysight® Advanced Design System.

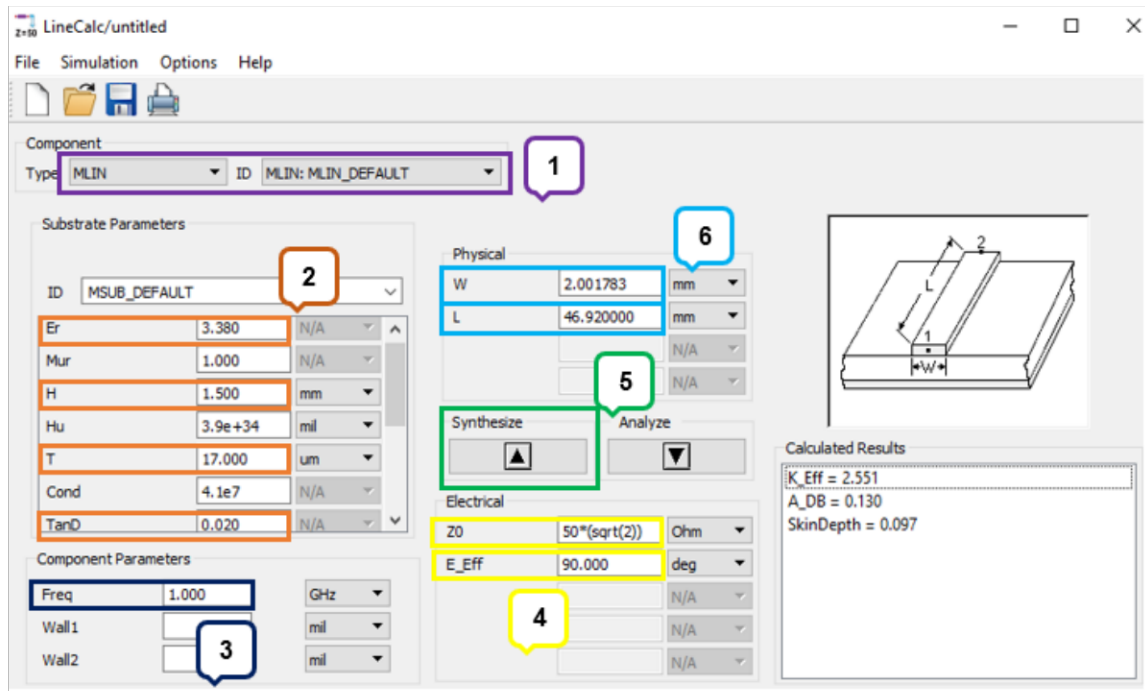


**Figura 2.7.** Resultado del acoplamiento de impedancias de 50  $\Omega$  mediante herramienta de simulación Keysight® Advanced Design System.

En concordancia con el cálculo realizado para la impedancia característica de  $Z_0=50\Omega$ , se requiere un análisis para  $\sqrt{2}Z_0 = 70,7106\Omega$ , que responda al análisis anteriormente realizado, desde *LineCalc*, el ajuste de valores con *tuning* y la simulación en *DataDisplay*.

La Figura 2.8 muestra el dimensionamiento de la línea  $\sqrt{2}Z_0$ , mediante *LineCalc* para obtener los valores de  $W$  y  $L$  respectivamente. Seguido se realizan las pruebas de

simulación con estos valores hasta obtener el resultado esperado de la longitud eléctrica de  $90^\circ$ .

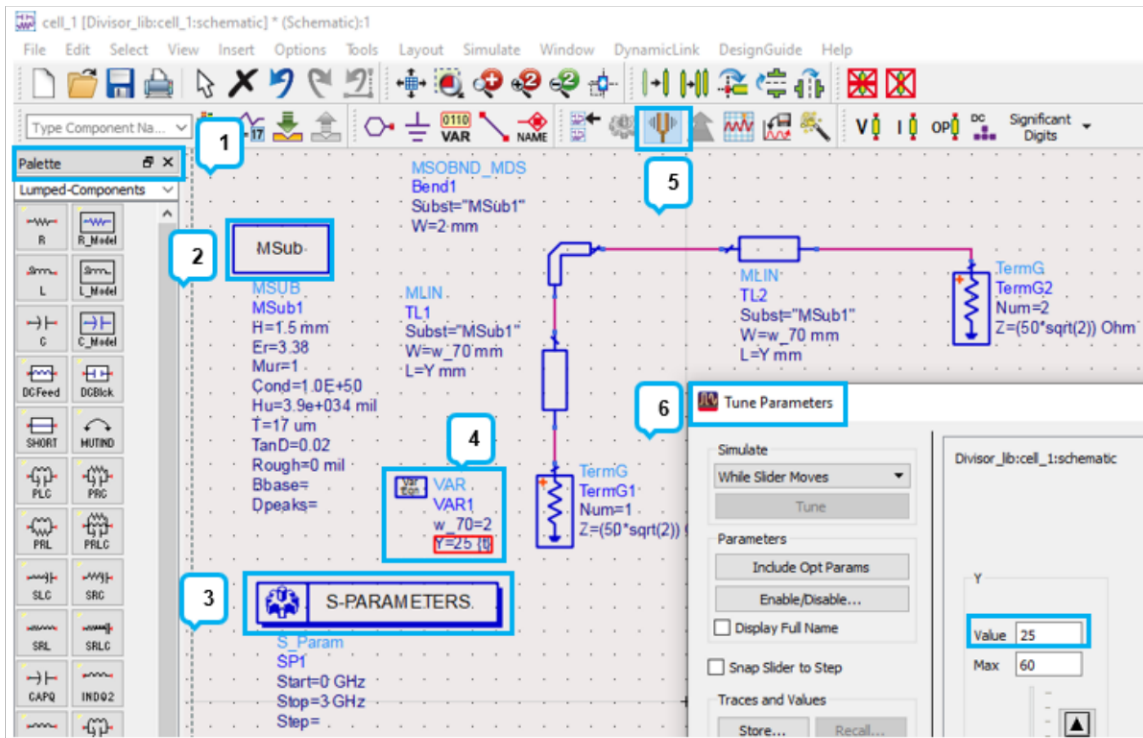


**Figura 2.8.** Simulación para el dimensionamiento de la línea  $\sqrt{2}Z_0$ .

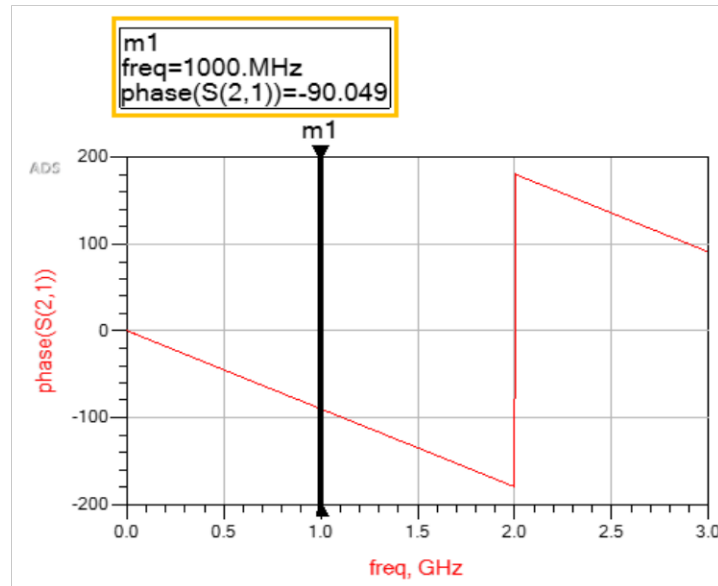
El proceso por realizar es el mismo. Ingresar los elementos pasivos, configuración del substrato a usar, elección de los parámetros de análisis, la configuración de variables, el uso de la herramienta *tuning*. Esta herramienta permite variar el valor de la longitud en un rango determinado observándose paralelamente el resultado de la simulación de la fase del parámetro  $S_{21}$  que se ejecuta de modo que se puede controlar cuando la longitud de la línea se aproxima a los  $90^\circ$  (lo que significa una fase de  $-90^\circ$  del parámetro  $S_{21}$ ).

La Figura 2.9 muestra con claridad la simulación de un ramal como prueba de acoplamiento, en conjunto se plantea las variables  $W_{70}$  para establecer el ancho de la línea, así como  $Y$  para la longitud.

La Figura 2.10 indica que el uso de *DataDisplay* en las dos pruebas, tanto para  $Z_0$  y  $\sqrt{2}Z_0$ , los resultados son apropiados y aceptados. El tener un buen acoplamiento permite un correcto desarrollo del diseño a implementar. Una vez que se obtienen los valores de las impedancias a usar, se inicia el desarrollo de las diferentes pruebas a implementar en la herramienta Keysight® Advanced Design System.



**Figura 2.9.** Estructura modelada del ramal del divisor de potencia Wilkinson en la ventana *Schematic* de la herramienta de simulación Keysight® Advanced Design System.



**Figura 2.10.** Resultado del acoplamiento de impedancias de  $\sqrt{2}Z_0$  mediante la herramienta de simulación Keysight® Advanced Design System.



## 2.3 IMPLEMENTACIÓN DEL DIVISOR DE POTENCIA

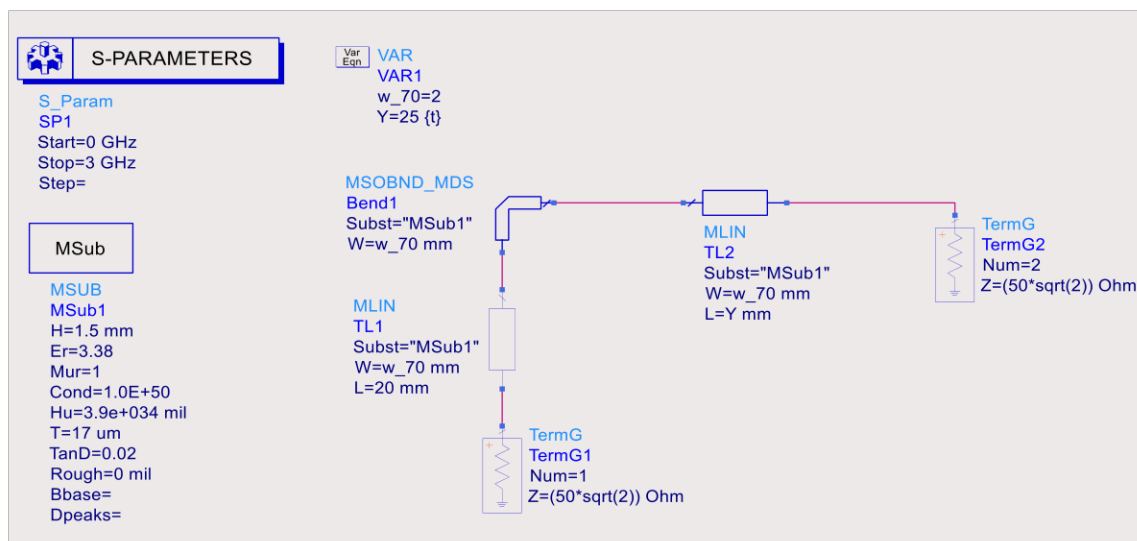
Una vez realizado el acoplamiento entre las diferentes impedancias requeridas es momento de la implementación del diseño planteado. De la misma manera que se preparó la simulación de prueba, se configura el sustrato, los parámetros de análisis, las variables y los diferentes elementos para el circuito de prueba.

### 2.3.1 MODELO DE PRUEBA, UNA ENTRADA UNA SALIDA

Con los valores que se obtuvo en longitud y ancho tanto para  $Z_0$  y  $\sqrt{2}Z_0$ , es tiempo de combinar estos resultados en la formación del diseño planteado. En primer lugar, se establecen como en cada simulación los elementos a usar, se configura el sustrato requerido, los parámetros S y las variables a usar. Se destaca la importancia que tiene el acoplamiento de la impedancia  $\sqrt{2}Z_0$ , que es la base del divisor de potencia. Cada ramal responderá a las características básicas del divisor de potencia Wilkinson, en base a la impedancia característica y la longitud de onda de  $\lambda/4$ .

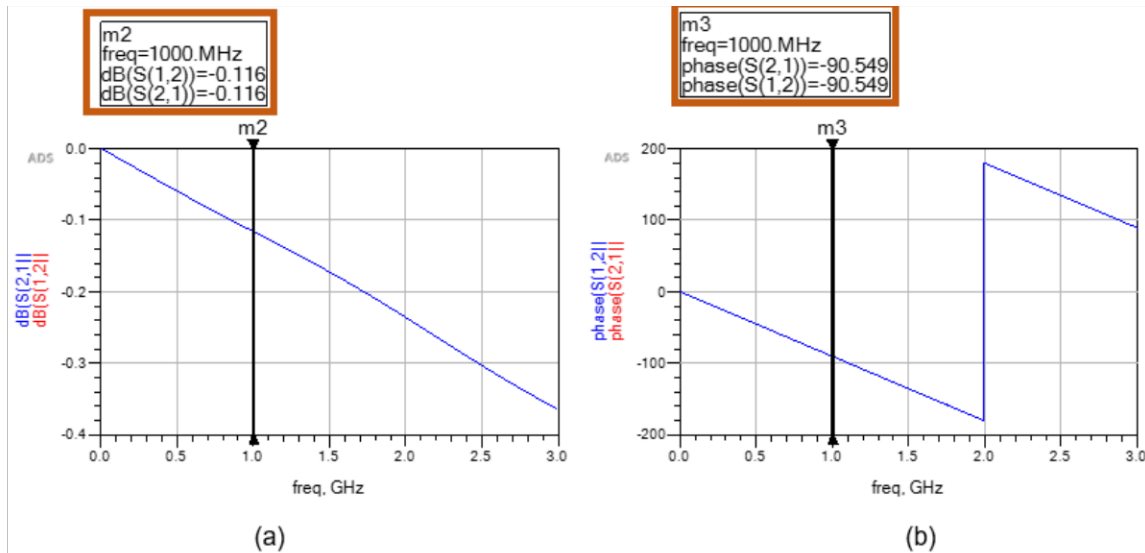
Estas características forman parte de la fundamentación teórica, en base al análisis de la matriz de dispersión y su reciprocidad. Dependiendo de los parámetros requeridos se analizaron diferentes excitaciones como par, impar y del puerto 1. Este análisis permite aprovechar la simetría del divisor de potencia Wilkinson original de modo que su caracterización se vea simplificada. Es por ello, que se deberá cumplir con estos parámetros y exigencias para obtener un resultado óptimo.

La Figura 2.11 muestra el diseño de inicio para el divisor de potencia planteado. Se inicia con la simulación de un ramal que permita comprobar el acoplamiento.



**Figura 2.11.** Simulación del modelo de prueba una entrada y una salida.

En la Figura 2.12 como parte del acoplamiento, el análisis de la señal reflejada y la señal incidente detallan un ángulo de  $90^\circ$  (lo que significa una fase de  $-90^\circ$  del parámetro  $S_{21}$  y  $S_{12}$ ).



**Figura 2.12.** Resultado de la simulación del modelo de prueba.

(a) Pérdidas por retorno del modelo de prueba. (b) Gráfica de fase del modelo de prueba.

Al evaluar los resultados de la Figura 2.12 del puerto de salida a la entrada permite que la onda incidente sea del mismo valor que la onda reflejada. Se concluye que al ser de signos opuestos estas se compensan permitiendo la disminución de pérdidas. Es entonces que se adopta como válido el diseño. Finalmente, se usa el modelo para las siguientes configuraciones.

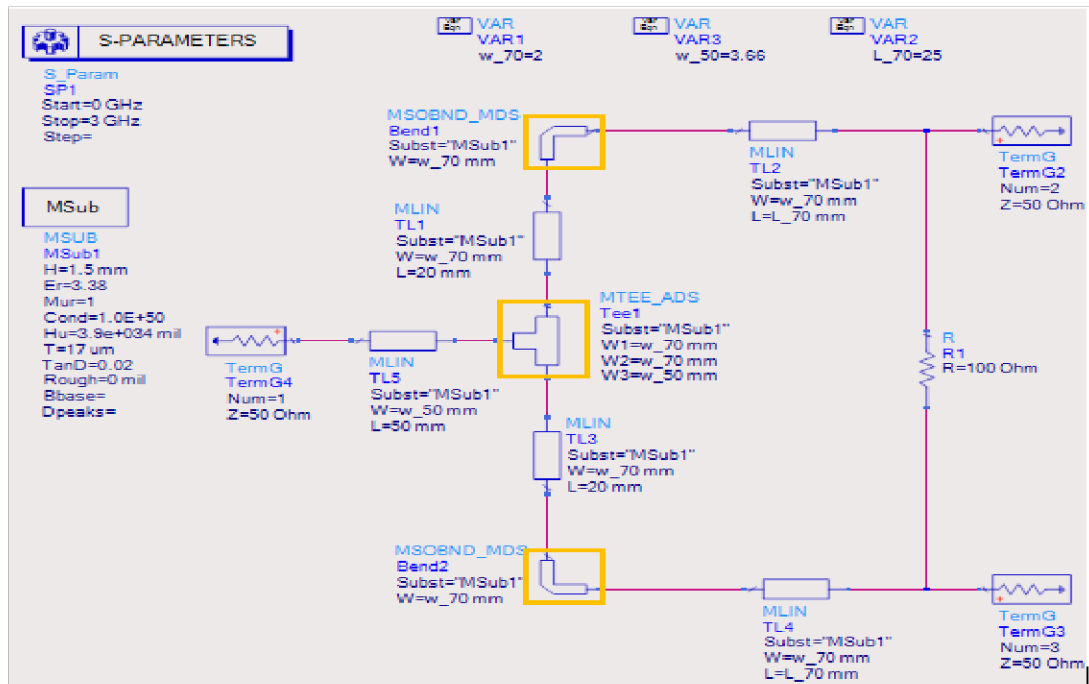
### 2.3.2 MODELADO DIVISOR DE POTENCIA WILKINSON, UNA ENTRADA Y DOS SALIDAS

Una vez que se tiene acceso a una configuración con sus elementos acoplados, se procede a simular el diseño de Wilkinson clásico de 1:2.

Para cumplir con el diseño, el proceso es similar. Seleccionar los elementos, configurar el substrato, elegir los parámetros y variables a usar. Para cumplir con el diseño de dos ramales, se utilizan conectores para las impedancias. Los conectores por usar, para la simulación en este caso deberán concordar con el dimensionamiento previo de las impedancias.



La Figura 2.13 representa la implementación del divisor de potencia Wilkinson 1:2. Para la simulación se tomó en cuenta los conectores señalados. Los conectores se encuentran dentro de los elementos de para líneas *microstrip*. Estos elementos se encuentran dentro del grupo *TLines-Microstrip*, en el paquete de los componentes que proporciona la herramienta de simulación Keysight® Advanced Design System.

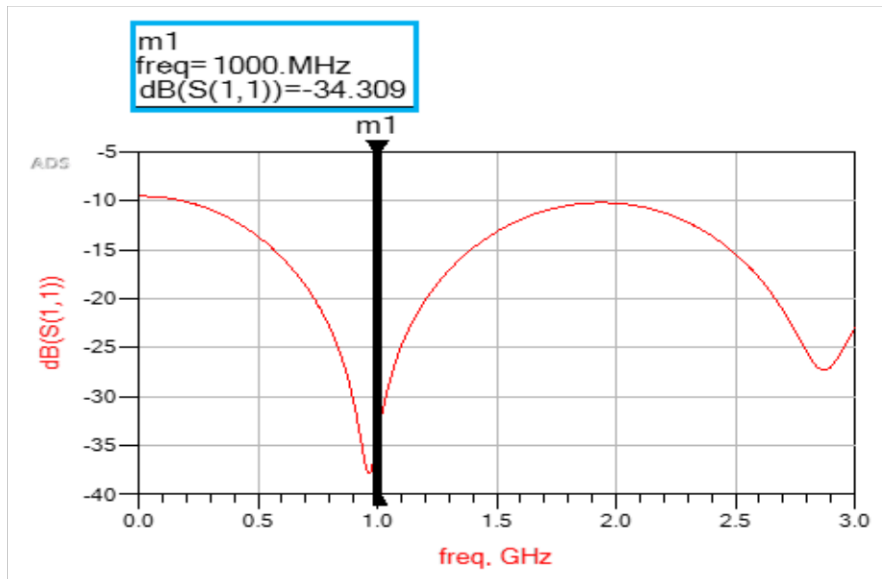


**Figura 2.13.** Implementación del modelo Wilkinson 1:2 en la herramienta de simulación Keysight® Advanced Design System.

Una vez implementado el diseño del divisor de potencia Wilkinson 1:2. Se analizarán los resultados de la gráfica correspondiente. Para el modelo se debe analizar la señal de entrada en términos de dB. El comportamiento que se analizará en 1GHz.

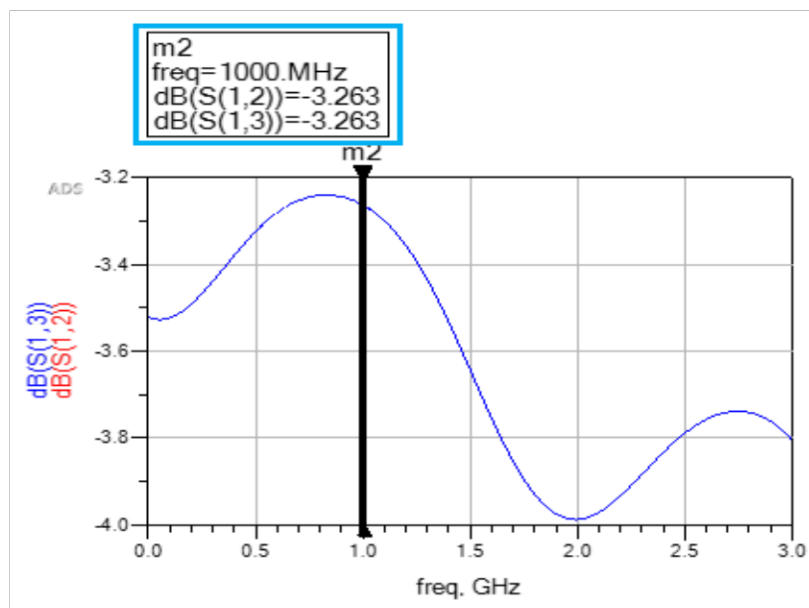
La

Figura 2.14 señala una onda de reflexión en el puerto 1 es de -34,31 dB a la frecuencia de operación de 1GHz. Esta onda es imperceptible y hace el diseño ideal para su uso.



**Figura 2.14.** Resultado de simular el divisor de potencia Wilkinson 1:2.

Parte del análisis de las gráficas es determinar si hay división equitativa de potencia entre los puertos de salida. La Figura 2.15 representa una total adaptación del divisor de potencia en todos sus puertos y un aislamiento absoluto en los puertos de salida. Con base en el análisis gráfico se estima viabilidad en su diseño e implementación.



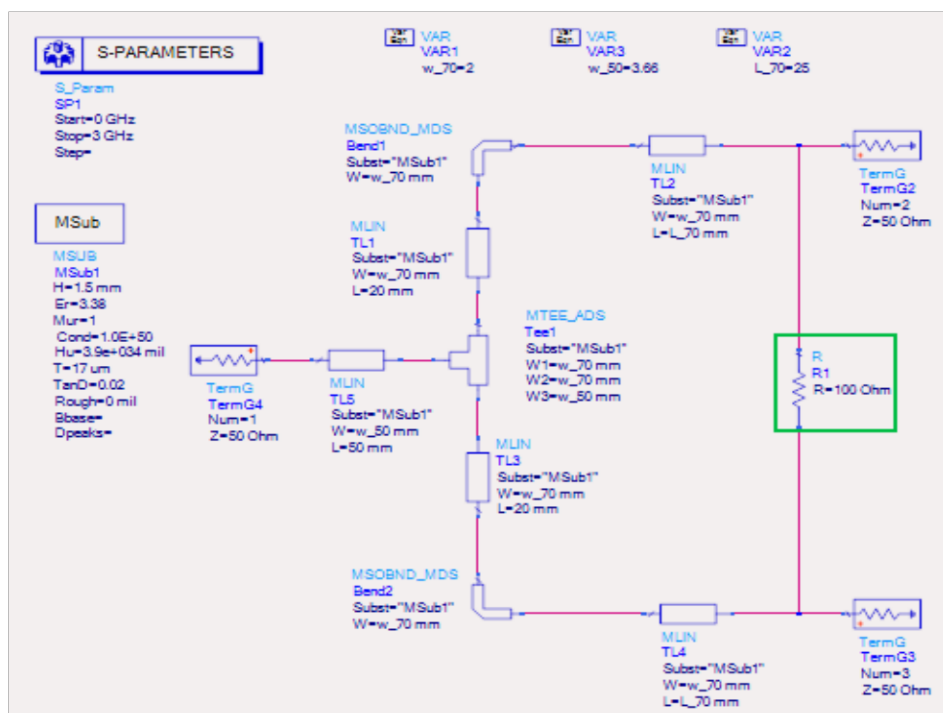
**Figura 2.15.** Adaptación de los puertos y aislamiento del divisor de potencia Wilkinson.

En cumplimiento con los requerimientos del divisor de potencia Wilkinson. Se establece la importancia del uso de la resistencia de aislamiento. Al tener dos líneas de transmisión de longitud de onda media, se invierte la señal.

La señal no invertida pasa a través de la resistencia, mientras que la señal invertida viaja por las líneas de transmisión. Las señales mencionadas son iguales, pero en sentidos opuestos por lo tanto se cancelan. Esto garantiza un buen aislamiento y rendimiento del diseño. Como indica la Figura 2.16 la resistencia de aislamiento tendrá un valor de  $2Z_0$ .

La importancia de la impedancia característica  $Z_0$  es notoria tanto para el diseño como para mantener una concordancia con el aislamiento.

Una vez realizada la simulación del modelo Wilkinson, es momento de implementar el modelo planteado. En base a los datos anteriores, al cumplimiento de las características, se estima el modelo cuasi Wilkinson 1:3 sea viable.



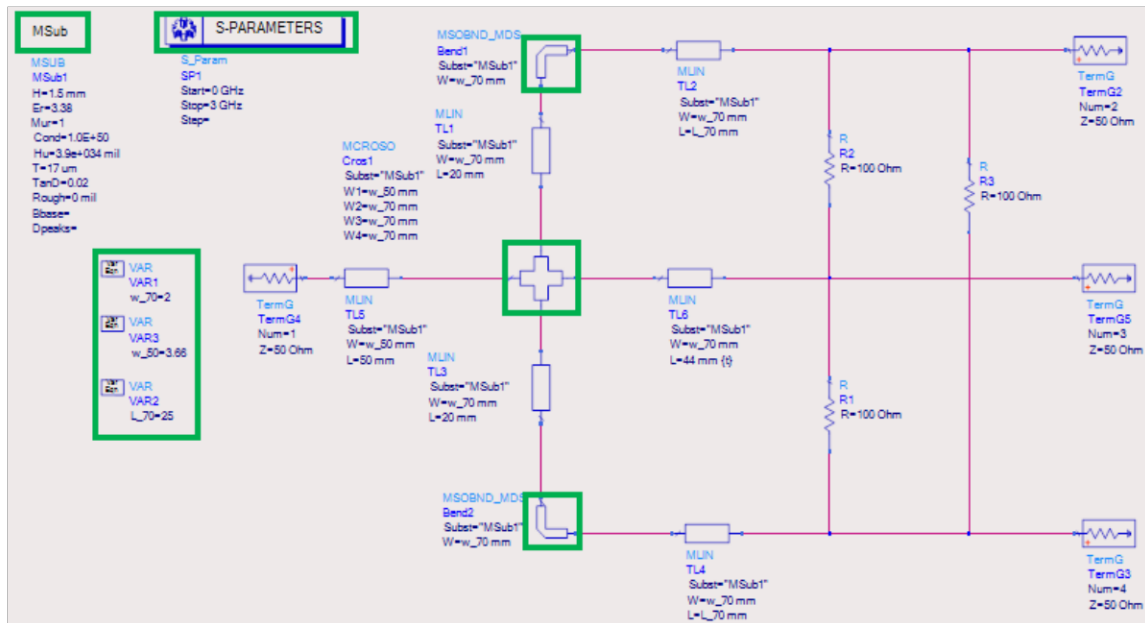
**Figura 2.16.** Especificación de la resistencia de aislamiento para el diseño Wilkinson 1:2.

### 2.3.3 MODELADO DIVISOR DE POTENCIA CUASI WILKINSON 1:3

En primera instancia se realizaron simulaciones para el modelado del diseño a implementar. Las consideraciones antes mencionadas han permitido tener a detalle resultados óptimos de procesamiento. Con los resultados esperados, el reto está en implementar el modelo cuasi Wilkinson 1:3.

Es recomendable el uso de nuevos conectores para la simulación. Se analizarán los componentes a utilizar en correspondencia a los presentados por el programa de simulación. Estos componentes estarán en la base de componentes de *TLine-Microstrip*.

Una vez más, el método de simulación parte de la elección de los componentes, en este caso también los conectores, la configuración del sustrato, la determinación de los parámetros de análisis y la implementación del diseño. Luego de ingresar toda la información y configurar con los valores correspondientes se realizan las pruebas de simulación para comprobar la eficiencia del diseño planteado. La Figura 2.17 representa el diseño planteado del modelo cuasi Wilkinson 1:3.



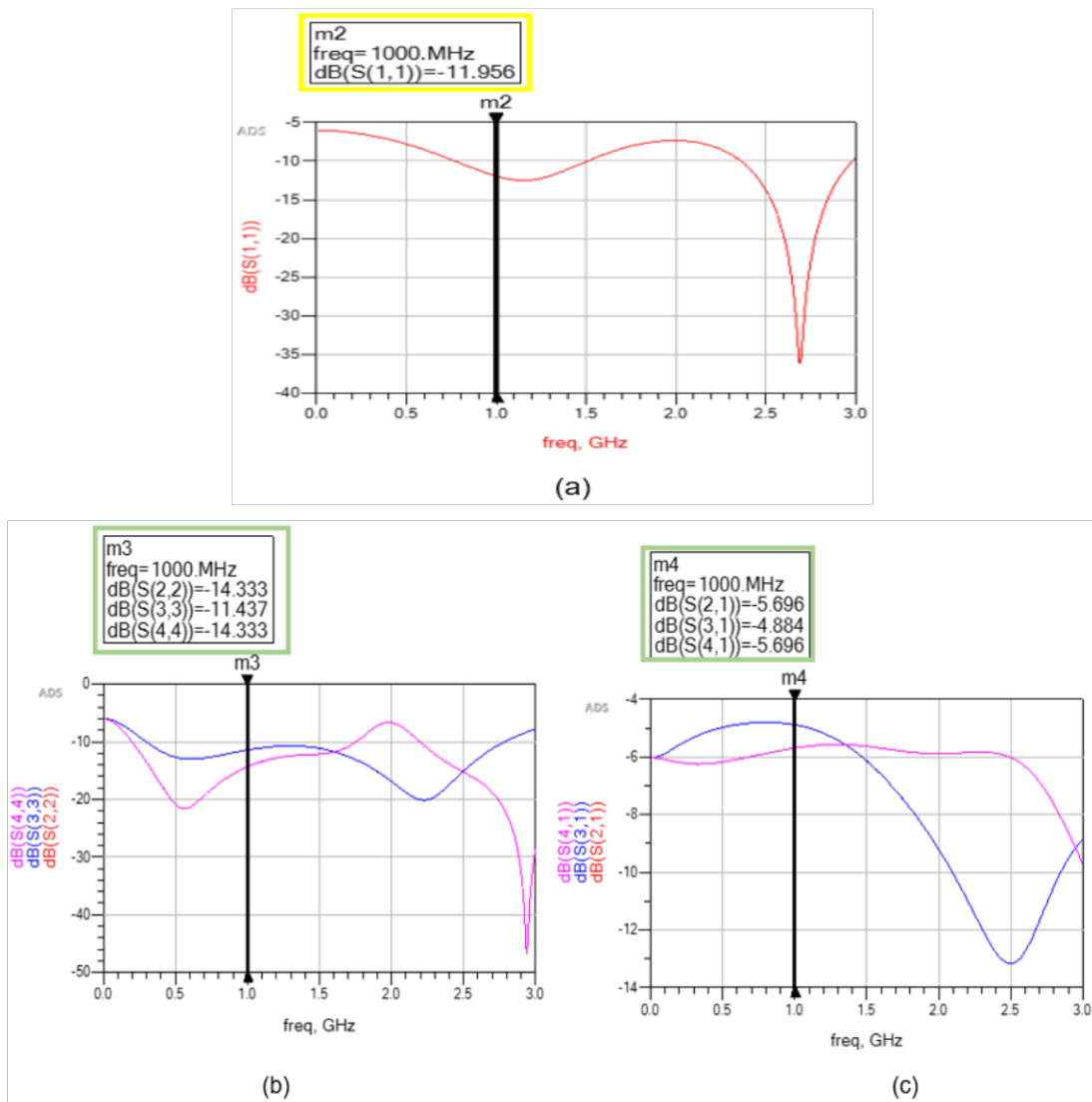
**Figura 2.17** Simulación Wilkinson 1:3 en software de simulación Keysight® Advanced Design System.

El modelo cumple con los requerimientos de división de potencia equitativa. Cuenta con resistencia de aislamiento entre cada uno de sus ramales entre sí. Se cumple con el valor de la impedancia característica y su relación de  $\sqrt{2Z_0}$ , en cada ramal. Cada línea de transmisión se encuentra conectada entre sí respetando el margen de trabajo en frecuencia.

Parte del proceso de acoplamiento se requiere tomar en cuenta el ramal intermedio. Mismo que deberá estar acoplado a los ramales a él conectados. Para ello la determinación de sus dimensiones estará en base al uso de la herramienta *tuning*. Al simular con los mismos valores de los otros ramales, presenta distorsión y eso afecta el desempeño del diseño.

La Figura 2.18 muestra el error que presenta, visto desde la señal de entrada. El total desacoplamiento del ramal y el aumento de las pérdidas obligan a rectificar el valor para optimizar el diseño.

Mediante la herramienta *tuning* es posible llegar a un valor correcto que permita el acoplamiento deseado con la disminución de pérdidas. Así también se logrará alcanzar la distribución uniforme de potencia.

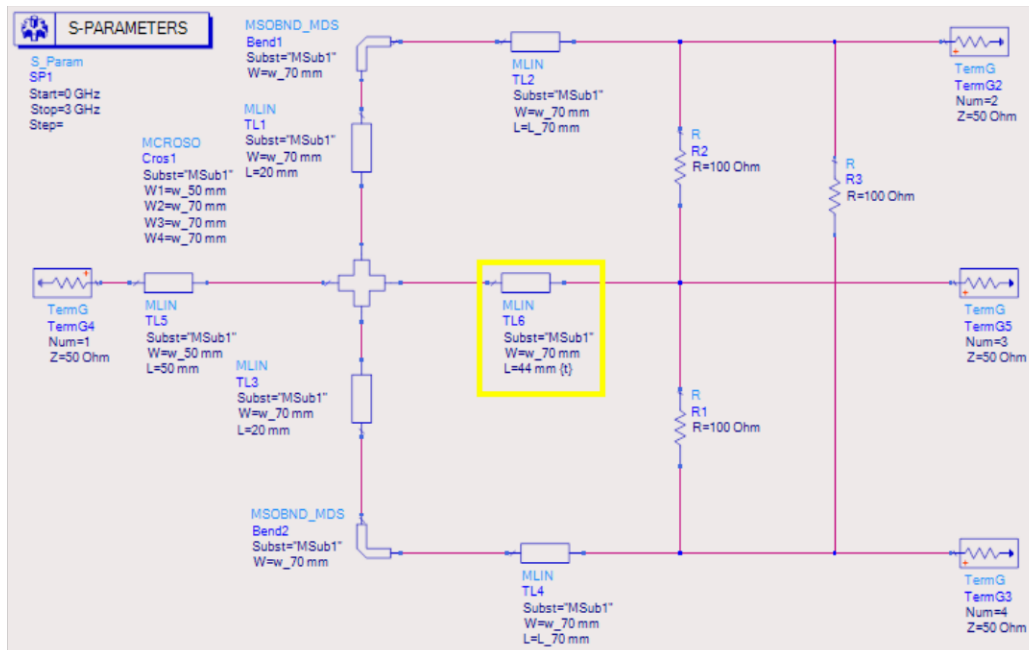


**Figura 2.18.** Error en acoplamiento del ramal intermedio en el diseño cuasi Wilkinson 1:3. (a) Incremento de pérdidas visto desde la entrada. (b) Incremento de pérdidas en cada puerto. (c) Desacoplamiento de los ramales, no presenta distribución uniforme de potencia.

Finalmente, respetando el contexto que se realizó en las evaluaciones previas y sus correcciones respectivas. En la Figura 2.19 muestra el valor correcto que permite un

resultado cercano al esperado, gracias al uso de la herramienta *tuning*. Como resultado  $L_2=44$  mm para la longitud de la línea de transmisión del segundo ramal.

Es así como el análisis de este circuito y los resultados obtenidos se tratarán a detalle en el siguiente capítulo y se acepta la vialidad de los resultados.



**Figura 2.19.** Dimensionamiento del segundo ramal, en el diseño del modelo cuasi Wilkinson 1:3.

### 3 RESULTADOS, CONCLUSIONES Y RECOMENDACIONES

En este capítulo se tratarán los resultados obtenidos en las simulaciones del diseño del divisor de potencia cuasi Wilkinson 1:3. Una vez realizado el proceso de diseño, se hará el análisis de los resultados obtenidos en la simulación.

#### 3.1 RESULTADOS

En la Figura 2.17 se logra visualizar la implementación en la herramienta de simulación Keysight® Advanced Design System. El modelo que se plantea asemeja un divisor de potencia Wilkinson. Para el caso se parte del diseño original de Wilkinson. Partiendo del análisis individual de cada ramal que forma el diseño original. Se tiene como valores los de Tabla 3.1, los valores usados para el dimensionamiento de las líneas de transmisión.

**Tabla 3.1.** Parámetros para el dimensionamiento de las líneas de transmisión.

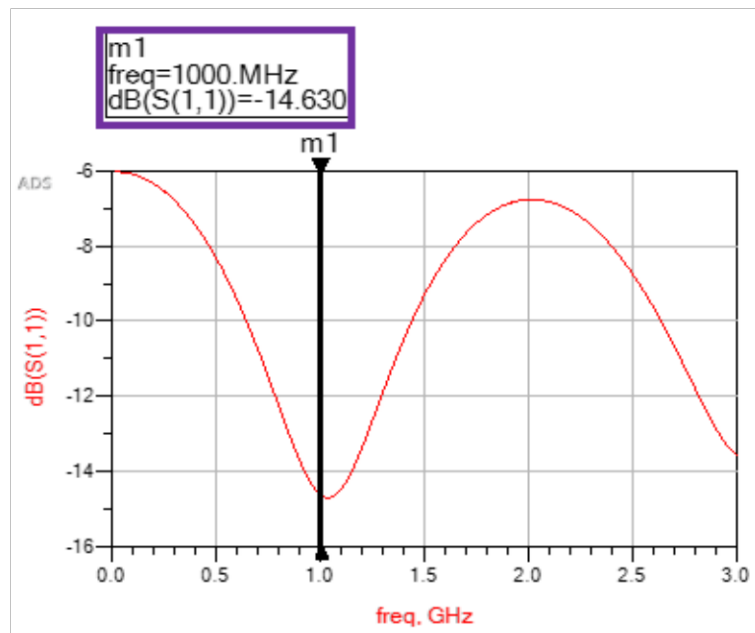
Parámetro	Descripción	Valor	Unidad
$W_{50}$	Ancho de la línea de $Z_o = 50\Omega$ .	3,66	mm
$L_{50}$	Longitud de la línea $Z_o = 50\Omega$ .	50	mm
$W_{70}$	Ancho de la línea de $\sqrt{2}Z_o \Omega$ .	2	mm
$L_{70}$	Longitud de la línea $\sqrt{2}Z_o \Omega$ .	25	mm
$L_2$	Longitud de la línea $\sqrt{2}Z_o \Omega$ . Para el ramal intermedio.	44	mm
$Z_o$	Impedancia característica	50	$\Omega$

Los términos de la Tabla 3.1, han sido aplicados en el diseño planteado. Estos términos han sido escogidos en base a las pruebas realizadas con anterioridad. Gracias a la herramienta *tuning* se obtuvo las dimensiones correctas para cumplir con los  $90^\circ$ .

Se realiza la simulación de un divisor de potencia con tres salidas y una entrada, donde se han comprobado simultaneidad y cumplimiento de los requerimientos en magnitud y fase, mismo que deberá ser implementado en una línea *microstrip*, es por lo que el dimensionamiento deberá ser preciso.

Al realizar la simulación del diseño planteado con los valores mencionados, se dará paso al análisis de las gráficas. El diseño realizado permite el acoplamiento de impedancias de  $50 \Omega$  con líneas de transmisión  $\lambda/4$  de  $70.71 \Omega$ .

La Figura 3.1 representa el resultado de los parámetros S en tecnología *microstrip*. Como resultado correspondiente a la onda incidente y reflejada visto en la entrada se tiene  $-14.63\text{dB}$ . El valor resultante está dentro del rango definido. Como se menciona en textos sobre tecnología de microonda, la resultante deberá ser valores inferiores de  $-20\text{dB}$  cuando el diseño es 1:2. Al realizar el modelado de un cuasi Wilkinson de 1:3 y obtener este resultado, se toma válido al encontrarse dentro del rango establecido.



**Figura 3.1.** Respuesta en frecuencia del divisor de potencia cuasi Wilkinson 1:3, de un puerto de entrada y tres salidas.

Como se observa en la Figura 3.1 la curva es semejante al resultado del divisor de potencia Wilkinson original para tecnología planar, manteniendo el mínimo de pérdidas, producto de la onda reflejada y la onda incidente.

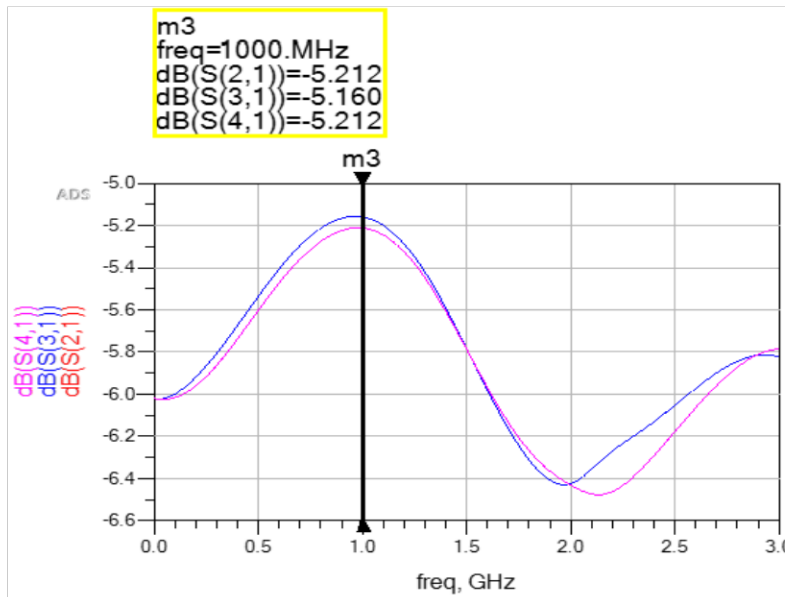
Es así como se menciona que el diseño realizado es óptimo y mantiene total coherencia con lo requerido y estipulado por Wilkinson y podrá ser adaptados a divisores de potencia donde las salidas sean impares, y disminuya sus pérdidas.

La Figura 3.2 representa la respuesta de cada uno de los ramales respecto de la entrada. Como se observa en el resultado, los ramales 2 y 4 están perfectamente acoplados



mientras que el ramal intermedio presenta una leve diferencia respecto a los otros. Esta diferencia está dada por el dimensionamiento, al tomar un valor correspondiente a una simulación.

El valor que se obtuvo mediante la herramienta *tuning* se aproximaba a los 90°. Pese a ser el resultado de una simulación, no está distante a la relación referencial de los otros dos ramales.



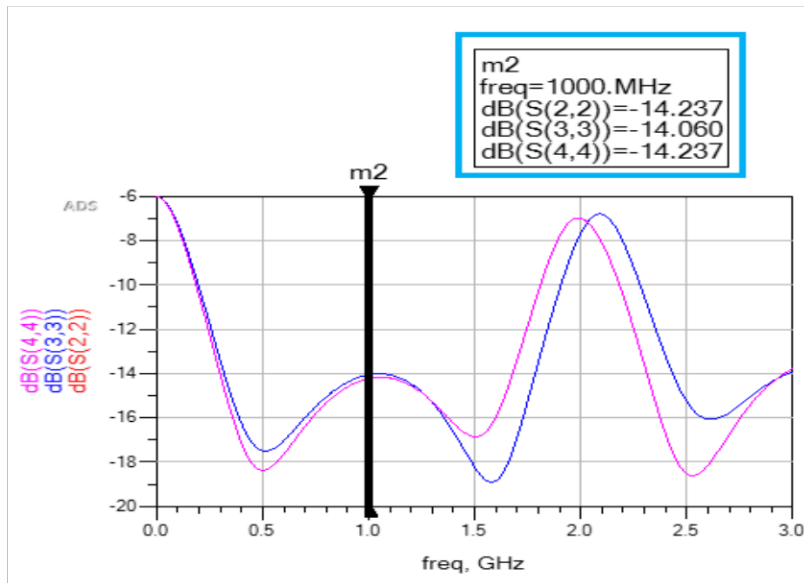
**Figura 3.2.** Respuesta de acoplamiento de los ramales 2, 3 y 4 respecto de la señal de entrada.

Parte del resultado de la Figura 3.2 es la división equitativa de potencia en cada uno de los ramales. Siendo la referencia -3 dB correspondientes a media potencia como resultado de la división uniforme entre dos ramales. Para el caso la referencia será de -4.77dB en relación de los tres ramales diseñados.

Este resultado es cercano a -4.77dB. Tomando en cuenta que los valores son en dB, la diferencia entre estos será imperceptible. Es decir que el diseño es óptimo.

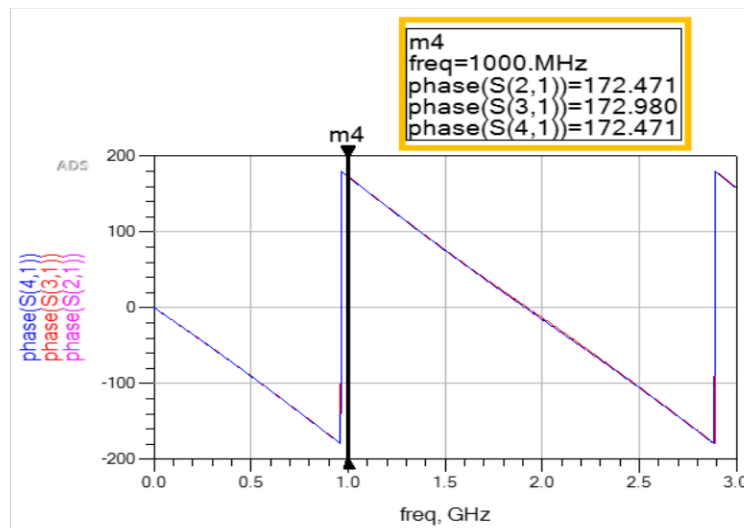
La

Figura 3.3 representa el valor de pérdidas en dB en cada punto de inflexión. Nuevamente se observa que, de los tres nodos, el 2 y 4 los valores se asemejan. Como se habló anteriormente la diferencia del nodo 3 es producto del dimensionamiento.



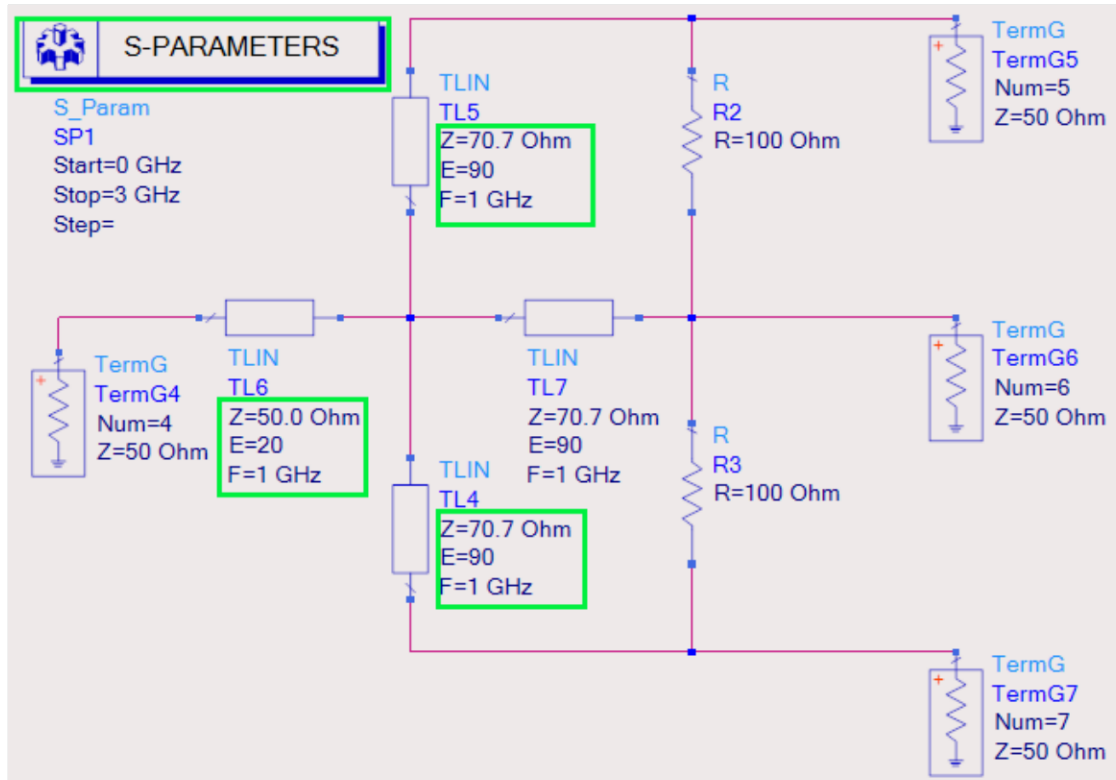
**Figura 3.3.** Respuesta de acoplamiento en cada nodo del diseño cuasi Wilkinson 1:3.

El análisis en fase y potencia deberá ser el mismo para cada nodo del diseño. Se repite nuevamente a diferencia en el nodo 3. Al variar el valor de longitud de la línea de transmisión este valor incrementa si la longitud disminuye y viceversa. Por lo que se opta por aceptar este resultado sin modificaciones. En caso de requerir implementación física estos valores deben ser considerados si se requiere tener buenos resultados. La Figura 3.4 representa la simulación en fase del divisor de potencia cuasi Wilkinson, con los detalles antes mencionados en sus resultados.



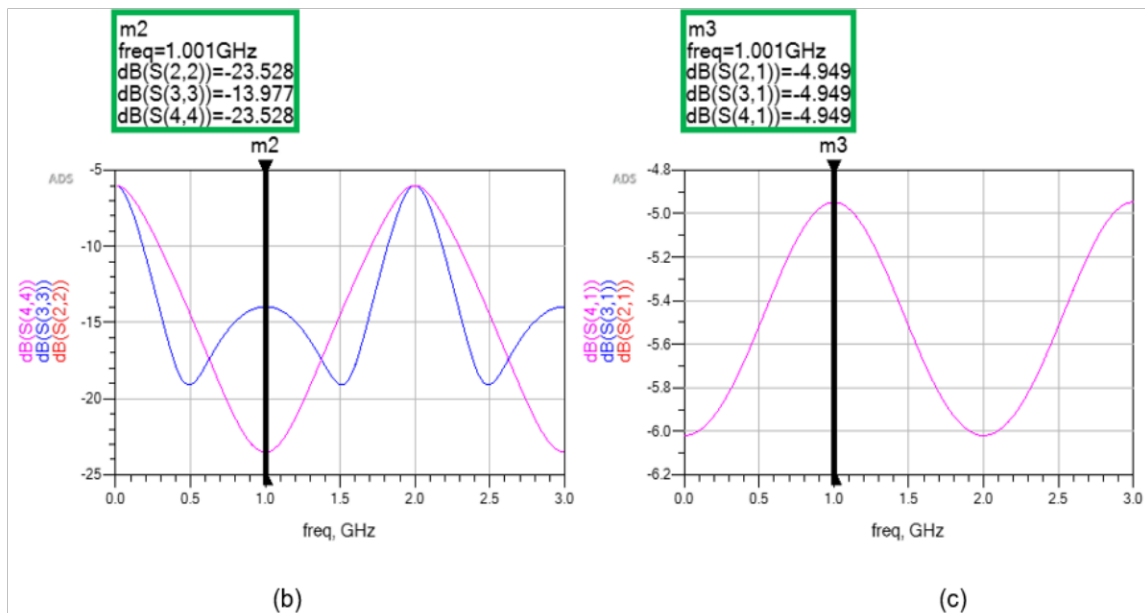
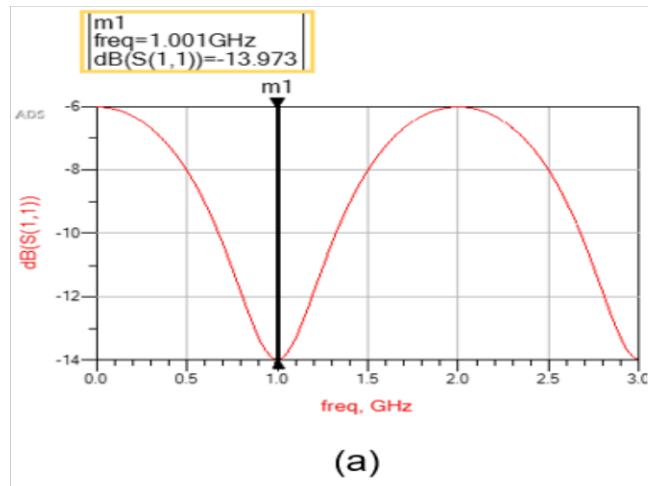
**Figura 3.4.** Respuesta de acoplamiento en fase de cada nodo del diseño cuasi Wilkinson 1:3.

Parte del análisis de resultados está la comprobación con el modelo ideal. La Figura 3.5 representa el esquema con componentes ideales, para la simulación antes realizada se dimensionaron los componentes en un ángulo de  $90^\circ$  para cubrir el acoplamiento. Para el modelo ideal de debe configurar la frecuencia, el ángulo y el valor de la impedancia.



**Figura 3.5.** Implementación del modelo ideal del divisor de potencia cuasi Wilkinson 1:3.

La Figura 3.6 representa el resultado de la simulación del modelo con componentes ideales se tiene un valor de  $-13.973$  dB. A comparación con el resultado obtenido en el diseño planteado de  $-14.63$  dB. Los valores presentan una diferencia que es imperceptible. Este resultado nuevamente comprueba que el diseño planteado es óptimo para su implementación. El resultado en un modelo ideal puede ser también comparado con el diseño planteado tanto en frecuencia como en la relación de potencia en cada uno de sus puertos.



**Figura 3.6.** Resultado de simulación de modelo con componentes ideales.

(a) Respuesta vista desde la señal de entrada. (b) Resultado en cada uno de los nodos. (c) Resultado de la relación de división de potencia en dB.

## 3.2 CONCLUSIONES

El presente trabajo de integración curricular implementa el sustrato Rogers RO4003C, que presenta características dieléctricas y amplia comercialidad. Este sustrato es utilizado para el diseño de un divisor de potencia cuasi Wilkinson 1:3 en frecuencia de 1 GHz.

El requerimiento de implementar el diseño en tecnología planar *microstrip*, ha permitido el correcto desarrollo del modelo. Lo que se ha comprobado con la simulación en la herramienta de Keysight® Advanced Design System.

Los divisores de potencia tradicionalmente limitan su utilización comúnmente a  $2^n$  salidas, donde  $n$  es un número entero. En el presente trabajo se comprueba que el uso de un número de salidas impares sí es posible, con esto. Desde el punto de vista de eficiencia, el hecho de tener una cantidad exacta de salidas como las que se requiere evita la utilización de puertos de salida *dummy* mismos que consumen potencia innecesariamente.

### **3.3 RECOMENDACIONES**

Las estructuras de radiofrecuencia como lo son los divisores de potencia. El uso de divisor de potencia Wilkinson, redes de alimentación de antenas, etc. diseñados en base a la optimización del espacio físico que otorga el substrato. Es por ello por lo que para mejor utilización se requiere el uso de microstrip.

En cuanto a estructuras de radiofrecuencia, su proceso de diseño, simulación y optimización deben ir de la mano de un desarrollo por etapas que permita la detección y corrección de los errores.

El diseño por implementarse en físico para posteriores trabajos deberá tener ciertas consideraciones en cuanto a la resistencia de aislamiento, su dimensionamiento y su representación en un circuito impreso.

El requerimiento de una resistencia de aislamiento hace que el divisor de potencia se torne complejo para su desarrollo en las líneas de transmisión donde el conductor activo esté encapsulado. Este tipo de tecnologías se conoce como coaxiales circulares comunes.

Para uso de otras tecnologías de implementación se requiere tomar medidas como: eliminar la continuidad de tierra eléctrica en algún punto, generar reflexiones indeseadas, dificultad en la conexión, etc. puntos a considerar ante una nueva tecnología.

Los divisores de potencia Wilkinson buscan mejorar el ancho de banda respecto de una sección, por lo que su acoplamiento puede ser en cascada para un mayor número de secciones con diferentes valores de impedancia y resistencia de aislamiento.

En la implementación del divisor de potencia aquí planteado se requerirá un buen diseño de *layout* para poder realizar la ejemplificación de los conectores en cada uno de los nodos. Así se tendrá un diseño adecuado y simplificado.

## 4 REFERENCIAS BIBLOGRAFICAS

- [1] J. C. Rojas, O. S. R. D. H. Araya, and J. T. Moreno, “Tarea 1: Acople de impedancia en amplificadores RF, Onda reflejada, efectos y cálculo de potencia.”
- [2] J. de Guzmán, “Análisis y eficiencia de comunicaciones y recursos en sistemas de identificación por radiofrecuencia,” 2021.
- [3] K. Shafique, B. A. Khawaja, F. Sabir, S. Qazi, and M. Mustaqim, “Internet of things (IoT) for next-generation smart systems: A review of current challenges, future trends and prospects for emerging 5G-IoT scenarios,” *Ieee Access*, vol. 8, pp. 23022–23040, 2020.
- [4] C. A. Balanis, *Antenna theory: analysis and design*. John wiley & sons, 2015.
- [5] J. R. James and others, *Handbook of microstrip antennas*, vol. 1. IET, 1989.
- [6] E. J. Wilkinson, “An N-way hybrid power divider,” *IRE Trans. Microw. theory Tech.*, vol. 8, no. 1, pp. 116–118, 1960.
- [7] D. M. Pozar, *Microwave engineering*. John wiley & sons, 2011.
- [8] M. E. Bialkowski and A. M. Abbosh, “Design of a compact UWB out-of-phase power divider,” *IEEE Microw. Wirel. Components Lett.*, vol. 17, no. 4, pp. 289–291, 2007.
- [9] E. Wilkinson, “IEEE Trans. Microw. Theory Tech,” *IEEE Trans. Microw. Theory Tech*, vol. 8, pp. 116–118, 1960.
- [10] M. F. Sánchez Losada and others, “Análisis y diseño de circuitos de microondas pasivos para la banda WiFi (2.45 GHz) en FR4 con fines docentes,” 2017.
- [11] K. C. Gupta, R. Ramadoss, and H. Zhang, *Special Issue on RF and Microwave Tutorials*. 2003.
- [12] D. Park Kim, “Diseño y simulación de un arreglo de antenas de microcintas con geometrias triangular y rectangular alimentadas por linea de transmisión para la banda de 2.4 GHz.,” 2017.
- [13] K.-K. M. Cheng and F.-L. Wong, “A new Wilkinson power divider design for dual band application,” *IEEE Microw. Wirel. components Lett.*, vol. 17, no. 9, pp. 664–666, 2007.

## **5 ANEXOS**

ANEXO I. Datasheet ROGERS RO4000

# ANEXO I



## RO4000® Series High Frequency Circuit Materials

RO4000® hydrocarbon ceramic laminates are designed to offer superior high frequency performance and low cost circuit fabrication. The result is a low loss material which can be fabricated using standard epoxy/glass (FR-4) processes offered at competitive prices.

The selection of laminates typically available to designers is significantly reduced once operational frequencies increase to 500 MHz and above. RO4000 material possesses the properties needed by designers of RF microwave circuits and matching networks and controlled impedance transmission lines. Low dielectric loss allows RO4000 series material to be used in many applications where higher operating frequencies limit the use of conventional circuit board laminates. The temperature coefficient of dielectric constant is among the lowest of any circuit board material (Chart 1), and the dielectric constant is stable over a broad frequency range (Chart 2). For reduced insertion loss, LoPro® foil is available (Chart 3). This makes it an ideal substrate for broadband applications.

RO4000 material's thermal coefficient of expansion (CTE) provides several key benefits to the circuit designer. The expansion coefficient of RO4000 material is similar to that of copper which allows the material to exhibit excellent dimensional stability, a property needed for mixed dielectric multi-layer boards constructions. The low Z-axis CTE of RO4000 laminates provides reliable plated through-hole quality, even in severe thermal shock applications. RO4000 series material has a Tg of >280°C (536°F) so its expansion characteristics remain stable over the entire range of circuit processing temperatures.

RO4000 series laminates can easily be fabricated into printed circuit boards using standard FR-4 circuit board processing techniques. Unlike PTFE based high performance materials, RO4000 series laminates do not require specialized via preparation processes such as sodium etch. This material is a rigid, thermoset laminate that is capable of being processed by automated handling systems and scrubbing equipment used for copper surface preparation.

RO4003C™ laminates are currently offered in various configurations utilizing both 1080 and 1674 glass fabric styles, with all configurations meeting the same laminate electrical performance specification. Specifically designed as a drop-in replacement for the RO4003C™ material, RO4350B™ laminates utilize RoHS compliant flame-retardant technology for applications requiring UL 94V-0 certification. These materials conform to the requirements of IPC-4103, slash sheet /10 for RO4003C, see note #1 for RO4350B slash sheet determination.



### FEATURES AND BENEFITS:

RO4000 materials are reinforced hydrocarbon/ceramic laminates - not PTFE

- Designed for performance sensitive, high volume applications

Low dielectric tolerance and low loss

- Excellent electrical performance
- Allows applications with higher operating frequencies
- Ideal for broadband applications

Stable electrical properties vs. frequency

- Controlled impedance transmission lines

Repeatable design of filters

Low thermal coefficient of dielectric constant

- Excellent dimensional stability

Low Z-axis expansion

- Reliable plated through holes

Low in-plane expansion coefficient

- Remains stable over an entire range of circuit processing temperatures

Volume manufacturing process

- RO4000 laminates can be fabricated using standard glass epoxy processes
- Competitively priced

CAF resistant

### SOME TYPICAL APPLICATIONS:

- Cellular Base Station Antennas and Power Amplifiers
- RF Identification Tags
- Automotive Radar and Sensors
- LNB's for Direct Broadcast Satellites



Advanced Connectivity Solutions  
100 S. Roosevelt Avenue, Chandler, AZ 85226  
Tel: 480-961-1382 Fax: 480-961-4533 [www.rogerscorp.com](http://www.rogerscorp.com)



Chart 1: RO4000 Series Materials Dielectric Constant vs. Temperature

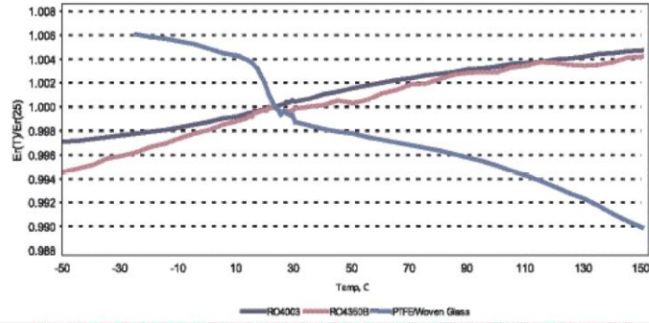


Chart 2: RO4000 Series Materials Dielectric Constant vs. Frequency

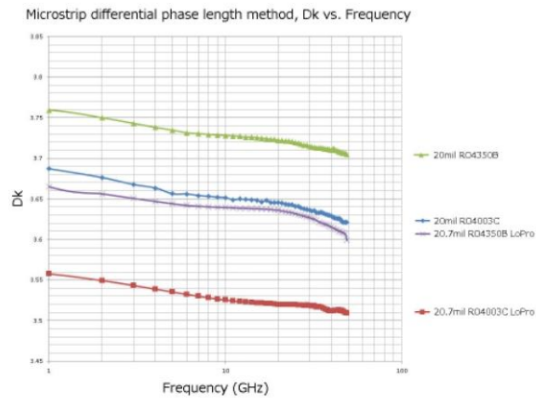
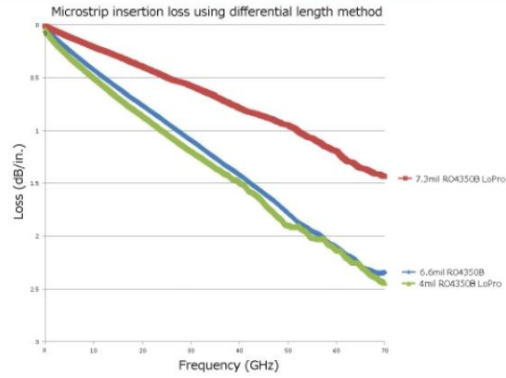


Chart 3: Microstrip Insertion Loss



Property	Typical Value		Direction	Units	Condition	Test Method
	RO4003C	RO4350B				
Dielectric Constant, $\epsilon_r$ , Process	3.38 ± 0.05	<sup>(1)</sup> 3.48 ± 0.05	Z	--	10 GHz/23°C	IPC-TM-650 2.5.5.5 Clamped Stripline
<sup>(2)</sup> Dielectric Constant, $\epsilon_r$ , Design	3.55	3.66	Z	--	8 to 40 GHz	Differential Phase Length Method
Dissipation Factor tan, $\delta$	0.0027 0.0021	0.0037 0.0031	Z	--	10 GHz/23°C 2.5 GHz/23°C	IPC-TM-650 2.5.5.5
Thermal Coefficient of $\epsilon_r$	+40	+50	Z	ppm/°C	-50°C to 150°C	IPC-TM-650 2.5.5.5
Volume Resistivity	1.7 X 10 <sup>10</sup>	1.2 X 10 <sup>10</sup>		MΩ•cm	COND A	IPC-TM-650 2.5.17.1
Surface Resistivity	4.2 X 10 <sup>9</sup>	5.7 X 10 <sup>9</sup>		MΩ	COND A	IPC-TM-650 2.5.17.1
Electrical Strength	31.2 (780)	31.2 (780)	Z	KV/mm (V/mil)	0.51mm (0.020")	IPC-TM-650 2.5.6.2
Tensile Modulus	19,650 (2,850) 19,450 (2,821)	16,767 (2,432) 14,153, (2,053)	X Y	MPa (ksi)	RT	ASTM D638
Tensile Strength	139 (20.2) 100 (14.5)	203 (29.5) 130 (18.9)	X Y	MPa (ksi)	RT	ASTM D638
Flexural Strength	276 (40)	255 (37)		MPa (kpsi)		IPC-TM-650 2.4.4
Dimensional Stability	<0.3	<0.5	X,Y	mm/m (mils/inch)	after etch +E2/150°C	IPC-TM-650 2.4.39A
Coefficient of Thermal Expansion	11 14 46	10 12 32	X Y Z	ppm/°C	-55 to 288°C	IPC-TM-650 2.4.41
Tg	>280	>280		°C TMA	A	IPC-TM-650 2.4.24.3
Td	425	390		°C TGA		ASTM D3850
Thermal Conductivity	0.71	0.69		W/m/°K	80°C	ASTM C518
Moisture Absorption	0.06	0.06		%	48 hrs immersion 0.060" sample Temperature 50°C	ASTM D570
Density	1.79	1.86		gm/cm <sup>3</sup>	23°C	ASTM D792
Copper Peel Strength	1.05 (6.0)	0.88 (5.0)		N/mm (pli)	after solder float 1 oz. EDC Foil	IPC-TM-650 2.4.8
Flammability	N/A	<sup>(3)</sup> V-0				UL 94
Lead-Free Process Compatible	Yes	Yes				

NOTES:

- (1) RO4350B 4 mil laminates have a process Dk of 3.33 ± 0.05 and are in conformance with IPC-4103A/240. All other RO4350B laminate thicknesses are /11 and /240 compliant.
- (2) The design Dk is an average number from several different tested lots of material and on the most common thickness/s. If more detailed information is required, please contact Rogers Corporation or refer to Rogers' technical papers in the Rogers Technology Support Hub available at <http://www.rogerscorp.com>.
- (3) RO4350B LoPro® laminates do not share the same UL designation as standard RO4350B laminates. A separate UL qualification may be necessary.

Typical values are a representation of an average value for the population of the property. For specification values contact Rogers Corporation.

RO4000 LoPro laminate uses a modified version of the RO4000 resin system to bond reverse treated foil. Values shown above are RO4000 laminates without the addition of the LoPro resin. For double-sided boards, the LoPro foil results in a thickness increase of approximately 0.0007" (18µm) and the Dk is approximately 2.4. The Dk decreases by about 0.1 as the core thickness decreases from 0.020" to 0.004.

Prolonged exposure in an oxidative environment may cause changes to the dielectric properties of hydrocarbon based materials. The rate of change increases at higher temperatures and is highly dependent on the circuit design. Although Rogers' high frequency materials have been used successfully in innumerable applications and reports of oxidation resulting in performance problems are extremely rare, Rogers recommends that the customer evaluate each material and design combination to determine fitness for use over the entire life of the end product.

Advanced Connectivity Solutions

100 S. Roosevelt Avenue, Chandler, AZ 85226  
Tel: 480-961-1382 Fax: 480-961-4533 [www.rogerscorp.com](http://www.rogerscorp.com)

Standard Thickness	Standard Panel Size	Standard Copper Cladding
RO4003C: 0.008" (0.203mm), 0.012 (0.305mm), 0.016" (0.406mm), 0.020" (0.508mm), 0.032" (0.813mm), 0.060" (1.524mm)	12" X 18" (305 X 457 mm) 24" X 18" (610 X 457 mm) 24" X 36" (610 X 915 mm) 48" X 36" (1.224 m X 915 mm)	½ oz. (17µm) electrodeposited copper foil (.5ED/.5ED) 1 oz. (35µm) electrodeposited copper foil (1ED/1ED) 2 oz. (70µm) electrodeposited copper foil (2ED/2ED)
RO4350B: *0.004" (0.101mm), 0.0066" (0.168mm), 0.010" (0.254mm), 0.0133" (0.338mm), 0.0166" (0.422mm), 0.020" (0.508mm), 0.030" (0.762mm), 0.060" (1.524mm)	*0.004" (0.101mm) material is not available in panel sizes larger than 24"x18" (610 X 457mm)	<b>PIM Sensitive Applications:</b> ½ oz (17µm) LoPro Reverse Treated EDC (.5TC/.5TC) 1 oz (35µm) LoPro Reverse Treated EDC (1TC/1TC)
Note: Material clad with LoPro foil add 0.0007" (0.018mm) to dielectric thickness		

The information in this data sheet is intended to assist you in designing with Rogers' circuit materials. It is not intended to and does not create any warranties express or implied, including any warranty of merchantability or fitness for a particular purpose or that the results shown on this data sheet will be achieved by a user for a particular purpose. The user should determine the suitability of Rogers' circuit materials for each application.

The Rogers' logo, Helping power, protect, connect our world, LoPro, RO3003, RO4000, RO4350B, and RO4003C are trademarks of Rogers Corporation or one of its subsidiaries.

© 2018 Rogers Corporation, Printed in U.S.A.,  
 All rights reserved. Revised 1376 043018 PUB# 92-004

Advanced Connectivity Solutions  
 100 S. Roosevelt Avenue, Chandler, AZ 85226  
 Tel: 480-961-1382 Fax: 480-961-4533 www.rogerscorp.com