REPÚBLICA DEL ECUADOR
Escuela Politécnica Nacional
"E SCIENTIA HOMINIS SALUS"

La versión digital de esta tesis está protegida por la Ley de Derechos de Autor del Ecuador.

Los derechos de autor han sido entregados a la “ESCUELA POLITÉCNICA NACIONAL” bajo el libre consentimiento del (los) autor(es).

Al consultar esta tesis deberá acatar con las disposiciones de la Ley y las siguientes condiciones de uso:

- Cualquier uso que haga de estos documentos o imágenes deben ser sólo para efectos de investigación o estudio académico, y usted no puede ponerlos a disposición de otra persona.

- Usted deberá reconocer el derecho del autor a ser identificado y citado como el autor de esta tesis.

- No se podrá obtener ningún beneficio comercial y las obras derivadas tienen que estar bajo los mismos términos de licencia que el trabajo original.

El Libre Acceso a la información, promueve el reconocimiento de la originalidad de las ideas de los demás, respetando las normas de presentación y de citación de autores con el fin de no incurrir en actos ilegítimos de copiar y hacer pasar como propias las creaciones de terceras personas.

Respeto hacia sí mismo y hacia los demás.

ESCUELA POLITÉCNICA NACIONAL

FACULTAD DE INGENIERÍA ELÉCTRICA Y ELECTRÓNICA

DISEÑO, CONSTRUCCIÓN E IMPLEMENTACIÓN DE UN GENERADOR FOTOVOLTAICO PARA EL SISTEMA A ESCALA DEL LABORATORIO DE SISTEMAS ELÉCTRICOS DE POTENCIA

TRABAJO DE TITULACIÓN PREVIO A LA OBTENCIÓN DEL TÍTULO DE INGENIERA E INGENIERO EN INGENIERÍA ELÉCTRICA

FERNANDA BELÉN JARAMILLO VALLADARES

BRYAN JOSÉ SILVA PERUGACHI

DIRECTOR: JESÚS AMADO JÁTIVA IBARRA, Ph.D.

Quito, octubre de 2020

AVAL

Certifico que el presente trabajo fue desarrollado por Fernanda Belén Jaramillo Valladares y Bryan José Silva Perugachi, bajo mi supervisión.

Jesús Amado Játiva Ibarra, Ph.D.
DIRECTOR DEL TRABAJO DE TITULACIÓN

DECLARACIÓN DE AUTORÍA

Nosotros, Fernanda Belén Jaramillo Valladares y Bryan José Silva Perugachi, declaramos bajo juramento que el trabajo aquí descrito es de nuestra autoría; que no ha sido previamente presentado para ningún grado o calificación profesional; y, que hemos consultado las referencias bibliográficas que se incluyen en este documento.

A través de la presente declaración dejamos constancia de que la Escuela Politécnica Nacional podrá hacer uso del presente trabajo según los términos estipulados en la Ley, Reglamentos y Normas vigentes.

Fernanda Belén Jaramillo Valladares	Bryan José Silva Perugachi

DEDICATORIA

El presente trabajo de titulación lo dedico a Dios y a la Virgen María por sus constantes bendiciones y protecciones.

A mi padre Froilán Jaramillo, a mi madre Piedad Valladares, a mi hermana Jacqueline Jaramillo, a mi cuñado Luis Murillo, a todos mis tíos, tías, primos y primas que han sido un gran ejemplo de esfuerzo y dedicación, además de que me han brindado todo su cariño, apoyo y consejos durante toda mi vida.

A mis sobrinas Valentina y Sofia quienes con su dulzura y cariño me motivan a esforzarme cada día.

A la memoria de mis abuelitos: papito Ildefonso Valladares y mamita Cristina Marcillo quienes durante su vida y ahora desde el cielo me envían sus bendiciones.

Fernanda Belén Jaramillo Valladares

DEDICATORIA

A mis padres José y Mireya por su apoyo, comprensión y paciencia durante esta etapa de mi vida.

A mi hermano David, por ser mi cómplice y amigo.

Bryan

AGRADECIMIENTO

En primer lugar, deseo agradecer a Dios y a la Virgen María por la salud, vida, su amor incondicional y sus bendiciones las cuales me han permitido culminar este trabajo.

A mis padres Froilán y Lupita por todo su cariño, ejemplo de buenos valores, paciencia, consejos y apoyo brindados en cada momento de mi vida.

A mi hermana Jacqueline, quien ha sabido comprenderme, quererme, aconsejarme, motivarme, sostenerme y apoyarme durante toda mi vida.

A mi cuñado Luis Murillo por sus consejos, su cariño y su apoyo en todo momento.

A toda mi familia por su cariño, apoyo, motivación y consejos para lograr cumplir las metas que me he propuesto.

A Jorge Luis Vega por brindarme su apoyo constante y motivarme a alcanzar mis objetivos.

Al padre Luis Estrella por ser mi guía, amigo y consejero desde que lo conocí.

A mis amig@s por brindarme su amistad, apoyo y motivación en las diversas circunstancias que se han presentado en el tiempo que hemos compartido juntos y por tantos momentos inolvidables los cuales tendré presente en mi memoria.

A los profesores que he conocido durante mis estudios en la Escuela Politécnica Nacional, quienes con su experiencia, sabiduría, conocimientos y consejos supieron guiarme y motivarme a seguir adelante.

A las personas que he ido conociendo a lo largo de mis estudios y que han sabido ayudarme de forma muy amable en todas las gestiones que eh tenido que realizar.

Al Dr. Marcelo Pozo por su ayuda y asesoría durante el desarrollo de este trabajo.

Un agradecimiento especial al Dr. Jesús Játiva por su paciencia, por creer en nuestra capacidad para desarrollar este trabajo de titulación y por sus diversos aportes que han permitido culminarlo satisfactoriamente.

Fernanda Belén Jaramillo Valladares

AGRADECIMIENTO

Primero, agradezco a mis padres por su apoyo y comprensión durante toda mi vida. Por ser un valioso ejemplo de perseverancia, honestidad y disciplina. Sin duda, ustedes fueron la principal fuente de inspiración para culminar con este trabajo. Gracias infinitas.

A mi familia, quienes con palabras de apoyo y aliento en los momentos difíciles me ayudaron a seguir adelante.

A mis amigos de prepo, por hacer de cada una de las vivencias en la universidad historias legendarias y excelsas que nunca olvidaremos.

A mis amigos de la universidad, por todas las experiencias y momentos que compartimos dentro y fuera de las aulas.

A mis amigos, que de una manera u otra llegaron a mi vida para quedarse.

A mis ñaños, David, Kevin, Gianni e Israel por siempre estar ahí cuando más lo necesité.

Un agradecimiento especial a Jorge Luis y al Dr. Marcelo Pozo por su ayuda durante el desarrollo del proyecto.

A los profesores de la carrera de Ingeniería Eléctrica de la Escuela Politécnica Nacional por sus valiosas enseñanzas, con una mención especial al director de este trabajo, Jesús Játiva, por su paciencia y hacernos partícipes de este tema, brindándonos la confianza para desarrollarlo.

Bryan

ÍNDICE DE CONTENIDO

AVAL II
DECLARACIÓN DE AUTORÍA III
DEDICATORIA IV
AGRADECIMIENTO VI
ÍNDICE DE CONTENIDO VIII
RESUMEN XIII
ABSTRACT XIV
1. INTRODUCCIÓN 1
1.1. OBJETIVOS 1
1.2. ALCANCE 2
1.3. MARCO TEÓRICO 2
1.3.1. ENERGÍA SOLAR 2
1.3.1.1. Radiación solar 3
1.3.2. PANELES SOLARES 3
1.3.2.1. Celda fotovoltaica 4
1.3.2.2. Curvas características de la celda fotovoltaica 5
1.3.3. SISTEMA FOTOVOLTAICO 7
1.3.3.1. Inversor central o sistema fotovoltaico de una etapa 7
1.3.3.2. Inversor de cadena o sistema fotovoltaico de dos etapas 8
1.3.3.3. Inversor de cadena múltiple 9
1.3.4. SEGUIMIENTO DEL PUNTO DE MÁXIMA POTENCIA 10
1.3.4.1 Técnica del voltaje constante 10
1.3.4.2 Técnica Hill-Climbing 11
1.3.4.3 Técnica Perturbar y Observar 11
1.3.4.4 Método de Conductancia Incremental 13
1.3.5. TOPOLOGÍAS DE INVERSORES DE POTENCIA 14
1.3.5.1. Inversor de fuente de voltaje de dos niveles 15
1.3.5.2. Inversor multinivel puente H en cascada 16
1.3.6. MODULACIÓN POR ANCHO DE PULSO 17
1.3.6.1 Modulación PWM Sinusoidal (SPWM) 17

1.3.7. SEMICONDUCTORES DE POTENCIA UTILIZADOS EN INVERSORES 19
1.3.7.1. BJT 19
1.3.7.2. MOSFET 20
1.3.7.3. IGBT 22
1.3.8. TIPOS DE AISLAMIENTO PARA CIRCUITOS DE DISPARO 23
1.3.8.1. Acopladores ópticos 23
1.3.8.2. Acoplados magnéticamente 24
1.3.9. TIPOS DE CIRCUITOS DE MANEJO DE COMPUERTAS O DRIVERS 25
1.3.9.1. Circuito tótem – pole 25
1.3.9.2. Circuito integrado IR2110 26
1.3.10. SISTEMAS DE CONTROL AUTOMÁTICO 28
1.3.10.1. Clasificación de los sistemas de control 28
1.3.10.2. Controladores 29
1.3.10.3. Efecto en la adición de polos 29
1.3.10.4. Efecto en la adición de ceros 29
1.3.10.5. Control Proporcional-Integral 29
1.3.11. TRANSFORMADAS TRIFÁSICAS 31
1.3.11.1. Transformada de Clarke 31
1.3.11.2. Transformada de Park 32
1.3.11.3. Transformada directa de Park 33
1.3.12. TÉCNICAS DE SINCRONIZACIÓN CON LA RED 35
1.3.12.1. Operación de generadores en paralelo 35
1.3.12.2. Procedimiento para la operación en paralelo de generadores 37
1.3.12.3. Lazo de enclavamiento de fase (PLL) 38
1.3.12.4. Lazo de enclavamiento de fase por software (SPLL) 38
1.3.13. UNIDAD DE CONTROL Y PROCESAMIENTO 40
1.3.13.1. Biblioteca Solar de Texas Instruments 40
1.3.14. SENSORES DE CORRIENTE 41
1.3.14.1. Sensor ACS712 41
1.3.14.2. SCT-013 43
1.3.15. SENSORES DE VOLTAJE 44
1.3.15.1. Sensor de Voltaje Diferencial 44

1.3.15.2. Sensor de voltaje AC 46
1.3.16. TIPOS DE FILTROS 47
1.3.16.1. FILTROS PASIVOS 47
1.3.16.2. FILTROS ACTIVOS 53
1.3.17. TRANSFORMADOR DE ACOMPLAMIENTO A LA RED 54
1.3.17.1. Diseño de un transformador trifásico 54
2. DISEÑO, CONSTRUCCIÓN E IMPLEMENTACIÓN DE LOS ELEMENTOS DEL SISTEMA 70
2.1. DISEÑO DEL INVERSOR TRIFÁSICO DE POTENCIA 71
2.1.1. DISEÑO DE LA ETAPA DE CONTROL 72
2.1.2. DISEÑO DE LA ETAPA DE AISLAMIENTO 72
2.1.3. DISEÑO DEL GATE DRIVER 73
2.1.3.1. Diseño de los elementos de Bootstrap 75
2.1.3.2. Diseño de la Resistencia de compuerta 76
2.1.4. DISEÑO DE LA ETAPA DE POTENCIA 81
2.1.4.1. Selección del elemento semiconductor 81
2.1.5. DISEÑO DEL CAPACITOR DE LA BARRA DC 84
2.1.6. DISEÑO DE LAS PROTECCIONES DEL INVERSOR 86
2.1.6.1. Protección de sobrevoltaje 86
2.1.6.2. Protección de sobrecorriente para el IGBT 86
2.1.6.3. Protección de sobrecorriente en la carga 87
2.1.6.4. Diseño del disipador de potencia de los IGBTs 88
2.2. DISEÑO DEL SISTEMA DE CONTROL 90
2.2.1. LECTURA Y ACONDICIONAMIENTO DE SEÑALES 90
2.2.1.1. Configuración del ADC 91
2.2.1.2. Filtro pasa-bajos EMA 92
2.2.1.3. Acondicionamiento de voltaje y corriente DC 93
2.2.1.4. Acondicionamiento de voltajes y corrientes AC 93
2.2.2. DISEÑO DEL LAZO DE ENCLAVAMIENTO DE FASE (PLL) 94
2.2.3. DISEÑO DEL LAZO DE CONTROL DE CORRIENTE 96
2.2.3.1. Valores del sistema en por unidad 97
2.2.3.2. Diseño de los controladores PI 99
2.2.3.3. Implementación del algoritmo MPPT 105
2.2.4. GENERACIÓN DE SEÑALES DE DISPARO Y CONFIGURACIÓN DE SEÑALES PWM 106

2.3. DISEÑO DE LOS SENSORES 110
2.3.1. Diseño del sensor de corriente DC 110
2.3.2. Diseño del sensor de corriente AC 114
2.3.3. Diseño del sensor de voltaje DC 117
2.3.4. Diseño del sensor de voltaje AC 119
2.4. DISEÑO DEL FILTRO 120
2.5. DISEÑO DEL TRANSFORMADOR TRIFÁSICO DE ACOPLAMIENTO A LA RED 124
2.5.1. Dimensionamiento de parámetros del transformador 124
2.5.2. Voltajes y corrientes en los devanados 125
2.5.3. Sección de los conductores 126
2.5.4. Sección del núcleo 127
2.5.5. Número de espiras 127
2.5.6. Cálculo de taps 127
2.5.6.1. Taps en el devanado secundario 128
2.5.7. Cálculo de las alturas de las bobinas 129
2.5.8. Determinación de los aislamientos 130
2.5.9. Cálculo de perímetros 130
2.5.10. Cálculo de la impedancia y pérdidas en los devanados 132
2.5.11. Cálculo de dimensiones y pérdidas en el núcleo 134
2.5.12. Verificación de los parámetros de diseño 135
2.5.13. Verificación de parámetros mediante la norma INEN 2124-2004 136
2.5.14. Circuito equivalente del transformador principal 137
3. RESULTADOS Y DISCUSIÓN 141
3.1. Pruebas en el inversor trifásico de potencia 141
3.1.1. Señales de control PWM con modulación sinusoidal 141
3.1.2. Señales de control a la salida de los optoacopladores 142
3.1.3. Señales en los controladores IR2110 142
3.1.4. Señales en los IGBTs 143
3.1.5. Señales en la salida del inversor trifásico 145
3.2. Operación del sistema sincronizado con la red 146
3.3. Operación del sistema en modo aislado 160
3.3.1. Carga R 160
3.3.2. Carga L 163

3.3.3. Carga C 166
3.4. Calidad de la energía suministrada por el sistema 168
3.4.1. Sistema sincronizado a la red 169
3.4.2. Sistema aislado alimentado diferentes cargas 170
4. CONCLUSIONES Y RECOMENDACIONES 174
4.1. CONCLUSIONES 174
4.2. RECOMENDACIONES 176
5. REFERENCIAS BIBLIOGRÁFICAS 178
ANEXOS 189
ANEXO A. DIAGRAMA ESQUEMÁTICO Y LAYOUT DE LA PCB DE LAS ETAPAS DEL INVERSOR 190
ANEXO B. DIAGRAMA ESQUEMÁTICO Y LAYOUT DE LA PCB DE LOS SENSORES DE VOLTAJE Y CORRIENTE 194
ANEXO C. MANUAL DE USUARIO 199
ANEXO D. HOJAS DE DATOS Y DATOS DE PLACAS 221

RESUMEN

En el presente trabajo de titulación se desarrolla el diseño, la construcción y la implementación de un generador fotovoltaico que consta de dos etapas: la primera es la etapa de control que se encarga de la ejecución de un algoritmo MPPT, un lazo de control de corriente y un PLL que permite sincronizar el generador con la red. Mientras que la segunda es la etapa de potencia que se compone de un inversor trifásico, cuyo diseño se realiza en base a optoacopladores, controladores de compuerta e IGBTs.

El sistema también consta de un filtro pasabajos de tipo LCL que se diseña con el fin de reducir el contenido armónico de voltaje a la salida del inversor y de un transformador de acoplamiento que además de ser la segunda inductancia del filtro también permite elevar el voltaje obtenido en la salida del inversor a los niveles de la red eléctrica local.

El sistema de control se desarrolla en la tarjeta TMS320F28377S de Texas Instruments, utilizando las mediciones obtenidas mediante los sensores de voltaje y corriente tanto en DC como en AC.

Para comprobar el correcto funcionamiento del sistema se realizan pruebas de conexión a la red y de forma aislada alimentando diferentes tipos de cargas. Se realizan también pruebas de inyección de potencia activa, entrega y absorción de potencia reactiva.

PALABRAS CLAVE: generador fotovoltaico, inversor, seguimiento del punto de máxima potencia MPPT, lazo de enclavamiento de fase PLL, filtro pasabajos LCL, transformador de acoplamiento.

ABSTRACT

In this degree work, the design, construction and implementation of a photovoltaic generator that consists of two stages is developed: the first one is the control stage that is responsible for the execution of an MPPT algorithm, a current control loop and a PLL that allows the generator to be synchronized with the grid. The second is the power stage that is composed of a three-phase inverter, whose design is based on optocouplers, gate drivers and IGBTs.

The system also consists of an LCL low-pass filter that is designed in order to reduce the harmonic voltage content at the output of the inverter and a coupling transformer that, in addition to being the second inductance of the filter, also allows raising the voltage obtained in the inverter output to local grid levels.

The control system is developed on the TMS320F28377S board from Texas Instruments, using the DC and AC measurements obtained by the voltage and current sensors.

To check the correct operation of the system, tests are carried out on the connection to the grid and in an isolated way, feeding different types of loads. Active power injection, reactive power delivery and absorption tests are also carried out.

KEYWORDS: photovoltaic system, inverter, maximum power point tracking MPPT, phase locked loop PLL, LCL low-pass filter, coupling transformer.

1. INTRODUCCIÓN

Las energías renovables no convencionales han tenido un gran crecimiento en las últimas décadas al formar parte de las medidas que se adoptan para satisfacer la demanda creciente de energía en el mundo y para disminuir la contaminación ambiental, ocasionada en gran parte por la generación convencional de energía, y sus efectos devastadores para todas las especies existentes en nuestro planeta.

Por su parte, la energía solar puede ser aprovechada de diferentes formas, tales como: calefacción en edificios, cocción de alimentos, calentamiento de agua y para producción de energía eléctrica mediante paneles solares. Las células fotovoltaicas de los paneles aprovechan las propiedades de un material semiconductor al activar los electrones de sus átomos (efecto fotoeléctrico) para producir corriente continua que a través de dispositivos inversores la convierten en corriente alterna.

El aprovechamiento de la energía solar para generar electricidad mediante sistemas fotovoltaicos requiere cierto conocimiento práctico y teórico. Además, el incremento de centrales y microcentrales fotovoltaicas en el país requerirá en el corto y mediano plazo personal capacitado para su operación y mantenimiento.

En este contexto, el presente trabajo de titulación plantea el diseño, construcción e implementación de un generador fotovoltaico para el sistema a escala del Laboratorio de Sistemas Eléctricos de Potencia. Este trabajo permitirá contribuir en el aprendizaje del componente práctico de los estudiantes sobre el funcionamiento de este tipo de generadores, así como de los elementos que los conforman, ayudándoles a alcanzar los conocimientos y competencias vinculadas al uso de este tipo de fuente de energía limpia.

1.1. OBJETIVOS

El objetivo general de este proyecto técnico es:

- Diseñar, construir e implementar un generador fotovoltaico para el sistema a escala del Laboratorio de Sistemas Eléctricos de Potencia del Departamento de Energía Eléctrica de la Facultad de Ingeniería Eléctrica y Electrónica.

Los objetivos específicos del proyecto técnico son:

- Diseñar y construir los circuitos de control y potencia del inversor trifásico, así como el filtro y el transformador de acoplamiento.
- Desarrollar el programa de control para el inversor de potencia.
- Implementar el algoritmo para obtener la máxima potencia disponible de los paneles solares.

- Implementar la técnica de lazo de enclavamiento de fase (del inglés Phase-Locked Loop PLL) para la sincronización del generador fotovoltaico con la red.
- Realizar pruebas de funcionamiento del inversor trifásico conectado a la red.

1.2. ALCANCE

El presente trabajo de titulación se centra en realizar el estudio de al menos dos topologías de sistemas fotovoltaicos y de convertidores DC/AC, además se recopila información sobre las características de los paneles solares de la marca Yingli Solar YL250P-29b, algoritmos de Seguimiento del Punto de Máxima Potencia (del inglés Maximum Power Point Tracking, MPPT), filtros para la obtención de una señal sinusoidal y programación del algoritmo de la técnica de lazo de enclavamiento de fase.

Una vez definidas las topologías a utilizar, se procede con el diseño y construcción del circuito de control del inversor trifásico en base a optoacopladores y controladores de compuerta (del inglés Gate Drivers), además del circuito de potencia del inversor trifásico en base a transistores bipolares de puerta aislada (conocido por las siglas IGBT, del inglés Insulated Gate Bipolar Transistor).

Una vez construido el convertidor de potencia, se desarrolla un programa de control utilizando el microcontrolador F28377S de Texas Instruments, el cual consta de un algoritmo MPPT para obtener la máxima potencia disponible de los paneles solares, así como el algoritmo de la técnica PLL para la sincronización del generador fotovoltaico con la red. Para elevar el voltaje a la salida del inversor se realiza el diseño y construcción de un transformador trifásico elevador con taps de 750 VA con relación de transformación 40/220 V.

En una etapa posterior, se realizan pruebas de funcionamiento del inversor trifásico para verificar su adecuado funcionamiento como convertidor de voltaje continuo a voltaje alterno y su correspondiente sincronización a la red.

1.3. MARCO TEÓRICO

1.3.1. ENERGÍA SOLAR

El Sol es una fuente de energía extremadamente poderosa, y la luz solar es, con mucho, la mayor fuente de energía recibida por la Tierra [1]. Esto se puede evidenciar en la fotosíntesis que transforma la energía de los rayos solares en energía química, útil tanto para las vidas vegetal y animal.

Sin embargo, la intensidad del sol en la superficie de la Tierra es en realidad bastante baja debido a la enorme difusión radial de la radiación del lejano Sol y en menor medida a la atmósfera y las nubes de la Tierra, que absorben o dispersan hasta el 54 por ciento de la luz solar entrante [2].

La producción de energía eléctrica a partir del sol se basa en el efecto fotovoltaico, proceso en el cual dos materiales diferentes en contacto cercano producen un voltaje eléctrico cuando son golpeados por la luz u otra energía radiante [3].

Los primeros experimentos del efecto fotovoltaico, realizados por el físico francés Alexandre Edmond Becquerel, se remontan al siglo XIX. En aquella época, la fundamentación teórica de este efecto era incomprensible a pesar de que se avanzaba lentamente con experimentos utilizando luz y semiconductores. Una vez llegada la física cuántica y la teoría del efecto fotoeléctrico, los trabajos acerca de la energía fotovoltaica y materiales semiconductores experimentaron un mayor crecimiento.

1.3.1.1. Radiación solar

La radiación solar puede ser definida como radiación electromagnética emitida por el Sol en el rango del espectro desde los rayos X hasta las ondas de radio. El 99% de la energía proveniente de la radiación solar abarca longitudes de onda correspondientes a las regiones ultravioleta, visible e infrarroja. Cabe recalcar que la radiación solar puede cambiar de acuerdo con factores astronómicos y condiciones climáticas.

Esta energía es aprovechada para generar electricidad gracias a los beneficios ambientales respecto de la energía producida por combustibles fósiles [4].

Un concepto importante para comprender el comportamiento de los sistemas fotovoltaicos es la irradiancia, definida como la densidad de potencia de la radiación incidente sobre una superficie por unidad de área de esa superficie, se mide en W/m^2 [5].

Actualmente, la investigación y desarrollo para el aprovechamiento de este tipo de energía están enfocados en reducir costos y mejorar la eficiencia, tanto en los módulos fotovoltaicos como en la electrónica de potencia, entre otros aspectos importantes para la integración en microrredes.

1.3.2. PANELES SOLARES

Un panel solar es un arreglo de celdas fotovoltaicas interconectadas con el fin de generar electricidad a partir de la radiación solar [6].

1.3.2.1. Celda fotovoltaica

La celda fotovoltaica es el componente fundamental de un sistema fotovoltaico y está formada por al menos dos capas, juntura p-n, de material semiconductor (generalmente silicio puro fundido con boro y fósforo) [6].

Una capa tiene una carga positiva, mientras que la otra tiene una carga negativa. Cuando la luz del Sol incide sobre el panel, los fotones de la luz son absorbidos por la juntura tipo p y se liberan electrones de la juntura n, produciendo un flujo de electrones. Los lados positivo y negativo de la juntura forman un voltaje DC, los electrones que fluyen desde la capa negativa (tipo n) del semiconductor, fluyen hacia la capa positiva (tipo p), produciendo una corriente eléctrica cuando se conecta una carga. En la Figura 1.1 se muestra la simbología para una celda fotovoltaica.

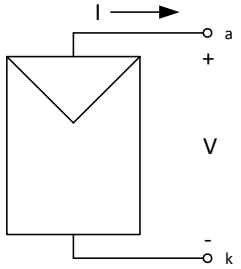


Figura 1.1. Simbología utilizada para celdas fotovoltaicas

El voltaje de una sola celda es menor a 1 V, por lo que se interconectan grupos de celdas en serie y paralelo para formar módulos fotovoltaicos o paneles solares, como se muestra en la Figura 1.2 [6], [7].

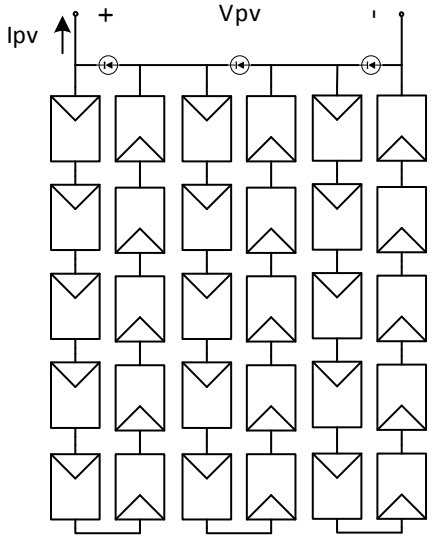


Figura 1.2. Módulo formado por la interconexión de varias celdas fotovoltaicas

En cuanto a la operación y caracterización de la celda fotovoltaica, se ha demostrado que su comportamiento depende de una resistencia en serie R_s, una resistencia en paralelo R_p y la temperatura T, además de la irradiancia.

En la Figura 1.3, se muestra el circuito eléctrico equivalente de una celda fotovoltaica, el cual está compuesto por una fuente de corriente, un diodo y las resistencias ya mencionadas [8].

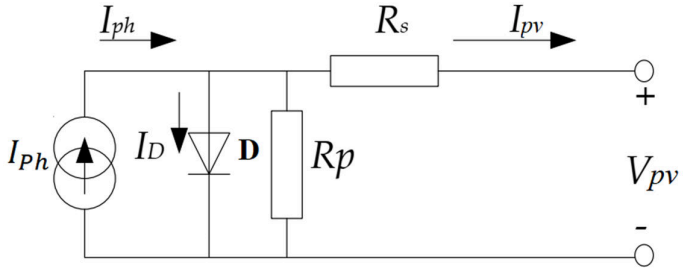


Figura 1.3. Circuito equivalente de una celda fotovoltaica

El modelo matemático que predice la producción de la célula fotovoltaica es un modelo algebraico que define la relación corriente-voltaje, mediante la Ecuación (1.1) [8].

$$I_{pv} = I_{Ph} - I_S\left(e^{\frac{q\times(V_{pv}+I_{pv}\times R_S)}{\alpha\times K\times T}} - 1\right) - \frac{(V_{pv} + I_{pv} \times R_S)}{R_p} \qquad (1.1)$$

La fuente de alimentación produce la corriente I_{Ph} la cual depende de la intensidad de la irradiación de la luz solar incidente. A través del diodo fluye la corriente Id. La corriente de salida de la celda fotovoltaica I_{pv} alimenta a la carga y es igual a la diferencia entre las corrientes I_{Ph} e Id, su valor se reduce por la resistencia R_S. Esta última variable representa las resistencias en serie de las celdas y las conexiones entre ellas, mientras que la variable R_p representa las resistencias en paralelo, q representa una carga elemental, α es el factor de idealidad del diodo, K es la constante de Boltzmann y T es la temperatura absoluta [8].

Este modelo es utilizado para obtener las curvas características de la celda fotovoltaica.

1.3.2.2. Curvas características de la celda fotovoltaica

Las características de la celda fotovoltaica están representadas por curvas de corriente-voltaje y curvas de potencia-voltaje. Estas curvas pueden simular el comportamiento tanto de celdas como paneles. En estas curvas se pueden apreciar tres puntos importantes: punto de máxima potencia, cortocircuito y circuito abierto.

El punto de máxima potencia o MPP (del inglés, Maximum Power Point) que está ubicado en el codo de las curvas, indica la mayor potencia que el panel puede entregar bajo ciertas

condiciones ambientales, y se calcula de acuerdo con la Ecuación (1.2) [9].

$$P_{MPP} = V_{MPP} \times I_{MPP} \tag{1.2}$$

Tanto en el punto de cortocircuito como en el punto de circuito abierto, el panel no produce potencia. Cabe recalcar que los datos de placa de los módulos fotovoltaicos son obtenidos con una irradiancia de 1000 $\frac{W}{m^2}$ a una temperatura de 25°C.

En la Figura 1.4 se presenta la curva I-V de la cadena en serie de dos paneles Yingli YL250P-29b para irradiancias de 1000 $\frac{W}{m^2}$, 500 $\frac{W}{m^2}$ y 100 $\frac{W}{m^2}$ a una temperatura de 25ºC.

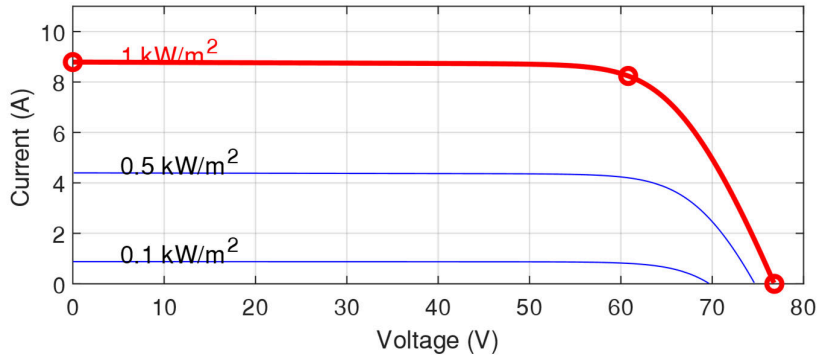


Figura 1.4. Curvas I-V de dos paneles YL250P-29b en serie

La curva potencia-voltaje representa la cantidad de potencia generada contra el voltaje de operación del panel solar. El codo de esta curva es más pronunciado que en la curva I-V, pero coincide exactamente con el punto de máxima potencia.

En la Figura 1.5 se muestra la curva P-V de la cadena en serie de dos paneles solares Yingli Y250P-29b para irradiancias de 1000 $\frac{W}{m^2}$, 500 $\frac{W}{m^2}$ y 100 $\frac{W}{m^2}$ a una temperatura de 25ºC.

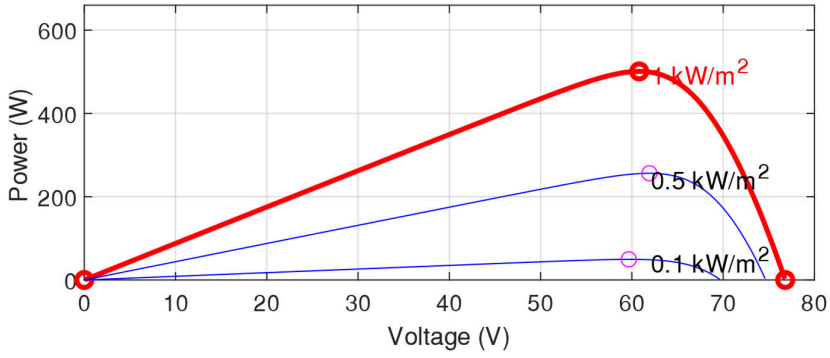


Figura 1.5. Curvas P-V de dos paneles YL250P-29b en serie

1.3.3. SISTEMA FOTOVOLTAICO

Un sistema fotovoltaico o sistema PV (del inglés: photovoltaic) es un sistema de generación de energía eléctrica que emplea paneles para convertir la energía solar en electricidad. Aunque una celda PV produce energía cuando se expone a la luz solar, se requieren otros componentes para conducir, controlar, convertir, distribuir y almacenar adecuadamente la energía producida por la celda [10].

Dependiendo de los requisitos funcionales y operativos del sistema, los componentes específicos requeridos pueden incluir componentes principales como conversores DC-DC, inversor de corriente DC-AC, transformadores elevadores y dispositivos para conectar el sistema a la red [10]. Existen algunas topologías para la conexión de sistemas fotovoltaicos con la red eléctrica y cada topología tiene sus ventajas y desventajas.

En esta sección se presentan tres tipos de topologías y su descripción.

1.3.3.1. Inversor central o sistema fotovoltaico de una etapa

En esta topología, presentada en la Figura 1.6, el sistema fotovoltaico incluye una disposición de paneles solares en conexión serie-paralelo, que está conectada a un convertidor DC/AC. El inversor debe manejar el MPPT para la transferencia de la mayor cantidad de energía posible a la red o la carga, la conversión de corriente continua a alterna y controlar la corriente en la red junto con la amplificación del voltaje, lo que hace que la etapa única sea más compleja de controlar [11].

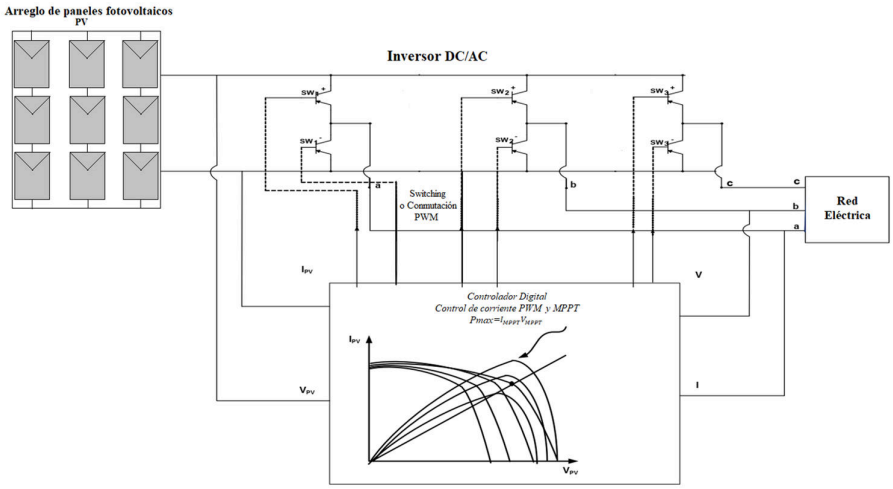


Figura 1.6. Diagrama de circuito DC / AC del sistema fotovoltaico conectado a la red

Sachin Jain y Vivek Agarwal propusieron: “Usar un inversor de puente H convencional seguido de un transformador elevador o usar una gran cantidad de paneles fotovoltaicos suficientemente grande para proporcionar el voltaje necesario" [12]. Los módulos

fotovoltaicos se pueden agrupar en conexiones en serie (llamadas cadenas, del inglés strings) y estas en conexiones en paralelo (llamadas arreglos, del inglés arrays), a través de diodos de cadena, cada una de las cuales genera un voltaje suficientemente alto y alcanzar altos niveles de potencia [13]. Con esta propuesta, un convertidor DC-DC elevador ya no es necesario. Sin embargo, el gran número de paneles que conforman un arreglo PV reduce la seguridad del sistema e incrementa el valor de la corriente de fuga a través de la capacitancia parásita entre el arreglo de paneles y la tierra del sistema [11]. Mientras que el transformador adicional se suma al costo y al tamaño del sistema fotovoltaico.

En [14], Martina Calais definió la topología del inversor central como barata, robusta y altamente eficiente. La principal desventaja es el bajo factor de potencia 0,6 y 0,7. El inversor de puente completo PWM real, conmutado a grandes frecuencias, mejora la eficiencia del sistema.

1.3.3.2. Inversor de cadena o sistema fotovoltaico de dos etapas

En esta topología, los paneles fotovoltaicos se encuentran unidos en una estructura formando una cadena PV. El convertidor DC / DC realiza el MPPT junto con la amplificación del voltaje. Por su parte, el inversor DC / AC controla la corriente de la red con un esquema de control, una ondulación de ancho de pulso (PWM).

La etapa inicial se utiliza como un medio para aumentar el voltaje de la cadena PV y transferir la máxima potencia que brinde en ese instante la cadena; posterior a esto, la segunda fase convierte la corriente continua en corriente alterna. Las dos etapas tienen los siguientes inconvenientes: ocasionan menor efectividad, mayor cantidad de etapas, menor nivel de confiabilidad, mayor tamaño y costo [11]. El sistema PV de dos etapas se muestra en la Figura 1.7.

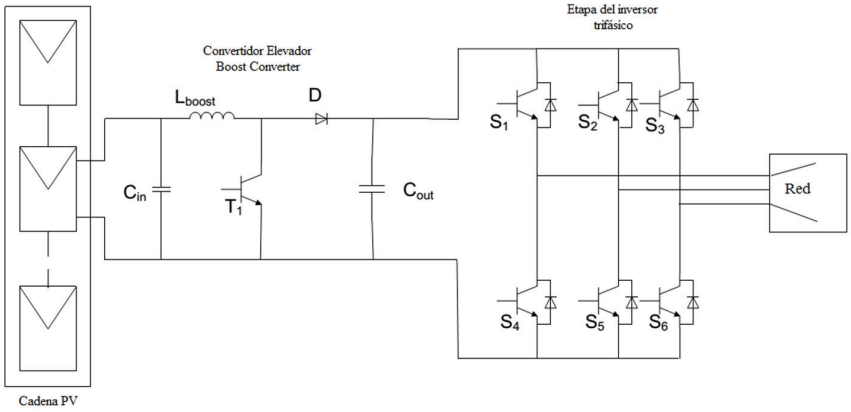


Figura 1.7. Sistema de paneles fotovoltaicos de dos etapas con convertidor elevador e inversor trifásico

1.3.3.3. Inversor de cadena múltiple

En esta topología, el módulo o cadena PV múltiple está conectado a un convertidor DC-DC elevador, el cual a su vez está conectado a un inversor DC-AC común [14]. Cada cadena PV tiene su propio convertidor elevador y control MPPT. La Figura 1.8 representa el inversor de múltiples cadenas y puede observarse que cada convertidor DC-DC normalmente se conecta entre sí con una barra DC mediante un inversor. Su gran ventaja es que permite agregar un módulo fotovoltaico adicional a la barra en caso de necesitar más energía. Por otro lado, ante una falla de una cadena PV, el sistema PV todavía puede funcionar con los PV restantes.

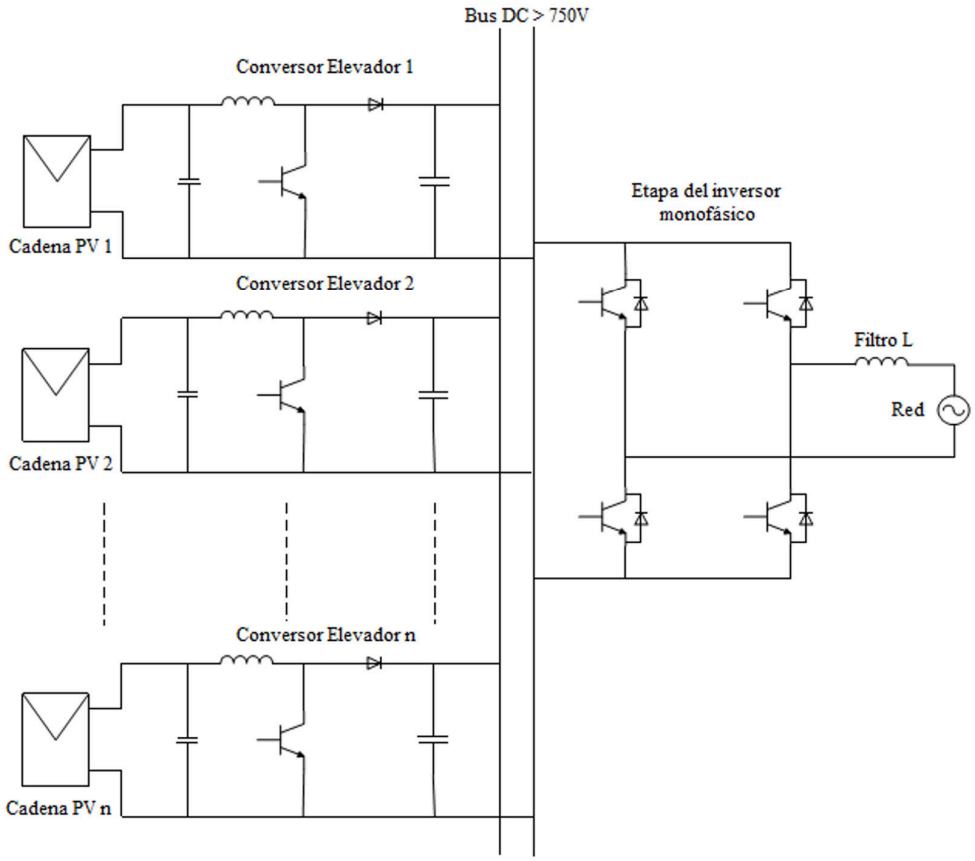


Figura 1.8. Sistema de múltiples cadenas fotovoltaicas

En el presente trabajo se ha seleccionado la topología de inversor central o sistema fotovoltaico de una etapa, puesto que permite tener una sola etapa de potencia. Como se explica en la sección 1.3.3.1, en esta topología se puede hacer uso de arreglos PV o de un transformador elevador para cubrir la demanda de energía del sistema, en este caso se ha elegido la alternativa de utilizar un transformador elevador debido a la limitación en cuanto a la cantidad de paneles disponibles y a la vez para proporcionar aislamiento galvánico

entre los paneles solares y la red (eléctrico mediante el transformador de aislamiento y físico donde el cableado de alimentación de salida no toca ni se conecta con el cableado de entrada) para evitar fallas peligrosas por inyección de corriente DC y corrientes de fuga a la red [15]. Si bien se dijo que esta topología presentaba bajo factor de potencia, el inversor de puente completo SPWM real, conmutado a grandes frecuencias, mejora la eficiencia del sistema.

1.3.4. SEGUIMIENTO DEL PUNTO DE MÁXIMA POTENCIA

Es importante que el panel solar trabaje siempre en el punto de máxima potencia para asegurar la extracción de la potencia máxima que pueda brindar el panel solar bajo ciertas condiciones de irradiancia y temperatura.

El seguimiento del punto de máxima potencia o MPPT (del inglés, Maximum Power Point Tracking) se implementa mediante algoritmos que permiten el control de convertidores DC-DC o convertidores DC-AC dependiendo de las etapas de potencia del sistema fotovoltaico y debido al comportamiento no lineal de los paneles solares y a su dependencia con la irradiancia y temperatura se busca un sistema que permita extraer la potencia máxima disponible bajo la variación de condiciones climáticas. El seguimiento del punto de máxima potencia se realiza con el fin de reducir costos a través del incremento de la eficiencia del sistema fotovoltaico [9].

1.3.4.1 Técnica del voltaje constante

Esta técnica mantiene fijo el voltaje de la cadena de paneles en un punto de referencia $V_{PV_{ref}}$ el cual se observa en el diagrama de bloques de la Figura 1.9, aproximado al 76% del voltaje de circuito abierto (V_{OC}) del panel. El punto débil de esta técnica radica en que el V_{MPP} no siempre se encuentra al 76% del voltaje de circuito abierto, por lo tanto, se incrementa el error en estado estable, reduciendo así la eficiencia del sistema. En esta técnica se utiliza únicamente un sensor de voltaje y se puede prescindir del sensor de corriente, haciendo de esta técnica fácil de implementar y barata al momento de instalar. Cabe recalcar que la eficiencia de esta técnica respecto al resto de técnicas MPP es bastante pobre [9].

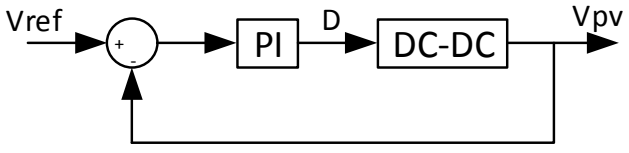


Figura 1.9. Diagrama de bloques de la técnica de Voltaje Constante

Tabla 1.1 Ventajas y desventajas de la técnica de Voltaje Constante [9]

Ventajas	Desventajas
• Fácil de implementar • Bajo costo • Mayor eficiencia durante baja radiación	• Se necesitan datos experimentales • Baja eficiencia • Baja precisión

1.3.4.2 Técnica Hill-Climbing

Esta técnica es de fácil implementación y consiste en la variación del ciclo de trabajo de un convertidor DC-DC con el fin de determinar el cambio en la potencia hasta que este cambio llegue a cero. Esta técnica responde lentamente a los cambios rápidos de irradiancia produciendo oscilaciones alrededor del MPP durante esas condiciones climáticas. Su diagrama de bloques se muestra en la Figura 1.10.

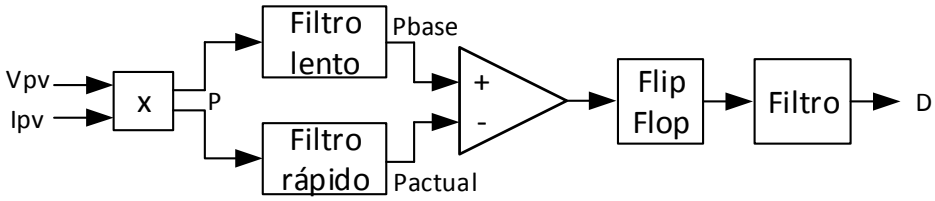


Figura 1.10. Diagrama de bloques de la técnica Hill-Climbing

Tabla 1.2 Ventajas y desventajas de la técnica Hill-Climbing [9]

Ventajas	Desventajas
• No necesita datos anteriores • Fácil implementación	• Oscilaciones alrededor del MPP • Respuesta lenta frente a cambios rápidos de condiciones climáticas • Baja eficiencia en estado dinámico

1.3.4.3 Técnica Perturbar y Observar

Este método es ampliamente utilizado, además tiene varias modificaciones que lo hacen más preciso en condiciones de sombra parcial. Este algoritmo alcanza el MPP variando el voltaje del panel para observar el cambio que se produce en la potencia, como se observa en la Figura 1.11.

Primero, se realiza una perturbación en la referencia de voltaje del panel y se observa si la potencia aumenta o disminuye, si la potencia aumenta se realiza una perturbación en la

referencia en el mismo sentido anterior mientras que, si la potencia observada disminuye, la referencia varía en el sentido contrario [16]. Cuando el panel opera en el lado izquierdo del MPP el $V_{PV_{ref}} < V_{MPP}$ y cuando opera en el lado derecho se tiene que el $V_{PV_{ref}} > V_{MPP}$.

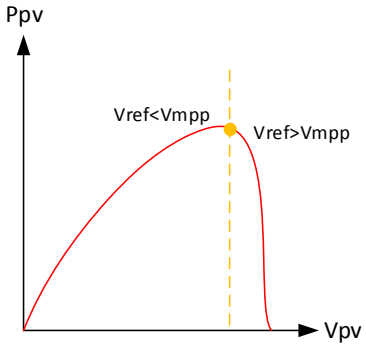


Figura 1.11. Voltaje de referencia respecto al punto de máxima potencia en la técnica P&O

En este método al realizarse perturbaciones periódicas en el voltaje de referencia del panel, aparecen oscilaciones alrededor del MPP. Estas oscilaciones pueden minimizarse reduciendo el paso de la perturbación. En la Figura 1.12 se presenta el diagrama de flujo del algoritmo Perturbar & Observar.

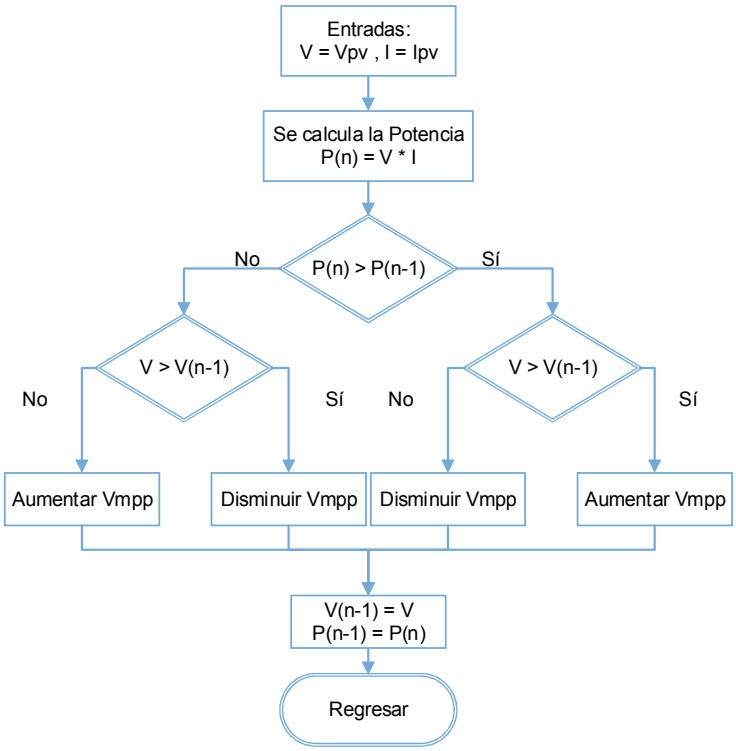


Figura 1.12. Diagrama de flujo del algoritmo Perturbar & Observar

Tabla 1.3 Ventajas y desventajas de la técnica Perturbar & Observar [9]

Ventajas	Desventajas
• Fácil implementación • Buena precisión y bajo rendimiento bajo ciertas condiciones uniformes de radiación • No depende de la cadena de paneles solares	• Oscilaciones alrededor del MPPT frente a variaciones climáticas rápidas • Difícil control en el tamaño del paso

1.3.4.4 Método de Conductancia Incremental

Este método se basa en el hecho de que la derivada de la potencia tiene un valor de cero en el MPP.

Como se observa en la Figura 1.13, si el panel opera en el lado izquierdo del MPP la derivada es positiva y negativa si opera en el lado derecho. Por lo que $\frac{\Delta I}{\Delta V} = -\frac{I}{V}$ en el MPP, $\frac{\Delta I}{\Delta V} > -\frac{I}{V}$ a la izquierda del MPP y $\frac{\Delta I}{\Delta V} < -\frac{I}{V}$ a la derecha del MPP.

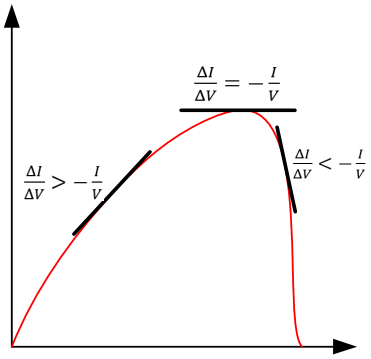


Figura 1.13. Conductancia respecto al punto de máxima potencia para la técnica IC

Mediante este algoritmo se sigue el MPP comparando la conductancia instantánea $\left(\frac{I}{V}\right)$ con la conductancia incremental $\left(\frac{\Delta I}{\Delta V}\right)$.

En el MPP el voltaje de referencia $V_{PV_{ref}}$ es igual al V_{MPP} y una vez alcanzado el MPP la operación del panel solar se mantiene, a menos que exista una variación en la corriente, lo que indicaría que las condiciones atmosféricas cambiaron y se busca el nuevo MPP.

En la Figura 1.14 se muestra el diagrama de flujo de este algoritmo. [16]

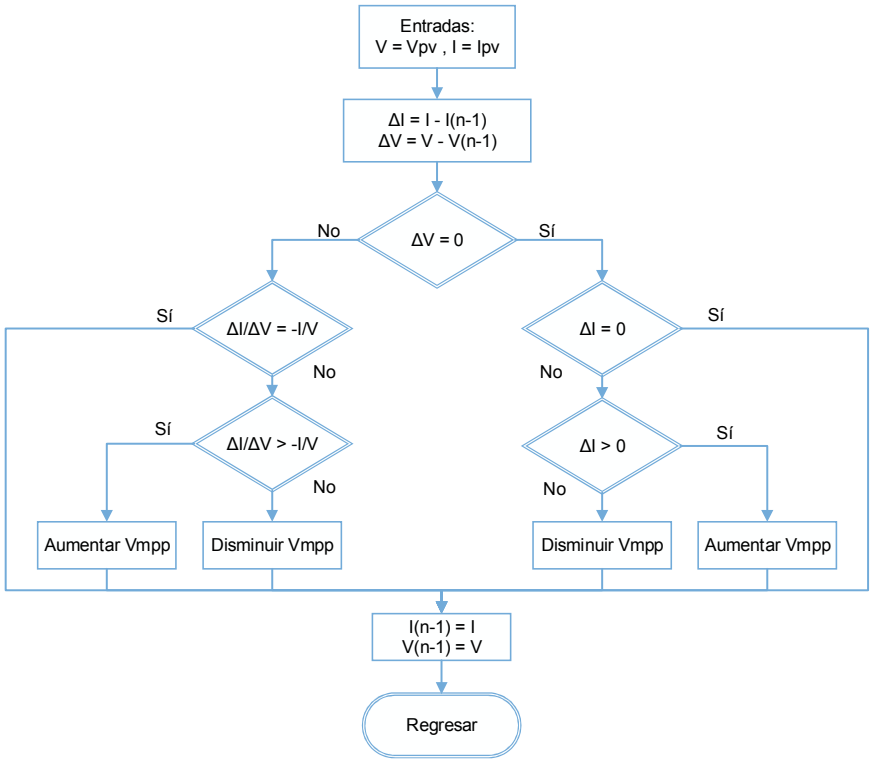


Figura 1.14. Diagrama de flujo del algoritmo Conductancia Incremental

Tabla 1.4 Ventajas y desventajas de la técnica Conductancia Incremental [9]

Ventajas	Desventajas
• Preciso, confiable y eficiente • Respuesta rápida frente a cambios rápidos de condiciones climáticas • Baja oscilación alrededor del MPP	• Alto costo de implementación • La velocidad y la precisión dependen del tamaño del paso

1.3.5. TOPOLOGÍAS DE INVERSORES DE POTENCIA

Un elemento esencial en la operación de sistemas fotovoltaicos es el inversor o conversor DC/AC, sea este monofásico o trifásico.

Un inversor es un conversor estático que permite obtener energía eléctrica de corriente alterna a partir de una fuente de energía eléctrica de corriente continua, que en este caso son los panel solares o módulos PV, cumpliendo con los parámetros de magnitudes y frecuencias deseadas [14]. El inversor maneja la mayoría de los requisitos reglamentarios en electricidad, parámetros tales como voltaje, frecuencia y armónicos [15].

Los inversores de fuente de voltaje (del inglés voltage-source inverter VSI), se usan comúnmente en fuentes de alimentación ininterrumpida para conectar el sistema fotovoltaico a la red eléctrica de AC, puesto que su voltaje de entrada de DC permanece relativamente constante a pesar de las grandes variaciones transitorias o de estado estacionario en la corriente de entrada [17]. Este tipo de inversor en su voltaje de salida de AC siempre es menor que el voltaje de entrada de DC [18].

En esta sección, las arquitecturas y formas de onda del inversor se presentan como una descripción general. Se analiza la descripción detallada del inversor trifásico de fuente de voltaje de dos niveles y el trifásico multinivel puente H en cascada para el sistema fotovoltaico del Laboratorio de Sistemas Eléctricos de Potencia.

1.3.5.1. Inversor de fuente de voltaje de dos niveles

La estructura general de un inversor de fuente de voltaje de dos niveles (del inglés Two-level voltage-source inverter TLVSI) se presenta en la Figura 1.15. Está compuesta por una fuente de voltaje, que en este caso representa a los paneles solares, un capacitor de enlace de DC, seis interruptores organizados en tres ramales de dos interruptores cada uno, un filtro pasa bajo en la salida, voltaje de salida y medidas de corriente, una estrategia de modulación y una estrategia de control. La estrategia de modulación genera las señales de "encendido" y "apagado" de los seis interruptores del TLVSI para obtener un voltaje de fase sinusoidal promedio deseado antes del filtro pasa bajo. Tal voltaje de fase tiene dos niveles solamente, es decir, $+\frac{V_{DC}}{2}$ y $-\frac{V_{DC}}{2}$, por lo tanto, este es un inversor de dos niveles. Dos estrategias de modulación ampliamente utilizadas están basadas, una en portadoras y otra en vectores espaciales. El voltaje de fase de dos niveles tiene un alto contenido armónico; por lo tanto, debe filtrarse para obtener formas de ondas de corriente y voltaje de baja distorsión. Dicho filtro se implementa típicamente con un solo inductor (filtro L), un inductor y un capacitor (filtro LC) o dos inductores y un capacitor (filtro LCL) [19].

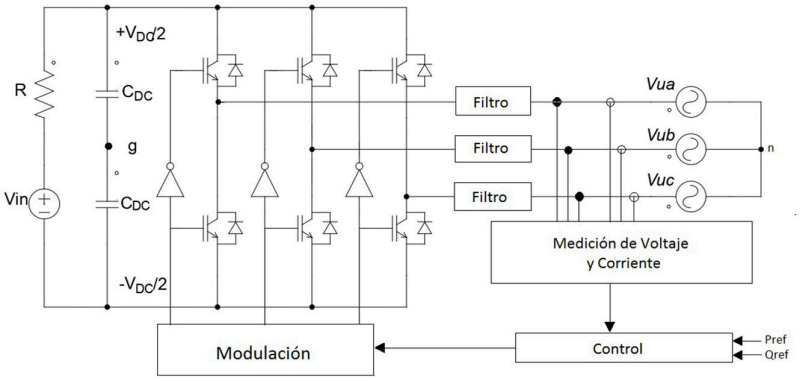


Figura 1.15. Topología de un inversor básico de fuente de voltaje de dos niveles

1.3.5.2. Inversor multinivel puente H en cascada

Este tipo de inversores son capaces de proporcionar más de dos niveles en cada voltaje de fase. Una topología de inversor multinivel ampliamente utilizada es el inversor en cascada puente H, del inglés Cascaded H-Bridge (CHB). La estructura básica de un inversor CHB de tres niveles se muestra en la Figura 1.16. Está compuesto por tres convertidores de potencia en puente H, del inglés H bridge (HB), donde cada convertidor tiene una fuente de DC y un capacitor de enlace. Cada convertidor HB tiene una salida que es un voltaje de fase y otra que está conectada a un punto neutro común.

Con esta topología, cada fase puede tener tres niveles: $+\frac{V_{DC}}{2}$ V que cierran los interruptores S1 y S4, 0 V que cierran S1 y S3 (o S2 y S4), y $-\frac{V_{DC}}{2}$ V que cierran S3 y S2. Los filtros y el sistema de control general son similares a los utilizados para TLVSI, sin embargo, las estrategias de modulación son diferentes debido al número de interruptores y las estructuras de hardware. Al usar más convertidores HB, se puede aumentar el número de niveles en cada fase del inversor, lo cual permite reducir la distorsión armónica en los voltajes y corrientes en el punto de conexión del inversor [19].

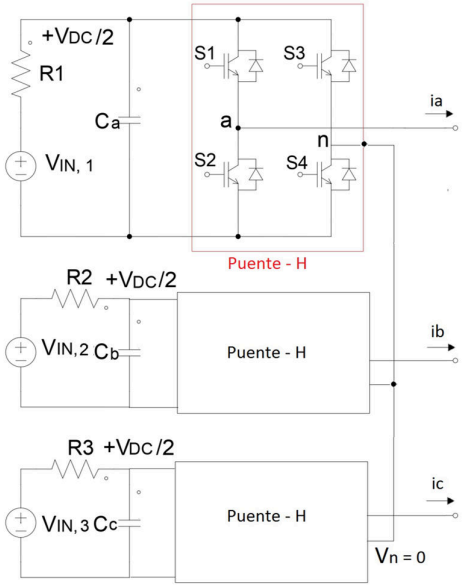


Figura 1.16. Topología básica de un inversor multinivel puente H en cascada

En el presente trabajo se ha elegido la topología de un inversor de fuente de voltaje de dos niveles, puesto que, si bien un inversor multinivel permitiría reducir la distorsión armónica y no tiene los problemas de equilibrio de voltaje, los requisitos de modulación, control y protección de cada puente son modulares, esto representaría hardware más complejo, así

como una estrategia de modulación más compleja también y su mayor desventaja es que utiliza un suministro de DC separado para cada puente H [18]. En el tipo de inversor seleccionado, la forma de onda de la salida del voltaje no depende del tipo de carga, su tamaño es relativamente pequeño y como se describe más adelante, se incluye un filtro pasivo para reducir la distorsión armónica y concentrar los recursos en el sistema de control para la sincronización del sistema a la red.

1.3.6. MODULACIÓN POR ANCHO DE PULSO

Los convertidores DC-AC tienen una amplia aplicación tanto en la industria como en generación distribuida y energías renovables. Estos circuitos de potencia están constituidos principalmente por interruptores de potencia, los cuales dependiendo de su conmutación permiten obtener una onda de voltaje AC en la salida del circuito, con una cierta frecuencia y amplitud [20].

De acuerdo con la señal moduladora se pueden aplicar las siguientes técnicas: modulación de onda cuadrada, modulación sinusoidal y modulación sinusoidal con tercer armónico. De acuerdo con la señal portadora se puede emplear una portadora triangular o una portadora diente de sierra.

Las técnicas de modulación PWM (del inglés, Pulse Width Modulation) se basan en la comparación de una señal de referencia o moduladora y una señal portadora [20].

En la Figura 1.17 se puede observar una señal PWM generada a partir de una portadora triangular.

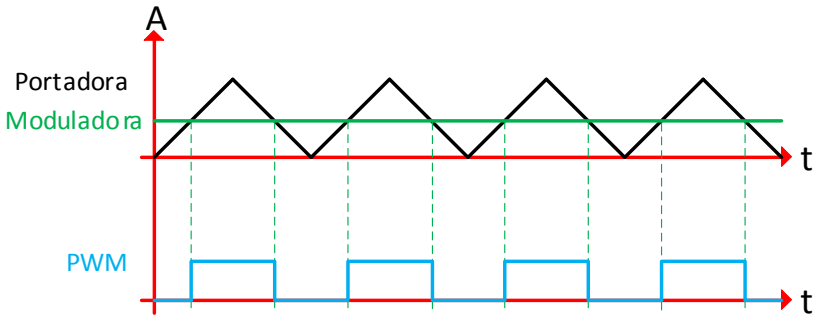


Figura 1.17. Generación de una señal PWM

1.3.6.1 Modulación PWM Sinusoidal (SPWM)

En esta técnica de modulación SPWM (del inglés, Sinusoidal Pulse Width Modulation), la señal moduladora es una onda sinusoidal, que al ser comparada con una portadora triangular o diente de sierra genera un tren de pulsos para el control del convertidor de

potencia DC-AC. Esta técnica es utilizada con la finalidad de obtener a la salida una onda de componente fundamental sinusoidal como se aprecia en la Figura 1.18.

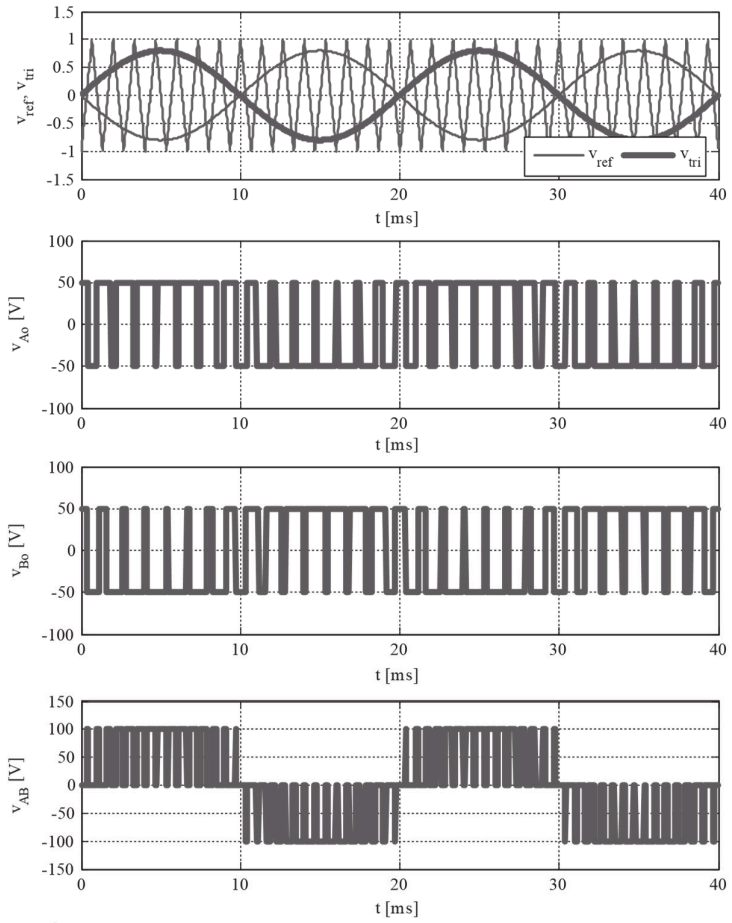


Figura 1.18. Voltajes de fase y de línea con Modulación SPWM en la fase [21]

Para recuperar la señal fundamental es necesario añadir un filtro pasa-bajos a la salida del inversor, con el fin de filtrar las señales de mayor frecuencia.

La relación entre la amplitud de la moduladora (A_m) y la amplitud de la portadora (A_c) se llama índice de modulación (m_a) y está dada por la Ecuación (1.3).

$$m_a = \frac{A_m}{A_c} \tag{1.3}$$

El índice de modulación permite obtener valores de voltaje variable a la salida del convertidor DC-AC [20].

El índice de frecuencia (m_f) es la relación entre la frecuencia de la señal portadora (F_c) y la frecuencia de la señal moduladora (F_m), la cual se muestra en la Ecuación (1.4).

$$m_f = \frac{F_c}{F_m} \tag{1.4}$$

Idealmente, el índice de frecuencia debe ser mayor a 21 y la frecuencia de la portadora múltiplo de la frecuencia de la moduladora [22]. Para una operación sincrónica de la SPWM, el cruce por cero de las tres señales sinusoidales y la portadora deben ser iguales. Se tendría una operación asincrónica en el caso de que el índice de frecuencia no sea un número entero, esto implica la aparición de subarmónicos indeseables. Además, los cruces por cero de las moduladoras y la portadora no son los mismos produciendo anchos de pulso diferentes en cada ciclo [22].

1.3.7. SEMICONDUCTORES DE POTENCIA UTILIZADOS EN INVERSORES

Los inversores utilizados en sistemas fotovoltaicos se auto conmutan, es decir los medios de conmutación se incluyen dentro del inversor. Este es el caso de los circuitos que incluyen semiconductores de potencia con capacidad de apagado [17].

Existen diferentes tipos de estos dispositivos de conmutación que se utilizan generalmente dependiendo del rango de potencia del sistema y la frecuencia de conmutación [18]. Entre los conmutadores controlables están los transistores de unión bipolar (BJT), los transistores de efecto de campo de semiconductores de óxido de metal (MOSFET y los transistores bipolares de puerta aislada (IGBT) [18].

En esta sección, se describe el funcionamiento de cada uno de los semiconductores que pueden ser utilizados en el diseño de la etapa de potencia del inversor.

1.3.7.1. BJT

Dos uniones PN (ánodo-cátodo) dan como resultado un Transistor de unión bipolar (BJT), como se observa en la Figura 1.19. Su función principal es amplificar la corriente con una ganancia. Para que este transistor conduzca es necesario introducir una corriente positiva en la base para lograr la circulación de corriente y que el dispositivo funcione en la región activa amplificando así la corriente, con un voltaje de base a emisor (VBE) por encima del valor umbral [23].

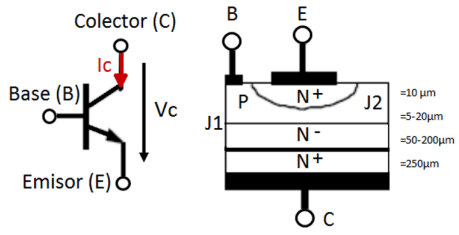


Figura 1.19. Símbolo y estructura de un BJT

Los BJT tienen ganancias de corriente del orden de 10 para caídas de voltaje relativamente altas. Como uno de sus inconvenientes, es necesario introducir altas corrientes en la base para que el dispositivo funcione en el área activa hacia adelante (amplificación de corriente). Además, se requieren altas corrientes de accionamiento de la base inversa para obtener un apagado rápido, razón por la cual su uso no es común en electrónica de potencia [23].

1.3.7.2. MOSFET

El transistor de efecto de campo de semiconductor de óxido de metal o MOSFET es un semiconductor controlado por voltaje [23]. La estructura y el símbolo de un MOSFET de canal N se muestran en la Figura 1.20.

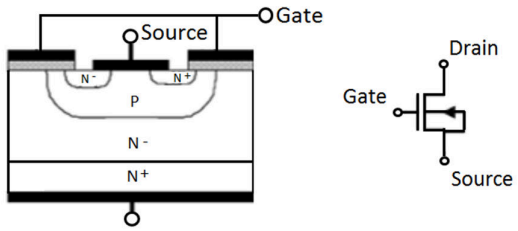


Figura 1.20. Estructura y símbolo de un MOSFET canal N

El control de voltaje para encender al transistor se lo realiza entre la compuerta y la fuente (VGS), mientras que un voltaje positivo entre el drenaje y la fuente (VDS), da como resultado un canal de electrones que permite un flujo de corriente en el drenaje (ID).

Este semiconductor se usa comúnmente en aplicaciones de bajo voltaje y potencia, debido a la ausencia portadores minoritarios el MOSFET puede funcionar a altas frecuencias de conmutación.

Con respecto a su comportamiento estático, mostrado en la Figura 1.21, los MOSFET pueden operar entre el voltaje de ruptura y el voltaje directo máximo. Por debajo y por encima de estos valores, el semiconductor entra en avalancha y las uniones se destruyen.

Cuando conducen en la región óhmica, los MOSFET se comportan como una resistencia, amplificando la corriente. Por otro lado, en la región activa tienen una gran capacidad de conducir corrientes altas y lineal, mientras que en estado inactivo bloquean el paso de dichas corrientes [23].

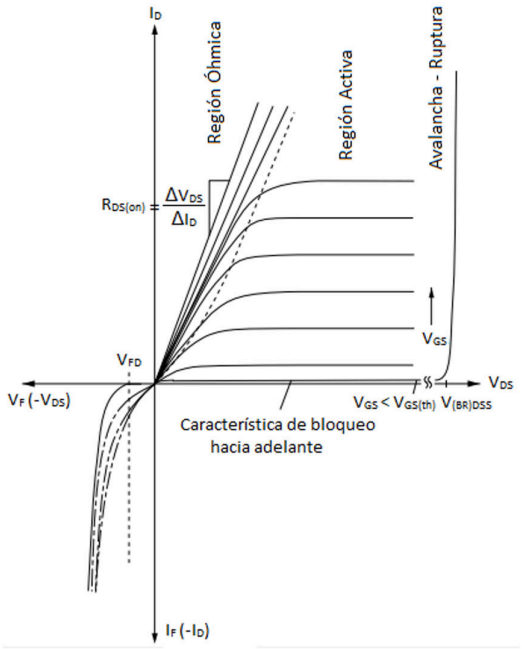


Figura 1.21. MOSFET - Comportamiento estático de un canal N

Un MOSFET de potencia es un tipo de MOSFET diseñado para manejar altos niveles de potencia. En los MOSFET de potencia el MOS vertical difuso (VDMOS) es la estructura más común, con el electrodo fuente sobre el drenaje, lo que produce una corriente vertical cuando el dispositivo conduce [23]. La estructura interna de una celda elemental de un VDMOS se muestra en la Figura 1.22. El semiconductor completo está compuesto por varios miles de celdas.

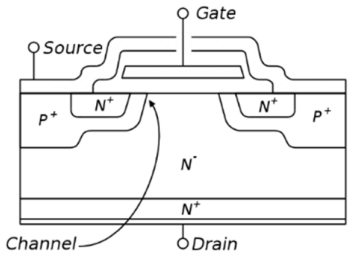


Figura 1.22. Sección transversal de un VDMOS, que muestra una celda elemental [24]

Por un lado, los MOSFET normales funcionan mejor en frecuencias más altas, mientras que los MOSFET de potencia son una mejor opción con respecto a las aplicaciones de alta corriente y voltaje. Además, los MOSFET de potencia tienen una resistencia mucho menor durante la conducción, lo que minimiza las pérdidas de conducción.

1.3.7.3. IGBT

El transistor bipolar de puerta aislada o IGBT es similar a un MOSFET, pero con una tercera unión PN. Por lo cual se puede controlar con voltaje, como un MOSFET, pero con características de salida similares a un BJT con respecto a altas cargas y bajo voltaje de saturación [23]. Su estructura esquemática y su símbolo se muestran en la Figura 1.23.

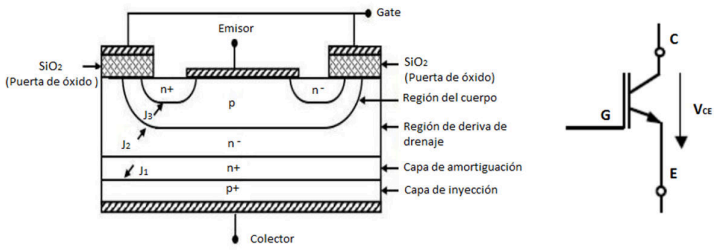


Figura 1.23. Estructura y símbolo de un IGBT

En la Figura 1.24, es posible observar cuatro regiones principales que existen en el comportamiento estático del IGBT. La primera es la región de avalancha en la cual se aplica un voltaje por debajo del voltaje de ruptura, causando la destrucción del IGBT. La segunda es la región de corte que incluye valores desde el voltaje de ruptura hasta el voltaje umbral, en esta región no trabaja el IGBT. La siguiente región es de saturación, donde el IGBT se comporta como una fuente de voltaje y una resistencia en serie, ante bajas variaciones de voltaje, es posible lograr una alta amplificación de corriente. Finalmente, el IGBT entra a la región activa cuando se aumenta el voltaje y la corriente permanece constante [23].

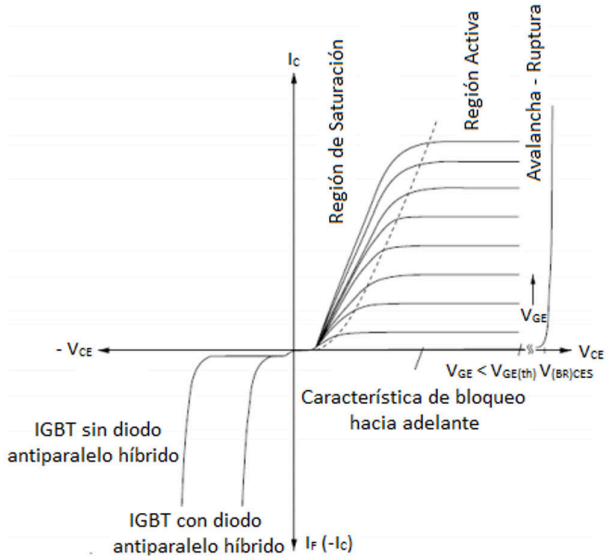


Figura 1.24. Comportamiento estático de un IGBT

El IGBT es el semiconductor más utilizado en electrónica de potencia, dado que puede soportar un amplio rango de voltaje de pocos voltios a kV y potencias entre kW y MW.

Además, en aplicaciones con frecuencias de conmutación inferiores a 20 kHz, es el semiconductor comúnmente seleccionado [23].

1.3.8. TIPOS DE AISLAMIENTO PARA CIRCUITOS DE DISPARO

Con el fin de proteger a los circuitos de disparo ubicados en la etapa de control ante fallas y fluctuaciones originados en la etapa de potencia, se utilizan circuitos aislantes [25]. El aislamiento se puede llevar a cabo mediante acopladores ópticos o magnéticos.

1.3.8.1. Acopladores ópticos

Un acoplador óptico conocido comúnmente como optoacoplador es un dispositivo de emisión y recepción de luz que funciona como un interruptor excitado mediante dicha luz. La luz es emitida por un diodo LED que satura un componente optoelectrónico, normalmente en forma de fototransistor que genera un voltaje de salida, interruptor cerrado. Si no se emite la luz o no llega al detector, no genera un voltaje de salida, interruptor abierto [26]. De este modo se combinan en un solo dispositivo semiconductor, un fotoemisor y un fotorreceptor, cuya conexión entre ambos es óptica [27].

En este trabajo se describen dos tipos de optoacopladores comerciales:

1.3.8.1.1. Optoacoplador 4N25

El 4N25 es un diodo emisor de infrarrojo de un solo canal de fototransistor acoplador de conexión con la base. Como se muestra en la Figura 1.25, el acoplador óptico consta de LED infrarrojo de arseniuro de galio y un fototransistor NPN de silicio [28].

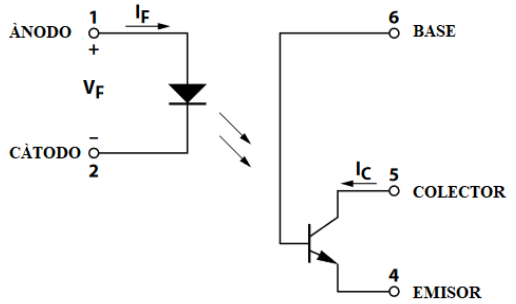


Figura 1.25. Esquemático del optoacoplador 4N25

1.3.8.1.2. Optoacoplador 6N137

El 6N137 es un optoacoplador de alta velocidad que utiliza un LED de entrada de alta eficiencia junto con un detector IC de fotodiodo óptico integrado, como se observa en la

Figura 1.26. El detector tiene una salida de transistor NMOS de drenaje abierto, proporcionando menos fugas en comparación con una salida de transistor con abrazadera Schottky de colector abierto [29].

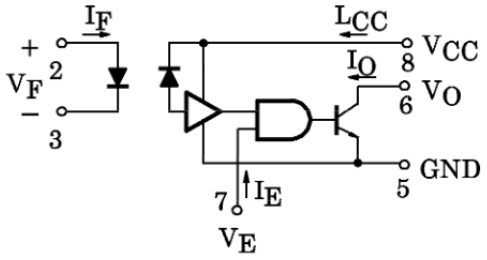


Figura 1.26. Esquemático del optoacoplador 6N137 [29]

En la Tabla 1.5, se presentan las características de los dos optoacopladores descritos previamente.

Tabla 1.5 Tipos de optoacopladores

TIPO DE OPTOACOPLADOR		
OPTOACOPLADOR COMERCIAL / **CARACTERÍSTICAS**	**LED/FOTOTRANSISTOR 4N25**	**LED/DETECTOR IC 6N137**
Tiempo de subida/ bajada	2 µs	20 ns
Frecuencia	50 kHz	50 MHz
Voltaje de alimentación	5 V	5 V
Temperatura máxima de trabajo	100º C	85º C
Disipación de potencia	250 mW	100 mW

Como se observa en la Tabla 1.5, el optoacoplador 6N137 presenta la ventaja de trabajar a una frecuencia mayor y disipar menor potencia en comparación con el 4N25.

1.3.8.2. Acoplados magnéticamente

En esta categoría se encuentra el transformador de pulsos de la Figura 1.27 que permite aislar al circuito excitador y permitir que se acople con la señal de control. Este tipo de acople es sencillo, pero presenta limitaciones tanto en frecuencia como en relación de trabajo [30]. Cuando se tiene una frecuencia de conmutación alta (igual o mayor al orden de los kHz) y una relación de trabajo que presente una pequeña variación (cercana a 0,5), es posible aplicar una señal de control de magnitud igual al primario de un transformador pequeño, mientras que la salida del secundario permite excitar directamente al semiconductor que actúa como interruptor [31] . Mientras que para una frecuencia más pequeña, el tamaño del transformador aumenta significativamente [30].

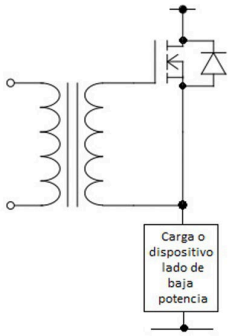


Figura 1.27. Transformador de Pulsos

1.3.9. TIPOS DE CIRCUITOS DE MANEJO DE COMPUERTAS O DRIVERS

Un circuito de manejo de compuerta, ubicado entre las señales de disparo y el elemento semiconductor, del inglés: Gate Driver, permite manejar la compuerta o gate del IGBT, proveyendo de la energía necesaria, para que el IGBT permanezca en su estado de encendido y asegurando que en el estado de apagado no se encienda por señales parásitas. Además, permite cambiar los niveles de voltaje de las señales de control a los requeridos por la compuerta del IGBT [32].

A continuación, se describen dos tipos de circuitos gate driver.

1.3.9.1. Circuito tótem – pole

El circuito doble seguidor de emisor, conocido también como tótem – pole está compuesto por un par de transistores bipolares NPN y PNP acoplados, como se observa en la Figura 1.28. La conducción de cada uno se da en función del voltaje de excitación de entrada: cuando el voltaje se encuentra a nivel alto, Q1 conduce y Q2 se apaga, permitiendo que el IGBT conduzca, mientras que cuando el voltaje se encuentra en un nivel bajo, Q1 está en la región de corte y Q2 conduce eliminando la carga de la puerta y apagando el IGBT [33].

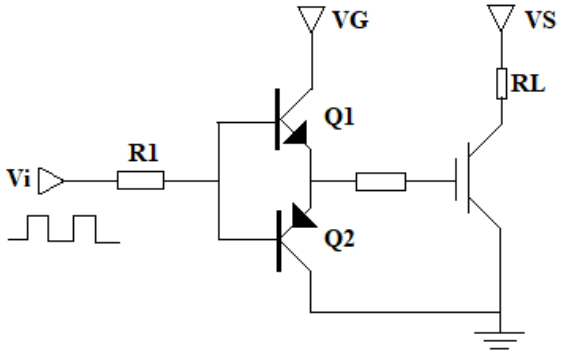


Figura 1.28. Gate Driver: Circuito Tótem – Pole

1.3.9.2. Circuito integrado IR2110

El circuito integrado IR2110 es un controlador de compuerta de dispositivos semiconductores tales como: MOSFET e IGBT de alto voltaje y alta velocidad, los cuales son capaces de soportar hasta 500 V y 600 V gracias a un canal flotante diseñado para operación de arranque [34].

Presenta compatibilidad entre sus entradas y la salida CMOS o LSTTL estándar, hasta una lógica de 3,3 V que justamente es el voltaje con el que trabaja el microcontrolador F28377S.

Consta de un terminal SD de entrada lógica para el apagado, lo que permite que se apague la compuerta al activar dicho terminal y los retrasos de propagación se combinan para simplificar el uso en aplicaciones de alta frecuencia [35]. Además, permite reducir la sensibilidad al ruido, así como el tiempo de conmutación del IGBT.

Como se observa en la Figura 1.29, este circuito integrado permite manejar dos IGBTs a la vez en modo complementario pues presenta una etapa de aislamiento, así como una protección a través de un retardo interno para la señal de conmutación del semiconductor superior y del inferior, lo que lo diferencia de otras gamas de la familia IR [36].

El voltaje de alimentación de la compuerta debe contar con una tierra flotante (bootstrap), lo que significa que sea cual sea el voltaje del emisor, la diferencia de potencial entre E y G debe estar entre 12 V y 20 V que es el rango recomendado por sus fabricantes [36].

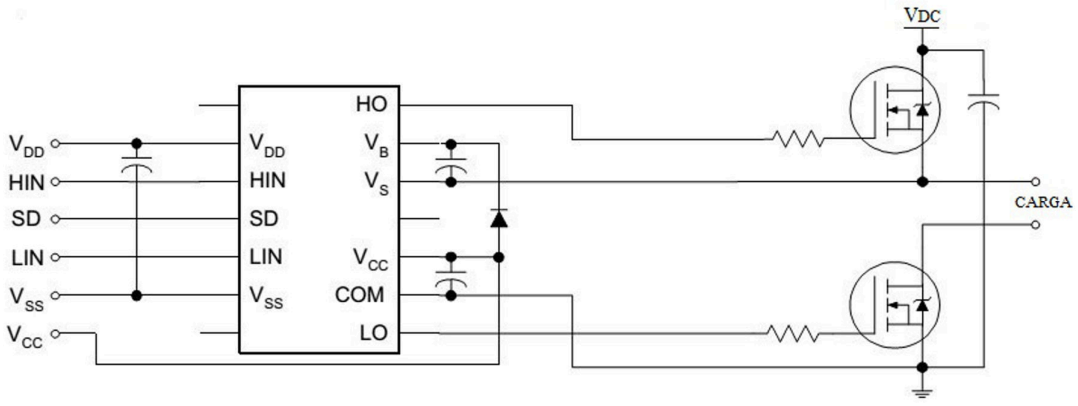


Figura 1.29. Gate Driver: Circuito Integrado – IR2110 [34]

A continuación, se presenta la definición de los pines que conforman el circuito integrado.

Tabla 1.6 Pines del CI IR2110 [34]

Pines	Definición
V_{DD}	Fuente lógica de voltaje
V_{SS}	Fuente lógica de voltaje offset
H_{IN}	Entada lógica superior
L_{IN}	Entrada lógica inferior
SD	Entrada lógica de shutdown
V_{CC}	Fuente inferior de voltaje
COM	Retorno fuente inferior
L_O	Salida del Gate Driver inferior
V_B	Fuente flotante superior
V_S	Retorno fuente flotante superior
H_O	Salida del Gate Driver superior

Como se observa en la Tabla 1.6, uno de los pines corresponde a una fuente flotante con la que cuenta el integrado IR2110, fuente que permite proveer la energía necesaria para la conmutación del IGBT superior.

1.3.9.2.1. Técnica Bootstrap

Bootstrap es una técnica simple y de bajo costo, la cual permite manejar la fuente de voltaje que dispara el IGBT superior en una conexión de medio puente de dos IGBTs. Dicha técnica consta de una fuente flotante (fuente Bootstrap) que está compuesta por tres elementos principales: un capacitor (C_{BOOT}) que se carga a través de una resistencia (R_{BOOT}), segundo elemento, cuando el pin V_s del IR2110 tiene un valor menor al nivel de voltaje V_{DD}, almacenando energía para que la fuente flotante permanezca con un voltaje V_{BS} para disparar al IGBT superior, finalmente el tercer elemento es un diodo (D_{BOOT}) que bloquea el paso de corriente desde V_{DD} mientras el IGBT siga encendido ,en la Figura 1.30 se puede observar la conexión de la técnica de Bootstrap [37].

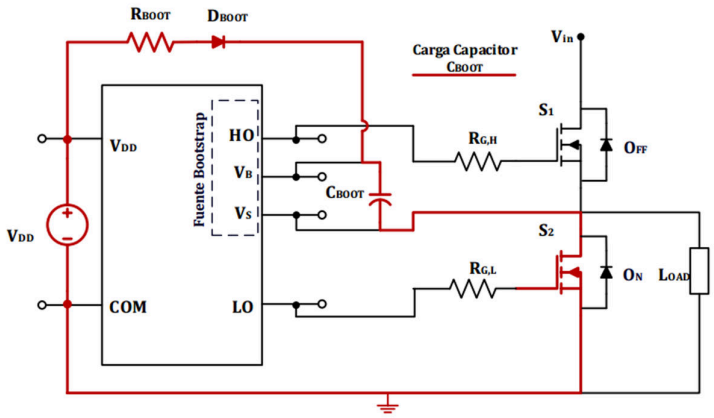


Figura 1.30. Técnica de Bootstrap [37]

Dimensionar adecuadamente el capacitor y resistencia de Bootstrap es esencial para disminuir el impacto sobre el valor del duty – cycle que maneja el inversor, debido al requerimiento de carga en el capacitor de Bootstrap [38], [39].

1.3.10. SISTEMAS DE CONTROL AUTOMÁTICO

Un sistema de control automático es una interconexión de elementos que forman un sistema y puede ser representado mediante un diagrama de bloques, como el de la Figura 1.31, en donde se inyecta una señal de entrada para obtener una señal de salida [40].

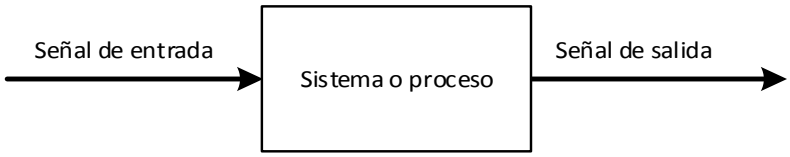


Figura 1.31. Sistema de control automático representado mediante bloques

La relación entre la entrada y la salida del sistema están ligadas mediante el proceso que puede ser controlado, siendo este, un vínculo de causa y efecto.

1.3.10.1. Clasificación de los sistemas de control

Existen dos tipos de sistemas de control, automáticos o de lazo cerrado y no automáticos o de lazo abierto. La acción de control es la cantidad dosificada de energía que afecta al sistema para producir la salida deseada [40].

1.3.10.1.1. Sistemas de control de lazo abierto

La acción de entrada es independiente de la acción de salida. Su buen comportamiento está determinado por la exactitud en su calibración y están regulados por base de tiempo [40].

1.3.10.1.2. Sistemas de control de lazo cerrado

La acción de control depende de la salida, debido a que la salida se encuentra realimentada y comparada con una señal de referencia. Por esta razón se denominan sistemas retroalimentados [40].

Los sistemas de lazo cerrado permiten obtener una mayor exactitud en el control del proceso respecto a los sistemas de lazo abierto. Por otro lado, la mayor desventaja de este tipo de control es la tendencia a la inestabilidad causada por la retroalimentación.

1.3.10.2. Controladores

Los controladores se utilizan en los sistemas con el fin de mejorar su funcionamiento y satisfacer las especificaciones de diseño en régimen transitorio y estado estable.

Los diferentes tipos de controladores son Proporcional (P), Integral (I) y Derivativo (D). Con el fin de mejorar la respuesta de los sistemas, se realizan ciertas configuraciones, entre las que destacan:

- Control Proporcional-Integral
- Control Proporcional-Derivativo
- Control Proporcional-Integral-Derivativo

Los controladores añaden elementos adicionales al sistema, a manera de polos y/o ceros [40]. En este documento se tratará únicamente el controlador PI, el cual fue utilizado en este proyecto.

1.3.10.3. Efecto en la adición de polos

El aumento de polos en un sistema desplaza el lugar geométrico de las raíces hacia la derecha del eje $j\omega$, reduciendo así la estabilidad del sistema [40].

1.3.10.4. Efecto en la adición de ceros

Por el contrario, la adición de ceros en el sistema desplaza el lugar geométrico de las raíces hacia la izquierda del eje $j\omega$ incrementando la estabilidad del sistema.

Por lo que, el diseño de los controladores aprovecha este efecto en el sistema para aumentar su estabilidad, además de añadir un polo en el origen para corregir el comportamiento de estado estable del sistema [40].

1.3.10.5. Control Proporcional-Integral

Un control es de tipo proporcional-integral (PI) cuando la salida del controlador es proporcional al error, sumado a una cantidad proporcional a la integral del error. Esta definición se expresa en la Ecuación (1.5) y se muestra el diagrama de bloques de la Figura 1.32.

$$u(t) = K_P \times e(t) + \frac{K_P}{T_i} \times \int e(t)\ dt \tag{1.5}$$

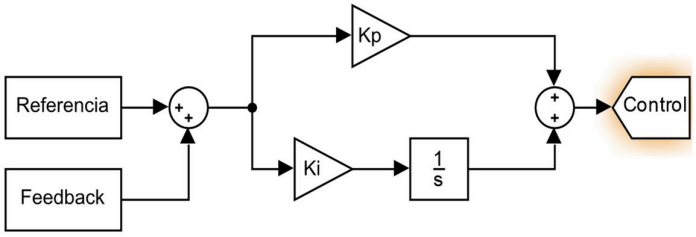


Figura 1.32. Diagrama de bloques del controlador PI

La implementación del controlador PI en el microcontrolador se debe realizar de modo discreto y no continuo, de acuerdo con el tiempo de muestreo del sistema.

Utilizando la transformada de Tustin o bilineal para obtener una función de transferencia lineal en el dominio z. A partir de la Figura 1.32 se obtiene la función de transferencia presentada en la Ecuación (1.6).

$$H(s) = \frac{u(s)}{e(s)} = k_P + \frac{k_I}{s} = \frac{k_P \times s + k_I}{s} \tag{1.6}$$

La transformada de Tustin permite reemplazar s por $\frac{2}{T_s} \times \frac{z-1}{z+1}$ para encontrar un equivalente discreto de la función de transferencia [41]. Luego de reemplazar y reordenar los términos obtenidos, se presenta la Ecuación (1.7).

$$H(z) = \frac{k_P \times \left(\frac{2}{T_s} \times \frac{z-1}{z+1}\right) + k_I}{\left(\frac{2}{T_s} \times \frac{z-1}{z+1}\right)}$$

$$H(z) = \frac{\left(k_P + \frac{T_s}{2} \times k_I\right) \times z + \left(-k_P + \frac{T_s}{2} \times k_I\right)}{z-1} \tag{1.7}$$

De tal manera que, se expresan las constantes proporcional e integral como se muestran en las Ecuaciones (1.8) y (1.9) [16].

$$B_0 = k_P + \frac{k_I \times T_s}{2} \tag{1.8}$$

$$B_1 = -k_P + \frac{k_I \times T_s}{2} \tag{1.9}$$

A partir de las Ecuaciones (1.7), (1.8) y (1.9) se obtiene la ecuación en diferencias, lista para ser implementada en el microcontrolador aplicando el desplazamiento en el tiempo de la transformada z:

$$u(n) = u \times (n-1) + B_0 \times e(n) + B_1 \times e(n-1) \tag{1.10}$$

El controlador PI es el tipo de controlador más utilizado en convertidores controlados por corriente a pesar de tener las siguientes desventajas:

- Incapaz de seguir una referencia sinusoidal sin tener un error igual a 0.
- Baja capacidad de rechazo de perturbaciones debido al bajo desempeño de la acción integral cuando el disturbio es de una señal periódica.

Debido a las limitantes antes mencionadas de este controlador, se realiza la acción de control del inversor en los ejes de referencia rotatorios sincrónicos $dq0$ [42].

1.3.11. TRANSFORMADAS TRIFÁSICAS

Debido a la dificultad para trabajar con señales sinusoidales en el dominio del tiempo, se han implementado diferentes técnicas para simplificar su tratamiento. Entre las cuales se tienen las transformadas de Clarke, Park y transformada directa de Park.

1.3.11.1. Transformada de Clarke

Conocida como transformada abc a αβ0, esta es una herramienta matemática que permite obtener dos ondas desfasadas 90° y de igual amplitud que las señales de entrada.Primero, se convierten las componentes trifásicas de un sistema del dominio del tiempo en un sistema de referencia abc, para mediante la transformación obtener un sistema de referencia estacionario αβ0 [43].

En la Figura 1.33 se muestra la representación del sistema trifásico en el sistema de referencia abc, y en la Figura 1.34 se indica el resultado obtenido en el sistema de referencia αβ0.

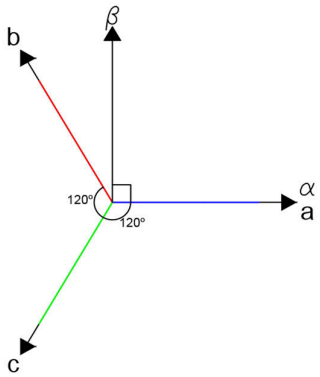


Figura 1.33. Componentes abc en el sistema de referencia estacionario $\alpha\beta 0$

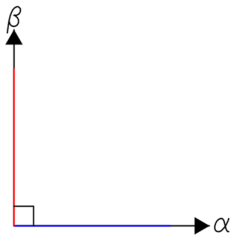


Figura 1.34. Componentes resultantes $\alpha\beta 0$

Para pasar de un sistema abc a $\alpha\beta 0$ se utiliza la matriz de la Ecuación (1.11).

$$\begin{bmatrix}\alpha\\ \beta\\ 0\end{bmatrix} = \frac{2}{3}\times\begin{bmatrix}1 & -\frac{1}{2} & -\frac{1}{2}\\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2}\\ \frac{1}{2} & \frac{1}{2} & \frac{1}{2}\end{bmatrix}\times\begin{bmatrix}a\\ b\\ c\end{bmatrix} \tag{1.11}$$

Para regresar del sistema $\alpha\beta 0$ al sistema abc se utiliza la transformada inversa de Clarke definida por la matriz de la Ecuación (1.12).

$$\begin{bmatrix}a\\ b\\ c\end{bmatrix} = \begin{bmatrix}1 & 0 & \frac{1}{\sqrt{2}}\\ -\frac{1}{2} & \frac{\sqrt{3}}{2} & \frac{1}{\sqrt{2}}\\ -\frac{1}{2} & -\frac{\sqrt{3}}{2} & \frac{1}{\sqrt{2}}\end{bmatrix}\times\begin{bmatrix}\alpha\\ \beta\\ 0\end{bmatrix} \tag{1.12}$$

1.3.11.2. Transformada de Park

Conocida como transformada $\alpha\beta 0$ a $dq0$, permite obtener dos señales continuas a partir de un sistema de referencia estacionario [44]. El sistema de referencia rotatorio dq gira generalmente a $\omega t = 2\pi f_{red}$. Los valores en los ejes dq se pueden tratar como valores DC.

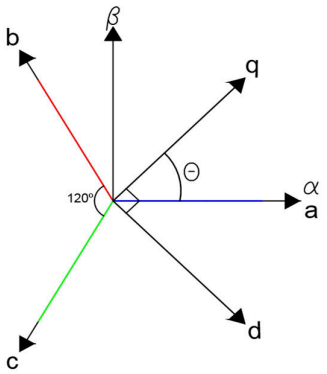


Figura 1.35. Componentes trifásicas de un sistema abc con la fase a alineada inicialmente al eje q en el tiempo $t = 0$

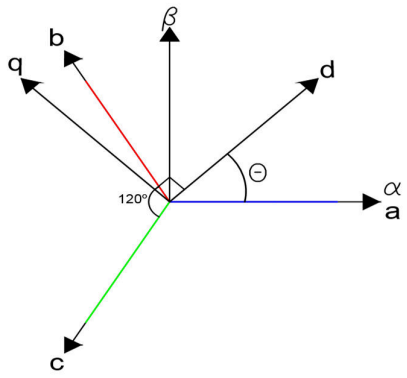


Figura 1.36. Componentes trifásicas de un sistema abc con la fase a alineada inicialmente al eje d en el tiempo $t = 0$

El ángulo θ es el ángulo entre el eje q o d dependiendo de la alineación. Esta transformada se realiza mediante las siguientes matrices definidas en las Ecuaciones (1.13) y (1.15), y de igual manera que en la transformada de Clarke, posee una matriz inversa que permite regresar del sistema $dq0$ al sistema $\alpha\beta0$ dada por las matrices de las Ecuaciones (1.14) y (1.16).

Cuando la fase a está alineada al eje q:

$$\begin{bmatrix} d \\ q \\ 0 \end{bmatrix} = \begin{bmatrix} \sin(\theta) & -\cos(\theta) & 0 \\ \cos(\theta) & \sin(\theta) & 0 \\ 0 & 0 & 1 \end{bmatrix} \times \begin{bmatrix} \alpha \\ \beta \\ 0 \end{bmatrix} \tag{1.13}$$

$$\begin{bmatrix} \alpha \\ \beta \\ 0 \end{bmatrix} = \begin{bmatrix} \sin(\theta) & \cos(\theta) & 0 \\ -\cos(\theta) & \sin(\theta) & 0 \\ 0 & 0 & 1 \end{bmatrix} \times \begin{bmatrix} d \\ q \\ 0 \end{bmatrix} \tag{1.14}$$

Cuando la fase a está alineada al eje d:

$$\begin{bmatrix} d \\ q \\ 0 \end{bmatrix} = \begin{bmatrix} \cos(\theta) & \sin(\theta) & 0 \\ -\sin(\theta) & \cos(\theta) & 0 \\ 0 & 0 & 1 \end{bmatrix} \times \begin{bmatrix} \alpha \\ \beta \\ 0 \end{bmatrix} \tag{1.15}$$

$$\begin{bmatrix} \alpha \\ \beta \\ 0 \end{bmatrix} = \begin{bmatrix} \cos(\theta) & -\sin(\theta) & 0 \\ \sin(\theta) & \cos(\theta) & 0 \\ 0 & 0 & 1 \end{bmatrix} \times \begin{bmatrix} d \\ q \\ 0 \end{bmatrix} \tag{1.16}$$

1.3.11.3. Transformada directa de Park

Esta variación de la transformada de Park permite la transformación directa de señales sinusoidales en un marco de referencia trifásico abc a un marco de referencia rotatorio sincrónico [43].

Es decir, la obtención de los vectores en los ejes $dq0$ a partir de tres señales trifásicas, ya sean de voltaje o corriente. Tanto como para la transformada convencional y transformada directa de Park se necesita conocer el ángulo de posición del vector de voltaje.

En la Figura 1.37 se aprecian los resultados de la transformada de Park directa cuando se alinea la fase a con el eje q, mientras que para el eje d se muestra en la Figura 1.38.

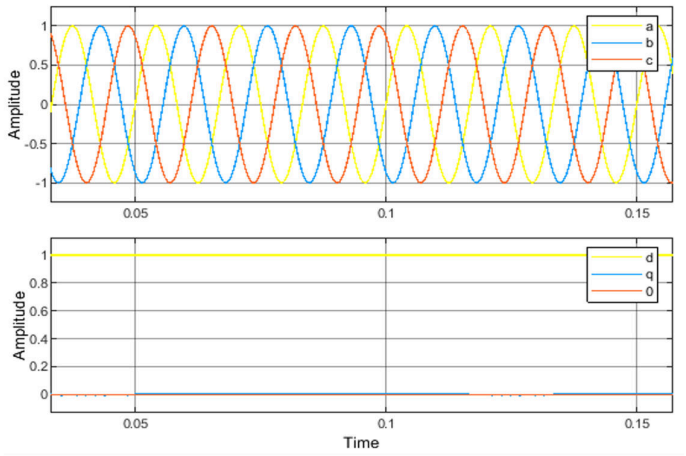


Figura 1.37. Componentes abc y resultados en el sistema $qd0$ con la fase a alineada al eje q

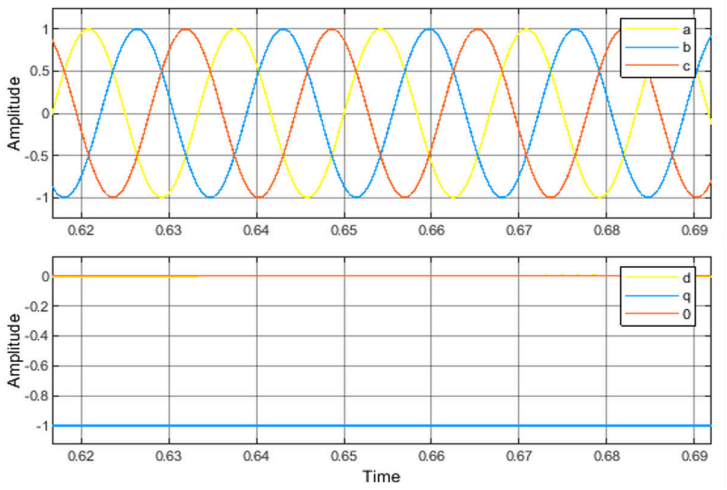


Figura 1.38. Componentes abc y resultados en el sistema $dq0$ con la fase a alineada al eje d

Las matrices que describen esta transformación y su respectiva inversa se presentan a continuación:

Cuando la fase a está alineada al eje q:

$$\begin{bmatrix} d \\ q \\ 0 \end{bmatrix} = \frac{2}{3} \times \begin{bmatrix} \sin(\theta) & \sin\left(\theta - \frac{2\pi}{3}\right) & \sin\left(\theta + \frac{2\pi}{3}\right) \\ \cos(\theta) & \cos\left(\theta - \frac{2\pi}{3}\right) & \cos\left(\theta + \frac{2\pi}{3}\right) \\ \frac{1}{2} & \frac{1}{2} & \frac{1}{2} \end{bmatrix} \times \begin{bmatrix} a \\ b \\ c \end{bmatrix} \quad (1.17)$$

$$\begin{bmatrix} a \\ b \\ c \end{bmatrix} = \begin{bmatrix} \sin(\theta) & \cos(\theta) & 1 \\ \sin\left(\theta - \frac{2\pi}{3}\right) & \cos\left(\theta - \frac{2\pi}{3}\right) & 1 \\ \sin\left(\theta + \frac{2\pi}{3}\right) & \cos\left(\theta + \frac{2\pi}{3}\right) & 1 \end{bmatrix} \times \begin{bmatrix} d \\ q \\ 0 \end{bmatrix} \quad (1.18)$$

Cuando la fase a está alineada al eje d:

$$\begin{bmatrix} d \\ q \\ 0 \end{bmatrix} = \frac{2}{3} \times \begin{bmatrix} \cos(\theta) & \cos\left(\theta - \frac{2\pi}{3}\right) & \cos\left(\theta + \frac{2\pi}{3}\right) \\ -\sin(\theta) & -\sin\left(\theta - \frac{2\pi}{3}\right) & -\sin\left(\theta + \frac{2\pi}{3}\right) \\ \frac{1}{2} & \frac{1}{2} & \frac{1}{2} \end{bmatrix} \times \begin{bmatrix} a \\ b \\ c \end{bmatrix} \quad (1.19)$$

$$\begin{bmatrix} a \\ b \\ c \end{bmatrix} = \begin{bmatrix} \cos(\theta) & -\sin(\theta) & 1 \\ \cos\left(\theta - \frac{2\pi}{3}\right) & -\sin\left(\theta - \frac{2\pi}{3}\right) & 1 \\ \cos\left(\theta + \frac{2\pi}{3}\right) & -\sin\left(\theta + \frac{2\pi}{3}\right) & 1 \end{bmatrix} \times \begin{bmatrix} d \\ q \\ 0 \end{bmatrix} \quad (1.20)$$

1.3.12. TÉCNICAS DE SINCRONIZACIÓN CON LA RED

1.3.12.1. Operación de generadores en paralelo

Por lo general, los generadores no alimentan sus propias cargas, sino que más de un generador opera en paralelo para suministrar la potencia necesaria para alimentar a las cargas, una evidente y clara aplicación es la del Sistema Nacional Interconectado, donde varios generadores comparten la carga total del sistema eléctrico.

Existen algunas ventajas de la operación en paralelo de generadores, entre ellas están:

- Varios generadores alimentan una carga más grande que una sola máquina.
- Se incrementa la confiabilidad del sistema y la facilidad en el mantenimiento sin recortar el total de la potencia que la carga requiere.
- Se incrementa la eficiencia del sistema al utilizar varios generadores pequeños operando casi a plena carga, en lugar de uno solo que no opera a plena carga [45].

Para realizar esta conexión se deben cumplir las siguientes condiciones, con el fin de evitar daños en los generadores y pérdidas de potencia en la carga:

- Los voltajes de línea RMS deben ser iguales en los dos generadores.

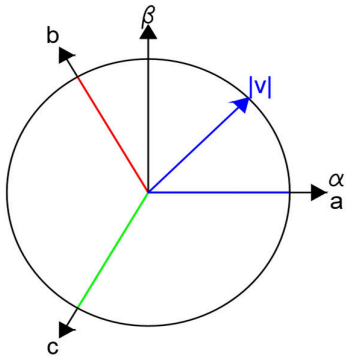


Figura 1.39. Magnitud del vector de voltaje

- Los dos generadores deben tener la misma secuencia de fases.

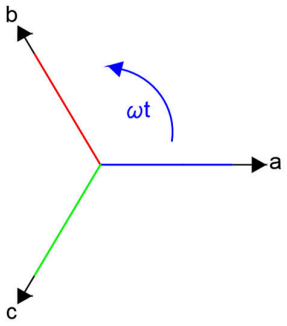


Figura 1.40. Secuencia de vectores abc de voltajes

- Los ángulos de fase de los generadores deben ser iguales, es decir no debe existir diferencia angular entre el generador y la red ($\varphi = 0$).

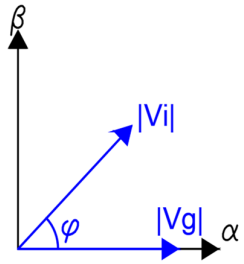


Figura 1.41. Diferencia angular entre vectores de voltaje del inversor y de la red

- La frecuencia del generador nuevo debe ser un poco mayor que la frecuencia de la red [44].

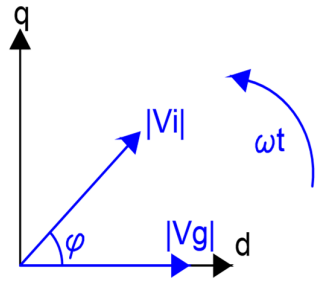


Figura 1.42. Vectores de voltaje del inversor y de la red a una misma frecuencia

1.3.12.2. Procedimiento para la operación en paralelo de generadores

Para realizar la sincronización de dos generadores se deben seguir los siguientes pasos:

1. Se debe ajustar el voltaje en los terminales del generador G2 hasta que iguale el voltaje del generador G1.

2. La secuencia de fases de G2 debe ser la misma de G1, existen algunas formas de realizar esta comprobación, la más fácil, mediante un secuencímetro. Si la secuencia de fases no es la misma basta con intercambiar dos de las fases de G2 para igualarla con la de G1.

3. Mediante un frecuencímetro se debe comprobar que la frecuencia de G2 sea ligeramente mayor que la de G1.

4. Se observan los cambios de fase, y cuando los ángulos de fase son iguales, se debe cerrar el interruptor S1 del sistema. Por lo general se realiza con un sincronoscopio.

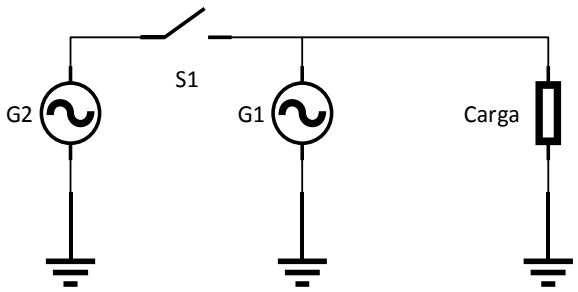


Figura 1.43. Generador puesto en paralelo con la red

Este método precisa la concentración y experiencia del operador ya que se podrían producir daños en el generador en un intento fallido de su conexión con la red. En la Figura 1.43 se muestra el diagrama de dos generadores previo a la conexión en paralelo [44]. En los generadores que pertenecen a los sistemas de potencia, el proceso de sincronización se realiza de forma automática.

1.3.12.3. Lazo de enclavamiento de fase (PLL)

El lazo de enclavamiento de fase, del inglés Phase-locked loop (PLL) es un circuito que detecta la diferencia de fase entre dos señales. Mediante un esquema básico compuesto por un detector de fase, un filtro pasa bajos y un oscilador. Esta técnica es ampliamente utilizada en dispositivos de radiofrecuencia [46].

Cuando la diferencia de fase entre dos señales es variante, significa que las dos señales se encuentran a diferentes frecuencias, mientras que, si la diferencia de fase es constante, las dos señales se encuentran a la misma frecuencia. En la Figura 1.44 se puede observar el esquema básico del PLL.

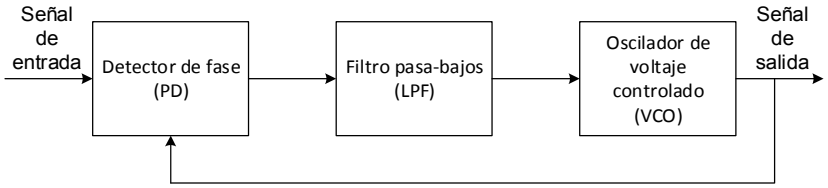


Figura 1.44. Diagrama básico del PLL

1.3.12.4. Lazo de enclavamiento de fase por software (SPLL)

La implementación por software del lazo de enclavamiento de fase ha facilitado y ampliado su uso en redes eléctricas, sobre todo para fuentes de energía fotovoltaica, energía eólica, y dispositivos conectados a la red como los sistemas de transmisión de corriente alterna flexible o FACTS (del inglés, Flexible AC Transmisison System), mismas que requieren el uso de convertidores DC-AC.

En el presente proyecto se utilizó el SPLL en el Marco de Referencia Sincrónico o SPLL-SRF (del inglés Software Phase Locked Loop – Syncrhonous Reference Frame).

Mediante las lecturas de las señales trifásicas del voltaje de la red, se obtiene el ángulo de posición del vector de voltaje, y de esta forma garantizar que el disparo de los semiconductores de la etapa de potencia se encuentre en fase con la red eléctrica.

A partir de un sistema trifásico abc:

$$\begin{bmatrix} a \\ b \\ c \end{bmatrix} = \begin{bmatrix} \cos(\omega t) \\ \cos\left(\omega t - \frac{2\pi}{3}\right) \\ \cos\left(\omega t + \frac{2\pi}{3}\right) \end{bmatrix}$$

Se realiza la transformación de abc a $\alpha\beta 0$ utilizando la transformada de Clark invariante de potencia:

$$\begin{bmatrix}\alpha\\ \beta\\ 0\end{bmatrix} = \sqrt{\frac{2}{3}} \times \begin{bmatrix} 1 & \cos\left(\frac{2\pi}{3}\right) & \cos\left(-\frac{2\pi}{3}\right) \\ 0 & \sin\left(\frac{2\pi}{3}\right) & \sin\left(-\frac{2\pi}{3}\right) \\ \frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} \end{bmatrix} \times \begin{bmatrix} a\\ b\\ c\end{bmatrix} = \sqrt{\frac{2}{3}} \times \begin{bmatrix}\cos(\omega t)\\ \sin(\omega t)\\ 0\end{bmatrix}$$

Ahora, utilizando la transformada de Park se obtienen los vectores de voltaje en el sistema de referencia rotatorio:

$$\begin{bmatrix} d\\ q\\ 0\end{bmatrix} = \begin{bmatrix} \cos(\theta) & \sin(\theta) & 0\\ -\sin(\theta) & \cos(\theta) & 0\\ 0 & 0 & 1\end{bmatrix} \times \begin{bmatrix}\alpha\\ \beta\\ 0\end{bmatrix}$$

Mediante identidades trigonométricas se obtiene el resultado de la Ecuación (1.21).

$$\begin{bmatrix} d\\ q\\ 0\end{bmatrix} = \sqrt{\frac{2}{3}} \times \begin{bmatrix} \cos(\theta) & \sin(\theta) & 0\\ -\sin(\theta) & \cos(\theta) & 0\\ 0 & 0 & 1\end{bmatrix} \times \begin{bmatrix}\cos(\omega t)\\ \sin(\omega t)\\ 0\end{bmatrix} = \sqrt{\frac{2}{3}} \times \begin{bmatrix} \cos(\theta)\cos(\omega t) + \sin(\theta)\sin(\omega t)\\ -\sin(\theta)\cos(\omega t) + \cos(\theta)\sin(\omega t)\\ 0\end{bmatrix}$$

$$\begin{bmatrix} d\\ q\\ 0\end{bmatrix} = \sqrt{\frac{2}{3}} \times \begin{bmatrix}\cos(\omega t - \theta)\\ \sin(\omega t - \theta)\\ 0\end{bmatrix} \tag{1.21}$$

Cuando el PLL está enclavado, el ángulo θ es igual a ωt, por lo que el valor del eje q se representa en la Ecuación (1.22) [16].

$$q \approx (\omega t - \theta) \tag{1.22}$$

El SPLL-SRF realiza el siguiente procedimiento para la obtención del ángulo de la red:

- Lectura de los voltajes abc de la red.
- Obtención de los voltajes en los ejes $dq0$, se utiliza el eje q como el detector de fase del PLL.
- Se realiza un controlador PI para el voltaje del eje q, donde $Vq_{ref} = 0$ para cumplir la condición antes descrita. Este PI funciona como un filtro pasa bajos.
- La salida del controlador se suma con la frecuencia nominal de la red.
- El resultado pasa por un integrador, obteniendo así valores del ángulo de la red.
- Se obtiene un diente de sierra, con la amplitud 2π y una frecuencia igual al de la red.

- En la salida del PLL se encuentra un oscilador que genera señales sinusoidales con la misma frecuencia y fase de la red.

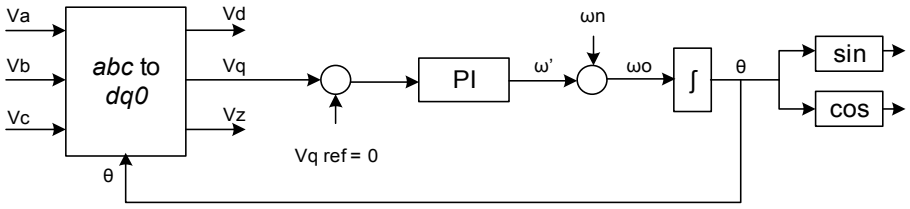


Figura 1.45. Diagrama de bloques del SPLL-SRF

1.3.13. UNIDAD DE CONTROL Y PROCESAMIENTO

En este proyecto se utiliza una tarjeta de desarrollo Delfino de la familia C2000 de Texas Instruments que contiene un microcontrolador TMS320F28377S. Se presenta un resumen de las características más relevantes en la Tabla 1.7.

El microcontrolador utilizado posee un CPU de 32 bits. La tarjeta tiene un emulador JTAGXDS100v2 para cargar programas y sesiones de depuración desde una PC con el software Code Composer Studio. [47].

1.3.13.1. Biblioteca Solar de Texas Instruments

Texas Instruments pone a disposición de los usuarios esta biblioteca para aplicaciones fotovoltaicas en su software Control Suite, donde se pueden encontrar diferentes funciones tales como, controladores PI, PID, transformadas de Park, Clarke, generadores de rampas, lazos de enclavamiento de fase monofásicos y trifásicos, algoritmos MPPT, entre otros.

Tabla 1.7. Características tarjeta F28377S de Texas Instruments [48]

Componente	Característica	Justificación
CPU	32-bit a 200MHz, unidad de punto flotante, unidad matemática trigonométrica, unidad viterbi/complejos	Se requiere una alta velocidad de procesamiento para la lectura de señales y algoritmos de control del sistema.
PWM	24 salidas mejoradas de PWM con tiempos muertos y reloj hasta 100MHz	El control del inversor requiere de 6 salidas PWM complementadas y con tiempos muertos
ADC	4 convertidores, 16 canales, 12-16 bits. Lecturas controladas por timer, ePWM e interrupciones	El uso de los diferentes canales multiplexados se utilizará para lecturas de voltaje y corriente DC, además de voltajes y corrientes AC.

MEMORIA	1MB FLASH, 164KB RAM	Se utilizará la memoria FLASH debido al tamaño del programa principal.

1.3.14. SENSORES DE CORRIENTE

Los sensores analógicos de corriente son rentables, simples, fáciles de interactuar y son lo suficientemente precisos como para representar valores cercanos a los reales de las lecturas de un sistema en el que se implementarán [49].

1.3.14.1. Sensor ACS712

Edwin Hall (1855-1938) informó en 1879 en su tesis sobre el efecto Hall que un pequeño voltaje se acumula en una delgada lámina de semiconductor colocada perpendicular a un cable conductor de energía. La electrónica moderna se basa aún más en este principio y proporciona sensores de corriente razonablemente precisos y con precios económicos [50].

Un sensor de efecto Hall es un transductor que provee diferentes mediciones de voltaje ante la presencia de un campo magnético. Este tipo de sensores permiten medir campos magnéticos, corrientes continuas y una gran diversidad de fenómenos de distintos usos y a diferentes escalas [51].

El funcionamiento de los sensores de efecto hall se los puede describir en las siguientes etapas:

1) En la Figura 1.46 se puede observar un campo magnético fijo B que permanece constante, ya sea por una fuente externa o por imanes permanentes.

2) En cuadratura también se puede ver en la Figura 1.46 una corriente I que genera un campo magnético.

3) La variación del campo magnético B, y el campo creado por la corriente I, genera una variación de campo magnético lo que a su vez genera un voltaje VH llamado voltaje hall. Cuando la corriente I es constante, la variación de VH es directamente proporcional a B.

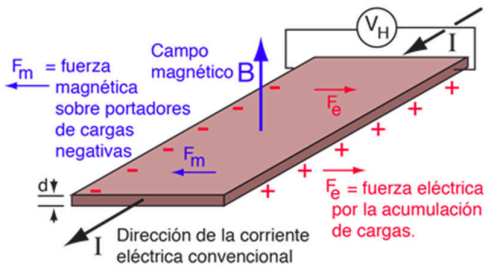


Figura 1.46. Efecto hall en sensores de corriente [52]

El sensor de corriente ACS712 es un dispositivo económico para medir corriente, internamente trabaja con un sensor de efecto Hall que detecta el campo magnético que se produce por inducción de la corriente que circula por la línea que se está midiendo. Este sensor entrega una salida de voltaje proporcional a la corriente, dependiendo la aplicación se puede usar el ACS712-05A, ACS712-20A o el ACS712-30A, para rangos de 5, 20 o 30 A, respectivamente.

Características:

- Sensor lineal de efecto hall de bajo offset.
- Alta precisión de medida debido a la cercanía del sensor de efecto hall al elemento de paso (ambos se encuentran dentro del IC).
- Trayectoria de señal analógica de bajo ruido.
- Baja resistencia del conductor interno para una baja disipación de potencia = 1,2 mΩ.
- Capacidad de sobrevivir a picos de corriente de hasta 5 veces la corriente nominal de operación.
- Las terminales del elemento conductor se encuentran aisladas eléctricamente (Hasta 2,1kV) por lo que evita la necesidad de aislamiento externo (optoacopladores).
- Voltaje de suministro único de 4,5V ~ 5,5V.
- Sensibilidad de salida de 66 a 185 mV / A.
- Salida de voltaje sin corriente: VCC / 2.
- Histéresis magnética casi cero.

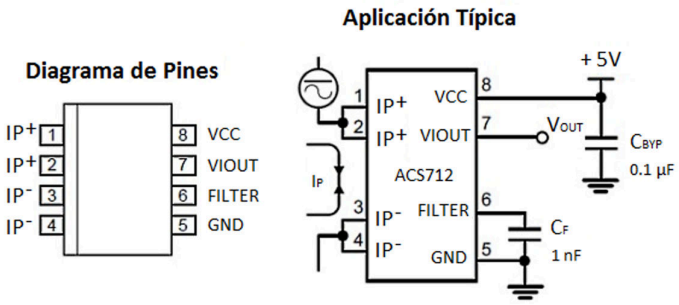


Figura 1.47. Diagrama de pines y un circuito de aplicación típico de ACS712 [53]

El rango de corriente que permite medir y la sensibilidad varían con el modelo del integrado, en la Tabla 1.8 se detallan los tres modelos que existen.

Tabla 1.8. Modelos de sensor ACS712 [54]

Modelo	Rango	Sensibilidad
ACS712ELCTR-05B-T	-5 a 5 A	185 mV/A
ACS712ELCTR-20A-T	-20 a 20 A	100 mV/A
ACS712ELCTR-30A-T	-30 a 30 A	66 mV/A

1.3.14.2. SCT-013

El YHDC SCT-013 es un sensor no invasivo desarrollado por YHDC, una empresa china con una gran cartera de equipos de energía eléctrica. Este sensor es un transformador de corriente de ferrita de núcleo dividido, que funciona por inducción electromagnética [55]. En este caso, como se puede apreciar en la Figura 1.48, un cable en el que circula corriente alterna pasa por la abertura formada por el núcleo, la corriente fluye en el primario y produce un campo magnético en el núcleo que a su vez induce una corriente en el circuito del devanado secundario que está hecho de muchas vueltas de alambre fino alojados dentro de la carcasa del transformador [56].

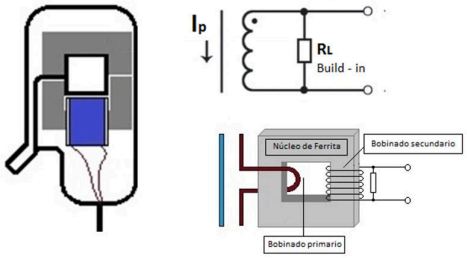


Figura 1.48. Estructura interna del sensor de la familia SCT-013 [55].

De esta forma la relación del número de espiras entre el devanado primario y secundario representa la medida de corriente que circula por el cable [29]. Esto implica que la señal de salida que arroja el sensor es proporcional a la intensidad medida, como se muestra en la Ecuación (1.23).

$$I_{sec} = \frac{n_2}{n_1} \times I_{primario} \tag{1.23}$$

La ventaja de utilizar este tipo de sensor es que gracias a la función de fijación rápida para la bobina primaria se puede instalarlo fácilmente alrededor de los conductores existentes, eliminando así la necesidad de desconectar, mover y volver a conectar la barra de DC o cable. Son perfectos para aplicaciones en las que la ruta actual no debe interrumpirse, además presenta aislamiento galvánico entre el circuito de alimentación primario y el circuito de medición secundario y un conector jack de 3,5mm para la interfaz de datos. [57].

Viene en diferentes rangos de corriente como se observa en la Tabla 1.9 [57].

Tabla 1.9. Modelos del sensor de corriente SCT-013

Modelo	**SCT-013-000**	**SCT-013-005**	**SCT-013-010**	**SCT-013-015**
Corriente de entrada	0-100 A	0-5 A	0-10 A	0-15 A
Tipo de salida	0-50 mA	0-1 V	0-1 V	0-1 V
Modelo	**SCT-013-025**	**SCT-013-030**	**SCT-SCT-013-050**	**SCT-013-000V**
Corriente de entrada	0-25 A	0-30 A	0-50 A	0-100 A
Tipo de salida	0-1 V	0-1 V	0-1 V	0-1 V

Excepto el modelo SCT-013-100, todos los demás modelos tienen una resistencia de burden interna para que la salida sea una señal de voltaje de 1 V [58], [59].

1.3.15. SENSORES DE VOLTAJE

Los sensores de voltaje brindan la posibilidad de colocar una señal de voltaje directamente en el circuito que realiza el procesamiento de datos, que suele ser dificultoso debido a la incompatibilidad de los niveles de voltaje [55].

1.3.15.1. Sensor de Voltaje Diferencial

Los sensores de voltaje diferenciales tienen dos entradas diferenciales, permitiendo que las mediciones pueden realizarse directamente en los elementos sin la limitación de tener una tierra común. Por lo general, a su entrada se coloca divisores de voltaje para reducir el voltaje a uno que soporte el sensor de voltaje. En los casos donde los sensores de voltaje son aislados, internamente posee aislamiento óptico o por transformadores de pulsos, ayudando a que en el caso de haber una falla en la parte de medición, la salida y el circuito conectado a la misma no se ve afectado [60].

Los amplificadores de aislamiento proporcionan separación galvánica entre sus entradas y salidas permitiendo que transmitan solo las señales deseadas y eliminen los altos voltajes de modo común [61]. El aislamiento entre las secciones se proporciona mediante el transformador, la capacitancia o el acoplamiento óptico (Figura 1.49). Tanto el lado de entrada como el de salida utilizan fuentes de alimentación aisladas [61]. Como acoplamiento óptico el HCNR200 es una solución excelente para muchos problemas de aislamiento análogo [62].

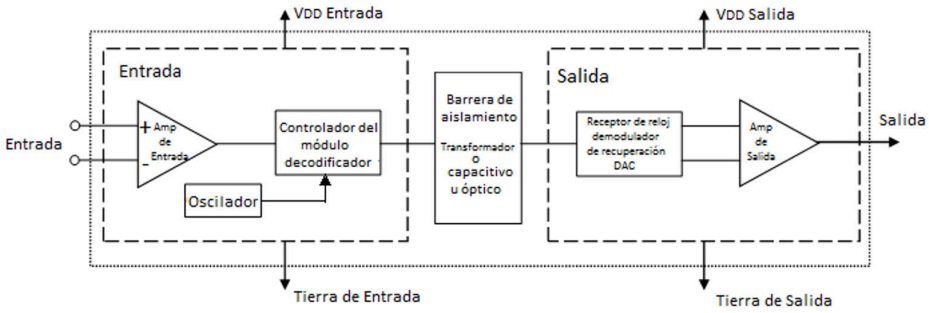


Figura 1.49. Amplificador de aislamiento genérico que muestra los tres métodos de aislamiento, incluido transformador, capacitivo u óptico [61]

El optoacoplador de alta linealidad HCNR200 consiste en un LED AlGaAs de alto rendimiento que ilumina dos fotodiodos muy parecidos. El fotodiodo de entrada permite controlar, estabilizando así la salida de luz del LED. Con ello, la no linealidad y las características de deriva del LED pueden eliminarse virtualmente.

El fotodiodo de salida produce una fotocorriente que está relacionada linealmente con la salida de luz del LED. La estrecha coincidencia de los fotodiodos y el diseño avanzado del paquete aseguran la alta linealidad y las características de ganancia estable del optoacoplador [62].

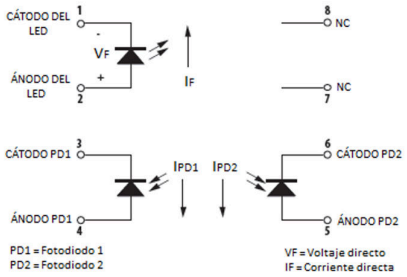


Figura 1.50. Diagrama esquemático del optoacoplador HCNR200

El HCNR200 puede utilizarse con el fin de aislar señales analógicas en una gran variedad de aplicaciones que requieran buena estabilidad, linealidad, ancho de banda y bajo costo. Además es muy flexible y, gracias al diseño apropiado del circuito de aplicación, es capaz de operar en muchos modos diferentes, que incluyen: unipolar / bipolar, ac / dc e inversión / no inversión [62].

Las características del integrado HCNR200 son las siguientes:

- Ganancia de transferencia: típico 1.
- Baja no linealidad: 0,01 %.
- Coeficiente de temperatura: -65 ppm/°C.

- Ancho de banda amplio: DC a >1 MHz [63].

1.3.15.2. Sensor de voltaje AC

Para poder adquirir los valores de voltaje de la red trifásica mediante la tarjeta F28377S de Texas Instruments es necesario realizar el acondicionamiento de la señal de voltaje que entrega el transformador [56].

Para hacer un acondicionamiento de la señal con éxito se debe tomar en cuenta las condiciones más desfavorables:

- El voltaje nominal de la red eléctrica no siempre es constante.
- La alimentación de la tarjeta de Texas no es exactamente de 3,3 V puede variar entre 1,2 V a 3,3 V.
- La tolerancia de las resistencias, cada resistencia puede tener un error de 1 %.
- El transformador de voltaje no está funcionando a plena carga y pueden variar un 20%.

De acuerdo con la Resolución Nro. ARCONEL – 053/18 REGULACIÓN No. ARCONEL 005/18 en el capítulo de Calidad de Producto se señala que las variaciones de voltaje admitidas con respecto al valor del voltaje nominal en zonas urbanas son de 8%, y en zonas rurales de 10%. Para realizar el diseño del circuito se toma en cuenta el peor de los casos para que la señal nunca sobrepase los límites de voltaje del ADC de la Texas [64]. El voltaje nominal de la red eléctrica es de $120\ V_{RMS} \pm 10\%$, obteniendo un límite superior de $132\ V_{RMS}$ y un límite inferior de $108\ V_{RMS}$.

El voltaje de salida del transformador es proporcional al voltaje AC de entrada, sin embargo, existe un error en la regulación del voltaje de este tipo de transformadores cuando no funcionan a plena carga, y la salida puede variar en un 20%, por este motivo se realizó varias medidas, de las cuales se toma la muestra correspondiente a 132V en la entrada y 15 V a la salida del adaptador.

$$V_{max} = V_{RMS} \times \sqrt{2} \tag{1.24}$$

$$V_{max} = 15 \times \sqrt{2} = 21,21\ V$$

El módulo del sensor de voltaje ZMPT101B es un sensor de voltaje hecho del transformador de voltaje ZMPT101B. Tiene alta precisión, buena consistencia para la medición de voltaje y potencia y puede medir hasta 250 V AC. Es fácil de usar y viene con un potenciómetro de compensación de múltiples vueltas para ajustar la salida ADC [65].

Especificaciones Técnicas:

- Voltaje de alimentación: 3,3 V – 5 V
- Voltaje alterno de entrada: 250 VAC máx.
- Voltaje alterno de salida: Onda senoidal 5 VAC máx.
- Señal de salida: analógica senoidal
- Propiedades del transformador:
- Corriente nominal de entrada y salida: 2 mA
- Ratio entrada-salida 1000:1000
- Diferencia de fase: <30º (a 50 Ω)
- Rango lineal: 0-3 mA (a 50 Ω)
- Linealidad: 1 %
- Precisión: 0,2 %
- Aislamiento eléctrico entrada: hasta 3000 V

1.3.16. TIPOS DE FILTROS

Un filtro es un circuito capaz de pasar (o amplificar) ciertas frecuencias, mientras atenúa otras frecuencias. A su vez, un filtro puede extraer frecuencias importantes de señales que también contienen frecuencias indeseables o irrelevantes [66].

Para obtener una señal sinusoidal tanto de voltaje como de corriente, es necesario colocar un filtro en la salida del inversor. Este filtro permite obtener la moduladora de la señal de control, con la finalidad de evitar la inyección de armónicos de altas frecuencias en la red. Por este motivo, se realiza la comparación de las diferentes topologías de filtros para la salida de inversores trifásicos conectados a la red.

Los filtros se pueden colocar en una de dos categorías: pasivos o activos.

1.3.16.1. FILTROS PASIVOS

Los filtros pasivos incluyen solo componentes pasivos: resistencias, capacitores e inductores. Este tipo de filtros son más sensibles a un rango de frecuencia de aproximadamente 100 Hz a 300 MHz. La limitación en el extremo inferior es el resultado del hecho de que a bajas frecuencias la inductancia o capacitancia debería ser bastante

grande. Mientras que el límite de frecuencia superior se debe al efecto de las capacitancias e inductancias parásitas [66].

A continuación se detallan las tres principales topologías de filtro pasivo armónico existentes para inversores trifásicos [67].

1.3.16.1.1. Filtro L – Primer Orden

Los filtros pasivos de tipo L de primer orden se utilizan normalmente en el lado de AC de los inversores PWM cuando la corriente de AC de salida es el objetivo de control principal, pues permiten atenuar las ondas de corriente que resultan de la conmutación del inversor [68]. Este filtro está conformado por una única inductancia que permite el filtrado de la señal de corriente que se inyectará en la red, como se muestra en la Figura 1.51.

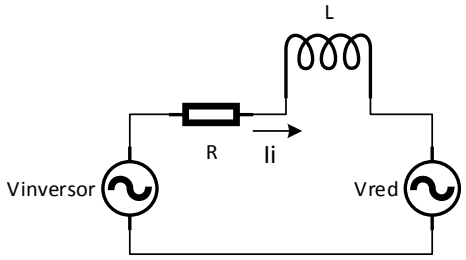


Figura 1.51. Conexión de un filtro L en la salida del inversor con conexión a la red

Una gran desventaja de esta topología es el gran tamaño que debe tener el filtro para atenuar las altas frecuencias.

Una de sus ventajas es que, al ser un filtro de primer orden, no presenta puntos de resonancia y a su vez presenta una gran estabilidad [69].

La atenuación del filtro L básico que se muestra en la Figura 1.51 es de -20 dB / década en todo el rango de frecuencia. Con este filtro, la frecuencia de conmutación del inversor debe ser alta para atenuar suficientemente los armónicos del inversor [67].

La función de transferencia del filtro L se representa mediante la Ecuación (1.25).

$$H_L(s) = \frac{i_o}{v_i} = \frac{1}{L \times s + R} \tag{1.25}$$

Se puede apreciar el comportamiento del filtro L en el diagrama de Bode de la Figura 1.52.

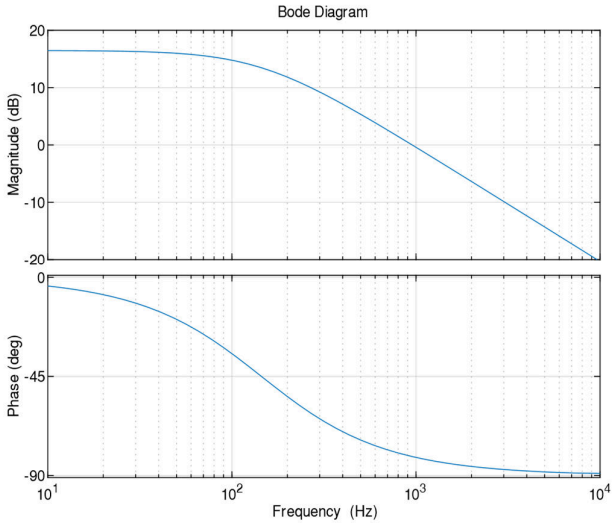


Figura 1.52. Diagrama de Bode de un filtro L

1.3.16.1.2. Filtro LC – Segundo Orden

Los filtros pasivos de tipo LC de segundo orden se han utilizado ampliamente en los terminales de AC de los inversores PWM cuando los voltajes de salida son los principales objetivos de control, pues su objetivo principal es atenuar la fluctuación de voltaje que se deriva de la conmutación del inversor [68]. Está compuesto por una inductancia y una capacitancia. Su conexión por fase se puede apreciar en la Figura 1.53.

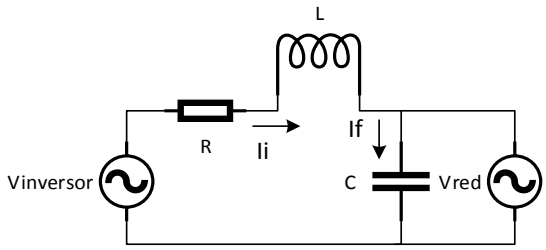


Figura 1.53. Conexión de un filtro LC en la salida del inversor con conexión a la red

La mayor desventaja de esta topología es la resonancia producida por sus componentes, provocando una amplificación de los armónicos que se encuentren en su frecuencia de resonancia [70]. Tiene una ventaja respecto al filtro L, siendo esta el uso de inductores de menor tamaño para realizar el filtrado.

La función de transferencia que representa el comportamiento de este tipo de filtro se indica en la Ecuación (1.26).

$$H_{LC}(s) = \frac{1}{L \times C \times s^2 + 1} \tag{1.26}$$

En la Figura 1.54 se puede apreciar el comportamiento del filtro LC, que proporciona una atenuación de -40 dB / década, y el efecto de la resonancia en el filtro [67].

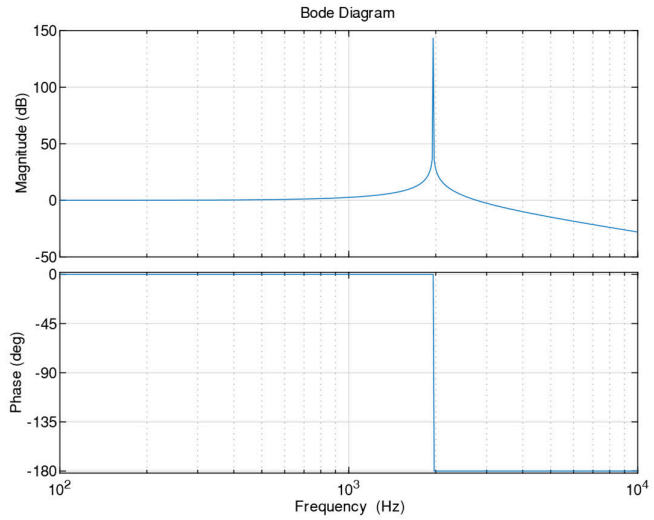


Figura 1.54. Diagrama de Bode de un filtro LC

El efecto de atenuación de los filtros LC se puede aumentar disminuyendo la frecuencia de corte del filtro contra la frecuencia de conmutación de los inversores de acuerdo con $-40\log\left(\frac{fsw}{f}\right)[dB]$.

Pero dentro del rango de frecuencia de control, este elemento debe presentar una impedancia de alta magnitud. Se usa un capacitor como elemento de derivación [67]. La frecuencia de resonancia se calcula a partir de la Ecuación (1.27).

$$f_0 = \frac{1}{2\pi}\frac{1}{\sqrt{L \times C}} \tag{1.27}$$

Este filtro LC es adecuado para configuraciones donde la impedancia de carga en C es relativamente alta en y por encima de la frecuencia de conmutación. El costo y el consumo de energía reactiva del filtro LC son mayores que los del filtro L debido a la adición del elemento de derivación [67].

1.3.16.1.3. Filtro LCL – Tercer Orden

El filtro de tipo LCL de tercer orden puede lograr un nivel reducido de armónicos de corriente con menos inductancia de filtro total a frecuencias de conmutación más bajas. Sin embargo, los filtros de tipo LCL pueden causar problemas de estado estacionario y transitorios con la corriente de salida debido a la resonancia [68].

Este filtro contiene una inductancia en serie a la salida del inversor, un capacitor en paralelo y una segunda inductancia en serie conectada a la red como indica la Figura 1.55.

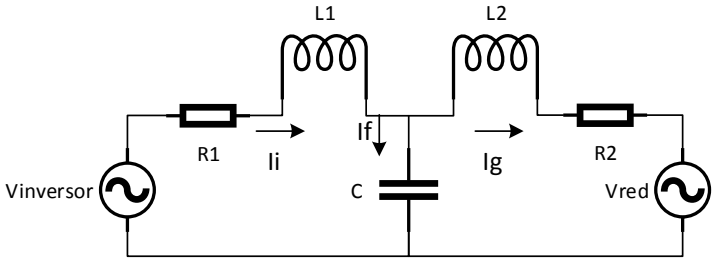


Figura 1.55. Conexión de un filtro LCL en la salida del inversor con conexión a la red

Por lo general, la segunda inductancia suele ser dada por la bobina del primario del transformador de acoplamiento a la red. Este tipo de filtros suele tener una mayor atenuación con respecto a las dos topologías anteriores. Sin embargo, conserva la desventaja de la topología LC [61].

La función de transferencia de un filtro LCL está dado por la Ecuación (1.28).

$$H_{LCL}(s) = \frac{1}{L_1 \times L_2 \times C \times s^3 + (L_1 + L_2) \times s} \tag{1.28}$$

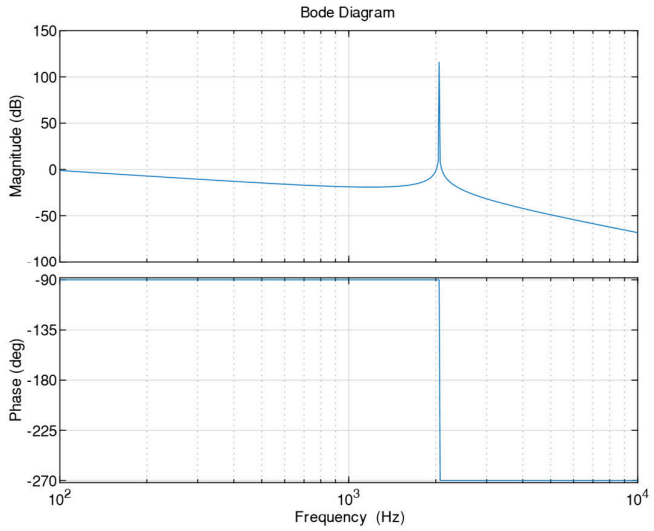


Figura 1.56. Diagrama de Bode de un filtro LCL

La frecuencia de resonancia del filtro LCL viene dada por la ecuación (1.29).

$$f_0 = \frac{1}{2\pi}\sqrt{\frac{L_1 + L_2}{L_1 \times L_2 \times C}} \tag{1.29}$$

1.3.16.1.4. Filtro LCL con amortiguamiento

Para atenuar el efecto de la resonancia del filtro y lograr estabilizar su funcionamiento, se coloca una resistencia ya sea en serie o en paralelo con el capacitor [69].

La desventaja de esta topología radica en el aumento de pérdidas en la etapa de filtrado debido al elemento resistivo [69].

En la Figura 1.57 se muestra un filtro LCL con amortiguamiento serie, mientras que en la Figura 1.59 se utiliza amortiguamiento paralelo [61].

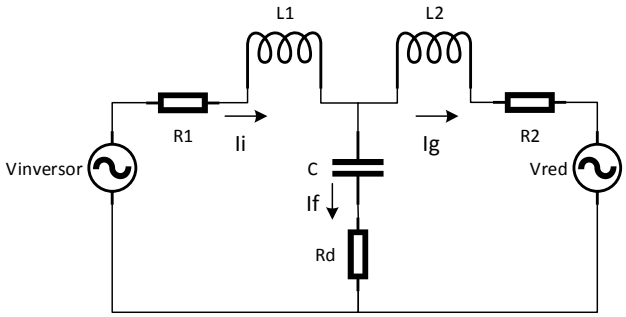


Figura 1.57. Conexión de un filtro LCL con amortiguamiento serie

La función de transferencia del filtro LCL con amortiguamiento serie y el comportamiento del mismo se pueden observar en la Ecuación (1.30) y en la Figura 1.58 respectivamente [61].

$$H_{LCL_S}(s) = \frac{R_d \times C \times s + 1}{L_1 \times L_2 \times C \times s^3 + (L_1 + L_2) \times R_d \times C \times s^2 + (L_1 + L_2) \times s} \tag{1.30}$$

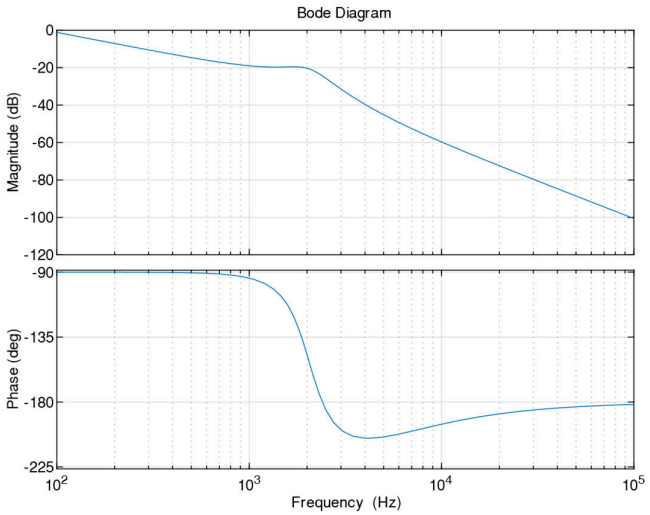


Figura 1.58. Diagrama de Bode de un filtro LCL con amortiguamiento serie

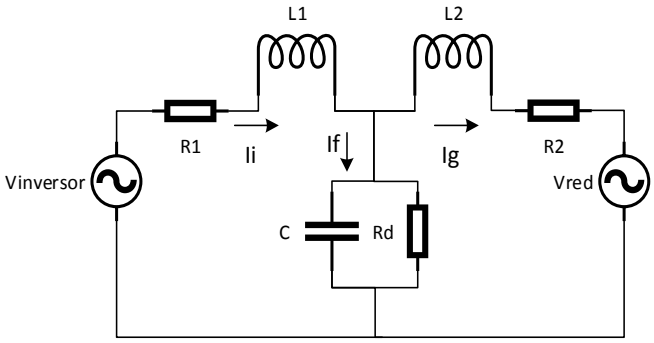


Figura 1.59. Conexión de un filtro LCL con amortiguamiento paralelo

La Ecuación (1.31) y la Figura 1.60 describen el comportamiento del filtro LCL con amortiguamiento paralelo [61].

$$H_{LCL_p}(s) = \frac{R_d}{R_d \times L_1 \times L_2 \times C \times s^3 + L_1 \times L_2 \times s^2 + R_d \times (L_1 + L_2) \times s} \tag{1.31}$$

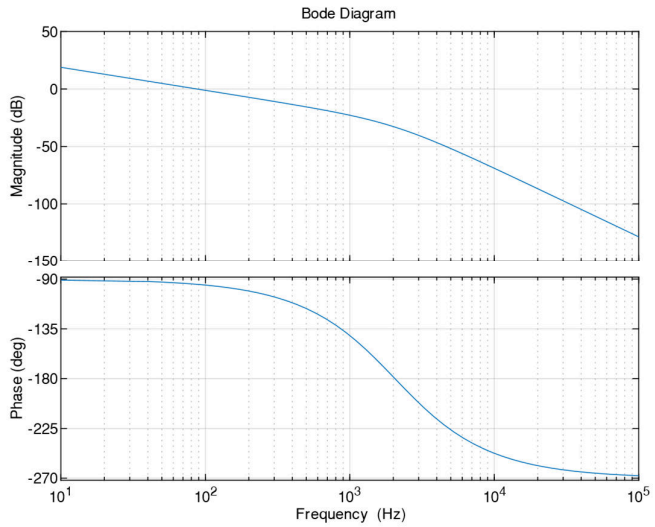


Figura 1.60. Diagrama de Bode de un filtro LCL con amortiguamiento paralelo

Al comparar el efecto del amortiguamiento serie y paralelo en un filtro LCL se puede apreciar que el amortiguamiento es más efectivo al aplicarlo en paralelo al capacitor [61].

1.3.16.2. FILTROS ACTIVOS

Los filtros activos usan componentes activos, como amplificadores operacionales, además de resistencias y capacitores, pero no inductores. Los filtros activos son capaces de manejar frecuencias muy bajas (cercanas a 0 Hz) y pueden proporcionar ganancia de voltaje (los filtros pasivos no pueden). Los filtros activos se pueden usar para diseñar filtros de alto orden sin el uso de inductores; lo cual es importante porque los inductores son

problemáticos en el contexto de las técnicas de fabricación de circuitos integrados. Sin embargo, los filtros activos son menos adecuados para aplicaciones de muy alta frecuencia debido a las limitaciones de ancho de banda del amplificador [66].

1.3.17. TRANSFORMADOR DE ACOMPLAMIENTO A LA RED

Un sistema fotovoltaico con conexión a la red eléctrica necesita un aislamiento eléctrico lo cual puede lograrse mediante el uso de transformadores [71].

Se utilizan transformadores clásicos operados a frecuencia de red, como se muestra en la Figura 1.61, pues permiten obtener una protección frente a eventuales fallas en el lado de la red, así como evitar la inyección de corrientes DC a la red AC provenientes del inversor, lo que puede saturar el núcleo de los componentes magnéticos en los transformadores del laboratorio, provocando sobrecalentamiento y posibles fallas; sin embargo presentan inconvenientes como alto peso, alto costo, pérdidas adicionales y un factor de potencia diferente a la unidad, especialmente bajo condiciones de carga [71]. Esto debido a que la baja frecuencia de operación incide en una baja densidad de potencia.

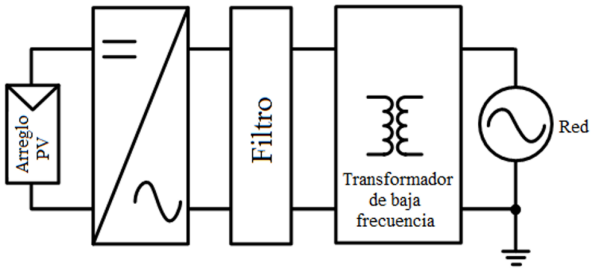


Figura 1.61. Sistema PV conectado a la red que utiliza un inversor con aislamiento galvánico: transformador de baja frecuencia del lado de la red de AC [72]

Pero a pesar de los inconvenientes mencionados, dichos transformadores aparte del aislamiento eléctrico, también proporcionan reducción o elevación del voltaje y/o de la corriente, así como la capacidad de entregar múltiples niveles de voltaje acorde a los requerimientos del sistema [73].

Además, en el sistema actual, el tamaño del transformador no es muy significativo puesto que, por los niveles de voltaje y la potencia requeridos, su diseño resulta en un transformador de dimensiones pequeñas.

1.3.17.1. Diseño de un transformador trifásico

Un transformador trifásico es un equipo estático que dispone de tres conjuntos de devanados primario y secundario, cada conjunto enrollado en el núcleo de hierro. El diseño

de un transformador debe cumplir con ciertas especificaciones, lo cual permite asegurar su correcto funcionamiento.

A continuación, se enlistan los datos que se requieren para comenzar con el diseño del transformador.

- Potencia del transformador
- Voltaje del devanado primario
- Voltaje del devanado secundario
- Frecuencia de la red
- Especificaciones de los taps

1.3.17.1.1. Cálculo de voltajes y corrientes en los devanados

Debido a que los voltajes de los devanados dependen del grupo de conexión del transformador, se requiere seleccionar que grupo tendrá el transformador y así proceder con el cálculo de sus voltajes. Los grupos de conexión, así como sus respectivos voltajes se muestran en la Tabla 1.10.

Tabla 1.10. Voltajes en los devanados de un transformador según su tipo de conexión.

Tipo de Conexión	Voltaje primario	Voltaje secundario
Δ-Y	$V_p = V_1$	$V_s = \frac{V_2}{\sqrt{3}}$
Δ-Δ	$V_p = V_1$	$V_s = V_2$
Y-Δ	$V_p = \frac{V_1}{\sqrt{3}}$	$V_s = V_2$
Y-Y	$V_p = \frac{V_1}{\sqrt{3}}$	$V_s = \frac{V_2}{\sqrt{3}}$

En donde Δ representa la conexión en delta, Y representa la conexión en estrella, Vp representa el voltaje de fase en el devanado primario, V_1 representa el voltaje de línea en el devanado primario, Vs representa el voltaje de fase en el devanado secundario y V_2 es el voltaje de línea en el devanado secundario.

Para el cálculo de la corriente nominal del devanado primario (I_P) y secundario (I_S) del transformador, se requiere el valor de la potencia ($S_{3\emptyset}$) y de los voltajes ($V_P\ y\ V_S$), así como utilizar las ecuaciones (1.32) y (1.33) para cada devanado respectivamente.

$$I_P = \frac{S_{3\emptyset}}{3 \times V_P} \tag{1.32}$$

$$I_S = \frac{S_{3\emptyset}}{3 \times V_S} \tag{1.33}$$

1.3.17.1.2. Cálculo de la sección de los conductores

El cálculo del calibre del conductor parte del valor de densidad de corriente del tipo de refrigeración del transformador a diseñar. Estos valores se muestran en la tablaTabla 1.11.

Tabla 1.11. Densidad de corriente según el tipo de refrigeración del transformador [74].

Tipo de Refrigeración del transformador	Densidad de corriente $[A/mm^2]$
Sumergido en aceite	2,5 - 3,5
En seco	1,5 - 2,5

En base a estos valores y mediante las ecuaciones (1.34) y (1.35) se calcula la sección del conductor del devanado primario y secundario, respectivamente.

$$S_P = \frac{I_P}{\delta} \tag{1.34}$$

$$S_S = \frac{I_S}{\delta} \tag{1.35}$$

En donde S_P representa la sección del conductor del devanado primario, S_S representa la sección del conductor del devanado secundario y δ es la densidad de corriente medida en $[A/mm^2]$.

De acuerdo con la tabla Tabla 1.12, se selecciona el calibre del conductor correspondiente al valor calculado de su sección.

Tabla 1.12. Resistencia y medidas de alambre de cobre redondo [75]

AWG	DIÁMETRO MÁXIMO $[mm]$	ÁREA $[mm^2]$	RESISTENCIA		PESO
			20ºC	60ºC	g/m
			Ω/g	Ω/g	
4	5,29	21,156	0,00078	0,00085	188
5	4,74	16,76	0,0008	0,0009	149
6	4,21	13,3	0,0011	0,0012	118,2
7	3,78	10,55	0,0015	0,0017	93,78
8	3,36	8,336	0,002	0,0023	74,4
9	3	6,632	0,0026	0,003	59
10	2,68	5,261	0,0033	0,0038	46,8
11	2,39	4,168	0,0041	0,0047	37,1

12	2,13	3,308	0,0052	0,006	29,4
13	1,91	2,627	0,0065	0,0075	23,4
14	1,7	2,082	0,0082	0,0095	18,5
15	1,52	1,652	0,0104	0,012	14,7
16	1,36	1,308	0,0132	0,0153	11,6
17	1,21	1,04	0,0166	0,0192	9,24
18	1,08	0,8229	0,021	0,0243	7,32
19	0,97	0,653	0,0264	0,0306	5,81
20	0,866	0,5189	0,0332	0,0384	4,61
21	0,775	0,4116	0,0419	0,0485	3,66
22	0,693	0,3243	0,0532	0,0616	2,88
23	0,62	0,2588	0,0666	0,0771	2,3
24	0,554	0,2047	0,0842	0,0974	1,82
25	0,495	0,1624	0,106	0,1227	1,44
26	0,442	0,1281	0,135	0,1562	1,14
27	0,396	0,1022	0,169	0,1956	0,908
28	0,353	0,0804	0,214	0,2476	0,715
29	0,32	0,0647	0,266	0,3079	0,575
30	0,284	0,0506	0,34	0,3934	0,45
31	0,257	0,0401	0,43	0,4976	0,357
32	0,231	0,3224	0,532	0,6156	0,288
33	0,208	0,0256	0,675	0,7811	0,27

1.3.17.1.3. Cálculo de la sección del núcleo

La sección del núcleo depende de la potencia del transformador $(S_{3\emptyset})$ y se calcula empleando la ecuación (1.36).

$$A_C = k \times \sqrt{S_{3\emptyset}} \tag{1.36}$$

En donde A_C representa la sección del núcleo medida en cm^2 y k es el valor de la constante que se encuentra entre $13 \leq k \leq 30$.

Considerando al ancho de la lámina en un 50% de la longitud del espesor del núcleo, se puede utilizar calcular empleando la ecuación (1.37).

$$M = 0{,}5 \times E \tag{1.37}$$

En donde M representa el ancho de la lámina medida en centímetros y E representa el espesor del núcleo en centímetros también.

El espesor del núcleo se calcula mediante la Ecuación (1.38), para lo cual es necesario conocer el valor del factor de apilamiento (f_e). El acero eléctrico grado M-4 es el material que más se emplea para construir un núcleo arrollado de un transformador y su factor de

apilamiento está en el rango de $(0{,}95 \leq f_e \leq 0{,}98)$, si por otro lado se desea construir un núcleo apilado el rango del factor de apilamiento es de $(0{,}93 \leq f_e \leq 0{,}95)$ [76].

$$E = 10 \times \sqrt{\frac{A_C}{0{,}5 \times f_e}} \tag{1.38}$$

1.3.17.1.4. Cálculo del número de espiras

Partiendo de los valores de densidad de flujo magnético medido en Gauss para el tipo de núcleo: núcleo de tipo apilado $13000 \leq B_m \leq 15000$ y núcleo de tipo arrollado $15000 \leq B_m \leq 17000$, se emplea la ecuación (1.39) para calcular el número de espiras del devanado primario.

$$N_P = \frac{V_P \times 10^8}{4{,}44 \times f \times A_C \times B_m} \tag{1.39}$$

Para el número de espiras del devanado secundario se emplea la ecuación (1.40).

$$N_S = V_S \times \frac{N_P}{V_P} \tag{1.40}$$

1.3.17.1.5. Cálculo de taps

Un cambiador de taps es un dispositivo del transformador que permite cambiar el nivel de voltaje variando la relación de transformación a través del aumento o disminución del número de espiras [74].

Para determinar el número de taps, es necesario dividir el rango total (r_{total}) para el tamaño del paso de taps (p_{TAP}). Por lo tanto $\#taps$ es calculado mediante la ecuación (1.41).

$$\#taps = \frac{r_{total}}{p_{TAP}} \tag{1.41}$$

Mientras que para calcular el número de espiras de cada tap $(\mathrm{N_{tap}})$ se debe multiplicar el número de espiras nominales (N) por los pasos entre taps (p), como se indica en la ecuación (1.42).

$$N_{tap} = N \times p \tag{1.42}$$

1.3.17.1.6. Cálculo de las alturas de las bobinas

Dependiendo del número de espiras por capa y de la longitud total del collarín se obtiene la altura de bobina. Es importante para un buen diseño que tanto la altura física del devanado primario, así como la del devanado secundario sean iguales. Los aspectos constructivos de muestran en la Figura 1.62.

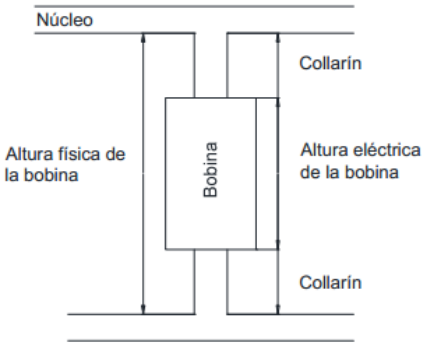


Figura 1.62. Dimensiones de la altura de la bobina

El cálculo de la altura física de las bobinas requiere seguir el siguiente procedimiento, que incluyen los cálculos de:

- **Número de espiras por capa**

$$Esp_{cpr} = \frac{N_P}{N_{cpr}} \tag{1.43}$$

En donde Esp_{cpr} representa el número de espiras por capa del devanado primario y N_{cpr} el número de capas del devanado primario.

- **Altura eléctrica de los devanados**

$HEBP$ representa la altura eléctrica del devanado primario en mm. Su valor es calculado mediante la ecuación (1.44). En donde DP es el diámetro de conductor primario en mm.

$$HEBP = \left(Esp_{cpr} + 1\right) \times DP \tag{1.44}$$

- **Dimensión del collarín**

De la Tabla 1.13 se selecciona la dimensión del collarín correspondiente al valor de la clase de aislamiento a la que pertenece el voltaje del devanado.

Tabla 1.13. Distancia de los collarines [74]

Clase de Aislamiento [kV]	Collarín [mm]
1,2	8
5	8,5
8,7	12
15	15

Nota: Es posible modificar la distancia de los collarines con el fin de igualar las alturas físicas de ambas bobinas, pero sin sobrepasar los límites de cada clase.

- **Altura física de los devanados**

$HFBP$ representa la altura física del devanado primario en mm. Su valor que depende de la altura eléctrica de los devanados, así como de la longitud del collarín primario en mm (CP) es calculado mediante la ecuación (1.45).

$$HFBP = HEBP + 2 \times CP \tag{1.45}$$

La longitud de la altura física del devanado secundario puede ser calculada siguiendo el mismo procedimiento, tomando en cuenta que se puede variar el número de espiras por capa, así como los collarines para asegurar que las alturas del devanado primario y secundario sean iguales.

1.3.17.1.7. Cálculo de los aislamientos

Los aislamientos de un transformador deben ser adecuadamente estimados para asegurar su correcto funcionamiento.

- **Aislamiento entre capas y entre bobinas y núcleo**

Con el fin de determinar el espesor de los aislamientos se calcula el voltaje de ruptura V_R mediante la ecuación (1.46), la cual expresa la relación entre el valor de frente de onda FO y el número de capas.

$$V_R = \frac{3 \times FO}{N_{cap}} \tag{1.46}$$

El valor del frente de onda junto con el nivel de aislamiento se lo obtiene de la tabla, de acuerdo con la norma std. IEEE57.12.01.

Tabla 1.14. Valores de frente de onda [77]

Clase de aislamiento [kV]	BIL [kV]	Frente de onda [kV]
1,2	30	75
5	60	125
8,7	75	165
15	95	165

Una vez obtenido el valor de voltaje de ruptura, en base a la Figura 1.63 se selecciona el espesor del aislamiento [74].

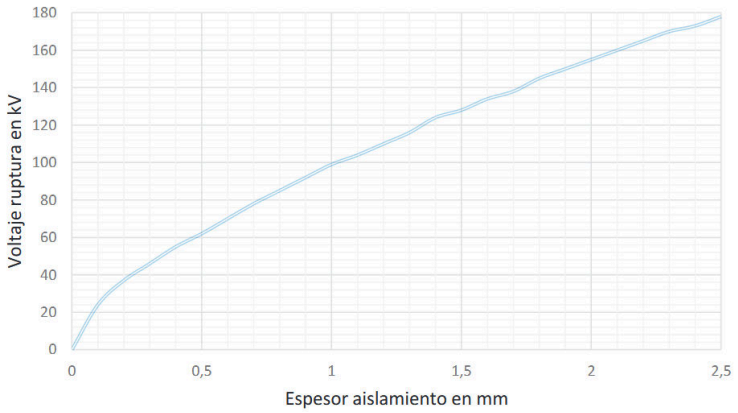


Figura 1.63. Resistencia a la ruptura del aislamiento [74]

El aislamiento entre el devanado primario y el núcleo se estima entre 2 a 5 mm [76]. Mientras que para determinar el aislamiento entre los devanados primario y secundario se utiliza la Tabla 1.15, donde el aislamiento está en función de su clase.

Tabla 1.15. Aislamiento entre alto y bajo voltaje

Clase de aislamiento [kV]	Aislamiento [mm]
1,2	1,7
5	4,5
8,7	4,9
15	5,5

1.3.17.1.8. Cálculo de perímetros

El cálculo de los perímetros se lo hace con el objetivo de determinar la cantidad de cobre necesario para la construcción de las bobinas del transformador. En la Figura 1.64, se pueden observar los parámetros a considerar: espesor del núcleo, aislamientos de cada bobina, espacios a ocupar de la bobina de alto y de la bobina de bajo voltaje.

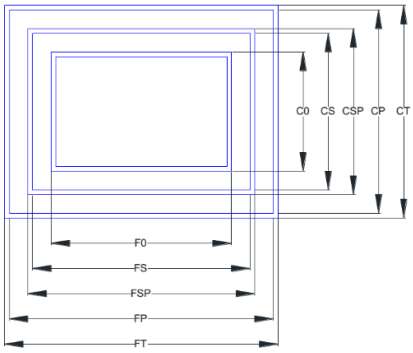


Figura 1.64. Perímetros de los devanados [76]

- **Espesor de la bobina**

El cálculo del perímetro requiere que se obtenga primero el espesor en mm que tendrán las bobinas.

Para el cálculo del espesor de la bobina del devanado primario EB_P se trabajará con la ecuación (1.47). Mientras que para el espesor de la bobina del devanado secundario EB_S se trabajará con la ecuación (1.48).

$$EB_P = (N_{capasP} \times A_P + (N_{capasP} - 1) \times ais_{capasP}) \times T \quad (1.47)$$

$$EB_S = (N_{capasS} \times A_S + (N_{capasS} - 1) \times ais_{capasS}) \times T \quad (1.48)$$

En donde N_{capasP} y N_{capasS} representan el número de capas de la bobina del devanado primario y del devanado secundario, respectivamente. Por otro lado ais_{capasP} y ais_{capasS} representan el aislamiento entre capas del devanado primario y secundario en mm, respectivamente. Finalmente T representa la tolerancia establecida en un valor del 5%.

- **Dimensiones del frente de la bobina**

Para el cálculo de las dimensiones del frente se emplean las siguientes ecuaciones:

$$F_0 = M + 5 + 2 \times ais_0 \quad (1.49)$$

$$F_S = F_0 + 2 \times EB_S \quad (1.50)$$

$$F_{SP} = F_S + 2 \times ais_{SP} \quad (1.51)$$

$$F_P = F_{SP} + 2 \times EB_P \quad (1.52)$$

$$F_T = F_S \times T_1 \quad (1.53)$$

En donde F_0 representa la distancia del frente del núcleo más el espesor del aislamiento en mm, F_S representa la distancia F_0 más el espesor de la bobina del secundario en mm, F_{SP} representa la distancia F_S más el espesor del aislamiento entre bobinas en mm, F_P representa la distancia F_{SP} más el espesor de la bobina del primario en mm, F_T representa la distancia F_P más el espesor del aislamiento del primario en mm, ais_0 representa el aislamiento entre la bobina y el núcleo en mm, ais_{SP} representa el aislamiento entre bobinas en mm y T_1 representa una tolerancia del 4%.

- **Dimensiones del costado de la bobina**

Para el cálculo de las dimensiones del costado se emplean las siguientes ecuaciones:

$$C_O = E + 5 + 2 \times ais_0 \quad (1.54)$$

$$C_S = C_O + 2 \times EB_S \quad (1.55)$$

$$C_{SP} = C_S + 2 \times ais_{SP} \quad (1.56)$$

$$C_P = C_{SP} + 2 \times EB_P \quad (1.57)$$

$$C_T = C_S \times T \quad (1.58)$$

En donde C_O representa la longitud del costado del núcleo más el aislamiento cero en mm, C_S representa la longitud C_O más el espesor del devanado secundario en mm, C_{SP} representa la longitud C_S más el aislamiento primario - secundario en mm, C_P representa la longitud C_{SP} más el espesor del devanado primario en mm y C_{SP} es la longitud C_P más el aislamiento final en mm.

- **Perímetros medios de la bobina**

La configuración de los perímetros se muestra en la Figura 1.65 y se calculan mediante las siguientes ecuaciones:

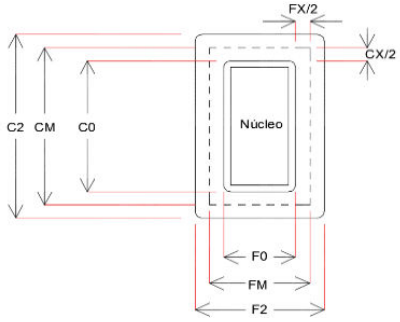


Figura 1.65. Configuración de los perímetros medios [75]

$$PM_P = FS_P + F_P + CS_P + C_P \quad (1.59)$$

$$PM_S = C_O + C_S + F_O + F_S \quad (1.60)$$

$$PM_{PS} = \frac{PM_P + PM_S}{20} \quad (1.61)$$

En donde PM_P y PM_S representan el perímetro del devanado primario y secundario en mm, respectivamente y PM_{PS} representa el perímetro medio total en cm.

1.3.17.1.9. Cálculo de la impedancia y pérdidas en los devanados

- **Peso del cobre**

Con el fin de determinar la cantidad de material que se va a utilizar para la construcción de

las bobinas, se realiza el cálculo del peso del cobre, esto a su vez permite calcular la resistencia del transformador.

$$PB_P = 3 \times 8{,}9 \times 10^{-6} \times PM_P \times N_P \times S_P \quad (1.62)$$

$$PB_S = 3 \times 8{,}9 \times 10^{-6} \times PM_S \times N_S \times S_S \quad (1.63)$$

$$PB_T = PB_P + PB_S \quad (1.64)$$

En donde PB_P y PB_S representan el peso de la bobina primaria y secundaria en kg, respectivamente y PB_T representa el peso total de las bobinas en kg.

- **Reactancia del transformador**

La reactancia se calcula mediante la ecuación (1.65).

$$X_T = \frac{0{,}756 \times f \times N_P^2 \times I_P \times PM_{PS} \times F_C}{V_P \times \alpha \times 10^5}\,[\%] \quad (1.65)$$

$$F_C = a + b + c$$

$$a = \frac{EB_S}{10}, \qquad b = \frac{ais_{ps}}{10}, \qquad c = \frac{EB_P}{10}$$

$$\propto = F_C + \frac{HEBP + HEBS}{2}$$

En donde a representa el espesor del devanado secundario en cm, b representa el aislamiento que existe entre el devanado primario y secundario en cm, c representa el espesor del devanado primario en cm, F_C representa el espesor del devanado primario y secundario en cm y $\propto$ representa el perímetro medio del bobinado de cada fase en cm.

- **Resistencia del transformador**

Para determinar las pérdidas en el cobre, se calcula la resistencia del transformador:

$$R_P = \frac{\rho \times PM_P \times N_P}{S_P} \quad (1.66)$$

$$R_S = \frac{\rho \times PM_S \times N_S}{S_S} \quad (1.67)$$

En donde R_P y R_S representan la resistencia del devanado primario y secundario en Ω, respectivamente y ρ la resistividad del cobre con un valor de $1{,}78 \times 10^{-5}$ en $\Omega \cdot \mathrm{mm}$.

- **Pérdidas en el cobre**

Las pérdidas en cada devanado se las calcula para condiciones nominales de operación,

con carga nominal, empleando las ecuaciones (1.68) y (1.69).

$$PCu_P = 3 \times {I_P}^2 \times R_P \tag{1.68}$$

$$PCu_S = 3 \times {I_S}^2 \times R_S \tag{1.69}$$

$$PCu = PCu_P + PCu_S \tag{1.70}$$

En donde PCu_P y PCu_S representan las pérdidas en el devanado primario y secundario en W, respectivamente y PCu representa las pérdidas totales en los devanados en W.

- **Impedancia del transformador**

En base a las pruebas de cortocircuito del transformador se obtienen las pérdidas en el cobre y a partir de estos valores se calcula la resistencia del transformador mediante la ecuación (1.71).

$$R_T = \frac{PCu}{S_{3\emptyset}} \times 100\ [\%] \tag{1.71}$$

Calculada la resistencia total se puede calcular la impedancia total mediante la ecuación:

$$Z_T = \sqrt{{R_T}^2 + {X_T}^2}\ [\%] \tag{1.72}$$

1.3.17.1.10. Cálculo de dimensiones y pérdidas en el núcleo

- **Dimensiones del núcleo**

Con el fin de evitar que los devanados toquen las láminas del núcleo, al calcular la altura de la ventana se suma una tolerancia de 10 mm a la altura de la bobina, como se muestra en la ecuación (1.73).

$$HV = HFB + 10 \tag{1.73}$$

En donde HV representa la altura de la ventana en mm. En cuanto al cálculo del ancho de la ventana se debe incluir la distancia entre piernas como se muestra en la Figura 1.66 y se calcula mediante la ecuación (1.75).

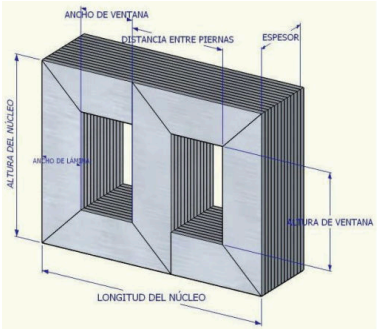


Figura 1.66. Dimensiones del núcleo

$$DEP = FT + DEB \tag{1.74}$$

$$AV = DEP - M \tag{1.75}$$

En donde DEP representa la distancia entre piernas en mm, DEB representa la distancia entre bobinas en mm y AV representa el ancho de la ventana en mm.

A partir de estos valores se calculan las dimensiones del núcleo mediante la ecuación (1.76) y la ecuación (1.77).

$$LN = 2 \times DEP + M \tag{1.76}$$

$$AN = HV + 2 \times M \tag{1.77}$$

En donde LN representa la longitud total del núcleo en mm y AN representa la altura total del núcleo en mm.

- **Volumen del núcleo**

Para calcular el volumen del núcleo se lo divide en tres secciones como se muestra en la Figura 1.67. Estas secciones se calculan mediante las ecuaciones (1.78), (1.79), (1.80) y (1.81).

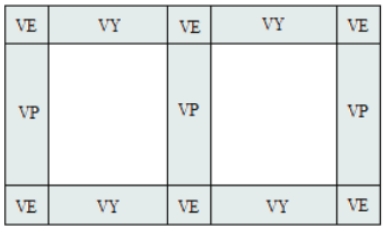


Figura 1.67. Núcleo dividido en secciones para el cálculo de su volumen

$$VP = 3 \times 10^{-3}(M \times E \times HV) \tag{1.78}$$

$$VY = 4 \times 10^{-3}(M \times E \times AV) \tag{1.79}$$

$$VE = 6 \times 10^{-3} \times E \times M^2 \tag{1.80}$$

$$VT = VP + VY + VE \tag{1.81}$$

En donde VP representa el volumen de las piernas en cm^3 , VY representa el volumen del yugo en cm^3 , VE representa el volumen de las esquinas en cm^3 y VT representa el volumen total en cm^3.

- **Peso del núcleo**

Para el cálculo del peso se utiliza la misma división del núcleo y se emplean las ecuaciones

(1.82), (1.83), (1.84) y (1.85). Con el fin de considerar el apilamiento de las láminas se multiplican por 0.98

$$PP = \delta \times VP \times 0{,}98 \quad (1.82)$$

$$PY = \delta \times VY \times 0{,}98 \quad (1.83)$$

$$PE = \delta \times VE \times 0{,}98 \quad (1.84)$$

$$PT = PP + PY + PE \quad (1.85)$$

En donde PP representa el peso de las piernas en kg , PY representa el peso del yugo en kg , PE representa el peso de las esquinas en kg, PT representa el peso total en kg y δ representa la densidad del hierro con un valor de $0{,}00765$ en kg/cm^3.

- **Pérdidas en el hierro**

Para realizar este cálculo se debe considerar el tipo de material a utilizarse en la construcción, la densidad de flujo y la frecuencia de operación del transformador. En base a estos parámetros se seleccionan las pérdidas activas en el hierro.

Para el cálculo de las pérdidas en el hierro se utiliza la misma división del núcleo y se emplean las ecuaciones (1.86), (1.87), (1.88) y (1.89).

$$WP = P_{fe} \times PP \quad (1.86)$$

$$WY = P_{fe} \times PY \quad (1.87)$$

$$WE = 2 \times P_{fe} \times PE \quad (1.88)$$

$$WT = WP + WY + WE \quad (1.89)$$

En donde WP representa las pérdidas en las piernas del núcleo en W , WY representa las pérdidas en los yugos del núcleo en W , WE representa las pérdidas en las esquinas de núcleo en W, WT representa las pérdidas totales en el núcleo en W y P_{fe} representa las pérdidas en unitarias de la lámina magnética en el hierro en W/kg.

1.3.17.1.11. Verificación de los parámetros de diseño

- **Cálculo de la corriente de excitación**

La corriente de excitación permite verificar si el diseño del núcleo es adecuado para el transformador. Esta corriente tiene dos componentes: una corriente de pérdidas y una de corriente de magnetización cuya magnitud depende de las pérdidas en el hierro S_{fe}, de la

densidad de flujo calculado, de la frecuencia de operación del transformador y se calcula utilizando la curva de potencia de excitación del material de las láminas del fabricante [78].

- **Pérdidas de potencia aparente en el núcleo**

Antes de calcular la corriente de excitación, se determinan las pérdidas de potencia en el núcleo mediante las ecuaciones (1.90), (1.91), (1.92) y (1.93).

$$SP = S_{fe} \times PP \tag{1.90}$$

$$SY = S_{fe} \times PY \tag{1.91}$$

$$SE = 2 \cdot S_{fe} \times PE \tag{1.92}$$

$$ST = SP + SY + SE \tag{1.93}$$

En donde SP representa la potencia aparente de las piernas en VA, SY representa la potencia aparente del yugo en VA, SE representa la potencia aparente de las esquinas en VA y ST representa la potencia aparente total en VA.

- **Corriente de pérdidas por histéresis y corrientes de Eddy**

La corriente de pérdidas por histéresis y por corrientes de Eddy se calcula mediante la ecuación (1.94).

$$I_C = \frac{\frac{WT}{3}}{V_S}\ [A] \tag{1.94}$$

- **Corriente de excitación, en vacío o sin carga**

La corriente de excitación, en vacío o sin carga se calcula mediante la ecuación (1.95).

$$I_O = \frac{\frac{ST}{3}}{V_S} \tag{1.95}$$

- **Corriente de magnetización**

La corriente de magnetización se calcula mediante la ecuación (1.96).

$$I_m = \sqrt{{I_O}^2 - {I_C}^2}\ [A] \tag{1.96}$$

1.3.17.1.12. Verificación de parámetros mediante la norma INEN 2124-2004

En esta norma técnica ecuatoriana se establece los valores máximos de diseño para diferentes temperaturas de operación y voltaje de cortocircuito para transformadores

autorrefrigerados, tipo seco abiertos y encapsulados en resina, por ello dispone los valores para los siguientes parámetros: corriente sin carga (Io), pérdidas sin carga (Po), pérdidas totales (Pt).

En la Tabla 1.16 se presentan los valores máximos de los parámetros mencionados y que son permitidos para transformadores trifásicos secos.

Tabla 1.16. Parámetros de diseño permitidos para transformadores trifásicos tipo seco de 1 kVA a 1000 kVA

Snom [kVA]	Po [W]	Io [%In]	Pc (85°C) [W]	Pt (85°C) [W]	Uz [%]
1	40	5,5	145	210	3
2	55	6	166	221	3
10	78	4,4	271	349	3
15	80	4,4	313	393	3
30	134	3,6	514	648	3
45	152	3,6	711	893	3
50	197	3,4	776	973	3
60	225	3,2	903	1128	3,5
75	268	2,6	1094	1386	3,5
100	330	2,6	1393	1723	3,5
112,5	361	2,6	1539	1900	3,5
125	390	2,6	1682	2072	3,5
150	447	2,4	1959	2406	4
160	488	2,5	2211	2697	4
200	569	2,1	2630	3199	4
225	618	2,1	1892	3510	4
250	666	2,1	3153	3819	4
300	758	2	3677	4435	4,5
350	846	2	4200	5046	4,5
400	930	1,9	4730	5660	4,5
500	1090	1,7	5770	6860	5
630	1284	1,6	7170	8454	5
750	1457	1,6	8386	9839	5
800	1521	1,6	8909	10430	5
1000	1782	1,6	11138	12920	5

Si al comparar los parámetros obtenidos del diseño del transformador con los valores de la Tabla 1.16, estos no cumplen con la norma, entonces se debe rediseñar hasta hacerlos cumplir.

2. DISEÑO, CONSTRUCCIÓN E IMPLEMENTACIÓN DE LOS ELEMENTOS DEL SISTEMA

En el presente capítulo se desarrolla una descripción detallada de los criterios de diseño de cada una de las etapas que conforman el sistema las cuales se pueden visualizar en la Figura 2.1. En estas páginas, se ofrece una discusión y explicación sobre las diferentes decisiones tomadas en el diseño.

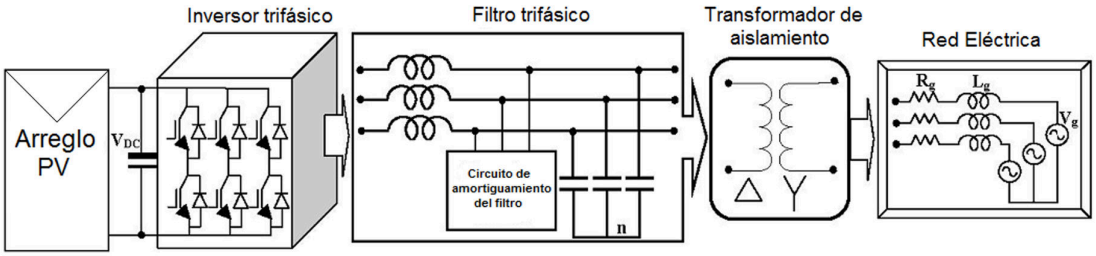


Figura 2.1. Diagrama de bloques del sistema propuesto [67]

En primer lugar, se realiza el diseño del inversor trifásico, tomando en cuenta cada una de sus etapas, en donde se selecciona la topología del inversor, así como sus componentes, su circuito para el control de la compuerta de los elementos semiconductores, así como la técnica de control empleada para su encendido y apagado, después de lo cual se procede a calcular los diferentes elementos del circuito, como el capacitor de la barra de DC y las protecciones del conversor.

Después se realiza el diseño del sistema de control que realizará como su nombre lo indica el control del seguimiento del punto de máxima potencia, de las señales de disparo de los semiconductores del inversor, del algoritmo del lazo de enclavamiento de fase para la sincronización del sistema con la red eléctrica y permitirá realizar el control de corriente del sistema para asegurar un adecuado funcionamiento del sistema.

Luego se procede con el diseño de los sensores que permitirán medir parámetros necesarios para el control del sistema, tales como: voltajes y corrientes tanto continuos como alternos. Después se realiza el diseño del filtro que permitirá eliminar el contenido armónico a la salida del inversor de potencia.

El capítulo termina con el diseño del transformador que permitirá el acoplamiento del inversor con la red eléctrica. No solo se hace una descripción, sino también una selección de los componentes necesarios para el funcionamiento adecuado del sistema.

Para la implementación de los circuitos del hardware de las diferentes etapas del sistema se utilizará el software Proteus 8 Professional, ya que este programa permite realizar circuitos esquemáticos y circuitos impresos. Dichas implementaciones se presentan en los ANEXOS.

2.1. DISEÑO DEL INVERSOR TRIFÁSICO DE POTENCIA

El diseño del inversor trifásico de potencia es una parte esencial de este trabajo, puesto que este convertidor de potencia representa un elemento fundamental del sistema ya que permite acondicionar la energía continua proveniente de los paneles solares para adecuarla a la red y permitir su sincronización en una etapa posterior. Además, mediante el sistema de control diseñado en una etapa posterior, permite extraer la máxima potencia de los paneles fotovoltaicos.

Desde el punto de vista topológico, como se describió en la sección 1.3.5 se ha seleccionado un inversor de fuente de voltaje de dos niveles, puente completo, el cual está compuesto por seis semiconductores que actúan como interruptores y que se encuentran desfasados 120°, mientras que conforme al análisis realizado en la sección 1.3.7, en el inversor se utilizarán IGBTs como interruptores.

Los inversores trifásicos pueden diseñarse para tener un sistema trifásico en el que el inversor en sí no proporciona un punto neutro. Por lo general, se usa un transformador ΔYg con el centro del secundario conectado a tierra antes de que el inversor alimente la carga o se conecte a la red eléctrica [12].

En la Tabla 2.1 se pueden observar los parámetros de diseño del inversor, los cuales han sido determinados en base a las condiciones que requiere el sistema. Con los valores de voltaje a la entrada de la barra DC, el cual proviene de los dos paneles fotovoltaicos, el valor de potencia proveniente de los paneles y que se espera sea la misma a la salida del inversor.

Tabla 2.1 Consideraciones de diseño para el inversor

Parámetro	Valor/Rango
Potencia de operación	500 W
Frecuencia de conmutación	6 kHz
Voltaje de entrada	70 V
Voltaje de salida	5 V - 50 V
Duty-Cycle	10 % - 90 %
Corriente de salida	200 mA – 8 A
Carga Máxima Resistiva	30 Ω

En esta sección se calculan y seleccionan los componentes que conforman las diferentes etapas del puente inversor. Las etapas se dividen en cuatro: etapa de control, etapa de aislamiento, etapa de controladores de compuerta o gate drivers y etapa de potencia.

2.1.1. DISEÑO DE LA ETAPA DE CONTROL

La etapa de control corresponde a las entradas de las señales de control SPWM para el disparo de los elementos semiconductores que funcionan como interruptores en el inversor. En una sección posterior se analiza y diseña el proceso de adecuación y generación de estas señales de disparo para los IGBTs.

2.1.2. DISEÑO DE LA ETAPA DE AISLAMIENTO

La etapa de aislamiento se diseña con el objetivo de proteger a los elementos de la etapa de control de perturbaciones en la etapa de potencia. Debido a que la frecuencia de conmutación de la etapa de control está en el orden de los kHz se vuelve indispensable utilizar un optoacoplador que sea capaz de trabajar a altas frecuencias.

Esta etapa cuenta con seis optoacopladores 6N137, que como se presentó en la sección 1.3.8, poseen mayores ventajas en comparación con el uso de transformadores y con el uso de otros optoacopladores, principalmente por el tamaño de los elementos y debido a las altas frecuencias a las que trabaja, además de que no requiere resistencia pull-up en la interfaz de salida y posee disipación de baja potencia en el circuito de entrada del optoacoplador. Sin embargo, el optoacoplador invierte la lógica de control a su salida, mediante el software [79].

El circuito implementado para el aislamiento del circuito de control de cada ramal del inversor se muestra en la Figura 2.2.

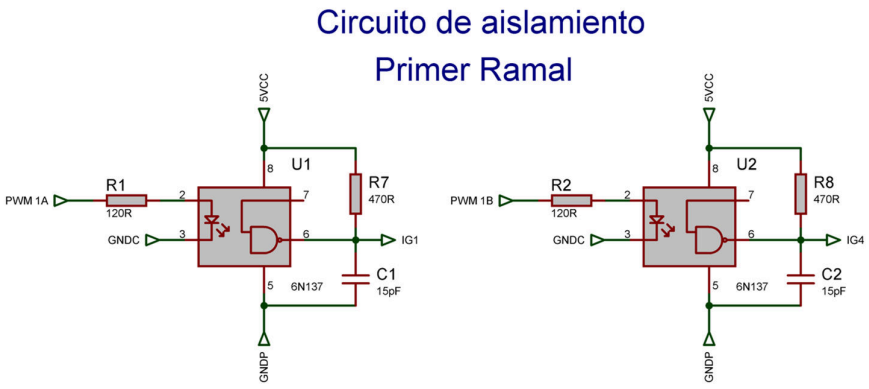


Figura 2.2. Circuito de aislamiento para el primer ramal del inversor trifásico

Su configuración y sus elementos, se obtuvieron del datasheet del optoacoplador 6N137, en el cual se recomienda utilizar un voltaje de alimentación de 5 V, mientras que los valores de resistencias y capacitores se utilizan con el fin de disminuir los tiempos de encendido y apagado [80], [81].

2.1.3. DISEÑO DEL GATE DRIVER

En esta sección se realizará el diseño de los elementos que conforman el controlador de compuerta o gate driver mediante el cual se proporciona los niveles de corriente y de voltaje requeridos para controlar cada una de las compuertas de los IGBTs. El circuito que manejará la compuerta del IGBT para activar o desactivar el semiconductor, deberá ser diseñado de forma que los tiempos de conmutación sean pequeños. Por ello se ha seleccionado el circuito integrado IR2110 el cual maneja tiempos en el orden de los microsegundos y como ya se presentó en la sección 1.3.9, presenta la ventaja con respecto al driver Tótem – Pole de utilizar la técnica de ‘‘bootstrap’’ que permite manejar el disparo de dos IGBTs en lugar de uno, esto con una única fuente de alimentación.

En la Figura 2.3, se ilustra la conexión típica del gate driver del circuito integrado IR2110.

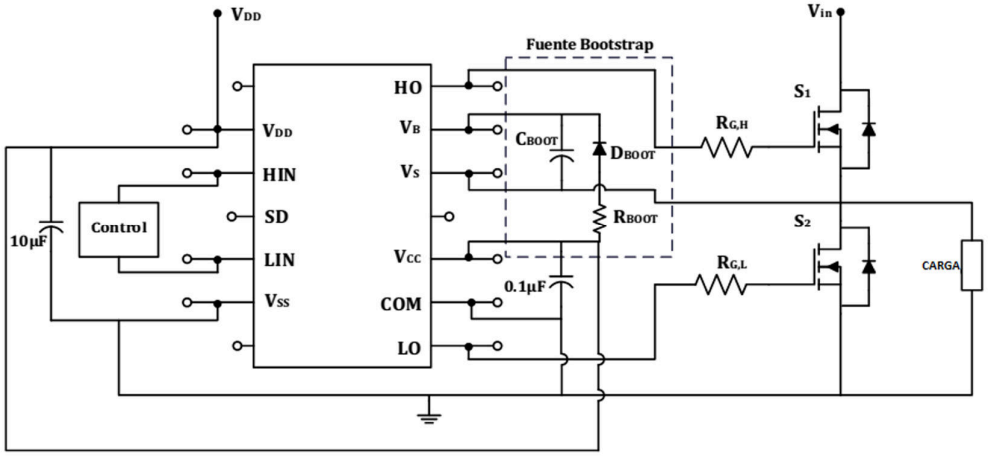


Figura 2.3. Conexión típica del CI IR2110 [37]

Debido a que un solo IR2110 puede controlar dos IGBT en modo complementario, se utilizarán tres IR2110 para controlar los 6 IGBTs (Q1-Q6).

En la Figura 2.4 se puede observar que el IGBT 1 e IGBT 2 se controlan desde las salidas de arriba (HO1A) y de abajo (LO1B) del IR2110-1 respectivamente, el IGBT 3 e IGBT 4 se controlan desde las salidas de arriba (HO2A) y de abajo (LO2B) del IR2110-2, respectivamente, y el IGBT 5 e IGBT 6 se controlan desde las salidas de arriba (HO3A) y de abajo (LO3B) del IR2110-3, respectivamente.

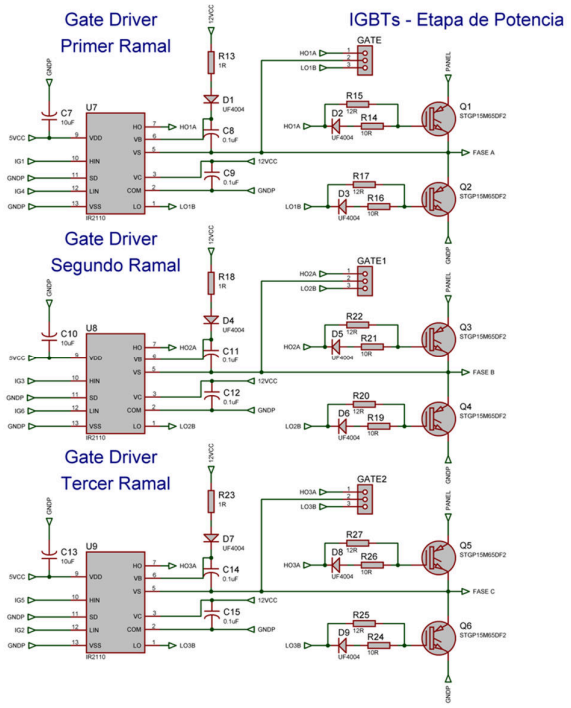


Figura 2.4. Gate driver de cada ramal del inversor

A continuación, en la Tabla 2.2 se detallan los parámetros necesarios para dimensionar los elementos del gate driver utilizado.

Tabla 2.2 Parámetros de diseño

PARÁMETRO	VALOR	DEFINICIÓN
Q_{GATE}	45 nC	Carga total en la compuerta de IGBT superior.
Q_{LS}	3 nC	Carga por interno "level shifter" normalmente fijada en 3nC.
I_{LKCAP}	0(Capacitor cerámico)	Corriente de fuga del capacitor de Bootstrap.
I_{LKGE}	250 µA (Máximo)	Corriente de fuga de gate-emisor del IGBT.
I_{QBS}	120 µA (Máximo)	Corriente de arranque del circuito Bootstrap.
I_{LK}	50 µA (Máximo)	Corriente de fuga del circuito Bootstrap.
$I_{LKDIODE}$	10 nA (Máximo)	Corriente de fuga del diodo de Bootstrap.
D_{HMAX}	90 %	Valor máximo de duty-cicle en el IGBT superior.
f_s	50kHz	Valor de frecuencia de conmutación en el peor de los casos.
V_{DD}	12 V	Voltaje que alimenta al gate driver.

V_F	0,7 V	Caída de voltaje del diodo de bootstrap cuando se encuentra en conducción.
$V_{GE_{MIN}}$	10 V	Voltaje mínimo suministrado a la compuerta del IGBT superior para que permanezca encendido.
$V_{GE(th)}$	7 V	Voltaje de umbral
C_{res}	25 pF	Capacitancia de transferencia inversa

2.1.3.1. Diseño de los elementos de Bootstrap

En esta sección se realiza el diseño de los elementos que conforman la fuente Bootstrap: capacitor Bootstrap, resistencia Bootstrap y diodo Bootstrap [37]. El capacitor de Bootstrap se calcula mediante la ecuación (2.1).

$$C_{BOOT} = \frac{Q_{TOTAL}}{\Delta V_{BOOT_{MAX}}} \tag{2.1}$$

Donde Q_{TOTAL} es la carga total que el capacitor debe suministrar y se calcula con la Ecuación (2.2).

$$Q_{TOTAL} = Q_{GATE} + \left(I_{LKCAP} + I_{LKGE} + I_{QBS} + I_{LK} + I_{LKDIODE}\right) \times t_{ON} + Q_{LS} \tag{2.2}$$

Reemplazando los valores correspondientes a la Tabla 2.2, se obtiene lo siguiente:

$$Q_{TOTAL} = 45 \times 10^{-9} + (250 \times 10^{-6} + 120 \times 10^{-6} + 50 \times 10^{-6} + 10 \times 10^{-9}) \times \cdots$$

$$\cdots \frac{0{,}1}{50 \times 10^{3}} + 3 \times 10^{-9}$$

$$Q_{TOTAL} = 4{,}8843 \times 10^{-8}$$

$$Q_{TOTAL} = 48{,}84\ nC$$

ΔV_{BOOT} corresponde a la variación de voltaje máxima, es decir el valor máximo de rizado para que no apague al IGBT superior durante su encendido y se calcula mediante la ecuación (2.3).

$$\Delta V_{BOOT_{MAX}} = VDD - VF - VGE_{MIN} \tag{2.3}$$

$$\Delta V_{BOOT_{MAX}} = 12V - 0{,}7V - 10V$$

$$\Delta V_{BOOT_{MAX}} = 1{,}3V$$

Con el fin de mantener encendido el IGBT en ton, se establece:

$$\Delta V_{BOOT_{MAX}} \approx 1V$$

Por lo tanto, el capacitor mínimo de Bootstrap que permita cumplir las condiciones mencionadas será:

$$C > \frac{48{,}84 \times 10^{-9}}{1}$$

$$C_{BOOT} = 48{,}84\ nF$$

Debido a que a mayor valor de capacitancia menor es el valor del rizado, se establece el capacitor de Bootstrap con un valor comercial de:

$$C_{BOOT} = 0{,}1\ \mu F$$

Se selecciona como diodo de Bootstrap al diodo comercial 1N4007, cuya caída de voltaje en conducción directa es de $V_F = 0{,}7\ V$ [37].

Para calcular la resistencia de Bootstrap R_{BOOT}, se debe asegurar que el tiempo de carga del capacitor no sea mayor al tiempo mínimo de encendido del IGBT inferior, por lo cual se utiliza la ecuación (2.4).

$$DL_{MIN} > 4 \times R_{BOOT} \times C_{BOOT} \times fs \tag{2.4}$$

Donde DL_{MIN} es el mínimo valor de duty-cycle del IGBT y se lo establece en un valor de 0,1. Despejando R_{BOOT}:

$$R_{BOOT} < \frac{DL_{MIN}}{4 \times C_{BOOT} \times fs}$$

Se asume como frecuencia de operación $fs = 50\ kHz$ que para este caso sería la condición crítica.

$$R_{BOOT} < \frac{0{,}1}{4 \times 0{,}1 \times 10^{-6} \times 50 \times 10^{3}}$$

$$R_{BOOT} < 5$$

Se establece a la resistencia de Bootstrap con un valor comercial de:

$$R_{BOOT} = 1\ \Omega$$

2.1.3.2. Diseño de la Resistencia de compuerta

La velocidad de conmutación del IGBT puede controlarse mediante valores de resistencias de compuerta R_G de encendido y apagado que controlan la corriente de encendido y apagado del IGBT. En la Figura 2.5 se muestra el circuito equivalente del controlador de

puerta, del inglés gate driver o driver, y las rutas de flujo de corriente durante el encendido y apagado, incluida un controlador de puerta y dispositivos de conmutación [39].

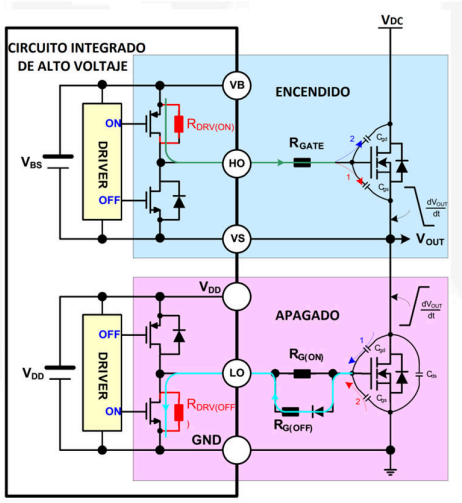


Figura 2.5. Circuito Equivalente de Controlador de Puerta

Se utiliza la ecuación (2.5) para calcular la resistencia de compuerta R_G, que como se señala en [37], se obtiene a partir del análisis de las curvas de operación de un transistor de potencia y su valor influye en las pérdidas de conmutación del elemento. Dicha resistencia permite amortiguar sobre picos de voltaje entre los terminales de Colector-Emisor y prevenir las oscilaciones no deseadas causadas por elementos parásitos del IGBT.

$$R_G = \frac{V_{DD} - V_{GE(TH)}}{\frac{dV_{CE}}{dt} \times C_{GD}} \tag{2.5}$$

Acorde a la ecuación (2.5) es necesario establecer la pendiente de voltaje $\frac{dVCE}{dt}$ en un valor de $\frac{dVCE}{dt} = 2\frac{V}{ns}$ para asegurar un tiempo rápido y adecuado en la conmutación y C_{GD} es el valor del capacitor de efecto Miller, especificado como $Cres$ en el datasheet del IGBT [39].

Reemplazando los valores de la Tabla 2.2, se obtiene el valor de R_G que representa la resistencia total entre el terminal de Gate (compuerta) y el de la fuente de alimentación de Gate Driver (V_{DD}) [37].

$$R_G = \frac{12 - 7}{2 \times 10^9 \times 25 \times 10^{-12}}$$

$$R_G = 100\,\Omega$$

Es necesario calcular la resistencia equivalente de Gate Driver R_{DVR} , mediante la ecuación (2.6), puesto que al restarla de la resistencia total se obtiene la resistencia de encendido o apagado [37].

$$R_{DRV} = \frac{V_{DD}}{I_{SOURCE}} \tag{2.6}$$

La capacidad de conducción actual y aproximada del controlador de puerta se puede calcular mediante la ecuación (2.7) [37].

$$I_{SOURCE} \geq 1{,}5 \times \frac{Q_G}{t_{SW}, ON} \tag{2.7}$$

Donde Q_G representa el valor de la carga total en la compuerta del IGBT cuando $V_{GE} = V_{DD}$; $t_{SWON/OFF}$ es el tiempo de encendido / apagado del IGBT; y 1,5 es el valor del factor determinado empíricamente (influenciado por el retraso a través de las etapas de entrada del controlador y elementos parásitos).

El tiempo de encendido se calcula como el 2% del período de conmutación t_{SW}: $1/40\ kHz$ en la peor condición [39].

$$t_{SWON} = 0{,}02 \times t_{SW} = \frac{0{,}02}{f_{SW}}$$

$$I_{SOURCE} \geq 1{,}5 \times \frac{45 \times 10^{-9}}{\frac{0{,}02}{40}}$$

$$I_{SOURCE} \geq 135\ mA$$

Reemplazando en la ecuación (2.6), los valores de la Tabla 2.2 Parámetros de diseño y los previamente calculados, se obtiene la resistencia equivalente de Gate Driver para el encendido y apagado del IGBT:

$$R_{DRV(on,off)} = \frac{12}{135 \times 10^{-3}}$$

$$R_{DRV(on,off)} = 88{,}88\ \Omega$$

La resistencia externa de encendido que debe ser conectada tanto en la compuerta del IGBT de arriba como en la del IGBT de abajo $R_{g(on),H,L}$ se calculada mediante la ecuación (2.8) [37].

$$R_{g(on),H,L} = R_{G(on)} - R_{DRV(on,off)} \tag{2.8}$$

$$R_{g(on),H,L} = 100\ \Omega - 88{,}88\ \Omega$$

$$R_{g(on),H,L} = 11{,}12\ \Omega$$

Se establece la resistencia de encendido en un valor comercial de:

$$R_{g(on),H,L} = 12\ \Omega$$

Para la resistencia de apagado del IGBT de arriba, el procedimiento a seguir es el mismo de antes. Entonces, la resistencia de apagado total de compuerta queda calculada por:

$$R_{G(off)} = \frac{0 - 7}{-25 \times 10^{-12} \times 2 \times 10^{9}}$$

$$R_{G(off)} = 140\ \Omega$$

Siendo la resistencia equivalente de Gate Driver R_{DVR} igual a la calculada anteriormente y reemplazando en la ecuación (2.9) [37], la resistencia externa de apagado para el IGBT de arriba resulta:

$$R_{g(off),H} = R_{G(off)} - R_{DRV(on,off)} \qquad (2.9)$$

$$R_{g(off),H} = 140\ \Omega - 88{,}88\ \Omega$$

$$R_{g(off),H} = 51{,}12\ \Omega$$

Se establece la resistencia de apagado de arriba en un valor comercial de:

$$R_{g(off),H} = 10\ \Omega$$

Para la resistencia de apagado del IGBT de abajo, en el cálculo se debe considerar que para el caso de una conexión de medio puente de dos IGBTs, como se muestra en la Figura 2.6, se debe realizar los cálculos en base a parámetros de diseño que contrarresten el "efecto Miller" [37].

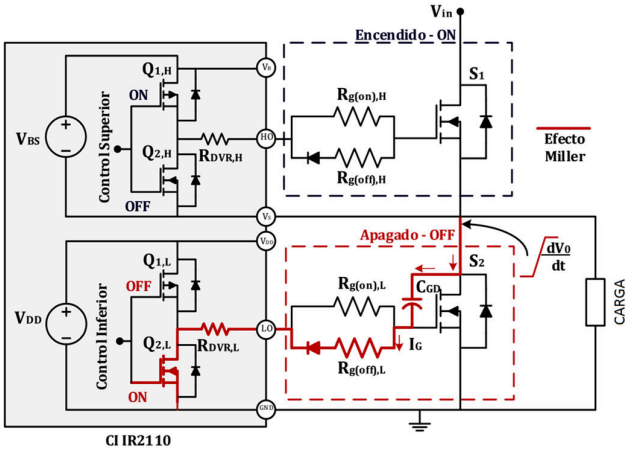


Figura 2.6. Conexión tipo medio puente de dos IGBTs [37]

El efecto Miller aparece cuando el voltaje Colector-Emisor del IGBT de abajo crece demasiado rápido debido al encendido del IGBT de arriba, este crecimiento acelerado del voltaje acopla la capacitancia Miller C_{GD} a la compuerta del IGBT de abajo, provocando que aumente el voltaje de compuerta V_{GE} y encienda al IGBT inferior, causando un cortocircuito.

Para evitar este encendido indeseado del IGBT inferior, al dimensionar a la resistencia de apagado de compuerta $R_{G\,(off)}$ se debe asegurar que el IGBT no se encienda en la peor condición, lo que se describe en la ecuación (2.10) [37].

$$V_{GE(th)} \geq (R_{G(off)} \times I_G) \tag{2.10}$$

La circulación de corriente de compuerta I_G produce una caída de voltaje sobre la resistencia $R_{G(off)}$ la cual no debe sobrepasar el voltaje umbral del IGBT $V_{GE(th)}$ evitando su encendido. Tomando en cuenta esta condición y que la corriente de compuerta se representa como $I_G = C_{GD} \times \frac{dV_{DS}}{dt}$, la resistencia de apagado se calcula mediante la ecuación (2.11) [37].

$$R_{G(off)} \leq \frac{V_{GE(th)}}{C_{GD} \cdot \frac{dV_{DS}}{dt}} \tag{2.11}$$

$$R_{G(off)} \leq \frac{7}{25 \times 10^{-12} \times 2 \times 10^{9}}$$

$$R_{G(off)} = 140\ \Omega$$

Siendo la resistencia equivalente de Gate Driver R_{DVR} igual a la calculada anteriormente y reemplazando en la ecuación (2.12), la resistencia externa de apagado para el IGBT de arriba resulta:

$$R_{g(off),L} = R_{G(off)} - R_{DRV(on,off)} \tag{2.12}$$

$$R_{g(off),L} = 140\ \Omega\ - 88{,}88\ \Omega$$

$$R_{g(off),L} = 51{,}12\ \Omega$$

Se establece la resistencia de apagado en un valor comercial de:

$$R_{g(off),H} = 10\ \Omega$$

El diseño final del Gate Driver mediante el CI IR2110 queda expresado en la Figura 2.7.

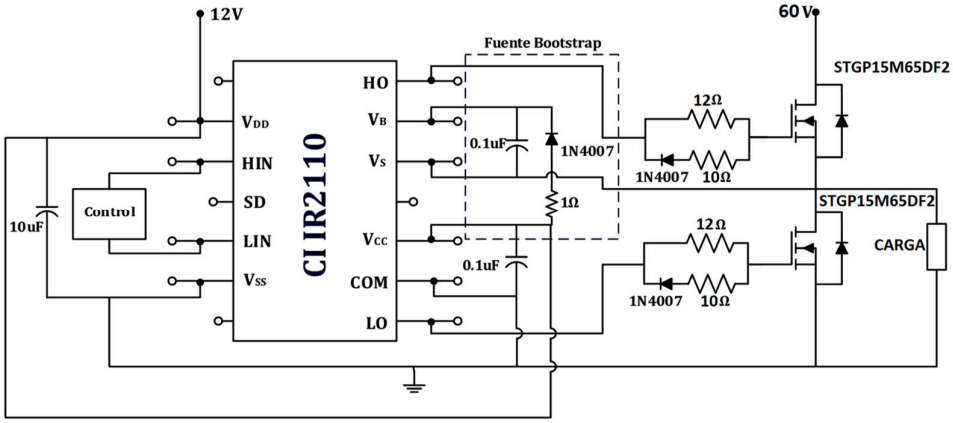


Figura 2.7. Diseño final del Gate Driver utilizando el CI IR2110

2.1.4. DISEÑO DE LA ETAPA DE POTENCIA

El diseño de esta etapa consiste en la selección del elemento semiconductor que será utilizado como interruptor en el inversor trifásico de potencia, así como en el diseño y dimensionamiento de las pistas del circuito de potencia que conforma la placa del inversor.

2.1.4.1. Selección del elemento semiconductor

Básicamente, todos los semiconductores consisten en uniones PN. Esos se consiguen dopando silicio con boro (capa P) o fósforo (capa N). Cuando se aplica un cierto voltaje a la unión, las cargas internas se mueven, permitiendo que la corriente fluya a través de ella. Si el voltaje no es suficiente, las cargas no fluyen y, por lo tanto, el semiconductor actúa como un bloqueador. Un semiconductor ideal funcionaría como un interruptor ideal, siendo sus características principales el control de encendido y apagado instantáneo. conmutación, impedancia nula en conducción e impedancia infinita en corte. Además, la reversibilidad con respecto a la corriente y el voltaje y el rango de voltaje en la conducción son cuestiones que definen un semiconductor [23].

En el capítulo 1.3.7 se han descrito tres semiconductores que comúnmente son utilizados en aplicaciones de potencia. Tomando en cuenta dicha información, se realizará una comparación entre dichos semiconductores para explicar la elección de uno de ellos.

El primer semiconductor descrito fue el BJT, el cual posee características positivas como su estructura simple y su capacidad para amplificar la corriente. Sin embargo, para activarlo es necesaria una alta corriente en la base y su apagado es relativamente lento, además su coeficiente de temperatura negativo es altamente susceptible a la fuga térmica. Esto descarta el uso del BJT por no ser adecuado para el inversor, ya que el apagado del

semiconductor no puede ser lento puesto que puede ocasionar cortocircuitos al estar activados dos semiconductores al mismo tiempo.

El MOSFET soluciona dos problemas del BJT: la alta corriente de base pues son controlados por voltaje y la fuga térmica porque posee un coeficiente de temperatura positivo. El MOSFET es un dispositivo de conmutación rápida y en su apagado hay una pequeña “cola de corriente” (transición de la saturación al corte), debido a las cargas restantes en la unión PN, afectando negativamente el apagado del conmutador, retrasándolo y aumentando las pérdidas como resultado.

Estructuralmente, los MOSFET tienen un diodo de drenaje del cuerpo, que puede usarse como diodo de rueda libre para cargas inductivas. Por otro lado, sus pérdidas de conmutación son bastante notables y no pueden lidiar con voltajes muy altos [23].

Por su parte, el IGBT combina las características del BJT como su conmutación, conducción de salida y una alta capacidad de manejo de corriente y del MOSFET comparte su control por voltaje y como desventaja posee un apagado similar. Entre las desventajas que posee el IGBT se encuentra su coeficiente de temperatura negativo y la falta de diodos de drenaje. Agregar un diodo de recuperación ultrarrápida permite corregir estos inconvenientes pues acelera el apagado. Además, la tecnología de proceso real y la estructura del dispositivo se han mejorado, lo que resulta en mejores características de conmutación [23].

Las características y requisitos de la aplicación que se va a dar al dispositivo semiconductor determinan su selección.

En la Tabla 2.3, se puede ver un resumen de algunas características y valores notables.

Tabla 2.3 Resumen de características y selección [23]

CARACTERÍSTICA	MOSFET	IGBT
Voltaje	< 1000 V	>1000 V
Frecuencia	> 100 kHz	< 75 kHz
Potencia	< 3 kW	> 3 kW
Corriente	<200 A	>500 A
Eficiencia	Carga ligera	Carga completa
dV/dt	Limitada	Alta

Considerando los parámetros de diseño mencionados en la Tabla 2.1, se realiza la selección del elemento semiconductor de potencia. Debido al voltaje y a la frecuencia de operación se selecciona un transistor bipolar de puerta aislada: IGBT, ya que son los elementos ideales para trabajar a voltajes elevados y frecuencias menores a 75 kHz.

Se trabajará con el IGBT STGP15M65DF2, cuyas principales características se indican en la Tabla 2.4, tanto para el semiconductor superior como para el inferior de cada ramal del inversor trifásico de potencia.

Tabla 2.4. Características principales IGBT STGP15M65DF2 [82]

IGBT STGP15M65DF2	
Parámetro	**Valor**
Voltaje de ruptura V_{CES}	650 V
Corriente máxima $I_{D,MAX}$ / I_C	15 A
Voltaje de compuerta V_{GE}	20 V
Voltaje umbral $V_{GE(th)}$	7 V
Tiempo de resistencia a cortocircuito	6 µs
Capacitancia de entrada C_{ies}	1250 pF
Capacitancia de salida C_{oes}	80 pF
Capacitancia de trasferencia inversa C_{res}	25 pF

Este dispositivo, cuyo encapsulado se muestra en la Figura 2.8, es parte de la serie M de IGBTs, que representan un compromiso óptimo en el rendimiento para maximizar la eficiencia de los sistemas de inversor donde la capacidad de baja pérdida y cortocircuito es esencial. Además, un coeficiente de temperatura VCE (sat) positivo y una distribución de parámetros ajustada dan como resultado una operación de paralelismo más segura [82].

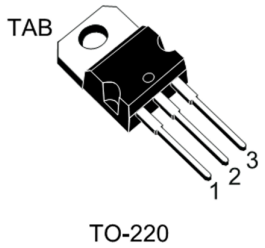


Figura 2.8. Encapsulado del IGBT STGP15MG5DF2 [82]

La selección del IGBT se ha realizado bajo el criterio de que el voltaje mínimo entre los terminales Colector - Emisor debe ser dimensionado al menos al doble del voltaje de

entrada del inversor $E = 70V_{DC}$, como se indica en la ecuación (2.13), con el fin de evitar un cortocircuito en caso de existir un voltaje mayor de $50V$, así como para abastecer al sistema de una manera segura [22].

$$Voltaje\ IGBT \geq 2 \times E \tag{2.13}$$

Por lo tanto, el valor del voltaje mínimo entre los terminales colector - emisor del IGBT resulta:

$$Voltaje\ IGBT \geq 140V$$

Mientras que el valor de la corriente de los IGBTs debe ser tres veces el valor de la corriente de carga, como se indica en la ecuación (2.14), esto con el fin de proteger a los IGBTs y evitar su sobrecalentamiento [22].

$$I_{IGBT} = 3 \times\ I_{CARGA} \tag{2.14}$$

El valor de la corriente del IGBT necesitará ser alta puesto que la corriente dependerá de la carga que se emplee, para este caso el IGBT soportará en las mejores condiciones de irradiación solar hasta $8{,}24\ A$.

Cumpliendo con este criterio, el IGBT seleccionado presenta un amplio rango de seguridad, tomando en consideración que la corriente máxima es de 15 A en temperatura ambiente y que su capacidad de corriente decrece a medida que la temperatura de juntura aumenta.

Una de las ventajas de este IGBT es que posee baja resistencia térmica y un diodo antiparalelo de recuperación suave y muy rápido que como se mencionó previamente, permite acelera el apagado del elemento semiconductor y proporciona una ruta alternativa para la corriente inductiva [82]. Cuando el voltaje aplicado es positivo y se da una orden, el transistor conduce y la corriente es positiva, mientras que, con un voltaje negativo, el diodo conduce y la corriente es negativa [23].

Para realizar el diseño de las diferentes etapas del inversor, se ha empleado la herramienta de simulación de circuitos electrónicos y diseño de circuitos impresos, Proteus Design Suite. En el Anexo A se muestran tanto el esquemático como el layout utilizados para llevar a cabo el montaje del inversor. Para el diseño de las pistas se ha empleado el criterio de 1mm de ancho por cada 1A de corriente. Además, se han separado las tierras de control y de potencia.

2.1.5. DISEÑO DEL CAPACITOR DE LA BARRA DC

El voltaje de entrada del inversor proviene de una fuente de DC que en este caso son los dos paneles solares. Sin embargo, incluso la fuente más precisa produce algo de ruido que

distorsiona la forma de onda original. Además, debe considerarse que, en el lado de DC de un inversor, aparece una corriente pulsante cuya frecuencia es el doble de la frecuencia de salida, dando como resultado un voltaje de ondulación [23].

Por esas razones, es normal incluir un capacitor de enlace en la barra de DC del inversor para estabilizar el voltaje.

Colocado después de la fuente de voltaje, su objetivo es amortiguar la fluctuación de voltaje resultante de una corriente pulsante que aparece en el lado de DC del inversor. La frecuencia de esta corriente es el doble de la frecuencia de salida [23]. El valor del voltaje de ondulación pico a pico se representa en la ecuación (2.15).

$$\Delta V_{DCpp} = \frac{V_{AC} \times I_{AC}}{C \times \omega \times V_{DC}} \tag{2.15}$$

A partir de esta expresión, el valor del capacitor de DC se puede calcular como:

$$C_{DC_{LINK}} \geq \frac{P_{nom}}{\Delta V_{DC} \times \omega \times V_{DC}}$$

En donde P_{nom} es la potencia nominal medida en Watts, ΔV_{DC} es el voltaje máximo de rizado deseado en el capacitor, ω es la frecuencia de salida del inversor y V_{DC} es el voltaje DC.

El voltaje máximo de rizado se requiere que sea del 10%. El voltaje de DC de entrada es de 60,8 voltios y la frecuencia deseada es de 60 Hz. Con respecto a la potencia, se desearía que el inversor manejara alrededor de 450-500W [23].

Por razones de seguridad, la potencia nominal del inversor se tomará como 500 W. Teniendo todo esto en cuenta, la capacitancia mínima que se puede utilizar en el circuito es:

$$C_{DC_{LINK}} \geq \frac{500}{0{,}1 \times 60{,}8 \times 2\pi \times 60 \times 60{,}8}$$

$$C_{DC_{LINK}} \geq 3{,}5878 \ mF$$

$$C_{DC_{LINK}} = 3300 \ \mu F$$

Puede sorprender el valor relativamente alto de la capacitancia. Sin embargo, es necesario tener en cuenta que los valores de voltaje de entrada y frecuencia de salida son muy bajos. Además, este valor es indicativo y será el más alto alcanzado, ya que la cifra de potencia se establece como límite [23].

2.1.6. DISEÑO DE LAS PROTECCIONES DEL INVERSOR

2.1.6.1. Protección de sobrevoltaje

En un semiconductor, al aplicar un voltaje excesivo en su unión PN se provoca su ruptura y con ello la destrucción del elemento. En un inversor, una de las causas más comunes de sobrevoltaje son las conmutaciones de los semiconductores. Ante una carga inductiva, hay momentos en que el interruptor (IGBT) debe estar encendido, pero la corriente fluye en la dirección opuesta y al no tener un camino para fluir, cesa instantáneamente, generando picos de alto voltaje [23]. En este caso el IGBT STGP15M65DF2, como se observa en la Figura 2.9, posee un diodo antiparalelo de recuperación suave y muy rápida, el cual le da a esta corriente un camino para fluir, brindando protección contra sobrevoltajes.

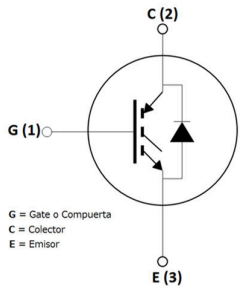


Figura 2.9. Diagrama esquemático interno

2.1.6.2. Protección de sobrecorriente para el IGBT

En un IGBT debe tenerse en cuenta que los límites de la corriente en el colector varían con la temperatura de la unión. Cuanto mayor es la temperatura de la unión, menores son las corrientes máximas permitidas para no destruir las uniones internas. Como se explicó anteriormente, en la puerta del IGBT hay una capacitancia parásita debido a su estructura interna. Por lo tanto, la conmutación del dispositivo se puede modelar como la carga y descarga de esta capacitancia [23].

La resistencia de compuerta modifica la corriente de compuerta, afectando la conmutación del dispositivo. Cuanto mayor es la resistencia, más tiempo tarda la conmutación y, por lo tanto, mayores son las pérdidas. Sin embargo, se necesita un valor mínimo para la resistencia para limitar la corriente [23]. El cálculo de esta resistencia se ha realizado en la sección 2.1.3. También se puede solucionar este problema insertando un circuito amortiguador o red snubber entre los terminales del colector y el emisor del IGBT. Sin embargo, el circuito amortiguador causa pérdida de carga / descarga, lo que aumenta la pérdida general del circuito [83].

2.1.6.3. Protección de sobrecorriente en la carga

En el momento del diseño, es importante definir los valores máximos para la salida. Por razones de seguridad, no se desea que la corriente de salida sea superior a 9 amperios, puesto que los convertidos de potencia pueden provocar cortocircuitos o fallas, las cuales deberían ser eliminadas rápidamente [84]. Por lo tanto, se colocará a la salida de cada fase fusibles que ante valores de corriente fuera del rango establecido, se destruirán para evitar daños en partes importantes del inversor y en las personas.

Las condiciones para tener en cuenta en la selección del fusible son:

$$I_{rms-fusible} \leq I_{rms-IGBT} \tag{2.16}$$

$$I^2 \times t_{fusible} \leq I^2 \times t_{IGBT} \tag{2.17}$$

Para este inversor se utilizarán fusibles de 5 A de 5 ciclos por segundo, y se realizan los cálculos aplicando las ecuaciones (2.16) y (2.17).

$$5\ A \leq 15\ A$$

$$(5\ A)^2 \times (5\ cps) \leq (15\ A)^2 \times (0{,}6\ cps)$$

$$2{,}0833\ A^2s \leq 2{,}25\ A^2s$$

Se puede observar que para esta selección de fusible las condiciones se cumplen. Los fusibles, como se observa en la Figura 2.10, se colocan en la barra de DC para proteger al puente de IGBTs y en las salidas en caso de corto circuitos en la carga.

De acuerdo a lo expuesto en la sección 2.1.4.1, la corriente en la barra de DC puede llegar hasta los 8 A, mientras que la corriente del sistema podría llegar hasta los 7 A, por lo que, considerando un factor de sobrecarga del sistema para la entrada y la salida se usan fusibles de 5A y para la barra DC se usa un fusible de 6 A.

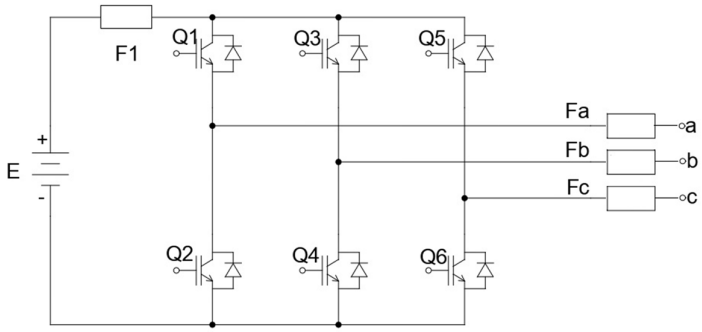


Figura 2.10. Inversor trifásico con fusibles

2.1.6.4. Diseño del disipador de potencia de los IGBTs

En el circuito del inversor existen elevadas pérdidas en forma de calor debido a las caídas de voltajes y corrientes circulantes [85]. Es por ello por lo que en su diseño se han aplicado diversos métodos que ayudan a la disipación del calor como pistas suficientemente gruesas que soporten la cantidad de corriente que debe circular por ellas, separar las tierras de control y potencia y la implementación de elementos disipadores.

Como elemento disipador se ha introducido en el diseño un disipador de aluminio, que permite la disipación de potencia en forma de calor que se produce en los IGBTs. La diferencia de temperaturas entre la juntura y el ambiente en condiciones de estado estacionario está dada por la ecuación (2.18) obtenida del circuito térmico de la Figura 2.11.

$$T_J - T_A = P_{AVE} \times (R_{\theta JC} + R_{\theta CS} + R_{\theta SA}) \tag{2.18}$$

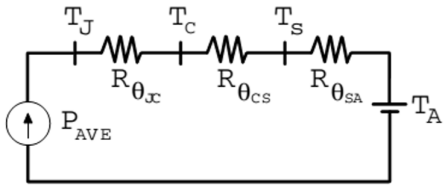


Figura 2.11. Modelo térmico básico para el disipador

En donde P_{AVE} representa la potencia de pérdida disipada en cada semiconductor, $R_{\theta JC}$ representa la resistencia térmica entre la juntura y la carcasa del semiconductor, $R_{\theta CS}$ representa la resistencia térmica entre la carcasa del semiconductor y el disipador de calor, $R_{\theta SA}$ representa la resistencia térmica entre el disipador y el ambiente, T_J representa la temperatura de la juntura del semiconductor, T_C representa la temperatura de la de la carcasa, T_S representa la temperatura del disipador y T_A representa la temperatura ambiente.

La resistencia $R_{\theta SA}$ no depende del semiconductor, sino del tipo de disipador a usar, por tanto, es una cantidad que depende del material, el pulimiento de su superficie, el tamaño y la diferencia de temperatura entre el disipador y la temperatura ambiente.

De la hoja de datos técnicos del IGBT STGP15M65DF2 se obtienen los parámetros de acuerdo con lo especificado anteriormente.

Tabla 2.5. Parámetros para el cálculo del disipador

Parámetros	Valores
P_{AVE}	$136\ W$
$R_{\theta JC}$	$1{,}1\ ℃/W$
$R_{\theta CS}$	$0{,}24\ ℃/W$
I_C	$15\ A$

De la curva T_C vs I_C, de la Figura 2.12, se observa que $T_{C(máx)} = 100℃$.

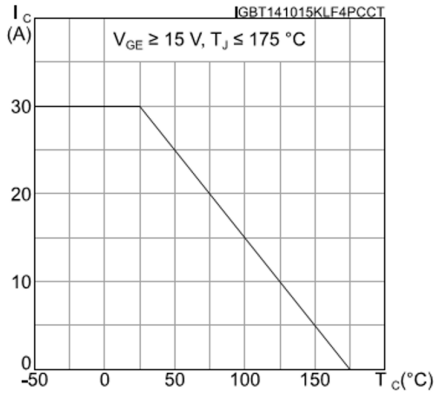


Figura 2.12. Corriente del colector vs temperatura de la carcasa

Asumiendo una temperatura ambiente de $T_A = 40℃$ y empleando las ecuaciones (2.19), (2.20), (2.21) y (2.22).

$$T_S = T_{C(máx)} - P_{AVE} \times R_{\theta CS} \tag{2.19}$$

$$\Delta T = T_S - T_A \tag{2.20}$$

$$R_{\theta SA} = \frac{\Delta T}{P_{AVE}} \tag{2.21}$$

$$A = \frac{1}{R_{\theta SA} \times \sigma} \tag{2.22}$$

Obteniendo los siguientes valores:

$$T_S = 100 - 136 \times 0{,}24 = 67{,}36℃$$

$$\Delta T = 23{,}36\ ℃$$

$$R_{\theta SA} = 0{,}1718\ ℃/W$$

$$A = 2328{,}28\ cm^2$$

Pero cuando el disipador que se utiliza no es plano y con aletas, las dimensiones calculadas son más pequeñas, por tal razón se escoge un disipador de calor de aluminio por convección natural, con dimensiones $A = 263{,}78\ cm^2$, para el inversor [84].

2.2. DISEÑO DEL SISTEMA DE CONTROL

Los algoritmos de control, adquisición y acondicionamiento fueron realizados en la tarjeta F28377S de Texas Instruments mediante el software Code Composer Studio. Para la implementación del sistema de control se utilizaron los módulos PWM y ADC principalmente.

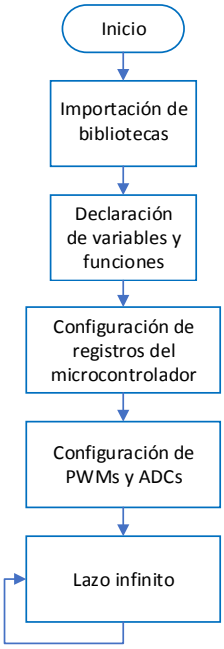


Figura 2.13. Diagrama de flujo del programa principal

En la Figura 2.13 se observa el diagrama de flujo del programa principal, compuesto principalmente por los parámetros de configuración del microcontrolador, especialmente habilitación de registros de interrupciones, PWM, ADC, Reloj y sincronización de contadores.

2.2.1. LECTURA Y ACONDICIONAMIENTO DE SEÑALES

Para la adquisición de las señales de voltaje y corriente tanto en AC como en DC se emplearon 8 canales y 2 convertidores analógicos-digitales. Con el fin de obtener la señal fundamental de la corriente y de voltaje en AC se realiza la medición en el punto medio de los pulsos de voltaje generados por el disparo de los semiconductores de potencia, comandados por la PWM programada.

2.2.1.1. Configuración del ADC

El módulo ADC está compuesto por un núcleo y una envoltura. El núcleo está compuesto por los circuitos analógicos que incluyen el multiplexor de canales, el circuito Sample-and-Hold (S/H), los circuitos de aproximación, los circuitos de referencia de voltaje, entre otros. La envoltura está compuesta por los circuitos digitales que configuran y controlan el ADC. Estos circuitos incluyen la lógica para conversiones programables, registros de resultados, interfaces para los circuitos analógicos, interfaces para los buses periféricos, circuitos de posprocesamiento, entre otros [48].

Cada módulo ADC contiene un circuito simple S/H, y está diseñado para ser duplicado múltiples veces en el mismo chip, permitiendo de esta forma tomar muestras simultáneas o la operación independiente de múltiples ADCs. La envoltura del ADC se basa en el funcionamiento SOC (del inglés, start-of-conversion). El multiplexor tiene 16 canales para modo simple y 8 canales en modo diferencial.

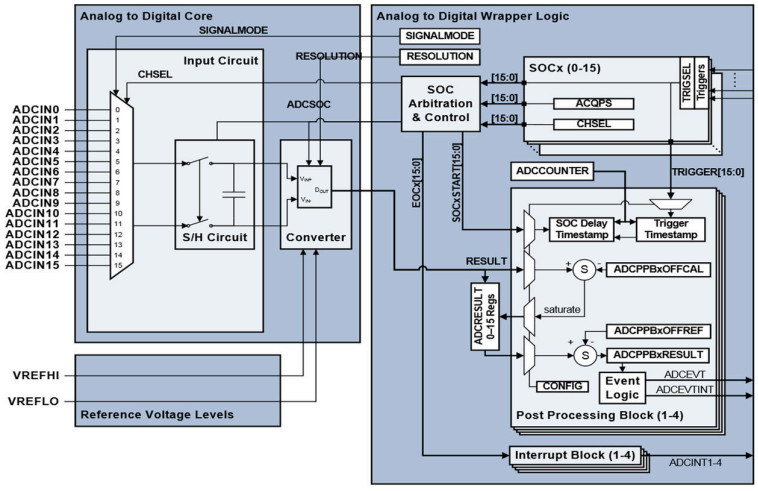


Figura 2.14. Diagrama de bloques del ADC [48]

Los SOCs del ADC permiten la configuración del inicio de una conversión simple en un canal, esta configuración consta de: la fuente de disparo para empezar la conversión, el canal a convertir y la duración de la ventana de adquisición.

En este caso, las fuentes de disparo para el inicio de las conversiones son las señales PWM 1 (para corrientes) y PWM 2 (para voltajes). Cabe resaltar que el ADC A se utilizó para la medición de voltajes, y el ADC B para la medición de corrientes.

Para lograr esta medición, se inicia la conversión del convertidor cuando el contador de la señal PWM llegue al valor del periodo asignado (TBPRD) como se indica en la Figura 2.15.

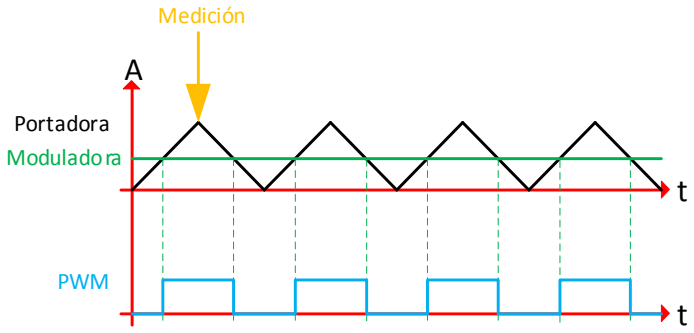


Figura 2.15. Sincronización entre PWM y medición

Las ventanas de adquisición del ADC están ligadas directamente al reloj del sistema (SYSCLK) y el pre-escalador, los mismos que determinan el reloj del ADC (ADCCLK).

En este caso, se utilizó el ADCCLK por defecto, y una resolución de 16 bits. En el modo de 16 bits, el núcleo requiere aproximadamente 29,5 ciclos del ADCCLK para procesar un voltaje y obtener un resultado.

En este caso, las señales PWM están configuradas para generar señales de 6 kHz, con el fin de tomar 100 mediciones de un ciclo de las señales de voltaje y de corriente.

2.2.1.2. Filtro pasa-bajos EMA

A pesar de tomar las mediciones en los puntos medios de voltaje, se implementa un filtro pasa-bajos EMA (del inglés, Exponential Moving Average) de primer orden para el tratamiento de las señales leídas por el ADC, con el fin de obtener unas señales mucho más claras y con la menor distorsión posible.

La media móvil exponencial es la forma más sencilla de implementación de un filtro de primer orden en el dominio discreto [86].

La implementación de este filtro se realiza en base a la Ecuación (2.23).

$$Salida_i = \alpha \times Entrada_i + (1 - \alpha) \times Salida_{i-1} \tag{2.23}$$

En donde α, es el factor de suavizamiento si α es alto, la salida del filtro se ajustará más rápido a la entrada, es decir la constante RC será más baja, así como la frecuencia de corte del filtro será más alta. Si α es bajo, la salida del filtro será más lenta, RC será mayor, pero la frecuencia de corte del filtro será más baja [86]. Por lo general el factor de suavizamiento suele estar comprendido entre 0 y 1. Para minimizar el efecto retardante del filtro sobre el sistema de control se trabajará con un $\alpha = 0{,}9$.

2.2.1.3. Acondicionamiento de voltaje y corriente DC

Una vez obtenidas las señales de voltaje y corriente de la cadena de paneles solares, es necesario realizar pequeñas correcciones en las mediciones realizadas con el ADC (después del filtro EMA) para obtener lecturas más precisas. Para esto, se realiza de forma práctica una corrección lineal de estas señales, con la ayuda de un multímetro para la correcta calibración de los valores como se indica en la Figura 2.16.

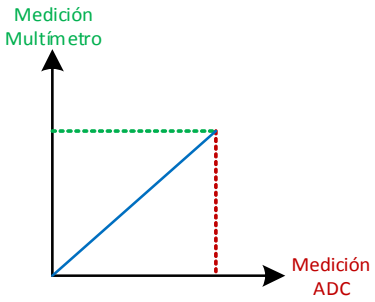


Figura 2.16. Acondicionamiento por software de señales DC

Para este caso, las ecuaciones de voltaje y corriente de la cadena de paneles son:

$$V_{PV} = ADC_V \times 0{,}003013 - 9{,}951761 \quad (2.24)$$

$$I_{PV} = ADC_I \times 0{,}000304 - 10{,}670491 \quad (2.25)$$

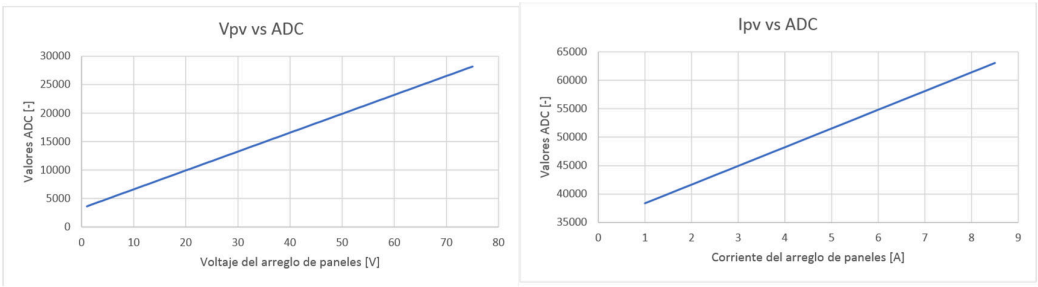


Figura 2.17. Valores obtenidos en el ADC en función del voltaje y corriente medidos de la cadena de paneles

2.2.1.4. Acondicionamiento de voltajes y corrientes AC

Para trabajar adecuadamente con las señales AC en la tarjeta, es necesario acondicionarlas mediante software para retirar el offset de las señales, y escalarlas a los rangos requeridos. Tanto para voltajes como para corrientes, la amplitud de las señales sinusoidales debe ser igual a 1, como se observa en la Figura 2.18.

Para retirar el offset de la señal sinusoidal, basta con obtener el valor medio de la onda a través de las 100 muestras tomadas en la medición y restarlo del valor leído con el ADC.

Una vez retirado el offset de la señal alterna, se divide para un valor determinado gráficamente tal que, el valor máximo leído en el ADC coincida con el pico de la onda de voltaje de la red, en este caso $176{,}78\ V$ y un pico de $2{,}82\ A$ para las señales de corriente.

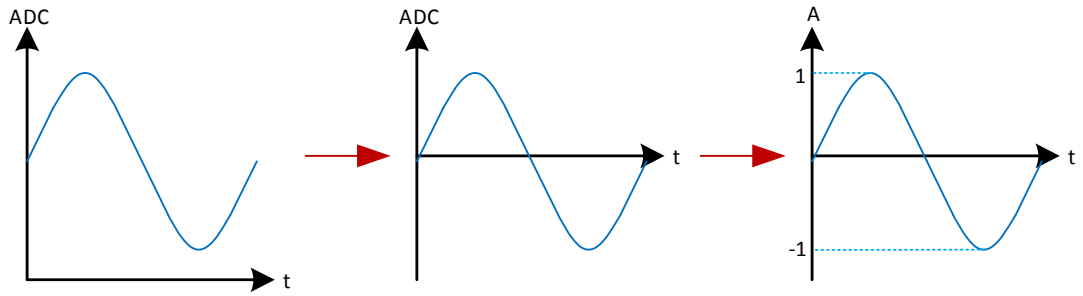


Figura 2.18. Acondicionamiento por software de señales AC

2.2.2. DISEÑO DEL LAZO DE ENCLAVAMIENTO DE FASE (PLL)

En base a la Ecuación (1.22) del lazo de enclavamiento de fase en el marco de referencia sincrónico, se selecciona la referencia del voltaje en el eje q como $V_{q_{ref}} = 0$.

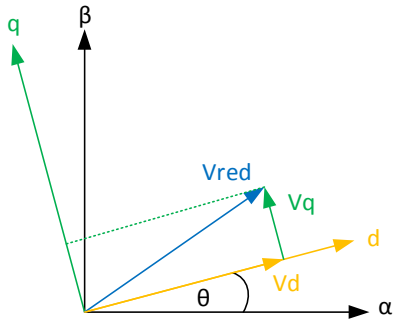


Figura 2.19. Vector de voltajes de la red en los ejes $\alpha\beta\ y\ dq$

Como se observa en la Figura 2.19, al lograr que el voltaje V_q sea igual a 0, el vector de voltaje de la red quedaría alineado con el eje d. Una vez que el voltaje del eje q sea 0, se cumple la Ecuación (1.22) y el PLL queda enclavado.

Para la calibración del controlador PI, se utiliza la función de transferencia del PLL-SRF detallada en la Ecuación (2.26) [4].

$$H(s) = \frac{\theta_{salida}(s)}{\theta_{entrada}(s)} = \frac{v_{red\times}\left(k_P \times s + \frac{k_P}{T_i}\right)}{s^2 + v_{red} \times k_p \times s + v_{red} \times \frac{k_P}{T_i}} \tag{2.26}$$

Comparando esta función de transferencia con la ecuación genérica de segundo orden:

$$H(s) = \frac{2 \times \zeta \times \omega_n \times s + \omega_n^2}{s^2 + 2 \times \zeta \times \omega_n \times s + \omega_n} \quad (2.27)$$

Se obtienen las ecuaciones (2.28) y (2.29) que permiten el cálculo de los parámetros k_P y k_I, asumiendo un $v_{red} = 1$.

$$\omega_n = \sqrt{\frac{v_{red} \times k_P}{T_i}} \quad (2.28)$$

$$\zeta = \sqrt{\frac{v_{red} \times T_i \times k_P}{4}} \quad (2.29)$$

Considerando que:

1. El factor de amortiguamiento debe estar entre $0{,}7 - 1$
2. El valor de ω_n debe ser bajo para lograr un ancho de banda estrecho y alto rechazo al ruido [42].

Por lo que se elige un factor de amortiguamiento $\zeta = 0{,}7$ y $\omega_n = 40\,\frac{rad}{s}$.

Despejando las Ecuaciones (2.28) y (2.29) se obtiene la ecuación (2.30) que permite el cálculo de la constante de tiempo integral del controlador.

$$T_i = \frac{2 \times \zeta}{\omega_n} \quad (2.30)$$

A partir de la constante de tiempo integral se calculan las constantes k_P y k_I del controlador.

$$k_P = \omega_n^2 \times T_i \quad (2.31)$$

$$k_I = \frac{k_P}{T_i} \quad (2.32)$$

De las Ecuaciones (2.31) y (2.32) se obtienen los valores $k_P = 56$ y $k_I = 1600$. De acuerdo con la implementación digital del controlador PI de la Ecuación (1.7) se obtienen dos valores correspondientes a los parámetros del controlador partir de las Ecuaciones (1.8) y (1.9) al reemplazar los valores de k_P y k_I obtenidos anteriormente, considerando la frecuencia de conmutación $f_{sw} = 6\ kHz$:

$$B_0 = 56{,}1333$$

$$B_1 = -55{,}8667$$

De acuerdo con la Figura 1.45, la acción de control toma el nombre de ω'. Esta variación de ω se suma con $\omega_{red} = 2\pi \times f_{red}$, y el resultado de esta suma (ω_o) es acumulado mediante un integrador tal que:

$$\theta = \theta_{n-1} + \omega_o \times T_s \tag{2.33}$$

Para evitar que el ángulo obtenido se incremente hasta infinito, se limita la salida de θ hasta que tenga un valor de 2π, y luego se resetea la variable en el microcontrolador, de tal forma que se obtiene un diente de sierra en la salida del PLL como se indica en la Figura 2.20.

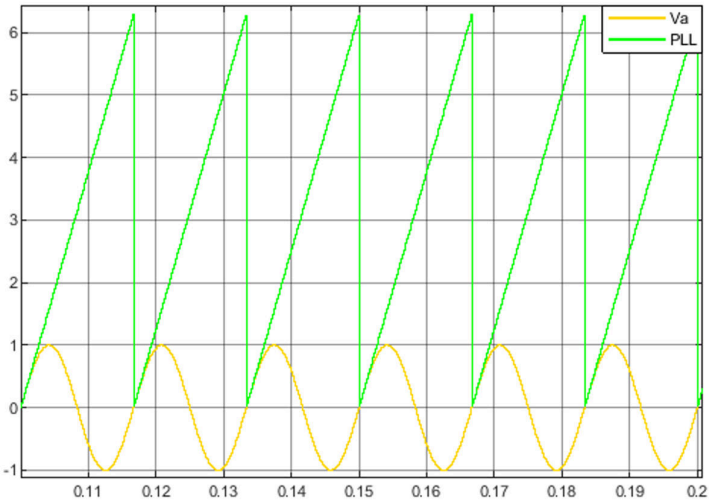


Figura 2.20. Salida del PLL en fase con el voltaje de la fase a

La señal resultante del PLL representa el ángulo de la red, y si este ángulo está en fase con el voltaje a de la red, significa que el PLL se encuentra enclavado.

2.2.3. DISEÑO DEL LAZO DE CONTROL DE CORRIENTE

El lazo de control de corriente está compuesto por varias etapas y cada una de estas está estrechamente ligada. La implementación de un lazo de control para un inversor trifásico conectado a la red es imprescindible para controlar la inyección de potencia desde la cadena de paneles fotovoltaicos hacia la red, es decir, el lazo de control garantiza el flujo de potencia (ya sea activa o reactiva) hacia la red y no en sentido opuesto, protegiendo el hardware del sistema.

El control utilizado en el presente proyecto está basado en el uso de controladores PI. El comportamiento general del lazo de control permite el control del voltaje de la barra de DC y la inyección de potencia activa hacia la red.

Como se puede observar en la Figura 2.21, el lazo de control requiere el uso de variables en un dominio continuo para mejorar el comportamiento de los controladores PI, por lo que se utiliza el PLL para la obtención del ángulo del vector de voltajes de la red y de esta manera poder realizar la transformada directa de Park tanto en voltajes como en corrientes.

La aplicación de la transformada de Park permite la obtención de las corrientes inyectadas hacia la red y los voltajes de la red, en el marco de referencia rotatorio $dq0$.

Una vez transformados los valores AC a un dominio DC, se procede con la implementación de los controladores PI.

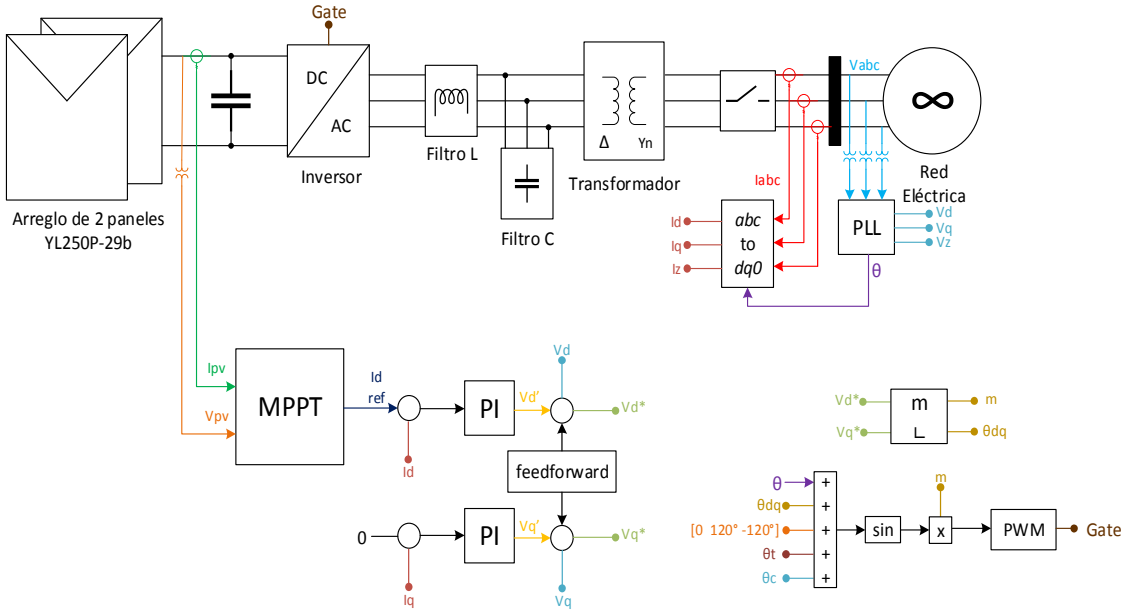


Figura 2.21. Diagrama de bloques del sistema fotovoltaico implementado

2.2.3.1. Valores del sistema en por unidad

Antes de iniciar el diseño del lazo de control, se utiliza el sistema por unidad para mayor facilidad durante los cálculos e implementación del sistema de control.

Dentro del sistema se encuentran dos frecuencias, la frecuencia de la red, y la frecuencia de conmutación:

$$f_{red} = 60\ Hz \qquad f_{sw} = 6\ kHz$$

Tanto la generación de las señales de disparo como las mediciones realizadas por el ADC, se realizan con la frecuencia de conmutación, por lo que el tiempo de muestreo del sistema es:

$$T_s = \frac{1}{f_{sw}} = 0{,}167\ ms$$

Para utilizar el sistema por unidad es necesario conocer los valores base del sistema, en este caso se trabajará en la región compuesta por la salida del inversor, hasta el devanado secundario del transformador.

La potencia base del sistema está dada por la potencia pico de la cadena de paneles:

$$P_{base} = 500\ W$$

El voltaje y la corriente en el lado de continua equivalen a los valores obtenidos en el punto de máxima potencia de la cadena de paneles:

$$V_{DC\,base} = 60{,}8\ V \qquad I_{DC_{base}} = 8{,}24\ A$$

En la salida del inversor trifásico, el voltaje se calcula de la siguiente manera:

$$V_{s_{base}} = 0{,}86 \times \frac{V_{DC\,base}}{2} \times \frac{\sqrt{3}}{\sqrt{2}}$$

$$V_{s_{base}} = 31{,}64\ V$$

Para coincidir el valor obtenido con el voltaje del transformador, se aproxima a $V_{s_{base}} \cong 32V$.

Se calcula la impedancia base y la inductancia base del sistema a partir de los valores de voltaje y potencia:

$$Z_{s_{base}} = \frac{V_{s^2_{base}}}{P_{base}} = 2{,}048\ \Omega \qquad L_{s_{base}} = \frac{Z_{s_{base}}}{2\pi \times f_{red}} = 5{,}4\ mH$$

Una vez conocidos los valores base, se hace un resumen de los valores conocidos del sistema en las siguientes tablas:

Tabla 2.6. Parámetros del transformador

Parámetro	Símbolo (Unidad)	Valor
Potencia	$P_t\ (kVA)$	1
Voltaje primario	$V_p\ (V)$	220
Voltaje secundario	$V_s(V)$	32
Resistencia equivalente	$R_t(\Omega)$f	0,1852
Inductancia equivalente	$L_t\ (mH)$	1,1779
Resistencia del núcleo	$R_c\ (\Omega)$	108,329
Inductancia de magnetización	$L_m(H)$	1,6599

Tabla 2.7. Parámetros del filtro

Parámetro	Símbolo (Unidad)	Valor
Resistencia	$R_f(\Omega)$	0,15
Inductancia	$L_f\ (mH)$	0,165
Capacitancia	$C_f\ (\mu F)$	40
Resistencia de amortiguamiento	$R_d(\Omega)$	0,7368

Se pasan a por unidad los valores correspondientes a $R_t, L_t, R_f\ y\ L_f$ ya que serán utilizados para el desacoplamiento en el lazo de control.

$$R_{t_{pu}} = \frac{R_t}{Z_{s_{base}}} = 0{,}094 \qquad L_{t_{pu}} = \frac{L_t}{L_{s_{base}}} = 0{,}2168$$

$$R_{f_{pu}} = \frac{R_f}{Z_{s_{base}}} = 0{,}0732 \qquad L_{f_{pu}} = \frac{L_f}{L_{s_{base}}} = 0{,}0304$$

2.2.3.2. Diseño de los controladores PI

El lazo de control de corriente consta de dos controladores PI, uno para la corriente del eje d y otro para el eje q como se indica en la Figura 2.22. Una vez sintonizado el controlador en el eje d, se controla conjuntamente el voltaje de la barra DC [21].

El controlador PI busca que el error entre la referencia y la señal de entrada sea igual a cero a través de la variación de la señal de control, es decir, la señal de entrada debe llegar a ser igual a la señal de referencia.

De acuerdo con la teoría de la potencia instantánea, la potencia activa y reactiva pueden calcularse así:

$$P = \frac{3}{2} \times \left(v_d \times i_d + v_q \times i_q\right) \tag{2.34}$$

$$Q = \frac{3}{2} \times \left(v_q \times i_d - v_d \times i_q\right) \tag{2.35}$$

Considerando que $v_q = 0$ una vez que el PLL se encuentra enclavado entonces:

$$P = \frac{3}{2} \times v_d \times i_d \tag{2.36}$$

$$Q = -\frac{3}{2} \times v_d \times i_q \tag{2.37}$$

A partir de las Ecuaciones (2.36) y (2.37), se puede apreciar que para el control de la potencia activa y reactiva se debe controlar la corriente en el eje d y en el eje q respectivamente [87].

Es por esto por lo que $i_{d_{ref}}$ se obtiene del algoritmo MPPT, mientras que $i_{q_{ref}} = 0$, con el fin de garantizar la inyección de potencia activa hacia la red con factor de potencia unitario.

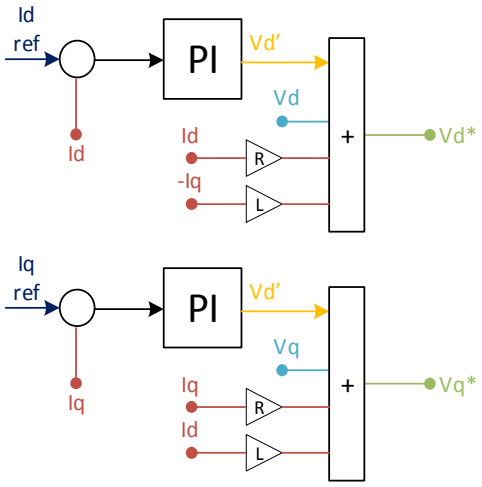


Figura 2.22. Controladores PI para el lazo de corriente de los ejes d y q

Para garantizar el correcto funcionamiento del lazo de control de corriente, se implementa una técnica llamada *feedforward.* Esta técnica le permite al controlador disminuir las perturbaciones provenientes de la red y desacoplar las corrientes de los ejes dq. Este desacoplamiento reduce el efecto producido por el control de un eje sobre el otro [88].

El desacoplamiento de los ejes se realiza en base al modelo matemático del inversor, incorporando el modelo del filtro LCL, en este caso la segunda inductancia del filtro es la inductancia del transformador de acoplamiento.

Considerando los voltajes de fase de la red:

$$v_{g_a} = V_g \times cos(\omega t)$$

$$v_{g_b} = V_g \times \cos\left(\omega t - \frac{2\pi}{3}\right)$$

$$v_{g_c} = V_g \times \cos\left(\omega t + \frac{2\pi}{3}\right)$$

Y el siguiente circuito equivalente:

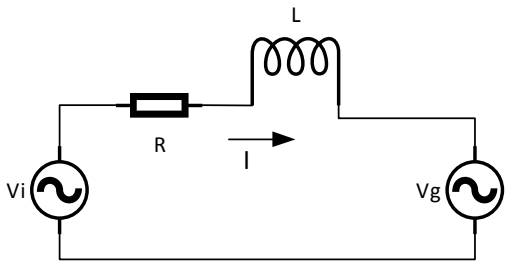


Figura 2.23. Circuito equivalente de la conexión entre el inversor y la red

Se plantean las siguientes ecuaciones de voltajes abc para el inversor y la red:

$$v_{i_a} - L \times \frac{d_{i_a}}{d_t} - R \times i_a - v_{g_a} = 0 \tag{2.38}$$

$$v_{i_b} - L \times \frac{d_{i_b}}{d_t} - R \times i_b - v_{g_b} = 0 \tag{2.39}$$

$$v_{i_c} - L \times \frac{d_{i_c}}{d_t} - R \times i_c - v_{g_c} = 0 \tag{2.40}$$

En donde $v_{i_a}, v_{i_b}, v_{i_c}$ son los voltajes de fase a la salida del inversor, i_a, i_b, i_c son las corrientes inyectadas desde el inversor hacia la red, L es la inductancia del filtro y R es la resistencia del filtro.

Aplicando la transformada de Park para obtener los voltajes en el sistema $dq0$ se obtiene la siguiente expresión:

$$\begin{bmatrix} v_{g_d} \\ v_{g_q} \end{bmatrix} = \begin{bmatrix} v_{i_d} \\ v_{i_q} \end{bmatrix} - L \times \frac{d}{dt} \begin{bmatrix} i_d \\ i_q \end{bmatrix} - R \times \begin{bmatrix} i_d \\ i_q \end{bmatrix} + \omega L \times \begin{bmatrix} i_q \\ -i_d \end{bmatrix} \tag{2.41}$$

Despejando los voltajes del inversor desde la Ecuación (2.41) se tiene que:

$$\begin{bmatrix} v_{i_d} \\ v_{i_q} \end{bmatrix} = L \times \frac{d}{dt} \begin{bmatrix} i_d \\ i_q \end{bmatrix} + R \times \begin{bmatrix} i_d \\ i_q \end{bmatrix} + \omega L \times \begin{bmatrix} i_d \\ -i_q \end{bmatrix} + \begin{bmatrix} v_{g_d} \\ v_{g_q} \end{bmatrix} \tag{2.42}$$

La Ecuación (2.42) representa el modelo matemático de un inversor trifásico conectado a la red. A partir de este modelo simplificado, se obtienen las ecuaciones para realizar el desacoplamiento de los ejes, incorporando los efectos de la inductancia y de la resistencia del filtro y del transformador [89].

$$v_{g_d} + R \times i_d - L \times i_q + v'_d = v_{i_d} \tag{2.43}$$

$$v_{g_q} + L \times i_d + R \times i_q + v'_q = v_{i_q} \tag{2.44}$$

En donde v'_d, v'_q son las salidas de los controladores PI, R representa a la resistencia de

desacoplamiento definida por $R_{ff} = R_{transformador} + R_{filtro}$ y L es la inductancia de desacoplamiento definida por $L_{ff} = L_{transformador} + L_{filtro}$. Por lo tanto, los valores de desacoplamiento son:

$$R_{ff} = R_{t_{pu}} + R_{f_{pu}} = 0{,}1637$$

$$L_{ff} = L_{t_{pu}} + L_{f_{pu}} = 0{,}2472$$

Una vez obtenidos los valores de resistencia e inductancia, se diseña el lazo de control de corriente. La función de transferencia del controlador PI se indica en la Ecuación (2.45).

$$H_{PI}(s) = k_P + \frac{k_I}{s} \tag{2.45}$$

Donde k_P y k_I son las constantes proporcional e integral respectivamente. El controlador PI implementado en el sistema de referencia dq es tradicionalmente considerado como una buena solución para sistemas trifásicos balanceados, sin embargo, no es del todo eficiente bajo condiciones de desbalance. Debido a la complejidad de la planta resultante del sistema, se simplifica la función de transferencia del filtro LCL a un filtro RL y las constantes proporcional e integral pueden sen determinadas mediante prueba y error [90].

$$H_F(s) = \frac{1}{L_{ff} \times s + R_{ff}} \tag{2.46}$$

En la ecuación (2.46) se añade en la función de transferencia la influencia del transformador mediante el uso de la resistencia e inductancia de *feedworward.*

En el diseño del sistema de control se deben representar ciertos retrasos ocasionados por el sistema de control y el inversor como se indica en la Figura 2.24.

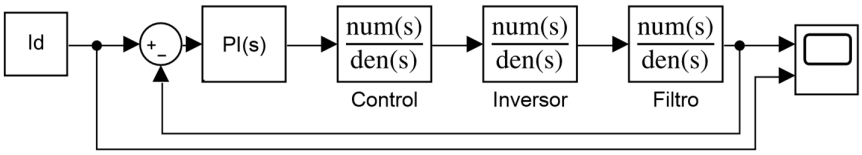


Figura 2.24. Lazo de control de corriente

La constante de tiempo que afecta a las corrientes d y q es la misma, por lo que los reguladores son iguales para los dos ejes [69].

El retraso del lazo de control y del dispositivo de control está dado por la siguiente función de transferencia:

$$H_{CTL}(s) = \frac{1}{T_s \times s + 1} \tag{2.47}$$

Donde, T_s es la frecuencia de muestreo y la generación de las señales PWM y el cómputo del lazo en sí. El retraso producido por el inversor se da durante la conmutación de los semiconductores, es decir, el tiempo en el que, una vez enviada la señal de control, ocurre el cambio de estado de los semiconductores [69].

$$H_{INV}(s) = \frac{1}{0{,}5 \times T_s \times s + 1} \tag{2.48}$$

Una vez obtenidas las funciones de transferencia que influyen en el sistema de control, se obtiene la función de transferencia del sistema en lazo abierto utilizando la siguiente ecuación:

$$H_{OL}(s) = H_{PI} \times H_{CTL} \times H_{INV} \times H_F \tag{2.49}$$

Una vez obtenida la función de transferencia de lazo abierto, se procede con la obtención de la función de transferencia de lazo cerrado aplicando:

$$H_{CL}(s) = \frac{H_{OL}(s)}{1 + H_{OL}(s)} \tag{2.50}$$

Reemplazando lo valores de las constantes numéricas, se obtiene la siguiente función de transferencia del sistema:

$$H_{CL}(s) = \frac{3{,}433 \times 10^{-5}\, s^3 + 6{,}203 \times 10^{-3}\, s^2}{1{,}179 \times 10^{-9}\, s^6 + 4{,}259 \times 10^{-7}\, s^5 + 5{,}573 \times 10^{-5}\, s^4 + 3{,}163 \times 10^{-3}\, s^3} + \cdots$$

$$\cdots + \frac{+0{,}2513\, s + 0{,}1637}{+0{,}07138\, s^2 + 0{,}3336\, s + 0{,}1905}$$

Con la ayuda de MATLAB y la herramienta PID Tune App, se obtiene el valor de las constantes del controlador:

$$k_P = 0{,}1916$$

$$k_I = 0{,}3339$$

Nuevamente, aplicando las Ecuaciones (1.7) y (1.8) se obtienen las constantes del controlador PI discreto:

$$B_0 = 0{,}1916$$

$$B_1 = -0{,}1915$$

En la Figura 2.25 se aprecia la respuesta de la sintonización del controlador PI frente a una función paso, con un tiempo de estabilización de $0{,}567\ s$. De acuerdo con los parámetros utilizados, esta es la respuesta más rápida y estable obtenida.

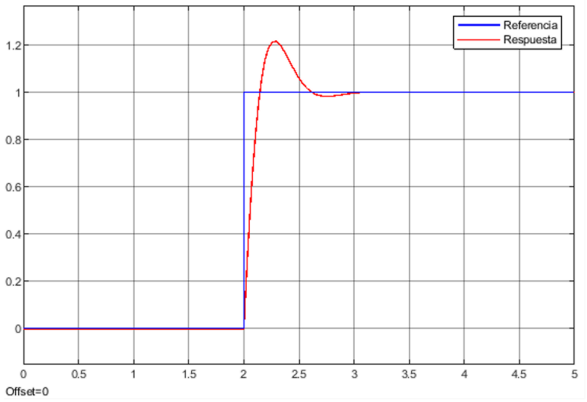


Figura 2.25. Respuesta de la sintonización del controlador PI utilizando Simulink

El lazo de control de corriente se realiza dentro de la interrupción del ADC como se indica en la Figura 2.26.

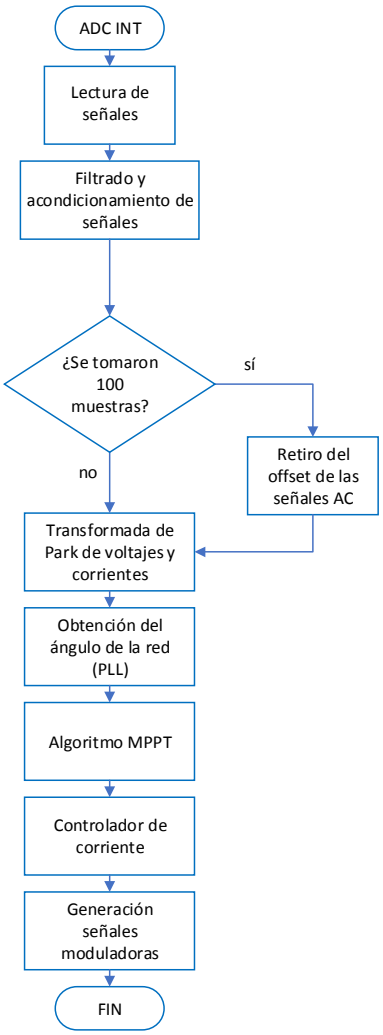


Figura 2.26. Diagrama de flujo de la interrupción del ADC

2.2.3.3. Implementación del algoritmo MPPT

Debido a la eficiencia y a la rápida respuesta durante el estado dinámico se trabajará con el algoritmo de Conductancia Incremental. En la implementación del algoritmo, respecto al diagrama de flujo de la Figura 1.14 se realiza una modificación en la salida, obteniendo el diagrama de flujo de la Figura 2.27.

La modificación en la salida del algoritmo se realiza acorde con el diseño del controlador PI y la teoría de la potencia instantánea, al existir la necesidad de una referencia para el control de la potencia [91].

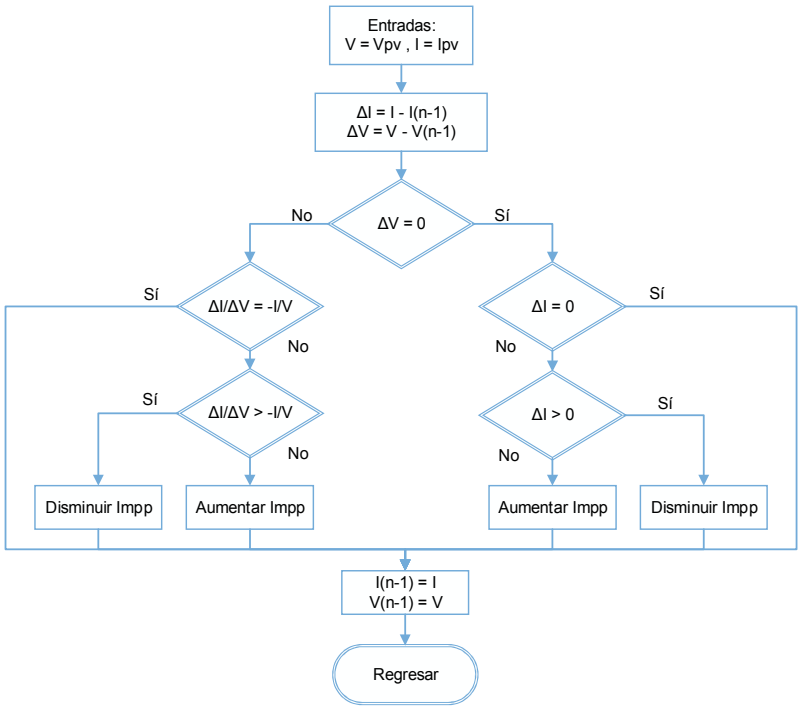


Figura 2.27. Diagrama de flujo del algoritmo Conductancia Incremental con salida de corriente

Para la implementación del algoritmo se necesitan dos sensores, uno para medir el voltaje en la salida de la cadena de paneles, y otro para la medición de la corriente como se indica en la Figura 2.28.

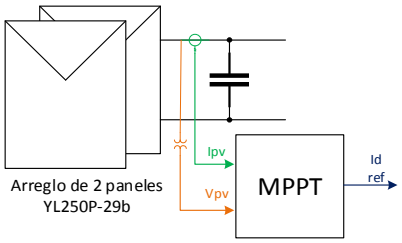


Figura 2.28. Diagrama de bloques para la implementación del algoritmo MPPT

Para obtener un valor de $i_{d_{ref}}$ correcto se deben ajustar los siguientes parámetros para que el algoritmo logre el seguimiento del punto de máxima potencia:

- Corriente máxima de la cadena de paneles $I_{máx}$
- Corriente mínima de la cadena de paneles (diferente de cero) $I_{mín}$
- Tamaño del paso para la variación de la referencia $Step$

En este algoritmo, el ajuste del tamaño del paso es muy importante, pero a la vez difícil, en este caso se utilizó una simulación del sistema en Simulink para el ajuste de este parámetro. La elección de la corriente máxima se basa en los datos de placa del panel solar, en este caso $I_{máx} = I_{mpp} = 8{,}24\ A$.

Se trabajará con valores en por unidad, por lo tanto:

$$I_{máx_{pu}} = \frac{I_{máx}}{I_{DC_{base}}} = 1$$

Para la corriente mínima se escoge un valor $I_{mín_{pu}} = 0{,}2$, correspondientes al valor de corriente que consume el sistema para su correcto funcionamiento.

En cuanto al tamaño del paso, en la simulación del sistema realizado en Simulink se determinó un valor de $Step = 0{,}001$.

2.2.4. GENERACIÓN DE SEÑALES DE DISPARO Y CONFIGURACIÓN DE SEÑALES PWM

Para la generación de las señales de disparo se utiliza la técnica SPWM trifásico. Esta técnica se implementa mediante el uso del contador en modo UP-DOWN del módulo PWM con el fin de obtener la señal portadora, mientras que la señal moduladora es el resultado del lazo de control, donde se generan tres señales sinusoidales desfasadas $120°$ una de la otra.

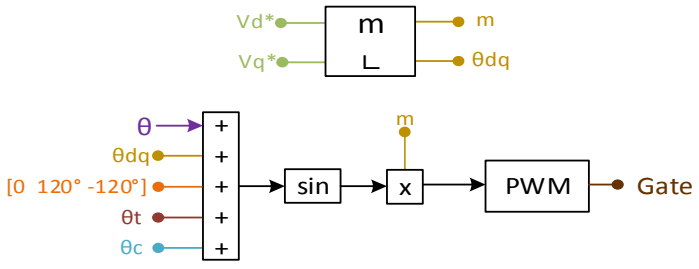


Figura 2.29. Generación de señales PWM

Como se observa en la Figura 2.29, una vez obtenida las variables de salida del controlador de corriente (v_d^* y v_q^*), se obtiene el módulo y el ángulo formado entre v_d^* y v_q^* con el fin de controlar la amplitud de las señales senoidales de referencia para el bloque PWM. Se debe tener en cuenta el ángulo del dado por el grupo de conexión del transformador utilizado y añadirlo al ángulo obtenido por el PLL para corregirlo, en este caso $\theta_t = 30°$. Además, es necesario agregar un ángulo ocasionado por el retraso del sistema de control, este ángulo fue determinado experimentalmente y su valor es $\theta_c = 11{,}6°$.

Una vez sumados los ángulos, se obtiene el seno de los mismos y se multiplica por el índice de modulación m, obteniendo así los voltajes de referencia para la conmutación de los IGBTs.

Teniendo en cuenta que la frecuencia de conmutación seleccionada es 100 veces mayor que la frecuencia de la red, con el fin de evitar una operación asíncrona de la PWM se realiza el cálculo de los valores necesarios para la configuración de los registros del microcontrolador.

$$f_{sw} = 100 \times f_{red} \tag{2.51}$$

Si bien, el CPU del microcontrolador utilizado funciona a $200\ MHz$, el módulo PWM puede funcionar sólo hasta $100\ MHz$, por lo que se utilizará este valor en el cálculo de los parámetros. [48]

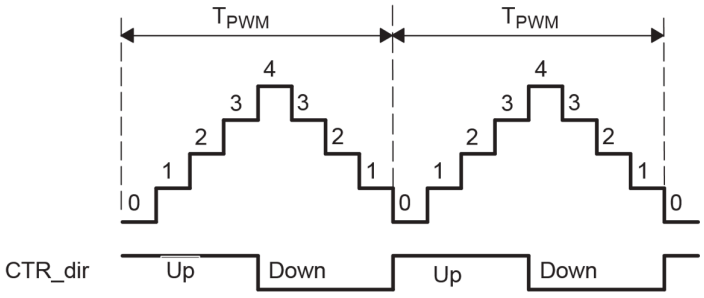


Figura 2.30. Funcionamiento del contador UP-DOWN

El contador UP-DOWN se utiliza debido al requerimiento en la medición de corriente en el punto medio del periodo de la PWM.

Para el cálculo del TBPRD de la PWM se aplica la Ecuación (2.52).

$$T_{PWM} = 2 \times TBPRD \times T_{TBCLK} \tag{2.52}$$

En donde T_{PWM} es el periodo de la PWM, en este caso tiene un valor $\frac{1}{f_{sw}} = 0{,}167\ ms$, T_{TBCLK} es el tiempo de funcionamiento del reloj de la PWM, en este caso $\frac{1}{100\ MHz} = 0{,}01\ \mu s$, $TBPRD$

es el valor del periodo del contador para que se cumpla con la f_{sw} requerida, en este caso $TBPRD = 8333$.

Una vez obtenido el valor TBPRD, se puede obtener una señal PWM de 6 kHz.

Es importante considerar que durante la conmutación de los semiconductores comandados por señales PWM, se producen cortocircuitos entre los brazos del inversor como se observa en la Figura 2.31.

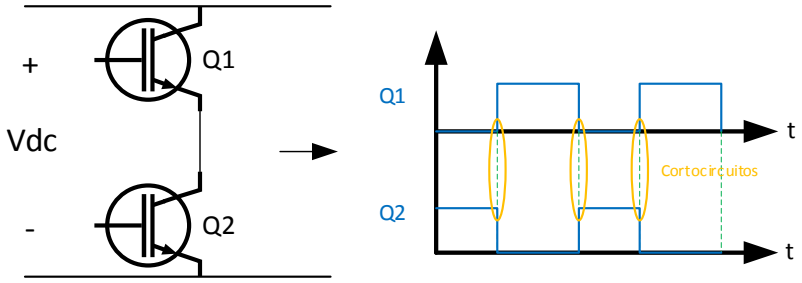


Figura 2.31. Cortocircuitos durante la conmutación

Si se manejan grandes potencias pueden producirse daños en el inversor, por esta razón se deben implementar tiempos muertos durante la conmutación de los interruptores de potencia. El módulo PWM del microcontrolador utilizado permite una fácil y rápida implementación mediante el apartado DEADBAND, se recomienda utilizar tiempos muertos entre $1 - 3\ \mu s$. Para garantizar la eliminación de estos cortocircuitos se estableció un tiempo muerto de $2\ \mu s$ tanto de subida como de bajada, además se selecciona la opción LOC que permite generar dos señales PWM complementadas en bajo como se indica en la Figura 2.32.

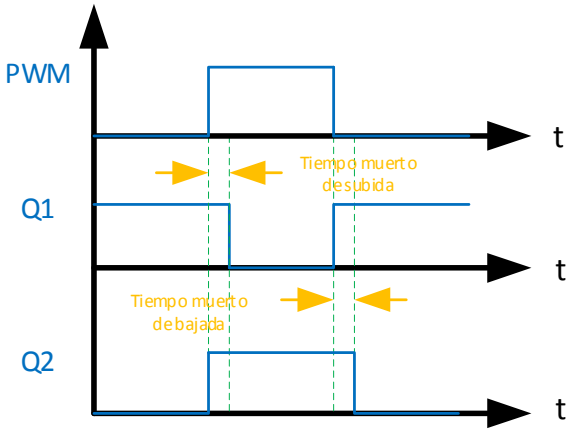


Figura 2.32. Generación de señales complementadas en bajo con tiempos muertos

Si se presta atención a la Figura 2.32, se puede apreciar que si se envían esas señales para el control de los IGBTs se generaría un cortocircuito durante el tiempo muerto. Esto se realiza a propósito, debido a que los optoacopladores utilizados en el proyecto tienen la salida negada, es decir invierten la señal de entrada respecto a la señal de salida.

En la Figura 2.33 se puede apreciar con mayor claridad el cortocircuito antes mencionado y la negación de la señal producida por el optoacoplador. Una vez obtenida la señal de la derecha se puede trabajar con el inversor sin problemas.

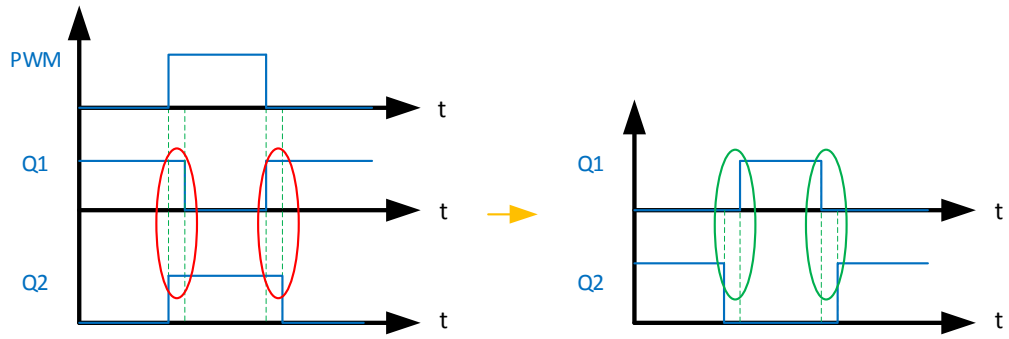


Figura 2.33. Señales de entrada y salida en el optoacoplador

En cuanto a la señal moduladora obtenida presente en la Figura 2.29. es necesario realizar un ajuste para que pueda ser utilizada en el módulo PWM.

El bloque de generación de referencia entrega en la salida tres señales sinusoidales limitadas entre 1,4 y 0,85 de amplitud máxima, con valores negativos. El registro CMPA, encargado de realizar la comparación entre la moduladora y la portadora, recibe únicamente números enteros positivos por lo que se realiza un proceso de acondicionamiento descrito en la Ecuación (2.53).

$$CMPA = \frac{1}{2} \times (TBPRD \times v_a^* + TBPRD) \tag{2.53}$$

En la Figura 2.34 se puede apreciar el efecto de la realización de este acondicionamiento.

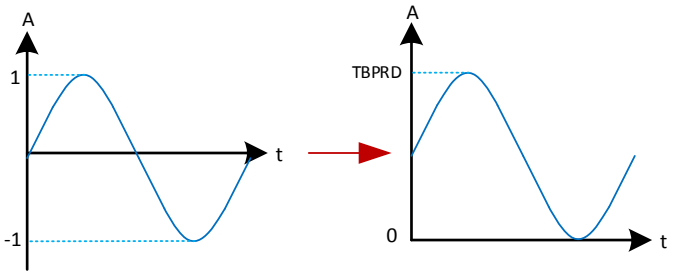


Figura 2.34. Acondicionamiento de la señal moduladora

Para que varíen los valores del registro en la forma sinusoidal que requiere la técnica utilizada, es necesario que cada uno de los 100 valores obtenidos sean copiados al registro CMPA constantemente.

Se realiza una interrupción en el módulo PWM en el mismo punto en que se realizan las mediciones del ADC, tal que, al obtener un nuevo valor en la salida del lazo de corriente, el registro se actualice formando la señal sinusoidal requerida, este proceso se detalla en el siguiente diagrama de flujo.

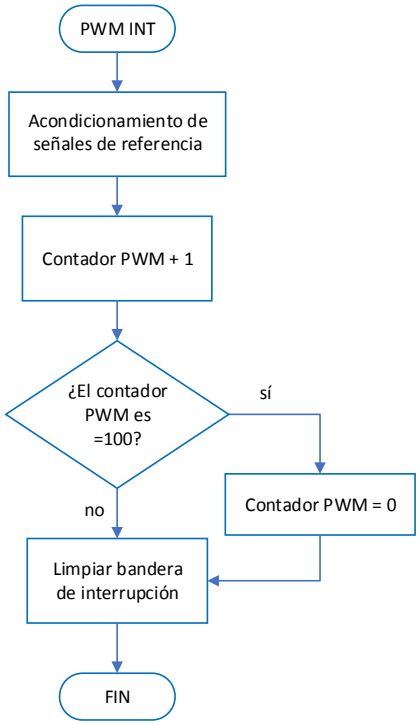


Figura 2.35. Diagrama de flujo de la interrupción del módulo PWM

2.3. DISEÑO DE LOS SENSORES

Un sensor es un dispositivo que detecta y responde a algún tipo de entrada del entorno físico. La entrada específica podría ser luz, calor, movimiento, humedad, presión o cualquiera de una gran cantidad de otros fenómenos ambientales. La salida es generalmente una señal que se convierte en una forma legible y utilizable por el hombre [92] .

2.3.1. Diseño del sensor de corriente DC

En el control del sistema, es necesario trabajar con algunos parámetros eléctricos, como ya se mencionó en la sección 1.3.10. En la presente sección se realizará el diseño del sensor de corriente DC para realizar la medición de la corriente proveniente de los paneles

fotovoltaicos, lo cual es indispensable para el control del MPPT, así como para tener un mejor control sobre la barra de DC que es el que provee el voltaje al inversor trifásico de potencia. Se debe verificar que no exceda la corriente que circula por ese terminal, como medida de protección de la vida útil de los paneles solares y de los componentes del sistema electrónico del dispositivo.

En base a lo analizado en la sección 1.3.14 para la medición de corriente a la salida de los paneles solares se utilizará el sensor de efecto hall ACS712ELCTR-20A-T, módulo basado en el circuito integrado ACS712 de Allegro MicroSystems, debido a que es un elemento de medida bidireccional y lineal que detecta corriente eléctrica que circula en un cable y genera una señal proporcional a esa corriente, su medición es magnética y no influencia en la circulación de la corriente [93]. Posee un rango de $\pm 20\mathrm{A}$ en corriente alterna y corriente directa y una resolución de 100 mV/A. El trayecto para la medida de corriente es por el interior del circuito integrado y se encuentra aislado del circuito de procesamiento [94].

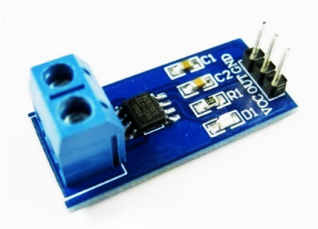


Figura 2.36. Modulo del sensor ACS712 20A [53]

Al sensor ACS712 se puede encontrarlo en módulos, los cuales facilitan su conexión, traen una bornera para conectar la línea que se quiere medir y 3 pines, dos para conectar la alimentación y un pin para la salida analógica [54].

La salida del dispositivo tiene una pendiente positiva cuando una corriente creciente fluye a través de la ruta de conducción de cobre. A corriente cero, el voltaje de salida es la mitad del voltaje de suministro (Vcc / 2). Cabe señalar que el ACS712 proporciona una salida radiométrica, lo que significa que la salida de corriente cero y la sensibilidad del dispositivo son proporcionales al voltaje de alimentación, VCC. Esta característica es particularmente útil cuando se utiliza el ACS712 con un convertidor analógico/digital. En la mayoría de los circuitos de microcontroladores, el voltaje de referencia para la conversión A / D es el voltaje de suministro en sí. Entonces, si el voltaje de alimentación no es estable, las mediciones de ADC pueden no ser precisas y exactas [53].

Para el acondicionamiento de la señal de salida del sensor y que pueda ser utilizada como señal de entrada al sistema microprocesado, se utiliza la curva de la Figura 2.37 que

muestra la sensibilidad nominal y las características de transferencia del sensor ACS712-20AT alimentado con un suministro de 5 V. La variación en la tendencia a la salida es mínima para una temperatura de operación variable, lo que se atribuye a una técnica innovadora de estabilización de chopper implementada en el chip (ver la hoja de datos ACS712 para más detalles) [53].

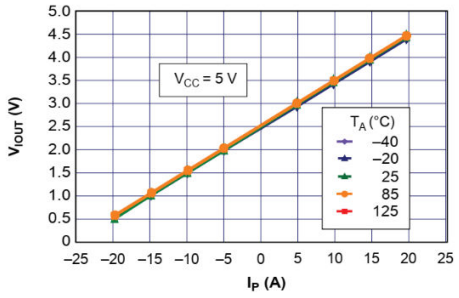


Figura 2.37. Salida de voltaje vs corriente medida del sensor ACS71220A [95].

Para los rangos de medida del sensor (-10 A a 10 A), los voltajes están desde 1,5 V hasta 3,5 V, mientras que el acondicionamiento de la señal se realizará de 0 V hasta 3 V, debido a que estos son los rangos de operación del microcontrolador F28377S de Texas Instruments dejando un voltaje de seguridad de 0,3 V. Teniendo como referencia la Figura 2.37 se grafica la recta de la Figura 2.38.

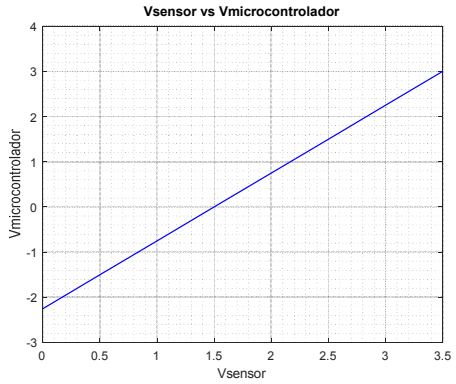


Figura 2.38. Voltaje de salida del sensor vs voltaje del microcontrolador.

A partir de esta gráfica se obtiene la ecuación (2.54) que permite realizar el acondicionamiento de la señal.

$$V_{microcontrolador} = 1{,}5 \times (V_{sensor} - 1{,}5) \qquad (2.54)$$

Para el diseño del acondicionamiento se utiliza el amplificador LM358 en configuración diferencial como se aprecia en la Figura 2.39, pues permite aumentar su potencia, además

de su intensidad, para que no sufra distorsión o atenuación por el proceso de medición [96].

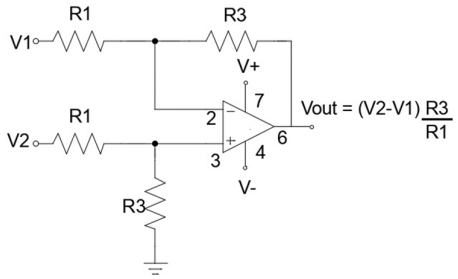


Figura 2.39. Salida de voltaje del sensor vs voltaje del microcontrolador [97]

Se utiliza la ecuación (2.55) que corresponde a la ecuación de un amplificador diferencial como el de la Figura 2.39.

$$V_{microcontrolador} = \frac{R_3}{R_1} \times (V_{sensor} - 1{,}5) \tag{2.55}$$

$$\frac{R_3}{R_1} = 1{,}5$$

Asumiendo un valor de $R_1 = 100\ k\Omega$, entonces $R_3 = 150\ k\Omega$.

Con este acondicionamiento se obtienen los voltajes que puede manejar el sistema microprocesado, sin embargo, para mostrar en la Figura 2.40 el valor de corriente requerida se procede a utilizar la ecuación (2.56), misma que será utilizada en el código del programa de configuración del ADC.

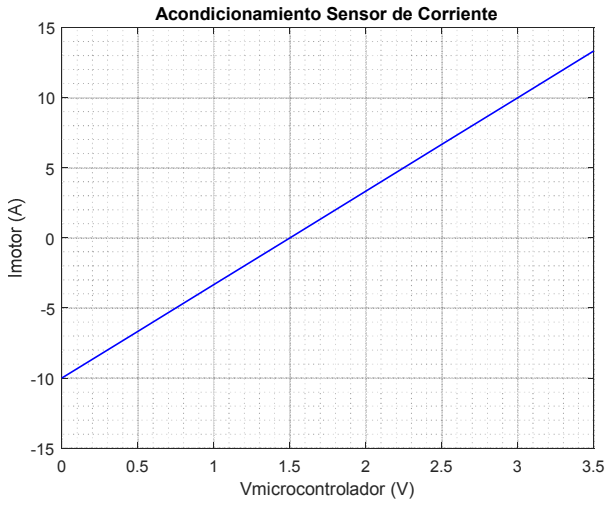


Figura 2.40. Corriente de los paneles vs voltaje en la entrada del sensor

$$I_{PV} = \frac{20 \times V_{microcontrolador} - 30}{3} \quad (2.56)$$

Además, en la sección 2.2, se presentan los diagramas de flujo del programa de control.

2.3.2. Diseño del sensor de corriente AC

Tomar mediciones de corriente alterna es importante puesto que permite realizar el control de lazo cerrado de corriente de todo el sistema. Los sensores de corriente miden las tres corrientes de línea del inversor y, por lo general, un controlador utiliza la información resultante para controlar los interruptores del inversor PWM [98].

En el capítulo 1.3.14 se describieron dos tipos de sensores de corriente que permiten medir corrientes alternas, por lo que en función de lo mencionado y del riesgo de manipular los cables que conectan el sistema a la red, la manipulación del sensor SCT013 se presenta como una ventaja ya que no es necesario interrumpir (cortar o desempalmar) el cable donde se realizará la medición, a diferencia que para utilizar el sensor ACS712 es necesario interrumpir la línea del conductor donde se pretende realizar la medición [99].

En cuanto a la capacidad de medición de amperaje; se opta por la utilización del sensor SCT013-005, que brinda una capacidad de medición hasta de 5 A que son suficientes para la aplicación que se desarrolla en el presente trabajo, considerando que la corriente de salida del sistema no supera dicho valor.

Este modelo tiene una resistencia de carga interna (resistencia burden), para que la salida sea una señal de voltaje de ±1 V RMS, voltaje pico de ±1,414 V, y voltaje pico a pico de 2,828 V [100], [58].

Figura 2.41. Sensor de corriente no invasivo SCT-013-005 5A/1V [101]

Características:

- Sensor de corriente no invasivo de hasta 5 A, 1 V.
- Corriente de entrada: 0 ~ 5 A

- Voltaje de salida: 0 V ~ 1 V
- No-linealidad: ±3%
- Material del núcleo: Ferrita
- Rigidez dieléctrica: 3500 V AC/1 min
- Temperatura de trabajo: -25℃～+70℃
- Dimensiones de la apertura: 13mm x 13mm
- Longitud del cable: 1 m (aprox.)
- Plug: 3,5 mm

Circuito acondicionador de señal

La entrada analógica de la mayoría de los microcontroladores, incluidos los de Texas Instruments, sólo pueden medir voltajes positivos. Por lo que para poder trabajar con este sensor se debe añadir un offset en DC mediante el uso de dos resistencias y un capacitor que proporcionen un punto medio entre GND y Vcc, como se observa en la Figura 2.42 [58].

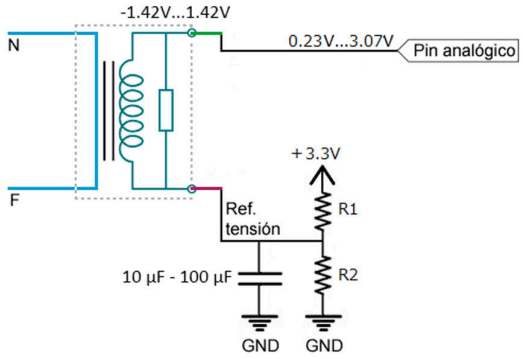


Figura 2.42. Circuito acondicionador de la señal de sensor SCT013 – 005 [58]

La fuente de polarización 3,3 V, por lo tanto, el offset que se debe sumar a la señal del sensor sería de 1,65 V para conseguir la variación entre 0 V y 3,3 V como se observa en la Figura 2.43.

Por lo que el rango del voltaje RMS final del sensor es de 0,23 V a 3,07 V, también dentro del rango de las entradas analógicas del F28377S alimentado a 3,3 V [58]

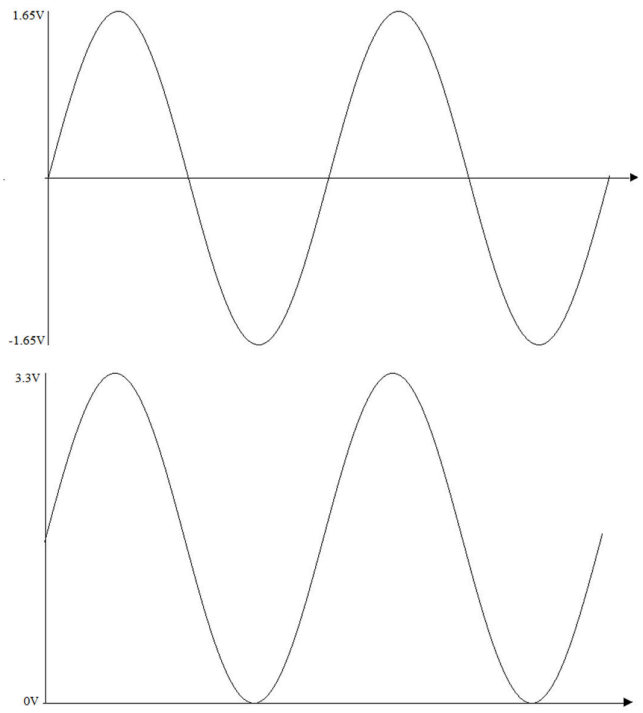


Figura 2.43. Offset de la señal del sensor de corriente

Para obtener el OFFSET de 1.65 en base al valor de voltaje de entrada se utiliza la ecuación (2.57) correspondiente a un divisor de voltaje [102].

$$V_{out} = \frac{R_2}{R_1 + R_2} \times V_{in} \tag{2.57}$$

Asumiendo los valores de resistencias $R_1 = R_2 = 10k\Omega$, se obtiene lo deseado:

$$V_{out} = \frac{10k\Omega}{10k\Omega + 10k\Omega} \times 3{,}3V$$

$$V_{out} = 1{,}65\, V_{OFFSET}$$

Luego, se añade un capacitor de 10 µF para disminuir el voltaje de ondulación, compensando los cambios repentinos en la forma de onda o los picos de voltaje del sensor y creando una tierra falsa [49].

Los valores calculados de los elementos que constituyen el circuito acondicionador se evidencian en la Figura 2.44.

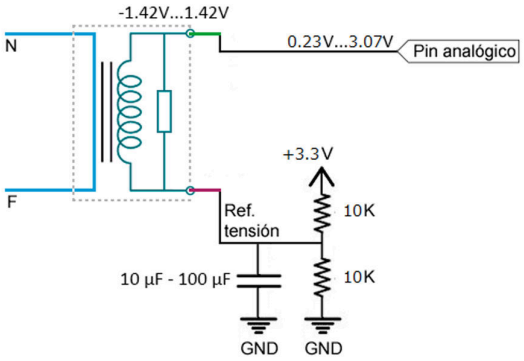


Figura 2.44. Circuito acondicionador del sensor YHDC SCT-013 con los valores calculados [102]

2.3.3. Diseño del sensor de voltaje DC

El sensor de voltaje es utilizado para detectar el nivel y la estabilidad del voltaje de la barra de DC y para el control de lazo cerrado del voltaje del lado de corriente continua [60].

En el control de máquinas eléctricas se utiliza con el fin de realizar el control de circuitos de arranque, control de reducción de corriente que regresa a la barra de DC y como referencia para las señales de disparo.

Para el acondicionamiento se sugiere utilizar el circuito de la Figura 2.45 considerando que el amplificador operacional es aislado. Para la medición del voltaje en los terminales de la fuente DC 0-60 V se utiliza un divisor de voltaje, para reducir el voltaje en un rango de 0 a 3,3 V de modo que vaya a una entrada analógica del microcontrolador F28377S.

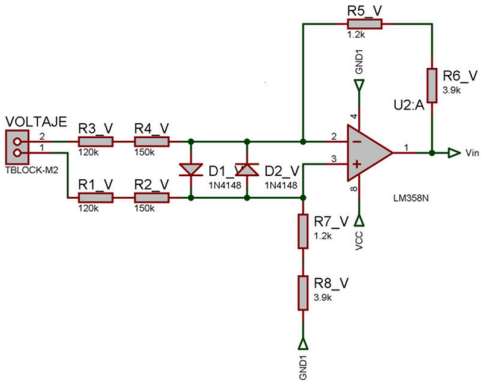


Figura 2.45. Circuito para acondicionamiento de voltaje

La salida del divisor de voltaje se conecta al circuito de la Figura 2.46. Este circuito emplea un optoacoplador integrado linealizado HCNR200 que otorga aislamiento eléctrico entre la señal procedente de la carga y la entrada analógica de la tarjeta de texas instruments, después se calcula y acondiciona por software el valor del voltaje a ser medido [63].

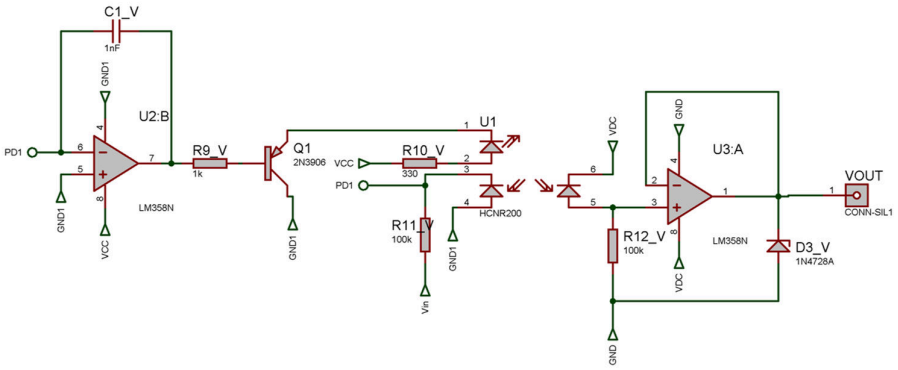


Figura 2.46. Circuito acondicionador de voltaje con optoacoplador HCNR200

Para el cálculo de los elementos del divisor de voltaje, se utiliza la curva de la Figura 2.47 en la cual se señala que los valores de medición de voltaje serán desde 0 V hasta 160 V (rango de seguridad con respecto al voltaje máximo de la fuente DC), también se utiliza la ecuación (2.58).

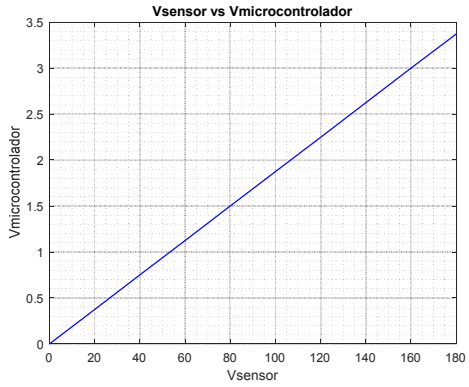


Figura 2.47. Voltaje a la salida del sensor vs voltaje del microcontrolador

Se utilizan algunas resistencias con el fin de distribuir la potencia evitando sobrecalentar a los elementos.

$$V_{micro} = \frac{R_3}{R_1} \times V_{sensor} \tag{2.58}$$

$$\frac{R_3}{R_1} = \frac{3}{160} \approx 0{,}01875$$

Empleando varias combinaciones de resistencia con el fin de cumplir la relación anterior, se establecen los siguientes valores de resistencia:

$$R_3 = 5{,}1k\Omega \approx 1{,}2k\Omega + 3{,}9k\Omega$$

$$R_1 = 270k\Omega \approx 120k\Omega + 150k\Omega$$

2.3.4. Diseño del sensor de voltaje AC

Es necesario medir el voltaje alterno de la red eléctrica trifásica de la red, puesto que estos valores permiten la implementación del PLL. Debido a que este voltaje AC no puede ser medido directamente por el ADC de la Texas pues escapa al rango de entrada (0V a 3,3V).

El módulo ZMPT101B soluciona el problema reduciendo el voltaje AC de entrada a un voltaje menor que pueda ser leído por el microcontrolador.

El módulo del sensor de voltaje ZMPT101B es una placa de sensor de voltaje hecha de transformador de potencial ZMPT101B que cumple la función de aislamiento galvánico para mayor seguridad en el uso y que es capaz de medir hasta 250 V AC. En el lado secundario del transformador se encuentra un divisor de voltaje y un circuito con amplificador operacional (OPAMP LM358) para adicionar un desplazamiento (offset) a la salida análoga [103].

El sensor viene con un potenciómetro de compensación de múltiples vueltas para ajustar la salida ADC. A diferencia del sensor actual donde el ajuste de fábrica proporciona la escala, el sensor ZMPT101B debe ser recortado y calibrado por el usuario [65]. La Figura 2.48 es el módulo del sensor de voltaje ZMPT101B [65].

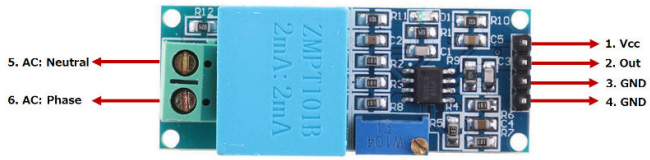


Figura 2.48. Módulo del sensor de voltaje ZMPT101B

El análisis en este documento tiende a encontrar una relación más precisa entre el voltaje de entrada y la salida del ADC mediante análisis de regresión. La salida ADC se ajusta usando el trimpot a un valor apropiado contra una entrada de referencia.

La onda senoidal de salida se encuentra desplazada positivamente de manera que la onda no tenga voltajes negativos, permitiendo leer la onda completamente con el ADC. El desplazamiento depende del valor del voltaje con que se alimenta el módulo: si el voltaje de alimentación es de 5V el desplazamiento será de 2,5V y si se alimenta el módulo con 3,3V el desplazamiento será de 1,65V. El circuito de acondicionamiento de señal permite que el voltaje de salida del módulo sea leído por cualquier microcontrolador con entrada analógica (ADC), permitiendo así leer el voltaje instantáneo y realizar cálculos de energía como: voltaje pico a pico (Vpp) y voltaje eficaz (Vrms) [103].

Para realizar el diseño de los circuitos impresos de los diferentes sensores mencionados, se ha empleado la herramienta de simulación de circuitos electrónicos y diseño de circuitos impresos, Proteus Design Suite. En el Anexo B se muestran tanto el esquemático como el layout utilizados para llevar a cabo los montajes de los diferentes sensores. Para el diseño de las pistas se ha empleado el criterio de 1mm de ancho por cada 1A de corriente.

2.4. DISEÑO DEL FILTRO

El objetivo de diseñar un filtro para el sistema es eliminar las frecuencias altas no deseadas (es decir, el ruido) que están presentes en las líneas de salida de AC del inversor trifásico, reduciendo así la ondulación y permitiendo obtener una señal de salida sinusoidal con las mismas características en voltaje y frecuencia que la de la red eléctrica [66], [104]. De esta forma, es posible realizar la transmisión de potencia a un sistema de voltaje determinado, como es la red eléctrica, con un bajo contenido de armónicos [85].

Según la Resolución Nro. ARCONEL – 053/18 los límites máximos de distorsión armónica individual de voltaje y distorsión armónica total de voltaje son los siguientes:

Tabla 2.8. Límites máximos de armónicos de voltaje (% del voltaje nominal) [64]

Nivel de Voltaje	Armónica individual (%)	THD (%)
Bajo Voltaje	5,0	8,0
Medio Voltaje	3,0	5,0
Alto Voltaje (Grupo 1)	1,5	2,5
Alto Voltaje (Grupo 2)	1,0	1,5

Los filtros de armónicos pasivos a menudo se usan para reducir los armónicos de voltaje y la distorsión de corriente en los sistemas de generación distribuida [67].

Las corrientes armónicas inyectadas por un inversor conectado a la red se pueden clasificar como:

- Armónicos de baja frecuencia,
- Cambio de armónicos de frecuencia; y
- Armónicos de alta frecuencia.

Cada categoría armónica debe ser atenuada de manera suficiente y adecuada [4]. Los armónicos actuales generados, si se inyectan en la red, pueden causar el mal funcionamiento de los aparatos sensibles conectados a la misma barra. De acuerdo con los estándares de armónicos, que determinan el nivel de armónicos actuales inyectados en

la red de la red [5], el filtro de potencia debe atenuar los armónicos a niveles específicos. Los inversores para la interfaz de red necesitarán incorporar filtros de interfaz para atenuar la inyección de armónicos de corriente [67].

Las topologías de filtros de salida comúnmente empleadas en inversores son la LC y la LCL las cuales se han descrito en la sección 1.3.16.1.

El filtro seleccionado para esta aplicación fue el filtro LCL el cual presenta una atenuación de 60db/década a partir de la frecuencia de resonancia, tiene una baja distorsión de la corriente de red y baja producción de potencia reactiva, sin embargo, puede llegar a causar distorsión de la corriente de entrada, dinámica y en estado estacionario, debido a la resonancia [104].

El diseño del filtro se realizará únicamente en base a la frecuencia de resonancia del filtro, debido a que se conocen dos datos: el valor del capacitor C, y el valor del inductor L_2 que se pueden apreciar en la Figura 1.55.

El capacitor es un elemento disponible en el laboratorio, y su valor es $C = 40\ \mu F$.

El valor del inductor L_2, corresponde al valor de la inductancia equivalente del transformador diseñado y construido previamente. Para mayor exactitud en el cálculo de L_1, se utilizarán los valores obtenidos de las pruebas de cortocircuito y referidos al lado de bajo voltaje. Los valores base del transformador en el lado de bajo voltaje se detallan a continuación:

$$S_{base} = 1000\ VA$$

$$V_{base} = 32\ V$$

$$Z_{base} = \frac{V_{base}^2}{S_{base}} = 1{,}024\ \Omega$$

Los datos de placa del transformador y las pruebas realizadas se encuentran en el Anexo D, de donde se obtienen los siguientes valores de la prueba de cortocircuito:

$$P_{3\phi_{cc}} = 60\ W$$

$$V_{L_{cc}} = 5\ V$$

$$I_{L_{cc}} = 18\ A$$

La conexión del devanado primario del transformador es Δ, por lo que:

$$V_{L_{cc}} = V_{\phi_{cc}} = 5\ V$$

$$I_{\phi_{cc}} = \frac{I_{L_{cc}}}{\sqrt{3}} = 10{,}3923\ A$$

Para encontrar el valor de la resistencia equivalente se utiliza la Ecuación (2.59).

$$P_{3\phi_{cc}} = 3 \times {I_{\phi}}_{cc}^{2} \times R_{eq} \tag{2.59}$$

De donde se obtiene que:

$$R_{eq} = \ 0{,}1852\ \Omega$$

Aplicando la Ley de Ohm, se obtiene el valor de la impedancia equivalente:

$$Z_{eq} = \frac{V_{\phi_{cc}}}{I_{\phi_{cc}}} = \frac{5\ V}{10{,}3923\ A} = 0{,}4811\ \Omega$$

Con el valor de la impedancia equivalente del transformador se encuentra el valor de la reactancia utilizando el teorema de Pitágoras para impedancias:

$$X_{eq} = \sqrt{Z_{eq}^2 - R_{eq}^2} = 0{,}4441\ \Omega$$

Una vez encontrada la reactancia equivalente del transformador, basta con dividir para $\omega_n = 2\pi f$ obteniendo:

$$L_{eq} = \frac{X_{eq}}{\omega} = 1{,}1779\ mH$$

Conocido el valor de $L_{eq} = L_2$, se escoge el valor de la frecuencia de resonancia teniendo en cuenta la siguiente restricción. [69]

$$10 \times f < f_{res} < \frac{1}{2} \times f_{sw} \tag{2.60}$$

Es decir, la frecuencia de resonancia debe estar entre $600 - 3000\ Hz$. Se elige la frecuencia promedio dada por la resitricción, entonces $f_{res} = 1800\ Hz$.

A partir de la ecuación de la frecuencia de resonancia del filtro LCL:

$$\omega_{res} = \sqrt{\frac{L_1 + L_2}{L_1 \times L_2 \times C}} \tag{2.61}$$

Se obtiene el valor de $L_1 = 0{,}2343\ mH$. De acuerdo con la disponibilidad de inductores en el laboratorio se escoge un inductor de $0{,}33mH$.

Para el cálculo de la resistencia de amortiguamiento para minimizar el efecto de resonancia del filtro se utiliza la ecuación (2.62) [69] .

$$R_d = \frac{1}{3 \times \omega_{res} \times C} \tag{2.62}$$

Obteniendo un valor de $R_d = 0{,}7368\ \Omega$.

En la Figura 2.49 y Figura 2.50 se muestran los resultados del diseño del filtro LCL sin y con amortiguamiento respectivamente. Se puede apreciar que, con el filtro diseñado, todas las frecuencias a partir de $100\ Hz$ son atenuadas, recordando que el filtro se realiza para mitigar principalmente la señal portadora de la PWM, con una frecuencia $f_{sw} = 6\ kHz$.

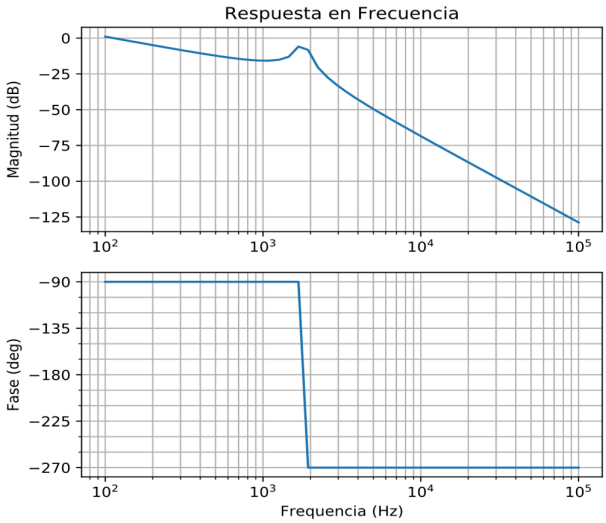


Figura 2.49. Respuesta en frecuencia del filtro LCL diseñado sin amortiguamiento

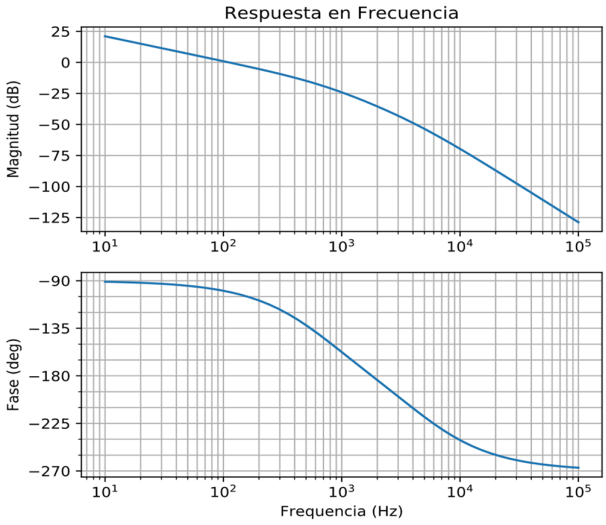


Figura 2.50. Respuesta en frecuencia del filtro LCL diseñado con amortiguamiento paralelo

2.5. DISEÑO DEL TRANSFORMADOR TRIFÁSICO DE ACOPLAMIENTO A LA RED

El transformador de acoplamiento permite adaptar los niveles de voltaje a la salida del sistema, elevando el voltaje de salida del inversor al nivel de voltaje de la red, también proporciona aislamiento eléctrico entre el sistema fotovoltaico y la red, como medida de seguridad, pues como se menciona en [105], la finalidad del aislamiento eléctrico es evitar la posible inyección de DC a la red, proteger la cadena de paneles fotovoltaicos y al inversor contra sobrevoltajes, e incrementar la seguridad de los usuarios.

El diseño se realizará para un transformador en seco debido a la ventaja que representa al ser libre de aceite y al no ser engorroso, lo que reduce el nivel de peligro de incendio. Además, dado que el transformador de tipo seco no tiene problemas de fugas de aceite, no es necesario detectar regularmente el envejecimiento de la calidad del aceite y no hay necesidad de cambiar el aceite, lo cual reduce en gran medida el costo del mantenimiento diario.

En el diseño del transformador se implementará también el uso de taps puesto que como señala [105], se recomienda cerciorarse de los niveles de voltaje que tendrá el transformador, así como de procurar seleccionar un transformador que cuente con taps para que en un momento dado el voltaje nominal pueda ajustarse ligeramente. Con ello se evita que los inversores utilizados, ante cualquier variación transitoria de voltaje en la red, no disparen continuamente sus protecciones internas al determinar un ambiente eléctrico riesgoso para continuar operando.

2.5.1. Dimensionamiento de parámetros del transformador

Este dimensionamiento parte de las condiciones del transformador en el lado primario .La salida del inversor en condiciones estándar es de 32 V, sin embargo tiene un rango de variación debido a las condiciones de luz solar que llegue a los paneles solares en determinado momento, es por ello que se necesita emplear un cambio de taps para así asegurar el voltaje en el secundario de 220 V lo cual permita acoplar el sistema a la red puesto que esta es una condición para la sincronización, como se señala en la sección 1.3.12.1.

La potencia del sistema es de 500 W en las mejores condiciones que puede trabajar dicho sistema, esto debido a que según los datos de placa de cada panel sus potencias son de 250 W y al ser dos se obtienen 500 W, lo que resulta en una potencia de 500 VA que deberá ser la potencia mínima del transformador.

Otra manera de determinar la potencia del transformador es partiendo de la corriente máxima del sistema la cual es de 8,24 A, esta corriente debe soportar también el transformador, por lo que el transformador tiene la siguiente potencia:

$$S = \sqrt{3} \times 8{,}24A \times 32\,V$$

$$S = 498{,}83\,VA$$

En la Tabla 2.9, se presentan los valores para los cuales será dimensionado el transformador.

Tabla 2.9. Parámetros para dimensionar el transformador.

DATOS	VALORES
Potencia del transformador	1 kVA
Voltaje del devanado primario	32 V
Voltaje del devanado secundario	220 V
Conexión	Dyn1
Frecuencia de la red	60 Hz
Taps en el primario	Pasos: 2,5% N° de Posiciones: 7

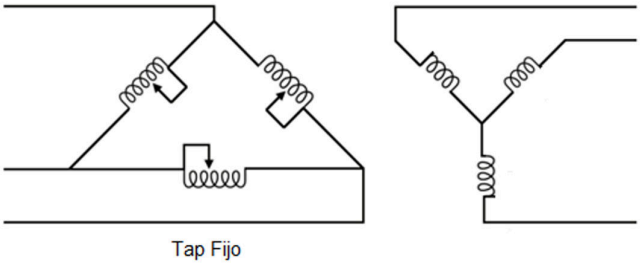


Figura 2.51. Trifilar con taps en ambos lados del transformador

El diseño del transformador que permitirá elevar el voltaje a la salida del sistema trifásico para acoplarlo con la red eléctrica sigue las ecuaciones de la sección 1.3.17.

2.5.2. Voltajes y corrientes en los devanados

En sistemas trifásicos, el uso de transformadores de aislamiento Δ/Y ó Δ/Δ previene el flujo de corrientes de falla a tierra a través del transformador. Esto implica que una falla a tierra en un lado del transformador no producirá corrientes de falla en el otro lado [105]. En base a lo mencionado, se selecciona el tipo de conexión dYN1 (triángulo – estrella, -30°de desplazamiento entre el lado de bajo voltaje y el lado de alto voltaje), como se observa en la Figura 2.52, puesto que en dicha conexión se tiene un neutro para aterrizar el lado de alto voltaje lo cual es conveniente y tiene grandes ventajas.

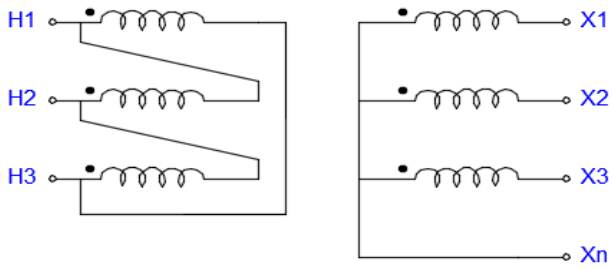


Figura 2.52. Esquema de conexión dYn1 del transformador de acoplamiento

Esta conexión no presenta problemas con los componentes en sus voltajes de terceros armónicos, puesto que se consume una corriente circulante en el lado de la delta (triangulo), este tipo de conexión es estable con respecto a cargas desequilibradas, debido a que la delta redistribuye cualquier desequilibrio que se presente [106]. En los transformadores triángulo -estrella las corrientes "triples" se suman en el conductor neutro, en el primario, los "triples" de las cargas desequilibradas salen por los conductores y los de las cargas equilibradas quedan atrapados en los bobinados del triángulo [107].

Acorde al tipo de conexión seleccionado y a las ecuaciones (1.32) y (1.33) , los voltajes y corrientes de los devanados del transformador resultan:

$$V_p = 32\ V$$

$$V_s = \frac{220}{\sqrt{3}} = 127{,}02\ V$$

$$I_P = \frac{1000}{3 \times 32} = 10{,}42\ A$$

$$I_S = \frac{1000}{3 \times 127{,}02} = 2{,}62\ A$$

2.5.3. Sección de los conductores

De la Tabla 1.11, se escoge el valor de 2,5 A/mm^2 para la densidad de corriente pues se trata de un transformador tipo seco y mediante las ecuaciones (1.34) y (1.35), las secciones quedan establecidas por los siguientes valores:

$$S_S = \frac{2.62}{2{,}5} = 1{,}05 mm^2$$

A partir de estos valores, de la Tabla 1.12 se selecciona un calibre de $11\ AWG$ con diámetro de $2{,}39mm$ para el devanado en delta y un calibre de $17\ AWG$ con diámetro de $1{,}21mm$ para el devanado en estrella.

2.5.4. Sección del núcleo

Partiendo de un valor de constante $k = 16$ y de las ecuación (1.36) y (1.37), la sección del núcleo y sus dimensiones de ancho y espesor resultan:

$$A_C = 16 \times \sqrt{1} = 16\ cm^2$$

$$E = 10 \times \sqrt{\frac{16}{0{,}5 \times 0{,}98}} = 57{,}14\ mm$$

$$M = 0{,}5\ \times 57{,}14 = 28{,}57\ mm$$

2.5.5. Número de espiras

Conociendo que el núcleo del transformador es de tipo apilado, se utiliza una densidad de flujo magnético de 13500 Gauss y mediante las ecuaciones (1.38) y (1.39) el número de espiras de los devanados primario y secundario quedan establecidos por:

$$N_P = \frac{32 \times 10^8}{4{,}44\ \times 60 \times 16 \times 13500} = 55{,}61$$

$$N_P = 56\ espiras$$

$$N_S = 55{,}61 \times \frac{127{,}02}{32} = 220{,}74$$

$$N_S = 221\ espiras$$

2.5.6. Cálculo de taps

Conociendo que al depender el sistema de la cantidad de irradiancia que exista mientras el sistema se encuentre operando y que dicha irradiancia no es constante todo el tiempo, sino que varía dependiendo la situación climática. Una solución para esto como se observa en la sección 1.3.4, es mediante el control con la aplicación del algoritmo MPPT, con lo cual se obtiene la mayor potencia que puedan dar los paneles solares en un instante determinado y con ello se tiende a obtener un voltaje cuasi constante; sin embargo como se ha mencionado este voltaje no siempre va a ser el mismo, por lo cual al ser este voltaje la entrada de la barra DC del inversor trifásico, su salida de voltaje alterno tampoco será

siempre el mismo y tenderá a variar dentro de un rango, por lo cual es necesario que el transformador cuente con taps.

Para este transformador se empleará un cambiador de taps sin carga, en el cual es necesario que el transformador no se encuentre conectado a ninguna alimentación mientras se modifica la posición del tap, ya que el ajuste se efectúa en el transformador desenergizado, se lo hace comúnmente de forma manual [74].

2.5.6.1. Taps en el devanado secundario

El rango en el cual variaría el voltaje puede ser determinado a través de mediciones que se ha realizado en donde al tener un voltaje $V_{DC} = 60V$ (correspondiente a los dos paneles solares), con un índice de modulación $m = 0{,}85$, se obtiene un voltaje que ingresa a la barra de DC del inversor trifásico igual a:

$$V_{BUS_{DC}} = 0{,}85 \times \frac{V_{DC}}{2} \times \frac{\sqrt{3}}{\sqrt{2}} = 31{,}23\ V$$

Por facilidad se ha elegido colocar los taps en el devanado secundario que es el correspondiente al lado de alto voltaje, en el cual se debe asegurar de que se mantenga lo más cercano al voltaje de la red para la sincronización del sistema.

El devanado secundario del transformador conectado en estrella tiene un cambiador de taps fijo con cambios de $+/-7{,}5\%$ con variación de 2,5%, con lo cual el número de taps según la ecuación (1.41) resulta:

$$\#taps = \frac{+/-7{,}5\%}{2{,}5\%} = +/-3$$

Lo cual implica que se tendrán tres taps por encima del nominal y dos taps por debajo del nominal, teniendo un total de:

$$\#taps = 7$$

Por otro lado, mediante la ecuación (1.42) el número de espiras de cada tap resulta:

$$N_{TAP} = 221 \times 0{,}025 = 5{,}525$$

$$N_{TAP} = 6\ espiras$$

Cada paso deberá aumentar 6 espiras del valor nominal, teniendo un total de espiras:

$$N_{S-TOTAL} = N_S + N_{TAP} \times 3$$

$$N_{S-TOTAL} = 221 + 6 \times 3$$

$$N_{S-TOTAL} = 233\ espiras$$

En la Tabla 2.10 se presentan los valores de voltaje y número de espiras que tendrá el transformador en el devanado secundario con los diferentes cambios de posiciones de los taps.

Tabla 2.10. Valores de voltaje y número de espiras en cada tap del devanado secundario

Tap	Nº Espiras	Voltaje
7	239	237
6	233	232
5	227	227
4	221	220
3	215	217
2	209	212
1	203	207

2.5.7. Cálculo de las alturas de las bobinas

- Cálculo del número de espiras por capa

$$Esp_{cpr} = \frac{56}{3} = 18{,}67$$

$$Esp_{csec} = \frac{221}{4} = 55{,}25$$

Se redondea el número de total de espiras por capa que tendrán los devanados a:

$$Esp_{cpr} = 19$$

$$Esp_{csec} = 55$$

- Cálculo de la altura eléctrica de los devanados

$$HEBP = (19 + 1) \times 2{,}39 = 47{,}8\ mm$$

$$HEBS = (55 + 1) \times 1{,}21 = 67{,}76\ mm$$

- Dimensión del collarín

En base a los voltajes del devanado primario y secundario del transformador 35 V y 220 V, respectivamente y de acuerdo con la Tabla 1.13 la clase de aislamiento será de 1,2 kV con una distancia de aislamiento de 8mm. Sin embargo, debido a que este es el único parámetro que se puede variar en el diseño para lograr que la altura de los devanados primario y secundario sean aproximadamente iguales, se puede asumir valores

dependiendo de la altura de la ventana del núcleo y del número de espiras por capa que se ubique en la bobina.

- Cálculo de la altura física de los devanados

$$HFBP = 47{,}8 + 2 \times 15$$

$$HFBP = 77{,}8\ mm \approx 78\ mm$$

$$HFBS = 67{,}76 + 2 \times 5$$

$$HFBS = 77{,}76\ mm \approx 78\ mm$$

2.5.8. Determinación de los aislamientos

- Cálculo del aislamiento entre capas y bobinas y núcleo

Primero se selecciona el voltaje de frente de onda de 75kV y se calculan los voltajes de ruptura:

$$V_R = \frac{3 \times FO}{N_{cap}}$$

$$VR_P = \frac{3 \times 75}{3} = 75\ kV$$

$$VR_S = \frac{3 \times 75}{4} = 56{,}25\ kV$$

$$VR_o = \frac{3 \times 75}{3 - 1} = 112{,}5\ kV$$

En base a la curva de resistencia a la ruptura del aislamiento de la Figura 1.63 se selecciona el espesor del aislamiento correspondiente a cada voltaje de ruptura.

$$ais_{capasP} = 0{,}67\ mm$$

$$ais_{capasS} = 0{,}43\ mm$$

$$ais_0 = 1{,}24\ \ mm$$

Mientras que para determinar el aislamiento entre el devanado primario y secundario se emplea la Tabla 1.15 y la clase de aislamiento que se determinó antes en un valor de 1.2 kV.

$$ais_{SP} = 1{,}7\ \ mm$$

2.5.9. Cálculo de perímetros

Primero se realiza el cálculo del espesor de la bobina:

$$EB_P = (3 \times 2{,}39 + (3-1) \times 0{,}67) \times 1{,}05$$

$$EB_P = 8{,}9355\ mm$$

$$EB_S = (4 \times 1{,}21 + (4-1) \times 0{,}43) \times 1{,}05$$

$$EB_S = 6{,}4365\ mm$$

Con estos valores se calculan las dimensiones del frente:

$$F_0 = 28{,}57 + 5 + 2 \times 1{,}24$$

$$F_0 = 36{,}05\ mm$$

$$F_S = 36{,}05 + 2 \times 6{,}4365$$

$$F_S = 48{,}92\ mm$$

$$F_{SP} = 48{,}92 + 2 \times 1{,}7$$

$$F_{SP} = 52{,}32\ mm$$

$$F_P = 52{,}32 + 2 \times 8{,}9355$$

$$F_P = 70{,}19\ mm$$

$$F_T = 70{,}19 \times 1{,}04$$

$$F_T = 72{,}99\ mm$$

Así como también se calculan las dimensiones del costado:

$$C_O = 57{,}14\ + 5 + 2 \times 1{,}24$$

$$C_O = 64{,}62\ mm$$

$$C_S = 64{,}62\ + 2 \times 6{,}4365$$

$$C_S = 77{,}493\ mm$$

$$C_{SP} = 77{,}493 + 2 \times 1{,}7$$

$$C_{SP} = 80{,}893\ mm$$

$$C_P = 80{,}893\ + 2 \times 8{,}9355$$

$$C_P = 98{,}764\ mm$$

$$C_T = 98{,}764\ \times 1{,}1$$

$$C_T = 108{,}64\ mm$$

A partir de estos valores se calculan los perímetros medios de las bobinas:

$$PM_P = 52{,}32\ + 70{,}19 + 80{,}893 + 98{,}764$$

$$PM_P = 302{,}167\ mm$$

$$PM_S = 64{,}62 + 77{,}493\ + 36{,}05 + 48{,}92$$

$$PM_S = 227{,}083\ mm$$

$$PM_{PS} = \frac{302{,}167 + 227{,}083}{20}$$

$$PM_{PS} = 26{,}46\ cm$$

2.5.10. Cálculo de la impedancia y pérdidas en los devanados

- Peso del cobre

$$PB_P = 3 \times 8{,}9 \times 10^{-6} \times 302{,}167 \times 56 \times 4{,}17$$

$$PB_P = 1{,}8840\ kg$$

$$PB_S = 3 \times 8{,}9 \times 10^{-6} \times 227{,}083 \times 221 \times 1{,}05$$

$$PB_S = 1{,}4069\ kg$$

$$PB_T = 1{,}8840 + 1{,}4069$$

$$PB_T = 3{,}2909\ kg$$

- Reactancia del transformador

$$a = \frac{6{,}4365}{10}$$

$$a = 0{,}64365\ mm$$

$$b = \frac{1{,}7}{10}$$

$$b = 0{,}17\ mm$$

$$c = \frac{8{,}9355}{10}$$

$$c = 0{,}89355\ mm$$

$$F_C = 0{,}64365 + 0{,}17 + 0{,}89355$$

$$F_C = 1{,}7072\ mm$$

$$\propto = 1{,}7072\ + \frac{47{,}8\ + 67{,}76}{2}$$

$$\propto = 59{,}4872\ mm$$

$$X_T = \frac{0{,}756 \times 60 \times 56^2 \times 10{,}42 \times 26{,}46 \times 1{,}7072}{32 \times 59{,}4872 \times 10^5}[\%]$$

$$X_T = 0{,}35\ \%$$

- Resistencia del transformador

$$R_P = \frac{1{,}78 \times 10^{-5} \times 302{,}167 \times 56}{4{,}17}$$

$$R_P = 0{,}07223\ \Omega$$

$$R_S = \frac{1{,}78 \times 10^{-5} \times 227{,}083\ \times 221}{1{,}05}$$

$$R_S = 0{,}85076\ \Omega$$

- Cálculos de las pérdidas de cobre

$$PCu_P = 3 \times 10{,}42^2 \times 0{,}07223$$

$$PCu_P = 23{,}5274\ W$$

$$PCu_S = 3 \times 2{,}62^2 \times 0{,}85076$$

$$PCu_S = 17{,}51987\ W$$

$$PCu = 23{,}5274\ + 17{,}51987$$

$$PCu = 41{,}04727\ W$$

- Cálculo de la impedancia del transformador

$$R_T = \frac{41{,}04727}{1000} \times 100\ \%$$

$$R_T = 4{,}1047\ \%$$

$$Z_T = \sqrt{4{,}1047^2 + 0{,}35^2}$$

$$Z_T = 4{,}1196\ \%$$

2.5.11. Cálculo de dimensiones y pérdidas en el núcleo

- Cálculo de las dimensiones del núcleo

$$HV = 78 + 10$$

$$HV = 88\,mm$$

$$DEP = 72{,}99\ + 10$$

$$DEP = 82{,}99\,mm$$

$$AV = 82{,}99 - 28{,}57$$

$$AV = 54{,}42\,mm$$

Con estos valores se calcula la longitud y el ancho total del núcleo:

$$LN = 2 \times 82{,}99 + 28{,}57$$

$$LN = 194{,}55\,mm$$

$$AN = 88 + 2 \times 28{,}57$$

$$AN = 145{,}14\,mm$$

- Cálculo del volumen del núcleo

$$VP = 3 \times 10^{-3}(\ 28{,}57 \times 57{,}14 \times 88\ )$$

$$VP = 430{,}9773\,cm^3$$

$$VY = 4 \times 10^{-3}(28{,}57 \times 57{,}14 \times 54{,}42)$$

$$VY = 355{,}3604\,cm^3$$

$$VE = 6 \times 10^{-3} \times 57{,}14 \times 28{,}57^2$$

$$VE = 279{,}8414\,cm^3$$

$$VT = 430{,}9773 + 355{,}3604 + 279{,}8414$$

$$VT = 1066{,}1791\,cm^3$$

- Cálculo del peso del núcleo

$$PP = 0{,}00765\ \times 430{,}9773 \times 0{,}98$$

$$PP = 3{,}2310\,kg$$

$$PY = 0{,}00765 \times 355{,}3604 \times 0{,}98$$

$$PY = 2{,}6467\ kg$$

$$PE = 0{,}00765 \times 279{,}8414 \times 0{,}98$$

$$PE = 2{,}0979\ kg$$

$$PT = 3{,}2310 + 2{,}6467 + 2{,}0979$$

$$PT = 7{,}9756\ kg$$

- Cálculo de pérdidas en el hierro

$$WP = 0{,}98 \times 3{,}2310$$

$$WP = 3{,}1664\ W$$

$$WY = 0{,}98 \times 2{,}6467$$

$$WY = 2{,}5938\ W$$

$$WE = 2 \times 0{,}98 \times 2{,}0979$$

$$WE = 4{,}1119\ W$$

$$WT = 3{,}1664 + 2{,}5938 + 4{,}1119$$

$$WT = 9{,}8721\ W$$

2.5.12. Verificación de los parámetros de diseño

- Cálculo de pérdidas de potencia aparente en el núcleo

$$SP = 9{,}2 \times 3{,}2310$$

$$SP = 29{,}7252\ VA$$

$$SY = 9{,}2 \times 2{,}6467$$

$$SY = 24{,}3496\ VA$$

$$SE = 2 \times 9{,}2 \times 2{,}0979$$

$$SE = 38{,}6014\ VA$$

$$ST = 29{,}7252 + 24{,}3496 + 38{,}6014$$

$$ST = 92{,}6762\ VA$$

- Cálculo de la corriente de pérdidas por histéresis y corrientes de Eddy

$$I_C = \frac{\frac{9{,}8721}{3}}{127{,}02}$$

$$I_C = 0{,}02591\ A$$

- Cálculo de la corriente de excitación, en vacío o sin carga

$$I_O = \frac{\frac{92{,}6762}{3}}{127{,}02}$$

$$I_O = 0{,}24321\ A$$

$$I_O\ \% = \frac{0{,}24321}{10{,}42}$$

$$I_O\ \% = 2{,}3341\%$$

- Cálculo de la corriente de magnetización

$$V_p = 32\ V$$

$$V_s = \frac{220}{\sqrt{3}} = 127{,}02\ V$$

$$I_m = \sqrt{0{,}24321^2 - 0{,}02591^2}$$

$$I_m = 0{,}24183\ A$$

2.5.13. Verificación de parámetros mediante la norma INEN 2124-2004

En la Tabla 2.11 se muestran los parámetros obtenidos del diseño y los parámetros indicados en la norma.

Tabla 2.11. Comparación de parámetros

Parámetros	Norma INEN 2124-2004	Resultados del diseño
Io	5,50 %	2,33 %
Po	40 W	9,8721 W
Pcu	145 W	41,04727 W
Uz	4 %	4,1196 %

Como se observa, los resultados obtenidos en el diseño cumplen con los estándares de la norma INEN 2124-2004, por lo cual se concluye que los cálculos realizados son adecuados para el diseño del transformador.

2.5.14. Circuito equivalente del transformador principal

Para calcular los elementos del circuito equivalente del modelo π para el transformador se debe definir una impedancia base en la que trabajará el sistema. Además, como se observa en la Figura 2.53, todos los elementos del circuito del transformador se deben referir al lado primario.

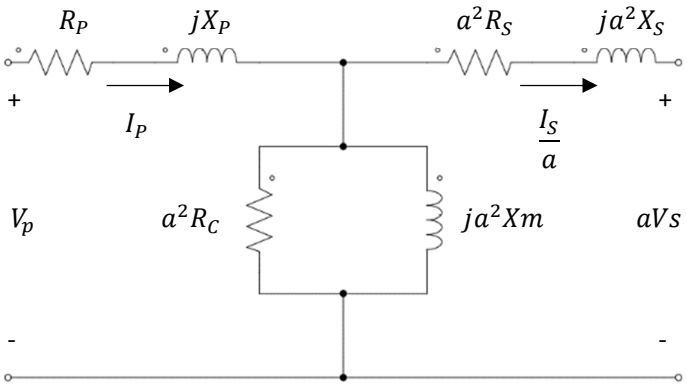


Figura 2.53. Circuito equivalente π referido a su lado primario

De acuerdo con las bases propias del transformador se tiene:

$$S_B = 1\ kVA$$

$$V_B = 32\ V$$

En donde S_B representa a la potencia base y V_B representa al voltaje base línea a línea de la conexión delta. Con esto y aplicando las ecuación (2.63) y (2.64), obteniendo la impedancia base y corriente base para el transformador.

$$Z_B = \frac{(V_B)^2}{S_B} \tag{2.63}$$

$$Z_B = \frac{32^2}{1000} = 1{,}024\ \Omega$$

$$I_B = \frac{S_B}{V_B} \tag{2.64}$$

$$I_B = \frac{1000\ VA}{32\ V} = 31{,}25\ A$$

Con estos valores, los parámetros referidos al primario se determinan de la siguiente manera.

- Resistencia en pu del devanado primario

$$R_{P_{pu}} = \frac{R_P}{Z_B} \tag{2.65}$$

$$R_{P_{pu}} = \frac{0{,}07223}{1{,}024}$$

$$R_{P_{pu}} = 0{,}07054\ pu$$

Los resultados del secundario, así como de la rama en paralelo se deben referir al lado primario, por lo cual se los multiplica por la relación de transformación al cuadrado.

- Resistencia en pu del devanado secundario

$$R_{S_{pu}} = \frac{0{,}85076}{1{,}024}$$

$$R_{S_{pu}} = 0{,}83082\ pu$$

$$a = \frac{V_S}{V_P}$$

$$a = \frac{220\ V}{32\ V}$$

$$a = 6{,}875$$

$$a^2 \times R_S = 6{,}875^2 \times 0{,}85076$$

$$a^2 \times R_S = 40{,}2117\Omega$$

$$a^2 \times R_{S_{pu}} = \frac{40{,}2117}{1{,}024}$$

$$a^2 \times R_{S_{pu}} = 39{,}2692pu$$

- Reactancia de cortocircuito en pu y en valores reales

$$X_{pu} = 0{,}035\ \text{pu}$$

$$X = 0{,}035 \times 1{,}024$$

$$X = 0{,}0358\ \Omega$$

- Resistencia de pérdidas en el núcleo

$$R_C = \frac{V_S}{I_C} \tag{2.66}$$

$$R_C = \frac{220}{0{,}02591} = 8490{,}93\ \Omega$$

$$R_C \times a^2 = 8490{,}93 \times 6{,}875^2$$

$$R_C \times a^2 = 401329{,}11\ \Omega$$

$$Rc_{pu} = \frac{401329{,}11}{1{,}024} = 391922{,}96\ pu$$

- Reactancia de magnetización

$$Xm = \frac{V_S}{I_m} \tag{2.67}$$

$$X_m = \frac{220}{0{,}24183} = 909{,}73\ \Omega$$

$$Xm \times a^2 = 909{,}73 \times 6{,}875^2$$

$$Xm \times a^2 == 42998{,}96$$

$$Xm_{pu} = \frac{42998{,}96}{1{,}024} = 41991{,}17\ pu$$

- Conductancia y susceptancia

$$Gc = \frac{1}{R_c} \tag{2.68}$$

$$Gc = \frac{1}{401329{,}11} = 2{,}4917 \times 10^{-6}\ S$$

$$Gc_{pu} = 2{,}4917 \times 10^{-6} \times 1{,}024 = 2{,}5515 \times 10^{-6}\ \text{pu}$$

$$Bm = \frac{1}{X_m} \tag{2.69}$$

$$Bm = \frac{1}{42998{,}96} = 2{,}3256 \times 10^{-5}\ S$$

$$Bm_{pu} = 2{,}3256 \times 10^{-5}\ \times 1{,}024 = 2{,}3814 \times 10^{-5}\ \text{pu}$$

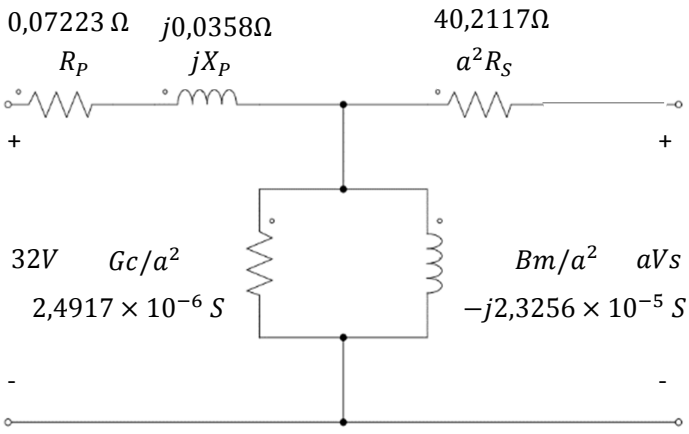


Figura 2.54. Circuito equivalente del transformador de acoplamiento referido al primario en valores reales

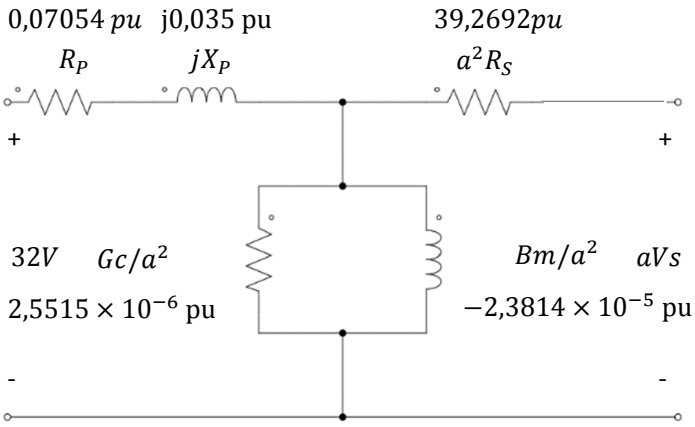


Figura 2.55. Circuito equivalente del transformador de acoplamiento referido al primario en por unidad en sus propias bases

3. RESULTADOS Y DISCUSIÓN

En este capítulo se presentan los resultados obtenidos de la variedad de pruebas realizadas al sistema y a sus diferentes etapas con el fin de evaluar y validar la correcta aplicación de la metodología descrita en el capítulo 2. Dichos resultados se evidencian a través de gráficas y registros de mediciones que se realizan con el equipo de instrumentación computarizada disponible en el Sistema de Entrenamiento de la Serie LabVolt Series 9063 - 02 de Festo Didactic, el cual cuenta con el módulo de interfaz de adquisición de datos para monitoreo, procesamiento y despliegue de datos, así como de un osciloscopio de 8 canales, mediante el software LVDAC – EMSf. Además, con el programa Code Composer Studio de Texas Instruments se visualizarán los valores de las variables del programa de control y sus respectivas gráficas.

3.1. Pruebas en el inversor trifásico de potencia

3.1.1. Señales de control PWM con modulación sinusoidal

Las señales de control para el inversor desarrollado cuentan con una modulación SPWM con portadora triangular generada por el código descargado al microcontrolador F28377S. La frecuencia de la portadora es fija con un valor de 6 kHz y la frecuencia de la señal moduladora es de 60 Hz, debido a esto se generan pulsos de alta frecuencia durante la conmutación de los semiconductores.

Como se detalla en el punto 2.2.1 de este trabajo, se añaden tiempos muertos en la generación de las señales de control para evitar cortocircuitos en los ramales del inversor.

En la Figura 3.1 se muestra la señal obtenida en el pin 80 de la tarjeta F28377S, correspondiente a la salida PWM 2A. Se puede apreciar la variación de la señal entre 0-3,3 V.

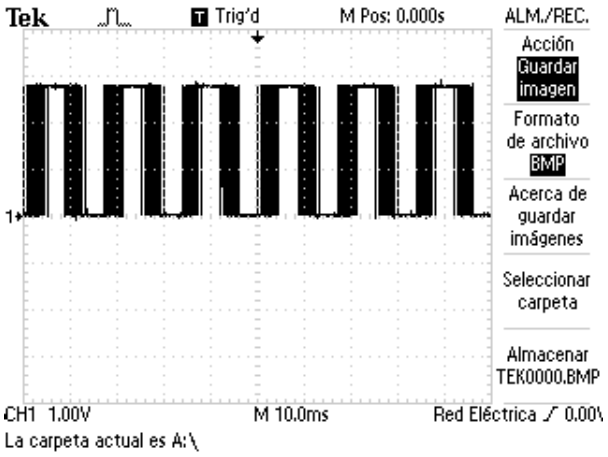


Figura 3.1. Señal SPWM en la salida de la tarjeta F28377S

3.1.2. Señales de control a la salida de los optoacopladores

El optoacoplador 6N137 se utiliza para aislar la etapa de potencia y la etapa de control del sistema. Debido a que la salida del 6N137 tiene la lógica de la compuerta NAND, la señal obtenida en la salida del optoacoplador se encuentra invertida respecto a su señal de entrada.

Las señales a las salidas de los optoacopladores ingresan a las entradas lógicas HIN y LIN del circuito integrado IR2110.

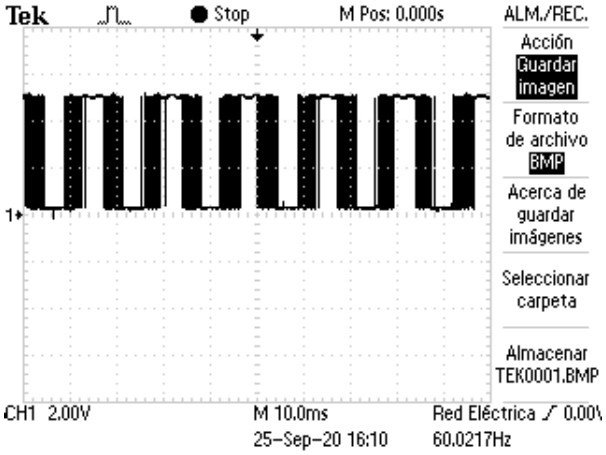


Figura 3.2. Señal obtenida en la salida del optoacoplador

3.1.3. Señales en los controladores IR2110

Para la operación del inversor trifásico se debe asegurar un adecuado disparo de los IGBT's, por lo cual se utilizan circuitos integrados IR2110 que tienen como objetivo adaptar el voltaje de las señales de control dadas por la tarjeta F28377S a los requisitos de las puertas de los IGBT's.

El voltaje de alimentación de los controladores de puerta es de 12 V. El diodo y el capacitor del circuito Bootstrap (circuito de arranque) ayuda a alimentar la fuente de voltaje flotante del lado alto VB como se explica en el apartado 2.1.3.

En la Figura 3.3 se muestra la señal de entrada al pin Hin del gate driver (3,3 V) y la señal de salida en el pin Ho (12 V), esta señal amplificada llega directamente a la puerta del IGBT 1 de la fase A para controlar su conmutación.

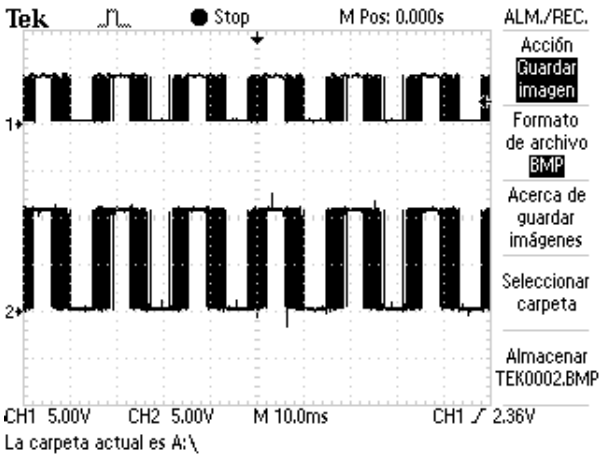


Figura 3.3. Señales de entrada y salida alta del controlador de puerta de la fase A

En la Figura 3.4 se muestran las señales en la salida del controlador de compuerta (Ho y Lo) con respecto a la tierra flotante generada por el mismo controlador. Este tipo de operación (Lo complemento de Ho) permite controlar una rama completa del inversor.

Estas señales cuentan con un retardo de activación adecuado para respetar las características de conmutación de los dispositivos de potencia y para no afectar las características de la señal modulada.

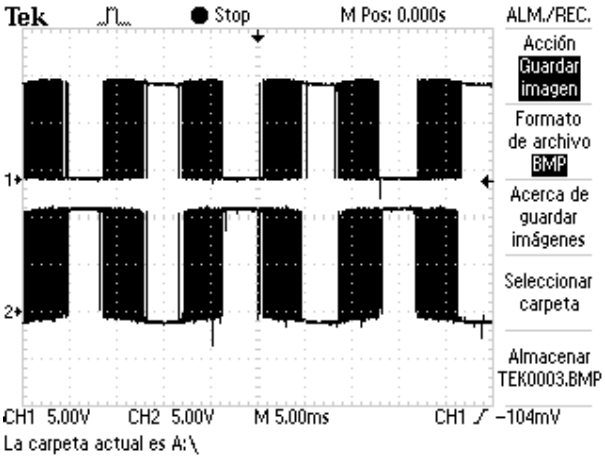


Figura 3.4. Señales en la salida del controlador de puerta de la fase A

3.1.4. Señales en los IGBTs

Estas pruebas se realizan con una fuente de voltaje de 65 VDC proveniente de la cadena PV con el objetivo de verificar la operación de los dispositivos de conmutación.

El pin Vs del controlador IR2110 debe estar conectado entre el emisor del IGBT del lado bajo y el colector del IGBT del lado alto. Por lo tanto, como este pin define el voltaje offset

de suministro flotante del lado alto, se asegura que el voltaje de puerta de los IGBTs del lado alto esté entre 0 y 12 V.

En caso de que el voltaje VGE no sea suficiente, es posible que los IGBTs no se saturen y sus pérdidas serán mayores. Se debe examinar el desempeño apropiado del controlador para asegurar la saturación de los semiconductores de potencia.

En primer lugar, se prueba el voltaje entre la puerta y el emisor (VGE) y como se observa en la Figura 3.5, las formas de onda corresponden a los resultados esperados.

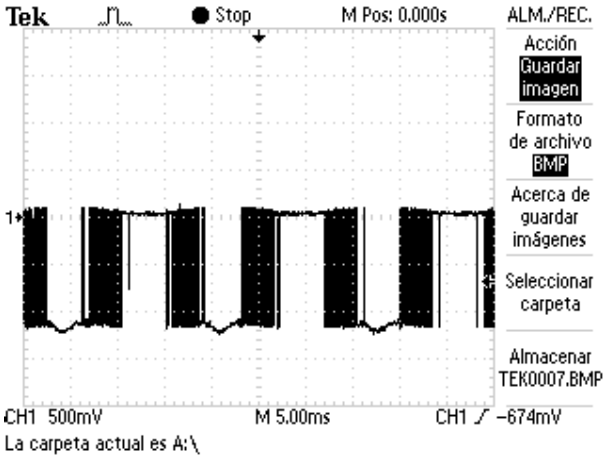


Figura 3.5. Voltaje puerta-emisor en el IGBT bajo de la fase C con atenuación x10

Además, se comprueba que el voltaje colector - emisor (VCE) tenga variación entre 0 y 65 V, correspondiente al nivel de voltaje de la barra DC.

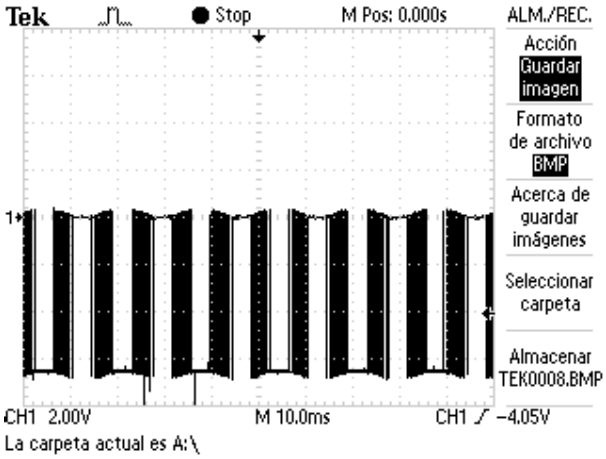


Figura 3.6. Voltaje colector-emisor en el IGBT bajo de la fase C con atenuación x10

3.1.5. Señales en la salida del inversor trifásico

La Figura 3.7 corresponde al voltaje AB en la salida del inversor, esta señal tiene una frecuencia fundamental de 60 Hz. La amplitud de la señal está dada por el voltaje de la cadena PV y por el índice de modulación, comprendido en un rango de 0,85 a 1,4.

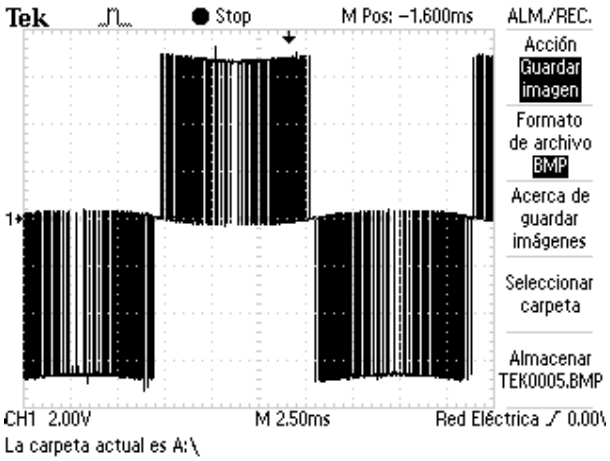


Figura 3.7. Voltaje AB en la salida del inversor con atenuación x10

En la Figura 3.8 se muestran los 3 voltajes de línea en la salida del inversor, se puede comprobar el desfase de 120º existente entre cada ramal del inversor. Cabe recalcar que el contenido armónico en esta etapa es alto, esto es presentado más adelante.

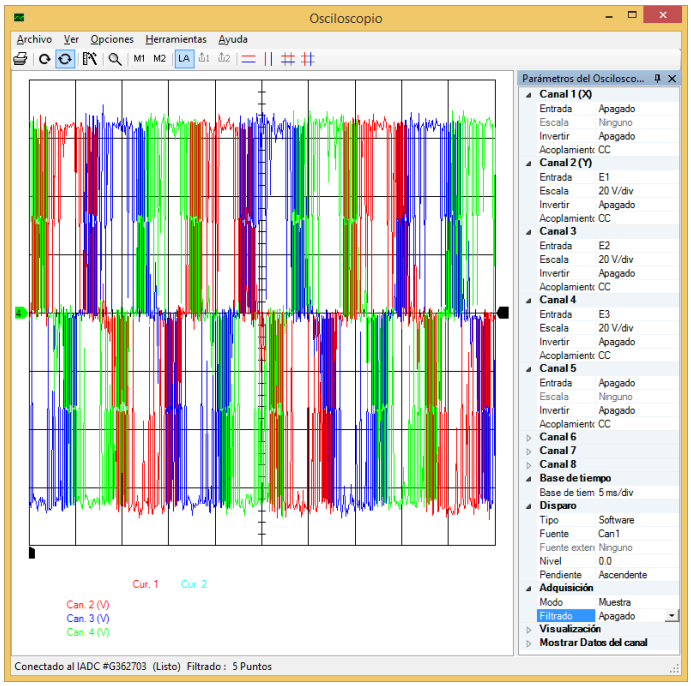


Figura 3.8. Voltajes de línea en la salida del inversor. Rojo: Fase A, Azul: Fase B, Verde: Fase C.

Como se explica en la sección 2.4, se utiliza un filtro LCL con el objetivo de rescatar la señal moduladora de la SPWM. En la Figura 3.9 se pueden apreciar las señales sinusoidales obtenidas en la salida del transformador.

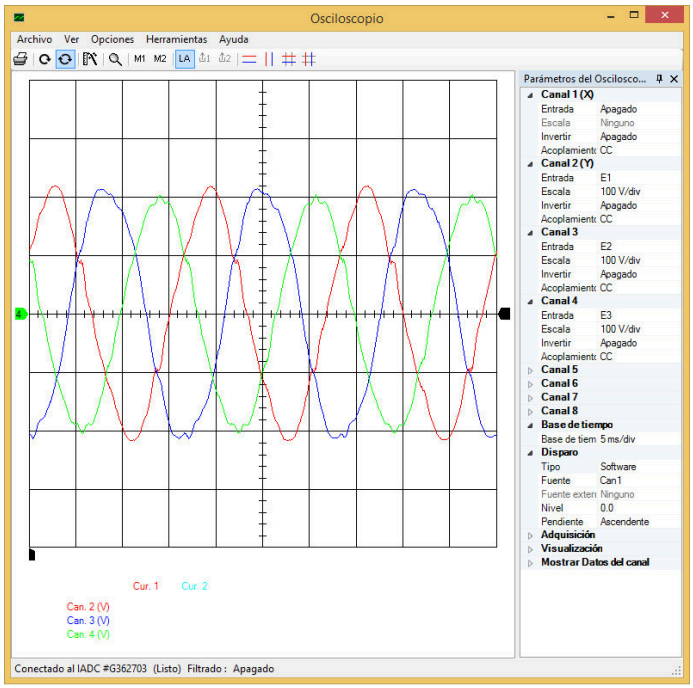


Figura 3.9. Voltajes de línea en la salida del filtro LCL. Rojo: Fase A, Azul: Fase B, Verde: Fase C.

3.2. Operación del sistema sincronizado con la red

Como se describe en la sección 1.3.12, se deben cumplir ciertas condiciones para realizar la sincronización del sistema con la red eléctrica. En esta sección mediante la implementación del sistema de control se evidencia el cumplimiento de las condiciones requeridas.

A partir de la construcción de los sensores y las tarjetas de acondicionamiento de las señales de voltajes y corrientes se toman las medidas necesarias descritas en la sección 2.2.3 para realizar la implementación del lazo de control de corriente.

La primera parte del sistema de control está constituido por el Lazo de Enclavamiento de Fase PLL. Para su correcto funcionamiento se deben tomar tres mediciones, los voltajes ABC de la red.

Las señales adquiridas por los sensores de voltaje AC se muestran en la Figura 3.10, estas señales son procesadas a través del software Code Composer Studio y se encuentran normalizadas con una amplitud máxima de 1.

Cabe recalcar que este software no permite visualizar más de dos gráficas al mismo tiempo ni superponer gráficas.

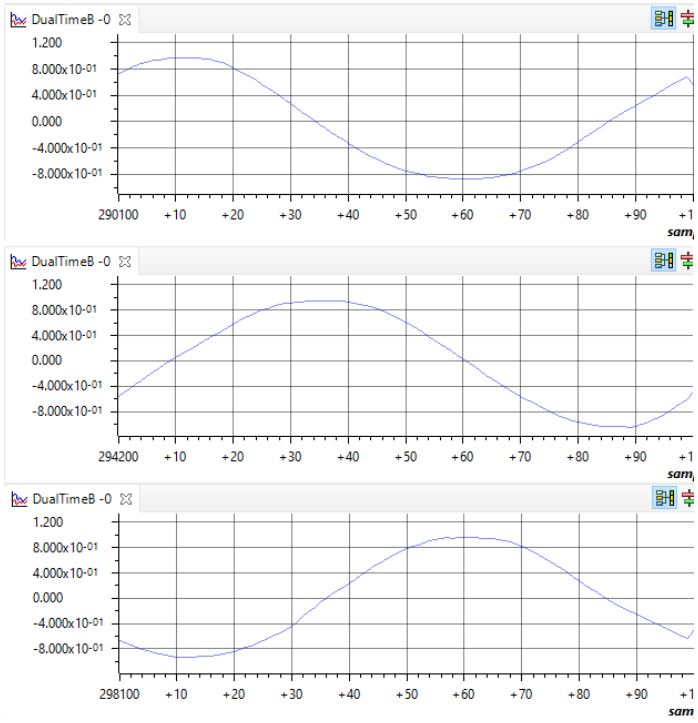
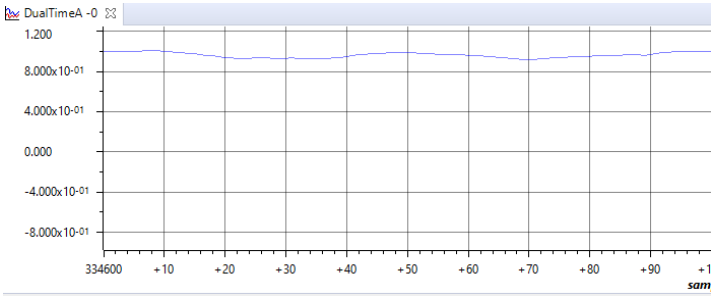


Figura 3.10. Lectura de voltajes ABC de la red a través de los sensores implementados

Para asegurar la correcta obtención del ángulo del vector de voltajes de la red, en la sección 2.2.2 se explica que el voltaje en el eje q debe ser igual a 0. Por esta razón a las señales de voltaje medidas anteriormente se les aplica la transformada directa de Park.

La Figura 3.11 muestra los resultados deseados de las señales en el marco de referencia sincrónico rotatorio vistas con Code Composer Studio, donde el voltaje en el eje d es aproximadamente 1 y el voltaje en el eje q es 0. Estas señales presentan oscilaciones debido al desbalance existente en el voltaje de la red y la adquisición de los sensores.



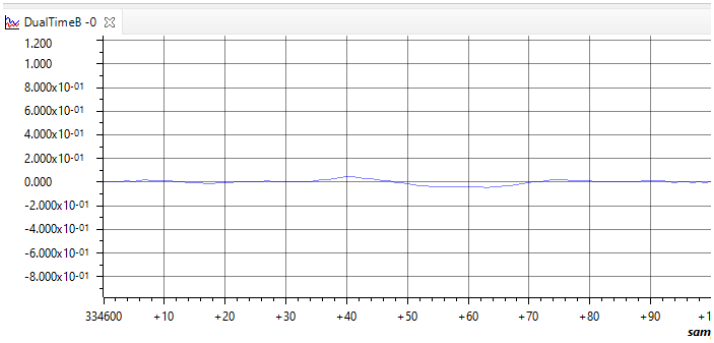


Figura 3.11. Voltajes de la red en los ejes d y q respectivamente

En la Figura 3.12 se muestra el ángulo del vector posición de voltaje obtenido con el PLL. El ángulo está guardado en una variable llamada *theta* que va de 0 a 2π radianes. También es posible evidenciar la precisión con la que el PLL adquiere el ángulo del vector posición, permitiendo que el conteo siempre empiece en el mismo punto de la fase A y no pierda su referencia a la frecuencia de la red.

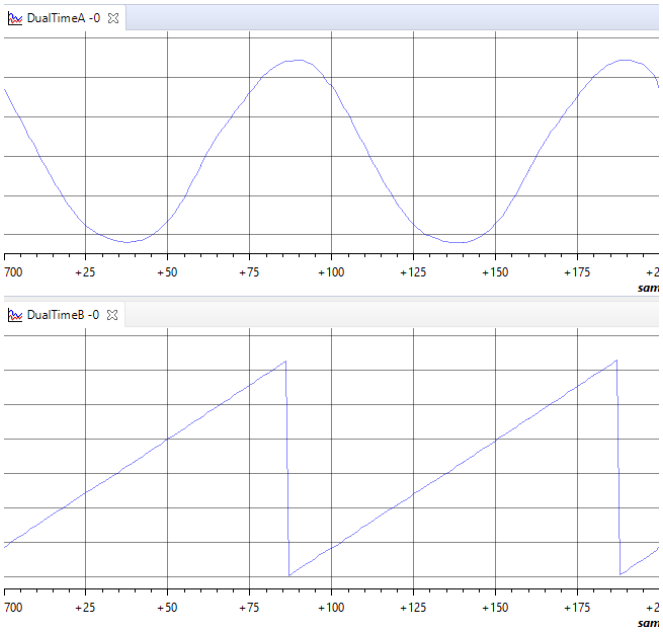


Figura 3.12. Ángulo del vector de posición de voltaje obtenido con el PLL enclavado con referencia en la fase A

La sincronización entre la conmutación de los semiconductores del inversor y la red es lograda por el PLL al alinear el vector de voltaje en el marco de referencia sincrónico con el eje d como se describe en la sección 2.2.2. El resultado de esta sincronización se muestra en la Figura 3.13, donde se puede observar que el voltaje de la fase A en la salida del inversor está perfectamente alineado con el voltaje de la fase A de la red. Se puede

notar que la amplitud del voltaje del sistema es ligeramente mayor al voltaje de la red, esto con el fin de cumplir las condiciones de sincronización vista en capítulos anteriores.

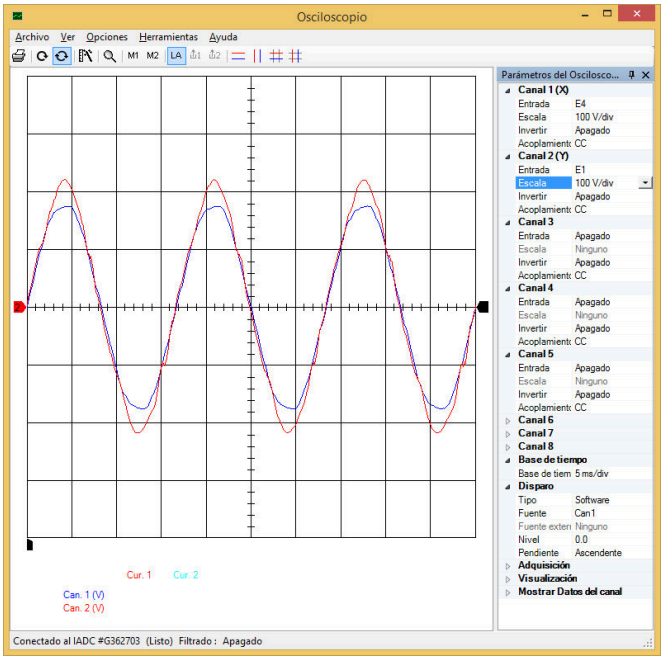


Figura 3.13. Voltaje de la fase A del inversor (rojo) y voltaje de la fase A de la red (azul)

Para comprobar de una forma más visual el comportamiento del PLL frente al voltaje de la red, se utiliza la herramienta de análisis fasorial del programa LVDAC -EMS para observar el posicionamiento de los fasores de los voltajes ABC del sistema fotovoltaico. La Figura 3.14 muestra satisfactoriamente los resultados obtenidos, es decir voltajes ABC desfasados 120º en el lado del inversor y alineados con el voltaje de la red.

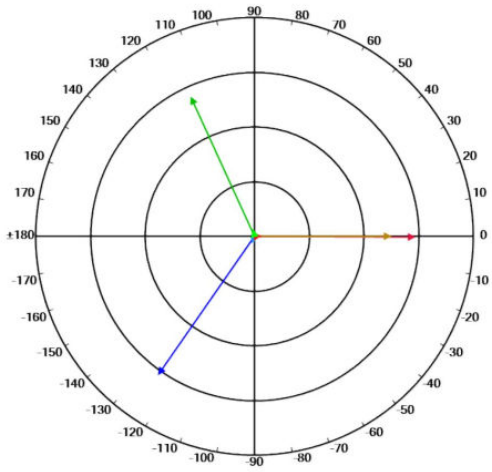


Figura 3.14. Fasores de los voltajes ABC (rojo, azul y verde) en la salida del transformador y fasor del voltaje de la fase A (dorado) de la red

Una vez sincronizado el sistema fotovoltaico con la red, el sistema de control implementado permite inyectar la potencia disponible (de acuerdo con la variación de los factores climáticos) hacia la red.

Como se explica en el apartado 2.2.3 de este trabajo, la referencia para la inyección de potencia activa está asociada a la referencia de la corriente del eje d, y está dada por el algoritmo MPPT implementado, mientras que la referencia de potencia reactiva asociada a la corriente del eje q se mantiene en 0.

En la Figura 3.15 se pueden apreciar las formas de onda de las corrientes ABC inyectadas desde el sistema fotovoltaico hacia la red. En esta etapa se puede apreciar una gran distorsión en las formas de onda de corriente.

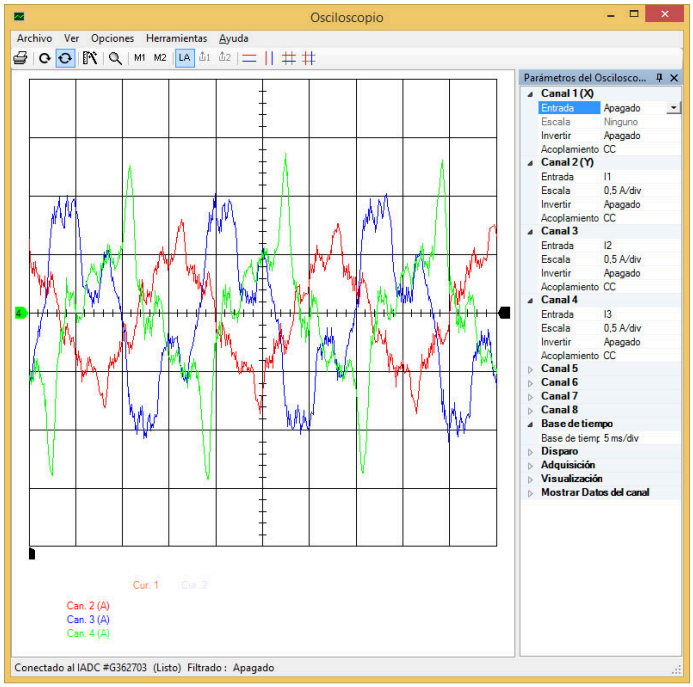
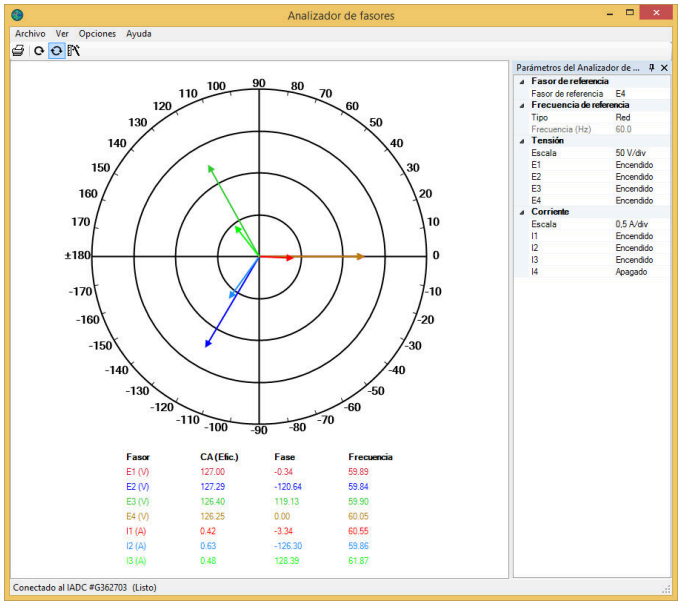


Figura 3.15. Corrientes ABC inyectadas hacia la red

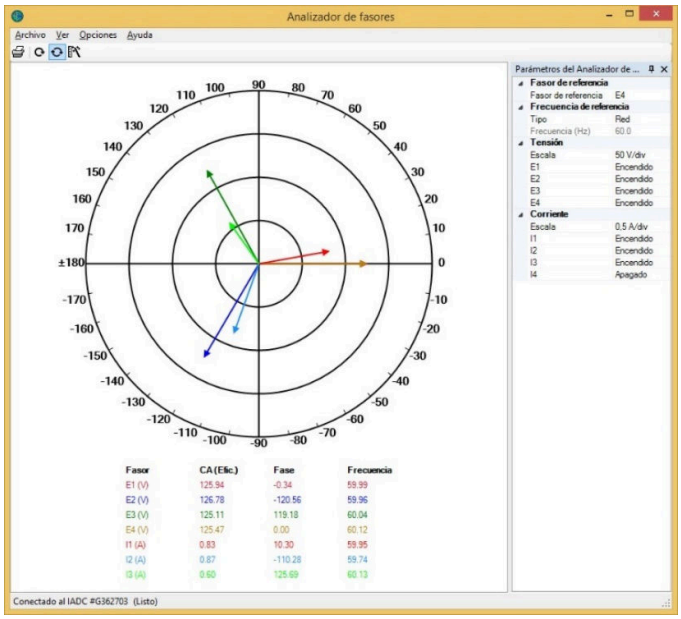
De acuerdo con las referencias dadas al sistema de control, se trata de inyectar la mayor cantidad de potencia activa hacia la red, por lo que los resultados mostrados en la Figura 3.16 presentan de manera satisfactoria el rendimiento del sistema implementado presentando un factor de potencia cercano a la unidad.

Cabe recalcar que se realizaron pruebas en el laboratorio de Máquinas Eléctricas (a) y en el Laboratorio Físico de Sistemas Eléctricos de Potencia (b). La diferencia que existe entre los fasores de corriente de ambas redes se debe a que en la segunda red existe la

presencia de cargas no lineales, por ende, mayor contenido armónico que se inyecta en esta red.



(a) Red del laboratorio de Máquinas Eléctricas



(b) Red del laboratorio físico de Sistemas Eléctricos de Potencia

Figura 3.16. Fasores de corrientes inyectadas a la red respecto a los voltajes de cada red

El sistema de control necesita la lectura de las corrientes A, B y C para realizar el lazo de control.

De acuerdo con lo explicado anteriormente, la Figura 3.17 muestra las señales obtenidas por los sensores de corriente AC vistas desde Code Composer Studio.

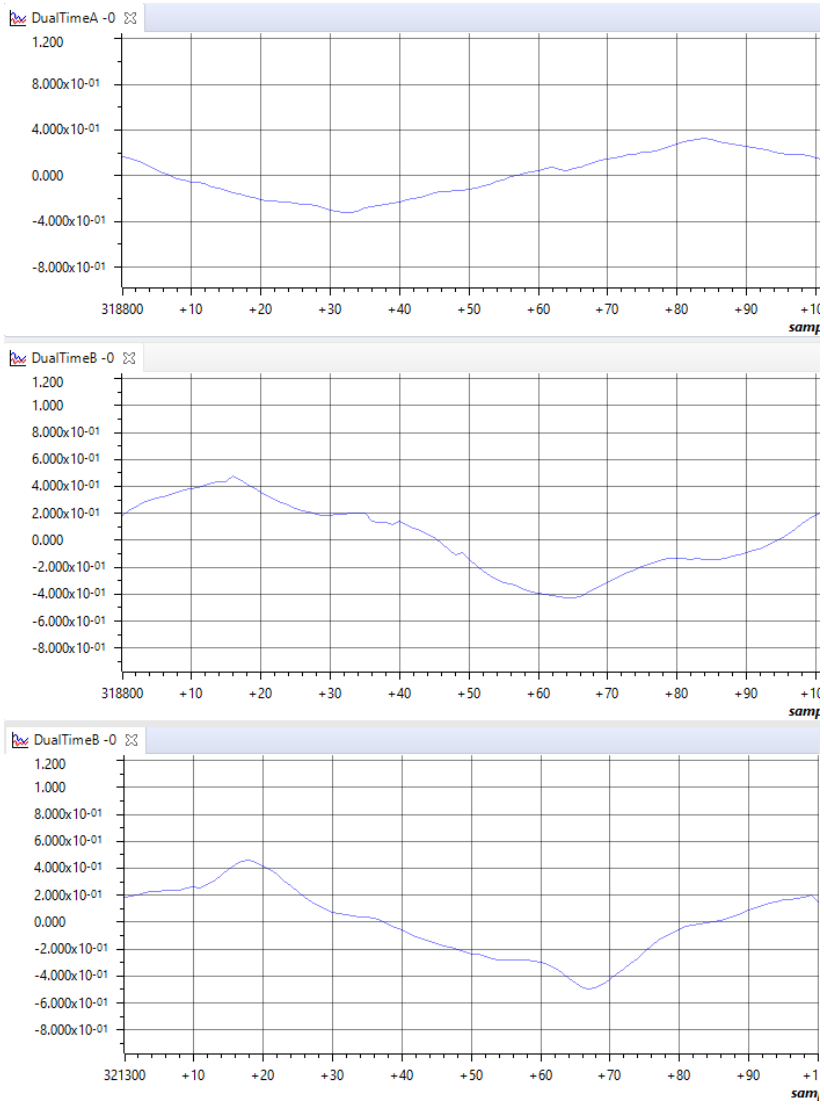


Figura 3.17. Corrientes ABC inyectadas hacia la red leídas por los sensores

El resultado mostrado en la Figura 3.18 demuestra la operación con un factor de potencia cercano a 1. El voltaje (rojo) se encuentra en fase con la corriente inyectada (verde).

En las siguientes pruebas se toma como referencia este resultado y el desfase de la señal de corriente.

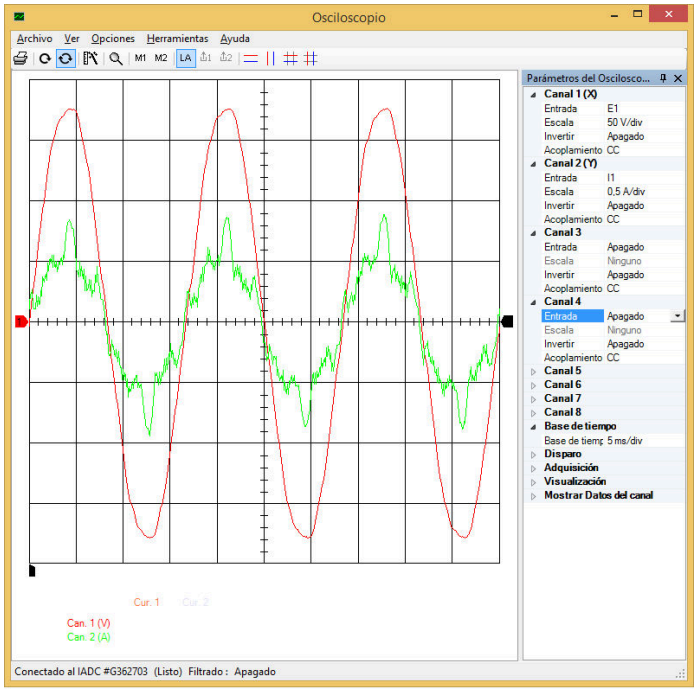


Figura 3.18. Voltaje y corriente con factor de potencia cercano a la unidad (0,96)

Al realizar la transformación a un sistema de referencia rotatorio sincrónico, el eje directo es asociado a la potencia activa y el eje de cuadratura a la potencia reactiva, por lo que en la Figura 3.19, se representan las corrientes en los ejes d y q. En el instante de la medición, la corriente en el eje d toma un valor de 0,4 p.u. y el eje q un valor medio de 0 p.u.

La distorsión de las señales presentadas en la Figura 3.17 afectan de manera significativa en los resultados de la Figura 3.19.

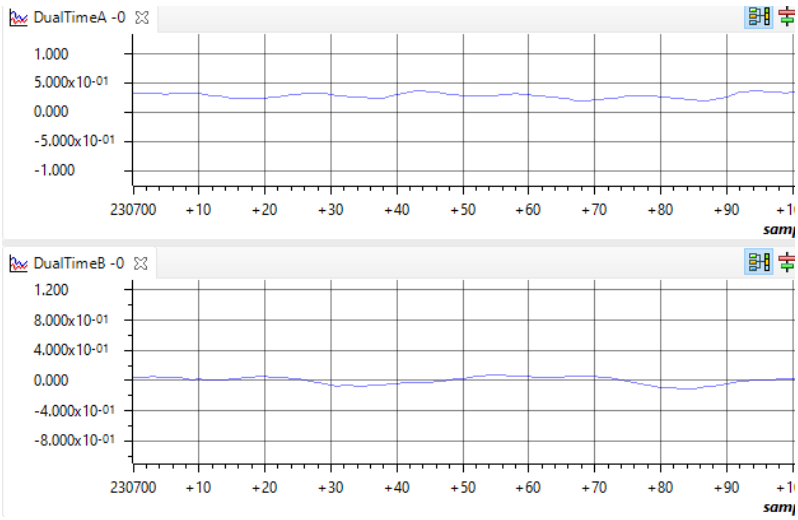


Figura 3.19. Corrientes inyectadas a la red en los ejes d y q

Es importante mencionar que el sistema implementado es capaz de inyectar o absorber potencia reactiva, basta con modificar la referencia de la corriente en el eje q de acuerdo con la Ecuación (2.37).

Es decir, una referencia negativa en la corriente del eje q permitiría absorber potencia reactiva y una referencia positiva, entregar potencia reactiva.

Durante la operación del sistema fotovoltaico se realiza la variación de la referencia en el eje q desde 0 hasta -0,1 p.u. obteniendo un atraso en los fasores de corriente con respecto a los fasores de voltaje como se indica en la Figura 3.20.

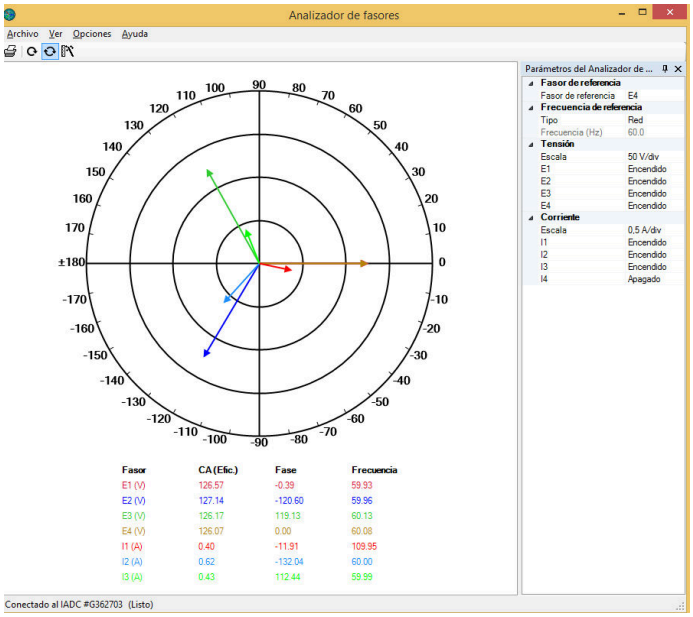


Figura 3.20. Fasores de voltaje y corriente con $I_{q_{ref}} = -0{,}1\ p.u.$

En la Figura 3.21 se puede apreciar el retraso de la señal de corriente respecto a la señal de voltaje de la fase A, una vez realizada la variación de la referencia en la corriente del eje q.

De igual forma, a través de Code Composer Studio se comprueba en la Figura 3.22 la disminución en la corriente del eje d a 0,3 aproximadamente y un valor medio de -0,1 en la corriente del eje q.

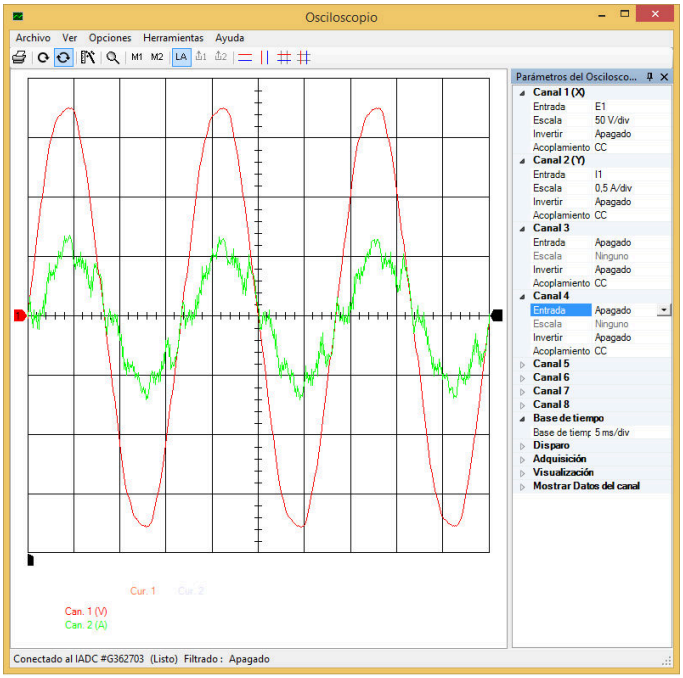


Figura 3.21. Voltaje y corriente de la fase A con $I_{q_{ref}} = -0{,}1\ p.u.$

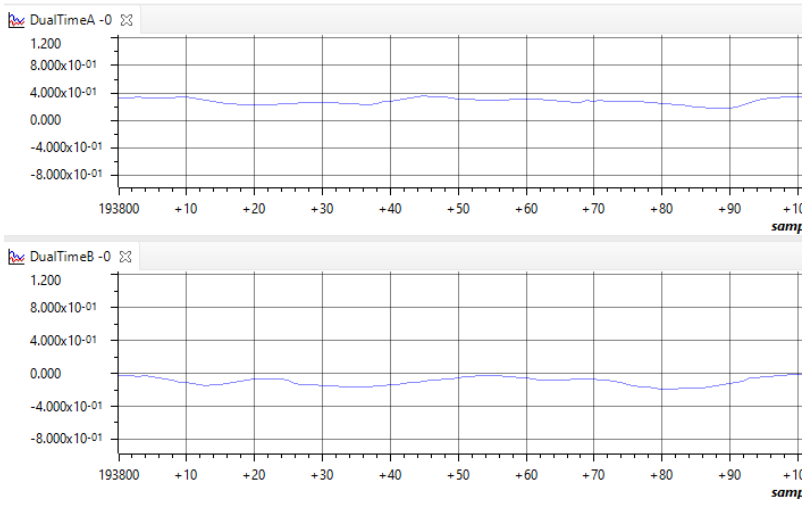


Figura 3.22. Corrientes en los ejes d y q con $I_{q_{ref}} = -0{,}1\ p.u.$

Para demostrar la inyección de potencia reactiva, se modifica la corriente en el eje q a un valor de 0,1 p.u. en este caso, los fasores de corriente se adelantan con respecto a los fasores de voltaje. Este resultado se presenta en la Figura 3.23.

En la Figura 3.24 se muestra el adelanto de la corriente con respecto al voltaje en la fase A al inyectar una cantidad reducida de potencia reactiva en la red.

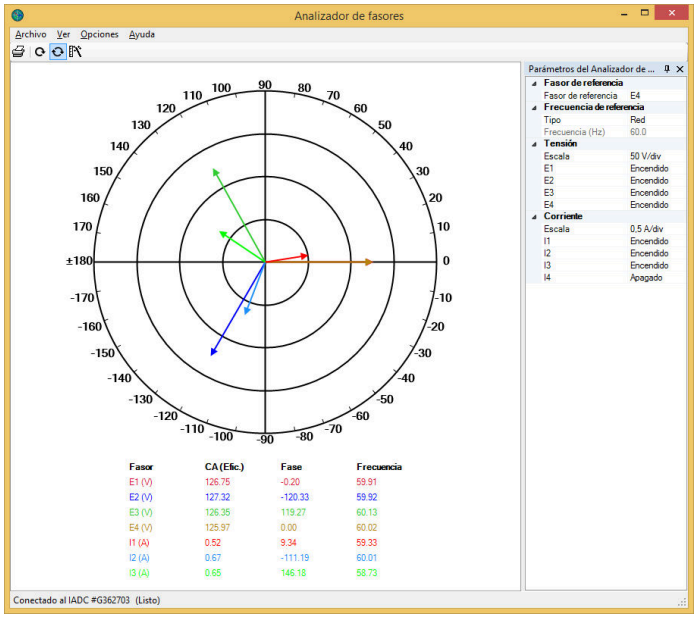


Figura 3.23. Fasores de voltaje y corriente con $I_{q_{ref}} = 0{,}1\ p.u.$

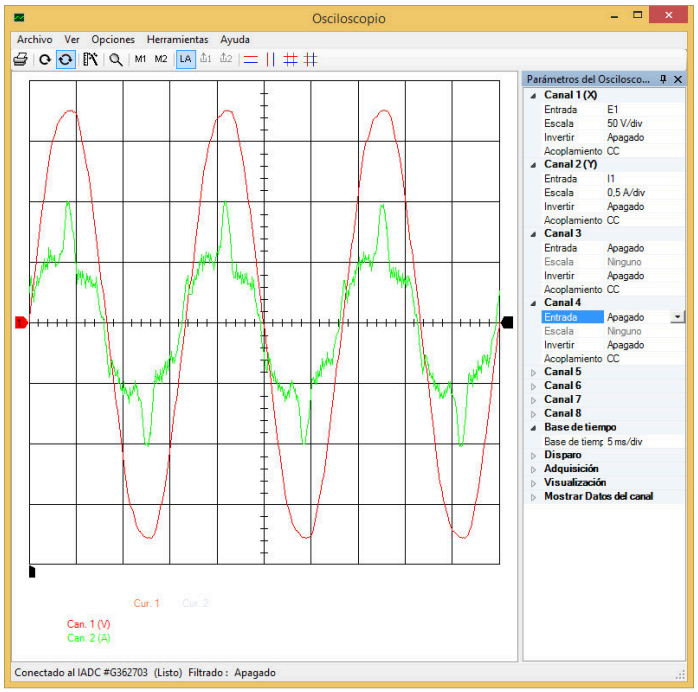


Figura 3.24. Voltaje y corriente de la fase A con $I_{q_{ref}} = 0{,}1\ p.u.$

En la Figura 3.25 se muestran los valores que toman las corrientes en los ejes d y q, como se puede apreciar, el valor medio en la corriente del eje q es de 0,1 aproximadamente por lo que los resultados obtenidos al realizar estas variaciones son los esperados.

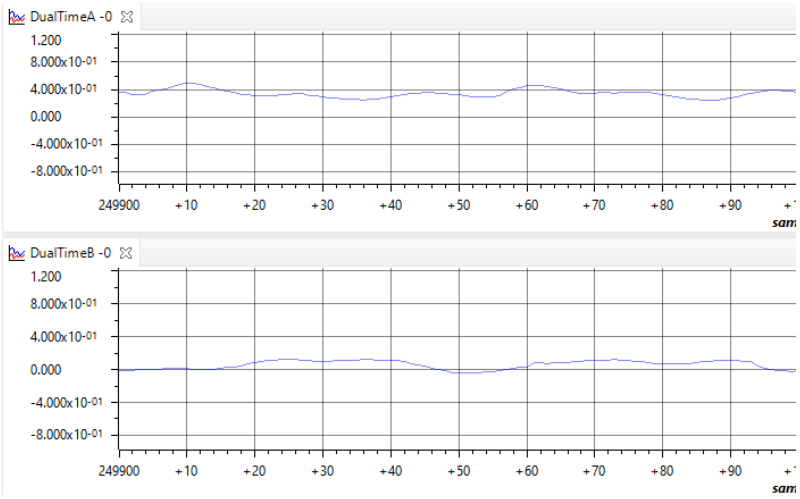


Figura 3.25. Corrientes en los ejes d y q con $I_{q_{ref}} = 0{,}1\ p.u.$

El comportamiento del sistema durante la conexión a la red puede obtenerse mediante la comparación de la potencia en la salida de la cadena PV y la potencia en la barra de conexión con la red.

Durante las pruebas realizadas en el sistema, la Figura 3.26 muestra la variación del voltaje de la cadena PV. Antes de la conexión con la red, el voltaje en circuito abierto de la cadena se encuentra cerca de los 70 V, una vez realizada la conexión con la red el voltaje varía entre 62 y 58, valores de la cadena cuando se encuentra operando cerca del punto de máxima potencia (60,8 V).

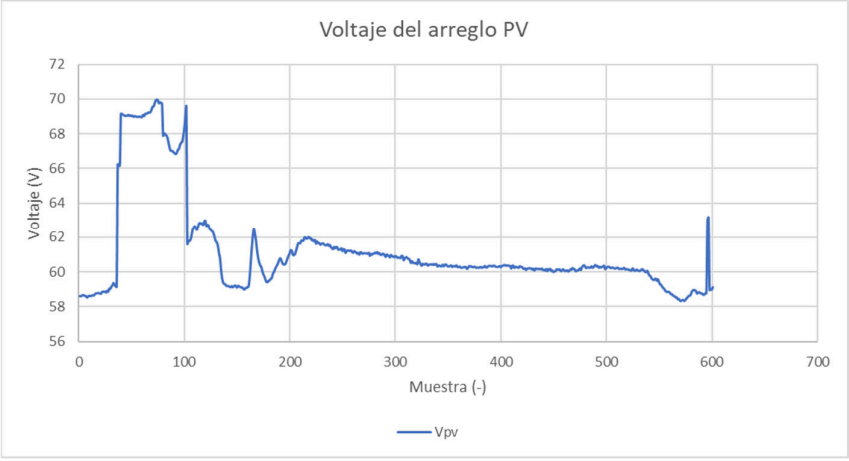


Figura 3.26. Voltaje de la cadena PV durante el funcionamiento del sistema

En cuanto a la corriente medida en la salida de la cadena PV, se puede observar en la Figura 3.27 que, de acuerdo con la variación de las condiciones climáticas y el accionamiento del sistema de control, la corriente también varía. Es por esta razón que las

corrientes trifásicas inyectadas a la red, mostradas en la Figura 3.28, tienen un comportamiento similar a la corriente de la cadena de paneles solares.

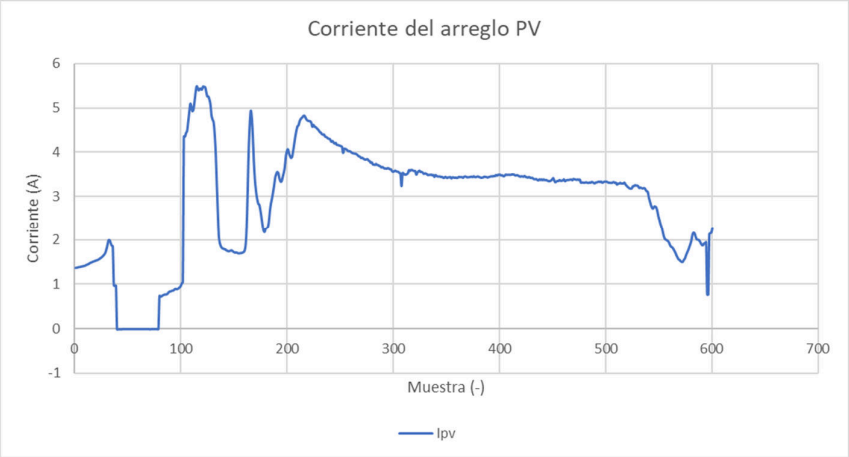


Figura 3.27. Corriente de la cadena PV durante el funcionamiento del sistema

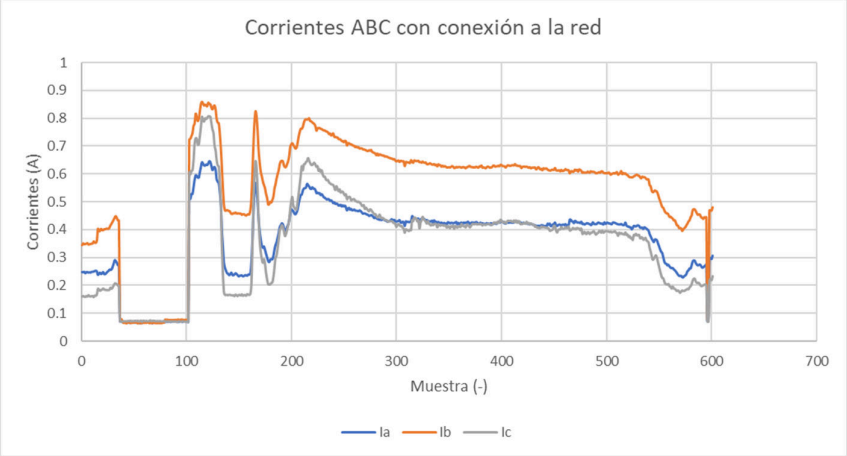


Figura 3.28. Corrientes en la barra de conexión a la red durante el funcionamiento del sistema

De acuerdo con los datos obtenidos, la Figura 3.29 representa la potencia inyectada en la red desde la cadena PV, a través del sistema implementado. La potencia activa inyectada (naranja) se encuentra bastante cercana a la potencia aparente (verde) es decir, el factor de potencia del sistema es cercano a 1 como se indica en la Figura 3.30.

Cabe recalcar que al tener componentes reactivos en el sistema (Filtro LCL), la potencia reactiva tiene un valor diferente de 0 pero bastante despreciable como se aprecia en el factor de potencia.

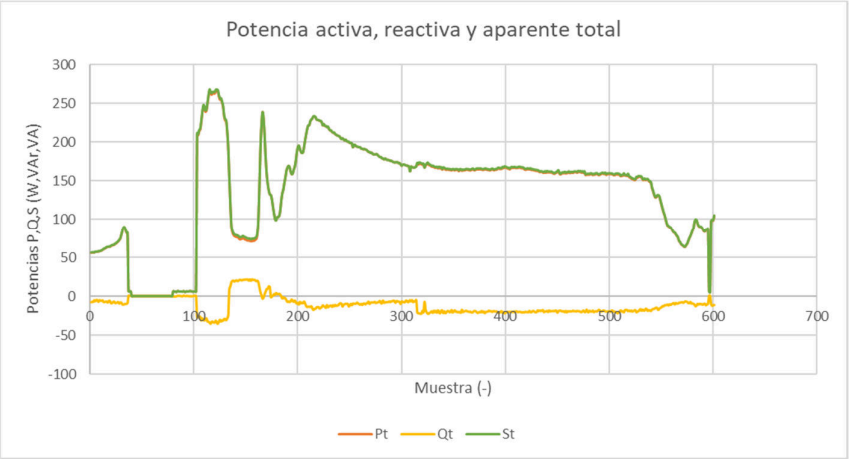


Figura 3.29. Potencias activa, reactiva y aparente en la barra de conexión a la red

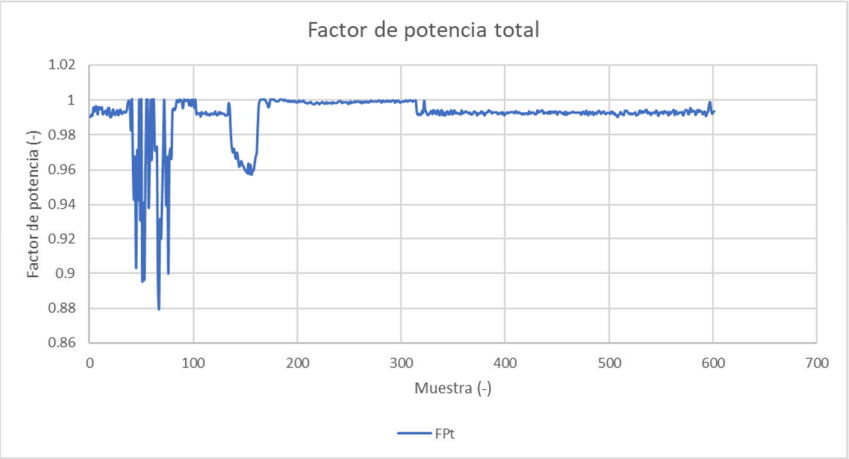


Figura 3.30. Factor de potencia en la barra de conexión a la red

La Figura 3.31 permite apreciar la diferencia existente entre la potencia en la salida de la cadena PV y la potencia que se inyecta en la red, se puede apreciar que tienen un comportamiento similar, de esta forma se puede comprobar el funcionamiento esperado en el sistema de control implementado para el inversor de potencia.

Se debe mencionar que la diferencia obtenida está dada por las pérdidas del sistema en general, obteniendo una eficiencia promedio del 86,24% de acuerdo con la Figura 3.32.

La eficiencia del sistema se calcula a partir de la Ecuación (3.1).

$$\eta = \frac{P_{out}}{P_{in}} \times 100\% = \frac{S_{total}}{P_{PV}} \times 100\% \tag{3.1}$$

Se toma la potencia aparente total medida en la barra de conexión a la red debido a que parte de la potencia inyectada por la cadena PV se consume como potencia reactiva debido a los elementos que componen el filtro LCL.

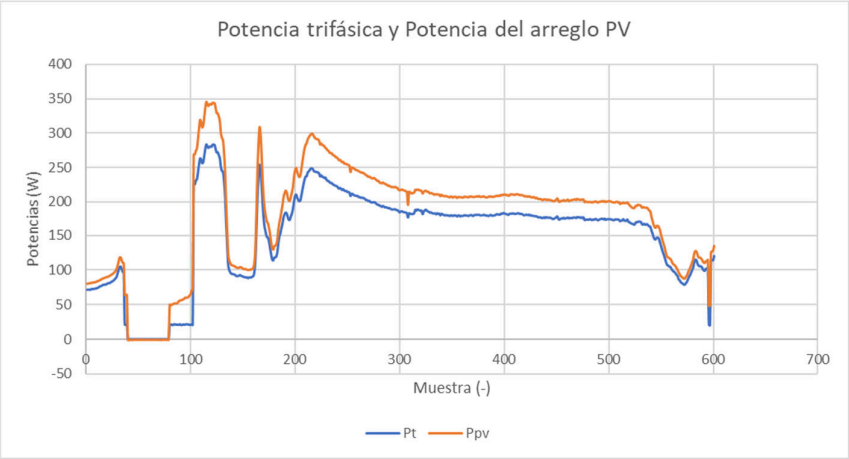


Figura 3.31. Potencia en la barra de conexión a la red y potencia de la cadena PV

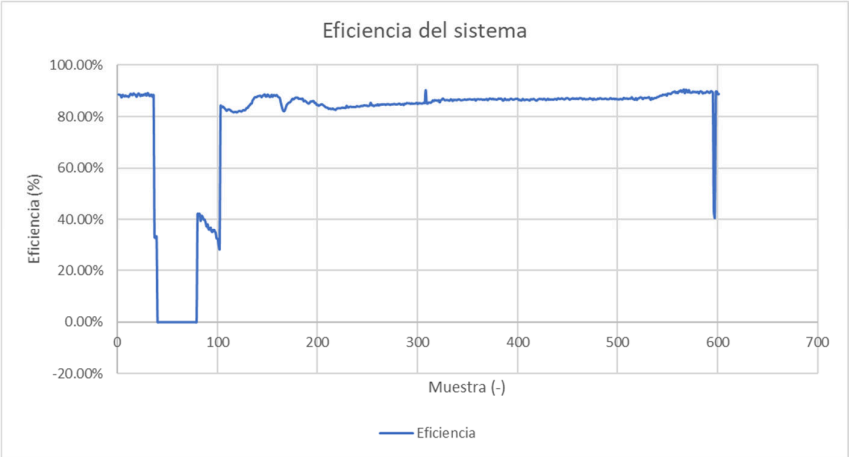


Figura 3.32. Eficiencia del sistema implementado

3.3. Operación del sistema en modo aislado

Para la operación aislada del sistema fotovoltaico únicamente se desconecta el interruptor de interconexión con la red, pero se mantiene la lectura de los voltajes de la red para mantener en funcionamiento el PLL.

Para los resultados presentados en esta sección se utilizan las cargas R, L y C trifásicas disponibles en el Laboratorio de Máquinas Eléctricas.

3.3.1. Carga R

Para esta prueba se utiliza una carga trifásica resistiva a 120 V y 0,4 A, activando 2 pasos de carga. En la Figura 3.33 se puede apreciar la alineación entre los fasores de voltaje y corriente de acuerdo con el requerimiento de la carga, en este caso el factor de potencia es 1.

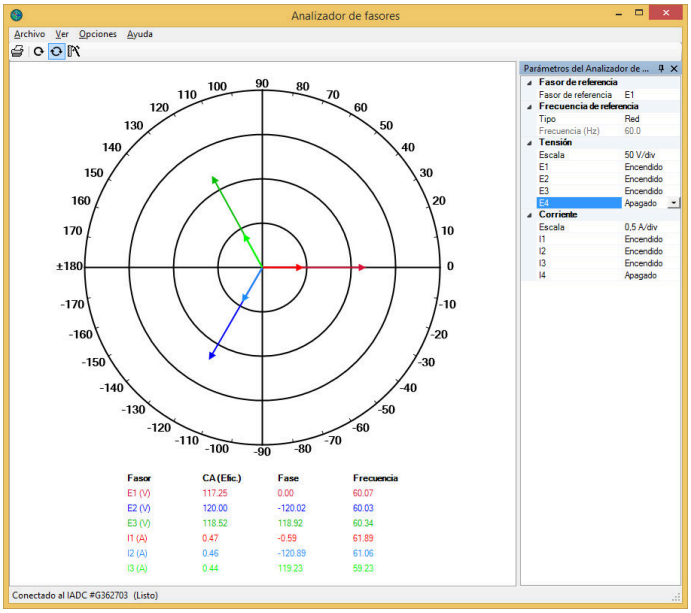


Figura 3.33. Fasores de voltajes y corrientes en operación aislada con carga R

En la Figura 3.34 se pueden apreciar las formas de onda de corriente de la carga resistiva, se puede apreciar una distorsión menor la cual es analizada más adelante.

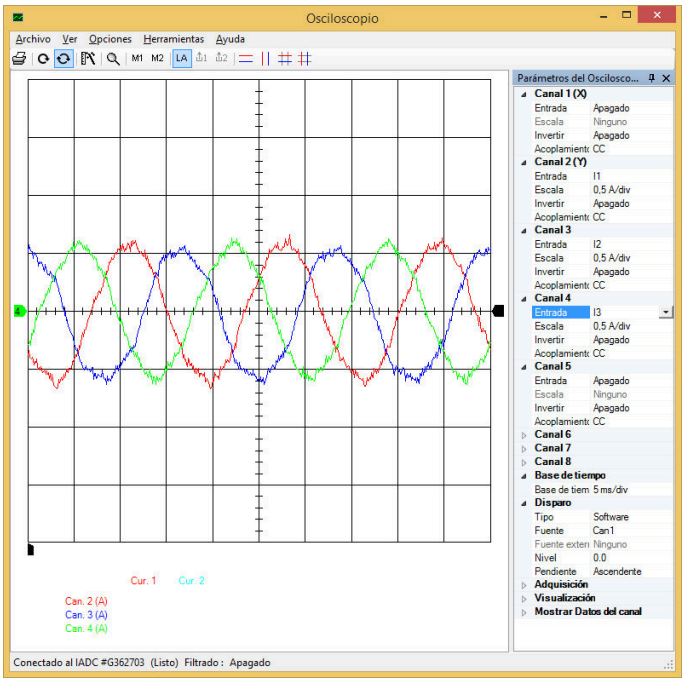


Figura 3.34. Corrientes ABC entregadas a la carga R

Los voltajes mostrados en la Figura 3.35 muestran una forma de onda con una leve distorsión, pero presenta un mayor balance entre fases.

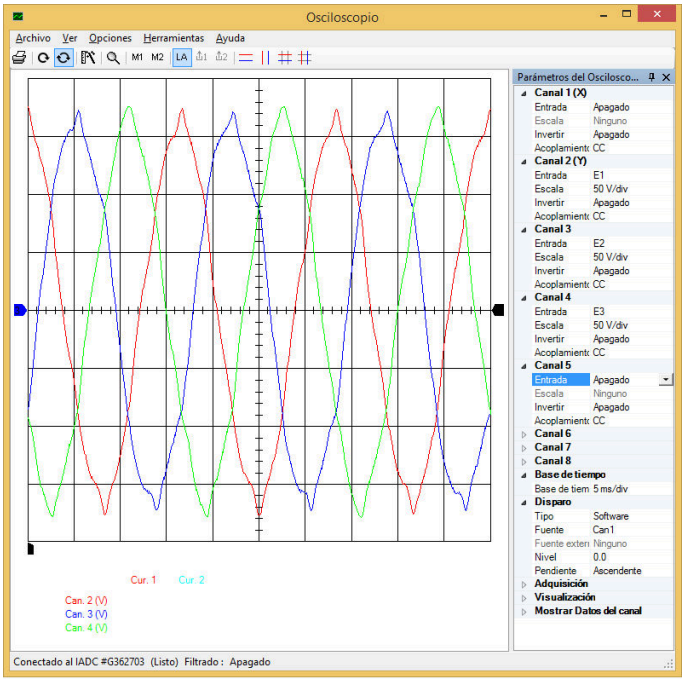


Figura 3.35. Voltajes ABC en la carga R

La Figura 3.36 permite observar el perfecto alineamiento entre el voltaje y la corriente con carga resistiva.

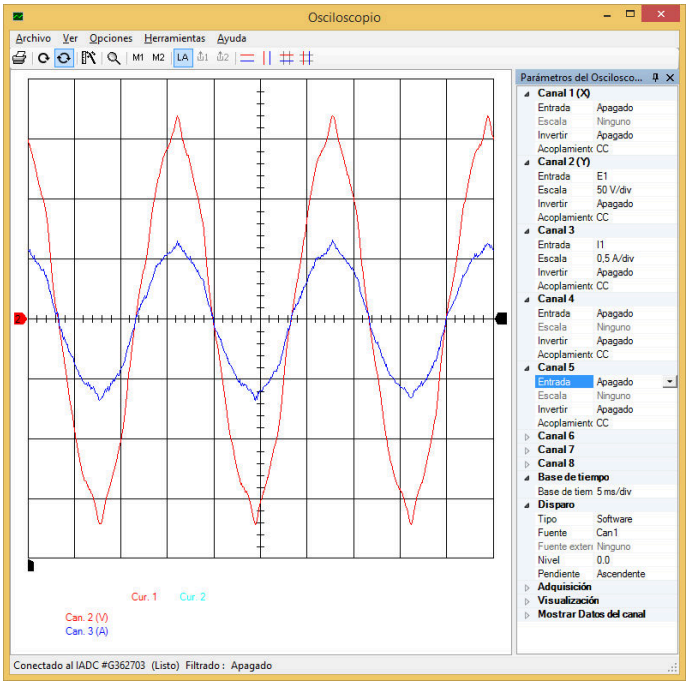


Figura 3.36. Voltaje y corriente en la fase A con carga R

Al observar las corrientes en los ejes d y q mostrados en la Figura 3.37, se puede verificar que, al inyectar potencia activa, la corriente en el eje d toma un valor, mientras que la corriente en el eje q se mantiene en 0.

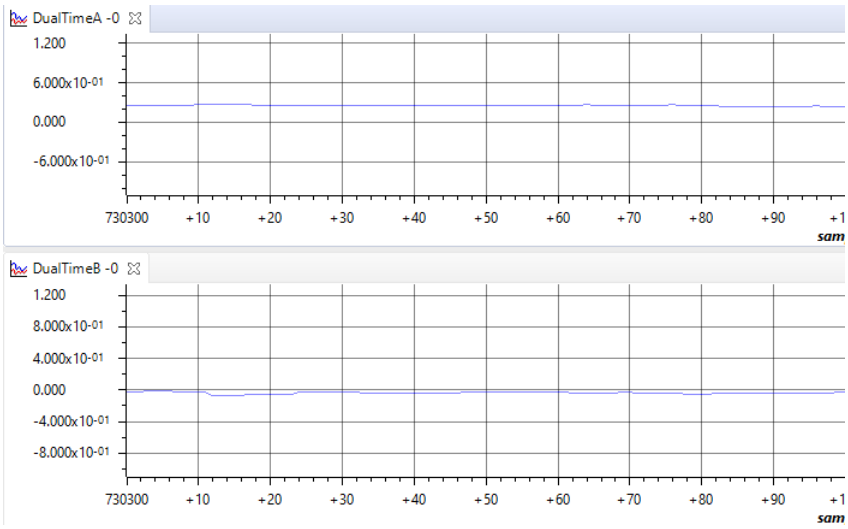


Figura 3.37. Corrientes en el eje d y q con carga R

3.3.2. Carga L

La carga inductiva utilizada en el laboratorio tiene un consumo de 0,2 A a 120 V, activando 1 paso de carga. Al ser una carga mayormente inductiva se puede apreciar en el diagrama fasorial de la Figura 3.38 el retraso de la corriente con respecto al voltaje.

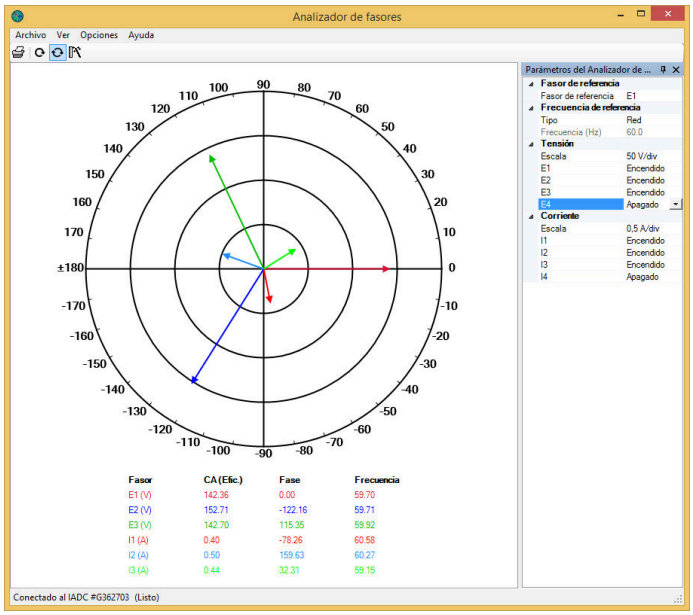


Figura 3.38. Fasores de voltajes y corrientes en operación aislada con carga L

En la Figura 3.39 se observan las señales de corriente obtenidas, mientas que en la Figura 3.40 se indican las señales de voltaje en la carga inductiva cuyo contenido armónico se analiza más adelante.

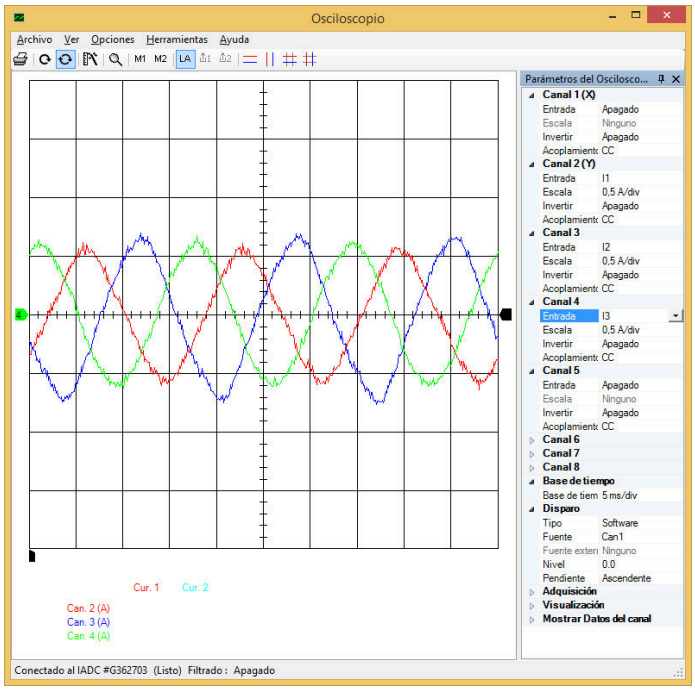


Figura 3.39. Corrientes ABC entregadas a la carga L

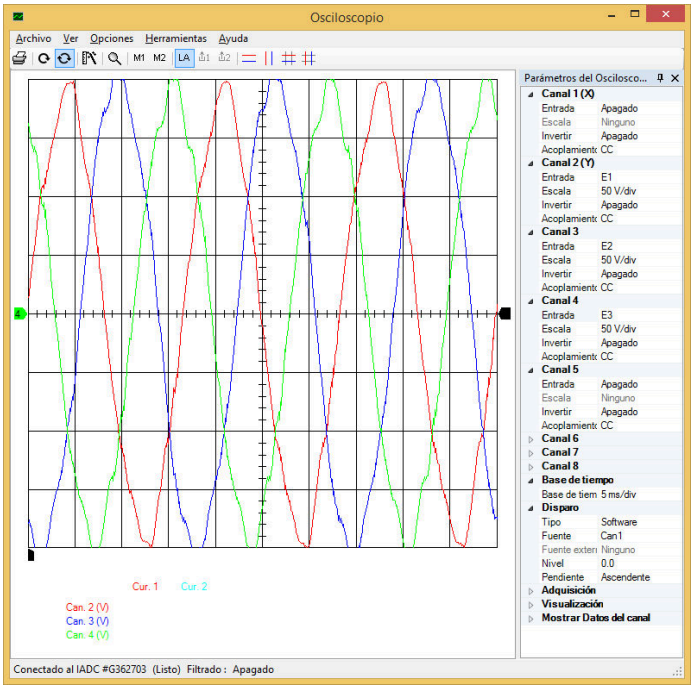


Figura 3.40. Voltajes ABC en la carga L

El retraso de la corriente respecto del voltaje en la fase A mostrado en la Figura 3.41 evidencia la entrega de potencia reactiva. De igual manera en la Figura 3.42 la corriente en el eje d se mantiene cercano a 0 mientras que la corriente en el eje q toma un valor negativo. De esta forma se valida también la entrega de potencia reactiva obtenida en pruebas anteriores operando en paralelo con la red.

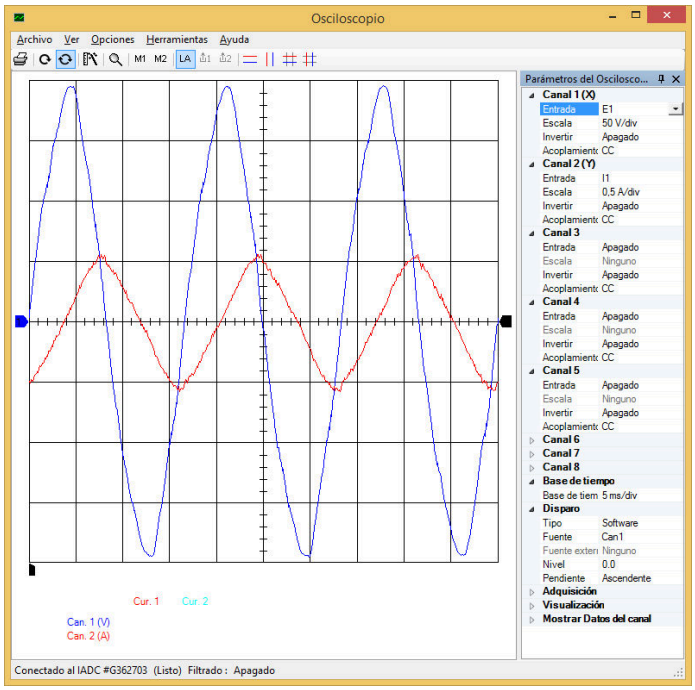


Figura 3.41. Voltaje y corriente en la fase A con carga L

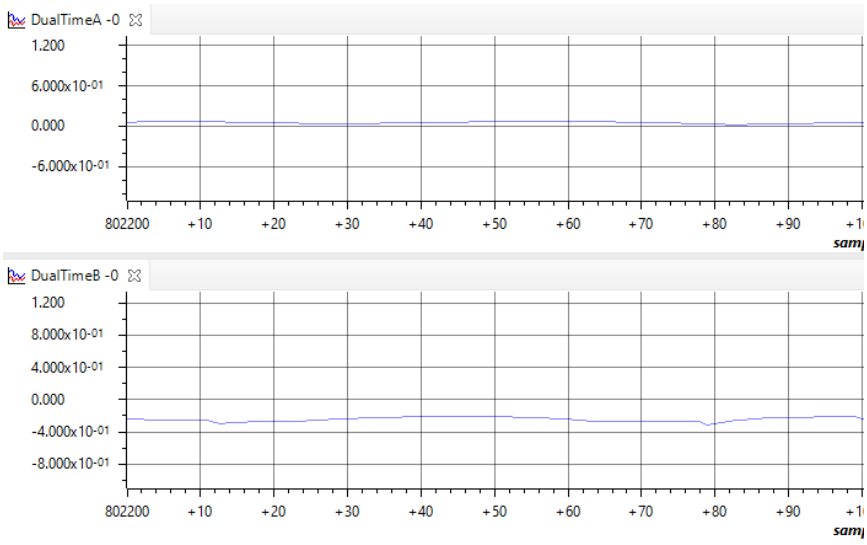


Figura 3.42. Corrientes en el eje d y q con carga L

3.3.3. Carga C

La carga utilizada en esta prueba corresponde a una carga capacitiva de 0,2 A a 120 V, activando un paso de carga. En la Figura 3.43 se puede evidenciar que la carga capacitiva genera un desfase aproximado de 90º entre la corriente y el voltaje.

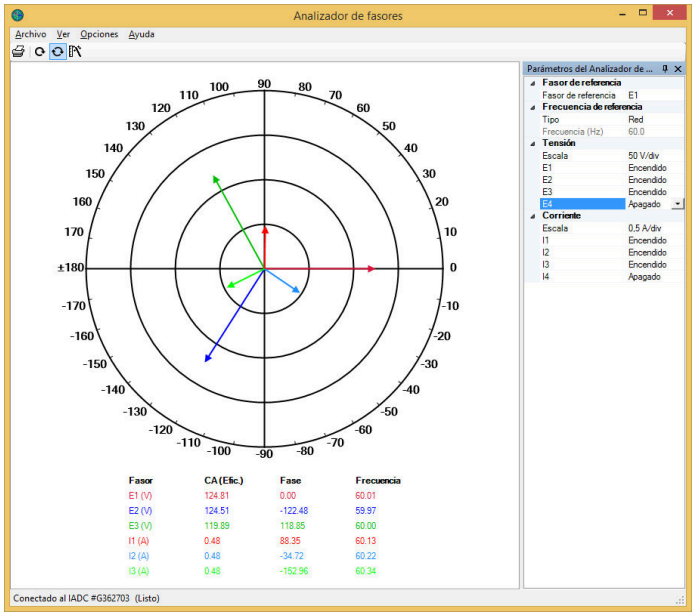


Figura 3.43. Fasores de voltajes y corrientes en operación aislada con carga C

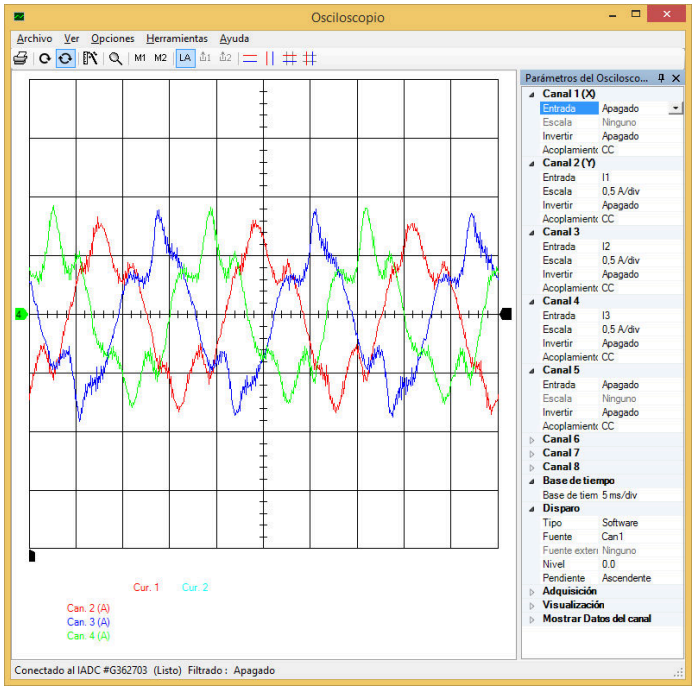


Figura 3.44. Corrientes ABC entregadas a la carga C

En la Figura 3.44 y en la Figura 3.45 se muestran las ondas de corriente y voltaje en las tres fases respectivamente, estas ondas se caracterizan por tener una mayor y notoria distorsión.

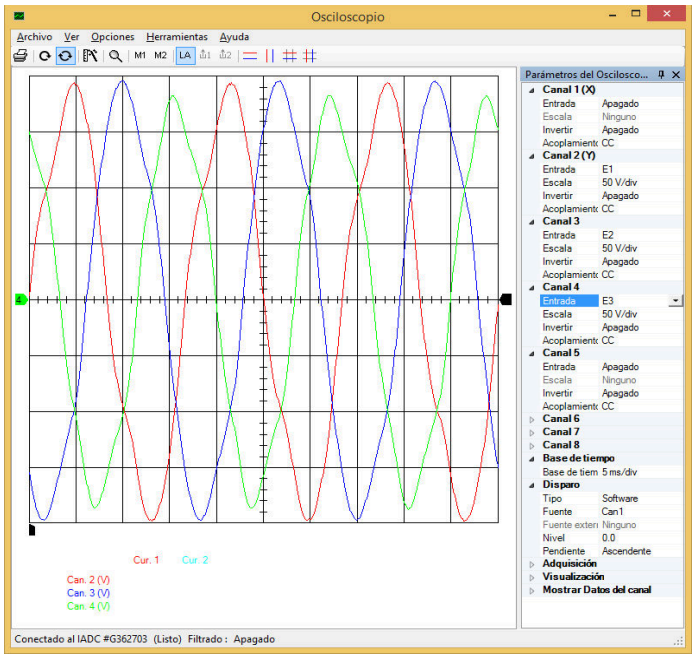


Figura 3.45. Voltajes ABC en la carga C

El adelanto de la corriente con respecto al voltaje de la fase A se evidencia claramente en la Figura 3.46.

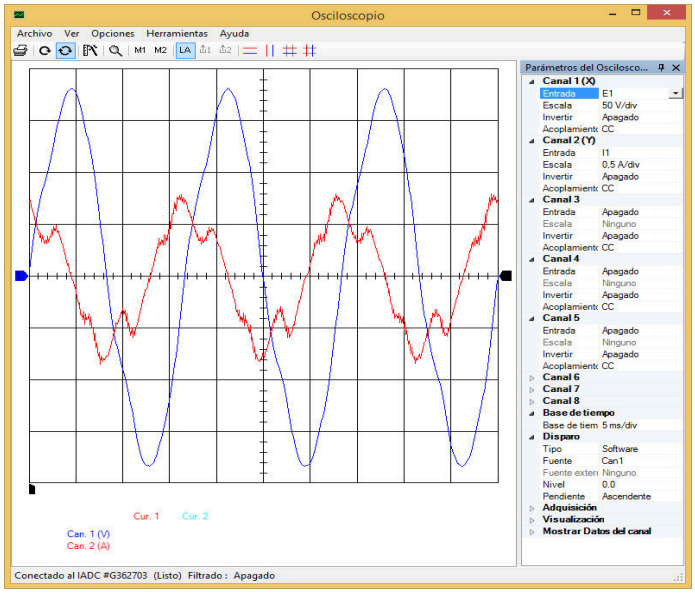


Figura 3.46. Voltaje y corriente en la fase A con carga C

En la Figura 3.47 la corriente en el eje d se mantiene cercana al 0 y la corriente del eje q toma un valor positivo, por lo que los resultados obtenidos son los esperados.

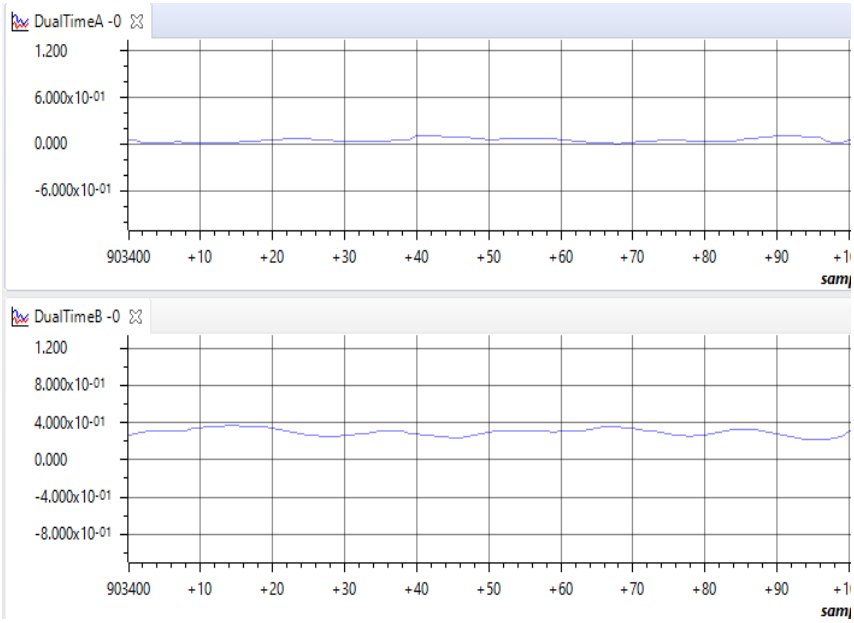


Figura 3.47. Corrientes en el eje d y q con carga C

3.4. Calidad de la energía suministrada por el sistema

En esta parte del proyecto se analiza el contenido armónico de las formas de onda a la salida del inversor y en cada una de sus etapas para las distintas formas de operación del sistema.

Es posible determinar la distorsión armónica total (THD) de una señal transformando la señal en el dominio del tiempo al dominio de la frecuencia. La forma más común de hacerlo es con un analizador de espectros. Este equipo muestra la amplitud de las señales en una escala logarítmica (dB) con el objetivo de convertirlas en porcentajes. En este caso el software LVDAC – EMS permite visualizar el contenido armónico de las señales y medir el porcentaje de distorsión armónica.

En base a la Figura 3.8 se obtiene un THD de 50,9% como se observa en la Figura 3.48, cabe recalcar que los armónicos más influyentes del sistema se encuentran alrededor de 100 veces la frecuencia fundamental debido a la frecuencia de conmutación utilizada. De acuerdo con la Resolución Nro. ARCONEL – 053/18, no se permite el uso práctico de este sistema, por lo cual se debe utilizar un filtro para la conexión con la red.

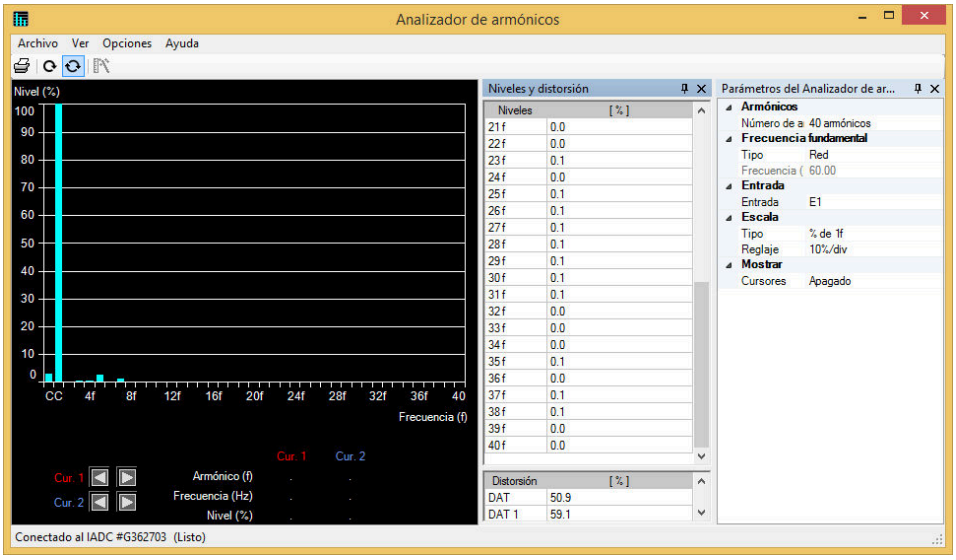


Figura 3.48. Distorsión armónica total del voltaje AB en la salida del inversor

En la Figura 3.9, se puede observar la forma de onda de los voltajes ABC en la salida del filtro utilizado. Es claro que el contenido armónico es menor ya que las señales tienen una forma sinusoidal casi pura, de acuerdo con la Figura 3.49 el THD se redujo de 50,9% a 8%.

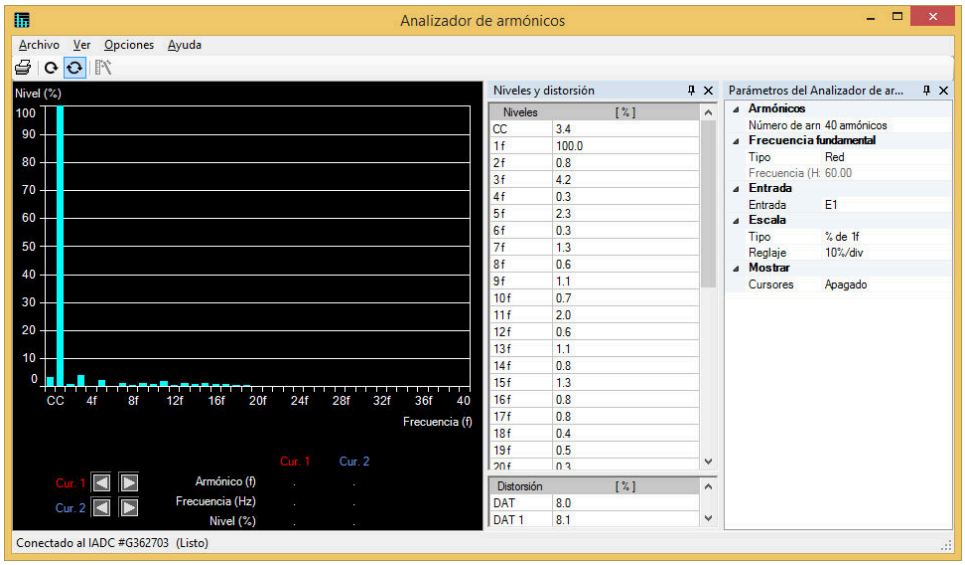


Figura 3.49. Distorsión armónica total del voltaje A en la salida del filtro

3.4.1. Sistema sincronizado a la red

Al sincronizar el sistema con la red eléctrica, el voltaje presenta un contenido armónico bajo como se indica en la Figura 3.50 ya que se obtiene el mismo voltaje en el inversor y en la red.

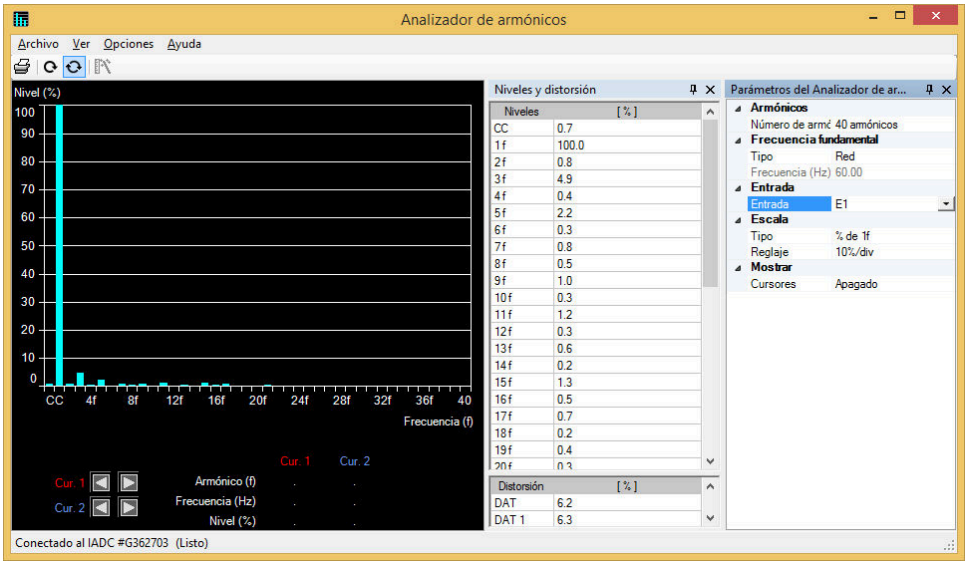


Figura 3.50. Distorsión armónica total del voltaje A con conexión a la red

En cuanto a la corriente que se inyecta en la red como se indica en la Figura 3.15, se aprecia una distorsión importante y se puede comprobar con los resultados de la Figura 3.51 con un THD de 28,7%. La distorsión armónica obtenida durante la conexión con la red se debe a la robustez del sistema de control implementado y las características de la red.

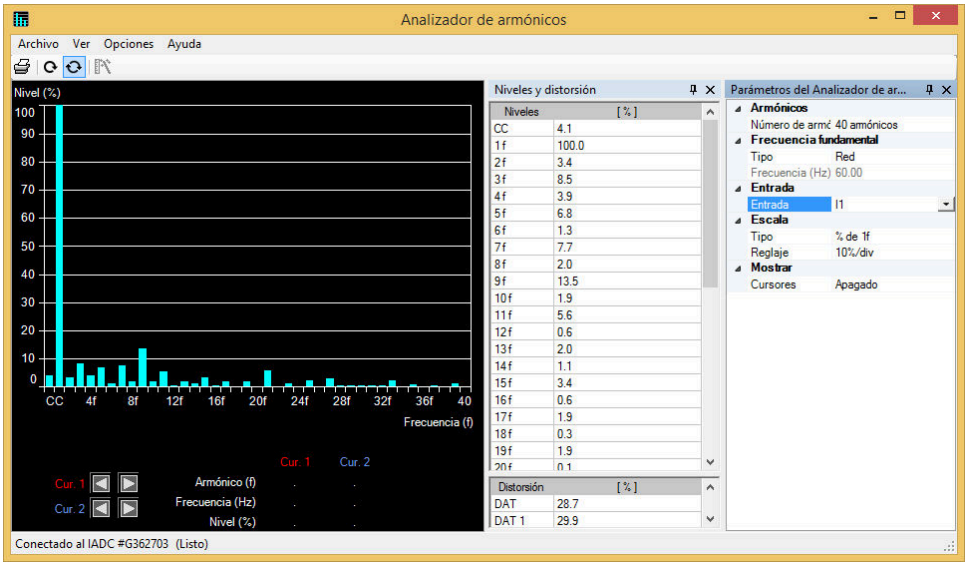


Figura 3.51. Distorsión armónica total de la corriente A con conexión a la red

3.4.2. Sistema aislado alimentado diferentes cargas

La potencia de salida obtenida del sistema aislado depende del tipo de carga colocada en la salida. Se utilizan cargas trifásicas de laboratorio R, L y C.

En la Figura 3.36 se pueden evidenciar las formas de onda de las señales de corriente y voltaje para una carga R. En este caso, se transmite únicamente potencia activa entre la fuente y la carga, y el factor de potencia es prácticamente 1. Las formas de onda obtenidas para la carga resistiva conectada en Y, tienen un contenido armónico bajo con respecto al resultado obtenido sin filtro. El THD de voltaje es de 4,9% y se muestra en la Figura 3.52, mientras que la distorsión de la corriente se indica en la Figura 3.53 y es de 15,4%.

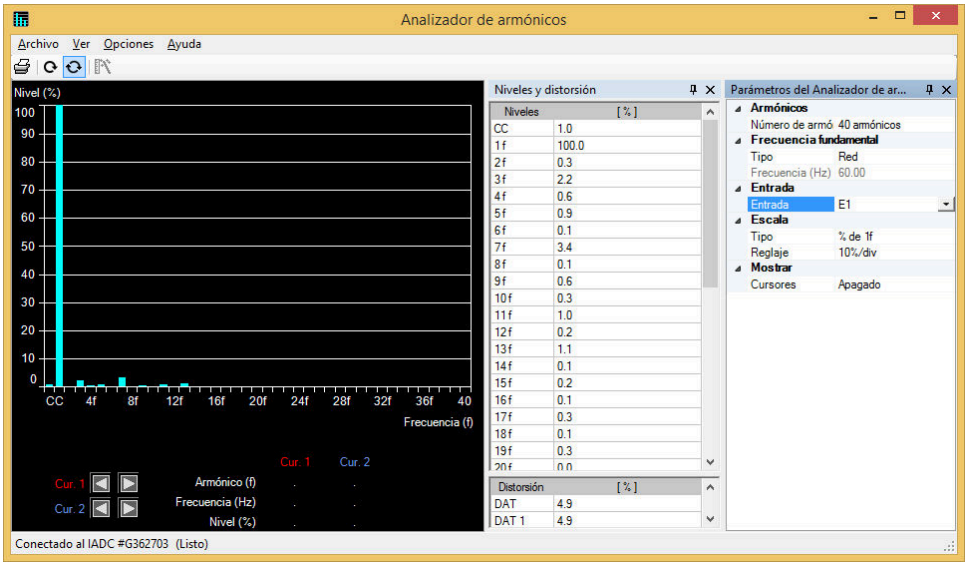


Figura 3.52. Distorsión armónica total del voltaje A con carga R.

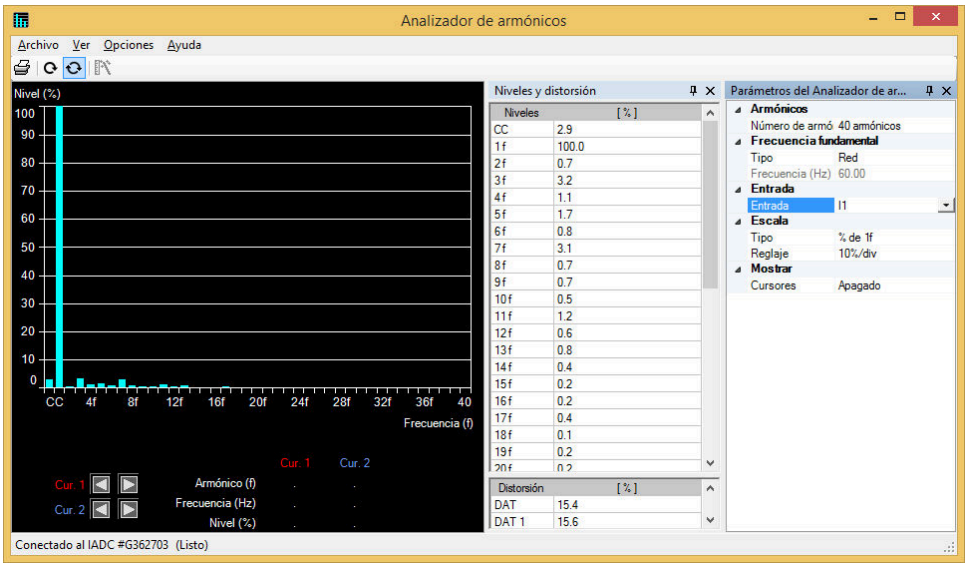


Figura 3.53. Distorsión armónica total de la corriente A con carga R

Para el caso de cargas inductivas, las formas de onda de voltaje y corriente en la fase A se muestran en la Figura 3.41. Se puede apreciar el desfase entre las ondas de voltaje y corriente, por lo que la fuente entrega potencia reactiva a la carga.

Estas formas de onda presentan una distorsión armónica total de 6,3% para voltaje y 12,1% para corriente como se indica en la Figura 3.54 y en la Figura 3.55 respectivamente.

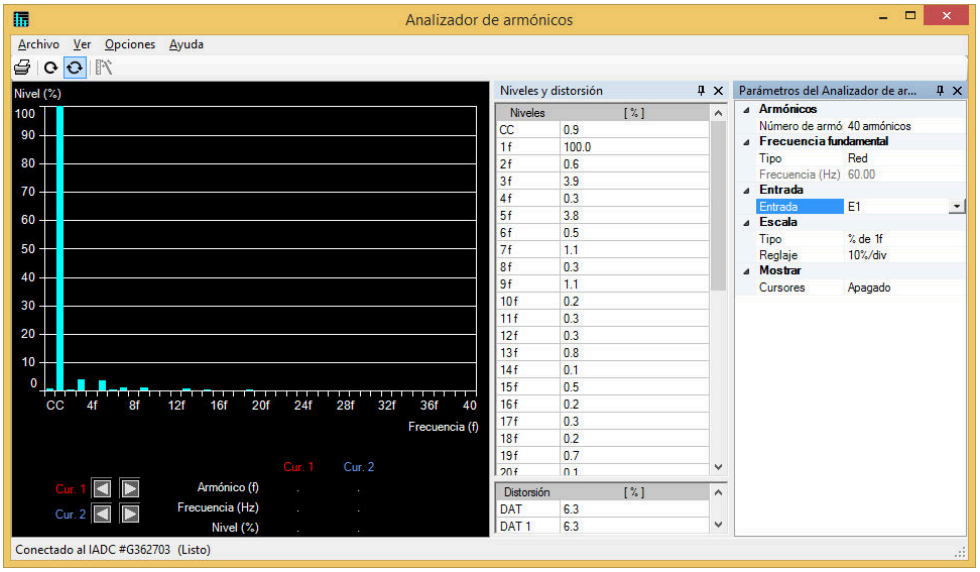


Figura 3.54. Distorsión armónica total del voltaje A con carga L

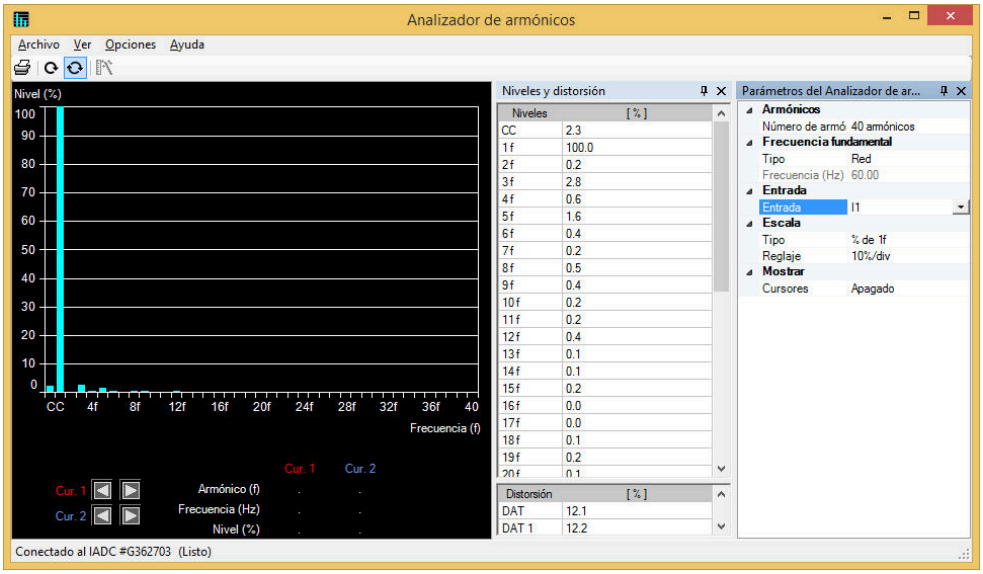


Figura 3.55. Distorsión armónica total de la corriente A con carga L

En la Figura 3.46 se puede evidenciar las formas de onda de las señales de voltaje y corriente para una carga C, por lo tanto, la corriente y el voltaje están desfasados, la corriente adelanta al voltaje y se obtiene un flujo de potencia reactiva hacia la fuente.

Como se indica en la Figura 3.56 y Figura 3.57, el THD de voltaje es de 10% y el THD de corriente de 32,8%.

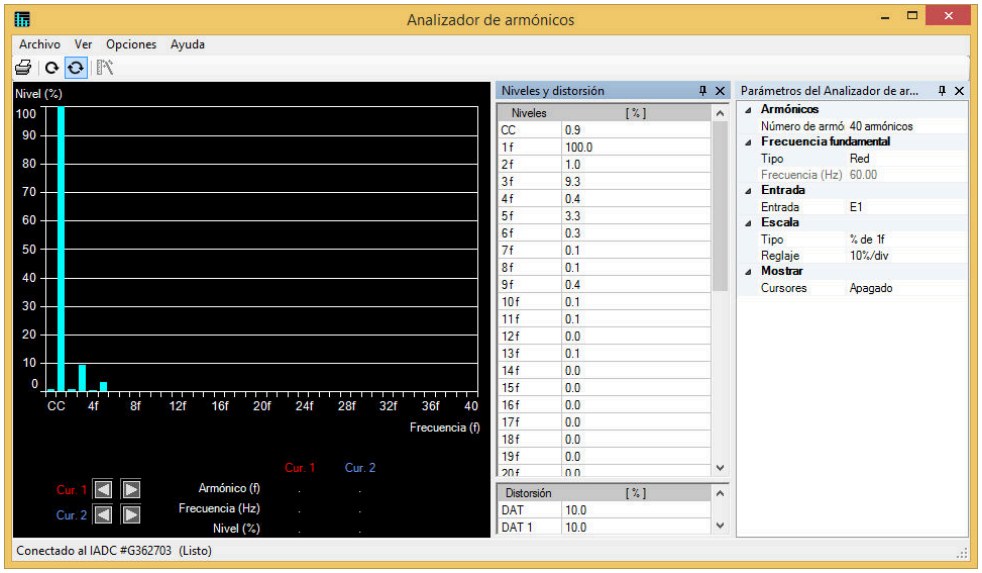


Figura 3.56. Distorsión armónica total del voltaje A con carga C

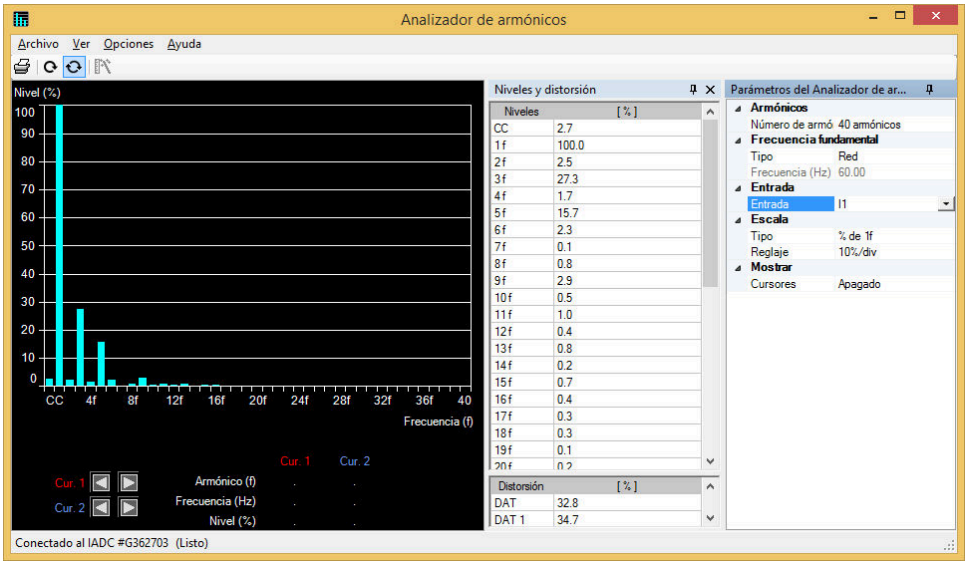


Figura 3.57. Distorsión armónica total de la corriente A con carga C

4. CONCLUSIONES Y RECOMENDACIONES

4.1. CONCLUSIONES

La electrónica de potencia se utiliza cada vez más en diferentes aplicaciones, en este proyecto ha permitido procesar y controlar el flujo de la energía eléctrica por medio del suministro de voltajes desde los paneles solares hasta la red eléctrica. Este procesado se ha realizado mediante el diseño, construcción e implementación de un convertidor DC/AC con un buen rendimiento, bajo costo y una buena calidad de las señales de voltaje en sus terminales.

En el diseño de los circuitos de control y potencia del inversor trifásico como se evidencia en el capítulo 2, se han tomado en cuenta algunos criterios importantes para asegurar su correcta operación dentro del sistema de generación fotovoltaico tales como: topología del inversor que se ajuste al requerimiento de salida trifásica de voltaje, elección de optoacopladores que permiten brindar aislamiento entre las señales de control de la tarjeta F28377S y los circuitos controladores de compuerta, elección del circuito de control que utiliza el circuito integrado IR2110 proporcionando protección contra sobrecorriente y sobrevoltaje con aislamiento del semiconductor de potencia del lado alto y el del lado bajo con tiempos de subida y bajada rápidos, y pequeños retrasos de encendido y apagado, que son adecuados para los convertidores de potencia. Además de una adecuada selección de IGBT como semiconductor de potencia cumpliendo así con los parámetros de diseño del inversor, así como la inclusión de un capacitor de enlace en la barra de DC del inversor para estabilizar el voltaje.

El dimensionamiento de los fusibles permite la protección del inversor durante la realización de pruebas al sistema, así mismo el uso de disipadores en los semiconductores de potencia permite evitar pérdidas por calentamiento en los mismos y asegurar así su operación ininterrumpida a lo largo del día.

Si bien se señala en el alcance de este proyecto que el transformador tendría una relación de 40 V/220 V, debido a las condiciones de radiación solar durante las pruebas y con el fin de emplear taps fijos para asegurar 220 V en el secundario para la sincronización del sistema con la red eléctrica, el diseño del transformador se realiza para una relación de 32 V/220 V. De igual manera en el alcance se define una potencia de 750 VA; sin embargo, el transformador se construyó para una potencia de 1 kVA, esto debido a su disponibilidad en el mercado.

Con el fin de asegurar un adecuado funcionamiento del inversor de potencia, así como de las tarjetas de acondicionamiento de los distintos sensores utilizados se diseña las tarjetas PCB siguiendo el criterio de 1 mm por amperio, de manera que las pistas permitan la circulación de la corriente máxima del sistema.

La implementación de un sistema de control para el inversor trifásico conectado a la red, como se evidencia en los resultados, permite controlar la inyección de potencia desde la cadena de paneles fotovoltaicos hacia la red y no en sentido opuesto, protegiendo el hardware del sistema.

La implementación de un sistema de control en el marco de referencia sincrónico para un inversor de potencia trifásico permite el uso de controladores de tipo proporcional-integral obteniendo un rendimiento del 86,24% cuando el sistema se conecta con la red.

El objetivo principal del prototipo construido es inyectar la potencia activa proveniente de los paneles solares hacia la red, por lo que la referencia de corriente del eje q se mantiene en 0, a pesar de ello se demuestra que mediante técnicas de control se puede entregar a o absorber potencia reactiva de la red.

Como se presenta en el capítulo de resultados, las formas de onda de voltaje a la salida del inversor de potencia presentan un contenido armónico y un valor de THD mayor que a la salida de la etapa de filtrado, lo cual evidencia que el adecuado diseño del filtro LCL permite disminuir las distorsiones armónicas.

El ángulo de la red obtenido por el Lazo de Enclavamiento de Fase debe ser corregido considerando el ángulo definido por el grupo de conexión del transformador de acoplamiento, el retraso debido a la respuesta del lazo de control y el ángulo formado por la salida de la acción de control de los ejes dq con el fin de alinear los voltajes a la salida del transformador con los voltajes de la red.

A partir de la correcta sintonización de las constantes del controlador de corriente en el eje d, y la implementación de un algoritmo MPPT con referencia de corriente se puede controlar el voltaje de la barra DC y obviar el lazo de control de voltaje DC.

Para evidenciar el comportamiento del sistema en condiciones tanto de alta como baja irradiancia así como ante una desconexión del mismo, se realizaron pruebas de funcionamiento del sistema sincronizado a la red y se registraron datos durante un día, los cual se presentan en el capítulo de resultados en donde se puede apreciar la diferencia existente entre la potencia en la salida de la cadena PV y la potencia que se inyecta a la

red, pudiendo concluir que tienen un comportamiento similar y que el funcionamiento del algoritmo MPPT para el inversor de potencia es el esperado.

Como se puede evidenciar en los resultados de este trabajo el sistema tiene la capacidad de trabajar en dos modos: sincronizado a la red eléctrica, así como aislado donde alimenta a diferentes tipos de cargas y en donde se mantiene la lectura de los voltajes de la red para mantener en funcionamiento el lazo de enclavamiento de fase.

4.2. RECOMENDACIONES

Con el fin de reducir el contenido armónico se podría implementar una modulación basada en vectores espaciales SVPWM junto con un controlador proporcional resonante para trabajar con señales sinusoidales en el marco de referencia estacionario.

La precisión del sensor de corriente AC puede ser de 1-2%, pero para ello es muy importante que el núcleo ferromagnético se cierre adecuadamente, puesto que hasta un pequeño hueco de aire puede introducir desviaciones del 10%.

La implementación del inversor trifásico en una tarjeta PCB debe realizarse bajo normas para circuitos impresos con el fin de evitar interferencias y reducir armónicos. Además, las pistas de la parte de potencia deben tener el ancho requerido de acuerdo con la corriente que circulará a través de las mismas.

La colocación de los elementos lo más cercanos posible durante el diseño de la PCB puede reducir la distorsión armónica total del sistema y posibles interferencias producidas por la conmutación de los semiconductores.

Se puede implementar un Lazo de Enclavamiento de Fase utilizando secuencias negativa y positiva para mejorar la respuesta del PLL frente a variaciones y desbalances en la red.

El sistema implementado es una buena base para futuros trabajos pues abre la posibilidad a realizar nuevos diseños basados en la mitigación de la interferencia electromagnética con sistemas de control más avanzados que permitan asegurar la estabilidad del sistema bajo ciertas circunstancias como una baja irradiación solar, optimización de parámetros de diseño y costos de fabricación, entre otros.

Con el fin de garantizar que la cadena de paneles solares reciba la mayor irradiación solar, se puede construir un módulo mecánico que realice el seguimiento del sol en el transcurso del día.

Con el fin de reducir costos y como alternativa al transformador trifásico elevador se puede implementar una etapa de elevación de voltaje mediante un convertidor elevador DC – DC, el cual sería el encargado de realizar el MPPT junto con la amplificación del voltaje.

Si se requiere operar el sistema sin la visualización de las variables mediante una computadora, se podría añadir un Display que permita observar los valores relevantes del sistema.

5. REFERENCIAS BIBLIOGRÁFICAS

[1] S. Ashok, “Solar energy,” *ENCYCLOPEDIA BRITANNICA*. Encyclopædia Britannica, Inc, 2020.

[2] Consejo Nacional de Electricidad, “Atlas Solar Del Ecuador Con Fines De Generación Eléctrica,” *Corporación para la Investig. Energética*, p. 51, 2008.

[3] E. of E. Britannica, “Photovoltaic effect,” *ENCYCLOPEDIA BRITANNICA*. Encyclopædia Britannica, Inc, 2020.

[4] V. Badescu, *Modelling Solar Radiation at the Earth Surface*. Heidelberg, Alemania: Springer, 2008.

[5] M. Navarro, “Metodología y análisis comparativo de equipos solares prefabricados indirectos por termosifón,” B.E. thesis, Dept. Ing. En., Univ. Sevilla,Sevilla, España, 2010.

[6] S. T. Eshita, A. Hossain, and Md. Ovik Raihan, “Design and Simulation of a Solar PV System for BRAC University,” *Analysis*, pp. 1–46, 2010.

[7] W. Xiao, *Photovoltaic Power System, Modeling, Design and Control*, 1st ed. Hoboken, NJ, USA: Wiley, 2017.

[8] Y. Ayachi Amor, A. Ayachi Amor, Noureddine Kheldoun, and M. Brahim, “Design and implementation of three-level inverter for grid-tied PV systems,” in *The 5th International Conference on Electrical Engineering – Boumerdes (ICEE-B)*, 2017, pp. 1–6, doi: 10.1109/ICEE-B.2017.8191993.

[9] A. M. Eltamaly and A. Y. Abdelaziz, *Modern Maximum Power Point Tracking Techniques for Photovoltaic Energy Systems*. Cham, Switzerland: Springer, 2020.

[10] T. F. S. E. C. (FSEC), “How a PV System Works.” [Online]. Available: http://www.fsec.ucf.edu/en/consumer/solar_electricity/basics/how_pv_system_works.htm. [Accessed: 07-Mar-2020].

[11] F. F. Rakotomananandro, “Study of Photovoltaic System,” M. S. thesis, Dept. Elect and Comp. Sci., The Ohio State Univ., Ohio, USA, 2011.

[12] S. Jain and V. Agarwal, “A Single-Stage Grid Connected Inverter Topology for Solar PV Systems With Maximum Power Point Tracking,” in *IEEE Transactions on Power Electronics, vol. 22, no.5*, 2007, pp. 1928–1940.

[13] S. B. Kjaer, J. K. Pedersen, and F. Blaabjerg, “A Review of Single-Phase Grid-Connected Inverters for Photovoltaic Modules,” *IEEE Trans. Ind. Appl. VOL. 41, NO. 5, Sept. 2005*, no. 0093–9994.

[14] M. Calais, J. Myrzik, T. Spooner, and V. G. Agelidis, “Inverters for single-phase grid connected photovoltaic systems-an overview,” in *2002 IEEE 33rd Annual IEEE Power Electronics Specialists Conference. Proceedings (Cat. No.02CH37289), Cairns, Qld., Australia*, 2002, pp. 1995-2000 vol.4.

[15] J. M. Kumbhare and M. M. Renge, “Twelve Pulse LCC based Grid Tied Solar PV System for Improved Power Quality and Harmonic Mitigation,” in *INDICON 2015, At Delhi*, 2016, doi: 10.1109/INDICON.2015.7443594.

[16] Texas Instruments, “C28x Solar Library Module User’s Guide.” Texas Instruments, Dallas, TX, USA, 2014.

[17] R. G. Hoft, “Self-Commutated Thyristor Inverters,” in *Semiconductor Power Electronics. Van Nostrand Reinhold Electrical/Computer Science and Engineering Series*, Dordrecht: Springer, 1986, pp. 239–268.

[18] A. Edjadéssamam, M. E. FAYE, A. S. MAIGA, and M. SENE, “Differents topologies of three-phase grid connected inverter for photovoltaic systems, a review,” *Rev. Cames – Sci. Appl. l’Ing.,* vol. 2(2), no. ISSN 2312-8712, pp. 33–41, 2017.

[19] J. D. Rodríguez Bastidas and C. Ramos Paja, “Types of inverters and topologies for microgrid applications,” *UIS Ing.*, vol. 16, nº1, pp. 7–14, 2017.

[20] J. Posada, “Modulación por ancho de pulso (PWM) y modulación vectorial (SVM). Una introducción a las técnicas de modulación,” *El Hombre y la Máquina*, vol., no. 25, pp. 70–83, Jul., 2005.

[21] R. Teodorescu, M. Liserre, and P. Rodríguez, *Grid Converters for Photovoltaic and Wind Power Systems*, 1st ed. Chichester, UK: Wiley, 2011.

[22] O. Javier Alomoto Fajardo and D. David Pilco Pilco, “Diseño e implementación de un prototipo de inversor trifásico dc-ac acoplado a un panel fotovoltaico, utilizando el algoritmo de seguimiento del punto de máxima potencia mediante un microcontrolador,” B.E. thesis, Dept. Elect and Electron. Eng., Escuela Politécnica Nacional Univ., Quito, Ecuador, 2017.

[23] E. Braco Sola, “Design and simulation of a single-phase inverter with digital pwm,” M. S. thesis, Dept. Elect and Comp. Sci., Hochschule Niederrhein Univ., Krefeld,

Germany, 2016.

[24] Y. Tarui, Y. Hayashi, and T. Sekigawa, “Diffusion Selfaligned MOST; A New Approach for High Speed Device,” in *Proceedings of the 1st Conference on Solid State Devices*, 2015, doi: 10.7567/ssdm.1969.4-1.

[25] J. L. Díaz Rodríguez, J. E. Cote Uribe, and A. Pardo García, “Inversor de Potencia PWM Didáctico,” in *Eleventh LACCEI Latin American and Caribbean Conference for Engineering and Technology, Cancun, Mexico*, 2013.

[26] A. Merello, “Optoacoplador Facil de Entender Ejemplos y Circuitos.” [Online]. Available: https://www.areatecnologia.com/electronica/optoacoplador.html. [Accessed: 13-Mar-2020].

[27] D. Cabrera Pérez, “Desarrollo de prácticas de laboratorio virtuales para la asignatura de Optoelectrónica y Láser,” B.E. thesis, Dept. Elect., Central “Marta Abreu” de Las Villas Univ., Santa Clara, Cuba, 2011.

[28] “Optoacoplador 4N25 Con Salida Fototransistor - VISTRONICA SAS.” [Online]. Available: https://www.vistronica.com/componentes-activos/optoacoplador-4n25-con-salida-fototransistor-detail.html. [Accessed: 13-Mar-2020].

[29] “Optoacoplador 6N137 Salida Lógica TTL transistor detección circuito integrado.” [Online]. Available: https://www.carrod.mx/products/optoacoplador-6n137-salida-logica-ttl. [Accessed: 13-Mar-2020].

[30] Muhammad H. Rashid, *Electrónica de Potencia Circuitos, Dispositivos y Aplicaciones*, Tercera. México: Pearson Eduación, 2004.

[31] Laboratorio de Electrónica de Potencia, “Aislamiento entre la Etapa de Control y Potencia,” Escuela Politécnica Nacional , Quito, Ecuador, 2017.

[32] N. Mohan, T. M. Undeland, and W. P. Robbins, *“Power MOSFETs” in Power Electronics: Converters, Applications, and Design*, 3rd ed. New York: Jonh Wiley & Sons. Inc., 2003.

[33] J. D. Aguilar Peña and M. Olid Moreno, “Electrónica de Potencia,” , Escuela Politécnica Superior Universidad de Jaén, España, 2005.

[34] International Rectifier, “IR2110 datasheets.” [Online]. Available: https://pdf1.alldatasheet.com/datasheet-pdf/view/323402/IRF/IR2110.html. [Accessed: 14-Mar-2020].

[35] R. Baharom, K. S. Muhammad, M. N. Seroji, and M. K. M. Salleh, “Development of a gate drive with overcurrent protection circuit using ir2110 for fast switching half-bridge converter,” *ARPN J. Eng. Appl. Sci.*, vol. 10. Nº.23, 2015.

[36] H. A. Hamed and F. N. Al Mansoori, “An effective IGBT driver circuit for three level neutral point clamped converters,” *Int. J. Ind. Electron. Drives*, vol. 4, Nº.1, 2018.

[37] E. F. Enríquez Gutiérrez, “Análisis y estudio de la eficiencia del convertidor buck síncrono bajo diferentes técnicas de gate driver y red snubber,” B.E. thesis, Dept. Elect and Electron. Eng., Escuela Politécnica Nacional Univ., Quito, Ecuador, 2018.

[38] A. Merello, “Bootstrap Network Analysis: Focusing on the Integrated Bootstrap Functionality,” *International Rectifier, Application Note AN-1123*. pp. 1–21, 2007.

[39] “Design and Application Guide of Bootstrap Circuit for High-Voltage Gate-Drive IC.” Fairchild Semiconductor, Application Note AN-6076, 2008.

[40] R. Hernandez, *Introducción a los sistemas de control Conceptos, aplicación y simulación con MATLAB*, 1st ed. México D.F., México: Pearson Educación, 2010.

[41] G. Franklin, D. Powell, and M. Workman, *Digital Control of Dynamic Systems*, 3rd. ed. Sand Hill, CA, USA: Addison-Wesley, 1998.

[42] E. Ramírez, “Implementación De Un Convertidor Pwm Trifásico Conectado a La Red Con Factor De Potencia Unitario,” M.S. thesis,Esc. Sup. Ing. Mec. Eléc., Inst. Pol. Nac.,México D.F., México, 2014.

[43] Mathworks, “Implement abc to dq0 transform - MATLAB,” *Mathworks.com*, 2020. .

[44] Mathworks, “Implement αβ0 to dq0 transform - Simulink,” *Mathworks.com*, 2020. .

[45] S. Chapman, *Máquinas eléctricas*, 5th ed., vol. 3. México D.F., México: McGraw-Hill, 2012.

[46] G. C. Hsieh and J. C. Hung, “Phase-locked loop techniques - A survey,” *IEEE Trans. Ind. Electron.*, vol. 43, no. 6, pp. 609–615, Dec. 1996, doi: 10.1109/41.544547.

[47] L. Escobar Salguero, I. Menéndez Rosas, L. Álvarez Fernández, M. Olvera Zambrano, and S. Vázquez Sánchez, “Tutorial de la Tarjeta LaunchPad Delfino TMS320F28377S y Code Composer Studio,” México, 2016.

[48] Texas Instruments, “TMS320F2837xS Delfino Microcontrollers Technical Reference Manual.” Texas Instruments, Dallas, TX, USA, 2017.

[49] A. M. Viorel, “Comparative Study Regarding Measurements of Different AC Current Sensors,” in *International Symposium on Fundamentals of Electrical Engineering - ISFEE*, 2016.

[50] “Measuring grid power consumption with an ACS712 Hall effect sensor connected to an Arduino - Zonnestroompanelen in Nederland.” [Online]. Available: http://www.zonnepanelen.wouterlood.com/28-measuring-grid-power-consumption-with-an-acs712-hall-effect-sensor-connected-to-an-arduino/. [Accessed: 24-Mar-2020].

[51] “Sensores efecto hall Colombia.” [Online]. Available: https://www.siriored.com/efecto-hall.html. [Accessed: 24-Mar-2020].

[52] F. Oketch Ochieng, “Hydromagnetic Jeffery-Hamel Unsteady Flow of A Dissipative Non-Newtonian Fluid with Nonlinear Viscosity,” M.Sc. thesis, Dept. Sci and Math., Pan African Univ.,Unión Africana, 2018.

[53] “A brief overview of Allegro ACS712 current sensor (Part 1) | Embedded Lab.” [Online]. Available: http://embedded-lab.com/blog/a-brief-overview-of-allegro-acs712-current-sensor-part-1/. [Accessed: 24-Mar-2020].

[54] “Tutorial sensor de corriente ACS712.” [Online]. Available: https://naylampmechatronics.com/blog/48_tutorial-sensor-de-corriente-acs712.html. [Accessed: 24-Mar-2020].

[55] E. A. Peláez Aucay and P. F. Jiménez Guamán, “Diseño de un Sistema de Medición y Monitoreo del Consumo de Energía por Circuitos en el Hogar, Mediante Tecnología de Comunicación por Línea de Potencia,” B.E. thesis, Dept.Sci and Tech., Azuay Univ., Cuenca, Ecuador, 2018.

[56] J. D. Chamba Loaiza, “Diseño e Implementación de un Sistema de Medición de Energía Eléctrica Inteligente para Uso Doméstico,” B.E. thesis, Dept. Electron and Telecom. Eng., Universidad Nacional de Loja Univ., Loja, Ecuador, 2014.

[57] “SCT-013-000 Split Core Current Transformer.” [Online]. Available: https://www.innovatorsguru.com/sct-013-000/. [Accessed: 25-Mar-2020].

[58] L. Luis, “Sensor de corriente eléctrica no invasivo con Arduino y SCT-013,” 2017. [Online]. Available: https://www.luisllamas.es/arduino-sensor-corriente-sct-013/. [Accessed: 26-Mar-2020].

[59] YHDC, “SCT-013-050 datasheet.” [Online]. Available:

https://datasheetspdf.com/pdf-file/1328320/YHDC/SCT-013-050/1. [Accessed: 24-Oct-2020].

[60] H. L. Chen, “Isolated voltage sensing for safe control,” *Machine Design*. [Online]. Available: https://www.machinedesign.com/markets/energy/article/21831861/isolated-voltage-sensing-for-safe-control. [Accessed: 28-Mar-2020].

[61] “Los amplificadores de aislamiento galvánico,” *DigiKey*, 2018. [Online]. Available: https://www.digikey.com/es/articles/measure-small-signals-riding-on-high-voltages-avoid-sensor-ground-loops. [Accessed: 30-Mar-2020].

[62] “HCNR200 datasheet,” *Agilent Technologies*. [Online]. Available: https://pdf1.alldatasheet.com/datasheet-pdf/view/64618/HP/HCNR200.html. [Accessed: 30-Mar-2020].

[63] L. A. V. Mariana and L. A. S. Carlos, “Diseño e implementación de un convertidor DC/DC en lazo cerrado que genere las curvas I-V y P-V de módulos fotovoltaicos comerciales hasta 100 W.,” B.E. thesis, Dept. Elect and Electron. Eng., Escuela Politécnica Nacional Univ., Quito, Ecuador, 2017.

[64] “Resolución Nro. ARCONEL-053/18 - REGULACIÓN No. ARCONEL 005/18,” *Agencia de Regulación y Control y Electricidad*. [Online]. Available: https://www.regulacionelectrica.gob.ec/wp-content/uploads/downloads/2018/07/2018_07_09_proyecto-regulacion-calidad-distribucion_V12.pdf. [Accessed: 02-Apr-2020].

[65] I. Abubakar, S. N. Khalid, M. W. Mustafa, H. Shareef, and M. Mustapha, “Calibration of Zmpt101b Voltage Sensor Module using Polynomial Regression for Accurate Load Monitoring,” *ARPN J. Eng. Appl. Sci.*, vol. 12, Nº.4, 2017.

[66] N. Davis, “An Introduction to Filters - Technical Articles,” *EETech Media, LLC*, 17AD.

[67] K. H. Ahmed, S. J. Finney, and B. W. Williams, “Passive Filter Design for Three-Phase Inverter Interfacing in Distributed Generation,” in *2007 Compatibility in Power Electronics*, 2007, pp. 1–9.

[68] H. Kim and S.-K. Sul, “A Novel Filter Design for Output LC Filters of PWM Inverters,” *J. Power Electron.*, vol. 11, Nº1, 2011.

[69] A. Villa, “Estudio del Filtro LCL aplicado a Inversores Fotovoltaicos,” B.E. thesis,

Dept. Ing. Eléc., Univ. Car. III Mad., Leganés, España, 2011.

[70] J. Ferrero, “Filtro para la frecuencia de conmutación de un inversor fotovoltaico,” B.E. thesis, Esc. Ing. Ind.,Univ. Vallad.,Valladolid, España, 2018.

[71] F. Schimpf and L. E. Norum, “Grid connected Converters for Photovoltaic, State of the Art, Ideas for Improvement of Transformerless Inverters,” *Nord. Work. Power Ind. Electron.*, 2008.

[72] T. Kerekes, “Analysis and Modeling of Transformerless Photovoltaic Inverter Systems,” Ph.D. dissertation, Dept. Elect, Sci and Med. Eng., Aalborg Univ., Denmark, 2009.

[73] BARCELONATECH, “Convertidores Corriente Continua Corriente Alterna Con Enlace En Alta Frecuencia Para Aplicaciones Fotovolaicas Y De Conexión,” Ph.D. dissertation, Dept. Electron. Eng., Politècnica de Catalunya Univ., Barcelona, 2003.

[74] P. J. Maldonado Carvajal and V. E. Mena Altamirano, “Diseño y construcción de un transformador trifásico para control de voltaje en el laboratorio de sistemas eléctricos de potencia,” B.E. thesis, Dept. Elect and Electron. Eng., Escuela Politécnica Nacional Univ.,Quito, Ecuador, 2017.

[75] K. H. Iza Iza, “Diseño y construcción de dos transformadores monofásicos para suministro trifásico en conexión delta abierta con control de voltaje mediante taps fijos para el laboratorio de sistemas eléctricos de potencia,” B.E. thesis, Dept. Elect and Electron. Eng., Escuela Politécnica Nacional., Quito, Ecuador, 2018.

[76] D. P. Pagalo Azadovay and E. M. Quintana Betancurt, “Diseño y construcción de un transformador trifásico para control de ángulo y un modelo a escala de línea de transmisión de 500 kv para el laboratorio de sistemas eléctricos de potencia,” B.E. thesis., Dept. Elect and Electron. Eng., Escuela Politécnica Nacional Univ., Quito, Ecuador, 2019.

[77] IEEE, “IEEE C57.12.01 Standard General Requirements for Dry-Type Distribution and Power Transformers, Including Those with Solid-Cast and/or Resin Encapsulated Windings.” New York, p. 11, 2005.

[78] CONDUCTORES RG S.R.L., “CALIBRE AMERICANO AWG l Equivalencias AWG / Milimétrica.” [Online]. Available: https://www.conductoresrg.com.ar/equivalencias-awg.pdf. [Accessed: 14-May-2020].

[79] O. F. Castro Iturralde, J. A. Lino, Guapisaca, C. G. Morales Duque, and D. Plaza,

"Diseño y construcción de un Convertidor DC/AC Trifásico utilizando la Técnica PWM y Control de Frecuencia Mediante Microcontrolador," B.E. thesis, Dept. Elect and Comp. Sci., Escuela superior politécnica del litoral Univ., Guayaquil, Ecuador, 2005.

[80] G. Instruments, "General Instruments 6N137 to MCL2601 datasheet pdf." [Online]. Available: http://www.datasheetcatalog.com/info_redirect/datasheet_pdf/general-instruments/6N137_to_MCL2601.pdf.shtml. [Accessed: 15-Mar-2020].

[81] "6N137 High Speed Optocoupler, Single and Dual, 10 MBd," *Vishay Semiconductors*. [Online]. Available: https://www.vishay.com/docs/84732/6n137.pdf. [Accessed: 15-Mar-2020].

[82] STMicroelectronics, "STGP15M65DF2 datasheets." [Online]. Available: https://pdf1.alldatasheet.com/datasheet-pdf/view/796328/STMICROELECTRONICS/STGP15M65DF2.html. [Accessed: 19-Mar-2020].

[83] "How can I provide protection against the surge voltage generated by the turn-off of an IGBT?," *Toshiba Electronic Devices & Storage Corporation*. [Online]. Available: https://toshiba.semicon-storage.com/ap-en/semiconductor/knowledge/faq/mosfet_igbt/igbt-015.html. [Accessed: 21-Mar-2020].

[84] C. A. Torres P, D. Murillo Y, and C. Restrepo Patiño, "Diseño y construcción de un inversor trifásico," *Scientia et Technica Año XIV*, vol. No 40, Pereira, Colombia, 2008.

[85] L. E. Boyano Vannucchi, "Diseño, construcción y validación experimental de un inversor monofásico con control digital conectado a red para paneles fotovoltaicos," B.E. thesis, Dept. Electron. Tech., Carlos III de Madrid Univ., Madrid, España, 2009.

[86] "Low-pass filter," *Knobs-dials.com*, 2020. .

[87] Y. Yang, K. Kim, F. Blaabjerg, and A. Sangwongwanich, *Advances in Grid-Connected Photovoltaic Power Conversion Systems*, 1st. ed. Duxford, UK: Woodhead Publishing, 2019.

[88] X. Ruan, X. Wang, D. Pan, D. Yang, W. Li, and C. Bao, *Control Techniques for LCL-Type Grid-Connected Inverters*, 1st ed. Singapur, Singapur: Springer, 2018.

[89] M. Ning, W. Niansheng, L. Weijian, L. Xiangdong, L. Yanbin, and X. Jue, “Design and Simulation of Voltage Source Inverter,” *Int. J. Comput. Electr. Eng.*, vol. 11, no. 4, pp. 175–179, 2019, doi: 10.17706/ijcee.2019.11.4.175-179.

[90] Q. C. Zhong and T. Hornik, *Control of Power Inverters in Renewable Energy and Smart Grid Integration*, 1st ed. Chichester, UK: Wiley, 2013.

[91] N. Guler and E. Irmak, “MPPT based model predictive control of grid connected inverter for PV systems,” *8th Int. Conf. Renew. Energy Res. Appl.*, pp. 982–986, 2019, doi: 10.1109/ICRERA47325.2019.8997105.

[92] W. M. Aung Myint, Y. Win, and N. Win Zaw, “Implementation of Solar Photovoltaic Data Monitoring System,” *Int. J. Sci. Eng. Technol. Res.*, vol. 7, Issue 8, 2018.

[93] P. E. Zurita Minango, “Diseño e implementación de un prototipo electrónico de máquina isotónica autosustentada con energía eléctrica de humano - propulsión,” B.E. thesis, Dept. Elect and Electron. Eng., Escuela Politécnica Nacional Univ., Quito, Ecuador, 2017.

[94] “Módulo sensor de corriente ACS712 30 A - Electronilab.” [Online]. Available: https://electronilab.co/tienda/modulo-sensor-de-corriente-acs712-30/. [Accessed: 24-Mar-2020].

[95] “Fully Integrated, Hall Effect-Based Linear Current Sensor IC with 2.1 kVRMS Isolation and a Low-Resistance Current Conductor.”

[96] J. A. Márquez Flores, “Amplificadores Operacionales,” CCADET-UNAM., CDMX, México, 2013.

[97] M. Olmo and R. Nave, “Op-amp Varieties.” [Online]. Available: http://hyperphysics.phy-astr.gsu.edu/hbasees/Electronic/opampvar6.html. [Accessed: 25-Mar-2020].

[98] “Hall effect current sensing in HEVs and EVs.” [Online]. Available: https://www.powersystemsdesign.com/articles/hall-effect-current-sensing-in-hevs-and-evs/22/5367. [Accessed: 23-Mar-2020].

[99] C. E. Revelo Flores, “Implementación de un Sistema de Adquisición de Datos para el Análisis del Comportamiento de Parámetros Eléctricos en el Arranque de un Motor Trifásico,” B.E. thesis, Dept. Elect and Electron. Eng., Escuela Politécnica Nacional Univ., Quito, Ecuador, 2017.

[100] “Tutorial sensor de corriente AC no invasivo SCT-013,” *NAYLAMP MECHATRONICS*, 2019. [Online]. Available: https://naylampmechatronics.com/blog/51_tutorial-sensor-de-corriente-ac-no-invasivo-s.html. [Accessed: 26-Mar-2020].

[101] “Corriente-Efecto Hall : Sensor de corriente no invasivo 5A, 1V,” *I+D Electrónica*. [Online]. Available: https://www.didacticaselectronicas.com/index.php/sensores/corriente-efecto-hall/sensor-de-corriente-no-invasivo-5a,-1v-sensor-de-corriente-efecto-hall-no-invasivo-5a-detail. [Accessed: 26-Mar-2020].

[102] Sutisna, I. Usrah, N. Hiron, and A. Andang, “Power analyzer based arduino-uno validation using Kyoritsu KEW 6315and Hioki 328-20,” in *IOP Conference Series: Materials Science and Engineering*, 2019.

[103] “Transformador de voltaje AC - ZMPT101B - Naylamp Mechatronics - Perú,” *NAYLAMP MECHATRONICS*. [Online]. Available: https://naylampmechatronics.com/sensores-corriente-voltaje/393-transformador-de-voltaje-ac-zmpt101b.html. [Accessed: 02-Apr-2020].

[104] C. L. Trujillo Rodríguez, D. Velasco De La Fuente, E. Figueres Amorós, G. Garcerá Sanfeliú, and J. Guacaneme Moreno, “Diseño, modelado e implementación de inversor conectado a la red eléctrica a par tir de fuentes renovables,” *Tecnura*, vol. 16, No. 32, pp. 12–28, 2012.

[105] IIE - COZCyT, “Sistemas Fotovoltaicos Conectados a la Red,” in *Diplomado en Sistemas Fotovoltaicos Conectados a la Red, Zacatecas, México*, 2008.

[106] A. F. Peña Fernandez and J. Suarez, “Tipos de conexiones de transformadores trifásicos (ventajas y desventajas),” 2013. [Online]. Available: https://www.academia.edu/8127609/TIPOS_DE_CONEXIONES_DE_TRANSFORMADORES_TRIFASICOS_VENTAJAS_Y_DESVENTAJAS_PRESENTADO_POR.

[107] N. F. Proaño Pérez and V. A. Velasquez Zharate, “Estudio de efectos y metodos de minimizacion de distorciones armónicas en equipos de distribucion electrica, comercial e industrial.,” B.E. thesis, Dept. Elect. Eng., Politécnica Salesiana Sede Guayaquil Univ., Guayaquil, Ecuador, 2010.

[108] Y. Green, “YINGLI GREEN ENERGY Y I N G L I S O L A R. C O M YGE 60 Cell 40mm SERIES,” *BS OHSAS*, 2008. .

[109] Mps, “3A, 23V, 340KHz Synchronous Rectified Step-Down Converter The Future of Analog IC Technology DESCRIPTION,” 2008.

ANEXOS

ANEXO A. Diagrama esquemático y layout de la PCB de las etapas del inversor

ANEXO B. Diagrama esquemático y layout de la PCB de los sensores de voltaje y corriente

ANEXO C. Manual de usuario

ANEXO D. Hojas de datos y datos de placas