

DISEÑO Y CONSTRUCCION DE UN SINTETIZADOR DIGITAL USANDO LA TECNICA DE LA SINTESIS DIGITAL DIRECTA

Ing. Diego Alcócer Arias
Ingeniero en Electrónica y Telecomunicaciones

Ing. Tarquino Sánchez A.
Profesor Agregado 2 F.I.E.
Escuela Politécnica Nacional

RESUMEN

En los últimos años se observa que la computadora es el eje del desarrollo de la nueva tecnología, de tal manera que maquinaria y equipos usan a la computadora como unidad principal de control y proceso, por ejemplo: sistemas de control en plantas industriales, el control del dinero en un Banco, etc. Motivado por esto, se decidió realizar una aplicación en la cual se diseñó y construyó un equipo que permite generar señales analógicas de cualquier forma a frecuencias en el rango de 0 a 2 Mhz, usando la computadora como fuente de procesamiento e información. Para esto se utilizó tecnología que se encuentra en desarrollo hoy en día, la cual es conocida como **Síntesis Digital Directa**.

La Síntesis Digital Directa (SDD), se la resume con las siguientes palabras: "Crear señales eléctricas de cualquier forma, usando la expresión matemática que la define en el tiempo". La computadora no es el dispositivo que genera las formas de onda, sino que más bien es la fuente de información de la señal a generarse.

En el presente trabajo se presentan las diferentes etapas que se deben seguir para diseñar un sintetizador digital directo en el rango de frecuencias de 0 a 2 Mhz, así como los resultados al concluir el mismo.

ABSTRACT

In the last years, the computer is observed to be the axes of the new technology development; the machinery and equipment use it, as the principal unit for process and control skills, for example, for industrial plant control systems, money back control, etc. Encouraged by this, an equipment that can generate analog signals with a big range (0 - 2 Mhz); was designed and built using the computer as information and process supply. For this purpose, the technology in development was used. This technology is know as DDS (Direct Digital Synthesis).

The DDS, is summarized in the following words " Create electric's signals of what ever form, using the mathematics expression that define it in time".

The computer is not the dispositive that generate the wave forms, instead it is the information supply of the signal that is going to be generated.

The actual work presents different steps that must be followed to design a Direct Digital Synthesizer within the frecuenc range from 0 to 2 Mhz, as well as the results achieved at the end of the construction.

1. INTRODUCCION

Usando el diseño tradicional (técnicas analógicas) para generar formas de onda, se tienen problemas a causa de las tolerancias de los componentes pasivos (R, L, C), variaciones de valores en el tiempo, o daños en la manufacturación, las cuales solo se aproximan a la señal deseada, en contraste con la SDD que calcula la señal matemáticamente, la procesa en la computadora y la genera en un medio externo al mismo.

La técnica denominada como Síntesis Digital Directa (SDD) es un procedimiento mediante el cual se generan formas de onda partiendo de la expresión matemática que define la función en el tiempo y de valores numéricos que definen variables representativas de una señal, las cuales son: frecuencia, amplitud y fase. Por esta razón, el método de la SDD es conocido como un método numérico, en el cual mediante números previamente conocidos se generan señales eléctricas de distinto tipo, a frecuencia exactas.

El Teorema en el cual se basa la Síntesis Digital Directa es el muy conocido teorema de Nyquist o del muestreo, el que dice: " Una señal limitada en banda que no contiene componentes espectrales mayores que la frecuencia f_m (Hz) esta determinada en forma única por sus valores en intervalos uniformes menores a $1/(2f_m)$ segundos".

La correspondencia enviar a:

Diego Alcócer. e-mail= dimi@uio.telconet.net

Tarquino Sánchez E.P.N. Apdo. 17-01-2759. Telf. 507144. Facultad de Ingeniería Eléctrica Quito.

El teorema de Nyquist determina las condiciones que deben cumplirse para digitalizar una señal análoga, y a su vez con los datos digitalizados obtener nuevamente la señal análoga digitalizada.

Como parámetros dependientes del Teorema de Nyquist, que se deben aplicar en la técnica de la SDD, están los siguientes:

- Frecuencia máxima a generar, esto es la frecuencia f_m , según el teorema del muestreo.
- Reloj base de tiempo (f_{osc}), el cual define el número de muestras digitalizadas necesarias para obtener la señal análoga a ser creada.
- Forma de onda a generar, definida por la expresión matemática que define la señal en el tiempo, por ejemplo:

$$f(x) = \sin(x)$$

donde x varia $[0, 2\pi]$

El sintetizador digital en esencia actúa como un periférico, dejando libre el procesador central para otras funciones. Es decir en un principio se necesita de la existencia de una fuente de información que genere ciertas variables de entrada, en este caso será la computadora que usando el software adecuado podrá dar la información requerida para iniciar el proceso de síntesis.

Diagrama de bloques de un Sintetizador Digital

En la figura 1.1 se muestra el diagrama de bloques de un sintetizador digital, que usa la computadora como fuente de información.

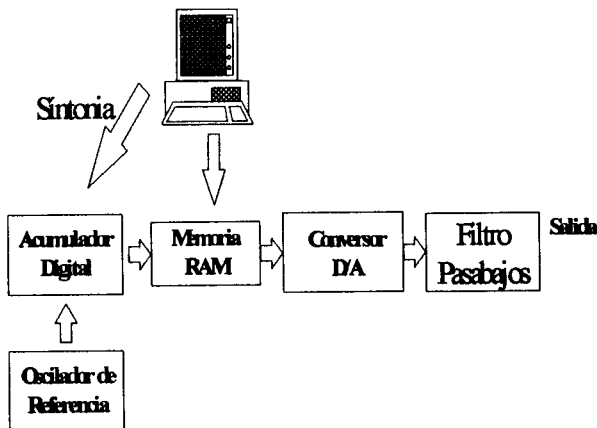


Figura 1.1

El sintetizador digital está compuesto por el acumulador digital, el reloj u oscilador de referencia, sintonizador, memoria, conversor digital / análogo, filtro pasabajos y circuito amplificador a la salida para manejo de carga.

El acumulador digital es el circuito que genera las direcciones de acceso a memoria, de tal forma que a la salida de la memoria se obtenga un dato digital. El acumulador digital es capaz de sintonizar la frecuencia de generación y a la vez definirla. Es decir tiene dos propósitos, selección de frecuencia y sintonización.

En la memoria se graban los datos de la forma de onda que se desea generar. Estos datos son grabados desde la computadora mediante la lectura de un archivo binario seleccionado convenientemente. El proceso anteriormente descrito se lo realiza usando cualquier interfase de comunicación que se pueda utilizar, entre la computadora y el sintetizador digital.

El conversor digital / análogo se encarga de cambiar el dato digital generado en memoria a una señal análoga y mediante la utilización de un filtro pasabajos y un circuito amplificador se obtiene a la salida la señal análoga creada en la computadora.

2. PARAMETROS DE DISEÑO DE UN SINTETIZADOR DIGITAL

Una vez enunciado el diagrama de bloques del sintetizador digital, se definen los pasos a seguirse para su diseño.

2.1 Ancho de Banda

A causa de la digitalización de las señales análogas y del sistema de muestreo, un SDD posee un múltiple espectro de frecuencias en la señal de salida. En suma, a la señal deseada de frecuencia f_0 se obtienen también armónicos relacionados con la frecuencia f_0 . Estas señales se deben a la mezcla de los productos de la señal de salida con la señal del reloj de referencia (f_{osc}), y sus armónicos. Las señales no deseadas deben ser eliminadas usando un filtro pasabajos, para obtener la señal de frecuencia f_0 .

La máxima frecuencia de salida (f_m) de un SDD corresponde a la mitad de la frecuencia de reloj del oscilador de referencia, tal como lo define la ecuación 1.1.

$$f_m = \frac{f_{osc}}{2} \quad \text{Ecu 1.1}$$

donde f_m : frecuencia máxima de la señal a generar.

f_{osc} : frecuencia del reloj del oscilador de referencia.

Para aplicaciones prácticas la frecuencia máxima de generación esta alrededor del 40 y 45% de la frecuencia de reloj de referencia. El ancho de banda del SDD estará definido para aplicaciones prácticas por la ecuación 1.2.:

$$AB = 0.4 * f_{osc} \quad \text{Ecu 1.2}$$

2.2 Resolución de frecuencia

Todo proceso electrónico en el cual este involucrado la digitalización de señales, involucra la creación de pasos, escalas, claramente especificadas. Por ejemplo: los números enteros del 0 al 15 están definidos por una combinación binaria en particular para cada número.

Una vez definida la frecuencia de oscilación del reloj de referencia y el ancho de banda , el obtener la frecuencia de resolución del SDD se constituye en el siguiente paso a seguir. La resolución de frecuencia es el parámetro que define la frecuencia a generar y la exactitud de la misma. La frecuencia de salida (f_o) de un SDD esta dada por la ecuación 1.3.:

$$f_o = \left(\frac{f_{osc}}{K}\right) * M \quad \text{Ecu 1.3}$$

donde f_o : frecuencia de la señal generada por el SDD.

f_{osc} : frecuencia del reloj de oscilación de referencia en Hz.

K : módulo de operación del acumulador digital.

M : número aplicado al SDD, el cual define la frecuencia a generar del sintetizador.

La frecuencia del reloj de oscilación es el rango de muestreo del SDD, constituyéndose en el tiempo en el cual el SDD toma la muestra de la amplitud de la señal y realiza la conversión. El diseño circuital del SDD determina el módulo de operación K , el cual es el número de estados que el acumulador digital directo puede tomar.

En circuitos binarios (digitales), K puede tomar los valores en potencia de 2, como por ejemplo : 2^{24} o 2^{32} , donde los valores 24 o 32 dependen de la tecnología de procesamiento que se este utilizando, así como del conversor digital - analógico utilizado.

La variable definida como M (sintonía), corresponde a un número entero entre 0 y $K/2$. El límite superior de esta variable es llamado límite de Nyquist, el cual garantiza el cumplimiento del teorema de Nyquist. Cuando $M = 0$, la ecuación 1.3., da como resultado una señal de salida de frecuencia 0, esto determina que el SDD también pueda generar señales DC en su banda de trabajo.

La frecuencia de resolución se constituye en el intervalo de frecuencia a la que el sintetizador digital puede generar las formas de onda, por lo tanto la frecuencia de resolución se define como la derivada de la frecuencia de salida con respecto a la sintonía. (M), obteniéndose la ecuación 1.4:

$$f_{res} = \frac{f_{osc}}{K} \quad \text{Ecu 1.4}$$

La frecuencia de resolución es idéntica a la frecuencia de salida cuando $M = 1$. A causa de que M es un entero, todas las frecuencias de salida podrían tener armónicos en la señal de salida a ser generada.

Obtener un intervalo pequeño en la frecuencia de resolución es fundamental para conseguir las características deseadas en la SDD.

2.3 El reloj base de tiempo

EL reloj base de tiempo se constituye en la señal principal que actúa en el sintetizador digital, la cual posibilita el apareamiento de una señal a la salida. El proceso de diseño del SDD, implica que la técnica satisfaga necesidades particulares, esto es que genere a intervalos de frecuencia pre-establecidos. De la ecuación 1.4 se deduce que la frecuencia de resolución puede ser variada usando un valor distinto para K , de donde se obtiene la ecuación 1.5.

$$K = \frac{f_{osc}}{f_{res}} \quad \text{Ecu 1.5}$$

La ecuación más usada en la práctica, es aquella que determina cual debería ser la frecuencia del oscilador

de referencia, ya que esto posibilita escoger osciladores que estén disponibles en el mercado. Está ecuación es la siguiente:

$$f_{osc} = K * f_{res} \quad \text{Ecu 1.6}$$

2.4 El Acumulador Digital.

Una señal es digitalizada cuando se establece el tiempo de muestreo y la misma por lo general es recuperada en el receptor. Para recuperar una señal análoga que ha sido digitalizada, es importante la presencia de un tiempo de muestreo, que defina el número de muestras que se necesitan para obtener la señal análoga original. Usando el teorema de Nyquist y un pequeño desarrollo de análisis matemático, se define la siguiente ecuación 1.7.:

$$N = \frac{f_{osc}}{f_m} \quad \text{Ecu 1.7}$$

donde f_{osc} = frecuencia del oscilador de referencia.

f_m = frecuencia máxima a generar.

Un acumulador digital es aquella etapa que define cuantas muestras son necesarias para la conversión a la frecuencia requerida. Es claro reafirmar que en este punto se considera un limitante propio del método, el cual obliga que a la señal del reloj de referencia se la mantenga constante. El acumulador digital es aquella etapa que a cada cambio de nivel del reloj de referencia cambia la fase de la señal, definiendo el número de muestras necesarias.

El esquema circuital del acumulador digital depende del número de estados necesarios, el cual como se pudo comprobar antes, esta representado por el valor dado a K (módulo del acumulador digital), así como de la capacidad de la memoria y el número de bits a la entrada del conversor digital / análogo.

2.5 Manejo de Memorias

El manejo de memorias corresponde al dispositivo electrónico que almacena la información de la señal a generarse, el mismo tiene una estrecha relación con los diferentes tipos de memorias que se consigue en el mercado, por ejemplo: memorias tipo EPROM,

PROM, RAM, etc. La capacidad de almacenamiento de la memoria define la estructura del acumulador digital, así como del sintetizador. En la figura 1.2 se muestra el diagrama de bloques de un sintetizador usando una memoria EPROM.

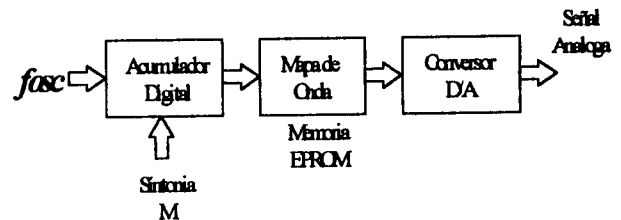


Figura 1.2. SDD con memoria EPROM

En la figura 1.2 se observa que el reloj de referencia esta definido por la frecuencia (f_{osc}) que se escoge dependiendo del ancho de banda de las señales que se desean generar, así como de la tecnología del conversor digital. Además se puede observar la etapa definida como sintonía, que no es más que la variable definida anteriormente como M , el número aplicado al SDD.

2.6 Formas de Onda

Desarrollados todos los pasos de diseño como son: ancho de banda, frecuencia de resolución, reloj base de tiempo, acumulador digital, se definirá el proceso teórico para crear formas de onda en la SDD. Para el mismo se parte del análisis matemático que define expresiones generales, obteniéndose como resultado su aplicación para diversas formas de onda en particular.

Una señal eléctrica puede ser representada matemáticamente mediante expresiones que la definen en el tiempo, es decir para cada instante de tiempo, correspondiente al dominio, se define una variable dependiente (amplitud), por lo que se logra obtener la definición matemática de la señal. De la implementación práctica del SDD, se tiene que el dominio es aquella variable que da el tiempo que sucede un acontecimiento eléctrico (muestra a la salida de la memoria), de tal forma que la variable dependiente se transforma en la información de la amplitud a la salida del circuito.

Realizando una sumatoria de definiciones matemáticas (acontecimientos) en el tiempo se logra obtener la representación de una forma de onda en particular.

En la síntesis digital para cualquier diseño en particular, se parte de la existencia de un dominio del

tiempo, lo cual especifica el número de direcciones de memoria (capacidad de almacenamiento) en las que en cada dirección se guardara la información de las amplitudes de la señal en el tiempo. Además se define la amplitud máxima y mínima a la que el SDD puede generar la señal, esto se debe a la capacidad del conversor digital - análogo en la palabra digital. Para esto se observa la figura 1.3.

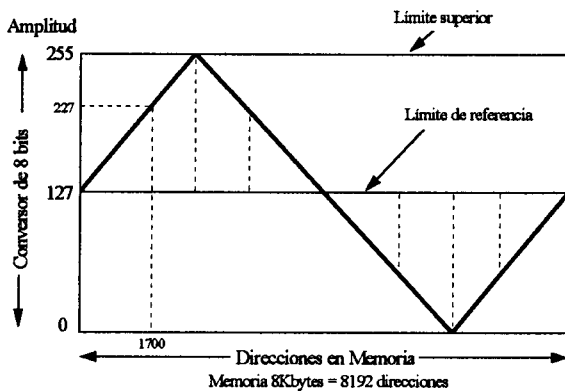


Figura 1.3 Forma de onda triangular en un SDD

Realizando un proceso de análisis matemático en base a la figura 1.3 se obtiene la ecuación 1.8

$$\text{dato digital} = \text{limite ref.} * \text{func. normalizada.} \quad \text{Ecu 1.8}$$

donde:

dato digital = es el valor de la amplitud de la señal a generar, que será guardado en una dirección en memoria en particular.

limite ref. = corresponde al resultado de dividir $2^{\text{bits del conversor}}$ para 2.

func. nor. = direcciones posibles a ser grabadas en memoria.

Ejemplo 1.1 Señal sinusoidal

La función matemática que define la señal sinusoidal es un período de 0 a 2π es:

$$f(x) = \sin(x)$$

normalizando la señal de tal forma que para cada amplitud en un período existan 8192 direcciones, se tiene:

$$f(k) = \sin(2 * \pi * k / 8192)$$

donde $k = 1, \dots, 8192$ direcciones.

Es importante mencionar la transformación de variable que se realizó debido a conveniencias de normalizar la función generadora de la función sinusoidal, esta es la siguiente:

$$x = k / 8192$$

tomando el valor referencial de nivel de 127 (límite de referencia), se obtiene:

$$f(k) = 127 * (\sin(2 * \pi * k / 8192) + 1)$$

La función expresada en último término es la que define matemáticamente y eléctricamente a la señal para ser grabada en memoria.

3. DISEÑO Y CONSTRUCCION DEL PROTOTIPO

Una vez definida la base teórica de la Síntesis Digital Directa, se procede a realizar el diseño y construcción de un generador de funciones de cualquier tipo, en el rango de 0 a 2 Mhz.

3.1 Selección del conversor Digital Análogo.

Este fue el mayor limitante impuesto en la construcción del sintetizador, ya que de éste depende la capacidad de la memoria a usarse y la configuración del acumulador digital.

Se escogió el conversor DAC 0800, ya que posibilita obtener tiempos muy pequeños de conmutación de corriente (100 ns), el error a plena escala está en el rango de +/- 1 LSB y el consumo de potencia es mínimo (33mW). Para obtener una mejor calidad en la señal de salida, se debe usar un conversor especialmente diseñado para la técnica de la SDD, lo cual debido a que todavía esta técnica está en desarrollo no se pudo obtener en el mercado.

El DAC 0800 define el límite de referencia, acuerdo con la definición anteriormente mencionada, esto es:

$$\text{lim. ref} = 2^8 / 2 = 127 \quad \text{Ecu 1.9}$$

3.2 Selección de la memoria RAM.

Debido a que la palabra digital de entrada al conversor es de 8 bits (DAC 0800), la memoria a usarse también debe tener una palabra de salida de 8 bits. Además por causa de que la computadora es el medio que almacena los datos en memoria de diferentes formas de onda, el tipo de memoria debe ser RAM estática. Debido a estas limitantes se escogió la memoria RAM 6264 de muy buenas características.

En la figura 1.3 se observa como deben ser almacenados los datos en la memoria RAM 6264 para generar una onda triangular.

3.3 Ancho de banda

El ancho de banda escogido para la construcción del equipo es de 2 Mhz, por lo que usando la ecuación 1.1, se obtiene:

$$f_{osc} = 2 \text{ Mhz} * 2$$

Este resultado define cual debe ser el valor de frecuencia del reloj de referencia que se tiene que implementar, esto es se necesita un oscilador con una frecuencia de 4 Mhz, como mínimo.

Con este valor y usando la ecuación 1.4 se obtiene:

$$f_{res} = (4000000 / 2^{16}) * 1 = 61,035 \text{ Hz.}$$

Donde : $M = 1$, cuando la frecuencia de salida es igual a la frecuencia de resolución.

$K = 2^{16}$, ya que el acumulador digital tiene una palabra de control de 16 bits

Es decir el sintetizador puede generar formas de onda de cualquier tipo a intervalos de 61,035 Hz.

Debido al limitante de obtener los osciladores de cualquier valor en el mercado, se escogieron los que se muestran en la tabla 1.1, así como la frecuencia de resolución para cada caso:

f_{osc}	f_{res}
1 Mhz	15,2587Hz
2 Mhz.	30,5176Hz
4,9152 Mhz	75,0000Hz
6 Mhz	91,5500Hz

Tabla 1.1

En la figura 1.4 y figura 1.5 se puede observar el diagrama circuital del sintetizador y del acumulador digital respectivamente.

4.- SOFTWARE DESARROLLADO PARA EL PROCESAMIENTO Y CONTROL DE DATOS

El software desarrollado para realizar el procesamiento y el control de datos de manera digital, utiliza las subrutinas descritas.-

- Leer los datos de un archivo binario (*.sdd), en el que se encuentra grabada la forma de onda a generar, y presentarla en pantalla. Una vez que el usuario a definido cual forma de onda a de generar, la computadora graba en memoria RAM externa los datos del archivo binario leído.
- Una vez que los datos se encuentran grabados en memoria la computadora toma control de la palabra de sintonía, la cual como se dijo antes esta representada por la variable M , y se escoge que frecuencia se desea generar en el rango previsto por el equipo, además de los pasos o intervalos a los que se puede generar.

En la figura 1.6 se puede observar una de las formas de onda (señal batman) que puede ser generada por el programa lista a ser grabada en memoria RAM externa.

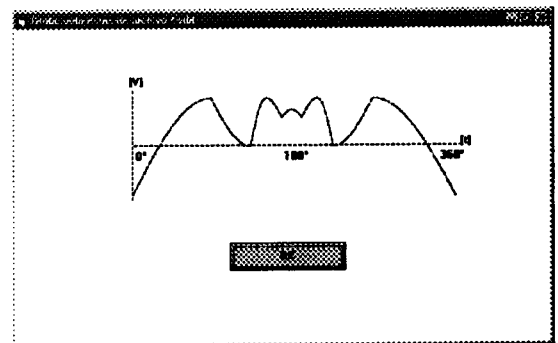


Fig. 1.6 Señal a grabarse en RAM

5.- RESULTADOS EXPERIMENTALES

Cabe mencionar, que el sintetizador se encuentra constituido por 4 tarjetas electrónicas, a saber: fuente de poder, circuito de control e interfase, acumulador digital y amplificador de salida.

Cada tarjeta fue probada independientemente antes de ensamblar el equipo en su conjunto. Todo el sintetizador fue concebido de manera modular, en el cual cada tarjeta realiza una función determinada y

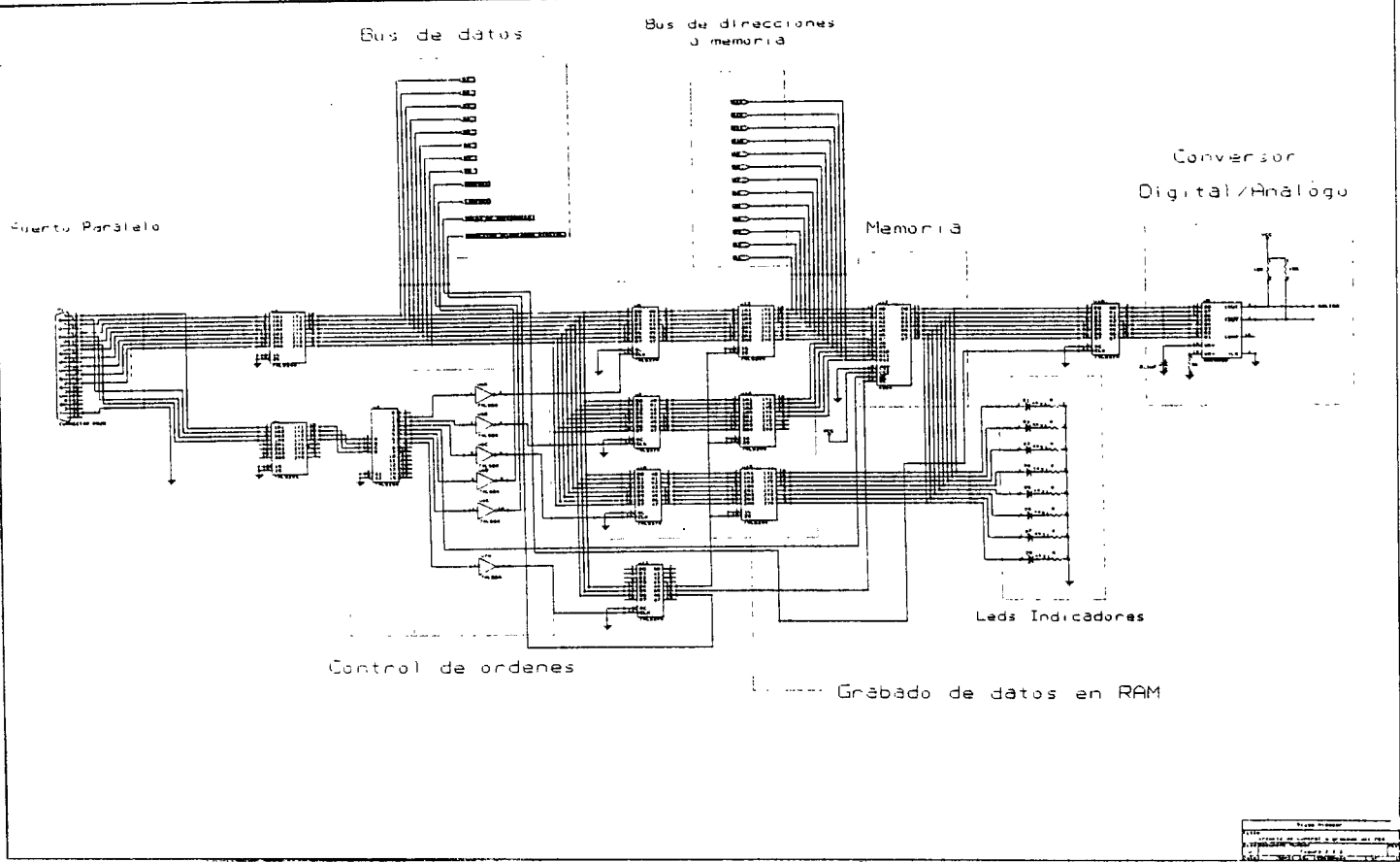


Figura 1.4 Diagrama Circuital. Sintetizador Digital Directo

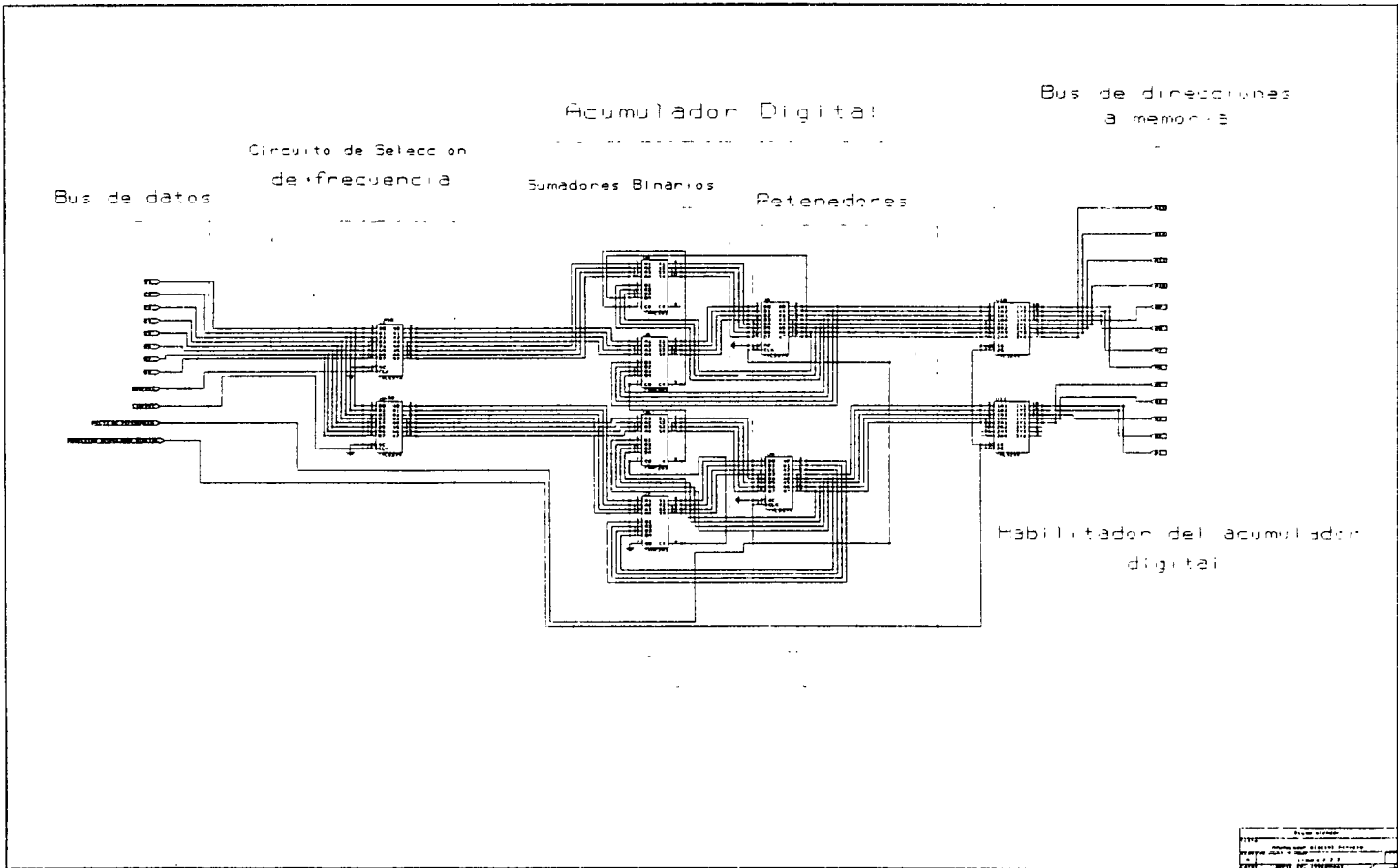


Figura 1.5 Diagrama Circuital. Acumulador Digital

específica. Esto facilita la tarea de mantenimiento o reparación.

La manera más sencilla de mostrar los resultados experimentales, así como las múltiples aplicaciones que se puede tener es dar un pequeño repaso gráfico de las señales que se pueden generar con el sintetizador.

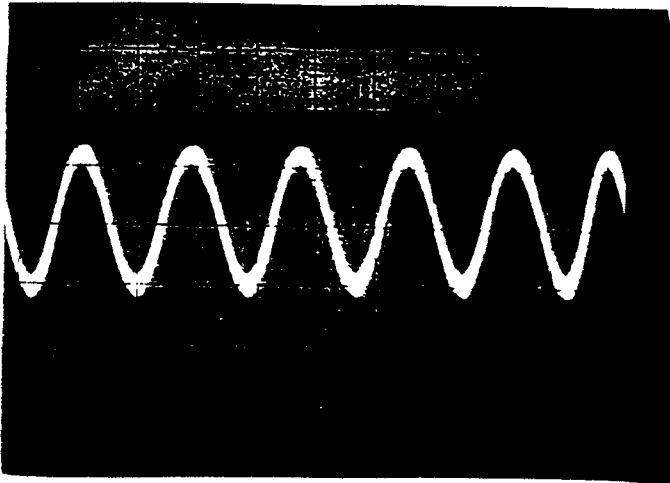


Fig. 1.7 Señal Sinusoidal de 1 MHz.

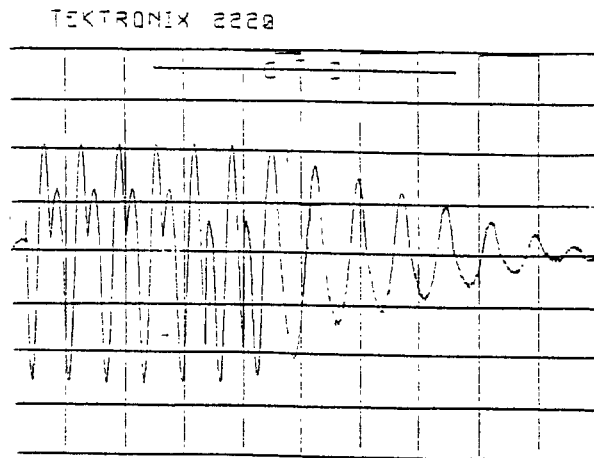


Fig. 1.8 Señal de fonema IS. Frec=675Hz

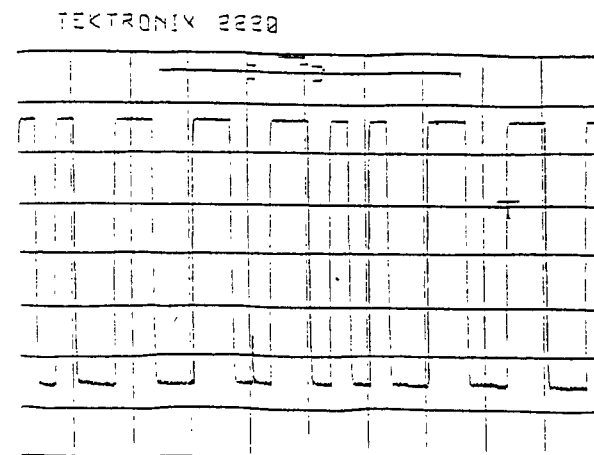


Fig. 1.9 Señal de Comunicaciones Manchester. Frec=10Khz

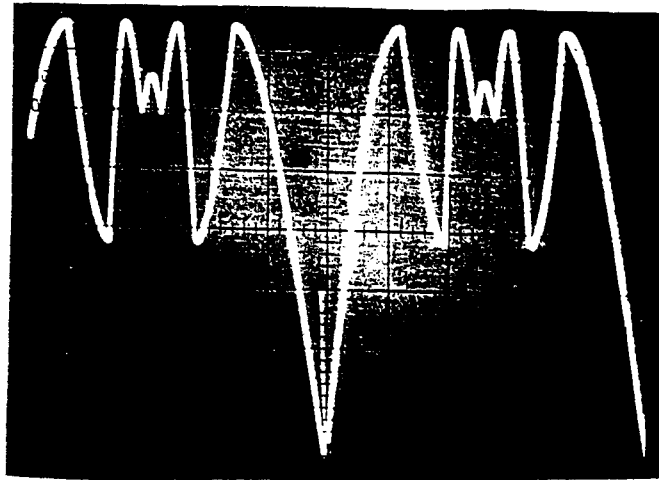


Fig. 1.10 Onda Batman. Frec = 340Hz.

6. CONCLUSIONES.-

- En un futuro muy cercano, muchos de los equipos generadores de señales que se vendan en el mercado , utilizarán la técnica de la síntesis digital directa. Lo cual posibilitara ahorrar costos y por ende usar a la computadora como fuente de control y procesamiento de señales.
- Para alcanzar rangos de frecuencia más amplios en la generación de las señales se recomienda usar conversores digitales / analógicos de características muy avanzadas y especialmente diseñados para ser usados con esta técnica. Entre los circuitos integrados recomendados tenemos: DAC 812 (Burr Brown), BT 104 (Brooktree), DAC 330 (Datel), TDC 1018 (TRW-LSI).
- El sintetizador digital directo diseñado alcanzo un rango de frecuencia de 1 Mhz, lo cual indica la enorme versatilidad del equipo y el uso práctico que se le puede dar.

BIBLIOGRAFIA.-

1. Alcócer D., " Diseño y Construcción de un Sintetizador Digital usando la técnica de la Síntesis Digital Directa.
2. J. Tierney, C. Rader, and B. Gold, " A digital frequency synthesizer", IEEE Trans Audio electroacoustic, March 1971.
3. J. Tierney, et al., Frequency Synthesis: Techniques and Application. New York: Jerzy Gorski-Popiel. IEEE Press, 1975.
4. P. Lynn, The Analysis and Processing of Signals. London: Mc Millan, 1973

- 5.- R.A. Roberts and C. Mullis, Digital Signal Processing. Massachusetts; Addison - Wesley, 1978.
- 6.- N. Weste and K. Eshragan, Principles of CMOS VLSI design. Addison and Wesley, 1967
- 7.- M. Hatamian and G. Cash, " Parallel bit-level pipelined VLSI design for high speed signal processing"; Proceedings of the IEEE, vol 75, 9 Sept 1987.

BIOGRAFIAS



ALCOCER DIEGO.-

Nació en Quito el 9 de Marzo de 1970. Realizó sus estudios secundarios en el Colegio " San Gabriel" de Quito.

Obtuvo el Título de Ingeniero en Electrónica y Telecomunicaciones en la Escuela Politécnica Nacional en 1996. Se ha desenvuelto en el área de desarrollo de programas y sistemas de computación. Actualmente presta sus servicios en la Empresa Ing. José Jalil, en el área de Proyectos Electrónicos.

Sus áreas de interés actuales son los sistemas de telemetría y desarrollo de equipamiento educativo para Colegios.



TARQUINO SANCHEZ.- Nació en Atuntaqui el 18 de Marzo de 1966. Obtuvo el título de Bachiller en Humanidades Modernas en el Colegio Particular Sánchez y Cifuentes de Ibarra.

Sus estudios superiores los realizó en la Escuela Politécnica Nacional y obtuvo el título de Ingeniero en Electrónica y Telecomunicaciones en 1991. Se encuentra realizando estudios de Postgrado de Gerencia Empresarial en la E.P.N.

Actualmente es profesor Agregado 2 a tiempo completo Area de Electrónica de la Escuela Politécnica Nacional.