

CAPÍTULO

7 TRANSISTORES DE EFECTO DE CAMPO



7. TRANSISTOR DE EFECTO DE CAMPO.

Es un dispositivo de juntura NP cuyo funcionamiento es el control de una corriente (I_D) por medio de un campo eléctrico (V_{GS}).

Al transistor de efecto de campo JFET o FET se lo conoce como TRANSISTOR UNIPOLAR debido a que los portadores que intervienen en el funcionamiento son los portadores mayoritarios e^- o los h^+ , en contraste con los TBJ (NPN) o (PNP) que funcionan con corrientes de huecos y electrones.

Existen dos tipos de FET que son:

- a) DE COMPUERTA AISLADA IGFET o MOSFET
- b) DE JUNTURA JFET

7.1. TRANSISTORES DE EFECTO DE CAMPO DE JUNTURA (JFET).

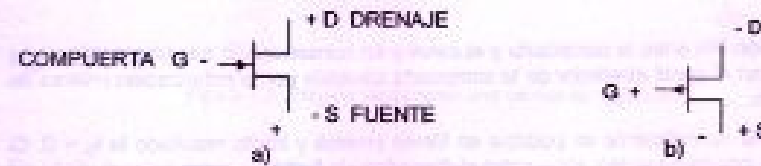


Figura 7.1. Simbología a) JFET canal N. b) JFET canal P.

7.1.1. CONSTRUCCIÓN DE UN JFET CANAL N.

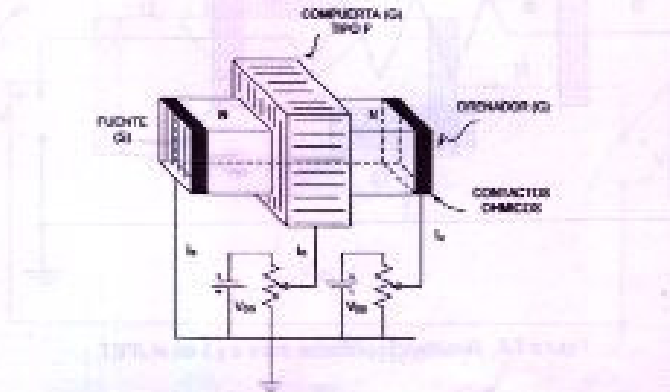


Figura 7.2. Estructura interna de un JFET canal N.

7.1.2. FUNCIONAMIENTO :

Si se practica un corte, se muestra la vista de la sección transversal del JFET.

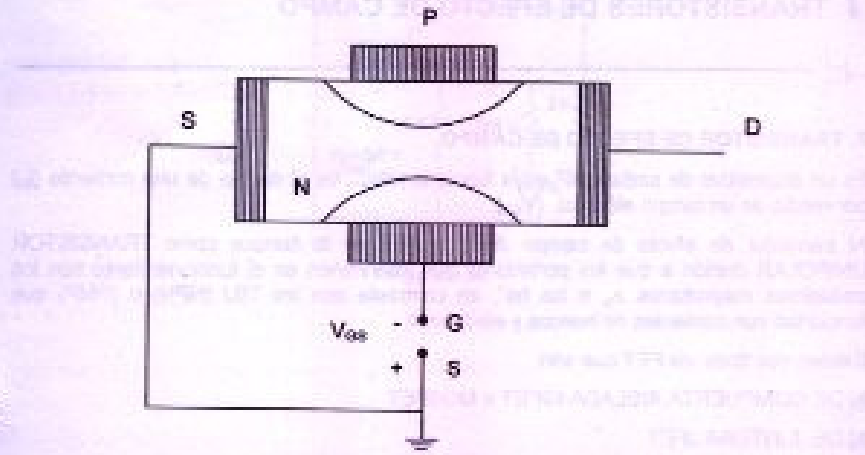


Figura 7.3. Vista de la sección transversal del JFET.

Hay una unión PN entre la compuerta y el canal y en consecuencia hay una región vacía o desértica en el canal alrededor de la compuerta causada por la polarización inversa de la compuerta.

La compuerta normalmente se polariza en forma inversa y como resultado la $I_G = 0$. Si $V_{GS} = 0$ y se coloca un voltaje $+V_{DS}$ entre el drenador y la fuente.

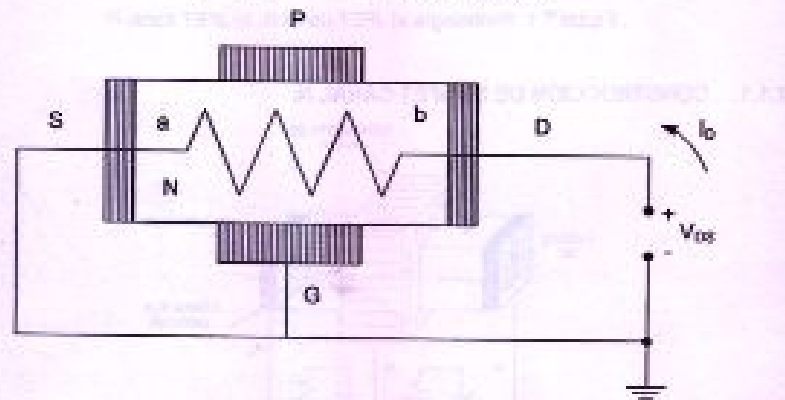


Figura 7.4. Resistencia uniforme entre a y b en el JFET.

Suponga que hay una resistencia uniforme entre a y b por lo que la corriente del drenador I_D produce una caída de voltaje uniforme entre a y b. El voltaje en cualquier punto del canal entre a y b contribuye a la polarización inversa y a la región vacía entre el canal y la compuerta, esto no podría ocurrir si V_{GS} fuera negativo a menos que fuera canal P.

* Cuando tenemos V_{GS} y V_{DS} en el JFET tenemos lo siguiente: La región vacía actúa como una válvula de regulación para reducir la corriente del drenador. Mientras más grande es la penetración de la región vacía tanto menor es la corriente del drenador.

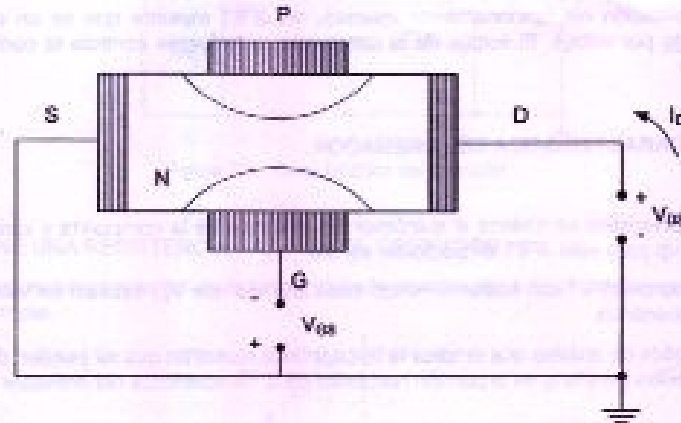


Figura 7.5. Región vacía como una válvula de regulación.

En algún punto cuando el voltaje de la compuerta V_{GS} se incrementa de manera negativa la región vacía se extiende por completo a través del canal, la corriente del drenador I_D es ahora cero. $I_D = 0$

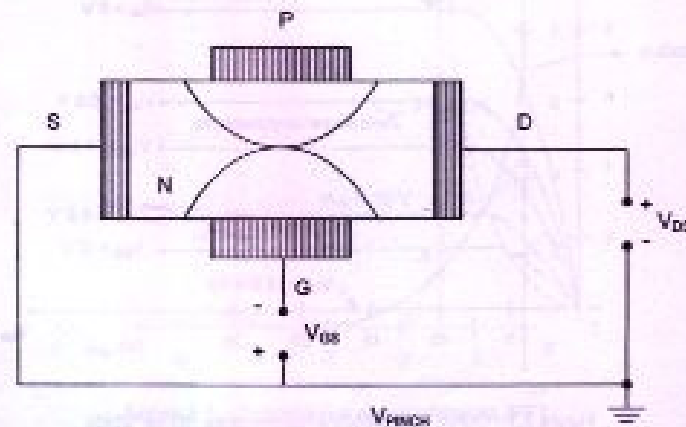


Figura 7.6. Extensión por completo de la región vacía.

El voltaje V_{GS} que produce el corte de la corriente del drenador se llama voltaje de estrangulamiento V_p .

$$V_p = V_{GS} \quad \left| \quad I_D = 0 \right. \quad \text{(Ecuación 7.1)}$$

Cuando $V_{GS} = 0$ la $I_D = I_{DSS}$

$$I_{DSS} = I_D \quad \left| \quad V_{GS} = 0 \right. \quad \text{(Ecuación 7.2)}$$

Esta explicación del funcionamiento muestra del JFET muestra que es un dispositivo controlado por voltaje. El voltaje de la compuerta a la fuente controla la corriente del drenador.

7.1.3. CARACTERÍSTICA DEL DRENADOR.

Esta característica se obtiene al mantener fijo el voltaje de la compuerta y variar V_{DS} . El valor de V_p para este JFET en particular es $-3V$.

Las curvas del JFET son bastante horizontales una vez que V_{DS} excedió los valores de la curva discontinua.

Los métodos de análisis que emplea la física teórica muestran que se pueden desarrollar una ecuación para la I_D en la porción horizontal de la característica del drenador como:

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_p} \right)^2 \quad \text{(Ecuación 7.3)}$$

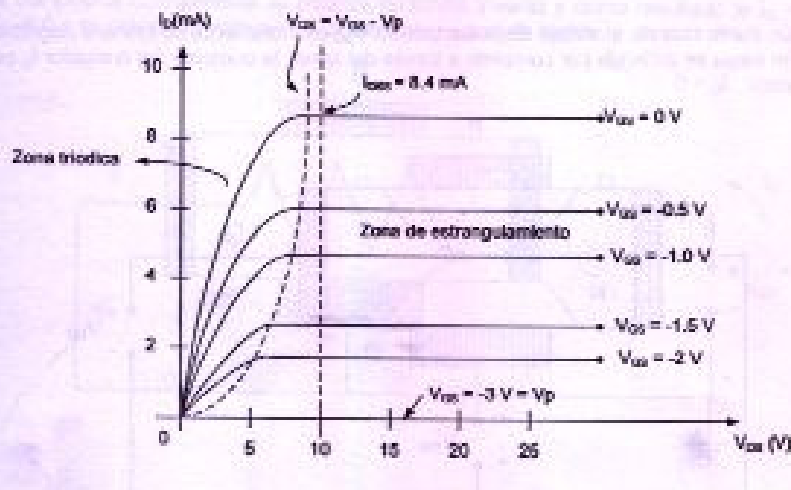


Figura 7.7. Curva característica del drenador (I_D vs. V_{DS}).

7.1.4. CARACTERÍSTICA DEL DRENADOR DEL JFET

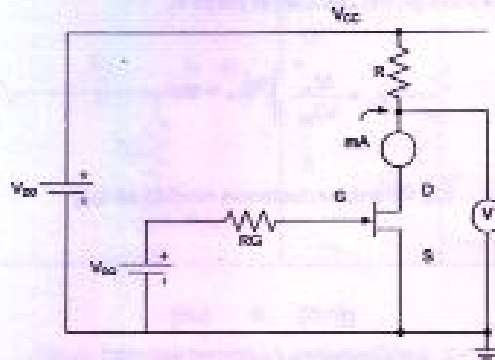


Figura 7.8. Característica del drenador.

SE DEFINE UNA RESISTENCIA PARA CA DE DRENADOR r_d .

Se define como la pendiente de la tangente de la característica del drenador en un punto para $V_{GS} = cte$.

$$r_d = \left. \frac{\Delta V_{DS}}{\Delta I_{DS}} \right|_{V_{GS} = cte \text{ en el punto B}} \quad \text{(Ecuación 7.4)}$$

7.1.5. CARACTERÍSTICA DE TRANSFERENCIA PARA EL JFET.

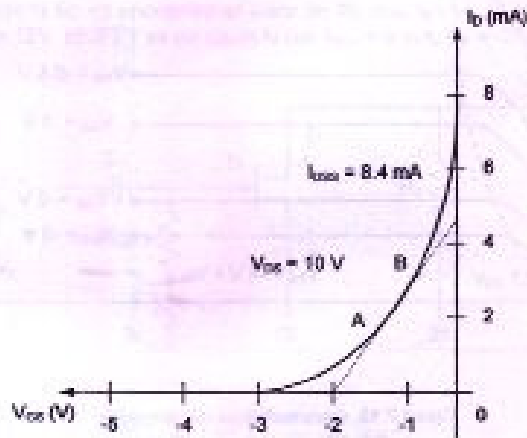


Figura 7.9. Característica de transferencia JFET.

Si se dibuja una tangente a la característica de transferencia en el punto B, la pendiente define la transconductancia g_m del JFET en el punto B.

$$g_m = \left. \frac{\Delta I_D}{\Delta V_{GS}} \right|_{V_{DS} = \text{cte}} \quad \text{(Ecuación 7.5)}$$

g_m = transconductancia medido en I_{DQ}

Unidades:

g [mS] ó [μS]

(milSiemens) ó (microSiemens)

7.1.6. POLARIZACIÓN Y RECTAS DE CARGA DEL FET

En la figura 7.10 se muestran las características del drenador para un JFET de canal N. La característica del JFET se muestra para un intervalo de V_{DS} de 0 V a -4 V, el voltaje de estrangulamiento.

En la figura 7.11 se da el circuito básico empleado para el JFET, donde la compuerta del JFET de canal N debe permanecer negativa todo el tiempo. Por lo tanto debe usarse una fuente de polarización V_{GS} para proporcionar el voltaje negativo requerido.

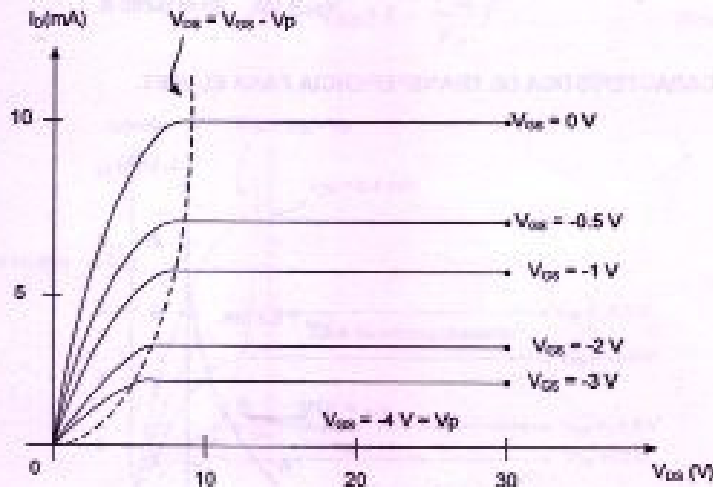


Figura 7.10. Características del drenador.

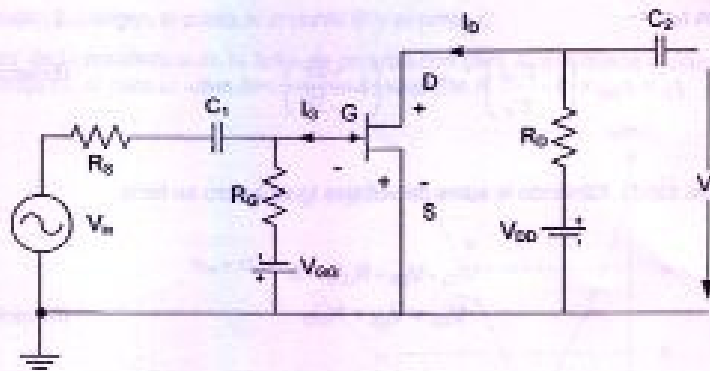


Figura 7.11. Circuito básico empleado para el JFET.

La ecuación para I_D a la derecha de la línea discontinua (región lineal) está dado por:

$$I_D = I_{DSS} \times \left(1 - \frac{V_{GS}}{V_P}\right)^2 \quad \text{(Ecuación 7.6)}$$

Cuando se utiliza el valor de V_{GS} para V_{GS} la ecuación anterior proporciona el valor resultante de I_D directamente.

Este método simple de polarización tiene la desventaja de requerir dos diferentes fuentes de voltaje, positiva V_{DD} y otra negativa V_{GS} .

Ejemplo:

Para el circuito de la figura encuentre el valor de R_D que fija V_{DS} a 7 V. Si $R_G = 1 \text{ M}\Omega$, $V_{GS} = -2 \text{ V}$, $V_{DD} = 12 \text{ V}$. El JFET es de canal N con $I_{DSS} = 9 \text{ mA}$, $V_P = -3 \text{ V}$.

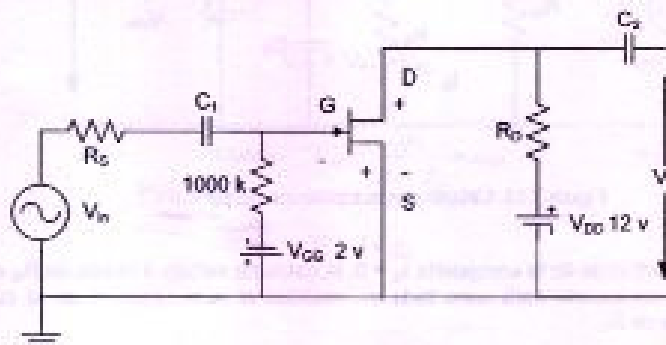


Figura 7.12. Circuito con JFET.

Encontramos I_D :

$$I_D = I_{DSS} \times \left(1 - \frac{V_{GS}}{V_P}\right)^2 = 9 \text{ mA} \times \left(1 - \frac{-2V}{-3V}\right)^2 = 1 \text{ mA} \quad (\text{Ecuación 7.7})$$

En la malla de salida, haciendo la suma de voltajes igual a cero se tiene:

$$\begin{aligned} V_{DD} - V_{DS} - R_D I_D &= 0 \\ V_{DS} &= V_{DD} - R_D I_D \end{aligned} \quad (\text{Ecuación 7.8})$$

$$R_D = \frac{V_{DD} - V_{DS}}{I_D} = \frac{(12 - 7) \text{ V}}{1 \text{ mA}} = 5 \text{ K}\Omega \quad (\text{Ecuación 7.9})$$

7.1.7. CIRCUITO CON AUTOPOLARIZACIÓN.

El uso de una segunda fuente puede evitarse si se utiliza un circuito de autopolarización como el de la figura 7.13.

La corriente de DC a través del JFET, I_D fluye también por la resistencia R_D en serie con la fuente (S) dando una polaridad de la caída de voltaje a través de R_D como se indicó en la figura.

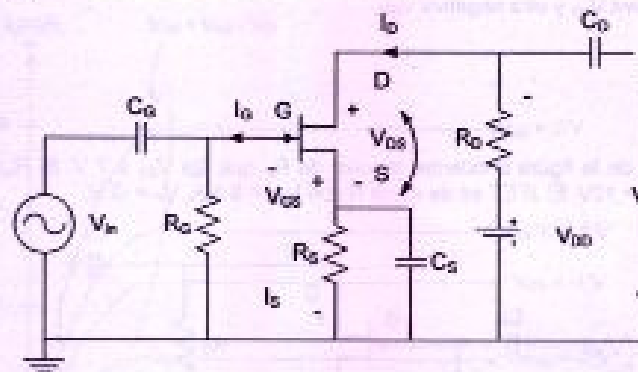


Figura 7.13. Circuito con autopolarización para JFET.

Puesto que la corriente de la compuerta $I_G = 0$, la caída de voltaje a través de R_G es cero. Por lo que la compuerta está conectada en realidad al lado negativo de la caída de voltaje a través de R_S .

Por lo tanto la compuerta es negativa con respecto a la fuente por la cantidad de caída de voltaje en R_S .

$$V_{GS} = - I_D \times R_S \quad (\text{Ecuación 7.10})$$

Las curvas de la figura 7.14 corresponden a la curva de TRANSFERENCIA PARA EL JFET utilizado en el circuito autopolarizado. Las líneas de polarización (Recta de carga)

se dibujan del origen al punto A' al punto B' y al punto C.

El valor de la resistencia de la línea de polarización para A' se obtiene dividiendo el valor del voltaje de A' para el valor de corriente en el punto A'

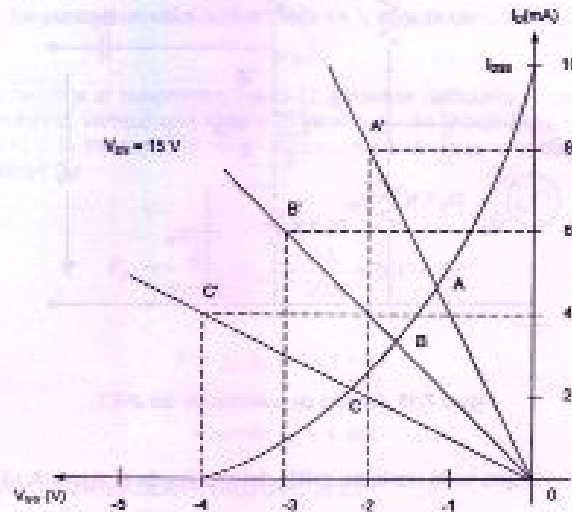


Figura 7.14. Curva de transferencia para el JFET con autopolarización.

En la figura 7.15 se muestra un circuito de polarización del FET utilizado ampliamente.

Hay un voltaje de la compuerta hacia tierra producido por la acción del divisor de voltaje formado por R_1 y R_2 . Hay un voltaje de la fuente hacia tierra producido por la caída de voltaje $I_D \times R_S$, las polaridades de estos dos voltajes se indican en la figura. Los voltajes de polarización del FET V_{GS} es la diferencia entre estos dos voltajes.

$$V_{GS} = V_{R1} - V_{RS} \quad \text{(Ecuación 7.11)}$$

$$\text{Donde } V_{R1} = \frac{R_1}{R_1 + R_2} \times V_{DD} \quad \text{(Ecuación 7.12)}$$

$$V = I \times R_S \quad \text{(Ecuación 7.13)}$$

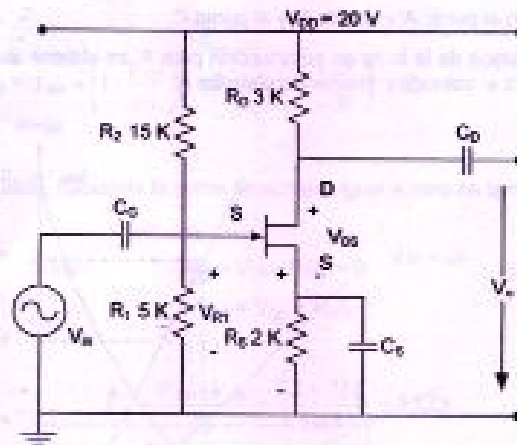


Figura 7.15. Circuito de polarización del JFET.

La ecuación de voltajes en la malla de salida del circuito de la figura 7.15 es:

$$V_{DD} = R_D I_D + V_{DS} + R_S I_D \quad (\text{Ecuación 7.14})$$

RECTA DE CARGA PARA EL CIRCUITO DE LA FIGURA 7.15.

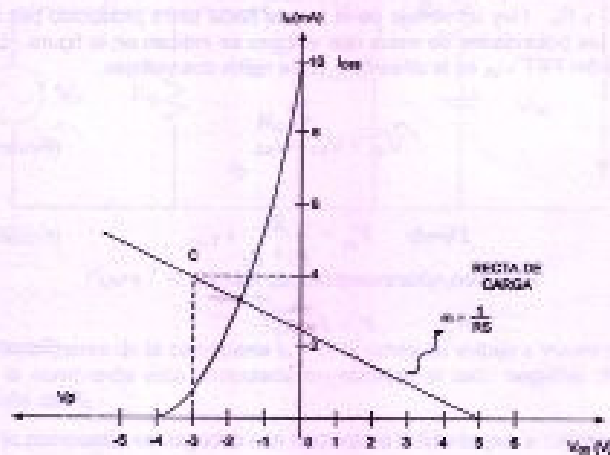


Figura 7.16. Recta de carga para el circuito de polarización JFET.

El voltaje V_{GS} se localiza en la característica de transferencia de la figura 7.14 en el punto A, este voltaje actúa como un voltaje de desajuste para la recta de carga. Ahora se debe dibujar la línea de polarización desde el punto A mientras que en el circuito de la figura 7.12 se comienza en el origen.

Se supone un valor conveniente de I_D para determinar V .

$$V = I_D R_S \quad \text{(Ecuación 7.15)}$$

El punto C se localiza si recorremos hacia la izquierda del punto A una distancia V y recorremos en forma vertical una distancia igual a I_D . Se dibuja la recta de carga del punto A hacia C y la intersección en la característica de transferencia da el punto de operación o trabajo Q.

Así:

$$V_{GS} = \frac{R_S}{R_D + R_S} V_{DD} = \frac{5K}{20K} \times 20V = 5V \quad \text{(Ecuación 7.16)}$$

$$V = I_D R_S = 4 \times 2 = 8V$$

Cuando $I_D = 4 \text{ mA}$

7.1.8. CIRCUITO EQUIVALENTE (AC) DEL JFET

De la ecuación obtenida para la corriente del drenador en el FET.

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P} \right)^2 \quad \text{(Ecuación 7.17)}$$

Si se aplica una señal AC pequeña a la compuerta, el voltaje de la misma es:

$$v_{GS} = V_{GS} + v_{gs} \quad \text{(Ecuación 7.18)}$$

$\downarrow \quad \downarrow$
 DC AC

y la corriente del drenador es:

$$i_D = I_D + i_d$$

Sustituyendo v_{GS} por V_{GS} e i_D por I_D en la ecuación 7.17 tenemos:

$$I_D + i_d = I_{DSS} \left(1 - \frac{V_{GS} + v_{gs}}{V_P} \right)^2 \quad \text{(Ecuación 7.19)}$$

Reordenando:

$$I_D + id - I_{DQ} = I_{DQ} \left[\left(1 - \frac{V_{GS}}{V_P} \right) - \frac{v_{gs}}{V_P} \right]^2 \quad (\text{Ecuación 7.20})$$

Expandiendo:

$$I_D + id = I_{DQ} \left(1 - \frac{V_{GS}}{V_P} \right)^2 - 2 I_{DQ} \left(1 - \frac{V_{GS}}{V_P} \right) \frac{v_{gs}}{V_P} + I_{DQ} \left(\frac{v_{gs}}{V_P} \right)^2 = 0$$

Restando de la ecuación 7.17 este resultado elimina la componente (DC) I_D de la salida:

$$id = - \frac{2 I_{DQ}}{V_P} \left(1 - \frac{V_{GS}}{V_P} \right) v_{gs} + I_{DQ} \left(\frac{v_{gs}}{V_P} \right)^2 \quad (AC) \quad (\text{Ecuación 7.21})$$

Haciendo la sustitución de la transconductancia g_m para el FET:

$$g_m = \frac{2 I_{DQ}}{V_P} \left(1 - \frac{V_{GS}}{V_P} \right) \quad (\text{Ecuación 7.22})$$

Nos queda:

$$id = g_m v_{gs} + I_{DQ} \left(\frac{v_{gs}}{V_P} \right)^2 \quad (\text{Ecuación 7.23})$$

Puesto que v_{gs} es pequeña comparada con V_P este término puede despreciarse. La ecuación 7.22 se reduce a:

$$id = g_m v_{gs} \quad \text{ó} \quad I_D = g_m V_{gs}$$

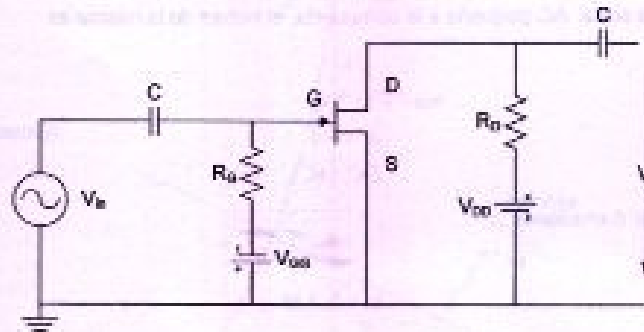


Figura 7.17. Circuito con JFET.

De la figura 7.17 el voltaje total instantáneo en el drenador es:

$$V_{DS} = V_{DD} - R_D i_D = V_{DD} - R_D (I_D + i_d)$$

$$v_{DS} = V_{DS} + v_{ds} = V_{DD} - R_D I_D - R_D i_d \quad \text{(Ecuación 7.24)}$$

Si eliminamos la componente DC tenemos el voltaje a la salida:

$$v_{ds} = - R_D i_d \text{ (AC)} = v \text{ salida} \quad \text{(Ecuación 7.25)}$$

Sustituyendo la ecuación 7.23 en 7.25:

$$v_{out} = - g_m R_D v_{gs}$$

$$\text{ó } V_{out} = -g_m R_D V_{gs} \quad \text{(Ecuación 7.26)}$$

El signo negativo indica que existe inversión de fase tal como ocurre en el circuito con TBJ emisor común, este hecho puede ser utilizado para reemplazar el modelo formal para el amplificador del FET.

El circuito equivalente será entonces sin despreciar la resistencia del drenador (r_d) la siguiente:



Figura 7.18. Circuito sin despreciar la resistencia del drenador.

Donde:

$$g_m = \frac{\delta I_D}{\delta V_{GS}} \approx \frac{\Delta I_D}{\Delta V_{GS}} \Big|_{V_{DS} = \text{cte}}$$

gm = transconductancia

$$r_d = \frac{1}{r_d} = \frac{\delta I_D}{\delta V_{DS}} \approx \frac{\Delta I_D}{\Delta V_{DS}} \Big|_{V_{GS} = \text{cte}} \quad \text{(Ecuación 7.27)}$$

rd = resistencia del drenador

Además se define el factor de amplificación μ como:

$$\mu = g_m \times r_d \quad \text{(Ecuación 7.28)}$$

7.1.9. CONFIGURACIONES DE AMPLIFICADORES CON FET

De igual forma que para los amplificadores con transistor bipolar, se puede lograr las tres configuraciones de manera similar. Dependiendo de dónde se encuentre la entrada y salida de alterna se pueden definir tres tipos de configuraciones:

a) CONFIGURACION FUENTE COMUN F.C.

En esta configuración la señal de entrada se encuentra en la compuerta, la salida en el drenador y el terminal común es la fuente así:

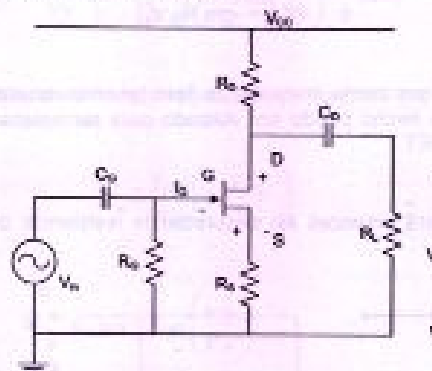


Figura 7.19. Circuito en configuración fuente común F.C.

b) CONFIGURACION DRENAJE COMUN D.C.

En esta configuración la señal de entrada se mantiene en la compuerta, la salida es por la fuente y el terminal común es el drenaje, así:

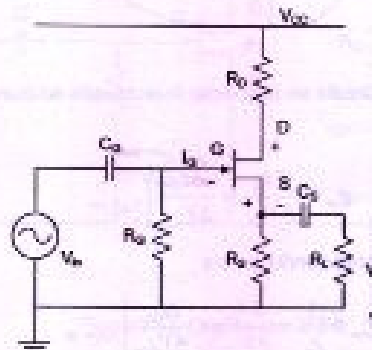


Figura 7.20. Circuito en configuración drenaje común D.C.

c) CONFIGURACION COMPUERTA COMUN G.C.

En este caso la señal de entrada está por la fuente, la salida por el drenaje y el terminal común es la compuerta así:

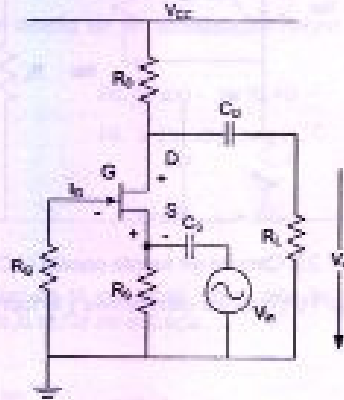


Figura 7.21 Circuito en configuración compuerta común G.C.

7.1.10. ANALISIS DE PEQUEÑA SEÑAL (ANALISIS AC)

a) FUENTE COMUN:

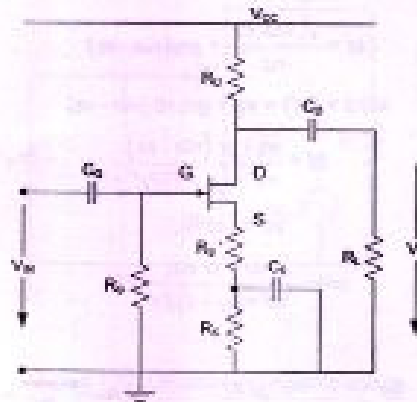


Figura 7.22. Circuito en fuente común.

Reemplazando por el circuito equivalente (AC) del FET:

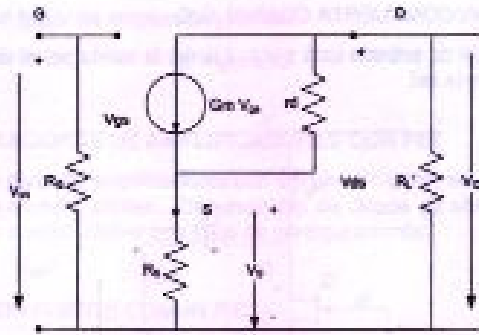


Figura 7.23. Circuito en fuente común (AC).

Si consideramos que $R_L' = R_D // R_L$ y que los capacitores y la fuente V_{CC} son corto circuito para alterna:

GANANCIA DE VOLTAJE:

$$V_o = -i_d R_L'$$

$$i_d = (v_{ds} / r_d) + g_m v_{gs} \tag{Ecuación 7.29}$$

$$v_{ds} = v_o - v_s$$

$$v_{gs} = v_{in} - v_s$$

$$v_s = i_d R_s' \tag{Ecuación 7.30}$$

por lo tanto:

$$i_d = \frac{v_o - i_d R_s'}{r_d} + g_m (v_{in} - v_s)$$

$$i_d (r_d + R_s') = v_o + g_m r_d (v_{in} - v_s) \tag{Ecuación 7.31}$$

$$i_d = \frac{v_o + \mu (v_{in} - v_s)}{r_d + (\mu + 1)R_s'}$$

$$v_o = -i_d R_L' \tag{Ecuación 7.32}$$

$$v_o = -\frac{v_o + \mu v_{in}}{r_d + (\mu + 1)R_s'} R_L'$$

$$\frac{v_o}{v_{in}} = -\frac{\mu R_L'}{r_d + R_L' + (\mu + 1)R_s'} \tag{Ecuación 7.33}$$

0El valor de r_d se da en las hojas de especificaciones publicadas por el fabricante y en el punto de operación se obtiene:

$$g_m = \frac{2 I_{DQ}}{V_p} \left(1 - \frac{V_{DSQ}}{V_p} \right) \tag{Ecuación 7.34}$$

7.3.1 De la ecuación de ganancia:

$$\Delta v r_d + \Delta v R_L' + \Delta v (\mu + 1) = \mu R_L'$$

$$0 R_L' (\mu - \Delta v) - \Delta v r_d = \Delta v (\mu + 1) R_s' \quad \text{(Ecuación 7.35)}$$

Para que sea posible el diseño de un amplificador deben cumplirse con las siguientes condiciones:

$$R_L' (\mu - \Delta v) - \Delta v r_d > 0$$

$$R_L' \geq (\Delta v r_d) / (\mu - \Delta v) \quad \text{(Ecuación 7.36)}$$

Además $\mu > \Delta 0$

Además el signo negativo de la ganancia indica que la señal de salida se encuentra desfasada 180 grados de la señal de entrada.

b) COMPUERTA COMUN;

Luego de realizar similar análisis se llega a determinar que la expresión de ganancia de voltaje es:

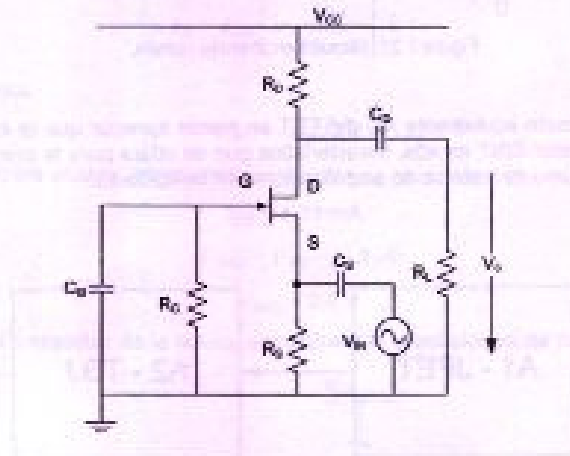


Figura 7.24. Circuito en compuerta común.

$$\Delta v = \frac{(\mu + 1) R_L'}{r_d + R_L'}$$

condición: $\Delta \alpha \mu + 1$

(Ecuación 7.37)

b) DRENAJE COMUN:

$$\Delta v = \frac{(\mu)RL'}{rd + (\mu + 1)RL'} \quad \text{(Ecuación 7.38)}$$

condición: $\Delta v \approx \frac{\mu}{\mu + 1}$

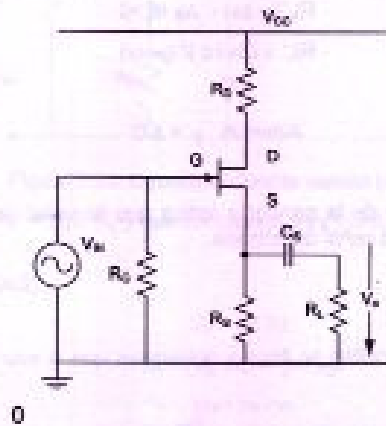


Figura 7.25. Circuito en drenaje común.

Nótese que el circuito equivalente AC del FET se puede apreciar que la impedancia de entrada del transistor ZINT es alta, característica que se utiliza para la primera etapa de amplificación en caso de tratarse de amplificadores en cascada así:



Figura 7.26. Etapa de amplificación en cascada.

7.1.11. PROBLEMAS RESUELTOS

7.1.11.1. Encontrar la corriente y voltaje de drenaje del circuito que tiene un FET cuyo $I_{DSS} = 2 \text{ mA}$; $V_{GS(off)} = -4 \text{ V}$ si es que la fuente externa es de -1 V , $V_{DD} = 12 \text{ V}$, $R_D = 8.2 \text{ K}\Omega$, $R_G = 10 \text{ M}\Omega$.

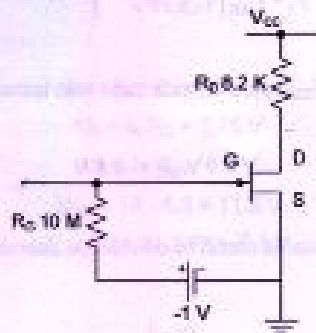


Figura 7.27.

$$I_D = I_{DSS} \left[1 - \frac{V_{GS}}{V_{GS(off)}} \right]^2$$

Tomar en cuenta:

$$V_{GS} = -R_S I_D$$

Reemplazando los valores, obtenemos:

$$I_D = 1.13 \text{ mA}$$

$$V_{DSQ} = V_{DD} - I_D R_D$$

$$V_{DSQ} = 2.8 \text{ V}$$

7.1.11.2. En el transistor de la figura, encontrar las condiciones de polarización

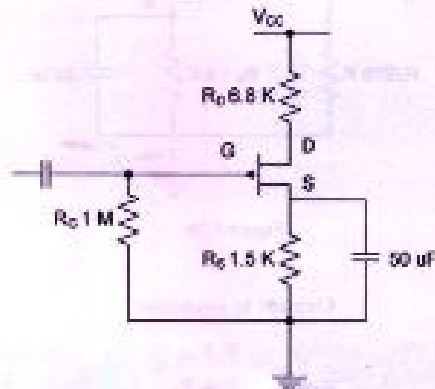


Figura 7.28.

Resolviendo la siguiente ecuación:

$$V_{GSQ}^2 + \frac{V_P}{R_S} I_{DSS} \left[1 - \frac{2R_S I_{DSS}}{V_P} \right] V_{GSQ} + V_P^2 = 0.0$$

Obtenemos dos valores de V_{GSQ} , pero en este caso solo tomamos en cuenta que:

$$V_{GSQ} = -2.4 \text{ V}$$

con lo cual ya podemos calcular la corriente de drenaje usando:

$$I_D = \frac{V_{GS}}{R_S} \Rightarrow 0$$

y resulta

$$I_D = 1.6 \text{ mA}$$

$$V_{RD} = 6.8 \times 1.6 = -13.12 \text{ V.}$$

7.1.11.3. Encontrar las condiciones de polarización para el circuito de la figura.

$V_P = -4 \text{ V}$ $I_{DSS} = 8 \text{ mA}$

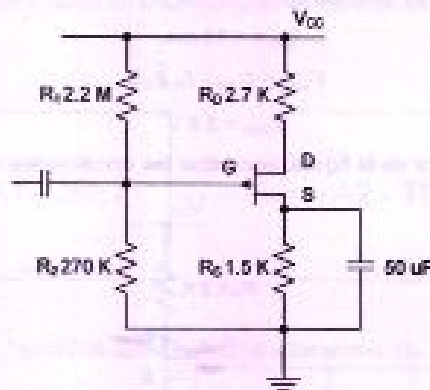


Figura 7.28

Usando la ecuación:

$$V_{GS} = \frac{R_2 V_{DD}}{R_1 + R_2} - I_D R_S = 0$$

Obtenemos: $V_{GS} = 2 \text{ V}$

8

APLICACIONES DE UN TRANSISTOR EN POLARIZACIÓN CON CONDICIONES NO LINEALES

$$I_D = 1.3 \text{ mA}$$

$$V_G = I_D R_G = 3.75 \text{ V}$$

$$V_D = I_D R_D = 6.8 \text{ V}$$

$$V_{DS} = 18 - 6.8 = 11.2 \text{ V}$$

$$V_{GS} = 11.2 - 3.75 = 7.4 \text{ V}$$

Este punto de operación del transistor se encuentra en la zona de saturación y se puede observar en la gráfica de la figura 8.1.

Esta forma de polarización requiere la aplicación de la ecuación de un transistor en modo saturación para la determinación de la corriente I_D y también en el caso de un transistor en modo saturación para la determinación de la corriente I_D y también en el caso de un transistor en modo saturación para la determinación de la corriente I_D .



Figura 8.1. Características de polarización en saturación.

8.1. MODELO DE TRANSISTOR

En la configuración de polarización en saturación, se debe tener en cuenta que el transistor opera en modo saturación.

8.1.1. MODELO DE TRANSISTOR

En la configuración de polarización en saturación, se debe tener en cuenta que el transistor opera en modo saturación.

En la configuración de polarización en saturación, se debe tener en cuenta que el transistor opera en modo saturación.