

ESCUELA POLITECNICA NACIONAL
FACULTAD DE INGENIERIA ELECTRICA

DISEÑO Y CONSTRUCCION DE UN INVERSOR MONOFASICO
TIPO PUENTE CONTROLADO MEDIANTE MICROPROCESADOR
CON TECNICAS DE MODULACION SENOIDAL
PWM DE DOS Y TRES NIVELES.

Tesis previa a la obtención del título de
Ingeniero en Electrónica y Control.

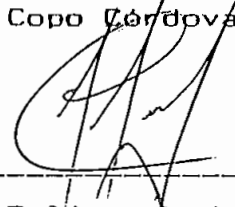
Marco A. Copo Córdova

Quito, Julio 1993

Mi más sincero agradecimiento al Ingeniero Bolívar Ledesma por su aporte humano y científico así como a todos quienes hicieron posible que este trabajo llegue a feliz término.

A mi madre.

Certifico que el presente
trabajo ha sido desarrollado
en su totalidad por el Sr.
Marco A. Copo Córdova.



Ing. Bolívar Ledesma
DIRECTOR DE TESIS

INDICE:

INTRODUCCION	1
1. GENERALIDADES	4
1.1. El BJT en régimen de conmutación	4
1.1.1. Consideraciones	4
1.1.2. El transistor de potencia (BJT de potencia)	6
1.1.3. Breve análisis de la configuración darlington con transistores de potencia	20
1.2. Circuitos de mando para BJT de potencia	24
1.2.1. Requerimientos	25
1.2.2. Circuito manejador de base para BJT	26
1.3. Protección de los BJT en régimen de conmutación	30
1.3.1. Protección contra sobrecorrientes .	32
1.3.2. Circuitos snubber	32
1.3.3. Consideraciones para los disipadores de calor	42
1.4. Operación básica de un convertor dc-ac	45
1.4.1. Carga inductiva	46
1.4.2. Diodos de conmutación	46
1.5. Técnicas de control para convertidores dc-ac .	47
1.5.1. Generación de onda cuadrada	47
1.5.2. Modulación por ancho	

	de pulso Único	49
1.5.3.	Modulación por ancho de pulso múltiple o uniforme (UPWM)	51
1.5.4.	Modulación por ancho de pulso senoidal (SPWM)	54
2.	DISEÑO DEL MÓDULO DE POTENCIA	62
2.1.	Descripción general y especificaciones del módulo de potencia	62
2.2.	Dimensionamiento y selección de los dispositivos de potencia	63
2.2.1.	Técnica de control dos niveles. Carga R	64
2.2.2.	Técnica de control dos niveles. Carga L	67
2.2.3.	Técnica de control tres niveles. Carga R	70
2.2.4.	Técnica de control tres niveles. Carga L	73
2.2.5.	Selección de los dispositivos de potencia	76
2.3.	Protecciones	79
2.3.1.	Protección contra sobrecorrientes .	79
2.3.2.	Circuito snubber	82
2.3.3.	Diodos zener	85
2.3.4.	Disipadores de calor	86
2.4.	Circuitos de mando	88
2.4.1.	Circuito manejador de base para	

	los BJT's de potencia	90
2.4.2.	Fuentes de voltaje para el circuito manejador de base	96
3.	DISEÑO DEL MÓDULO DE CONTROL	103
3.1.	Requerimientos del módulo de control	104
3.2.	Descripción del sistema basado en el microcontrolador 8751	105
3.2.1.	Descripción del sistema basado en el microcontrolador 8751	105
3.2.2.	Breve descripción de la tarjeta MCPD51DA	107
3.3.	Circuitos de interfaz	111
3.3.1.	Configuración del hardware necesario en base a la tarjeta MCPD51DA	111
3.4.	Circuitos de señalización y mando	114
3.4.1.	Breve descripción del módulo display de cristal líquido (LTN111 LCD-MODULE)	115
3.4.2.	Breve descripción de la tarjeta DISPLAY	117
3.4.3.	Configuración del hardware necesario en base a la tarjeta DISPLAY	119
3.5.	Circuitos auxiliares	121
3.5.1.	Diseño de la fuente regulada de polarización para el circuito de control	121
3.6.	Descripción y diagrama de bloques del	

software de control	128
3.6.1. Descripción del software de control	128
3.6.2. Diagrama de bloques del software de control	140
3.7. Rutinas para el microcontrolador	141
3.7.1. Breve descripción del programa principal	141
3.7.2. Breve descripción de las subrutinas para el control del inversor	145
3.7.3. Breve descripción de las subrutinas para el control del módulo LTN111 ..	156
4. PRUEBAS Y RESULTADOS	159
4.1. Características dinámicas de conmutación del inversor	159
4.2. Operación del circuito de control	160
4.3. Operación del inversor con diferentes tipos de carga	163
4.3.1. Pruebas en los circuitos manejadores de base	163
4.3.2. Pruebas en la carga	168
4.4. Operación de los circuitos de protección ...	181
4.4.1. Protección contra sobrecorrientes .	181
4.4.2. Circuitos snubber y diodos zener .	182
4.4. Detalles constructivos del inversor	183
5. CONCLUSIONES	188

5.1. Evaluación técnico-económica	188
5.2. Discusión de resultados experimentales	190
5.2.1. Características dinámicas de conmutación del inversor	190
5.2.2. Operación del inversor con diferentes tipos de carga	191
5.2.3. Protección contra sobrecorrientes .	196
5.3. Conclusiones y recomendaciones	197

ANEXOS:

1. Listados de los programas en assembler.
2. Diagramas circuitales completos del convertidor.
3. Esquemas de circuitos impresos.
4. Características de los elementos utilizados.
5. Evaluación económica del equipo.

BIBLIOGRAFIA.

INTRODUCCION

Actualmente la industria tiende cada vez a automatizar más sus sistemas, así como a aumentar su rendimiento, rapidez y confiabilidad; de esta manera, la utilización de dispositivos que ayuden a obtener estos resultados es de suma importancia motivo por el cual los microprocesadores han encontrado una gran variedad de aplicaciones industriales. Este proyecto pretende precisamente obtener estos resultados aprovechando las facilidades que nos brindan los microprocesadores en la actualidad; además, se podrá observar una de las tantas aplicaciones de los mismos que hoy forman parte esencial de muchos equipos industriales por sus bajos costos y grandes ventajas por utilizar algoritmos de fácil implementación en la mayor parte de los casos.

La finalidad de esta tesis es diseñar un inversor monofásico tipo puente controlado mediante microprocesador con técnicas de modulación senoidal por ancho de pulso (PWM: Pulse-Width Modulation) de dos y tres niveles. Para el efecto se ha dividido el tema en cinco capítulos. En el primer capítulo se proporciona una breve información teórica sobre los dispositivos de potencia, el funcionamiento del inversor y las técnicas de control comúnmente utilizadas para inversores. El segundo capítulo incluye todo lo que se refiere al diseño de la parte de potencia con sus respectivas protecciones y circuitos de mando. En el tercer capítulo se

presenta el diseño del circuito de control, circuitos de señalización y mando y una breve descripción del software de control con sus respectivos diagramas de flujo. En el cuarto capítulo se presentan los resultados de las pruebas realizadas en diferentes puntos del equipo y para distintas cargas. finalmente, en el quinto capítulo se realiza el análisis técnico-económico del equipo, se analizan los resultados obtenidos y se dan algunas recomendaciones y conclusiones respecto al equipo diseñado y sus limitaciones.

La función de un inversor es cambiar un voltaje dc de entrada a una salida de voltaje ac simétrica de magnitud y frecuencia manipulable. Se puede obtener un voltaje variable a la salida variando la entrada y manteniendo constante la ganancia del inversor. De otra manera, si la entrada de voltaje dc es fija y no controlable, se puede obtener un voltaje de salida variable por medio de la ganancia del inversor la cual se establece normalmente por un control con modulación por ancho de pulso en el inversor.

Los inversores son ampliamente utilizados en muchas aplicaciones industriales tales como: control de velocidad de motores ac, calefacción por inducción, SPS (Standby Power Supply), UPS (Uninterruptible Power Supply), etc.. La entrada puede estar formada por: baterías, células solares u otras fuentes de voltaje dc.

CAPITULO I

GENERALIDADES

1. GENERALIDADES

Los convertidores DC-AC también conocidos como inversores, tienen el objetivo de producir una salida sinusoidal AC de magnitud y frecuencia variables a partir de una fuente de entrada DC, utilizan dispositivos de potencia tales como tiristores o transistores de potencia que trabajan en régimen de conmutación de acuerdo a los requerimientos de diseño. En circuitos rectificadores la conmutación de los dispositivos de potencia puede ser efectuada por la fuente ac de voltaje a través del proceso conocido como conmutación natural; sin embargo, en convertidores dc-ac, como se requiere proveer de potencia ac a una carga desde una fuente dc, el sistema necesario para la conmutación no puede ser asumido a priori, y se requiere un diferente estudio para buscar el medio de apagar los dispositivos de conmutación en los tiempos apropiados, si se trata de tiristores; sin embargo, si se trata de transistores de potencia este problema se torna más fácil de resolver.

1.1. El BJT en régimen de conmutación.

1.1.1. Consideraciones.

En circuitos inversores, los elementos de potencia podrían ser tiristores, transistores bipolares de efecto de campo, transistores bipolares de juntura, transistores darlington de

potencia u otros. El tipo de elemento a utilizar se escoge de acuerdo a los requerimientos del diseñador, tipo de carga, frecuencia de operación, aplicación o al tipo de inversor.

Actualmente la industria tiende a utilizar transistores de potencia en el desarrollo de inversores modulados por ancho de pulso, a causa de su capacidad de operación a altas frecuencias, simplicidad en el apagado y menores pérdidas en la conmutación comparado con la tecnología de tiristores [5]. Sin embargo, la protección de los transistores de potencia, minimización de las pérdidas de conmutación y diseño del circuito que maneje la base son parámetros muy importantes que deben ser tomados en cuenta para tener una operación confiable. Transistores de potencia modernos operan a mayores frecuencias que los tiristores y traen diodos en antiparalelo para el flujo de corriente en ambos sentidos; sin embargo, sus capacidades de voltaje y corriente son más pequeñas que los tiristores por lo cual los transistores son normalmente utilizados en aplicaciones de medianas y bajas potencias (hasta 40 KW aproximadamente).

Por lo expuesto, como elementos para la conmutación se prefiere utilizar transistores de potencia (BJT) y no tiristores; pero aun así los BJT presentan los siguientes inconvenientes y desventajas:

- a) La baja ganancia de corriente (β) significa alta corriente de base, a veces en decenas de amperios lo

cual implica alta disipación de potencia.

- b) Es imprescindible proporcionar una corriente de base (I_B) negativa para reducir el tiempo de apagado del BJT y tener una baja disipación de potencia.
- c) Con el fin de incrementar la capacidad de corriente del BJT a veces es indispensable poner algunos en paralelo y su circuito manejador debe asegurar que todos se enciendan y apaguen en forma totalmente simultánea.

Podemos entonces apreciar que los BJT por si solos no son la mejor alternativa o la más deseable. A diferencia, por su alto β y por su capacidad de manejar altas corrientes, la configuración darlington con transistores de potencia será la opción que se utilizará para el desarrollo de este trabajo. Para comprender mejor dicha configuración a continuación se realiza un breve análisis de las principales características de un BJT de potencia por ser diferente a un transistor de señal.

1.1.2. El transistor de potencia (BJT de potencia).

Símbolos y definiciones de los principales parámetros.-

Símbolo	Parámetro	Definición/Descripción
$V_{CEV(EM)}.$	Voltaje de sostenimiento C-E	Es el voltaje C-E que puede sostener el BJT para

		una determinada corriente de colector.
V_{CEV}	Voltaje C-E	Indica el máximo voltaje DC entre C y E, con los terminales B-E polarizados inversamente.
V_{CBO}	Voltaje C-B	Indica el máximo voltaje DC entre C y B, con el emisor abierto.
V_{EBO}	Voltaje E-B	Indica el máximo voltaje DC entre E y B, con el colector abierto.
I_C	Corriente de colector	Máxima corriente continua de colector.
I_B	Corriente de base	Máxima corriente continua de base.
P_T	Potencia de disipación	Máxima potencia de disipación a $T_C = 25^\circ\text{C}$.
I_{CBO}	Corriente de colector de apagado	Indica la corriente de colector cuando un determinado voltaje inverso se aplica entre C y B, con E abierto.
I_{EBO}	Corriente de emisor de apagado	Indica la corriente de colector cuando un determinado voltaje inverso se aplica entre E y B, con el colector abierto.
I_{CEV}	Corriente de colector de apagado	Indica la corriente de colector cuando se aplica un determinado voltaje entre C y E, con un determinado voltaje inverso entre B y E.
h_{FE}	Relación de transferencia de corriente directa DC.	Indica la relación entre la corriente DC de salida y la corriente DC de entrada (emisor a tierra) para un determinado voltaje y corriente.
$V_{CE(SAT)}$	Voltaje C-E de saturación	Indica el voltaje DC entre el C y E (emisor a tierra), bajo determinadas condiciones de corrientes de base y colector.
$V_{BE(SAT)}$	Voltaje B-E de saturación	Indica el voltaje DC entre el B y E, bajo determinadas condiciones de corrientes de base y colector.
t_{on}	Tiempo de encendido	Indica el tiempo entre el punto en que el flanco

		positivo de un pulso de entrada alcanza el 10% de su amplitud y el punto en que el flanco positivo del pulso de salida alcanza el 90% de su amplitud.
t_w	Tiempo de almacenamiento	Indica el tiempo entre el punto en que el flanco negativo de un pulso de entrada ha caído al 10% de su amplitud y el punto en que el flanco negativo del pulso de salida ha caído al 90% de su amplitud.
t_r	Tiempo de caída	Indica el tiempo tomado por un pulso de salida para caer de 90% a 10% de su amplitud.
$R_{\theta_{jc}}$	Resistencia térmica juntura-carcaza	Resistencia térmica en estado estable entre la juntura y la superficie de la carcaza.
$R_{\theta_{cs}}$	Resistencia térmica de contacto	Resistencia térmica en estado estable entre la superficie de la carcaza y la superficie de montaje del disipador de calor.
$Z_{\theta_{ja}}$	Impedancia térmica transitoria juntura-ambiente	Impedancia térmica transitoria entre la juntura y el medio ambiente.
$Z_{\theta_{jc}}$	Impedancia térmica transitoria juntura-carcaza	Impedancia térmica transitoria entre la juntura y la superficie de la carcaza.
$Z_{\theta_{cs}}$	Impedancia térmica transitoria de contacto	Impedancia térmica transitoria entre la juntura y la superficie de montaje del disipador de calor.
T_A	Temperatura ambiente	Es la temperatura de la atmósfera circundante al dispositivo la cual depende de la localización geográfica y la estación. No es influenciada por la disipación de calor.
T_D	Temperatura del disipador	Es la temperatura en un punto determinado del disipador de calor.
T_C	Temperatura de la carcaza	Es la temperatura en un punto determinado de la carcaza.

T_j	Rango de temperatura de la junta	Indica las temperaturas de operación admisibles en sus límites máximos y mínimos.
T_{amb}	Rango de temperatura de almacenamiento	Sin conexión eléctrica. Indica las temperaturas admisibles máximas y mínimas.
-	Torque de montaje tornillo	Es el máximo torque admisible para montar un dispositivo al disipador de calor con el determinado tornillo de montaje.
-	Torque de montaje tornillo terminal	Es el máximo torque admisible para ajustar el tornillo del determinado terminal eléctrico.

C: colector; E: emisor; B: base

Estructura vertical.- [1] La estructura vertical de un transistor de potencia consiste en cuatro niveles de dopado alterno n-p. La figura 1-01 muestra la estructura de un transistor de potencia npn.

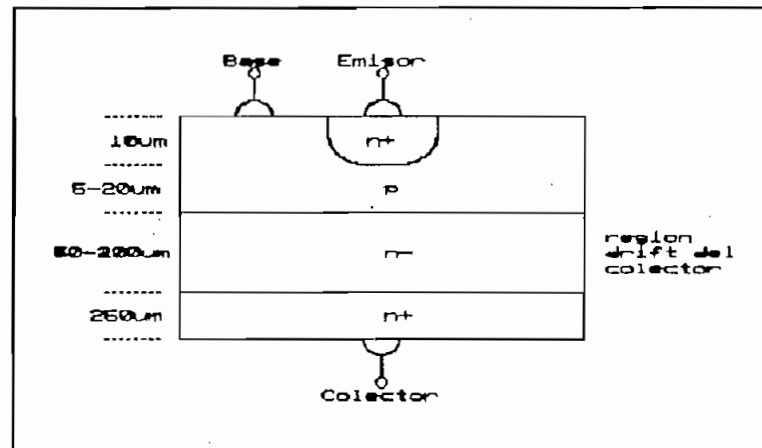


Fig. 1-01: Estructura vertical de un BJT de potencia npn.

En muchas aplicaciones la base es el terminal de entrada, el colector es el terminal de salida y el emisor es común entre entrada y salida. Se prefiere la estructura vertical debido

a las siguientes razones:

- Maximiza el área transversal a través de la cual fluye la corriente del dispositivo.
- Minimiza la resistencia en estado encendido.
- Minimiza la potencia de disipación.
- Minimiza la resistencia térmica.
- Mantiene bajo control los problemas de disipación de potencia.

Los niveles de dopado y espesor de cada uno de los estratos tiene efectos significativos sobre las características del dispositivo. [1] El espesor y la resistividad de la región "drift" del colector (región de deriva) determina el voltaje de ruptura del transistor; a mayor espesor se tiene altos voltajes pero disminuye la capacidad de corriente. El espesor de la base es tan pequeño como sea posible a fin de tener una buena capacidad de amplificación. Sin embargo, si el espesor de la base es muy pequeño el voltaje de ruptura se ve comprometido.

En la práctica los transistores de potencia tienen sus emisores y bases separados en forma de delgados dedos para reducir los efectos del agolpamiento de corriente, un fenómeno que puede llevar a la segunda ruptura y a la posible destrucción del dispositivo, además reduce resistencias parásitas en el camino de la corriente de base lo cual ayuda a reducir la disipación de potencia en el BJT. El espesor de

la base hace que la ganancia de corriente ($\beta = I_C / I_B$) de los transistores de potencia sea baja, típicamente de 5 a 10..

Características I-V.— Las características de salida (i_C vs V_{CE}) de un transistor de potencia npn se muestra en la figura 1-02.

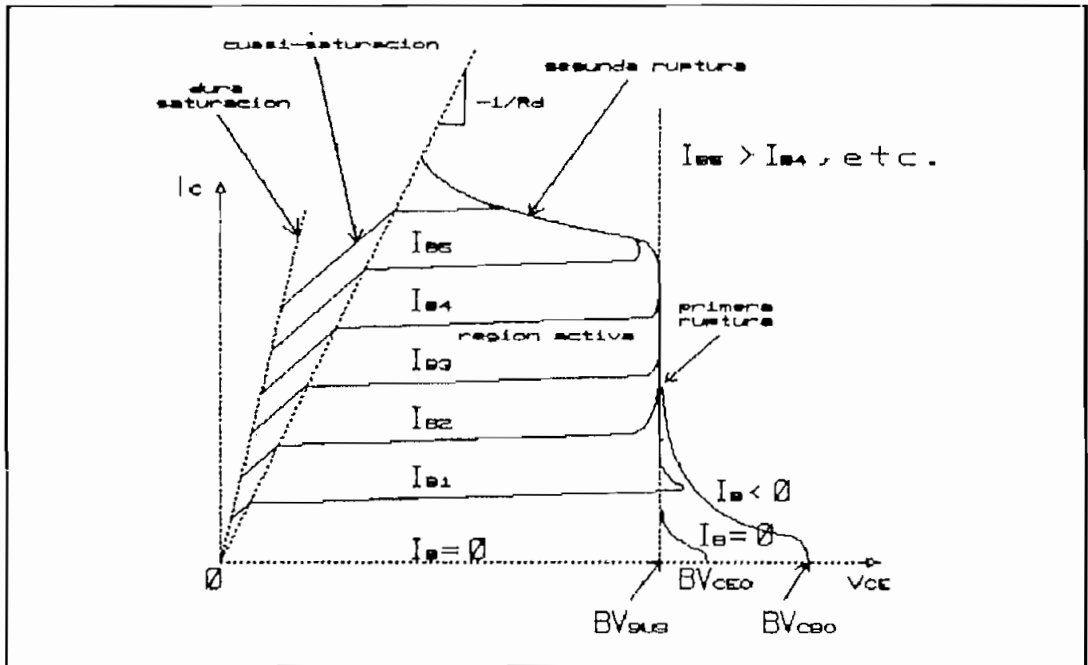


Fig. 1-02: Características i-v de un BJT de potencia npn.

BV_{cus} es el voltaje de sostenimiento C-E para una determinada corriente de colector. En el límite de $I_B = 0$, el máximo voltaje C-E que puede ser sostenido sube un poco hasta un valor llamado BV_{ceo} que es el voltaje de ruptura C-E cuando la base está en circuito abierto. El voltaje BV_{cbo} es el voltaje de ruptura C-B cuando el emisor está en circuito abierto.

La mayor diferencia observable entre las características de un transistor de potencia y uno de baja señal es la región llamada de cuasi-saturación existente en el BJT de potencia. Esta región es una consecuencia de la región drift. Los transistores de baja señal no tienen la región drift y por lo tanto tampoco pueden entrar en cuasi-saturación.

Cuasi-saturación.— A medida que la inyección de portadores (huecos) desde la base aumenta, la región drift es gradualmente cortocircuitada y el voltaje a través de la misma cae aun cuando la corriente de colector crece. El valor de β efectivo decrece en cuasi-saturación por lo tanto es la corriente de colector la que también tiene que decrecer, puesto que la corriente de base es sostenida para mantener la inyección de portadores, tal como se muestra en la fig. 1-02.

En cuasi-saturación, la región drift no está completamente cortocircuitada por el alto-nivel de inyección de portadores; por lo tanto, la disipación de potencia es mayor que cuando tenemos dura-saturación (saturación profunda).

La región de dura-saturación se alcanza cuando la densidad de portadores de la región drift llega al otro lado de la misma (lado n^+), entonces la caída de voltaje a través de la región drift es pequeña y la potencia de disipación en estado-encendido es mínima comparada con cuasi-saturación.

Características de conmutación.— Debido a las capacitancias

internas (C_{c-e} y C_{e-c}), el transistor no se enciende instantáneamente. Hay un tiempo de retardo antes de que la corriente empiece a fluir, este retardo es requerido para cargar las capacitancias de la juntura B-E ($\approx 0.7V$). Luego de este tiempo de retardo, la corriente de colector sube a su valor en estado encendido. El tiempo de subida dependerá de la constante de tiempo determinada por las capacitancias. Para el apagado del BJT, primero se remueve la carga de saturación de la base en un tiempo de almacenamiento t_s por medio de una corriente de base negativa y luego la corriente de colector decrecerá en un tiempo de caída de la misma que depende de la constante de tiempo determinada por la capacitancia de la juntura B-E.

Encendido del BJT.— El circuito externo al BJT determinará la corriente de colector que debe fluir en estado-encendido. Este valor de corriente de colector junto con los tiempos de vida de los portadores en el transistor, particularmente en la región drift del colector, determina la mínima cantidad de carga almacenada que debe ser mantenida en el BJT a fin de ser encendido. La ganancia de corriente del transistor entonces, establece la mínima corriente de base (I_B) que debe ser provista para establecer y mantener esta distribución de carga almacenada. La figura 1-03 muestra la secuencia de encendido de un BJT de potencia [1].

Para un periodo inicial llamado tiempo de retardo de encendido $t_{d(on)}$, solamente fluye la I_B y cambia el V_{be}

debido a la carga negativa de la capacitancia B-E. Después de este intervalo la corriente de colector sube rápidamente alcanzando su valor de estado-encendido en un tiempo t_{r1} (tiempo de subida de corriente) durante el cual el V_{CE} no cambia debido a que aún se halla en la región activa. Luego, el V_{CE} cae rápidamente. Después de un corto intervalo de tiempo de caída de voltaje t_{fv1} , entra en cuasi-saturación a medida que la inyección de portadores en la región drift empieza desde la juntura C-B.

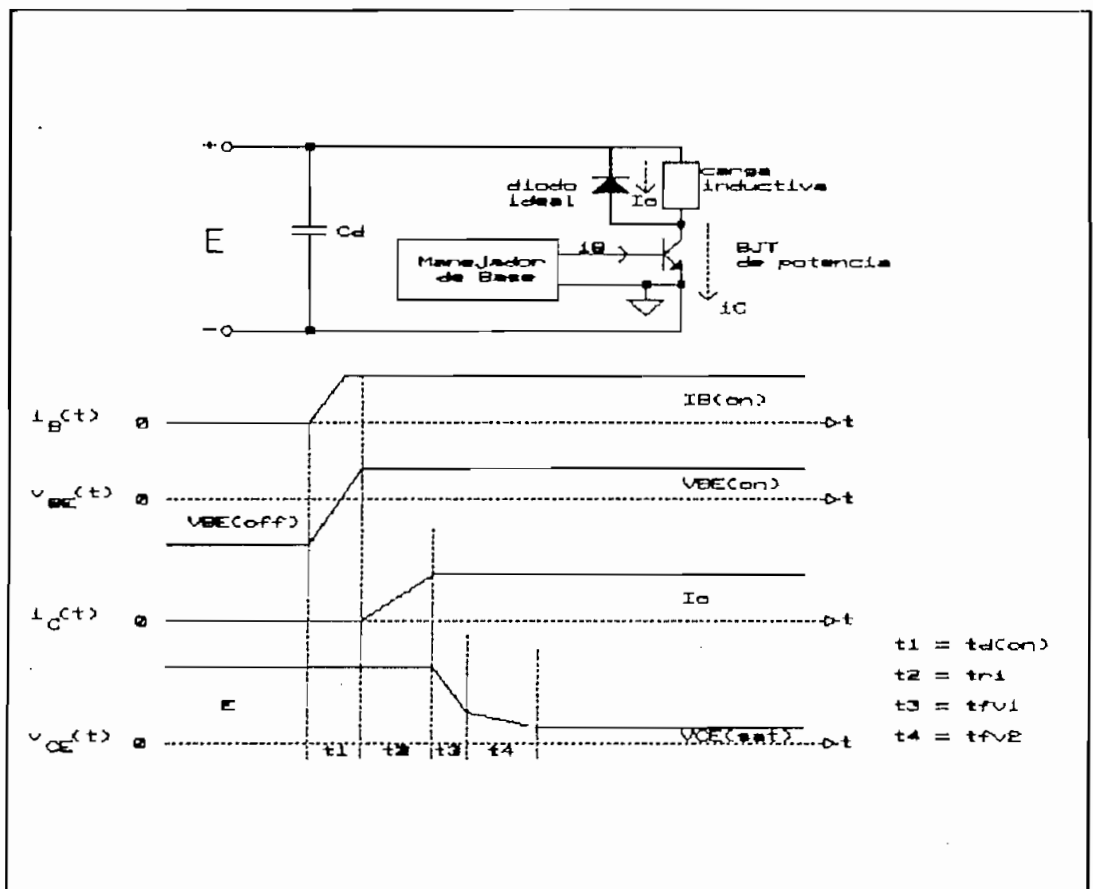


Fig. 1-03: Formas de onda durante el encendido de un BJT de potencia para el circuito mostrado.

Durante cuasi-saturación (t_{fv2}), la caída de voltaje de

colector es lenta debido a la reducción de β que acompaña a la operación del transistor en esta situación. La durasaturación comienza cuando el exceso de portadores se ha extendido completamente por la región drift, lo cual ocurre luego del intervalo de tiempo de caída de voltaje $t_{fV_{CE}}$.

Apagado del BJT.— Apagar el transistor de potencia implica remover la carga del mismo reduciendo la corriente de base; sin embargo, en aplicaciones prácticas la corriente de base de apagado debe ser negativa para remover la carga más rápidamente. En la figura 1-04 el proceso de apagado se inicia en $t=0$, cuando I_b es abrupta o gradualmente cambiada a un valor negativo. Durante el tiempo de almacenamiento (t_s) la corriente de colector permanece en su valor de estado encendido. Después de t_s , entra en cuasi-saturación y el voltaje empieza a crecer con una baja pendiente. Cuando la distribución de carga almacenada es reducida a cero en la juntura C-B al fin de la región drift después de un tiempo de subida de voltaje $t_{rV_{CE}}$, el transistor entra en la región activa.

El incremento de β hace que el V_{CE} complete su crecimiento hasta alcanzar el voltaje de la fuente con una pendiente mucho mayor a medida que la corriente constante de colector carga la capacitancia de la juntura C-B. El crecimiento del V_{CE} termina luego del intervalo de tiempo de subida de voltaje $t_{rV_{CE}}$, y la corriente de colector empieza a caer. Después de un intervalo de tiempo de caída de corriente t_{fI_C} ,

el resto de la carga almacenada es removida y la corriente de colector se hace cero. El BJT entra en corte y la capacitancia de la juntura B-E se carga negativamente mientras que el V_{BE} se hace negativo. Todo esto para cuando la corriente de base tiene una transición controlada para pasar de un valor positivo a negativo. Cuando I_B cambia a negativa con una rápida transición, habrá cambios significativos en la respuesta de corriente de colector comparada con una transición en rampa de I_B [1].

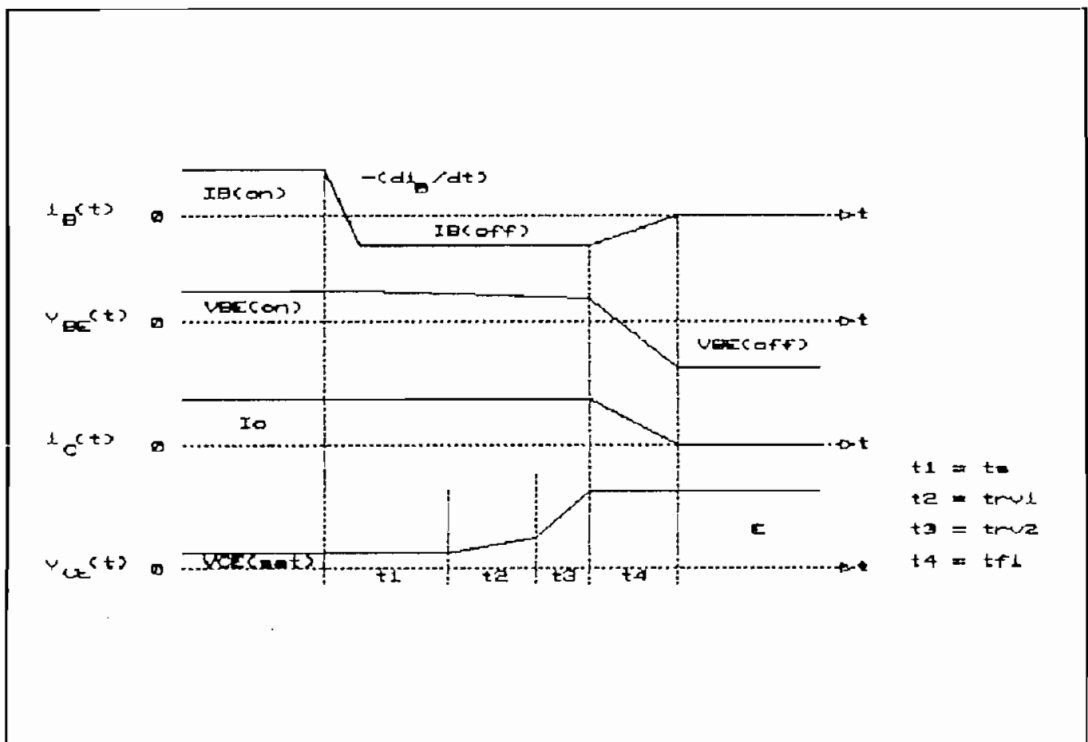


Fig. 1-04: Formas de onda durante el apagado de un BJT de potencia para el circuito mostrado en la fig. 1-03.

Voltajes de ruptura.— [3] Se definen como los máximos voltajes absolutos entre dos terminales con el tercero abierto, cortocircuitado o en conducción directa o inversa. En la

ruptura, el voltaje permanece relativamente constante, pero la corriente crece rápidamente. La región llamada de primera ruptura es debida a la convencional avalancha de la juntura C-B y el gran flujo de corriente que la acompaña. Esta región de la característica debe ser evitada a causa de la gran disipación de potencia que claramente acompaña tal ruptura.

Segunda ruptura.— Es un fenómeno destructivo que resulta del flujo de corriente por una pequeña porción de la base, produciendo puntos calientes localizados. Los BJT y en algún grado otros tipos de dispositivos tienen un potencial modo de daño, usualmente denominado segunda ruptura. Aparece en la característica de salida del transistor como una caída precipitosa en el V_{ce} a grandes corrientes de colector. A medida que el voltaje de colector cae hay a menudo un significativo incremento en la corriente de colector y un substancial incremento en la potencia de disipación. Lo que hace de esta situación particularmente peligrosa es que la disipación no es uniformemente difundida sobre todo el volumen del dispositivo, sino que es concentrada en regiones sumamente localizadas donde la temperatura local puede crecer muy rápidamente a altos valores inaceptables. Si esta situación no es controlada en un muy corto tiempo, el resultado es la destrucción del dispositivo. Algunas medidas para reducir la posibilidad de segunda ruptura incluye el uso de un rango controlado de cambio de I_b durante el apagado, el uso de circuitos protectores tales como snubbers y diodos de recuperación, y la posición de la trayectoria de conmutación

dentro del límite del área de operación segura (SOA).

Pérdidas en estado encendido.— Excepto a muy altas frecuencias de conmutación, aproximadamente toda la potencia disipada en el modo de operación de conmutación del BJT ocurre cuando el transistor está en estado de conducción, usualmente dura saturación. En estas circunstancias la potencia de disipación en estado encendido, P_{on} , es:

$$P_{on} = I_C \cdot V_{CE(SAT)} \quad (1-1)$$

El voltaje C-E de saturación crece con la corriente de colector. Algunas caídas de voltaje interno contribuyen al $V_{CE(SAT)}$ por lo cual:

$$V_{CE(SAT)} = V_{BE(on)} - V_{BC(SAT)} + V_d + (R_e + R_c) I_C \quad (1-2)$$

Donde: $V_{BE(on)}$ = voltaje B-E de encendido.
 $V_{BC(SAT)}$ = voltaje B-C de saturación.
 V_d = voltaje a través de la región drift.
 R_e = resistencia del dopado de emisor.
 R_c = resistencia del dopado de colector.

Los voltajes $V_{BE(on)}$ y $V_{BC(SAT)}$ difieren uno del otro en 0.1V a 0.2V dado que la juntura C-B es mucho más grande en área que la B-E y los niveles de dopado son mucho más bajos en la juntura B-C comparada con la B-E. Esta diferencia de voltajes es relativamente independiente de la corriente de colector.

A altas corrientes de colector las caídas de voltaje a través de las resistencias R_{e} y R_{c} son considerables. La mayor contribución para que el $V_{\text{CE(sat)}}$ se incremente con la corriente de colector es la caída de voltaje V_{d} a través de la región drift del colector.

Area directa de operación segura (FBSOA).— Es una curva que define la capacidad de un BJT para disipar potencia cuando su base es inyectada de corriente a fin de encenderlo y mantenerlo encendido [9]. La figura 1-05 muestra la forma típica de estas curvas.

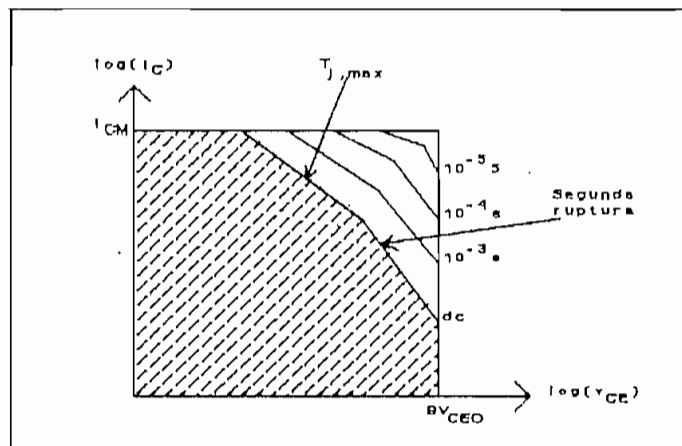


Fig. 1-05: Area directa de operación segura para un BJT de potencia.

En la figura 1-05, el área directa de operación segura en régimen de conducción permanente se muestra en la parte sombreada. El área directa de operación segura se expande si se trabaja en régimen pulsatorio; a menor duración del pulso el área se expande más. Esto implica que podemos salirnos del área sombreada siempre y cuando se trabaje con pulsos de

corta duración.

Para que la operación del BJT sea confiable, éste no debe ser sometido a mayores potencias que aquellas mostradas en la curva FBSOA. Esta curva puede crecer cuando se trabaja con pulsos cortos. Generalmente, esta curva es provista por el fabricante bajo condiciones de pruebas específicas.

[9] Los transistores de potencia son muy sensibles a sobrevoltajes, esta es la razón para que exista el límite de segunda ruptura en la curva; además, cuando el BJT opera a mayor corriente que el límite máximo ocurre también la destrucción del dispositivo.

Area inversa de operación segura (RBSOA).— Es una curva que indica la capacidad de un BJT para manejar altas corrientes y voltajes con su juntura B-E polarizada inversamente; es decir, cuando se apaga el BJT. Al igual que el caso anterior, la operación del transistor no debería ser fuera de esta curva. Una alta corriente inversa de base reduce la capacidad de la curva RBSOA debido a que una corriente más grande de base crea un voltaje interno que causa el crecimiento de la corriente bajo el centro de los emisores en forma de dedos.

1.1.3. Breve análisis de la configuración darlington con transistores de potencia.

La configuración darlington con transistores de potencia que

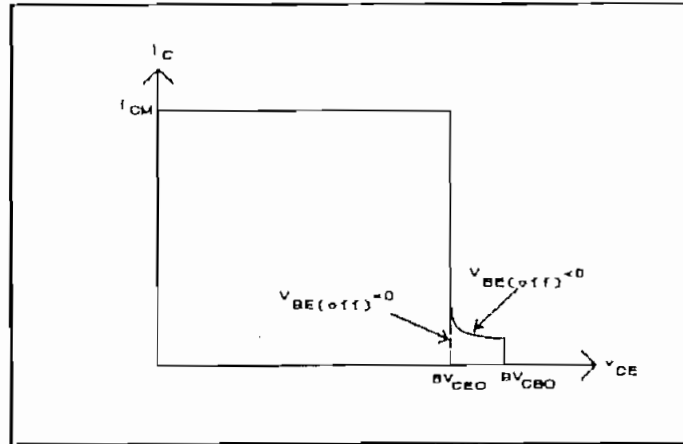


Fig. 1-06: Area inversa de operación segura para un BJT de potencia.

se utilizará en la presente tesis se muestra en la figura 1-07. El transistor Q1 es el auxiliar, mientras que el Q2 es el principal. El transistor principal es el que tendrá que actuar en forma directa con la carga, mientras que el auxiliar servirá como soporte para el principal. Estas configuraciones son encendidas y apagadas con circuitos que manejan su base, de igual manera que se manejan los BJTs de potencia convencionales.

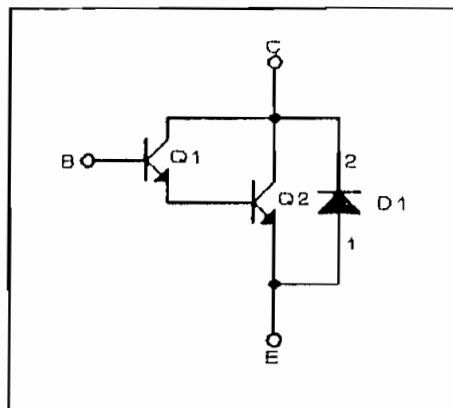


Fig. 1-07: Configuración darlington en base a transistores de potencia. D1 sirve en aplicaciones tipo puente.

Para la configuración darlington de la figura 1-07 su ganancia está dada por:

$$\beta_{Q1Q2} = \beta_{Q1}\beta_{Q2} + \beta_{Q1} + \beta_{Q2} \quad (1-3)$$

Donde β_{Q1} es la ganancia de corriente del transistor auxiliar y β_{Q2} es la ganancia del principal.

A pesar de utilizar la configuración darlington en este trabajo, en lo que sigue se tomará como patrón al BJT de potencia en cuanto se refiere a circuitos que manejan su base y protecciones dado que dichos circuitos son idénticos para los dos casos.

Conmutación de la configuración darlington.— El proceso de encendido de la configuración darlington cualitativamente es igual al de un BJT, sin embargo hay dos importantes diferencias cuantitativas [1]: Primero, el transistor principal no puede entrar en dura-saturación porque el auxiliar en estado-encendido mantiene el voltaje (a través de los terminales C-B del principal) lo suficientemente grande para que el principal permanezca en cuasi-saturación; esto significa que en estado-encendido la potencia de disipación de la configuración darlington será más grande que la de un simple BJT. Segundo, la configuración darlington se encenderá con mayor rapidez puesto que el transistor principal es manejado por una corriente de base más grande que la necesaria para un simple BJT de potencia. La corriente de

base para el transistor principal es β_0 veces más grande que la corriente de base que sería provista a un simple BJT en la misma aplicación.

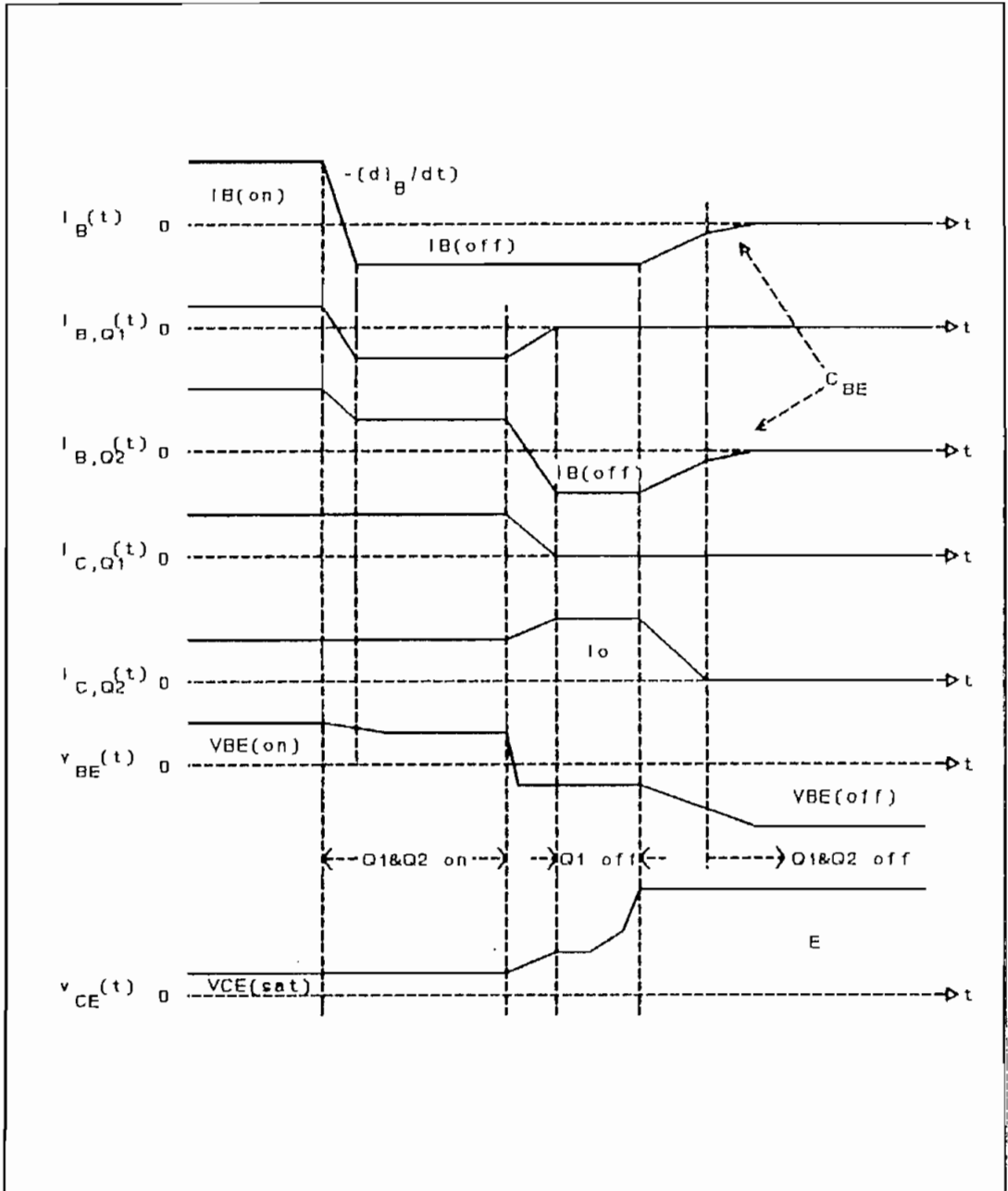


Fig. 1-08: Formas de onda durante el apagado de la configuración configuración darlington con transistores de potencia para el circuito mostrado en la fig. 1-03.

Las más significativas diferencias así como las formas de

onda durante la transición de apagado de la configuración darlington se presentan en la figura 1-08. Una vez que el transistor auxiliar se apaga, la corriente de base del principal se hace negativa y su corriente de colector crece puesto que ahora debe llevar aquella porción de la corriente de carga que el transistor auxiliar había estado llevando. Luego, la corriente de base negativa del transistor principal descarga las regiones de la base y drift del colector de tal manera que la corriente de base y la corriente de colector del mismo caigan a cero para que el transistor principal se corte produciendo el apagado de la configuración darlington. Sin tomar en cuenta el tipo de corriente de base que es elegida para el apagado, el tiempo de apagado será algo más grande que aquel necesario para un simple BJT de potencia en el mismo circuito.

En la presente tesis se utiliza la configuración darlington en base a simples transistores de potencia debido principalmente a que los darlington de potencia monolíticos (MD) traen una resistencia entre base y emisor del transistor principal la cual provee un camino de encendido en la región inversa del MD cuando se trabaja con carga inductiva, produciendo su destrucción cuando se llega a su voltaje de ruptura inverso, durante el proceso de apagado.

1.2. Circuitos de mando para BJT de potencia.

El BJT de potencia [6] es un dispositivo controlado por

corriente en el cual la corriente de base (I_B) controla la corriente de colector de salida (I_C) con la característica de tener una baja resistencia durante la conducción la cual decrece si la temperatura aumenta. Sin embargo, requiere elevadas corrientes de base durante el encendido y una corriente de base negativa durante el apagado.

1.2.1. Requerimientos.

El diseño de circuitos que manejen la base de transistores de potencia se torna complicado principalmente debido a los siguientes factores:

- a) El bajo β implica que la corriente de base será grande, a menudo en amperios, por lo cual no se puede utilizar directamente circuitos lógicos.
- b) Es necesario utilizar una corriente de base negativa para apagarlos, de otra manera el tiempo de apagado sería demasiado grande y la disipación de potencia también aumentaría.
- c) A menudo es deseable tener algunos BJTs en paralelo para incrementar la capacidad total de corriente, de esta manera, el circuito manejador de base debe asegurar que los BJTs en paralelo operen simultáneamente.

Las fuentes de poder auxiliares necesarias para los circuitos manejadores de base deben ser referidas al emisor del BJT de potencia y deben ser abastecidas a través de un transformador

aislado [1].

En convertidores grandes, que incluyen reguladores de voltaje y circuitos PWM, las señales electrónicas son conectadas a una tierra de buena calidad para reducir el ruido y por consideraciones de seguridad. En esta situación se debe utilizar un aislamiento eléctrico como un transformador o un optoacoplador entre el circuito manejador de base y el control lógico de entrada.

1.2.2. Circuito manejador de base para BJT.

Un rápido apagado se puede conseguir utilizando el circuito manejador de base mostrado en la figura 1-09 [1]. Durante el intervalo de encendido del BJT de potencia, el transistor de salida del comparador está apagado, encendiendo el transistor T_{B+} . Por lo tanto la corriente de base en estado de encendido será:

$$I_{B(on)} = \frac{V_{BB+} - V_{CE(SAT)(TB+)} - V_{BE(on)}}{R_B} \quad (1-4)$$

El capacitor C_{on} es opcional y sirve para acelerar el encendido. El voltaje V_{BB+} debe ser menor que el voltaje de ruptura (5V-7V) de la juntura B-E del BJT. Si la señal de control es suministrada por un circuito lógico conectado entre V_{BB+} y el emisor del BJT, entonces la entrada de referencia al comparador debería ser el voltaje medio entre

V_{BB+} y el emisor.

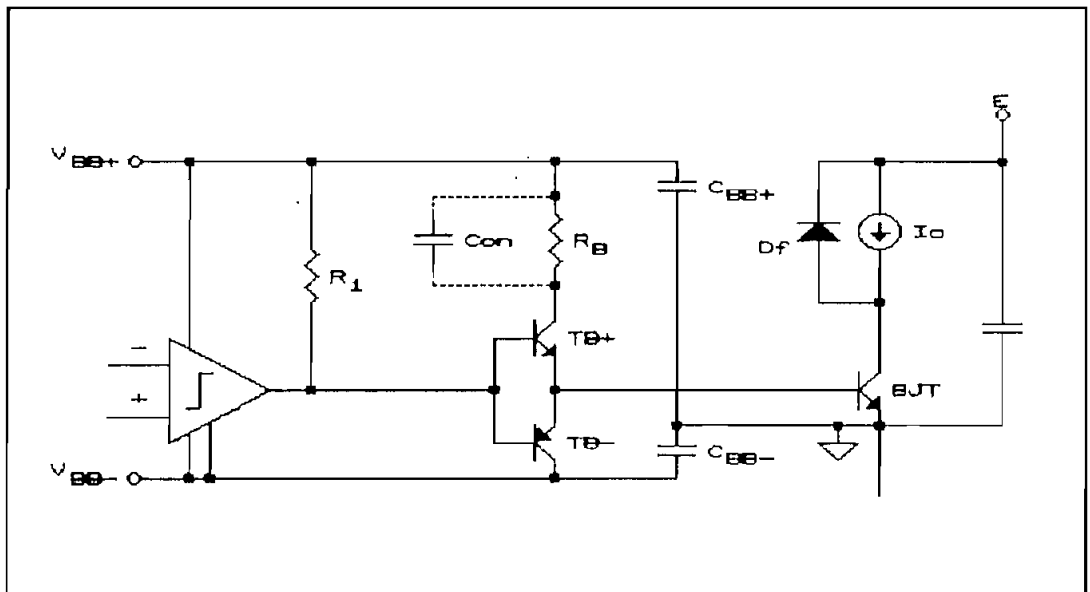


Fig. 1-09: Circuito manejador de base para un BJT.

Se puede añadir un diodo denominado de antisaturación entre el colector y la base del BJT y otro diodo en su base para mantener el V_{CE} sobre su valor de saturación, tal como se muestra en la figura 1-10; esto hace que el BJT se mantenga ligeramente fuera de saturación reduciendo el tiempo de apagado, pero aumentando las pérdidas. Se recomienda el uso de este diodo para aplicaciones a altas frecuencias. Si todavía se trabaja a mayores frecuencias se puede añadir más diodos en serie en la base del BJT.

Nótese que para una configuración darlington se tiene:

$$V_{CE(SAT)} = V_{BE(SAT)02} + V_{CE(SAT)01}$$

Consideraciones del circuito deseado.-

a) La longitud del conductor que conecta el circuito

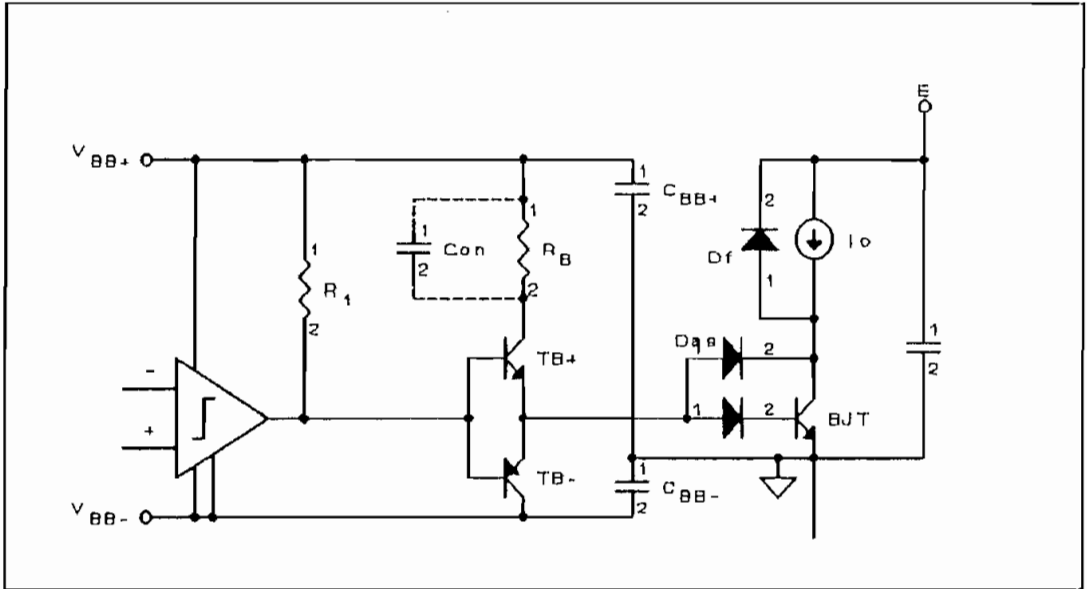


Fig. 1-10: Circuito manejador de base para un BJT con diodos de anti-saturación y de base.

manejador de base con el emisor del BJT debe ser lo más corta posible a fin de minimizar la inductancia estática entre emisor y tierra. De otra manera, el apagado será lento y pueden ocurrir oscilaciones. Para minimizar la presencia de inductancias estáticas el BJT de potencia debería ser tratado como un dispositivo de cuatro terminales: el colector y el emisor representarían los terminales de potencia mientras que la base y el emisor los terminales de control.

- b) En muchos diseños, el circuito manejador de base es hecho en circuito impreso a cierta distancia lejos del BJT de potencia. En este caso es recomendable entorchar el cable de tal manera que el ruido inducido recogido sea mínimo así como también la inductancia estática.
- c) Si se coloca más de un circuito manejador de base en un

mismo circuito impreso, estos deberían estar separados por lo menos un centímetro entre áreas. Esto es muy importante en circuitos impresos de doble lado o múltiple capa. Además, nunca debería mezclarse cables de circuitos manejadores aislados en ningún área de la tarjeta del circuito impreso.

Aislamiento eléctrico.— Los circuitos manejadores de base, dado que trabajan con bajas señales de voltaje, necesitan ser aislados para que no sufran daños o sean destruidos por los altos voltajes existentes en la parte de potencia.

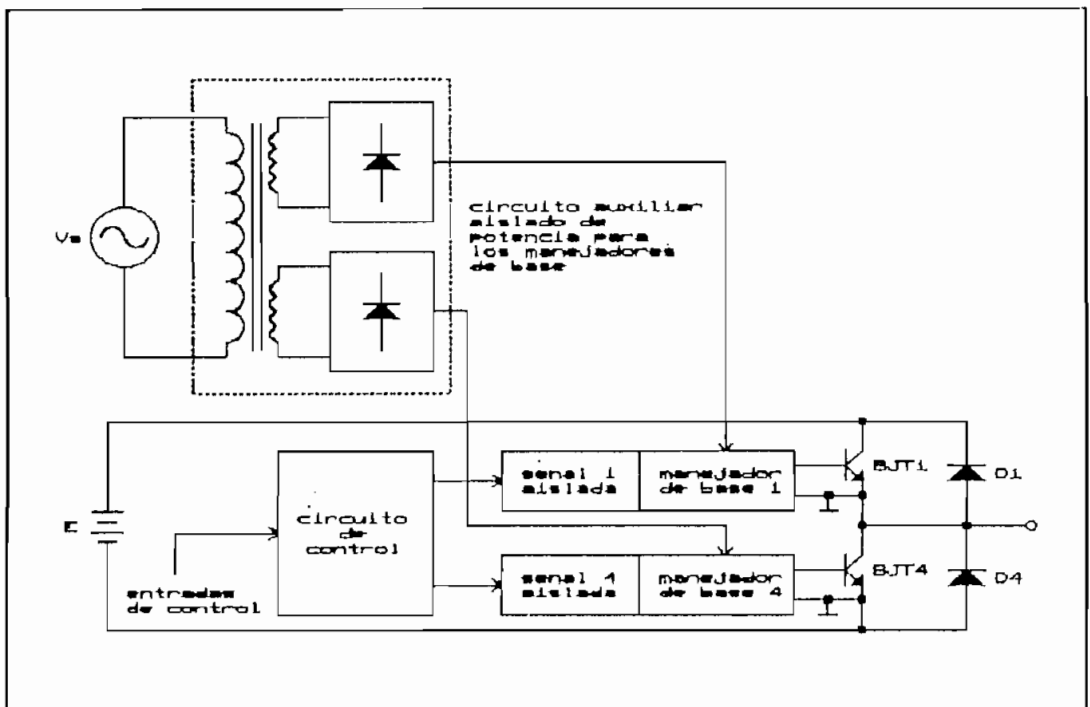


Fig. 1-11: Aislamiento eléctrico entre los manejadores de base y el circuito lógico de control.

Existen algunas maneras de aislar eléctricamente los circuitos de control, siendo las más comunes por medio de

optoacopladores, por medio de fibras ópticas o por medio de transformadores. La figura 1-11 muestra un esquema general de aislamiento eléctrico.

En circuitos tipo puente donde los BJTs de potencia son conectados en serie en un brazo o rama, es importante [1] proveer un tiempo (zona muerta) tal que la entrada de control de encendido para un transistor se retarde con respecto a la entrada de control de apagado del otro transistor. Esta zona muerta debería ser escogida más grande que el peor caso; es decir, para el máximo tiempo de almacenamiento. La zona muerta introduce una no-linealidad en las características de transferencia del convertidor.

La zona muerta debe ser creada cuando se trabaja con carga inductiva para evitar los posibles corto-circuitos que se producen al conmutar la corriente de un transistor de potencia al diodo de conmutación del otro transistor de potencia en la misma rama. Mediante las zonas muertas reducimos los picos de corriente considerablemente.

1.3. Protección de los BJT en régimen de conmutación.

En muchas aplicaciones los elementos de potencia están expuestos a sobrevoltajes y sobrecorrientes que podrían exceder su capacidad de trabajo y en muchos casos provocar su destrucción; por este motivo se hace necesario contar con

redes de protección. Estas protecciones deberían actuar solo en caso de existir fallas y no influir en el normal trabajo del BJT bajo condiciones de conmutación. Para lograr una buena protección, es necesario además contar con un buen circuito manejador de base que satisfaga los siguientes requerimientos:

- a) Cuando un BJT es encendido debería ser entregada suficiente corriente de base para que se sature; sin embargo, la sobresaturación daría tiempos inaceptables de almacenamiento resultando altas pérdidas en la conmutación. Por lo tanto, el circuito manejador de base debería ser realizado de tal manera que el BJT siempre opere en cuasi-saturación.
- b) En el apagado, se debería aplicar un voltaje negativo a los terminales B-E del BJT con lo cual tendría una baja corriente de fuga y resistiría altos voltajes ($\ll V_{ce(sat)}$).
- c) En el apagado, en el instante de la aplicación de una corriente negativa de gran amplitud puede resultar un efecto extremo en la corriente de base. Por lo tanto, la corriente negativa debe ser aplicada solamente después que el BJT sale de cuasi-saturación.
- d) Si el voltaje C-E del BJT, cuando éste se encuentra conduciendo, excede un límite fijo predeterminado, entonces el circuito manejador de base debería automáticamente apagarlo. De igual manera con la corriente.

1.3.1. Protección contra sobrecorrientes.

La sobrecorriente de un BJT debe ser limitada para evitar posibles daños en el circuito o en los semiconductores de potencia. No deben ser utilizados fusibles o breakers por su respuesta lenta y además por el arco que presenta el fusible cuando éste actúa; sin embargo, se debe detectar las sobrecorrientes a fin de desactivar los elementos de potencia por medio de los circuitos manejadores de base.

Una buena manera de protección contra sobrecorrientes es monitoreando la caída de voltaje a través de una resistencia de muy bajo valor (despreciable respecto a la carga) colocada entre el emisor del BJT y tierra del circuito de control. Cuando ocurra una sobrecorriente resultará una mayor caída de voltaje en la resistencia de monitoreo, esta caída de voltaje se compararía con un voltaje de referencia (determinado por la máxima corriente) para que el circuito manejador de base actúe de tal manera que apague al BJT de potencia.

1.3.2. Circuitos snubber.

Los circuitos snubber son utilizados para proteger a los transistores de potencia mejorando sus características de conmutación [1]. Hay tres propósitos principales para utilizar circuitos snubber; uno de los propósitos es para reducir las pérdidas en la conmutación, el segundo es para evitar la segunda ruptura y el tercer propósito es controlar el dv/dt .

Los tipos básicos de circuitos snubber son los siguientes:

- Circuito snubber de apagado.
- Circuito snubber de sobrevoltaje.
- Circuito snubber de encendido.

Para este estudio se asume que los intervalos de transición de los dispositivos son muy pequeños comparados con los periodos de conducción o bloqueo; por lo tanto, se asume que la corriente en la carga es constante durante el tiempo de conmutación (I_o).

Circuito snubber de apagado [1].

Para evitar problemas en el apagado, el objetivo de un snubber de apagado es mantener un voltaje C-E igual a cero mientras la corriente decrece. Esto se puede conseguir conectando una red R-C-D tal como se muestra en la figura 1-12, donde las inductancias son inicialmente ignoradas.

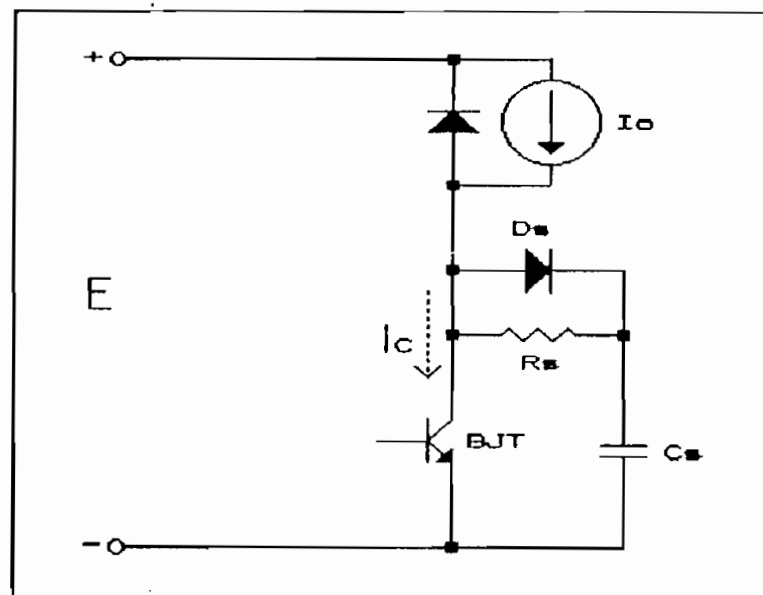
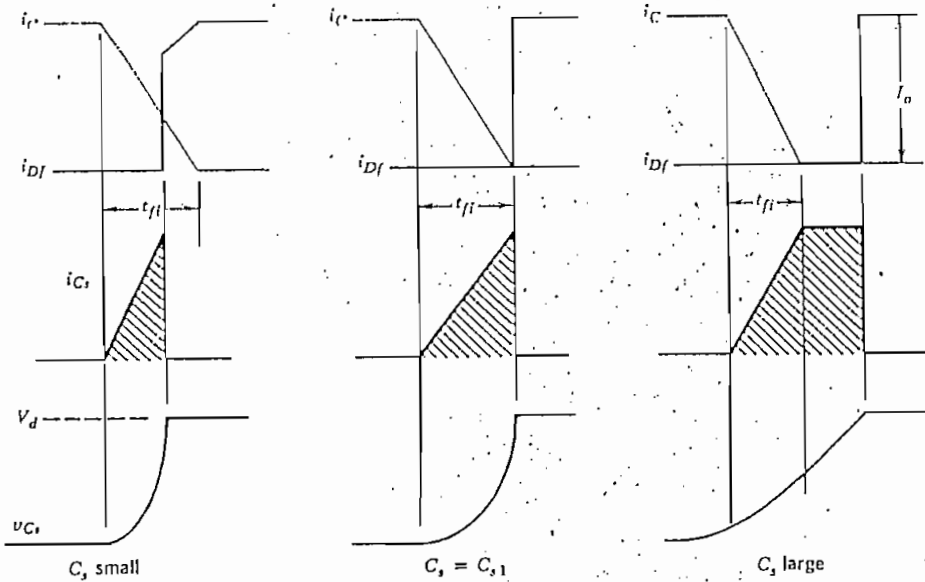
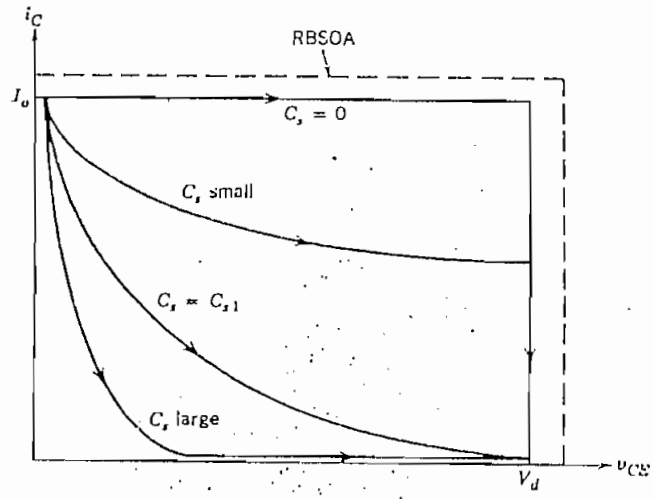


Fig. 1-12: Circuito snubber de apagado.



(a)



(b)

Fig. 1-13: Formas de onda y trayectorias durante el apagado.

Antes del apagado, la corriente en el BJT es I_o y su voltaje

es prácticamente igual a cero. La figura 1-13(a) muestra las formas de onda de voltaje y corriente durante el transitorio en el apagado, el área sombreada representa la carga sobre el capacitor C_s durante el apagado, dicha carga será disipada en el BJT en el próximo encendido. La figura 1-13(b) muestra la trayectoria durante el apagado para varios valores de C_s .

En el apagado, con la presencia del snubber, la corriente i_c decrece con una pendiente constante di/dt y fluye una corriente $(I_o - i_c)$ a través de D_s y C_s . Por lo tanto, de acuerdo a la figura 1-13, la corriente en el capacitor puede ser escrita como:

$$i_{c_s} = I_o \cdot t / t_{r_x} ; \quad 0 < t < t_{r_x}$$

y su voltaje como:

$$v_{c_s} = v_{c_{E_s}} = I_o \cdot t^2 / 2 \cdot C_s \cdot t_{r_x}$$

La última ecuación es válida durante el tiempo de caída de corriente. Para valores pequeños de C_s , el voltaje en el capacitor alcanza al de la fuente antes que culmine el tiempo t_{r_x} . Para un valor de $C_s = C_{s_1}$, el voltaje en el capacitor alcanza al de la fuente exactamente al tiempo t_{r_x} ; C_{s_1} puede ser calculado de la siguiente manera:

$$C_{s_1} = \frac{I_o \cdot t_{r_x}^2}{2 \cdot E} \quad (1-5)$$

Para valores grandes de C_s , el voltaje en el capacitor alcanza al de la fuente luego que culmina el tiempo t_{r_x} ; ver figura 1-13.

Para optimizar el diseño de este tipo de snubber es necesario considerar el encendido del transistor. Durante el encendido, la corriente en el BJT crecerá más allá de I_0 hasta completar la corriente de recuperación inversa (I_{rr}) del diodo, y debido a la presencia de R_s habrá una demora para que la corriente llegue a cero. La energía del capacitor que se disipa en R_s está dada por:

$$W_{RS} = \frac{C_B \cdot E^2}{2} \quad (1-6)$$

Se asume que la caída de voltaje es casi instantánea, por lo tanto, no hay energía de disipación adicional cuando el BJT es encendido.

Se deberá escoger R_s tal que el pico de corriente sea menor que I_{rr} del diodo; así:

$$E / R_s \ll I_{rr}$$

El diseño del circuito usualmente procura limitar I_{rr} a $0,2 \cdot I_0$ o menos; por lo tanto:

$$\frac{E}{R_s} = 0,15 \cdot I_0 \quad (1-7)$$

Una vez calculados los valores de R_s y C_s , se debe asegurar que el capacitor tenga suficiente tiempo de descarga a un bajo voltaje ($0,1E$) durante el mínimo tiempo en estado encendido del BJT; por lo tanto, R_s y C_s deben cumplir con la siguiente relación [1]:

$$t_{\text{estado-encendido, min (BJT)}} > 2,3 \cdot R_s \cdot C_s \quad (1-8)$$

Para este caso la constante de tiempo será: $\tau_{\text{on}} = R_s \cdot C_s$.

Círcuito snubber de sobrevoltaje [1].

Para este caso asumimos que es posible agrupar todas las inductancias en L_s . Este tipo de circuito snubber se muestra en la figura 1-14.

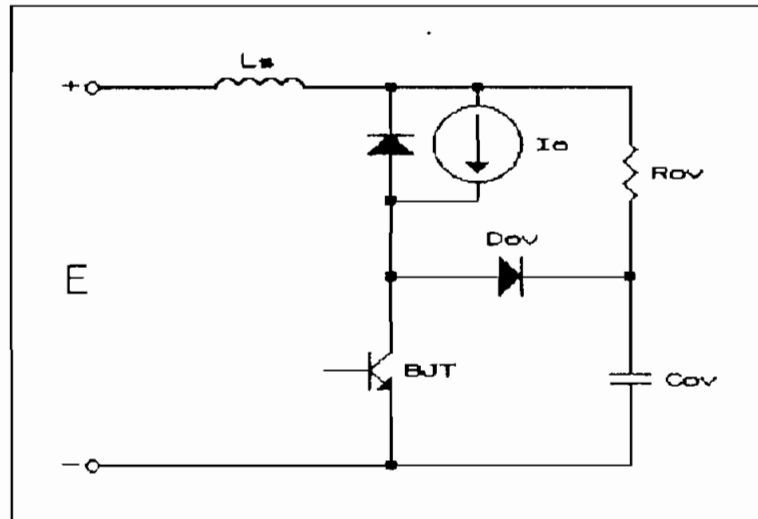


Fig. 1-14: Circuito snubber de sobrevoltaje.

La figura 1-15 muestra las formas de onda de voltaje y corriente con y sin snubber de sobrevoltaje.

Inicialmente el BJT está conduciendo, el voltaje en el capacitor C_{ov} es igual a E y la corriente a través de L_s es I_o . Durante el apagado, el BJT se abre y la energía almacenada en L_s se transfiere a C_{ov} por medio de D_{ov} .

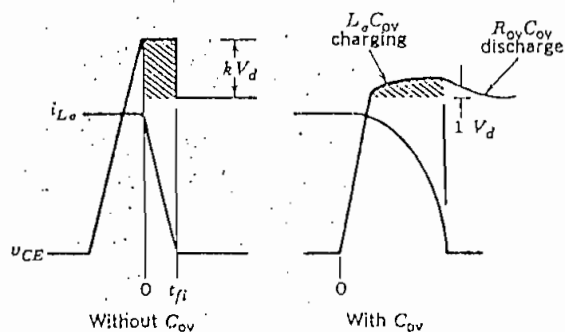


Fig. 1-15: Formas de onda con y sin snubber de sobrevoltaje.

Mediante consideraciones de energía tenemos que: (1)

$$\frac{C_{ov} \Delta V_{CE, \text{máx}}^2}{2} = \frac{L_s \cdot I_o^2}{2}$$

Esta ecuación muestra que un valor grande de C_{ov} minimizará el sobrevoltaje.

Si aceptamos un sobrevoltaje:

$$\Delta V_{CE, \text{máx}} = 0.1E$$

entonces:

$$C_{ov} = \frac{100 \cdot L_s \cdot I_o^2}{E^2} \quad (1-9)$$

Y, en términos de $C_s = C_{s1}$:

$$C_{ov} = (200 \cdot L_s \cdot I_o / E \cdot t_{r1}) \cdot C_{s1}$$

La última ecuación muestra que C_{ov} es mayor que C_{s1} . Siempre con un valor grande de C_{ov} , la energía disipada en R_{ov} es del mismo orden que la energía disipada en la resistencia R_s del snubber de apagado.

Circuito snubber de encendido [1].

Este circuito snubber se puede observar en la figura 1-16, es utilizado para reducir las pérdidas en el encendido a altas frecuencias de conmutación.

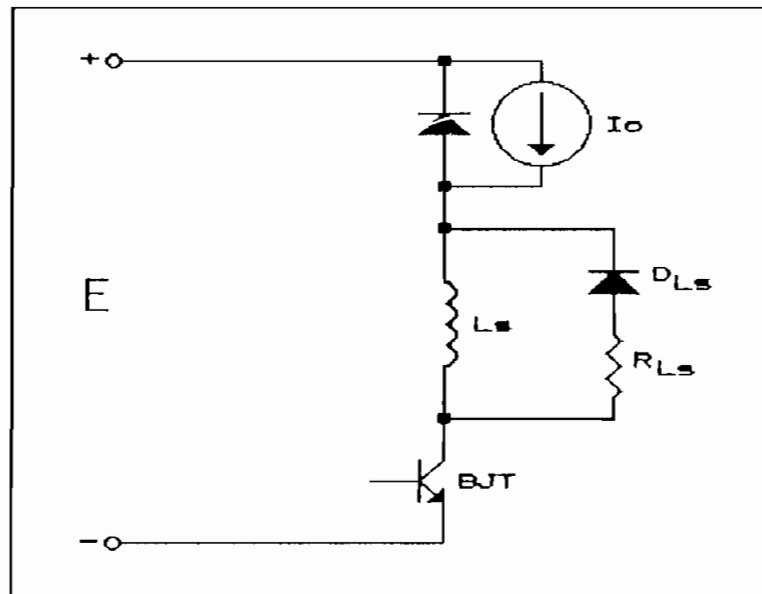


Fig. 1-16: Circuito snubber de encendido.

La figura 1-17 muestra las formas de onda de voltaje y corriente para valores pequeños y grandes de la inductancia L_s .

El snubber de encendido reduce el voltaje C-E del BJT durante su encendido debido a la caída de voltaje a través de L_s . Esta reducción está dada por:

$$\Delta V_{CE} = \frac{L_s \cdot I_o}{t_{ri}}$$

Donde t_{ri} es el tiempo de subida de corriente.

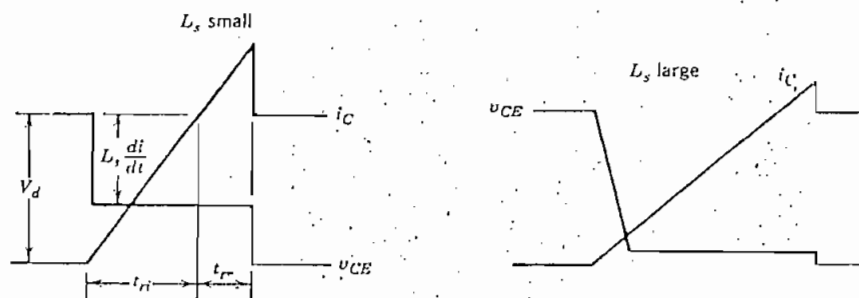


Fig. 1-17: Formas de onda de voltaje y corriente para el snubber de encendido.

Para valores pequeños de L_s la pendiente di/dt está determinada por el BJT y su circuito manejador de base y es igual a que no existiera snubber de encendido. Con valores grandes de L_s se puede controlar el di/dt y se reduce el pico de corriente de recuperación inversa del diodo; además, el voltaje V_{ce} es casi cero durante t_{ri} . Mientras el BJT está encendido, L_s conduce I_o . Cuando se apaga el BJT, la energía almacenada en L_s se disipará a través de R_{L_s} ; por lo tanto:

$$W_{R_{L_s}} = L_s \cdot I_o^2 / 2$$

Para este snubber la constante de tiempo será: $\tau_{on} = L_s / R_{L_s}$.

Con el fin de seleccionar R_{Ls} , se debe considerar los siguientes dos factores. Primero, durante el apagado del BJT, el snubber generará un sobrevoltaje a través del BJT dado por:

$$\Delta V_{CE, \text{máx}} = R_{Ls} \cdot I_O = 0.1E \quad (1-10)$$

Segundo, durante el apagado, la corriente en L_s debe caer a un bajo valor ($0.1I_O$); por lo tanto, el mínimo intervalo para el estado de apagado del BJT deberá ser:

$$t_{\text{estado-apagado, min (BJT)}} > 2,3 \frac{L_s}{R_{Ls}} \quad (1-11)$$

De esta manera, un valor grande de L_s dará como resultado bajos voltajes y bajas pérdidas de encendido, pero causará sobrevoltajes durante el apagado, prolonga el tiempo mínimo de estado apagado requerido y produce altas pérdidas en el snubber. Por lo tanto, L_s y R_{Ls} deben ser elegidas en base a un procedimiento similar al descrito en el snubber de apagado.

Es posible utilizar los tres tipos de snubbers en una sola configuración de manera simultánea.

Círculo snubber para configuración tipo puente.

Para inversores tipo puente controlados mediante técnicas PWM podemos utilizar el circuito snubber que se muestra en la

figura 1-18. Este circuito consta en una misma configuración de los tres tipos de snubbers analizados y protege tanto a los transistores de potencia como a los diodos de recuperación.

El diseño del circuito snubber (R_s , C_s , C_{ov} y L_s) para una rama del convertidor dc-ac tipo puente se realiza como si se tratara de snubbers independientes de la misma manera como se ha descrito anteriormente para cada tipo de snubber. Los diodos $D1s$ y $D2s$ del circuito snubber deben ser de rápida recuperación.

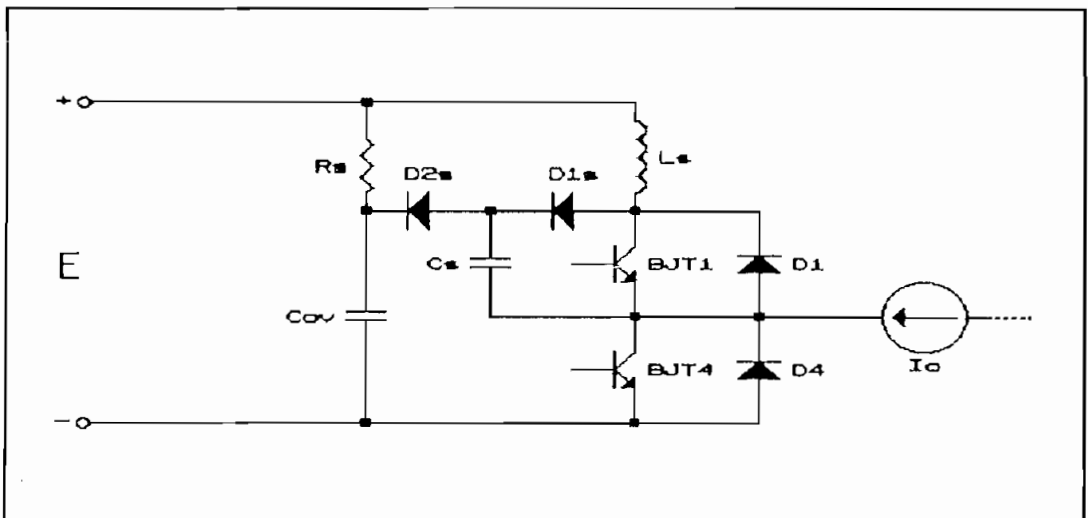


Fig. 1-18: Rama del inversor tipo puente con snubbers de apagado, sobrevoltaje y encendido.

1.3.3. Consideraciones para los disipadores de calor.

[18] La disipación de potencia máxima admisible en un dispositivo de estado sólido está limitada por la temperatura de la juntura.

La resistencia térmica total de un dispositivo armado se expresa generalmente como la elevación de la temperatura de junta por encima de la temperatura de la carcasa por unidad de potencia disipada en el dispositivo. Esta información, junto con el régimen de máxima temperatura de junta, nos permite determinar el nivel de potencia máxima con el que el dispositivo puede operar sin riesgos, para una determinada temperatura de carcasa. Cabe notar que la resistencia térmica se define para condiciones de estado estable.

Si un dispositivo de potencia no va montado sobre un disipador, la resistencia térmica de la carcasa al aire θ_{c-a} es tan grande en comparación con la de la junta a la carcasa θ_{j-c} que la resistencia térmica total neta de la junta al aire estará dada principalmente por θ_{c-a} . Más allá del límite de unos pocos cientos de miliwatts, resulta poco práctico aumentar el tamaño de la carcasa para hacer θ_{c-a} comparable con θ_{j-c} . En consecuencia, la mayoría de los dispositivos de potencia son diseñados para usarse sobre un disipador externo. El principal propósito de un disipador externo es aumentar la superficie efectiva de disipación de calor.

Si se quiere aprovechar toda la capacidad de potencia de un dispositivo de estado sólido, no debe haber diferencia de temperatura entre la carcasa y el aire. Esta condición sólo se produce cuando la resistencia térmica del disipador es cero; es decir, cuando el dispositivo está montado sobre un

disipador infinito, situación que en la práctica no puede darse.

El calor puede transferirse mediante conducción, convección y radiación. La conducción es un proceso de transferencia de calor en el cual la energía calórica pasa de un átomo al otro, mientras que los átomos que toman parte realmente en la transferencia permanecen en sus posiciones originales. Convección es un término aplicado a la transferencia de calor por el movimiento físico del material caliente. La radiación es un proceso de emisión de calor desde una superficie. La mayoría de los disipadores en los equipos modernos compactos son el resultado de experimentaciones con la transferencia de calor mediante radiación, convección y conducción.

Los disipadores se producen en diversidad de tamaños, formas, colores y materiales. Tenemos tres categorías de disipadores:

a) Con aletas verticales planas.— Son los mejores desde el punto de vista de enfriamiento por convección natural y tienen resistencia térmica razonable para la convección forzada con velocidades moderadas de circulación de aire.

b) Con aletas verticales cilíndricas o radiales.— Se los utiliza cuando se requiere máximo enfriamiento con mínimo desplazamiento lateral, usando convección natural.

c) Con aletas horizontales cilíndricas.— Se utilizan en

espacios reducidos para obtener máximo enfriamiento con mínimo volumen desplazado.

También se acostumbra a utilizar la estructura mecánica existente o el chasis como disipador cuando la disipación de potencia no es muy grande.

1.4. Operación básica de un convertor dc-ac.

El modo más simple de conversión dc-ac es la generación de un voltaje alterno en forma de onda cuadrada a través de una carga resistiva por medio de un convertor dc-ac tipo puente. En la figura 1-19, los switches son encendidos y apagados diagonalmente en pares, cada par para un semiperíodo de la onda de salida.

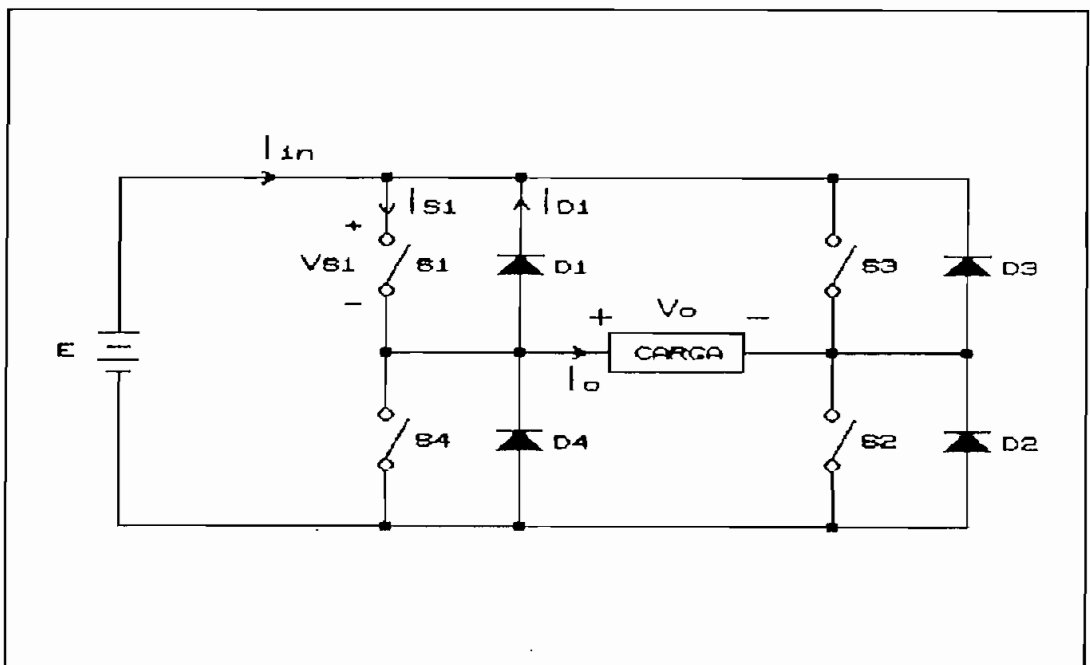


Fig. 1-19: Inversor monofásico tipo puente con diodos de conmutación.

1.4.1. Carga inductiva.

[2] En la práctica, un inversor debe ser capaz de manejar cargas con mayor o menor cantidad de reactivos. Si la carga es inductiva, los diodos de la figura 1-19 actuarán en el instante en que se produce el apagado de un par de switches y el encendido del otro par, al fin de un semiciclo de voltaje en que aparece una corriente de carga que tiende a mantener el sentido anterior lo cual no podría ser conseguido sin los diodos dado que los switches en la realidad son dispositivos unidireccionales. En otras palabras, la conmutación de la corriente de salida para cargas inductivas (cargas prácticas) solamente es posible si existe un camino alternativo para la circulación de la misma en una dirección dada; este camino alternativo proveen los diodos en antiparalelo a cada switch para cuando se realiza la conmutación, estos diodos se denominan "diodos de conmutación".

1.4.2. Diodos de conmutación.

Un elevado pico de corriente puede resultar si los diodos de conmutación son de lenta recuperación reversa debido a que pueden formar un lazo en cortocircuito [5]. De todas maneras si el BJT sobrevive al pico de corriente la disipación de potencia del dispositivo sería inaceptable especialmente para aplicaciones a altas frecuencias. Por lo tanto, es crucial seleccionar diodos de rápida recuperación para una confiable

y eficiente operación del circuito. Además, estos diodos deberían presentar un pequeño di/dt durante la recuperación inversa lo cual minimiza el pico de voltaje en el apagado a causa de inevitables inductancias parásitas asociadas con la conducción del diodo.

En el literal 1.5. (Técnicas de control para convertidores dc-ac) se hace un análisis más detallado de la operación de un convertidor dc-ac para los diferentes tipos de control.

1.5. Técnicas de control para convertidores dc-ac.

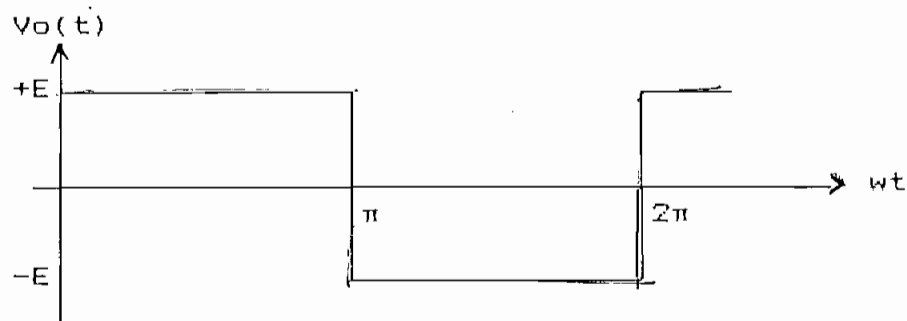
[3] Para aplicaciones en las cuales se trabaje con potencias bajas o medias puede ser aceptable tener voltajes cuya forma de onda sea cuadrada o cuasi-cuadrada; sin embargo, para altas potencias, se requiere formas de onda senoidales con baja distorsión.

Debido a la disponibilidad de semiconductores de potencia de alta-velocidad, el contenido armónico del voltaje de salida puede ser minimizado o reducido significativamente mediante ciertas técnicas de conmutación. A continuación se hace un breve estudio de las principales técnicas de control para convertidores dc-ac.

1.5.1. Generación de onda cuadrada.

Descrita en la operación básica de un convertidor dc-ac, esta

técnica proporciona un voltaje de salida de la siguiente forma:



El voltaje RMS de salida será:

$$V_o(\text{RMS}) = E \quad (1-12)$$

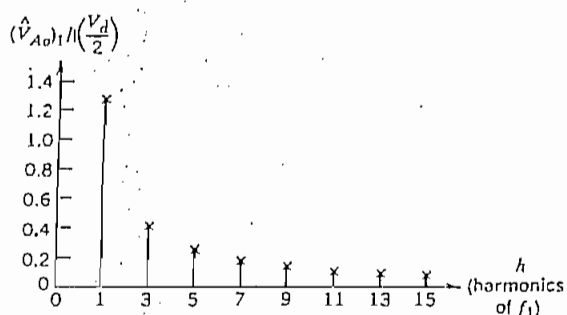


Fig. 1-20: Contenido armónico para la técnica de control
Generación de Onda Cuadrada. [1].

El voltaje de salida contiene todos los armónicos de orden impar en un rango infinito, como se puede observar realizando la descomposición de la forma de onda del voltaje de salida en series de Fourier:

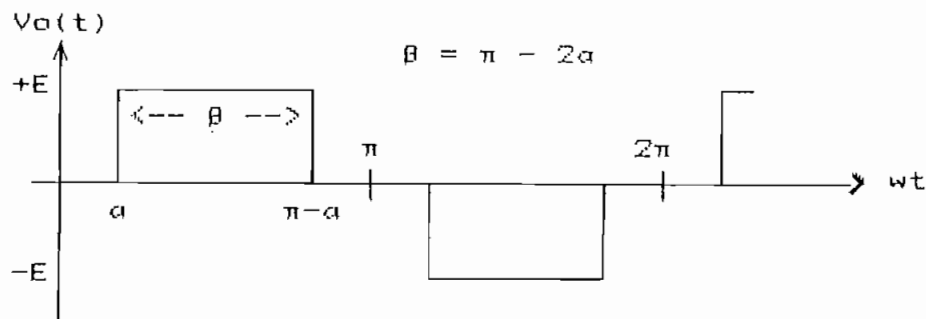
$$V_o(t) = \sum \frac{4E}{n\pi} \sin n\omega t; n=1, 3, \dots \quad (1-13)$$

Una de las ventajas de este control es que el estado de los switches cambia dos veces por ciclo lo cual es importante a altas potencias donde los switches de estado sólido generalmente tienen velocidades de encendido y apagado lentas. Una de las serias desventajas de esta técnica de control es que el inversor no es capaz de controlar la magnitud del voltaje de salida, pues se observa que $V_o(\text{RMS})=E=\text{cte}$ por lo cual no podemos controlar la ganancia del conversor dc-ac. Para poder controlar la ganancia existen varias técnicas; el método más eficiente es incorporar una técnica de modulación por ancho de pulso (PWM); de estas técnicas, las más comúnmente utilizadas son:

- Modulación por ancho de pulso único,
- Modulación por ancho de pulso múltiple o uniforme,
- Modulación por ancho de pulso senoidal; y,

1.5.2 Modulación por ancho de pulso único.

(3) En esta técnica hay solamente un pulso por cada semiciclo y el ancho del pulso es variable para controlar el voltaje de salida del inversor. El voltaje de salida tiene la siguiente forma de onda:



Esta modulación se genera comparando una señal de referencia rectangular (modulante) de amplitud A_m con una señal triangular (portadora) de amplitud A_p . La frecuencia de la portadora determina la frecuencia fundamental del voltaje de salida. Variando A_m de 0 a A_p se puede variar el ancho del pulso β de 0 a 180° . El índice de modulación (I_m) se define como:

$$I_m = A_m/A_p \quad ; \quad 0 < I_m < 1$$

El voltaje RMS de salida será:

$$V_o (RMS) = E \sqrt{\frac{\beta}{\pi}} \quad (1-14)$$

Para este caso, variando el ancho del pulso β podemos controlar el voltaje de salida RMS de 0 a E , y además podemos controlar la frecuencia de salida variando la frecuencia de la portadora.

La figura 1-21 muestra el contenido armónico así como el factor de distorsión (DF) para este tipo de control. El factor de distorsión indica la cantidad de distorsión armónica que permanece en una determinada forma de onda luego de que los armónicos de dicha forma de onda han sido sujetos a una atenuación de segundo orden.

El voltaje de salida contiene todos los armónicos de orden impar en un rango infinito, como se puede observar realizando la descomposición de la forma de onda del voltaje de salida

en series de Fourier:

$$V_o(t) = \sum \frac{4E}{n\pi} \sin \frac{n\phi}{2} \sin n\omega t; n=1,3,\dots \quad (1-15)$$

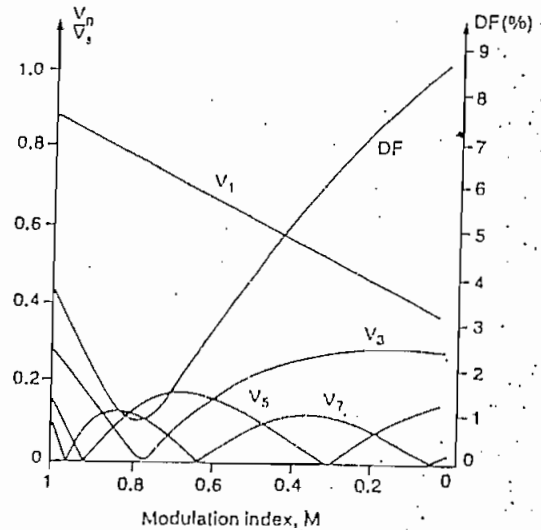


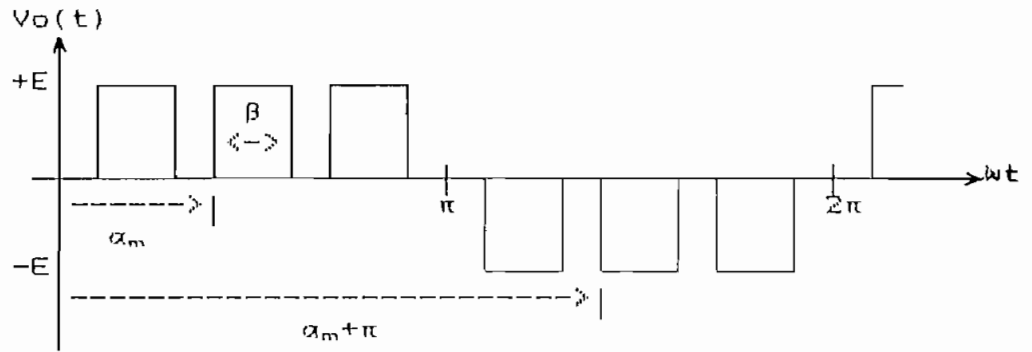
Fig. 1-21: Contenido armónico para la técnica de control Modulación por Ancho de Pulso Único.[3].

La diferencia principal con la técnica anterior es que mediante ésta podemos eliminar el armónico deseado de acuerdo a la zona muerta; así, para una zona muerta de 60° ($\beta=120^\circ$) eliminaremos el tercer armónico. Sin embargo, la desventaja es que el voltaje disminuye a medida que la zona muerta aumenta.

1.5.3. Modulación por ancho de pulso múltiple o uniforme (UPWM).

[3] En esta técnica hay varios pulsos por cada semiciclo y el

ancho de cada pulso es variable para controlar el voltaje de salida del inversor. Con esta técnica conseguimos reducir el contenido armónico. El voltaje de salida tiene la siguiente forma de onda:



Al igual que el caso anterior, esta señal se genera comparando una señal modulante rectangular con una portadora triangular. La frecuencia de la señal modulante determina la frecuencia de salida (f_o) y la frecuencia de la portadora (f_p) determina el número de pulsos por semiciclo (N) que está dado por:

$$N = f_p / 2f_o$$

La variación del índice de modulación I_m de 0 a 1 hace que el ancho del pulso β varíe de 0 a π/N y el voltaje de salida lo haga de 0 a E . Si β es el ancho de cada pulso, el voltaje RMS de salida será:

$$V_o(RMS) = E \sqrt{\frac{N\beta}{\pi}} \quad (1-16)$$

La forma general del voltaje de salida en series de Fourier es:

$$V_o(t) = \sum A_n \sin n\omega t + B_n \cos n\omega t ; n=1,3,\dots \quad (1-17)$$

Los coeficientes A_n y B_n de la ecuación 1-17 pueden ser determinados considerando un par de pulsos tal que el pulso positivo de duración β empiece en $\omega t = \alpha$ y el negativo del mismo ancho empiece en $\omega t = \pi + \alpha$. El efecto de todos los pulsos puede ser combinado para obtener el voltaje efectivo de salida.

Si el pulso positivo del m -ésimo par empieza en $\omega t = \alpha_m$ y termina en $\omega t = \pi + \alpha_m$, los coeficientes de Fourier para un par de pulsos serán:

$$a_n = \frac{4E}{n\pi} \sin \frac{n\beta}{2} \sin n(\alpha_m + \frac{\beta}{2})$$

$$b_n = \frac{4E}{n\pi} \sin \frac{n\beta}{2} \cos n(\alpha_m + \frac{\beta}{2})$$

Los coeficientes A_n y B_n se encuentran añadiendo el efecto de todos los pulsos; por lo tanto:

$$A_n = \sum_{m=1}^N \frac{4E}{n\pi} \sin \frac{n\beta}{2} \sin n(\alpha_m + \frac{\beta}{2}) \quad (1-18)$$

$$B_n = \sum_{m=1}^N \frac{4E}{n\pi} \sin \frac{n\beta}{2} \cos n(\alpha_m + \frac{\beta}{2}) \quad (1-19)$$

Si reemplazamos las ecuaciones 1-18 y 1-19 en la ecuación 1-17 obtendremos el voltaje de salida $V_o(t)$ descompuesto en series de Fourier.

Si comparamos esta técnica con la anterior observaremos que el orden de los armónicos es el mismo; mientras que el factor de distorsión se reduce significativamente [3]. Sin embargo, debido al gran número de conmutaciones de los BJT's de potencia, las pérdidas aumentarán.

La figura 1-22 muestra el contenido armónico así como el factor de distorsión (DF) para este tipo de control.

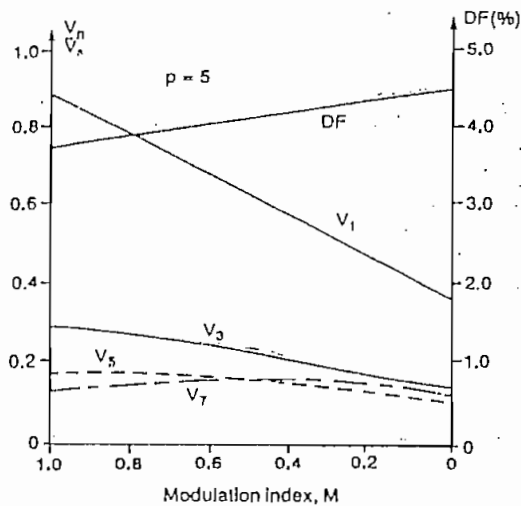


Fig. 1-22: Contenido armónico para la técnica de control Modulación por Ancho de Pulso Múltiple.[3].

Con valores grandes de N , las amplitudes de los armónicos de más bajo orden decrecerían, mientras que las amplitudes de algunos armónicos de orden superior aumentarían; sin embargo, tales armónicos de orden superior producen rizados despreciables o fáciles de filtrar.

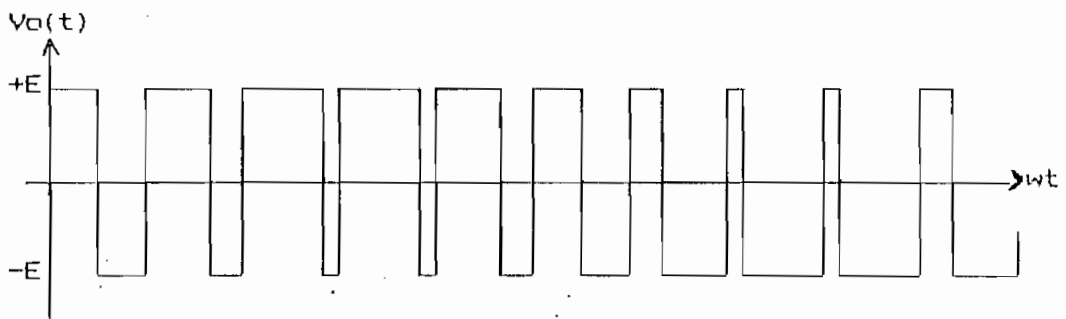
1.5.4. Modulación por ancho de pulso senoidal (SPWM).

Esta técnica de control a su vez se divide en dos:

- Modulación por ancho de pulso senoidal de dos niveles,
- Modulación por ancho de pulso senoidal de tres niveles.

MODULACION POR ANCHO DE PULSO SENOIDAL DE DOS NIVELES.

(1) En lugar de mantener el ancho de los pulsos iguales como el caso anterior, para esta técnica se varía cada ancho de pulso en proporción a la amplitud de una onda senoidal con valor medio igual a la mitad de su valor pico-pico evaluada en el centro del mismo pulso. La forma de onda del voltaje de salida para esta técnica de control se muestra en la siguiente figura:



*Fig. 1-23: Modulación por ancho de pulso senoidal.
Control dos niveles.*

Esta forma de onda se consigue comparando una señal de referencia sinusoidal denominada "modulante" con una señal triangular denominada "portadora". La frecuencia de la modulante determina la frecuencia de la fundamental del voltaje de salida y su amplitud determina el índice de modulación. La frecuencia de la portadora establece la frecuencia de conmutación de los dispositivos de potencia del

inversor y debe ser mayor que la frecuencia de la modulante. El voltaje de la componente fundamental de frecuencia está dado por: [1]

$$v_{o1} = Im \cdot \frac{E}{2} \cdot \sin(\omega_1 t)$$

donde Im es el índice de modulación (menor que la unidad) y $\omega_1 = 2\pi f_1$ (f_1 es la frecuencia de la fundamental o la frecuencia del primer armónico). Para este caso la frecuencia de la fundamental del voltaje de salida es igual a la frecuencia de la modulante. El voltaje RMS de la componente fundamental del voltaje de salida varía linealmente con el índice de modulación siempre y cuando Im sea menor que la unidad. Cuando Im es mayor que la unidad se pierde la linealidad y en este caso se tiene "sobremodulación".

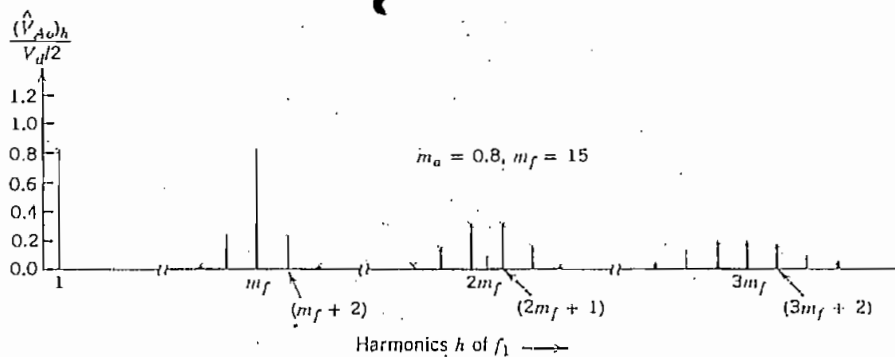


Fig. 1-24: Contenido armónico para la técnica de control SPWM. Control de dos niveles.[1].

La relación entre la frecuencia de la portadora y la modulante debe ser mayor que 21 [1] para disminuir la amplitud

de los armónicos en el voltaje de salida. Los armónicos presentes en el voltaje de salida aparecen en una banda próxima a la frecuencia de la portadora y sus múltiplos (fp , $2fp$, $3fp$, ...) mientras el índice de modulación es menor que la unidad. Aparecerá mayor número de armónicos en el voltaje de salida si existe sobremodulación. \checkmark

MODULACION POR ANCHO DE PULSO SENOIDAL DE TRES NIVELES.

[3] Para esta técnica, en forma similar al caso anterior, se varía cada ancho de pulso en proporción a la amplitud de una onda senoidal evaluada en el centro del mismo pulso. La forma de onda del voltaje de salida obtenido con esta técnica es tal como muestra en la figura 1-25.

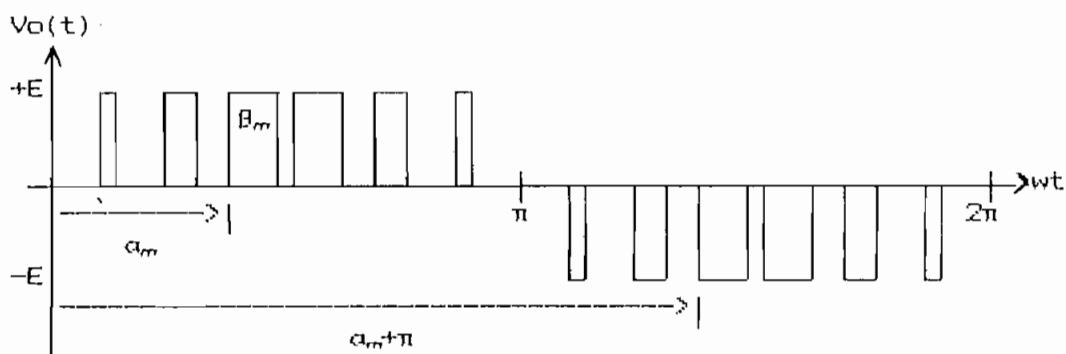


Fig. 1-25: Modulación por ancho de pulso senoidal.
Control tres niveles.

Esta forma de onda se obtiene comparando una señal de referencia senoidal rectificada con una portadora triangular. La frecuencia de la señal de referencia determina la frecuencia de salida y su amplitud controla el índice de modulación y el voltaje RMS de salida. El número de pulsos

por semiciclo depende de la frecuencia de la portadora.

El voltaje RMS de salida puede ser controlado variando el índice de modulación. Si β_m es el ancho del m -ésimo pulso, la ecuación 1-16 puede extenderse para encontrar el voltaje RMS de salida para este tipo de control; así tenemos: [3]

$$V_o(RMS) = \left(\sum_{m=1}^N \frac{\beta_m}{\pi} \right)^2 \cdot E \quad (1-20)$$

Las ecuaciones 1-18 y 1-19 pueden servir para encontrar los coeficientes de Fourier del voltaje de salida $v_o(t)$; por lo tanto, si el voltaje de salida está dado por:

$$V_o(t) = \sum A_n \sin n\omega t + B_n \cos n\omega t \quad ; \quad n=1,3,\dots$$

Sus coeficientes A_n y B_n serán:

$$A_n = \sum_{m=1}^N \frac{2E}{n\pi} \{ \cos n\alpha_m - \cos n(\alpha_m + \beta_m) \} \quad (1-21)$$

$$B_n = \sum_{m=1}^N \frac{2E}{n\pi} \{ \sin n(\alpha_m + \beta_m) - \sin n\alpha_m \} \quad (1-22)$$

Esta técnica es comúnmente utilizada en aplicaciones industriales, reduce significativamente el factor de distorsión y los armónicos de más bajo orden, elimina todos los armónicos menores o iguales que $2N-1$; así por ejemplo: para $N=5$, el armónico de más bajo orden será el noveno.

La frecuencia de conmutación de los dispositivos de potencia

debería ser tan alta como sea posible de tal manera que facilite el filtrado de los armónicos; sin embargo, existe un inconveniente: [1] las pérdidas dinámicas en inversores se incrementan proporcionalmente con la frecuencia de conmutación. Por lo tanto, en muchas aplicaciones, dicha frecuencia se selecciona o menor que 6KHz o mayor que 20KHz por encima del rango audible.

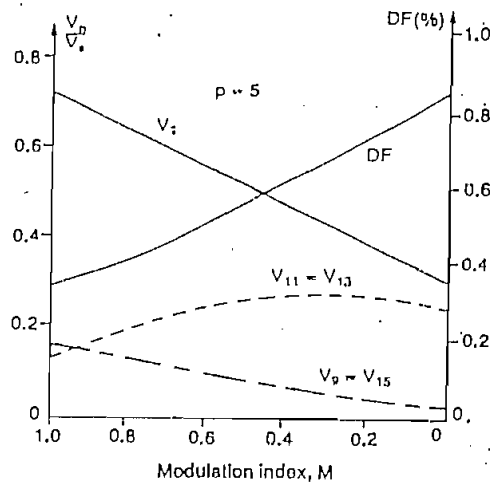


Fig. 1-26: Contenido armónico para la técnica de control SPWM. Control de tres niveles. [3].

Cuando el índice de modulación es mayor que la unidad ($m > 1$) se dice que existe "sobremodulación". La sobremodulación hace que el voltaje de salida contenga mayor cantidad de armónicos en una misma banda comparado con el rango lineal ($m < 1$). Los armónicos con amplitudes dominantes en el rango lineal pueden no ser dominantes durante la sobremodulación. Y más importante, con sobremodulación la amplitud de la componente fundamental no varía linealmente con el índice de modulación.

En aplicaciones con UPS se evita la región de sobremodulación debido a los requerimientos de minimizar la distorsión en el voltaje de salida; sin embargo, para manejar motores de inducción, se puede utilizar la sobremodulación normalmente.

CAPITULO II

DISEÑO DEL MODULO DE POTENCIA

2. DISEÑO DEL MÓDULO DE POTENCIA

En forma global, este trabajo consta de dos módulos: el de potencia y el de control. El módulo de control se detallará en el capítulo tres. El módulo de potencia (fig. 1-19), maneja directamente la carga por lo cual debe ser capaz de conducir grandes corrientes y soportar elevados voltajes; debe estar provisto de protecciones y además de circuitos de mando para poder controlar la conmutación de los elementos de potencia.

2.1. Descripción general y especificaciones del módulo de potencia.

El convertidor dc-ac utilizará como elementos de conmutación, mostrados como switches en la fig. 1-19, transistores de potencia en configuración darlington y diodos de conmutación en antiparalelo a cada configuración darlington. Cada configuración darlington de transistores de potencia se protegerá de sobrepicos de voltaje por medio de diodos zener que los recorten a un nivel seguro tal que los dispositivos de potencia no se destruyan. Cada rama del inversor se protege por medio de redes snubber de encendido, apagado y sobrevoltaje integradas en un mismo circuito (fig. 1-18), para disminuir las pérdidas en el encendido, ayudar al apagado y proteger de sobrevoltajes, respectivamente. Con el fin de proteger a los dispositivos de potencia de posibles

sobrecorrientes se utiliza una resistencia de monitoreo (R_m) para cada dispositivo; en el literal 1.3.1. se detalla la operación de esta protección. Finalmente, el módulo de potencia también lo conforman los circuitos de mando, uno para cada dispositivo de potencia.

El módulo de potencia brevemente descrito cumple con las siguientes especificaciones:

Fuente dc de alimentación: $E = 170 \text{ V}$
 Carga en KVA: $S_o = 0.6 \text{ KVA}$
 Frecuencia máxima de conmutación
 de los elementos de potencia: $f = 2.8 \text{ KHz}$
 Corriente instantánea máxima: $I_{m\acute{a}x} = 6 \text{ A}$

Con una fuente dc de alimentación como la especificada podemos obtener un voltaje senoidal RMS máximo en la carga de 120V. La frecuencia de conmutación de los elementos de potencia se ha escogido de tal manera que sea tan grande como para poder filtrar fácilmente el voltaje de salida y tan pequeña para que no haya grandes pérdidas dinámicas de potencia en los elementos de potencia.

2.2. Dimensionamiento y selección de los dispositivos de potencia.

En este trabajo se utilizan las técnicas de control de modulación senoidal por ancho de pulso (SPWM) de dos y tres

niveles. El dimensionamiento de los dispositivos de potencia se debería realizar de acuerdo a estas técnicas; sin embargo, tomando el peor de los casos y para simplificar el análisis se los dimensionará de acuerdo a las técnicas de control de generación de onda cuadrada (dos niveles) y de generación de onda cuadrada con zona muerta (tres niveles), para cada tipo de carga que podría ser R, R-L o L. Solo se analizará el comportamiento del conversor dc-ac para carga resistiva (R) y para carga inductiva (L) pues constituyen los límites de operación y es suficiente para dimensionar los dispositivos de potencia.

2.2.1. Técnica de control dos niveles. Carga R.

La figura 2-01 muestra las formas de onda de voltajes y corrientes para el inversor monofásico tipo puente de la figura 1-19 con carga puramente resistiva y control de dos niveles.

La forma de onda del voltaje en la carga es determinada enteramente por la forma en que los switches son encendidos y apagados. Por tratarse de carga resistiva, tanto el voltaje como la corriente en la carga tendrán una forma de onda cuadrada.

Para todo el desarrollo del dimensionamiento de los dispositivos de potencia contamos con los siguientes datos:

$$E = 170 \text{ V} \quad S_o = 0.6 \text{ KVA}$$

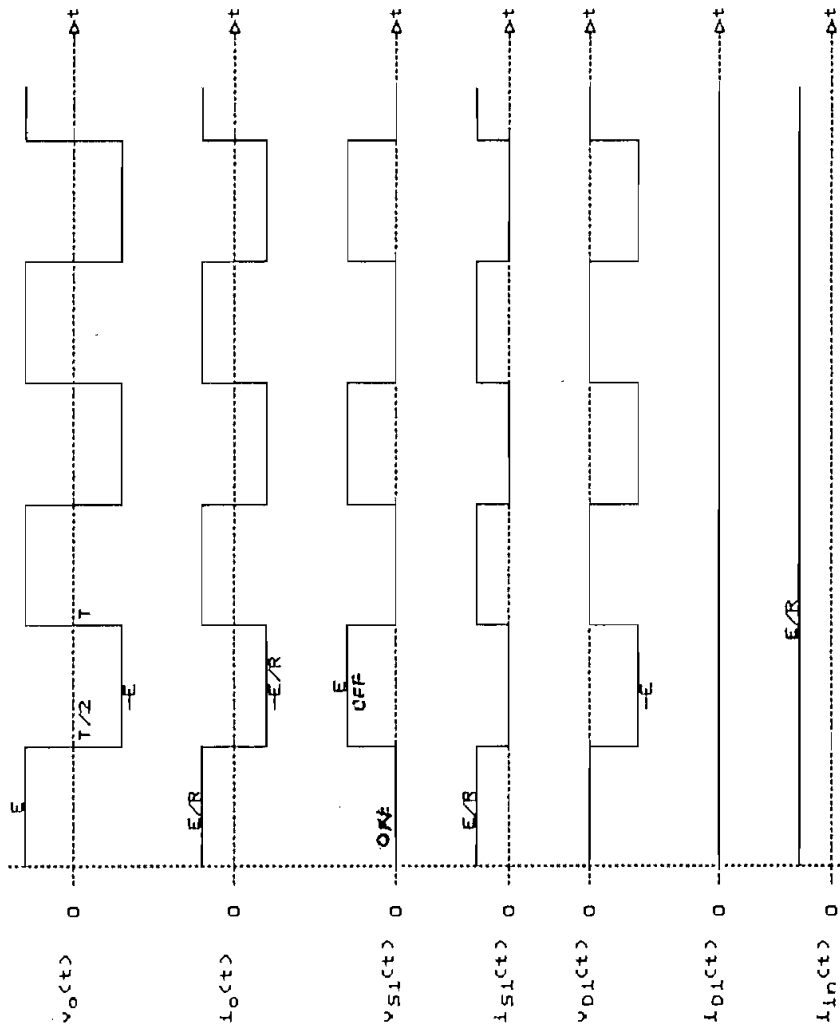


Fig. 2-01: Formas de onda para el inversor de la figura 1-19 con carga resistiva y técnica de control de 2-niveles.

De acuerdo a las formas de onda de la figura 2-01, tenemos los siguientes resultados:

En la carga:

$$\text{voltaje de salida: } V_o(\text{RMS}) = E = 170 \text{ V}$$

$$\text{corriente de salida: } I_o(\text{RMS}) = \frac{S_o}{V_o(\text{RMS})} = 3.5 \text{ A}$$

$$\text{carga resistiva: } R = V_o(\text{RMS}) / I_o(\text{RMS}) = 48 \Omega$$

Las corrientes (dc, RMS y máx) que conducen los switches (I_s) y los diodos de conmutación (I_d) serán, respectivamente:

$$I_s(\text{dc}) = (1/2) \cdot I_o(\text{RMS}) = 1.75 \text{ A}$$

$$I_s(\text{RMS}) = (1/\sqrt{2}) \cdot I_o(\text{RMS}) = 2.47 \text{ A}$$

$$I_s(\text{máx}) = I_o(\text{RMS}) = 3.50 \text{ A}$$

$$I_d(\text{dc}) = I_d(\text{RMS}) = I_d(\text{máx}) = 0 \text{ A}$$

Las corrientes (dc, RMS y ac) en la entrada (I_{in}) serán, respectivamente:

$$I_{in}(\text{dc}) = I_o(\text{RMS}) = 3.5 \text{ A}$$

$$I_{in}(\text{RMS}) = I_o(\text{RMS}) = 3.5 \text{ A}$$

$$I_{in}(\text{ac}) = \sqrt{[I_{in}^2(\text{RMS}) - I_{in}^2(\text{dc})]} = 0 \text{ A}$$

En muchos casos es necesario especificar el rizado de la corriente para conectar un capacitor en los terminales de entrada del inversor. El presente análisis asume que la impedancia de la fuente dc es lo suficientemente baja como

para poder obviar algún rizado de voltaje, de otra manera las formas de onda de voltaje en la carga serían modificadas.

En cuanto a voltajes, tenemos los siguientes valores en switches (V_s) y en diodos de conmutación (V_d):

$$V_s(\text{dc}) = -V_d(\text{dc}) = (1/2) \cdot E = 85.00 \text{ V}$$

$$V_s(\text{RMS}) = V_d(\text{RMS}) = (1/\sqrt{2}) \cdot E = 120.21 \text{ V}$$

$$V_s(\text{máx}) = -V_d(\text{máx}) = E = 170.00 \text{ V}$$

2.2.2. Técnica de control dos niveles. Carga L.

La figura 2-02 muestra las formas de onda de voltajes y corrientes para el inversor monofásico tipo puente de la figura 1-19 con carga puramente inductiva y control de dos niveles.

La forma de onda del voltaje de salida junto con la impedancia de la carga determina la forma de onda de la corriente de salida. La fase entre el voltaje y la corriente de salida determina la distribución de corriente entre los switches y los diodos de conmutación.

De acuerdo a las formas de onda de la figura 2-02, tenemos los siguientes resultados:

En la carga:

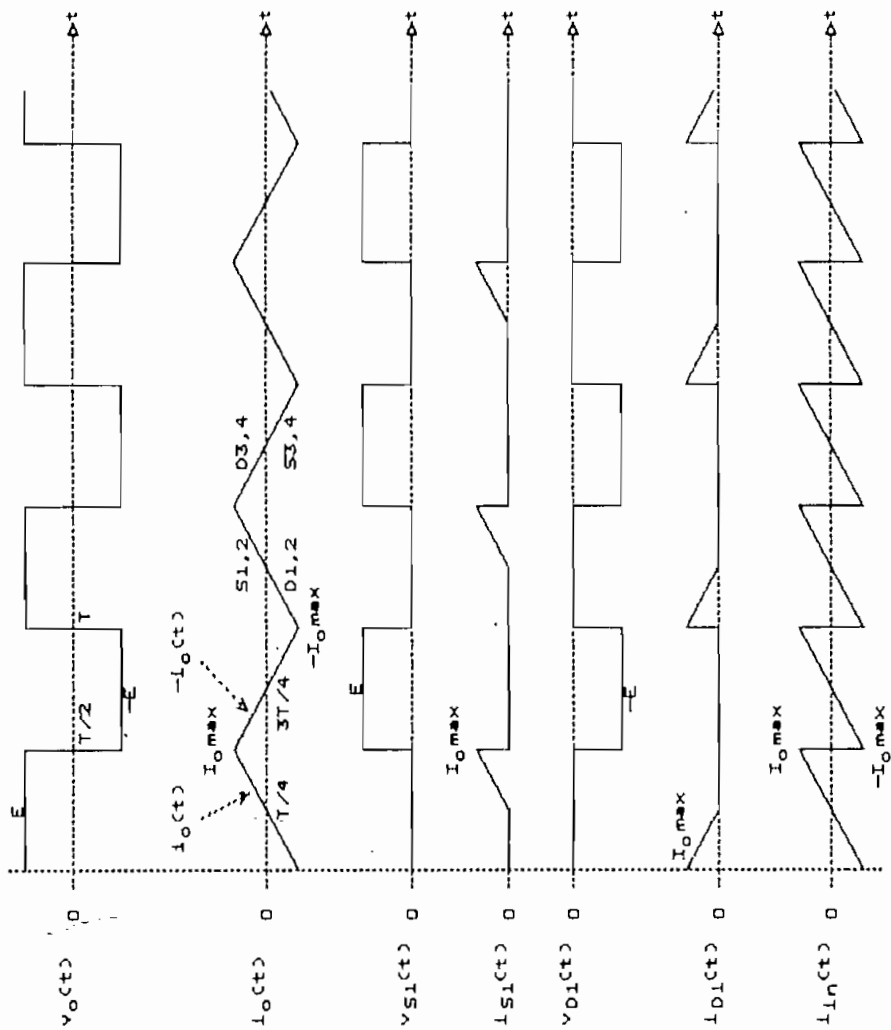


Fig. 2-02: Formas de onda para el Inversor de la figura 1-19 con carga inductiva y técnica de control de 2-niveles.

$$\begin{aligned} \text{voltaje de salida:} \quad & V_o(\text{RMS}) = E = 170 \text{ V} \\ \text{corriente de salida:} \quad & I_o(\text{RMS}) = S_o / V_o(\text{RMS}) = 3.5 \text{ A} \end{aligned}$$

Si T es el período de operación del inversor ($f=1/T$); para encontrar la corriente que conduce la carga en el intervalo entre 0 y $T/2$ resolvemos la red L-E que se forma, mientras que para el intervalo entre $T/2$ y T la corriente que conduce la carga es igual pero con signo distinto. De esta manera tenemos que $i_o(t)$ para cada intervalo estará dado por:

$$\begin{aligned} i_o(t) &= (E/L)t - I_o(\text{máx}) ; & 0 \leq t \leq T/2 \\ i_o(t) &= -(E/L)t + I_o(\text{máx}) ; & T/2 \leq t \leq T \end{aligned}$$

$$\text{Corriente pico de salida:} \quad I_o(\text{máx}) = E / 4fL$$

Calculando la corriente RMS de salida:

$$I_o(\text{RMS}) = (1/\sqrt{3}) \cdot I_o(\text{máx}) \Rightarrow I_o(\text{máx}) = 6.06 \text{ A}$$

$$\text{Carga inductiva:} \quad X_L = (\pi/2\sqrt{3}) \cdot [E / I_o(\text{rms})] = 44 \Omega$$

Las corrientes que conducen los switches y los diodos de conmutación serán:

$$I_s(\text{dc}) = (\sqrt{3}/8) \cdot I_o(\text{RMS}) = 0.76 \text{ A}$$

$$I_s(\text{RMS}) = (1/2) \cdot I_o(\text{RMS}) = 1.75 \text{ A}$$

$$I_s(\text{máx}) = I_o(\text{máx}) = 6.06 \text{ A}$$

$$I_d(\text{dc}) = (\sqrt{3}/8) \cdot I_o(\text{RMS}) = 0.76 \text{ A}$$

$$I_d(\text{RMS}) = (1/2) \cdot I_o(\text{RMS}) = 1.75 \text{ A}$$

$$I_d(\text{máx}) = I_o(\text{máx}) = 6.06 \text{ A}$$

Las corrientes en la entrada serán:

$$I_{in}(dc) = 0 \text{ A}$$

$$I_{in}(RMS) = I_o(RMS) = 3.5 \text{ A}$$

$$I_{in}(ac) = I_o(RMS) = 3.5 \text{ A}$$

Los voltajes en switches y diodos de conmutación tienen los mismos valores que los calculados para el literal anterior; por lo tanto:

$$V_s(dc) = -V_d(dc) = (1/2) \cdot E = 85.00 \text{ V}$$

$$V_s(RMS) = V_d(RMS) = (1/\sqrt{2}) \cdot E = 120.21 \text{ V}$$

$$V_s(máx) = -V_d(máx) = E = 170.00 \text{ V}$$

2.2.3. Técnica de control tres niveles. Carga R.

La figura 2-03 muestra las formas de onda de voltajes y corrientes para el inversor monofásico tipo puente de la figura 1-19 con carga puramente resistiva y control de tres niveles.

La forma de onda del voltaje en la carga, y de su corriente, es cuadrada con zona muerta de 60° (ángulo de conducción 120°).

De acuerdo a las formas de onda de la figura 2-03, tenemos los siguientes resultados:

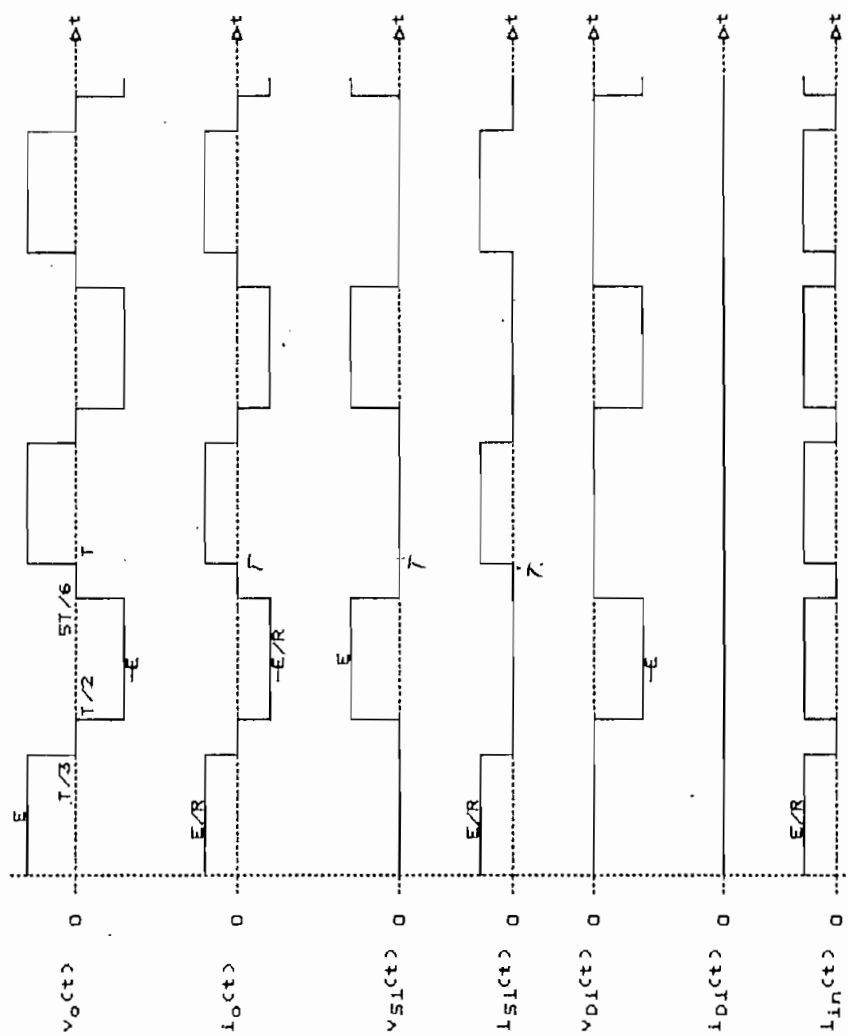


Fig. 2-03: Formas de onda para el inversor de la figura 1-19 con carga resistiva y técnica de control de 3-niveles.

En la carga:

$$\begin{aligned} \text{voltaje de salida:} \quad V_o(\text{RMS}) &= (\sqrt{2}/\sqrt{3}) \cdot E = 139 \text{ V} \\ \text{corriente de salida:} \quad I_o(\text{RMS}) &= S_o / V_o(\text{RMS}) = 4.32 \text{ A} \\ \text{carga resistiva:} \quad R &= V_o(\text{RMS}) / I_o(\text{RMS}) = 32 \Omega \end{aligned}$$

Las corrientes que conducen los switches y los diodos de conmutación serán:

$$\begin{aligned} I_s(\text{dc}) &= (1/\sqrt{6}) \cdot I_o(\text{RMS}) = 1.76 \text{ A} \\ I_s(\text{RMS}) &= (1/\sqrt{2}) \cdot I_o(\text{RMS}) = 3.05 \text{ A} \\ I_s(\text{máx}) &= (\sqrt{3}/\sqrt{2}) \cdot I_o(\text{RMS}) = 5.29 \text{ A} \\ I_d(\text{dc}) &= I_d(\text{RMS}) = I_d(\text{máx}) = 0 \text{ A} \end{aligned}$$

Las corrientes en la entrada serán:

$$\begin{aligned} I_{in}(\text{dc}) &= (\sqrt{2}/\sqrt{3}) \cdot I_o(\text{RMS}) = 3.53 \text{ A} \\ I_{in}(\text{RMS}) &= I_o(\text{RMS}) = 4.32 \text{ A} \\ I_{in}(\text{ac}) &= (1/\sqrt{3}) \cdot I_o(\text{RMS}) = 2.49 \text{ A} \end{aligned}$$

En cuanto a voltajes, tenemos los siguientes en switches y diodos de conmutación:

$$\begin{aligned} V_s(\text{dc}) &= -V_d(\text{dc}) = (1/3) \cdot E = 56.67 \text{ V} \\ V_s(\text{RMS}) &= V_d(\text{RMS}) = (1/\sqrt{3}) \cdot E = 98.15 \text{ V} \\ V_s(\text{máx}) &= -V_d(\text{máx}) = E = 170.00 \text{ V} \end{aligned}$$

2.2.4. Técnica de control tres niveles. Carga L.

La figura 2-04 muestra las formas de onda de voltajes y corrientes para el inversor monofásico tipo puente de la figura 1-13 con carga puramente inductiva y control de tres niveles.

De acuerdo a las formas de onda de la figura 2-04, tenemos los siguientes resultados:

En la carga:

$$\text{voltaje de salida: } V_o(\text{RMS}) = (\sqrt{2}/\sqrt{3}) \cdot E = 139 \text{ V}$$

$$\text{corriente de salida: } I_o(\text{RMS}) = S_o / V_o(\text{RMS}) = 4.32 \text{ A}$$

Para encontrar la corriente que conduce la carga en el intervalo entre 0 y $T/3$ resolvemos la red L-E que se forma, mientras que para el intervalo entre $T/2$ y $5T/6$ la corriente que conduce la carga es igual pero con signo distinto; para los intervalos restantes, la corriente que circula por la carga es $I_o(\text{máx})$ ó $-I_o(\text{máx})$. De esta manera tenemos que $i_o(t)$ para cada intervalo estará dado por:

$$i_o(t) = (E/L)t - I_o(\text{máx}) ; \quad 0 \leq t \leq T/3$$

$$i_o(t) = I_o(\text{máx}) ; \quad T/3 \leq t \leq T/2$$

$$i_o(t) = -(E/L)t + I_o(\text{máx}) ; \quad T/2 \leq t \leq 5T/6$$

$$i_o(t) = -I_o(\text{máx}) ; \quad 5T/6 \leq t \leq T$$

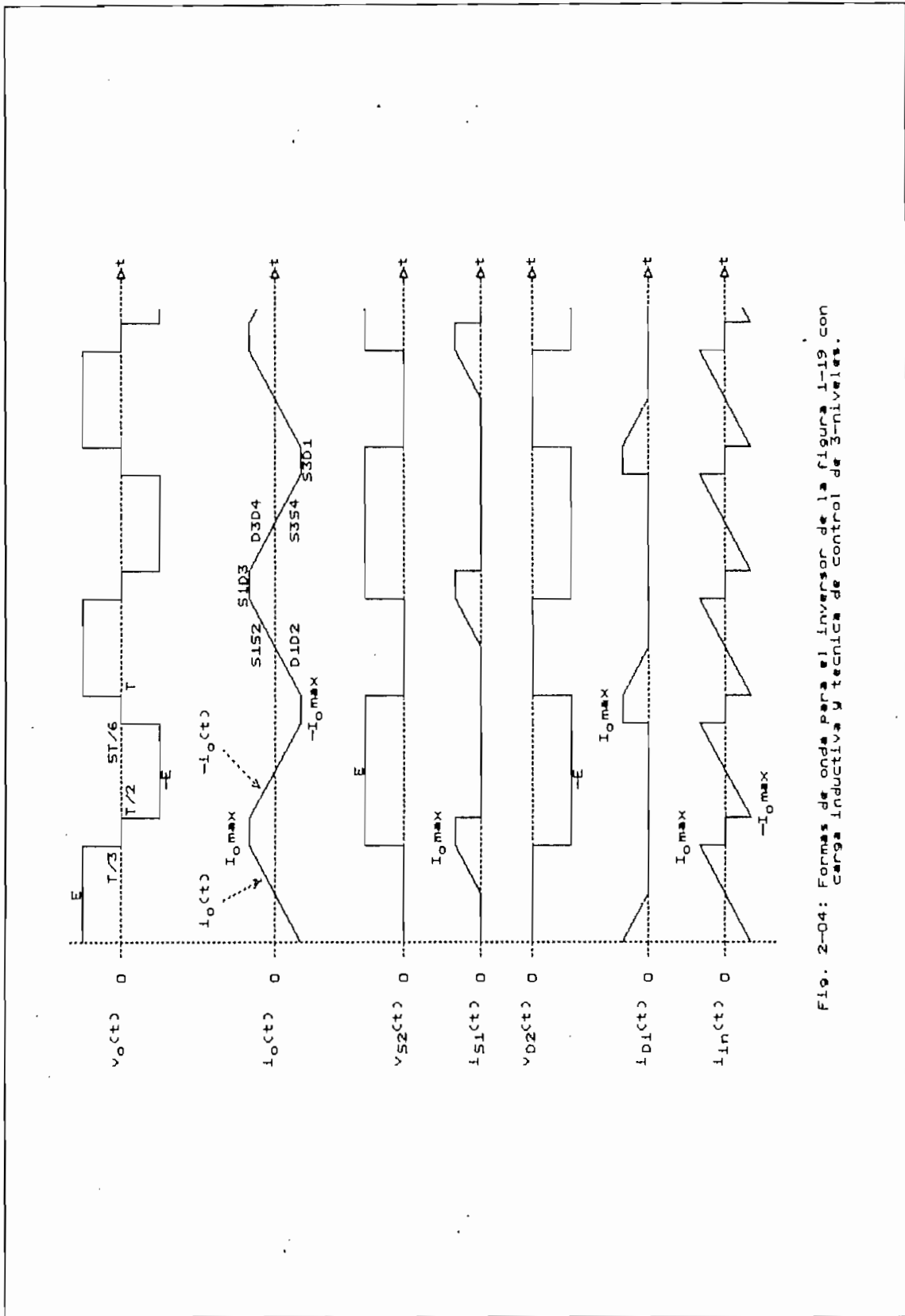


Fig. 2-04: Formas de onda para el inversor de la figura 1-19 con carga inductiva y técnica de control de 3-niveles.

Corriente pico de salida: $I_o(\text{máx}) = E / 6fL$

Calculando la corriente RMS de salida:

$$I_o(\text{RMS}) = (\sqrt{5/3}) \cdot I_o(\text{máx}) \Rightarrow I_o(\text{máx}) = 5.80 \text{ A}$$

Carga inductiva: $X_L = (\pi\sqrt{5/9}) \cdot [E / I_o(\text{rms})] = 30.71 \ \Omega$

Las corrientes que conducen los switches y los diodos de conmutación serán:

$$I_s(\text{dc}) = (3/4\sqrt{5}) \cdot I_o(\text{RMS}) = 1.45 \text{ A}$$

$$I_s(\text{RMS}) = (\sqrt{2/45}) \cdot I_o(\text{RMS}) = 2.73 \text{ A}$$

$$I_s(\text{máx}) = I_o(\text{máx}) = 5.80 \text{ A}$$

$$I_d(\text{dc}) = (3/4\sqrt{5}) \cdot I_o(\text{RMS}) = 1.45 \text{ A}$$

$$I_d(\text{RMS}) = (\sqrt{2/45}) \cdot I_o(\text{RMS}) = 2.73 \text{ A}$$

$$I_d(\text{máx}) = I_o(\text{máx}) = 5.80 \text{ A}$$

Las corrientes en la entrada serán:

$$I_{in}(\text{dc}) = 0 \text{ A}$$

$$I_{in}(\text{RMS}) = (\sqrt{2/45}) \cdot I_o(\text{RMS}) = 2.73 \text{ A}$$

$$I_{in}(\text{ac}) = (\sqrt{2/45}) \cdot I_o(\text{RMS}) = 2.73 \text{ A}$$

Los voltajes en switches y diodos de conmutación, tomando aquellos de mayor intervalo, serán:

$$V_s(\text{dc}) = -V_d(\text{dc}) = (2/3) \cdot E = 113.13 \text{ V}$$

$$V_s(\text{RMS}) = V_d(\text{RMS}) = (\sqrt{2}/\sqrt{3}) \cdot E = 138.80 \text{ V}$$

$$V_s(\text{máx}) = -V_d(\text{máx}) = E = 170.00 \text{ V}$$

2.2.5. Selección de los dispositivos de potencia.

La siguiente tabla muestra un resumen de los valores obtenidos para switches y diodos de conmutación tanto en voltajes como en corrientes para los dos técnicas de control y para cada tipo de carga.

PARAMETRO	2-NIVELES CARGA - R	2-NIVELES CARGA - L	3-NIVELES CARGA - R	3-NIVELES CARGA - L
$I_s(\text{dc})$	1.75 A	0.76 A	1.76 A	1.45 A
$I_s(\text{RMS})$	2.47 A	1.75 A	3.05 A	2.73 A
$I_s(\text{máx})$	3.50 A	6.06 A	5.29 A	5.80 A
$I_d(\text{dc})$	0.00 A	0.76 A	0.00 A	1.45 A
$I_d(\text{RMS})$	0.00 A	1.75 A	0.00 A	2.73 A
$I_d(\text{máx})$	0.00 A	6.06 A	0.00 A	5.80 A
$V_s(\text{dc}) = -V_d(\text{dc})$	85.00 V	85.00 V	56.67 V	113.13 V
$V_s(\text{RMS}) = V_d(\text{RMS})$	120.21 V	120.21 V	98.15 V	138.80 V
$V_s(\text{máx}) = -V_d(\text{máx})$	170.00 V	170.00 V	170.00 V	170.00 V

Para dimensionar los elementos de potencia, de la tabla anterior se toman los valores máximos para cada corriente y cada voltaje de tal manera que se garantice la normal

operación del equipo. Estos valores máximos son:

$$\begin{array}{ll} I_s(\text{dc}) = 1.75 \text{ A} & I_d(\text{dc}) = 1.45 \text{ A} \\ I_s(\text{RMS}) = 3.05 \text{ A} & I_d(\text{RMS}) = 2.73 \text{ A} \\ I_s(\text{máx}) = 6.06 \text{ A} & I_d(\text{máx}) = 6.06 \text{ A} \end{array}$$

$$\begin{array}{ll} V_s(\text{dc}) = 113.13 \text{ V} & V_d(\text{dc}) = -113.13 \text{ V} \\ V_s(\text{RMS}) = 138.80 \text{ V} & V_d(\text{RMS}) = 138.80 \text{ V} \\ V_s(\text{máx}) = 170.00 \text{ V} & V_d(\text{máx}) = -170.00 \text{ V} \end{array}$$

El voltaje RMS en la carga para un índice de modulación igual a uno será $E/\sqrt{2}$. Por seguridad, se realiza un sobredimensionamiento del 50% con lo cual tenemos los valores de corrientes para poder escoger los elementos de potencia. Con respecto a voltajes, el peor de los casos se da para cuando los capacitores de los circuitos snubber se cargan hasta el doble de la fuente dc de voltaje; por lo tanto, se sobredimensionan en aproximadamente tres veces el valor calculado por seguridad. Por lo tanto, los dispositivos de potencia (switches y diodos de conmutación) deberán cumplir con las siguientes especificaciones mínimas de operación:

Switches:

Diodos de conmutación:

$$\begin{array}{ll} I_s(\text{dc}) = 2.63 \text{ A} & I_d(\text{dc}) = 2.18 \text{ A} \\ I_s(\text{RMS}) = 4.58 \text{ A} & I_d(\text{RMS}) = 4.10 \text{ A} \\ I_s(\text{máx}) = 9.10 \text{ A} & I_d(\text{máx}) = 9.10 \text{ A} \end{array}$$

$$V_s(\text{dc}) = 339.39 \text{ V} \quad V_d(\text{dc}) = -339.39 \text{ V}$$

$$\begin{aligned}
 V_s(\text{RMS}) &= 416.40 \text{ V} & V_d(\text{RMS}) &= 416.40 \text{ V} \\
 V_s(\text{máx}) &= 510.00 \text{ V} & V_d(\text{máx}) &= -510.00 \text{ V}
 \end{aligned}$$

Además de ajustarse a estos valores, los elementos de potencia deberán trabajar a 2.5KHz como frecuencia mínima de conmutación. Los diodos de conmutación deberán ser de rápida recuperación y tanto switches como diodos deben tener tiempos de respuesta muy pequeños. Para una frecuencia máxima de la modulante de 70Hz (numeral 3.6.) y para una relación de trabajo mínima de 0.1 tendremos que el ancho del pulso más pequeño será igual a $35.7\mu\text{s} * \text{sen}4.5^\circ = 2.8\mu\text{s}$ (se toman muestras de la sinusoidal desde 4.5° en pasos de 7°). Por lo tanto, el tiempo de respuesta de los dispositivos de potencia deberá ser menor que $2.8\mu\text{s}$.

Como se indicó con anterioridad, los dispositivos de potencia serán BJTs en configuración darlington. Se han escogido los siguientes transistores de potencia y diodos de conmutación:

Configuración darlington:

BJT principal: BU208

BJT auxiliar: BU208

Diodos de conmutación:

NTES06

Las principales características así como las especificaciones técnicas de los BJTs de potencia y de los diodos de conmutación se adjunta en el ANEXO 4.

2.3. Protecciones.

Se han previsto las siguientes protecciones: contra sobrecorrientes, redes snubber, diodos zener y disipadores de calor.

2.3.1. Protección contra sobrecorrientes.

Cada configuración darlington de BJTs de potencia tendrá conectada en serie una resistencia (R_m) de monitoreo de sobrecorrientes tal como se muestra en la figura 2-05.

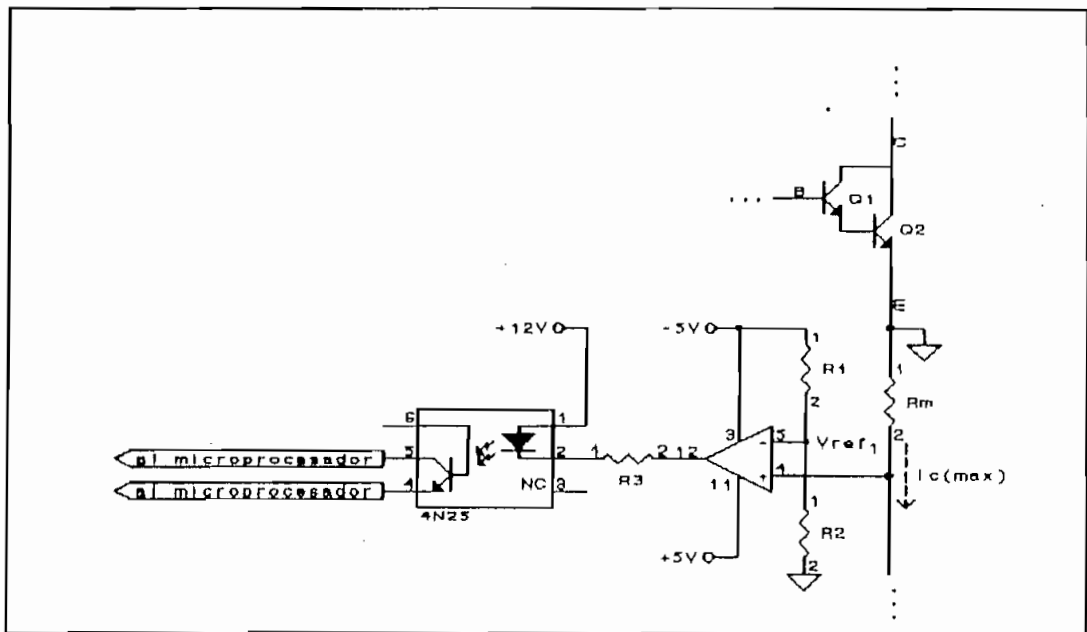


Fig. 2-05: Circuito de protección contra sobrecorrientes.

El voltaje de referencia (V_{ref1}) está determinado por la máxima corriente permisible que puede conducir el transistor

de potencia y por el valor de la resistencia de monitoreo. Cuando haya una sobrecorriente, la caída de voltaje en R_m será tal que el comparador pondrá en su salida (pin-12) un nivel bajo de voltaje igual a $-5V$ con lo cual actuará el optoacoplador, el cual transmitirá una señal al microprocesador para que éste actúe apagando los BJTs de potencia y así evitar su destrucción.

R_m debe tener un valor muy pequeño comparado con el de la carga, por lo tanto se escoge el siguiente valor:

$$R_m = 0.05 \Omega$$

$$P_{R_m} = I_c(\text{RMS})^2 \cdot R_m$$

$$I_c(\text{máx}) = 6.06 \text{ A} \Rightarrow I_c(\text{RMS}) = 4.30 \text{ A}$$

$$\Rightarrow P_{R_m} = 1 \text{ W}$$

$$V_{\text{ref}_1} = -I_c(\text{máx}) \cdot R_m = -0.303 \text{ V}$$

Por el divisor de voltaje que se forma entre R_1 y R_2 , tenemos que:

$$R_1 = 15.5 \cdot R_2$$

$$\text{Sea: } R_2 = 2 \text{ K}$$

por lo tanto: $R_1 = 31\text{K}$,

aproximando a un valor normalizado:

$$R1 = 33 \text{ K}$$

La corriente a través de R3 debe ser tal que asegure el encendido del led del optoacoplador, aproximadamente 15mA, por lo tanto:

$$R3 = (12V - 0.7V + 5V) / 15mA = 1086 \Omega,$$

aproximando a un valor normalizado:

$$R3 = 1 \text{ K}$$

En cuanto al optoacoplador que se observa en el circuito, el indicado para esta aplicación es el 4N25. En el ANEXO 4 se puede observar las principales características de este optoacoplador.

Debido a que uno de los circuitos integrados (CI LM319N) que se utiliza en el circuito manejador de base consta de dos comparadores de voltaje, uno de ellos se utiliza para este caso. Las principales características del CI LM319N se pueden observar en el ANEXO 4. En el literal 2.4. se puede revisar la razón de utilizar este CI.

En resumen:

$$R_m = 0.05\Omega; 1W$$

$$R_1 = 33K$$

$$R_2 = 2K$$

$$R_3 = 1K$$

optoacoplador = 4N25

comparador de voltaje = LM319N

El circuito de protección contra sobrecorrientes, tal como se encuentra armado en el equipo, puede ser observado en el ANEXO 2.

2.3.2. Circuito snubber.

El circuito snubber a utilizar se puede observar en el literal 1.3.2., figura 1-18.

[9] La red snubber de apagado debe mantener a los BJTs dentro del área inversa de operación segura (RBSOA), mientras que la red snubber de encendido los debe mantener dentro del área directa de operación segura (FBSOA).

Para el dimensionamiento de los componentes del circuito snubber se utilizarán las ecuaciones que se pueden encontrar en el literal 1.3.2.. Cabe recordar que $E = 170V$ y $f = 2.5KHz$ (literal 2.1.). De acuerdo a la ecuación 1-10:

$$R_{L_s} = 0.1 \cdot E / I_o$$

$$I_o(\text{RMS})_{\text{máx}} = 4.32\text{A}, \text{ entonces: } I_o = 4.32 \text{ A}$$

$$\Rightarrow R_{L_c} = 3.94 \Omega$$

Con una frecuencia de operación para los BJTs de potencia de 2.5KHz y considerando una relación de trabajo máxima del 90%, tendremos un tiempo mínimo en estado apagado ($t_{\text{apagado m\u00e9n BJT}}$) igual a 40 μ s. Con este tiempo m\u00ednimo y aplicando la ecuaci\u00f3n 1-11 calculamos el m\u00e1ximo valor de L_s ; as\u00ed:

$$L_s < t_{\text{apagado m\u00e9n BJT}} \cdot R_{L_c} / 2.3 = 68 \mu\text{H}$$

Con un valor grande de L_s se logra controlar el di/dt de la corriente, por lo tanto se tomar\u00e1:

$$L_s = 40 \mu\text{H}$$

Asumiendo un tiempo de ca\u00edda de corriente, $t_{\text{r\u00ed}}$, igual a 2 μ s para la configuraci\u00f3n darlington de transistores de potencia (ver ANEXO 4) y con la ecuaci\u00f3n 1-5 se encuentra el valor de C_s ; as\u00ed:

$$C_{s1} = C_s = I_o \cdot t_{\text{r\u00ed}} / 2 \cdot E = 0.025 \mu\text{F},$$

aproximando a un valor normalizado:

$$C_s = 0.027 \mu\text{F}$$

Con la ecuación 1-7 se dimensiona la resistencia R_s ; así:

$$R_s = E / 0.2 \cdot I_o = 197 \Omega,$$

aproximando a un valor normalizado:

$$R_s = 200 \Omega$$

La potencia de esta resistencia se la calcula mediante la ecuación 1-6; así: [1]

$$P_{R_s} = C_s \cdot E^2 \cdot f / 2 = 1 \text{ W}$$

=>

$$P_{R_s} = 1 \text{ W}$$

Con una frecuencia de operación para los BJT's de potencia de 2.5KHz y considerando una relación de trabajo mínima del 10%, tendremos un tiempo mínimo en estado encendido ($t_{encendido \text{ min BJT}}$) igual a 40 μ s. Con este tiempo mínimo y con los valores calculados de R_s y C_s se comprueba que sí se cumple con la ecuación 1-8 pues 40 μ s > 2.3 · R_s · C_s = 12.42 μ s.

El valor del capacitor C_{ov} se calcula mediante la ecuación 1-9; así:

$$C_{ov} = 100 \cdot L_s \cdot I_o^2 / E^2 = 2.5 \mu\text{F}$$

aproximando a un valor normalizado:

$$Cov = 2.2 \mu F$$

Finalmente, con respecto a los diodos D1s y D2s, estos serán del mismo tipo que los diodos de conmutación, es decir: **NTE506**, sus características se pueden ver en el ANEXO 4.

En resumen:

$$Rs = 200\Omega; 1W$$

$$Cs = 0.027\mu F$$

$$Cov = 2.2\mu F$$

$$Ls = 40\mu H$$

$$D1s \text{ y } D2s = \text{NTE506}$$

El circuito snubber tal como se encuentra armado en el equipo, puede ser observado en el ANEXO 2.

Para que el circuito snubber sea efectivo, los elementos que lo componen deben estar localizados físicamente lo más cerca posible a los dispositivos de potencia que van a proteger.

2.3.3. Diodos zener.

En paralelo a cada configuración darlington de transistores de potencia se pondrán diodos zener de tal manera que recorten los picos de voltaje.

En vista de que la fuente dc de alimentación es de 170V; y

como se había visto para el caso de los dispositivos de potencia, el voltaje zener se sobredimensiona en aproximadamente tres veces el valor de la fuente; por lo tanto, el voltaje zener será de 450V. Se utilizarán tres diodos zener en serie, dos de 200V/5W y uno de 51V/5W.

Diodo zener de 200V; 5W = NTE5166A

Diodo zener de 51V; 5W = NTE5147A

En el ANEXO 2 se muestra la forma como se conectan los diodos zener.

2.3.4. Disipadores de calor.

Aunque no existen fórmulas fijas de diseño que proporcionen las especificaciones de los disipadores para una determinada aplicación, existen varias reglas sencillas que permiten reducir el tiempo requerido para establecer el mejor diseño para un trabajo particular. Estas reglas sencillas son:

- La superficie del disipador debe ser lo más grande posible para permitir la máxima transferencia de calor.
- La superficie del disipador debe tener un valor de emisividad cercano a la unidad para obtener una transferencia de calor por radiación óptima. Se obtienen mejores resultados cuando el disipador tiene un acabado negro mate.

- La conductividad térmica del material del disipador debe ser tal que no se establezcan gradientes térmicos excesivos a través del disipador.
- Para lograr una eficiente disipación de calor, debe existir un contacto íntimo entre el disipador y por lo menos la mitad de la base de la cápsula. Si se emplea montaje mecánico (no se recomienda soldadura para los transistores), se tiene que utilizar grasa-siliconada entre el dispositivo y el disipador para eliminar los huecos superficiales, impedir el aumento del aislamiento debido a la oxidación y facilitar la conducción del calor a través de la superficie de contacto.
- La resistencia térmica del disipador puede reducirse al mínimo utilizando un material de alta conductividad, como el cobre o el aluminio.
- Finalmente, los factores económicos son también importantes en la selección de los disipadores. Frecuentemente es más económico utilizar un disipador con varios dispositivos de potencia adecuadamente colocados que utilizar un disipador para cada dispositivo.

Teniendo en cuenta estas reglas se han escogido disipadores de aluminio color negro mate, tan grandes como ha sido posible y con aletas para mejorar la disipación. En cada

disipador se montan mecánicamente por medio de tornillos dos BJTs de potencia en configuración darlington. Para evitar problemas de ruido en el cableado los disipadores se montan directamente sobre los respectivos circuitos impresos. Entre las carcazas de los BJTs y los disipadores se coloca grasa-siliconada de tal manera que se prevengan los puntos calientes que aparecen debido a las irregularidades presentes en el área de contacto. El área de contacto es extremadamente importante para minimizar la resistencia térmica. Las superficies deben ser planas, lisas y libres de polvo, corrosión y óxido.

Para tener una mejor disipación de calor, el equipo cuenta con un sistema de ventilación.

En el ANEXO 4 se puede observar los datos de fabricantes de disipadores de calor para el montaje de transistores de potencia; así como unas pocas recomendaciones.

2.4. Circuitos de mando.

La figura 2-06 muestra el circuito de mando para cada configuración darlington con transistores de potencia junto con sus fuentes de polarización. Este circuito de mando ha sido desarrollado en base al circuito propuesto en el literal 1.2.2. (figura 1-09).

Las fuentes de polarización de +5V y -5V se han escogido de

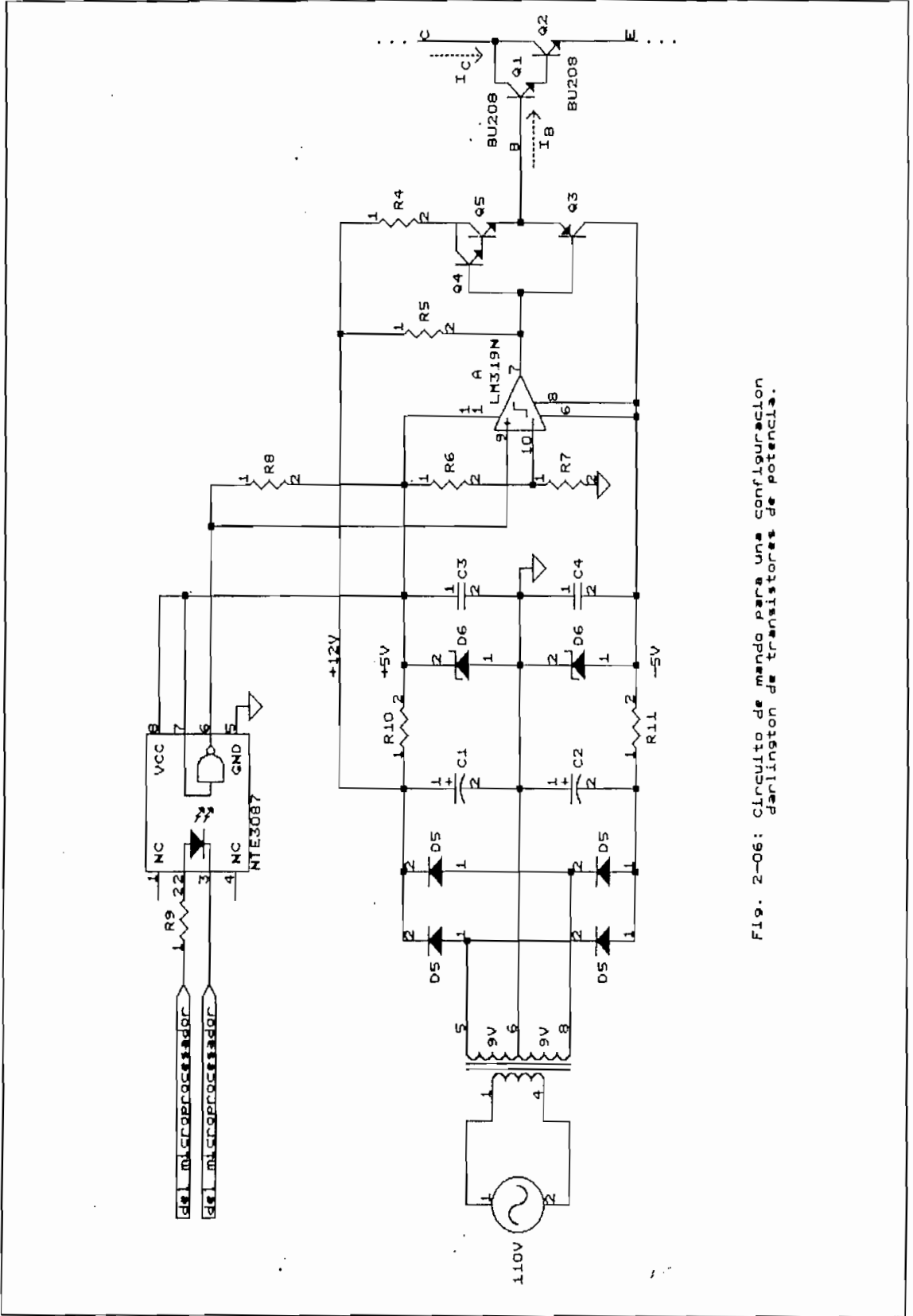


Fig. 2-06: Circuito de mando para una configuración Darlington de transistores de potencia.

tal manera que puedan manejar las bases de los transistores Q2 y Q3 y porque se recomienda para la fuente negativa un voltaje ligeramente menor que el voltaje de ruptura B-E del BJT de potencia. Además, la principal razón para haber escogido una fuente negativa es que ayuda en el apagado del BJT de potencia al absorber su corriente de base haciendo que las capacitancias parásitas se descarguen rápidamente. Se ha implementado la fuente de +12V para poder conducir la mayor cantidad de corriente hacia la base de la configuración darlington de BJTs de potencia; de esta manera se logra que el BJT que maneja la carga se sature rápidamente, a tal punto que las pérdidas dinámicas sean mínimas.

2.4.1. Circuito manejador de base para los BJTs de potencia.

La figura 2-07 muestra la típica forma de onda recomendada de la corriente con la cual se debe alimentar a la base de la configuración darlington de potencia.

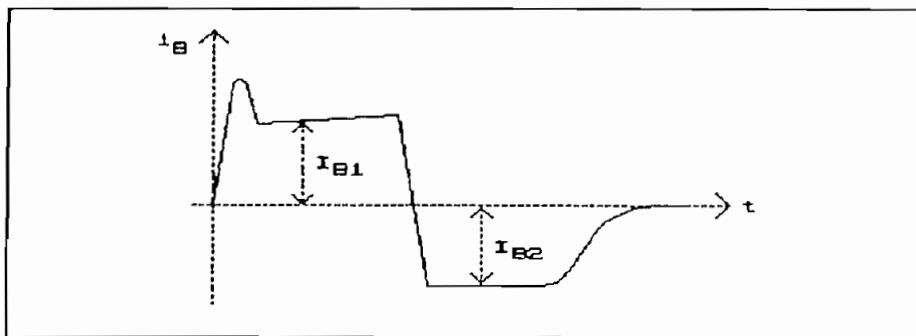


Fig. 2-07: Forma de onda típica de la corriente de base para la configuración darlington de potencia.

(9) Los factores que determinan la corriente directa de base,

I_{B1} (figura 2-07), son la ganancia, el voltaje de saturación, la velocidad de conmutación y la capacidad de cortocircuito. El tiempo y las pérdidas en el encendido pueden ser reducidas significativamente por medio del sobrepico que se observa en la figura 2-07; sin embargo, el sobrepico no es beneficioso en circuitos que emplean snubbers de encendido para limitar el di/dt .

Para el diseño del circuito de mando se cuenta con los siguientes datos:

Corriente a través de la configuración darlington: $I_C=4.32$ A

Ganancia de corriente de los BJTs de potencia: $\beta_{Q1}=\beta_{Q2}=2$

[9] El límite inferior de I_{B1} está determinado por la ganancia de corriente del dispositivo de potencia. Cuando se utiliza BJTs de potencia operando en conmutación, la corriente directa de base es generalmente seleccionada por la siguiente ecuación:

$$I_{B1} = (1.5 \text{ a } 2.0) \cdot (I_C / \beta),$$

en esta ecuación β es la mínima ganancia de corriente.

La ganancia de corriente de cualquier configuración darlington está dada por la ecuación 1-3; por lo tanto, para la configuración darlington de BJTs de potencia se tendrá:

$$\beta_{D1D2} = \beta_{D1} \cdot \beta_{D2} + \beta_{D1} + \beta_{D2} = \theta,$$

con esta ganancia equivalente se puede calcular el valor de I_{B1} de la siguiente manera:

$$I_{B1} = 2 \cdot (I_C / \beta_{D1D2}) = 1.1 \text{ A}$$

Como se observa en la figura 2-06, los transistores Q4 y Q5 se conectan en configuración darlington para tener una mayor capacidad de corriente; además se prevee que su punto de operación se encuentre en la región activa normal (RAN) con el fin de que las conmutaciones sean rápidas. Las especificaciones de Q4 y Q5 se pueden observar en el ANEXO 4.

El transistor Q5 deberá conducir la corriente I_{B1} ; es decir que $I_C(Q5) = I_{B1}$; por lo tanto:

$$R4 = (12V - V_{CE(sat)} - V_{BE(sat)}(Q1Q2)) / I_{B1},$$

donde: $V_{CE(sat)} \approx 2 \text{ V (RAN)}$

$$V_{BE(sat)}(Q1Q2) \approx 1.5 \text{ V}$$

$$\Rightarrow R4 = 7.73 \Omega$$

$$P_{R4(pico)} = I_{B1}^2 \cdot R4 = 9.35 \text{ W}$$

(9) Para minimizar las pérdidas en conducción, es conveniente incrementar I_{B1} para minimizar $V_{CE(sat)}$ del BJT de potencia

principal (Q2). En la práctica, el límite superior de I_{B1} ocurre cuando el $V_{CE(sat)}$ no se reduce significativamente, operando a la máxima corriente de colector (4.32A). Para incrementar I_{B1} , se tiene que reducir el valor de R4; por lo tanto, se tiene:

$$R4 = 5 \Omega; 10 W$$

Las desventajas de incrementar I_{B1} es que compromete la capacidad de cortocircuito y alarga el tiempo de almacenamiento (t_s).

Con el fin de poder obtener una corriente de base negativa (I_{B2}) y que los tiempos de encendido y apagado sean lo más pequeños posible se escoge el comparador de voltajes CI LM319N por presentar una salida con flancos prácticamente perpendiculares. Este CI consta de dos comparadores; uno se utiliza en el circuito de mando, mientras que el otro en el circuito de protección contra sobrecorrientes (literal 2.3.1.). Las salidas de este comparador de voltaje son de colector-abierto (open-colector) y sus especificaciones se pueden observar en el ANEXO 4.

Las ganancias de corriente de Q4 y Q5 son aproximadamente igual a 20; aplicando la ecuación 1-3, su configuración darlington tendrá una ganancia equivalente a 440; por lo tanto su corriente de base será:

$$I_{B(Q4)} = I_{C(Q3)} / 440 = I_{B1} / 440 = 2.5 \text{ mA}$$

Dado que la salida del CI LM317N es open-colector, para conseguir el nivel alto de voltaje requiere una resistencia externa R5, conectada entre su salida y +12V. La corriente que circulará por R5 será aproximadamente 2.5mA pues Q4 requiere una corriente de base de 2.5mA. Por lo tanto:

$$R5 = [12V - V_{BE(Q3)(Q3)} - V_{BE(Q4)(Q4)} - V_{BE(Q1)(Q1)}] / 2.5 \text{ mA}$$

donde: $V_{BE(Q3)(Q3)} = V_{BE(Q4)(Q4)} \approx 0.6 \text{ V}$

$$\Rightarrow R5 = 3720 \Omega,$$

aproximando a un valor normalizado:

$$R5 = 3.9 \text{ K}$$

La corriente inversa de base, I_{B2} , reduce los tiempos de almacenamiento y de caída de corriente. Esta corriente se obtiene por medio del transistor Q3 cuyas especificaciones se pueden observar en el ANEXO 4.

Como aislamiento eléctrico entre la parte de potencia y la de control se ha escogido un optoacoplador, el mismo que debe ser capaz de trabajar a 2.5KHz que es la frecuencia de operación de los BJTs de potencia. El optoacoplador que se ajusta a los requerimientos del equipo es el NTE3087, ver

ANEXO 4 para mayor información. El NTE3087 opera con niveles TTL y su salida es de colector-abierto; por lo tanto, necesita una resistencia externa R_B para conseguir el nivel alto de voltaje,

$$R_B = 5V / I_{R_B}$$

$$I_{R_B} \approx 10 \text{ mA}$$

$$\Rightarrow R_B = 500 \Omega$$

aproximando a un valor normalizado:

$$R_B = 560 \Omega$$

El voltaje de referencia V_{ref_z} debe encontrarse entre los límites TTL de operación del NTE3087 de tal manera que para un 1L en su salida se encienda el dispositivo de potencia y para un 0L se apague.

$$\text{Sea: } V_{ref_z} = 2.5 \text{ V}$$

Por el divisor de voltaje que se forma entre R_6 y R_7 , tenemos que:

$$R_6 = R_7$$

$$\text{Sea: } R_6 = R_7 = 10 \text{ K}$$

Las señales que llegan del microprocesador al circuito de mando son de niveles TTL. La corriente a través de R9 debe ser tal que asegure el encendido del led del optoacoplador ($\approx 15\text{mA}$), por lo tanto:

$$R9 = (5\text{V} - 0.7\text{V}) / 15\text{mA} = 287 \Omega,$$

aproximando a un valor normalizado:

$$R9 = 270 \Omega$$

En resumen:

$$R4 = 5\Omega; 10\text{W}$$

$$R5 = 3.9\text{K}$$

$$R6 = 10\text{K}$$

$$R7 = 10\text{K}$$

$$R8 = 560\Omega$$

$$R9 = 270\Omega$$

optoacoplador = NTE3087

comparador de voltajes = LM319N

El circuito manejador de base, tal como se encuentra armado en el equipo, puede ser observado en el ANEXO 2.

2.4.2. Fuentes de voltaje para el circuito manejador de base.

Para dimensionar el capacitor C1 se aplica la siguiente

ecuación:

$$C1 = 1 / [2\sqrt{3} \cdot R_{L1} \cdot f_1 \cdot r_1 \cdot (1 + r_1\sqrt{3})]$$

donde:

$$R_{L1} = V_{odc} / I_{odc1}$$

$$V_{odc} = 12V = \text{voltaje dc en } C1$$

$$I_{odc1} \approx I_{B1} = 1A = \text{corriente dc en } C1$$

$$f_1 = 120 \text{ Hz (rectificador de onda completa)}$$

$$r_1 = \text{rizado de voltaje en } C1$$

$$\Rightarrow R_{L1} = 12V/1A = 12 \Omega$$

Hay que tomar en cuenta que la fuente de +12V no es regulada por lo cual su rizado no debe ser muy grande; por lo tanto sea $r_1 = 10\%$, con lo cual podemos calcular C1 así:

$$C1 = 1 / [2\sqrt{3} \cdot 12 \cdot 120 \cdot 0.08 \cdot (1 + 0.1\sqrt{3})] \approx 2200 \mu F$$

$$\Rightarrow C1 = 2200 \mu F$$

Para dimensionar el capacitor C2 se aplica la siguiente ecuación:

$$C2 = 1 / [2\sqrt{3} \cdot R_{L2} \cdot f_2 \cdot r_2 \cdot (1 + r_2\sqrt{3})]$$

donde:

$$R_{L2} = V_{odc} / I_{odc2}$$

$$V_{odc} = -12V = \text{voltaje dc en C2}$$

$$I_{odc2} \approx I_{o2} \approx -I_{o1} = -1A = \text{corriente dc en C2}$$

$$f_2 = f_1 = 120 \text{ Hz}$$

$$r_2 = \text{rizado de voltaje en C2}$$

$$\Rightarrow R_{L2} = -12V / -1A = 12 \Omega$$

Debido a que la fuente de $-5V$ se regula mediante un diodo zener, el rizado en C2 puede ser mayor que para el caso anterior; por lo tanto sea $r_2 = 15\%$, con lo cual podemos calcular C2 así:

$$C2 = 1 / [2f_2 \cdot 12 \cdot 120 \cdot 0.15 \cdot (1 + 0.15f_2)] = 1060 \mu F$$

$$\Rightarrow C2 = 1000 \mu F$$

Para calcular los valores de R10 y R11 debemos tomar en cuenta el consumo de corriente del circuito para las fuentes de $+5V$ y $-5V$, respectivamente. Para cada fuente se tiene que el consumo aproximado de corriente es de $20mA$; por lo tanto:

$$R10 = R11 = (12V - V_z) / (I_{consumo} + I_z)$$

donde:

$$V_z = 5.1V$$

$$I_{consumo} \approx 20mA$$

$$I_z = 10\text{mA}$$

$$\Rightarrow R_{10} = R_{11} = 230 \Omega$$

aproximando a un valor normalizado:

$$R_{10} = R_{11} = 220 \Omega$$

Los capacitores C3 y C4 filtran el rizado que se produce al introducir la señal de control de frecuencia 2.5KHz. Dado que filtran la misma frecuencia y tienen el mismo valor de voltaje dc (+5V y -5V), los dos capacitores tendrán el mismo valor; por lo cual $C3 = C4$. Para filtrar:

$$X_{C3} \ll R_{L3}, \text{ a } f_s = 2.5\text{KHz}$$

$$R_{L3} = 5V / I_{\text{consumo}} = 250 \Omega$$

$$X_{C3} = 1 / (2\pi \cdot f_s \cdot C3)$$

$$\Rightarrow C3 \gg 1 / (2\pi \cdot 2500 \cdot 250) = 0.25 \mu\text{F}$$

$$C3 > 2.5 \mu\text{F}$$

$$\Rightarrow C3 = C4 = 10 \mu\text{F}$$

Los diodos zener, D6, deben ser de 5.1V y 1W; con estas especificaciones cumplen los diodos zener 1N4733A.

Los diodos para el rectificador de onda completa, D5, deben ser seleccionados para soportar un voltaje pico inverso mayor que 12V y una corriente mayor que 1A; con estos requerimientos cumplen los diodos 1N4001, ver ANEXO 4.

Finalmente, el transformador deberá reducir el voltaje de la fuente de 110V_{ef}/60Hz a 18V_{ef} con toma central para tener los voltajes de 9V_{ef} necesarios para el diseño de las fuentes de +12V, +5V y -5V. Además, el transformador deberá ser capaz de conducir una corriente aproximada de 1A (valor medido) debido al consumo del circuito de mando; es decir el transformador deberá cumplir con las siguientes especificaciones:

transformador: 110V/18V con tap central, 20 VA

En resumen:

R10 = 220Ω

R11 = 220Ω

C1 = 2200μF

C2 = 1000μF

C3 = 10μF

C4 = 10μF

diodos zener D6 = 5.1V; 1W

diodos D5 = 1N4001

transformador: 110V/18V, tap central; 20VA

Las fuentes para el circuito manejador de base, tal como se encuentran en el equipo, puede ser observadas en el ANEXO 2.

CAPITULO III

DISEÑO DEL MODULO DE CONTROL

3. DISEÑO DEL MÓDULO DE CONTROL

El inversor monofásico tipo puente diseñado en el capítulo anterior es controlado mediante dos técnicas de modulación por ancho de pulso senoidal (SPWM): control de dos niveles y control de tres niveles. Cada configuración darlington de transistores de potencia es manejada por medio de circuitos de mando (numeral 2.4.) los mismos que proveen la corriente necesaria para encender y apagar los elementos de potencia. Cada circuito de mando dispone de diez terminales, tres de potencia y siete de control; los terminales de control son:

- C1 -> terminal 1 del transformador de aislamiento.
- C2 -> terminal común del transformador de aislamiento.
- C3 -> terminal 2 del transformador de aislamiento.
- C4 -> VCC (+5V, tarjeta del microcontrolador).
- C5 -> señal SPWM proveniente del microcontrolador.
- C6 -> detección de sobrecorrientes.
- C7 -> VSS (GND, tarjeta del microcontrolador).

Como se observa en los diagramas circuitales del ANEXO-2 (circuitos de mando para las tarjetas 1, 2, 3 y 4), por medio del terminal C5 los drivers para el módulo de potencia recibirán las respectivas señales SPWM generadas por el microcontrolador; mientras que a través del terminal C6 podemos detectar sobrecorrientes en cuyo caso el microcontrolador se encargará de transmitir las señales que

apaguen todos los elementos de potencia para protección del equipo. Se prevee, como protección del circuito que comanda el microcontrolador, aislamiento eléctrico entre los módulos de potencia y el circuito de control tanto para recepción de señales SPWM (optoacoplador NTE3087) como para transmisión de señales de detección de sobrecorrientes (optoacoplador 4N25) por parte del módulo de potencia. Además, se ha añadido un relé (contacto normalmente abierto) a la entrada del voltaje DC de potencia al inversor de tal manera que solamente actúe cuando el circuito de control esté listo para comandar el módulo de potencia.

3.1. Requerimientos del módulo de control.

Debido a que el control del módulo de potencia se realiza mediante un microcontrolador de la familia INTEL MCS-51 se hace necesario desarrollar un sistema que sirva como circuito de interfaz entre el microcontrolador y los circuitos de mando; por lo tanto, para el diseño del módulo de control se requiere de un hardware específico mediante el cual se logre la comunicación con el módulo de potencia. Dicho hardware deberá incluir un pòrtico digital de salida para transmitir las señales SPWM a los distintos circuitos de mando y un pòrtico digital de entrada para receptor las señales de detección de sobrecorrientes; además, constará de los respectivos buses de datos, direcciones y control.

Además de poder establecer la comunicación necesaria entre el

módulo de potencia y el circuito de control, es necesario contar con un sistema de señalización y mando por medio del cual se pueda leer los datos (display), manejar los distintos parámetros (pulsantes) y tener indicadores de operación (leds). Por lo tanto el microcontrolador deberá manejar un display, pulsantes y leds.

3.2. Descripción del sistema basado en el microcontrolador 8751.

Como ya se mencionó, para poder realizar el control del módulo de potencia se requiere de un hardware específico que permita al microcontrolador realizar sus tareas. El hardware necesario para esta aplicación ya ha sido desarrollado y se encuentra disponible en la tarjeta MCPD51DA (*tarjeta multipropósito basada en los microcontroladores de la familia MCS-51, cuyas características se incluyen en el anexo 4.*). Se hará uso de dicha tarjeta por haber sido realizada precisamente con el propósito de servir como ayuda para el desarrollo de proyectos con microcontroladores y está disponible en el laboratorio de Electrónica de Potencia de la Escuela Politécnica Nacional. Sin embargo, puesto que la tarjeta MCPD51DA permite el desarrollo de aplicaciones de carácter general debe ser configurada para esta aplicación específica.

3.2.1. Breve descripción del microcontrolador 8751H.

Para comprender de mejor manera el hardware asociado con el

microcontrolador 8751H se realizará una breve descripción del mismo. La arquitectura básica del microcontrolador se puede observar en la figura 3-01.

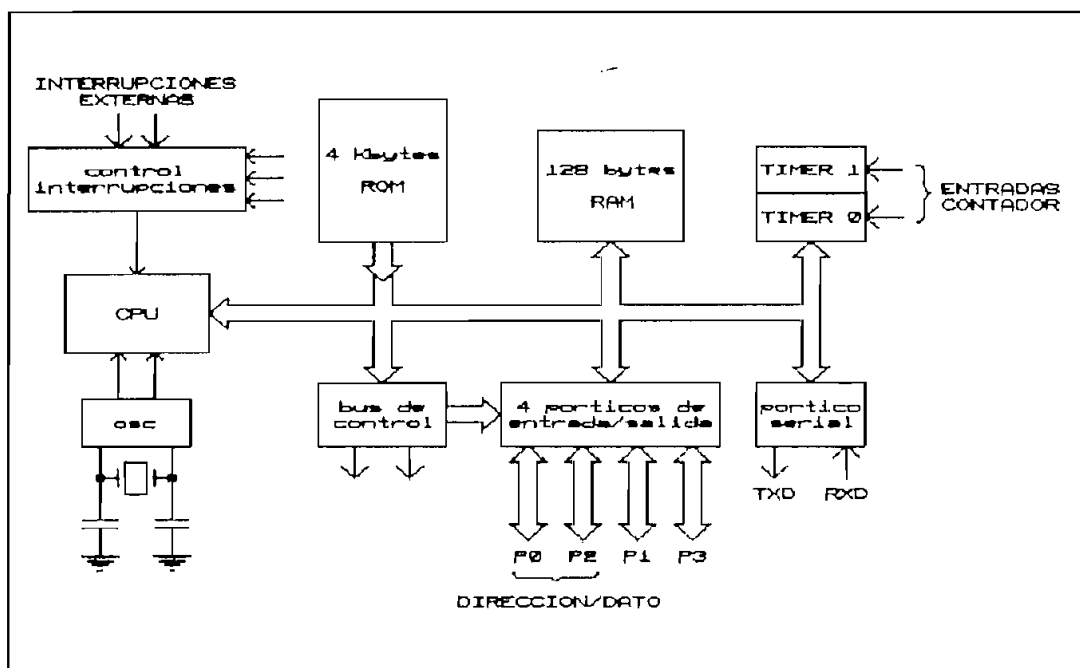


Fig. 3-01: Arquitectura del microcontrolador.

Las principales características [11] del microcontrolador se pueden resumir en las siguientes:

- CPU de 8-bits optimizada para aplicaciones de control.
- Capacidad de realizar operaciones a nivel de bits.
- Capacidad de memoria de programa hasta 64 Kbytes.
- Capacidad de memoria de datos hasta 64 Kbytes.
- Memoria interna de programa EPROM 4 Kbytes (0000H a 0FFFH).
- Memoria interna de datos RAM 128 bytes (00H a 7FH).
- 32 líneas bidireccionables de entrada y salida (I/O)

direccionables individualmente.

- Dos temporizadores/contadores de 16 bits.
- Full duplex UART.
- 5 fuentes de interrupción con niveles de prioridad.
- Oscilador interno.

3.2.2. Breve descripción de la tarjeta MCPD51DA.

La figura 3-02 muestra el diagrama de bloques de la manera en que se encuentra configurada la tarjeta MCPD51DA. El diagrama circuital y los diagramas del circuito impreso de esta tarjeta se pueden observar en los anexos 2 y 3 respectivamente.

Cada dispositivo externo al microcontrolador se maneja como memoria externa de tal manera que se facilite su utilización; tal es el caso del display, pulsantes y leds; para este caso, el microcontrolador direcciona dichos dispositivos mediante decodificadores y recibe o envía datos por medio de buffers y latches, respectivamente.

La tarjeta MCPD51DA consta de los siguientes recursos:

- 1 pórtico digital bidireccional de 8 bits (P1.0 a P1.7).
- 2 pórticos digitales de salida de 8 bits (OUT0 a OUT15).
- 1 pórtico digital de entrada de 8 bits (SW0 a SW7).
- 1 pórtico digital de entrada de 8 bits con opción de colocar un dipswitch-8 en la tarjeta (INP0 a INP7).

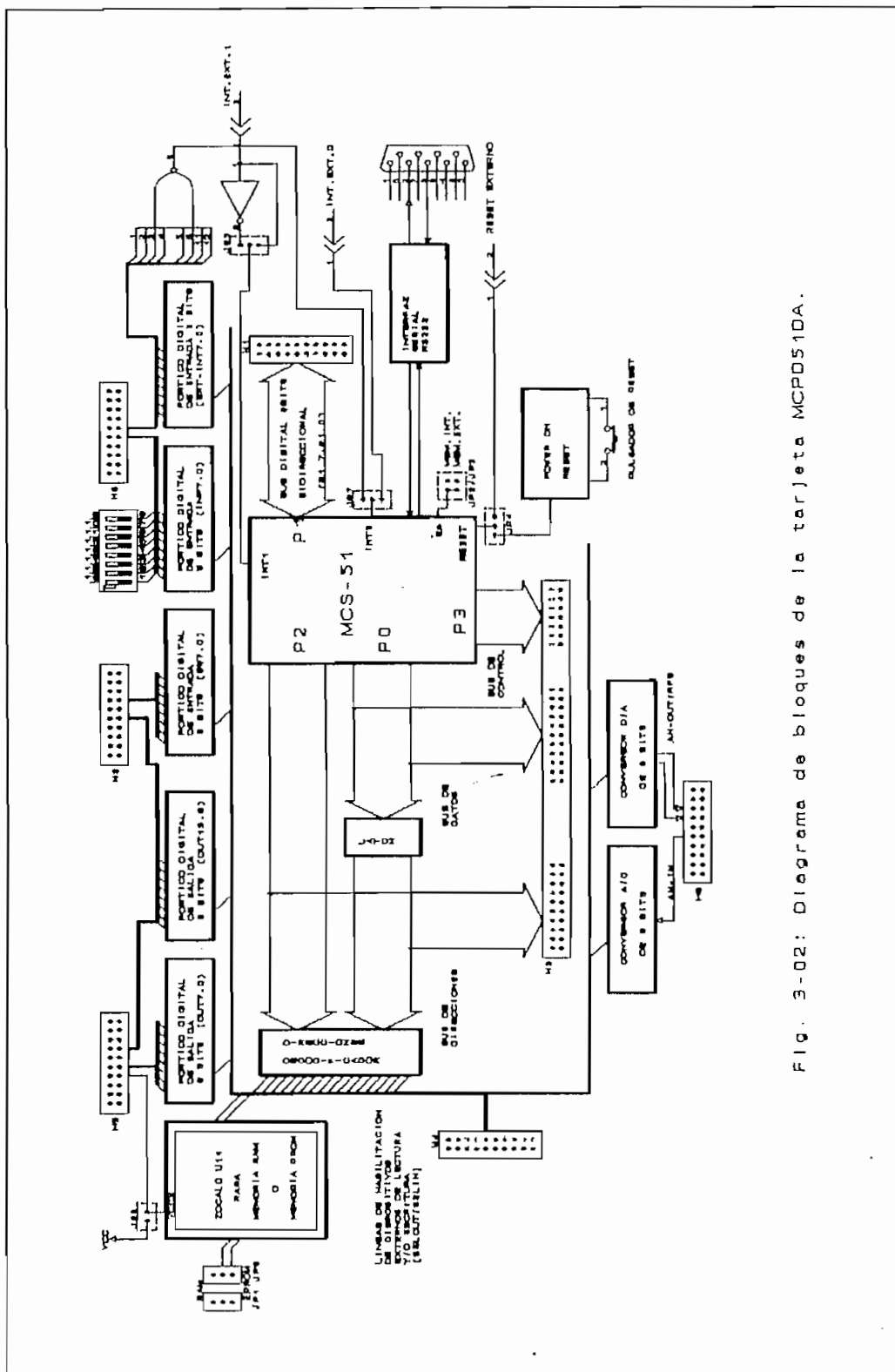


Fig. 3-02: Diagrama de bloques de la tarjeta MCP0510A.

- 1 pòrtico digital de entrada de 8 bits con opción de generar interrupción externa (EXT-INT0 a EXT-INT7).
- 1 entrada analógica (0 a 5V) a través de un conversor A/D de 8 bits.
- 1 salida analógica (0 a 5V) proveniente de un conversor D/A de 8 bits.
- 1 pòrtico de comunicación serial RS232 (conector DB9)
- 1 bus de datos del microcontrolador (D0 a D7).
- 1 bus de direcciones del microcontrolador (A0 a A15).
- 1 bus de señales de control del microcontrolador (RD, WR, T0, T1, ALE, PSEN, RESET, INT0, INT1).
- 1 bus de señales de control para habilitación de dispositivos externos: 3 de entrada (SELIN5, SELIN6, SELIN7) y 4 de salida (SELOUT3, SELOUT5, SELOUT6, SELOUT7).
- Memoria RAM de 2 Kbytes o memoria EPROM externa de 4 Kbytes.
- Circuito de RESET con pulsador.

La tarjeta MCPD51DA incluye toda la circuitería básica asociada a un microcontrolador MCS-51, permitiendo al usuario configurar la tarjeta para sus aplicaciones específicas; para el efecto la tarjeta cuenta con 8 jumpers de configuración. Al utilizar el 8751H el zòcalo U14 de la tarjeta queda disponible para una memoria RAM de 2 Kbytes o para una memoria EPROM de 4 Kbytes; en caso de utilizar la EPROM se contará con una capacidad de memoria de programa de 8 Kbytes, 4 Kbytes del 8751H y 4 Kbytes de la EPROM (2732).

Los microcontroladores MCS-51 tienen posibilidad de direccionar 64K localidades externas a través del bus de direcciones de 16 bits. En la tarjeta MCPD51DA se ha incluido toda la circuitería que se requiere para direccionar independientemente a 8 dispositivos de entrada y 8 de salida, dividiendo los 64K en páginas de 8K. Las líneas decodificadas para habilitación de dispositivos de entrada (lectura) se denominan SELIN0 a SELIN7; las líneas para habilitación de dispositivos de salida (escritura) se denominan SELOUT0 a SELOUT7. Para la decodificación del bus de direcciones y la correspondiente división en páginas de 8K, se han utilizado los tres bits más significativos A15, A14 y A13, los cuales, en combinación con las señales READ y WRITE determinan la activación del correspondiente dispositivo.

La tarjeta tiene seis conectores (H1 a H6) a través de los cuales entrega y recibe señales y datos. Existe un conector especial denominado "CON1" que sirve para conectar la tarjeta con la fuente de polarización principal, donde se tiene que: $VCC=+5V$, $VSS=0V$, $V+=+12V$ y $V-=-12V$. Si no se utiliza la opción de carga y descarga de programas por medio del pórtico serial y memoria RAM externa (zócalo U14) entonces no hacen falta las fuentes de polarización $V+$ y $V-$. En el diagrama circuital de la tarjeta (ANEXO 2) se puede observar con claridad la disponibilidad de cada conector.

Esta tarjeta tiene también la posibilidad de manejar conversores A/D (ADC0804) y D/A (DAC0830), así como una

entrada de datos digitales (INP0 a INP7) o por medio de dip-switches (SW DIP-8) tal como se observa en su diagrama circuital. Estas opciones no se utilizan en el desarrollo de esta tesis; sin embargo, el microcontrolador las trata como memoria externa y si se las desea utilizar como entrada o salida de datos análogos, o como entradas digitales de datos, según sea el caso, basta con direccionar los dispositivos mencionados como operaciones de lectura o escritura para habilitarlos y poder realizar la aplicación deseada.

Información más detallada sobre las características, distribución y la forma de configurar la tarjeta MCPD51DA se encuentra en la referencia [12].

3.3. Circuitos de interfaz.

Para realizar el control del equipo por medio del microcontrolador 8751H se utiliza una parte de la tarjeta MCPD51DA cuya configuración se realiza a continuación.

3.3.1. Configuración del hardware necesario en base a la tarjeta MCPD51DA.

El hardware requerido para realizar el control del equipo se configura de acuerdo a los requerimientos del sistema; se utiliza tan solo una parte de la tarjeta MCPD51DA. De esta manera, en diagrama de bloques, el hardware requerido quedaría tal como se presenta en la figura 3-03.

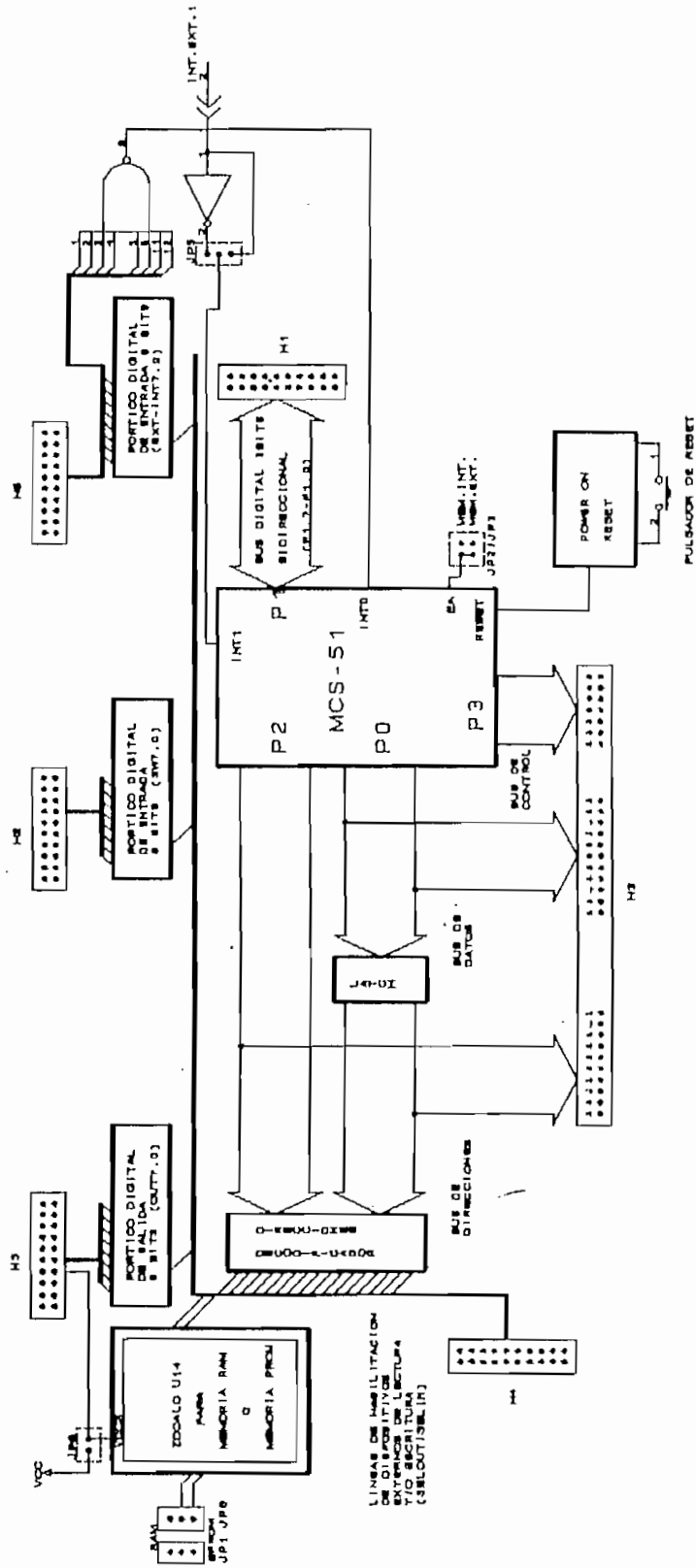


Fig. 3-03: Diagrama de bloques de la configuracion de la tarjeta MCPD510A para el desarrollo de la presente tesis.

La configuración de la tarjeta se ha realizado en base a las referencias [11] y [12]. El microcontrolador 8751H, dispone de 4 Kbytes de memoria EPROM interna y 128 bytes de memoria RAM interna. El programa realizado para el control de los dispositivos de potencia y que ejecuta el microcontrolador tiene un alcance aproximado de 6 Kbytes, por esta razón se utiliza la memoria interna del 8751H y adicionalmente una memoria EPROM externa para tener una capacidad de 8 Kbytes de memoria de programa. Dichos arreglos se los realiza en la tarjeta MCPD51DA por medio de jumpers de tal manera que el pin EA/VP (31) del 8751H se conecte a VCC para que el microcontrolador ejecute el programa residente interno desde la dirección 0000H hasta 0FFFH (4 Kbytes) y desde 1000H hasta 1FFFH (8 Kbytes) lo ejecute por medio de la EPROM-2732 externa. Además, el pin PSEN (29) del 8751H debe conectarse a la EPROM externa para poder realizar la lectura del programa externo al microcontrolador.

De todos los recursos de la tarjeta solamente se utilizarán aquellos que permitan enviar las señales de control a los módulos de potencia y recibir las señales de detección de sobrecorrientes; además de los pórtilos de salida y entrada de datos para poder comandar el display, los pulsantes y los leds. Para las salidas digitales se cuenta con latches mientras que para las entradas con buffers tres estados. Las entradas digitales para detección de sobrecorrientes deben ser tomadas como entradas de interrupción pues sirven como protección para el equipo. Para el efecto se ha tomado la

interrupción externa 0 como común para dichas entradas, por medio de una compuerta NAND de 8 entradas; al ocurrir una sobrecorriente, se producirá un flanco negativo el cual detectará el microcontrolador procediendo a apagar los dispositivos de potencia como protección de los mismos y el equipo en general. Con respecto a estas entradas de interrupción se ha añadido un filtro para cada entrada puesto que en la práctica se observó la activación de la interrupción sin que exista falla; es decir, se filtra el ruido y las señales que se generan al realizar el control SPWM; se ha escogido la interrupción externa 0 para este propósito por ser la de mayor prioridad.

Del pòrtico H5 de la tarjeta MCPD51DA se toman las salidas digitales OUT1, OUT2, OUT3 y OUT4 para poder realizar el control del equipo, y del mismo pòrtico se toma VCC y VSS; en cambio del pòrtico H6 se toman las entradas digitales EXT-INT1, EXT-INT2, EXT-INT3 y EXT-INT4 para detectar sobrecorrientes a través de los dispositivos de potencia. Los pòrticos restantes (H1, H2, H3 y H4) sirven para controlar los circuitos de señalización y mando. Los detalles técnicos de los principales elementos utilizados en esta tarjeta se pueden observar en el ANEXO-4.

3.4. Circuitos de señalización y mando.

Los circuitos de señalización y mando comprenden aquellos relacionados con displays, pulsantes y leds. El display

utilizado es de cristal líquido (LCD) y requiere de un breve estudio para comprender su funcionamiento y poder manejarlo. El hardware necesario para manejar los circuitos de señalización y mando ya ha sido desarrollado y se encuentra disponible en la tarjeta DISPLAY (*tarjeta disponible en el laboratorio de Electrónica de Potencia de la Escuela Politécnica Nacional.*) Se hará uso de dicha tarjeta por haber sido realizada con el propósito de servir como ayuda de igual manera que la tarjeta MCPD51DA. Sin embargo, puesto que la tarjeta DISPLAY tiene algunos recursos no necesarios debe ser configurada para esta aplicación específica.

3.4.1. Breve descripción del módulo-display de cristal líquido (LTN111 LCD-MODULE).

La figura 3-04 muestra la arquitectura en diagrama de bloques del módulo LTN111.

[13] El LTN111 tiene sus controles y la estructura de display incorporados en un circuito integrado; estos pueden ser controlados por un microprocesador de 4-bits o de 8-bits para mostrar caracteres alfanuméricos, símbolos y otros signos. Está provisto de un panel tipo matriz de puntos para mostrar los caracteres al usuario; hasta 16 caracteres visibles. Puede operar con fuentes de voltaje lógico tan bajas como 5V, lo cual le hace ideal para trabajar con microprocesadores CMOS. Las principales características del LTN111 se puede resumir en las siguientes:

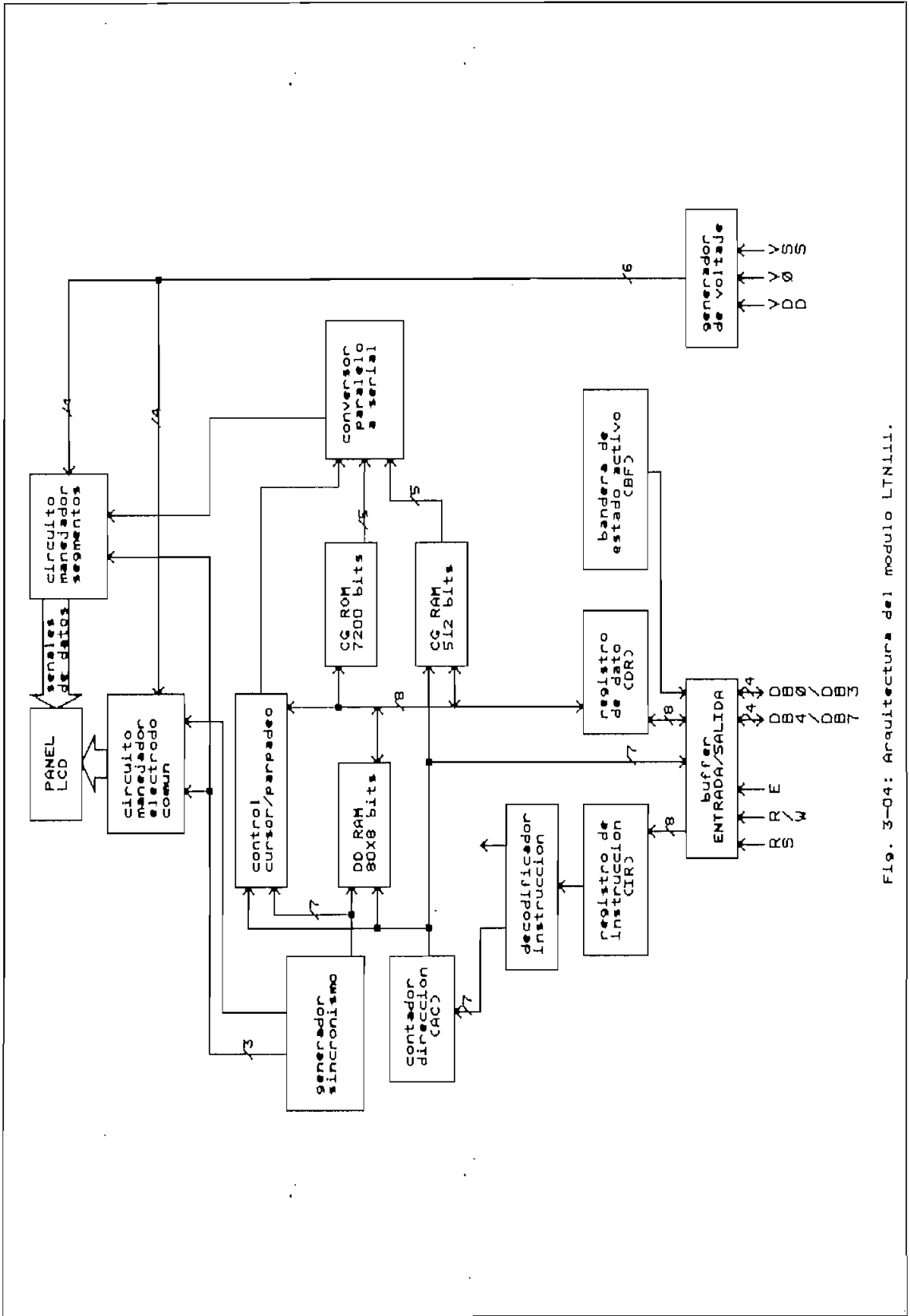


Fig. 3-04: Arquitectura del modulo LTN111.

- Interfaz directo con microprocesadores de 4-bits u 8-bits.
- Display Data RAM (DD RAM): 80x8-bits (80 caracteres).
- ROM generadora de caracteres (CG ROM): produce 160 caracteres diferentes en matriz de puntos 5x7.
- RAM generadora de caracteres (CG RAM): el usuario puede definir hasta 8 caracteres diferentes adicionales.
- DD RAM y CG RAM pueden ser accesadas por el microprocesador.
- Numerosas instrucciones: Borrar display, mover cursor al inicio, encendido/apagado de display, encendido/apagado de cursor, parpadeo de caracter, mover cursor, mover despliegue.
- Circuito interno de reset, disparado al encendido del módulo.
- Oscilador interno.

En el ANEXO-4 se puede observar las principales características del LTN111.

3.4.2. Breve descripción de la tarjeta DISPLAY.

El diagrama circuital y los diagramas del circuito impreso de esta tarjeta se pueden observar en el ANEXO-2 y en el ANEXO-3, respectivamente. La tarjeta DISPLAY consta de los siguientes recursos:

- 1 display de cristal líquido de una fila (LTN111) o de

dos filas (LTN211).

- Capacidad de manejar hasta 6 teclas (pulsantes) con led incorporado.
- 2 barras (LB1 y LB2) de 10 leds cada una.
- 3 barras (L1, L2 y L3) de 4 leds cada una.
- Decodificador para manejar teclado matricial externo a la tarjeta.

La tarjeta DISPLAY incluye la circuitería básica asociada a circuitos de señalización y mando, permitiendo al usuario configurar la tarjeta para sus aplicaciones. Contiene seis conectores (H1 a H6) a través de los cuales entrega y recibe datos y señales. Esta tarjeta ha sido diseñada con el propósito de interconectarse directamente con la tarjeta MCPD51DA de tal manera que el microcontrolador sea el que controle los recursos de la tarjeta DISPLAY por medio de los conectores H1, H2, H3 y H4 tal como se puede observar en los respectivos diagramas circuitales. Los conectores H5 y H6 quedan disponibles para el usuario en ambas tarjetas; en la tarjeta MCPD51DA, H5 se utiliza para salida de datos y H6 para entrada de datos e interrupciones externas; mientras que en la tarjeta DISPLAY, H5 sirve para manejar un teclado externo y displays digitales también externos y H6 no tiene ninguna aplicación, se encuentra desconectada. En el presente trabajo los conectores H5 y H6 de la tarjeta DISPLAY no serán utilizados; en tanto que los mismos conectores en la tarjeta MCPD51DA se utilizarán para enviar las señales de control al módulo de potencia (H5) y para detectar sobrecorrientes (H6)

por medio de las interrupciones.

El control de todos los recursos con que cuenta la tarjeta DISPLAY se realiza por medio del microcontrolador mediante software.

3.4.3. Configuración del hardware necesario en base a la tarjeta DISPLAY.

La configuración de la tarjeta se ha realizado en base a las necesidades del equipo; por lo tanto, para esta aplicación la tarjeta DISPLAY consta de los siguientes elementos:

- 1 display de cristal líquido (MODULE-LTN111) para mostrar datos y mensajes.
- 3 teclas con led incorporado para poder comandar el sistema.
- 1 barra de 4 leds (HLMP2620) para monitorear el funcionamiento del equipo.

Las teclas se enumeran de izquierda a derecha, así: TECLA#1, TECLA#2 y TECLA#3; la función que cumple cada tecla se describe en el numeral 3.6.1. (Descripción del Software de Control). El rebote que produce el pulsar una tecla ha sido eliminado por software haciendo que el microcontrolador atienda la interrupción externa por flanco y no por estado. En cuanto a los leds se enumeran de arriba hacia abajo así: LED0, LED1, LED2 y LED3; cada led encendido indica un estado

específico de operación del equipo, así:

- LED0 -> indica que se produjo una sobrecorriente en algún dispositivo de potencia.
- LED1 -> indica operación con control SPWM de 2-niveles.
- LED2 -> indica operación con control SPWM de 3-niveles.
- LED3 -> indica que el software de control se encuentra operando.

La tarjeta DISPLAY consta de seis conectores que han sido configurados de tal manera que esta tarjeta se acople con la tarjeta MCPD51DA directamente, de la siguiente manera:

- Por medio de H1 (P10 a P17), se realiza el control del LTN111 LCD-MODULE.
- Por medio de H2 (SW0 a SW7) se lee la teclas presionada.
- Por medio de H3 (A0 a A15, D0 a D7 y EXTINT1) se direccionan los leds y se envía la señal de interrupción al microcontrolador cuando se ha presionado una tecla.
- Por medio de H4 (SELOUT3, SELOUT5, SELOUT6 y SELOUT7) se habilitan los decodificadores que manejan los leds.
- Por medio de cualquier conector H1, H2, H3 o H4 (VCC y VSS) se polarizan los distintos elementos con que cuenta esta tarjeta.

Cada led o tecla o LCD se manejan mediante software por medio del 8751H como memoria externa. Las rutinas de control se pueden observar en el ANEXO-1 y la descripción del software

utilizado en el numeral 3.5.. Los detalles técnicos de los diferentes elementos utilizados en esta tarjeta se pueden observar en el ANEXO-4.

3.5. Circuitos auxiliares.

3.5.1. Diseño de la fuente regulada de polarización para el circuito de control.

Para polarizar las tarjetas de control MCPD51DA y DISPLAY se requiere de niveles de voltaje $VCC = +5V$ y $VSS = 0V$ con capacidad de 1.2A aproximadamente. Durante la etapa de pruebas del software de control se procedió a configurar la tarjeta MCPD51DA de tal manera que el programa de control se descargara a través del puerto serial de un computador personal hacia la memoria RAM de dicha tarjeta, agilitando de esta manera la realización de pruebas de operación. Para conseguir esta forma de trabajo se requiere polarizar los dispositivos que sirven de interfaz entre el puerto serial del computador y los pines de recepción/transmisión (RXD/TXD) del microcontrolador con niveles $V+ = +12V$ y $V- = -12V$. Por esta razón, la fuente de polarización diseñada consta de los siguientes niveles de salida en voltaje y corriente:

$$VCC = +5V; 2A$$

$$V+ = +12V; 0.5A$$

$$V- = -12V; 0.5A$$

$$VSS = 0V$$

La corriente necesaria para la fuente VCC se calcula tomando en cuenta el consumo de los dispositivos presentes en las tarjetas de control; mientras que para las fuentes V+ y V- se toma en cuenta el interfaz entre el puerto serial de un computador personal y el microcontrolador. La figura 3-05 muestra el diagrama circuital de la fuente regulada.

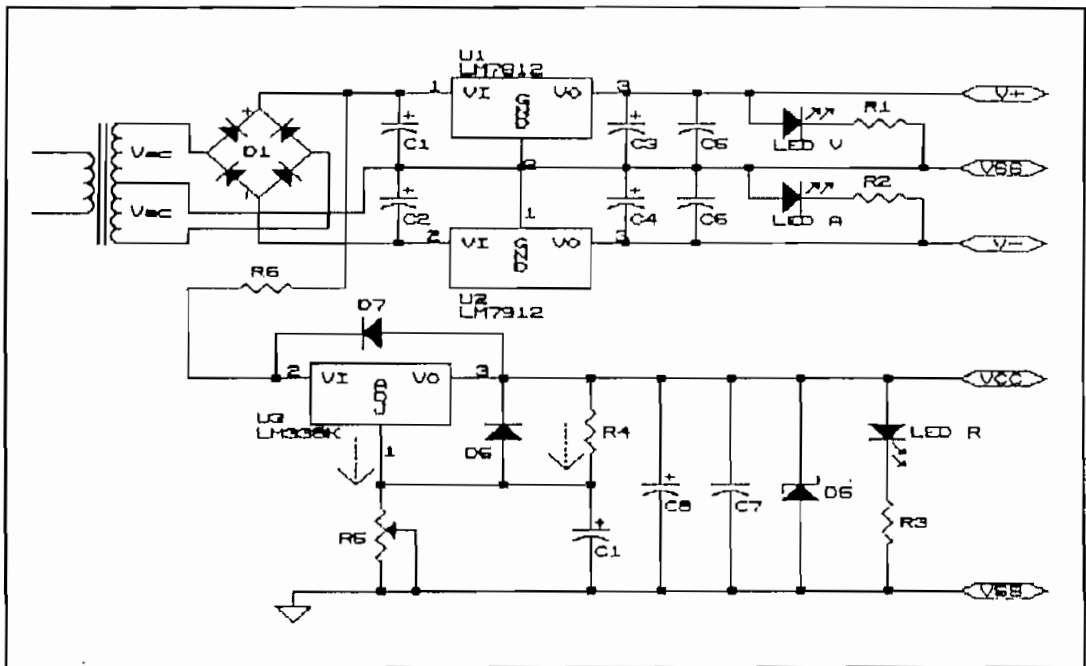


Fig. 3-05: Fuente de polarización regulada.

Este circuito es recomendado por el manual de la National Semiconductor [13], por lo tanto el diseño de esta fuente se basa en dicha referencia.

Para tener la salida VCC se utiliza el regulador de voltaje LM338K por su capacidad de corriente (5A máximo); sus especificaciones se pueden observar en el ANEXO-4.

Se recomienda:

$$R4 = 120 \Omega$$

$$D6 = D7 = 1N4002$$

$$C9 = 10 \mu F$$

Los diodos D6 y D7 sirven de protección pues la presencia de los capacitores de salida hace necesario un camino de descarga para los mismos.

$$VCC = Vref + (I_{ADJ} + I_{R4}) \cdot R5$$

En operación, $Vref = 1.25V$ y la corriente $I_{ADJ} = 50\mu A$ de tal manera que el regulador soporte variaciones de voltaje en la línea y en la carga.

$$I_{R4} = Vref / R4 = 10.42 \text{ mA}$$

Reemplazando tenemos que $R5 \approx 360 \Omega$; pero, para poder ajustar la salida VCC tomamos un potenciómetro de precisión de valor:

$$R5 = 1 \text{ K}\Omega$$

Se recomienda utilizar capacitores de salida C7 y C8 para eliminar transitorios y filtrar ruido. De esta manera:

$$C7 = 0.1 \mu F$$

$$C8 = 10 \mu F$$

Por protección se añade un diodo zener de valor 5.6V debido

a que el regulador de +5V tiene una tolerancia de 5% y como las tarjetas MCPD51DA y DISPLAY consumen aproximadamente 1.2A debe ser de 5W; estas especificaciones cumple el diodo zener NTE5117A.

Se añade un led de color rojo para indicar la operación de la salida VCC. Por lo tanto:

$$R3 = (5V - 0.6V) / 15mA = 293 \Omega,$$

aproximando a un valor normalizado:

$$R3 = 330 \Omega$$

Para tener las salidas V+ y V- se utilizan los reguladores de voltaje LM7812 y LM7912, respectivamente.

De acuerdo a la referencia indicada, el voltaje RMS en el secundario del transformador es:

$$V_{ac} = \frac{(V_{out} + V_{reg} + V_{rect} + V_{rizado})}{0.92} * \frac{V_L(\text{alto})}{V_L(\text{bajo})} * \frac{1}{\sqrt{2}}$$

Donde:

0.92 es la eficiencia típica del rectificador

V_{out} = 12V

$$V_{reg} = 3V \text{ o más}$$

$$V_{rect} = 1.25V$$

$$V_{rizado} = 1.2V (\approx 10\% V_{out})$$

$$V_L(\text{alto}) \approx 130V (\approx +15\% V_L(\text{nominal}))$$

$$V_L(\text{bajo}) \approx 95V (\approx -15\% V_L(\text{nominal}))$$

Reemplazando: $V_{ac} = 18.35V$, y aproximando: $V_{ac(RMS)} = 19V$

La corriente en el secundario del transformador para cuando se utiliza rectificador tipo puente es, de acuerdo a [13]:

$$I_{ac1} = 1.8 \cdot I_{dc1},$$

para este caso $I_{dc1} = 1.2A + 0.5A = 1.7A$, debido a las fuentes VCC y V+. Por lo tanto: $I_{ac1} = 3.1A$. De acuerdo a [13]:

$$C1 = I_{ac1} \cdot 6 \cdot 10^{-3} / V_{pp}$$

donde: asumiendo $V_{pp} = 3V$ tenemos que $C1 = 6200\mu F$; y, aproximando a un valor normalizado:

$$C1 = 6800 \mu F$$

De igual manera, para el caso de la fuente V- tenemos que:

$I_{dc2} = 0.5A$. Por lo tanto: $I_{ac2} = 1.8 \cdot I_{dc2} = 0.9A$. De acuerdo a [13]:

$$C2 = 0.9 \cdot 6 \cdot 10^{-3} / 4 = 1350\mu F,$$

aproximando a un valor normalizado:

$$C2 = 1500 \mu\text{F}$$

De igual manera que para la fuente VCC, se recomienda utilizar capacitores de salida para eliminar transitorios y filtrar ruido; por lo tanto:

$$C3 = C4 = 10 \mu\text{F}$$

$$C5 = C6 = 0.1 \mu\text{F}$$

Se añaden leds de color verde y amarillo para indicar la operación de las salidas V+ y V-, respectivamente. Por lo tanto:

$$R1 = R2 = (12\text{V} - 0.6\text{V}) / 15\text{mA} = 760 \Omega,$$

aproximando a un valor normalizado:

$$R1 = R2 = 680 \Omega$$

Puesto que el voltaje RMS en el secundario del transformador es 19V, tendremos un voltaje dc máximo de valor $19 \times \sqrt{2} = 26\text{V}$. Por otra parte, el regulador de +5V (LM338K) requiere a su entrada de un voltaje mayor que 8V para asegurar que regule; tomando 10V, tendremos una diferencia de 16V entre la salida del secundario del transformador y la entrada al regulador. Estos 16V deberán caer en la resistencia R6 pues de otra

manera el LM338K tendría que disipar mucha potencia. La corriente de entrada al regulador LM338K necesaria para su correcta operación es de 400mA (corriente medida); por lo tanto, la resistencia R6 se calcula así:

$$R6 = 16V / 0.4A = 40\Omega$$

$$P_{R6} = I_{R6}^2 \cdot R6 = 6.4W$$

Aproximando a valores normalizados, se escoge:

$$R6 = 39\Omega; 10W$$

En resumen:

$$R1 = R2 = 680\Omega$$

$$R3 = 330\Omega$$

$$R4 = 120\Omega$$

$$R5 = 1K\Omega \text{ (potenciómetro de precisión)}$$

$$R6 = 39\Omega; 10W$$

$$C1 = 6800\mu F; 35V$$

$$C2 = 1500\mu F; 35V$$

$$C3 = C4 = C8 = C9 = 10\mu F; 25V$$

$$C5 = C6 = C7 = 0.1\mu F; 25V$$

$$\text{diodos } D6 = D7 = 1N4002$$

$$\text{diodo zener } D5 = 5.6V; 5W$$

reguladores de voltaje LM338K, LM7812 y LM7912

punteo rectificador 200V; 5A

leds rojo, verde y amarillo

transformador: 115V/40V, tap central; 150VA

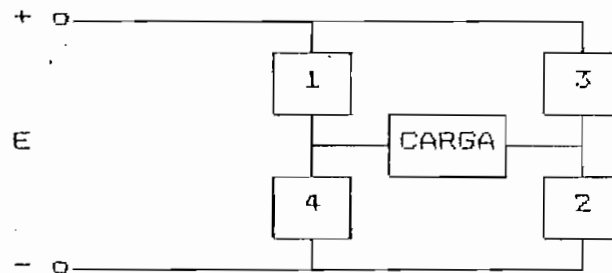
El diagrama circuital y los diagramas del circuito impreso de la fuente de polarización se pueden observar en el ANEXO-2 y en el ANEXO-3, respectivamente.

3.6. Descripción y diagrama de bloques del software de control.

3.6.1. Descripción del software de control.

El control de los dispositivos de potencia se realiza mediante dos técnicas de Modulación por Ancho de Pulso Senoidal (SPWM): técnica de control de 2-niveles y técnica de control de 3-niveles. El microcontrolador ejecuta los dos tipos de control por separado. Las señales de control son transmitidas al módulo de potencia a través de las salidas digitales OUT1, OUT2, OUT3 y OUT4 y las señales de detección de sobrecorrientes son receptadas por las entradas digitales EXT-INT1, EXT-INT2, EXT-INT3 y EXT-INT4 (generan interrupción externa); las salidas y las entradas digitales se encuentran disponibles en los conectores H5 y H6, respectivamente. Las tarjetas que contienen los BJTs de potencia se encuentran numeradas de tal manera que a cada salida o entrada digital le corresponde la tarjeta con el mismo número (por ejemplo: la salida digital OUT3 envía la señal de control al terminal C5 de la tarjeta 3 y EXT-INT3 recibe la señal de sobrecorriente del terminal C6 de la tarjeta 3). La

numeración de dichas tarjetas del módulo de potencia se ha realizado de acuerdo al diagrama circuital de la figura 1-19; es decir, en diagrama de bloques así:



Para el control de 2-niveles y para el control de 3-niveles las salidas digitales tienen las formas de onda indicadas en la figura 3-06.

De acuerdo a los gráficos de la figura 3-06 se determina la secuencia de encendido de los BJTs de potencia para cada tipo de control; así por ejemplo: si OUT1 se encuentra en nivel alto significa que los BJTs de potencia de la tarjeta 1 se encuentran encendidos, de igual manera, si OUT1 se encuentra en nivel bajo significa que los BJTs de potencia de la misma tarjeta se encuentran apagados. Para el control de 2-niveles, la generación de la señal SPWM es por semiciclos, las salidas digitales OUT1 y OUT2 son complementarias con respecto a las salidas OUT3 y OUT4. Los BJTs de potencia conmutarán de acuerdo a estas salidas digitales; es decir, si las salidas OUT1 y OUT2 están en alto, los BJTs de las tarjetas 1 y 2 estarán encendidos mientras que los BJTs de las tarjetas 3 y 4 estarán apagados. Para el control de 3-niveles, las salidas también se manejan por semiciclos; así: para el primer

semiciclo los BJTs de las tarjetas 3 y 4 se encuentran apagados, mientras que OUT2 se encuentra en alto y OUT1 es la salida que realiza el control SPWM. Para el segundo semiciclo los BJTs de las tarjetas 1 y 2 se encuentran apagados, mientras que OUT4 se encuentra en alto y OUT3 es la salida que realiza el control SPWM.

Con el fin de disminuir las pérdidas en la conmutación entre las ramas del puente inversor, se prevee una zona muerta generada por software. Dicha zona muerta es un tiempo de retardo durante el cual todos los dispositivos de potencia se encuentran apagados de tal manera que luego de este tiempo se encienda el respectivo switch de potencia sin problemas de pérdidas por los cortocircuitos instantáneos que se presentan en las ramas durante la conmutación. Para el control de dos niveles esta zona muerta aparece en el instante de cada conmutación debida a los anchos de los pulsos mientras que para el control de tres niveles la zona muerta aparece para cada semiperíodo de la modulante.

Para los dos tipos de control las salidas digitales se obtienen en base a tablas de datos que se cargan en los timers 0 y 1; el timer 1 carga el periodo de la portadora mientras que el timer 0 carga el tiempo de duración de cada pulso. De esta manera se logra variar tanto la frecuencia de la modulante como el índice de modulación. La frecuencia de la modulante puede variar de 20Hz a 70Hz en pasos de 5Hz (la frecuencia de la portadora es cuarenta veces la frecuencia de

la modulante; esta relación se mantiene constante); mientras que el índice de modulación puede variar de 0.1 a 0.9 en pasos de 0.1; es decir que se ha necesitado elaborar 99 tablas de datos para cada tipo de control. El número de tablas depende de la resolución deseada; para este caso la frecuencia varía en pasos de 5Hz mientras que el índice de modulación en pasos de 0.1. Se lograría variar la frecuencia de la modulante y el índice de modulación en pasos más pequeños aumentando el número de tablas o por medio de cálculos aritméticos en base a una tabla "patrón". Para prescindir de tablas de datos se puede realizar el control en base a operaciones aritméticas, pero el microcontrolador utilizado resulta muy lento, puesto que se realizaron las pruebas para este caso y se notó que el 8751H se tomaba mucho tiempo en realizar las operaciones aritméticas. Por este motivo se utiliza tablas de datos que a pesar de ocupar mayor cantidad de memoria y limitar la resolución sirven, para obtener los resultados deseados.

Como la relación entre la frecuencia de la portadora y la modulante es 40, el número de datos por semiciclo es 40; es decir, cada 9° ($360^\circ/40$) se toma un dato para determinar la modulación por ancho de pulso senoidal. Cada dato se determina en la mitad del pulso correspondiente; es decir, empezamos en 4.5° y seguimos con incrementos de 9° . Tanto para el control de 2-niveles como para el control de 3-niveles tenemos 10 datos de 2 bytes por tabla (20 bytes por tabla); esto porque la forma de onda senoidal se la ha

dividido en cuatro partes iguales con lo cual se logra tener 10 datos en lugar de los 40 necesarios.

Como ya se mencionó, para los dos tipos de control, cada tiempo de duración del pulso de la señal SPWM se carga en el timer 0; mientras que el periodo de la portadora se carga en el timer 1. Los dos timers arrancan a la vez y se procede cada vez que finaliza un periodo de la portadora a renovar el pulso de acuerdo al dato de la tabla correspondiente.

Las tablas de datos para cada caso han sido elaboradas de acuerdo a la forma de onda de las salidas digitales, tal como se muestran en los gráficos de la figura 3-06, y tomando en cuenta la modulación senoidal. Para el caso del control de 3-niveles las tablas se elaboran en base a la siguiente fórmula:

$$a = \delta \cdot T_p \cdot \sin \theta,$$

donde:

a: tiempo de duración del pulso.

δ : índice de modulación.

$$(\delta = 0.1, 0.2, \dots, 0.9)$$

T_p : período de la portadora.

$$(f_p = 40 \cdot f_m; T_p = 1/f_p)$$

θ : ángulo de muestreo de la sinusoidal.

$$(\theta = 4.5^\circ, 13.5^\circ, \dots, 85.5^\circ)$$

Ejemplo para crear una tabla de datos. Control 3-niveles:

Para: $f=20\text{Hz}$ (frecuencia de la modulante); y,

$\delta=0.1$ (índice de modulación)

La frecuencia de la portadora será $f_p=40*f=800\text{Hz}$; y su período $T_p=(800\text{Hz})^{-1}=1250\mu\text{s}$. El cristal que se utiliza en la tarjeta del microcontrolador es de 12MHz ; por lo tanto, cada ciclo de máquina representa $1\mu\text{s}$; es decir que $1250\mu\text{s}$ representan 1250 ciclos de máquina que en hexadecimal es igual a $04E2\text{H}$. Para que el timer 1 nos de el período de la portadora, este debería ser cargado con el valor $\text{FFFFH}-04E2\text{H}=\text{FB1D}\text{H}$; sin embargo, debido al tiempo requerido por el microcontrolador para realizar las instrucciones que es de $78\mu\text{s}$, el valor que se carga en el timer 1 se ajusta a $\text{FB6B}\text{H}$ que es el valor real para tener la frecuencia de la modulante igual a 20Hz . En cuanto al ancho del pulso "a", éste se calcula para cada ángulo con la fórmula antes mostrada; así:

Para $\theta=4.5^\circ$, $a=0.1*1172\mu\text{s}*\sin 4.5^\circ=9.19\mu\text{s}$ con el nuevo valor de $T_p=1172\mu\text{s}$ para tener el valor ajustado $\text{FB6B}\text{H}$; o sea, que $a=9$ ciclos de máquina (09H); que equivale a cargar el timer 0 con $\text{FFFFH}-09\text{H}=\text{FFF6}\text{H}$.

Para $\theta=13.5^\circ$, $a=0.1*1172\mu\text{s}*\sin 13.5^\circ=27.36\mu\text{s}$; o sea, que $a=27$ ciclos de máquina (1BH); que equivale a cargar el timer 0 con $\text{FFFFH}-1\text{BH}=\text{FFE4}\text{H}$.

Para $\theta=22.5^\circ$, $a=0.1*1172\mu s*\sin 22.5^\circ=44.85\mu s$; o sea, que $a=44$ ciclos de máquina (2CH); que equivale a cargar el timer 0 con $FFFFH-2CH=FFD3H$.

Y así sucesivamente hasta completar los 10 datos. La tabla por lo tanto quedaría de la siguiente manera:

FFF6H, FFE4H, FFD3H, FFC2H, FF83H

FFA6H, FF9CH, FF93H, FF8EH, FF8BH

Los datos de estas tablas son cargados de byte en byte en el timer 0, por lo tanto realmente las tablas se encuentran en el programa de la siguiente manera:

0FFH, 0F6H, 0FFH, 0E4H, 0FFH, 0D3H, 0FFH, 0C2H, 0FFH, 083H

0FFH, 0A6H, 0FFH, 09CH, 0FFH, 093H, 0FFH, 08EH, 0FFH, 08BH

Para el caso del control de 2-niveles las tablas se elaboran en base a la siguiente fórmula:

$$a = (1 + \delta \cdot \sin \theta) \cdot T_p / 2,$$

donde a , δ , T_p y θ se definen de igual manera que para el caso anterior.

* Ejemplo para crear una tabla de datos. Control 2-niveles:

Para: $f=20\text{Hz}$ (frecuencia de la modulante); y,

$\delta=0.1$ (índice de modulación)

La frecuencia de la portadora será $f_p=40 \cdot f=800\text{Hz}$; y su período $T_p=(800\text{Hz})^{-1}=1250\mu\text{s}$. Como para el caso anterior, cada ciclo de máquina representa $1\mu\text{s}$; es decir que $1250\mu\text{s}$ representan 1250 ciclos de máquina que en hexadecimal es igual a 04E2H. Para que el timer 1 nos de el período de la portadora, este debería ser cargado con el valor $\text{FFFFH}-04\text{E2H}=\text{FB1DH}$; sin embargo, debido al tiempo requerido por el microcontrolador para realizar las instrucciones que es de $78\mu\text{s}$, el valor que se carga en el timer 1 se ajusta a FB6BH que es el valor real para tener la frecuencia de la modulante igual a 20Hz. En cuanto al ancho del pulso "a", éste se calcula para cada ángulo con la fórmula antes mostrada; así:

Para $\theta=4.5^\circ$, $a=(1+0.1\sin 4.5^\circ) \cdot 1172\mu\text{s}/2=590.59\mu\text{s}$ con el nuevo valor de $T_p=1172\mu\text{s}$ para tener el valor ajustado FB6BH; o sea, que $a=590$ ciclos de máquina (24EH); que equivale a cargar el timer 0 con $\text{FFFFH}-24\text{EH}=\text{FDB1H}$.

Para $\theta=13.5^\circ$, $a=(1+0.1\sin 13.5^\circ) \cdot 1172\mu\text{s}/2=599.67\mu\text{s}$; o sea, que $a=599$ ciclos de máquina (257H); que equivale a cargar el timer 0 con $\text{FFFFH}-257\text{H}=\text{FDA8H}$.

Para $\theta=22.5^\circ$, $a=(1+0.1\sin 22.5^\circ) \cdot 1172\mu\text{s}/2=608.43\mu\text{s}$; o sea, que $a=608$ ciclos de máquina (260H); que equivale a cargar el timer 0 con $\text{FFFFH}-260\text{H}=\text{FD9FH}$.

Y así sucesivamente hasta completar los 10 datos. La tabla por lo tanto quedaría de la siguiente manera:

FDB1H, FDA8H, FD9FH, FD97H, FDBFH

FD89H, FDB4H, FD7FH, FD7DH, FD7BH

Los datos de estas tablas son cargados de byte en byte en el timer 0, por lo tanto realmente las tablas se encuentran en el programa de la siguiente manera:

0FDH, 0B1H, 0FDH, 0ABH, 0FDH, 09FH, 0FDH, 097H, 0FDH, 08FH

0FDH, 0B9H, 0FDH, 0B4H, 0FDH, 07FH, 0FDH, 07DH, 0FDH, 07BH

Los parámetros que se pueden ingresar por medio de las teclas son la frecuencia de la modulante y la relación de trabajo. Cuando se varia alguno de estos parámetros se procede a armar la dirección de la tabla correspondiente a los datos mostrados en el LCD y se sigue enviando los nuevos datos de manera continua.

El LCD, las teclas y los leds son manejados por el microcontrolador como memoria externa. Al presionar una tecla (1, 2 o 3), ésta es detectada por medio de la interrupción externa 1 cuya subrutina de atención lee la tecla que ha sido presionada direccionando el sistema de teclado. En cuanto a los leds, primero se lee el número del led a controlar (0, 1, 2 o 3), luego se estructura su dirección y finalmente, como si se tratara de memoria externa se envía la señal

correspondiente para su encendido o apagado. El LCD tiene una forma especial de controlar sus funciones, en el numeral 3.3.1. se hace un breve estudio del módulo-LCD que es controlado a través del pòrtico P1 del microcontrolador.

El software de control primero inicializa las interrupciones a utilizar: timer 0, timer 1 e interrupción externa 0. Inicializa el LCD y hace un chequeo del circuito de señalización. Aparece entonces en el LCD el mensaje: "CUALQUIER TECLA", luego de presionar cualquier tecla (enciende led 3) se muestra en el LCD mensajes de presentación en líneas separadas. Aparecerá entonces el mensaje: " T1:2-N T2:3-N " que indica que al presionar la tecla 1 se escoge el control de dos niveles (enciende led 1), mientras que al presionar la tecla 2 se escoge el control de tres niveles (enciende led 2); la tecla 3 no hace ninguna acción en este instante. Una vez seleccionado el tipo de control, inmediatamente se activará el relé de protección (conectado como switch normalmente abierto a la entrada del voltaje DC de potencia) para dar paso al control de la carga; el software de control empieza entonces a enviar los datos correspondientes a la frecuencia de la modulante "f" y al índice de modulación "d" indicados en el LCD. Para variar "f" o "d" primero se escoge uno de ellos por medio de las teclas 1 o 2, respectivamente; entonces aparecerá un asterisco "*" en el LCD al lado derecho del parámetro escogido, una vez que haya aparecido este asterisco se podrá aumentar o disminuir el valor de dicho parámetro con las teclas 1 o 2,

respectivamente. El asterisco desaparecerá presionando la tecla 3, en cuyo caso queda listo para escoger el parámetro cuyo valor se desea alterar. Para cambiar el tipo de control, primero debe desaparecer del LCD el asterisco y luego presionando la tecla 3 se consigue regresar al menú que nos permite escoger el tipo de control; previamente los BJTs de potencia serán apagados. En caso de existir sobrecorriente, ésta será detectada por medio de la interrupción externa 0 del microcontrolador, cuya subrutina de atención apagará los BJTs de potencia, mostrará en el LCD el mensaje "SOBRECORRIENTE" y encenderá el led 0; de este estado se puede salir apagando el equipo de tal manera que se asegure la revisión de la falla o por medio del pulsante para RESET externo dispuesto en la tarjeta que sirve de interfaz para el microcontrolador.

Por protección y para asegurar que primero actúe el módulo de control antes que el de potencia se ha conectado un relé a la entrada +E de la fuente de alimentación. Este relé es controlado directamente mediante un pin del puerto P1 del microcontrolador (P1.7). Mediante software se logra el correcto control del mencionado relé. También se ha añadido un relé de protección para cuando se desee apagar el equipo sin haber apagado la fuente dc de los dispositivos de potencia; para este caso, el relé se encuentra a la entrada de la fuente de alimentación dc, luego del switch principal que enciende el equipo. Cuando se apague el equipo, la fuente dc se desconectará del mismo.

3.6.2. Diagrama de bloques del software de control.

El programa principal primero setea el LCD, luego realiza un chequeo de los leds y display. Luego mediante las teclas se puede escoger el tipo de control del inversor (control SPWM de dos niveles o control SPWM de tres niveles), el programa entonces lee la tabla de datos correspondiente a los valores mostrados en el LCD y envía cada dato a las respectivas salidas digitales.

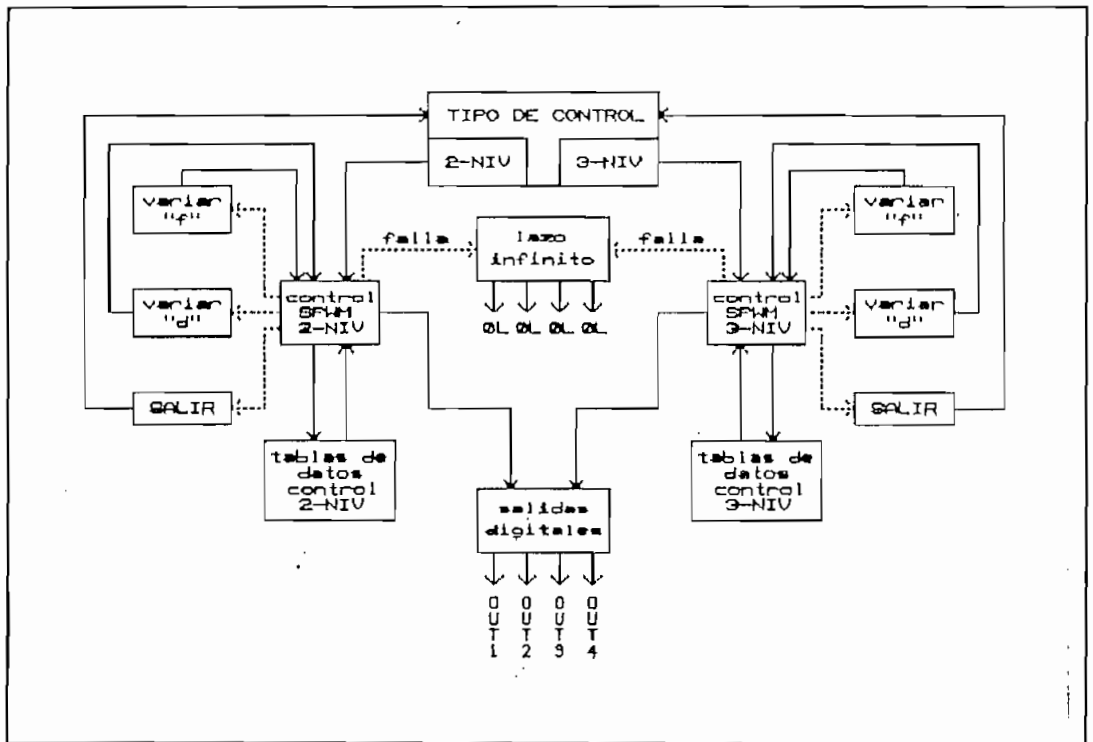


Fig. 3-07: Diagrama de bloques del software de control.

Cuando se varía un parámetro el programa sale para cargar dicho valor y luego regresa a enviar los datos de acuerdo a la tabla que le toque leer.

En caso de que se decida salir del control escogido, el programa retorna a la opción que permite escoger el tipo de control. Si existe alguna detección de sobrecorriente, las salidas digitales se pondrán en 0L y el programa se encerrará en un lazo infinito. Finalmente, en el LCD se muestran los valores de "f" (frecuencia de la modulante) y "d" (índice de modulación) con los cuales se está trabajando; además, muestra mensajes de selección y falla.

3.7. Rutinas para el microcontrolador.

El software realizado para controlar el inversor consta de un programa principal y dos tipos de subrutinas:

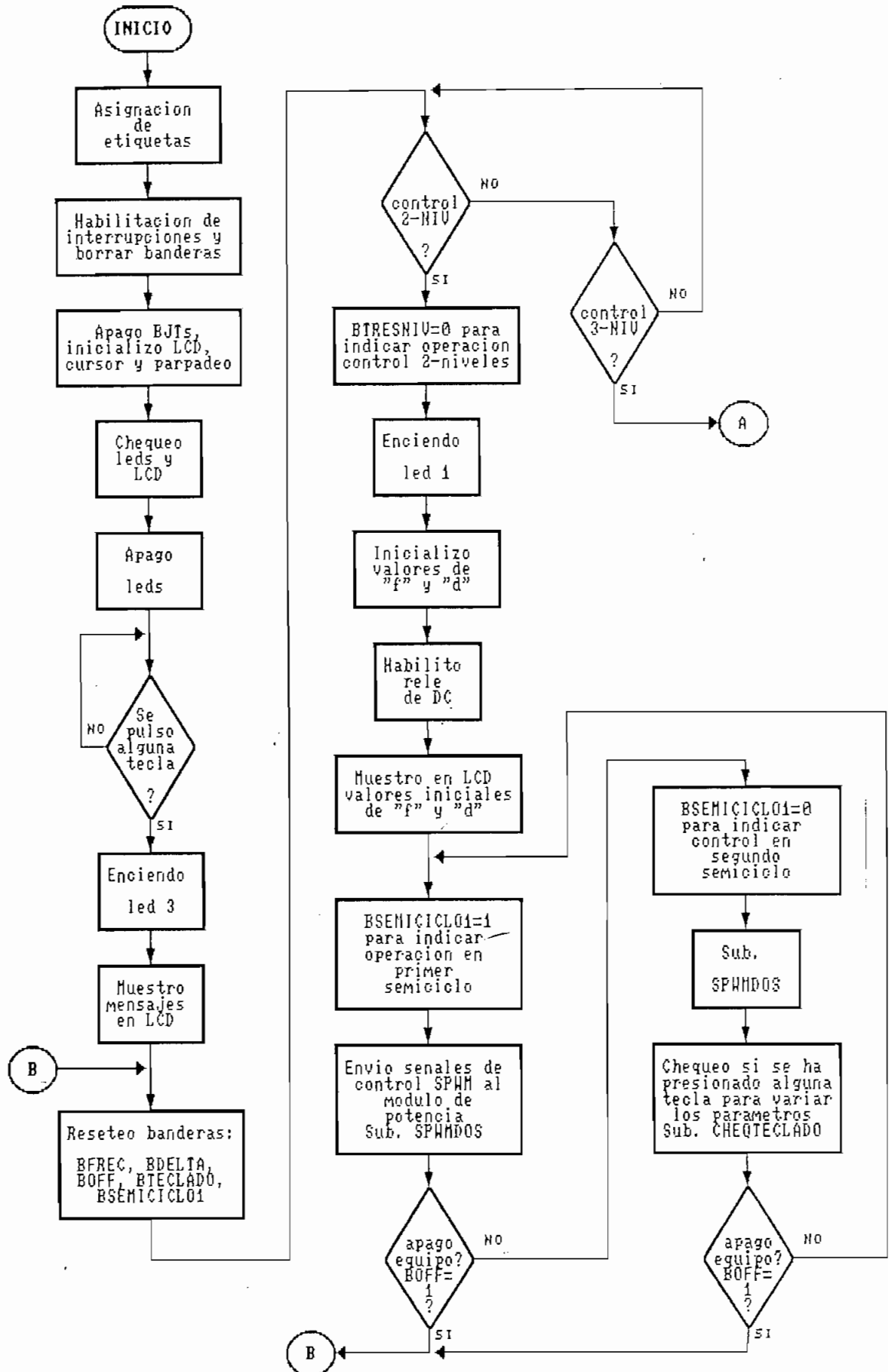
- subrutinas para el control del inversor por medio de las dos técnicas de modulación por ancho de pulso: control de dos niveles y control de tres niveles; y,
- subrutinas para el control del modulo LTN111 (control del display de cristal líquido).

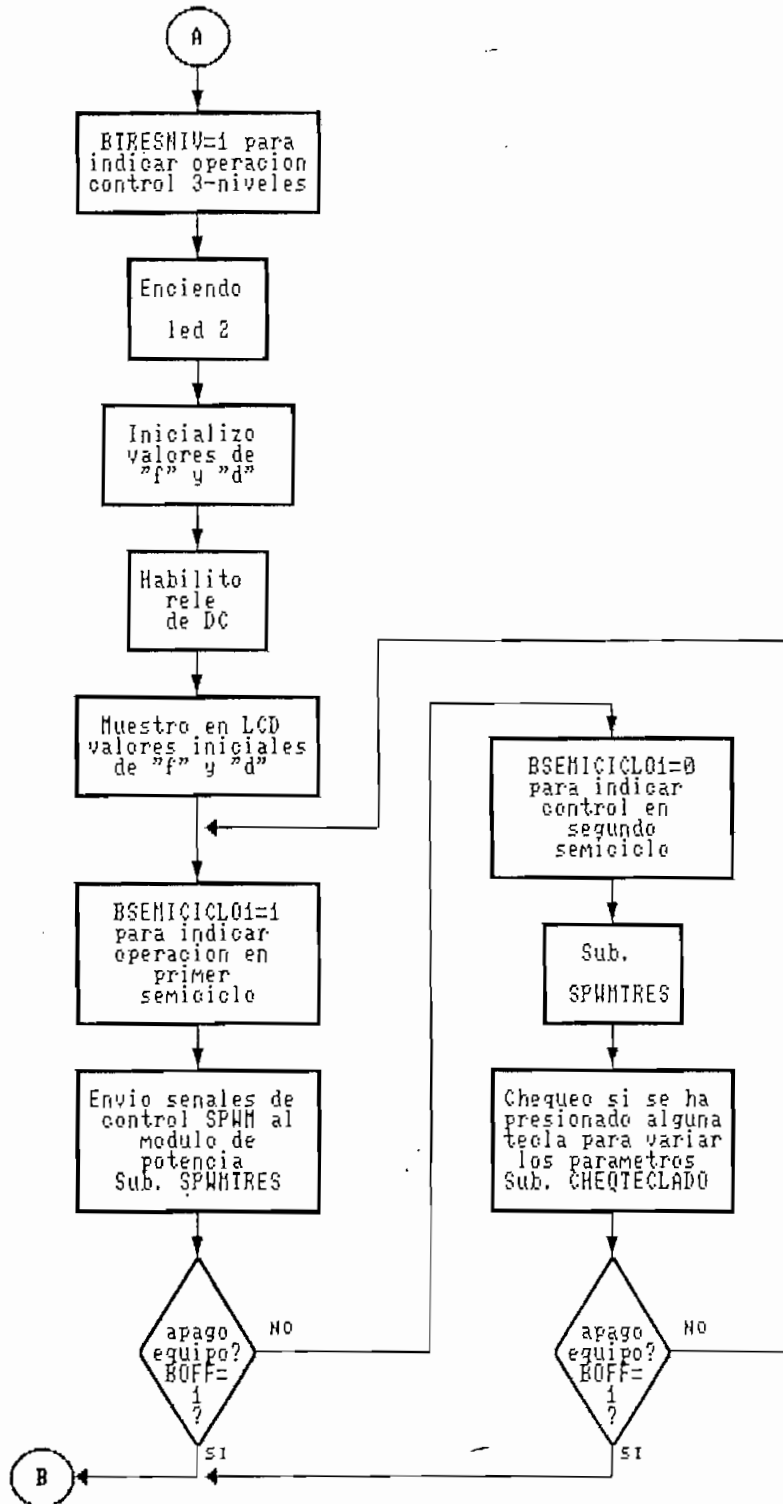
3.7.1. Breve descripción del programa principal.

El programa principal primero inicializa los recursos a utilizar, luego chequea el correcto funcionamiento del LCD y leds. Para iniciar con el control, primero se debe escoger el tipo (control de 2-niveles ó de 3-niveles), una vez escogido el tipo de control, se activa el relé que permite el paso de

corriente desde la fuente de dc y se empieza a enviar los datos para $f=20\text{Hz}$ y $d=0.1$. Se lee de la tabla correspondiente cada dato del ancho del pulso y del periodo de la portadora de tal manera que se genere el control SPWM deseado. El control se realiza por semiciclos; es decir, luego de cada semiciclo se regresa al programa principal para indicar el semiciclo que se debe generar. Luego de cada ciclo se chequea el teclado para saber si se desea variar algún parámetro y realizar dicho cambio en los cruces por cero de tal manera que no afecte el funcionamiento del sistema. La tabla de datos para los valores de "f" y "d" escogidos consta de 10 datos de 2 bytes cada uno; cada dato se carga en el timer 0 (genera el ancho del pulso) de tal manera que luego de generar la interrupción correspondiente se completa el periodo de la portadora por medio del timer 1 que arrancó al mismo tiempo que el timer 0. Una vez que se completa el periodo de la portadora, se lee el siguiente dato de la tabla de datos y se procede de igual manera hasta el décimo dato que representa la cuarta parte del periodo de la modulante. Para conseguir el periodo de la modulante hace falta leer la misma tabla cuatro veces. Luego se procede a continuar de la misma manera en un lazo infinito mientras no haya sobrecorriente o se desee salir del tipo de control en el cual se encuentra trabajando el sistema. La secuencia de encendido de los dispositivos de potencia se realiza en base a la figura 3-06. En las páginas siguientes se puede observar el diagrama de flujo del programa principal.

PROGRAMA PRINCIPAL:





3.7.2. Breve descripción de las subrutinas para el control del inversor.

- CHEQTECLADO:** Subrutina que chequea si se ha presionado alguna tecla para variar la frecuencia de la modulante "f" o el índice de modulación "d".
- CHEQUEO:** Subrutina para chequear el encendido de leds y LCD.
- LEDON:** Subrutina para encender un led.
- LEDOFF:** Subrutina para apagar un led.
- PARAMETROS:** Subrutina para mostrar en el LCD: "f= Hz d=0. "
- ZONAMUERTA:** Subrutina para crear una zona muerta de duración aproximadamente igual a 20µs. Esta subrutina también se utiliza para apagar los BJTs de potencia.
- RETARDO:** Subrutina que genera un retardo igual a 320µs.
- RETARDO2:** Subrutina que genera un retardo aproximadamente igual a 0.825 segundos.
- MOSTRARFREC:** Subrutina que sirve para mostrar en el LCD el valor de la frecuencia de la modulante escogido.
- MOSTRARDELTA:** Subrutina que sirve para mostrar en el LCD el valor

del índice de modulación escogido.

- TABLASFFD:** Subrutina para armar la dirección de la tabla de datos SPWM en la cual se trabaja, de acuerdo al tipo de control.
- SPWMDOS:** Subrutina para generar las señales de control necesarias para el control SPWM de dos niveles.
- SPWMTRES:** Subrutina para generar las señales de control necesarias para el control SPWM de tres niveles.
- SALIDA0:** Subrutina para cargar el `TIMER0` con el valor del ancho de pulso de acuerdo a la tabla SPWM y al tipo de control.
- SALIDA1:** Subrutina para cargar el `TIMER1` con el valor del periodo de la portadora de acuerdo a la frecuencia de la modulante.
- ACTUALIZO:** Subrutina que sirve para actualizar el puntero de la tabla de datos SPWM, de acuerdo al tipo de control.
- VARIAR:** Subrutina para cambiar el tipo de control ó el valor de la frecuencia de la modulante ó el valor del índice de modulación.
- TIMER0:** Subrutina de atención a la interrupción producida por

el **TIMER0**. Indica que se ha producido interrupción seteando la bandera **BTIMER0**.

TIMER1: Subrutina de atención a la interrupción producida por el **TIMER1**. Indica que se ha producido interrupción seteando la bandera **BTIMER1**.

EXINT0: Subrutina de atención a la interrupción externa 0. Se activa cuando existe falla o sobrecorriente en el equipo. Apaga los dispositivos de potencia e indica que existe falla.

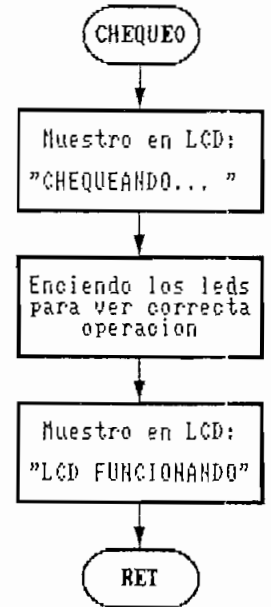
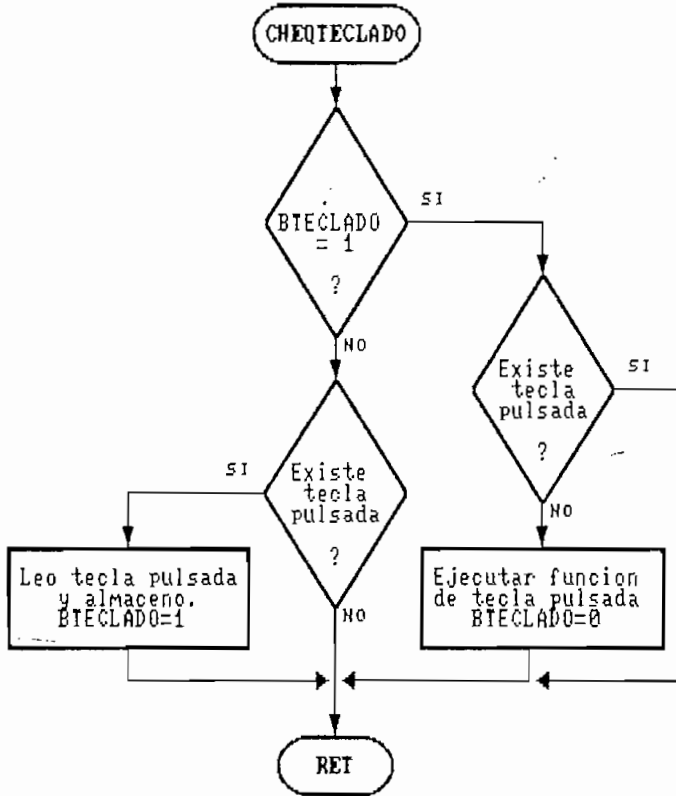
EXINT1: Subrutina de atención a la interrupción externa 1. Se activa cuando se presiona alguna tecla. Lee que tecla ha sido presionada.

En las páginas siguientes se pueden observar los diagramas de flujo de las subrutinas de control del inversor.

SUBROUTINAS PARA EL CONTROL DEL INVERSOR:

SUBR. QUE CHEQUEA SI SE HA PULSADO ALGUNA TECLA PARA VARIAR LA FRECUENCIA "f" O EL INDICE DE MODULACION "d":

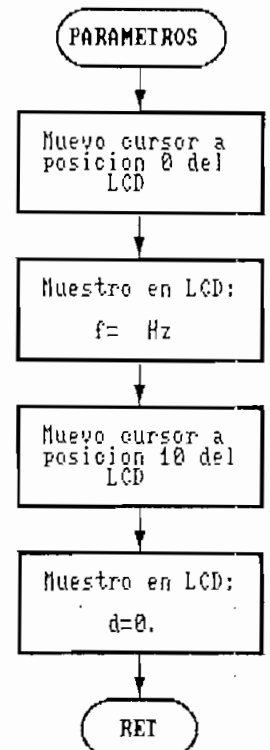
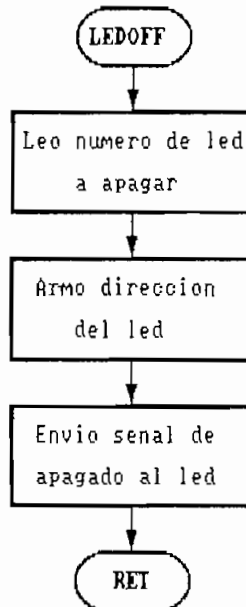
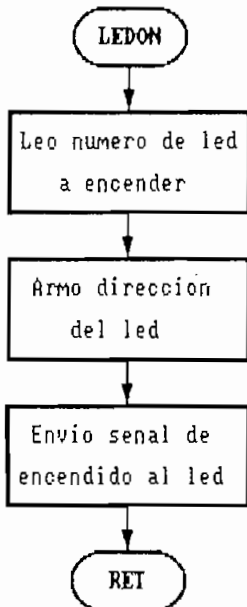
SUBR. PARA CHEQUEAR LEDS Y LCD



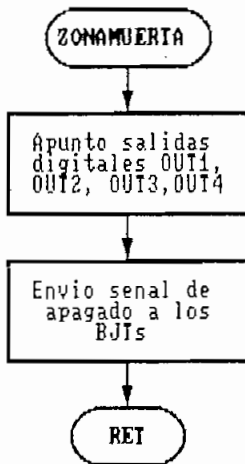
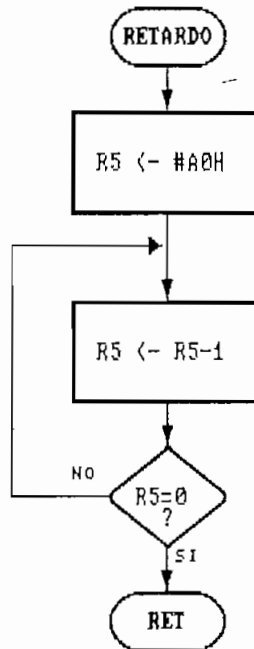
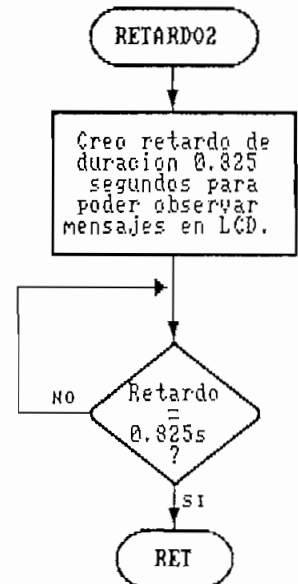
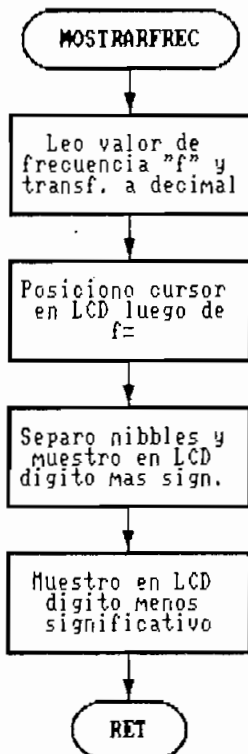
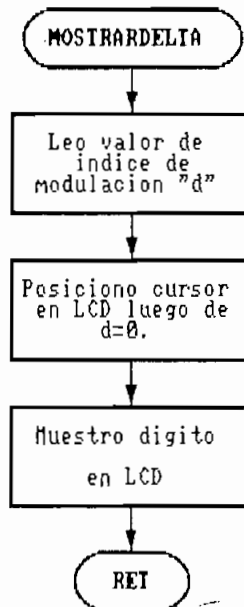
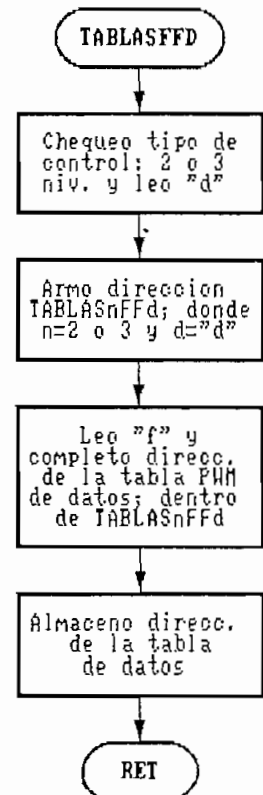
SUBR. PARA ENCENDER UN LED:

SUBR. PARA APAGAR UN LED:

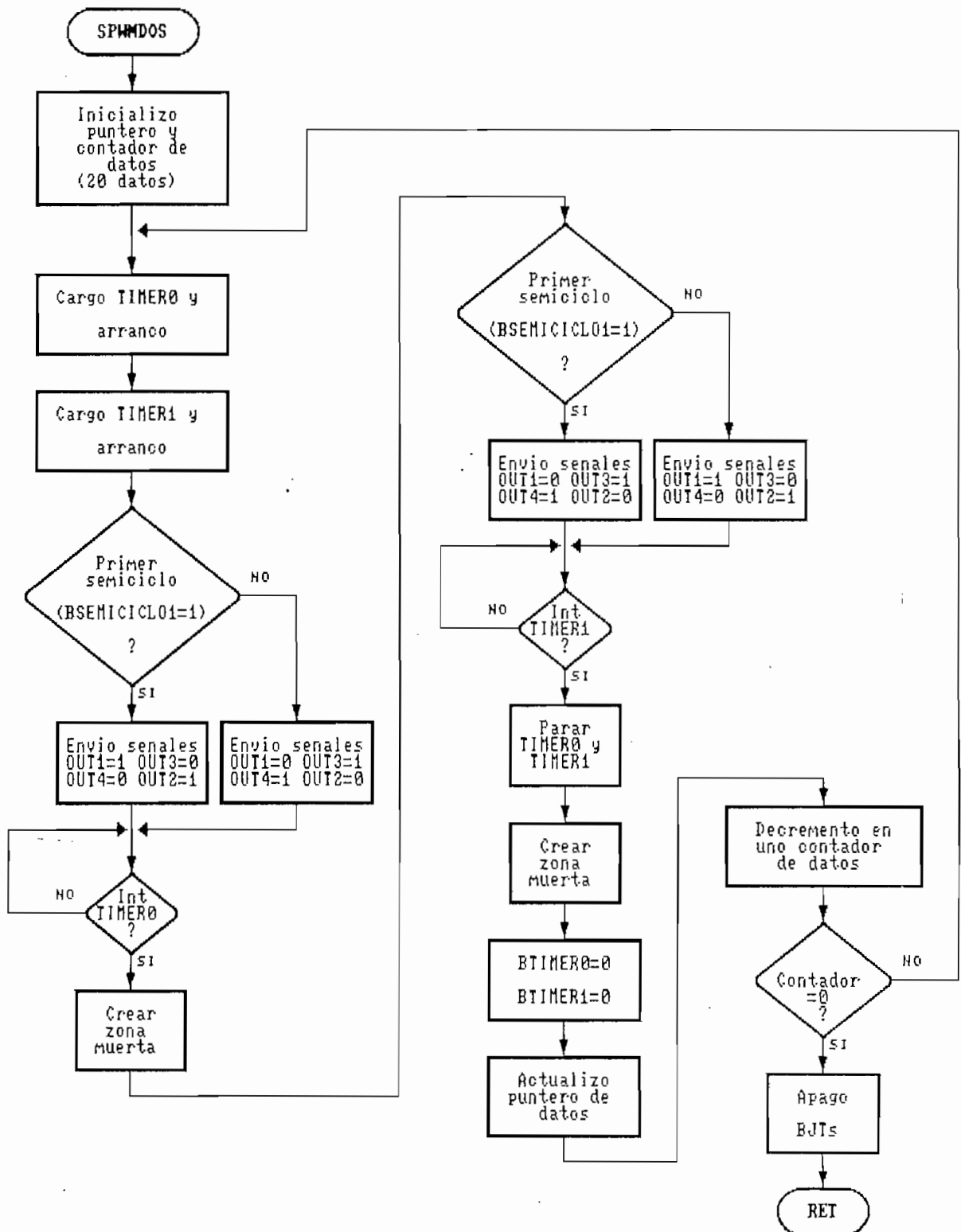
SUBR. PARA MOSTRAR EN LCD "f= Hz d=0.":



CONTINUACION SUBRUTINAS PARA EL CONTROL DEL INVERSOR:

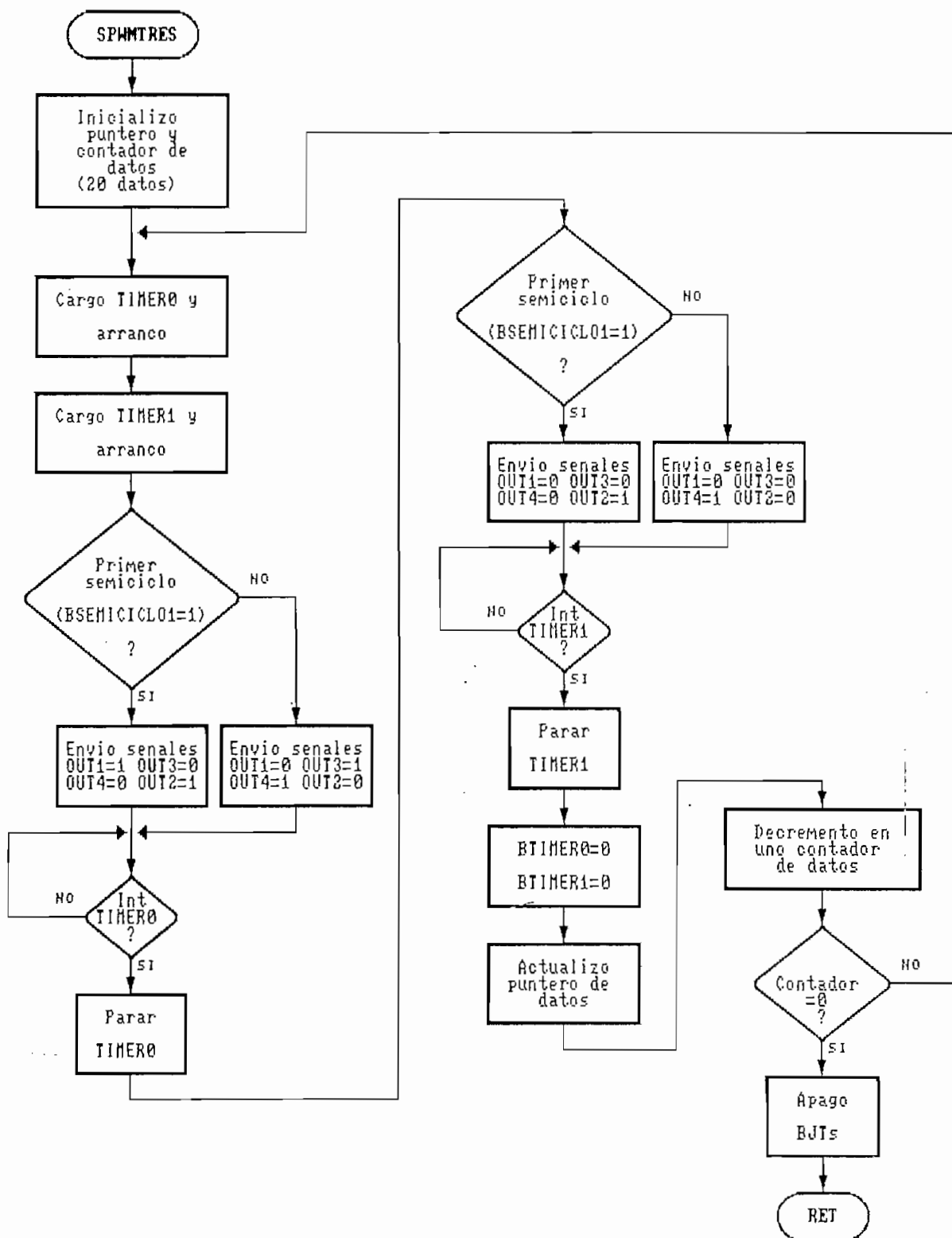
SUBR. PARA CREAR ZONA MUERTA
O APAGAR BJTs:SUBR. PARA CREAR
RETARDO DE 320us:SUBR. PARA CREAR
RETARDO DE 0.825s:SUBR. PARA MOSTRAR EN LCD
VALOR DE FRECUENCIA:SUBR. PARA MOSTRAR EN LCD
VALOR DE INDICE DE MODULACION:SUBR. PARA ARMAR DIRECCION
DE LA TABLA DE DATOS SPWM:

CONTINUACION SUBROUTINAS PARA EL CONTROL DEL INVERSOR:

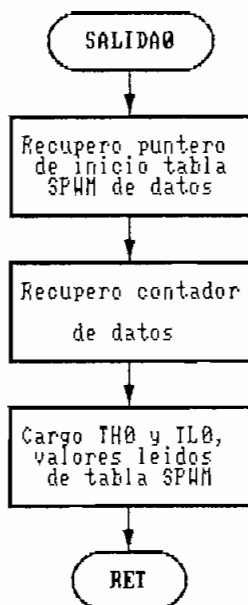
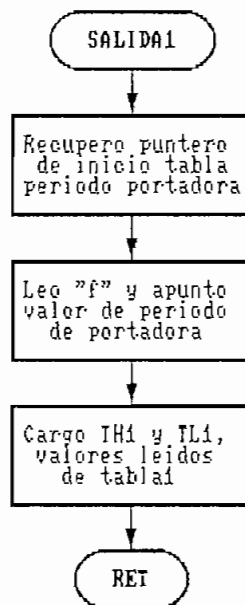
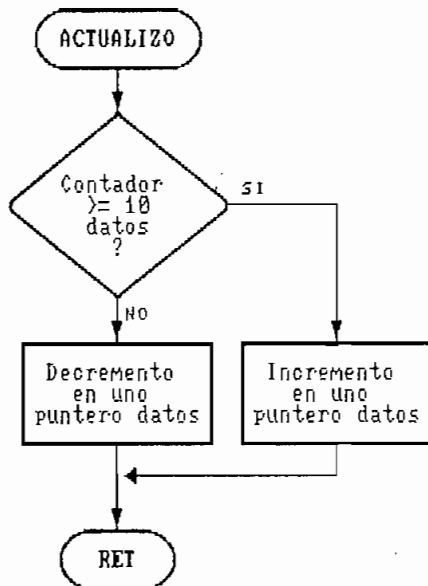
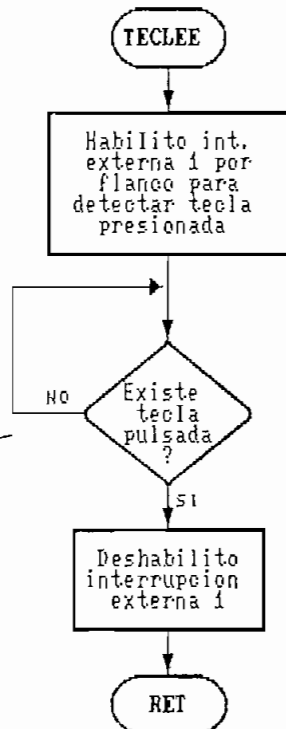
SUBR. PARA GENERAR SEÑALES
CONTROL SPWM 2-NIVELES:

CONTINUACION SUBROUTINAS PARA EL CONTROL DEL INVERSOR:

SUBR. PARA GENERAR SEÑALES
CONTROL SPWM 3-NIVELES:

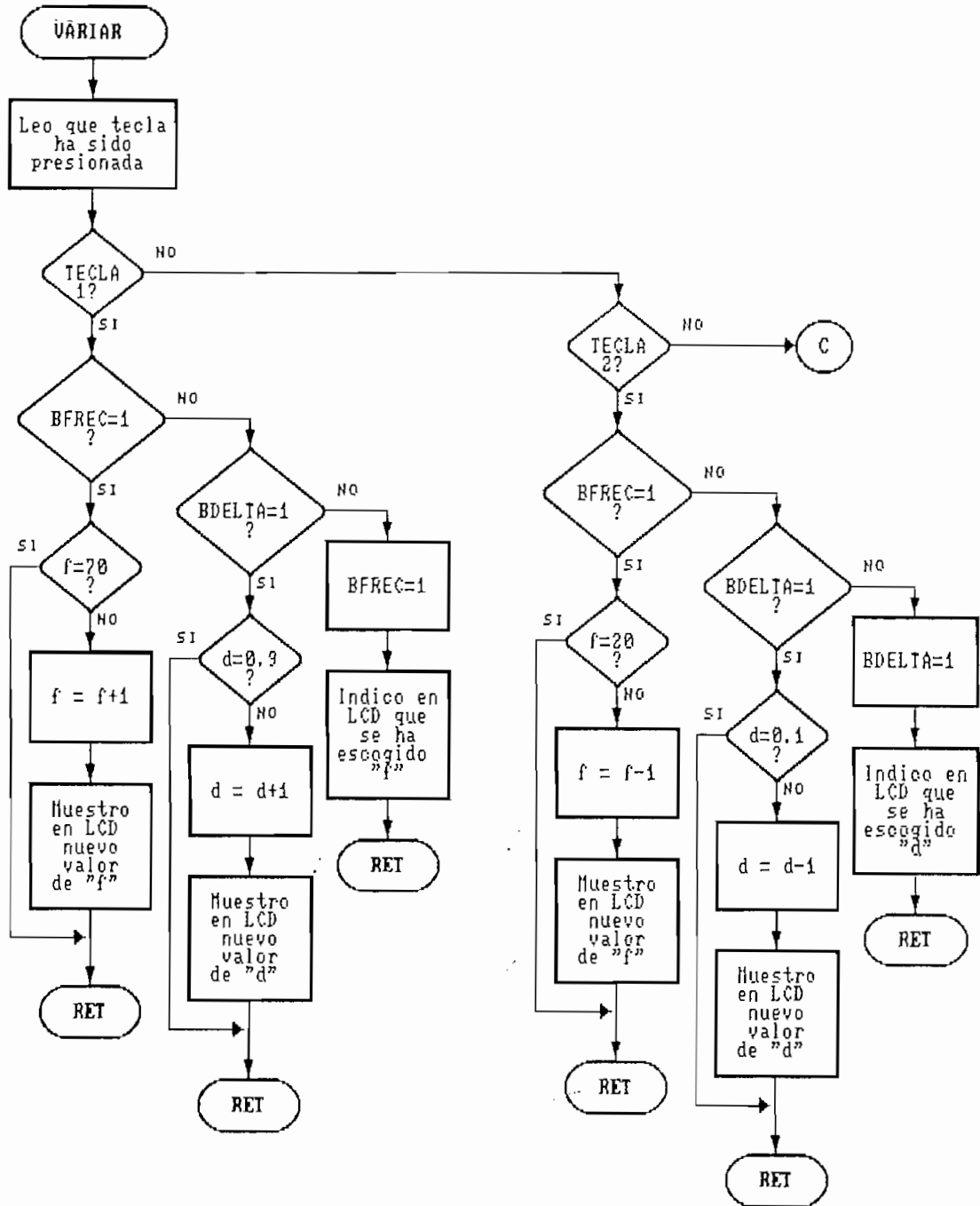


CONTINUACION SUBRUTINAS PARA EL CONTROL DEL INVERSOR:

SUBR. PARA CARGAR TIMER0
TIEMPO DEL ANCHO DE PULSO:SUBR. PARA CARGAR TIMER1
PERIODO DE LA PORTADORA:SUBR. PARA ACTUALIZAR PUNTERO
DE TABLA DE DATOS SPWM:SUBR. PARA ESPERAR QUE
SE PRESIONE UNA TECLA:

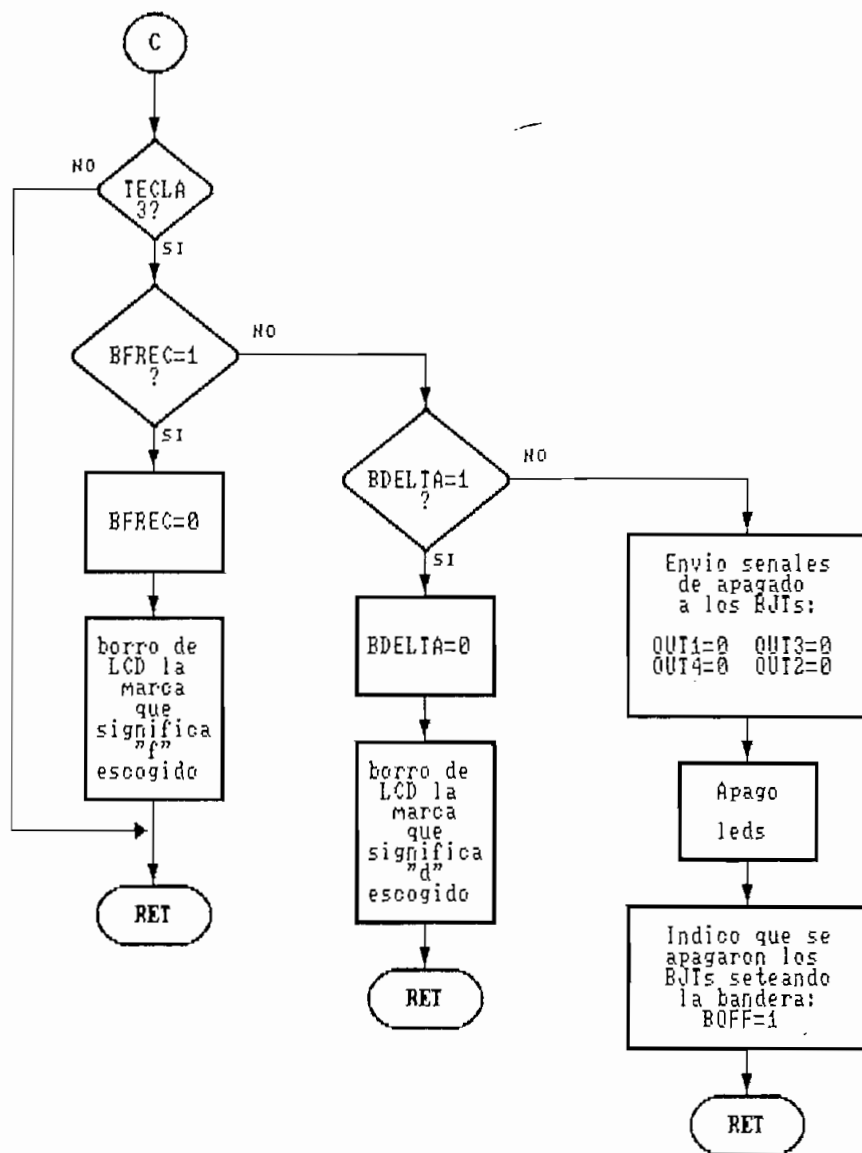
CONTINUACION SUBROUTINAS PARA EL CONTROL DEL INVERSOR:

SUBR. PARA VARIAR EL VALOR DE "f" O "d",
DE ACUERDO A LA TECLA PRESIONADA:

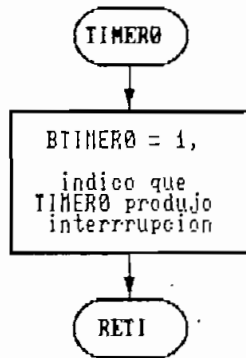
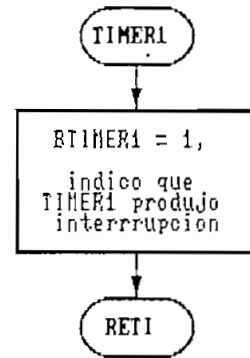
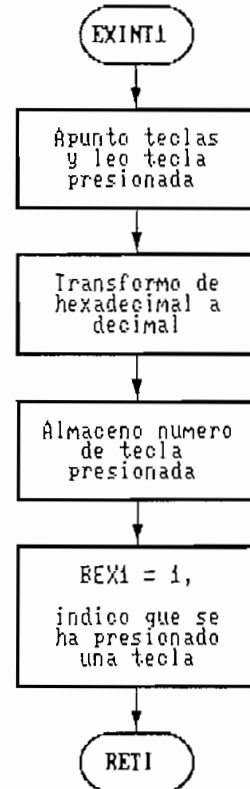


CONTINUACION SUBROUTINAS PARA EL CONTROL DEL INVERSOR:

CONTINUACION SUBROUTINA VARIAR:



CONTINUACION SUBROUTINAS PARA EL CONTROL DEL INVERSOR:

SUBR. DE ATENCION A LA INTERRUPCION
PRODUCIDA POR EL TIMER0:SUBR. DE ATENCION A LA INTERRUPCION
PRODUCIDA POR EL TIMER1:SUBR. DE ATENCION A LA
INTERRUPCION EXTERNA0:SUBR. DE ATENCION A LA
INTERRUPCION EXTERNA1:

3.7.3. Breve descripción de las subrutinas para el control del módulo LTN111.

Las subrutinas para el control del módulo LTN111 se detallan en cuanto tiene que ver con su función puesto que en la referencia [13] (ANEXO 4) se puede observar la manera de programación en forma más detallada.

RESETDISP: Mediante esta subrutina se realiza la inicialización del LCD de tal manera que cuando se encuentre en funcionamiento acepte los caracteres y demás instrucciones. Debe constar al inicio del programa y basta con ejecutarla una sola vez.

CURBLINK0: Esta subrutina realiza el apagado del cursor y del parpadeo de carácter; al igual que la subrutina anterior consta al inicio y es ejecutada una sola vez.

CLEARLCD: Subrutina que realiza el borrado del LCD. Deja en blanco el panel del display y posiciona el cursor al extremo izquierdo del mismo.

FROMLCD: Subrutina realizada para copiar un texto de 16 caracteres (residente en ROM) al LCD. Para este caso primero se realiza la escritura en la primera mitad del LCD y luego en la segunda por medio de las subrutinas DISP1 y DISP2.

DISP1: Subrutina que realiza la escritura de caracteres en la primera mitad del LCD.

DISP2: Subrutina que realiza la escritura de caracteres en la segunda mitad del LCD.

MOVCURSOR: El LTN111 tiene capacidad de mostrar 16 caracteres, esta subrutina posiciona el cursor en cualquier sitio del panel desde la posición 0 (00H) hasta la 15 (0FH).

PRINTCHAR: En la posición en la cual se encuentre ubicado el cursor esta subrutina escribe un carácter alfanumérico o cualquier signo.

PRINTDIG: En la posición en la cual se encuentre ubicado el cursor esta subrutina escribe un dígito.

Para editar las subrutinas mencionadas se ha seguido los pasos recomendados por la referencia [13] cuyo principal contenido se adjunta en el ANEXO 4.

CAPITULO IV

PRUEBAS Y RESULTADOS

4. PRUEBAS Y RESULTADOS.

4.1. Características dinámicas de conmutación del inversor.

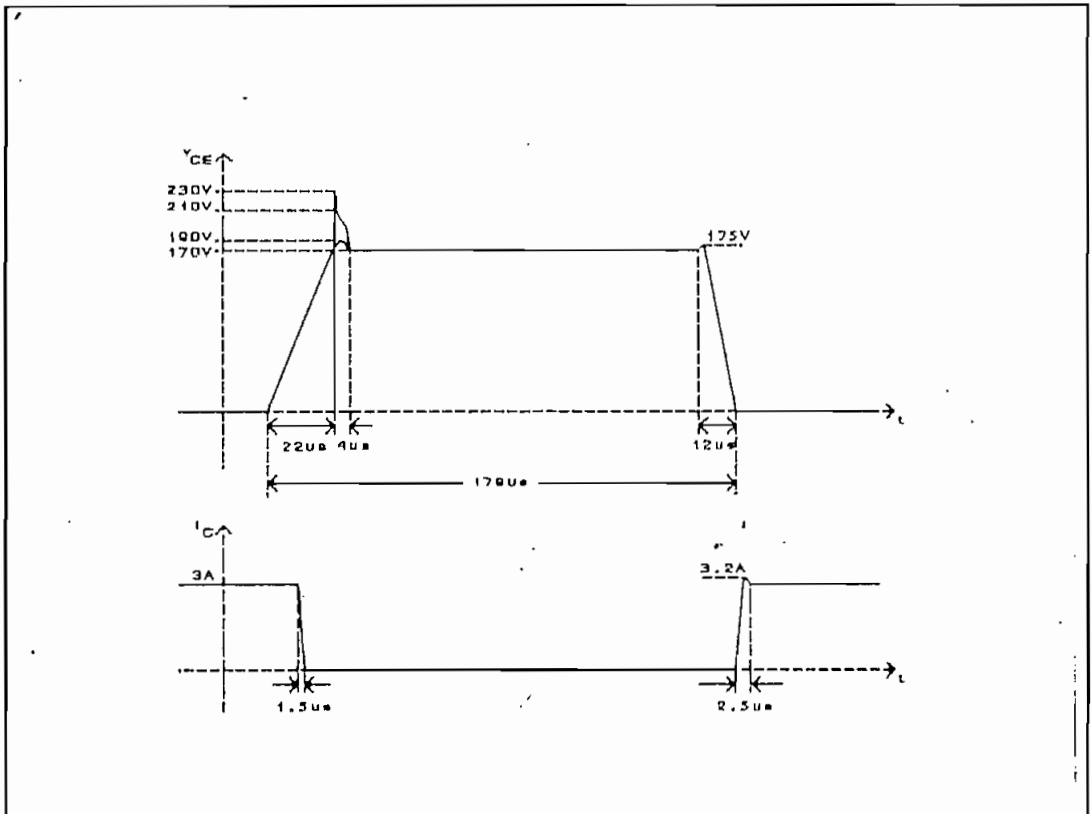


Fig. 4-01: v_{ce} y i_c en la conmutación de los dispositivos de potencia, control 2-niveles, carga R-L.

Para determinar las características dinámicas del inversor se toman las formas de onda del voltaje colector-emisor y de la corriente de colector en una configuración darlington con BJTs de potencia. Dichas formas de onda nos interesa tomarlas en la conmutación de los dispositivos de potencia de tal manera que se pueda determinar los tiempos de retardo en el encendido y en el apagado así como las características en

estado transitorio como el sobrepico de voltaje y corriente. Esta prueba se la ha realizado con carga R-L; con control SPWM de dos niveles y para una frecuencia e índice de modulación determinados. La figura 4-01 muestra las formas de onda de voltaje C-E y corriente de colector obtenidas en la conmutación de una configuración darlington con BJTs de potencia para una carga $R=33\Omega$ y $L=41.2\text{mH}$ y para una frecuencia de salida $f=70\text{Hz}$ e índice de modulación $d=0.1$.

4.2. Operación del circuito de control.

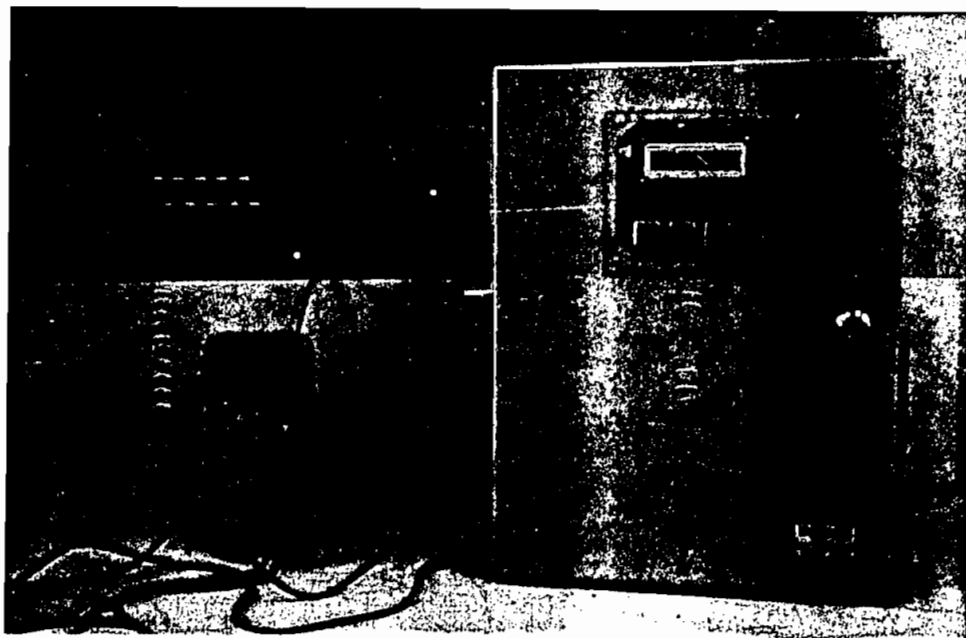


Foto 01: Circuito de control en el equipo.

El circuito de control, formado por las tarjetas MCP051DA y DISPLAY, se muestra en la foto 01 tal como se encuentra en el equipo. Las teclas se enumeran de izquierda a derecha desde

TECLA 1 hasta TECLA 2 y los leds de arriba hacia abajo comenzando desde LED 0 hasta LED 3.

La foto 02 muestra la tarjeta de control con mayor detalle y permite apreciar el mensaje que aparece cuando se va a escoger el tipo de control; con la tecla 1 se escoge el control de 2-niveles y con la tecla 2 el de 3-niveles, para este instante el circuito de control se encuentra encendido (led 3 ON). El potenciómetro ADJ sirve para controlar la intensidad del LCD.

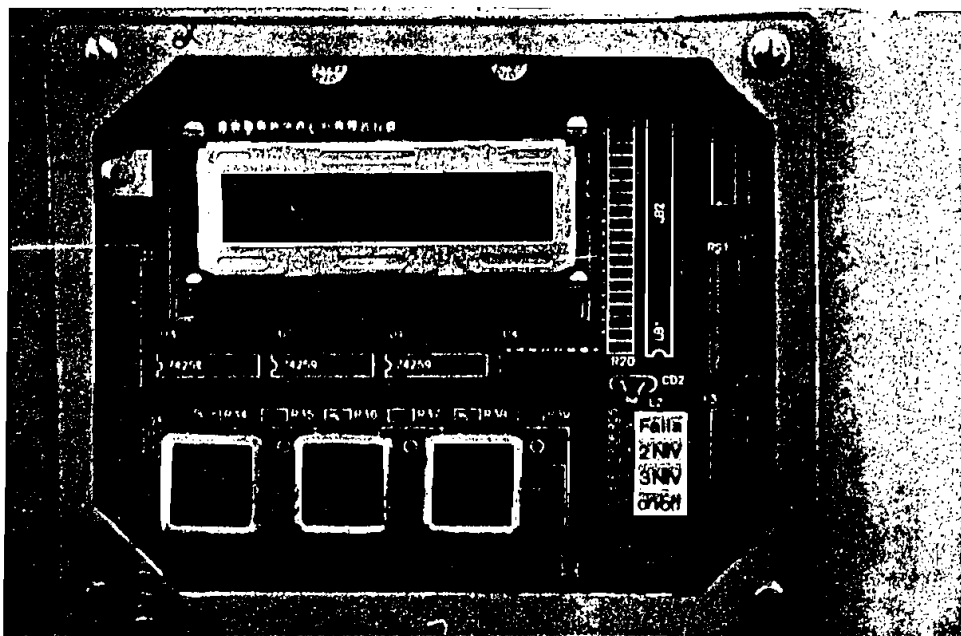


Foto 02: Circuito de control al inicio de su operación.

Las fotos 03 y 04 muestran la tarjeta del LCD cuando el equipo opera con el control de dos niveles (Foto 03) a una frecuencia de 60Hz y para un índice de modulación 0.7 y para

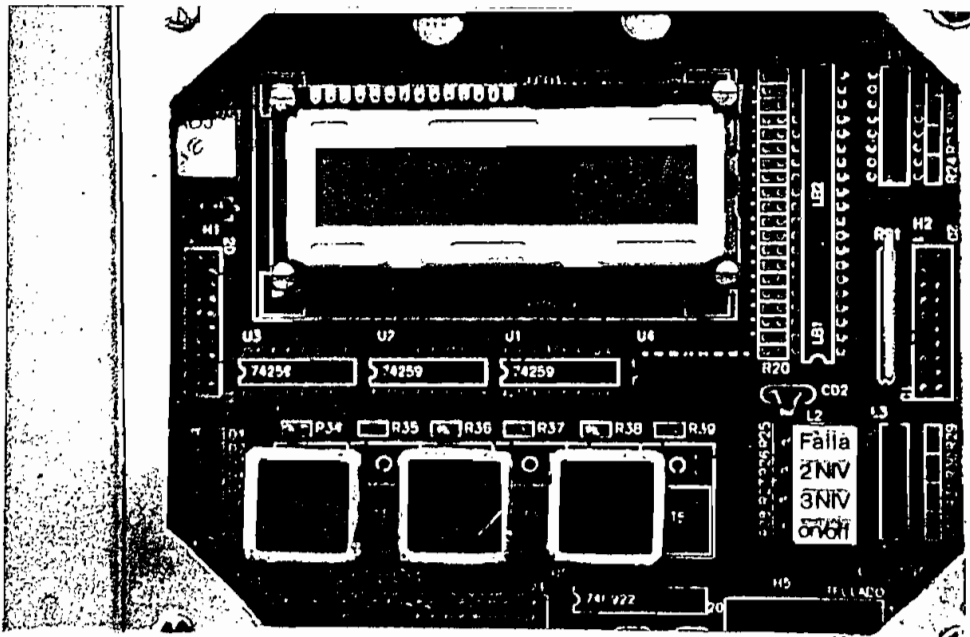


Foto 03: Circuito de control operando con técnica de dos niveles.

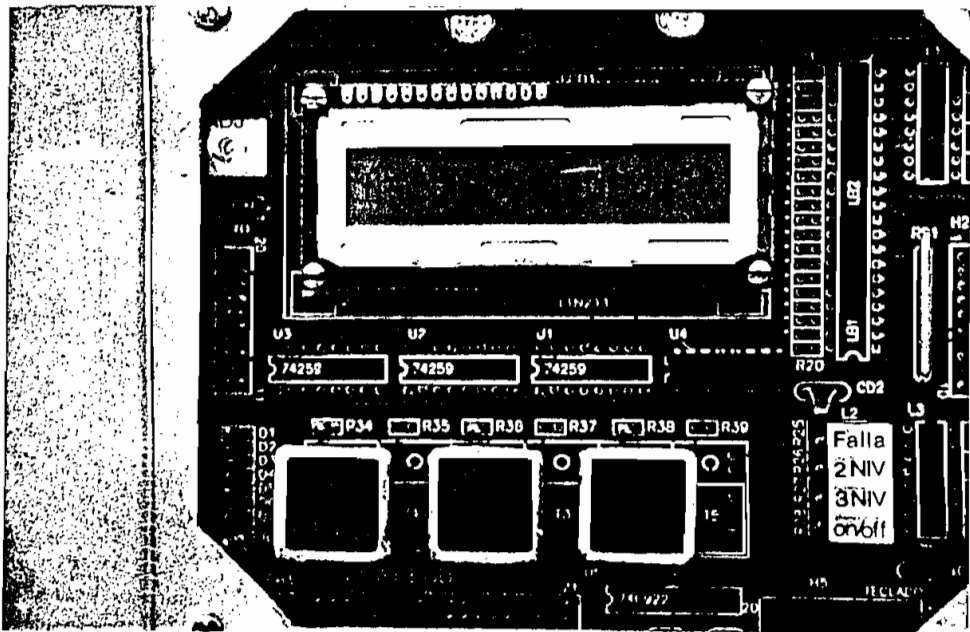


Foto 04: Circuito de control operando con técnica de tres niveles.

el control de tres niveles (foto 04) a 25Hz y 0.4 como índice de modulación. Para los dos casos el asterisco "*" a la derecha del parámetro indica que éste ha sido escogido para ser modificado; con la tecla 1 para aumentar su valor o con la tecla 2 para disminuirlo.

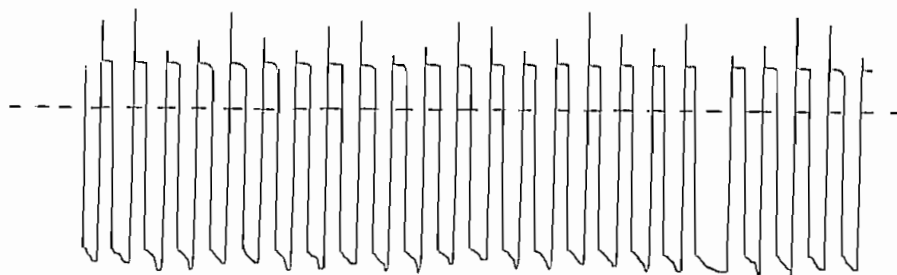
4.3. Operación del inversor con diferentes tipos de carga.

En el numeral 4.1 se puede observar el comportamiento de los dispositivos de potencia durante la conmutación. Para este caso, las pruebas se las ha realizado en los circuitos manejadores de base y en la carga para cada tipo de control y con distintos tipos de carga.

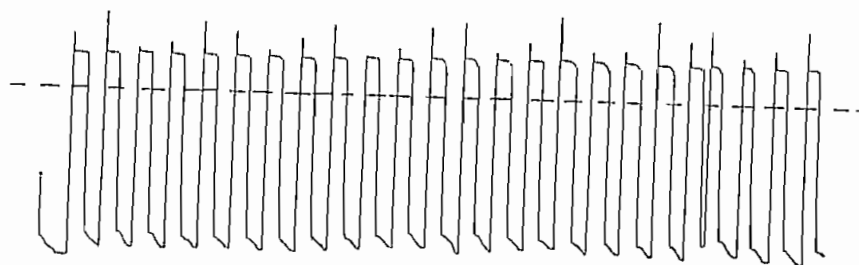
4.3.1. Pruebas en los circuitos manejadores de base.

Estas pruebas han sido realizadas en una rama del puente inversor (para las tarjetas 2 y 3 del módulo de potencia) a una frecuencia de 60Hz y para cada tipo de control a distintos índices de modulación.

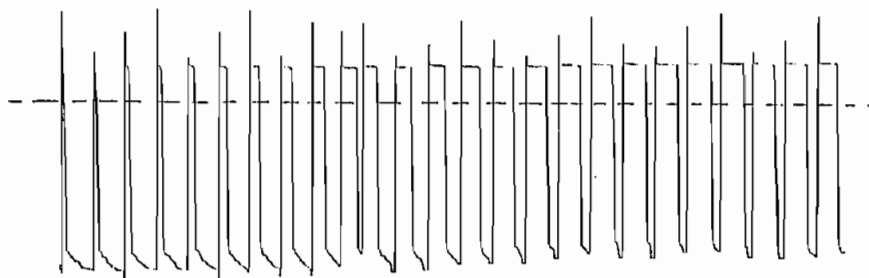
Para el control de dos niveles, los gráficos de la figura 4-02 muestran las formas de onda de voltaje en la base de las configuraciones darlington con BJTs de potencia. Para el control de tres niveles, los gráficos de la figura 4-03 muestran las formas de onda de voltaje en la base de las configuraciones darlington con BJTs de potencia.



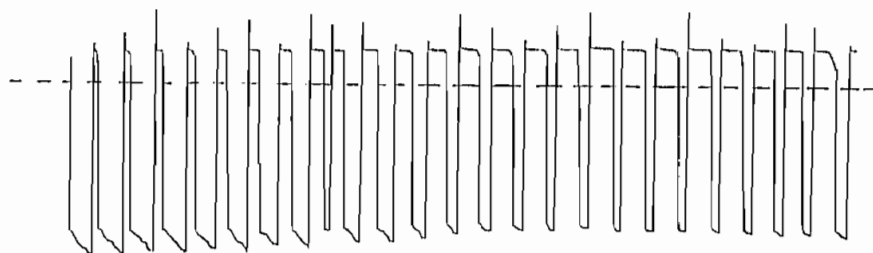
(a) 2-NIVELES; $t=100\text{ns}$, $d=0.1$, tarjeta 2.



(b) 2-NIVELES; $t=100\text{ns}$, $d=0.1$, tarjeta 3.

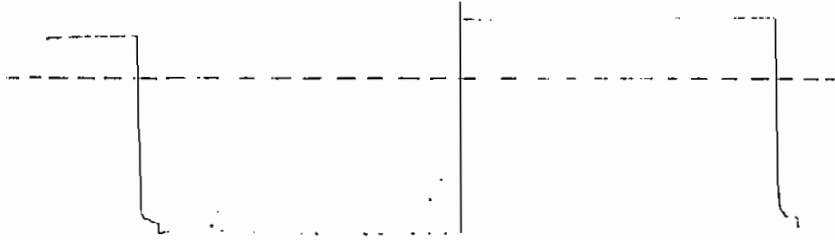


(c) 2-NIVELES; $f=60\text{Hz}$, $d=0.9$, tarjeta 2.

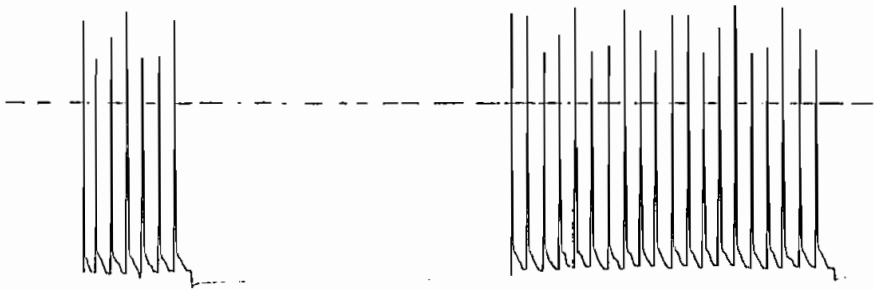


(d) 2-NIVELES; $f=60\text{Hz}$, $d=0.9$, tarjeta 3.

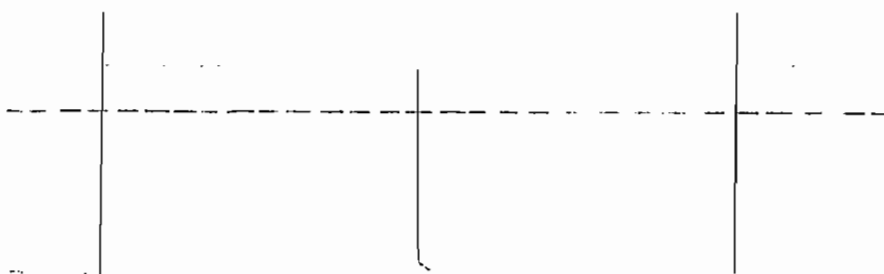
Fig. 4-02: Formas de onda de voltaje en la base de los BJTs de potencia para control de 2-niveles.



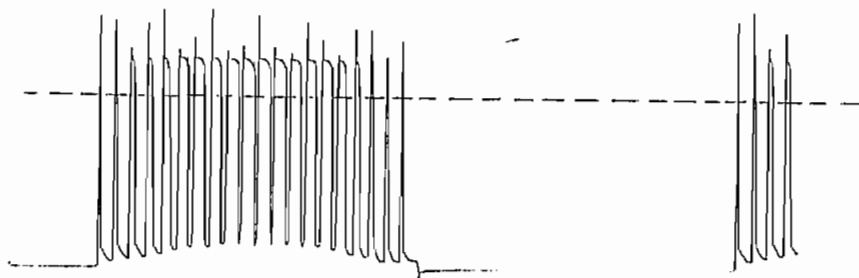
(a) 3-NIVELES; $f=60\text{Hz}$, $d=0.1$, tarjeta 2.



(b) 3-NIVELES; $f=60\text{Hz}$, $d=0.1$, tarjeta 3.



(c) 3-NIVELES; $f=60\text{Hz}$, $d=0.9$, tarjeta 2.



(d) 3-NIVELES; $f=60\text{Hz}$, $d=0.9$, tarjeta 3.

Fig. 4-03: Formas de onda de voltaje en la base de los BJTs de potencia para el control de 3-niveles.

4.3.2. Pruebas en la carga.

Mediante estas pruebas obtenemos las formas de onda de voltaje y corriente sobre la carga para cada tipo de control y con el equipo operando en sus límites de frecuencia de salida e índice de modulación. Además, se varía el índice de modulación para diferentes frecuencias para tomar la corriente RMS en la carga. Para todas estas pruebas, la corriente en la carga se toma por medio de una resistencia de muestreo $R_m=1.6\Omega$ en serie con la carga. Por lo tanto, para determinar el valor de corriente se deberá dividir el voltaje de las formas de onda para 1.6. Para todas las gráficas siguientes, las formas de onda de la parte superior representan el voltaje sobre la carga mientras que las formas de onda de la parte inferior representan la corriente sobre la carga (voltaje sobre la resistencia de muestreo).

CONTROL 2-NIVELES. CARGA R-L:

Para este caso como carga tenemos:

$$R=100\Omega \quad L=39mH$$

$$R_m=1.6\Omega \rightarrow \text{Resistencia de muestreo.}$$

Las fotos 05, 06, 07 y 08 muestran el voltaje y la corriente sobre la carga. Para cada caso se indican la frecuencia e índice de modulación; así como las escalas correspondientes con las cuales se han tomado los datos.

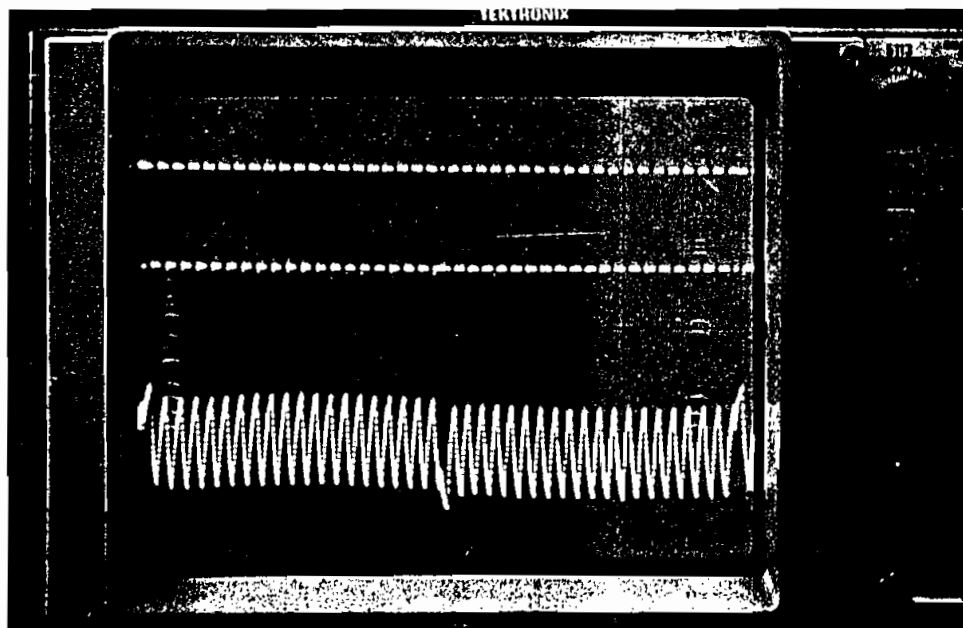


Foto 05: 2-NIVELES; carga R-L; $f=20\text{Hz}$; $d=0.1$; $t \rightarrow 5\text{ms}/\text{DIV}$
 $v(\text{carga}) \rightarrow 200\text{V}/\text{DIV}$; $i(\text{carga}) \rightarrow 2\text{V}/\text{DIV}$; $R_m=1.6\Omega$.

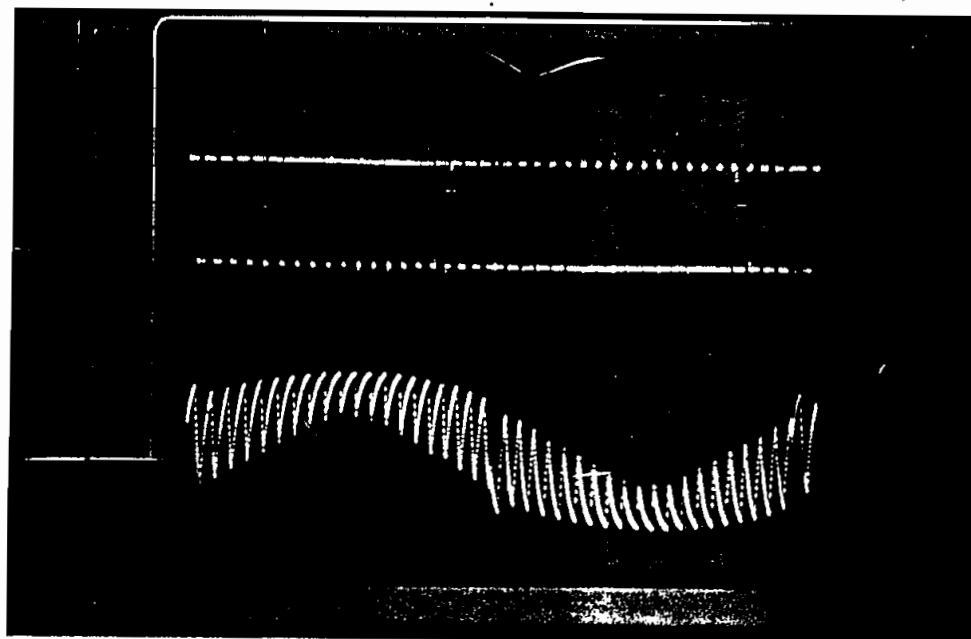


Foto 06: 2-NIVELES; carga R-L; $f=20\text{Hz}$; $d=0.9$; $t \rightarrow 5\text{ms}/\text{DIV}$
 $v(\text{carga}) \rightarrow 200\text{V}/\text{DIV}$; $i(\text{carga}) \rightarrow 2\text{V}/\text{DIV}$; $R_m=1.6\Omega$.

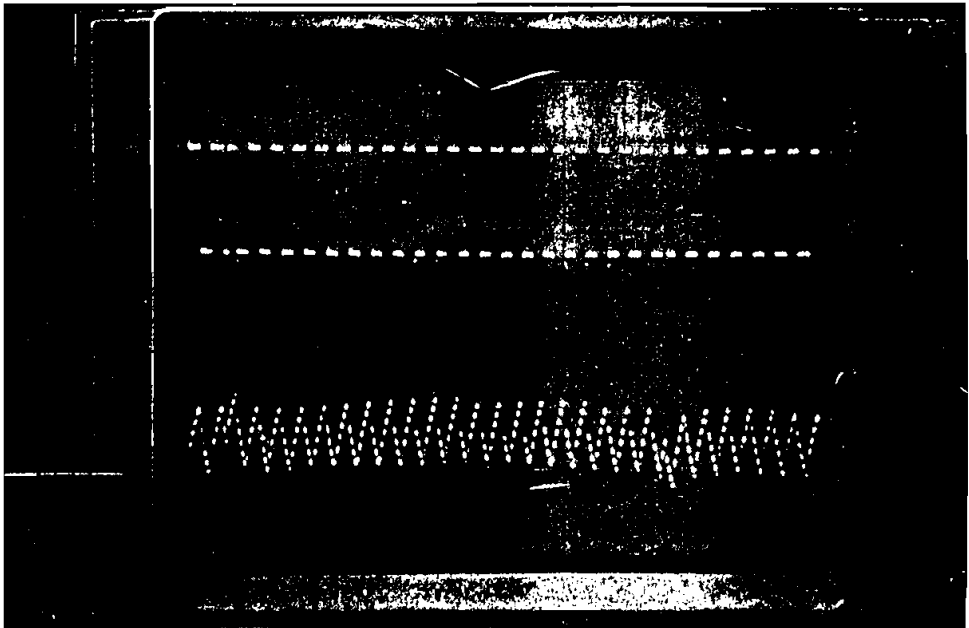


Foto 07: 2-NIVELES; carga R-L; $f=70\text{Hz}$; $d=0.1$; $t \rightarrow 1\text{ms}/\text{DIV}$
 $v(\text{carga}) \rightarrow 200\text{V}/\text{DIV}$; $i(\text{carga}) \rightarrow 1\text{V}/\text{DIV}$; $R_m=1.6\Omega$.

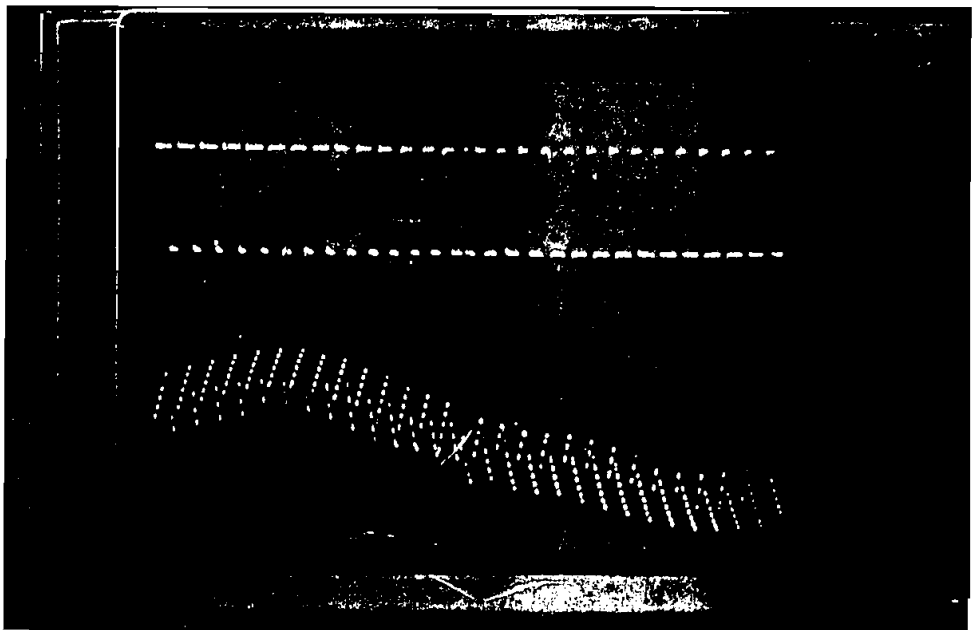


Foto 08: 2-NIVELES; carga R-L; $f=70\text{Hz}$; $d=0.7$; $t \rightarrow 1\text{ms}/\text{DIV}$
 $v(\text{carga}) \rightarrow 200\text{V}/\text{DIV}$; $i(\text{carga}) \rightarrow 1\text{V}/\text{DIV}$; $R_m=1.6\Omega$.

CONTROL 2-NIVELES. CARGA L:

Para este caso como carga tenemos:

$$L=233\text{mH}$$

$$R_m=1.6\Omega \rightarrow \text{Resistencia de muestreo.}$$

Las fotos 09, 10, 11 y 12 muestran el voltaje y la corriente sobre la carga.

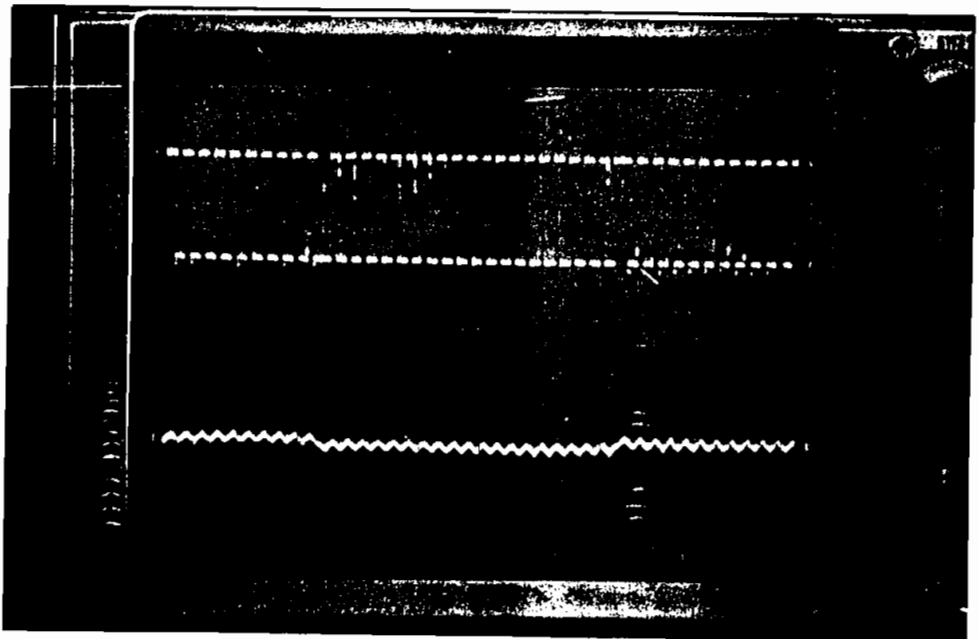


Foto 09: 2-NIVELES; carga L; $f=20\text{Hz}$; $d=0.1$; $t \rightarrow 5\text{ms/DIV}$
 $v(\text{carga}) \rightarrow 200\text{V/DIV}$; $i(\text{carga}) \rightarrow 5\text{V/DIV}$; $R_m=1.6\Omega$.

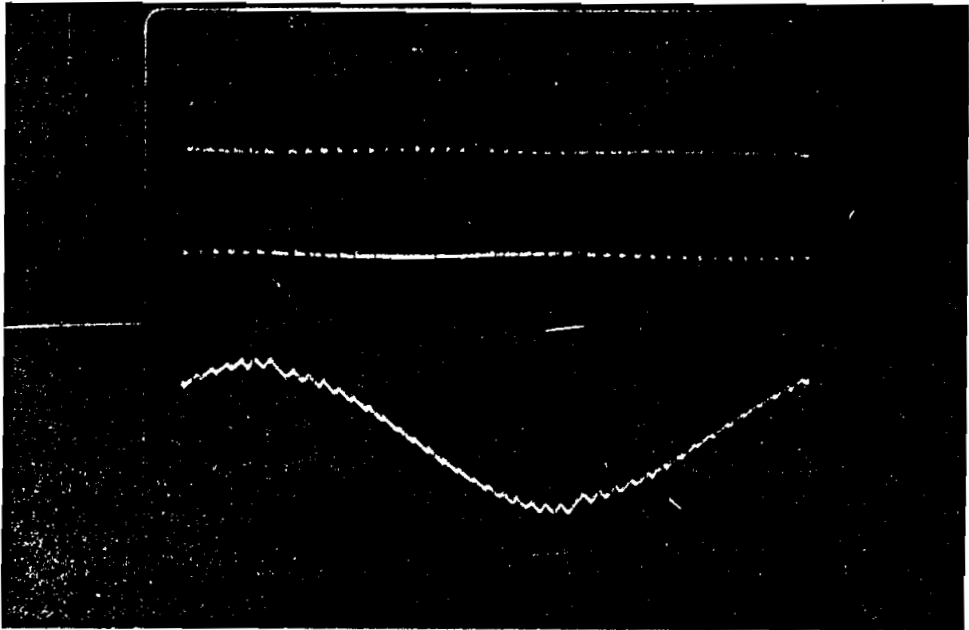


Foto 10: 2-NIVELES; carga L; $f=20\text{Hz}$; $d=0.9$; $t \rightarrow 5\text{ms}/\text{DIV}$
 $v(\text{carga}) \rightarrow 200\text{V}/\text{DIV}$; $i(\text{carga}) \rightarrow 5\text{V}/\text{DIV}$; $R_m=1.6\Omega$.

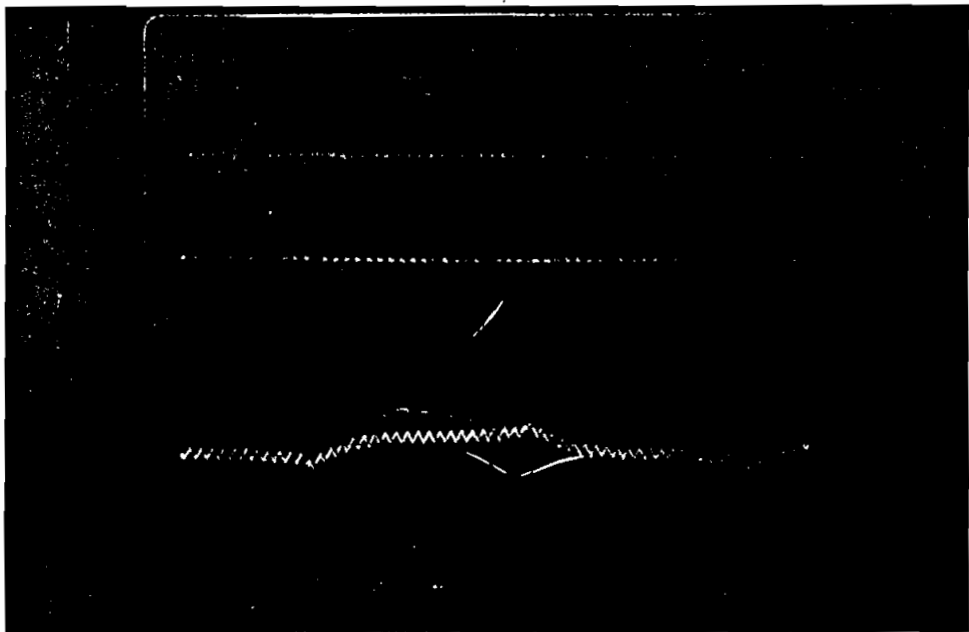


Foto 11: 2-NIVELES; carga L; $f=70\text{Hz}$; $d=0.1$; $t \rightarrow 2\text{ms}/\text{DIV}$
 $v(\text{carga}) \rightarrow 200\text{V}/\text{DIV}$; $i(\text{carga}) \rightarrow 1\text{V}/\text{DIV}$; $R_m=1.6\Omega$.

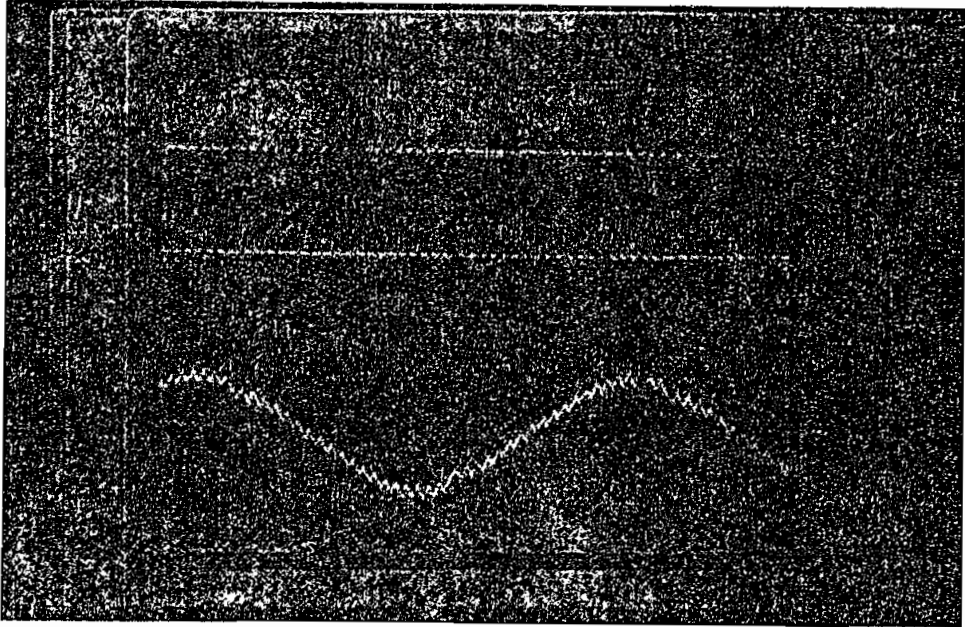


Foto 12: 2-NIVELES; carga L; $f=70\text{Hz}$; $d=0.9$; $t \rightarrow 2\text{ms/DIV}$
 $v(\text{carga}) \rightarrow 200\text{V/DIV}$; $i(\text{carga}) \rightarrow 1\text{V/DIV}$; $R_m=1.6\Omega$.

CONTROL 3-NIVELES. CARGA R-L:

Para este caso como carga tenemos:

$$R=100\Omega \quad L=39\text{mH}$$

$$R_m=1.6\Omega \rightarrow \text{Resistencia de muestreo.}$$

Las fotos 13, 14, 15 y 16 muestran el voltaje y la corriente sobre la carga.

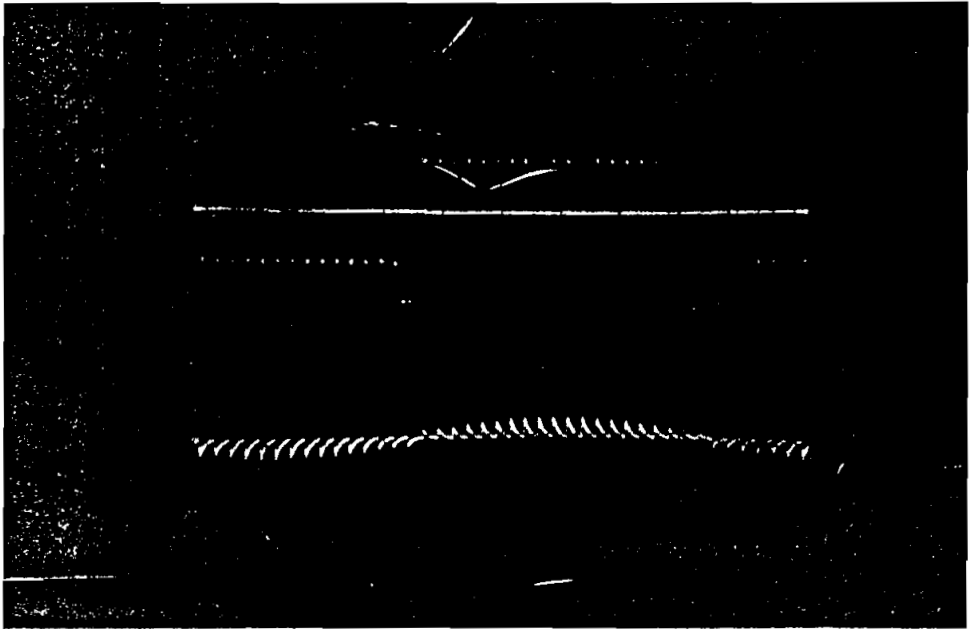


Foto 13: 3-NIVELES; carga R-L; $f=20\text{Hz}$; $d=0.1$; $t \rightarrow 5\text{ms/DIV}$
 $v(\text{carga}) \rightarrow 200\text{V/DIV}$; $i(\text{carga}) \rightarrow 2\text{V/DIV}$; $R_m=1.6\Omega$.

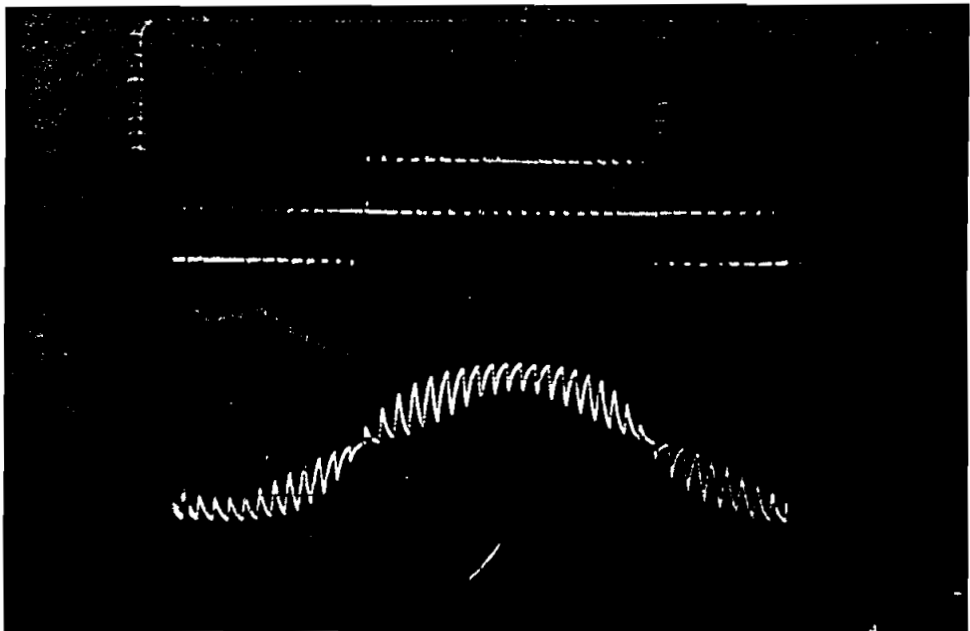


Foto 14: 3-NIVELES; carga R-L; $f=20\text{Hz}$; $d=0.9$; $t \rightarrow 5\text{ms/DIV}$
 $v(\text{carga}) \rightarrow 200\text{V/DIV}$; $i(\text{carga}) \rightarrow 2\text{V/DIV}$; $R_m=1.6\Omega$.

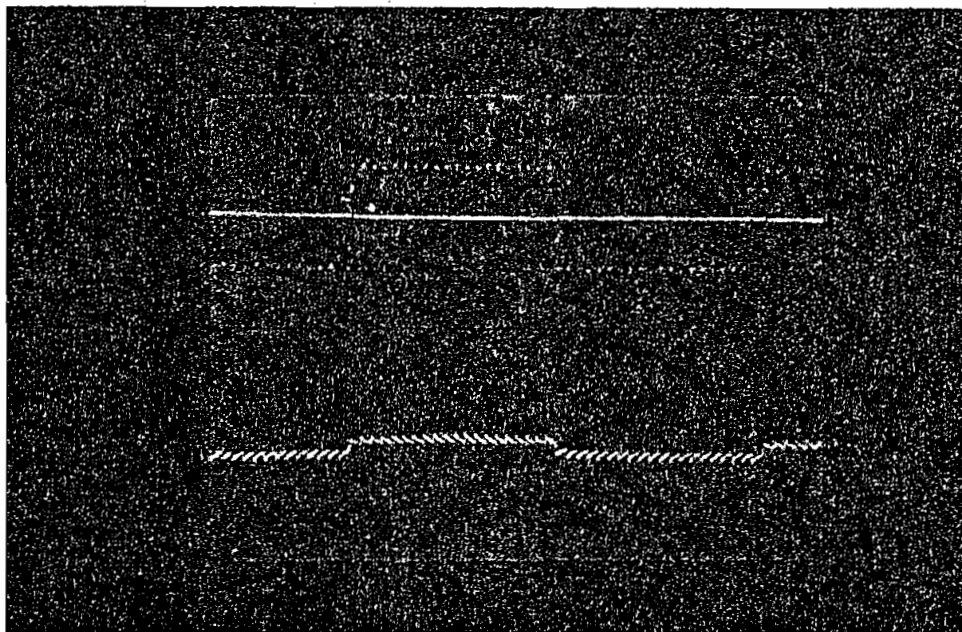


Foto 15: 3-NIVELES; carga R-L; $f=70\text{Hz}$; $d=0.1$; $t \rightarrow 2\text{ms}/\text{DIV}$
 $v(\text{carga}) \rightarrow 200\text{V}/\text{DIV}$; $i(\text{carga}) \rightarrow 2\text{V}/\text{DIV}$; $R_m=1.6\Omega$.

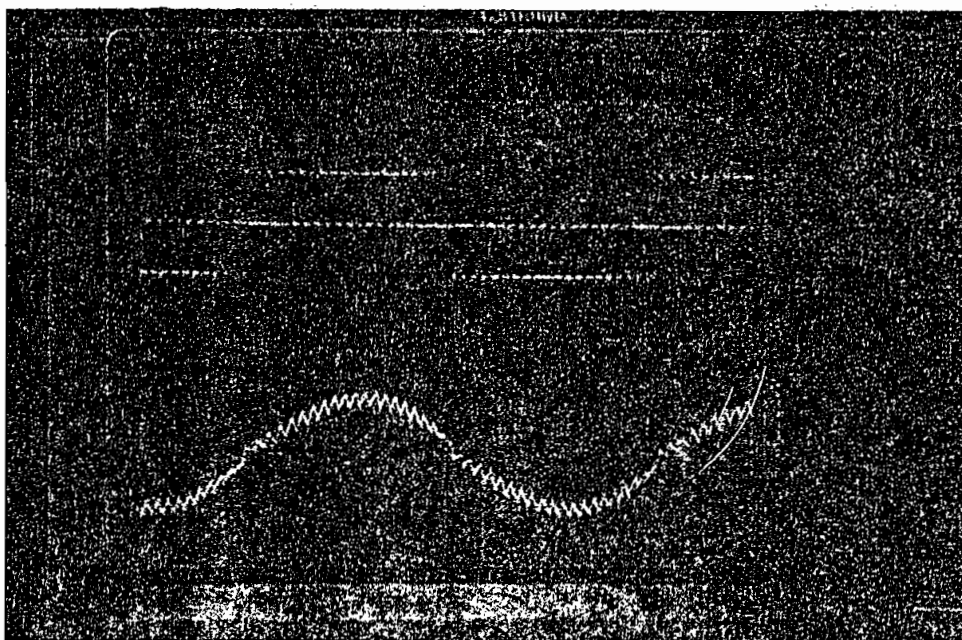


Foto 16: 2-NIVELES; carga R-L; $f=70\text{Hz}$; $d=0.9$; $t \rightarrow 2\text{ms}/\text{DIV}$
 $v(\text{carga}) \rightarrow 200\text{V}/\text{DIV}$; $i(\text{carga}) \rightarrow 2\text{V}/\text{DIV}$; $R_m=1.6\Omega$.

CONTROL 3-NIVELES. CARGA L:

Para este caso como carga tenemos:

$$L=418\text{mH}$$

$$R_m=1.6\Omega \rightarrow \text{Resistencia de muestreo.}$$

Las fotos 17, 18, 19 y 20 muestran el voltaje y la corriente sobre la carga.

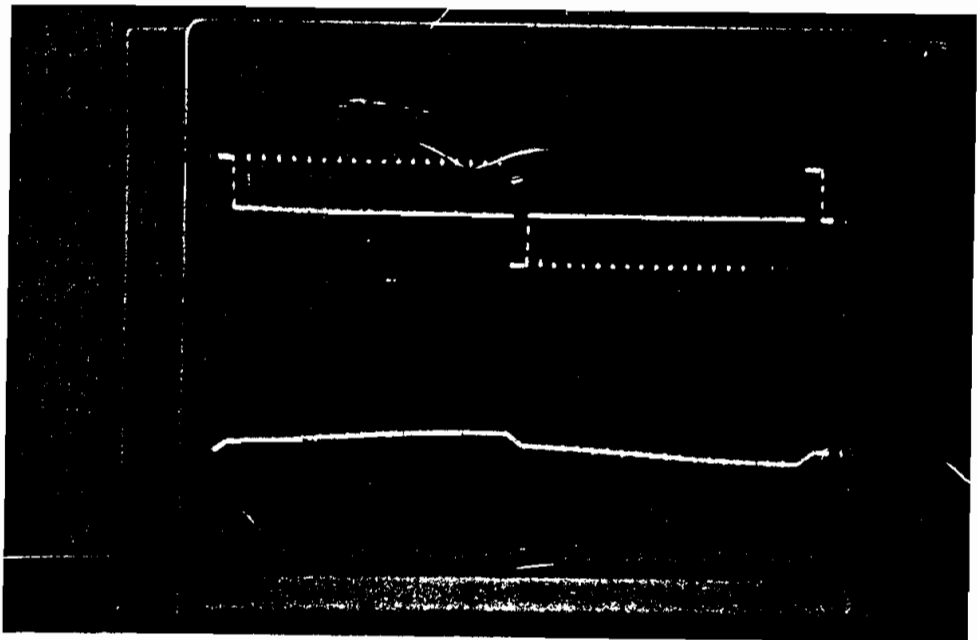


Foto 17: 3-NIVELES; carga L; $f=30\text{Hz}$; $d=0.1$; $t \rightarrow 5\text{ms}/\text{DIV}$
 $v(\text{carga}) \rightarrow 20\text{V}/\text{DIV}$; $i(\text{carga}) \rightarrow 5\text{V}/\text{DIV}$; $R_m=1.6\Omega$.

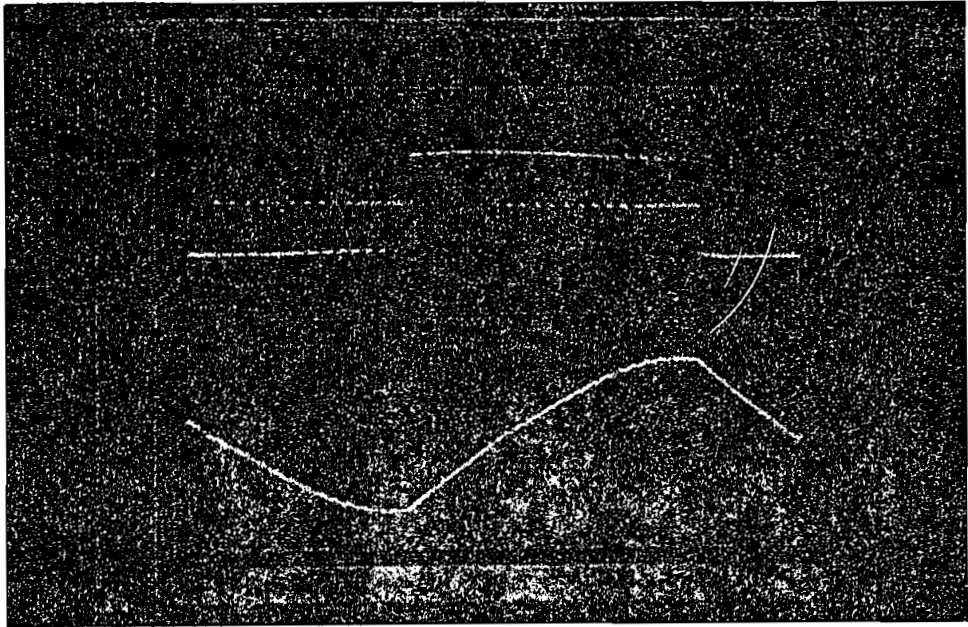


Foto 18: 3-NIVELES; carga L; $f=20\text{Hz}$; $d=0.9$; $t \rightarrow 5\text{ms}/\text{DIV}$
 $v(\text{carga}) \rightarrow 200\text{V}/\text{DIV}$; $i(\text{carga}) \rightarrow 5\text{V}/\text{DIV}$; $R_m=1.6\Omega$.

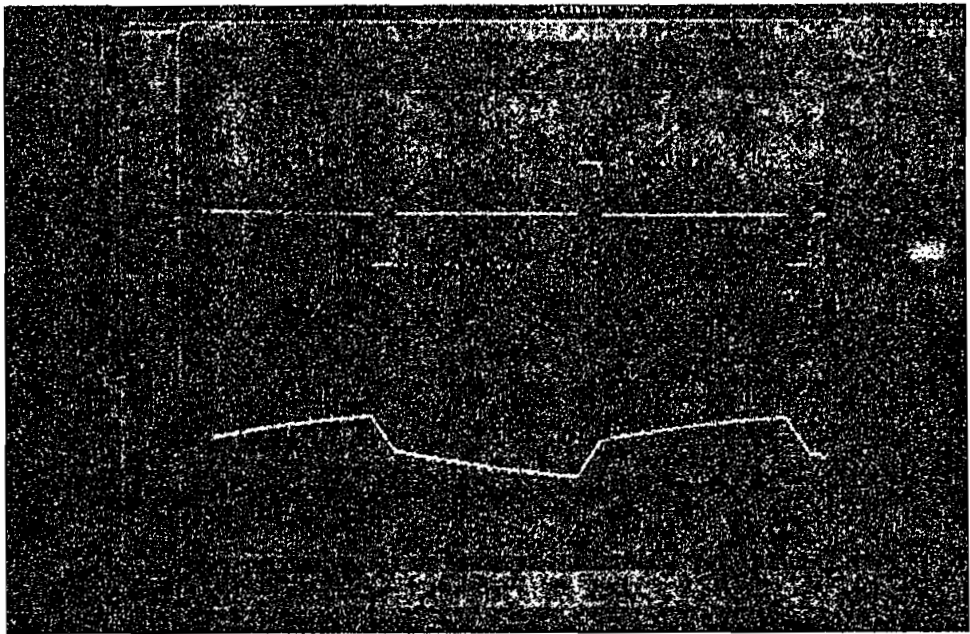


Foto 19: 3-NIVELES; carga L; $f=70\text{Hz}$; $d=0.1$; $t \rightarrow 2\text{ms}/\text{DIV}$
 $v(\text{carga}) \rightarrow 200\text{V}/\text{DIV}$; $i(\text{carga}) \rightarrow 1\text{V}/\text{DIV}$; $R_m=1.6\Omega$.

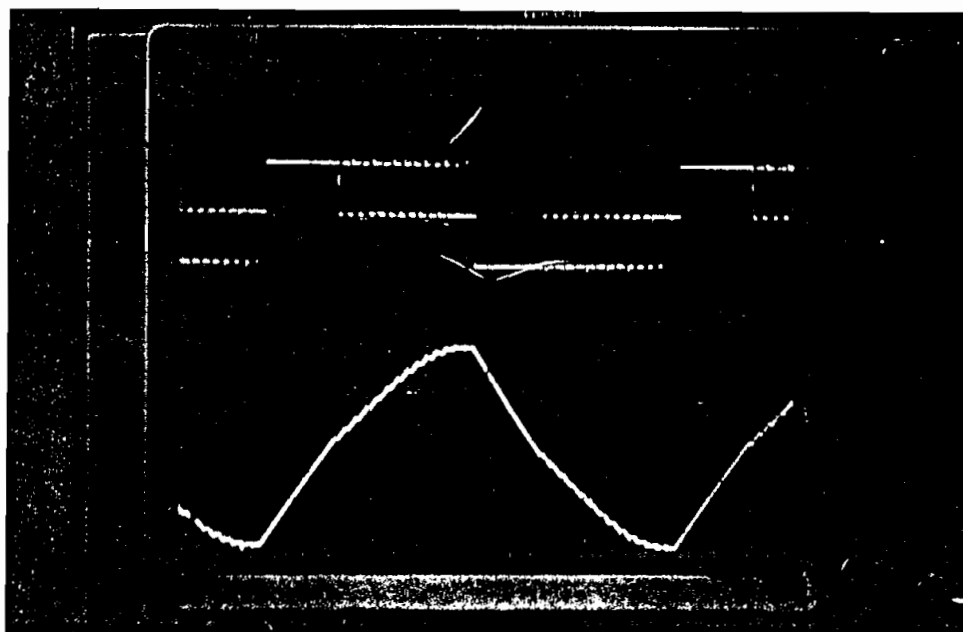


Foto 20: 3-NIVELES; carga L; $f=70\text{Hz}$; $d=0.9$; $t \rightarrow 2\text{ms/DIV}$
 $v(\text{carga}) \rightarrow 200\text{V/DIV}$; $i(\text{carga}) \rightarrow 1\text{V/DIV}$; $R_m=1.6\Omega$.

CORRIENTE EN LA CARGA vs. INDICE DE MODULACION:

Para diferentes frecuencias se han realizado las curvas de corriente en la carga vs. índice de modulación. Dichas curvas se presentan a continuación en las figuras 4-04 y 4-05, para cada tipo de control y con carga inductiva.

Para el control de dos niveles, los valores de corriente en la carga tomados con una carga $L=260\text{mH}$ para las frecuencias 20, 30 y 40Hz y una carga $L=79\text{mH}$ para las frecuencias 50, 60 y 70Hz se presentan en la tabla 4-01 para distintos índices de modulación.

CONTROL 2-NIVELES

carga: $L=260\text{mH}$ para 20, 30 y 40Hz, $L=78\text{mH}$ para 50, 60, 70Hz

Corriente en la carga " I_c " en en Amperios

"d"	f=20Hz	f=30Hz	f=40Hz	f=50Hz	f=60Hz	f=70Hz
0.1	0.205	0.125	0.116	0.205	0.148	0.154
0.2	0.485	0.242	0.139	0.229	0.153	0.154
0.3	0.790	0.435	0.253	0.374	0.169	0.159
0.4	1.101	0.643	0.395	0.669	0.267	0.174
0.5	1.425	0.848	0.545	0.974	0.505	0.273
0.6	1.757	1.059	0.693	1.259	0.751	0.451
0.7	2.098	1.274	0.843	1.571	1.001	0.673
0.8	2.445	1.485	0.995	1.861	1.220	0.871
0.9	2.800	1.702	1.147	2.160	1.477	1.065

TABLA 4-01: Corriente en la carga " I_c " en función del índice de modulación " d " para el control de 2-niveles.

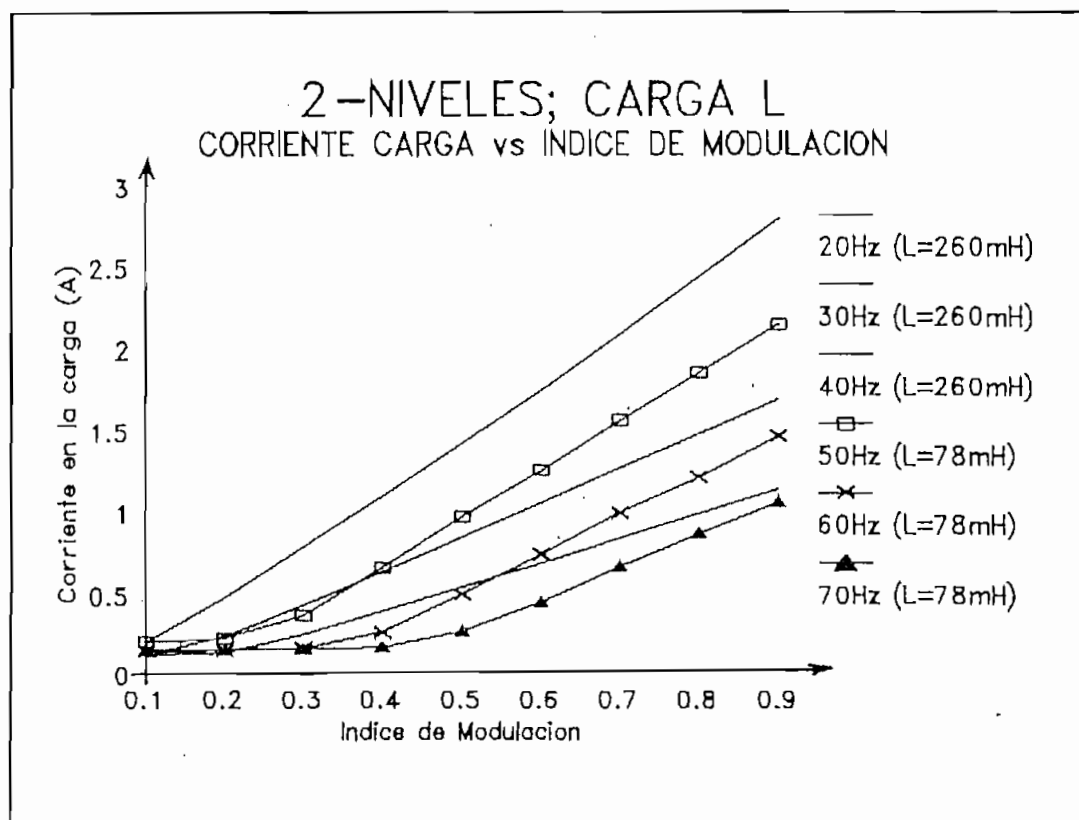


Fig. 4-04: Curvas " I_c " vs. " d " para distintas frecuencias. Control 2-niveles, carga inductiva.

Las curvas de "corriente en la carga" vs. "índice de modulación" para los datos de la tabla 4-01 se muestran en la figura 4-04.

La tabla 4-02 muestra los valores de corriente para distintos valores de índice de modulación para el control de tres niveles y carga $L=380\text{mH}$.

CONTROL 3-NIVELES

carga: $L=380\text{mH}$ para 20, 30, 40, 50, 60, 70Hz

Corriente en la carga "Ic" en en Amperios

<i>"d"</i>	<i>f=20Hz</i>	<i>f=30Hz</i>	<i>f=40Hz</i>	<i>f=50Hz</i>	<i>f=60Hz</i>	<i>f=70Hz</i>
0.1	0.310	0.230	0.192	0.171	0.157	0.150
0.2	0.606	0.406	0.308	0.255	0.218	0.197
0.3	0.894	0.601	0.440	0.348	0.290	0.252
0.4	1.162	0.770	0.564	0.445	0.362	0.309
0.5	1.391	0.911	0.661	0.514	0.420	0.355
0.6	1.662	1.077	0.772	0.600	0.490	0.410
0.7	1.856	1.215	0.867	0.669	0.537	0.449
0.8	2.085	1.341	0.950	0.733	0.598	0.496
0.9	2.249	1.500	1.027	0.791	0.636	0.531

TABLA 4-02: Corriente en la carga "Ic" en función del índice de modulación "d" para el control de 3-niveles.

Las curvas de "corriente en la carga" vs. "índice de modulación" para los datos de la tabla 4-02 se muestran en la figura 4-05.

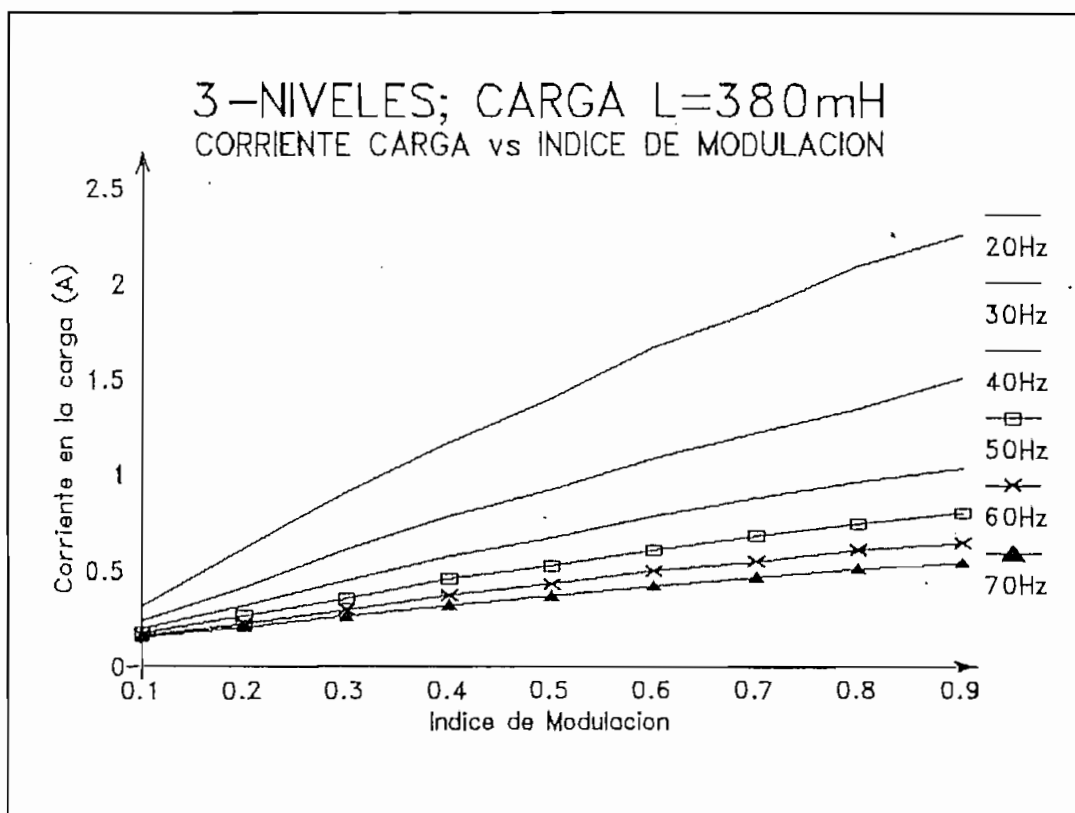


Fig. 4-05: Curvas " I_c " vs. " d " para distintas frecuencias.
Control 3-niveles, carga inductiva.

4.4. Operación de los circuitos de protección.

4.4.1. Protección contra sobrecorrientes.

Esta prueba se ha realizado para el control de 2-niveles y se ha escogido una carga inductiva $L=39\text{mH}$ para llegar al pico de corriente que hace actuar la protección. A una frecuencia de 60Hz y con un índice de modulación igual a 0.9 tenemos el límite de operación con la mencionada carga (máxima corriente). En este instante, cuando bajamos la frecuencia a 55Hz con el mismo índice de modulación se produce la

sobrecorriente que hace actuar la protección apagando los dispositivos de potencia casi inmediatamente, tal como se muestra en la foto 21.

La corriente en la carga se ha tomado por medio de una resistencia de muestreo $R_m=1.6\Omega$ en serie con la carga.

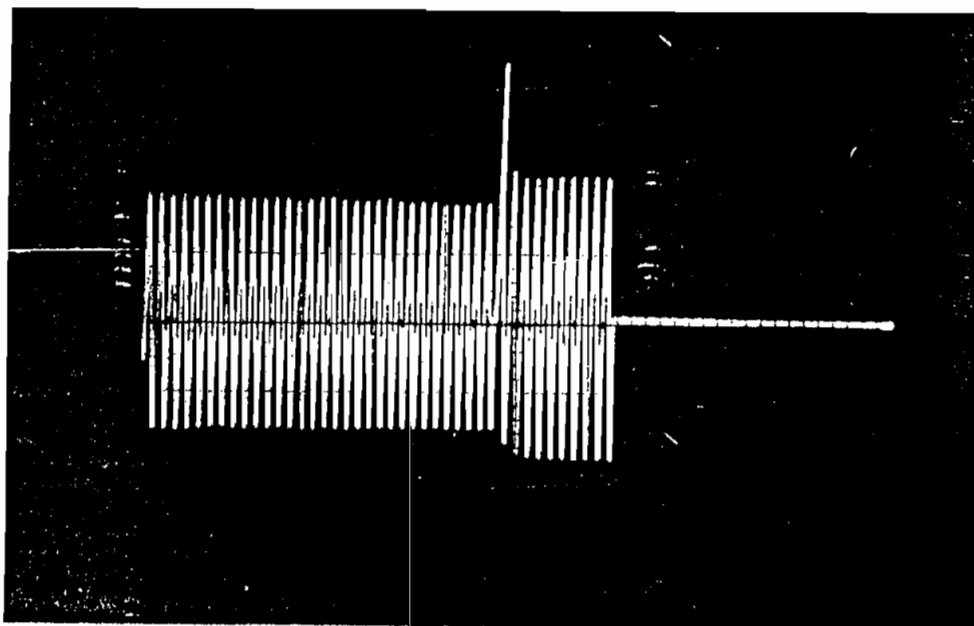


Foto 21: Corriente en la carga y actuación de la protección contra sobrecorrientes. Escala: $t \rightarrow 0.1\text{ms}/\text{DIV}$; $i \rightarrow 5\text{V}/\text{DIV}$; $R_m=1.6\Omega$.

4.4.2. Circuitos snubber y diodos zener.

Los circuitos snubber implementados sirven para reducir las pérdidas en la conmutación así como los sobrepicos de voltaje colector-emisor en los dispositivos de potencia. En la figura 4-01 se puede observar que el sobrepico de voltaje C-E es del

5.88% y de corriente de colector es del 6.67%. Además los tiempos de conmutación también son aceptables.

Los diodos zener actúan en caso de mayores picos de voltaje colector-emisor que los mostrados en la figura 4-01.

4.5. Detalles constructivos del inversor.

La foto 22 muestra el módulo de potencia (tarjetas 1, 2, 3 y 4), la fuente de polarización para las tarjetas de control, los terminales de potencia (izquierda) y los terminales de control (derecha). El relé que se observa en la parte superior derecha se activa al escoger el tipo de control conectando la fuente dc con el módulo de potencia.

Las tarjetas 2 y 3 forman una rama del puente inversor así como las tarjetas 4 y 1; por esta razón, se enumeran en la manera indicada pues los circuitos snubber han sido diseñados y construidos para proteger las ramas, debiendo estar lo más próximos posibles a los dispositivos que protegen. El montaje de las tarjetas mencionadas se ha hecho sobre un "rack" de tal manera que cualquier cambio o chequeo de elementos sea realizado con facilidad. Cada tarjeta es desmontable del rack; el detalle constructivo de una de estas tarjetas se muestra en la foto 23 en cuanto tiene que ver con la distribución de elementos. La foto 24 muestra el lado de soldadura de una de las tarjetas. En el anexo 3 se pueden observar los diagramas del circuito impreso para estas

ANEXO 1

LISTADOS DE LOS PROGRAMAS EN ASSEMBLER

El listado de los programas en assembler se adjunta a la tesis en un texto diferente (anillado).

ANEXO 2

DIAGRAMAS CIRCUITALES COMPLETOS DEL CONVERTIDOR

tarjetas. En la foto 25 se puede observar el equipo en su parte externa. En su cubierta principal se encuentra montado el circuito de control y señalización, al lado izquierdo los terminales para conectar la carga y la fuente dc de entrada al puente inversor. Además se observa la parte posterior del equipo sobre la cual se encuentran montados los transformadores de aislamiento para cada tarjeta del módulo de potencia así como el ventilador que permite enfriar los dispositivos de potencia cuando estos trabajan a plena carga.

El convertidor dc-ac diseñado y construido funciona con una fuente externa dc de entrada de valor 170V y para una carga igual a 0.6KVA. Dicha fuente, parte de las cargas utilizadas y parte del equipo de medición se muestra en la foto 26.

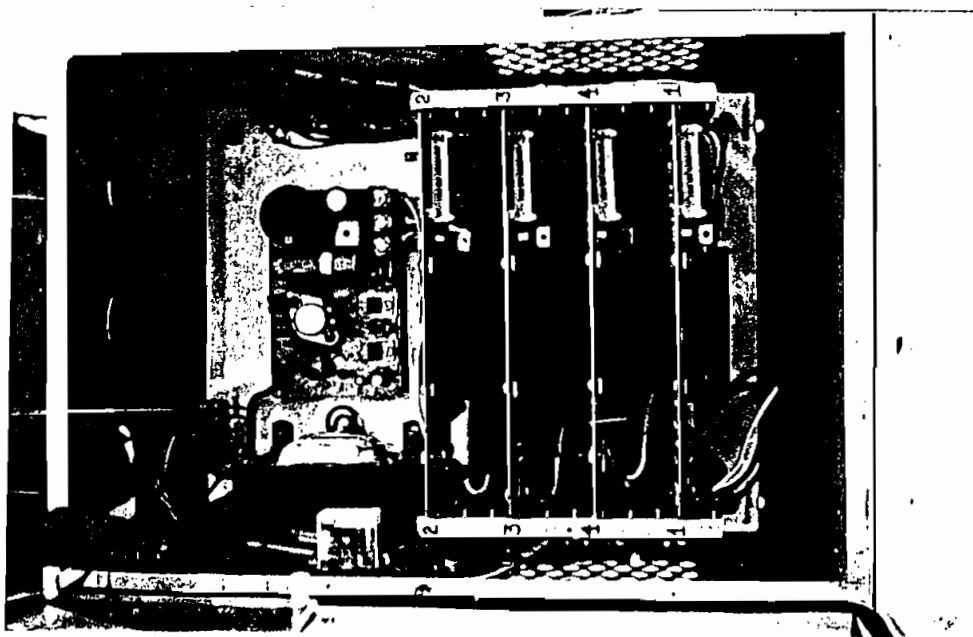


Foto 22: Detalles constructivos.

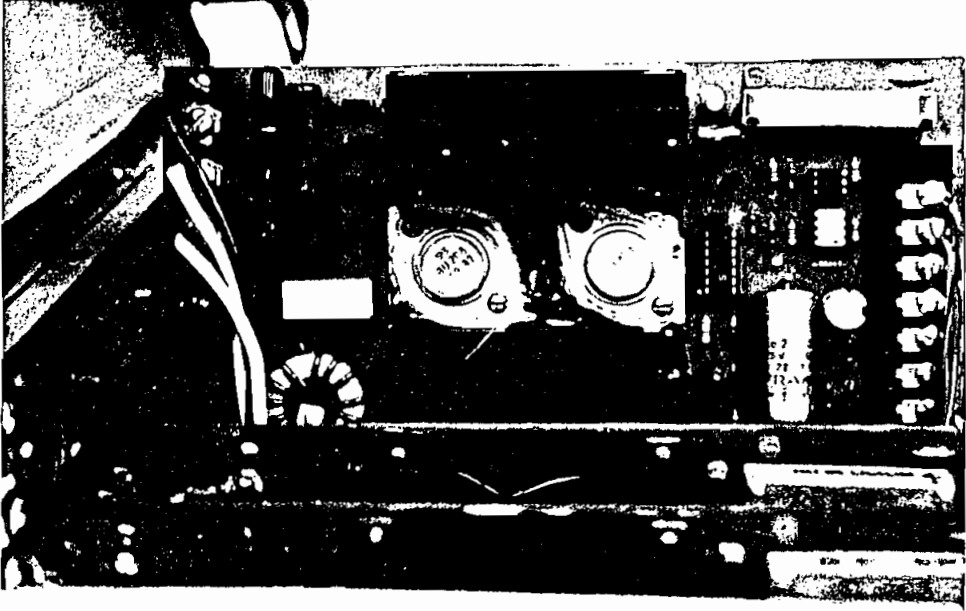


Foto 23: Detalles constructivos.

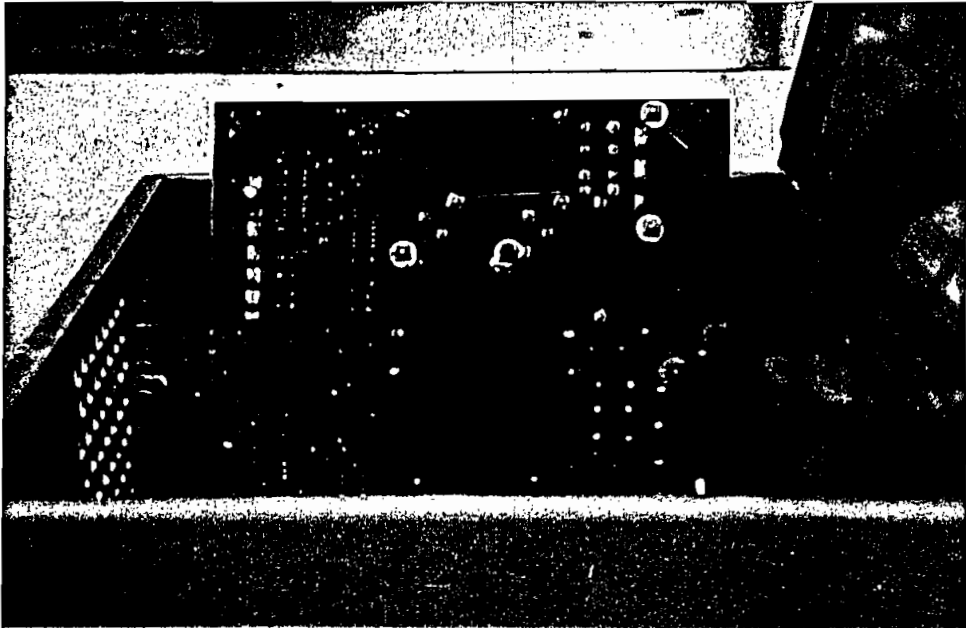
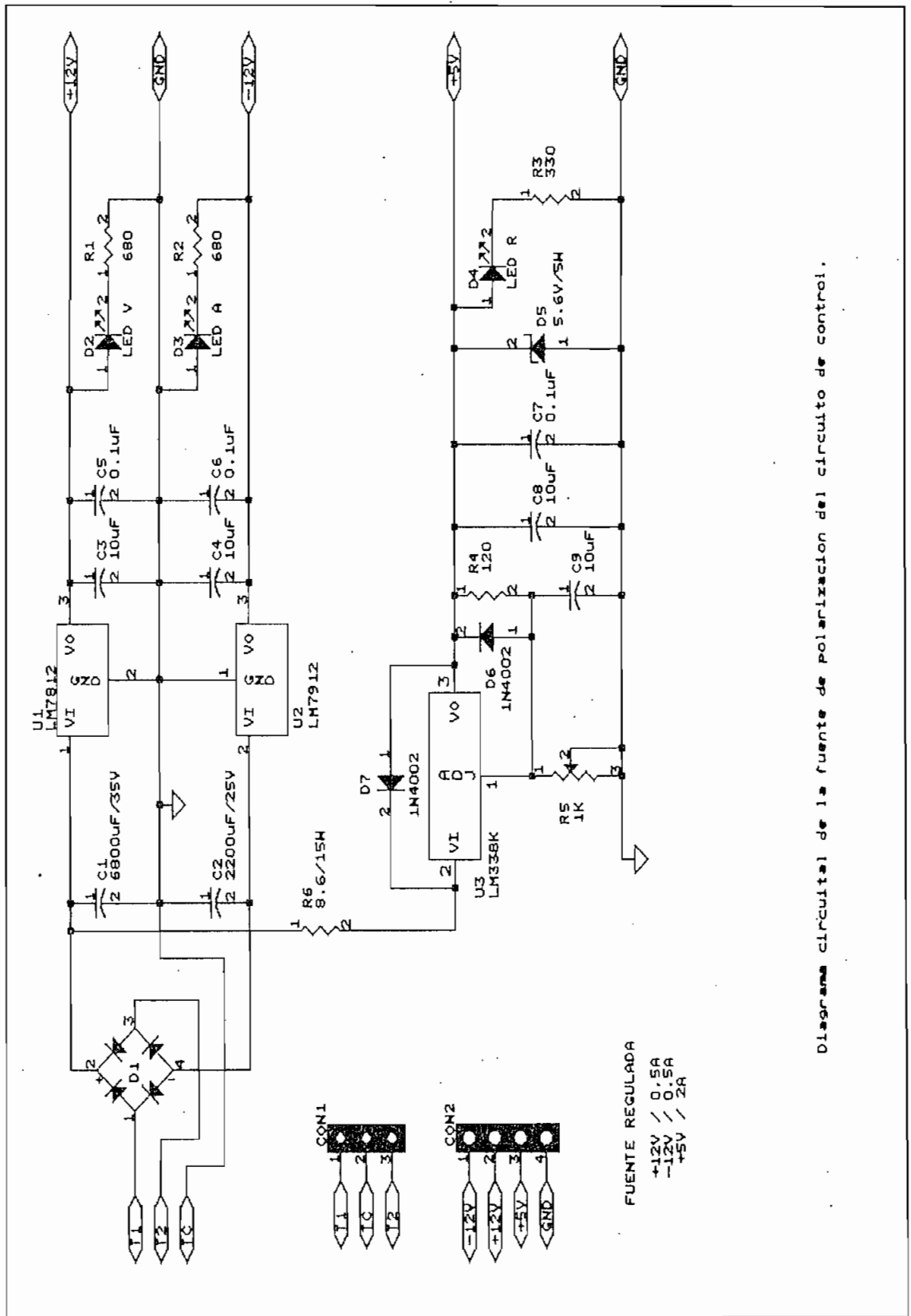
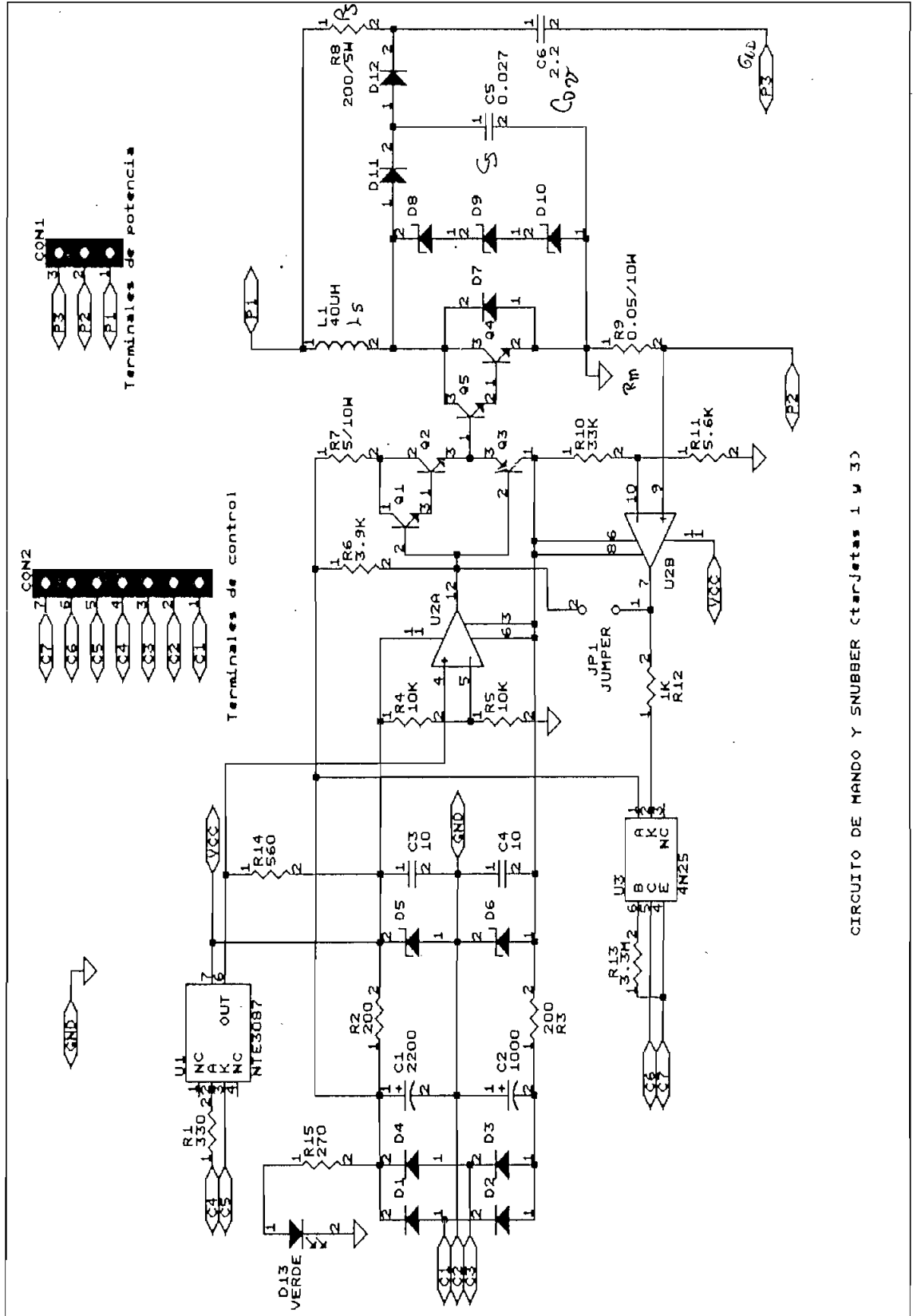


Foto 24: Detalles constructivos.





CIRCUITO DE MANDO Y SNUBBER (tarjetas 1 y 3)

ANEXO 5

EVALUACION ECONOMICA DEL EQUIPO

EVALUACION ECONOMICA DEL EQUIPO

DESCRIPCION	P.UNIT.	CANT.	P.TOTAL
CIRCUITOS INTEGRADOS:			
1N4001 (diodo)	86	8	680
1N4004 (diodo)	300	8	2.400
1N4148 (diodo)	250	8	2.000
1N4733A (zener 5.1V 1W)	400	8	3.200
1N5729 (zener 5.1V 1/2W)	600	1	600
2N2907 (transistor pnp)	700	4	2.800
2N3904 (transistor npn)	500	4	2.000
2732 (EPROM 21V)	15.000	1	15.000
74HC14 (inversor)	1.500	1	1.500
74LS30 (NAND 8-inputs)	2.200	1	2.200
74LS138 (DECODER)	2.400	2	4.800
74LS244 (LATCH)	3.400	1	3.400
74LS259 (DECODER-LATCH)	4.120	1	4.120
74LS373 (LATCH)	3.800	2	7.600
8751H (microcontrolador INTEL)	90.000	1	90.000
AMX116-ND (16X1 LCD MODULE)	60.000	1	60.000
BUC08 (BJT de potencia)	9.500	8	76.000
CRISTAL DE 12MHz	3.200	1	3.200
ECG3040 (optocopladores 4N25)	4.000	4	16.000
ECG55 (transistor pnp)	1.420	1	1.420
ECG5117A (zener 5.6V 5W)	2.100	1	2.100
HLMP-2620 446 D (4-led barra)	3.500	1	3.500
LED amarillo	300	1	300
LED rojo	300	1	300
LED verde	300	5	1.500
LM319N (comparador voltaje)	2.500	4	10.000
LM338K (regulador voltaje +5V a +30V)	10.000	1	10.000
MJE1502B (transistor npn)	3.500	4	14.000
NTE506 (diodo de rápida recuperación)	2.800	8	22.400
NTE3087 (optocoplador)	18.000	4	72.000

NTE5147A (zener 5.1V 5W)	3.800	4	15.200
NTE5166A (zener 200V 5W)	3.800	8	30.400

CAPACITORES:

27pF 50V	400	2	800
0.027µF 400V	280	2	560
0.1µF 10V	160	7	1.120
0.1µF 50V	450	7	3.150
10µF 20V	700	6	4.200
10µF 35V	700	6	4.200
47µF 15V	250	2	500
1000µF 16V	450	4	1.800
2200µF 35V	3.000	1	3.000
2200µF 25V	2.000	4	8.000
6800µF 35V	3.500	1	3.500

RESISTENCIAS:

0.05Ω 10W	1.385	4	5.540
4.7Ω 10W	1.000	4	4.000
200Ω 5W	850	2	1.700
Potenciómetro 500Ω 25W	1.770	1	1.770
Potenciómetro 10K (precisión)	1.800	1	1.800
Resistencias 1/4W	55	65	3.600
Resistencia integrada 10K	1.500	1	1.500
Resistencia integrada 4.7K	1.500	1	1.500

OTROS:

Aislante de mica (BJT de potencia)	300	8	2.400
Alambre esmaltado #22	-----	1Lb	10.000
Alambre esmaltado #18	-----	1Lb	10.000
Alambre esmaltado #30	-----	12cmz	9.600
Anarra #22	250	6	1.500

Bornera 12-terminales (6A)	1.800	3	5.400
Bornera 12-terminales (10A)	2.000	1	2.000
Cable flexible #22AWG	300	20m	6.000
Cable flexible #18AWG	500	10m	5.000
Cable plano (20 hilos)	2.701	2m	5.400
Circuito impreso (driver y potencia)	20.000	4	80.000
Circuito impreso (fuente +5V)	10.350	1	10.350
Circuito impreso (MCPD510A)	80.000	1	80.000
Circuito impreso (DISPLAY)	80.000	1	80.000
Conector hembra de cable plano (24-P)	3.418	1	3.400
Conector hembra de cable plano (20-P)	2.083	2	4.200
Construcción transformadores	-----	6	30.000
Disipador de calor (641-K)	5.900	4	23.600
Disipador de calor (regulador +5V)	1.300	1	1.300
Espagueti	1.320	2	2.640
Fusible 250V/2A	250	1	250
Gabinete metálico (20x40x60)	76.000	1	76.000
Grasa Silicona	3.500	1	3.500
Jumper	500	6	3.000
Núcleo de ferrita (A-8940752)	5.000	2	10.000
Portafusible	3.000	1	3.000
Pulsante con led	5.000	3	15.000
Pulsante (reset-micro)	550	1	550
Regleta 1-pin para tarjeta	1.000	1	1.000
Regleta 2-pines para tarjeta	3.500	2	7.000
Regleta 3-terminales (0535)	810	5	4.050
Regleta 7-terminales (TMB-07-01)	1.900	4	7.600
Relé AC 120V; 120V/10A	30.000	1	30.000
Relé DC 5V; 250V/10A	15.000	1	15.000
Separador plástico	450	12	5.400
Socket 6-pines	800	4	3.200
Socket 8-pines	300	4	1.200
Socket 14-pines	400	7	2.800
Socket 16-pines	800	3	2.400
Socket 20-pines	800	3	2.400
Socket 24-pines	800	1	800
Switch con lámpara	1.712	1	1.700

Terminal de orquilla	200	18	3.600
Terminales (fuente y carga)	1.500	4	6.000
Tornillos	—	—	5.000
Ventilador 115V; 23/16 W	30.000	1	30.000

TOTAL: 1.146.100

Los costos de los elementos está en SUQUES.

REFERENCIAS BIBLIOGRAFICAS:

- [1] Mohan N. / Undeland T.M. / Robbins W.P., POWER ELECTRONICS: CONVERTERS, APPLICATIONS AND DESIGN, Jhon Wiley & Sons, New York, 1989.
- [2] Bird B. M. / King K. G., AN INTRODUCTION TO POWER ELECTRONICS, Jhon Wiley & Sons, New York, 1984.
- [3] Rashid M. H., POWER ELECTRONICS, CIRCUITS, DEVICES AND APPLICATIONS, Prentice-Hall International Inc., New Jersey, 1988.
- [4] Leonhard W., CONTROL OF ELECTRICAL DRIVES, Springer-Verlag, Berlin-Heidelberg, 1985.
- [5] Rajashekara K. S. / Vithyathil J. / Rajagopalan V., PROTECTION AND SWITCHING-AID NETWORKS FOR TRANSISTOR BRIDGE INVERTERS, IEEE Trans. Ind. Elect., vol. IE-33, Nº 2, pp. 185-192, May 1986.
- [6] Baliga B. J. / Chen D. Y., POWER TRANSISTORS: DEVICE DESIGN AND APPLICATIONS, IEEE PRESS, New York, 1984.
- [7] Gualda J. A., Martínez S. Martínez P. M., ELECTRONICA INDUSTRIAL: TECNICAS DE POTENCIA,

Marcombo, Boixareu Editores, Barcelona, 1982.

- [8] Zuckerberger A. / Alexandrovitz A., DETERMINATION OF COMMUTATION SEQUENCE WITH A VIEW TO ELIMINATING HARMONICS IN MICROPROCESSOR-CONTROLLED PWM VOLTAGE INVERTER, IEEE Trans. Ind. Elect., vol. IE-33, NO 3, pp. 262-270, August 1986.

- [9] POWER SEMICONDUCTOR DATA BOOK, Volume.1, POWEREX, Inc., Pennsylvania, 1987.

- [10] CIRCUITOS DE POTENCIA RCA.

- [11] LINEAR SEMICONDUCTORS, manual para el microcontrolador 8751.

- [12] CARACTERISTICAS TECNICAS Y GUIA DE USO "TARJETA MCPD51DA", Preparado por Ing. Bolivar Ledesma G., EPN, FIE, Quito, Septiembre 1992.

- [13] ELECTRONIC COMPONENTS AND MATERIALS, TECHNICAL PUBLICATION, Philips, Smithfield, Julio 1988.

- [14] MOTOROLA POWER DATA BOOK, 3ª Ed., Motorola Inc., U.S.A., 1982.

- [15] VOLTAJE REGULATOR HANDBOOK, 3ª Ed., National Semiconductor Corporation, 1982.

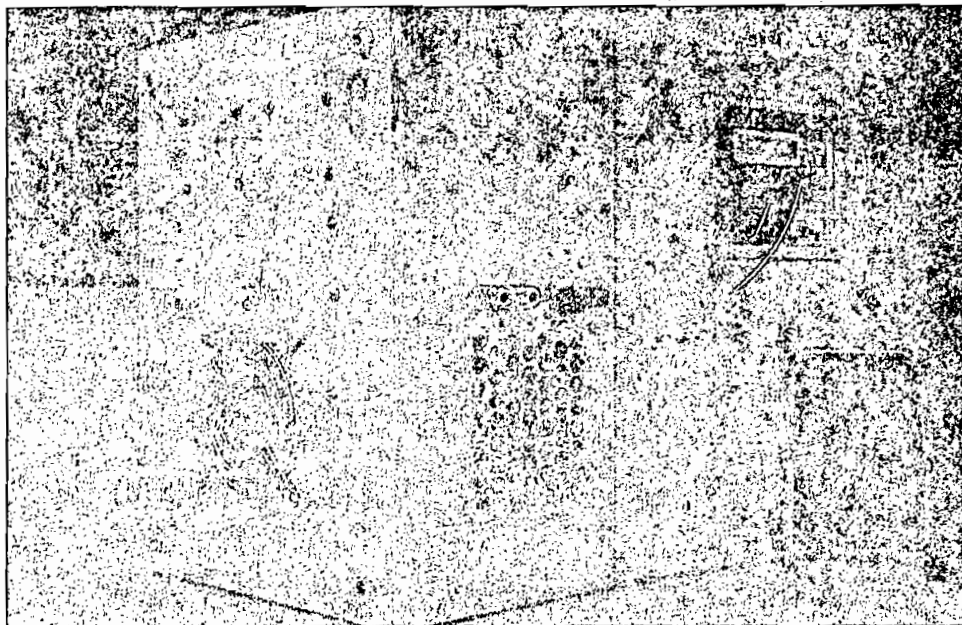


Foto 25: Detalles constructivos.



Foto 26: Detalles constructivos.

CAPITULO V

CONCLUSIONES

5. CONCLUSIONES.

5.1. Evaluación técnico-económica.

En el anexo 5 se puede observar el costo del sistema en cuanto tiene que ver con los elementos y demás accesorios que se encuentran instalados en el equipo.

La implementación práctica del presente trabajo se ha llevado a cabo a partir de una serie de pruebas. Al realizar dichas pruebas, se tuvieron problemas debido a los cuales se destruyeron algunos elementos cuyo valor representa también parte del costo de desarrollo del equipo que actualmente se encuentra ya probado y en funcionamiento. Además, para realizar las pruebas iniciales se adquirieron elementos que luego no fueron utilizados o fueron reemplazados. Aproximadamente, el 25% del costo total calculado en el anexo 5 representa el valor económico perdido entre elementos no utilizados y elementos destruidos.

El control del inversor se ha realizado por medio de un microcontrolador lo cual implica que se debía haber tenido un conocimiento previo sobre microprocesadores o empezar con el estudio de los mismos. Sea cual fuere la situación, el desarrollo del programa para el microcontrolador demanda un esfuerzo especial además del tiempo que toma implementarlo y probarlo de tal manera que se ajuste a las necesidades del

sistema. El tiempo requerido para realizar el software de control también debe ser tomado en cuenta puesto que representa un trabajo intelectual al servicio de la construcción del inversor, que a pesar de no tener que ver directamente con costos, indirectamente eleva el costo del sistema.

Por lo expuesto, el costo del equipo no puede ser determinado tan solo por los elementos que lo componen sino que además se debe tomar en cuenta todo lo que representa pérdidas; estas pérdidas deben incluir de alguna manera el tiempo tomado en el diseño y en la construcción del equipo para que este opere de manera satisfactoria. Tomando en cuenta este parámetro, el costo se elevaría aproximadamente al doble de los establecido por el anexo 5; es decir que se atribuye un 75% del costo total al tiempo de diseño y construcción. Este porcentaje se podría decir que es real puesto que el tiempo efectivo para culminar este trabajo es aproximadamente cinco meses. Por lo tanto, el costo total real aproximado sería igual a 2.290.000 sucres que para tener una referencia, a la cotización actual del dólar sería igual a 1.200 dólares aproximadamente.

En base a esta estimación del costo de desarrollo de este equipo, resulta evidente que el esfuerzo económico y el tiempo de diseño y pruebas es considerablemente alto. Esto, sin embargo, es normal en el desarrollo de un equipo y no debe sorprender el hecho de que la reproducción de este equipo podría resultar mucho más económica (aproximadamente

unos US\$ 450,00).

5.2. Discusión de resultados experimentales.

5.2.1. Características dinámicas de conmutación del inversor:

La figura 4-01 muestra los tiempos de retardo así como las respuestas transitorias obtenidas experimentalmente para el voltaje colector-emisor y corriente de colector en una configuración darlington con BJTs de potencia. Se puede notar que el máximo sobrepico de voltaje es $\approx 35\%$ a la máxima frecuencia de operación que sería el caso crítico; en la práctica este sobretiro no presenta problemas en la operación del circuito pues los BJTs de potencia se sobredimensionan mínimo dos veces el valor de la fuente dc. Además se observa que este sobrepico de voltaje aparece cuando la corriente de colector es prácticamente igual a cero; por lo tanto no añade disipación de potencia o pérdidas en la conmutación de los BJTs de potencia.

Para la corriente de colector en cambio tenemos un máximo sobrepico de $\approx 7\%$ que es aceptable pues si lo queremos reducir aún más, se corre el riesgo de perder rapidez en el encendido de los BJTs de potencia. En la figura indicada anteriormente se puede observar que las pérdidas en el encendido son casi nulas y las pérdidas en el apagado son bajas puesto que el tiempo de caída de corriente es $\approx 1.5\mu\text{s}$ que comparado con el

mínimo tiempo en estado-encendido $\approx 35\mu\text{s}$ para la máxima frecuencia al mínimo índice de modulación ($0.1 \cdot 1 / (70 \cdot 40)$) resulta ser despreciable.

Por los resultados obtenidos experimentalmente se nota entonces que las pérdidas dinámicas están en márgenes aceptables, gracias a que se ha tenido mucho cuidado en seleccionar BJTs de potencia de rápida respuesta y al diseño de las redes de protección. Además, la creación de las zonas muertas cuando se realiza la conmutación de los dispositivos de potencia ayuda a disminuir las pérdidas, principalmente para el control de dos niveles.

5.2.2. Operación del inversor con diferentes tipos de carga:

Pruebas en los circuitos manejadores de base:

Dichos resultados, tomados a la salida de los circuitos manejadores de base, se pueden observar en las figuras 4-02 y 4-03 para el control de dos niveles y tres niveles, respectivamente. En general, se nota que las señales de control que manejan las bases de los BJTs de potencia presentan un nivel en alto igual a $\approx 1.5\text{V}$ y un nivel en bajo igual a -5V para hacer que el apagado de los dispositivos de potencia sea rápido. Debido a la baja ganancia de los BJTs de potencia las corrientes que manejan sus bases en el encendido han debido ser lo suficientemente grandes para garantizar la

saturación de los mismos; esto ha hecho que la disipación de potencia de los drivers sea ligeramente mayor que la disipada por la resistencia limitadora de corriente para el encendido de los BJTs de potencia; es decir, aproximadamente 10W. Esta disipación de potencia a pesar de ser grande no crea problemas puesto que el equipo se encuentra provisto de un ventilador que enfría los BJTs de potencia y también los drivers por encontrarse montados en las mismas tarjetas. En cuanto al apagado de los BJTs de potencia, se lo hace conectando directamente las bases de los dispositivos de potencia a la fuente de -5V por medio de un transistor de señal tipo PNP de tal manera que la conmutación sea casi instantánea. Se debe tener mucho cuidado con el voltaje de ruptura de la juntura B-E pues para apagar los BJTs se polariza dicha juntura inversamente; es decir, la especificación del voltaje de ruptura B-E debe ser mayor que la fuente negativa de polarización.

Las conmutaciones de los dispositivos de potencia se realiza mediante las técnicas de control SPWM. Se ha comprobado que el circuito manejador de base es capaz de trabajar a la máxima frecuencia de la portadora que para este caso fue igual a 2800Hz (70Hz*40). Esto se consigue trabajando con un comparador de voltajes de elevada rapidez como el LM319N y por medio de optoacopladores que puedan operar a altas frecuencias como el NTE3087. Se deduce por lo tanto que el circuito manejador de base tiene una velocidad de respuesta limitada por el optoacoplador que recibe las señales

generadas por el microcontrolador. Si el circuito manejador de base no limita la frecuencia de operación del inversor, los BJTs de potencia sí lo harán puesto que no trabajan a muy altas frecuencias.

Pruebas en la carga:

Control 2-niveles. Carga R-L: Las formas de onda de voltaje y corriente en la carga obtenidas para este caso (numeral 4.3.2.) muestran el funcionamiento del equipo para el control de dos niveles. Se nota unos pequeños picos de corriente en el paso de un semiciclo a otro, justo en los cruces por cero, esto se explica porque la generación de las señales SPWM en el software de control se realizan por semiciclos; es decir, las tablas de datos en el software de control se actualizan cada semiciclo por lo cual en dicho instante se produce una perturbación. Sin embargo, dichas perturbaciones no afectan al equipo pues solamente aparecen en los cruces por cero. A bajos índices de modulación se puede notar que la generación de la señal SPWM se pierde y que el rizado de corriente es grande. Como la relación entre portadora y modulante es 40, si se aumenta la frecuencia, disminuirá el rizado de corriente pues la carga es R-L que representa un filtro de corriente.

Control 2-niveles. Carga L: Para este tipo de carga la corriente aumenta y se observa que para un mismo índice de modulación, comparado con carga R-L, el rizado de la

corriente es menor puesto que la carga representa un filtro inductivo de corriente que disminuye la cantidad de armónicos en la corriente de salida. Por lo tanto, se podría controlar la velocidad de un motor monofásico fácilmente. Al igual que para la carga R-L, a bajos índices de modulación se pierde la modulación senoidal debido a los muy pequeños intervalos de tiempo de los pulsos que se requieren para este caso.

Control 3-niveles. Carga R-L: Con este tipo de control, a bajos índices de modulación la modulación senoidal aparece mejor definida. Comparando con el control de dos niveles, el rizado de corriente disminuye puesto que la conmutación entre ramas del puente inversor se realiza por semiciclos y no por cilcos de la portadora como es el caso de dos niveles. Además, para una misma carga R-L, la misma frecuencia y el mismo índice de modulación, la corriente en la carga aumenta para el control de 3-niveles. Tal como el caso anterior, se puede notar una pequeña perturbación en el paso de un semiciclo a otro por las razones ya anotadas.

Control 3-niveles. Carga L: Para este caso se observa que para este tipo de carga la señal SPWM desaparece durante pequeños intervalos de tiempo al conmutar de un semiciclo a otro. Esto se explica porque para carga inductiva actúan los diodos de conmutación precisamnete en dicho intervalo mientras el flujo de corriente se reduce a cero. Luego de que la corriente llega a cero, dejan de actuar los diodos de conmutación y entonces la corriente cambiará de sentido y

empezarán a actuar los BJT's de potencia y por lo tanto la modulación SPWM. Debido a este efecto, se produce una forma de onda distorsionada en la corriente de carga.

Finalmente, entre las dos técnicas de control, la técnica de de 3-niveles presenta las mejores características pues el rizado de corriente disminuye y por lo tanto la cantidad de armónicos. Además, la corriente también es mayor para el control de 3-niveles. La principal desventaja que presenta el control de 3-niveles es para carga inductiva debido a que la forma de onda de corriente se distorsiona cuando entran a conducir los diodos de conmutación.

Corriente en la carga vs. índice de modulación: Los resultados obtenidos para este caso se observan en las tablas 4-01 y 4-02. Con dichas tablas de resultados se han realizado las gráficas de las figuras 4-04 y 4-05. Se observa en dichas gráficas que para el control de tres niveles la variación de la corriente con el índice de modulación es prácticamente lineal mientras que para el caso de dos niveles se pierde la linealidad mientras el índice de modulación disminuye. Esto se debe a que para el control de dos niveles a bajos índices de modulación se pierde la señal modulada senoidal lo cual se traduce en pérdida de linealidad. Para el control de tres niveles en cambio tenemos una correcta operación del inversor inclusive para índices de modulación bajos. Mientras la frecuencia de salida crece, la frecuencia de la portadora también lo hará por lo cual disminuirá el período de la

portadora en la misma proporción; si además se reduce el índice de modulación los pulsos de la señal modulada prácticamente serán iguales y muy pequeños por lo cual para este caso es crítica la pérdida de la linealidad entre corriente de carga e índice de modulación. A pesar de realizar una operación similar con el control de tres niveles, para este caso no se pierde la linealidad por no realizar la conmutación entre ramas a la frecuencia de la portadora.

5.2.3. Protección contra sobrecorrientes:

La foto 21 fue captada en el instante en que actúa la protección contra sobrecorrientes. Se observa que en el instante de detección se produce un sobrepico de corriente y a continuación pasan algunos ciclos antes de que el microcontrolador envíe la señal de apagado a los BJTs de potencia. Con el fin de asegurar la operación de la protección solamente cuando se produzca sobrecorrientes se tuvo que añadir filtros pasabajos R-C en el colector del fototransistor del optoacoplador, puesto que en las pruebas iniciales la protección actuaba ante el mínimo ruido introducido principalmente por la generación de las señales SPWM. Estos filtros, colocados en las entradas digitales de la tarjeta de control MCPD51DA (EXT-INT1, EXT-INT2, EXT-INT3 y EXT-INT4) hacen que se produzca el retardo en la actuación de la protección puesto que dichas entradas digitales producen interrupción externa en el microcontrolador. Este

retardo tiene una duración de $\approx 150\mu\text{s}$. Por lo tanto, se corre el riesgo de que antes de que actúe la protección se destruyan los elementos de potencia; sin embargo, la protección actúa a una corriente pico máxima de 6A que puede ser soportada por los BJTs de potencia sin ningún riesgo o peligro.

5.3. Conclusiones y recomendaciones.

El diseño y construcción del inversor monofásico controlado con microcontrolador que se presenta en esta tesis, es el resultado de muchas horas de diseños y pruebas que se iniciaron en la materia "Proyectos" y que ha concluido en esta tesis de ingeniería. Este tema ha sido desarrollado tanto en su diseño teórico como en su implementación práctica con el fin de consolidar las bases teóricas adquiridas y proveer al Laboratorio de Electrónica de Potencia de un equipo que permitirá realizar prácticas de laboratorio para demostrar y analizar las diferentes propiedades que ofrecen las técnicas de control implementadas.

A continuación se presentan algunas conclusiones y recomendaciones con respecto al equipo construido y al tema tratado, las cuales son producto de un detenido análisis y reflexión de lo que se ha realizado y que toman muy en cuenta las dificultades y las limitaciones encontradas.

Primero, cabe señalar la gran importancia que tiene realizar un proyecto con su implementación práctica dado que al experimentar se verifican los tratados teóricos con respecto al tema escogido, se adquiere seguridad y se desarrollan destrezas para realizar futuros trabajos prácticos.

- Para reducir las pérdidas dinámicas durante la conmutación de los transistores de una rama del inversor tipo puente, es fundamental incorporar una zona muerta en las señales de control, para garantizar la eliminación de los cortocircuitos instantáneos entre los semiconductores de potencia. Dicha zona muerta debe ser tan pequeña como para que no influya con el tiempo de duración de los anchos de los pulsos de las técnicas SPWM utilizadas, pero a la vez debe ser suficientemente grande para asegurar el apagado de un switch antes de que el otro de la misma rama empiece a conducir. Esta implementación, hace que las pérdidas disminuyan notablemente lo cual permite verificar que no se registra un calentamiento exagerado de los elementos de potencia. La zona muerta necesaria para el propósito mencionado se pudo implementar mediante software en el microcontrolador, evitando la utilización de circuitería adicional para este propósito.

- Siempre que se trabaja con elementos semiconductores de potencia es indispensable montarlos sobre disipadores de calor para poder utilizarlos en sus máximas

especificaciones. Se pudo comprobar que una selección no apropiada de los elementos disipadores se traduce en un sobrecalentamiento de los semiconductores y se disminuye notablemente su capacidad para soportar sobrecargas instantáneas. Se reduce, por lo tanto, el margen de seguridad en la operación de los transistores. Resulta de gran utilidad la utilización de enfriamiento forzado mediante ventiladores, ya que este mecanismo permite un flujo adecuado de aire dentro del equipo y, por lo tanto, una buena evacuación de las masas calientes de aire.

- Las pruebas realizadas permitieron verificar que en inversores tipo puente trabajando con carga inductiva y modulación PWM no es factible utilizar darlington monolíticos debido a la presencia de la resistencia entre base y emisor del transistor principal (Referencia [1], páginas 514-515). Dicha resistencia permite que exista un camino para la corriente de base cuando el transistor está polarizado inversamente (C-E); esto produce que el darlington monolítico se active en su región activa inversa con lo que, en el instante de una conmutación con el darlington de la misma rama, se encuentran los dos elementos en conducción y su destrucción se produce inevitablemente por el efecto de segunda avalancha. Por esta razón se recomienda utilizar configuraciones darlington con simples BJTs de potencia para inversores tipo puente con control PWM, a

menos que se recurriera a un exagerado sobredimensionamiento de los darlington monolíticos, lo cual no es muy aconsejable por la elevación de costos.

- Con el fin de disminuir en lo posible las pérdidas dinámicas se debe lograr que los BJTs de potencia se saturen lo más profundamente posible pero cuidando de que puedan también salir de dicho estado rápidamente durante el apagado que es cuando más pérdidas se presentan. Esto se logra haciendo que la configuración darlington con BJTs de potencia trabaje en cuasi-saturación de tal manera que se logre apagar rápidamente; además, se polariza inversamente la juntura base-emisor de la configuración darlington para absorber corriente y asegurar el rápido apagado.
- El método de diseño de las redes snubber de encendido, apagado y sobrevoltaje que se adoptó en este trabajo, resulta bastante aproximado, aunque es indispensable realizar un ajuste experimental de los valores que la constituyen ya que en el modelo teórico no se consideran muchos de los efectos capacitivos y/o inductivos de tipo parásito que en la implementación práctica resultan inevitables. De todas maneras se debe concluir que el método de diseño y la topología de la red utilizada para cada rama realmente produce resultados aceptables.
- La principal limitación que se encontró en la

realización de esta tesis fue la rapidez de procesamiento del microcontrolador. Se trató en lo posible de tener un mayor rango de trabajo en cuanto a frecuencia e índice de modulación. Por medio de operaciones aritméticas se intentó tener pasos de variación en la frecuencia de 1Hz a partir de una sola tabla de datos que serviría como patrón. Se notó que el microcontrolador impedía tener los resultados esperados por cuanto el tiempo para realizar las operaciones era demasiado grande; por ejemplo, en lugar de tener una frecuencia a la salida de 60Hz se tenía una frecuencia igual a 30Hz; es decir que en realizar las operaciones aritméticas el microcontrolador se tomaba un tiempo de 16ms aproximadamente. Este retardo introducido hacía que se perdiera además la modulación. Sabemos que cada ciclo de máquina representa 1µs para un cristal de 12MHz; por lo tanto, el retardo detectado de ≈16ms, si se utilizara un cristal de 200MHz se reduciría a 1ms que sería como tener 50Hz a la salida en lugar de 60Hz. Por lo tanto, para poder tener pasos de 1Hz con operaciones aritméticas se debería disponer un microcontrolador que trabaje a una mínima frecuencia de 200MHz.

- Puesto que la frecuencia de trabajo recomendada en el párrafo anterior para un microcontrolador resulta exagerada, se recomienda como una mejor opción trabajar con un microcontrolador que tenga incorporado salidas SPWM como es el caso del INTEL 80C196MC que incluye

salidas SPWM las cuales generan directamente el índice de modulación y la frecuencia portadora que se requiera.

- En base a los resultados obtenidos se puede afirmar categóricamente que la técnica de modulación PWM de tres niveles presenta mejores características que la de dos niveles. Las ventajas más relevantes que presenta la técnica de 3 niveles son:

1. Se elimina la necesidad de conmutar los dos switches de la misma rama a la frecuencia portadora, disminuyendo notablemente las pérdidas dinámicas y permitiendo aprovechar de mejor manera la velocidad de respuesta de cada elemento del puente inversor.
2. Cuando se trabaja con carga inductiva, el valor RMS de la corriente fundamental es mayor y la relación entre las componentes armónicas y la fundamental resulta menor. Es decir, se obtiene una corriente con menor distorsión armónica total.
3. Se puede llegar a suprimir la generación del tiempo muerto, liberando al microcontrolador de la enorme carga de subrutinas y pudiendo, con esto, aumentar ligeramente el rango de variación del índice de modulación y la frecuencia portadora máxima.

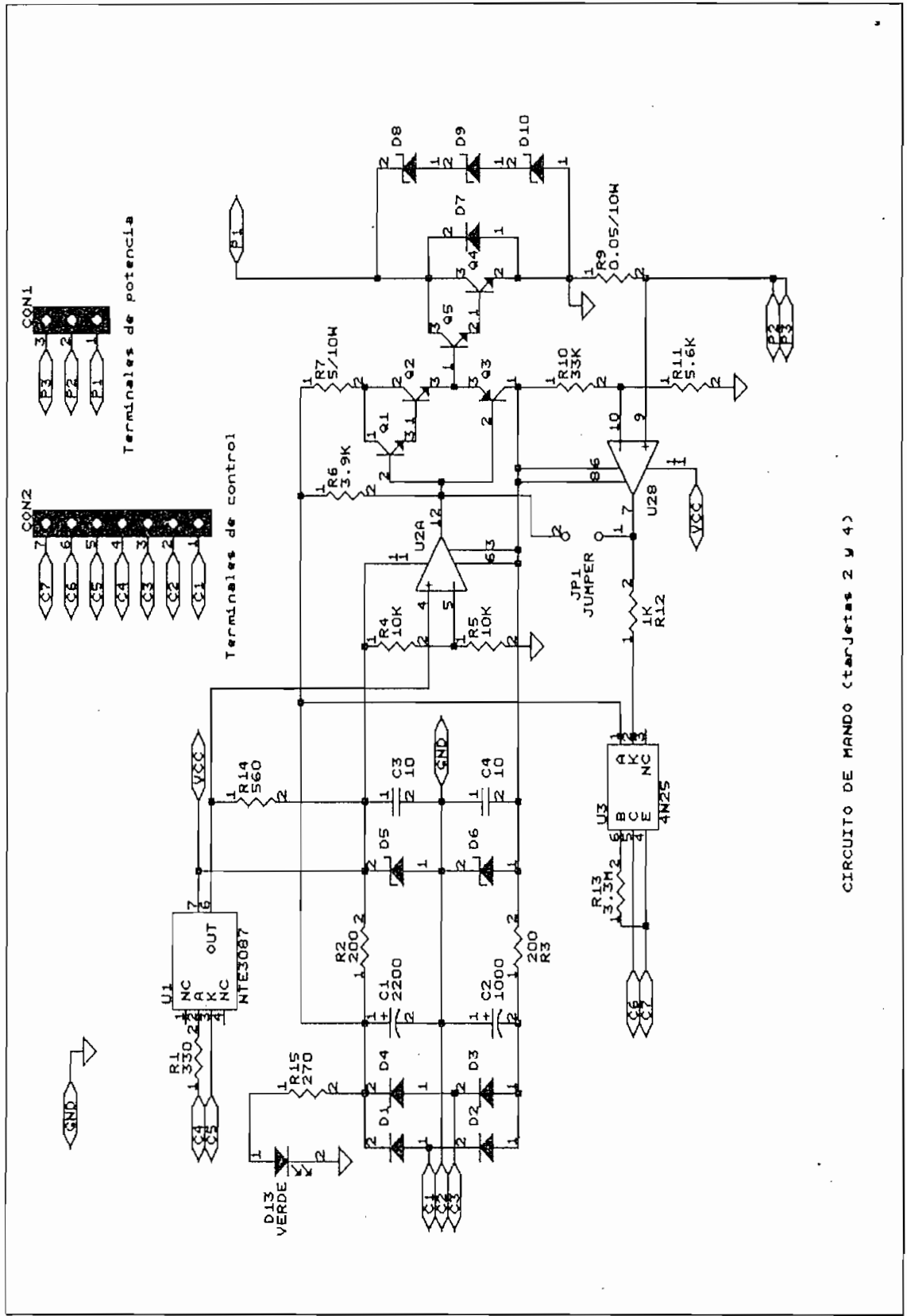
RECOMENDACIONES:

- En la actualidad existen módulos con BJTs de potencia en configuración tipo puente monofásico o trifásico, con diodos de conmutación en antiparalelo a cada BJT. También se pueden encontrar módulos de circuitos manejadores de base para controlar los BJTs de potencia. Estos módulos (referencia [9]), presentan algunas ventajas como: reducen el tamaño del equipo, reducen el tiempo que se toma en realizar el montaje de los elementos y son de fácil manejo. A pesar de ser una buena opción el utilizar estos módulos, al realizar un trabajo de tesis como el presente se presentan problemas que por lo general llevan a la destrucción de los dispositivos de potencia por lo menos una vez; esto implicaría, en caso de utilizar dichos módulos, que deberían ser reemplazados en su totalidad, lo cual económicamente representa una desventaja. Sin embargo, sería recomendable replantear el diseño circuital de la parte de potencia del inversor utilizando este tipo de tecnología modular, contando con la experiencia previa que se deja en este trabajo. Este permitirá optimizar el diseño en cuanto a tamaño y costo.

- Debido a las altas frecuencias de operación de los dispositivos de potencia se podría haber utilizado transistores de potencia de efecto de campo. No se optó por dicha tecnología por factores económicos y por su

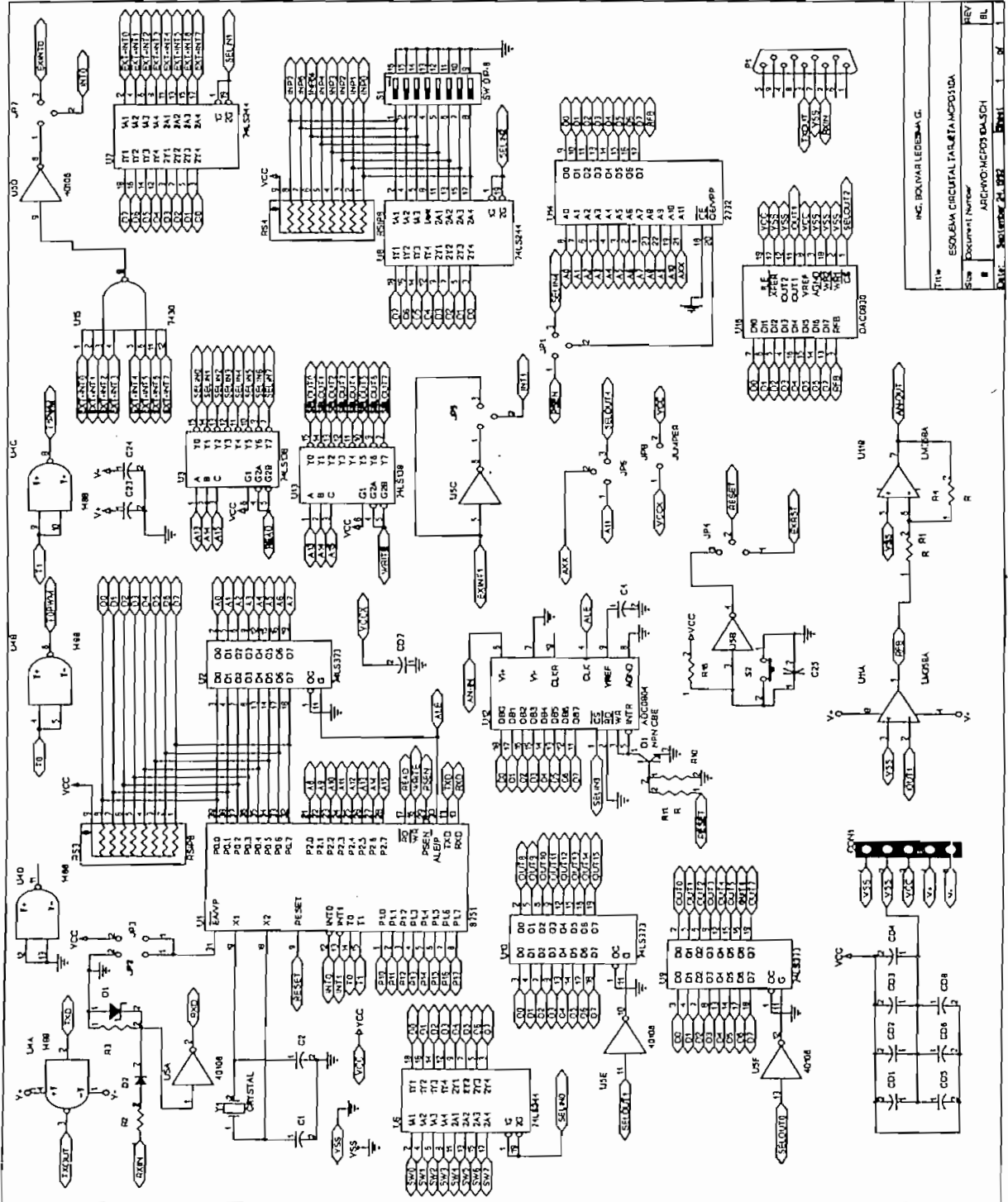
delicada operación y manipulación. Se recomienda como para el caso de tecnología modular la utilización de esta tecnología luego de chequear la operación de este equipo para mejorar el diseño si es necesario.

- En el presente trabajo, las señales que controlan el activado de los BJTs del inversor se obtienen de la tarjeta MCPD51DA, a través de salidas lógicas implementadas en base a retenedores que el microcontrolador trata como localidades de memoria externa. Esto implica la necesidad de una secuencia rígida de encendido que garantice que la fuente DC de 170 V que alimenta al inversor no esté conectada antes de que el circuito de control haya ordenado desactivar todas las salidas que controlan los drivers de los BJTs, ya que al encender el circuito de control los retenedores despiertan con sus salidas en cualquier estado lógico. Para evitar que esta situación se traduzca en riesgos o daños de los BJTs en el encendido del equipo se añadió un relé en la entrada, el cual es controlado por el microcontrolador y establece la secuencia adecuada de encendido. Para evitar el uso de este relé y proveer mayor confiabilidad al equipo, se recomienda cambiar la disposición de las señales de control del inversor y utilizar un pórtico del microcontrolador (p. ej. el pórtico P1), el cual garantiza un estado lógico definido después de la secuencia de RESET.



CIRCUITO DE MANDO (tarjetas 2 y 4)

ESQUEMA CIRCUITAL TARJETA MCPD51DA:



711*	ING. ROYAL LECHEMA G.
ESQUEMA CIRCUITAL TARJETA MCPD51DA	
Docu. N.º	ABC-PRO-MCPD51DA SCH
REV	
BL	
REV	

ANEXO 3

ESQUEMAS DE CIRCUITOS IMPRESOS

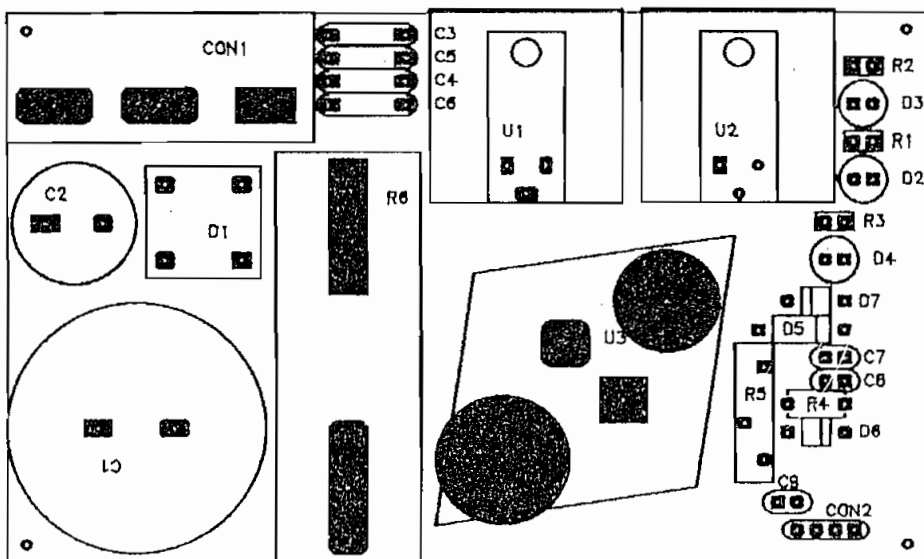


Diagrama del lado de siluetas.

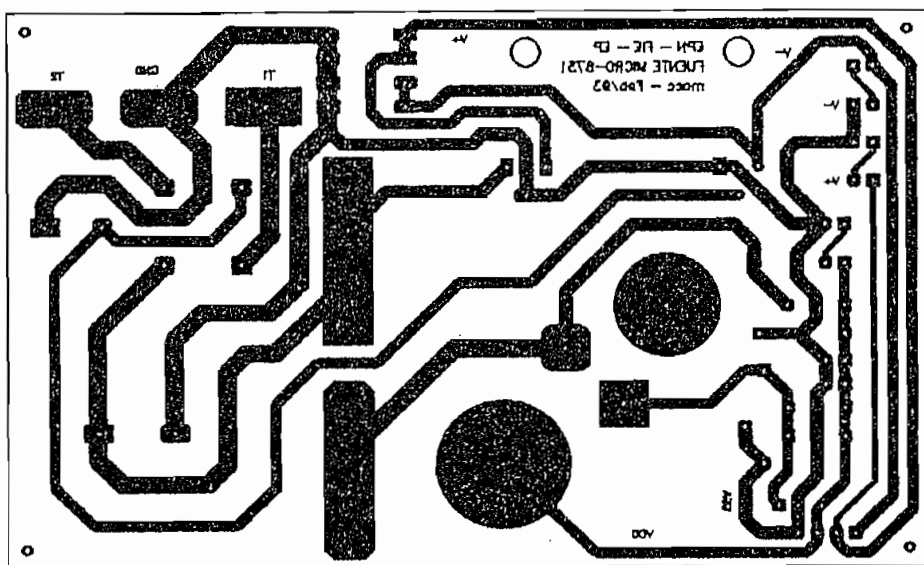
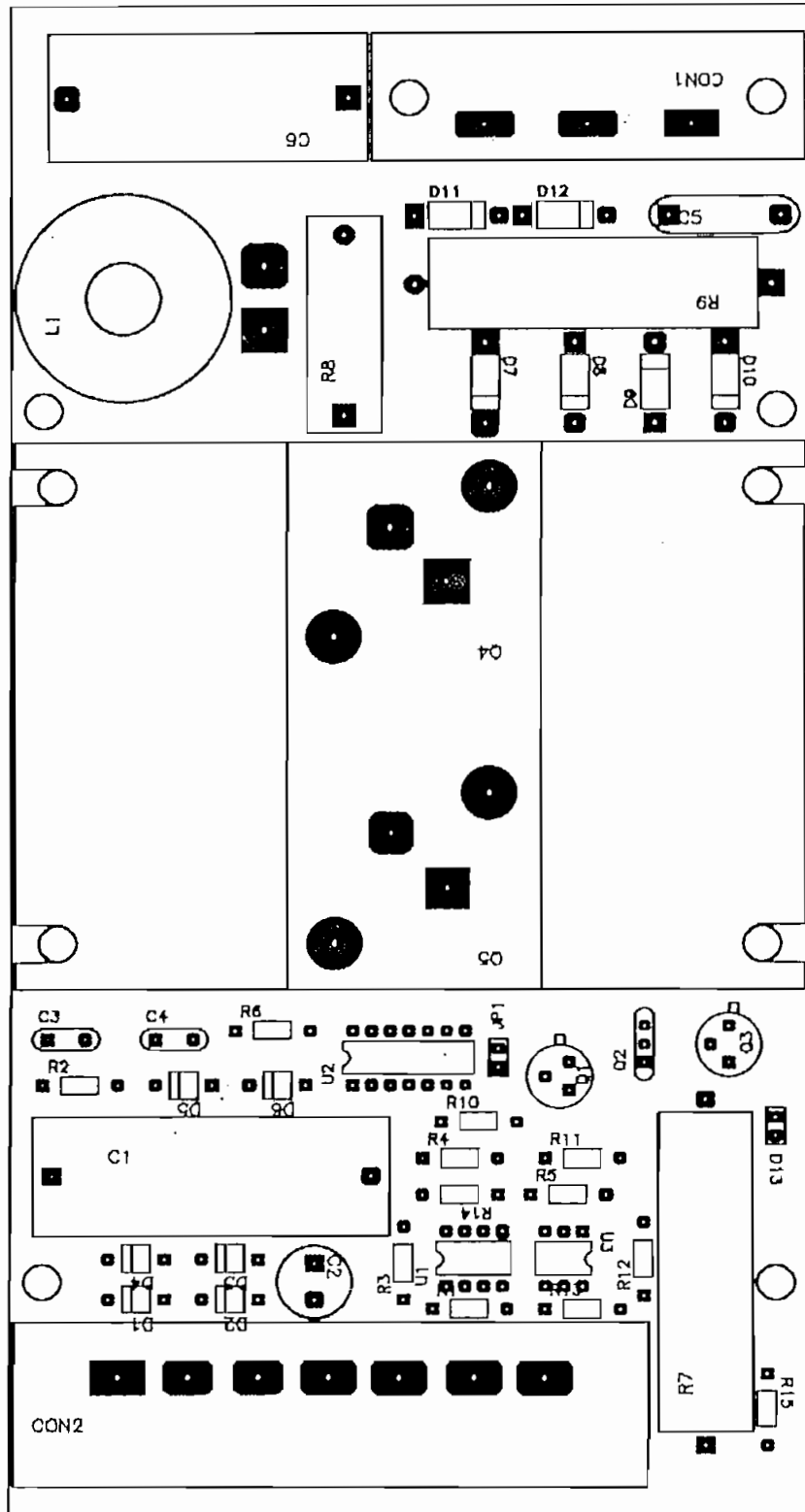
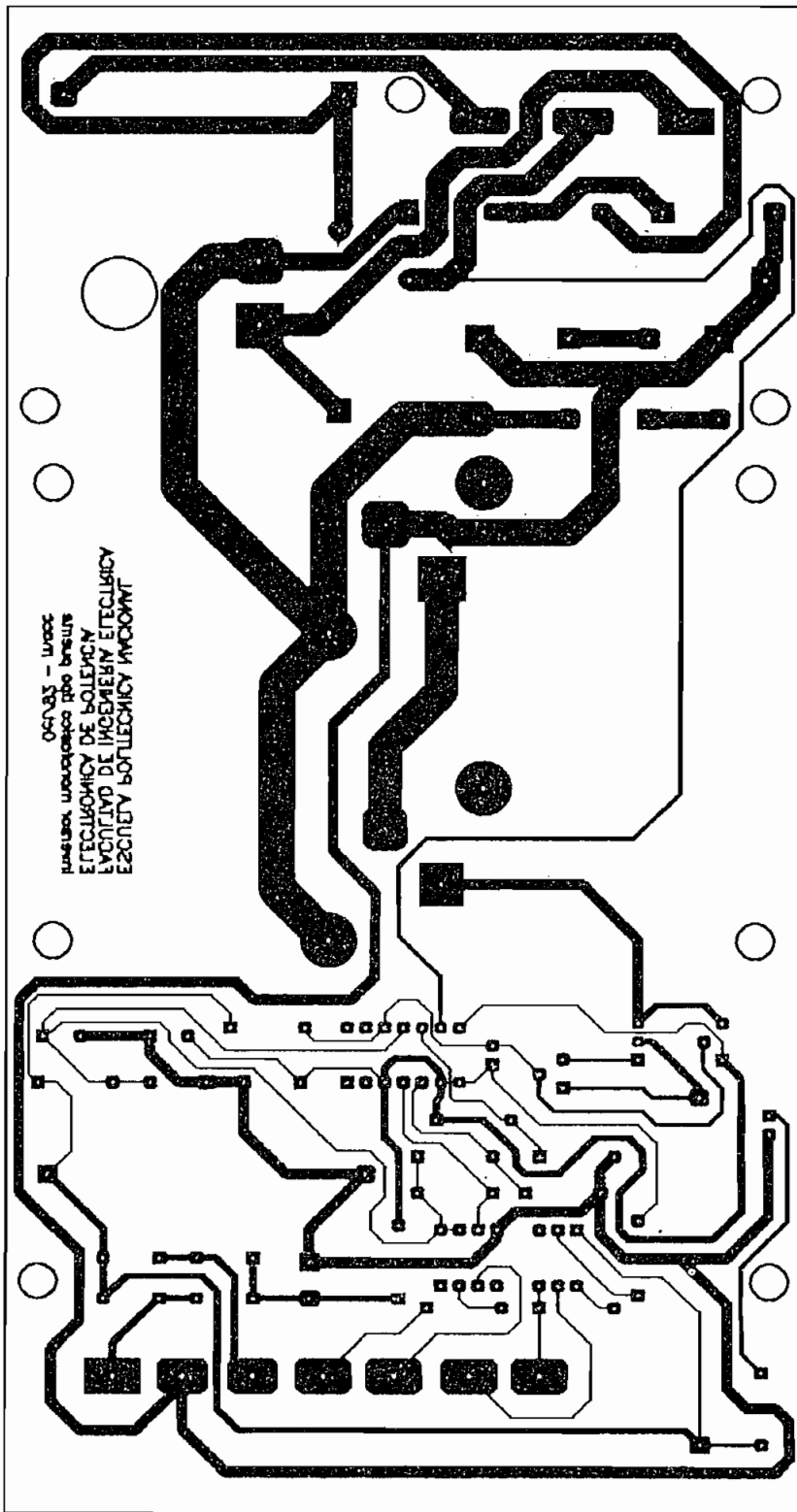


Diagrama del lado de soldadura.

CIRCUITO IMPRESO DE LA FUENTE DE POLARIZACION DEL CIRCUITO DE CONTROL.

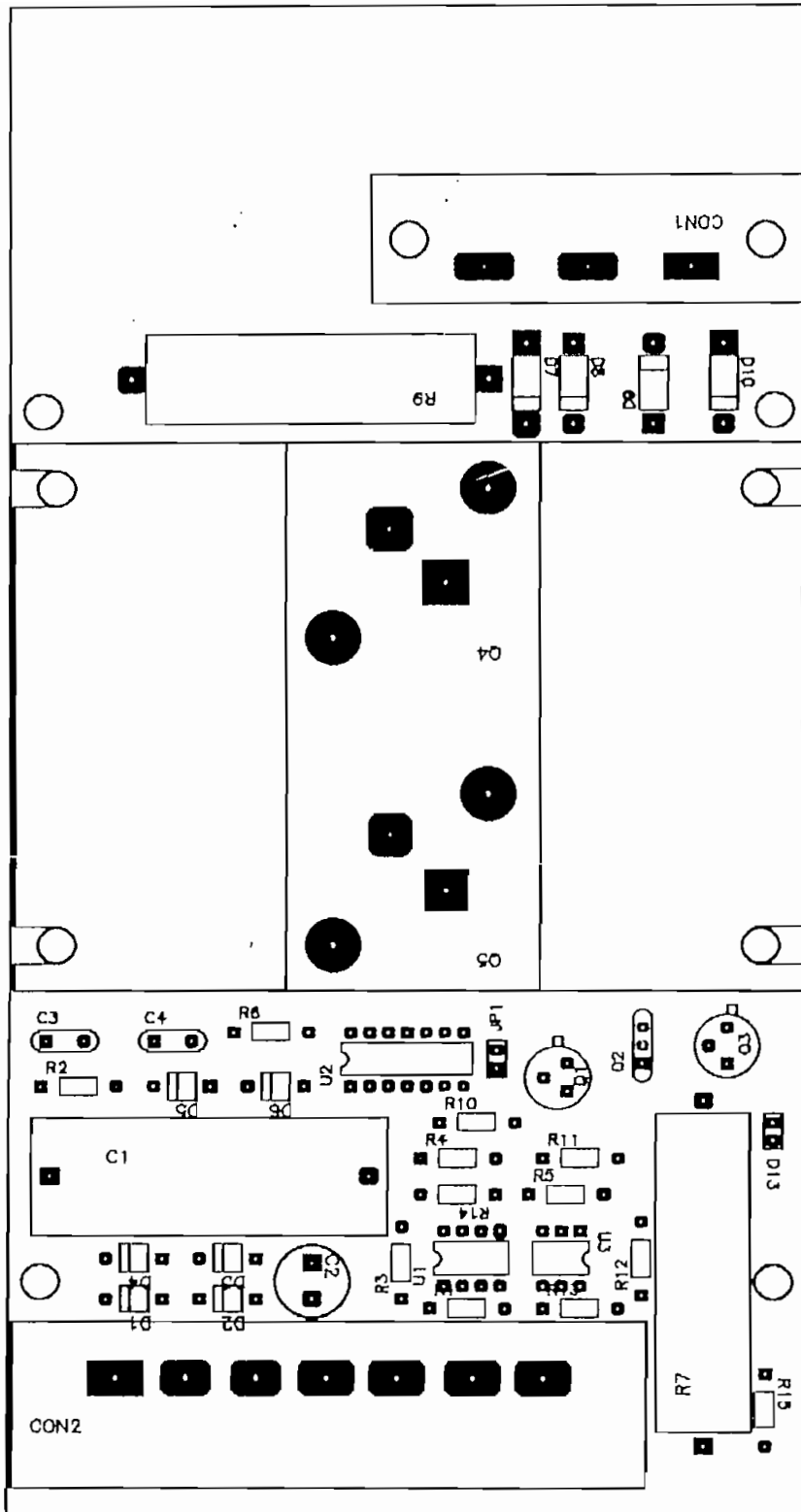


CIRCUITO IMPRESO TARJETAS 1 Y 3.
Diagrama de siluetas.

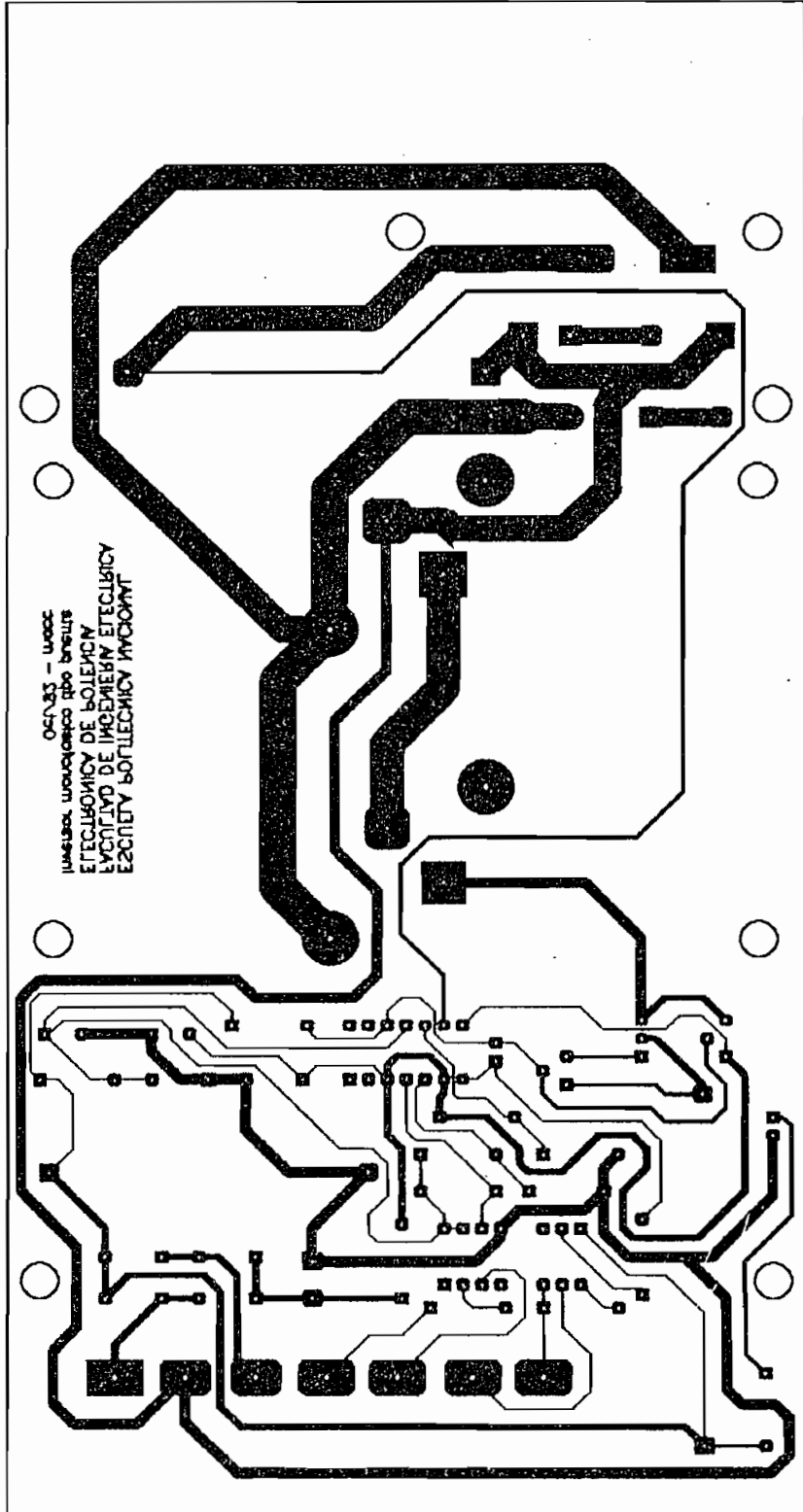


ОКРУЖИТЕЛЬНЫЕ ПУТИ ТОКА
 ELECTRONIC DE BOLETON
 ELECTRONIC DE BOLETON
 ELECTRONIC DE BOLETON

CIRCUITO IMPRESO TARJETAS 1 Y 3.
 Diagrama del lado de soldadura,

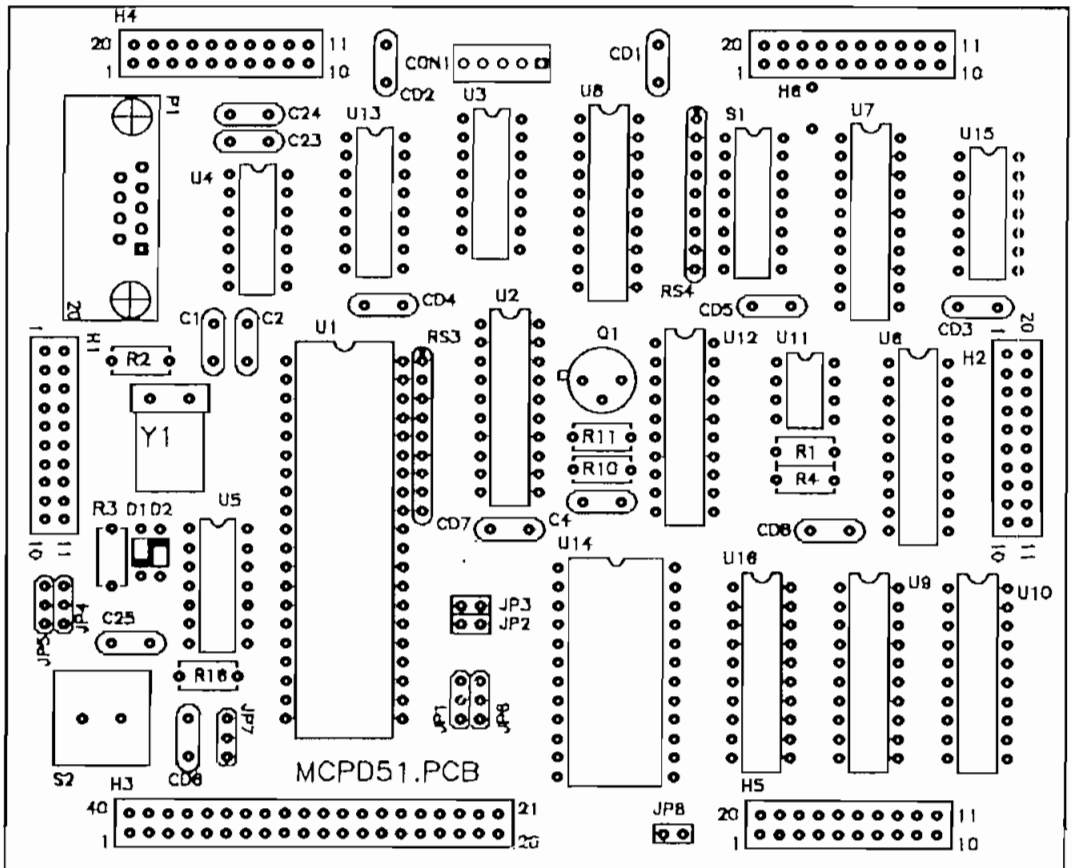


CIRCUITO IMPRESO TARJETAS 2 Y 4,
Diagrama de siluetas.

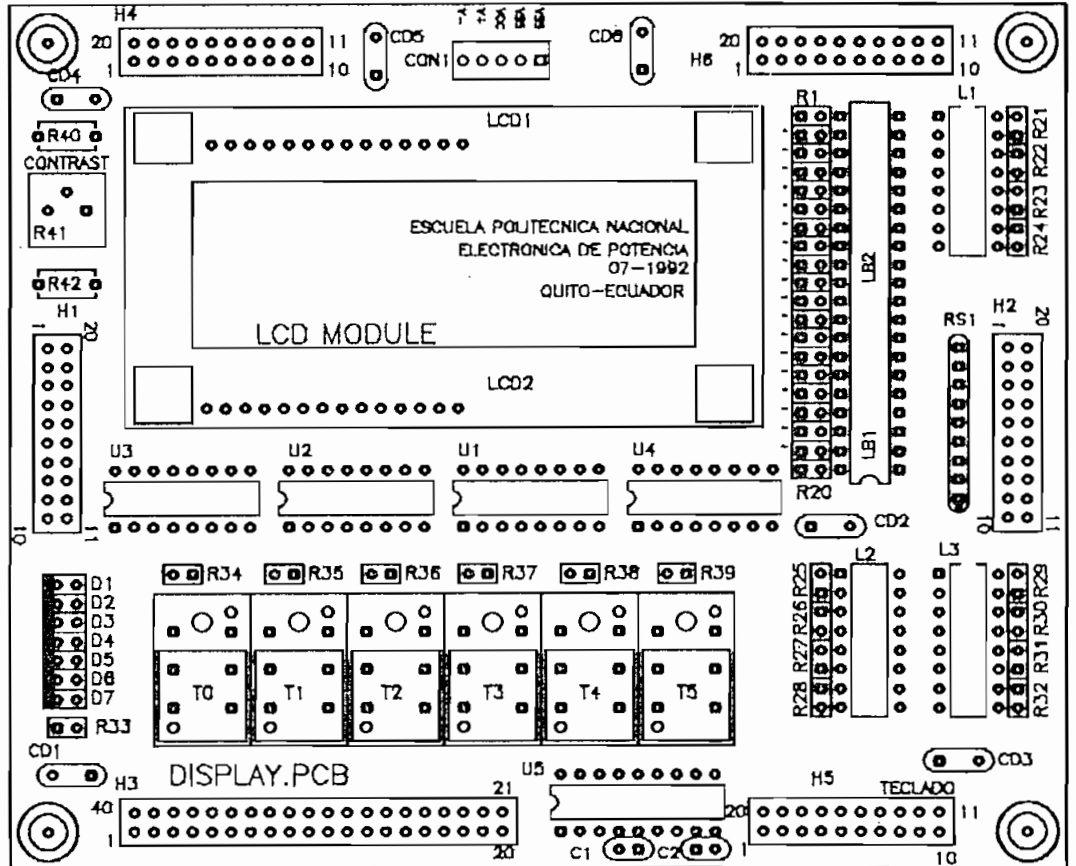


05-033 - 10000
 Институт радиотехники и электроники
 ИНСТИТУТ РАДИОТЕХНИКИ И ЭЛЕКТРОНИКИ
 ELECTRONIC ENGINEERING INSTITUTE

CIRCUITO IMPRESO TARJETAS 2 y 4.
 Diagrama del lado de soldadura.



CIRCUITO IMPRESO TARJETA MCPD51DA
 Diagrama de las siluetas.



CIRCUITO IMPRESO TARJETA DISPLAY
Diagrama de siluetas,

ANEXO 4

CARACTERÍSTICAS DE LOS ELEMENTOS UTILIZADOS

Designers Data Sheet
HORIZONTAL DEFLECTION TRANSISTOR

... specifically designed for use in large screen color deflection circuits.

- Collector-Emitter Voltage –
 $V_{CEX} = 1300 \text{ Vdc} - \text{BU207}$
 $1500 \text{ Vdc} - \text{BU208}$
- Collector-Emitter Sustaining Voltage –
 $V_{CEO(sus)} = 600 \text{ Vdc} - \text{BU207}$
 $700 \text{ Vdc} - \text{BU208}$
- Switching Times with Inductive Loads, $t_f = 0.4 \mu\text{s}$ (Typ) @
 $I_C = 4.5 \text{ A}$
- Optimum Drive Condition Curves
- Glass Base-Collector Junction

***MAXIMUM RATINGS**

Rating	Symbol	BU207	BU208	Unit
Collector-Emitter Voltage	$V_{CEO(sus)}$	600	700	Vdc
Collector-Emitter Voltage	V_{CEX}	1300	1500	Vdc
Emitter Base Voltage	V_{EB}	5		Vdc
Collector Current – Continuous	I_C	5		Adc
Peak (1)	I_{CM}	7.5		
Base Current – Peak (1)	I_{BM}	4		Adc
Total Power Dissipation @ $T_C = 95^\circ\text{C}$ Derate above 95°C	P_D	12.5	0.625	Watts W/ $^\circ\text{C}$
Operating and Storage Junction Temperature Range	T_J, T_{stg}	-65 to +115		$^\circ\text{C}$

THERMAL CHARACTERISTICS

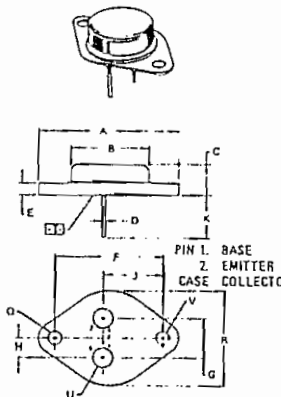
Characteristic	Symbol	Max	Unit
Thermal Resistance, Junction to Case	$R_{\theta JC}$	1.6	$^\circ\text{C}/\text{W}$
Maximum Lead Temperature for Soldering Purposes: 1/8" from Case for 5 Seconds	T_L	275	$^\circ\text{C}$

(1) Pulse Test: Pulse Width = 5 ms, Duty Cycle < 10%.

**5 AMPERE
NPN SILICON
POWER TRANSISTORS**
1300 AND 1500 VOLTS

**Designer's Data for
"Worst Case" Conditions**

The Designers Data Sheet permits the design of most circuits entirely from the information presented. Limit data – representing device characteristics boundaries – are given to facilitate "worst case" design.



- NOTES
1. DIMENSIONS G AND V ARE DATUMS.
 2. \square IS SEATING PLANE AND DATUM.
 3. POSITIONAL TOLERANCE FOR MOUNTING HOLE G

FOR LEADS

1.13 (0.045) ± 0.1 V (0.0)

4. DIMENSIONS AND TOLERANCES PER ANSI Y14.5, 1973

DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	38.37	—	1.509	—
B	71.04	—	2.797	—
C	6.35	7.62	0.250	0.300
D	0.51	1.04	0.020	0.041
E	1.40	1.28	0.055	0.051
F	30.15	—	1.187	—
G	10.97 BSC	—	0.432 BSC	—
H	0.16 BSC	—	0.006 BSC	—
J	18.95 BSC	—	0.746 BSC	—
K	—	—	0.45 BSC	—
L	11.18	17.15	0.440	0.674
M	3.81	4.19	0.150	0.165
N	—	26.67	—	1.050
U	4.13	5.33	0.163	0.210
V	3.41	2.14	0.134	0.084

CASE 105

BU207, BU208

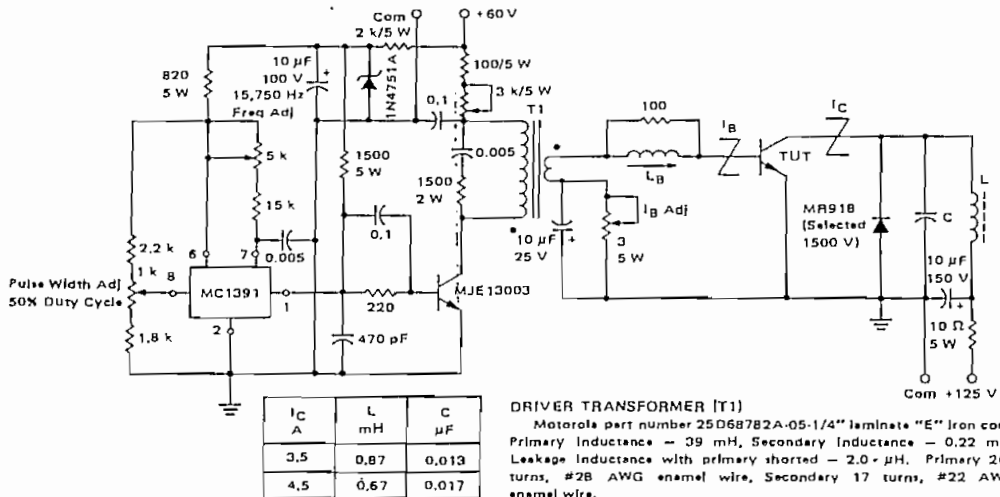
1.3

ELECTRICAL CHARACTERISTICS ($T_C = 25^\circ$ unless otherwise noted.)

Characteristic	Symbol	Min	Typ	Max	Unit
OFF CHARACTERISTICS (1)					
Collector-Emitter Sustaining Voltage ($I_C = 100 \text{ mA}, I_B = 0$)	$V_{CE(sus)}$	600 700	— —	— —	Vdc
Collector Cutoff Current ($V_{CE} = 1300 \text{ Vdc}, V_{BE} = 0$) ($V_{CE} = 1500 \text{ Vdc}, V_{BE} = 0$)	I_{CES}	— —	— —	1.0 1.0	mA
Emitter Base Voltage ($I_E = 10 \text{ mA}, I_C = 0$)	V_{EB0}	5.0	—	—	Vdc
ON CHARACTERISTICS (1)					
DC Current Gain ($I_C = 4.5 \text{ Adc}, V_{CE} = 5 \text{ Vdc}$)	h_{FE}	2.25	—	—	—
Collector-Emitter Saturation Voltage ($I_C = 4.5 \text{ Adc}, I_B = 2 \text{ Adc}$)	$V_{CE(sat)}$	—	—	5	Vdc
Base-Emitter Saturation Voltage ($I_C = 4.5 \text{ Adc}, I_B = 2 \text{ Adc}$)	$V_{BE(sat)}$	—	—	1.5	Vdc
Second Breakdown Collector Current with Base Forward Biased	$I_{S/b}$	See Figure 14			
DYNAMIC CHARACTERISTICS					
Current-Gain - Bandwidth Product ($I_C = 0.1 \text{ Adc}, V_{CE} = 5.0 \text{ Vdc}, f_{test} = 1 \text{ MHz}$)	f_T	—	4.0	—	MHz
Output Capacitance ($V_{CB} = 10 \text{ Vdc}, I_E = 0, f = 0.1 \text{ MHz}$)	C_{ob}	—	125	—	pF
SWITCHING CHARACTERISTICS					
Fall Time ($I_C = 4.5 \text{ Adc}, I_B = 1.8 \text{ Adc},$ $L_B = 10 \mu\text{H}, \text{ see Figure 1}$)	t_f	—	0.6	—	μs

(1) Pulse Test: Pulse Width = 300 μs , Outy Cycle < 2%.

FIGURE 1 - SWITCHING TIMES TEST CIRCUIT



BASE DRIVE: The Key to Performance

By now, the concept of controlling the shape of the turn-off base current is widely accepted and applied in horizontal deflection design. The problem stems from the fact that good saturation of the output device, prior to turn-off, must be assured. This is accomplished by providing more than enough I_{B1} to satisfy the lowest gain output device h_{FE} at the end of scan I_{CM} . Worst-case component variations and maximum high voltage loading must also be taken into account.

If the base of the output transistor is driven by a very low impedance source, the turn-off base current will reverse very quickly as shown in Figure 2. This results in rapid, but only partial, collector turn-off, because excess carriers become trapped in the high resistivity collector and the transistor is still conductive. This is a high dissipation mode, since the collector voltage is rising very rapidly. The problem is overcome by adding inductance to the base circuit to slow the base current reversal as shown in Figure 3, thus allowing excess carrier recombination in the collector to occur while the base current is still flowing.

Choosing the right L_B is usually done empirically, since the equivalent circuit is complex, and since there are several important variables (I_{CM} , I_{B1} , and h_{FE} at I_{CM}). One method is to plot fall time as a function of L_B , at the desired conditions, for several devices within the h_{FE} specification. A more informative method is to plot power dissipation versus I_{B1} for a range of values of L_B as shown

in Figures 4 and 5. This shows the parameter that really matters, dissipation, whether caused by switching or by saturation. The negative slope of these curves at the left (low I_{B1}) is caused by saturation losses. The positive slope portion at higher I_{B1} , and low values of L_B is due to switching losses as described above. Note that for very low L_B a very narrow optimum is obtained. This occurs when $I_{B1} h_{FE} = I_{CM}$, and therefore would be acceptable only for the "typical" device with constant I_{CM} . As L_B is increased, the curves become broader and flatter above the $I_{B1} h_{FE} = I_{CM}$ point as the turn-off "tails" are brought under control. Eventually, if L_B is raised too far, the dissipation all across the curve will rise, due to poor initiation of switching rather than tailing. Plotting this type of curve family for devices of different h_{FE} , essentially moves the curves to the left or right according to the relation $I_{B1} h_{FE} = \text{constant}$. It then becomes obvious that, for a specified I_{CM} , an L_B can be chosen which will give low dissipation over a range of h_{FE} and/or I_{B1} . The only remaining decision is to pick I_{B1} high enough to accommodate the lowest h_{FE} part specified. Figure 8 gives values recommended for L_B and I_{B1} for this device over a wide range of I_{CM} . These values were chosen from a large number of curves like Figure 4 and Figure 5. Neither L_B nor I_{B1} are absolutely critical, as can be seen from the examples shown, and values of Figure 8 are provided for guidance only.

1.3

TEST CIRCUIT WAVEFORMS

FIGURE 2

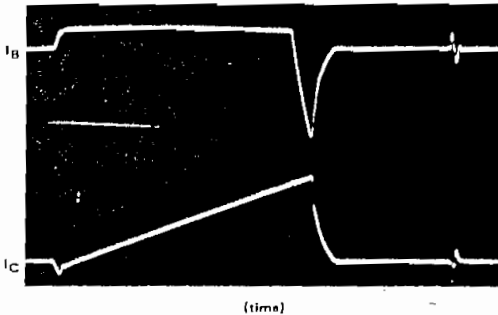
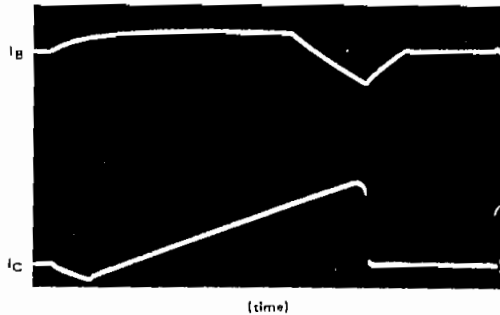


FIGURE 3



TEST CIRCUIT OPTIMIZATION

The test circuit may be used to evaluate devices in the conventional manner, i.e., to measure fall time, storage time, and saturation voltage. However, this circuit was designed to evaluate devices by a simple criterion, power supply input. Excessive power input can be caused by a variety of problems, but it is the dissipation in the transistor that is of fundamental importance.

Once the required transistor operating current is determined, fixed circuit values may be selected from the table. Factory testing is performed by reading the current meter only, since the input power is proportional to current. No adjustment of the test apparatus is required.

FIGURE 10 - THERMAL RESPONSE

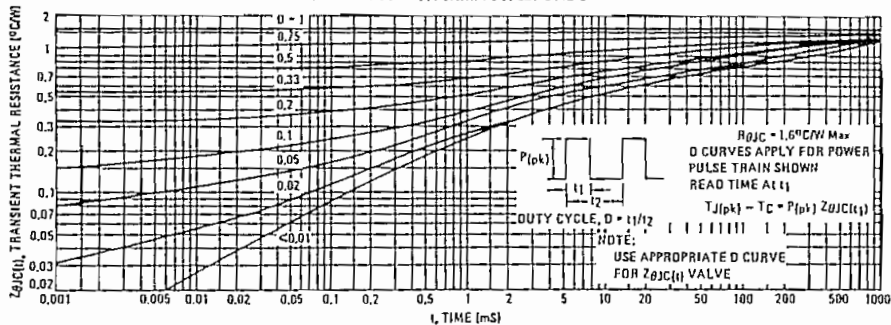


FIGURE 11 - COLLECTOR SATURATION REGION

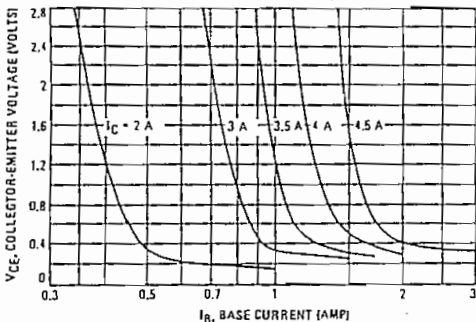


FIGURE 12 - DC CURRENT GAIN

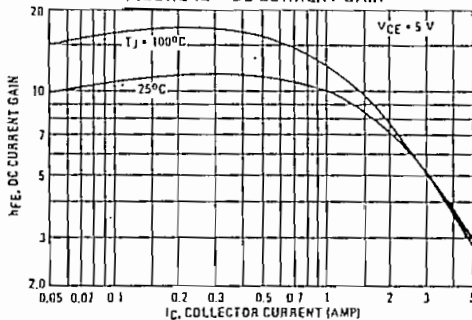


FIGURE 13 - "ON" VOLTAGES

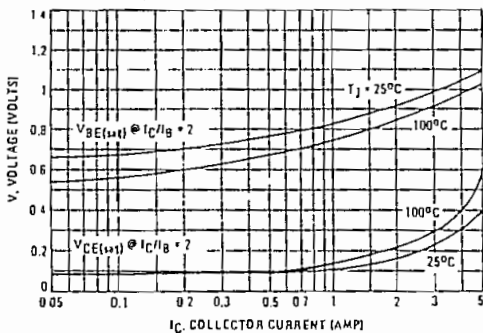
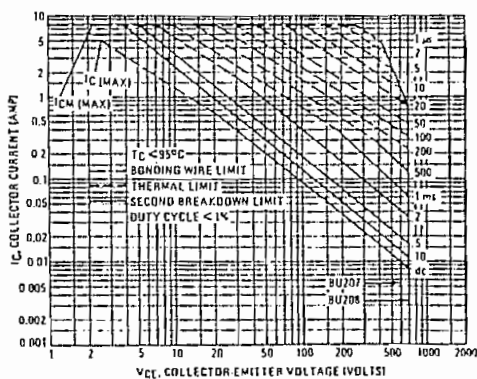


FIGURE 14 - MAXIMUM FORWARD BIAS SAFE OPERATING AREA





LM119/LM219/LM319 High Speed Dual Comparator

General Description

The LM119 series are precision high speed dual comparators fabricated on a single monolithic chip. They are designed to operate over a wide range of supply voltages down to a single 5V logic supply and ground. Further, they have higher gain and lower input currents than devices like the LM710. The uncommitted collector of the output stage makes the LM119 compatible with RTL, DTL and TTL as well as capable of driving lamps and relays at currents up to 25 mA. Outstanding features include:

Features

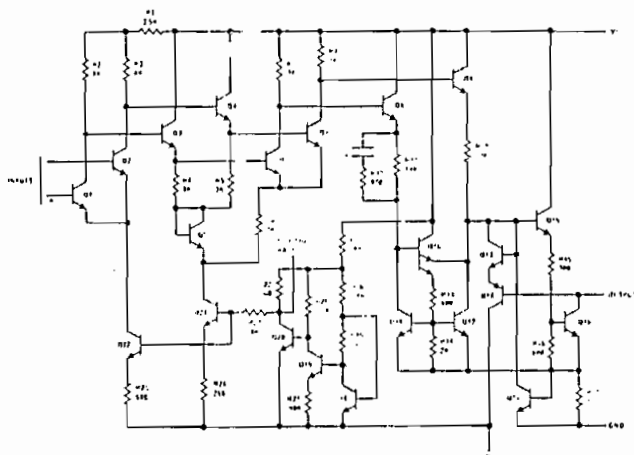
- Two independent comparators
- Operates from a single 5V supply
- Typically 80 ns response time at $\pm 15V$
- Minimum fan-out of 2 each side

- Maximum input current of $1 \mu A$ over temperature
- Inputs and outputs can be isolated from system ground
- High common mode slew rate

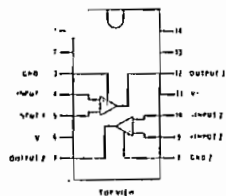
Although designed primarily for applications requiring operation from digital logic supplies, the LM119 series are fully specified for power supplies up to $\pm 15V$. It features faster response than the LM111 at the expense of higher power dissipation. However, the high speed, wide operating voltage range and low package count make the LM119 much more versatile than older devices like the LM711.

The LM119 is specified from $-55^{\circ}C$ to $+125^{\circ}C$, the LM219 is specified from $-25^{\circ}C$ to $+85^{\circ}C$, and the LM319 is specified from $0^{\circ}C$ to $+70^{\circ}C$.

Schematic and Connection Diagrams



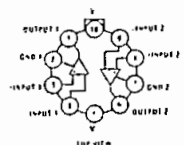
Dual - Line-Package



Order Number LM319N
See NS Package N14A

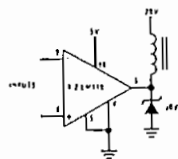
Order Number LM119J, LM219J
or LM319J
See NS Package J14A

Metal Can Package

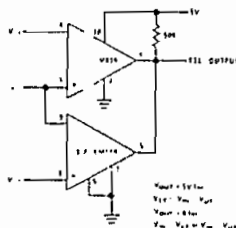


Order Number LM119H, LM219H
or LM319H
See NS Package H10C

Typical Applications



Relay Driver



Window Detector

Absolute Maximum Ratings LM119/LM219

Total Supply Voltage	36V	Power Dissipation (Note 2)	500 mW
Output to Negative Supply Voltage	36V	Output Short Circuit Duration	10 μ sec
Ground to Negative Supply Voltage	25V	Operating Temperature Range LM119	-55°C to 125°C
Ground to Positive Supply Voltage	18V	LM219	-25°C to 85°C
Differential Input Voltage	± 15 V	Storage Temperature Range	-65°C to 150°C
Input Voltage (Note 1)	± 15 V	Lead Temperature (Soldering, 10 sec)	300°C

Electrical Characteristics (Note 3)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Input Offset Voltage (Note 4)	$T_A = 25^\circ\text{C}$, $R_S \leq 5k$		0.7	4.0	mV
Input Offset Current (Note 4)	$T_A = 25^\circ\text{C}$		30	75	nA
Input Bias Current	$T_A = 25^\circ\text{C}$		150	500	nA
Voltage Gain	$T_A = 25^\circ\text{C}$	10	40		V/mV
Response Time (Note 5)	$T_A = 25^\circ\text{C}$, $V_S = \pm 15\text{V}$		80		ns
Saturation Voltage	$V_{IN} < -5\text{ mV}$, $I_{OUT} = 25\text{ mA}$ $T_A = 25^\circ\text{C}$		0.75	1.5	V
Output Leakage Current	$V_{IN} > 5\text{ mV}$, $V_{OUT} = 35\text{V}$ $T_A = 25^\circ\text{C}$		0.2	2	μ A
Input Offset Voltage (Note 4)	$R_S \leq 5k$			7	mV
Input Offset Current (Note 4)				100	nA
Input Bias Current				1000	nA
Input Voltage Range	$V_S = \pm 15\text{V}$ $V^+ = 5\text{V}$, $V^- = 0$	-12 1	± 13	+12 3	V V
Saturation Voltage	$V^+ \geq 4.5\text{V}$, $V^- = 0$ $V_{IN} < -6\text{ mV}$, $I_{SINK} < 3.2\text{ mA}$ $T_A \geq 0^\circ\text{C}$ $T_A \leq 0^\circ\text{C}$		0.23	0.4 0.6	V V
Output Leakage Current	$V_{IN} \geq 5\text{ mV}$, $V_{OUT} = 35\text{V}$, $V_{GND} = 0\text{V}$		1	10	μ A
Differential Input Voltage				± 5	V
Positive Supply Current	$T_A = 25^\circ\text{C}$, $V^+ = 5\text{V}$, $V^- = 0$		4.3		mA
Positive Supply Current	$T_A = 25^\circ\text{C}$, $V_S = \pm 15\text{V}$		8	11.5	mA
Negative Supply Current	$T_A = 25^\circ\text{C}$, $V_S = \pm 15\text{V}$		3	4.5	mA

Note 1: For supply voltages less than 115V the absolute maximum input voltage is equal to the supply voltage.

Note 2: The maximum junction temperature of the LM119 is 150°C, while that of the LM219 is 110°C. For operating at elevated temperatures, devices in the TO-5 package must be derated based on a thermal resistance of 150°C/W, junction to ambient, or 45°C/W, junction to case. The thermal resistance of the dual-in-line package is 100°C/W, junction to ambient.

Note 3: These specifications apply for $V_S = \pm 15\text{V}$, and the Ground pin at ground, and $-55^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$, unless otherwise stated. With the LM219, however, all temperature specifications are limited to $-25^\circ\text{C} \leq T_A \leq +85^\circ\text{C}$. The offset voltage, offset current and bias current specifications apply for any supply voltage from a single 5V supply up to $\pm 15\text{V}$ supplies.

Note 4: The offset voltages and offset currents given are the maximum values required to drive the output within a volt of either supply with a 1 mA load. Thus, these parameters define an error band and take into account the worst case effects of voltage gain and input impedance.

Note 5: The response time specified (see definitions) is for a 100 mV input step with 5 mV overdrive.

Absolute Maximum Ratings LM319

Total Supply Voltage	36V	Power Dissipation (Note 2)	500 mW
Output to Negative Supply Voltage	36V	Output Short Circuit Duration	10 sec
Ground to Negative Supply Voltage	25V	Operating Temperature Range LM319	0°C to 70°C
Ground to Positive Supply Voltage	18V	Storage Temperature Range	-65°C to 150°C
Differential Input Voltage	±15V	Lead Temperature (Soldering, 10 sec)	300°C
Input Voltage (Note 1)	±15V		

Electrical Characteristics (Note 3)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Input Offset Voltage (Note 4)	$T_A = 25^\circ\text{C}$, $R_S \leq 5k$		2.0	8.0	mV
Input Offset Current (Note 4)	$T_A = 25^\circ\text{C}$		80	200	nA
Input Bias Current	$T_A = 25^\circ\text{C}$		250	1000	nA
Voltage Gain	$T_A = 25^\circ\text{C}$	8	40		V/mV
Response Time (Note 5)	$T_A = 25^\circ\text{C}$, $V_S = \pm 15V$		80		ns
Saturation Voltage	$V_{IH} \leq -10\text{ mV}$, $I_{OUI} = 25\text{ mA}$ $T_A = 25^\circ\text{C}$		0.75	1.5	V
Output Leakage Current	$V_{IH} \geq 10\text{ mV}$, $V_{OUI} = 35V$, $V^+ = V_{GND} = 0V$, $T_A = 25^\circ\text{C}$		0.2	10	μA
Input Offset Voltage (Note 4)	$R_S < 5k$			10	mV
Input Offset Current (Note 4)				300	nA
Input Bias Current				1200	nA
Input Voltage Range	$V_S = \pm 15V$ $V^+ = 5V$, $V^- = 0$	1	±13	3	V
Saturation Voltage	$V^+ \geq 4.5V$, $V^- = 0$ $V_{IH} \leq -10\text{ mV}$, $I_{SINK} \leq 3.2\text{ mA}$		0.3	0.4	V
Differential Input Voltage				±5	V
Positive Supply Current	$T_A = 25^\circ\text{C}$, $V^+ = 5V$, $V^- = 0$		4.3		mA
Positive Supply Current	$T_A = 25^\circ\text{C}$, $V_S = \pm 15V$		8	12.5	mA
Negative Supply Current	$T_A = 25^\circ\text{C}$, $V_S = \pm 15V$		3	5	mA

Note 1: For supply voltages less than ±15V the absolute maximum input voltage is equal to the supply voltage.

Note 2: The maximum junction temperature of the LM319 is 85°C. For operating at elevated temperatures, devices in the TO-5 package must be derated based on a thermal resistance of 150°C/W, junction to ambient, or 45°C/W, junction to case. The thermal resistance of the dual-in-line package is 100°C/W, junction to ambient.

Note 3: These specifications apply for $V_S = \pm 15V$ and $0^\circ\text{C} \leq T_A \leq 70^\circ\text{C}$, unless otherwise stated. The offset voltage, offset current and bias current specifications apply for any supply voltage from a single 5V supply up to ±15V supplies.

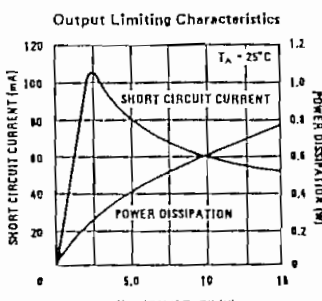
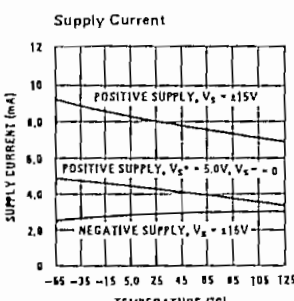
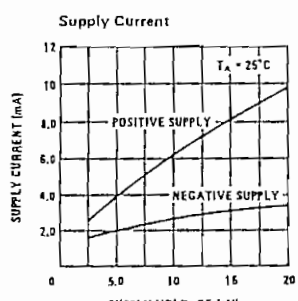
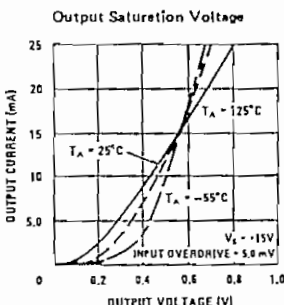
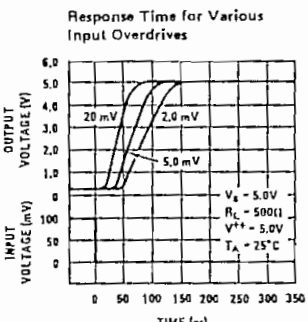
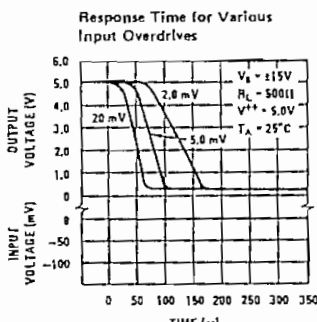
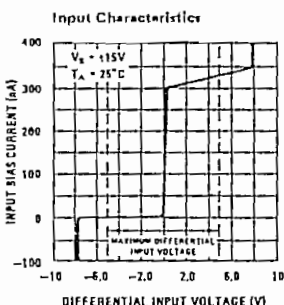
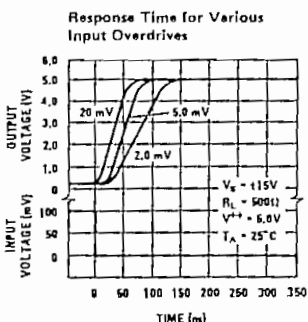
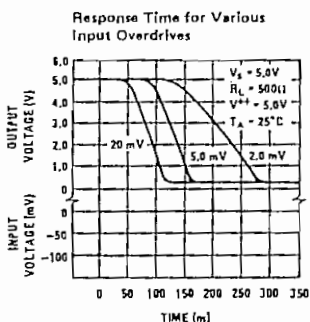
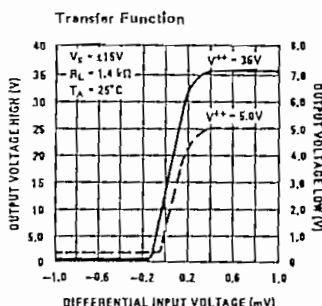
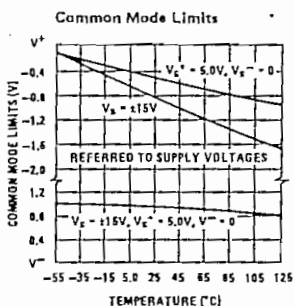
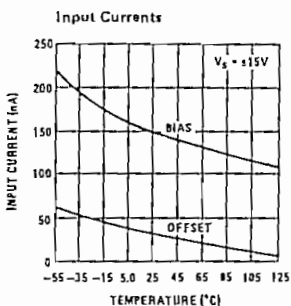
Note 4: The offset voltages and offset currents given are the maximum values required to drive the output within a volt of either supply with a 1 mA load. Thus, these parameters define an error band and take into account the worst case effects of voltage gain and input impedance.

Note 5: The response time specified is for a 100 mV input step with 5 mV overdrive.

Typical Performance Characteristics LM119/LM219

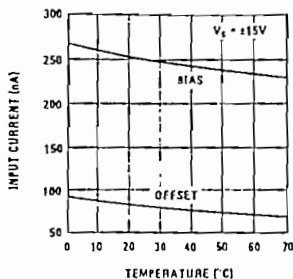
LM119/LM219/LM319

5

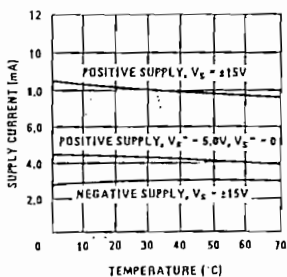


Typical Performance Characteristics LM319

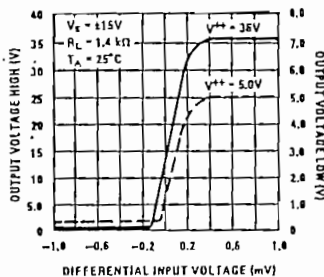
Input Currents



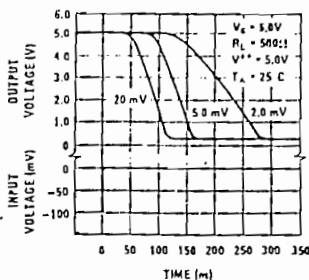
Supply Currents



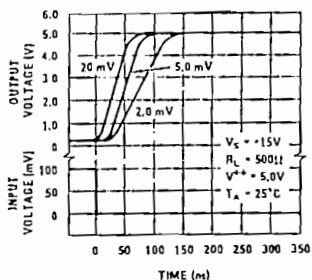
Transfer Function



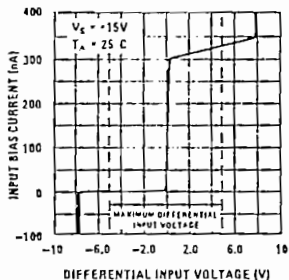
Response Time for Various Input Overdrives



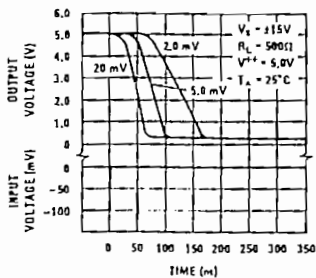
Response Time for Various Input Overdrives



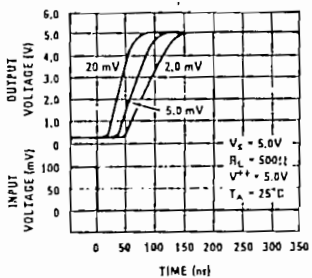
Input Characteristics



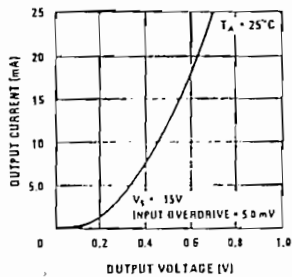
Response Time for Various Input Overdrives



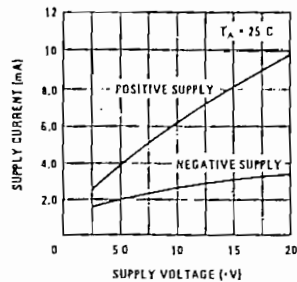
Response Time for Various Input Overdrives



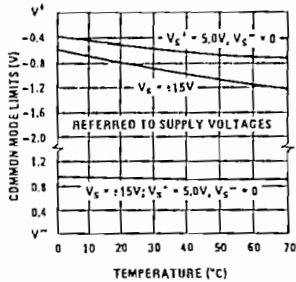
Output Saturation Voltage



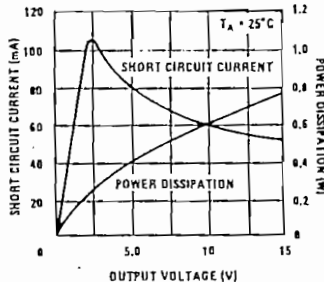
Supply Current



Common Mode Limits



Output Limiting Characteristics





LM138/LM238/LM338 5 Amp Adjustable Power Regulators

General Description

The LM138/LM238/LM338 are adjustable 3-terminal positive voltage regulators capable of supplying in excess of 5A over a 1.2V to 32V output range. They are exceptionally easy to use and require only 2 resistors to set the output voltage. Careful circuit design has resulted in outstanding load and line regulation — comparable to many commercial power supplies. The LM138 family is supplied in a standard 3-lead transistor package.

A unique feature of the LM138 family is time-dependent current limiting. The current limit circuitry allows peak currents of up to 12A to be drawn from the regulator for short periods of time. This allows the LM138 to be used with heavy transient loads and speeds start-up under full-load conditions. Under sustained loading conditions, the current limit decreases to a safe value protecting the regulator. Also included on the chip are thermal overload protection and safe area protection for the power transistor. Overload protection remains functional even if the adjustment pin is accidentally disconnected.

Normally, no capacitors are needed unless the device is situated far from the input filter capacitors in which case an input bypass is needed. An optional output capacitor can be added to improve transient response. The adjustment terminal can be bypassed to achieve

very high ripple rejections ratios which are difficult to achieve with standard 3-terminal regulators.

Besides replacing fixed regulators or discrete designs, the LM138 is useful in a wide variety of other applications. Since the regulator is "floating" and sees only the input-to-output differential voltage, supplies of several hundred volts can be regulated as long as the maximum input to output differential is not exceeded.

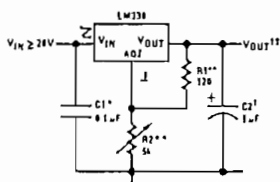
The LM138/LM238/LM338 are packaged in standard steel TO-3 transistor packages. The LM138 is rated for operation from -55°C to $+150^{\circ}\text{C}$, the LM238 from -25°C to $+150^{\circ}\text{C}$ and the LM338 from 0°C to $+125^{\circ}\text{C}$.

Features

- Guaranteed 7A peak output current
- Guaranteed 5A output current
- Adjustable output down to 1.2V
- Line regulation typically 0.005%/V
- Load regulation typically 0.1%
- Guaranteed thermal regulation
- Current limit constant with temperature
- 100% electrical burn-in in thermal limit
- Standard 3-lead transistor package

Typical Applications

1.2V–25V Adjustable Regulator



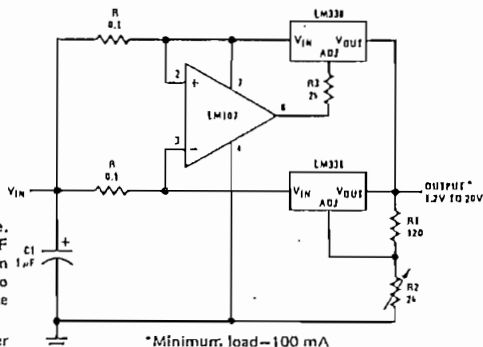
[†]Optional—improves transient response. Output capacitors in the range of 1 μF to 1000 μF of aluminum or tantalum electrolytic are commonly used to provide improved output impedance and rejection of transients.

*Needed if device is far from filter capacitors.

$${}^{\dagger\dagger}V_{\text{OUT}} = 1.25V \left(1 + \frac{R2}{R1} \right)$$

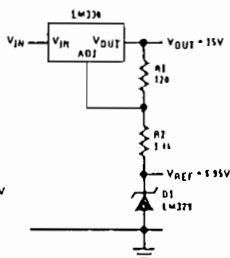
*R1 = 240 Ω for LM138 and LM238
R1, R2 as an assembly can be ordered from Bourns:
MIL part no. 7105A-AT2-502
COMM part no. 7105A-AT7-502

10A Regulator



*Minimum load—100 mA

Regulator and Voltage Reference



Absolute Maximum Ratings

Power Dissipation	Internally limited
Input - Output Voltage Differential	35V
Operating Junction Temperature Range	
LM138	-55°C to +150°C
LM238	-25°C to +150°C
LM338	0°C to +125°C
Storage Temperature	-65°C to +150°C
Lead Temperature (Soldering, 10 seconds)	300°C

Preconditioning

Burn-In in Thermal Limit All Devices 100%

Electrical Characteristics (Note 1)

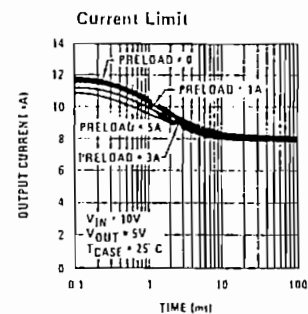
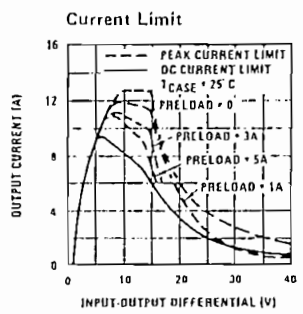
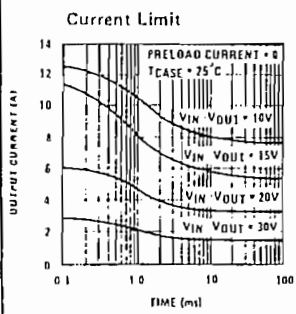
PARAMETER	CONDITIONS	LM138/LM238			LM338			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	
Line Regulation	$T_A = 25^\circ\text{C}$, $3\text{V} \leq V_{IN} - V_{OUT} \leq 35\text{V}$, (Note 2)		0.005	0.01		0.005	0.03	%/V
Load Regulation	$T_A = 25^\circ\text{C}$, $10\text{mA} \leq I_{OUT} \leq 5\text{A}$		5	15		5	25	mV
	$V_{OUT} \leq 5\text{V}$, (Note 2)		0.1	0.3		0.1	0.5	%
	$V_{OUT} > 5\text{V}$, (Note 2)							
Thermal Regulation	Pulse + 20 ms		0.002	0.01		0.002	0.02	%/W
Adjustment Pin Current			45	100		45	100	μA
Adjustment Pin Current Change	$10\text{mA} \leq I_L \leq 5\text{A}$ $3\text{V} \leq (V_{IN} - V_{OUT}) \leq 35\text{V}$		0.2	5		0.2	5	μA
Reference Voltage	$3 \leq (V_{IN} - V_{OUT}) \leq 35\text{V}$, (Note 3) $10\text{mA} \leq I_{OUT} \leq 5\text{A}$, $P \leq 50\text{W}$	1.19	1.24	1.29	1.19	1.24	1.29	V
Line Regulation	$3\text{V} \leq V_{IN} - V_{OUT} \leq 35\text{V}$, (Note 2)		0.02	0.04		0.02	0.06	%/V
Load Regulation	$10\text{mA} \leq I_{OUT} \leq 5\text{A}$, (Note 2)		20	30		20	50	mV
	$V_{OUT} \leq 5\text{V}$ $V_{OUT} > 5\text{V}$		0.3	0.6		0.3	1.0	%
Temperature Stability	$T_{MIN} \leq T_j \leq T_{MAX}$		1			1		%
Minimum Load Current	$V_{IN} - V_{OUT} \leq 35\text{V}$		3.5	5		3.5	10	mA
Current Limit	$V_{IN} - V_{OUT} \leq 10\text{V}$							
	DC	5.0	8		5.0	8		A
	0.5 ms Peak	7	12		7	12		A
	$V_{IN} - V_{OUT} \leq 30\text{V}$							
			1			1		A
RMS Output Noise, % of V_{OUT}	$T_A = 25^\circ\text{C}$, $10\text{Hz} < f < 10\text{kHz}$		0.003			0.003		%
Ripple Rejection Ratio	$V_{OUT} = 10\text{V}$, $f = 120\text{Hz}$		60			60		dB
	$C_{ADJ} = 10\mu\text{F}$	60	75		60	75		dB
Long Term Stability	$T_A = 125^\circ\text{C}$		0.3	1		0.3	1	%
Thermal Resistance, Junction to Case	K Package			1.0			1.0	$^\circ\text{C}/\text{W}$

Note 1: Unless otherwise specified, these specifications apply $-55^\circ\text{C} \leq T_j \leq +150^\circ\text{C}$ for the LM138, $-25^\circ\text{C} \leq T_j \leq +150^\circ\text{C}$ for the LM238 and $0^\circ\text{C} \leq T_j \leq +125^\circ\text{C}$ for the LM338, $V_{IN} - V_{OUT} \leq 5\text{V}$ and $I_{OUT} \leq 2.5\text{A}$. Although power dissipation is internally limited, these specifications are applicable for power dissipations up to 50W.

Note 2: Regulation is measured at constant junction temperature. Changes in output voltage due to heating effects are taken into account separately by thermal regulation.

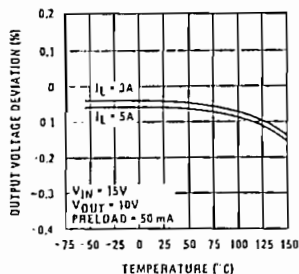
Note 3: Selected devices with tightened tolerance reference voltage available.

Typical Performance Characteristics

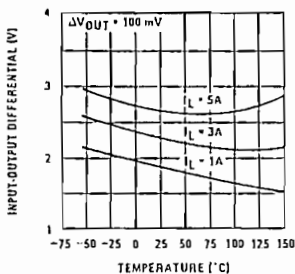


Typical Performance Characteristics (Continued)

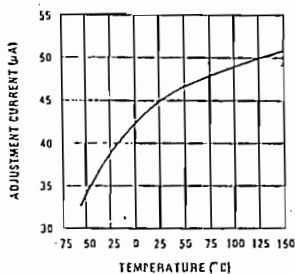
Load Regulation



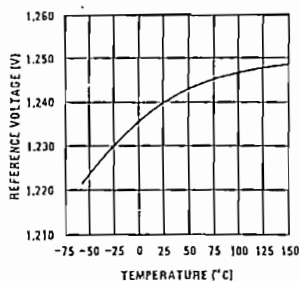
Dropout Voltage



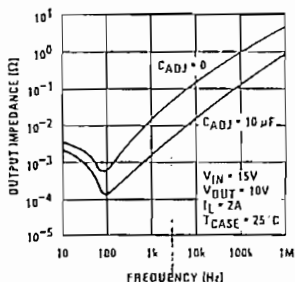
Adjustment Current



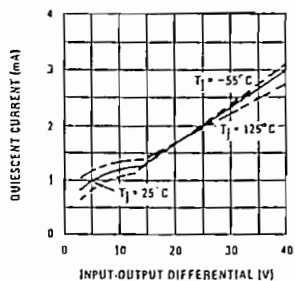
Temperature Stability



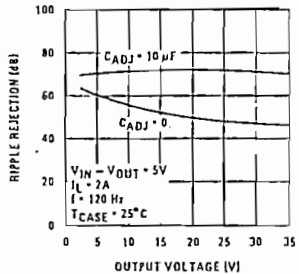
Output Impedance



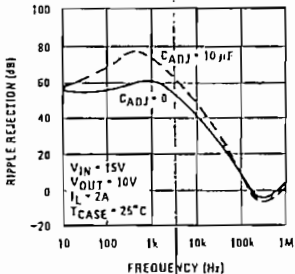
Minimum Operating Current



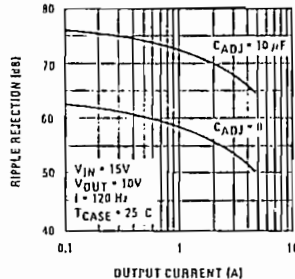
Ripple Rejection



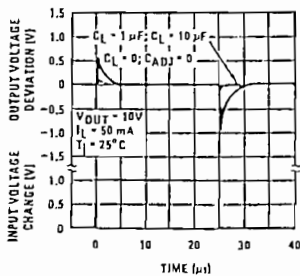
Ripple Rejection



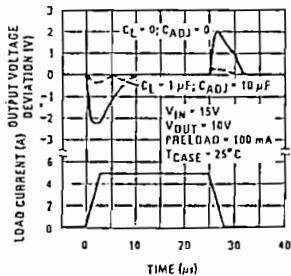
Ripple Rejection



Line Transient Response



Load Transient Response



Application Hints

In operation, the LM138 develops a nominal 1.25V reference voltage, V_{REF} , between the output and adjustment terminal. The reference voltage is impressed across program resistor R1 and, since the voltage is constant, a constant current I_{ADJ} then flows through the output set resistor R2, giving an output voltage of

$$V_{OUT} = V_{REF} \left(1 + \frac{R_2}{R_1} \right) + I_{ADJ}R_2$$

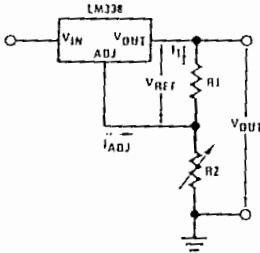


FIGURE 1

Since the 50 μ A current from the adjustment terminal represents an error term, the LM138 was designed to minimize I_{ADJ} and make it very constant with line and load changes. To do this, all quiescent operating current is returned to the output establishing a minimum load current requirement. If there is insufficient load on the output, the output will rise.

External Capacitors

An input bypass capacitor is recommended. A 0.1 μ F disc or 1 μ F solid tantalum on the input is suitable input bypassing for almost all applications. The device is more sensitive to the absence of input bypassing when adjustment or output capacitors are used but the above values will eliminate the possibility of problems.

The adjustment terminal can be bypassed to ground on the LM138 to improve ripple rejection. This bypass capacitor prevents ripple from being amplified as the output voltage is increased. With a 10 μ F bypass capacitor 75 dB ripple rejection is obtainable at any output level. Increases over 20 μ F do not appreciably improve the ripple rejection at frequencies above 120 Hz. If the bypass capacitor is used, it is sometimes necessary to include protection diodes to prevent the capacitor from discharging through internal low current paths and damaging the device.

In general, the best type of capacitors to use are solid tantalum. Solid tantalum capacitors have low impedance even at high frequencies. Depending upon capacitor construction, it takes about 25 μ F in aluminum electrolytic to equal 1 μ F solid tantalum at high frequencies. Ceramic capacitors are also good at high frequencies, but some types have a large decrease in capacitance at frequencies around 0.5 MHz. For this reason, 0.01 μ F ceramic may seem to work better than a 0.1 μ F disc as bypass.

Although the LM138 is stable with no output capacitors, like any feedback circuit, certain values of external capacitance can cause excessive ringing. This occurs with values between 500 pF and 5000 pF. A 1 μ F solid tantalum (or 25 μ F aluminum electrolytic) on the output swamps this effect and insures stability.

Load Regulation

The LM138 is capable of providing extremely good load regulation but a few precautions are needed to obtain maximum performance. The current set resistor connected between the adjustment terminal and the output terminal (usually 240 Ω) should be tied directly to the output of the regulator rather than near the load. This eliminates line drops from appearing effectively in series with the reference and degrading regulation. For example, a 15V regulator with 0.05 Ω resistance between the regulator and load will have a load regulation due to line resistance of 0.05 Ω \times I_L . If the set resistor is connected near the load the effective line resistance will be 0.05 Ω (1 + R2/R1) or in this case, 11.5 times worse.

Figure 2 shows the effect of resistance between the regulator and 240 Ω set resistor.

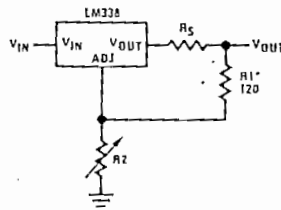


FIGURE 2. Regulator with Line Resistance in Output Lead

With the TO-3 package, it is easy to minimize the resistance from the case to the set resistor, by using 2 separate leads to the case. The ground of R2 can be returned near the ground of the load to provide remote ground sensing and improve load regulation.

Protection Diodes

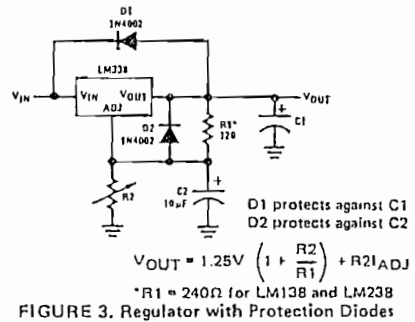
When external capacitors are used with any IC regulator it is sometimes necessary to add protection diodes to prevent the capacitors from discharging through low current points into the regulator. Most 20 μ F capacitors have low enough internal series resistance to deliver 20A spikes when shorted. Although the surge is short, there is enough energy to damage parts of the IC.

When an output capacitor is connected to a regulator and the input is shorted, the output capacitor will discharge into the output of the regulator. The discharge current depends on the value of the capacitor, the output voltage of the regulator, and the rate of decrease of V_{IN} . In the LM138 this discharge path is through a large junction that is able to sustain 25A surge with no problem. This is not true of other types of positive

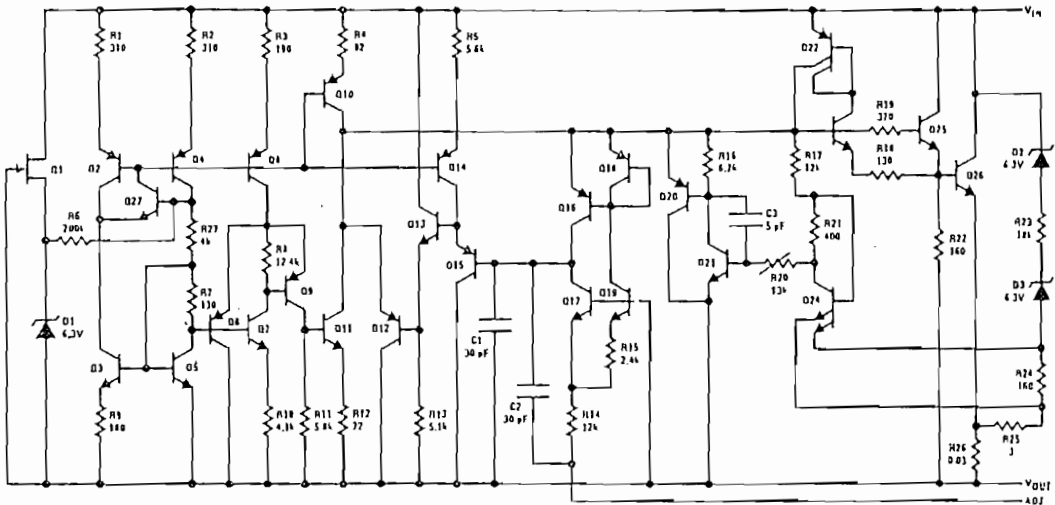
Application Hints (Continued)

regulators. For output capacitors of 100 μF or less at output of 15V or less, there is no need to use diodes.

The bypass capacitor on the adjustment terminal can discharge through a low current junction. Discharge occurs when *either* the input or output is shorted. Internal to the LM138 is a 50 Ω resistor which limits the peak discharge current. No protection is needed for output voltages of 25V or less and 10 μF capacitance. Figure 3 shows an LM138 with protection diodes included for use with outputs greater than 25V and high values of output capacitance.

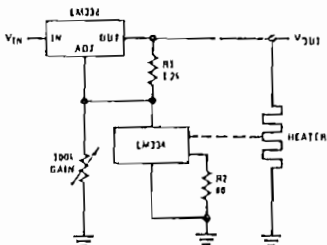


Schematic Diagram

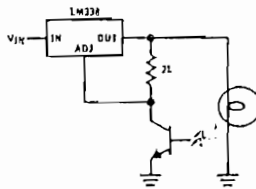


Typical Applications (Continued)

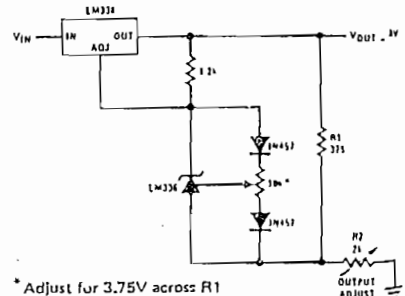
Temperature Controller



Light Controller



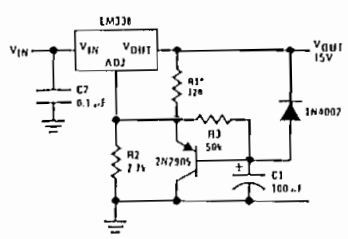
Precision Power Regulator with Low Temperature Coefficient





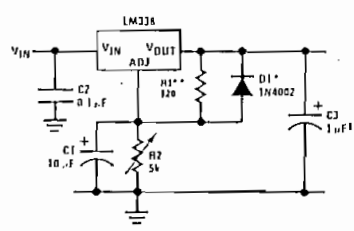
Typical Applications (Continued)

Slow Turn-ON 15V Regulator



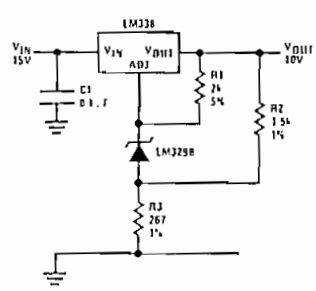
*R1 = 240Ω for LM138 and LM238

Adjustable Regulator with Improved Ripple Rejection

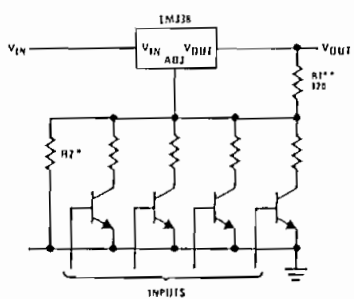


†Solid tantalum
 *Discharges C1 if output is shorted to ground
 **R1 = 240Ω for LM138 and LM238

High Stability 10V Regulator

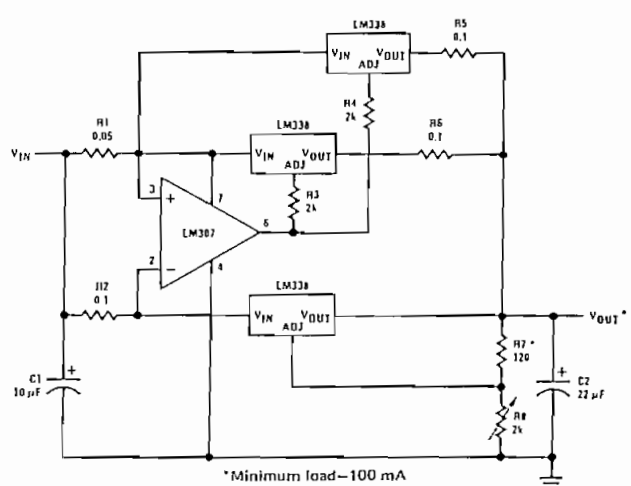


Digitally Selected Outputs



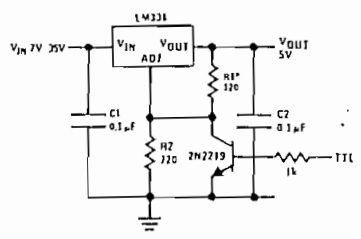
*Sets maximum V_{OUT}
 **R1 = 240Ω for LM138 and LM238

15A Regulator



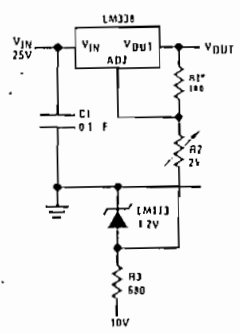
*Minimum load—100 mA

5V Logic Regulator with Electronic Shutdown**



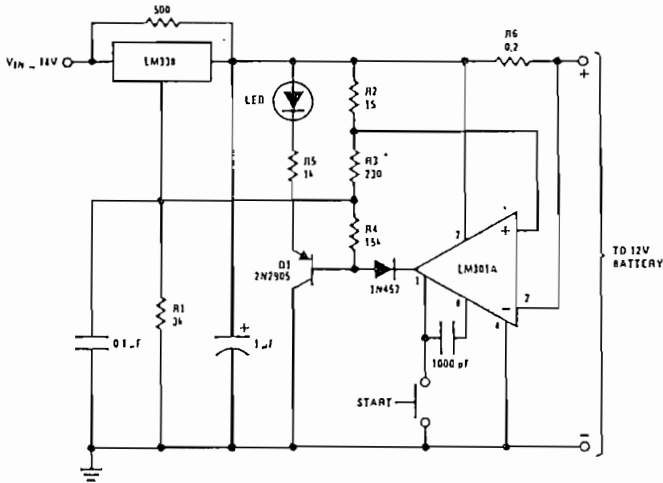
*R1 = 240Ω for LM138 or LM238
 **Minimum output ≈ 1.2V

0 to 22V Regulator



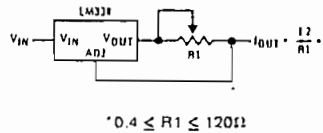
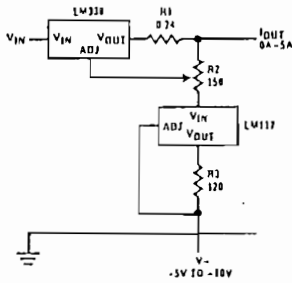
*R1=240Ω, R2 = 5k for LM138 and LM238

12V Battery Charger



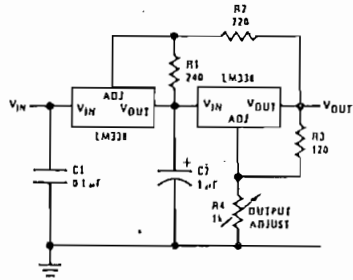
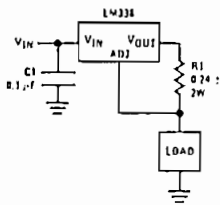
Adjustable Current Regulator

Precision Current Limiter

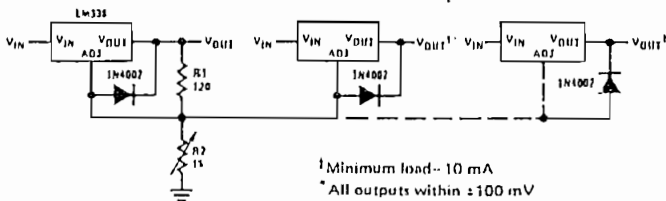


5A Current Regulator

Tracking Preregulator



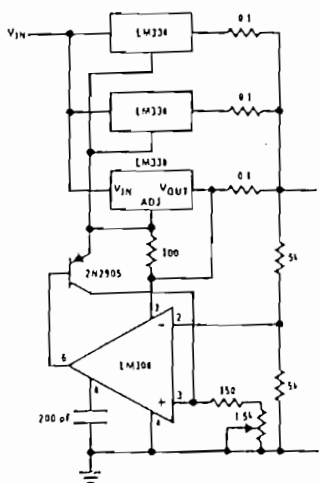
Adjusting Multiple On-Card Regulators with Single Control*



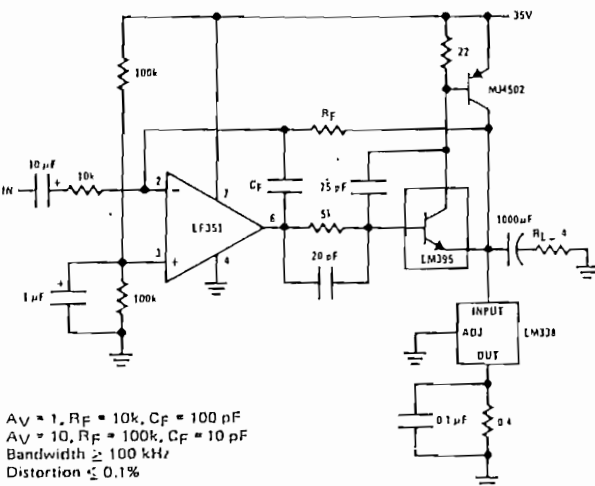
* Minimum load-- 10 mA
 * All outputs within ± 100 mV

Typical Applications (Continued)

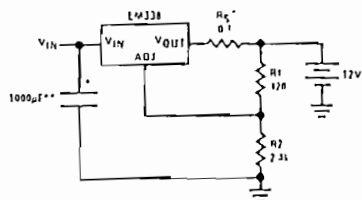
Adjustable 15A Regulator



Power Amplifier



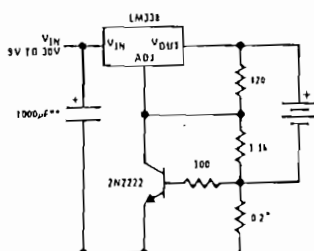
Simple 12V Battery Charger



* R_S —sets output impedance of charger $Z_{OUT} = R_S \left(1 + \frac{R_2}{R_1} \right)$
 Use of R_S allows low charging rates with fully charged battery.

**The 1000µF is recommended to filter out input transients

Current Limited 6V Charger

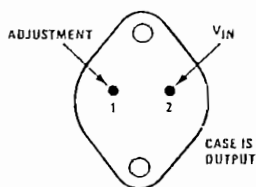


* Sets max charge current to 3A

**The 1000µF is recommended to filter out input transients

Connection Diagram

Metal Can Package



BOTTOM VIEW

Order Number
 LM138K STEEL
 LM238K STEEL
 LM338K STEEL
 See NS Package K02A

DESCRIPCION DEL HARDWARE DEL MODULO LTN111:

Registros (IR y DR).— El LTN111 tiene dos registros de 8-bits: un registro de instrucción (IR) y un registro de dato (DR). El IR almacena el código de la instrucción tal como "borrar display", y también almacena la información para la DD RAM y la CG RAM. El IR puede ser accesado por el microcontrolador solamente para escritura.

El DR es utilizado para almacenar datos temporalmente durante el intercambio de datos con el microcontrolador. Cuando se envía un dato al módulo, es inicialmente almacenado en el DR, y entonces es automáticamente escrito en la DD RAM o en la CG RAM. El DR es también utilizado como un área de almacenamiento temporal cuando se lee un dato de la DD RAM o de la CG RAM.

Cuando se direcciona el IR, el dato correspondiente de la DD RAM o de la CG RAM se envía al DR. La transferencia de datos se completa cuando el microcontrolador lee el contenido del DR para la próxima instrucción. Luego de completada la transferencia, el dato de la próxima dirección de la RAM apropiada se envía al DR, para preparar la subsiguiente lectura del microcontrolador.

Se escoge uno de los dos registros por medio de la señal de selección de registro (RS).

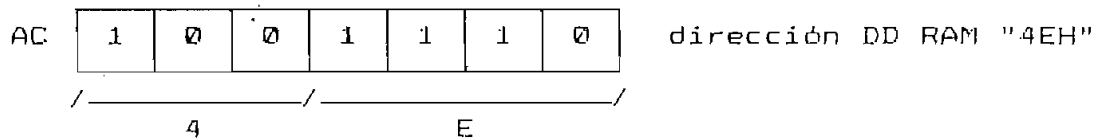
Bandera de estado activo (BF).— Cuando está seteada, el LTN111 se encuentra ejecutando una operación interna y ninguna instrucción será aceptada. El estado de esta bandera se saca a través de la línea de datos D7 en respuesta a las señales $RS=0$ y $R/W=1$. La próxima instrucción será ingresada luego de que esta bandera se encuentre reseteada.

Contador de dirección (AC).— Genera la dirección para la DD RAM y la CG RAM. Cuando se fija la dirección la instrucción

es escrita en el IR, la información de la dirección se envía al AC. La misma instrucción también determina cual de las dos RAMs ha sido elegida.

Después de que el dato ha sido escrito o leído de la DD RAM o de la CG RAM, el AC se incrementa o decrementa automáticamente en uno. El contenido del AC se saca a través de las líneas de datos en respuesta a las señales RS=0 y R/W=1.

RAM de datos de display (DD RAM).— Es una RAM de 80x8-bits. Almacena hasta 80 caracteres de 8-bits como datos de display. El área que no se usa de esta RAM puede ser utilizada por el microprocesador como una RAM de propósito general. La dirección de la DD RAM, fija en el AC, se expresa en hexadecimal (HEX), así por ejemplo:



La dirección de la DD RAM corresponde a la posición en el panel del LCD; así, para el display de una línea con direccionamiento lógico de dos líneas (LTN111) tenemos:

																Posición LCD
1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	
00H	01H	02H	03H	04H	05H	06H	07H	08H	09H	0AH	0BH	0CH	0DH	0EH	0FH	

ROM generadora de caracteres (CG ROM).— Genera un caracter de 5x7 puntos para cada uno de los 160 diferentes códigos de 8-bits.

RAM generadora de caracteres (CG RAM).— Almacena 8 caracteres arbitrarios de 5x7 puntos, programados por el usuario. Para escribir un caracter almacenado en la CG RAM, un código de caracter es escrito en la DD RAM. El área que no se usa de la CG RAM puede ser utilizada por el microprocesador como una RAM de propósito general.

Generador de sincronismo.— Produce señales de tiempo utilizadas para la operación interna de la DD RAM, CG ROM y CG RAM. El tiempo es controlado de tal manera que la lectura de la RAM por el LCD y el acceso a la RAM por el microprocesador externo no interfieran. Cuando un dato es escrito en la DD RAM el parpadeo es eliminado.

Controlador de Cursor/Parpadeo.— Este circuito puede ser utilizado para generar un cursor o el parpadeo de un caracter en la posición indicada por la dirección de la DD RAM, la cual es fijada por el AC. Por ejemplo: si AC contiene el número 08H entonces la posición del cursor en el LCD será la novena, la cual no se podrá observar pues la dirección en la DD RAM para que esta posición pueda ser observada es la 40H.

Convertor paralelo a serial.— Este circuito convierte los datos paralelos leídos de la CG ROM o CG RAM a datos seriales para ser usados por los manejadores del LCD.

Generador de voltaje.— Este circuito provee el nivel de voltaje de polarización requerido para manejar el LCD.

Manejador LCD.— Este circuito recibe los datos del display, señales de tiempo y voltajes de polarización, y produce las señales común y de segmentos de display.

Panel LCD.— El LTN111, consta de una línea de 16 caracteres en arreglos de matriz de puntos.

Microprocessor interface

The LCD module performs either dual 4-bit or single 8-bit data transfers, allowing the user to interface with either a 4-bit or 8-bit microprocessor.

4-bit microprocessor interface (Fig. 2)

Only data lines D4 – D7 are used for data transfers. Data transactions with the external microprocessor take place in two 4-bit data transfer operations. The high-order 4 bits (corresponding to D4 – D7 in an 8-bit transfer) are transferred first, followed by the low-order 4 bits (corresponding to D0 – D3 in an 8-bit transfer). The busy flag is to be checked on completion of the second 4-bit data transfer. Busy flag and address counter are output in two operations.

8-bit microprocessor interface

Each 8-bit piece of data is transferred in a single operation using the entire data bus D0 – D7.

Reset function

Initialization by internal reset circuit

The module has an internal reset circuit for implementing an automatic reset operation at power-on. During the

initialization operation, the busy flag is set. The busy state lasts for 10 ms after V_{DD} reaches 4.5 V. The following instructions are executed in initializing the module.

- 1) Clear Display
- 2) Function Set
 - DL = 1 8-bit data length for interface
 - N = 0 Single-line display
 - F = 0 5 x 7 dot-matrix character font
- 3) Display ON/OFF Control
 - D = 0 Display OFF
 - C = 0 Cursor OFF
 - B = 0 Blink function OFF
- 4) Entry Mode Set
 - I/D = 1 Increment Mode
 - S = 0 Display shift OFF.

Caution: If the power conditions stated in the section called "Power conditions applicable when internal reset circuit is used", are not satisfied, the internal reset circuit will not operate properly and the LCD module will not be initialized. In this case, the initialization procedure must be executed by the external microprocessor. See section entitled "Initialization by instructions".

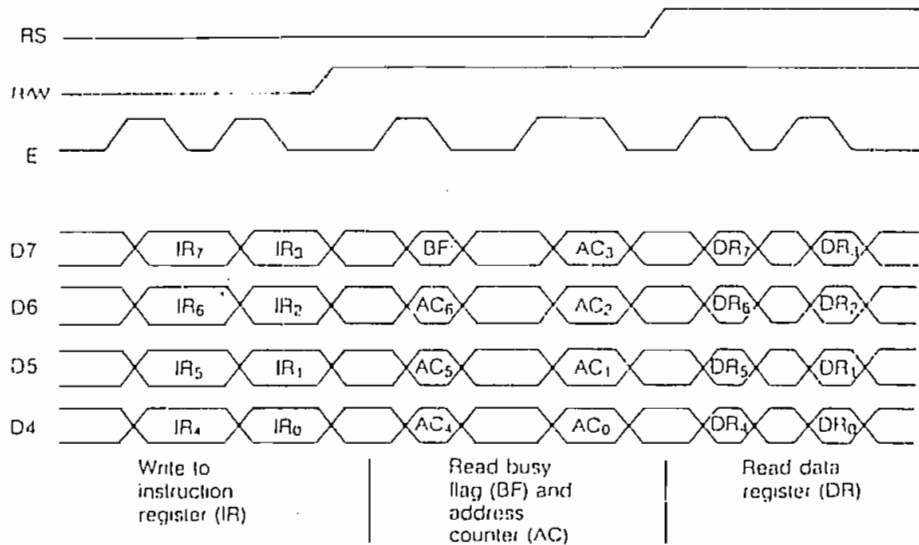
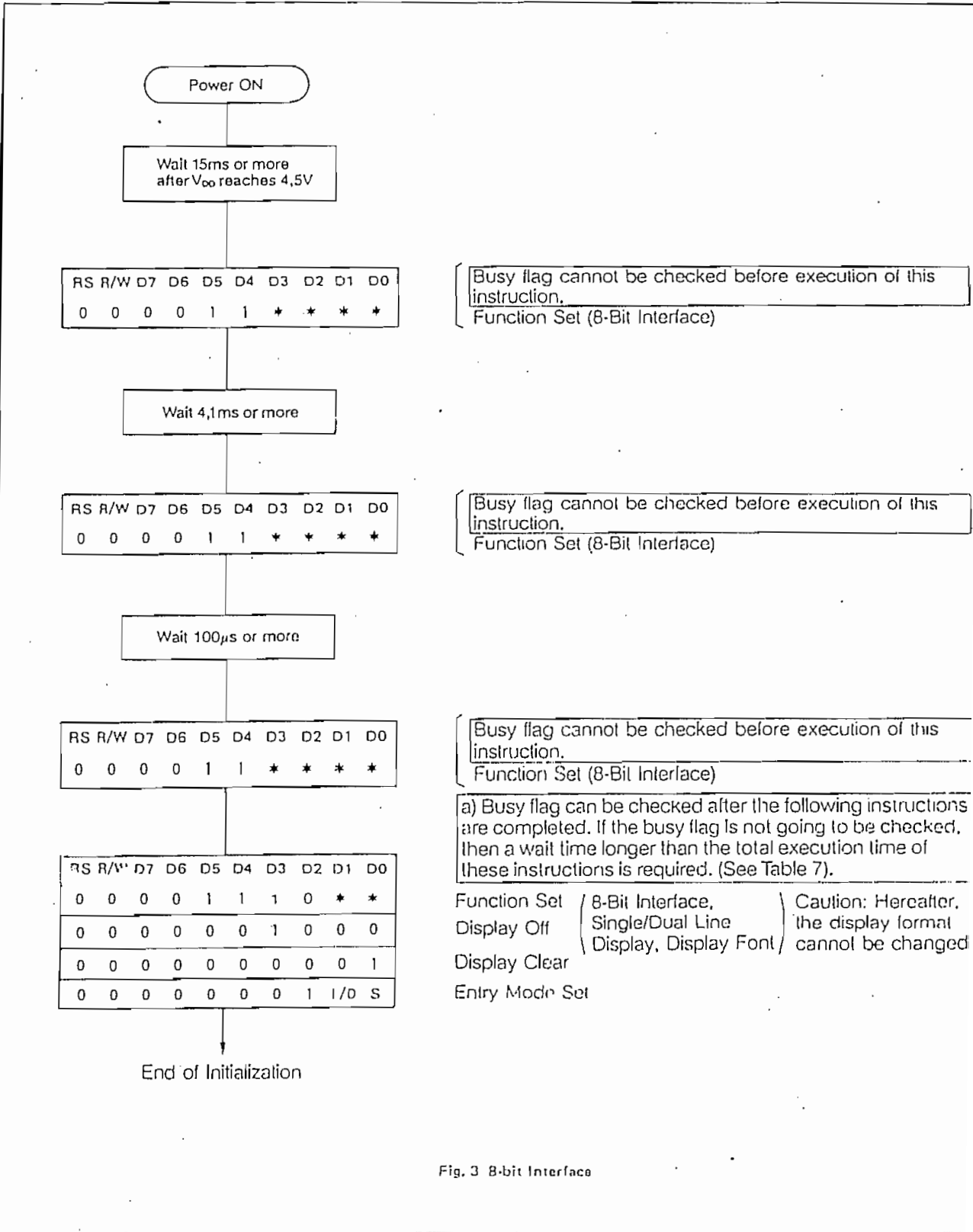


Fig. 2 4-bit Data Transfer

Initialization by instructions

If the power conditions for the normal operation of the internal reset circuit are not satisfied (see section entitled "Power conditions applicable when internal reset circuit is

used"), the module must be initialized by executing a series of instructions. The procedure for this initialization process is shown in Figs 3 and 4.



Busy flag cannot be checked before execution of this instruction.
Function Set (8-Bit Interface)

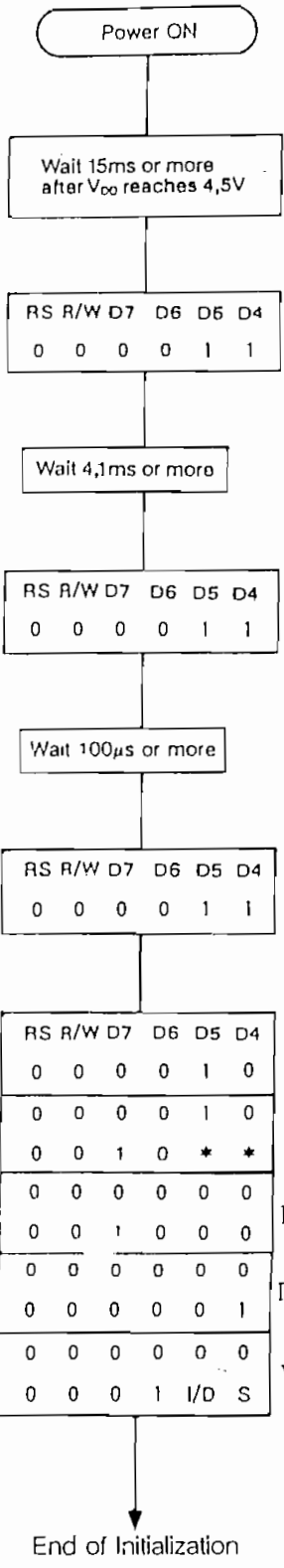
Busy flag cannot be checked before execution of this instruction.
Function Set (8-Bit Interface)

Busy flag cannot be checked before execution of this instruction.
Function Set (8-Bit Interface)

a) Busy flag can be checked after the following instructions are completed. If the busy flag is not going to be checked, then a wait time longer than the total execution time of these instructions is required. (See Table 7).

Function Set	8-Bit Interface, Single/Dual Line Display, Display Font	Caution: Hereafter, the display format cannot be changed
Display Off		
Display Clear		
Entry Mode Set		

Fig. 3 8-bit Interface



Busy flag cannot be checked before execution of this instruction.
Function Set (8-Bit Interface)

Busy flag cannot be checked before execution of this instruction.
Function Set (8-Bit Interface)

Busy flag cannot be checked before execution of this instruction.
Function Set (8-Bit Interface)

a) Busy flag can be checked after the following instructions are completed. If the busy flag is not going to be checked, then a wait time longer than the total execution time of these instructions is required. (See Table 7).

I Function Set (4-Bit Interface)

This instruction signals the module to begin accepting and sending data in dual 4-bit transfers for all subsequent transfers for all subsequent transactions. This is the only 4-bit instruction recognized by the module.

II Function Set (4-Bit Interface, Single/Dual Line Display, Display Font)

Caution: Hereafter, the display format cannot be changed.

III Display Off

IV Display Clear

V Entry Mode Set

Fig. 4 4-bit Interface

TABLE 7
Instruction set

instruction	code										function	execution time (max) (t_{ep} or $t_{ose} = 250 \text{ kHz}$)
	RS	R/W	D7	D6	D5	D4	D3	D2	D1	D0		
Display clear	0	0	0	0	0	0	0	0	0	1	Clear entire display area, restore display from shift, and load address counter with DD RAM address 00 ₁₁ .	1.64 ms
Display/cursor home	0	0	0	0	0	0	0	0	1	*	Restore display from shift and load address counter with DD RAM address 00 ₁₁ .	1.64 ms
Entry mode set	0	0	0	0	0	0	0	1	I/D	S	Specify cursor advance direction and display shift mode. This operation takes place after each data transfer.	40 μs
Display ON/OFF	0	0	0	0	0	0	1	D	C	B	Specify activation of display (D), cursor (C), and blinking of character at cursor position (B).	40 μs
Display/cursor shift	0	0	0	0	0	1	S/C	R/L	*	*	Shift display or move cursor.	40 μs
Function set	0	0	0	0	1	DL	N	0	*	*	Set interface data length (DL) and number of display lines (N).	40 μs
CG RAM address set	0	0	0	1						ACC	Load the address counter with a CG RAM address. Subsequent data is CG RAM data.	40 μs
DD RAM address set	0	0	1							ADD	Load the address counter with a DD RAM address. Subsequent data is DD RAM data.	40 μs
Busy flag/address counter read	0	1	BF							AC	Read busy flag (BF) and contents of address counter (AC).	0 μs
CG RAM/DD RAM data write	1	0								write data	Write data to CG RAM or DD RAM.	40 μs
CG RAM/DD RAM data read	1	1								read data	Read data from CG RAM or DD RAM.	40 μs

I/D = 1: Increment, I/D=0: Decrement
 S = 1: Display shift on
 S/C = 1: Shift display, S/C=0: Move cursor
 R/L = 1: Shift right, R/L = 0: Shift left
 DL = 1: 8-bit, DL = 0: 4 bit
 N = 1: Dual line, N=0: Single line
 BF = 1: Internal operation, BF=0: Ready for instruction

DD RAM: Display data RAM
 CG RAM: Character generator RAM
 ACC : Character generator RAM Address
 ADD : Display data RAM Address
 AC : Address counter

Note 1: Symbol "*" signifies a "don't care" bit.

Note 2: Correct input value for "N" is predetermined for each model. (see Table 10).

INSTRUCTIONS

General information

When the module is controlled by an external microprocessor, the only registers which can be directly accessed by the microprocessor are the instruction register (IR) and data register (DR). Control information is buffered to allow the module to interface with various microprocessors and peripheral control devices with different operating speeds. The internal operation of the module is determined by the signals sent from the external microprocessor. These signals include the register select (RS) signal, read/write (R/W) signal, and data bus (D0 - D7) signals.

Table 7 lists the instructions available to the module, with their execution times. The instructions fall into the following four categories:

1. Instructions for setting module functions, such as display format and data length.
2. Instructions for addressing the internal RAMs.
3. Instructions for transferring data to or from the internal RAMs.
4. Other instructions.

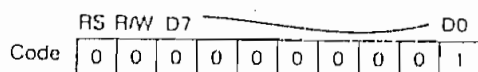
In normal operation, instructions from category 3 are used most frequently. The internal RAM address may be incremented or decremented automatically after each data transaction, to reduce the programming requirements of the microprocessor. The display may also be shifted automatically after each display write (see section "Sample instruction procedures" for examples). These features facilitate the construction of efficient systems.

During the internal execution of an instruction, no instruction other than the "busy flag/address counter read" instruction will be accepted. During internal operation the busy flag is set to "1". It is necessary for the microprocessor to check that the busy flag is reset to "0" before sending the next instruction.

Note: Either the microprocessor must check that the busy flag is not set to "1" before sending each instruction, or the interval waited before sending each instruction must be made sufficiently longer than the execution time of the previous instruction. For the execution time of each instruction, see Table 7.

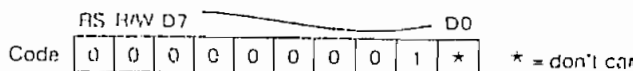
Description of instructions

1. Display Clear



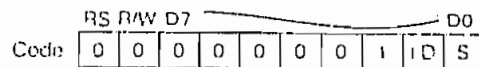
The display data RAM is filled with the "space" code, 20H. The address counter is reset to zero. If the display has been shifted, the original position is restored. By execution of this instruction, the display goes off, and the cursor and character-blink functions, if activated, are moved to the upper, leftmost display position.

2. Display/Cursor Home



The address counter is reset to zero. If the display has been shifted, the original position is restored. The content of the DD RAM is not affected. The cursor and character blink functions, if activated, are moved to the upper, leftmost display position.

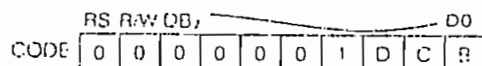
3. Entry Mode Set



I/D: The address counter is incremented (I/D = 1) or decremented (I/D = 0) by one, following the reading or writing of each display data RAM character code. The cursor and character blink functions move on the display position to the right (I/D = 1) or left (I/D = 0). The same operation takes place when data is written to or read from the character generator RAM.

S: When S = 1, the entire display is shifted one position to the left (I/D = 1) or right (I/D = 0) following the writing of a display data RAM character code. The cursor and character-blink functions do not move relative to the display position. When S = 0, the display is not shifted. The display is not shifted when writing data to the character generator RAM.

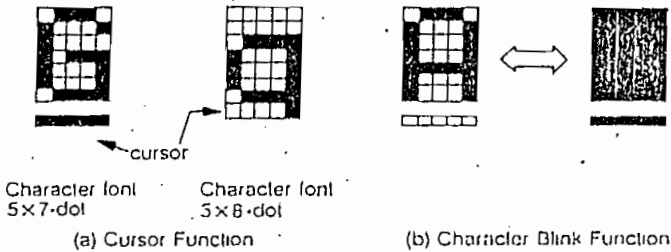
4. Display ON/OFF



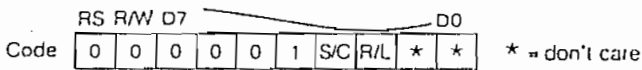
D: When D = 1, the display is turned on. When D = 0, the display is turned off with the display data retained in the display data RAM.

C: When C = 1, the cursor is displayed in the position specified by the address counter. When C = 0, the cursor is not displayed. The cursor is made up of five dots displayed across the 8th display row, below the 5 x 7 dot-matrix character block. Special characters can be generated employing the cursor line to form a 5 x 8 dot-matrix.

B: When B = 1, the character at the cursor position blinks on and off. When this function is activated, at f_{CP} or $f_{OSC} = 250 \text{ kHz}$, alternating between all dots black, and display character, the character is alternately displayed for 409,6 ms and blanked for 409,6 ms. The cursor function may be used simultaneously with the character blink function. (Blink frequency is inversely proportional f_{CP} of f_{OSC}).



5. Display/Cursor Shift



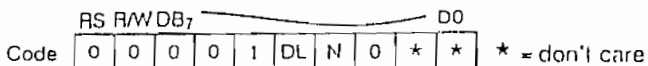
The display and/or cursor are shifted to the right or left. For two-line displays, the cursor moves from the 40th position of the top line to the first position of the second line. From the 40th position of the second line, the cursor does not move back to the home position, but rather to the first position of the second line.

S/C R/L

- 0 0 Shift the cursor to the left ($AC \leftarrow AC - 1$).
- 0 1 Shift the cursor to the right ($AC \leftarrow AC + 1$).
- 1 0 Shift the entire display, with the cursor, to the left.
- 1 1 Shift the entire display, with the cursor, to the right.

Note: When the display is shifted, the address counter is not affected.

6. Function Set



DL: Selects the interface data length. When DL = 1, 8-bit data transfers are used. When DL = 0, 4-bit data transfers are used.

Note: When using a 4-bit data length, two transfer operations are needed to transfer a complete data word to or from the external microprocessor.

N: Selects display format (single or dual line). See Table 10 for the correct input value for each mode.

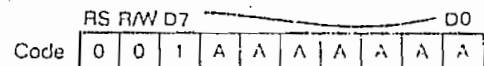
Caution: The function set instruction must be executed at the beginning of the microprocessor program, before other instructions except the busy flag/address counter read instruction. The function set instruction cannot be executed again except to change the interface data length. Once set, the display format cannot be changed.

7. CG RAM Address Set



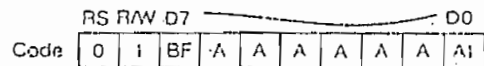
The address counter is loaded with a character generator RAM address, expressed as a 6-digit binary number. Following the execution of this instruction, subsequent data transactions will be between the external microprocessor and the character generator RAM.

8. DD RAM Address Set



The address counter is loaded with a display data RAM address, expressed as a 7-digit binary number. Following the execution of this instruction, subsequent data transactions will be between the external microprocessor and the display data RAM. For N = 0 (single line display), the binary number, ADD, may have a value ranging from 00₁₁ to 4F₁₁. For N = 1 (dual line display), the binary number, ADD, may have a value ranging from 00₁₁ to 2₁₁ for the first line, or 40₁₁ to 67₁₁ for the second line.

9. Busy Flag/Address Counter Read



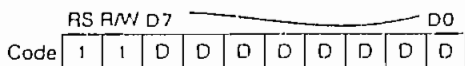
The busy flag (BF) is read out, and indicates whether or the module is still executing the previous instruction. BF = 1 indicates the busy state (internal operation), and next instruction will not be accepted until BF = 0. This instruction also reads out the contents of the address counter, expressed as a 7-digit binary number. The address counter is used for accessing both the character generator RAM and the display data RAM. On read-out, the address counter will contain either a character generator RAM address or a display data RAM address, as determined by the most recently executed address set instruction.

10. CG RAM/DD RAM Data Write



An 8-bit data word is written into either the character generator RAM or display data RAM, as determined by the most recently executed address set instruction. The data is written into the RAM location specified by the address counter. After the data is written into the RAM, the address counter is either incremented or decremented by one, as determined by the current entry mode. A display shift may also take place after the data is written (see 3 above)

11. CG RAM/DD RAM Data Read



An 8-bit data word is read from either the character generator RAM or display data RAM, as determined by a previously executed address set instruction. The data is read from the RAM location specified by the address counter.

This instruction must be immediately preceded by the CG RAM address set instruction, the DD RAM address set instruction, the cursor shift instruction, or a previous CG RAM/DD RAM data read instruction. Any other preceding instruction will cause invalid data to be read.

The address set instructions cause the address counter to be loaded with a valid data read address.

The cursor shift command allows selected DD RAM data to be read without the necessity of resetting the DD RAM address. Following the cursor shift instruction, the CG RAM/DD RAM data read instruction will read data from the DD RAM.

After the execution of each data read instruction, the address counter is either incremented or decremented by one, as determined by the current entry mode. It is not necessary to reset the RAM address before the execution of subsequent data read instructions if the same RAM is to be read.

The display is not shifted by the data read instruction.

Note: After the execution of the CG RAM/DD RAM data write instruction, the address counter is incremented or decremented automatically. However, the contents of the RAM location specified by the address counter cannot be read by a subsequent CG RAM/DD RAM data read instruction. The correct procedure for reading data from the CG RAM or DD RAM is to execute an address set or cursor shift instruction. Once a data read instruction has been executed, successive data read instructions may be executed, with no requirement for intervening instructions.

ELECTRICAL CHARACTERISTICS

Absolute maximum ratings

See the device specifications for each module.

Electrical characteristics

See the device specifications for each module. Some of the currently available specifications do not describe the test conditions for the high-level and low-level output voltages. These conditions are as follows:

parameter	symbol	test condition	min.	max.	unit
output voltage	H V_{OH}	$-I_{OH} = 0,205 \text{ mA}$	2,4	-	V
	L V_{OL}	$I_{OL} = 1,2 \text{ mA}$	-	0,4	V

TABLE 8
Write operation timing characteristics

($V_{DD} = 5,0 \pm 5\%$, $V_{SS} = 0 \text{ V}$, $T_y = 0$ to 70)

parameter	symbol	value	
		min.	max.
Enable cycle time	t_{cyc}	1000	-
Enable pulse width "HIGH" level	t_w	450	-
Enable rise/fall time	t_r, t_f	-	25
Set-up time RS, R/W-E	t_{su}	140	-
Address hold time	t_{AH}	10	-
Data set-up time	t_{dsu}	195	-
Data hold time	t_{WH}	10	-

Timing characteristics

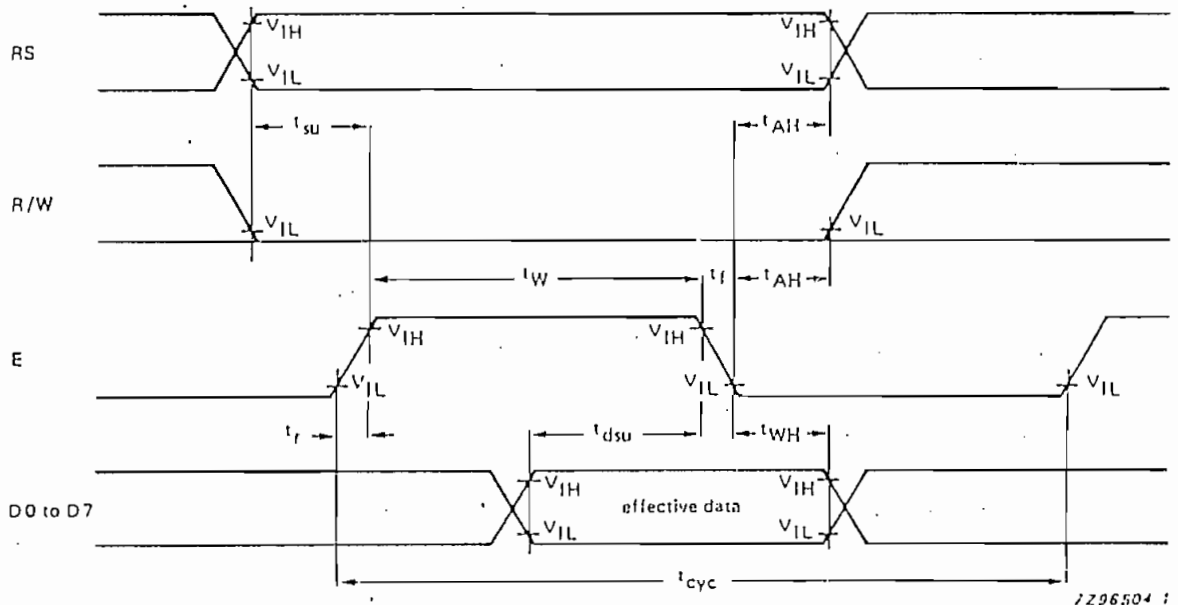


Fig. 5 Write operation timing diagram
(For data sent from the external microprocessor to the module).

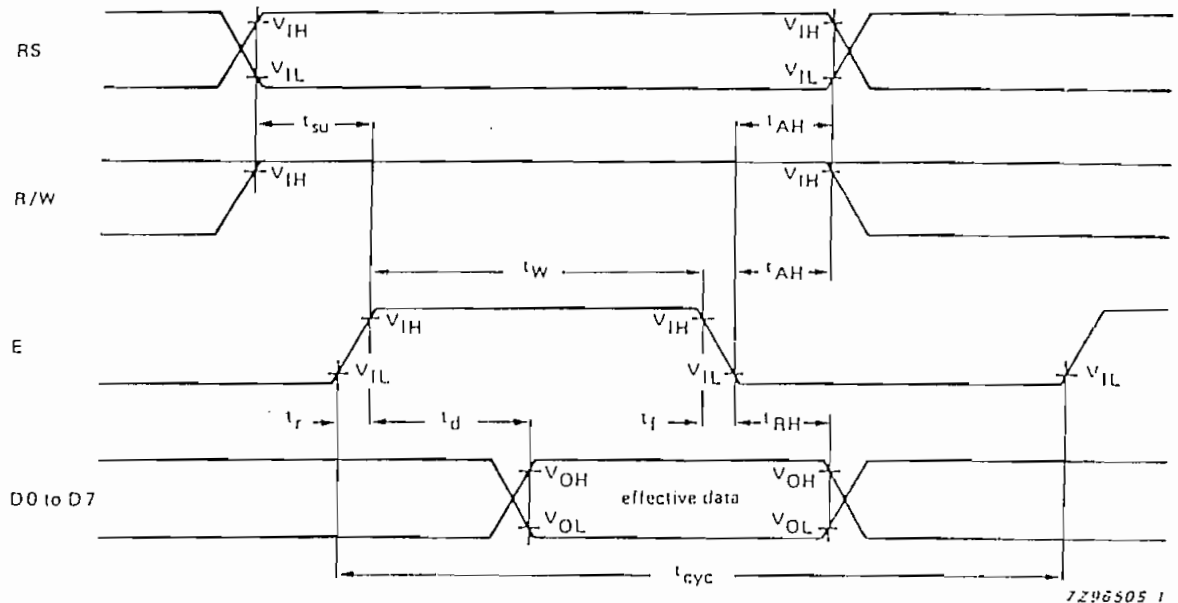


Fig. 6 Read operation timing diagram
(For data sent from the module to the external microprocessor)

TABLE 9
Read operation timing characteristics

(V_{DD}) = $5.0 \pm 5\%$, $V_{SS} = 0V$, $T_a = 0$ to $50^\circ C$)

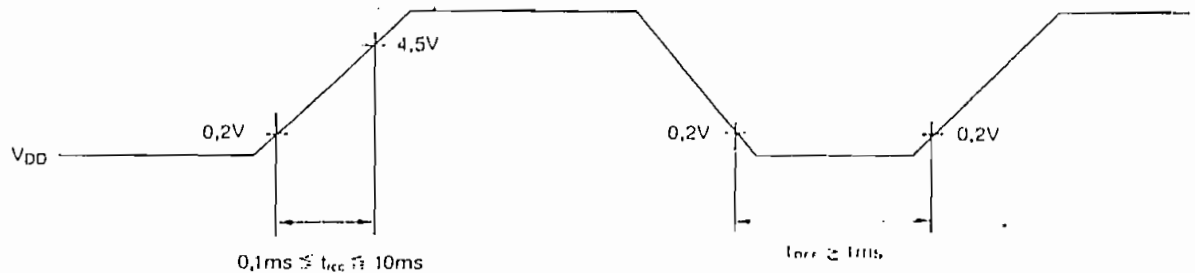
parameter	symbol	value		unit
		min.	max.	
Enable cycle time	t_{cyc}	1000	-	ns
Enable pulse width "HIGH" level	t_W	450	-	ns
Enable rise/fall time	t_R, t_F	-	25	ns
Set-up time RS, R/W - E	t_{SU}	140	-	ns
Address hold time	t_{AH}	10	-	ns
Data delay time	t_d	-	320	ns
Data hold time	t_{RH}	20	-	ns

Power conditions for internal reset

parameter	symbol	value			unit
		min.	typ.	max.	
Voltage build-up time	t_{rec}	0,1	-	10	ms
Power-off period*	t_{off}	1	-	-	ms

* See Fig. 7.

If the above conditions are not satisfied, the internal reset circuit will not operate normally. In such a case, the module must be initialized by executing a series of instructions (see section entitled "Execution by instructions").



* t_{off} indicates Power-off Period.

Fig. 7 Power-off period

LCD MODULE USER INSTRUCTIONS

Interface with external microprocessor

Figures 8 to 11 illustrate the connections of the module to an 8-bit microprocessor, and Fig.12 illustrates the connections to a 4-bit SM200 microprocessor. The interface in Fig.8, via a peripheral interface adaptor (PIA) or I/O port is TTL compatible. When the PIA is used, care must be taken to maintain the proper relationship between the E signal and other signals when reading and writing data. In the

4-bit interface shown in Fig.12, it should be noted that the busy flag check requires a two-step operation. If the I/O port is not limited, 8-bit data may be transferred between the devices. Otherwise, 4-bit split data may be transferred in two operations, after selecting the 4-bit data length.

Finally, Figs 13 and 14 are examples of the timing waveforms for 8-bit and 4-bit interfacing respectively.

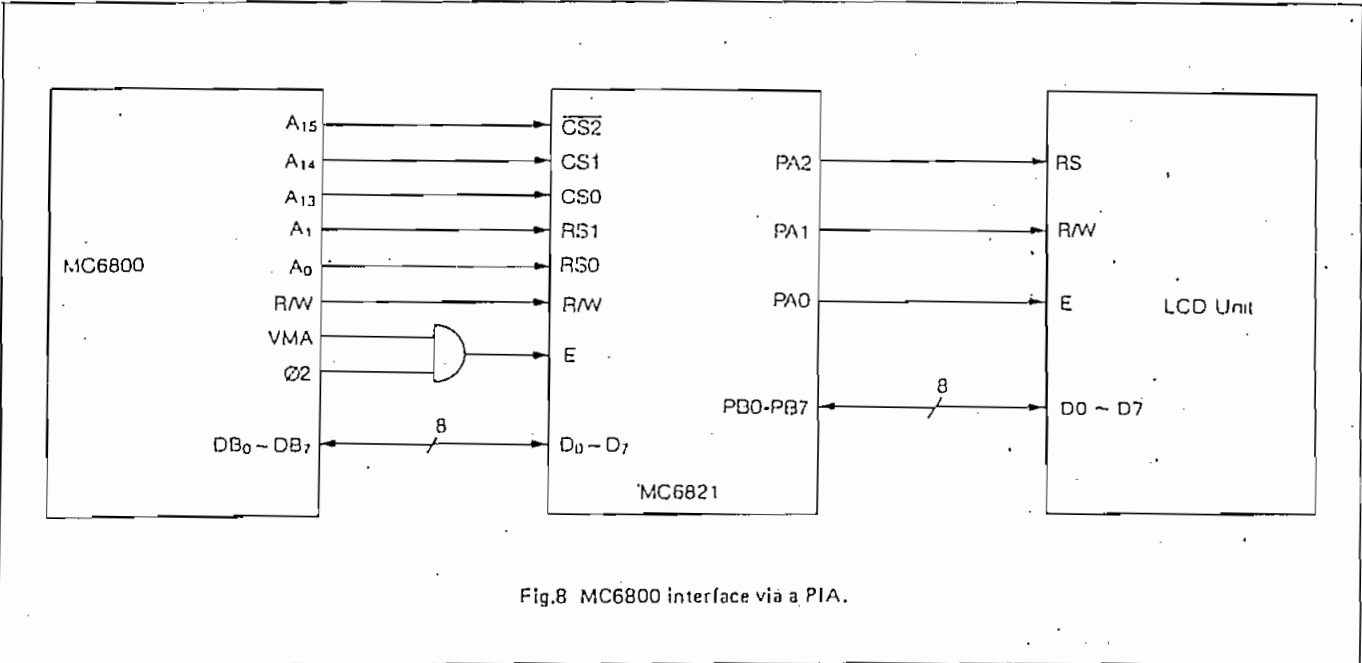


Fig.8 MC6800 interface via a PIA.

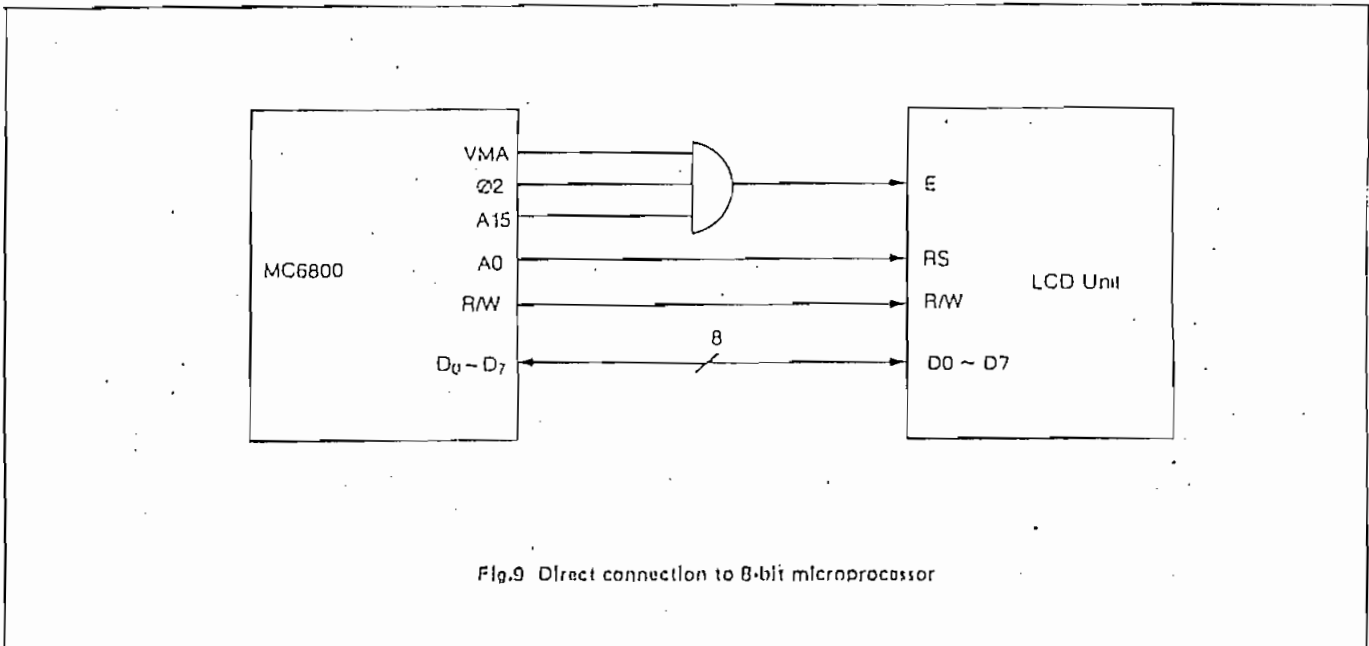


Fig.9 Direct connection to 8-bit microprocessor

Contrast control voltage

The module has three power terminals, V_{DD} , V_{SS} , and V_O . A contrast control voltage is supplied to the terminal V_O . The LCD panel is driven by the voltage difference between V_{DD} and V_O (i.e., $V_{DD} - V_O$). Figure 15 shows an example of the contrast control voltage supply, in which VR is adjusted to obtain the best display quality.

Sample instruction procedures

8-bit data transfer with single-line, 16-character display (using internal reset)

Table 11 shows a sample operating procedure for a module in this mode. Initially, the function of the module must be selected by executing the function set instruction. Up to 80 characters may be stored in the display data RAM, and may be displayed by using the display shift operation. The contents of the display data RAM are not affected by the display shift operation, and the display/cursor home instruction enables the restoration of the initial display position.

4-bit data transfer with a single-line, 16 character display (using internal reset)

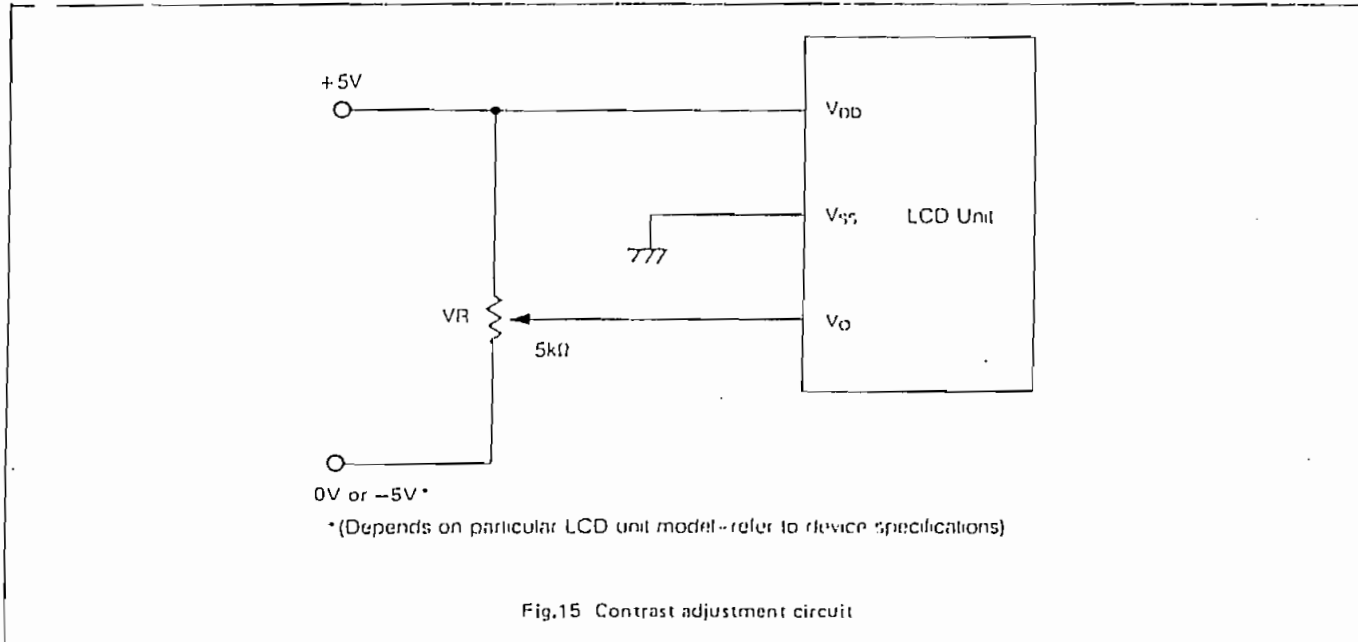
Table 12 shows a sample operating procedure for a module in this mode. After power has been turned on, the 8-bit data transfer mode is effective, and the first write operation

is assumed to be an 8-bit data transfer. Since the data lines $DB_0 - DB_3$ are not connected, this data is not accepted and must be written again (i.e. the function set instruction must be written twice). Subsequent data transfers are completed in two 4-bit transfer operations.

8-bit data transfer with a dual-line, 16 character display (using internal reset)

Table 13 shows a sample operating procedure for a module in this mode. The cursor is automatically moved from the first line to the second line after column 40 of the first line has been written. In the example (Table 13), where only 1 character are displayed on each line, the display data RAM address must be reset after the 16th character has been written. When a display shift is executed, both lines are shifted simultaneously. When the display shift operation is repeated, characters on one line are not moved to the other line, but rather are looped back onto the same line.

Note: To use the internal reset function, the power conditions stated in section "Power conditions for internal reset" must be satisfied. Otherwise, the module must be initialized by the execution of a series of instructions, as shown in section "Initialization by instructions".



MODULE DESCRIPTION

LTN111 is a 16 character LCD module, each character consisting of a 5 x 7 dot matrix and cursor. A single CMOS controller/driver integrated circuit is incorporated. The controller/driver reads 4-bit or 8-bit character and instruction codes to display a full range of fixed, and user defined characters and symbols on the LCD. Instructions for editing and shifting text are also featured.

Complete information regarding the operation of this LCD module is available in Philips Technical Publication #238 [TP 238]. Please contact Amperex for a copy.

Both reflective and transfective types are available, as follows :

LTN111R-10 - Reflective.

LTN111F-10 - Transfective (for use with EL backlight).

Type LTN111F-10 is designed to accommodate an electroluminescent (EL) backlight lamp. The recommended EL lamp is available separately as Philips Type LX111-G. or directly from the supplier as NEC Type NEL-5L-121-G. The recommended backlight power supply (DC-to-AC inverter) is NEC Type NEL-D5-006.

QUICK REFERENCE DATA

Outline Dimensions	80 x 36 x 12 mm
Viewing Area	64.5 x 13.8 mm
Character Format	5 x 7 dots and cursor
Character Size	5.73 x 3.07 mm
Dot Size (Spacing : 0.08 mm)	0.75 x 0.55 mm
Drive Method	Multiplex 1:16
Supply Voltage	+5 V
Power Consumption	7.5 mW (typ)
Viewing Mode	R-10 : Reflective F-10 : Transfective
Optimal Viewing Direction	6 O'clock
Data Interface	4- or 8-bit parallel
Character Generator	Built-in
Mass	≈25 g
Reliability Grade	Commercial

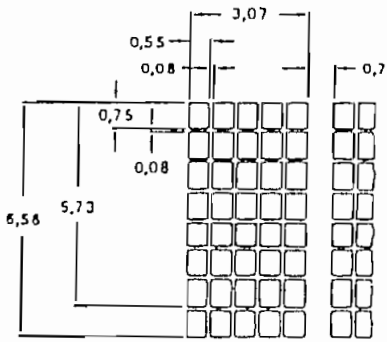
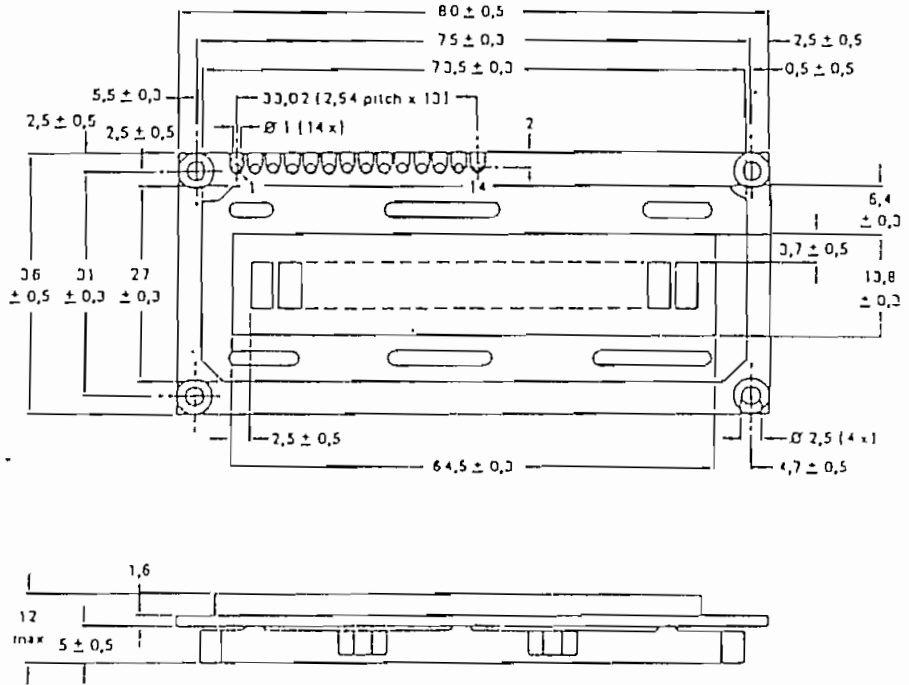
AMPEREX ELECTRONIC COMPANY
A DIVISION OF NORTH AMERICAN PHILIPS CORP.
OPTOELECTRONICS BUSINESS UNIT
SMITHFIELD, RI 02917
(401) 232 - 0500

JULY 1988

27

MECHANICAL DATA

Dimensions in mm



character pattern details

PIN DESCRIPTION

Pin #	Symbol	Name and Function
1	Vss	Ground
2	Vdd	Power Supply
3	Va	Contrast Adjustment Volt
4	RS	Register Select
5	R/W	Read/Write Select
6	E	Enable (Data Latch)
7	D0	I/O Data LSB
8	D1	I/O Data 2nd Bit
9	D2	I/O Data 3rd Bit
10	D3	I/O Data 4th Bit
11	D4	I/O Data 5th Bit
12	D5	I/O Data 6th Bit
13	D6	I/O Data 7th Bit
14	D7	I/O Data MSB

RATINGS

Limiting values in accordance with Absolute Maximum System [IEC134].

Parameter	Symbol	Min	Typ	Max	Unit
Supply voltage (logic)	Vdd - Vss	- 0.3	-	7.0	
Supply voltage (LCD)	Vdd - Vo	0	-	13.5	
Input voltage	Vi	- 0.3	-	Vdd + 0.3	
Storage temperature	Tstg	- 25	-	+ 70	
Operating ambient temperature	Tamb	0	-	+ 50	

OPERATING CHARACTERISTICS

Tamb = 25 °C unless otherwise stated.

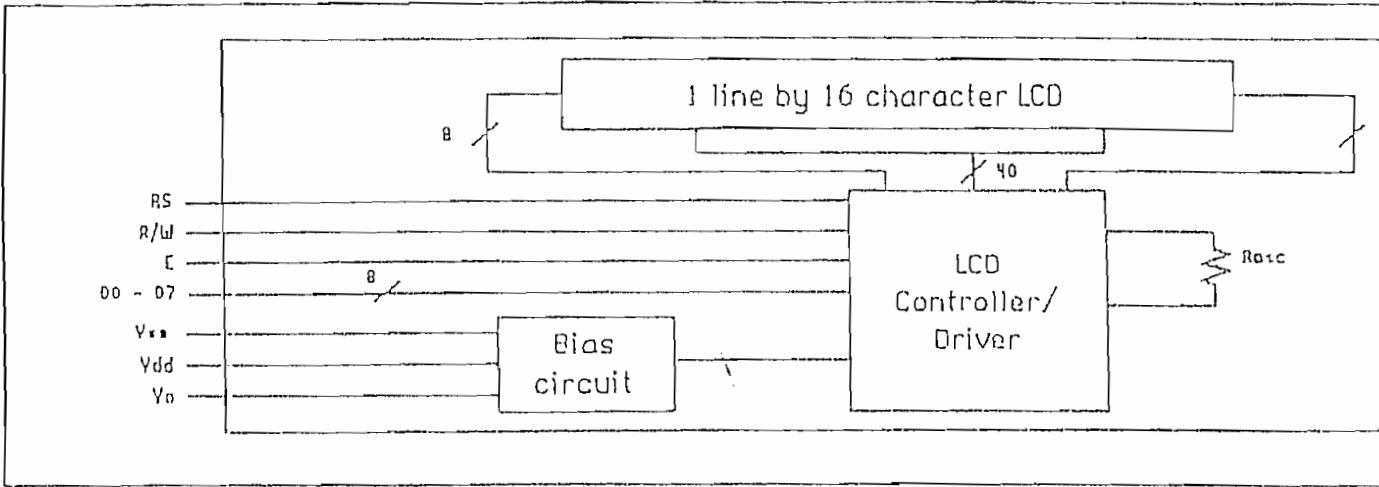
Parameter	Symbol	Min	Typ	Max	Unit
Supply voltage (logic)	Vdd - Vss	4.75	5.0	5.25	V
Contrast adjustment voltage	Vo - Vss	-	0.6	-	V
LOW level input voltage	Vil	- 0.3	-	0.6	V
HIGH level input voltage	Vih	2.2	-	Vdd	V
LOW level output voltage [Note 1]	Vol	-	-	0.4	V
HIGH level output voltage [Note 2]	Voh	2.4	-	-	V
Input leakage current	Ii	-	-	1.0	μA
Internal oscillator frequency	fosc	-	250	-	kHz
Supply current (logic) [Note 3]	Idd	-	1.5	2.0	mA
Power dissipation [Note 3]	Pd	-	7.5	10.0	mW

Note 1 : Iol = 1.2 mA.

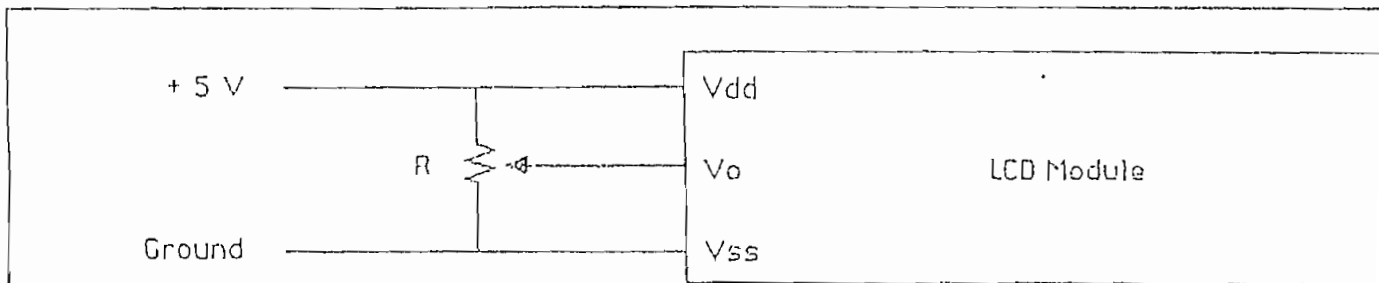
Note 2 : -Ioh = 0.205 mA.

Note 3 : Vdd = 5 V, Vo = 0 V.

LCD MODULE CIRCUIT DIAGRAM

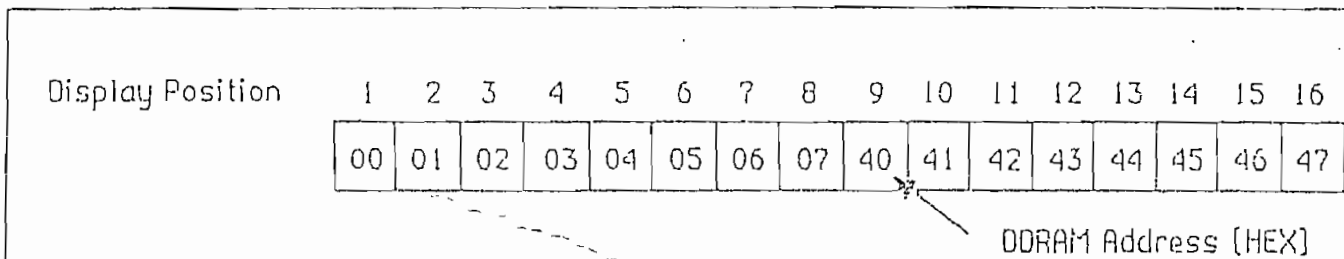


CONTRAST ADJUSTMENT CIRCUIT



$R = 10k\Omega$ to $20k\Omega$, LCD Drive Voltage = $V_{dd} - V_o$.

ADDRESSING SCHEME



This represents the unshifted display addressing. When shifting, the left and right halves of the display are not continuous. See TP 238 for details.

MS-10 POWER TRANSISTOR HEAT SINK

Designed specifically for use with the industry standard type TO-3 (diamond) power transistor, this heat sink will reduce transistor junction temperatures and permit safe operation at higher power levels or under high ambient temperatures.

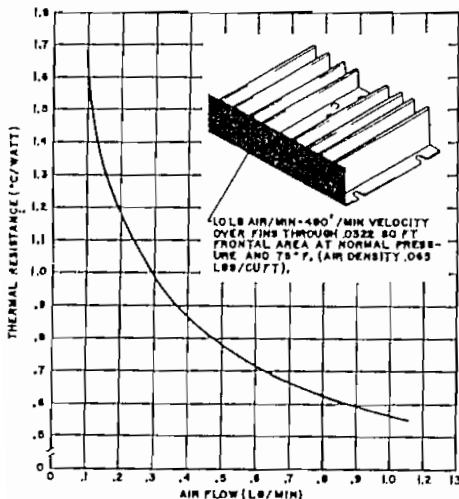
Cooling is accomplished with the MS-10 by conduction, convection and radiation. Although measuring only 4-1/2" by 3-1/16", the MS-10 makes possible thermal dissipation effectively equal to that of a flat sheet of aluminum 10" by 8" by 1/8". This greatly reduces the chassis area necessary for heat dissipation at higher power levels.

The transistor with use of silicon grease should be mounted directly to the MS-10 heat sink with the insulating washers placed at each of the (4) mounting points located on the heat sink flange. This is accomplished by placing (1) shoulder washer on the bottom and (1) flat washer on top of each mounting point of the heat sink. A mica washer is supplied to isolate the transistor from the heat sink if desired.

The MS-10 has a hole pattern arrangement which will accommodate the mounting of one TO-3 power transistor and/or two 10/32" stud mounting diodes. Provided with each MS-10 package is an MK-15 power transistor mounting kit which contains a power transistor socket, mounting screws, complete mounting instructions and a mica insulating washer for use in mounting transistors to the heat sink.

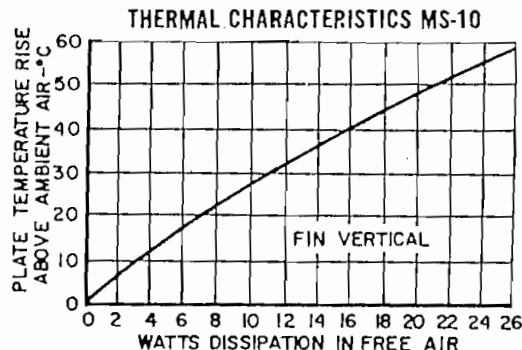
This heat sink is easy to install and does not interfere with the operation of the transistor. For optimum efficiency, the MS-10 should be mounted with the fins vertical.

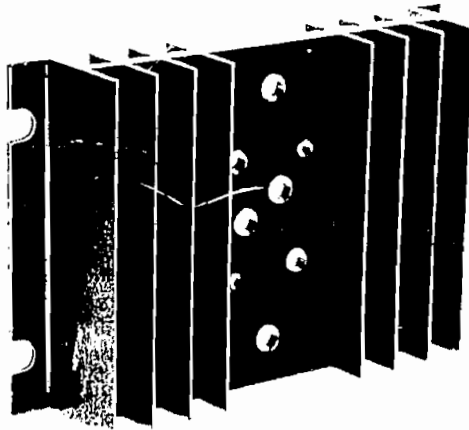
PERFORMANCE UNDER FORCED AIR FLOW OF MS-10 NATURAL CONVECTION TRANSISTOR HEAT SINK



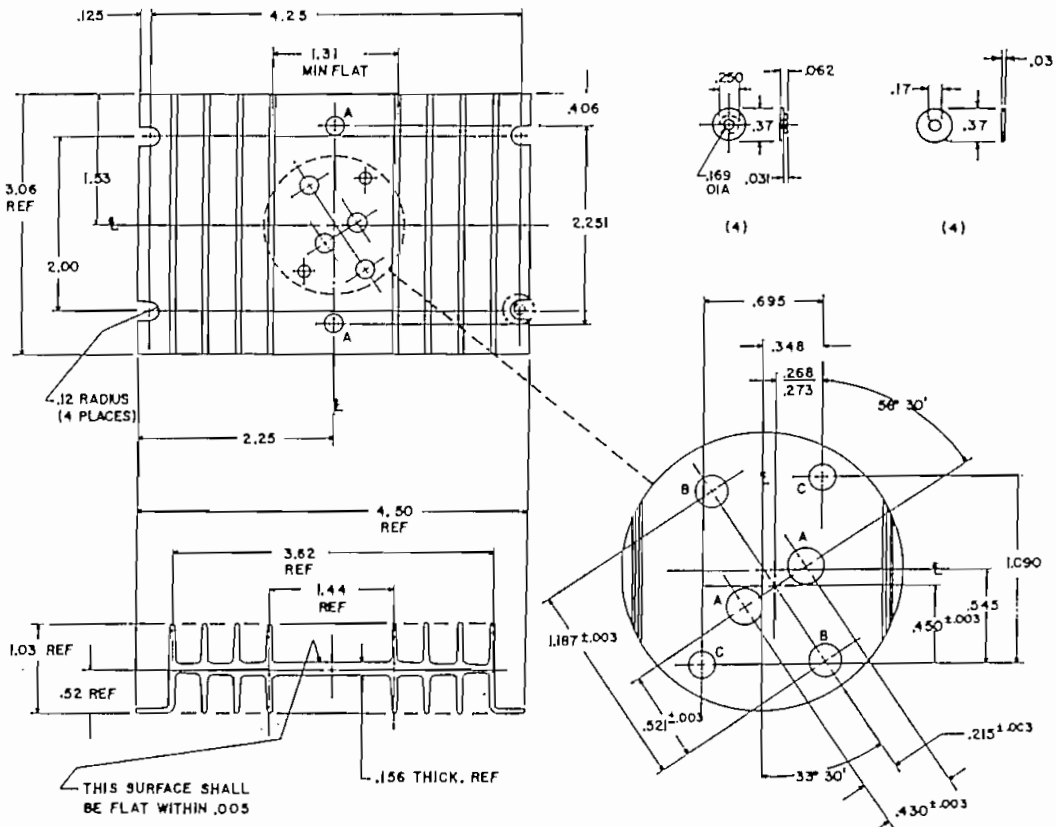
SPECIFICATIONS

Material	Aluminum Alloy
Finish	Black
Total Surface Area	65 Sq. In. (approx.)
Thermal Resistance	3°C/watt





Providing cooling by conduction, convection and radiation, the MS-10 Heat Sink, measuring only 4-1/2" by 3-1/16", has thermal dissipation equal to that of a flat sheet of aluminum 10" x 8" x 1/8".



THIS SURFACE SHALL BE FLAT WITHIN .005

NATURAL CONVECTION COOLER IS ALUMINUM. FINISH IS BLACK.

HOLE LIST	
HOLE	SIZE
A	.218 DIA
B	.188 DIA
C	.140 DIA

8

Optoisolators

Phototransistors		Total Device Ratings			LED Max Ratings		Phototransistor Ratings				Ckt. Diag.	Fig. No.
ECG Type	Output Configuration	Isolation Voltage V _{iso} Surge (V)	Total Power P _t (mW)	DC Current Transfer Ratio % *	Forward Current I _F (mA)	Reverse Voltage V _R (V)	Collector to Base Voltage BV _{CB0} (V)	Collector to Emitter Voltage BV _{CEO} (V)	Collector Current I _c (mA)	Typ Freq KHz		
ECG3040	NPN Transistor	7500	250	20	80	3	70	30	3.5 Typ	300	A	P2
ECG3041	NPN Transistor	7500	250	100	60	6	70	30	100 Max	150	A	
ECG3042	NPN Transistor	7500	250	20	60	3	70	30	50 Max	150	A	
ECG3043	NPN Transistor	3550	260	70	60	3	70	80	50 Max	100	A	
ECG3044	NPN Darlington	7500	300	300	80	3	--	80	150 Max	75	B	
ECG3045	NPN Darlington	7500	300	500	80	3	--	80	150 Max	75	B	P2
ECG3081	NPN Transistor	6000	250	20	60	3	--	30	100	100	D	
ECG3082	NPN Darlington	6000	250	400	60	3	--	30	100	75	C	P2
ECG3083	NPN Darlington	7500	250	100	60	3	55	55	100	75	E	
ECG3084	NPN Darlington	7500	250	200	60	3	30	30	100	75	E	P2
ECG3086	NPN Dual Transistor	7500	400	50	60	3	--	30	30	200	F	
ECG3088	NPN Transistor	7500	300	20	60	6	300	300 (BV _{CER})	100	200	A	P2B
ECG3089	NPN Transistor	7500	300	20	60	--	70	30	100	200	M	
ECG3096	Low Input Drive NPN Transistor	7500	300	50 @ I _F 1 mA	60	6.0	70	30	100	200	A	

* DC Current Transfer Ratio is the output transistor collector current divided by the LED forward current - hFE = I_c/I_F

Photothyristors		Total Device Ratings		LED Max Ratings		Photothyristor Ratings					Ckt. Diag.	Fig. No.
ECG Type	Output Configuration	Isolation Voltage V _{iso} Surge (V)	Power P _t (mW)	Forward Current I _F (mA)	Reverse Voltage V _R (V)	V _{DRM} (V)	I _T RMS (mA)	I _{FT} (mA)	V _F (on) (V) 100 mA	I _{HOLD} (mA)		
ECG3046	SCR	3550	260	60	3	400	100	14	1.3	.5	G	P2B
ECG3047	TRIAC	7500	330	50	3	250	100	10	3.0	.1	H	
ECG3048	TRIAC	7500	330	50	3	400	100	10	3.0	.1	H	
ECG3049	TRIAC with Zero Crossing Circuit	7500	330	50	3	250	100	15	3.0	.1	J	
ECG3091	SCR	4000	400	60	6	400	300	11	1.3 at 300 mA	.5	G	
ECG3097	TRIAC with Zero Crossing Circuit	7500	300	50	6	400	100	15	3.0	.2	J	

Photo FET		Total Device Ratings		LED Max Ratings		Photo FET Ratings					Ckt. Diag.	Fig. No.
ECG Type	Output Configuration	Isolation Voltage V _{iso} Surge (V)	Power P _t (mW)	Forward Current I _F (mA)	Reverse Voltage V _R (V)	Drain to Source Breakdown Voltage BV _{DSS} (V)	Drain Current I _D (mA)	RDS _{on} (Ohms)	T _{on} (μsec)	T _{off} (μsec)		
ECG3085	FET	2500	300	60	6	±30	±100	200	15	15	K	P2B

TTL Compatible Photo Coupled Logic Gates		Total Device Ratings		LED Ratings		Output Ratings				Ckt. Diag.	Fig. No.
ECG Type	Output Configuration	Isolation Voltage V _{iso} (V)	Power P _t (mW)	Forward Current I _F (mA)	Reverse Voltage V _R (V)	Max Supply Voltage V _{cc} (V)	Output Current I _o (mA)	Propagation Delay Time (nanosec)	Enable Voltage V _E (V)		
ECG3087	Hi Speed Open Collector, NAND Gate	3000	100	10	5.0	5.0	50	75	5.0	L	P29
ECG3094	Dual Hi Speed Open Collector, NAND Gates	3000	60	15	5.0	5.0	16 Per Channel	75	--	Q	

Diodes and Rectifiers (General Purpose)



ECG Type	Description		Peak Reverse Voltage PRV Max V	Average Rectified Forward Current IO Max	Forward Current Repetitive Peak IFRM Max	Reverse Recovery Time trr	Forward Voltage Drop Max VF	AFC	Fast Sw.	Gen Purp	Fast Recovery
ECG109	Gen Purp	Ge	100	200 mA	---	---	---			•	
ECG110A	Gen Purp	Ge	40	50 mA	150 mA	---	---			•	
ECG110MP	Matched Diode Pair	Ge	30	15 mA at 60°C	---	---	---	•		•	
ECG112	UHF Mixer (Schottky)	Si	5	25 mA	---	---	.5 at 60 mA				
ECG113A	Common Cathode, Dual Diode, Center Tap, TV Horiz	Si	100	1.5 A	---	---	0.95 V at 1 A	•		•	
ECG114	Series Dual Diodes, TV Horiz	Se	20	min 1.1 mA	---	---	---	•		•	
ECG115	Common Anode, Dual Diode, TV Horiz AFC	Se	20	min 1.1 mA	---	---	---	•		•	
ECG116	Gen Purp Rect	Si	600	1 A	---	---	0.8 V at 1 A			•	
ECG117A	Gen Purp Rect, Metal Case	Si	1000	1.5 A	---	---	0.9 V			•	
ECG120	Color TV Convrg Rect	Se	18	65 mA	---	---	---			•	
ECG125	Gen Purp Rect	Si	1000	2.5 A at 25°C Lead Temp	---	---	0.8 V at 1 A			•	
ECG156	Gen Purp Rect	Si	1000	3 A	---	---	1.1 V at 1.5 A			•	
ECG173BP	TV Damper	Si	5000	600 mA	8 A	4 μs	4.4 V at 500 mA				
ECG177	Fast Sw, Det, etc.	Si	200	160 mA	250 mA	50 ns	1.0 V at 100 mA		•		
ECG178MP	Matched Diode Pair, AFC, AFT, etc.	Si	50	75 mA	100 mA	---	1.0 V at 5 mA	•			
ECG506	Sw, Fast Recovery, Bst Damper, Blanking	Si	1400	2 A	3.5 A	500 ns	1.0 V at 1 A		•		•
ECG507	Gen Purp Rect, Gating, Centering	Si	50	250 mA	---	3 μs	1.0 V at 1 A			•	
ECG515	Sw, Fast Recovery, SCR Defl Clamp	Si	800	3 A	9 A	1.3 μs	1.3 V at 4 A		•		•
ECG519	Fast Sw Diode	Si	100 (BRV)	200 mA	450 mA	4 ns	1.0 V at 10 mA		•		
ECG525	Sw, Fast Recovery, Damper	Si	2000	1 A	---	500 ns (Fwd Rec)	2 V at 2 A		•		•
ECG551	Sw, Fast Recovery, Damper, Metal Case	Si	1500	1 A	---	1 μs	1.5 V at 2 A		•		•
ECG552	Gen Purp Rect, Fast Recovery	Si	600	1 A	---	200 ns	1.5 V at 250 mA		•	•	•
ECG558	Gen Purp Rect, Fast Recovery, HV	Si	1500	1 A	---	250 ns	1.2		•	•	•
ECG580	Gen Purp Rect, Fast Recovery	Si	600	3 A	Single Surge 100 A	250 ns	1.3 V at 3 A		•	•	•
ECG581	Gen Purp Rect, Fast Recovery	Si	400	8 A	Single Surge 150 A	200 ns	1.2 V at 3 A		•	•	•
ECG582	TV Damper	Si	6000	300 mA	Single Surge 100 A	300 ns	8.0 V at 100 mA				•
ECG583	Detector, Mixer, (Schottky) Hot Carrier Modulator	Si	70	15 mA	---	1 ps	.41 V at 1 mA	•	•	•	•
ECG584	Detector, Mixer, (Schottky) Hot Carrier Modulator	Si	20	35 mA	---	1 ps	.41 V at 1 mA	•	•	•	•