

# **ESCUELA POLITÉCNICA NACIONAL**

## **ESCUELA DE INGENIERÍA**

### **INVERSOR DE CORRIENTE TRIFÁSICO**

**PROYECTO PREVIO A LA OBTENCIÓN DEL TÍTULO DE INGENIERO EN  
ELECTRÓNICA Y CONTROL**

**ALCÍVAR EDUARDO COSTALES GUADALUPE  
CARLOS ORLANDO ROMO HERRERA**

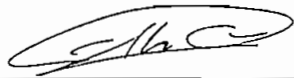
**DIRECTOR: ING. EDWIN NIETO RÍOS**

**Quito, febrero de 2002**

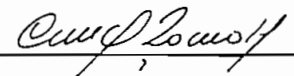
## DECLARACIÓN

Nosotros, Alcívar Eduardo Costales Guadalupe y Carlos Orlando Romo Herrera, declaramos bajo juramento que el trabajo aquí descrito es de nuestra autoría; que no ha sido previamente presentada para ningún grado o calificación profesional; y, que hemos consultado las referencias bibliográficas que se incluyen en este documento.

A través de la presente declaración cedemos nuestros derechos de propiedad intelectual correspondientes a este trabajo, a la Escuela Politécnica Nacional, según lo establecido por la Ley de Propiedad Intelectual, por su Reglamento y por la normatividad institucional vigente.



Alcívar Eduardo Costales Guadalupe



Carlos Orlando Romo Herrera

## CERTIFICACIÓN

Certifico que el presente trabajo fue desarrollado por Alcívar Eduardo Costales Guadalupe y Carlos Orlando Romo Herrera, bajo mi supervisión.



---

Ing. Edwin Nieto Ríos  
DIRECTOR DEL PROYECTO

## AGRADECIMIENTO

De manera muy especial agradecemos al Ingeniero Edwin Nieto Ríos, por la dedicación y calidad humana con que ha dirigido este proyecto de titulación.

“Para alcanzar una meta se unifican esfuerzos que culminan en una gran alegría”.

A mi esposa Lucita, y a mis hijos Robert, Edwin y Tatiana, a quienes amo mucho.

Alcívar Costales

Con mucho cariño, a mis queridos Padres, y hermanas, por el apoyo que siempre me brindaron durante mi formación profesional.

Con Amor, a mi esposa María Fernanda y mi hijo Carlos Andrés.

Carlos Romo Herrera

# INDICE

## CAPITULO 1

GENERALIDADES .....	1
1.1 INTRODUCCION .....	1
1.2 TOPOLOGIA Y ESTRUCTURA DE CONVERTIDORES DE ACUERDO AL TIPO DE ENERGIA .....	1
1.2.1 TOPOLOGIA DE CONVERTIDORES BÁSICOS .....	4
1.2.1.1 Ejemplos de convertidores básicos .....	7
1.2.2 ESTRUCTURA DE CONVERTIDORES COMPUESTOS .....	7
1.2.2.1 Ejemplos de convertidores compuestos .....	9
1.3 INVERSORES DE VOLTAJE Y CORRIENTE .....	11
1.3.1 INVERSORES DE VOLTAJE .....	13
1.3.1.1 Inversores trifásicos de voltaje .....	15
1.3.1.2 Modulación por ancho de pulso en inversores trifásicos alimentados por voltaje .....	17
1.3.2 INVERSOR DE CORRIENTE .....	18
1.3.3 COMPARACION ENTRE LOS TRES ACCIONAMIENTOS AC..	20

## CAPITULO 2

ANÁLISIS DEL INVERSOR ALIMENTADO CON FUENTE DE CORRIENTE	
2.1 EL CSI CON CIRCUITO AUXILIAR DE CONMUTACIÓN .....	23
2.2 ANALISIS DEL CSI CON CONMUTACIÓN SECUENCIAL DE FASES .....	25
2.2.1 ANALISIS DE LA CONMUTACIÓN CON CARGA R-L .....	36
2.2.1.1 Cálculo de $t_1$ .....	39
2.2.1.2 Cálculo de $t_2$ .....	39
2.2.1.3 Cálculo del tiempo de polarización inversa del SCR T1 .....	43
2.2.1.4 Cálculo de $V_{CO}$ .....	43
2.3 CONDICIONES PARA LA OPERACIÓN ADECUADA DEL INVERSOR .....	45
2.3.1 INTERVALO $t_1$ .....	45
2.3.2 INTERVALO $t_2$ .....	46
2.4 EL CSI COMO PROPULSOR DE MOTORES DE INDUCCIÓN..	48
2.4.1 EL MOTOR DE INDUCCIÓN .....	48
2.4.1.1 Características de rendimiento .....	51
2.4.2 CONTROL DE CORRIENTE .....	58
2.4.3 ADAPTACION DEL MODELO DE LA MAQUINA DE INDUCCIÓN PARA SU ESTUDIO CON EL INVERSOR DE CORRIENTE .....	60
2.4.3.1 Circuito equivalente para la frecuencia fundamental .....	61
2.4.3.2 Diagrama fasorial .....	62
2.4.3.3 Corrientes armónicas .....	64
2.4.3.4 Pérdidas debido a componentes armónicas .....	65
2.4.3.5 Componentes pulsatorias en el torque .....	65
2.5 ESTUDIO DE LA CONMUTACIÓN EN EL CSI .....	67
2.5.1 ANALISIS EN ESTADO ESTABLE .....	68
2.5.2 INTERVALO UNO .....	68
2.5.3 INTERVALO DOS .....	71
2.6 SELECCIÓN DEL RANGO DE OPERACIÓN DEL INVERSOR..	75

2.7	CONDICIONES PARA LA OPERACIÓN ADECUADA DEL INVERSOR .....	76
2.7.1	INTERVALO UNO .....	76
2.7.2	INTERVALO DOS .....	77

### CAPITULO 3

#### DISEÑO DEL INVERSOR DE CORRIENTE

3.1	DISEÑO DEL INVERSOR PARA CARGA R-L .....	78
3.1.1	DATOS DE LA CARGA .....	78
3.1.2	RANGOS DE CORRIENTE Y POTENCIA PARA LOS DIODOS Y SCR's .....	78
3.1.3	RANGO DE VOLTAJE PARA LOS SCR's .....	79
3.1.4	RANGO DE VOLTAJE PARA LOS DIODOS .....	80
3.1.5	TIEMPO DE DESACTIVACION DE LOS SCR's .....	80
3.1.6	SELECCIÓN DE LOS CONDENSADORES .....	80
3.2	DISEÑO DEL INVERSOR PARA CARGA R-L-E .....	81
3.2.1	DATOS DE LA CARGA .....	81
3.2.2	RANGOS DE CORRIENTE Y POTENCIA PARA LOS DIODOS Y SCR's .....	81
3.2.3	RANGO DE VOLTAJE PARA LOS SCR's .....	81
3.2.4	RANGO DE VOLTAJE PARA LOS DIODOS .....	82
3.2.5	TIEMPO DE DESACTIVACION DE LOS SCR's .....	82
3.2.6	SELECCIÓN DE LOS CONDENSADORES .....	82

### CAPITULO 4

#### DISEÑO DEL SISTEMA DE CONTROL

4.1	DESARROLLO DEL PROGRAMA DE CONTROL .....	84
4.1.1	DISEÑO DEL HARDWARE .....	85
4.1.1.1	Tarjeta ADC_IN .....	88
4.1.1.2	Tarjeta MCS_51 .....	94
4.1.1.3	Tarjeta LCD_CON .....	95
4.1.1.4	Tarjeta ASCR .....	97
4.1.1.5	Elaboración de tarjetas impresas .....	102
4.1.2	DISEÑO DEL SOFTWARE .....	104

### CAPITULO 5

#### RESULTADOS EXPERIMENTALES Y CONCLUSIONES

5.1	EVALUACION DEL SISTEMA DE CONTROL .....	123
5.2	EVALUACION DEL CIRCUITO DE POTENCIA ACCIONANDO CARGA R-L .....	127
5.3	EVALUACION DEL CIRCUITO DE POTENCIA ACCIONANDO CARGA R-L-E .....	134
5.4	CONCLUSIONES .....	138

## RESUMEN

En la mayoría de las situaciones industriales, los motores se operan directamente desde las líneas de suministro de CA, o de CD, sin embargo existen muchas aplicaciones que requieren que el operador sea capaz de intervenir en el control de la velocidad del motor.

En el desarrollo del presente trabajo, se utiliza la electrónica de potencia, el control con microprocesadores, y la teoría de máquinas eléctricas, con el fin de diseñar y construir un prototipo de inversor trifásico de corriente, mediante el cual se puedan accionar cargas R-L y R-L-E, a frecuencia variable. ↗

Para cumplir lo propuesto, se utilizan circuitos microcontroladores, programas especializados como MathCad 7.0, simuladores de microprocesadores, como ProView 32, y otros utilitarios que facilitan el análisis y diseño del inversor trifásico.

El trabajo que se presenta, puede servir de base para el desarrollo de sistemas realimentados, orientados al control de la velocidad y torque en motores de inducción de gran potencia.



## **PRESENTACION**

El trabajo que se ha desarrollado está organizado en cinco capítulos, los mismos que se exponen brevemente a continuación.

En el Capítulo 1, se presenta una clasificación funcional de los circuitos convertidores de potencia, y se exponen desde las más simples estructuras convertidoras hasta las más complejas.

En el Capítulo 2, se realiza el estudio analítico de la operación de un inversor de corriente trifásico, se consideran dos tipos de cargas diferentes a ser accionadas por el mismo, se obtienen las expresiones mediante las cuales se dimensionan los componentes del circuito de potencia en el Capítulo 3.

El Capítulo 4 trata sobre el diseño y la construcción del sistema de control, en donde un microprocesador es el elemento central, que asistido por el software adecuado y dispositivos adicionales, estructuran el sistema.

En el Capítulo 5, se presentan los resultados obtenidos para los circuitos de control y de potencia, accionando los dos tipos de carga antes mencionados.

# CAPITULO 1

## GENERALIDADES

### 1.1 INTRODUCCION

La ingeniería de convertidores de energía eléctrica, es la parte más importante de la electrónica de potencia, y engloba todos los métodos que permiten maniobrar, controlar; y, convertir dicha energía usando medios electrónicos.

Las funciones anteriores pueden realizarse también mediante el empleo de máquinas eléctricas, si se acepta una conversión intermedia de energía mecánica, pero, en comparación con ellas, los convertidores son equipos estáticos que no están sujetos a desgaste, requieren poco mantenimiento, tienen un mejor rendimiento, están disponibles en poco tiempo sin necesidad de complicados procesos de arranque, y permiten variar el flujo de energía con una rapidez prácticamente arbitraria.

En este capítulo, se trata el desarrollo de convertidores de potencia de estado sólido, su topología y estructura, de acuerdo al tipo de energía que entregan.

### 1.2 TOPOLOGIA Y ESTRUCTURA DE CONVERTIDORES DE ACUERDO AL TIPO DE ENERGIA.

Con el desarrollo de la Electrónica de Potencia, se ha conseguido un gran número de topologías, y estructuras convertidoras. Las diferentes posibilidades son representadas en la figura 1-1, mediante una clasificación funcional [1].

Existen cuatro tipos de conversión directa:

- Para conversión de corriente alterna, a corriente continua, se utilizan los circuitos rectificadores.

- Para conversión de corriente continua constante, a corriente continua variable, se utilizan los circuitos troceadores (choppers).
- Para conversión de corriente continua fija, a corriente alterna de amplitud y frecuencia variables, se utilizan los circuitos inversores.
- Para conversión directa de corriente alterna fija a corriente alterna de amplitud variable, y frecuencia menor que la de entrada, se utilizan los cicloconvertidores. También se pueden obtener corrientes alternas de amplitud variable, y frecuencia fija igual a la de entrada, mediante los reguladores de corriente alterna.

Para obtener una corriente alterna de amplitud variable y frecuencia mayor, igual, o menor a la de entrada, se interconecta un convertidor AC-DC con un convertidor DC-AC, en cuyo caso el sistema se denomina convertidor AC-AC con enlace DC. Estos sistemas se utilizan para la transmisión de alto voltaje en continua, estabilización de frecuencia de la red de alimentación, controladores de máquinas de inducción, fuentes ininterrumpibles de voltaje, generadores ultrasónicos, hornos de inducción por radio-frecuencia, etc.

Para obtener una corriente continua, de amplitud igual o mayor a la corriente continua de entrada, se interconecta un convertidor DC-AC con un convertidor AC-DC, y el sistema se denomina convertidor DC-DC. Estos sistemas se utilizan en aplicaciones de control de movimiento de máquinas DC, empleando en muchos casos, un circuito de enlace por alta frecuencia, en el que se utiliza un transformador de aislamiento.

A continuación se presentan algunas configuraciones de convertidores de potencia, que se utilizan en la práctica.

Puesto que el circuito más simple, denominado convertidor básico, es utilizado en un pequeño número de aplicaciones, como se observa en la figura 1-2, lo más frecuente es interconectarlos en serie formando estructuras denominadas "Convertidores Compuestos".

# CONVERTIDORES DE POTENCIA CONMUTADOS

## MAQUINAS DC

## MAQUINAS AC

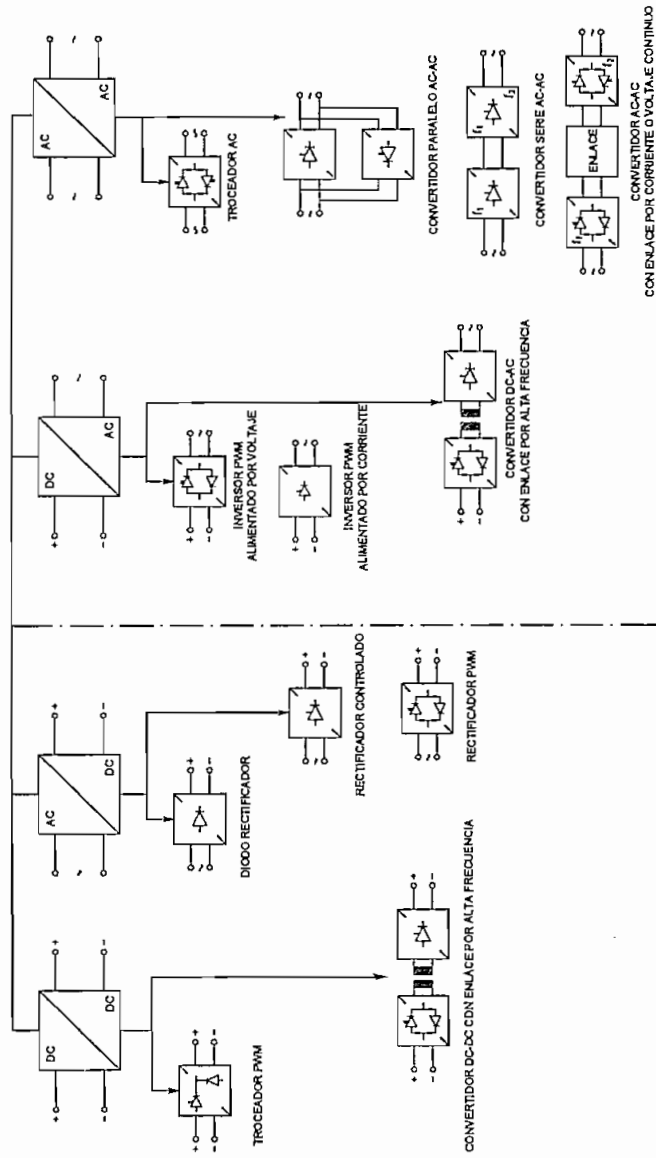


FIGURA 1-1 CLASIFICACION FUNCIONAL DE CONVERTIDORES CONMUTADOS TOPOLOGIAS Y ESTRUCTURAS DE ACUERDO AL TIPO DE APLICACION

Los convertidores básicos tienen una topología determinada por la forma en que los conmutadores electrónicos son conectados entre sí; y, entre la carga y la fuente.

Los convertidores compuestos tienen una estructura determinada por la forma en que los convertidores básicos son conectados entre sí, para formar la estructura compuesta.

Finalmente, cuando convertidores compuestos de similar o diferente estructura son conectados en serie, la estructura puede denominarse "Cascada".

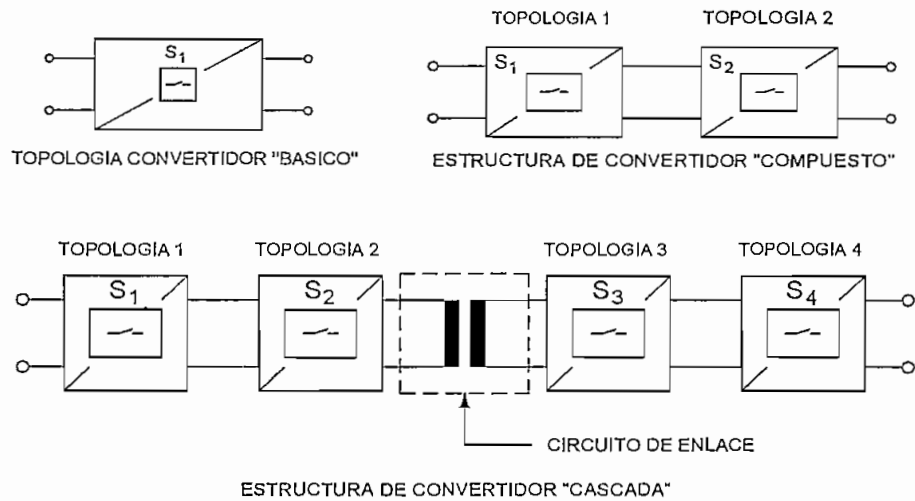


Figura 1-2. Topología y estructura de convertidores: básico, compuesto y cascada.

### 1.2.1 TOPOLOGIA DE CONVERTIDORES BASICOS

Las topologías en donde una fuente y una carga están conectadas por un conmutador de potencia único, o una combinación de conmutadores, podrían ser consideradas como convertidores de potencia básicos, la figura 1-3a representa este convertidor. Dos topologías como la anterior pueden combinarse, para dar el doble convertidor de fuente dividida, o el doble convertidor de carga dividida, como se observa en la figura 1-3b y 1-3c respectivamente.

Extendiendo estas combinaciones, se llega a las topologías en puente indicadas en las figuras 1-3d y 1-3e.

Las topologías de las figuras 1-3d y 1-3e pueden denominarse topologías genéricas para convertidores conmutados, y todas las variantes conocidas pueden ser derivadas de ellas. Este proceso se ilustra en la figura 1-3.

Una combinación de "n" topologías básicas, puede resultar en dos topologías de "n" fases. Por ejemplo, con  $n=3$  como en la figura 1.4a y 1.4b.

Para cualquiera de estas dos topologías multifase, la combinación de dos de ellas conduciría a dos topologías en puente multifase, pudiendo tener "n" fuentes y una sola carga, o "n" cargas y una sola fuente. La figura 1.5 ilustra lo anterior para  $n=3$ .

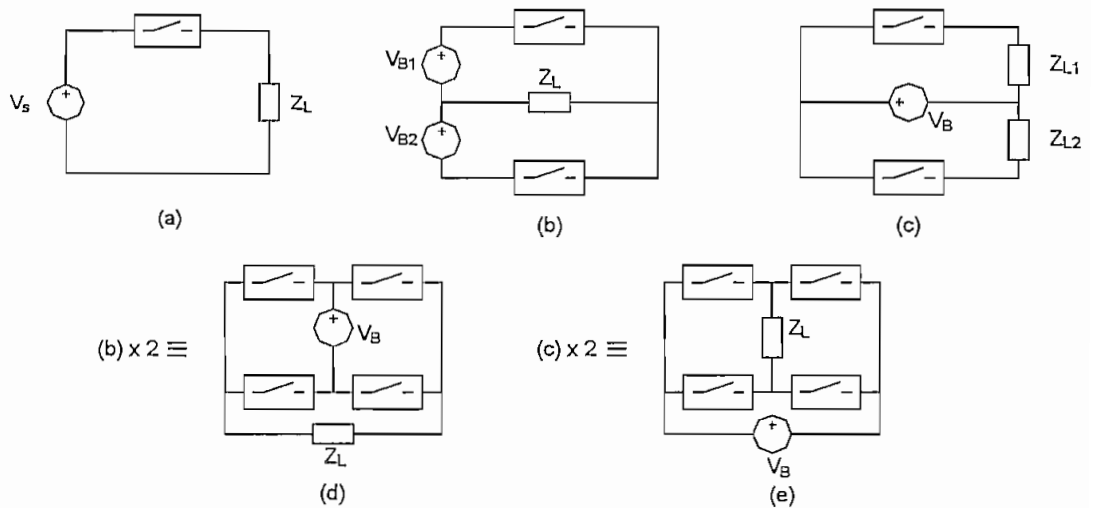


Figura 1-3. Evolución del más simple puente convertidor a) convertidor básico con un conmutador único; b) Convertidor doble con fuente dividida; c) Convertidor doble con carga dividida; d) Combinación de dos convertidores, y alimentación en el puente; e) Combinación de dos convertidores con carga en el puente.

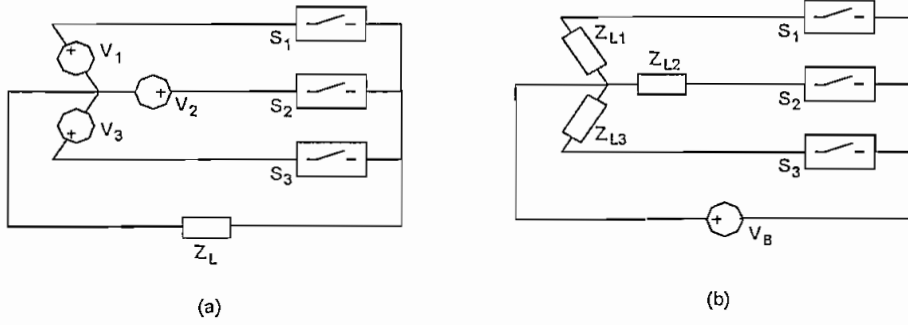


Figura 1-4. Topologías multifase generadas a partir del convertidor básico de la figura 1-3: (a) Combinación de convertidores básicos con triple fuente de alimentación; (b) Combinación de convertidores básicos con tres cargas.

Para cualquiera de estas dos topologías multifase, la combinación de dos de ellas conduciría a dos topologías en puente multifase, pudiendo tener "n" fuentes y una sola carga, o "n" cargas y una sola fuente. La figura 1.5 ilustra esto para  $n=3$ .

El procedimiento utilizado para la obtención de las estructuras de la figura 1.5 puede ser extendido para cualquier convertidor multifase.

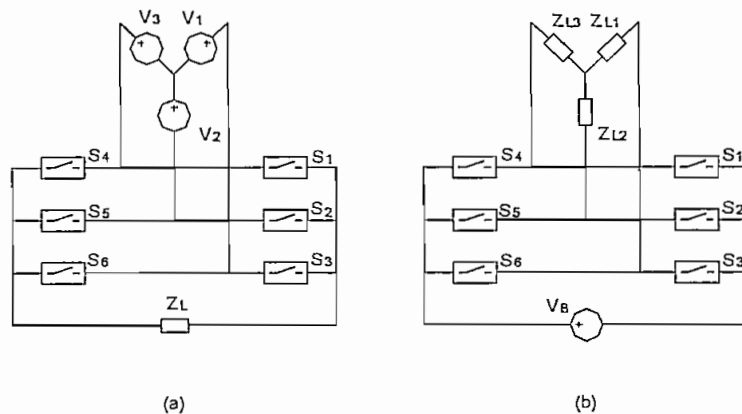


Figura 1-5. Generación de topologías multifase (a) combinación de dos convertidores en puente trifásico como en la figura 1-4a (b) combinación de dos convertidores en puente trifásico como en la figura 1-4b.

### 1.2.1.1 Ejemplos de convertidores básicos

En las topologías antes mencionadas, el tipo de conmutador electrónico a insertarse en cada bloque no ha sido considerado. En convertidores básicos, se utilizan elementos individuales o combinaciones de ellos como muestra la figura 1-6a. La figura 1-6b representa un inversor monofásico con doble fuente, mientras que la figura 1-6c ilustra un cicloconvertidor con entrada trifásica por transformador y salida monofásica de menor frecuencia

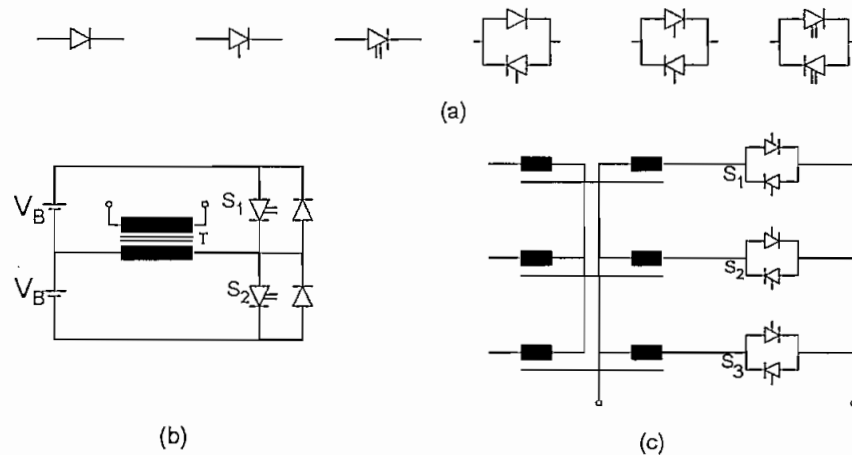


Figura 1-6. Ejemplos de convertidores básicos: (a) conmutadores y combinación de conmutadores, que pueden ser insertados en cada posición de una topología; (b) fuente dividida monofásica de acuerdo a la figura 1-3b; (c) cicloconvertidor trifásico conectado en estrella de acuerdo a la figura 1-4a.

### 1.2.2 ESTRUCTURA DE CONVERTIDORES COMPUESTOS

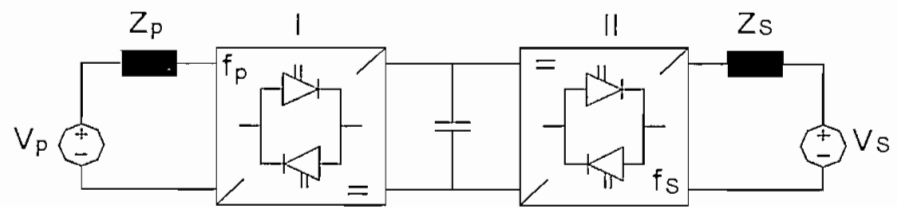
Diferentes topologías de convertidores básicos, pueden utilizarse conjuntamente formando una estructura convertidora compuesta, como se ve en la figura 1-7. Algunas posibilidades fundamentalmente diferentes son factibles. Por definición, el convertidor básico del lado izquierdo, es el convertidor primario, y el convertidor del lado derecho es el convertidor secundario.

El uso de convertidores bidireccionales en algunas aplicaciones, se justifica puesto que se tiene las siguientes ventajas:

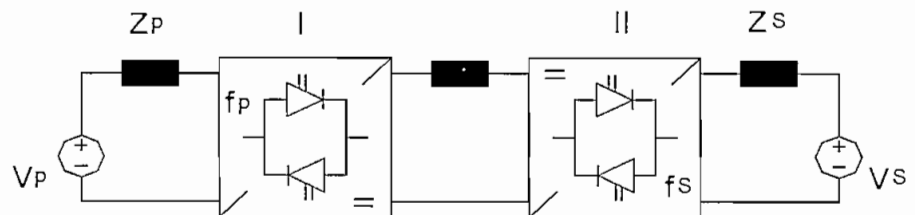
- No hay restricciones en las fuentes primarias y secundarias



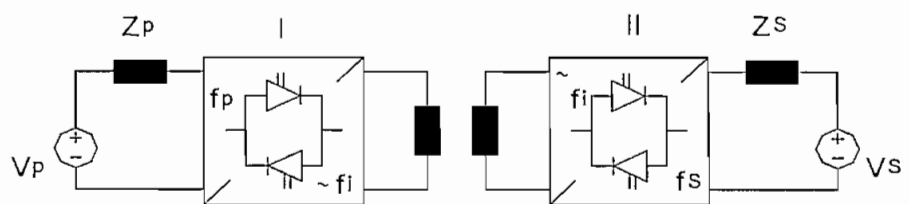
- Los dos convertidores pueden pasar corriente en dos direcciones, tanto en la entrada como en la salida.
- Los dos convertidores pueden manejar energía en ambas direcciones.
- Los convertidores primario y secundario pueden ser acoplados por un circuito de enlace (Figuras 1-7a hasta 1-7d), o pueden acoplarse directamente como en la figura 1-7e. Debe mencionarse que aunque la representación esquemática en la figura 1-7 está dada para estructuras monofásicas, el número de fases de entrada y salida puede ser variable.



(a)



(b)



(c)

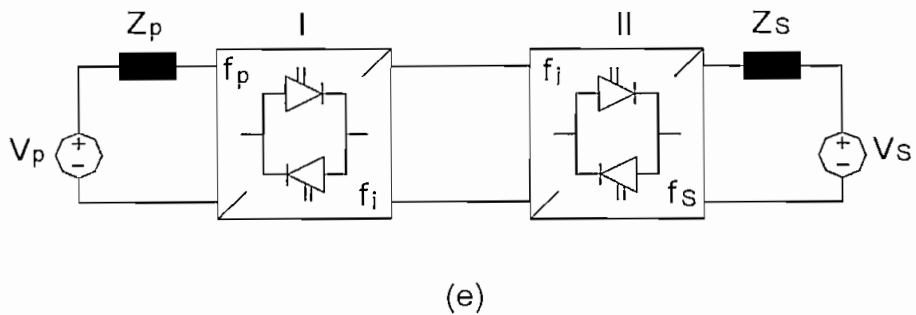
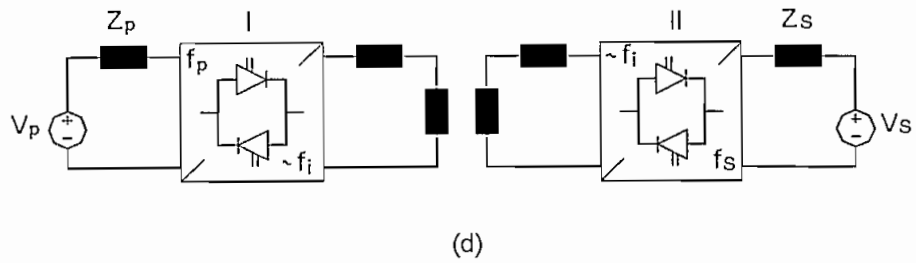


Figura 1-7. Estructura de convertidores conmutados compuestos (a) convertidor con enlace por voltaje directo; (b) convertidor con enlace de corriente directa; (c) convertidor con enlace de voltaje alterno; (d) convertidor con enlace de corriente alterna; (e) convertidor con enlace directo.

### 1.2.2.1 Ejemplos de convertidores compuestos

Ejemplos seleccionados de manera aleatoria de las estructuras compuestas para ser usadas en accionamientos AC, son indicados en la figura 1-8, cada uno corresponde a la respectiva estructura de la figura 1-7. La figura 1-8a muestra un inversor alimentado por voltaje, manejado por un controlador de cuatro cuadrantes de alimentación monofásica utilizado en accionamientos de tracción en locomotoras. En la figura 1-8b se tiene un sistema inversor trifásico alimentado por un circuito rectificador trifásico como los aplicados para aceleración de grandes turbinas a gas usadas para generación. La figura 1-8c muestra un troceador para accionamientos dc, o como convertidor de entrada a inversores en una estructura compuesta. La figura 1-8d muestra un convertidor DC-AC con enlace por alta frecuencia.

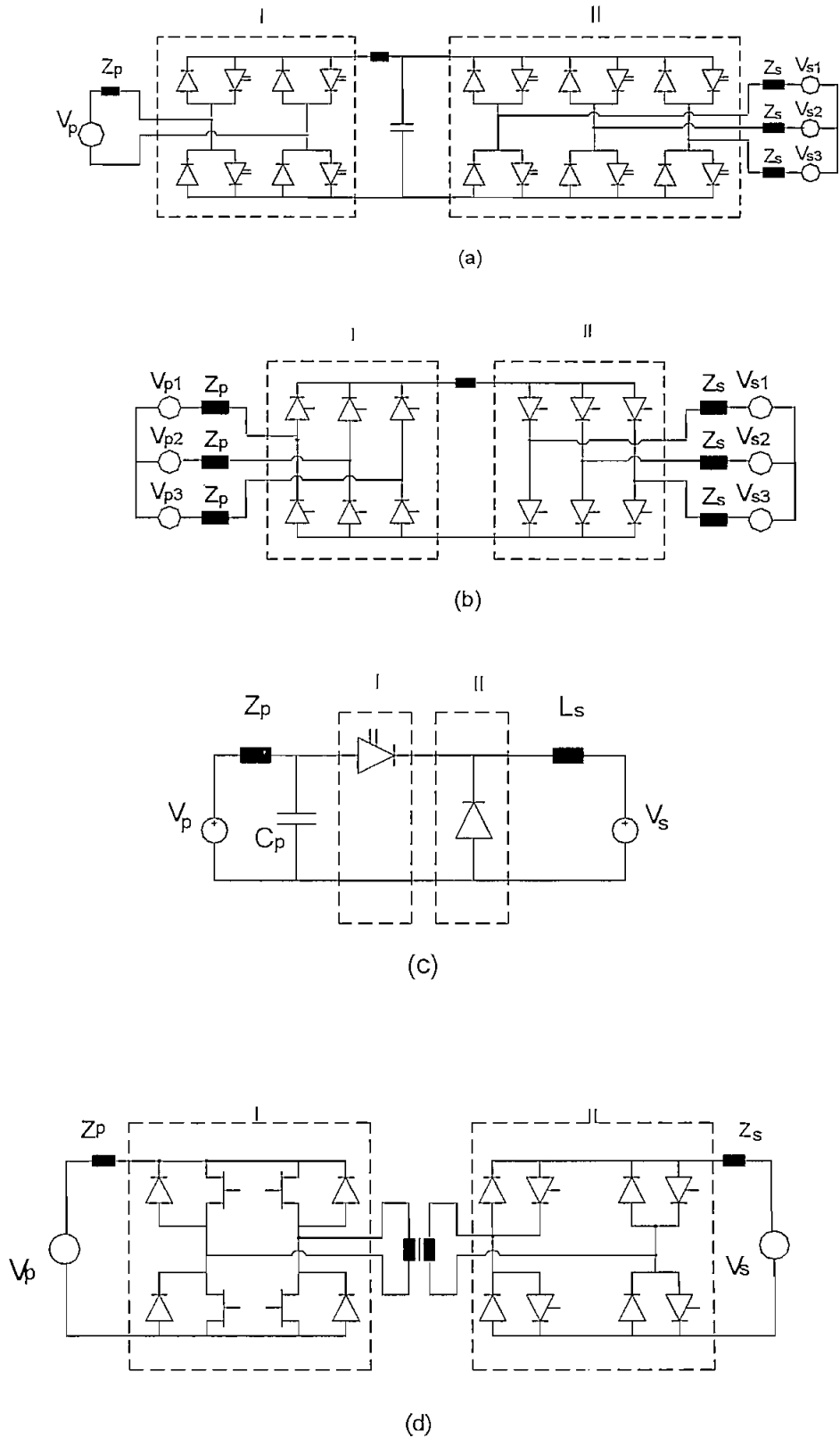


Figura 1-8. Ejemplos de convertidores conmutados compuestos, correspondientes a las diferentes clases definidas en la figura 1-7.

### 1.3 INVERSORES DE VOLTAJE Y CORRIENTE

Formando parte de la estructura convertidora compuesta, se tienen los convertidores DC-AC, los que se denominan inversores, cuya función es cambiar un voltaje, o una corriente de entrada DC a un voltaje, o una corriente AC de salida, con la magnitud y frecuencia ajustables.

En los inversores, las formas de onda de la señal de salida deberían ser senoidales; sin embargo, éstas contienen ciertas componentes armónicas. Para aplicaciones de mediana y baja potencia, se pueden aceptar las señales de onda cuadrada o casi cuadrada; para aplicaciones de alta potencia, son necesarias las formas de onda senoidales de baja distorsión.

Dada la disponibilidad de dispositivos semiconductores de potencia de alta velocidad, es posible minimizar, o reducir significativamente el contenido armónico de la señal de salida mediante técnicas de conmutación.

Los inversores, en forma general se pueden clasificar básicamente en dos tipos: (1) inversores monofásicos; y, (2) inversores trifásicos. Cada tipo puede utilizar dispositivos con activación y desactivación controlada (es decir TBJ, MOSFET, IGBT, MCT, SIT, GTO), o SCR's de conmutación forzada, según la aplicación. Estos inversores utilizan por lo general señales de control PWM, para producir señales de salida en AC.

Un inversor se denomina alimentado por voltaje (VSI) cuando la entrada DC aparece como una fuente de voltaje DC (idealmente sin impedancia interna) al inversor.

Un inversor se denomina alimentado por corriente (CSI), cuando la entrada DC aparece como una fuente de corriente (idealmente con una impedancia interna que tiende a infinito) al inversor.

En accionamiento de motores, la energía cinética asociada con la inercia del motor y su carga, es recuperada y el motor actúa como un generador durante el denominado frenado del motor, en cuyo caso el flujo de potencia va del lado AC al DC. La energía producida durante el frenado, puede ser disipada en una resistencia aplicada en paralelo al condensador (figura 1-9); sin embargo, en aplicaciones en donde el frenado es realizado frecuentemente, una mejor alternativa es el frenado "regenerativo" en el cual la energía recuperada es realimentada, para lo que se requiere que el convertidor AC-DC sea un convertidor de dos cuadrantes con corriente DC reversible, que pueda operar como un rectificador durante el frenado; y, como un inversor durante la operación como motor (figura 1-10).

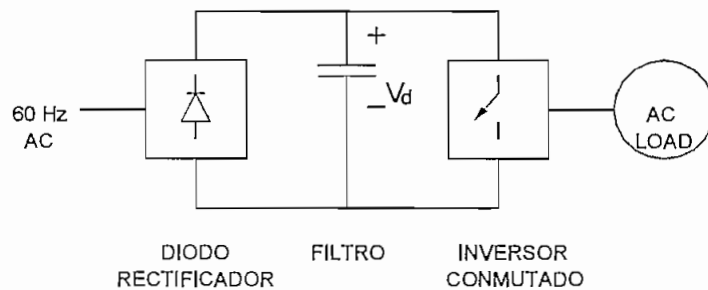


Figura 1-9. Inversor conmutado en accionamientos AC

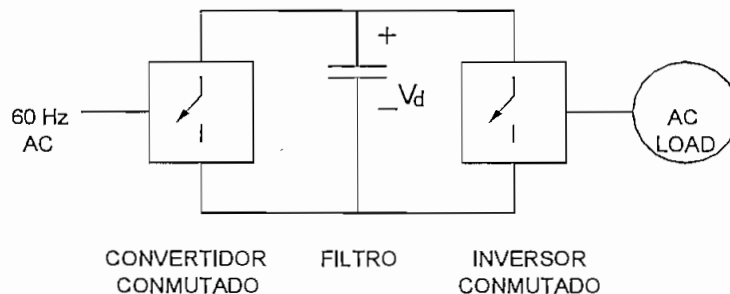


Figura 1-10. Convertidor conmutado para flujo bidireccional de potencia

### 1.3.1 INVERSORES DE VOLTAJE

Los inversores alimentados por voltaje pueden ser divididos en tres categorías:

1) **Inversores de modulación de ancho de pulso.**- En estos inversores, el voltaje de entrada DC es esencialmente constante en amplitud, tal como el circuito de la figura 1-9, en donde un diodo es usado para rectificar el voltaje de línea, por lo tanto, el inversor tiene que controlar la amplitud y la frecuencia del voltaje de salida AC. Esto es realizado por modulación del ancho de pulso de los conmutadores del inversor, y por ello tales inversores se denominan inversores PWM.

Hay varios esquemas para la modulación de ancho de pulso de los conmutadores del inversor, para conseguir que la forma del voltaje AC de salida sea lo más senoidal posible.

2) **Inversores de onda cuadrada.**- En estos inversores la señal de entrada es controlada para ajustar la magnitud del voltaje de salida AC y por lo tanto, el inversor controla solamente la frecuencia del voltaje de salida. El voltaje de salida AC tiene una forma de onda similar a una onda cuadrada, por lo que estos circuitos se conocen como inversores de onda cuadrada.

3) **Inversores monofásicos con cancelación de voltaje.**- En el caso de inversores con salida monofásica, es posible controlar la magnitud y la frecuencia del voltaje de salida del inversor; aún cuando la entrada al inversor es constante, y los conmutadores del inversor no son modulados por ancho de pulso ( por lo que la forma de onda del voltaje es cuadrada). Por consiguiente, estos esquemas combinan las características de los dos inversores anteriores.

En el circuito de la figura 1-11a, los conmutadores en las dos ramas del inversor son controlados separadamente, sin embargo, todos ellos tienen un ciclo de trabajo de 0.5, similar al caso de un

inversor de onda cuadrada, esto permite obtener las formas de onda para  $V_{an}$  y  $V_{bn}$  como se ilustra en la figura 1-11b, en donde las señales de voltaje se superponen un ángulo  $\alpha$ , el mismo que puede ser controlado. Durante el intervalo de cruce, el voltaje de salida es cero.

Tiene que mencionarse que la técnica de cancelación de voltaje se aplica solamente con inversores monofásicos [7].

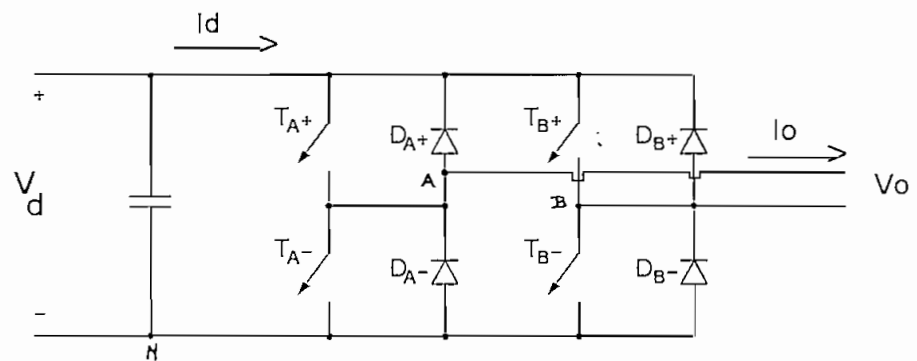


Figura 1-11a. Inversor monofásico en puente completo para control por cancelación de voltaje.

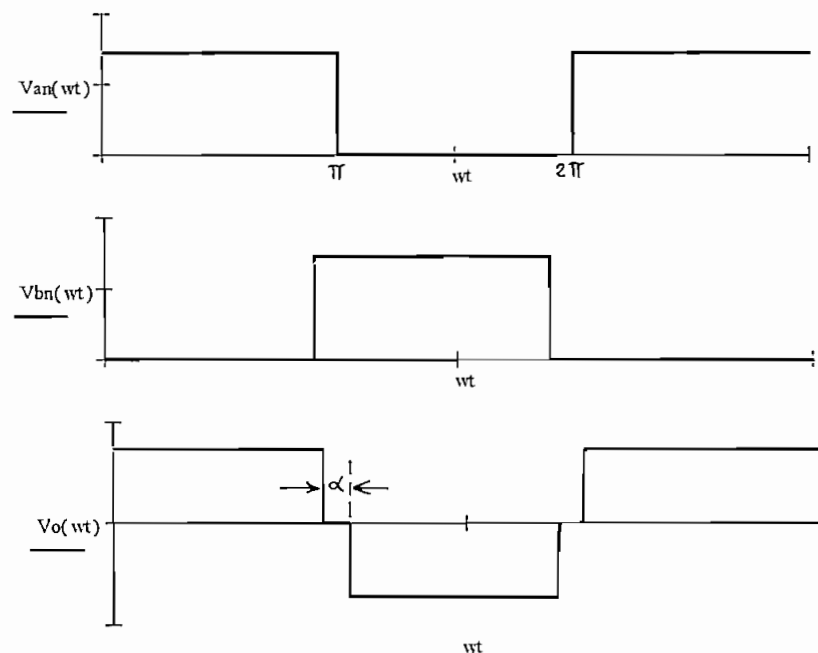


Figura 1-11b. Formas de onda para voltajes fase-neutro y voltaje de salida.

### 1.3.1.1 Inversores trifásicos de voltaje

Los inversores trifásicos, se utilizan normalmente en aplicaciones de alta potencia. Tres inversores monofásicos pueden conectarse en paralelo, tal como se ilustra en la figura 1-12, para formar la configuración de un inversor trifásico.

Las señales de compuerta de los inversores monofásicos deben adelantarse o retrasarse  $120^\circ$  uno con respecto al otro, a fin de obtener voltajes trifásicos balanceados. Los bobinados primarios del transformador deben aislarse unos de otros, en tanto que los bobinados secundarios pueden ser conectados en estrella o en delta. Esta estructura requiere de tres transformadores monofásicos, 12 conmutadores, y 12 diodos.

El circuito inversor más comúnmente usado consiste de tres ramas, una para cada fase, como se muestra en la figura 1-13. Por lo tanto, la salida de cada rama, por ejemplo  $V_{AN}$  depende solamente de  $V_d$  y el estado del conmutador; el voltaje de salida es independiente de la

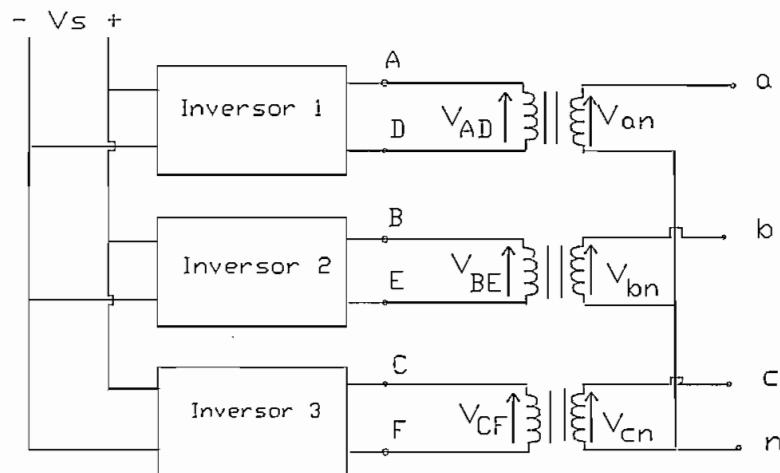


Figura 1-12. Diagrama esquemático para un inversor trifásico formado por tres monofásicos.



corriente de carga puesto que uno de los conmutadores en una rama está siempre conduciendo en todo instante. El voltaje de salida del inversor es independiente de la dirección de la corriente de carga.

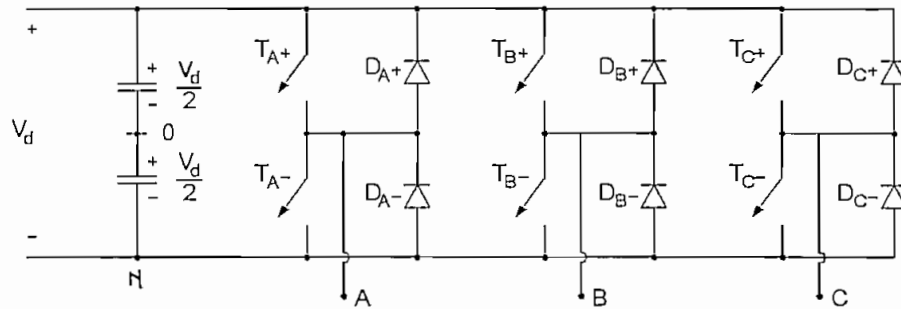


Figura 1-13. Inversor trifásico alimentado por voltaje

A los conmutadores se les puede aplicar dos tipos de señales de control: conducción a  $180^\circ$ , o conducción a  $120^\circ$ .

**Conducción a  $180^\circ$ .**- Cada conmutador conducirá durante  $180^\circ$ . Tres conmutadores se mantienen activos durante cada instante de tiempo. En cada ciclo hay seis modos de operación, cuya duración es de  $60^\circ$ . Las señales de excitación van desplazadas  $60^\circ$  unas de otras, para obtener voltajes trifásicos balanceados.

La carga puede conectarse en estrella o en delta. En el caso de una carga conectada en delta, las corrientes de fase se obtienen directamente de los voltajes línea-línea. Una vez que se conocen las corrientes de fase, pueden determinarse las corrientes de línea. En el caso de una carga conectada en estrella, los voltajes de línea a neutro deben determinarse, a fin de encontrar las corrientes de línea o de fase.

**Conducción a  $120^\circ$ .**- En este tipo de control, cada conmutador conduce durante  $120^\circ$ . En cualquier instante de tiempo, sólo

conducen dos conmutadores. Las señales de excitación van desplazadas  $60^\circ$  como en el caso anterior.

### 1.3.1.2 Modulación por ancho de pulso en inversores trifásicos alimentados por voltaje.

Como en el caso del inversor monofásico, el objetivo de la PWM en inversores trifásicos, es formar y controlar los voltajes trifásicos de salida en magnitud y frecuencia, con un voltaje  $V_d$  de entrada esencialmente constante. Para obtener voltajes de salida trifásicos balanceados en un inversor PWM trifásico, una misma forma de onda triangular  $V_T$ , es comparada con tres voltajes senoidales de control que están desfasados  $120^\circ$  entre sí como se ve en la figura 1-14a.

En la figura 1-14b se observa que un mismo voltaje promedio está presente en los voltajes de salida  $V_{an}$  y  $V_{bn}$ . Estas componentes DC son canceladas en los voltajes línea-línea, por ejemplo en  $V_{ab}$  (figura 1-14b).

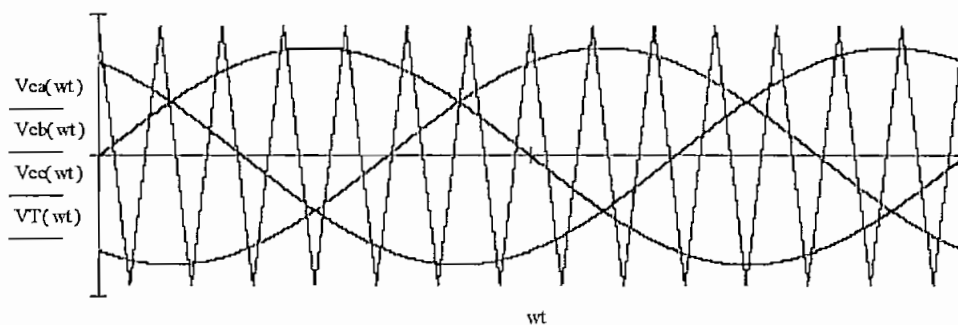


Figura 1-14a. Formas de onda para modulación trifásica PWM

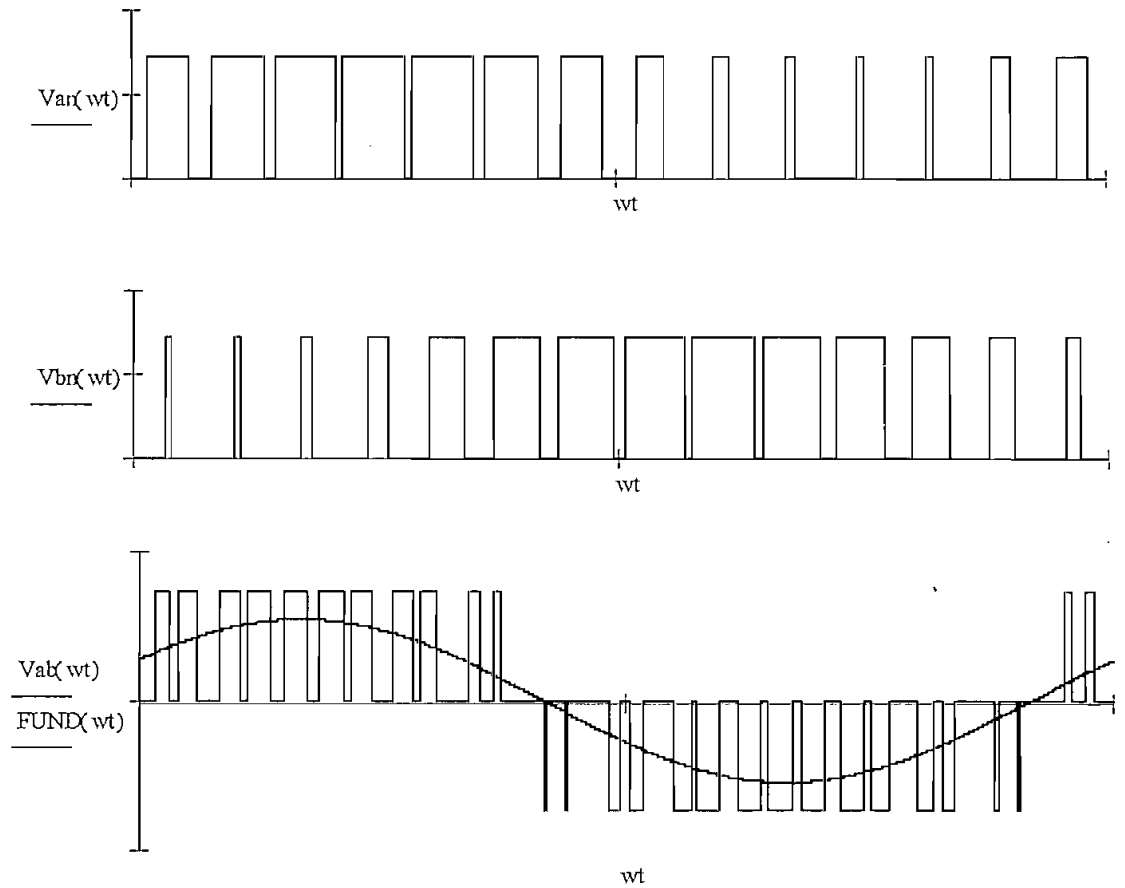


Figura 1-14b. Formas de onda para voltajes fase-neutro y fase-fase para modulación PWM trifásica

### 1.3.2 INVERSOR DE CORRIENTE

La figura 1-15a, presenta la estructura genérica del convertidor alimentado por corriente AC-DC-AC.

En aplicaciones industriales y de tracción, estos convertidores son de operación robusta y confiable, debido a la insensibilidad frente a cortocircuitos y ruido del ambiente. Sin embargo, aplicados a máquinas sincrónicas o de inducción, pueden producir pulsaciones en el torque y otros problemas, que pueden ser evitados utilizando técnicas de modulación PWM (filtrando componentes armónicas de corriente que causan las oscilaciones en el torque).

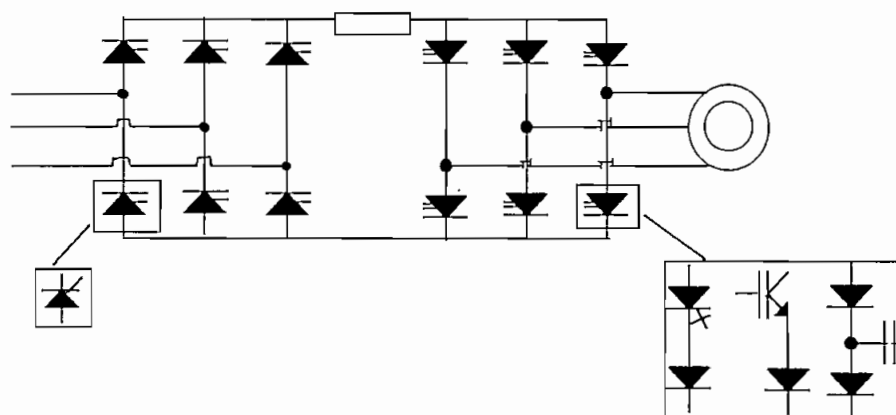


Figura 1-15a. Accionamiento AC-DC-AC con CSI

La disponibilidad de TBJ's, IGBT's y GTO's, que reemplazan a los SCR's, con la adición de condensadores como filtro en los terminales de entrada de la máquina de inducción, como se observa en la figura 1-15b, mejoran notoriamente las formas de onda de voltajes y corrientes aplicadas a la máquina, facilitando también la conmutación en el inversor.

Se puede además utilizar un banco de condensadores a la entrada del rectificador, en cuyo caso se tiene un esquema con doble modulación PWM como se observa en la figura 1-15b.

Los accionamientos que utilizan CSI, requieren conmutadores simétricos, capaces de soportar voltajes inversos elevados, por lo que es necesario conectar diodos en serie sobre todo en los casos de utilizar IGBT's y GTO's.

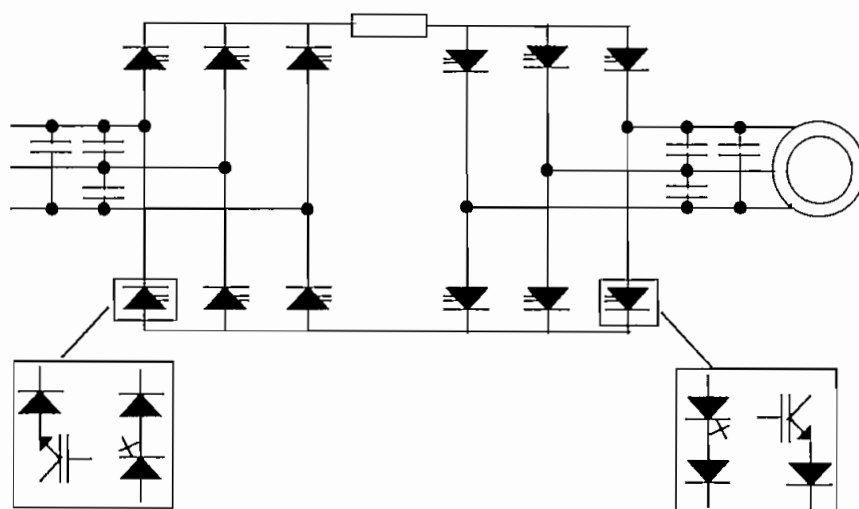


Figura 1-15b Estructura AC-DC-AC con filtros a la entrada y salida

### 1.3.3 COMPARACION ENTRE LOS TRES ACCIONAMIENTOS AC

Es posible utilizar los tres tipos de accionamientos (PWM-VSI, onda cuadrada VSI, y CSI) con el fin de manejar motores de inducción.

Los tres proveen una capacidad de torque constante, rangos de velocidad desde la nominal hasta muy bajas velocidades, en donde el reducido enfriamiento del motor, determina que la capacidad de torque disminuya.

En contraste con algunas características similares que poseen los tres tipos de accionamiento, hay ciertas diferencias básicas entre ellos que son expuestas en la tabla 1[3], en donde el símbolo "+" representa un atributo positivo y el símbolo "-" un atributo negativo. Se debe tener presente que esta comparación ubica las inherentes capacidades de cada accionamiento.

Por medio de circuitos adicionales, muchas de las limitaciones en cada caso pueden ser superadas.

Algunos comentarios generales se pueden exponer adicionalmente sobre las ventajas de un CSI, por ejemplo, la eliminación de fusibles

PARAMETRO	PWM	ONDA CUADRADA	CSI
Factor de potencia de entrada	+	-	--
Pulsaciones en el torque	++	-	-
Capacidad multimotor	+	+	-
Regeneración	-	-	++
Protección de corto circuito	-	-	++
Protección de circuito abierto	+	+	-
Capacidad de accionamiento de motores más grandes	-	-	-
Capacidad de accionamiento de motores más pequeños	+	+	-
Eficiencia en baja velocidad	-	+	+
Tamaño y peso	+	+	--
Facilidad de montaje	+	-	-

Tabla 1. Características de los diferentes tipos de accionamientos

de protección para los SCR's, puesto que la corriente es suministrada por el rectificador a través de un inductor relativamente grande, lo que garantiza que al producirse un cortocircuito aleatorio, no se presentan corrientes excesivamente grandes, se tiene también la ventaja de que un CSI tiene la capacidad de manejarse a través de pulsos de disparo extraños y tiende a restablecer la operación normal sin necesidad de resetear el sistema después de una falla en la conmutación.

Otra ventaja es la capacidad de manejar potencia regenerativa, lo que al conjunto le da la capacidad de operación en cuatro cuadrantes.

En contraste, un inconveniente es el hecho de tener una bobina de enlace a la entrada con alrededor de 10 veces mayor inductancia que la de la carga, también el voltaje aplicado a los semiconductores en el inversor pueden ser más altos que aquellos en un inversor con enlace por voltaje.

## CAPITULO 2

### ANALISIS DEL INVERSOR ALIMENTADO CON FUENTE DE CORRIENTE (CSI)

A continuación, se presentan dos circuitos inversores de corriente, el análisis matemático solamente se realizará para el segundo caso, puesto que es el que servirá de base para el desarrollo del presente proyecto de titulación.

#### 2.1 EL CSI CON CIRCUITO AUXILIAR DE CONMUTACION

Este circuito inversor se presenta en la figura 2-1. Los SCR's "principales" son identificados con números de dos dígitos empezando con el número 1. Los SCR's principales son disparados en una secuencia determinada por el segundo dígito, cada SCR principal tiene su SCR "auxiliar" de conmutación, que es identificado con el número 2 como primer dígito, y el segundo dígito es el número del SCR al que lo apaga.

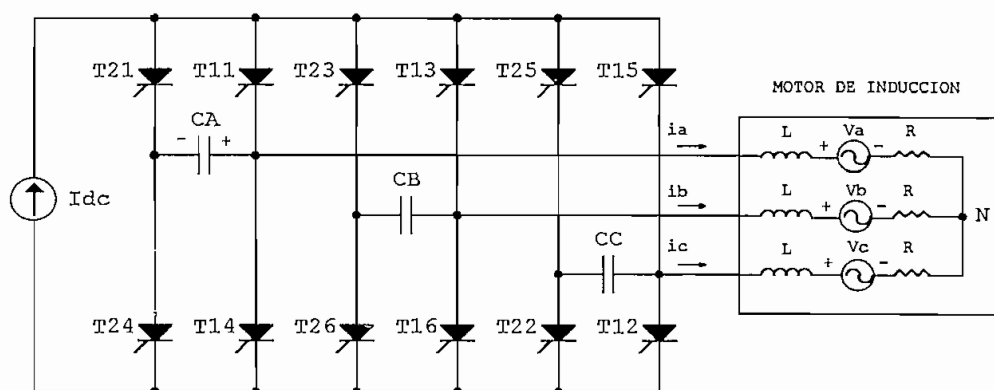


Figura 2-1. El CSI con circuito auxiliar de conmutación

La siguiente tabla ilustra la secuencia de disparo, los SCR's de la misma columna son disparados simultáneamente.



PRINCIPAL	T11	T12	T13	T14	T15	T16
AUXILIAR	T25	T26	T21	T22	T23	T24

Considerando que T11 y T12 estuviesen conduciendo, entonces la corriente  $i_a = I_{dc}$ , si además el voltaje del condensador CA,  $V_{ca}$  tiene la polaridad indicada, se puede proceder a conmutar el flujo de corriente  $I_{dc}$ , que circula a través de T11, y desviarla hacia T13, para conseguirlo se disparan T21 y T13 simultáneamente.

Cuando el SCR auxiliar T21 es disparado, su SCR principal asociado T11 es apagado instantáneamente, y el SCR auxiliar toma la totalidad de la corriente. El voltaje del condensador CA,  $V_{ca}$  empieza a disminuir linealmente en una razón dependiente de  $I_{dc}$ . T11 es polarizado inversamente hasta que  $V_{ca}$  llega a cero, T11 debe por lo tanto apagarse durante este intervalo de tiempo; puesto que, un voltaje directo podría aplicarse al SCR principal una vez que  $V_{ca}$  cambie de polaridad.

T13 está polarizado inversamente desde el momento en que fue disparado, por la suma del voltaje del condensador CA,  $V_{ca}$  y, el voltaje de línea inducido  $V_{BA}$ . El condensador de conmutación CA, tiene que alcanzar un voltaje negativo igual a  $V_{BA}$  para que T13 se polarice directamente y pueda entrar en conducción.

El tiempo que transcurre desde el disparo de T21 hasta que T13 alcanza polarización directa, es denominado período de carga lineal, representado por  $t_1$ . Con T13 en conducción, la fase B del motor se conecta a la barra superior, y un pico de voltaje positivo de amplitud creciente aparece en los terminales del motor superpuesto sobre  $V_{BA}$ , el pico de voltaje es debido a una descarga resonante de duración  $t_2$ , involucrando las inductancias  $L$  de las dos fases de la máquina, y el condensador de conmutación CA.

Al final de la conmutación,  $i_a$  ha disminuido a cero por lo que T21 es apagado, mientras que  $i_B$  se ha incrementado a  $I_{dc}$ , en este momento,

Vca ha alcanzado el voltaje inicial de CA para la siguiente conmutación de T11.

De lo anterior, se desprende que el inversor propuesto requiere 12 SCR's, seis principales y seis auxiliares para una operación adecuada, lo que complica los circuitos de control y de potencia requeridos, razón por la cual este inversor estuvo durante mucho tiempo relegado a un segundo término por el entonces más perfeccionado convertidor alimentado por voltaje.

## **2.2 ANALISIS DEL CSI CON CONMUTACION SECUENCIAL DE FASES.**

El siguiente modelo a considerar, es representado en la figura 2-2, este inversor es accionado desde una fuente de corriente constante, que puede estar formada por un rectificador controlado, un lazo de control de corriente, y una inductancia de valor relativamente grande en el circuito de enlace, necesita solamente seis SCR's, que conducen durante 120 grados cada uno, y pueden ser disparados en la secuencia: T1, T2, T3, T4, T5, T6, en intervalos de 60 grados cada uno, pudiéndose dar una lógica de disparo simple para accionamiento reversible, puesto que los condensadores C1, C2, C3, C4, C5, y C6, tienen en los intervalos de no-conmutación la polaridad adecuada que permite el accionamiento del inversor en cualquier secuencia de fases, los diodos D1, D2, D3, D4, D5, y D6, impiden la descarga de los condensadores durante los periodos de no-conmutación.

En las figuras 2-3a hasta 2-3f, se representan las polaridades de los voltajes en los condensadores, y las trayectorias del flujo de corrientes, para cada uno de los seis estados posibles de conducción en estado estable, para un inversor de corriente accionando una carga trifásica R-L conectada en delta.

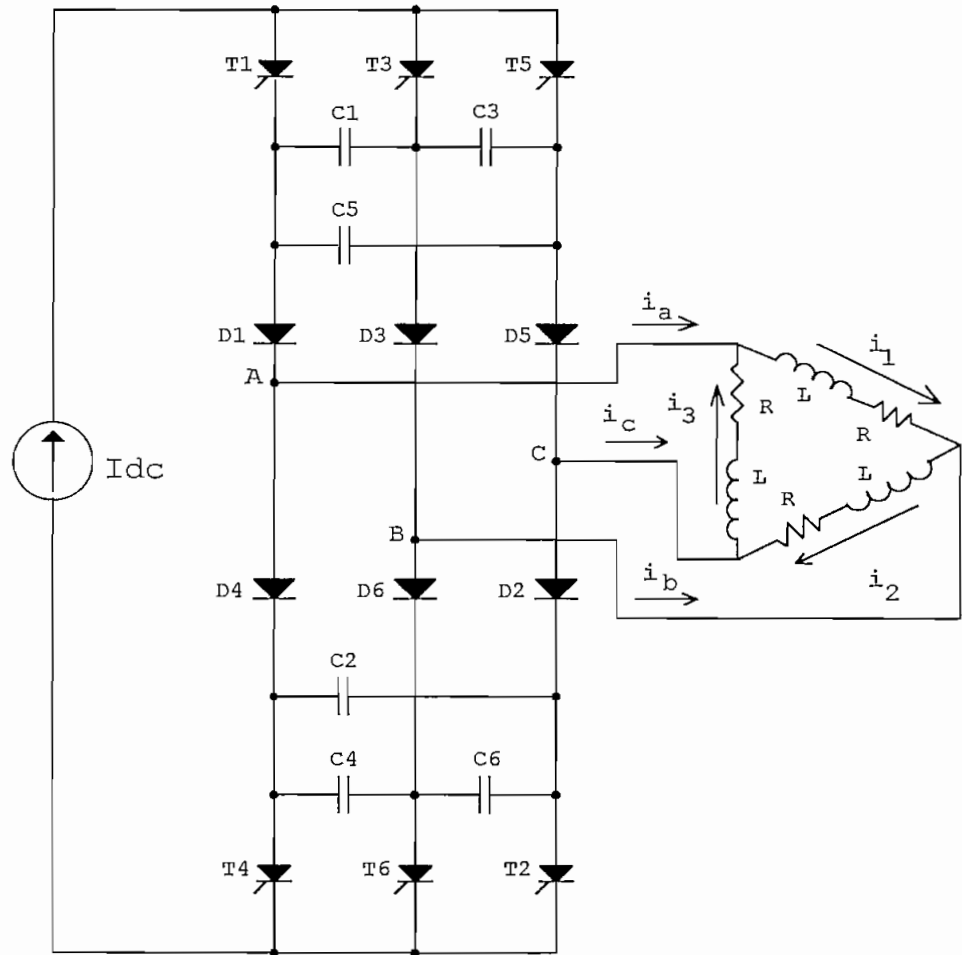


Figura 2-2. El SCI alimentando una carga R-L en  $\Delta$

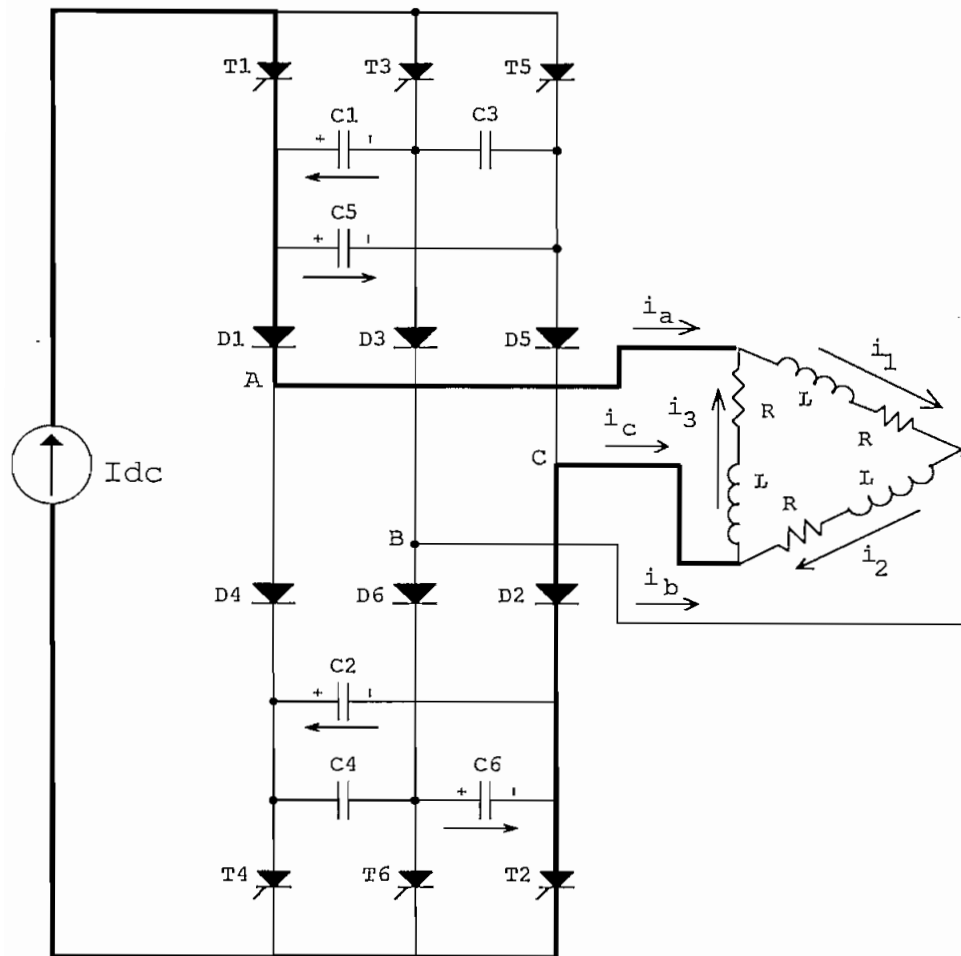


Figura 2-3a. Conducen T1 y T2 ( intervalo de  $0^\circ$  a  $60^\circ$  )

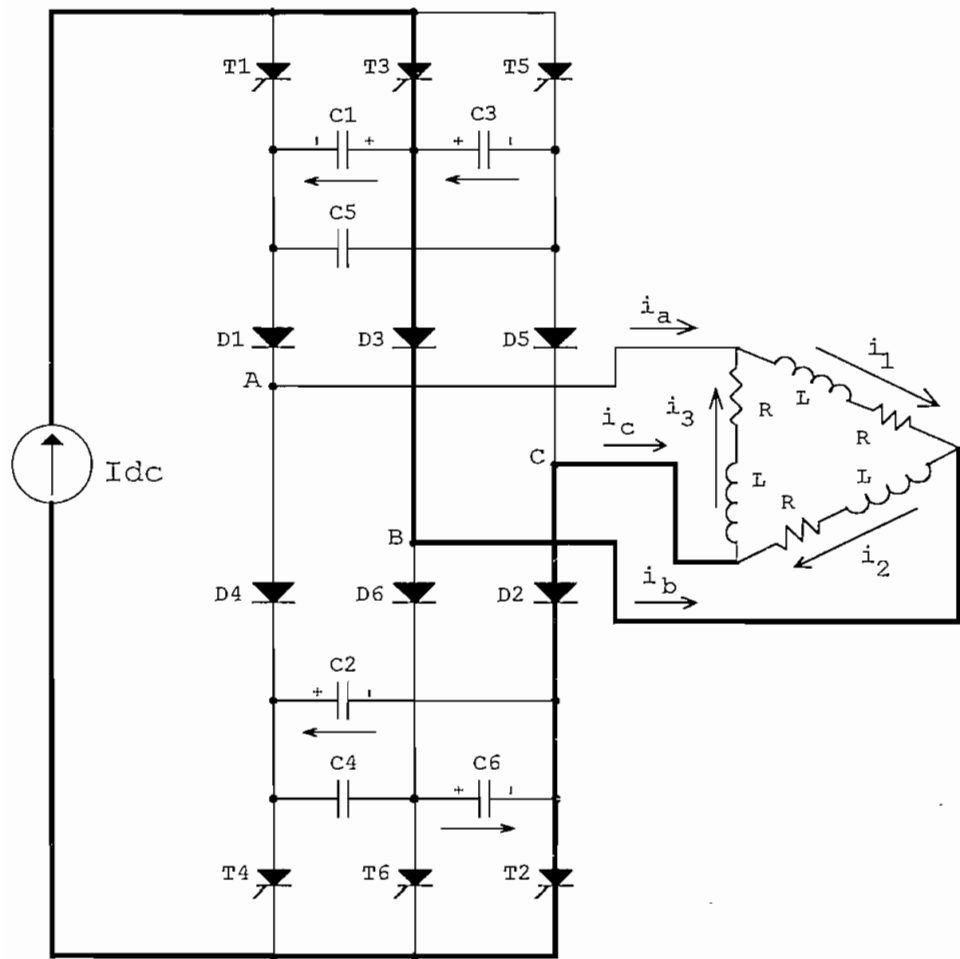


Figura 2-3b. Conducen T2 y T3 ( intervalo de  $60^\circ$  a  $120^\circ$  )

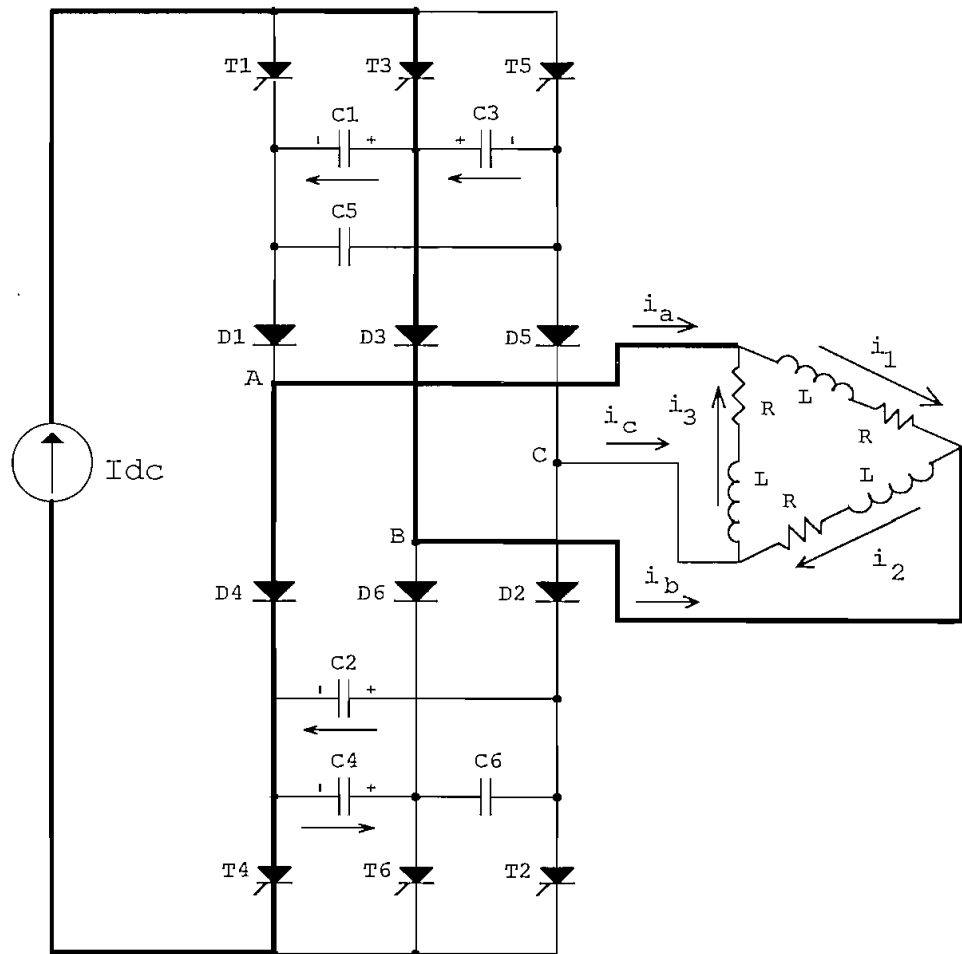


Figura 2-3c. Conducen T3 y T4 ( intervalo de  $120^\circ$  a  $180^\circ$  )

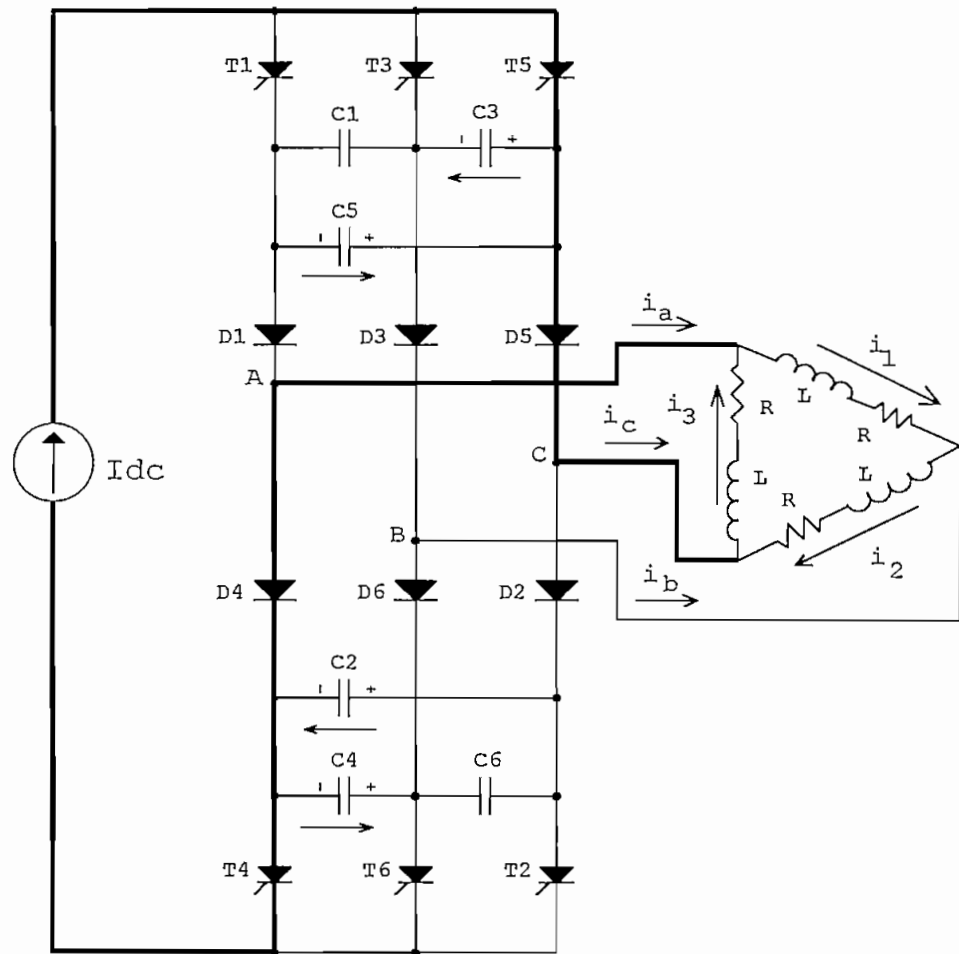


Figura 2-3d. Conducen T4 y T5 ( intervalo de  $180^\circ$  a  $240^\circ$  )

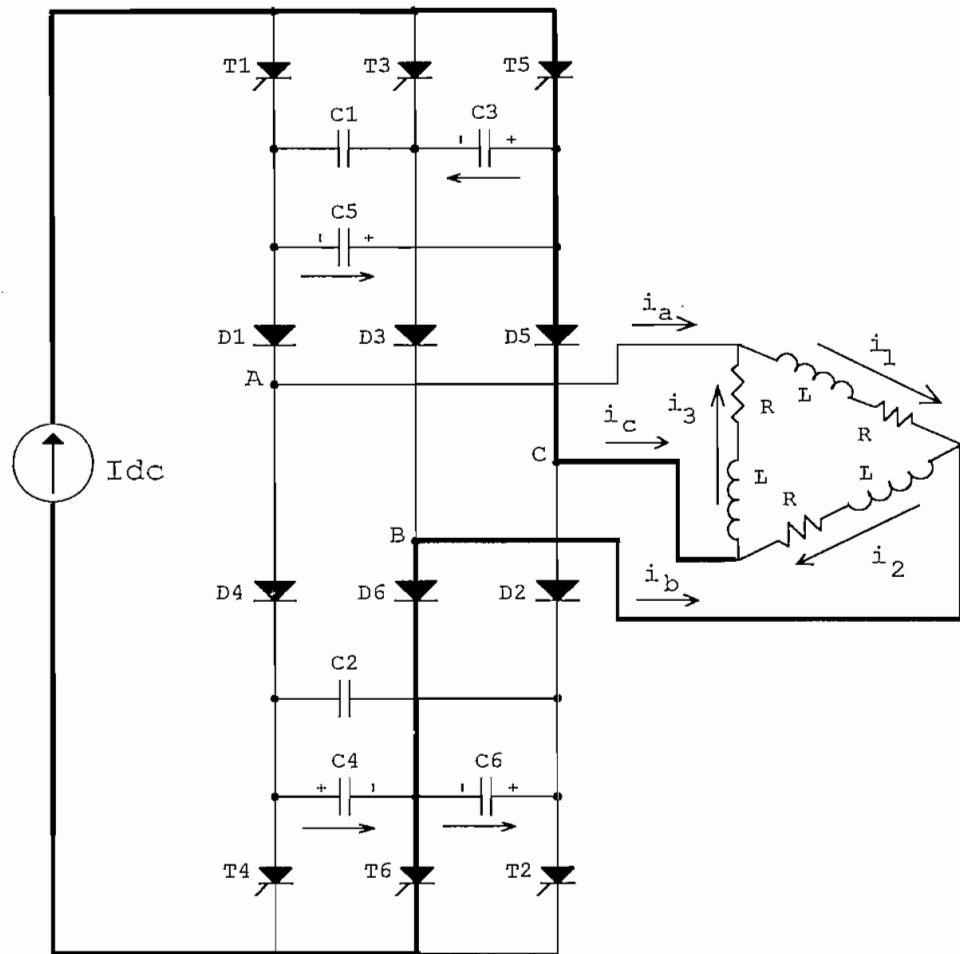


Figura 2-3e. Conducen T5 y T6 ( intervalo de  $240^\circ$  a  $300^\circ$  )



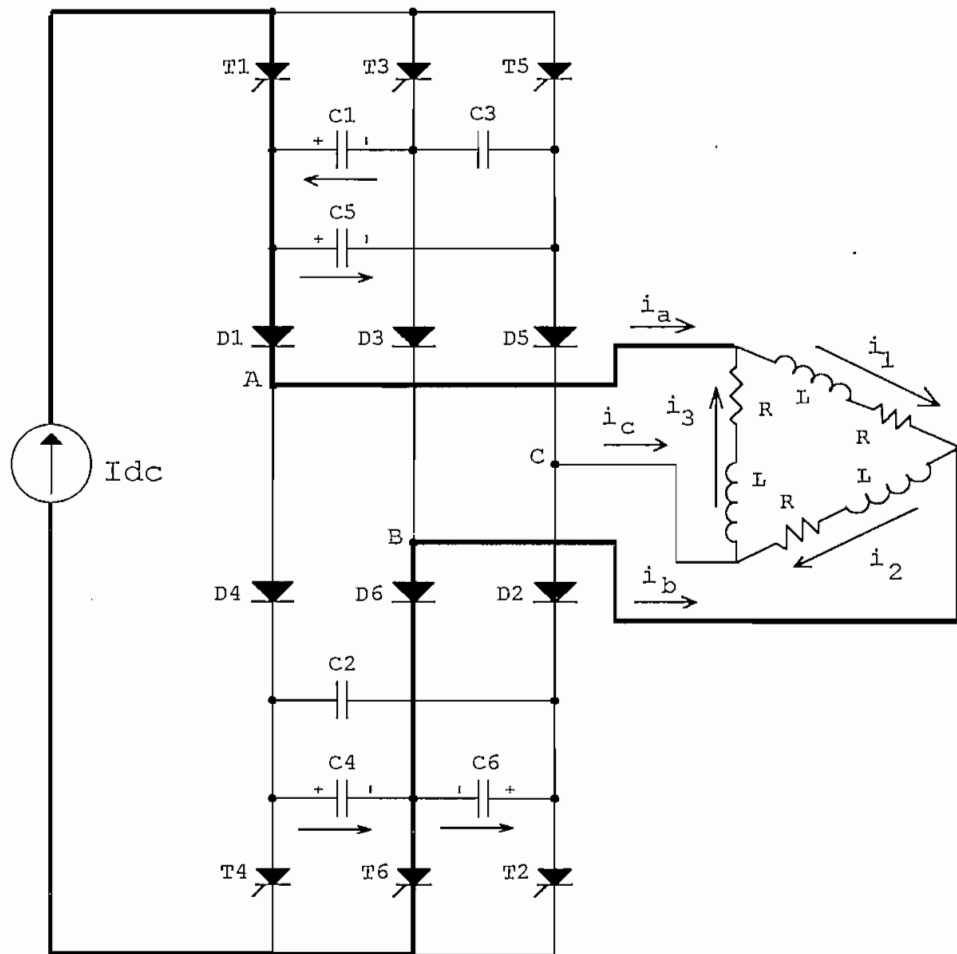


Figura 2-3f. Conducen T6 y T1 ( intervalo de  $300^\circ$  a  $360^\circ$  )

Figura 2-3. Diferentes estados de conducción y polaridad en los condensadores, para estado estable.

En las figuras 2.4, 2.5, y 2.6 se representan: los estados de conducción para los SCR's, las formas de onda de las corrientes de línea y de fase; y, las formas de onda para los voltajes en los condensadores, respectivamente.

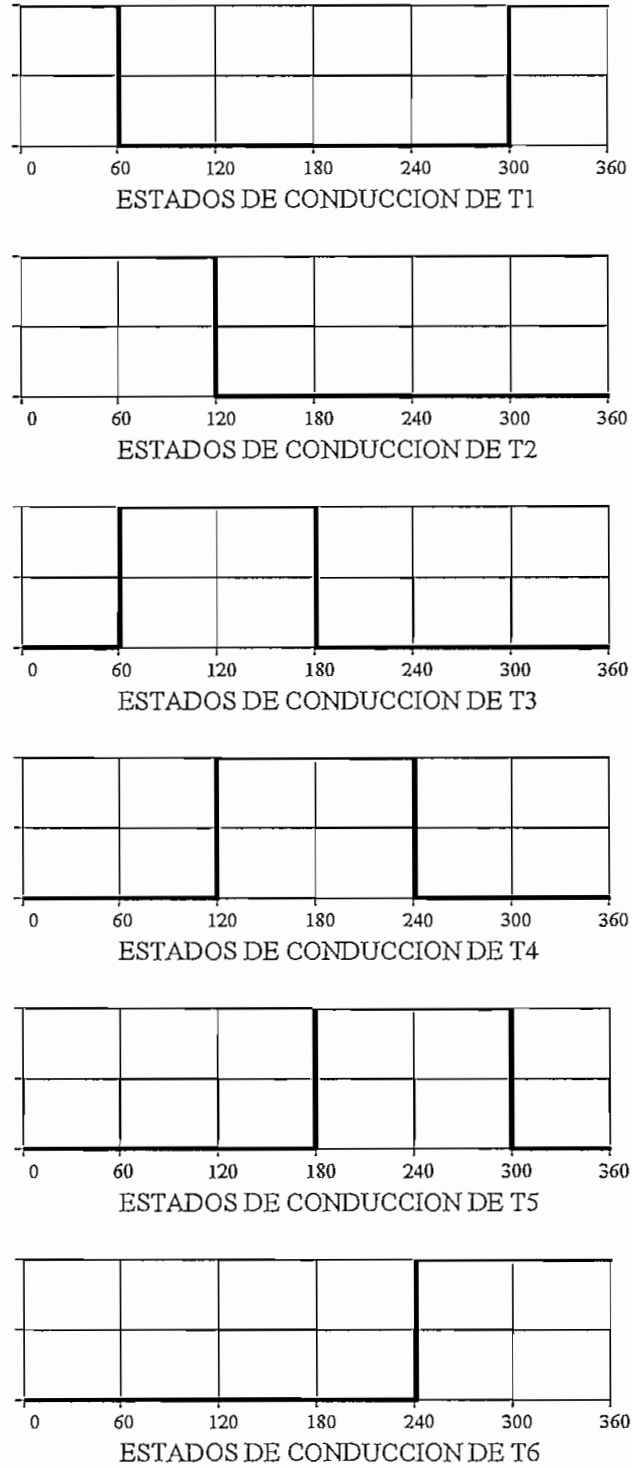


Figura 2-4. Intervalos de conducción para los SCR's

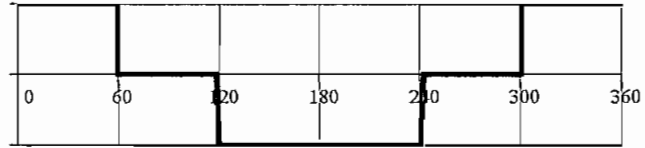
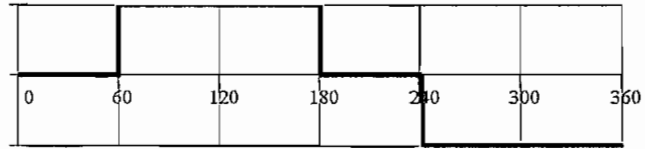
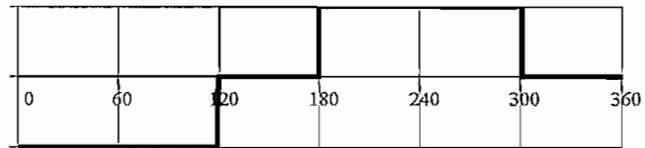
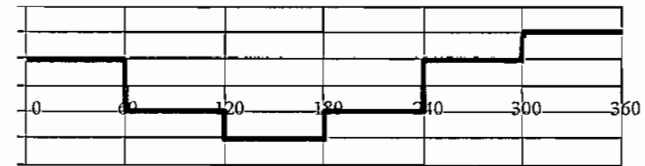
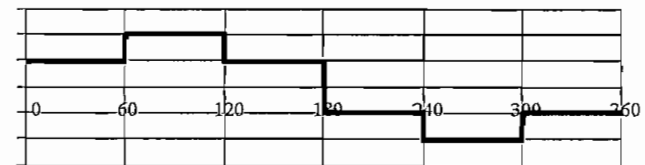
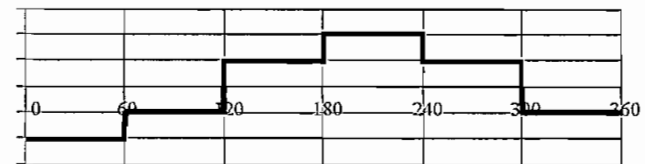
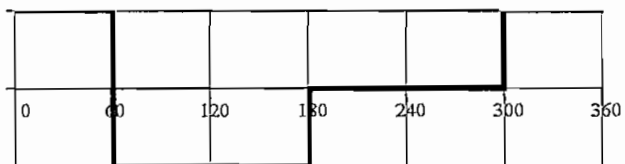
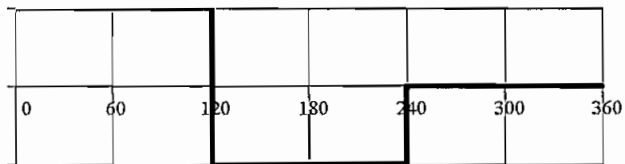
CORRIENTE DE LINEA  $i_a$ CORRIENTE DE LINEA  $i_b$ CORRIENTE DE LINEA  $i_c$ CORRIENTE DE FASE  $i_1$ CORRIENTE DE FASE  $i_2$ CORRIENTE DE FASE  $i_3$ 

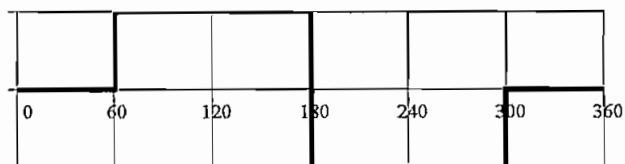
Figura 2-5. Formas de onda para corrientes de línea, y de fase



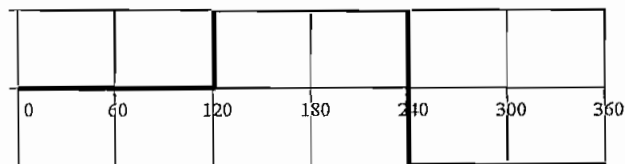
VOLTAJE EN EL CONDENSADOR C1



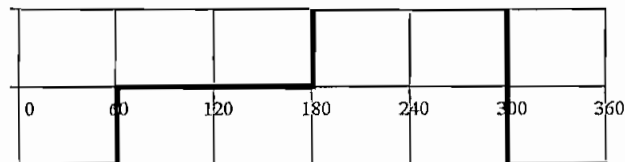
VOLTAJE EN EL CONDENSADOR C2



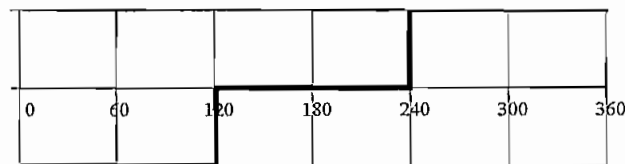
VOLTAJE EN EL CONDENSADOR C3



VOLTAJE EN EL CONDENSADOR C4



VOLTAJE EN EL CONDENSADOR C5



VOLTAJE EN EL CONDENSADOR C6

Figura 2-6. Formas de onda del voltaje en los condensadores

### 2.2.1 ANALISIS DE LA CONMUTACION CON CARGA R-L

En la figura 2-3a, se asume que el circuito está en estado estable, con T1 y T2 en conducción, las direcciones positivas de corrientes y voltajes de interés se indican en ella; así, considerando que la carga trifásica es equilibrada las corrientes de fase son:

$$i_1 := \frac{I}{3} \quad i_2 := \frac{I}{3} \quad i_3 := -2 \cdot \frac{I}{3}$$

En el banco superior de condensadores, el voltaje en cada uno de ellos, tomando en consideración las referencias ubicadas, son:

$$V_{C1} := V_{CO} \quad V_{C5} := -V_{CO} \quad V_{C3} := 0$$

Una vez que T3 es disparado para conmutar a T1, se produce un periodo transitorio compuesto por dos intervalos que son ilustrados en las figuras 2.7a, y 2.7b.

Para el análisis, se considera que T1 es apagado tan pronto como T3 es disparado, el diodo D5 se asume polarizado inversamente a lo largo de toda la conmutación, y las condiciones para que esto ocurra son analizadas posteriormente.

Cuando T3 es disparado, D3 está polarizado inversamente y la corriente fluye a la carga solamente a través de D1, como se observa en la figura 2-7a, luego por D1 y D3, como en la figura 2-7b, y finalmente solo por D3.

De acuerdo a las dos condiciones anteriormente señaladas, sean:

$t_1$  : tiempo durante el cual conduce solamente D1

$t_2$  : tiempo que permanecen en conducción simultánea D1 y D3

Entonces, el periodo de conmutación total es:

$$t_c = t_1 + t_2$$

La conmutación termina cuando D1 deja de conducir.

Para completar el análisis, es necesario también calcular el tiempo de polarización inversa de T1, y la variación del voltaje en el condensador responsable de la conmutación.

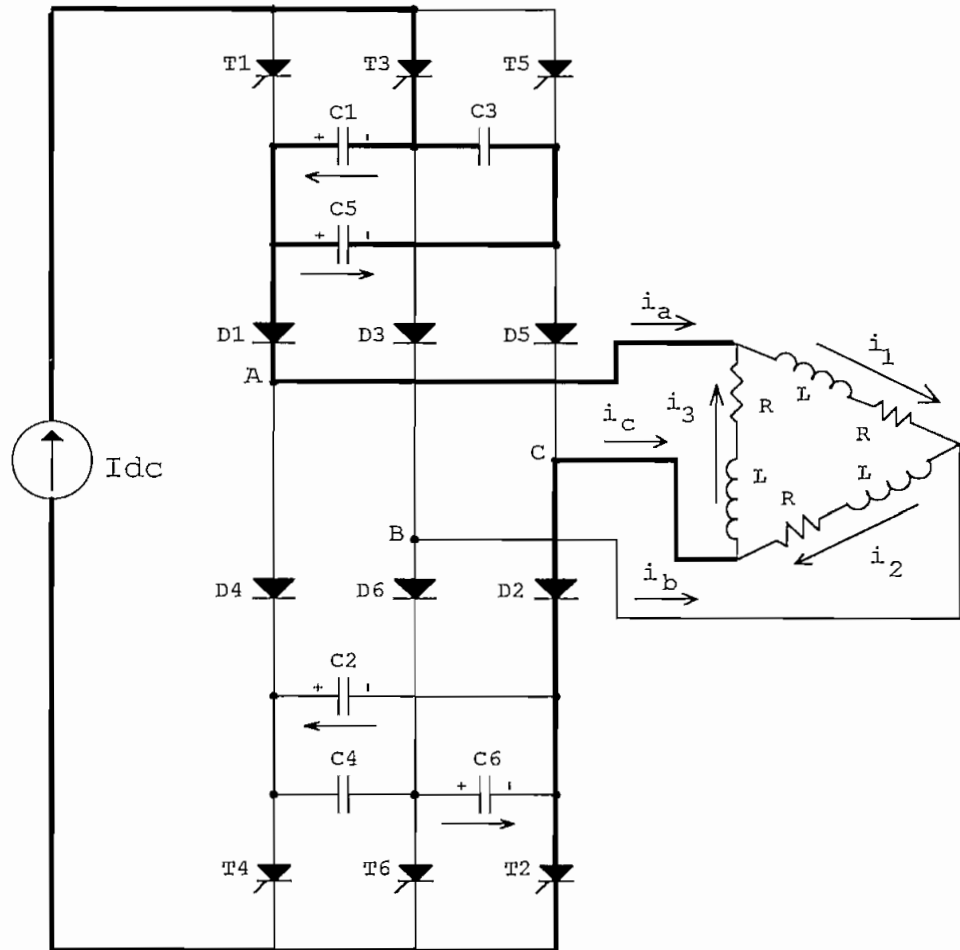


Figura 2-7a. Condición transitoria A

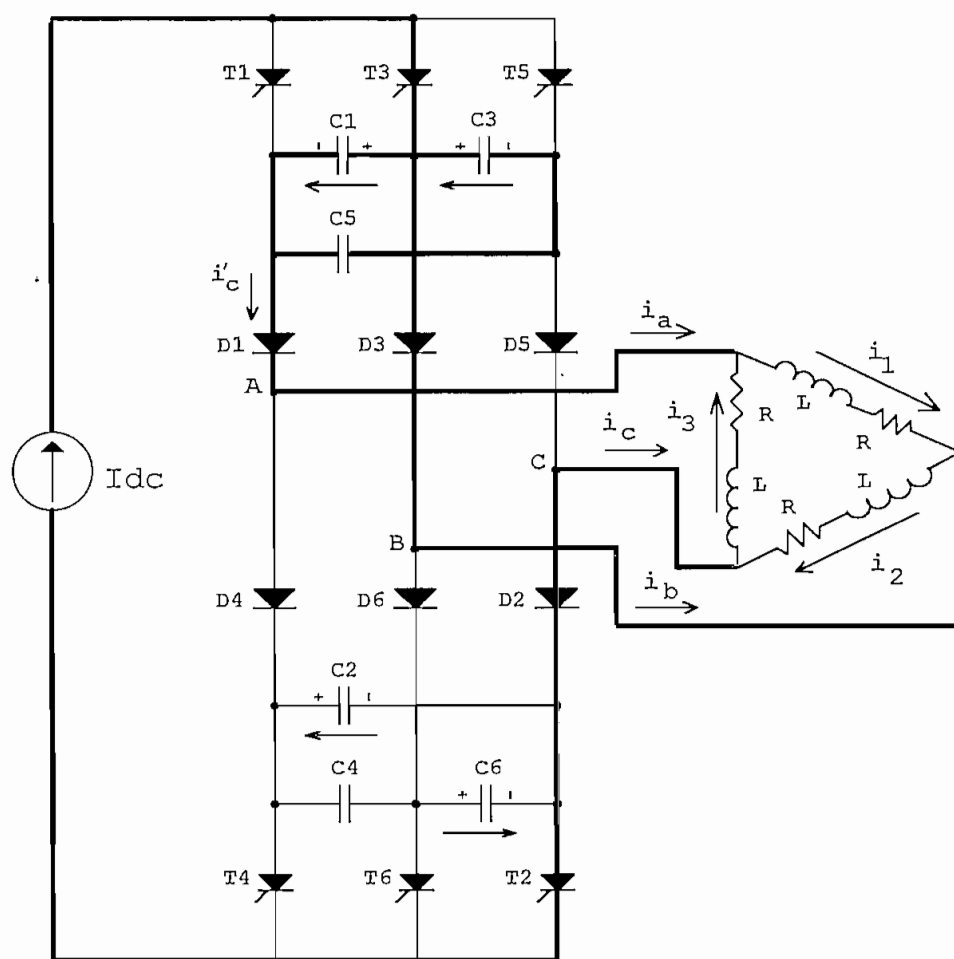


Figura 2-7b. Condición transitoria B

### 2.2.1.1 Cálculo de $t_1$

Para el siguiente desarrollo, referirse a la figura 2.7a

El voltaje ánodo-cátodo en el diodo tres es:

$$V_{AKD3} := -V_{C1} + R \cdot \frac{I}{3} + L \cdot \frac{d}{dt} \left( \frac{I}{3} \right) \quad (1)$$

considerando que los diodos son ideales, D3 conducirá cuando su voltaje ánodo-cátodo sea cero por lo que la ecuación anterior queda:

$$V_{C1} := R \cdot \frac{I}{3} \quad (2)$$

En el banco de condensadores, la corriente se divide de manera que

$$i_{C1} := 2 \cdot \frac{I}{3} \quad (3)$$

por lo que el condensador C1 se descarga en forma lineal, y si  $V_{CO}$  es el voltaje inicial en el condensador C1

$$V_{C1} := V_{CO} - \int \frac{i_{C1}}{C} dt \quad (4)$$

$$V_{C1} := V_{CO} - 2 \cdot I \cdot \frac{t}{3 \cdot C} \quad (5)$$

por lo tanto, para que inicie la conducción el diodo D3, debe pasar el tiempo  $t_1$ , sustituyendo (5) en (2) y despejando  $t_1$ , se obtiene:

$$t_1 := \frac{3 \cdot C}{2 \cdot I} \cdot \left( V_{CO} - \frac{R \cdot I}{3} \right) \quad (6)$$

Para el desarrollo anterior, se considera que todos los condensadores tienen igual valor.

### 2.2.1.2 Cálculo de $t_2$

El procedimiento que se realiza a continuación consiste en determinar la ecuación que describe el comportamiento de la corriente  $i_{C1}$ ; y, a partir de ella encontrar el tiempo para el cual su valor es igual a cero, instante en el que deja de conducir el diodo D1.



Con respecto a la figura 2-7b, suponiendo que en  $t' = 0$  el diodo D3 inicia la conducción, entonces su voltaje ánodo-cátodo es igual a cero, por lo tanto:

$$-V_{C1} + R \cdot i_1 + L \cdot \frac{d}{dt'} i_1 := 0 \quad (7)$$

puesto que T5 no conduce (no ha sido disparado), y D5 está polarizado inversamente (se justificará posteriormente), se tiene:

$$I := i_C + i_2 - i_1 \quad (8)$$

derivando respecto a  $t'$

$$\frac{d}{dt'} i_1 := \frac{d}{dt'} i_C + \frac{d}{dt'} i_2 \quad (9)$$

en la carga en  $\Delta$ , la suma de los voltajes en las tres fases es igual a cero por lo que:

$$i_1 + i_2 + i_3 := 0 \quad (10)$$

derivando respecto a  $t'$

$$\frac{d}{dt'} i_1 + \frac{d}{dt'} i_2 + \frac{d}{dt'} i_3 := 0 \quad (11)$$

además, en el nodo C

$$I := -i_3 + i_2 \quad (12)$$

derivando respecto a  $t'$

$$\frac{d}{dt'} i_3 := \frac{d}{dt'} i_2 \quad (13)$$

sustituyendo (13) en (11)

$$\frac{d}{dt'} i_1 + 2 \cdot \frac{d}{dt'} i_2 := 0 \quad (14)$$

sustituyendo (14) en (9)

$$\frac{d}{dt'} i_1 := \frac{2}{3} \cdot \frac{d}{dt'} i_C \quad (15)$$

integrando (15) respecto a  $t'$

$$i_1 := \frac{2}{3} \cdot i_C + K \quad (16)$$

las condiciones iniciales en  $t' = 0$  son:

$$i_1 := \frac{I}{3}$$

$$i_C := I$$

usando estas condiciones iniciales en (16) y despejando K

$$K := \frac{-I}{3}$$

sustituyendo este valor en (16)

$$i_1 := \frac{2}{3} \cdot i_C - \frac{I}{3} \quad (17)$$

además, en  $t = 0$ , en el banco de condensadores:

$$i_{C1} := \frac{2}{3} \cdot i'_C \quad (18)$$

y la corriente por C1 es:

$$i_{C1} := -C \cdot \frac{d}{dt'} V_{C1} \quad (19)$$

sustituyendo (19) en (18)

$$\frac{d}{dt} V_{C1} := \frac{-2}{3} \cdot \frac{i'_C}{C} \quad (20)$$

sustituyendo (20) en (17)

$$i_1 := -C \cdot \frac{d}{dt'} V_{C1} - \frac{1}{3} \cdot I \quad (21)$$

derivando con respecto a t

$$\frac{d}{dt'} i_1 := -C1 \cdot \frac{d^2}{dt'^2} V_{C1} \quad (22)$$

sustituyendo (21) y (22) en (7)

$$L \cdot C \cdot \frac{d^2}{dt'^2} V_{C1} + R \cdot C \cdot \frac{d}{dt'} V_{C1} + V_{C1} := -R \cdot \frac{I}{3} \quad (23)$$

la ecuación diferencial (23) describe el voltaje sobre C1, las condiciones iniciales para  $t' = 0$  se obtienen de (20) y (7) y son:

$$\frac{d}{dt'} V_{C1} := \frac{-2}{3} \cdot \frac{I}{C}$$

$$V_{C1} := R \cdot \frac{I}{3} \quad (24)$$

La ecuación (23) es resuelta en el apéndice A, y el resultado se presenta a continuación:

$$V_{C1}(t) := -K_7 \cdot e^{-\beta \cdot t'} \cdot \sin(Wd \cdot t' - \phi) - R \cdot \frac{I}{3} \quad (25)$$

las constantes son:

$$K_7 := \frac{4}{3} \cdot I \cdot L \cdot \frac{1}{\sqrt{C \cdot (4 \cdot L - R^2 \cdot C)}}$$

$$\tan(\phi) := \frac{Wd}{\frac{1}{R \cdot C} - \beta}$$

la corriente a través de C1 es:

$$i_{C1} := -C \cdot \frac{d}{dt'} \left( -K_7 \cdot e^{-\beta \cdot t'} \cdot \sin(Wd \cdot t' - \phi) - R \cdot \frac{I}{3} \right)$$

además,

$$i_{C1} := 2 \cdot \frac{i_C'}{3}$$

por lo tanto,

$$i_C' := \frac{3}{2} \cdot C \cdot K_7 \cdot e^{-\beta \cdot t'} \cdot (Wd \cdot \cos(Wd \cdot t' - \phi) - \beta \cdot \sin(Wd \cdot t' - \phi)) \quad (26)$$

el diodo D1 dejará de conducir tan pronto como  $i_C$  sea igual a cero, por lo que el tiempo  $t_2$  puede obtenerse de la condición:

$$Wd \cdot \cos(Wd \cdot t_2 - \phi) - \beta \cdot \sin(Wd \cdot t_2 - \phi) := 0 \quad (27)$$

finalmente el tiempo de conmutación está dado por:

$$t_c = t_1 + t_2$$

### 2.2.1.3 Cálculo del tiempo de polarización inversa del SCR T1

Es necesario determinar el tiempo que tarda el condensador que polariza inversamente al SCR T1, en descargarse hasta un voltaje igual a cero, ya que en base a él se puede determinar el requerimiento del tiempo de apagado del SCR.

El voltaje inicial del condensador C1 tiene un valor  $V_{CO}$ , el cual va disminuyendo. El SCR T1 es polarizado directamente tan pronto como  $V_{C1}$  cambia de polaridad. Por lo tanto el tiempo de polarización inversa  $t_{R1}$  es dado por:  $t_{R1} = t_1 + t_u$ , en donde  $t_u$  es obtenido igualando la ecuación (25) a cero. En cualquier caso práctico  $t_u$  es muy pequeño comparado con  $t_1$ , y  $t_{R1}$  puede ser con seguridad ser aproximado a:

$$t_{R1} := \frac{3 \cdot C}{2 \cdot I} \cdot \left( V_{CO} - \frac{R \cdot I}{3} \right) \quad (28)$$

### 2.2.1.4 Cálculo de $V_{CO}$

De (25) el voltaje del condensador  $V_{C1}$  al el final de la conmutación es dado por:

$$V_{C1}(t_2) := -K_7 \cdot e^{-\beta \cdot t_2} \cdot \sin(Wd \cdot t_2 - \phi) - R \cdot \frac{I}{3}$$

en estado estable, el valor del voltaje  $V_{C1}(t=t_2)$  debe ser igual a  $-V_{CO}$ , por lo tanto:

$$V_{CO} := K_7 \cdot e^{-\beta \cdot t_2} \cdot \sin(Wd \cdot t_2 - \phi) + R \cdot \frac{I}{3} \quad (29)$$

la ecuación anterior nos permite estimar el valor de  $V_{CO}$  en función de los parámetros del circuito.

En resumen, el periodo de conmutación está formado por dos intervalos, el primero en el que el voltaje del condensador C1,  $V_{C1}$  varía en forma lineal hasta  $t_1$ , y luego, como una onda senoidal amortiguada durante el intervalo  $t_2$ .

Al final de la conmutación, el voltaje en C1 varía en una magnitud  $2V_{CO}$ , mientras que  $V_{C3}$  y  $V_{C5}$  lo hacen en una magnitud  $V_{CO}$ .

En la figura 2-8a, se presentan las formas de onda para las corrientes de fase; y, la corriente a través de C1,  $i_{C1}(t)$ , todas ellas en fracción de  $I_{DC}$ , obtenidas mediante las expresiones del anexo 10, para el intervalo transitorio (desde el instante en que es disparado T3). La figura 2-8b, presenta las formas de onda para los voltajes de fase, y en el condensador C1.

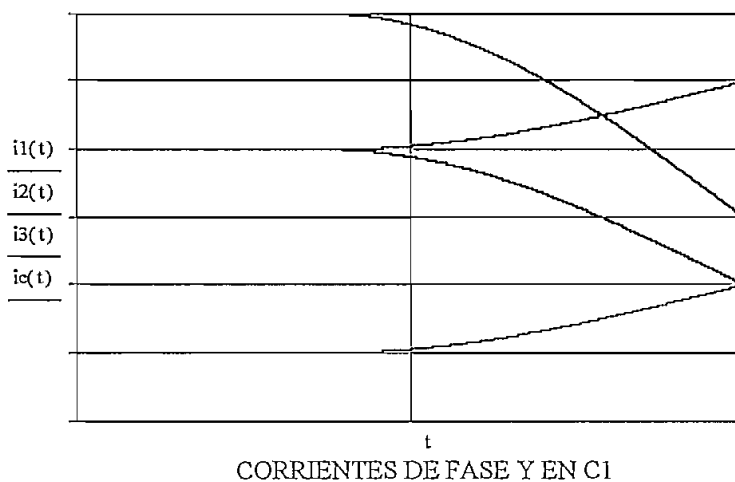


Figura 2-8a. Corrientes de fase y en el condensador C1

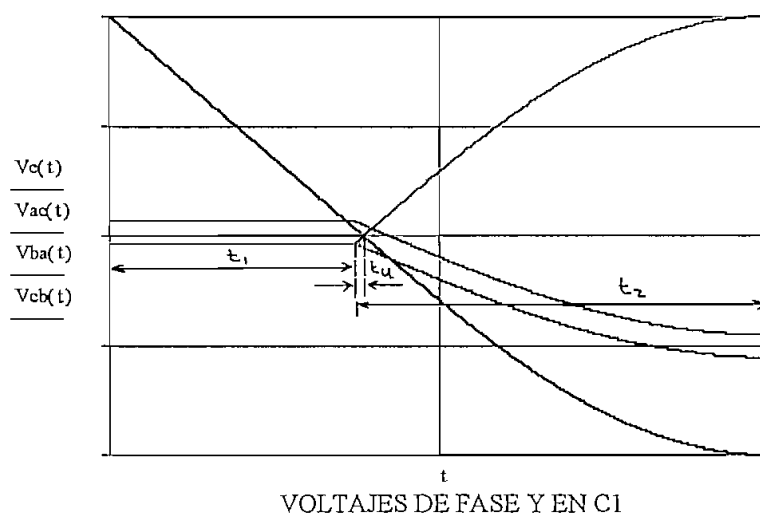


Figura 2-8b. Formas de onda para los voltajes de fase, y en el condensador C1 durante el intervalo transitorio,

## 2.3 CONDICIONES PARA LA OPERACION ADECUADA DEL INVERSOR

La correcta operación del inversor, y todo el análisis realizado se basa en la suposición de que el diodo D5 estuviese polarizado inversamente durante todo el período de conmutación. Esta condición será estudiada separadamente para los intervalos  $t_1$  y  $t_2$ .

### 2.3.1 INTERVALO $t_1$

Durante este intervalo, conduce solamente el diodo D1; y, de acuerdo con la figura 2-7a, el voltaje ánodo-cátodo en el diodo D5 es:

$$V_{AKD5} := V_{C5} - R \cdot i_3 - L \cdot \frac{d}{dt} i_3$$

puesto que durante el intervalo  $t_1$  la corriente  $i_3$  es constante, y tiene un valor  $-2.I/3$ , el voltaje ánodo-cátodo se reduce a:

$$V_{AKD5} := V_{C5} + 2 \cdot \frac{R \cdot I}{3} \quad (30)$$

debido a que  $V_{C5}$  tiene un voltaje inicial igual a  $-V_{CO}$ , y varía su magnitud de acuerdo a  $i_{C5}$ , su voltaje para este intervalo está determinado por:

$$V_{C5} := -V_{CO} + \int \frac{i_{C5}}{C} dt$$

en el banco de condensadores, la corriente por C5 es:

$$i_{C5} := \frac{I}{3}$$

por lo que

$$V_{C5} := -V_{CO} + \int_0^{t_1} \frac{I}{3 \cdot C} dt$$

resolviendo la integral y sustituyendo el valor de  $t_1$ :

$$V_{C5} := \frac{-V_{CO}}{2} + \frac{R \cdot I}{6} \quad (31)$$

sustituyendo (31) en (30)

$$V_{AKD5} := \frac{-V_{CO}}{2} + \frac{R \cdot I}{2} \quad (32)$$

el resultado de la ecuación (32) deberá ser negativo para garantizar la polarización inversa de D5.

### 2.3.2 INTERVALO $t_2$

Durante el intervalo  $t_2$ , y de acuerdo a la figura 2-7b, conducen simultáneamente D1 y D3. Para cualquier instante de tiempo, en el banco de condensadores, la variación de voltaje en el condensador tres es igual a la variación del voltaje en el condensador uno dividido para dos.

$$V_{C3} := \frac{-V_{CO} + V_{C1}}{2} \quad (33)$$

sustituyendo las ecuaciones (12) y (17) en (10) se obtiene:

$$i_2 := \frac{2 \cdot I}{3} - \frac{i_C}{3} \quad (34)$$

derivando respecto a  $t'$  la ecuación anterior:

$$3 \cdot \frac{d}{dt} i_2 := - \frac{d}{dt} i_C \quad (35)$$

derivando respecto a  $t$  la ecuación (20):

$$\frac{d^2}{dt^2} V_{C1} := - \frac{2}{3 \cdot C} \cdot \frac{d}{dt} i_C \quad (36)$$

sustituyendo (36) y (20) en (23):

$$\frac{-2 \cdot L}{3} \cdot \frac{d}{dt} i_C - \frac{2 \cdot R \cdot i_C}{3} + V_{C1} := \frac{-R \cdot I}{3} \quad (37)$$

sustituyendo (34) y (35) en (37)

$$L \cdot \frac{d}{dt} i_2 + R \cdot i_2 := \frac{R \cdot I}{2} - \frac{V_{C1}}{2} \quad (38)$$

el voltaje sobre el diodo cinco está dado por:

$$V_{AKD5} := V_{C3} + i_2 \cdot R + L \cdot \frac{d}{dt} i_2 \quad (39)$$

sustituyendo (33) y (38) en (39)

$$V_{AKD5} := -\frac{V_{CO}}{2} + \frac{R \cdot I}{2} \quad (40)$$

la ecuación (40) es igual a (32) lo que indica que al final de los dos intervalos de conmutación el voltaje sobre D5 es el mismo, y su valor deberá ser negativo para la correcta operación del inversor.



## **2.4 EL CSI COMO PROPULSOR DE MOTORES DE INDUCCION**

En la industria, se utilizan una amplia variedad de motores tanto CD como CA, el control de los motores de CD requiere proporcionar un voltaje en CD variable, que puede obtenerse a partir de pulsadores o de rectificadores controlados, estos controladores de voltaje son simples y no muy costosos. Los motores de CD son relativamente costosos y requieren de más mantenimiento, debido a las escobillas y a los conmutadores. Los motores de CA exhiben estructuras altamente acopladas, no lineales y multivariantes, en contraste con las estructuras desacopladas y mucho más sencillas de los motores de CD con excitación independiente. El control de los propulsores de CA generalmente requiere de algoritmos de control complejos, que pueden ponerse en marcha mediante microcontroladores y/o microcomputadoras, junto con convertidores de potencia de conmutación rápida.

Los motores de CA tienen varias ventajas; son más ligeros ( 20 a 40% más ligeros que los motores equivalentes de CD), económicos y necesitan menos mantenimiento en comparación con los motores de CD. Requieren de un control de la frecuencia, del voltaje y de la corriente en las aplicaciones de velocidad variable. Los controladores de potencia para motores de CA, son relativamente más complejos y más costosos, requieren de técnicas de retroalimentación de control avanzadas, como son la referencia a un modelo, el control adaptable, y el control orientado al campo, sin embargo, las ventajas de los propulsores de CA son mayores que sus desventajas.

### **2.4.1 EL MOTOR DE INDUCCION**

Los motores de inducción trifásicos por lo general se utilizan en propulsores de velocidad ajustable y tienen bobinados trifásicos en estator y rotor. Normalmente, los bobinados del estator son alimentados con voltajes trifásicos balanceados, y producen voltajes inducidos en los bobinados del rotor debido a la acción de

transformador. Es posible arreglar la distribución de los bobinados del estator de forma tal que exista un efecto de varios polos, que produzca varios ciclos de fuerza magnetomotriz (mmf o de campo) alrededor del entrehierro. Este campo establece una densidad de flujo senoidal espacialmente distribuida en el entrehierro. La velocidad de rotación del campo se llama velocidad síncrona [5], y se define como:

$$\omega_s := \frac{2 \cdot \omega}{P} \quad (41)$$

donde  $P$  es el número de polos y  $\omega$  es la frecuencia de alimentación en rad/seg.

Si el voltaje de fase en un estator es:

$$v_s := \sqrt{2} \cdot V_s \cdot \sin(\omega \cdot t)$$

se produce un enlace de flujo en el rotor según:

$$\Phi(t) := \Phi_m \cdot \cos(\omega_m \cdot t + \delta - \omega_s \cdot t) \quad (42)$$

y el voltaje inducido por fase en el bobinado del rotor es:

$$e_r := N_r \cdot \frac{d}{dt} \Phi \quad (43)$$

$$e_r := -N_r \cdot \Phi_m \cdot (\omega_s - \omega_m) \cdot \sin[(\omega_s - \omega_m) \cdot t - \delta]$$

$$e_r := -s \cdot E_m \cdot \sin(s \cdot \omega_s \cdot t - \delta)$$

$$e_r := -s \cdot \sqrt{2} \cdot E_r \cdot \sin(s \cdot \omega_s \cdot t - \delta) \quad (44)$$

En donde  $N_r$  es el número de espiras en cada fase del rotor,  $\omega_m$  es la velocidad angular del rotor,  $\delta$  es la posición relativa del rotor,  $E_r$  es el valor eficaz del voltaje por fase inducida en el rotor; y,  $s$  es el deslizamiento definido como:

$$s := \frac{\omega_s - \omega_m}{\omega_s} \quad (45)$$

El circuito equivalente correspondiente a una fase del rotor se presenta en la figura 2-9a, en donde  $R_r'$  es la resistencia por fase de los embobinados del rotor,  $X_r'$  es la reactancia de dispersión por fase

del rotor a la frecuencia de alimentación, y  $E_r$  representa el voltaje eficaz inducido por fase, cuando la velocidad es cero ( $s = 1$ ).

La corriente del rotor está dada por:

$$I_r := \frac{s \cdot E_r}{R_r + j \cdot s \cdot X_r}$$

$$I_r := \left[ \frac{E_r}{\frac{R_r}{s}} + j \cdot X_r \right]$$

(46)

en donde  $R_r'$  y  $X_r'$  están referidos al bobinado del rotor.

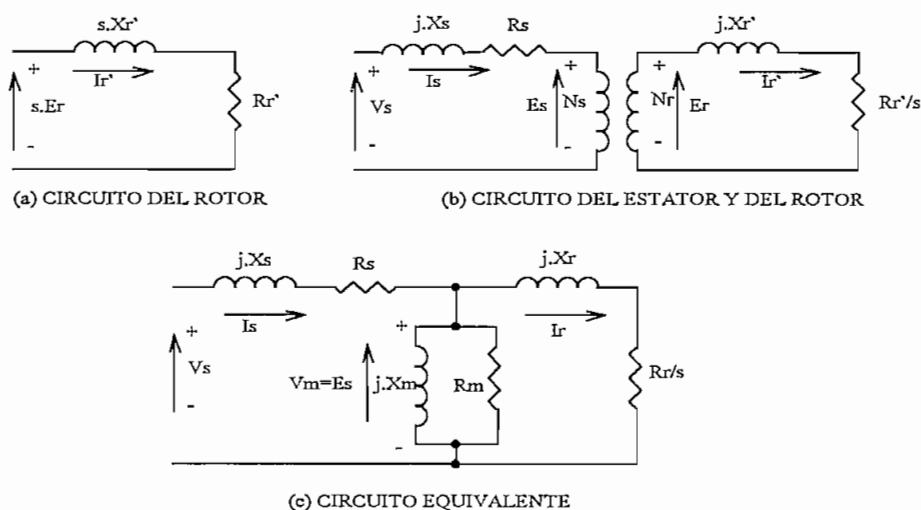


Figura 2-9. Modelo de circuito para motores de inducción

El modelo de circuito por fase de los motores de inducción, se presenta en la figura 2-9b, donde  $R_s$  y  $X_s$  son la resistencia por fase y la reactancia de dispersión del embobinado del estator. El modelo del circuito completo, con todos los parámetros referidos al estator, se presenta en la figura 2-9c, en donde  $R_m$  representa la resistencia por pérdidas de excitación (o de núcleo) y  $X_m$  es la reactancia de magnetización. Cuando se conecta la alimentación, hay una pérdida en el núcleo del estator, y la pérdida en el núcleo del rotor depende

del deslizamiento. Las pérdidas por fricción y por deslizamiento,  $P_{sc}$ , suceden cuando la máquina gira sin carga. La pérdida en el núcleo,  $P_c$ , puede quedar incluida como parte de las pérdidas rotacionales,  $P_{sc}$ .

#### 2.4.1.1 Características de rendimiento

La corriente del rotor  $I_r$ , y la corriente de estator  $I_s$ , pueden determinarse a partir del modelo de circuito de la figura 2-9c, donde  $R_r$  y  $X_r$  están referidos a los bobinados del estator. Una vez conocidos los valores de  $I_r$  e  $I_s$ , los parámetros de rendimiento de un motor trifásico pueden determinarse como sigue:

pérdida en el cobre del estator:

$$P_{su} := 3 \cdot (I_s)^2 \cdot R_s \quad (47)$$

pérdida en el cobre del rotor:

$$P_{ru} := 3 \cdot (I_r)^2 \cdot R_r \quad (48)$$

pérdida en el núcleo:

$$P_c := \frac{3 \cdot (V_m)^2}{R_m} \quad (49)$$

$$P_c \approx 3 \cdot \frac{(V_s)^2}{R_m} \quad (50)$$

potencia en el entrehierro (potencia que pasa del estator al rotor a través del entrehierro):

$$P_g := 3 \cdot (I_r)^2 \cdot \frac{R_r}{s} \quad (51)$$

potencia desarrollada:

$$P_d := P_g - P_{ru} \quad (52)$$

$$P_d := P_g \cdot (1 - s)$$

par motor desarrollado:

$$T_d := \frac{P_d}{\omega_m} \quad (53)$$

$$T_d := \frac{P_g}{\omega_s} \quad (54)$$

potencia de entrada

$$P_i := 3 \cdot V_s \cdot I_s \cdot \cos(\theta_m) \quad (55)$$

$$P_i := P_c + P_{su} + P_g \quad (56)$$

donde  $\theta_m$  es el ángulo entre  $I_s$  y  $V_s$ . La potencia de salida es:

$$P_o := P_d - P_{sc} \quad (57)$$

la eficiencia:

$$\eta := \frac{P_o}{P_i}$$

$$\eta := \frac{P_d - P_{sc}}{P_c + P_{su} + P_g} \quad (58)$$

si  $P_g \gg (P_c + P_{su})$  y  $P_d \gg P_{sc}$ , la eficiencia aproximada se convierte en:

$$\eta := \frac{P_d}{P_g}$$

$$\eta := 1 - s \quad (59)$$

Normalmente el valor  $X_m$  es grande, y a fin de simplificar los cálculos,  $R_m$  que es mucho más grande, puede eliminarse del modelo de circuito. Si  $X_m^2 \gg (R_s^2 + X_s^2)$ , entonces  $V_s \cong V_m$ , y a fin de simplificar aún más la inductancia magnetizadora,  $X_m$  puede pasarse al bobinado de estator, esto se presenta en la figura 2-10.

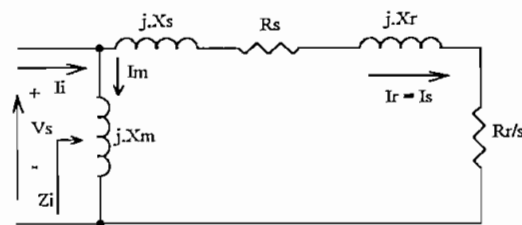


Figura 2-10 Circuito equivalente aproximado por fase

La impedancia de entrada del motor se convierte en:

$$Z_i := \frac{-X_m \cdot (X_s + X_r) + j \cdot X_m \cdot \left( R_s + \frac{R_r}{s} \right)}{R_s + \frac{R_r}{s} + j \cdot (X_m + X_s + X_r)} \quad (60)$$

y el ángulo del factor de potencia del motor

$$\theta_m := \pi - \tan^{-1} \left[ \frac{R_s + \frac{R_r}{s}}{X_s + X_r} \right] + \tan^{-1} \left[ \frac{X_m + X_s + X_r}{R_s + \frac{R_r}{s}} \right] \quad (61)$$

De la figura 2-10, la corriente eficaz del rotor es:

$$I_r := \frac{V_s}{\sqrt{\left( R_s + \frac{R_r}{s} \right)^2 + (X_s + X_r)^2}} \quad (62)$$

Sustituyendo  $I_r$  de las ecuaciones (62) en la ecuación (51) y a continuación  $P_g$  en la ecuación (54), obtenemos:

$$T_d := \frac{3 \cdot R_r \cdot (V_s)^2}{s \cdot \omega_s \cdot \left[ \left( R_s + \frac{R_r}{s} \right)^2 + (X_s + X_r)^2 \right]} \quad (63)$$

Si el motor está alimentado a partir de un voltaje fijo a una frecuencia constante, el par motor desarrollado es una función del deslizamiento y las características par motor-velocidad pueden determinarse a partir de la ecuación (63). Un trazo típico de un par motor desarrollado en función del deslizamiento de la velocidad aparece en la figura 2-11. La operación como motor en reversa y en frenado regenerativo se puede obtener mediante la inversión de la secuencia de fases de las terminales del motor.

Las características de velocidad-par motor inversas se muestran mediante líneas punteadas. Existen tres regiones de operación: (1) al funcionar como motor,  $0 \leq s \leq 1$ ; (2) regeneración,  $s < 0$ ; y (3) operación

en sentido contrario,  $1 \leq s \leq 2$ . En el uso como motor, el motor gira en la misma dirección que el campo; conforme el deslizamiento aumenta, se incrementa el par motor, en tanto que el flujo en el entrehierro se mantiene constante. Una vez que el par motor alcanza su valor máximo,  $T_m$  en  $s = s_m$ , el par motor se reduce con el aumento del deslizamiento, debido a una reducción del flujo en el entrehierro.

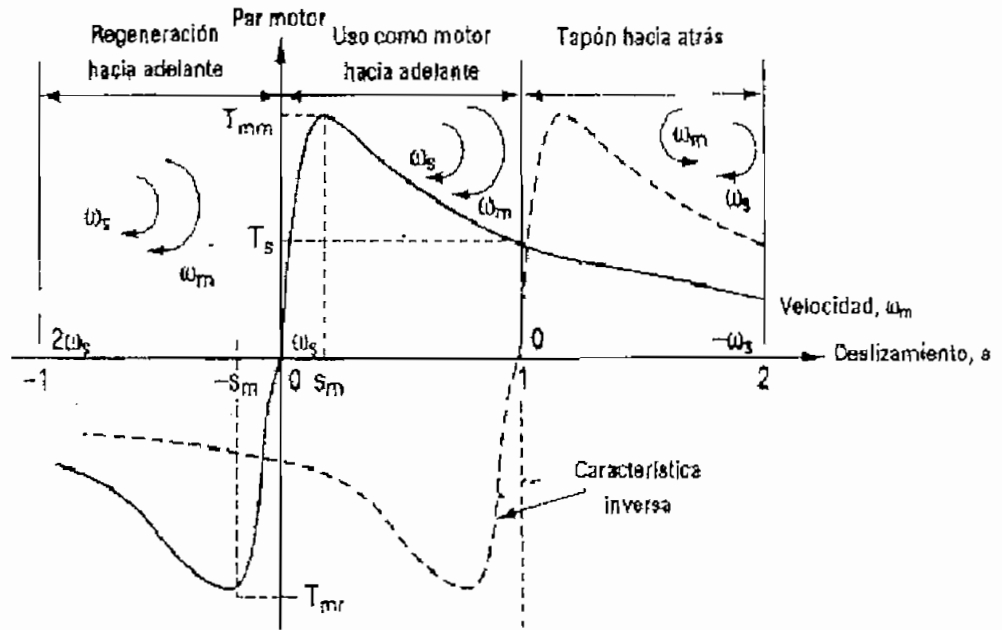


Figura 2-11 Características par motor-velocidad

En regeneración, la velocidad  $\omega_m$  es mayor que la velocidad síncrona  $\omega_s$ , con  $\omega_m$  y  $\omega_s$  en la misma dirección, y el deslizamiento es negativo. Por tanto  $R_r / s$  es negativo. Esto significa que la potencia es devuelta de la flecha al circuito del rotor y el circuito opera como generador. El motor devuelve la potencia al sistema de alimentación. La característica de par motor-velocidad es similar a la del uso como motor, pero con un valor negativo para el par motor.

En la operación en sentido inverso, la velocidad tiene el sentido opuesto a la dirección del campo, y el deslizamiento es mayor que la unidad. Esto puede ocurrir si se invierte la secuencia de la fuente de

alimentación cuando el motor se utiliza en sentido hacia delante, de tal suerte que también se invierte la dirección del campo. El par motor desarrollado, que tiene la misma dirección que el campo, se opone al movimiento y actúa como par motor de frenado. Dado que  $s > 1$ , las corrientes dentro del motor son altas, pero el par motor desarrollado es pequeño. La energía debida a un freno de operación invertida debe disiparse dentro del motor, lo que provoca un calentamiento excesivo del mismo, este tipo de frenado no es recomendable.

Al arranque, la velocidad de la máquina es  $w_m = 0$  y  $s = 1$ . El par motor de arranque puede determinarse a partir de la ecuación (63) como:

$$T_s := \frac{3 \cdot R_r \cdot (V_s)^2}{\omega_s \cdot \left[ (R_s + R_r)^2 + (X_s + X_r)^2 \right]} \quad (64)$$

El deslizamiento para el par motor máximo,  $s_m$ , puede determinarse al definirse que  $dT_d/ds = 0$  y de la ecuación (63) obtenemos:

$$s_m := \frac{R_r}{\sqrt{(R_s)^2 + (X_s + X_r)^2}} \quad (65)$$

Sustituyendo  $s = s_m$  en la ecuación (63), obtenemos el par motor máximo desarrollado durante la fase de utilización como motor, que también se conoce como par motor de ruptura:

$$T_{mm} := \frac{3 \cdot (V_s)^2}{2 \cdot \omega_s \cdot \left[ R_s + \sqrt{(R_s)^2 + (X_s + X_r)^2} \right]} \quad (66)$$

Y el par motor máximo regenerativo puede determinarse de la ecuación (63), al suponer  $s = -s_m$

$$T_{mr} := \frac{3 \cdot (V_s)^2}{2 \cdot \omega_s \cdot \left[ -R_s + \sqrt{(R_s)^2 + (X_s + X_r)^2} \right]} \quad (67)$$

Si se considera que  $R_s$  es pequeño en comparación con otras impedancias del circuito, cosa que por lo general resulta una



aproximación válida en motores de más de 1 KW de especificación, las expresiones correspondientes se convierten en:

$$T_d := \frac{3 \cdot R_r \cdot (V_s)^2}{s \cdot \omega_s \cdot \left[ \left( \frac{R_r}{s} \right)^2 + (X_s + X_r)^2 \right]} \quad (68)$$

$$T_s := \frac{3 \cdot R_r \cdot (V_s)^2}{\omega_s \cdot \left[ (R_r)^2 + (X_s + X_r)^2 \right]} \quad (69)$$

$$s_m := \frac{R_r}{X_s + X_r} \quad (70)$$

$$T_{mm} := -T_{mr}$$

$$T_{mm} := \frac{3 \cdot (V_s)^2}{2 \cdot \omega_s \cdot (X_s + X_r)} \quad (71)$$

Al normalizar las ecuaciones (68) y (69) en función de la ecuación (71):

$$\frac{T_d}{T_{mm}} := \frac{2 \cdot R_r \cdot (X_s + X_r)}{s \cdot \left[ \left( \frac{R_r}{s} \right)^2 + (X_s + X_r)^2 \right]} \quad (72)$$

$$\frac{T_d}{T_{mm}} := \frac{2 \cdot s \cdot s_m}{(s_m)^2 + s^2}$$

$$\frac{T_s}{T_{mm}} := \frac{2 \cdot R_r \cdot (X_s + X_r)}{(R_r)^2 + (X_s + X_r)^2}$$

$$\frac{T_s}{T_{mm}} := \frac{2 \cdot s_m}{(s_m)^2 + 1} \quad (73)$$

Si  $s < 1$ ,  $s^2 \ll s_m^2$  la ecuación (73) puede aproximarse a:

$$\frac{T_d}{T_{mm}} := \frac{2 \cdot s}{s_m} \quad (74)$$

$$\frac{T_d}{T_{mm}} := \frac{2 \cdot (\omega_s - \omega_m)}{s_m \cdot \omega_s} \quad (75)$$

Lo que significa que la velocidad es una función del par motor

$$\omega_m := \omega_s \cdot \left( 1 - \frac{s_m}{2 \cdot T_{mm}} \cdot T_d \right) \quad (76)$$

Puede notarse, a partir de las ecuaciones (75) y (76), que si el motor opera con un deslizamiento pequeño, el par motor desarrollado resulta proporcional al deslizamiento y la velocidad se reduce con el par motor. La corriente del rotor, que a la velocidad síncrona es cero, aumenta debido a una reducción en  $R_r/s$  conforme se reduce la velocidad. El par motor desarrollado también aumenta hasta que llegar a su valor máximo en  $s = s_m$ . Para  $s < s_m$ , el motor opera en forma estable en la porción de las características de velocidad-par motor. Si la resistencia del rotor es baja,  $s_m$  es también bajo. Esto es, el cambio en la velocidad del motor desde que no hay carga hasta el par motor especificado es sólo un porcentaje pequeño. El motor opera esencialmente a velocidad constante. Cuando el par motor de la carga excede el par motor de ruptura, el motor se detiene y la protección de sobrecarga debe desconectar de inmediato la fuente, a fin de impedir un daño debido al sobrecalentamiento. Debe hacerse notar que para  $s > s_m$ , el par motor se reduce, a pesar del incremento en la corriente de rotor, y en la mayor parte de los motores la operación sigue inestable.

La velocidad, y el par motor de los motores de inducción pueden variarse mediante uno de los siguientes procedimientos [5]:

1. Control de voltaje de estator
2. Control de voltaje de rotor
3. Control de frecuencia
4. Control de voltaje y frecuencia de estator
5. Control de corriente de estator
6. Control de voltaje, corriente y frecuencia

Para el desarrollo del presente trabajo, consideraremos únicamente el numeral 5.

#### 2.4.2 CONTROL DE CORRIENTE

El par motor de los motores de inducción puede controlarse variando la corriente del rotor. La corriente de entrada que es fácilmente accesible, se modifica en lugar de variar la corriente del rotor.

Para una corriente de entrada fija, la corriente del rotor depende de los valores relativos de las impedancias magnetizantes y del circuito del rotor. De la figura 2-9, se puede encontrar que la corriente del rotor es:

$$I_r := \frac{j \cdot X_m \cdot I_i}{R_s + \frac{R_r}{s} + j \cdot (X_m + X_s + X_r)} \quad (77)$$

de las ecuaciones (51) y (54), el par motor desarrollado es

$$T_d := \frac{3 \cdot R_r \cdot (X_m \cdot I_i)^2}{s \cdot \omega_s \cdot \left[ \left( R_s + \frac{R_r}{s} \right)^2 + (X_m + X_s + X_r)^2 \right]} \quad (78)$$

y el par motor de arranque en  $s = 1$  es:

$$T_s := \frac{3 \cdot R_r \cdot (X_m \cdot I_i)^2}{\omega_s \cdot \left[ (R_s + R_r)^2 + (X_m + X_s + X_r)^2 \right]} \quad (79)$$

El deslizamiento correspondiente al par motor máximo es:

$$s_m := \frac{R_r}{\sqrt{(R_s)^2 + (X_m + X_s + X_r)^2}} \quad (80)$$

En una situación real, como la que se muestra en las figuras 2-9b y c, la corriente del estator, a través de  $R_s$  y de  $X_s$  será constante en  $I_i$ . Por lo general,  $X_m$  es mucho mayor que  $X_s$  y que  $R_s$  las que se pueden despreciar en la mayor parte de las aplicaciones por lo que la ecuación (80) se convierte en:

$$s_m := \frac{R_r}{X_m + X_r} \quad (81)$$

y en  $s = s_m$ , la ecuación (78) nos proporciona el par motor máximo:

$$T_m := \left[ \frac{3 \cdot (X_m)^2}{2 \cdot \omega_s \cdot (X_m + X_r)} \right] \cdot (I_i)^2$$

$$T_m := \frac{3 \cdot (L_m)^2}{2 \cdot (L_m + L_r)} \cdot (I_i)^2 \quad (82)$$

Se puede observar a partir de la ecuación (82), que el par motor máximo depende del cuadrado de la corriente y que es aproximadamente independiente de la frecuencia. Las características típicas par motor-velocidad se indican en la figura 2-12. Dado que  $X_m$  es grande en comparación con  $X_s$  y  $X_r$ , el par de arranque es bajo, conforme aumenta la velocidad, o el deslizamiento se reduce, el voltaje de estator se eleva y el par motor aumenta.

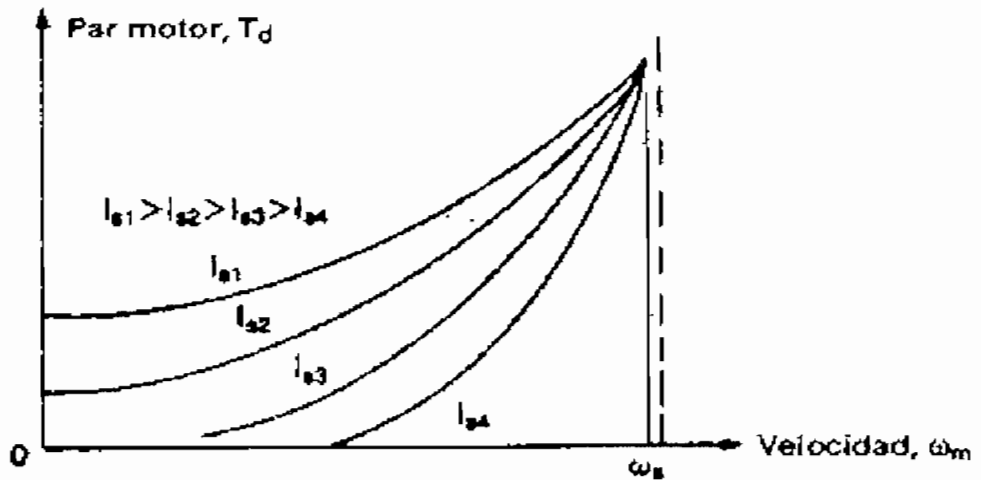


Figura 2-12 Características par motor-velocidad mediante control de corriente.

La corriente de arranque es baja debido a los bajos valores del flujo (ya que  $I_m$  es bajo y  $X_m$  es grande) y de la corriente del rotor, comparados con sus valores especificados.

En razón del incremento del flujo, el par motor aumenta con la velocidad. Un incremento adicional en la velocidad hacia la pendiente positiva de las características aumenta el voltaje terminal más allá del valor especificado, también el flujo y la corriente magnetizante se incrementan, saturando por lo tanto el flujo. Se puede controlar el par motor mediante la corriente y el deslizamiento en el estator. Para mantener constante el flujo en el entrehierro y a fin de evitar saturación debida al alto voltaje, normalmente el motor se opera en la pendiente negativa de las características equivalentes par motor-velocidad, con control de voltaje.

La pendiente negativa está en la región inestable [5], y el motor debe operarse en control de lazo cerrado. A un deslizamiento bajo, el voltaje terminal puede resultar excesivo y el flujo se saturará. Debido a la saturación, el pico de par motor, tal como aparece en la figura 2-12, será menor de lo indicado.

#### **2.4.3 ADAPTACION DEL MODELO DE LA MAQUINA DE INDUCCION PARA SU ESTUDIO CON EL INVERSOR DE CORRIENTE.**

La corriente de estator de la máquina de inducción, alimentada desde un CSI es una onda cuadrada de 120 grados de conducción, un circuito equivalente aproximado por fase para este tipo de alimentación es obtenido a partir del modelo equivalente convencional.

Las siguientes consideraciones son realizadas en la obtención del modelo:

- 1) La saturación magnética en la máquina es omitida
- 2) Las inductancias de dispersión del estator y rotor son constantes a todas las frecuencias.

- 3) Se asume una distribución de corriente uniforme en el rotor
- 4) La resistencia del estator es omitida, puesto que al estar la máquina alimentada por una fuente de corriente, su efecto es mínimo.

#### 2.4.3.1 Circuito equivalente para la frecuencia fundamental

La figura 2-13a presenta el circuito equivalente simplificado del motor de inducción, este circuito puede ser reducido a la forma indicada en la figura 2-13b mediante el siguiente procedimiento [6]:

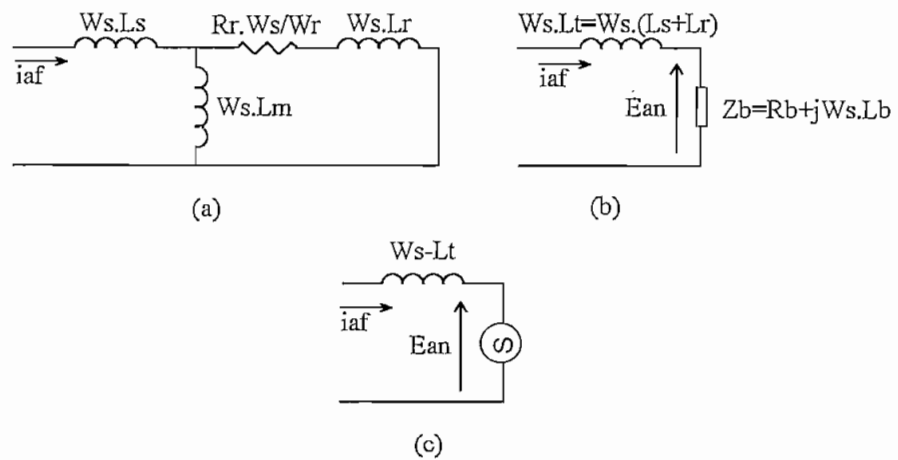


Figura 2-13 Circuitos equivalentes para la máquina de inducción (a) modelo a frecuencia fundamental (b) modelo simplificado (c) equivalente del motor utilizado en el análisis de la conmutación.

sean:

$$j \cdot \omega_s \cdot L_s := j \cdot a$$

$$j \cdot \omega_s \cdot L_m := j \cdot b$$

$$j \cdot \omega_s \cdot L_r := j \cdot c$$

$$\frac{R_r \cdot \omega_s}{\omega_r} := d$$

entonces la impedancia total del circuito es:

$$Z_t := \frac{j \cdot b \cdot (d + j \cdot c)}{d + j \cdot (b + c)} + j \cdot a$$

de donde se obtiene:

$$Z_t := R_b + j \cdot \omega_s \cdot L_b + j \cdot \omega_s \cdot (L_s + L_r) \quad (83)$$

en la expresión anterior,

$$R_b := \frac{(L_m)^2 \cdot \frac{R_r \cdot \omega_s}{\omega_r}}{\left(\frac{R_r}{\omega_r}\right)^2 + (L_m + L_r)^2} \quad (84)$$

$$L_b := \frac{\left(\frac{R_r}{\omega_r}\right)^2 \cdot (L_m - L_r) - (L_r)^2 \cdot (L_m + L_r)}{\left(\frac{R_r}{\omega_r}\right)^2 + (L_m + L_r)^2} \quad (85)$$

se define además, la impedancia  $Z_b$  como:

$$Z_b := R_b + j \cdot \omega_s \cdot L_b \quad (83b)$$

La impedancia  $Z_t$ , es directamente proporcional a la frecuencia del estator  $\omega_s$ , y es una función de la frecuencia de deslizamiento  $\omega_r$ , y los parámetros de la máquina.

#### 2.4.3.2 Diagrama fasorial

La figura 2-14a, presenta el circuito equivalente trifásico del motor de inducción en donde  $L_t = L$ , y  $E_{an} = i_{af} \cdot Z_b$ . La figura 2-14b las formas de onda de las corrientes de línea  $i_a$ , su componente fundamental  $i_{af}$ , el voltaje de fase  $E_{an}$ , y el voltaje entre líneas  $E_{ab}$ . La componente fundamental retrasa la referencia un ángulo  $\theta_f$ . El valor de  $\theta_f$  es  $\pi/6$  si no se consideran los tiempos de conmutación del inversor.

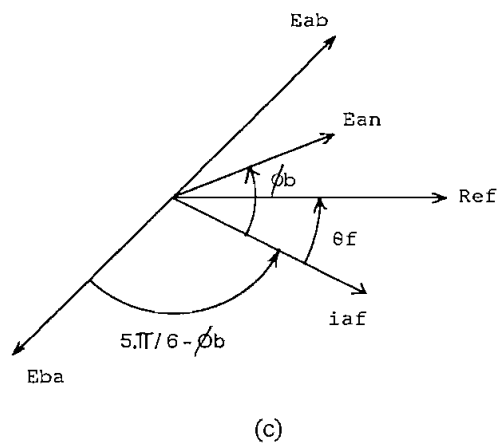
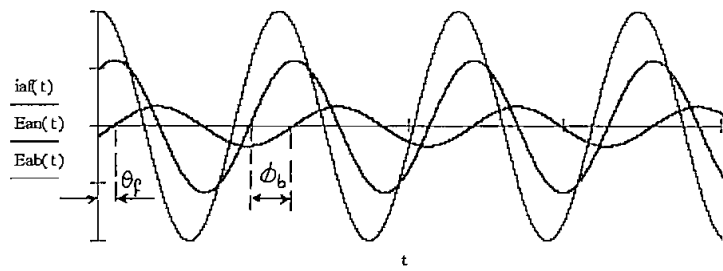
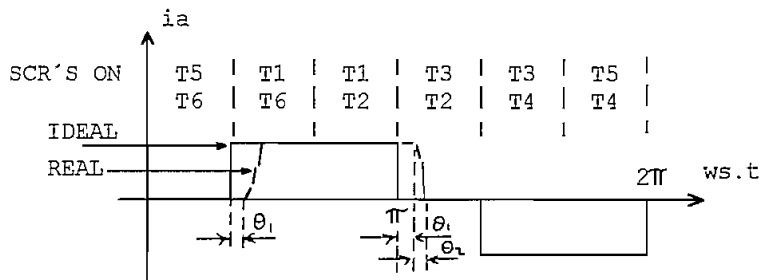
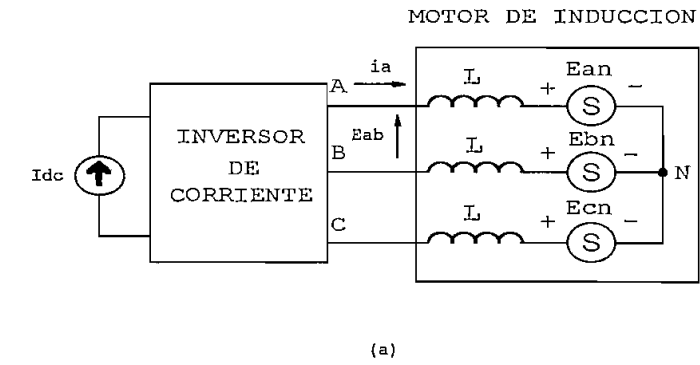


Figura 2-14. (a) diagrama del circuito equivalente serie del motor de inducción, (b) formas de onda de corrientes de línea y voltajes, (c) diagrama fasorial para voltajes y corriente de línea.



### 2.4.3.3 Corrientes armónicas

A partir de la forma de onda de las corrientes entregadas a cada una de las fases del estator (figura 2-14b), se puede concluir que son funciones periódicas en el tiempo, por lo que la corriente total de una fase puede obtenerse sumando la componente fundamental y todas las componentes armónicas.

La componente armónica  $h$ , que para la forma de onda tratada, es un número impar no múltiplo de tres, genera un flujo que rota en el entrehierro a velocidad:

$$\omega_{sh} := h \cdot \omega_s \quad (86)$$

En donde la dirección puede ser la misma, o en oposición a la dirección de rotación del rotor [7], se puede verificar que el flujo producido por las armónicas  $h = 6n - 1$  (con  $n = 1, 2, 3, \dots$ ), generan un flujo que rota en sentido contrario al del rotor, las armónicas  $h = 6n + 1$ , producen un flujo que gira en el mismo sentido que el rotor.

Cuando se opera a frecuencia variable para el control de la velocidad, el motor gira con un pequeño valor de deslizamiento, entonces haciendo una aproximación, se puede asumir que la velocidad del rotor es igual a la velocidad sincrónica:

$$\omega_m \approx \omega_s \quad (87)$$

sustituyendo (86) y (87) en (45), el deslizamiento para la armónica  $h$  es:

$$s_h := \frac{h - 1}{h} \quad (88)$$

en donde los signos más y menos corresponden a la dirección de rotación del flujo en el entrehierro ya sea a favor o en sentido contrario a la dirección de rotación del rotor, este resultado se puede aproximar a uno:

$$s_h := 1 \quad (89)$$

Considerando (87) y (89) se puede obtener un circuito equivalente para las frecuencias armónicas, a partir de la figura 2-13a, en la que

se ha considerado el valor de  $h\omega_s L_m$  una cantidad bastante grande. El circuito equivalente se observa en la figura 2-15.

Las componentes armónicas del voltaje  $V_h$ , se pueden obtener tomando en cuenta las respectivas componentes armónicas de corriente y usando la relación:

$$V_h := (I_h \cdot h \omega_s) \cdot (L_{hs} + L_{hr})$$

En el cálculo de las componentes armónicas de voltaje, las componentes de magnetización se han omitido, y las magnitudes del voltaje son determinadas principalmente por las reactancias de magnetización a las frecuencias armónicas que dominan sobre el efecto de  $R_r$ .

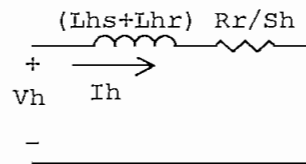


Figura 2-15. Circuito equivalente por fase para frecuencias armónicas

#### 2.4.3.4 Pérdidas debido a componentes armónicas

Pérdidas adicionales se producen en los bobinados del estator y rotor, debido a las componentes armónicas de corriente, utilizando el circuito equivalente, se puede estimar su valor mediante la siguiente expresión:

$$\Delta P_{cu} := \sum_n R_r \cdot (I_h)^2 \quad (90)$$

#### 2.4.3.5 Componentes pulsatorias en el torque

Debido a la presencia de componentes armónicas en la excitación del estator, se presentan pulsaciones en el torque, si estas pulsaciones son en baja frecuencia, se puede presentar problemas de fluctuaciones de la velocidad y fatiga en el eje del motor [6].

Considerando que para la corriente de alimentación, las componentes armónicas de baja frecuencia son la quinta y la séptima, la generación de pulsaciones en el torque se puede explicar analizando separadamente el efecto de cada una de ellas.

En la figura 2-16, la excitación de la séptima armónica resulta en una componente de flujo que gira en el entrehierro a una velocidad  $7W_s$  en la misma dirección que el flujo originado por la componente fundamental, y que el rotor.

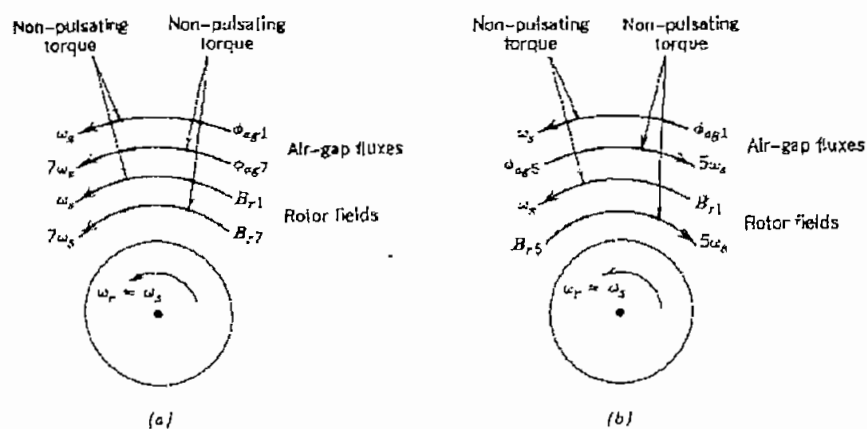


Figura 2-16. Pulsaciones en el torque (a) séptima armónica (b) quinta armónica

Asumiendo que la velocidad del rotor es aproximadamente igual a  $W_s$ , se puede concluir que el campo producido en el rotor consiste de la componente fundamental  $B_{r1}$  girando a la velocidad  $W_s$ , y la componente armónica  $B_{r7}$  que gira a la velocidad  $7W_s$ , como se presenta en la figura 2-16a.

Los campos  $\phi_{ag1}$  y  $B_{r1}$  rotan a la misma velocidad, por lo tanto no originan pulsaciones. Lo mismo sucede para la interacción de  $\phi_{ag7}$  y  $B_{r7}$ , que rotan a la misma velocidad.

Por otra parte, la velocidad relativa entre  $\phi_{ag7}$  y  $B_{r1}$  es  $6W_s$ , similarmente la velocidad relativa entre  $\phi_{ag1}$  y  $B_{r7}$  es  $6W_s$ , por lo tanto

estas dos interacciones producen componentes de torque que pulsan a frecuencia armónica sexta.

La excitación de la quinta armónica resulta en un flujo en el entrehierro que rota a velocidad  $5\omega_s$  en dirección opuesta al rotor, los campos inducidos en el rotor, se indican en la figura 2-16b, así:  $\phi_{ag5}$  interactúa con  $B_{r1}$ , y  $\phi_{ag1}$  interactúa con  $B_{r5}$  para producir componentes de torque que pulsan a frecuencia armónica sexta.

Similar análisis se puede realizar para las otras componentes armónicas de excitación.

## 2.5 ESTUDIO DE LA CONMUTACION EN EL CSI

El diagrama fasorial que relaciona la corriente y voltajes de línea es presentado en la figura 2-14(c). El fasor de referencia corresponde al tiempo cero mostrado en la figura 2-14(b). Las fuerzas contraelectromotrices  $E_{an}$ ,  $E_{bn}$  y  $E_{cn}$  están dadas por:

$$\begin{aligned} E_{an} &:= E_{\max} \cdot \sin\left(\omega_s \cdot t + \phi_b - \theta_f\right) \\ E_{bn} &:= E_{\max} \cdot \sin\left(\omega_s \cdot t + \phi_b - \theta_f - 2 \cdot \frac{\pi}{3}\right) \\ E_{cn} &:= E_{\max} \cdot \sin\left(\omega_s \cdot t + \phi_b - \theta_f + 2 \cdot \frac{\pi}{3}\right) \end{aligned} \quad (91)$$

En las expresiones anteriores, el valor de  $E_{\max}$  se calcula en función de la amplitud máxima de la corriente fundamental  $i_{af}$ , para la forma de onda dada en la figura 2-14b. Utilizando el desarrollo en series de Fourier se obtiene que:

$$i_{af} := \frac{2 \cdot \sqrt{3} \cdot I}{\pi} \cdot \sin\left(\omega_s \cdot t - \frac{\pi}{6}\right) \quad (92)$$

por lo tanto,

$$E_{\max} := 1.1 \cdot I \cdot |Z_b| \quad (93)$$

el valor  $I$ , es la amplitud de la corriente de entrada al inversor, y  $Z_b$  el valor dado por la ecuación (86).

Las fuerzas contra-electromotrices  $E_{bn}$  y  $E_{cn}$  tienen un desplazamiento de fase de 120 y 240 grados respectivamente con relación a  $E_{an}$ .

### 2.5.1 ANALISIS EN ESTADO ESTABLE

La operación en estado estable del inversor con conmutación secuencial de fases alimentando a un motor de inducción trifásico es analizada a continuación, para ello se asumen las siguientes condiciones:

- 1) Se considera que las fuerzas contra-electromotrices del motor de inducción durante la conmutación permanecen constantes.
- 2) El desplazamiento de fase de la componente fundamental de la corriente de línea durante el intervalo de conmutación se supone constante, con un valor igual a  $\pi/6$ .

En la figura 2-17a, los SCR's T1 a T6, actúan como conmutadores convirtiendo la corriente continua de entrada  $I_{dc}$ , a la corriente de línea  $i_a$ , con forma de onda presentada en la figura 2-14b. El disparo de un SCR, por ejemplo T3 conmuta al SCR previamente en conducción (T1), la transferencia de corriente entre las fases del motor luego de disparado T3, se analiza a continuación.

### 2.5.2 INTERVALO UNO

Este intervalo inicia cuando T3 es disparado (en  $\omega_s t = \pi$ , figura 2-14b), y el voltaje inicial del condensador C1 apaga a T1, inicialmente el diodo en serie D3 está polarizado inversamente, y la corriente de entrada fluye únicamente por D1, como se observa en la figura 2-17a, este primer intervalo termina cuando el voltaje de C1 iguala al voltaje ( $E_{bn} - E_{an}$ ), y D3 inicia la conducción.

Por lo tanto, al final del intervalo, el voltaje ánodo-cátodo en D3 es igual a cero, si  $\theta_1$  denota la duración de este primer intervalo, entonces se tiene:

$$V_{C1} - E_{an} - E_{nb} := 0$$

(94)

puesto que en este primer intervalo, las corrientes en las fases A, y C de la máquina son constantes, y además  $i_b$  es igual a cero.

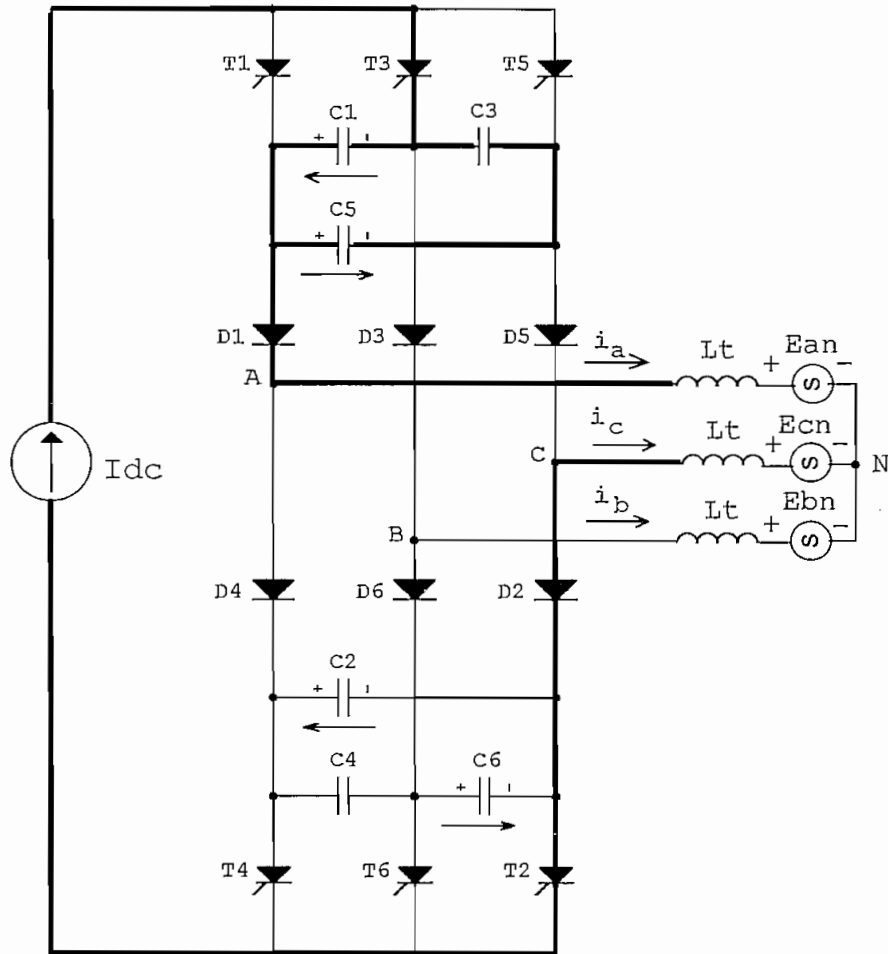


Figura 2-17a. Condición transitoria a, conduce solamente D1

Por otra parte, el voltaje en el condensador C1 es:

$$V_{C1} := V_{CO} - \int_0^{\theta_1} 2 \cdot \frac{I}{3 \cdot C \cdot \omega_s} d\theta$$

y, al final del intervalo,

$$V_{Cl}(\theta=\theta_1) := V_{CO} - 2 \cdot I \cdot \frac{\theta_1}{3 \cdot C \cdot \omega_s} \quad (95)$$

sustituyendo este resultado en (94)

$$2 \cdot I \cdot \frac{\theta_1}{3 \cdot C \cdot \omega_s} - V_{CO} := (E_{bn} - E_{an})(\omega_s \cdot t = \pi) \quad (96)$$

de (91), el valor de  $E_{an}$  para  $\omega_s \cdot t = \pi$  es:

$$E_{an} := E_{max} \cdot \sin(\pi + \phi_b - \theta_f)$$

sea:

$$\mu := \phi_b - \theta_f$$

entonces

$$E_{bn} := E_{max} \cdot \sin\left(\pi + \mu - \frac{2 \cdot \pi}{3}\right)$$

por lo tanto

$$E_{bn} - E_{an} := E_{max} \cdot \left( \sin\left(\mu + \frac{\pi}{3}\right) - \sin(\pi + \mu) \right)$$

$$E_{bn} - E_{an} := \sqrt{3} \cdot E_{max} \cdot \left( \frac{\sqrt{3} \cdot \sin(\mu)}{2} + \frac{\cos(\mu)}{2} \right)$$

entonces

$$E_{bn} - E_{an} := \sqrt{3} \cdot E_{max} \cdot \sin\left(\frac{\pi}{6} + \mu\right)$$

sustituyendo este resultado en (96)

$$-V_{CO} + \frac{2}{3} \cdot I \cdot \frac{\theta_1}{\omega_s \cdot C} - \sqrt{3} \cdot E_{max} \cdot \sin\left(\frac{\pi}{6} - \theta_f + \phi_b\right) := 0$$

del apartado 2.5.1, el valor de  $\theta_f = \pi/6$  por lo tanto:

$$-V_{CO} + \frac{2}{3} \cdot I \cdot \frac{\theta_1}{\omega_s \cdot C} - \sqrt{3} \cdot E_{max} \cdot \sin(\phi_b) := 0 \quad (97)$$

(97) es la ecuación que permite determinar la duración del primer intervalo ( $\theta_1$ ), en función de  $V_{CO}$ .

### 2.5.3 INTERVALO DOS

En este intervalo, el SCR T3, y los diodos D1 y D3 están conduciendo simultáneamente. El circuito equivalente para este modo se presenta en la figura 2-17b. En el inicio del modo, la corriente de línea  $i_a = I$  y la corriente de línea  $i_b = 0$ . El voltaje a través del banco de condensadores conmuta la corriente de la fase A, a la fase B. El modo termina cuando  $i_a$  se reduce a cero, luego de la polarización inversa de D1. El flujo de corriente a través de T3, D3 y fases B y C del motor, son las condiciones iniciales para el arranque del siguiente intervalo de conmutación.

Para que inicie la conducción D3, su voltaje ánodo-cátodo idealmente, tiene que ser igual a cero, por lo tanto de acuerdo con la figura 2-17b:

$$E_{an} + L_t \cdot \frac{d}{dt} i_a + V_{C1} - L_t \cdot \frac{d}{dt} i_b - E_{bn} := 0 \quad (98)$$

la ecuación anterior es válida (figura 2-14b) a partir de:

$$W_s \cdot t' := (\theta - \pi - \theta_1)$$

se cumple además

$$i_a + i_b := I \quad (99)$$

el voltaje en el condensador C1 es:

$$V_{C1} := V_{C1}(\theta=\theta_1) + \int_0^{t'} 2 \cdot \frac{i_a}{3 \cdot C} dt' \quad (100)$$

sustituyendo (100) y (99) en (98)

$$E_{an} + L_t \cdot \frac{d}{dt} i_a + V_{C1}(\theta=\theta_1) + \int_0^{t'} 2 \cdot \frac{i_a}{3 \cdot C} dt' - L_t \cdot \frac{d}{dt} (I - i_a) - E_{bn} := 0$$

derivando con respecto a t

$$2 \cdot L_t \cdot \frac{d^2}{dt^2} i_a + 2 \cdot \frac{i_a}{3 \cdot C} := \frac{d}{dt} (E_{bn} - E_{an}) \quad (101)$$



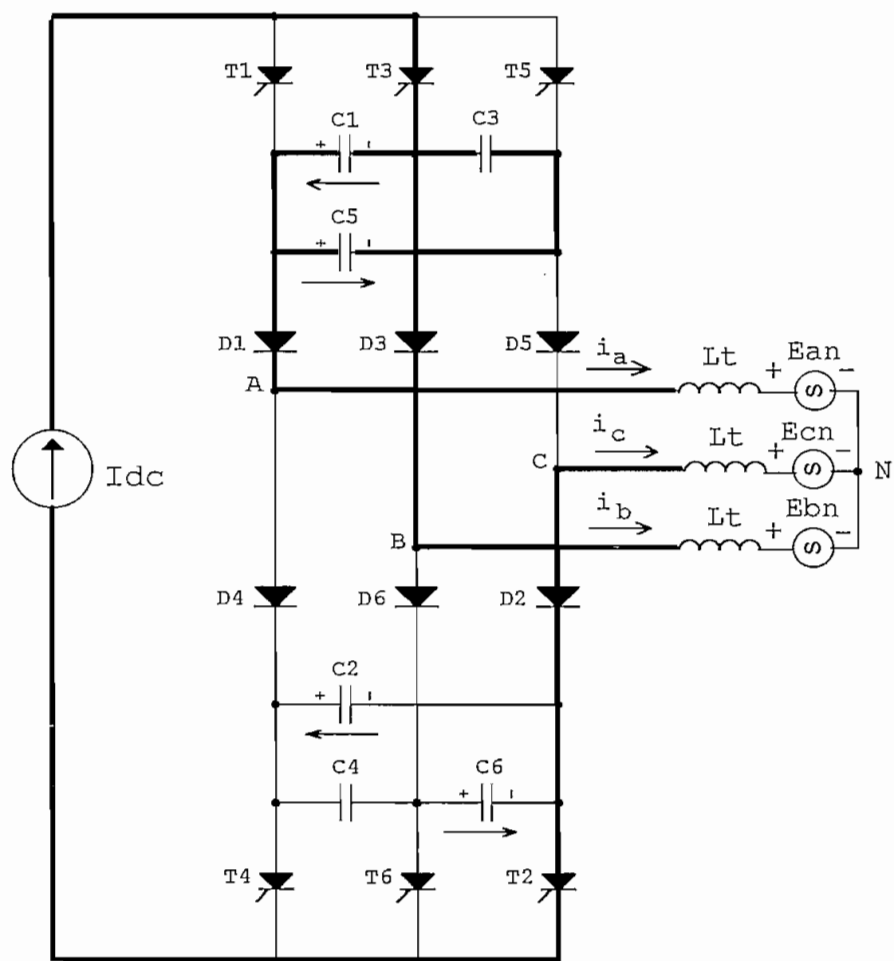


Figura 2-17b. Condición transitoria b, conducen  $D1$  y  $D3$  simultáneamente

además

$$E_{bn} - E_{an} := \sqrt{3} \cdot E_{\max} \cdot \sin(\omega_s \cdot t' + \phi_b) \quad (102)$$

considerando que  $E_{bn} - E_{an}$  permanece constante, con un valor igual al que tenía al inicio de la conmutación, es decir:

$$(E_{bn} - E_{an})_{(\omega_s \cdot t' = \pi)} := \sqrt{3} \cdot E_{\max} \cdot \sin(\phi_b)$$

sea

$$(E_{bn} - E_{an})_{(\omega_s \cdot t' = \pi)} := E_{ba}$$

la expresión anterior es una cantidad constante, y su derivada respecto a  $t$  es igual a cero, entonces (101) se convierte en:

$$\frac{d^2}{dt^2} i_a + \frac{1}{3 \cdot L_t \cdot C} i_a := 0 \quad (103)$$

las condiciones iniciales en  $t = 0$  para resolver (103) son:

$$i_a := I$$

$$\frac{d}{dt} i_a := 0$$

El modo dos termina cuando  $i_a$  llega a cero, por lo tanto, la duración  $\theta_2$  de este modo es dada por:

$$\theta_2 := \omega_s \cdot t_2$$

y la corriente  $i_a$  en  $t' = t_2$  es igual a cero

$$i_a(t=t_2) := 0$$

aplicando la transformada de Laplace a la ecuación (103) se obtiene:

$$I_{a(s)} := \frac{S \cdot I}{S^2 + (\omega_L)^2} \quad (104)$$

con

$$\omega_L := \frac{1}{\sqrt{3 \cdot L_t \cdot C}}$$

aplicando la transformada inversa a (104), se tiene:

$$i_a(t) := I \cdot \cos(\omega_L \cdot t) \quad (105)$$

entonces  $i_a(t)$  es igual a cero cuando

$$\omega_L \cdot t_2 := \frac{\pi}{2}$$

por lo que el valor de  $\theta_2$  es:

$$\theta_2 := \omega_s \cdot t_2$$

$$\theta_2 := \omega_s \cdot \frac{\pi}{2} \cdot \sqrt{3 \cdot L_t \cdot C} \quad (106)$$

el voltaje en C1 al final del modo dos, es dado por:

$$V_{C1} := -V_{C1}(\theta=\theta_1) + \int_0^{\theta_2} \frac{2 \cdot i_a}{3 \cdot C} dt'$$

en estado estable, el voltaje de C1 al final del intervalo  $t_2$ , es igual al voltaje que tenía al inicio del intervalo  $t_1$ , esto es  $V_{CO}$ , por lo tanto:

$$V_{CO} := \frac{I \cdot \theta_1}{3 \cdot \omega_s \cdot C} + \frac{1}{3 \cdot C} \cdot \int_0^{\theta_2} i_a dt' \quad (107)$$

con  $i_a$  dado por la ecuación (105).

Resolviendo (107) se obtiene:

$$V_{CO} := \frac{I \cdot \theta_1}{3 \cdot \omega_s \cdot C} + \frac{I}{3 \cdot C \cdot \omega_L} \quad (108)$$

sustituyendo (108) en (97) y reordenando términos se obtiene:

$$V_{CO} := E_{ba} + \frac{2 \cdot I}{3 \cdot C \cdot \omega_L} \quad (109)$$

$$\theta_1 := \frac{3 \cdot \omega_s \cdot C}{2 \cdot I} \cdot (E_{ba} + V_{CO}) \quad (110)$$

El intervalo total de conmutación está dado por:

$$\theta_C := \left( \frac{3 \cdot \omega_s \cdot C}{2 \cdot I} \right) \cdot (E_{ba} + V_{CO}) + \frac{\pi \cdot \omega_s \cdot \sqrt{3 \cdot L_t \cdot C}}{2}$$

sustituyendo los valores de  $E_{ba}$  y  $V_{CO}$  se obtiene:

$$\theta_C := 5.73 \cdot (\omega_s)^2 \cdot L_b \cdot C + \omega_s \cdot \sqrt{3 \cdot L_t \cdot C} \cdot \left(1 + \frac{\pi}{2}\right) \quad (111)$$

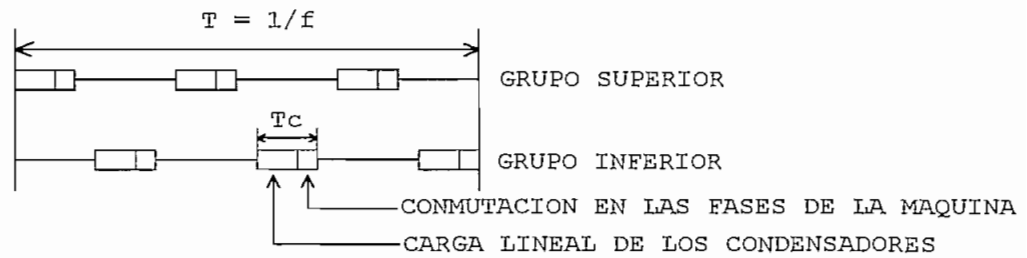
## 2.6 SELECCION DEL RANGO DE OPERACION DEL INVERSOR.

Para determinar la frecuencia de operación máxima, es necesario tener en cuenta que el proceso de conmutación se realiza en tres pasos, por ejemplo, para la conmutación de la fase A, a la fase B en la máquina de inducción, la secuencia a seguir es la siguiente:

- a) **Conmutación del SCR T1:** cuando el SCR T3 es disparado, T1 es polarizado inversamente debido al voltaje de C1, por lo que T1 dejará de conducir, entonces la totalidad de la corriente fluye por T3, el tiempo que lleva esta transición, es generalmente de muy poca importancia, por lo que no se lo considera.
- b) **Carga lineal de los condensadores:** mientras T3 y el diodo D1 están conduciendo, una corriente constante fluye por cada uno de los condensadores en el banco superior, este proceso no afecta a la máquina de inducción. Tan pronto como C1 alcanza el voltaje suficiente para polarizar directamente al diodo D3, este intervalo termina.
- c) **Conmutación de los diodos:** al terminar el paso anterior, se crea un circuito oscilante formado por el banco de condensadores y las inductancias de dispersión de la máquina, esta oscilación se mantiene hasta que la corriente ha conmutado completamente de la fase A, a la fase B de la máquina.

El proceso anterior se aplica de manera similar por tres ocasiones en el bloque superior y por otras tres en el bloque inferior del inversor.

En el presente trabajo se va a suponer que el proceso de conmutación se realiza uno solo a la vez, es decir no existen conmutaciones simultáneas en el grupo superior, y en el inferior del inversor, esto se ilustra mediante el siguiente gráfico:



Por lo tanto para cumplir con lo propuesto, la frecuencia de operación debe ser:

$$0 \leq f \leq \frac{1}{6 \cdot T_c} \quad (112)$$

## 2.7 CONDICIONES PARA LA OPERACION ADECUADA DEL INVERSOR

La correcta operación del inversor y todo el análisis realizado se basa en la suposición de que el diodo D5, estuviese polarizado inversamente durante todo el intervalo de conmutación. Esta condición es estudiada separadamente para los intervalos uno y dos.

### 2.7.1 INTERVALO UNO

Durante este intervalo, conduce solamente el diodo D1, las corrientes  $i_a$ , e  $i_c$ , en magnitud, son iguales a  $I$ ; y, de acuerdo con la figura 2-17a, el voltaje ánodo-cátodo en el diodo D5 es:

$$V_{AKD5} := V_{C5} + L_t \cdot \frac{d}{dt} i_a + E_{an} - E_{cn} + L_t \cdot \frac{d}{dt} i_c \quad (113)$$

el voltaje en el condensador C5 es:

$$V_{C5} := -V_{C0} + \int_0^{t_1} \frac{I}{3 \cdot C} dt$$

$$V_{C5} := -V_{C0} + \frac{I \cdot t_1}{3 \cdot C} \quad (114)$$

de la ecuación (110), considerando que  $\omega_s \cdot t_1 = \theta_1$ , sustituimos  $t_1$  en la ecuación anterior obteniendo:

$$V_{C5} := \frac{E_{ba}}{2} - \frac{V_{CO}}{2} \quad (115)$$

sustituyendo el valor de las corrientes, y la ecuación (115) en (113):

$$V_{AKD5} := \frac{E_{ba}}{2} - \frac{V_{CO}}{2} + (E_{an} - E_{cn})$$

reemplazando el valor de  $(E_{an} - E_{cn})$ :

$$V_{AKD5} := \frac{E_{ba}}{2} - \frac{V_{CO}}{2} + \sqrt{3} \cdot E_{max} \cdot \sin\left(\frac{2 \cdot \pi}{3} + \phi_b\right) \quad (116)$$

El resultado de la ecuación (116) deberá ser negativo para garantizar la polarización inversa de D5.

### 2.7.2 INTERVALO DOS

Durante el intervalo dos, de acuerdo a la figura 2-17b, conducen simultáneamente D1 y D3, el condensador C3 tiene ya acumulado un voltaje producido por el primer intervalo, cuyo valor es:

$$V_{C3} := \int_0^{t_1} \frac{I}{3 \cdot C} dt'$$

resolviendo la integral y evaluando para el tiempo  $t_1$  (ecuación (110))

$$V_{C3} := \frac{V_{CO}}{2} + \frac{E_{ba}}{2} \quad (117)$$

el voltaje sobre el diodo D5 es:

$$V_{AKD5} := -V_{C3} + L_t \cdot \frac{d}{dt} i_b + E_{bn} - E_{cn} + L_t \cdot \frac{d}{dt} i_c - \int_0^{t_2} \frac{i_a}{3 \cdot C} dt' \quad (118)$$

utilizando las ecuaciones (117), (106), (105), (99), se obtiene:

$$V_{AKD5} := -\frac{V_{CO}}{2} - \frac{E_{ba}}{2} + \omega_L \cdot L_t \cdot I \cdot \sin(\omega_L \cdot t) + \sqrt{3} \cdot E_{max} \cdot \sin\left(\phi_b + \frac{\pi}{3}\right) - \frac{I \cdot \sin(\omega_L \cdot t)}{3 \cdot C \cdot \omega_L} \quad (119)$$

El resultado de la ecuación (119) deberá ser negativo durante el intervalo dos para garantizar la polarización inversa de D5.

## CAPITULO 3

### DISEÑO DEL INVERSOR DE CORRIENTE

En este capítulo, es necesario considerar la disponibilidad de equipo auxiliar, que se requiere para operar el inversor, así, al no disponer de una fuente de corriente, se utilizará una fuente de voltaje continuo, en serie con un gran inductor para alimentar al inversor, el procedimiento para ajustar la corriente al valor deseado se detalla en el Anexo 9.

#### 3.1 DISEÑO DEL INVERSOR PARA CARGA R-L

En el capítulo anterior se realizó el estudio del comportamiento del inversor de corriente con carga R-L conectada en delta, se presentaron las formas de onda de voltajes y corrientes de fase, y de línea, para los periodos de conmutación, y en estado estable, a partir de ellas se procede a dimensionar de los componentes del inversor.

##### 3.1.1 DATOS DE LA CARGA

Se utilizaron una resistencia de  $4.7\Omega$  y 5W de potencia, en serie con una bobina, de inductancia 39mH, y resistencia interna de  $0.7\Omega$  en cada fase, formando una conexión en delta.

##### 3.1.2 RANGOS DE CORRIENTE Y POTENCIA PARA LOS DIODOS Y SCR's

Para este propósito, se considera que los tiempos de conmutación del inversor son insignificantes, por lo tanto, se pueden utilizar las formas de onda para las corrientes, obtenidas en el capítulo 2; y, el valor entregado por la fuente de corriente ( $I_{dc}$ ).

Sea  $I_L$  la corriente de línea, entonces de acuerdo a la figura 2-5, su valor eficaz es:

$$I_L \text{ rms} := \sqrt{\frac{2}{3}} \cdot I_{dc}$$

de la figura 2-4, el valor eficaz de la corriente por un SCR es:

$$I_T \text{ rms} := \frac{I_{dc}}{\sqrt{3}}$$

Por lo tanto, de las expresiones anteriores se obtiene que, para los diodos y los SCR's, la corriente eficaz es:

$$I_D \text{ rms} := 0.707 \cdot I_L$$

$$I_T \text{ rms} := 0.707 \cdot I_L$$

El valor medio de las corriente que manejan SCR's y diodos, de acuerdo a la figura 2-4 es:

$$I_T \text{ dc} := \frac{I_{dc}}{3}$$

$$I_D \text{ dc} := \frac{I_{dc}}{3}$$

Tomando en consideración que en los SCR's el voltaje ánodo-cátodo en estado de conducción es de aproximadamente 1.3V, suponiendo además que las conmutaciones son instantáneas; y que, en polarización inversa los SCR's y diodos tienen corrientes insignificantes, se puede calcular la potencia de disipación de cada uno como:

$$P_{disT} := 1.3 \cdot \frac{I}{3}$$

Para el caso de los diodos, al ser elementos de potencia, su voltaje ánodo-cátodo en polarización directa es de aproximadamente 0.7V, por lo tanto:

$$P_{disD} := 0.7 \cdot \frac{I}{3}$$

### 3.1.3 RANGO DE VOLTAJE PARA LOS SCR's

Del estudio realizado en el capítulo 2, se puede concluir que los voltajes de bloqueo tanto directo como inverso que se aplican a los SCR's, están determinados por los máximos voltajes que se producen



sobre los condensadores, por lo tanto, la especificación de voltaje está determinada por el valor de  $V_{CO}$ . Ver figura 2.3a.

#### 3.1.4 RANGO DE VOLTAJE PARA LOS DIODOS

El pico inverso de voltaje a través de los diodos ocurre justamente antes de que el SCR en la misma rama sea disparado, y su valor es dado por:

$$V_{RD} := V_{CO} - \frac{R \cdot I}{3}$$

Por lo tanto, su especificación puede estar determinada por  $V_{CO}$

#### 3.1.5 TIEMPO DE DESACTIVACION DE LOS SCR's

El tiempo de desactivación  $t_q$  de los SCR's a utilizarse, deberá ser menor que el tiempo que permanecen polarizados inversamente  $t_{R1}$ , de tal manera que su apagado se produzca, esta condición puede ser verificada una vez que se han fijado los valores de la carga, y de los condensadores.

#### 3.1.6 SELECCION DE LOS CONDENSADORES

El voltaje pico sobre los condensadores es dado por  $V_{CO}$ , y a partir de la figura 2-6, se obtiene el valor eficaz:

$$V_{C \text{ rms}} := 0.816 \cdot V_{CO}$$

La selección de la Capacidad, está estrechamente relacionada con  $V_{CO}$ , con el tiempo de polarización inversa de los SCR's, y con el voltaje de polarización inversa de los diodos, así, un valor relativamente grande de Capacidad determina un valor pequeño en  $V_{CO}$ , y un tiempo de polarización inversa para los SCR's relativamente grande. Un valor de voltaje relativamente pequeño sobre los SCR's, y un tiempo de polarización inversa relativamente grande son deseables, sin embargo, no es posible incrementar el valor de  $C$  indefinidamente puesto que, los voltajes ánodo-cátodo en los diodos que no deben conducir, podrían llegar a ser positivos, provocando la falla del inversor.

Seis SCR's BT151, cuyas características constan en el anexo 5

Seis diodos 1N5391, cuyas características constan en el anexo 6

## CAPITULO 4

### DISEÑO DEL SISTEMA DE CONTROL

#### 4.1 DESARROLLO DEL PROGRAMA DE CONTROL

Los recientes avances en la tecnología LSI, han permitido realizar sistemas de control para convertidores de potencia, más económicos, más eficientes, y con circuitos muy simples pero de gran confiabilidad. Estos sistemas de control, se construyen con microcontroladores pequeños, los cuales, acompañados de un hardware exterior mínimo [12], facilitan la construcción de circuitos controladores basados en software y, que, garantizan su correcto funcionamiento.

El sistema de control diseñado para manejar el inversor de corriente detallado en los capítulos anteriores, debe realizar las siguientes tareas:

- Realizar la secuencia de arranque del inversor de corriente, esto es: detectar que existe señal de alimentación, controlar la carga de los cuatro condensadores en el circuito de fuerza (C1, C5, C2, y, C6), hasta el valor inicial  $V_{co}$ . Ver figura 4-1.
- Permitir el ingreso de datos para seleccionar la frecuencia inicial de salida del inversor de corriente; y, presentar este valor en el visualizador.
- Enviar señales secuenciales de disparo a los SCR's del circuito de potencia.
- Controlar la variación de frecuencia cuando el sistema ya esté en funcionamiento.
- Permitir visualizar los diferentes valores de frecuencia
- Comandar el apagado del sistema de potencia

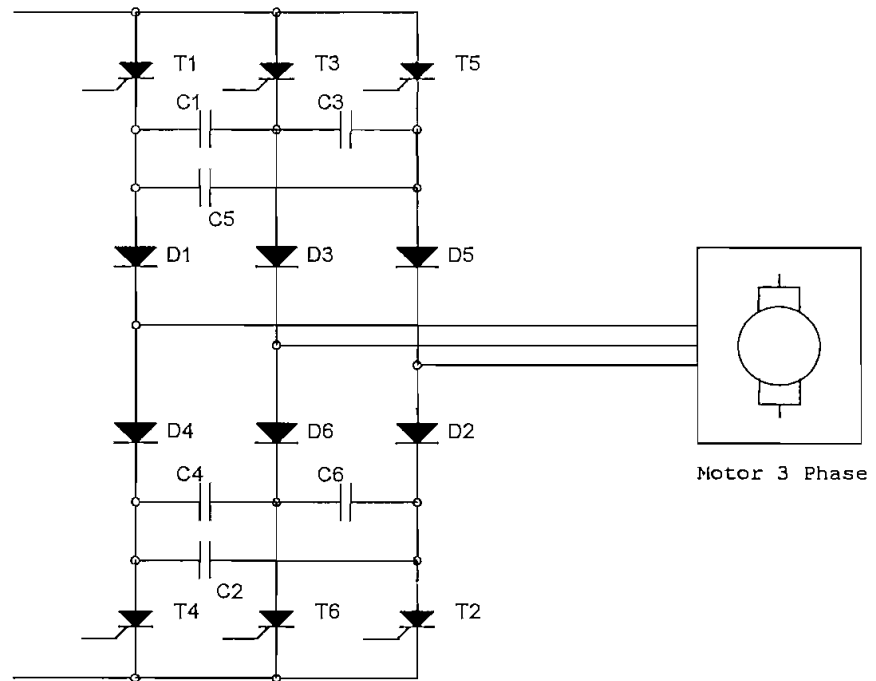


Figura 4-1. Inversor trifásico de corriente

El sistema de control para efectuar las tareas especificadas anteriormente, estará formado de dos partes íntimamente relacionadas entre sí: el hardware (parte física, tangible, manipulable) y, el software (conjunto de programas para realizar tareas específicas).

El diseño del sistema de control se realizó de tal manera que se puedan construir las tarjetas impresas.

#### 4.1.1 DISEÑO DEL HARDWARE

Para la elaboración del sistema de control, se puede utilizar como elemento principal al microcontrolador MCS 8751H (o un prototipo similar como el integrado AT89C51 de Atmel).

Se eligió el microcontrolador de Atmel, por considerarlo como un elemento muy versátil y fácil de programar, y que además, reúne las características necesarias tanto de software como de hardware que

se requieren para el diseño de las tarjetas de control del inversor. La decisión de usar este microcontrolador se la tomó, considerando que su costo es asequible, y tiene muy buena compatibilidad con una gran variedad de elementos electrónicos. Esto facilitó el diseño y la elaboración de las tarjetas que conforman el sistema de control del inversor de corriente.

La figura 4-2, es un diagrama de bloques del hardware que se diseñó para el sistema de control. Allí se puede observar que el microcontrolador se constituye en el elemento central del sistema. Le acompañan los diversos periféricos de entrada y salida, los que le permitieron tomar las acciones de control sobre el inversor.

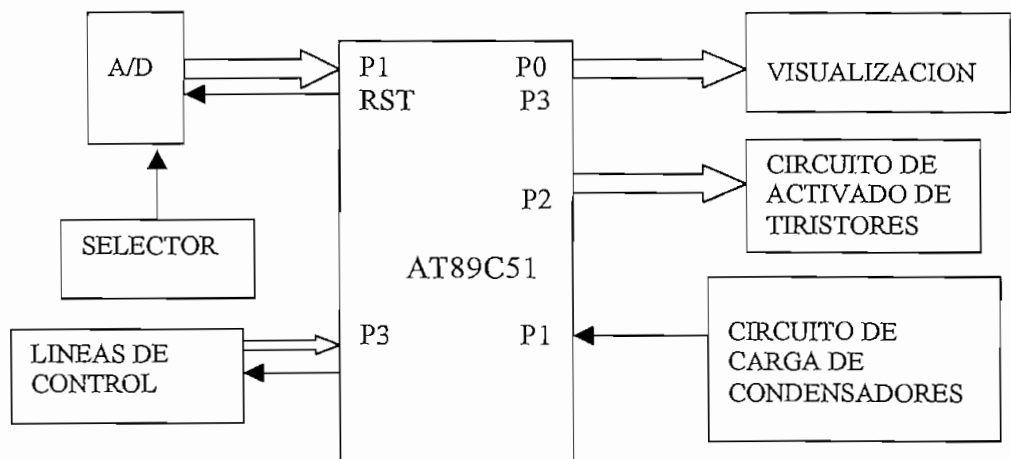


Figura 4-2. Uso de pórtricos del microcontrolador

A continuación se describe en forma global y muy general, la interrelación entre el microcontrolador con cada una de las partes que conforman el hardware del sistema de control.

### **EL microcontrolador AT89C51**

Este microcontrolador de 8 bits se diferencia de sus similares de la familia AT8x51 porque tiene incorporado 4 KB de memoria de programa EEPROM. Esto nos da la ventaja, de no tener que manejar

memoria externa para almacenar el programa, dejando libre los pórtricos P0 y P2, los que habitualmente se usan para dicha tarea.

### **Uso de pórtricos del microcontrolador:**

El microcontrolador AT89C51 tiene 4 pórtricos de 8 bits cada uno (P0, P1, P2, P3), los mismos que son bidireccionales [13], es decir que, los datos fluyen a través de ellos en ambas direcciones, y por tanto pueden utilizarse como entradas o salidas.

El pórtrico P0 comandará todo lo que concierne a procesos de visualización en un LCD de 2 líneas por 16 caracteres [15]. Se usa el pórtrico P0 para múltiples acciones por ser el más adecuado ya que su nivel de manejo de carga es superior a los otros pórtricos: puede manejar hasta 8 cargas TTL, en tanto que los demás sólo admiten 4 cargas TTL. [10]

El pórtrico P1 receptorá la señal de entrada al microcontrolador, cuando ésta provenga desde el conversor ADC0804. La conexión, entre el microcontrolador y el convertidor análogo digital mencionado, será directa. No es necesario un circuito adicional de interfaz entre los dos integrados ya que son totalmente compatibles. (Ver especificaciones de ADC0804 en el Anexo 7)

Por el pórtrico P2 se enviarán los pulsos de disparo a las compuertas de los SCR's, y se controlará el tiempo de carga de los condensadores antes de arrancar con la secuencia de encendido de los SCR's.

El pórtrico P3 se destinará a enviar señales de selección/control hacia los diversos periféricos que rodean al microcontrolador.

Para desarrollar el hardware presentado en el diagrama de bloques de la figura 4-2, se requiere la construcción de 4 tarjetas que son las siguientes:

- Tarjeta ADC\_IN. Ingreso de dato analógico, salida digital.
- Tarjeta MCS51. Propia del microcontrolador y sus pódicos.
- Tarjeta LCD\_CON. Controla el manejo de un LCD para la presentación de mensajes, y valores de frecuencia de la corriente de salida del Inversor.
- Tarjeta ASCR. Contiene el circuito de activado de los SCR's.

Para la alimentación de las diversas tarjetas del sistema de control, se requiere de fuentes que provean de 5V., excepto para la tarjeta ASCR que necesita una fuente múltiple con valores de + 12V., +5V., -12V.

Se dispone de 1 fuente múltiple, y 4 fuentes de +5V., que se asignaron de la siguiente manera:

1 Fuente: de +12V., +5V., -12V. Alimentará a las tarjetas ADC\_IN, MCS51, LCD\_CON y una parte de la tarjeta ASCR (zona de entrada a los opto aisladores).

1 Fuente: de +5V. Para alimentar a los circuitos de disparo que se conectan a las compuertas de los SCR's T2, T4, T6. Ver figura 4-1.

3 Fuentes: de +5V. Para alimentar independientemente a los circuitos de disparo que van a las compuertas de los SCR's T1, T3 y T5. Ver figura 4-1.

#### **4.1.1.1 Tarjeta ADC\_IN**

Por esta tarjeta se ingresa un voltaje DC analógico, y variable, con rango entre 0 y 10 V., y se obtiene una salida digital que servirá para ingresar datos a la tarjeta MCS51. El circuito integrado ADC 0804 es el elemento principal de esta tarjeta, el cual es un convertidor analógico digital que convertirá la señal de entrada analógica a una señal digital. Esta señal será leída por el microcontrolador y según se ingrese a éste, un valor mayor o menor, se obtendrá una frecuencia

mayor o menor respectivamente, en los pulsos de disparo que se enviarán a las compuertas de los SCR's.

#### **Criterios para la selección del conversor A/D ADC0804.**

Se ha escogido este conversor por las razones siguientes:

- Es totalmente compatible con el microcontrolador AT89C51 que se utiliza en la tarjeta controladora MCS51, hasta tal punto que no requiere circuito de interfaz adicional, es decir sus salidas pueden conectarse directamente al pÓrtico P0 del microcontrolador para el ingreso de datos.
- El rango de frecuencia del inversor es, de 10 a 65 Hz, por lo que con los 8 bits de salida del conversor A/D se consigue cubrir dicho rango de frecuencia.
- Se eligió el convertidor analógico digital mencionado porque dispone de una salida de 8 bits, y es muy rápido, tiene una velocidad de conversión de 100  $\mu$ S., trabaja con una polarización de 5V, dispone de un reloj interno, o, puede conectarse a un reloj externo.

Por sugerencia del fabricante, la frecuencia óptima para el trabajo del convertidor es de 640 KHz, este valor se obtiene con  $R4 = 10K\Omega$  y  $C2 = 150$  pF., según se observa en la figura 4-4. Estos dos elementos empleados generan la frecuencia de reloj usada por el convertidor, y sus valores son obtenidos de la curva  $f_{CLK}$  vs Clock Capacitor. Ver Anexo 7.

Considerando que el convertidor A/D solo acepta señales analógicas entre 0 y 5V, es necesario diseñar un circuito previo que pudiendo recibir voltajes DC con rango entre 0 y 10 V., ingrese al convertidor voltajes DC en el rango aceptado por éste.

El diagrama de bloques de la tarjeta ADC\_IN, se presenta en la figura 4-3.



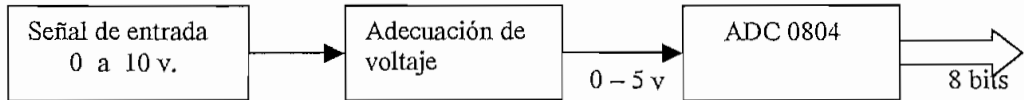


Figura 4-3. Diagrama de bloques de la tarjeta ADC-IN

La señal de entrada puede ingresarse desde una fuente DC variable, usando un potenciómetro como divisor de voltaje. Esta señal DC variable entre 0 y 10V., se aplica a JP1 como se ve en la figura 4-4. Esta figura nos presenta el circuito esquemático de la tarjeta ADC\_In.

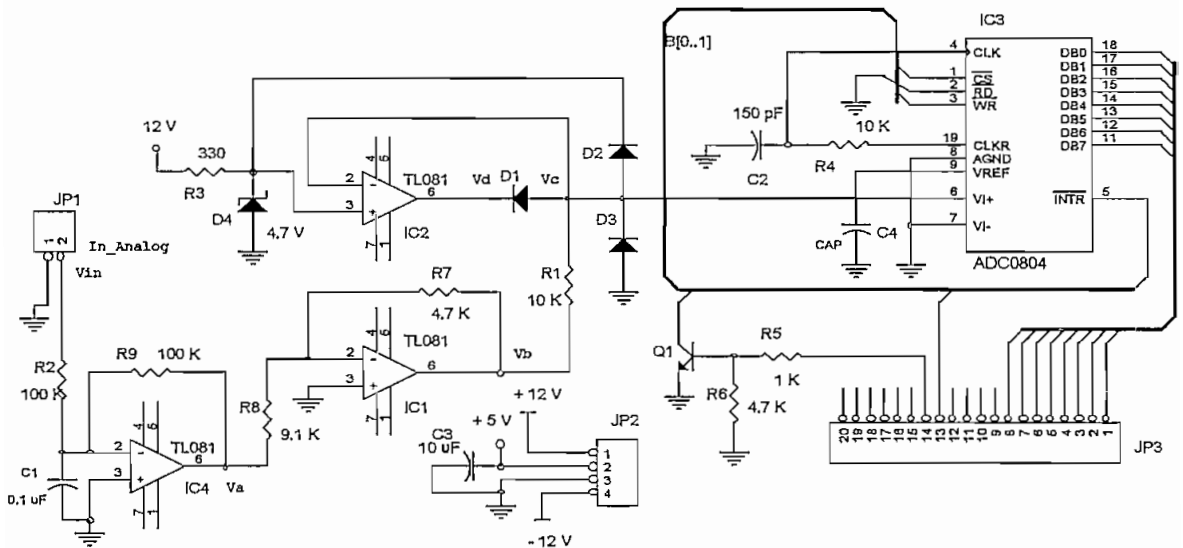


Figura 4-4. Diagrama esquemático de la tarjeta ADC\_In

### Componentes de la tarjeta ADC\_In

1 convertidor análogo digital ADC 0804: IC3

3 amplificadores operacionales TL081: IC1, IC2 e IC4

3 diodos: D1, D2 Y D3

1 diodo Zener de 4.7V.: D4

9 resistencias: R1 = 10K $\Omega$ , R2 = 100K $\Omega$ , R3 = 330 $\Omega$ , R4 = 10K $\Omega$ ,  
R5 = 1K $\Omega$ , R6 = 4.7K $\Omega$ , R7 = 4.7K $\Omega$ , R8 = 9.1K $\Omega$ , R9 = 100K $\Omega$

4 capacitores:  $C1 = 0.1 \mu\text{F}$ ,  $C2 = 150 \text{ pF}$ ,  $C3 = 10 \mu\text{F}$ ,  $C4 = 0.1 \mu\text{F}$   
 3 conectores: JP1 = 2 pines, JP2 = 4 pines, JP3 = 20 pines

### Funcionamiento del circuito

La señal de entrada,  $V_{in}$ , es un voltaje DC variable entre 0 y 10 V., la cual se aplica a JP1 desde una fuente DC externa. Esta señal alimenta al amplificador operacional IC4 que actúa como inversor. La salida de IC4 es por tanto de valor igual a la entrada pero negativa, esta se aplica al amplificador operacional IC1, que se encarga de invertir nuevamente la señal de entrada, a la vez que ajusta la ganancia, para obtener una salida de IC1 igual a:

$$V_b = -\frac{R_7}{R_8} V_a$$

Donde:  $V_b$  = voltaje de salida de IC1

$V_a$  = voltaje de salida de IC4

Mientras el voltaje de salida del operacional IC1 se mantenga dentro del rango:  $0 < V_b < 4.7\text{V}$  se cumple:  $V_c = V_b$ , esto se debe a que el voltaje que cae en la resistencia R1 es insignificante ya que la corriente que pasa por ella es muy pequeña. Ver Anexo 7.

Si  $V_b > 4.7\text{V}$ ., entonces el operacional IC2 que actúa como un comparador fija la señal de entrada al ADC en 4.7V. Ver figura 4-5.

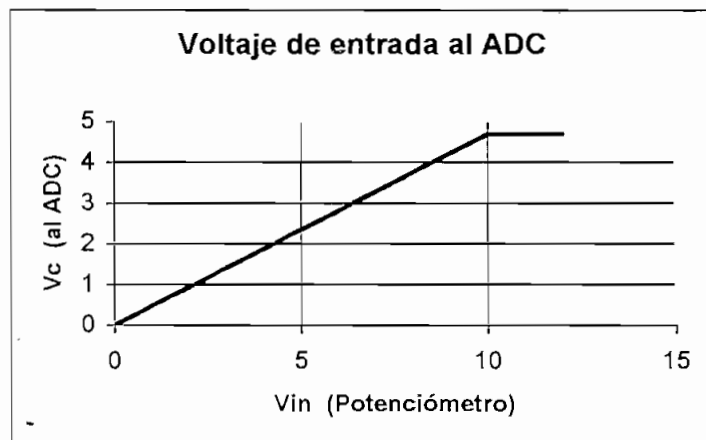


Figura 4-5. Característica  $V_{in}$  vs  $V_c$

El operacional IC2 tiene un voltaje fijo, dado por el diodo Zener D4 en su terminal de entrada positivo, cuyo valor es 4.7V.

Para entender mejor el funcionamiento del circuito, se incrementa paulatinamente el voltaje de entrada en JP1 desde 0 voltios hasta 12V.

Para el intervalo:  $0 < V_{in} < 4.7$

$V_a = -V_{in}$  Como consecuencia del inversor de voltaje

$V_c = V_b$  Pues la corriente por R1 es despreciable

En este intervalo el voltaje en la entrada negativa del amplificador operacional IC2, es menor que el voltaje de la entrada positiva; lo que produce un voltaje de aproximadamente 12V., en el cátodo del diodo D1, por lo que se polariza inversamente, ya que en el ánodo se tiene un voltaje inferior a 4.7V. En estas condiciones el diodo permanece abierto actuando el operacional como un comparador.

En consecuencia, para este intervalo, la señal de voltaje de entrada al integrado ADC0804 será proporcional a la señal aplicada a JP1. Ver figura 4-5.

Para el intervalo:  $4.7 < V_{in} < 10V.$  == >  $V_a = -V_{in}$

Cuando  $V_b$  es ligeramente superior a 4.7V., entonces en la entrada negativa del operacional IC2 se aplica un voltaje superior al de su entrada positiva y, por un instante en el cátodo del diodo D1 aparece un voltaje negativo de -12V; esto hace que el diodo se polarice directamente y pase a conducción, con lo cual se cierra el circuito de realimentación, convirtiendo al operacional IC2 en un seguidor de voltaje no inversor, con una entrada fija de 4.7V en el terminal positivo. De esta forma el valor de  $V_b$  queda fijo en 4.7V., para cualquier valor de voltaje aplicado a JP1 que sea superior a 4.7V.

En consecuencia, para este intervalo de la señal de entrada en JP1, el voltaje de ingreso al ADC 0804 quedará siempre fijo en 4.7V.

Los diodos D2 y D3 sirven de protección al pin VI+ del convertidor analógico digital, asegurando que el nivel de voltaje aplicado solo pueda variar entre 0 y 5V. D1 no actúa cuando Vb es igual o menor a 4.7V, pero si el voltaje va a superar dicho valor, el diodo se polariza directamente y conduce.

Por otra parte, si por error se aplica en JP1 un voltaje negativo, entonces Vb será también negativo, el diodo D3 conduce y, aproximadamente, fija Vb en - 0.6 voltios, valor que soportaría la entrada VI+ del ADC.

La señal aplicada en la entrada del amplificador operacional IC1, es filtrada de ruidos, a través de R2 y C1,. La utilización de los condensadores C3 y C4, son recomendados en el manual del fabricante del integrado ADC0804, para un mejor funcionamiento del convertidor análogo digital.

Por JP2 se introducen los voltajes de alimentación requeridos, para la polarización de los diferentes elementos de la tarjeta.

La función de JP3 es doble:

- Por los pines 1, 2 ... 8 se envía la señal digital de 8 bits al microcontrolador; y,
- Los pines 13 y 14, son utilizados para enviar señales de control al ADC0804 desde el microcontrolador.

El pin 13 del microcontrolador está conectado directamente al pin CS del ADC0804. Mediante este pin se habilita (0L) o deshabilita (1L) el funcionamiento del integrado.

El pin 14 de JP3 está conectado a la base de un transistor npn que actúa como conmutador para resetear WR e INT, los cuales están conectados entre sí para que el convertidor trabaje en el modo de "corrida libre" (Free running mode). Ver figura 4-4.

#### 4.1.1.2 Tarjeta MCS51

Esta tarjeta contiene al microcontrolador, el cual es el elemento principal de todo el sistema de control. Por medio de los pórticos se producirá la intercomunicación entre el microcontrolador y sus periféricos. El circuito esquemático de esta tarjeta es muy simple y se presenta en la figura 4-6.

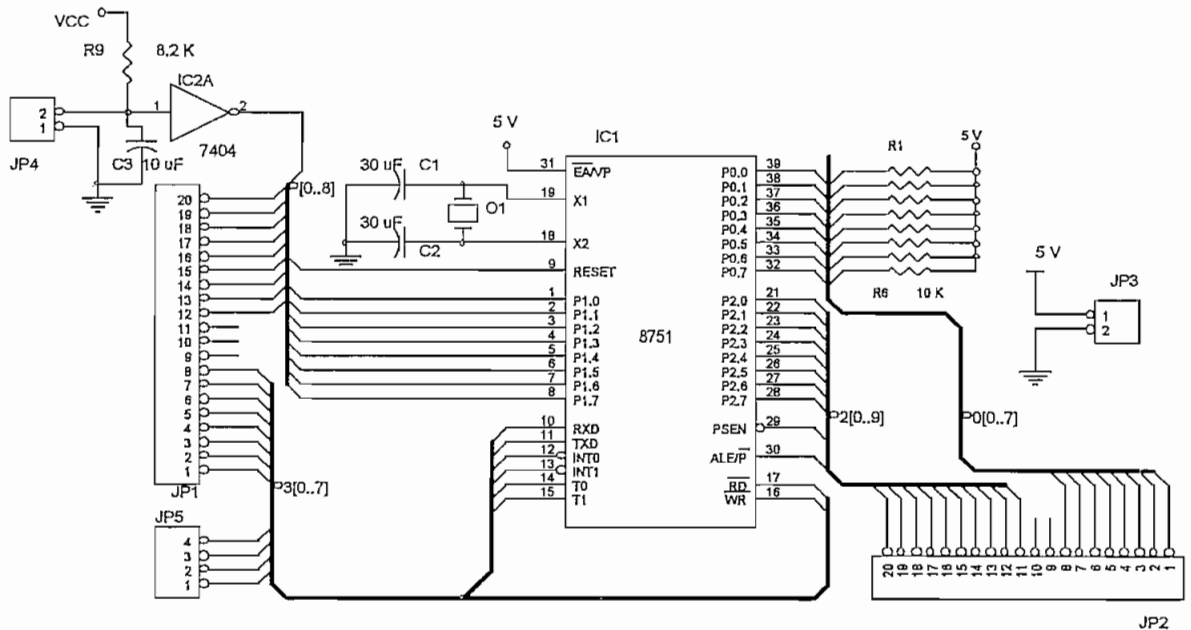


Figura 4-6. Tarjeta MCS51 (Diagrama esquemático)

#### Componentes de la Tarjeta MCS51

- 1 Microcontrolador AT89C51: IC1
- 1 oscilador de cristal de 4 Mhz: O1
- 1 CI 74LS04N : IC2A
- 4 Conectores (Pin Headers): JP1 y JP2 de 20 pines cada uno, JP3 y JP4 de 2 pines cada uno y, JP5 de 5 pines
- 3 condensadores: C1 y C2 de 30 pF., y C3 de 10  $\mu$ F
- 10 resistencias: R1 ..... R8 de 10 K $\Omega$
- 1 resistencia R9 de 8.2 K $\Omega$

### **Funcionamiento del circuito**

Por intermedio de esta tarjeta, el microcontrolador se pone en contacto con sus periféricos a través de sus 4 pórtricos de entrada y salida. Así, JP1 permite el acceso a los pórtricos P1 y P3. El pórtrico P1 es de uso exclusivo del convertidor análogo digital, y P3 se usa para realizar acciones de control.

JP2 permite el acceso a los puertos P0 y P2. Por el primero de estos pórtricos se manejará un display tipo LCD, en tanto P2 comandará los SCR's. Observe que al pórtrico P0 se han conectado resistencias en cada línea de I/O. Esto se debe a que las líneas de entrada/salida no tienen resistencias de pull-up internas como es el caso de los demás pórtricos, por lo que es necesario poner resistencias exteriores para permitir el estado de alta impedancia en el pórtrico para efecto de lectura de datos [14].

El circuito conformado por IC2A, R9 y C3, tiene por función aplicar un RESET al microcontrolador cuando se requiera. Esto se consigue presionando un pulsante que está conectado a JP4, con lo que se ingresa un nivel lógico 0 al inversor, y por lo tanto, un 1 lógico al pin RESET del microcontrolador. Un RESET se alcanza cuando se mantiene en el pin RST un nivel lógico alto, durante dos ciclos de máquina (24 períodos de reloj), mientras el oscilador está funcionando.

JP3 tiene por función recibir el voltaje de polarización  $V_{cc}$  para los integrados de la tarjeta.

#### **4.1.1.3 Tarjeta LCD\_CON**

Esta tarjeta tiene por objetivo realizar dos funciones específicas:

- Controlar y enviar mensajes al LCD; y,
- Mostrar el valor de la frecuencia de salida obtenida pórtrico P2.

El diagrama esquemático de esta tarjeta se observa en la figura 4-7.

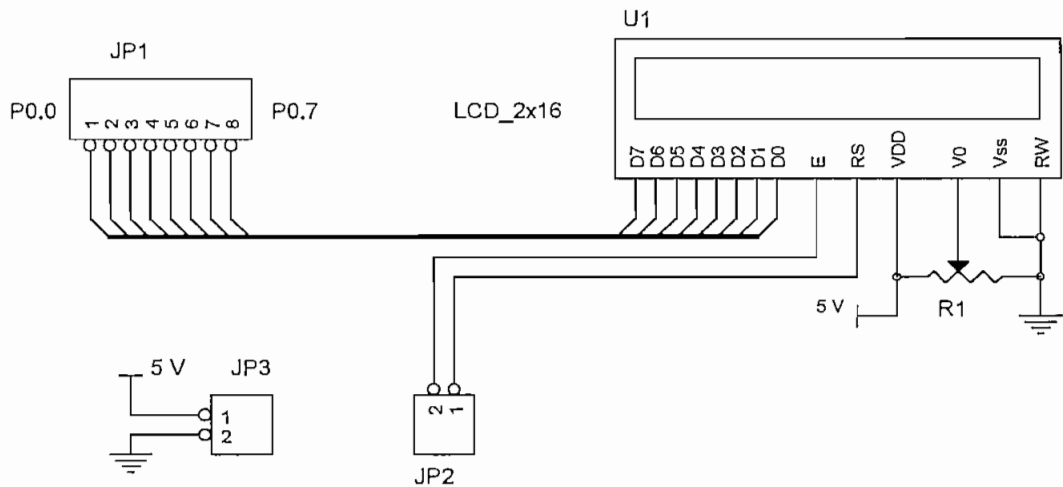


Figura 4-7. Diagrama de la tarjeta LCD\_CON

### Componentes de la Tarjeta LCD\_CON

- 1 display de cristal líquido (LCD): DMC 16207
- 1 potenciómetro: R1
- 3 conectores: JP1 (8 pines) para la transferencia de datos desde el microcontrolador hasta el LCD. JP2 (2 pines) para manejar las líneas de control, y JP3 (2 pines) para introducir las líneas de fuente.

### Funcionamiento del circuito

El LCD, utiliza el bus P0\_[0..7] para comunicarse con el microcontrolador, por intermedio de este, llegan los códigos de inicialización, o los datos al display. Se usan todas las 8 líneas del bus para la transferencia de datos.

La conexión entre el LCD y el microcontrolador es directa, no necesita interfaz.

En el diagrama esquemático de la figura 4-7, se observa que hay un potenciómetro entre los pines 2 y 5 del display, su finalidad es aumentar o reducir el contraste de la pantalla para que se vea con

nitidez los caracteres que aparecen en ella. El valor del potenciómetro sugerido por el fabricante es de 100 K $\Omega$ ., Ver Anexo 8.

Esta tarjeta es tan sencilla que en ocasiones es mejor adjuntarla a la tarjeta que contiene al microcontrolador.

#### **4.1.1.4 Tarjeta\_ASCR**

Esta tarjeta tiene por función enviar pulsos secuenciales a las compuertas de los SCR's, La figura 4-8, presenta el diagrama esquemático de una tercera parte de la tarjeta total. Es decir, cada tarjeta parcial se encarga del activado de dos SCR's, y la tarjeta total está formada de tres circuitos similares.

La polarización de esta tarjeta es compleja y demanda de varias fuentes como se explicará posteriormente.

Obsérvese en la figura 4-8, que los pulsos de disparo para cada una de las compuertas de los SCR's son eléctricamente independientes. Es decir son diferentes las fuentes Vcc, V1, V2; de esta manera logramos conseguir un verdadero aislamiento de los circuitos de control con respecto a los circuitos de fuerza.

#### **Componentes de la Tarjeta ASCR**

- 2 opto acopladores: CI ILD30 (ISO1, ISO2)
- 6 transistores npn Q1 .. Q6: funcionan como conmutadores
- 4 condensadores C1 .. C4., 12 resistencias de diversos valores
- 7 Conectores: JP1 a JP7.



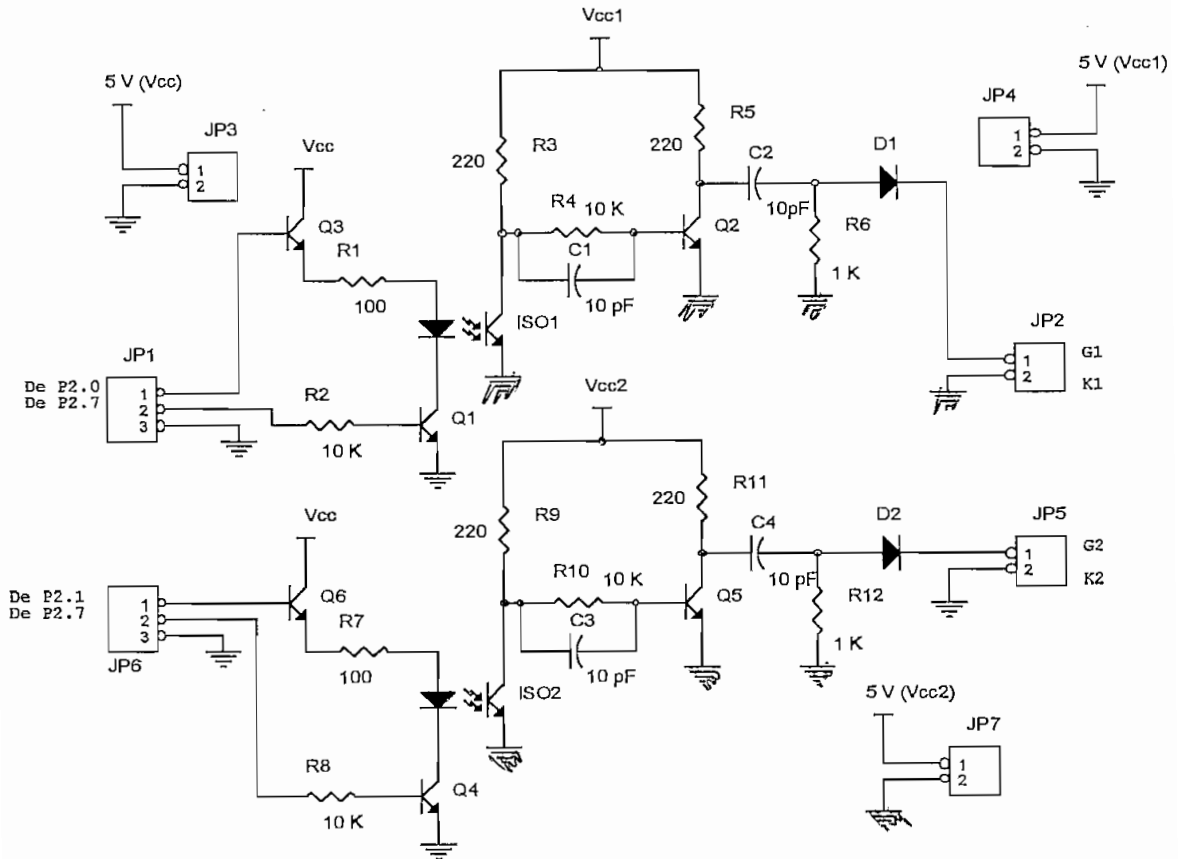


Figura 4-8. Diagrama esquemático 1/3 tarjeta ASCR

### Funcionamiento del circuito

Esta tarjeta recibe por el conector JP1 las señales que serán enviadas desde el microcontrolador. Dos de las señales de entrada, las que vienen de P2.0 y P2.1 son pulsos que se aplicarán a las bases de los transistores de entrada Q3 y Q6, y vienen desfasadas  $60^\circ$  entre sí. Cada pulso activa el diodo emisor del opto aislador correspondiente, poniendo un nivel bajo en el colector de su transistor respectivo.

Cuando ISO1 se satura, un 0L se aplica a la base del transistor de salida Q2 el cual entra en corte, poniendo su colector en alto. La combinación C2, R6 y D1 en la salida de la tarjeta, sirve para asegurar que se obtenga un pulso, independientemente de que la señal enviada por el microcontrolador pueda ser una señal cuadrada.

Finalmente estos pulsos obtenidos en la salida del diodo D1 son aplicados a la compuerta G1 del SCR1, a través del conector JP1. Ver figura 4-8.

Un análisis similar se puede hacer para la señal de entrada que viene desde P2.1. En este caso, el pulso obtenido, se aplicaría a la compuerta G2 del SCR2.

Debe observarse que la tercera señal que viene del microcontrolador a través de P2.7 sirve para permitir el activado de los opto aisladores para que la señal pueda transferirse desde la entrada a la salida. Esta línea permite desactivar el circuito de disparo, hasta que se realicen tareas previas a la puesta en marcha del circuito de potencia.

Las resistencias R1 y R7 conectadas a los diodos de los opto aisladores sirven para limitar la corriente y función similar desempeñan las demás resistencias en el circuito.

JP2 y JP5 permiten conectar esta tarjeta con las compuertas de los SCR's.

Los condensadores C1 y C3 conectados en paralelo con las resistencias R4 y R10 tienen por objetivo acelerar la conmutación de los transistores Q2 y Q6 respectivamente.

### **Calculo de resistencias**

Para el cálculo de las resistencias referirse al circuito presentado en la figura 4-8.

El circuito de disparo tendrá como carga SCR's BT151, los que tienen las siguientes características: Ver Anexo 5.

$$I_{Tms} = 12 \text{ A.}, \quad I_{TDC} = 7.5 \text{ A.}$$

$$V_{GT} = 0.6 \text{ a } 1.5 \text{ V.}, \quad V_{RRM} = 650 \text{ V}$$

$$I_{GT} = 2 \text{ a } 15 \text{ mA.}$$

Los pulsos de disparo se aplican a las compuertas de los SCR's a través de los capacitores C2 y C4. En el caso específico de C2, este se carga cuando Q2 está en corte.

Si consideramos un voltaje pico de 1.8 V en la resistencia R6 para que el SCR se dispare, entonces se cumple:

$$V(t) = i(t) \cdot R_6 \quad (4.1)$$

De (4.1): Con  $V(t) = 1.8 \text{ V}$ . Y con  $R_6 = 1 \text{ K}$ , se obtiene  $i(t) = 1.8 \text{ mA}$ .

Pero la corriente durante la carga del capacitor C2 es:

$$i(t) = I_0 \exp\left(\frac{-t}{RC}\right), \quad (4.2)$$

donde:  $i(t)$  = corriente de carga de C2

$R$  = suma de los valores de R5 y R6

$C$  = capacitancia de C2

$I_0 = V_{cc1} / (R_5 + R_6)$

$V(t)$  = voltaje sobre R6

Si escogemos  $R_5 = 220 \Omega$  y con  $C = 1 \mu\text{F}$ , entonces:  $t = 1.96 \text{ mseg}$ . Este valor de  $t$  es mayor que el tiempo de encendido del SCR (1.2 mseg.), lo que asegura que el SCR llegue a activarse.

Cuando el transistor Q2 entra en saturación se puede calcular la corriente de colector en este elemento.

Para el transistor 2N3904, se tiene que, en saturación y, para  $I_B = 2 \text{ mA}$ , la corriente de colector es 10 veces la de base, es decir  $\beta = 10$ .

Considerando:  $V_{cc1} = I_C R_5 + V_{CE}$  (4.3)

Y con:  $R_5 = 220 \Omega$ ,  $V_{CE} = 0.2 \text{ V}$  (en saturación)

Se obtiene:  $I_C = 21.82 \text{ mA}$ .

El valor de la resistencia R3, debe calcularse cuando el opto acoplador está en saturación. En este caso:

$$V_{CC1} = I_C R_3 + V_{CE} \quad (4.4)$$

Si  $V_{CC1} = 5 \text{ V}$ ,  $I_C = 21.82 \text{ mA}$ ,  $V_{CE} = 0.2 \text{ V}$ , se obtiene:  $R_3 = 220 \Omega$ .

Para el cálculo de  $R_4$ , debemos considerar que el foto transistor está en corte y que el transistor Q2 está en saturación. También debemos tomar en cuenta la especificación que el fabricante del transistor 2N3904 hace respecto a las corrientes de base y colector, cuando el transistor trabaja en saturación. Esto es:  $I_B$  puede tomar valores entre 1 y 5 mA, y la ganancia de corriente en saturación es de 10.

Para el cálculo sea:  $I_C = 21.82 \text{ mA}$ . (valor calculado).

Entonces:  $I_B = 2.18 \text{ mA}$

$$V_{CC1} = I_B R_3 + I_B R_4 + V_{BE} \quad (4.5)$$

donde:  $V_{CC1} = 5 \text{ V}$ ,  $V_{BE} = 0.8 \text{ V}$ . (Voltaje de saturación)

$I_B = 2.18 \text{ mA}$ ,  $R_3 = 220 \Omega$  (Calculado anteriormente)

Al aplicar en la ecuación (4.5) los datos indicados se obtiene el siguiente valor para la resistencia  $R_4$ :

$R_4 = 1.71 \text{ k}\Omega$ . Se usará el valor de:  $R_4 = 1.8 \text{ K}\Omega$ .

Las resistencias  $R_1$  y  $R_7$  protegen a los foto diodos que tienen los opto acopladores y sus valores son calculados considerando que la corriente máxima que pueden soportar los foto diodos es de 50 mA. Este dato consta en la hoja de especificaciones dada por el fabricante.

Observando las características del opto acoplador, se ha escogido como punto de trabajo:  $I_F = 30 \text{ mA}$ ,  $I_C = 20 \text{ mA}$ ,  $V_{CE} = 0.2 \text{ V}$ . Ver curvas características del opto acoplador: Anexo 4.

Para encontrar el valor de  $R_1$ , aplicamos, la ecuación:

$$V_{CC} = V_{CE} + I_F R_1 + V_D + V_{CE} \quad (4.6)$$

donde:

$V_{CC} = 5 \text{ V}$ ,  $V_{CE} = 0.2 \text{ V}$  (voltaje de saturación de cada transistor)

$V_D = 1.4 \text{ V}$  (caída de voltaje en el fotodiodo)

$I_F$  = Corriente en el fotodiodo

Si damos un valor de  $R_1 = 100 \ \Omega$  en (4.6), entonces la corriente que pasa por el fotodiodo será de  $I_F = 32 \text{ mA}$ , aproximadamente.

La resistencia  $R_2$  protege la base del transistor Q1, y si consideramos una ganancia de corriente de 80 entonces:

$$I_B = \frac{I_C}{\beta} \longrightarrow I_B = 0.4 \text{ mA}$$

Entonces de:  $V_{CC} = I_B R_2 + V_{BE}$ , y con  $V_{BE} = 0.6 \text{ V}$ .

se obtiene:  $R_2 = 11 \text{ K}\Omega$

Se usará:  $R_2 = 10 \text{ K}\Omega$

### Fuentes de poder

Para la polarización de las diferentes tarjetas (excepto las utilizadas para comandar los pulsos de disparos de los SCR's), se usarán fuentes de poder con salidas de voltaje de: +12V., -12V., y +5V.

Las tarjetas para generar los pulsos de disparo enviados a las compuertas de los SCR's usarán fuentes independientes de 5 V. De esta forma se aísla el circuito de fuerza y el circuito de control.

#### 4.1.1.5 Elaboración de tarjetas impresas

Para el diseño y la elaboración de las tarjetas impresas se utilizó el programa Eagle Layout Editor de Cadsoft, el cual es un software para la elaboración de circuitos impresos que se obtiene libremente y es de fácil manejo.

Con este programa se edita el diagrama lógico o esquemático de cada una de las tarjetas y, luego de corregir posibles errores cometidos en la diagramación, se procede a elaborar automáticamente el circuito impreso correspondiente.

En el diagrama de la figura 4-9, se detalla el procedimiento a seguir.

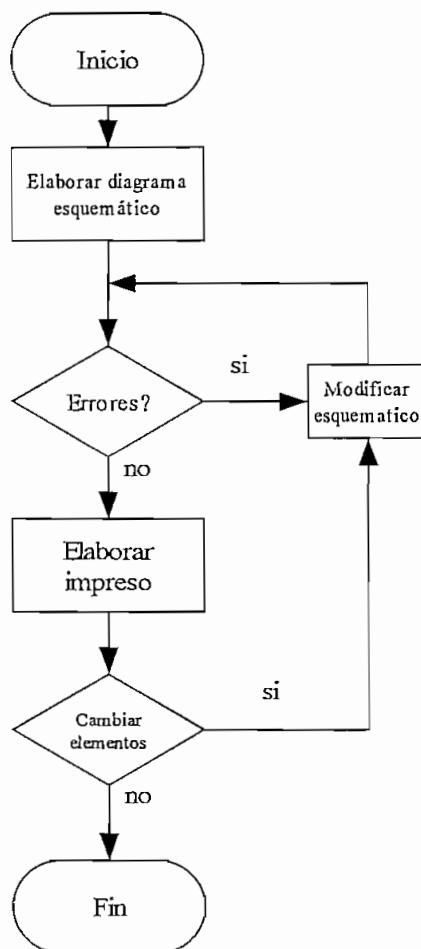


Figura 4-9. Proceso de elaboración de tarjetas impresas

Los diagramas de las tarjetas, luego de haber sido diseñados con el programa Eagle Layout Editor v.4.01e, se presentan en el Anexo 12.

#### 4.1.2 DISEÑO DEL SOFTWARE

Para el sistema de control se utilizará el microcontrolador AT89C51 puesto que se ajusta a los requerimientos del diseño, por la facilidad de adquisición en el mercado, y por su compatibilidad con otros elementos auxiliares. A estas características se suman una serie de ventajas referentes a la programación del chip: se dispone de simuladores tanto para DOS como para Windows, los cuales permiten hacer un seguimiento minucioso del programa en lenguaje Assembler, asegurando previamente su correcto funcionamiento, antes de efectuar la grabación definitiva en la memoria EEPROM del microcontrolador.

Los simuladores para Windows usados en el diseño del programa fueron básicamente dos:

- ProView 32 de Franklin Software Inc., y
- UMPS de Virtual Micro Design

Estos simuladores permiten trabajar en el diseño del programa con todas las facilidades dadas por los programas hechos para Windows.

ProView 32 se utilizó para la elaboración inicial del programa, para su depuración y verificación. Mientras tanto UMPS fue útil para la simulación de elementos exteriores al microcontrolador, tales como, el convertidor análogo digital ADC0804, y el LCD.

ProView 32 está diseñado para simular exclusivamente todos los microcontroladores de la familia Intel 8x51 y compatibles, en tanto que UMPS, que es un simulador universal, está previsto para simular de una manera virtual diversos microcontroladores de 4, 8, 12 y 16 bits, cuyo espacio de direccionamiento no exceda de 64 KB.

Para la elaboración del programa en lenguaje Assembler, se utilizó el set de instrucciones del microcontrolador MCS 8751. Al igual que en todos los modelos de la familia 51, las instrucciones están optimizadas para el control de aplicaciones en 8 bits. Están provistas de una variedad de modos de direccionamiento para acceder a la

memoria Ram interna del microcontrolador, permitiendo el manejo de bytes para datos y, de bits, para procesamiento booleano de pequeñas estructuras.

Básicamente el microcontrolador AT89C51 posee un software en Assembler que permite disponer de:

- Instrucciones aritméticas
- Instrucciones lógicas
- Instrucciones para la transferencia de datos:
  - En Ram interna
  - En Ram externa. (Esta opción no se usará)
- Instrucciones para el tratamiento de tablas.
- Instrucciones booleanas
- Instrucciones de salto

El programa de control que se grabará en la memoria EEPROM del  $\mu$ P consta de las siguientes partes:

- Zona de etiquetas
- Programa principal
- Subrutinas
- Tablas de datos

#### Zona de etiquetas

De acuerdo a las normas de uso de microcontroladores, es importante iniciar un programa, definiendo algunas localidades de la memoria Ram que se van a utilizar, con etiquetas o nombres que faciliten el proceso nemotécnico del programador, o de un potencial usuario que quiera entender el programa.

Se usa también esta zona, para preparar procedimientos (como subrutinas o símbolos) que se van a utilizar en el cuerpo del programa principal.

Formato: [nombre]   directiva   [operando]   [; comentario]



Ejemplo: Tabla EQU 500H ; Inicio de datos

Los corchetes indican que esos campos no son obligatorios.

En nuestro programa usaremos esta zona de definiciones para reservar localidades de la memoria Ram que almacenarán algunos datos importantes como se describirá posteriormente.

### **Programa principal**

Habitualmente está ubicado al inicio y, contiene la estructura general de las acciones que se deben realizar para cumplir con determinada tarea. En nuestro caso la finalidad es comandar el circuito de potencia del inversor trifásico.

En el programa principal se hallan las instrucciones para inicializar las variables o parámetros de tipo global, así como los llamados a subrutinas.

### **Subrutinas**

Son pequeños programas que realizan tareas específicas y repetitivas dentro del programa principal. Pueden ubicarse antes, o después del programa principal. Se hará uso de varias subrutinas.

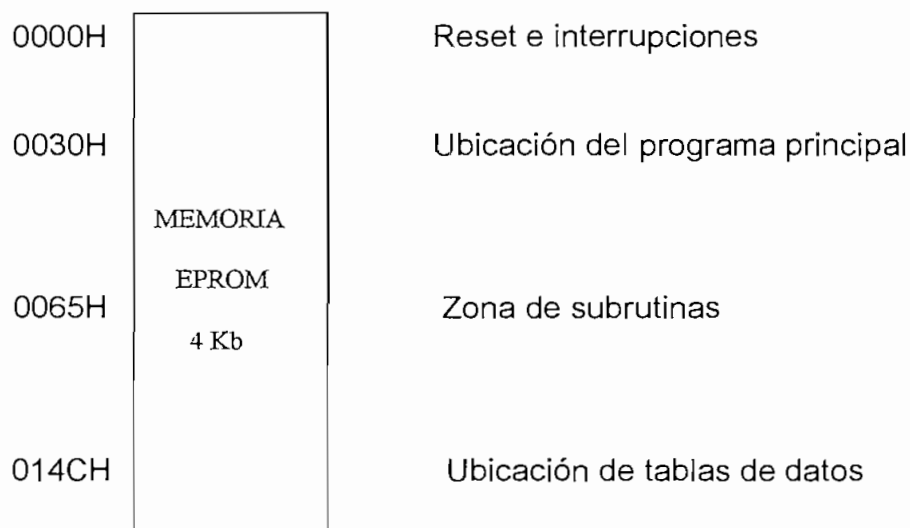
### **Tablas**

Es una zona de la memoria ROM, en donde se almacenan datos que solamente pueden ser leídos, pero no actualizados. En el programa, las tablas juegan un papel importante, pues aquí se almacenan los valores iniciales, que deberán cargarse en los Timers para generar temporizaciones diversas, y así lograr variar la frecuencia en los pulsos de disparo de los SCR's.

También se usará tablas, para almacenar los códigos de control y de datos para el manejo del LCD, los primeros para la inicialización del display; y, los últimos para presentar los mensajes.

Es conveniente también hacer una distribución de la memoria ROM para optimizar el uso de la misma. A esto se conoce como "mapa de memoria".

### Mapa de la memoria EPROM



El programa que debe satisfacer los siguientes requerimientos:

- Manejar un visualizador tipo LCD, de tal forma que al arrancar el programa, se presente en el display un mensaje. El LCD a utilizar es de 2 líneas por 16 caracteres y será manejado por medio del pòrtico P0.
- Debe enviar señales de disparo a los SCR's de la figura 4-1 según la secuencia: T1, T2, T3, T4, T5, T6, de tal manera que siempre estén conduciendo dos de ellos a la vez. Por el pòrtico P2 se enviarán estas señales.
- Para obtener la variación de la frecuencia de los pulsos de disparo, se usará el Timer 1 del microcontrolador.
- El dato que el microcontrolador toma como referencia para variar la frecuencia, lo obtiene de la salida del convertidor análogo ADC0804. Este dato de 8 bits se obtiene usando el pòrtico 1.

- Debe indicarse el valor de la frecuencia de la corriente en la salida del Inversor utilizando el LCD.

Para facilitar la codificación del programa en lenguaje Assembler, que satisfaga los requerimientos citados, se realiza el diagrama de flujo que se presenta en la figura 4-10. En este diagrama se observa en forma global la secuencia de tareas que realizará el microcontrolador.

Cada uno de los bloques que conforman el diagrama están representando un grupo de instrucciones o subrutinas. Las subrutinas tienen sus propios diagramas de flujo, los que se presentarán y explicarán posteriormente.

#### **Explicación del diagrama de flujo de la figura 4-10.**

Para entender el diagrama de flujo, se explica brevemente cada uno de los bloques involucrados en el gráfico. Cabe recordar que, según la nomenclatura empleada en la elaboración de diagramas de flujo, los rectángulos con doble línea vertical en los costados representan llamadas a subrutinas.

- **Inicializar parámetros**

Se definen las variables que se usarán en el desarrollo del programa y se seleccionan las localidades de la memoria que almacenarán temporalmente a determinados datos que serán utilizados.

Con las instrucciones:

RS	EQU	P3.5
ENB	EQU	P3.7

se asignan dos líneas de salida del pórtilo 3, a las entradas de control del LCD para seleccionar sus funciones de trabajo.

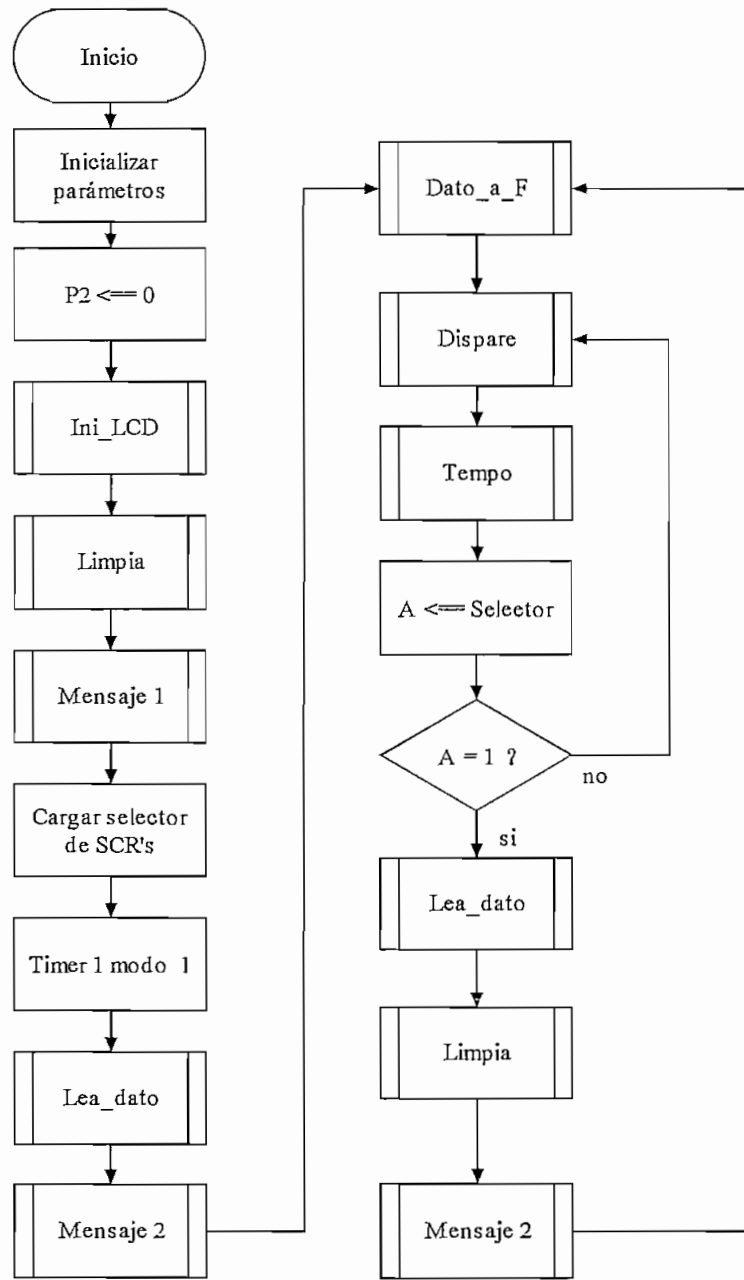


Figura 4-10. Diagrama de flujo del programa principal

Los LCD utilizan para su comunicación un bus de datos, pudiéndose configurar para ocho o cuatro bits y, un bus de control formado por las líneas RS o selección de registro, W / R o escritura / lectura, y, ENB o habilitación. Para enviar datos al LCD se hace uso de un protocolo de comunicación propio para este tipo de dispositivos.

Todo LCD posee dos registros importantes: uno es el registro de instrucción o IR, encargado de almacenar la operación que el controlador del LCD debe ejecutar, tal como borrar el display, cursor ON/OFF, desplazar a la derecha o izquierda el mensaje, etc.

El otro registro es el de datos o DR, encargado de mantener temporalmente los datos almacenados en la memoria RAM de mensajes a visualizar en el LCD.

Para seleccionar estos registros, se utiliza la señal de control del pin RS, un nivel alto selecciona el de datos, o DR; un nivel bajo, el de instrucciones o IR. Los dos registros pueden ser leídos y escritos a través de la línea de control del pin R/W. Un nivel alto o uno lógico leerá, un nivel bajo o cero lógico escribirá en los registros. En nuestro caso, el pin R/W estará conectado a cero lógico.

Las localidades de la memoria RAM del microcontrolador que usaremos con fines específicos son:

SELSCR	EQU	40H
TIMERH	EQU	41H
TIMERL	EQU	42H
D_INICIAL	EQU	43H
D_FINAL	EQU	44H

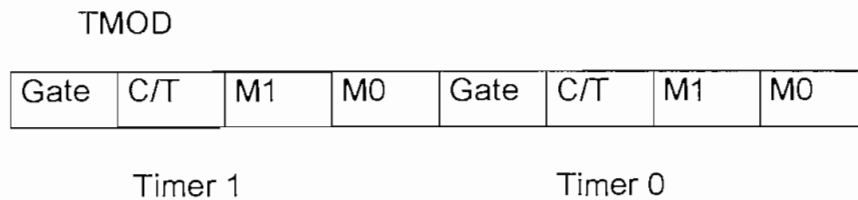
En SELSCR se almacena el dato para seleccionar el SCR que debe dispararse. TIMERH y TIMERL guardan el valor de arranque del Timer 1, encargado de la temporización para variar la frecuencia en la corriente de salida del Inversor. D\_INICIAL y D\_FINAL, almacenan temporalmente los datos de entrada al microcontrolador, estos datos provienen del integrado ADC0804 a través del pórtico 1.

Puesto que se usa el Timer 1 del microcontrolador, es necesario seleccionar su modo de trabajo. Se escoge el modo 1 (Timer en modo 16 bits), para ello se debe cargar el registro TMOD con el número 10H.

El siguiente cuadro presenta los diferentes modos de operación de los temporizadores (Timers).

MODO	M1	M0	MODO DE OPERACION
0	0	0	Temporizador de 13 bits
1	0	1	Temporizador/Contador de 16 bits
2	1	0	Temporizador/Contador de 8 bits con auto recarga
3	1	1	Contadores múltiples específicos

M1 y M0 son dos bits del registro TMOD del  $\mu$ P. Este registro selecciona el Timer 0 o Timer 1 a utilizarse, selecciona el modo de operación y decide si va trabajar como temporizador o como contador.



10H = 00010000  $\longrightarrow$  Timer 1 en modo 1

Regresando al diagrama de flujo de la figura 4-10, el segundo bloque solo indica que el p $\acute{o}$ rtico 2 debe arrancar con 0.

#### • Ini\_LCD

Esta subrutina se encarga de inicializar el LCD. Ver figura 4-11.

La subrutina va enviando secuencialmente los caracteres de inicialización del LCD. Estos est $\acute{a}$ n ubicados en la tabla de memoria Tab\_LCD y son:

38H, selecciona: bus de 8 bits, display de 2 l $\acute{i}$ neas, 7x5 dots

06H, el cu $\acute{r}$ sor se desplaza a la derecha

0EH, enciende el LCD y el cursor

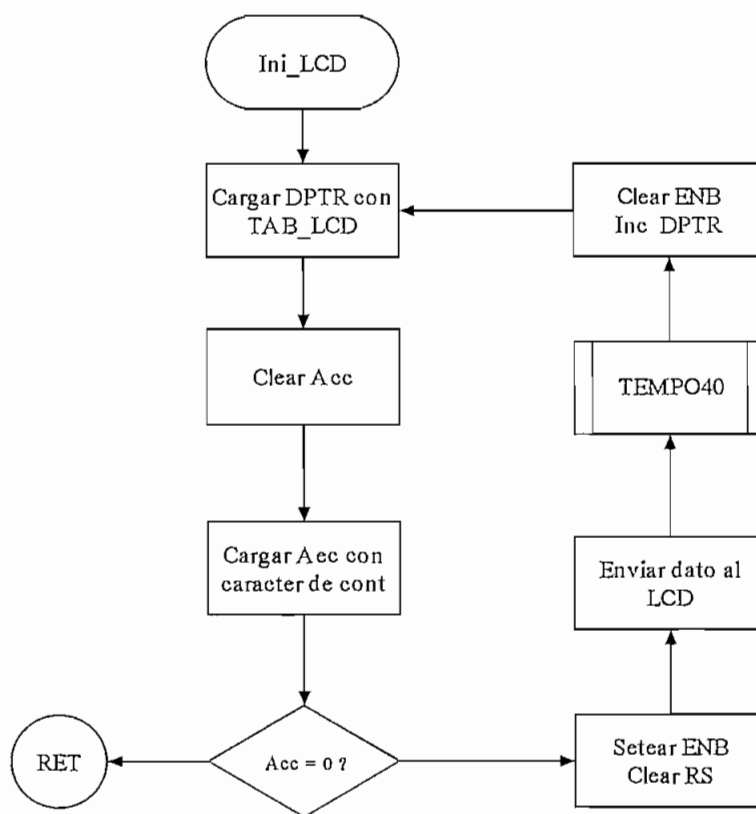


Figura 4-11. Diagrama de la subrutina Ini\_LCD

Entre cada código enviado al LCD se da un pulso en ENB y se llama a una subrutina de temporización de 40  $\mu$ S., hasta que se ejecute la instrucción.

La subrutina de temporización se indica en la figura 4-12.

- **Limpia**

Esta subrutina envía al LCD el código 01H y espera un tiempo de 1.64 mseg., para su ejecución. Ver figura 4-13.

De esta forma se borra el contenido del display y se prepara para escribir un mensaje en la pantalla.

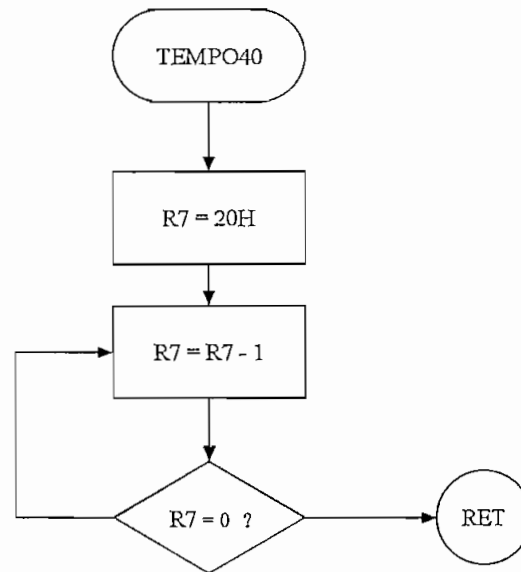


Figura 4-12. Subrutina TEMPO40.

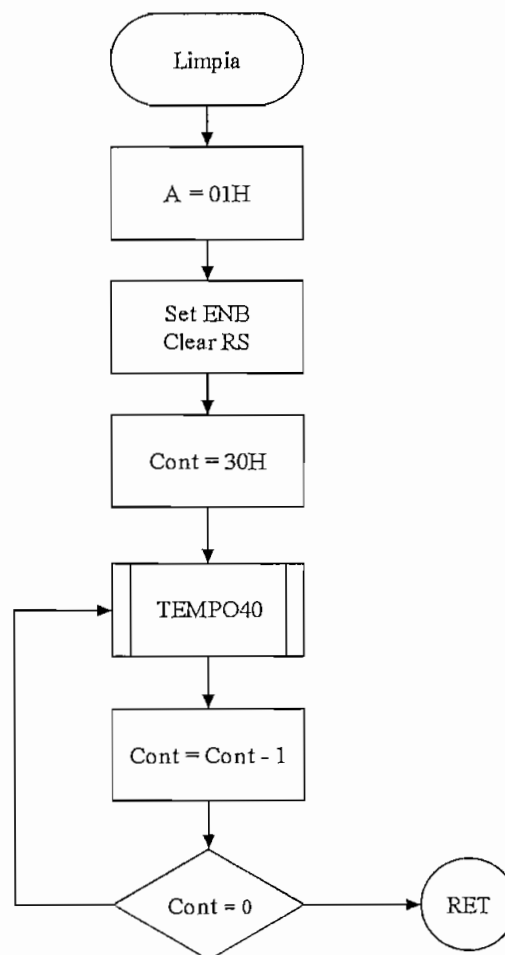


Figura 4-13. Subrutina Limpia



- **Mensaje 1**

En los LCD los mensajes a visualizar son almacenados en una RAM interna. Un controlador decodifica cada byte en un generador de caracteres en ROM de 7 x 5 incluido en el módulo. Los datos para caracteres están en código ASCII.

Esta subrutina tiene por objetivo enviar un mensaje al LCD antes de que se inicie el activado de los SCR's. El mensaje está ubicado en la zona de tablas de la memoria ROM direccionada por TAB\_M1. El mensaje se presentará en dos líneas, por lo que la subrutina debe manejar la ubicación de caracteres en ellas.

En la figura 4-14, se presenta el esquema de esta subrutina.

- **Cargar SELSCR**

Se procede a cargar el controlador de disparo de los SCR's. Este se carga inicialmente con el valor 01H = 00000001 B. El bit irá rotando de tal manera que permita seleccionar secuencialmente los SCR's a ser disparados. Ver la tabla 4.1

<b>Valor de SELSCR</b>	<b>Activa SCR</b>
00000001	1
00000010	2
00000100	3
00001000	4
00010000	5
00100000	6

Tabla 4-1.

Luego de aplicarse el pulso de disparo a la compuerta del SCR 6, el selector vuelve a cargarse con el valor inicial 01H, y se repite el ciclo.

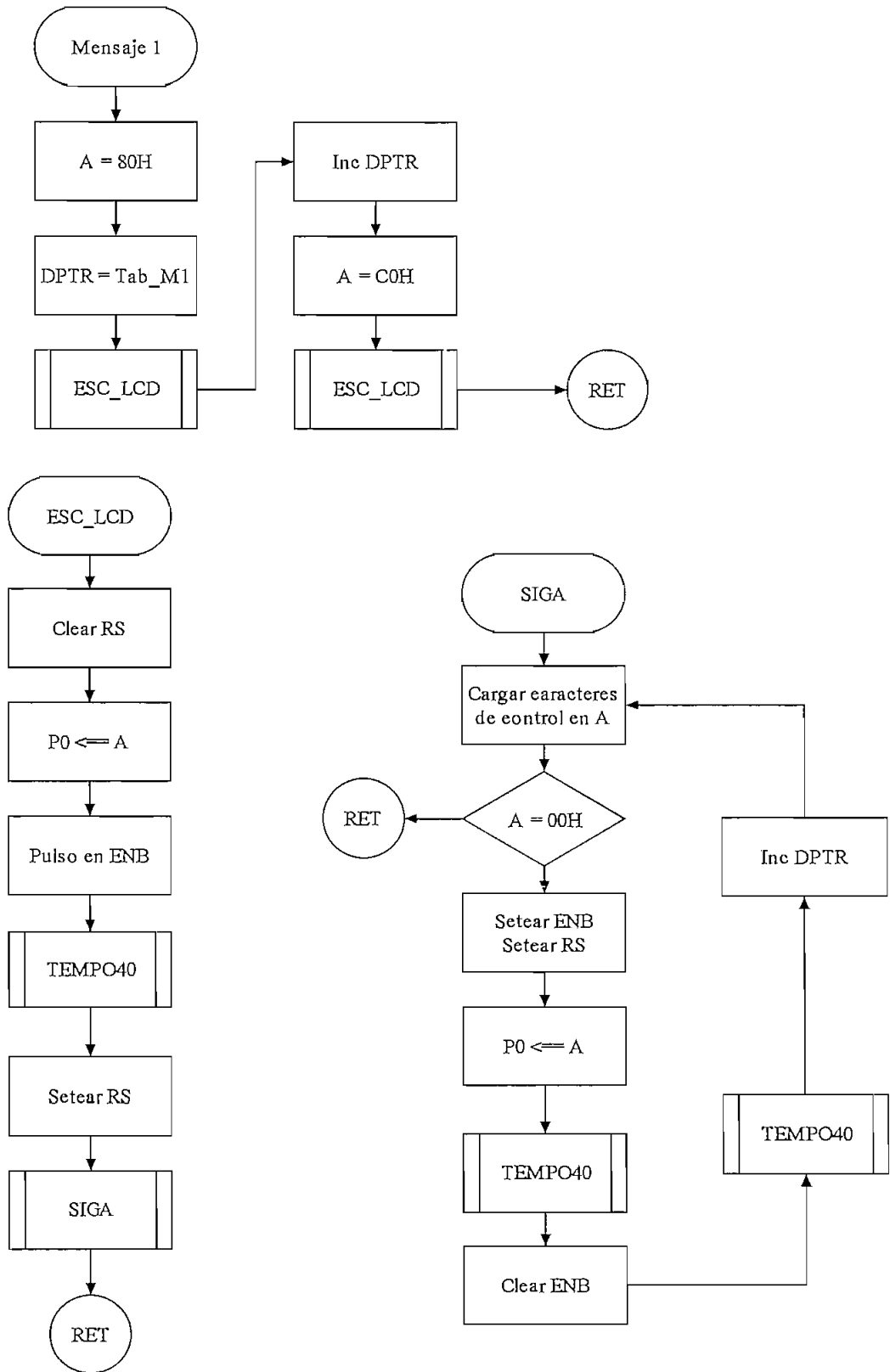


Figura 4-14. Subrutinas Mensaje\_1 y otras auxiliares

- **Timer 1 modo 1**

Se selecciona el modo de funcionamiento del Timer 1, con el registro TMOD. Esto se explicó anteriormente.

- **Lea\_Dato**

Esta subrutina nos permite ingresar el dato que viene desde el ADC0804 para procesarlo posteriormente.

El dato que se ingresa al p rtico 1 del microcontrolador es un n mero binario de 8 bits que var a en el rango de 00H a FFH. Este se lee 20 veces para asegurar una correcta lectura.

El dato binario es generado por el ADC0804 al variar el voltaje anal gico de entrada a este integrado mediante un potenc metro.

En la figura 4-15, se presenta el diagrama de flujo de esta subrutina.

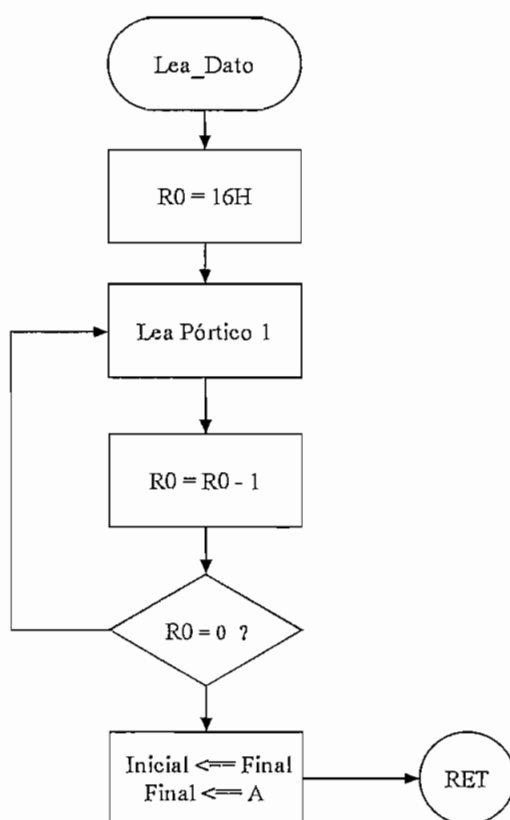


Figura 4-15. Subrutina Lea\_Dato

• **Mensaje\_2**

Esta subrutina nos permite recibir el dato externo en código binario de nos envía el ADC0804 y, lo convierte a caracteres que puedan ser interpretados por el usuario. Estos caracteres son presentados en la pantalla del LCD luego de ser procesados usando códigos ASCII.

Para facilitar la tarea de conversión se usarán las tablas direccionadas por TAB\_DIG1 y TAB\_DIG2, las que almacenan los dígitos 1 y 2 respectivamente del valor de frecuencia que se observará en el LCD.

Como se va a utilizar nuevamente el LCD con mensajes diferentes a los que presentó anteriormente, se entiende que hay que volverlo a inicializar para determinar la ubicación de los caracteres en el display, el borrado, el desplazamiento del cursor, etc.

El diagrama de flujo de la figura 4-16, presenta el funcionamiento de esta subrutina. En el diagrama se puede apreciar que esta subrutina requiere de otras auxiliares, las que se presentan adjuntas a ella.

• **Dato\_a\_F**

Esta subrutina tiene por función procesar el dato ingresado a una variable temporal signada como D\_Final y que ocupa la dirección 44H de la RAM.

El dato ingresado es introducido al acumulador y sumado con el valor del DPTR, direcciona la ubicación de un número en la tabla con el cual iniciará la cuenta del Timer 1. Este tiempo produce un sobre flujo del Timer se procede a disparo a la compuerta del SCR que corresponde a la frecuencia.

Para producir los pulsos vamos a partir de la frecuencia de reloj del puerto P2 del microcontrolador que se presenta en el diagrama de flujo.

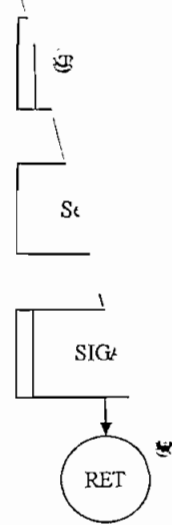


Figura 4-16

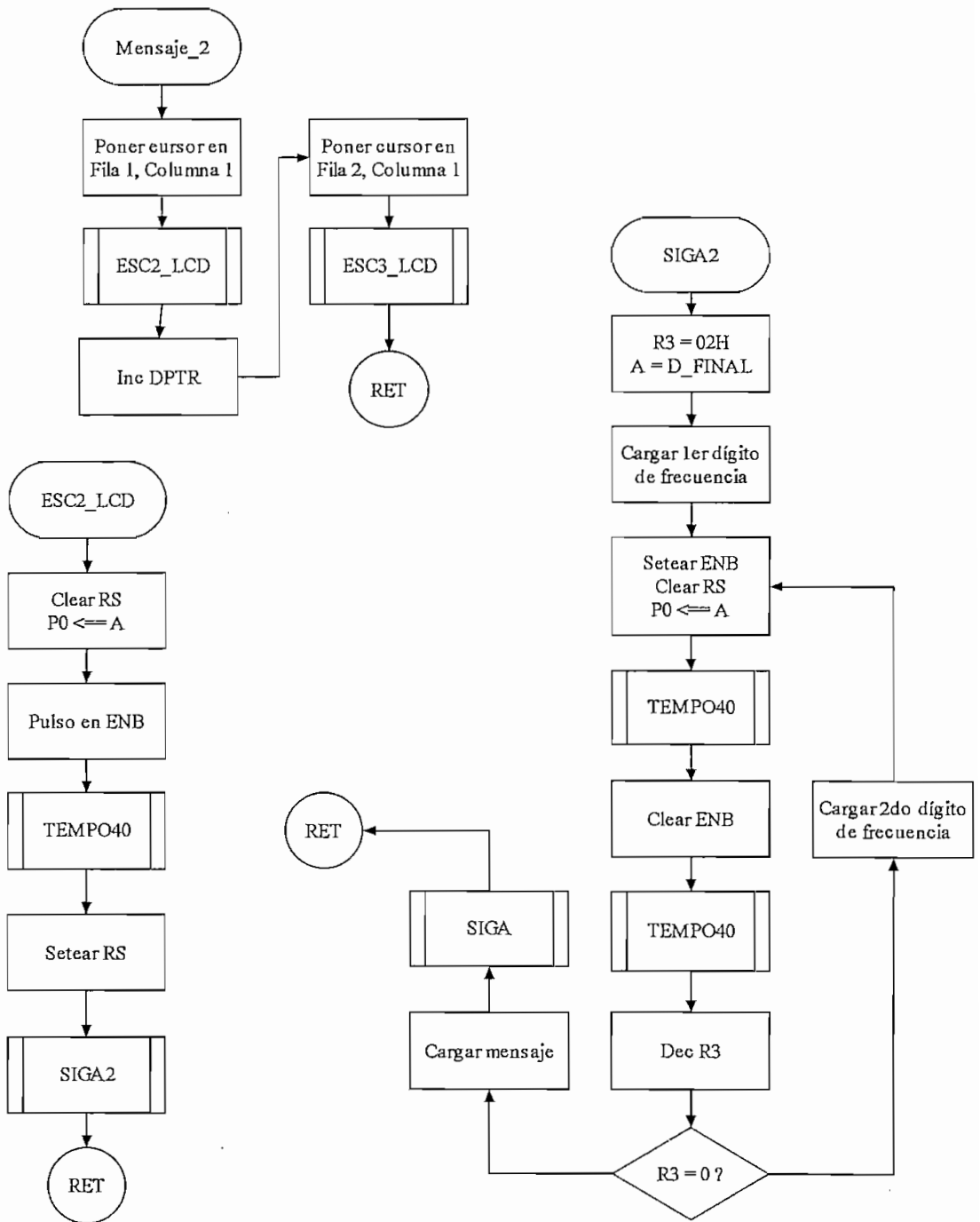


Figura 4-16. Diagrama de flujo de la subrutina Mensaje\_2

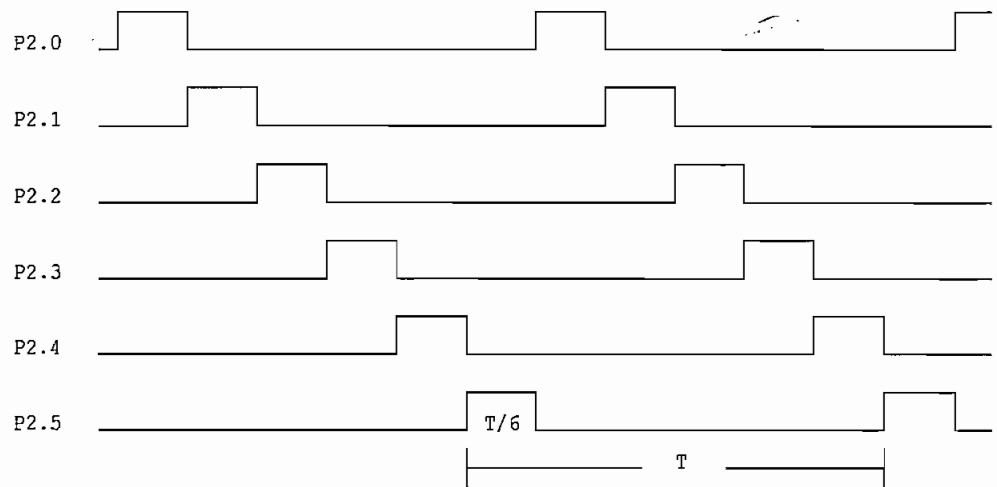


Figura 4-17. Señales que se producen en P2

Para cada transición de 0 L a 1 L que aparece en P2, en la tarjeta ASCR del Hardware se obtiene un pulso de disparo que será aplicado a una de las compuertas de los SCR's. Se puede observar que el desfase entre los pulsos es de  $60^\circ$  y que ninguno de los SCR's es disparado al mismo tiempo que otro.

Si se hace variable el periodo  $T$ , entonces también la frecuencia de los pulsos será variable y en consecuencia la frecuencia de la corriente de salida del inversor trifásico también será variable. En este diseño, asociamos a cada cuatro valores hexadecimales consecutivos en la entrada, un valor de frecuencia

A continuación se presenta, en la tabla 4-2, una pequeña parte de la tabla de conversión, de dato hexadecimal a valor inicial del Timer. Este nuevo dato se cargará en los dos registros de 8 bits que componen el Timer 1, para que inicie la cuenta con ese valor.

TABLA DE CONVERSION: COD. BIN A FRECUENCIA  
 CRISTAL OSCILADOR: 8 MHz  
 CICLO DE MAQUINA: 1.5  $\mu$ S

N. Hex	frec. Hz	T US	TH $\mu$ S	TL $\mu$ S	No. De CM	Valor inic. del timer (Dec)	Valor inic. del timer (Hex)
0	10	100000	16667	83333,3	11111	54424	D498
1	10	100000	16667	83333,3	11111	54424	D498
2	10	100000	16667	83333,3	11111	54424	D498
3	10	100000	16667	83333,3	11111	54424	D498
4	11	90909	15152	75757,6	10101	55434	D88A
5	11	90909	15152	75757,6	10101	55434	D88A
6	11	90909	15152	75757,6	10101	55434	D88A
7	11	90909	15152	75757,6	10101	55434	D88A
8	12	83333	13889	69444,4	9259	56276	DBD4
9	12	83333	13889	69444,4	9259	56276	DBD4
A	12	83333	13889	69444,4	9259	56276	DBD4
B	12	83333	13889	69444,4	9259	56276	DBD4
C	13	76923	12821	64102,6	8547	56988	DE9C
D	13	76923	12821	64102,6	8547	56988	DE9C
E	13	76923	12821	64102,6	8547	56988	DE9C
F	13	76923	12821	64102,6	8547	56988	DE9C
10	14	71429	11905	59523,8	7937	57598	E0FE
11	14	71429	11905	59523,8	7937	57598	E0FE
12	14	71429	11905	59523,8	7937	57598	E0FE
13	14	71429	11905	59523,8	7937	57598	E0FE

Tabla 4.2 Conversión de código hexadecimal a frecuencia

En la tabla se presentan los siguientes parámetros:

- N.Hex: Número en hexadecimal que ingresa a P1  
 Frec: Frecuencia de la señal que se desea obtener  
 T: Período de la señal generada en P2  
 TH: Tiempo de la señal en alto  
 TL: Tiempo de señal en bajo  
 Valor inic: Valor inicial que en hexadecimal tiene 16 bits, por lo que será almacenado en los 2 registros del Timer 1  
 CM: Ciclos de máquina. Es decir, 12 oscilaciones de reloj para este microcontrolador

La subrutina que hace esta función de conversión de dato hexadecimal de entrada a valor de carga en el timer 1 se presenta en la figura 4-18.

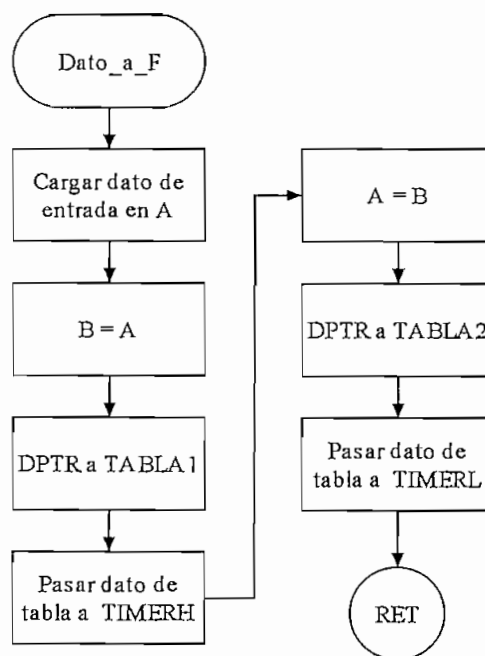


Figura 4-18. Diagrama de flujo de Dato\_a\_F

Los datos a cargarse en el Timer son ubicados en dos tablas: TABLA1 y TABLA2.

- TABLA1 contiene el byte más significativo. Se carga en TH1
  - TABLA2 contiene el byte menos significativo. Se carga en TL1
- TH1 y TL1 son los 2 registros que forman el timer 1 y, están ubicados en la zona SFR de la RAM del microcontrolador.
- **Dispare**  
Esta subrutina se encarga de generar los pulsos de disparo hacia las compuertas de los SCR's, en base a los datos detectados en el pórtilo P1, datos que vienen de la salida del integrado ADC0804.
  - **Tempo**



Se procede a mantener un tiempo de espera, antes de efectuar el próximo pulso de disparo, a la compuerta del SCR indicado por un selector.

Este ciclo de activado de los SCR's se realiza secuencialmente con un desfase de 60 grados. Si el microcontrolador detecta un nuevo dato, lo lee una vez que concluye un ciclo completo de disparos.

El código del programa se presenta en el Anexo 11.

## CAPITULO 5

### RESULTADOS EXPERIMENTALES Y CONCLUSIONES

En este capítulo se presentan los resultados obtenidos con el inversor de corriente accionando dos tipos de carga: R-L, y R-L-E.

Los circuitos que se realizaron tanto para el sistema de control, como para el sistema de potencia, se documentan mediante fotografías que se presentan a continuación.

Las formas de onda obtenidas en cada una de las pruebas, fueron observadas con un osciloscopio Tektronix TDS 210, el que permite llevar los resultados mediante una interfaz, a un computador personal, el software utilizado para este propósito permite entre otras características obtener el contenido armónico de las formas de onda capturadas, lo que es de mucha utilidad para el desarrollo de la presente tesis.

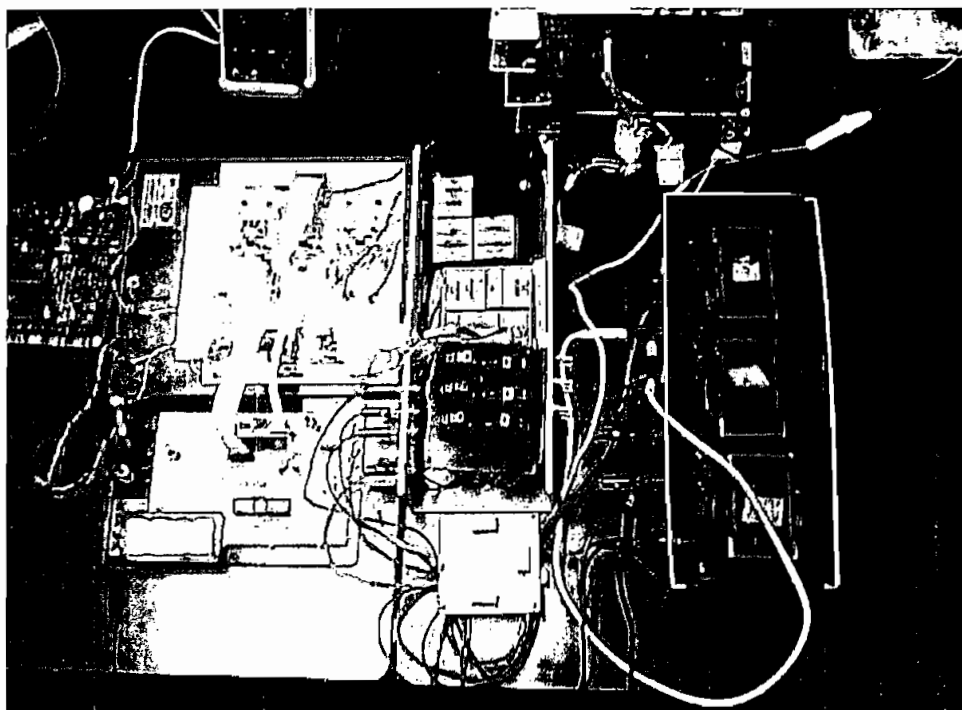
#### 5.1 EVALUACION DEL SISTEMA DE CONTROL

Se procedió a verificar el funcionamiento del software desarrollado con el fin de generar pulsos de disparo para las compuertas de los SCR's, el rango de frecuencia esperado esta comprendido entre 10 y 65 Hz, los datos medidos en el osciloscopio dan valores entre 9.7 y 67.5 Hz., que son muy próximos a lo previsto.

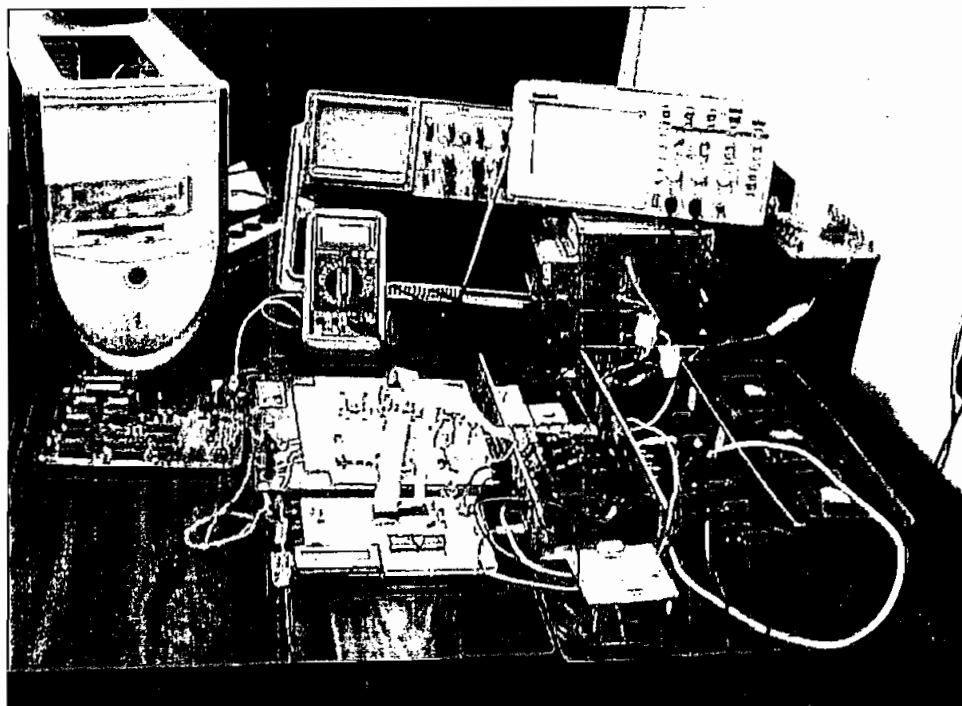
Adicionalmente se tomó un registro gráfico de las formas de onda en dos partes críticas del circuito:

- En el pórtilo 2 del microprocesador. Se observaron las señales en los pines 21 a 26 que corresponden, en su orden, a las 6 líneas P2.0, P2.1 ... P2.5, por las cuales salen las señales periódicas con un retardo de 60 grados entre cada una de ellas.

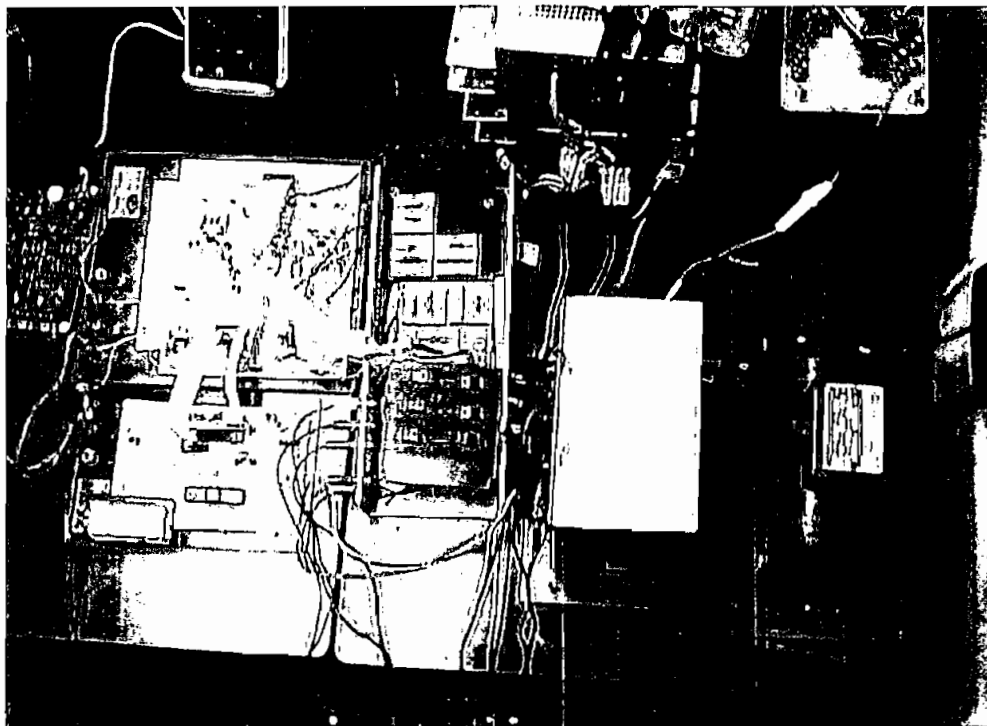
En la figura 5.1 se presentan las señales obtenidas en los canales 1 y 2 del osciloscopio. Estas señales corresponden a las líneas P2.1 y P2.3 del microcontrolador.



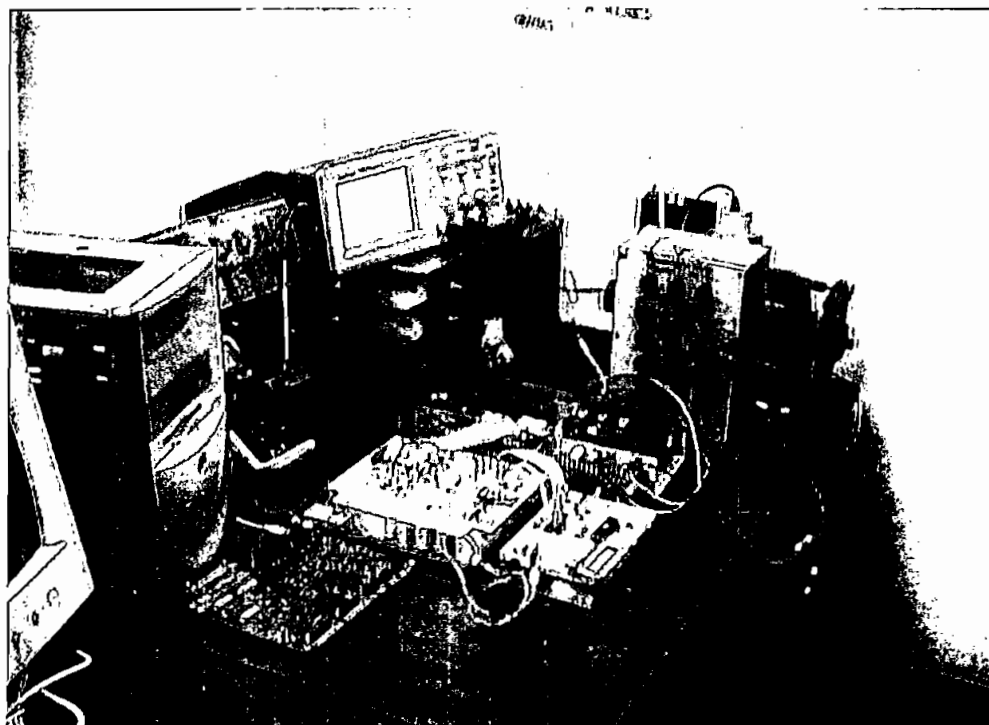
Fotografía 5-1. El inversor de corriente accionando carga R-L



Fotografía 5-2. Equipo utilizado para el registro de datos



Fotografía 5-3. El inversor de corriente accionando una carga R-L-E



Fotografía 5-4. Equipo utilizado para el registro de datos

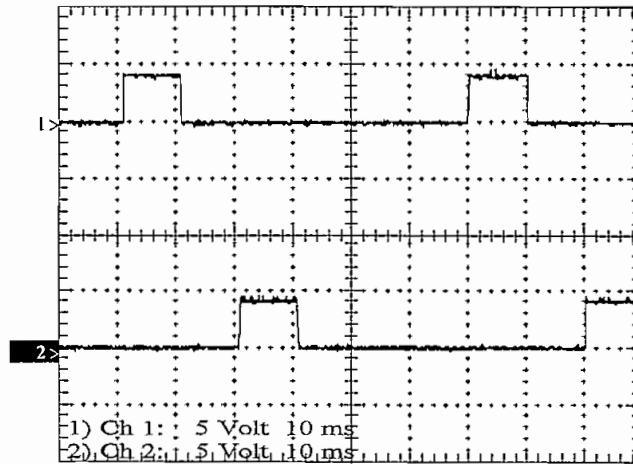


Fig. 5-1. Señales en dos líneas del pórtico 2

Se observa que entre las dos señales existe un defasaje de 120 grados, lo cual está acorde a lo esperado.

El voltaje de salida es una señal cuadrada de aproximadamente 4 voltios pico, cuyo período es de  $T = 60$  mseg., lo que corresponde a una frecuencia de  $f = 16,6$  Hz.

- En los conectores de salida de la tarjeta de disparo.

La figura 5.2 presenta los pulsos de disparo que se aplican a las compuertas de los SCR's 2 y 4. El canal 1 corresponde a la señal obtenida en el conector JP5 de la figura 4.8.

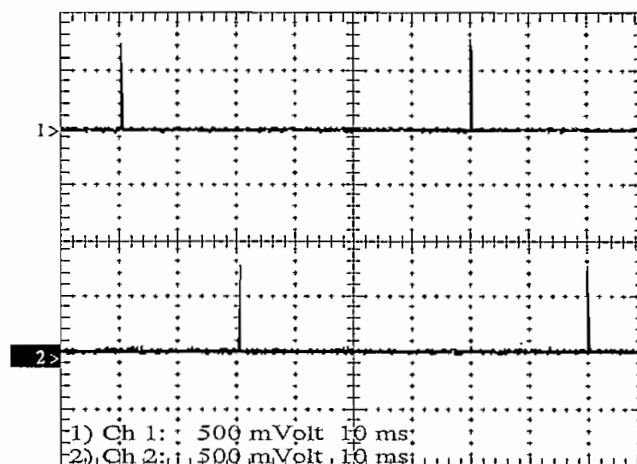


Figura 5-2. Pulsos aplicados a las compuertas de T2 y T4. Ver figura 4.1

De acuerdo a las especificaciones técnicas citadas en el Anexo 5, para el disparo del SCR, se requiere pulsos de voltaje entre 0.6 y 1.5 voltios, y en el gráfico se observa que las amplitudes de los pulsos están dentro del rango previsto.

En conclusión, el circuito de control funciona cumpliendo con las condiciones propuestas en el trabajo teórico.

## 5.2 EVALUACION DEL CIRCUITO DE POTENCIA ACCIONANDO CARGA R – L.

Para estas pruebas, se realizó la conexión de tres cargas formadas por una resistencia de  $4.7 \Omega$ , y una bobina de inductancia  $39 \text{ mH.}$ , y resistencia interna de  $0.6 \Omega$ , estructurando una conexión delta.

Luego de realizada la secuencia de arranque del inversor, detallada en el Anexo 9, se procedió a verificar los voltajes y corrientes en el circuito. Las formas de onda registradas, fueron tomadas con una corriente de alimentación de  $225 \text{ mA.}$ , y una frecuencia de trabajo de  $29.2 \text{ Hz}$ , y se presentan a continuación.

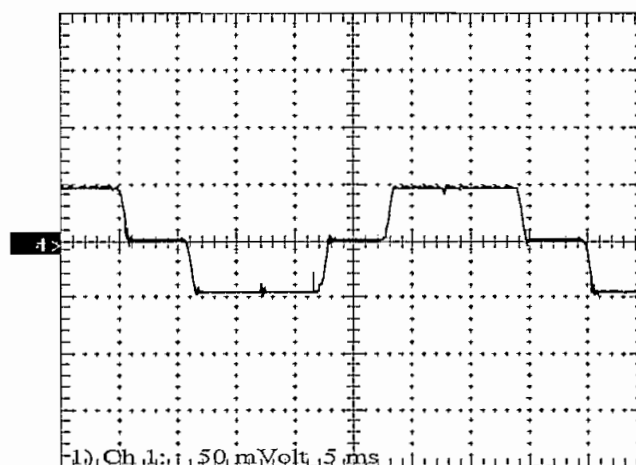
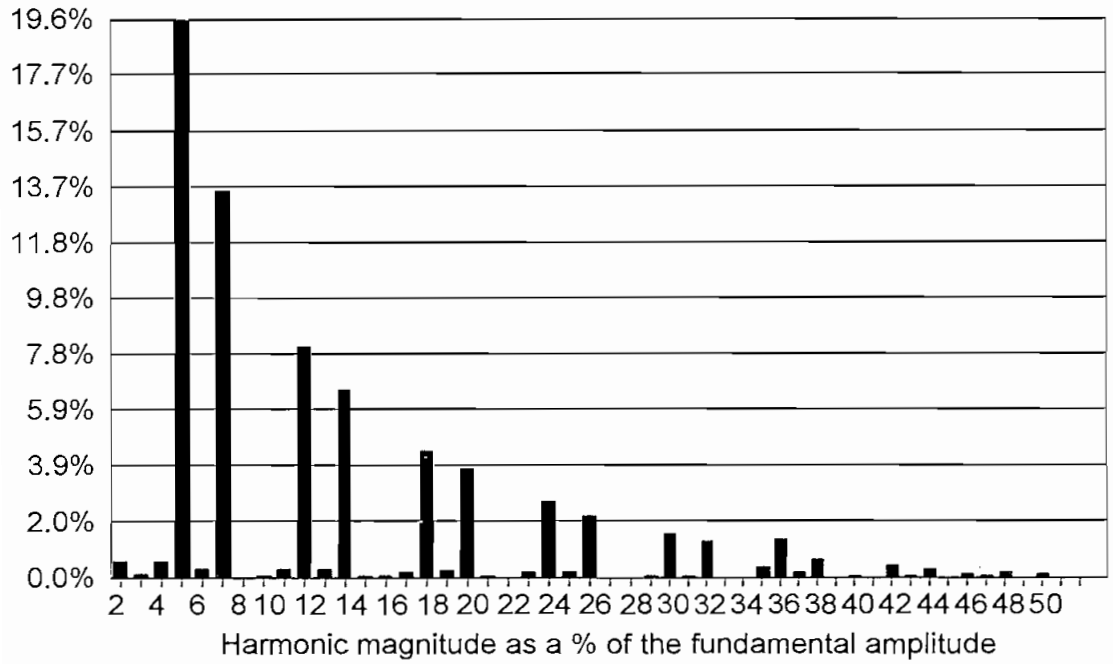


Figura 5-3. Corriente de línea, obtenida sobre una resistencia de  $0.22 \Omega$



Voltage: Ch 1  
 Current:  
 # Harmonics: 51  
 Type: Voltage Magnitude

Figura 5-4. Contenido armónico de la corriente de línea

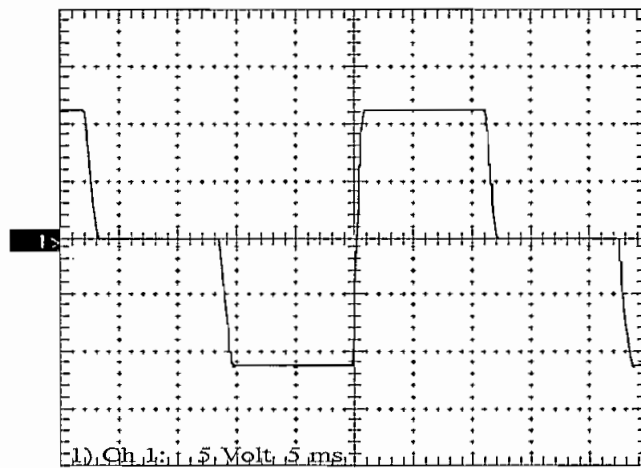


Figura 5-5. Voltaje sobre el condensador C6. Ver figura 4.1

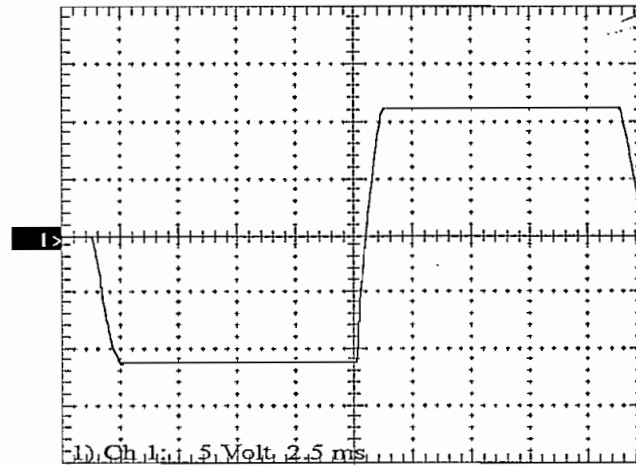


Figura 5-5a. Voltaje sobre el condensador C6, para obtención del tiempo de conmutación

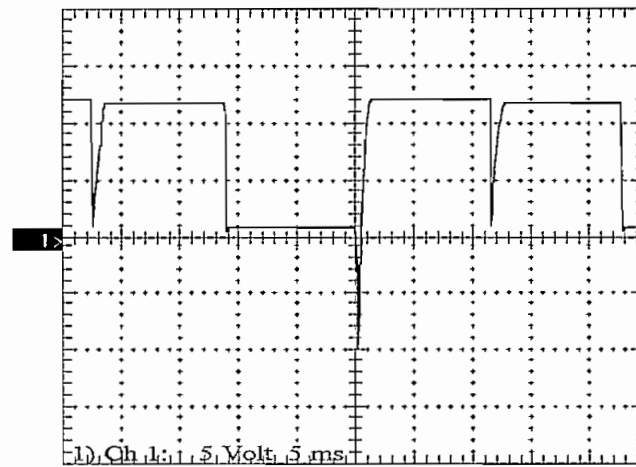


Figura 5-6. Voltaje ánodo – cátodo SCR 6. Ver figura 4-1

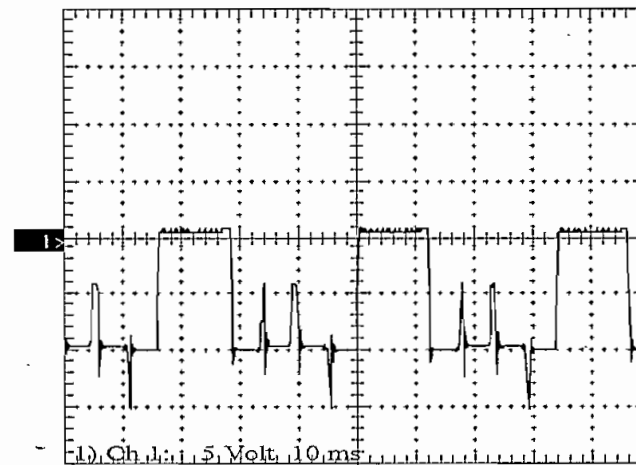


Figura 5-7. Voltaje ánodo-cátodo diodo D6. Ver figura 4-1



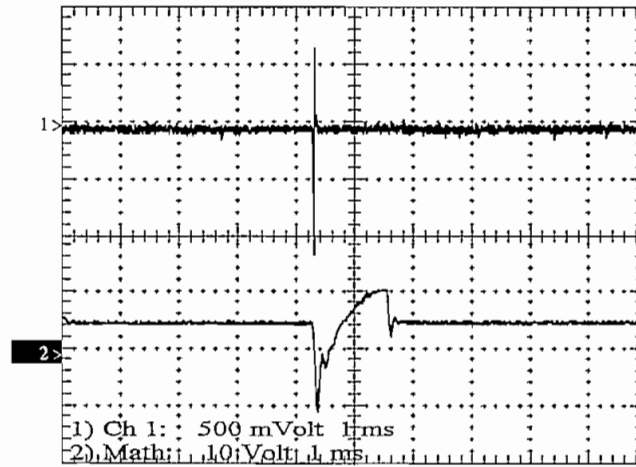


Figura 5-8. Canal 1: Corriente de entrada al inversor  
 Canal 2: Voltaje a los terminales de entrada del inversor

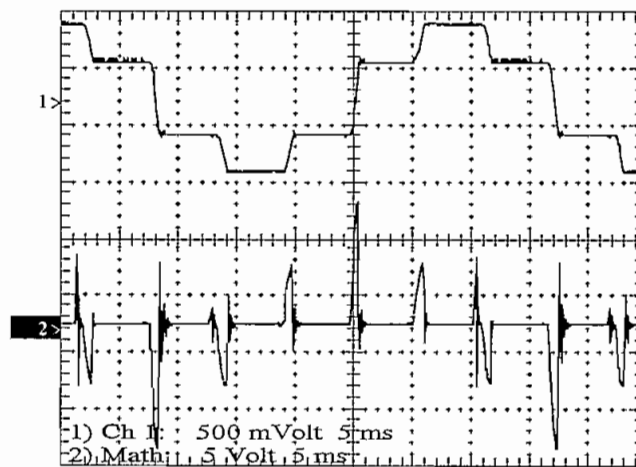
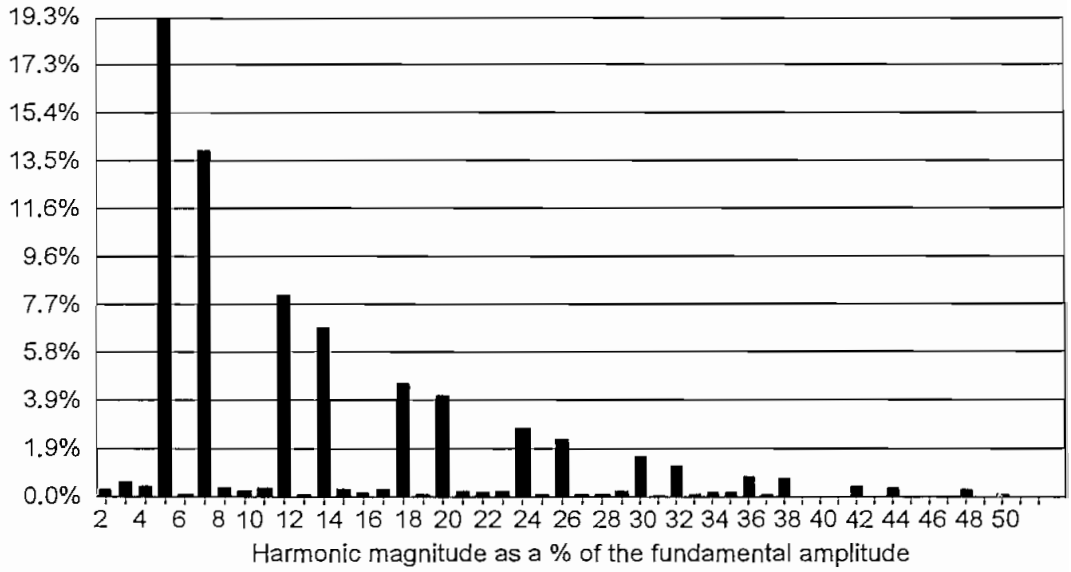


Figura 5-9. Canal 1: voltaje sobre resistencia de carga.  
 Canal 2: voltaje sobre la bobina de la misma fase.



Voltage: Ch 1  
 Current:  
 # Harmonics: 51  
 Type: Voltage Magnitude

Figura 5-10. Contenido armónico de la corriente de fase

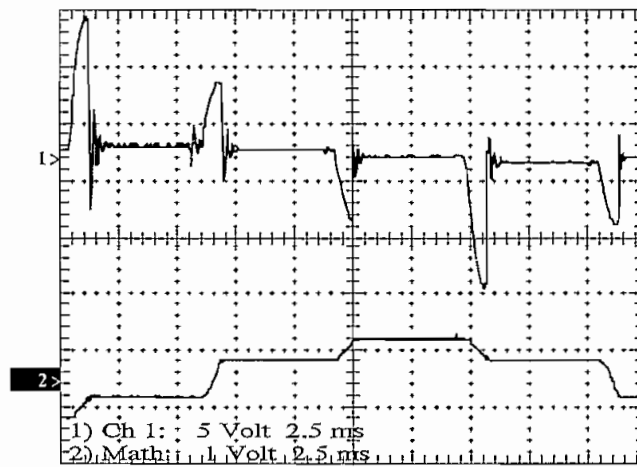


Figura 5-11. Canal 1: Voltaje fase – fase  
 Canal 2: Corriente de fase

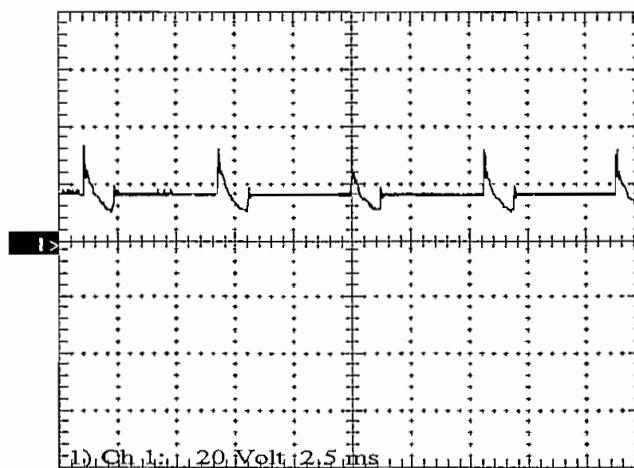


Figura 5-12. Voltaje en la bobina de choque

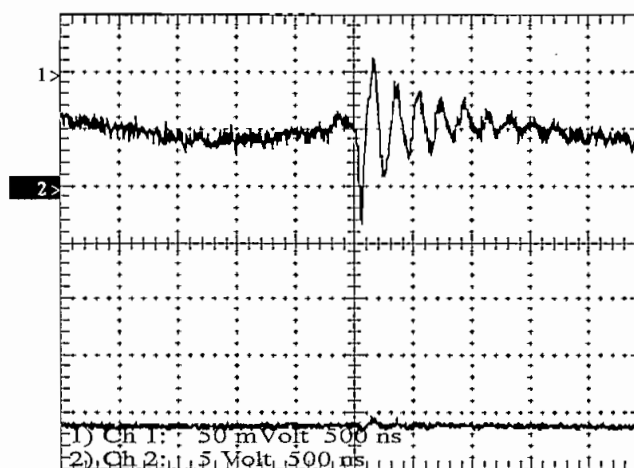


Figura 5-13. Canal 1: Corriente entregada por la fuente de continua  
Canal 2: Voltaje a la salida de la fuente de continua

Con relación a los gráficos anteriores podemos citar las siguientes conclusiones.

- Respecto a la figura 5-3, se observa que el valor de la corriente de línea se mantiene prácticamente constante en los intervalos de no conmutación, su forma es muy similar a la esperada en el estudio teórico.
- En la figura 5-4, se observa el contenido armónico de la corriente de línea.
- En la figura 5-5, se observa la forma de onda del voltaje sobre el condensador C6, pudiéndose medir un valor máximo de voltaje

igual a 11 voltios, el valor esperado es de 11.8V, la forma de onda corresponde a lo previsto.

- De la figura 5.5a, se observa que el tiempo de conmutación corresponde a 1.25 mseg., el valor esperado es de 1.23 mseg.
- La figura 5-6, corresponde al voltaje ánodo – cátodo del SCR 6, en esta se puede observar un voltaje de aproximadamente 1 voltio cuando se encuentra en conducción, luego se observa un pico negativo de voltaje que corresponde al instante en que es disparado el SCR 2, haciendo que aquel se apague, luego el SCR 6 adquiere un voltaje positivo, y la transición hacia cerca de cero voltios se tiene al momento en que es disparado el SCR 4.
- La figura 5-7, presenta el voltaje ánodo-cátodo del diodo D6, en los intervalos de conducción y de polarización inversa.
- En la figura 5-8, se presenta: en el canal 1, la corriente de entrada al inversor, tomada sobre una resistencia de  $0.22\Omega$ , colocada después de la bobina de choque; mientras en el canal 2 se observa el voltaje en los terminales de entrada al inversor, se puede observar los picos de corriente y de voltaje producidos en las conmutaciones.
- En la figura 5-9, en la señal correspondiente al canal 1, se observa la forma de la corriente de fase, que ha sido registrada indirectamente sobre la resistencia de  $4.7\ \Omega$ . En el canal 2, se observa los picos de voltaje sobre la bobina de la misma fase en los instantes de conmutación.
- La figura 5-10, presenta el contenido armónico de la corriente de fase
- En la figura 5-11, se observa el voltaje fase-fase, destacándose la presencia de picos elevados de voltaje en los instantes de conmutación.
- En las figuras 5-12 y 5-13, se puede apreciar el efecto de las conmutaciones en las formas de onda del voltaje en la bobina de

choque, de la corriente de entrada al inversor; y, sobre el voltaje de la fuente DC.

Podemos concluir que los resultados obtenidos para carga R-L, se ajustan a lo esperado en el estudio teórico.

### 5.3 EVALUACION DEL CIRCUITO DE POTENCIA ACCIONANDO CARGA R-L- E.

Para este caso se procedió a conectar un motor trifásico de inducción de características detalladas en el capítulo 3, los gráficos registrados para esta carga se presentan a continuación.

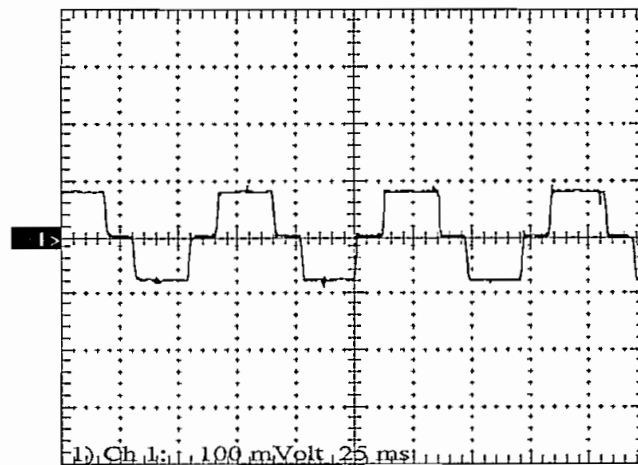


Figura 5-14. Corriente de fase, sobre una resistencia de  $0.22\Omega$

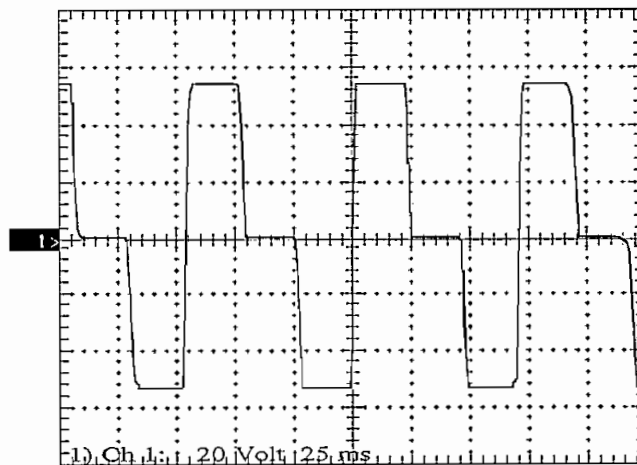


Figura 5-15. Voltaje en el condensador C6. Ver figura 4-1

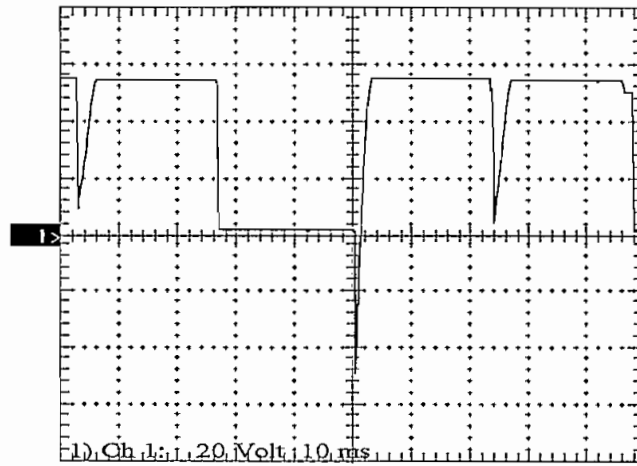


Figura 5-16. Voltaje ánodo-cátodo SCR 6. Ver figura 4-1

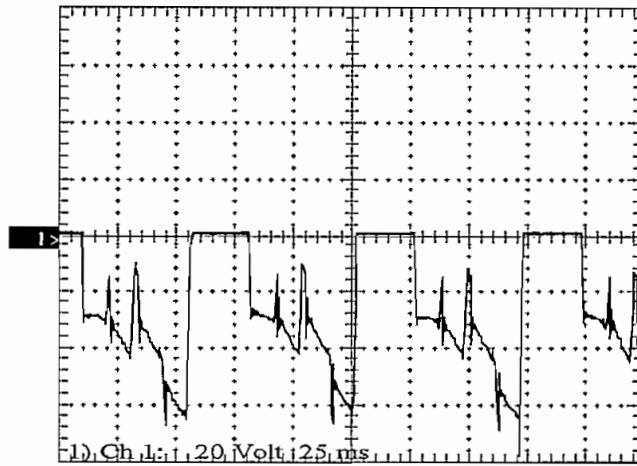


Figura 5-17. Voltaje ánodo – cátodo diodo D6. Ver figura 4-1

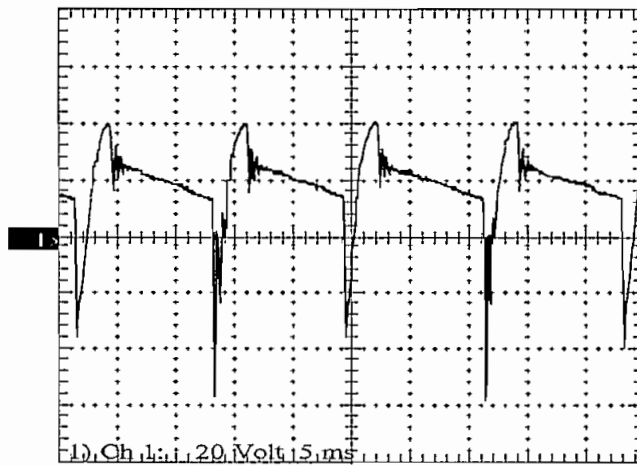


Figura 5-18. Voltaje de entrada al inversor. Ver figura 4-1

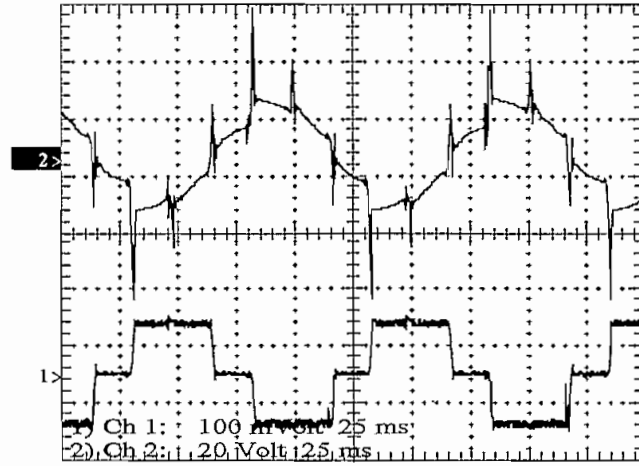


Figura 5-19. Canal 1: Corriente de línea. Canal 2: voltaje fase – fase

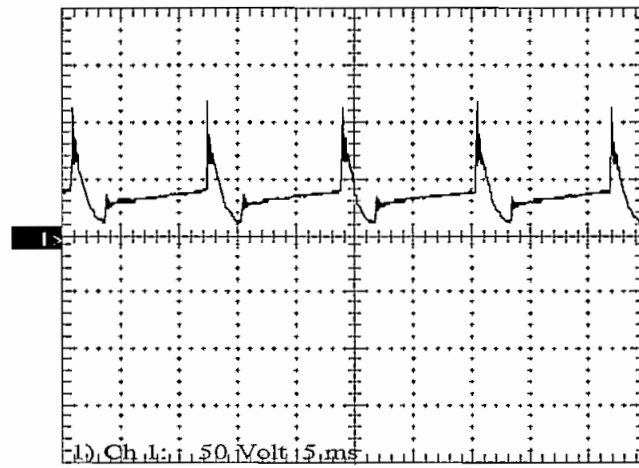


Figura 5-20. Voltaje en la bobina de choque.

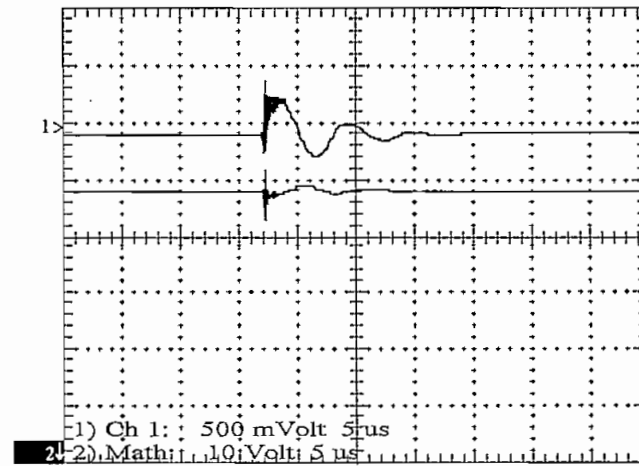


Figura 5-21. Canal 1: Corriente de entrada al inversor  
Canal 2: Voltaje en la fuente de continua

Con respecto a los gráficos anteriores se puede concluir los siguientes aspectos.

- La figura 5-14, nos permite apreciar que la corriente de entrada permanece constante y sin mayores distorsiones en los intervalos de no conmutación, La corriente fue tomada sobre una resistencia de  $0.22\Omega$ , por lo que se tiene una corriente de entrada de 360mA.
- En la figura 5-15, se muestra el voltaje sobre el condensador C6, allí podemos observar que el voltaje pico que soporta el condensador es de 53 V. La forma de onda y las amplitudes están de acuerdo a lo previsto.
- Respecto a la figura 5-16, se observa que la forma de onda sobre el SCR 6, es muy similar a la obtenida para el caso de carga R – L, notándose que las amplitudes de los voltajes se han incrementado.
- En el caso de la figura 5-17, se puede observar que el voltaje en los intervalos de no conducción en los diodos presenta componentes adicionales al caso de carga R – L, originadas por la fuerza contra electromotriz del motor, de todas maneras se puede concluir que estos voltajes en ningún momento son positivos lo que permite el buen funcionamiento del inversor.
- En la figura 5-18, se observa el voltaje de entrada al inversor, debe notarse que durante los intervalos en donde el voltaje es negativo, se devuelve energía a la fuente.
- Los voltajes fase – fase presentados en la figura 5-19, permiten observar la presencia de sobre impulsos, superpuestos a las señales normales entre las fases, los que son originados por los voltajes transitorios en el momento de las conmutaciones.
- En las figuras 5-20, y 5-21 se observa el efecto de las conmutaciones en el voltaje sobre la bobina de choque, en la corriente de entrada al inversor; y, en el voltaje de la fuente DC.

Con las pruebas realizadas, se ha verificado el buen funcionamiento del inversor, accionando una carga R-L-E, adicionalmente se ha



comprobado que las formas de onda obtenidas, corresponden a las presentadas en la referencia [8].

## 5.4 CONCLUSIONES

Al término del presente proyecto de titulación, se ha llegado a las siguientes conclusiones:

- La obtención de un sistema de ecuaciones integro-diferenciales, para el análisis del comportamiento del inversor en sus diferentes etapas, inicialmente con carga R-L, permitió que se pueda tener una gran aproximación en el cálculo de voltajes y corrientes por los diferentes elementos que conforman el circuito de potencia, lo que a su vez permite el dimensionamiento de diodos, SCR's y condensadores.
- El estudio matemático realizado para el caso de carga R-L-E, requiere disponer de características propias de una máquina de inducción, por ejemplo las inductancias de dispersión, de magnetización, de las resistencias internas de los bobinados; etc., con el fin de que se pueda dimensionar los elementos de potencia adecuadamente.
- La utilización de una fuente de voltaje, en serie con una inductancia de valor elevado, para simular una fuente de corriente, dio buenos resultados para los dos tipos de carga, puesto que la corriente se mantuvo prácticamente constante durante la operación del inversor a frecuencia variable.
- Puesto que las corrientes de alimentación conseguidas con el sistema propuesto, son relativamente bajas, este hecho permitió que el inversor pueda ser aplicado a varios motores sin peligro de que se produzcan voltajes muy elevados que puedan dañar los componentes del circuito.
- En el caso de utilizarse corrientes más elevadas, es imprescindible el cálculo de redes de protección para los semiconductores, así como también de los dispositivos de enfriamiento [9].

- El rango de operación verificado del inversor, accionando carga R-L, fue con corrientes de línea de hasta 800 mA, y en frecuencia desde 10 hasta 65 Hz; y, con carga R-L-E la corriente máxima utilizada fue de 500 mA, y el rango de frecuencia desde 10Hz hasta 35Hz, valores para los que el inversor operó adecuadamente.
- Para el caso de carga R-L-E, al subir la frecuencia por encima de 35 Hz., el motor de inducción experimenta una brusca disminución de su velocidad hasta que finalmente se detiene, sin embargo las formas de onda de corrientes de fase, y las conmutaciones en el inversor se mantienen inalteradas..
- La utilización de cuatro fuentes de polarización independientes, para realizar los disparos a los SCR's, complica la circuitería, pero se comprobó que su presencia permite el buen funcionamiento del equipo.
- La utilización de un microcontrolador para la generación de los pulsos de disparo a frecuencias variables, simplifica el diseño y montaje del circuito de control, dando además precisión en las señales.
- Se puede automatizar el proceso de carga inicial de los cuatro condensadores utilizando el microprocesador y conmutadores de estado sólido, lo que se recomienda para el caso de disponer de una fuente de corriente.
- La utilización del osciloscopio tektronix TDS 210, permite el registro gráfico de las señales en diferentes puntos del circuito, las mismas que mediante el uso de una interfaz, son entregadas a un computador personal para su edición, cabe destacar que el software del osciloscopio, permite la obtención automática del contenido armónico para las formas de onda de interés.
- Se recomienda el estudio de un sistema en lazo cerrado que permita controlar el torque y la velocidad en motores de inducción.

- Al trabajar con el motor triásico de inducción, de 1/3 Hp es necesario para su arranque, iniciar con las frecuencias más pequeñas.
- La utilización de tres condensadores de 2 uf para formar un condensador de conmutación fue necesaria, al no existir en el mercado local elementos de mayor Capacidad, no polarizados, y que soporten voltajes elevados.
- El uso del programa Mathcad 7, permite evaluar la respuesta del circuito de forma automática para diferentes condiciones de carga, por lo que constituye una herramienta de gran utilidad en aplicaciones como la presente.
- Se debe mencionar además la utilización de programas especializados como el Orcad y el Autocad 2000 para la realización de los gráficos, y diseños correspondientes.
- Fueron de mucha utilidad los simuladores de microprocesadores Proview 32 y UMPS, para diseñar, verificar, y depurar el programa, que se grabó en la memoria EPROM del microcontrolador.
- El uso del microcontrolador AT89C51 fue muy acertado, ya que su funcionamiento es similar al 8751 y tiene otras características interesantes como: bajo costo y, facilidad de borrado y grabación.
- Finalmente, se debe mencionar que el desarrollo del presente trabajo ha sido de mucha utilidad para nuestra formación profesional, ya que ha involucrado el estudio de temas como la electrónica de potencia, máquinas eléctricas, control con microprocesadores, el estudio y aplicación de equipos y programas de software especializados, etc.

## REFERENCIAS BIBLIOGRAFICAS

- [1] Bose, B. K., "Power Electronics and Variable Frequency Drives", IEEE PRESS, 1996.
- [2] Parasuram, M. K., Ramaswami, B., "Análisis and Design of a Current-Fed Inverter", Karnataka Regional Engineering College, India.
- [3] Mohan, N., Underland T., Robbins, W., "Power Electronics", John Wiley & Sons, New York, 1995.
- [4] Phillips, K. P., "Current-Source Converter for AC Motor Drives", IEEE Transactions on Industry Applications, Volume IA-8, Nov/Dec 1972.
- [5] Rashid, M. H., "Electrónica de Potencia", Prentice Hall Hispanoamericana, S. A., 1993.
- [6] Creighton, G. K., "Current-source inverter-fed induction motor torque pulsations", IEE PROC., Vol. 127, No. 4, July 1980.
- [7] Mohan, N., Undeland T., Robbins, W., "Power Electronics", John Wiley & Sons, New York, 1995.
- [8] Brennen, M. B., "A comparative Analysis of two Commutation Circuits for Adjustable Current input Inverter feeding Induction Motor", IEEE Power Elec. Spec. Conf., 1973.
- [9] Egas, M., "Control de velocidad de un motor 3 $\Phi$  asincrónico con conversor", Tesis EPN, Biblioteca Ing. Elect. Ref. 621.381537
- [10] González, J. A., "Introducción a los Microcontroladores", McGRAW-HILL, España, 1992.
- [11] Eggebrecht, L. C. " Intefacing to the IBM Personal Computer", SAMS 1992.
- [12] Woram, J., "The PC Configuration Handbook", Bantam 1990.
- [13] Scott, Y. "The 8051 microcontroller", Prentice Hall.
- [14] Wesley, A., "Advanced microcontrollers 8051". Yeralan.
- [15] Angulo, F., "Microprocesadores y Microcontroladores MCS-51". Paraninfo. España.
- [16] Dallas Semiconductor. "High Speed Microcontroller Data Book".
- [17] Dallas Semiconductor. "Manual de la familia DS5000."

- [18] Masato, K., "Microprocessor-Based Vector Control System for inversion Motor Drives with rotor time constant identification", IEEE Transactions on Industry Applications, Volume IA-22, No. 3, 1986.

### TEMAS RELACIONADOS

- [19] McMurray, W., "Optimum Snubbers for Power Semiconductors", IEEE Transactions on Industry Applications, Volume IA-8, No. 5, Sep/Oct 1972.
- [20] Joshi, A., Dewan, S., "Modified Steady – State Analysis of the Current – Source Inverter and Squirrel Cage Motor Drive", IEEE Transactions on Industry Applications, Volume IA-17, No. 1, Jan/Feb 1981.
- [21] Kosow, I. L., "Control de Máquinas Eléctricas", Editorial Reverté, S. A. España, 1982.
- [22] Langsdorf, A. S., "Teoría de las Máquinas Eléctricas", McGRAW-HILL, México, 1979.
- [23] Walker, L. H., "A High-Performance Controlled-Current Inverter Drive", IEEE Transactions on Industry Applications, Volume IA-16, No. 2, Mar/Apr 1980.
- [24] Russell, A. P., Pickup, I. E., "An analysis of the induction motor", IEE PROC., Vol. 129, No. 5, September 1982.
- [25] Moll, K., Schroder, D., "Applicable Frequency Range of Current Source Converters", Brown Boveri & Cie, Germany.
- [26] Ho, E., "Decoupling control of Induction Motor Drives", IEEE Transactions on Industrial Electronics, Volume IE35, No. 2, 1988.
- [27] Jurado, L., "Comportamiento en estado estable de una máquina asincrónica con rotor cortocircuitado alimentada con fuente de corriente", Tesis EPN, Biblioteca Ing. Elect. Ref. 621.3136
- [28] Almeida, J., "Métodos para determinar los parámetros del circuito equivalente de la máquina de inducción polifásica", Tesis EPN, Biblioteca Ing. Elect. Ref. 621.3133

- [29] Aguiar, B., "Motor de pasos: control de posición y velocidad mediante un microcontrolador INTEL 8751", Tesis EPN, Biblioteca Ing. Elect. Ref. 621.381737
- [30] Lipo, T. A., Cornell, E. P., "State-Variable Steady-State Analysis of a Controlled Current Induction Motor Drive", IEEE Transactions on Industry Applications, Volume IA-11, Nov/Dec 1975.

**ANEXO 1**

**RESOLUCION DE LA ECUACION 23**

### ECUACIÓN (23)

$$L \cdot C \cdot \frac{d^2}{dt^2} V_{C1} + R \cdot C \cdot \frac{d}{dt} V_{C1} + V_{C1} := -R \cdot \frac{I}{3}$$

la ecuación diferencial (23) describe el voltaje sobre C1, las condiciones iniciales para  $t = 0$  se obtienen de (20) y (7) y son:

$$\frac{d}{dt} V_{C1} := \frac{-2}{3} \cdot \frac{I}{C}$$

$$V_{C1} := R \cdot \frac{I}{3}$$

su ecuación característica es:

$$\gamma^2 + \frac{R}{L} \gamma + \frac{1}{L \cdot C} := 0$$

sus raíces son:

$$\gamma_{1,2} := \frac{-R}{2 \cdot L} + \sqrt{\left(\frac{R}{2 \cdot L}\right)^2 - \frac{1}{L \cdot C}}$$

sean:

$$\beta := \frac{R}{2 \cdot L} \quad \omega_n := \frac{1}{\sqrt{L \cdot C}}$$

entonces:

$$\gamma_{1,2} := -\beta + \sqrt{\beta^2 - \omega_n^2}$$

$$\gamma_{1,2} := -\beta + j \cdot \sqrt{\omega_n^2 - \beta^2}$$

sea:

$$\omega_d^2 := \omega_n^2 - \beta^2$$

$$\gamma_{1,2} := -\beta + j \cdot \omega_d$$

$$V_{C1}(t) := K_1 \cdot e^{t(-\beta + j \cdot \omega_d)} + K_2 \cdot e^{t(-\beta - j \cdot \omega_d)}$$

$$V_{C1}(t) := e^{-\beta \cdot t} \cdot (K_1 \cdot e^{j \cdot \omega_d \cdot t} + K_2 \cdot e^{-j \cdot \omega_d \cdot t})$$

$$V_{C1}(t) := e^{-\beta \cdot t} \cdot (K_1 \cdot \cos \omega_d \cdot t + j \cdot K_1 \cdot \sin \omega_d \cdot t + K_2 \cdot \cos \omega_d \cdot t - j \cdot K_2 \cdot \sin \omega_d \cdot t)$$

$$V_{C1}(t) := e^{-\beta \cdot t} \cdot [(K_1 + K_2) \cdot \cos \omega_d \cdot t - j \cdot (K_2 - K_1) \cdot \sin \omega_d \cdot t]$$

sean:

$$K_5 = K_1 + K_2 \quad y \quad K_6 = j \cdot (K_2 - K_1)$$



$$V_{Cl}(t) := e^{-\beta t} \cdot (K_5 \cdot \cos Wd \cdot t - K_6 \cdot \sin Wd \cdot t)$$

Solución particular:

$$V_p := K$$

$$\frac{d^2}{dt^2} V_p := 0 \qquad \frac{d}{dt} V_p := 0$$

sustituyendo en (23)

$$k := -R \cdot \frac{I}{3}$$

entonces:

$$V_{Cl}(t) := e^{-\beta t} \cdot (K_5 \cdot \cos Wd \cdot t - K_6 \cdot \sin Wd \cdot t) - R \cdot \frac{I}{3} \quad (24)$$

sean:

$$k_5 := k_7 \cdot \sin \phi \qquad k_6 := k_7 \cdot \cos \phi \qquad (k_7)^2 := (k_5)^2 + (k_6)^2 \qquad \tan(\phi) := \frac{k_5}{k_6}$$

$$V_{Cl}(t) := -e^{-\beta t} \cdot K_7 \cdot (\sin(Wd \cdot t) \cdot \cos \phi - \cos(Wd \cdot t) \cdot \sin \phi) - R \cdot \frac{I}{3}$$

$$V_{Cl}(t) := -K_7 \cdot e^{-\beta t} \cdot \sin(Wd \cdot t - \phi) - R \cdot \frac{I}{3} \quad (25)$$

evaluación de constantes:

utilizando las condiciones iniciales en (24)

$$R \cdot \frac{I}{3} := K_5 - R \cdot \frac{I}{3}$$

$$K_5 := 2 \cdot R \cdot \frac{I}{3}$$

$$-\beta \cdot K_5 - K_6 \cdot Wd := -2 \cdot \frac{I}{3 \cdot C}$$

$$K_6 := \frac{1}{Wd} \cdot \left( 2 \cdot \frac{I}{3 \cdot C} - 2 \cdot \beta \cdot R \cdot \frac{I}{3} \right)$$

$$K_7 := \frac{4}{3} \cdot I \cdot L \cdot \frac{1}{\sqrt{C \cdot (4L - R^2 \cdot C)}}$$

$$\tan(\phi) := \frac{Wd}{\frac{1}{R \cdot C} - \beta}$$

**ANEXO 2**

**ATMEL AT89C51**

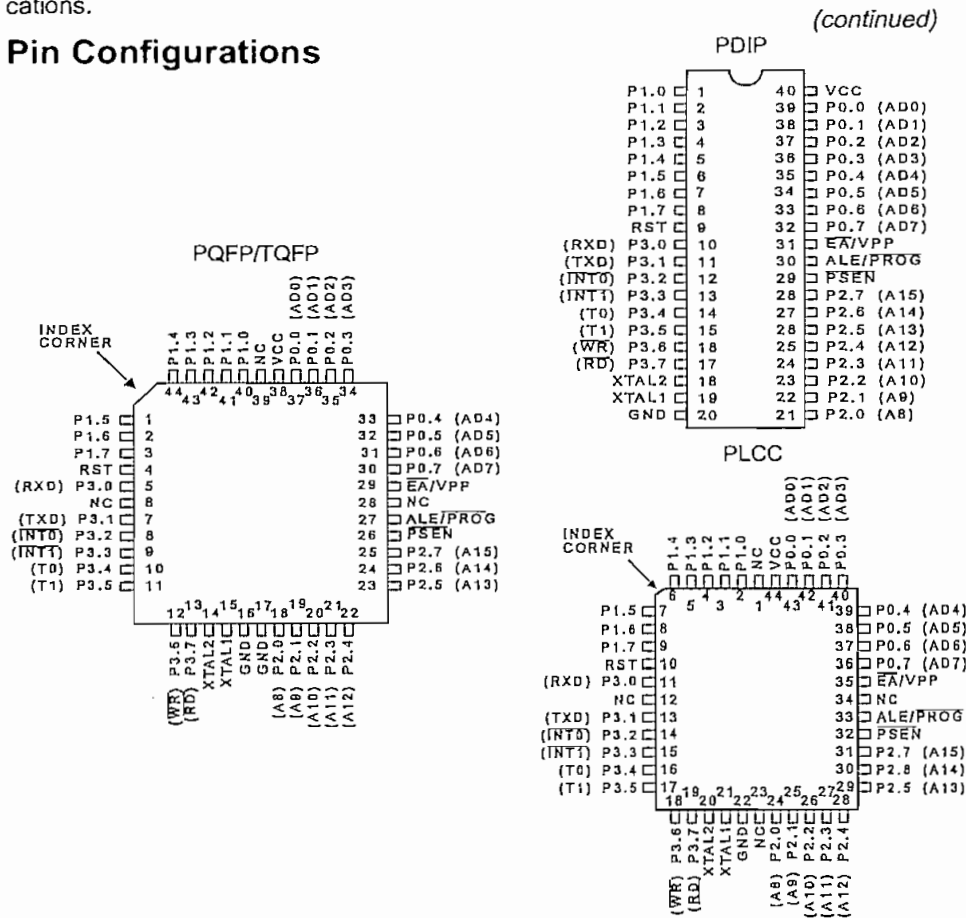
## Features

- Compatible with MCS-51™ Products
- 4K Bytes of In-System Reprogrammable Flash Memory
  - Endurance: 1,000 Write/Erase Cycles
- Fully Static Operation: 0 Hz to 24 MHz
- Three-Level Program Memory Lock
- 128 x 8-Bit Internal RAM
- 32 Programmable I/O Lines
- Two 16-Bit Timer/Counters
- Six Interrupt Sources
- Programmable Serial Channel
- Low Power Idle and Power Down Modes

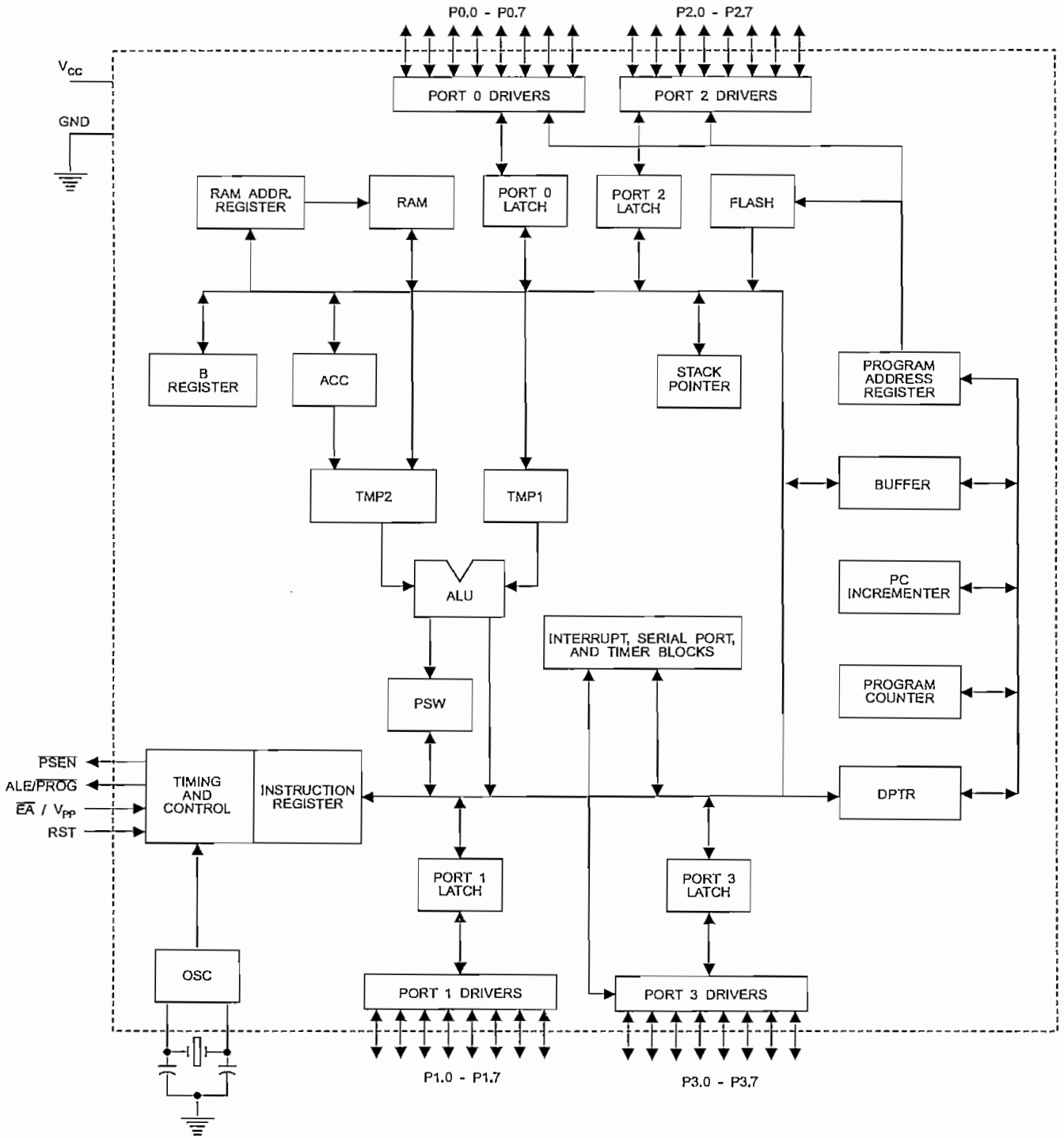
## Description

The AT89C51 is a low-power, high-performance CMOS 8-bit microcomputer with 4K bytes of Flash Programmable and Erasable Read Only Memory (PEROM). The device is manufactured using Atmel's high density nonvolatile memory technology and is compatible with the industry standard MCS-51™ instruction set and pinout. The on-chip Flash allows the program memory to be reprogrammed in-system or by a conventional nonvolatile memory programmer. By combining a versatile 8-bit CPU with Flash on a monolithic chip, the Atmel AT89C51 is a powerful microcomputer which provides a highly flexible and cost effective solution to many embedded control applications.

## Pin Configurations



# Block Diagram



The AT89C51 provides the following standard features: 4K bytes of Flash, 128 bytes of RAM, 32 I/O lines, two 16-bit timer/counters, a five vector two-level interrupt architecture, a full duplex serial port, on-chip oscillator and clock circuitry. In addition, the AT89C51 is designed with static logic for operation down to zero frequency and supports two software selectable power saving modes. The Idle Mode stops the CPU while allowing the RAM, timer/counters, serial port and interrupt system to continue functioning. The Power Down Mode saves the RAM contents but freezes the oscillator disabling all other chip functions until the next hardware reset.

## Pin Description

**V<sub>CC</sub>**  
Supply voltage.

**GND**  
Ground.

**Port 0**  
Port 0 is an 8-bit open drain bidirectional I/O port. As an output port each pin can sink eight TTL inputs. When 1s are written to port 0 pins, the pins can be used as high-impedance inputs.

Port 0 may also be configured to be the multiplexed low-order address/data bus during accesses to external program and data memory. In this mode P0 has internal pullups.

Port 0 also receives the code bytes during Flash programming, and outputs the code bytes during program verification. External pullups are required during program verification.

**Port 1**  
Port 1 is an 8-bit bidirectional I/O port with internal pullups. The Port 1 output buffers can sink/source four TTL inputs. When 1s are written to Port 1 pins they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 1 pins that are externally being pulled low will source current ( $I_{IL}$ ) because of the internal pullups.

Port 1 also receives the low-order address bytes during Flash programming and verification.

**Port 2**  
Port 2 is an 8-bit bidirectional I/O port with internal pullups. The Port 2 output buffers can sink/source four TTL inputs. When 1s are written to Port 2 pins they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 2 pins that are externally being pulled low will source current ( $I_{IL}$ ) because of the internal pullups.

Port 2 emits the high-order address byte during fetches from external program memory and during accesses to external data memory that use 16-bit addresses (MOVX @ DPTR). In this application it uses strong internal pullups

when emitting 1s. During accesses to external data memory that use 8-bit addresses (MOVX @ RI), Port 2 emits the contents of the P2 Special Function Register.

Port 2 also receives the high-order address bits and some control signals during Flash programming and verification.

**Port 3**  
Port 3 is an 8-bit bidirectional I/O port with internal pullups. The Port 3 output buffers can sink/source four TTL inputs. When 1s are written to Port 3 pins they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 3 pins that are externally being pulled low will source current ( $I_{IL}$ ) because of the pullups.

Port 3 also serves the functions of various special features of the AT89C51 as listed below:

Port Pin	Alternate Functions
P3.0	RXD (serial input port)
P3.1	TXD (serial output port)
P3.2	$\overline{INT0}$ (external interrupt 0)
P3.3	$\overline{INT1}$ (external interrupt 1)
P3.4	T0 (timer 0 external input)
P3.5	T1 (timer 1 external input)
P3.6	$\overline{WR}$ (external data memory write strobe)
P3.7	$\overline{RD}$ (external data memory read strobe)

Port 3 also receives some control signals for Flash programming and verification.

**RST**  
Reset input. A high on this pin for two machine cycles while the oscillator is running resets the device.

**ALE/PROG**  
Address Latch Enable output pulse for latching the low byte of the address during accesses to external memory. This pin is also the program pulse input (PROG) during Flash programming.

In normal operation ALE is emitted at a constant rate of 1/6 the oscillator frequency, and may be used for external timing or clocking purposes. Note, however, that one ALE pulse is skipped during each access to external Data Memory.

If desired, ALE operation can be disabled by setting bit 0 of SFR location 8EH. With the bit set, ALE is active only during a MOVX or MOVC instruction. Otherwise, the pin is weakly pulled high. Setting the ALE-disable bit has no effect if the microcontroller is in external execution mode.

**PSEN**  
Program Store Enable is the read strobe to external program memory.



When the AT89C51 is executing code from external program memory,  $\overline{\text{PSEN}}$  is activated twice each machine cycle, except that two  $\overline{\text{PSEN}}$  activations are skipped during each access to external data memory.

### $\overline{\text{EA}}/V_{PP}$

External Access Enable.  $\overline{\text{EA}}$  must be strapped to GND in order to enable the device to fetch code from external program memory locations starting at 0000H up to FFFFH. Note, however, that if lock bit 1 is programmed,  $\overline{\text{EA}}$  will be internally latched on reset.

$\overline{\text{EA}}$  should be strapped to  $V_{CC}$  for internal program executions.

This pin also receives the 12-volt programming enable voltage ( $V_{PP}$ ) during Flash programming, for parts that require 12-volt  $V_{PP}$ .

### XTAL1

Input to the inverting oscillator amplifier and input to the internal clock operating circuit.

### XTAL2

Output from the inverting oscillator amplifier.

## Oscillator Characteristics

XTAL1 and XTAL2 are the input and output, respectively, of an inverting amplifier which can be configured for use as an on-chip oscillator, as shown in Figure 1. Either a quartz crystal or ceramic resonator may be used. To drive the device from an external clock source, XTAL2 should be left unconnected while XTAL1 is driven as shown in Figure 2. There are no requirements on the duty cycle of the external clock signal, since the input to the internal clocking circuitry is through a divide-by-two flip-flop, but minimum and maximum voltage high and low time specifications must be observed.

## Idle Mode

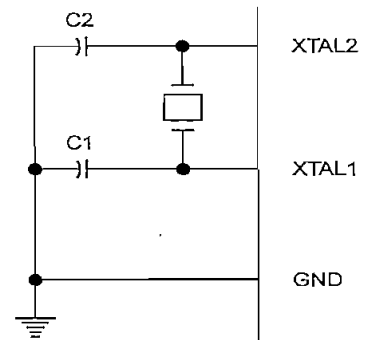
In idle mode, the CPU puts itself to sleep while all the on-chip peripherals remain active. The mode is invoked by software. The content of the on-chip RAM and all the special functions registers remain unchanged during this mode. The idle mode can be terminated by any enabled interrupt or by a hardware reset.

## Status of External Pins During Idle and Power Down Modes

Mode	Program Memory	ALE	$\overline{\text{PSEN}}$	PORT0	PORT1	PORT2	PORT3
Idle	Internal	1	1	Data	Data	Data	Data
Idle	External	1	1	Float	Data	Address	Data
Power Down	Internal	0	0	Data	Data	Data	Data
Power Down	External	0	0	Float	Data	Data	Data

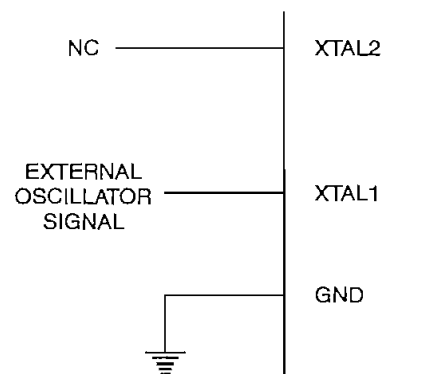
It should be noted that when idle is terminated by a hardware reset, the device normally resumes program execution, from where it left off, up to two machine cycles before the internal reset algorithm takes control. On-chip hardware inhibits access to internal RAM in this event, but access to the port pins is not inhibited. To eliminate the possibility of an unexpected write to a port pin when Idle is terminated by reset, the instruction following the one that invokes Idle should not be one that writes to a port pin or to external memory.

Figure 1. Oscillator Connections



Note: C1, C2 = 30 pF ± 10 pF for Crystals  
= 40 pF ± 10 pF for Ceramic Resonators

Figure 2. External Clock Drive Configuration



## Power Down Mode

In the power down mode the oscillator is stopped, and the instruction that invokes power down is the last instruction executed. The on-chip RAM and Special Function Registers retain their values until the power down mode is terminated. The only exit from power down is a hardware reset. Reset redefines the SFRs but does not change the on-chip RAM. The reset should not be activated before  $V_{CC}$  is restored to its normal operating level and must be held active long enough to allow the oscillator to restart and stabilize.

## Lock Bit Protection Modes

	Program Lock Bits			Protection Type
	LB1	LB2	LB3	
1	U	U	U	No program lock features.
2	P	U	U	MOVC instructions executed from external program memory are disabled from fetching code bytes from internal memory, $\overline{EA}$ is sampled and latched on reset, and further programming of the Flash is disabled.
3	P	P	U	Same as mode 2, also verify is disabled.
4	P	P	P	Same as mode 3, also external execution is disabled.

## Programming the Flash

The AT89C51 is normally shipped with the on-chip Flash memory array in the erased state (that is, contents = FFH) and ready to be programmed. The programming interface accepts either a high-voltage (12-volt) or a low-voltage ( $V_{CC}$ ) program enable signal. The low voltage programming mode provides a convenient way to program the AT89C51 inside the user's system, while the high-voltage programming mode is compatible with conventional third party Flash or EPROM programmers.

The AT89C51 is shipped with either the high-voltage or low-voltage programming mode enabled. The respective top-side marking and device signature codes are listed in the following table.

	$V_{PP} = 12V$	$V_{PP} = 5V$
Top-Side Mark	AT89C51 xxxx yyww	AT89C51 xxxx-5 yyww
Signature	(030H)=1EH (031H)=51H (032H)=FFH	(030H)=1EH (031H)=51H (032H)=05H

The AT89C51 code memory array is programmed byte-by-byte in either programming mode. *To program any non-blank byte in the on-chip Flash Memory, the entire memory must be erased using the Chip Erase Mode.*

## Program Memory Lock Bits

On the chip are three lock bits which can be left unprogrammed (U) or can be programmed (P) to obtain the additional features listed in the table below:

When lock bit 1 is programmed, the logic level at the  $\overline{EA}$  pin is sampled and latched during reset. If the device is powered up without a reset, the latch initializes to a random value, and holds that value until reset is activated. It is necessary that the latched value of  $\overline{EA}$  be in agreement with the current logic level at that pin in order for the device to function properly.

**Programming Algorithm:** Before programming the AT89C51, the address, data and control signals should be set up according to the Flash programming mode table and Figures 3 and 4. To program the AT89C51, take the following steps.

1. Input the desired memory location on the address lines.
2. Input the appropriate data byte on the data lines.
3. Activate the correct combination of control signals.
4. Raise  $\overline{EA}/V_{PP}$  to 12V for the high-voltage programming mode.
5. Pulse  $\overline{ALE}/\overline{PROG}$  once to program a byte in the Flash array or the lock bits. The byte-write cycle is self-timed and typically takes no more than 1.5 ms. Repeat steps 1 through 5, changing the address and data for the entire array or until the end of the object file is reached.

**Data Polling:** The AT89C51 features Data Polling to indicate the end of a write cycle. During a write cycle, an attempted read of the last byte written will result in the complement of the written datum on PO.7. Once the write cycle has been completed, true data are valid on all outputs, and the next cycle may begin. Data Polling may begin any time after a write cycle has been initiated.

**Ready/Busy:** The progress of byte programming can also be monitored by the RDY/ $\overline{BSY}$  output signal. P3.4 is pulled low after ALE goes high during programming to indicate BUSY. P3.4 is pulled high again when programming is done to indicate READY.



**Program Verify:** If lock bits LB1 and LB2 have not been programmed, the programmed code data can be read back via the address and data lines for verification. The lock bits cannot be verified directly. Verification of the lock bits is achieved by observing that their features are enabled.

**Chip Erase:** The entire Flash array is erased electrically by using the proper combination of control signals and by holding ALE/PROG low for 10 ms. The code array is written with all "1"s. The chip erase operation must be executed before the code memory can be re-programmed.

**Reading the Signature Bytes:** The signature bytes are read by the same procedure as a normal verification of locations 030H,

031H, and 032H, except that P3.6 and P3.7 must be pulled to a logic low. The values returned are as follows.

- (030H) = 1EH indicates manufactured by Atmel
- (031H) = 51H indicates 89C51
- (032H) = FFH indicates 12V programming
- (032H) = 05H indicates 5V programming

## Programming Interface

Every code byte in the Flash array can be written and the entire array can be erased by using the appropriate combination of control signals. The write operation cycle is self-timed and once initiated, will automatically time itself to completion.

All major programming vendors offer worldwide support for the Atmel microcontroller series. Please contact your local programming vendor for the appropriate software revision.

## Flash Programming Modes

Mode	RST	PSEN	ALE/PROG	$\overline{EA}/V_{PP}$	P2.6	P2.7	P3.6	P3.7
Write Code Data	H	L		H/12V	L	H	H	H
Read Code Data	H	L	H	H	L	L	H	H
Write Lock	Bit - 1	H	L		H/12V	H	H	H
	Bit - 2	H	L		H/12V	H	H	L
	Bit - 3	H	L		H/12V	H	L	L
Chip Erase	H	L	(1)	H/12V	H	L	L	L
Read Signature Byte	H	L	H	H	L	L	L	L

Note: 1. Chip Erase requires a 10-ms PROG pulse.



Figure 3. Programming the Flash

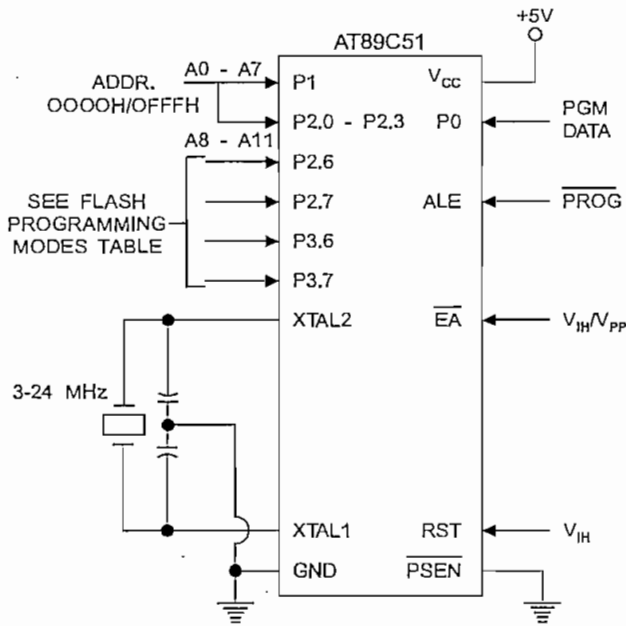
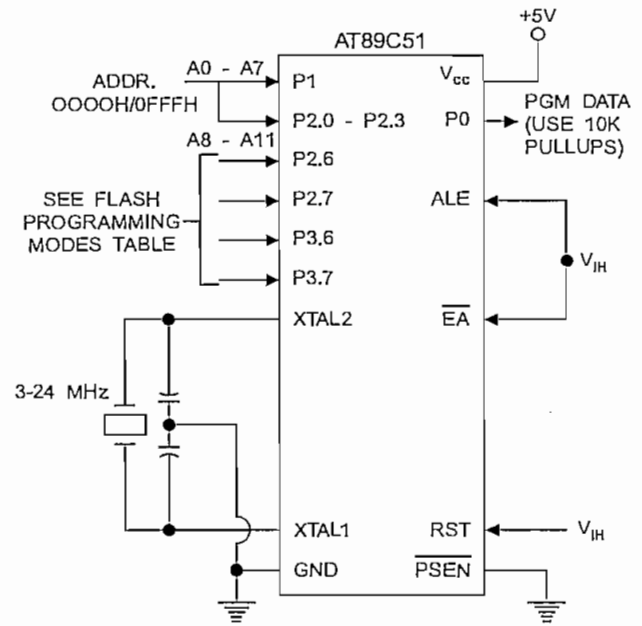


Figure 4. Verifying the Flash



## Flash Programming and Verification Characteristics

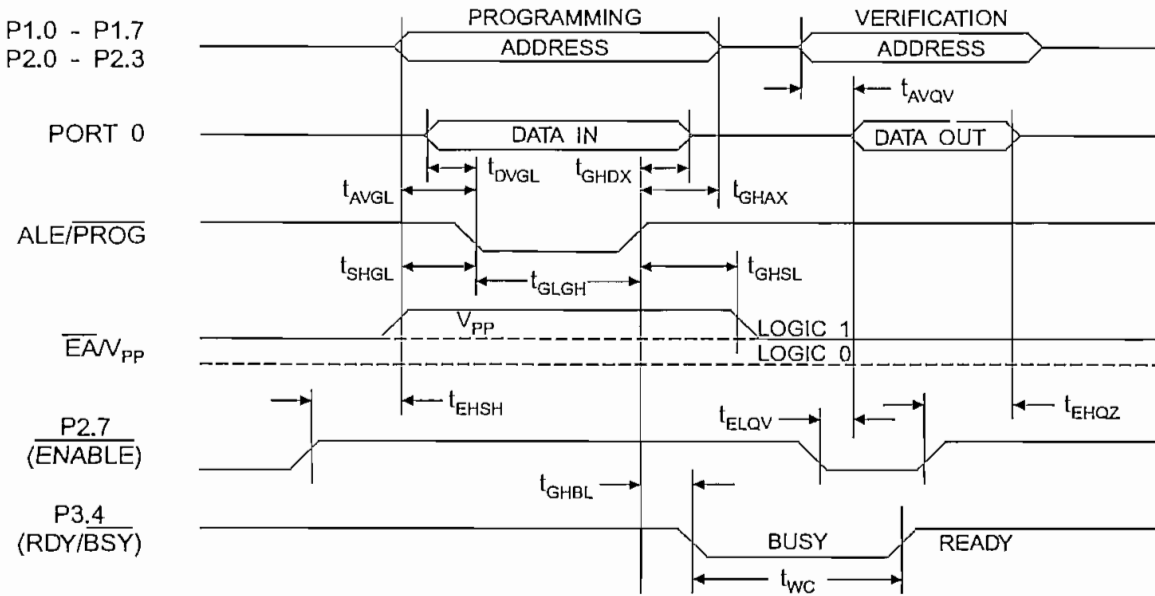
$T_A = 0^\circ\text{C to } 70^\circ\text{C}$ ,  $V_{CC} = 5.0 \pm 10\%$

Symbol	Parameter	Min	Max	Units
$V_{PP}^{(1)}$	Programming Enable Voltage	11.5	12.5	V
$I_{PP}^{(1)}$	Programming Enable Current		1.0	mA
$1/t_{CLCL}$	Oscillator Frequency	3	24	MHz
$t_{AVGL}$	Address Setup to $\overline{\text{PROG}}$ Low	$48t_{CLCL}$		
$t_{GHAX}$	Address Hold After $\overline{\text{PROG}}$	$48t_{CLCL}$		
$t_{DVGL}$	Data Setup to $\overline{\text{PROG}}$ Low	$48t_{CLCL}$		
$t_{GHDX}$	Data Hold After $\overline{\text{PROG}}$	$48t_{CLCL}$		
$t_{EHS}$	P2.7 ( $\overline{\text{ENABLE}}$ ) High to $V_{PP}$	$48t_{CLCL}$		
$t_{SHGL}$	$V_{PP}$ Setup to $\overline{\text{PROG}}$ Low	10		$\mu\text{s}$
$t_{GHS}^{(1)}$	$V_{PP}$ Hold After $\overline{\text{PROG}}$	10		$\mu\text{s}$
$t_{GLGH}$	$\overline{\text{PROG}}$ Width	1	110	$\mu\text{s}$
$t_{AVQV}$	Address to Data Valid		$48t_{CLCL}$	
$t_{ELQV}$	$\overline{\text{ENABLE}}$ Low to Data Valid		$48t_{CLCL}$	
$t_{EHQZ}$	Data Float After $\overline{\text{ENABLE}}$	0	$48t_{CLCL}$	
$t_{GHBL}$	$\overline{\text{PROG}}$ High to $\overline{\text{BUSY}}$ Low		1.0	$\mu\text{s}$
$t_{WC}$	Byte Write Cycle Time		2.0	ms

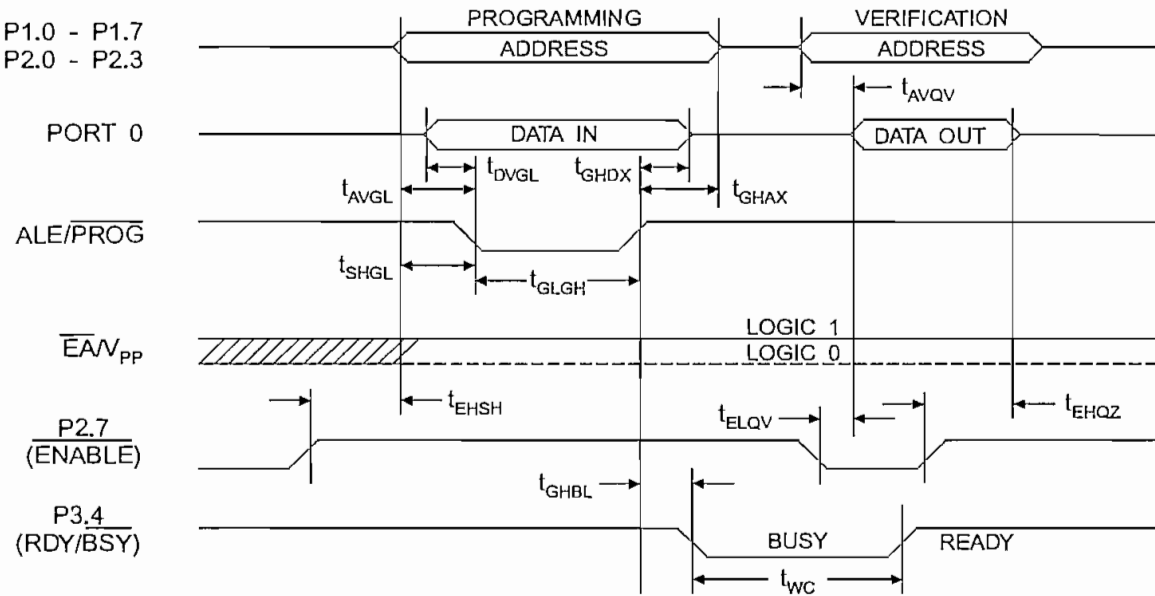
Note: 1. Only used in 12-volt programming mode.



## Flash Programming and Verification Waveforms - High Voltage Mode ( $V_{PP} = 12V$ )



## Flash Programming and Verification Waveforms - Low Voltage Mode ( $V_{PP} = 5V$ )



## Absolute Maximum Ratings\*

Operating Temperature .....	-55°C to +125°C
Storage Temperature .....	-65°C to +150°C
Voltage on Any Pin with Respect to Ground .....	-1.0V to +7.0V
Maximum Operating Voltage.....	6.6V
DC Output Current.....	15.0 mA

\*NOTICE: Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

## DC Characteristics

T<sub>A</sub> = -40°C to 85°C, V<sub>CC</sub> = 5.0V ± 20% (unless otherwise noted)

Symbol	Parameter	Condition	Min	Max	Units	
V <sub>IL</sub>	Input Low Voltage	(Except $\bar{E}A$ )	-0.5	0.2 V <sub>CC</sub> - 0.1	V	
V <sub>IL1</sub>	Input Low Voltage ( $\bar{E}A$ )		-0.5	0.2 V <sub>CC</sub> - 0.3	V	
V <sub>IH</sub>	Input High Voltage	(Except XTAL1, RST)	0.2 V <sub>CC</sub> + 0.9	V <sub>CC</sub> + 0.5	V	
V <sub>IH1</sub>	Input High Voltage	(XTAL1, RST)	0.7 V <sub>CC</sub>	V <sub>CC</sub> + 0.5	V	
V <sub>OL</sub>	Output Low Voltage <sup>(1)</sup> (Ports 1,2,3)	I <sub>OL</sub> = 1.6 mA		0.45	V	
V <sub>OL1</sub>	Output Low Voltage <sup>(1)</sup> (Port 0, ALE, $\bar{P}SEN$ )	I <sub>OL</sub> = 3.2 mA		0.45	V	
V <sub>OH</sub>	Output High Voltage (Ports 1,2,3, ALE, $\bar{P}SEN$ )	I <sub>OH</sub> = -60 μA, V <sub>CC</sub> = 5V ± 10%	2.4		V	
		I <sub>OH</sub> = -25 μA	0.75 V <sub>CC</sub>		V	
		I <sub>OH</sub> = -10 μA	0.9 V <sub>CC</sub>		V	
V <sub>OH1</sub>	Output High Voltage (Port 0 in External Bus Mode)	I <sub>OH</sub> = -800 μA, V <sub>CC</sub> = 5V ± 10%	2.4		V	
		I <sub>OH</sub> = -300 μA	0.75 V <sub>CC</sub>		V	
		I <sub>OH</sub> = -80 μA	0.9 V <sub>CC</sub>		V	
I <sub>IL</sub>	Logical 0 Input Current (Ports 1,2,3)	V <sub>IN</sub> = 0.45V		-50	μA	
I <sub>TL</sub>	Logical 1 to 0 Transition Current (Ports 1,2,3)	V <sub>IN</sub> = 2V, V <sub>CC</sub> = 5V ± 10%		-650	μA	
I <sub>LI</sub>	Input Leakage Current (Port 0, $\bar{E}A$ )	0.45 < V <sub>IN</sub> < V <sub>CC</sub>		±10	μA	
RRST	Reset Pulldown Resistor		50	300	KΩ	
C <sub>IO</sub>	Pin Capacitance	Test Freq. = 1 MHz, T <sub>A</sub> = 25°C		10	pF	
I <sub>CC</sub>	Power Supply Current	Active Mode, 12 MHz		20	mA	
		Idle Mode, 12 MHz		5	mA	
	Power Down Mode <sup>(2)</sup>	V <sub>CC</sub> = 6V			100	μA
		V <sub>CC</sub> = 3V			40	μA

Notes: 1. Under steady state (non-transient) conditions, I<sub>OL</sub> must be externally limited as follows:

Maximum I<sub>OL</sub> per port pin: 10 mA

Maximum I<sub>OL</sub> per 8-bit port: Port 0: 26 mA

Ports 1, 2, 3: 15 mA

Maximum total I<sub>OL</sub> for all output pins: 71 mA

If I<sub>OL</sub> exceeds the test condition, V<sub>OL</sub> may exceed the related specification. Pins are not guaranteed to sink current greater than the listed test conditions.

2. Minimum V<sub>CC</sub> for Power Down is 2V.



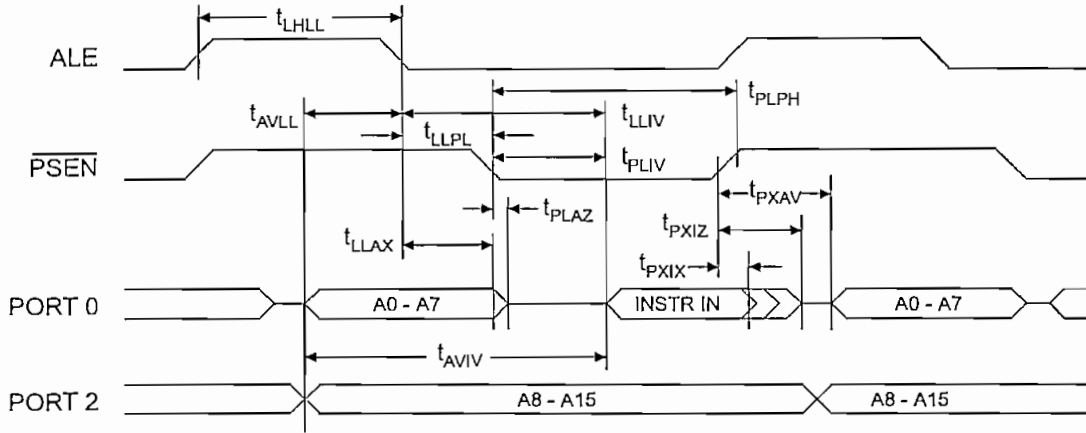
## AC Characteristics

(Under Operating Conditions; Load Capacitance for Port 0, ALE/ $\overline{\text{PROG}}$ , and  $\overline{\text{PSEN}}$  = 100 pF; Load Capacitance for all other outputs = 80 pF)

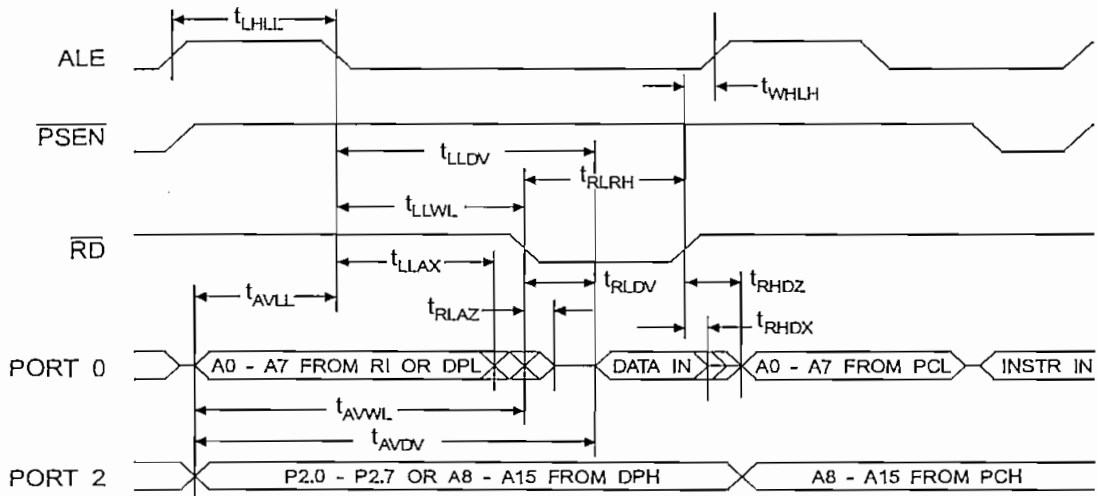
### External Program and Data Memory Characteristics

Symbol	Parameter	12 MHz Oscillator		16 to 24 MHz Oscillator		Units
		Min	Max	Min	Max	
$1/t_{\text{CLCL}}$	Oscillator Frequency			0	24	MHz
$t_{\text{LHLL}}$	ALE Pulse Width	127		$2t_{\text{CLCL}}-40$		ns
$t_{\text{AVLL}}$	Address Valid to ALE Low	43		$t_{\text{CLCL}}-13$		ns
$t_{\text{LLAX}}$	Address Hold After ALE Low	48		$t_{\text{CLCL}}-20$		ns
$t_{\text{LLIV}}$	ALE Low to Valid Instruction In		233		$4t_{\text{CLCL}}-65$	ns
$t_{\text{LLPL}}$	ALE Low to $\overline{\text{PSEN}}$ Low	43		$t_{\text{CLCL}}-13$		ns
$t_{\text{PLPH}}$	$\overline{\text{PSEN}}$ Pulse Width	205		$3t_{\text{CLCL}}-20$		ns
$t_{\text{PLIV}}$	$\overline{\text{PSEN}}$ Low to Valid Instruction In		145		$3t_{\text{CLCL}}-45$	ns
$t_{\text{PXIX}}$	Input Instruction Hold After $\overline{\text{PSEN}}$	0		0		ns
$t_{\text{PXIZ}}$	Input Instruction Float After $\overline{\text{PSEN}}$		59		$t_{\text{CLCL}}-10$	ns
$t_{\text{PXAV}}$	$\overline{\text{PSEN}}$ to Address Valid	75		$t_{\text{CLCL}}-8$		ns
$t_{\text{AVIV}}$	Address to Valid Instruction In		312		$5t_{\text{CLCL}}-55$	ns
$t_{\text{PLAZ}}$	$\overline{\text{PSEN}}$ Low to Address Float		10		10	ns
$t_{\text{RLRH}}$	$\overline{\text{RD}}$ Pulse Width	400		$6t_{\text{CLCL}}-100$		ns
$t_{\text{WLWH}}$	$\overline{\text{WR}}$ Pulse Width	400		$6t_{\text{CLCL}}-100$		ns
$t_{\text{RLDV}}$	$\overline{\text{RD}}$ Low to Valid Data In		252		$5t_{\text{CLCL}}-90$	ns
$t_{\text{RHDX}}$	Data Hold After $\overline{\text{RD}}$	0		0		ns
$t_{\text{RHDZ}}$	Data Float After $\overline{\text{RD}}$		97		$2t_{\text{CLCL}}-28$	ns
$t_{\text{LLDV}}$	ALE Low to Valid Data In		517		$8t_{\text{CLCL}}-150$	ns
$t_{\text{AVDV}}$	Address to Valid Data In		585		$9t_{\text{CLCL}}-165$	ns
$t_{\text{LLWL}}$	ALE Low to $\overline{\text{RD}}$ or $\overline{\text{WR}}$ Low	200	300	$3t_{\text{CLCL}}-50$	$3t_{\text{CLCL}}+50$	ns
$t_{\text{AVWL}}$	Address to $\overline{\text{RD}}$ or $\overline{\text{WR}}$ Low	203		$4t_{\text{CLCL}}-75$		ns
$t_{\text{QVWX}}$	Data Valid to $\overline{\text{WR}}$ Transition	23		$t_{\text{CLCL}}-20$		ns
$t_{\text{QVWH}}$	Data Valid to $\overline{\text{WR}}$ High	433		$7t_{\text{CLCL}}-120$		ns
$t_{\text{WHQX}}$	Data Hold After $\overline{\text{WR}}$	33		$t_{\text{CLCL}}-20$		ns
$t_{\text{RLAZ}}$	$\overline{\text{RD}}$ Low to Address Float		0		0	ns
$t_{\text{WHLH}}$	$\overline{\text{RD}}$ or $\overline{\text{WR}}$ High to ALE High	43	123	$t_{\text{CLCL}}-20$	$t_{\text{CLCL}}+25$	ns

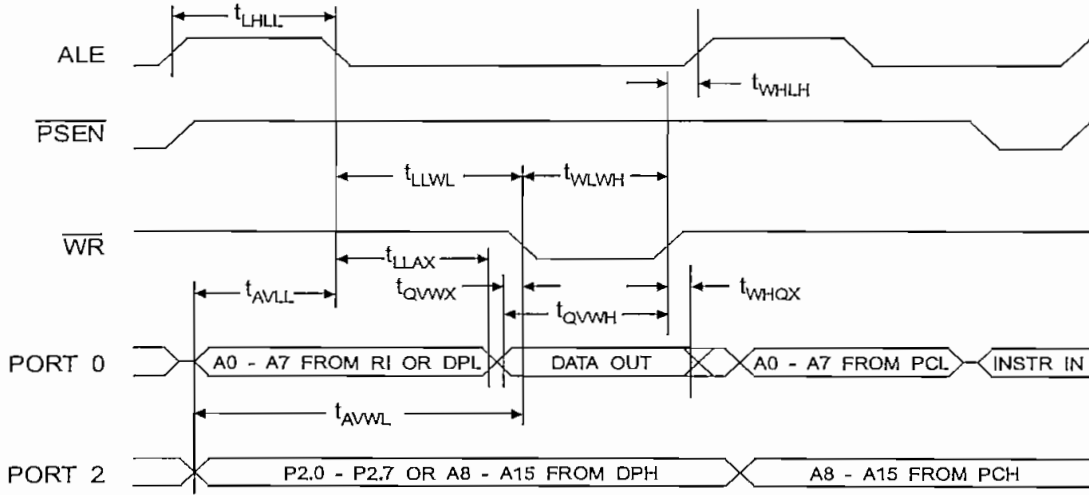
### External Program Memory Read Cycle



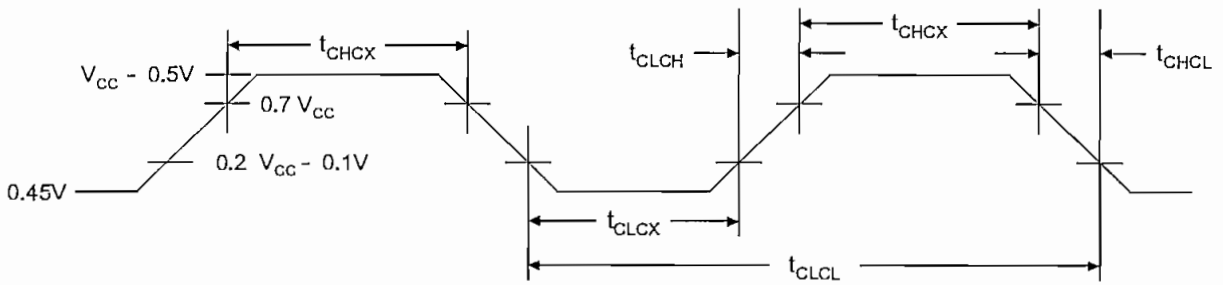
### External Data Memory Read Cycle



## External Data Memory Write Cycle



## External Clock Drive Waveforms



## External Clock Drive

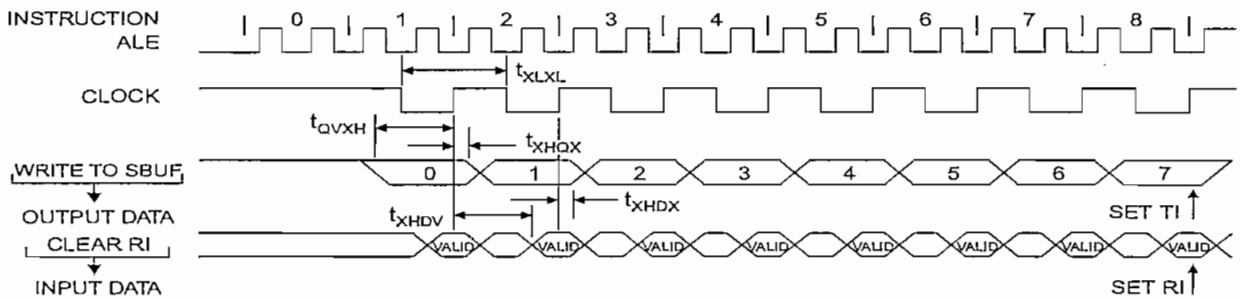
Symbol	Parameter	Min	Max	Units
$1/t_{CLCL}$	Oscillator Frequency	0	24	MHz
$t_{CLCL}$	Clock Period	41.6		ns
$t_{CHCX}$	High Time	15		ns
$t_{CLCX}$	Low Time	15		ns
$t_{CLCH}$	Rise Time		20	ns
$t_{CHCL}$	Fall Time		20	ns

## Serial Port Timing: Shift Register Mode Test Conditions

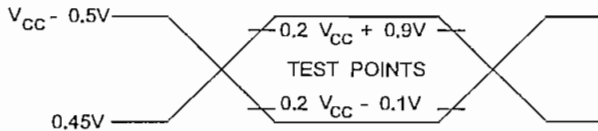
( $V_{CC} = 5.0\text{ V} \pm 20\%$ ; Load Capacitance = 80 pF)

Symbol	Parameter	12 MHz Osc		Variable Oscillator		Units
		Min	Max	Min	Max	
$t_{XLXL}$	Serial Port Clock Cycle Time	1.0		$12t_{CLCL}$		$\mu\text{s}$
$t_{QVXH}$	Output Data Setup to Clock Rising Edge	700		$10t_{CLCL}-133$		ns
$t_{XHGX}$	Output Data Hold After Clock Rising Edge	50		$2t_{CLCL}-117$		ns
$t_{XHDX}$	Input Data Hold After Clock Rising Edge	0		0		ns
$t_{XHDV}$	Clock Rising Edge to Input Data Valid		700		$10t_{CLCL}-133$	ns

## Shift Register Mode Timing Waveforms

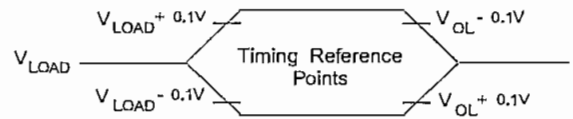


## AC Testing Input/Output Waveforms<sup>(1)</sup>



Note: 1. AC Inputs during testing are driven at  $V_{CC} - 0.5\text{V}$  for a logic 1 and  $0.45\text{V}$  for a logic 0. Timing measurements are made at  $V_{IH}$  min. for a logic 1 and  $V_{IL}$  max. for a logic 0.

## Float Waveforms<sup>(1)</sup>



Note: 1. For timing purposes, a port pin is no longer floating when a  $100\text{ mV}$  change from load voltage occurs. A port pin begins to float when  $100\text{ mV}$  change from the loaded  $V_{OH}/V_{OL}$  level occurs.

## Ordering Information

Speed (MHz)	Power Supply	Ordering Code	Package	Operation Range
12	5V ± 20%	AT89C51-12AC	44A	Commercial (0°C to 70°C)
		AT89C51-12JC	44J	
		AT89C51-12PC	40P6	
		AT89C51-12QC	44Q	
		AT89C51-12AI	44A	Industrial (-40°C to 85°C)
		AT89C51-12JI	44J	
		AT89C51-12PI	40P6	
		AT89C51-12QI	44Q	
		AT89C51-12AA	44A	Automotive (-40°C to 105°C)
		AT89C51-12JA	44J	
		AT89C51-12PA	40P6	
		AT89C51-12QA	44Q	
16	5V ± 20%	AT89C51-16AC	44A	Commercial (0°C to 70°C)
		AT89C51-16JC	44J	
		AT89C51-16PC	40P6	
		AT89C51-16QC	44Q	
		AT89C51-16AI	44A	Industrial (-40°C to 85°C)
		AT89C51-16JI	44J	
		AT89C51-16PI	40P6	
		AT89C51-16QI	44Q	
		AT89C51-16AA	44A	Automotive (-40°C to 105°C)
		AT89C51-16JA	44J	
		AT89C51-16PA	40P6	
		AT89C51-16QA	44Q	
20	5V ± 20%	AT89C51-20AC	44A	Commercial (0°C to 70°C)
		AT89C51-20JC	44J	
		AT89C51-20PC	40P6	
		AT89C51-20QC	44Q	
		AT89C51-20AI	44A	Industrial (-40°C to 85°C)
		AT89C51-20JI	44J	
		AT89C51-20PI	40P6	
		AT89C51-20QI	44Q	



## Ordering Information

Speed (MHz)	Power Supply	Ordering Code	Package	Operation Range
24	5V ± 20%	AT89C51-24AC	44A	Commercial (0°C to 70°C)
		AT89C51-24JC	44J	
		AT89C51-24PC	44P6	
		AT89C51-24QC	44Q	
		AT89C51-24AI	44A	Industrial (-40°C to 85°C)
		AT89C51-24JI	44J	
		AT89C51-24PI	44P6	
		AT89C51-24QI	44Q	

Package Type	
44A	44 Lead, Thin Plastic Gull Wing Quad Flatpack (TQFP)
44J	44 Lead, Plastic J-Leaded Chip Carrier (PLCC)
40P6	40 Lead, 0.600" Wide, Plastic Dual Inline Package (PDIP)
44Q	44 Lead, Plastic Gull Wing Quad Flatpack (PQFP)



**ANEXO 3**  
**MOTOROLA OPERATIONAL AMPLIFIERS**



MOTOROLA

# JFET Input Operational Amplifiers

These low-cost JFET input operational amplifiers combine two state-of-the-art linear technologies on a single monolithic integrated circuit. Each internally compensated operational amplifier has well matched high voltage JFET input devices for low input offset voltage. The BIFET technology provides wide bandwidths and fast slew rates with low input bias currents, input offset currents, and supply currents.

These devices are available in single, dual and quad operational amplifiers which are pin-compatible with the industry standard MC1741, MC1458, and the MC3403/LM324 bipolar products.

- Input Offset Voltage Options of 6.0 mV and 15 mV Max
- Low Input Bias Current: 30 pA
- Low Input Offset Current: 5.0 pA
- Wide Gain Bandwidth: 4.0 MHz
- High Slew Rate: 13 V/μs
- Low Supply Current: 1.4 mA per Amplifier
- High Input Impedance: 10<sup>12</sup> Ω

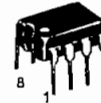
### ORDERING INFORMATION

Op Amp Function	Device	Operating Temperature Range	Package
Single	TL081CD	T <sub>A</sub> = 0° to +70°C	SO-8
	TL081ACP		Plastic DIP
Dual	TL082CD	T <sub>A</sub> = 0° to +70°C	SO-8
	TL082ACP		Plastic DIP
Quad	TL084CN, ACN	T <sub>A</sub> = 0° to +70°C	Plastic DIP

# TL081C,AC TL082C,AC TL084C,AC

## JFET INPUT OPERATIONAL AMPLIFIERS

### SEMICONDUCTOR TECHNICAL DATA

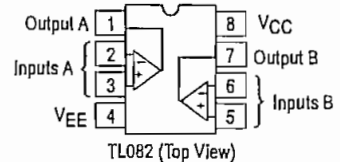
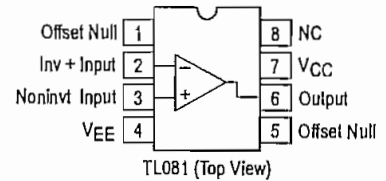


P SUFFIX  
PLASTIC PACKAGE  
CASE 626

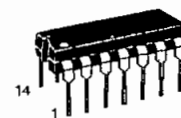
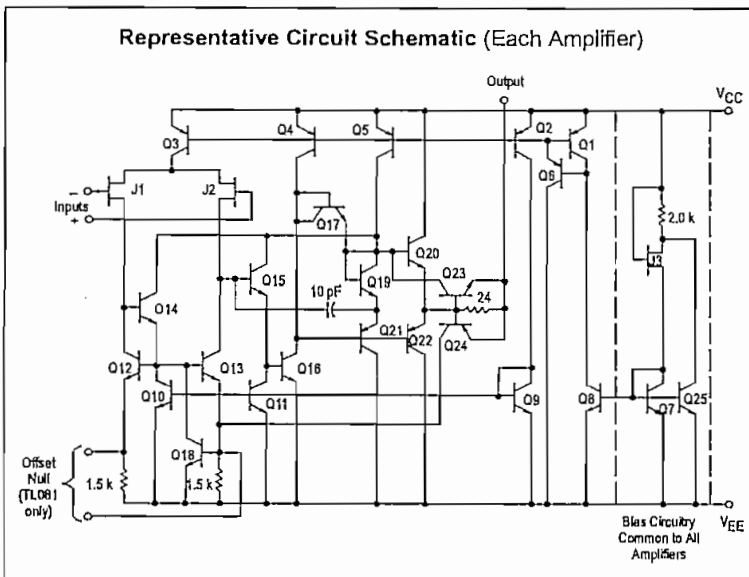


D SUFFIX  
PLASTIC PACKAGE  
CASE 751  
(SO-8)

### PIN CONNECTIONS

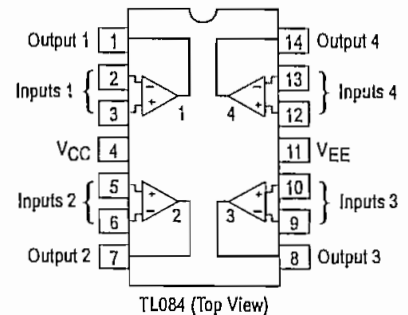


### Representative Circuit Schematic (Each Amplifier)



N SUFFIX  
PLASTIC PACKAGE  
CASE 646

### PIN CONNECTIONS



**MAXIMUM RATINGS**

Rating	Symbol	Value	Unit
Supply Voltage	$V_{CC}$ $V_{EE}$	18 -18	V
Differential Input Voltage	$V_{ID}$	$\pm 30$	V
Input Voltage Range (Note 1)	$V_{IDR}$	$\pm 15$	V
Output Short Circuit Duration (Note 2)	$t_{SC}$	Continuous	
Power Dissipation			
Plastic Package (N, P) Derate above $T_A = +47^\circ\text{C}$	$P_D$ $1/\theta_{JA}$	680 10	mW mW/ $^\circ\text{C}$
Operating Ambient Temperature Range	$T_A$	0 to +70	$^\circ\text{C}$
Storage Temperature Range	$T_{stg}$	-65 to +150	$^\circ\text{C}$

- NOTES: 1. The magnitude of the input voltage must not exceed the magnitude of the supply voltage or 15 V, whichever is less.  
 2. The output may be shorted to ground or either supply. Temperature and/or supply voltages must be limited to ensure that power dissipation ratings are not exceeded.  
 3. ESD data available upon request.

**ELECTRICAL CHARACTERISTICS** ( $V_{CC} = 15\text{ V}$ ,  $V_{EE} = -15\text{ V}$ ,  $T_A = T_{low}$  to  $T_{high}$  [Note 1].)

Characteristics	Symbol	Min	Typ	Max	Unit
Input Offset Voltage ( $R_S \leq 10\text{ k}$ , $V_{CM} = 0$ ) TL081C, TL082C TL084C TL08_AC	$V_{IO}$	-	-	20 20 7.5	mV
Input Offset Current ( $V_{CM} = 0$ ) (Note 2) TL08_C TL08_AC	$I_{IO}$	-	-	5.0 3.0	nA
Input Bias Current ( $V_{CM} = 0$ ) (Note 2) TL08_C TL08_AC	$I_{IB}$	-	-	10 7.0	nA
Large-Signal Voltage Gain ( $V_O = \pm 10\text{ V}$ , $R_L \geq 2.0\text{ k}$ ) TL08_C TL08_AC	$A_{VOL}$	15 25	- -	- -	V/mV
Output Voltage Swing (Peak-to-Peak) ( $R_L \geq 10\text{ k}$ ) ( $R_L \geq 2.0\text{ k}$ )	$V_O$	24 20	- -	- -	V

- NOTES: 1.  $T_{low} = 0^\circ\text{C}$  for TL081AC,C TL082AC,C TL084AC,C  
 $T_{high} = 70^\circ\text{C}$  for TL081AC TL082AC,C TL084AC,C  
 2. Input Bias currents of JFET input op amps approximately double for every  $10^\circ\text{C}$  rise in Junction Temperature as shown in Figure 3. To maintain junction temperature as close to ambient temperature as possible, pulse techniques must be used during testing.

Figure 1. Unity Gain Voltage Follower

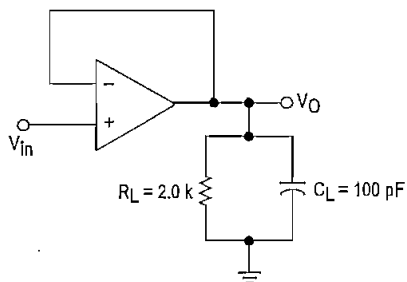
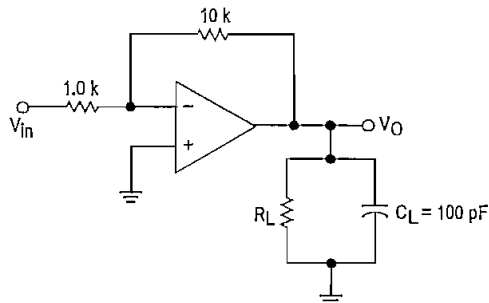


Figure 2. Inverting Gain of 10 Amplifier



# TL081C,AC TL082C,AC TL084C,AC

**ELECTRICAL CHARACTERISTICS** ( $V_{CC} = 15\text{ V}$ ,  $V_{EE} = -15\text{ V}$ ,  $T_A = 25^\circ\text{C}$ , unless otherwise noted.)

Characteristics	Symbol	Min	Typ	Max	Unit
Input Offset Voltage ( $R_S \leq 10\text{ k}$ , $V_{CM} = 0$ ) TL081C, TL082C TL084C TL08_AC	$V_{IO}$	–	5.0 5.0 3.0	15 15 6.0	mV
Average Temperature Coefficient of Input Offset Voltage $R_S = 50\ \Omega$ , $T_A = T_{low}$ to $T_{high}$ (Note 1)	$\Delta V_{IO}/\Delta T$	–	10	–	$\mu\text{V}/^\circ\text{C}$
Input Offset Current ( $V_{CM} = 0$ ) (Note 2) TL08_C TL08_AC	$I_{IO}$	–	5.0 5.0	200 100	pA
Input Bias Current ( $V_{CM} = 0$ ) (Note 2) TL08_C TL08_AC	$I_{IB}$	–	30 30	400 200	pA
Input Resistance	$r_i$	–	$10^{12}$	–	$\Omega$
Common Mode Input Voltage Range TL08_C TL08_AC	$V_{ICR}$	$\pm 10$ $\pm 11$	15, -12 15, -12	– –	V
Large Signal Voltage Gain ( $V_O = \pm 10\text{ V}$ , $R_L \geq 2.0\text{ k}$ ) TL08_C TL08_AC	$A_{VOL}$	25 50	150 150	– –	V/mV
Output Voltage Swing (Peak-to-Peak) ( $R_L = 10\text{ k}$ )	$V_O$	24	28	–	V
Common Mode Rejection Ratio ( $R_S \leq 10\text{ k}$ ) TL08_C TL08_AC	CMRR	70 80	100 100	– –	dB
Supply Voltage Rejection Ratio ( $R_S \leq 10\text{ k}$ ) TL08_C TL08_AC	PSRR	70 80	100 100	– –	dB
Supply Current (Each Amplifier)	$I_D$	–	1.4	2.8	mA
Unity Gain Bandwidth	BW	–	4.0	–	MHz
Slew Rate (See Figure 1) $V_{in} = 10\text{ V}$ , $R_L = 2.0\text{ k}$ , $C_L = 100\text{ pF}$	SR	–	13	–	V/ $\mu\text{s}$
Rise Time (See Figure 1)	$t_r$	–	0.1	–	$\mu\text{s}$
Overshoot ( $V_{in} = 20\text{ mV}$ , $R_L = 2.0\text{ k}$ , $C_L = 100\text{ pF}$ )	OS	–	10	–	%
Equivalent Input Noise Voltage $R_S = 100\ \Omega$ , $f = 1000\text{ Hz}$	$e_n$	–	25	–	$\text{nV}/\sqrt{\text{Hz}}$
Channel Separation $A_V = 100$	CS	–	120	–	dB

NOTES: 1.  $T_{low} = 0^\circ\text{C}$  for TL081AC,C, TL082AC,C, TL084AC,C  
 $T_{high} = 70^\circ\text{C}$  for TL081AC, TL082AC,C, TL084AC,C

2. Input Bias currents of JFET input op amps approximately double for every  $10^\circ\text{C}$  rise in Junction Temperature as shown in Figure 3. To maintain junction temperature as close to ambient temperature as possible, pulse techniques must be used during testing.

Figure 3. Input Bias Current versus Temperature

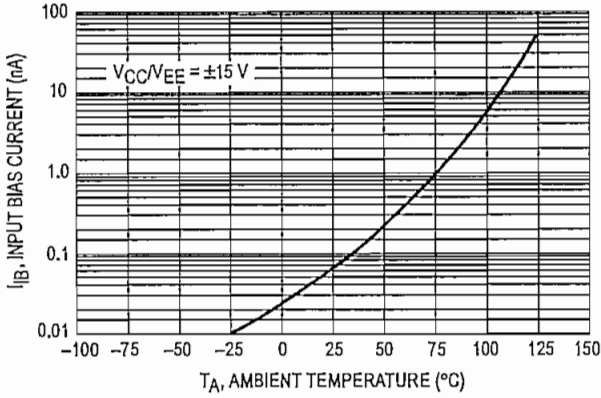


Figure 4. Output Voltage Swing versus Frequency

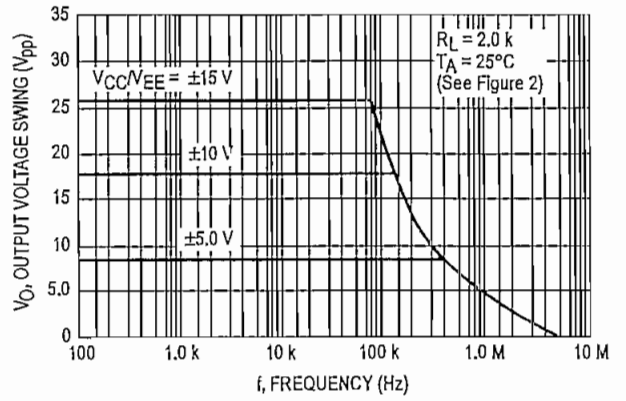


Figure 5. Output Voltage Swing versus Load Resistance

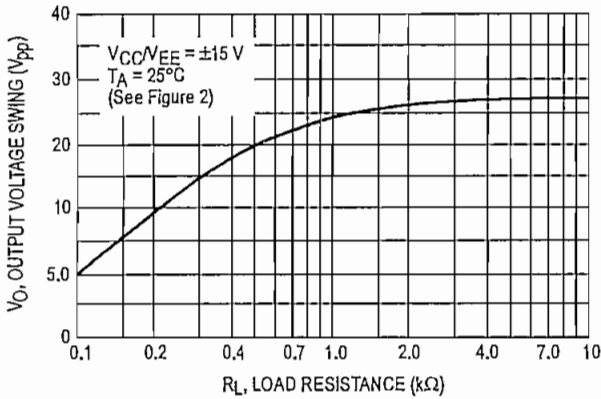


Figure 6. Output Voltage Swing versus Supply Voltage

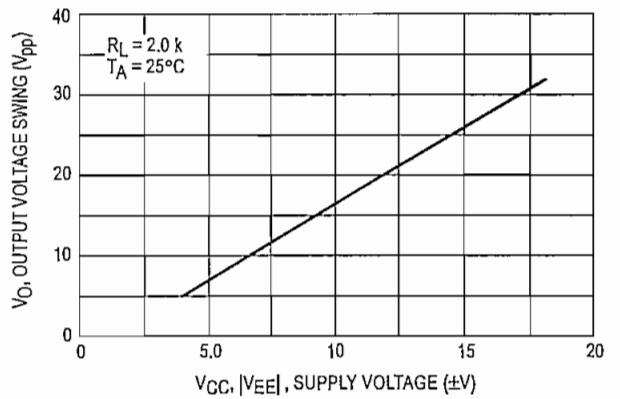


Figure 7. Output Voltage Swing versus Temperature

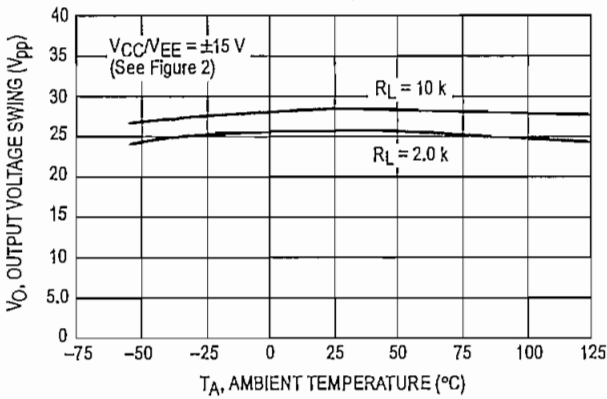


Figure 8. Supply Current per Amplifier versus Temperature

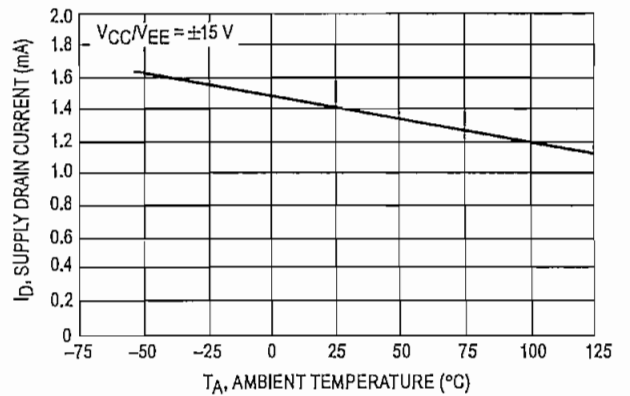


Figure 9. Large Signal Voltage Gain and Phase Shift versus Frequency

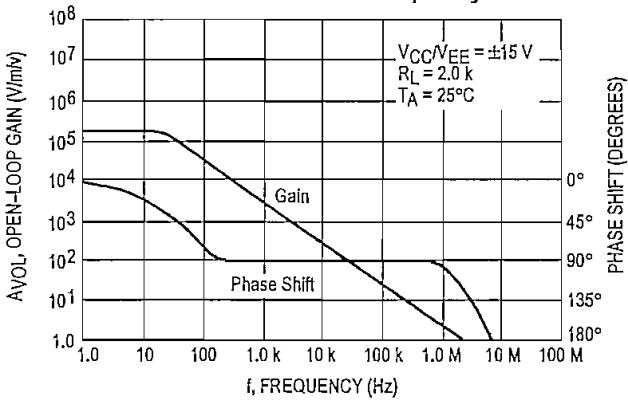


Figure 10. Large Signal Voltage Gain versus Temperature

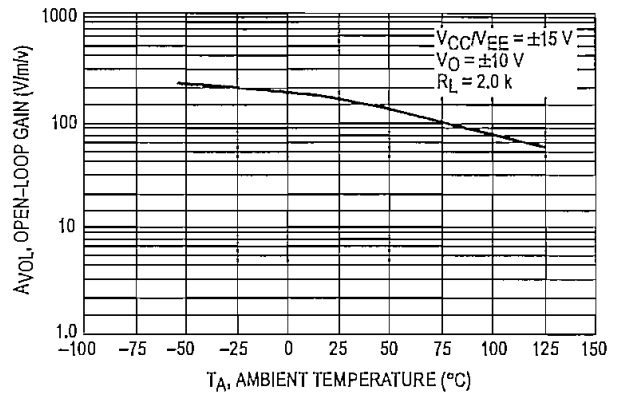


Figure 11. Normalized Slew Rate versus Temperature

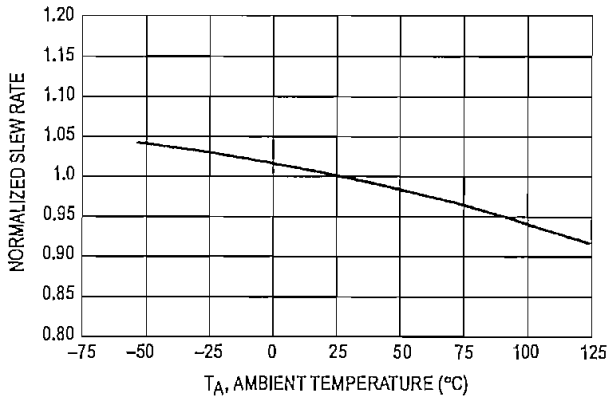


Figure 12. Equivalent Input Noise Voltage versus Frequency

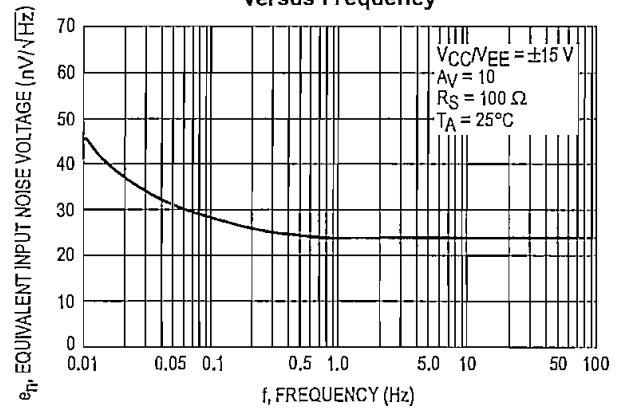


Figure 13. Total Harmonic Distortion versus Frequency

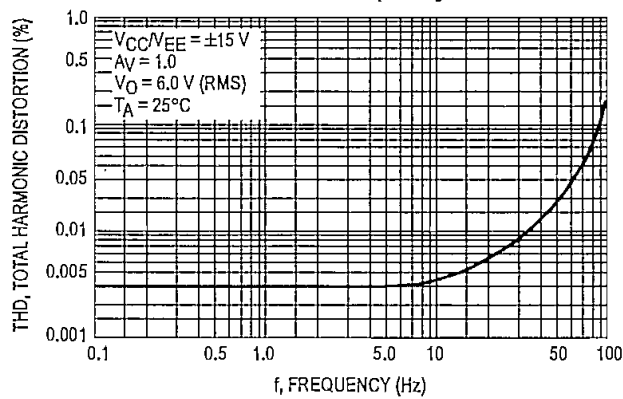


Figure 14. Positive Peak Detector

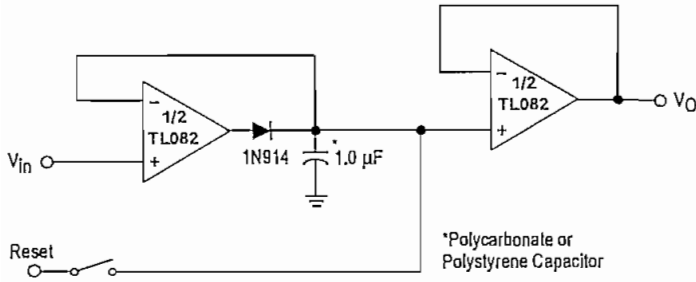


Figure 15. Voltage Controlled Current Source

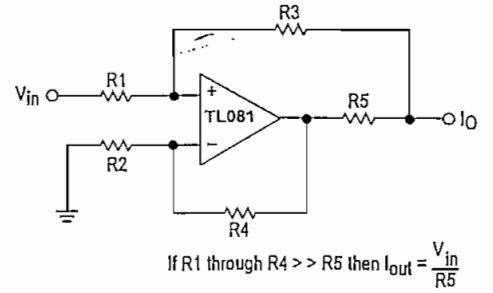
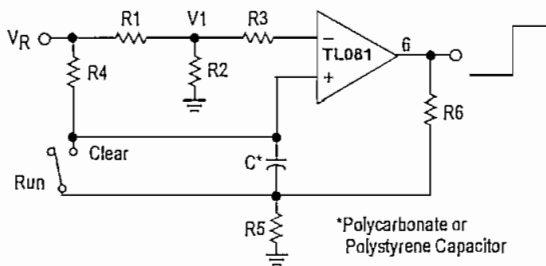


Figure 16. Long Interval RC Timer

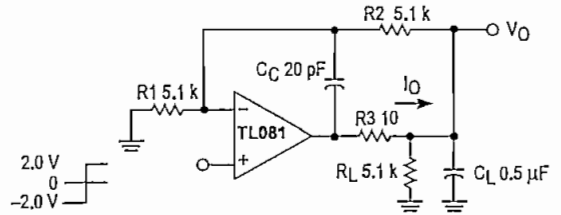


Time (t) = R4 C ln (VR/VR-V1), R3 = R4, R5 = 0.1 R6  
 If R1 = R2: t = 0.693 R4C

Design Example: 100 Second Timer

VR = 10 V C = 1.0 mF R3 = R4 = 144 M  
 R6 = 20 k R5 = 2.0 k R1 = R2 = 1.0 k

Figure 17. Isolating Large Capacitive Loads



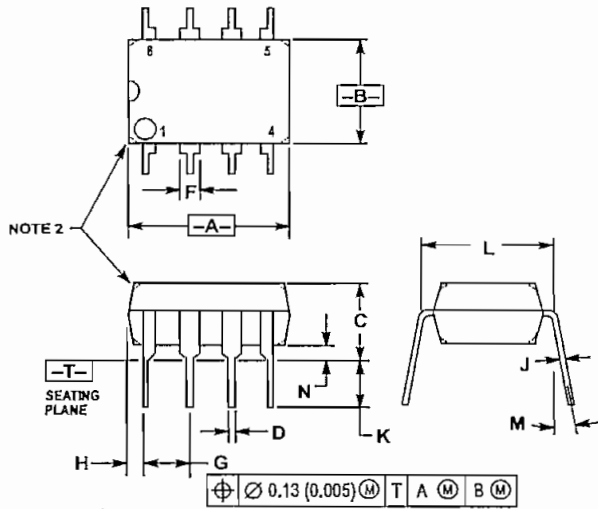
- Overshoot < 10%
- ts = 10 μs
- When driving large CL, the VO slew rate is determined by CL and IO(max):

$$\frac{\Delta V_O}{\Delta t} = \frac{I_O}{C_L} \cong \frac{0.02}{0.5} \text{ V}/\mu\text{s} = 0.04 \text{ V}/\mu\text{s} \text{ (with } C_L \text{ shown)}$$



OUTLINE DIMENSIONS

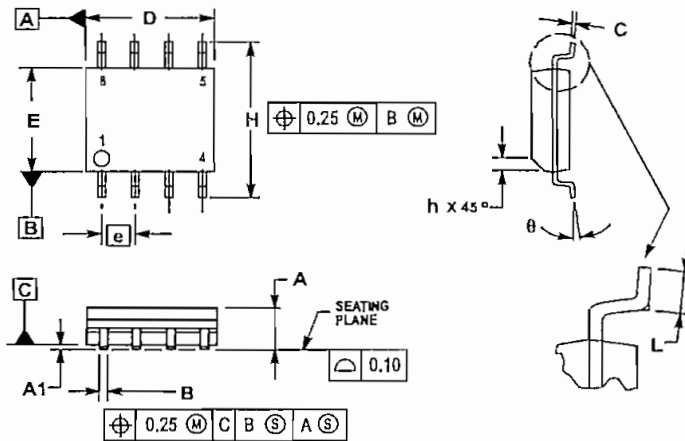
P SUFFIX  
PLASTIC PACKAGE  
CASE 626-05  
ISSUE K



- NOTES:
1. DIMENSION L TO CENTER OF LEAD WHEN FORMED PARALLEL.
  2. PACKAGE CONTOUR OPTIONAL (ROUND OR SQUARE CORNERS).
  3. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.

DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	9.40	10.16	0.370	0.400
B	6.10	6.60	0.240	0.260
C	3.94	4.45	0.155	0.175
D	0.38	0.51	0.015	0.020
F	1.02	1.78	0.040	0.070
G	2.54 BSC		0.100 BSC	
H	0.76	1.27	0.030	0.050
J	0.20	0.30	0.008	0.012
K	2.92	3.43	0.115	0.135
L	7.62 BSC		0.300 BSC	
M	— 10°		— 10°	
N	0.76	1.01	0.030	0.040

D SUFFIX  
PLASTIC PACKAGE  
CASE 751-05  
(SO-B)  
ISSUE S

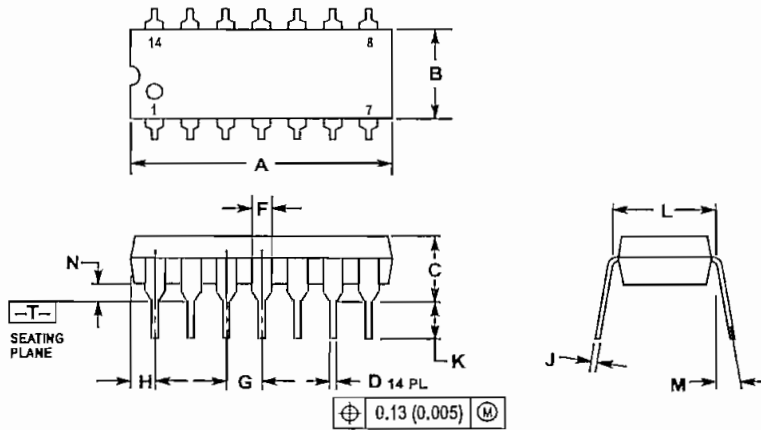


- NOTES:
1. DIMENSIONING AND TOLERANCING PER ASME Y14.5M, 1994.
  2. DIMENSIONS ARE IN MILLIMETERS.
  3. DIMENSION D AND E DO NOT INCLUDE MOLD PROTRUSION.
  4. MAXIMUM MOLD PROTRUSION 0.15 PER SIDE.
  5. DIMENSION B DOES NOT INCLUDE MOLD PROTRUSION. ALLOWABLE DAMBAR PROTRUSION SHALL BE 0.127 TOTAL IN EXCESS OF THE B DIMENSION AT MAXIMUM MATERIAL CONDITION.

DIM	MILLIMETERS	
	MIN	MAX
A	1.35	1.75
A1	0.10	0.25
B	0.35	0.49
C	0.18	0.25
D	4.80	5.00
E	3.80	4.00
e	1.27 BSC	
H	5.80	6.20
h	0.25	0.50
L	0.40	1.25
θ	0°	7°

OUTLINE DIMENSIONS

N SUFFIX  
PLASTIC PACKAGE  
CASE 646-06  
ISSUE M



- NOTES:
1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
  2. CONTROLLING DIMENSION: INCH.
  3. DIMENSION L TO CENTER OF LEADS WHEN FORMED PARALLEL.
  4. DIMENSION B DOES NOT INCLUDE MOLD FLASH.
  5. ROUNDED CORNERS OPTIONAL.

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.715	0.770	18.16	18.80
B	0.240	0.260	6.10	6.60
C	0.145	0.185	3.69	4.69
D	0.015	0.021	0.38	0.53
F	0.040	0.070	1.02	1.78
G	0.100 BSC		2.54 BSC	
H	0.052	0.095	1.32	2.41
J	0.008	0.015	0.20	0.38
K	0.115	0.135	2.92	3.43
L	0.290	0.310	7.37	7.87
M	—		10°	
N	0.015	0.039	0.38	1.01

Motorola reserves the right to make changes without further notice to any products herein. Motorola makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does Motorola assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation consequential or incidental damages. "Typical" parameters which may be provided in Motorola data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. Motorola does not convey any license under its patent rights nor the rights of others. Motorola products are not designed, intended, or authorized for use as components in systems intended for surgical implant into the body, or other applications intended to support or sustain life, or for any other application in which the failure of the Motorola product could create a situation where personal injury or death may occur. Should Buyer purchase or use Motorola products for any such unintended or unauthorized application, Buyer shall indemnify and hold Motorola and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that Motorola was negligent regarding the design or manufacture of the part. Motorola and are registered trademarks of Motorola, Inc. Motorola, Inc. is an Equal Opportunity/Affirmative Action Employer.

Mfax is a trademark of Motorola, Inc.

How to reach us:

USA/EUROPE/ Locations Not Listed: Motorola Literature Distribution;  
P.O. Box 5405, Denver, Colorado 80217. 1-303-675-2140 or 1-800-441-2447

JAPAN: Nippon Motorola Ltd.: SPD, Strategic Planning Office, 4-32-1,  
Nishi-Gotanda, Shinagawa-ku, Tokyo 141, Japan. 81-3-5487-8488

Customer Focus Center: 1-800-521-6274

Mfax™: RMFAX0@email.sps.mot.com — TOUCHTONE 1-602-244-6609  
Motorola Fax Back System — US & Canada ONLY 1-800-774-1848  
— http://sps.motorola.com/mfax/

ASIA/PACIFIC: Motorola Semiconductors H.K. Ltd.; 8B Tai Ping Industrial Park,  
51 Ting Kok Road, Tai Po, N.T., Hong Kong. 852-26629298

HOME PAGE: http://motorola.com/sps/



**MOTOROLA**

**ANEXO 4**  
**OPTO ACOPLADOR**



**HIGH DENSITY  
PHOTOTRANSISTOR OPTICALLY  
COUPLED ISOLATORS**

**APPROVALS**

- UL recognised, File No. E91231  
**'X' SPECIFICATION APPROVALS**
- **MCT6** -  
VDE 0884 in 3 available lead form :-  
- STD  
- G form  
- SMD approved to CECC 00802
- **MCT61, MCT62, MCT66** -  
VDE 0884 approval pending
- EN60950 approval pending

**DESCRIPTION**

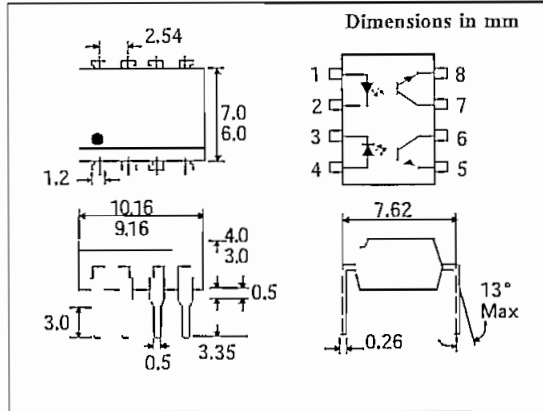
The MCT6, MCT61, MCT62 & MCT66 series of optically coupled isolators consist of infrared light emitting diodes and NPN silicon photo transistors in space efficient dual in line plastic packages mounted two channels per unit.

**FEATURES**

- Options :-  
10mm lead spread - add G after part no.  
Surface mount - add SM after part no.  
Tape&reel - add SMT&R after part no.
- High Isolation Voltage (5.3kV<sub>RMS</sub>, 7.5kV<sub>PK</sub>)

**APPLICATIONS**

- Computer terminals
- Industrial systems controllers
- Measuring instruments
- Signal transmission between systems of different potentials and impedances



**ABSOLUTE MAXIMUM RATINGS  
(25°C unless otherwise specified)**

Storage Temperature	-55°C to + 125°C
Operating Temperature	-55°C to + 100°C
Lead Soldering Temperature (1/16 inch (1.6mm) from case for 10 secs)	260°C

**INPUT DIODE**

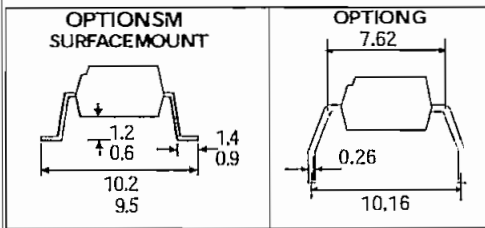
Forward Current	50mA
Reverse Voltage	6V
Power Dissipation	70mW

**OUTPUT TRANSISTOR**

Collector-emitter Voltage BV <sub>CEO</sub>	30V
Emitter-collector Voltage BV <sub>ECO</sub>	6V
Power Dissipation	150mW

**POWER DISSIPATION**

Total Power Dissipation	200mW
(derate linearly 2.67mW/°C above 25°C)	



**ISOCOM COMPONENTS LTD**  
Unit 25B, Park View Road West,  
Park View Industrial Estate, Brenda Road  
Hartlepool, Cleveland, TS25 1YD  
Tel: (01429) 863609 Fax :(01429) 863581

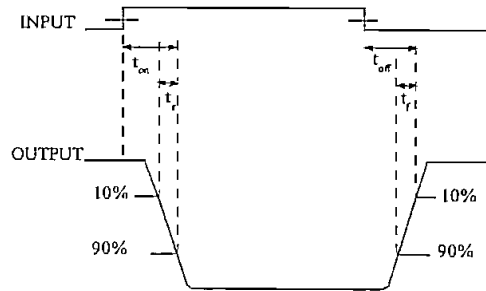
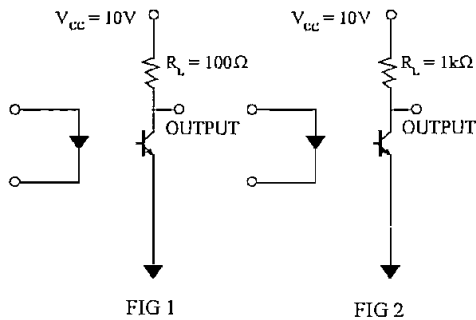
**ISOCOM INC**  
720 E., Park Boulevard, Suite 104,  
Plano, TX 75074 USA  
Tel: (972) 423-5521  
Fax: (972) 422-4549

ELECTRICAL CHARACTERISTICS (  $T_A = 25^\circ\text{C}$  Unless otherwise noted )

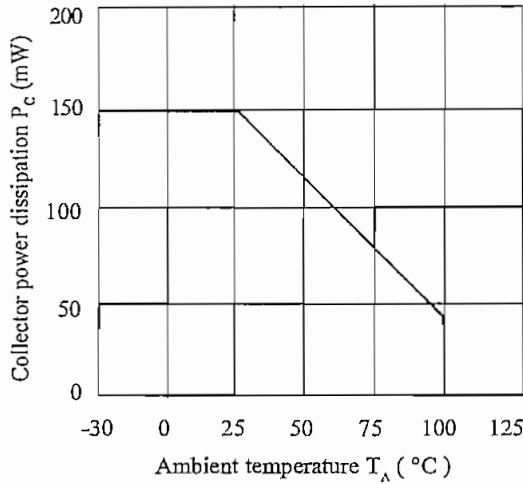
PARAMETER		MIN	TYP	MAX	UNITS	TEST CONDITION
Input	Forward Voltage ( $V_F$ )			1.50	V	$I_F = 20\text{mA}$
	Reverse Voltage ( $V_R$ )	3			V	$I_R = 10\mu\text{A}$
	Reverse Current ( $I_R$ )			10	$\mu\text{A}$	$V_R = 3\text{V}$
Output	Collector-emitter Breakdown ( $BV_{CEO}$ )	30			V	$I_C = 1\text{mA}$ (note 2)
	Emitter-collector Breakdown ( $BV_{ECO}$ )	6			V	$I_E = 100\mu\text{A}$
	Collector-emitter Dark Current ( $I_{CEO}$ )			100	nA	$V_{CE} = 10\text{V}$
Coupled	Current Transfer Ratio (CTR) (Note 2)					
	MCT6	20			%	$10\text{mA } I_F, 10\text{V } V_{CE}$
	MCT61	50			%	$5\text{mA } I_F, 5\text{V } V_{CE}$
	MCT62	100			%	$5\text{mA } I_F, 5\text{V } V_{CE}$
	MCT66	6			%	$10\text{mA } I_F, 10\text{V } V_{CE}$
	Collector-emitter Saturation Voltage $V_{CESAT}$					
	MCT6,61,62			0.4	V	$16\text{mA } I_F, 2\text{mA } I_C$
	MCT66			0.4	V	$40\text{mA } I_F, 2\text{mA } I_C$
	Input to Output Isolation Voltage $V_{ISO}$	5300			$V_{RMS}$	See note 1
	Input to Output Isolation Voltage $V_{ISO}$	7500			$V_{PK}$	See note 1
Input-output Isolation Resistance $R_{ISO}$	$5 \times 10^{10}$			$\Omega$	$V_{IO} = 500\text{V}$ (note 1)	
Output Rise Time, Fall Time $t_r, t_f$		2.4		$\mu\text{s}$	$I_C = 2\text{mA}, V_{CC} = 10\text{V}, R_L = 100\Omega$ (Fig. 1)	
Output Rise Time, Fall Time $t_r, t_f$		15		$\mu\text{s}$	$I_C = 2\text{mA}, V_{CC} = 10\text{V}, R_L = 1\text{k}\Omega$ (Fig. 2)	

Note 1 Measured with input leads shorted together and output leads shorted together.

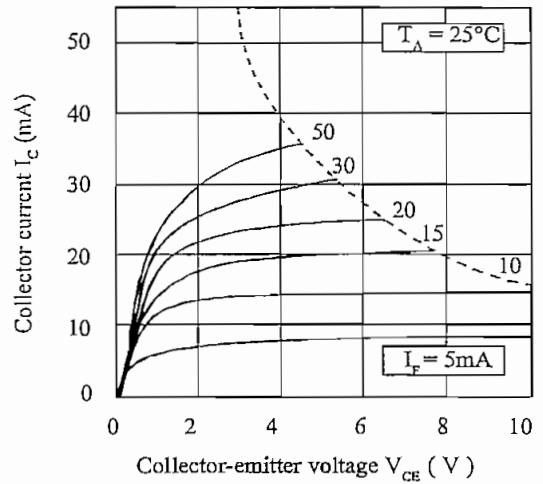
Note 2 Special Selections are available on request. Please consult the factory.



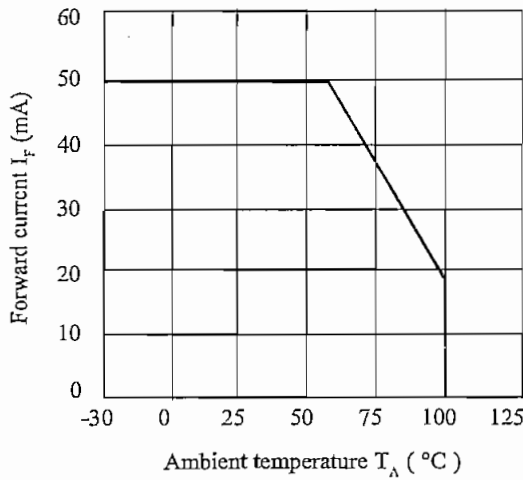
Collector Power Dissipation vs. Ambient Temperature



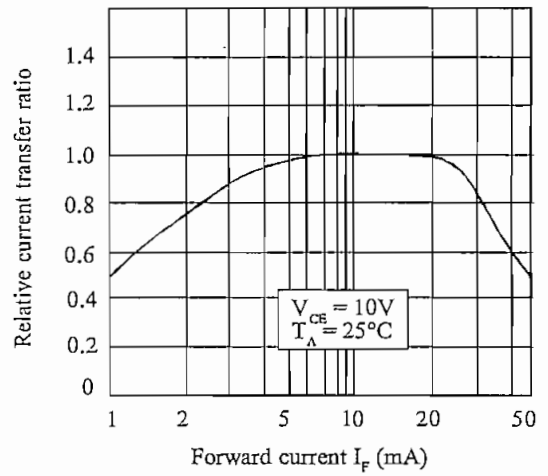
Collector Current vs. Collector-emitter Voltage



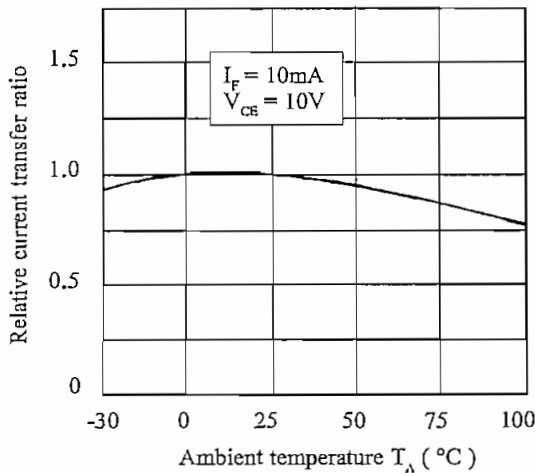
Forward Current vs. Ambient Temperature



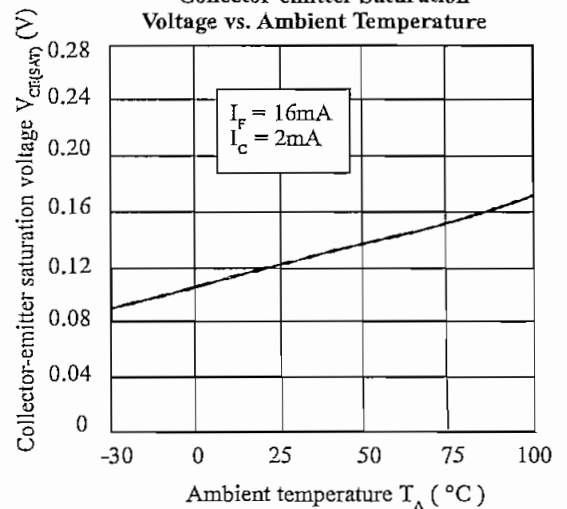
Relative Current Transfer Ratio vs. Forward Current



Relative Current Transfer Ratio vs. Ambient Temperature



Collector-emitter Saturation Voltage vs. Ambient Temperature



**ANEXO 5**  
**PHILIPS SEMICONDUCTOR**

## Thyristors

## BT151 series

## GENERAL DESCRIPTION

Glass passivated thyristors in a plastic envelope, intended for use in applications requiring high bidirectional blocking voltage capability and high thermal cycling performance. Typical applications include motor control, industrial and domestic lighting, heating and static switching.

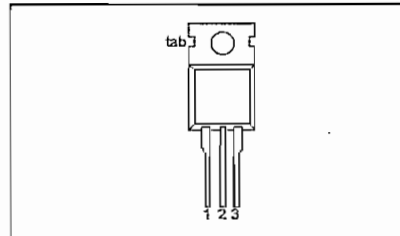
## QUICK REFERENCE DATA

SYMBOL	PARAMETER	MAX.	MAX.	MAX.	UNIT
$V_{DRM}$ , $V_{RRM}$	Repetitive peak off-state voltages	500R 500	650R 650	800R 800	V
$I_{T(AV)}$	Average on-state current	7.5	7.5	7.5	A
$I_{T(RMS)}$	RMS on-state current	12	12	12	A
$I_{TSM}$	Non-repetitive peak on-state current	100	100	100	A

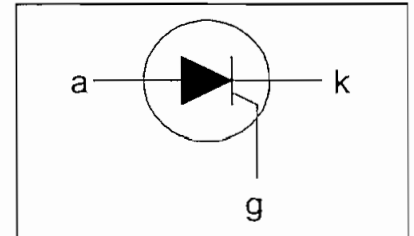
## PINNING - TO220AB

PIN	DESCRIPTION
1	cathode
2	anode
3	gate
tab	anode

## PIN CONFIGURATION



## SYMBOL



## LIMITING VALUES

Limiting values in accordance with the Absolute Maximum System (IEC 134).

SYMBOL	PARAMETER	CONDITIONS	MIN.	MAX.			UNIT
				-500R 500 <sup>1</sup>	-650R 650 <sup>1</sup>	-800R 800	
$V_{DRM}$ , $V_{RRM}$	Repetitive peak off-state voltages		-				V
$I_{T(AV)}$	Average on-state current	half sine wave; $T_{mb} \leq 109^\circ\text{C}$	-	7.5			A
$I_{T(RMS)}$	RMS on-state current	all conduction angles	-	12			A
$I_{TSM}$	Non-repetitive peak on-state current	half sine wave; $T_J = 25^\circ\text{C}$ prior to surge	-	100			A
		$t = 10\text{ ms}$	-	110			A
		$t = 8.3\text{ ms}$	-	50			A <sup>2</sup> s
$I^2t$	$I^2t$ for fusing	$t = 10\text{ ms}$	-	50			A/μs
$dI_T/dt$	Repetitive rate of rise of on-state current after triggering	$I_{TM} = 20\text{ A}$ ; $I_G = 50\text{ mA}$ ; $dI_G/dt = 50\text{ mA}/\mu\text{s}$	-	50			
$I_{GM}$	Peak gate current		-	2			A
$V_{GM}$	Peak gate voltage		-	5			V
$V_{RGM}$	Peak reverse gate voltage		-	5			V
$P_{GM}$	Peak gate power		-	5			W
$P_{G(AV)}$	Average gate power	over any 20 ms period	-	0.5			W
$T_{stg}$	Storage temperature		-40	150			°C
$T_J$	Operating junction temperature		-	125			°C

<sup>1</sup> Although not recommended, off-state voltages up to 800V may be applied without damage, but the thyristor may switch to the on-state. The rate of rise of current should not exceed 15 A/μs.



## Thyristors

## BT151 series

## THERMAL RESISTANCES

SYMBOL	PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNIT
$R_{th\ j-mb}$	Thermal resistance junction to mounting base	in free air	-	-	1.3	K/W
$R_{th\ j-a}$	Thermal resistance junction to ambient		-	60	-	K/W

## STATIC CHARACTERISTICS

 $T_J = 25\text{ °C}$  unless otherwise stated

SYMBOL	PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNIT
$I_{GT}$	Gate trigger current	$V_D = 12\text{ V}; I_T = 0.1\text{ A}$	-	2	15	mA
$I_L$	Latching current	$V_D = 12\text{ V}; I_{GT} = 0.1\text{ A}$	-	10	40	mA
$I_H$	Holding current	$V_D = 12\text{ V}; I_{GT} = 0.1\text{ A}$	-	7	20	mA
$V_T$	On-state voltage	$I_T = 23\text{ A}$	-	1.4	1.75	V
$V_{GT}$	Gate trigger voltage	$V_D = 12\text{ V}; I_T = 0.1\text{ A}$	-	0.6	1.5	V
$I_D, I_R$	Off-state leakage current	$V_D = V_{DRM(max)}; I_T = 0.1\text{ A}; T_J = 125\text{ °C}$	0.25	0.4	-	V
		$V_D = V_{DRM(max)}; V_R = V_{RRM(max)}; T_J = 125\text{ °C}$	-	0.1	0.5	mA

## DYNAMIC CHARACTERISTICS

 $T_J = 25\text{ °C}$  unless otherwise stated

SYMBOL	PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNIT
$dV_D/dt$	Critical rate of rise of off-state voltage	$V_{DM} = 67\% V_{DRM(max)}; T_J = 125\text{ °C};$ exponential waveform;	50 200	130 1000	-	V/ $\mu$ s V/ $\mu$ s
		Gate open circuit $R_{GK} = 100\ \Omega$				
$t_{gt}$	Gate controlled turn-on time	$I_{TM} = 40\text{ A}; V_D = V_{DRM(max)}; I_G = 0.1\text{ A};$ $dI_G/dt = 5\text{ A}/\mu\text{s}$	-	2	-	$\mu$ s
$t_q$	Circuit commutated turn-off time	$V_D = 67\% V_{DRM(max)}; T_J = 125\text{ °C};$ $I_{TM} = 20\text{ A}; V_R = 25\text{ V}; dI_{TM}/dt = 30\text{ A}/\mu\text{s};$ $dV_D/dt = 50\text{ V}/\mu\text{s}; R_{GK} = 100\ \Omega$	-	70	-	$\mu$ s

Thyristors

BT151 series

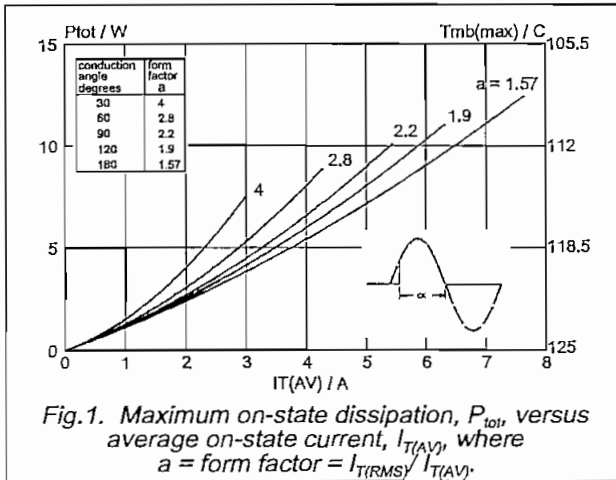


Fig. 1. Maximum on-state dissipation,  $P_{tot}$ , versus average on-state current,  $I_{T(AV)}$ , where  $a = \text{form factor} = I_{T(RMS)} / I_{T(AV)}$ .

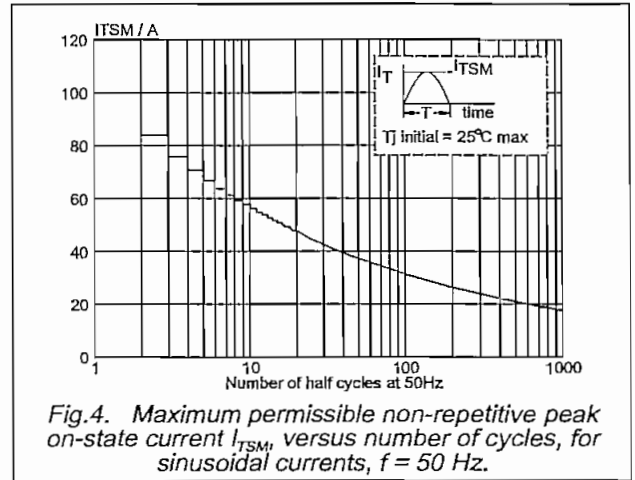


Fig. 4. Maximum permissible non-repetitive peak on-state current  $I_{TSM}$ , versus number of cycles, for sinusoidal currents,  $f = 50 \text{ Hz}$ .

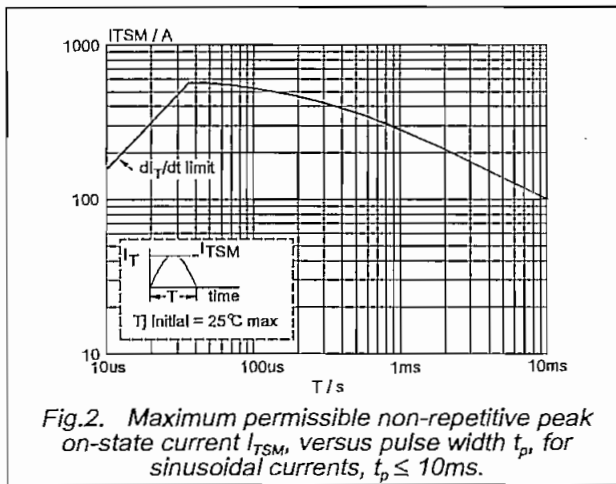


Fig. 2. Maximum permissible non-repetitive peak on-state current  $I_{TSM}$ , versus pulse width  $t_p$ , for sinusoidal currents,  $t_p \leq 10 \text{ ms}$ .

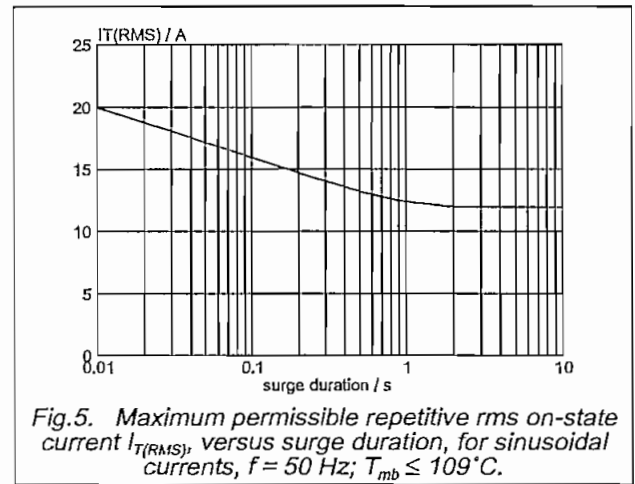


Fig. 5. Maximum permissible repetitive rms on-state current  $I_{T(RMS)}$ , versus surge duration, for sinusoidal currents,  $f = 50 \text{ Hz}$ ;  $T_{mb} \leq 109^\circ C$ .

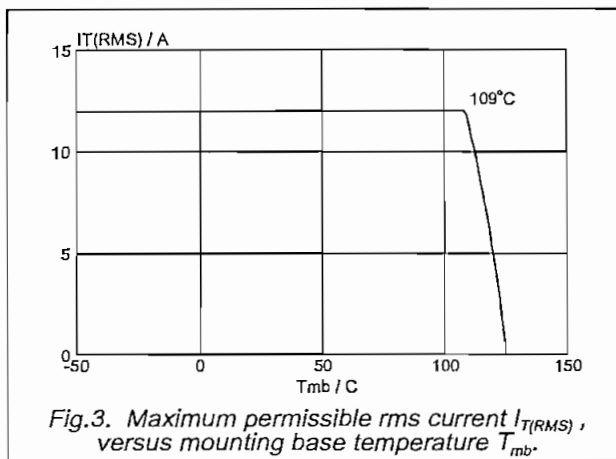


Fig. 3. Maximum permissible rms current  $I_{T(RMS)}$ , versus mounting base temperature  $T_{mb}$ .

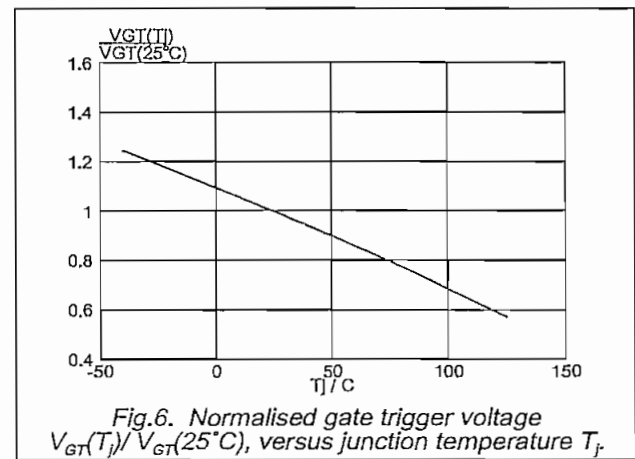
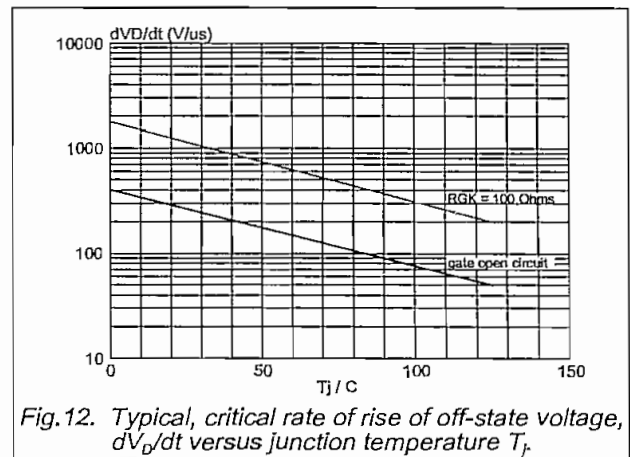
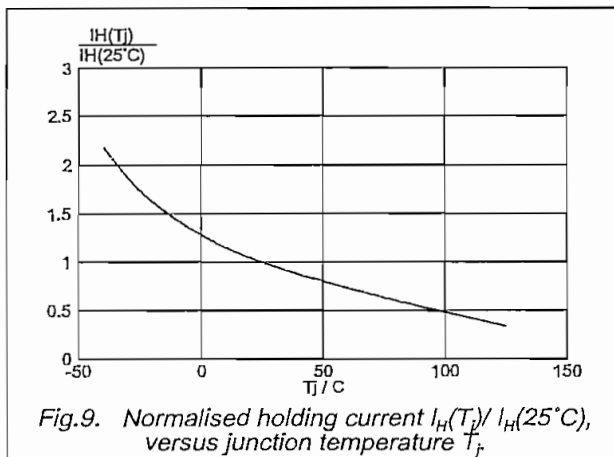
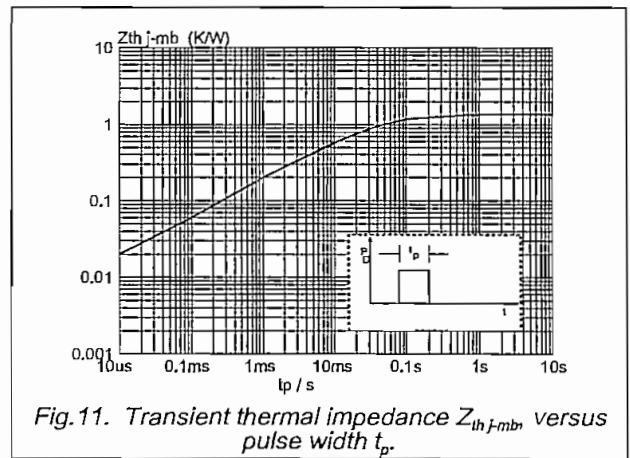
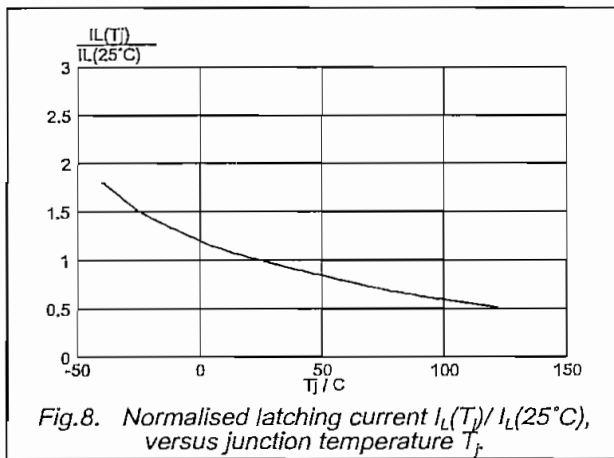
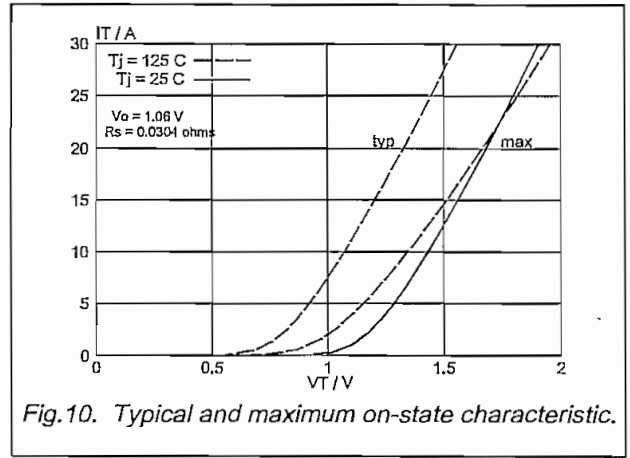
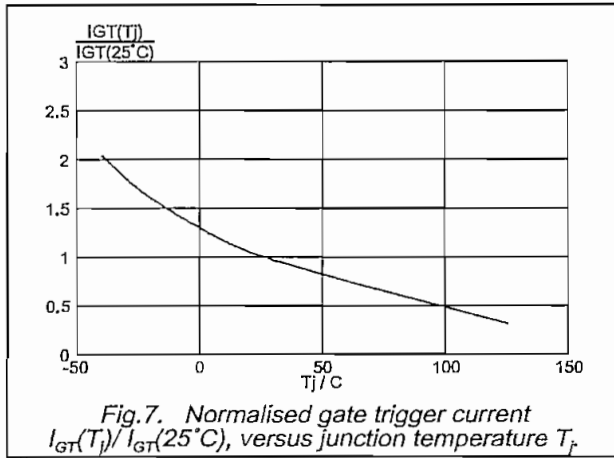


Fig. 6. Normalised gate trigger voltage  $V_{GT}(T_J) / V_{GT}(25^\circ C)$ , versus junction temperature  $T_J$ .

Thyristors

BT151 series



Thyristors

BT151 series

MECHANICAL DATA

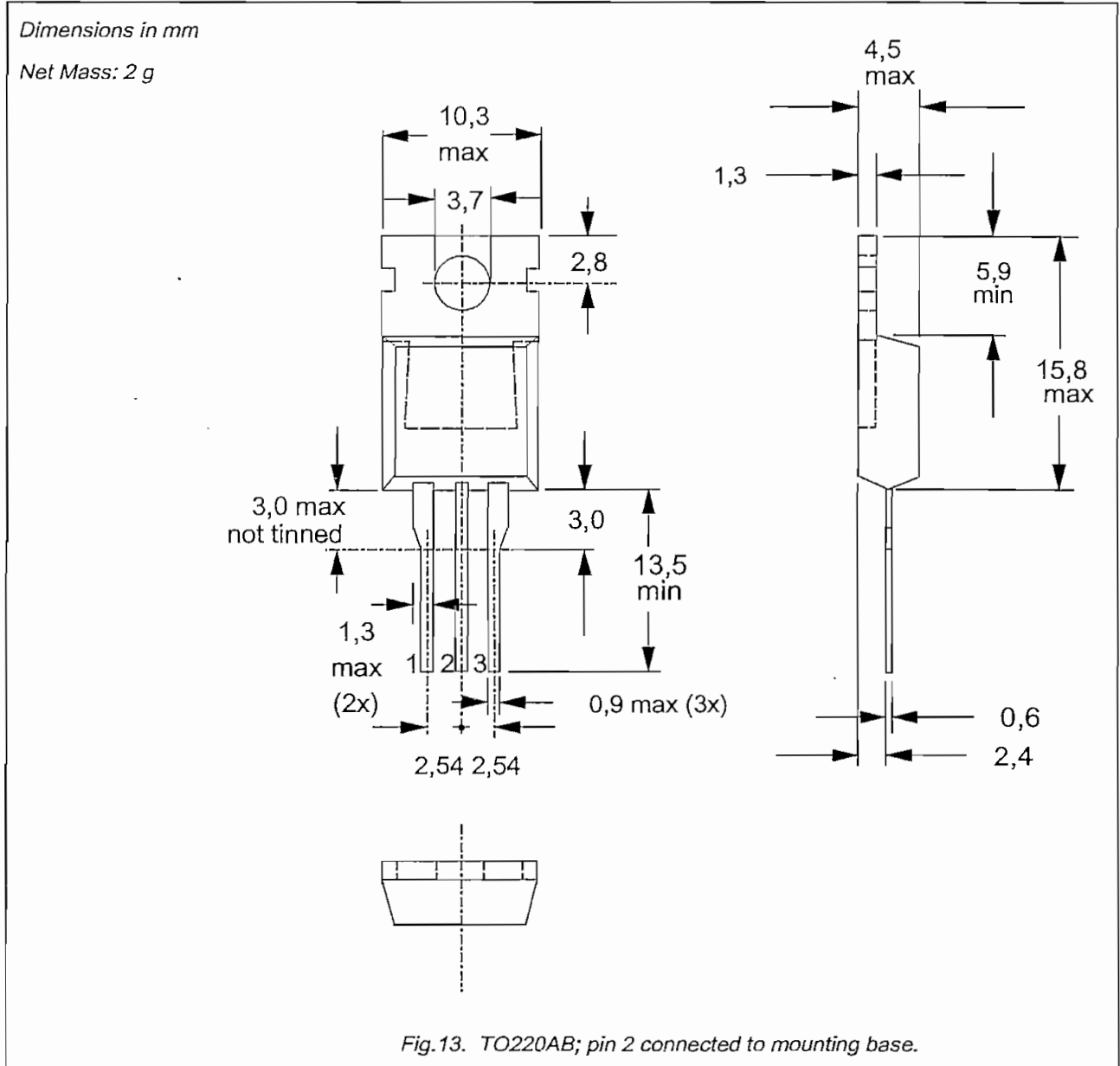


Fig.13. TO220AB; pin 2 connected to mounting base.

Notes

1. Refer to mounting instructions for TO220 envelopes.
2. Epoxy meets UL94 V0 at 1/8".

## Thyristors

## BT151 series

**DEFINITIONS**

<b>Data sheet status</b>	
Objective specification	This data sheet contains target or goal specifications for product development.
Preliminary specification	This data sheet contains preliminary data; supplementary data may be published later.
Product specification	This data sheet contains final product specifications.
<b>Limiting values</b>	
Limiting values are given in accordance with the Absolute Maximum Rating System (IEC 134). Stress above one or more of the limiting values may cause permanent damage to the device. These are stress ratings only and operation of the device at these or at any other conditions above those given in the Characteristics sections of this specification is not implied. Exposure to limiting values for extended periods may affect device reliability.	
<b>Application information</b>	
Where application information is given, it is advisory and does not form part of the specification.	
<b>© Philips Electronics N.V. 1997</b>	
All rights are reserved. Reproduction in whole or in part is prohibited without the prior written consent of the copyright owner.	
The information presented in this document does not form part of any quotation or contract, it is believed to be accurate and reliable and may be changed without notice. No liability will be accepted by the publisher for any consequence of its use. Publication thereof does not convey nor imply any license under patent or other industrial or intellectual property rights.	

**LIFE SUPPORT APPLICATIONS**

These products are not designed for use in life support appliances, devices or systems where malfunction of these products can be reasonably expected to result in personal injury. Philips customers using or selling these products for use in such applications do so at their own risk and agree to fully indemnify Philips for any damages resulting from such improper use or sale.

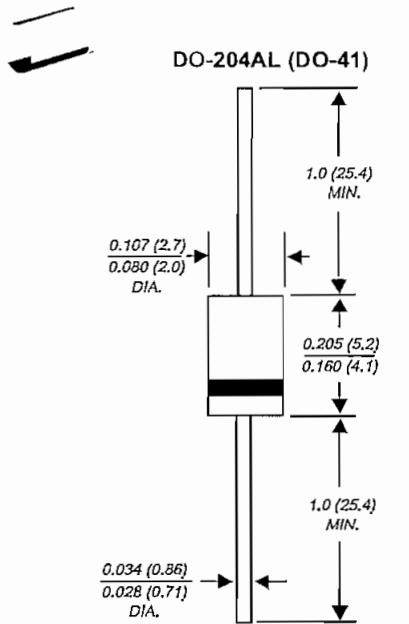
**ANEXO 6**

**DIODOS**

## General Purpose Plastic Rectifier

Reverse Voltage 50 to 1000V

Forward Current 1.5A



Dimensions in inches and (millimeters)

### Features

- Plastic package has Underwriters Laboratories Flammability Classification 94V-0
- High surge current capability
- 1.5 Ampere operation at  $T_L=70^\circ\text{C}$  with no thermal runaway
- Low reverse leakage
- Construction utilizes void-free molded plastic technique
- High temperature soldering guaranteed:  $250^\circ\text{C}/10$  seconds, 0.375" (9.5mm) lead length, 5 lbs. (2.3kg) tension

### Mechanical Data

**Case:** JEDEC DO-204AL, molded plastic body

**Terminals:** Plated axial leads, solderable per MIL-STD-750, Method 2026

**Polarity:** Color band denotes cathode end

**Mounting Position:** Any

**Weight:** 0.012 ounce, 0.3 gram

### Maximum Ratings & Thermal Characteristics Ratings at 25°C ambient temperature unless otherwise specified.

	SYMBOLS	1N 5391	1N 5392	1N 5393	1N 5394	1N 5395	1N 5396	1N 5397	1N 5398	1N 5399	UNITS
*Maximum repetitive peak reverse voltage	$V_{RRM}$	50	100	200	300	400	500	600	800	1000	V
*Maximum RMS voltage	$V_{RMS}$	35	70	140	210	280	350	420	560	700	V
*Maximum DC blocking voltage	$V_{DC}$	50	100	200	300	400	500	600	800	1000	V
*Maximum average forward rectified current 0.500" (12.7mm) lead length at $T_L=70^\circ\text{C}$	$I_{F(AV)}$	1.5									A
*Peak forward surge current 8.3ms single half sine-wave superimposed on rated load (JEDEC Method) at $T_A=75^\circ\text{C}$	$I_{FSM}$	50									A
*Maximum full load reverse current full cycle average, 0.375", (9.5mm) lead length at $T_L=70^\circ\text{C}$	$I_{R(AV)}$	300									$\mu\text{A}$
Typical thermal resistance (NOTE 1)	$R_{\theta JA}$ $R_{\theta JL}$	50 25									$^\circ\text{C/W}$
*Maximum DC blocking voltage temperature	$T_A$	+150									$^\circ\text{C}$
*Operating junction temperature range	$T_J$	-50 to +170									$^\circ\text{C}$
*Storage temperature range	$T_{STG}$	-50 to +175									$^\circ\text{C}$

### Electrical Characteristics Ratings at 25°C ambient temperature unless otherwise specified.

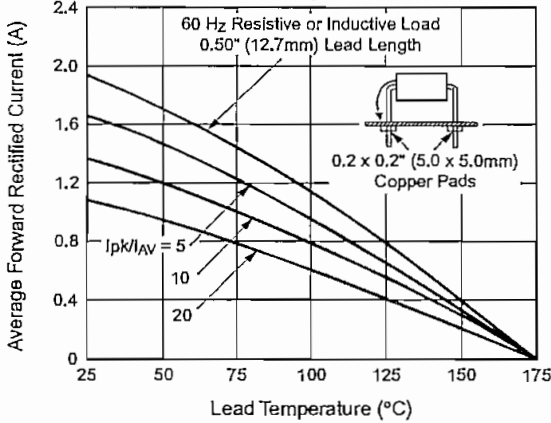
	SYMBOLS	1N 5391	1N 5392	1N 5393	1N 5394	1N 5395	1N 5396	1N 5397	1N 5398	1N 5399	UNITS
*Maximum instantaneous forward voltage at 1.5A $T_A=70^\circ\text{C}$	$V_F$	1.4									V
*Maximum DC reverse current at rated DC blocking voltage $T_A=25^\circ\text{C}$ $T_A=150^\circ\text{C}$	$I_R$	5.0 300									$\mu\text{A}$
Typical reverse recovery time at $I_F=0.5\text{A}$ , $I_R=1.0\text{A}$ , $I_{rr}=0.25\text{A}$	$t_{rr}$	2.0									$\mu\text{s}$
Typical junction capacitance at 4.0V, 1MHz	$C_J$	15									pF

**NOTES:**

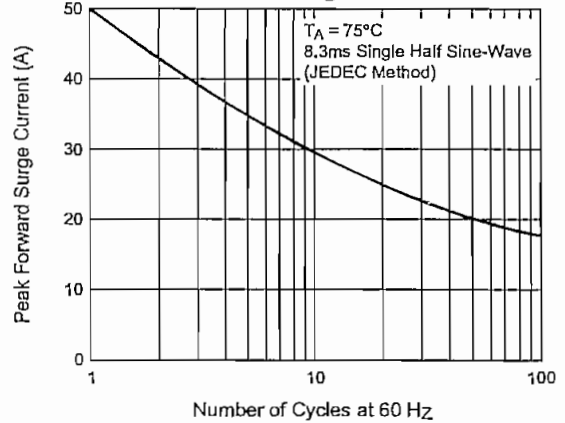
- (1) Thermal resistance from junction to ambient, and from junction to lead at 0.375" (9.5mm) lead length, P.C.B. mounted  
\*JEDEC registered values

**Ratings and Characteristic Curves** ( $T_A = 25^\circ\text{C}$  unless otherwise noted)

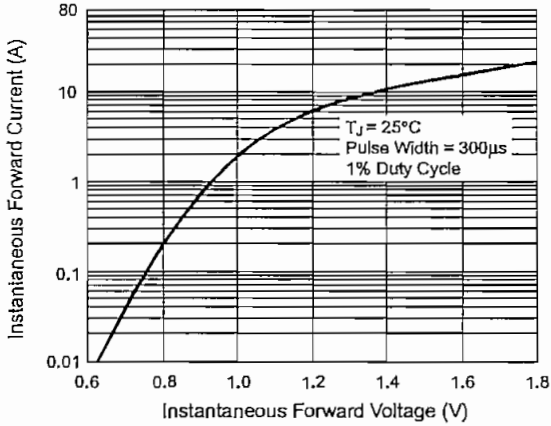
**Fig. 1 – Forward Current Derating Curve**



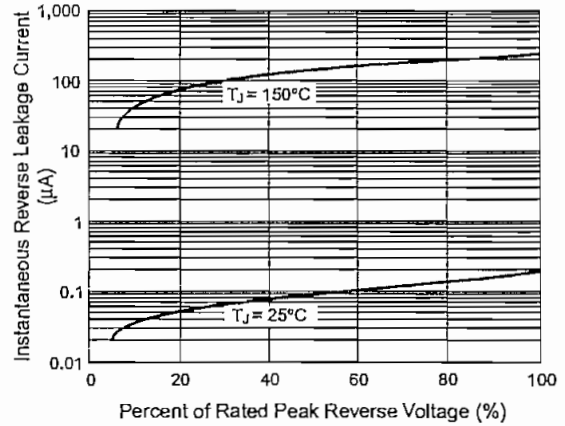
**Fig. 2 – Maximum Non-Repetitive Peak Forward Surge Current**



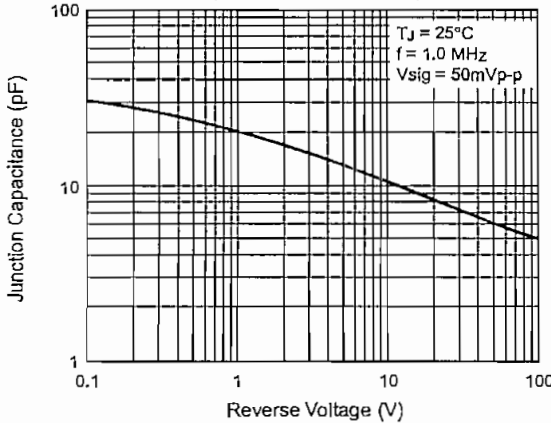
**Fig. 3 – Typical Instantaneous Forward Characteristics**



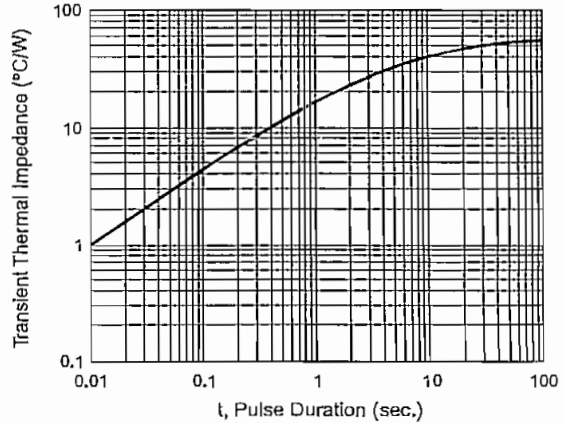
**Fig. 4 – Typical Reverse Characteristics**



**Fig. 5 – Typical Junction Capacitance**



**Fig. 6 – Transient Thermal Impedance**





**ANEXO 7**

**ADC0804 DATASHEET**

August 1997

### Features

- 80C48 and 80C80/85 Bus Compatible - No Interfacing Logic Required
- Conversion Time < 100 $\mu$ s
- Easy Interface to Most Microprocessors
- Will Operate in a "Stand Alone" Mode
- Differential Analog Voltage Inputs
- Works with Bandgap Voltage References
- TTL Compatible Inputs and Outputs
- On-Chip Clock Generator
- 0V to 5V Analog Voltage Input Range (Single + 5V Supply)
- No Zero-Adjust Required

### Description

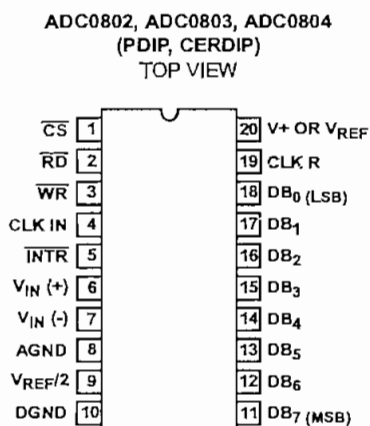
The ADC0802 family are CMOS 8-Bit, successive-approximation A/D converters which use a modified potentiometric ladder and are designed to operate with the 8080A control bus via three-state outputs. These converters appear to the processor as memory locations or I/O ports, and hence no interfacing logic is required.

The differential analog voltage input has good common-mode-rejection and permits offsetting the analog zero-input-voltage value. In addition, the voltage reference input can be adjusted to allow encoding any smaller analog voltage span to the full 8 bits of resolution.

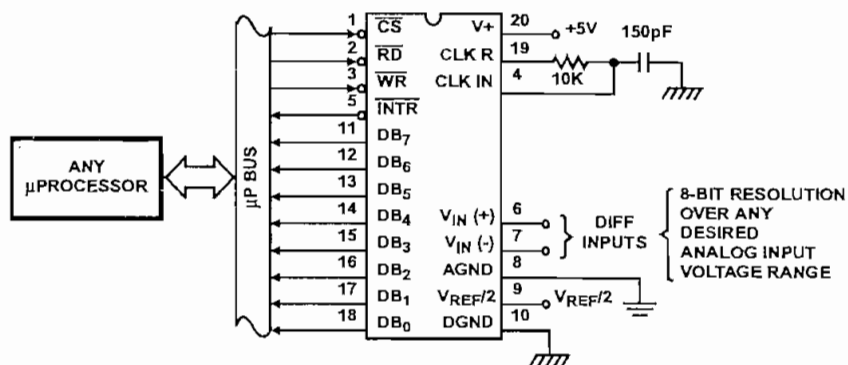
### Ordering Information

PART NUMBER	ERROR	EXTERNAL CONDITIONS	TEMP. RANGE (°C)	PACKAGE	PKG. NO
ADC0802LCN	$\pm 1/2$ LSB	$V_{REF/2} = 2.500V_{DC}$ (No Adjustments)	0 to 70	20 Ld PDIP	E20.3
ADC0802LCD	$\pm 3/4$ LSB		-40 to 85	20 Ld CERDIP	F20.3
ADC0802LD	$\pm 1$ LSB		-55 to 125	20 Ld CERDIP	F20.3
ADC0803LCN	$\pm 1/2$ LSB	$V_{REF/2}$ Adjusted for Correct Full Scale Reading	0 to 70	20 Ld PDIP	E20.3
ADC0803LCD	$\pm 3/4$ LSB		-40 to 85	20 Ld CERDIP	F20.3
ADC0803LCWM	$\pm 1$ LSB		-40 to 85	20 Ld SOIC	M20.3
ADC0803LD	$\pm 1$ LSB		-55 to 125	20 Ld CERDIP	F20.3
ADC0804LCN	$\pm 1$ LSB	$V_{REF/2} = 2.500V_{DC}$ (No Adjustments)	0 to 70	20 Ld PDIP	E20.3
ADC0804LCD	$\pm 1$ LSB		-40 to 85	20 Ld CERDIP	F20.3
ADC0804LCWM	$\pm 1$ LSB		-40 to 85	20 Ld SOIC	M20.3

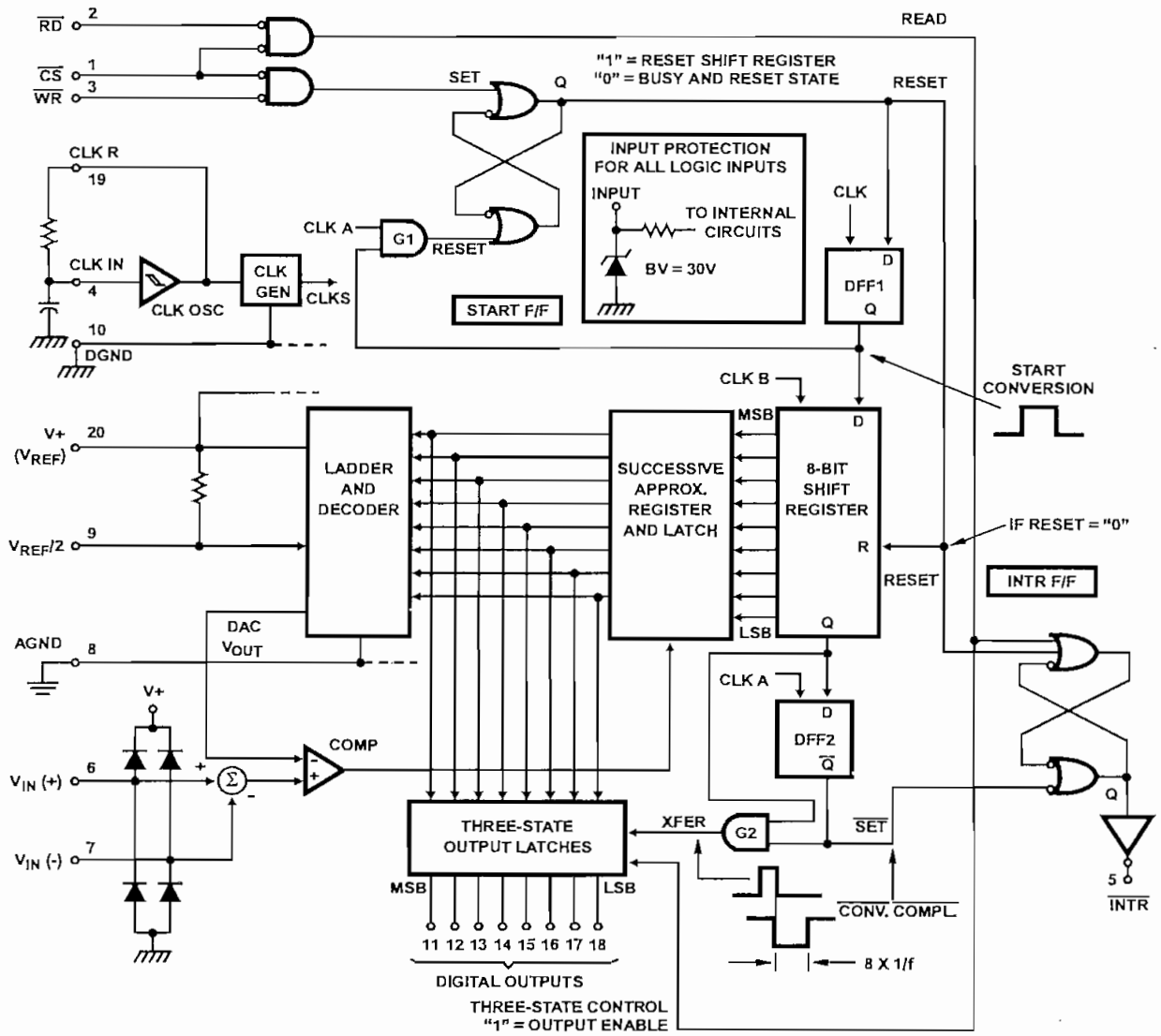
### Pinout



### Typical Application Schematic



Functional Diagram



# ADC0802, ADC0803, ADC0804

## Absolute Maximum Ratings

Supply Voltage ..... 6.5V  
 Voltage at Any Input ..... -0.3V to (V<sup>+</sup> + 0.3V)

## Operating Conditions

Temperature Range  
 ADC0802/03LD ..... -55°C to 125°C  
 ADC0802/03/04LCD ..... -40°C to 85°C  
 ADC0802/03/04LCN ..... 0°C to 70°C  
 ADC0803/04LCWM ..... -40°C to 85°C

## Thermal Information

Thermal Resistance (Typical, Note 1)	$\theta_{JA}$ (°C/W)	$\theta_{JC}$ (°C/W)
PDIP Package	125	N/A
CERDIP Package	80	20
SOIC Package	120	N/A

Maximum Junction Temperature  
 Hermetic Package ..... 175°C  
 Plastic Package ..... 150°C  
 Maximum Storage Temperature Range ..... -65°C to 150°C  
 Maximum Lead Temperature (Soldering, 10s) ..... 300°C  
 (SOIC - Lead Tips Only)

*CAUTION: Stresses above those listed in "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress only rating and operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied.*

### NOTE:

1.  $\theta_{JA}$  is measured with the component mounted on an evaluation PC board in free air.

## Electrical Specifications (Notes 1, 7)

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNITS
<b>CONVERTER SPECIFICATIONS</b> V <sup>+</sup> = 5V, T <sub>A</sub> = 25°C and f <sub>CLK</sub> = 640kHz, Unless Otherwise Specified					
Total Unadjusted Error					
ADC0802	V <sub>REF/2</sub> = 2.500V	-	-	±1/2	LSB
ADC0803	V <sub>REF/2</sub> Adjusted for Correct Full Scale Reading	-	-	±1/2	LSB
ADC0804	V <sub>REF/2</sub> = 2.500V	-	-	±1	LSB
V <sub>REF/2</sub> Input Resistance	Input Resistance at Pin 9	1.0	1.3	-	kΩ
Analog Input Voltage Range	(Note 2)	GND-0.05	-	(V <sup>+</sup> ) + 0.05	V
DC Common-Mode Rejection	Over Analog Input Voltage Range	-	±1/16	±1/8	LSB
Power Supply Sensitivity	V <sup>+</sup> = 5V ±10% Over Allowed Input Voltage Range	-	±1/16	±1/8	LSB
<b>CONVERTER SPECIFICATIONS</b> V <sup>+</sup> = 5V, 0°C to 70°C and f <sub>CLK</sub> = 640kHz, Unless Otherwise Specified					
Total Unadjusted Error					
ADC0802	V <sub>REF/2</sub> = 2.500V	-	-	±1/2	LSB
ADC0803	V <sub>REF/2</sub> Adjusted for Correct Full Scale Reading	-	-	±1/2	LSB
ADC0804	V <sub>REF/2</sub> = 2.500V	-	-	±1	LSB
V <sub>REF/2</sub> Input Resistance	Input Resistance at Pin 9	1.0	1.3	-	kΩ
Analog Input Voltage Range	(Note 2)	GND-0.05	-	(V <sup>+</sup> ) + 0.05	V
DC Common-Mode Rejection	Over Analog Input Voltage Range	-	±1/8	±1/4	LSB
Power Supply Sensitivity	V <sup>+</sup> = 5V ±10% Over Allowed Input Voltage Range	-	±1/16	±1/8	LSB
<b>CONVERTER SPECIFICATIONS</b> V <sup>+</sup> = 5V, -25°C to 85°C and f <sub>CLK</sub> = 640kHz, Unless Otherwise Specified					
Total Unadjusted Error					
ADC0802	V <sub>REF/2</sub> = 2.500V	-	-	±3/4	LSB
ADC0803	V <sub>REF/2</sub> Adjusted for Correct Full Scale Reading	-	-	±3/4	LSB
ADC0804	V <sub>REF/2</sub> = 2.500V	-	-	±1	LSB
V <sub>REF/2</sub> Input Resistance	Input Resistance at Pin 9	1.0	1.3	-	kΩ
Analog Input Voltage Range	(Note 2)	GND-0.05	-	(V <sup>+</sup> ) + 0.05	V
DC Common-Mode Rejection	Over Analog Input Voltage Range	-	±1/8	±1/4	LSB
Power Supply Sensitivity	V <sup>+</sup> = 5V ±10% Over Allowed Input Voltage Range	-	±1/16	±1/8	LSB

## ADC0802, ADC0803, ADC0804

### Electrical Specifications (Notes 1, 7) (Continued)

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNITS
<b>CONVERTER SPECIFICATIONS</b> $V_+ = 5V$ , $-55^\circ\text{C}$ to $125^\circ\text{C}$ and $f_{\text{CLK}} = 640\text{kHz}$ , Unless Otherwise Specified					
Total Unadjusted Error					
ADC0802	$V_{\text{REF}}/2 = 2.500V$	-	-	$\pm 1$	LSB
ADC0803	$V_{\text{REF}}/2$ Adjusted for Correct Full Scale Reading	-	-	$\pm 1$	LSB
$V_{\text{REF}}/2$ Input Resistance	Input Resistance at Pin 9	1.0	1.3	-	$k\Omega$
Analog Input Voltage Range	(Note 2)	GND-0.05	-	$(V_+) + 0.05$	V
DC Common-Mode Rejection	Over Analog Input Voltage Range	-	$\pm 1/8$	$\pm 1/4$	LSB
Power Supply Sensitivity	$V_+ = 5V \pm 10\%$ Over Allowed Input Voltage Range	-	$\pm 1/8$	$\pm 1/4$	LSB
<b>AC TIMING SPECIFICATIONS</b> $V_+ = 5V$ , and $T_A = 25^\circ\text{C}$ , Unless Otherwise Specified					
Clock Frequency, $f_{\text{CLK}}$	$V_+ = 6V$ (Note 3)	100	640	1280	kHz
	$V_+ = 5V$	100	640	800	kHz
Clock Periods per Conversion (Note 4), $t_{\text{CONV}}$		62	-	73	Clocks/Conv
Conversion Rate In Free-Running Mode, CR	$\overline{\text{INTR}}$ tied to $\overline{\text{WR}}$ with $\overline{\text{CS}} = 0V$ , $f_{\text{CLK}} = 640\text{kHz}$	-	-	8888	Conv/s
Width of $\overline{\text{WR}}$ Input (Start Pulse Width), $t_{\text{W}}(\overline{\text{WR}})$	$\overline{\text{CS}} = 0V$ (Note 5)	100	-	-	ns
Access Time (Delay from Falling Edge of $\overline{\text{RD}}$ to Output Data Valid), $t_{\text{ACC}}$	$C_L = 100\text{pF}$ (Use Bus Driver IC for Larger $C_L$ )	-	135	200	ns
Three-State Control (Delay from Rising Edge of $\overline{\text{RD}}$ to HI-Z State), $t_{1H}$ , $t_{0H}$	$C_L = 10\text{pF}$ , $R_L = 10K$ (See Three-State Test Circuits)	-	125	250	ns
Delay from Falling Edge of $\overline{\text{WR}}$ to Reset of $\overline{\text{INTR}}$ , $t_{\text{W}}$ , $t_{\text{RI}}$		-	300	450	ns
Input Capacitance of Logic Control Inputs, $C_{\text{IN}}$		-	5	-	pF
Three-State Output Capacitance (Data Buffers), $C_{\text{OUT}}$		-	5	-	pF
<b>DC DIGITAL LEVELS AND DC SPECIFICATIONS</b> $V_+ = 5V$ , and $T_{\text{MIN}}$ to $T_{\text{MAX}}$ , Unless Otherwise Specified					
<b>CONTROL INPUTS</b> (Note 6)					
Logic "1" Input Voltage (Except Pin 4 CLK IN), $V_{\text{INH}}$	$V_+ = 5.25V$	2.0	-	$V_+$	V
Logic "0" Input Voltage (Except Pin 4 CLK IN), $V_{\text{INL}}$	$V_+ = 4.75V$	-	-	0.8	V
CLK IN (Pin 4) Positive Going Threshold Voltage, $V_{\text{+CLK}}$		2.7	3.1	3.5	V
CLK IN (Pin 4) Negative Going Threshold Voltage, $V_{\text{-CLK}}$		1.5	1.8	2.1	V
CLK IN (Pin 4) Hysteresis, $V_{\text{H}}$		0.6	1.3	2.0	V
Logic "1" Input Current (All Inputs), $I_{\text{INH}}$	$V_{\text{IN}} = 5V$	-	0.005	1	$\mu\text{A}$
Logic "0" Input Current (All Inputs), $I_{\text{INLO}}$	$V_{\text{IN}} = 0V$	-1	-0.005	-	$\mu\text{A}$
Supply Current (Includes Ladder Current), $I_+$	$f_{\text{CLK}} = 640\text{kHz}$ , $T_A = 25^\circ\text{C}$ and $\overline{\text{CS}} = \text{HI}$	-	1.3	2.5	mA
<b>DATA OUTPUTS AND INTR</b>					
Logic "0" Output Voltage, $V_{\text{OL}}$	$I_O = 1.6\text{mA}$ , $V_+ = 4.75V$	-	-	0.4	V

Electrical Specifications (Notes 1, 7) (Continued)

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNITS
Logic "1" Output Voltage, $V_{OH}$	$I_O = -360\mu A, V_+ = 4.75V$	2.4	-	-	V
Three-State Disabled Output Leakage (All Data Buffers), $I_{LO}$	$V_{OUT} = 0V$	-3	-	-	$\mu A$
	$V_{OUT} = 5V$	-	-	3	$\mu A$
Output Short Circuit Current, $I_{SOURCE}$	$V_{OUT}$ Short to Gnd $T_A = 25^\circ C$	4.5	6	-	mA
Output Short Circuit Current, $I_{SINK}$	$V_{OUT}$ Short to $V_+ T_A = 25^\circ C$	9.0	16	-	mA

NOTES:

1. All voltages are measured with respect to GND, unless otherwise specified. The separate AGND point should always be wired to the DGND, being careful to avoid ground loops.
2. For  $V_{IN(-)} \geq V_{IN(+)}$  the digital output code will be 0000 0000. Two on-chip diodes are tied to each analog input (see Block Diagram) which will forward conduct for analog input voltages one diode drop below ground or one diode drop greater than the  $V_+$  supply. Be careful, during testing at low  $V_+$  levels (4.5V), as high level analog inputs (5V) can cause this input diode to conduct - especially at elevated temperatures, and cause errors for analog inputs near full scale. As long as the analog  $V_{IN}$  does not exceed the supply voltage by more than 50mV, the output code will be correct. To achieve an absolute 0V to 5V input voltage range will therefore require a minimum supply voltage of 4.950V over temperature variations, initial tolerance and loading.
3. With  $V_+ = 6V$ , the digital logic interfaces are no longer TTL compatible.
4. With an asynchronous start pulse, up to 8 clock periods may be required before the internal clock phases are proper to start the conversion process.
5. The  $\overline{CS}$  input is assumed to bracket the  $\overline{WR}$  strobe input so that timing is dependent on the  $\overline{WR}$  pulse width. An arbitrarily wide pulse width will hold the converter in a reset mode and the start of conversion is initiated by the low to high transition of the  $\overline{WR}$  pulse (see Timing Diagrams).
6. CLK IN (pin 4) is the input of a Schmitt trigger circuit and is therefore specified separately.
7. None of these A/Ds requires a zero-adjust. However, if an all zero code is desired for an analog input other than 0V, or if a narrow full scale span exists (for example: 0.5V to 4V full scale) the  $V_{IN(-)}$  input can be adjusted to achieve this. See the Zero Error description in this data sheet.

Timing Waveforms

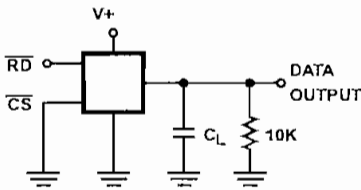


FIGURE 1A.  $t_{1H}$

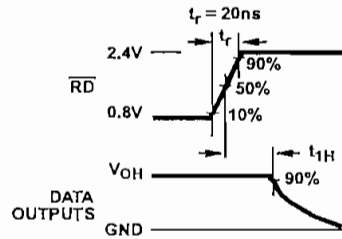


FIGURE 1B.  $t_{1H}, C_L = 10pF$

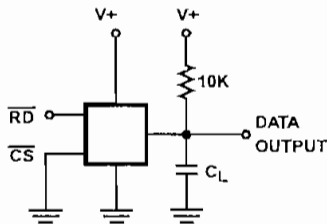


FIGURE 1C.  $t_{0H}$

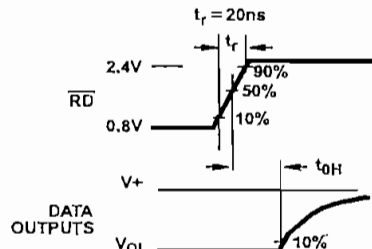


FIGURE 1D.  $t_{0H}, C_L = 10pF$

FIGURE 1. THREE-STATE CIRCUITS AND WAVEFORMS

Typical Performance Curves

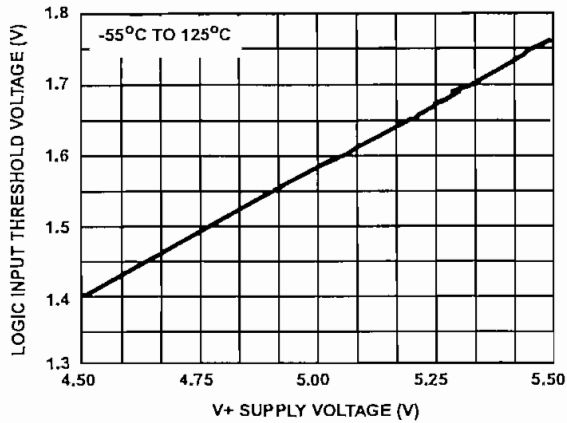


FIGURE 2. LOGIC INPUT THRESHOLD VOLTAGE vs SUPPLY VOLTAGE

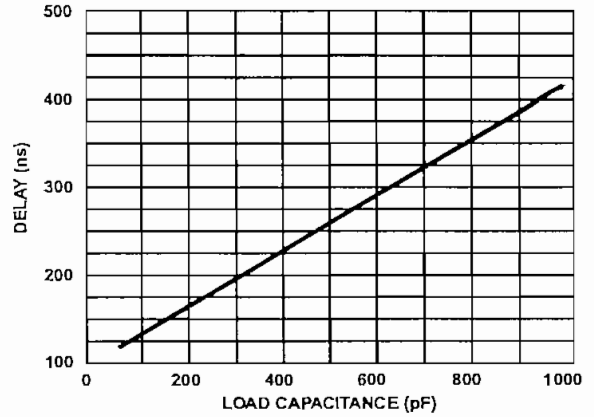


FIGURE 3. DELAY FROM FALLING EDGE OF  $\overline{RD}$  TO OUTPUT DATA VALID vs LOAD CAPACITANCE

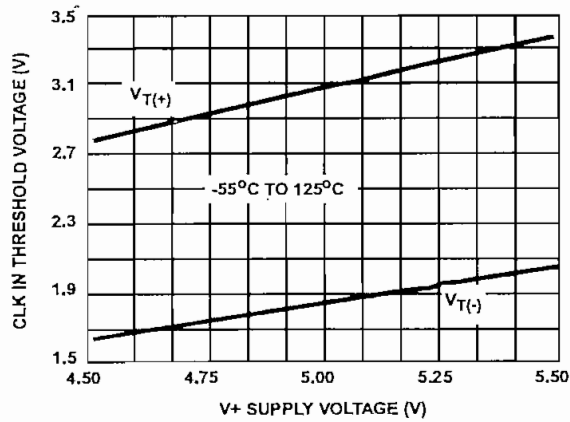


FIGURE 4. CLK IN SCHMITT TRIP LEVELS vs SUPPLY VOLTAGE

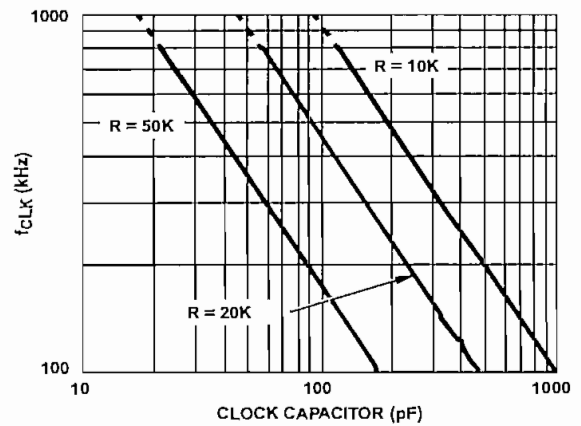


FIGURE 5.  $f_{CLK}$  vs CLOCK CAPACITOR

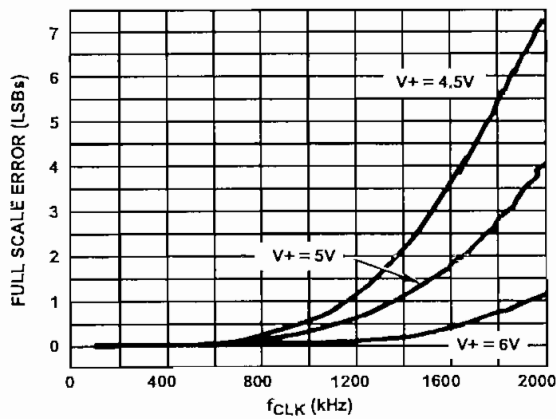


FIGURE 6. FULL SCALE ERROR vs  $f_{CLK}$

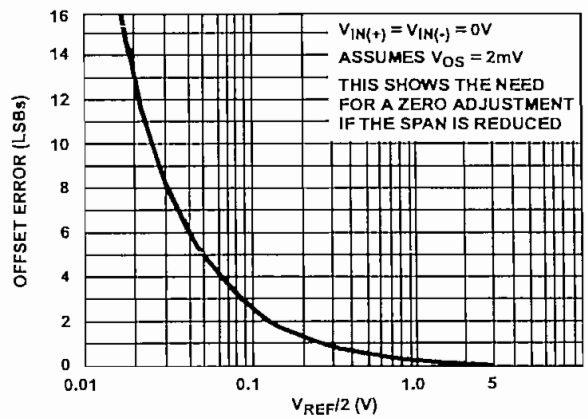


FIGURE 7. EFFECT OF UNADJUSTED OFFSET ERROR

Typical Performance Curves (Continued)

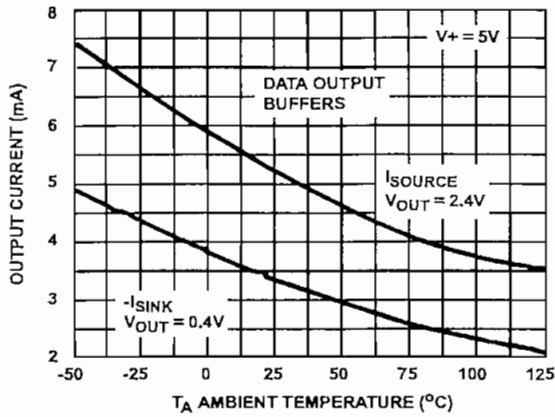


FIGURE 8. OUTPUT CURRENT vs TEMPERATURE

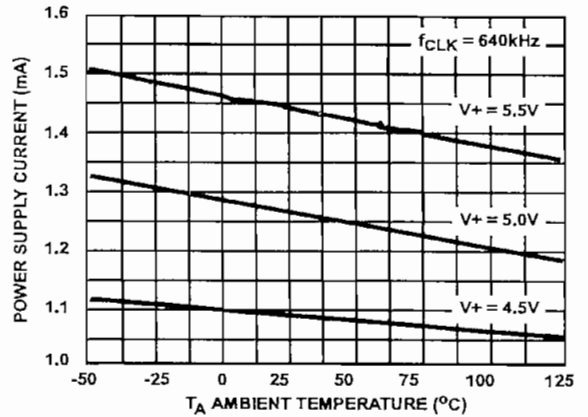


FIGURE 9. POWER SUPPLY CURRENT vs TEMPERATURE

Timing Diagrams

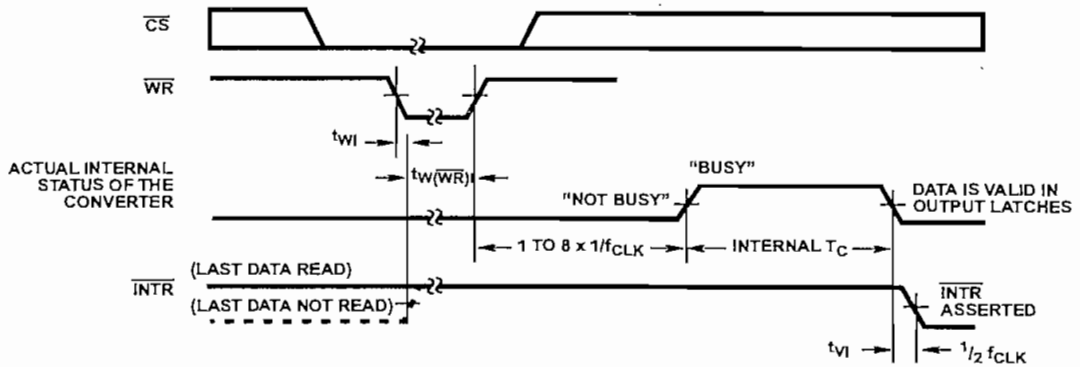


FIGURE 10A. START CONVERSION

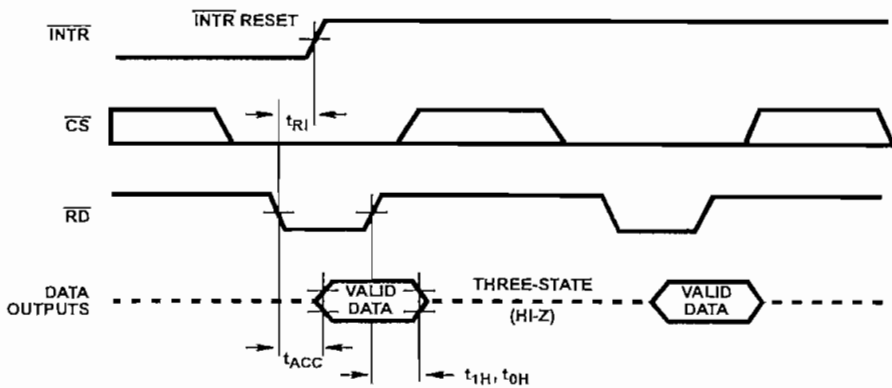


FIGURE 10B. OUTPUT ENABLE AND RESET INTR



**ANEXO 8**

**OPTREX CORPORATION**

# 1 FUNCTION AND STRUCTURE

## 1.1 General

DMC series is the name given to the dot matrix character LCD display modules that have been developed by OPTREX CORPORATION. The modules consist of high contrast and large viewing angle TN and STN type LC (liquid crystal) panels. Each module contains a CMOS controller and all necessary drivers which have low power consumption. The controller is equipped with an internal character generator ROM, RAM and RAM for display data. All display functions are controllable by instructions making interfacing practical.

Both display data RAM and character generator RAM can be read making it possible to use any part not used for display as general data RAM. The products of this series therefore have wide application possibilities in the field of terminal display or display for measuring devices.

## 1.2 Characteristics

- 1.2.1 5 x 7 dots plus cursor, 5 x 8 dots or 5 x 11 dots, dot matrix LCD (TN and STN mode.)
- 1.2.2 4 bit or 8 bit interface with MPU is possible.
- 1.2.3 Display data RAM 80 x bit (max. 80 characters)
- 1.2.4 Character generator ROM 160 5 x 7 Character fonts.  
32 5 x 10 Character fonts.  
Custom ROM codes available.
- 1.2.5 Character generator RAM Program write (64 x 8 bit)  
8 5 x 7 character fonts.  
4 5 x 10 character fonts.
- 1.2.6 Both display data RAM and Character generator RAM can be read from MPU.
- 1.2.7 Duty ratio 1 Line Display: 1/8 duty 5 x 7 dots plus cursor, 5 x 8 dots.  
1/11 duty 5 x 11 dots.  
1/16 duty 5 x 7 dots plus cursor, 5 x 8 dots.  
2 Line Display: 1/16 duty 5 x 7 dots plus cursor, 5 x 8 dots.  
4 Line Display: 1/16 duty 5 x 8 dots.
- 1.2.8 Wide variety of operating instructions:  
Display clear, Cursor home, Display ON/OFF, Display cursor blink, Cursor shift, Display shift.

- 1.2.9 Internal automatic reset circuit upon power up.
- 1.2.10 Internal oscillator circuit.
- 1.2.11 CMOS circuitry.
- 1.2.12 Logic power source: Single (+5 V) for normal temperature.  
Dual voltage for extended temperature.
- 1.2.13 Operating temperature range: 0 to +50°C (Standard type)  
-20 to +70°C ("H" type)

### **1.3 Handling Precautions**

1. LCD panel is made of glass. Avoid subjecting to strong mechanical shock or applying strong pressure on to the surface of display area.
2. The polarizer used on the surface of display panel is easily scratched and damaged. Precautions should be taken when handling.
3. CMOS-LSI is used for module circuit therefore your attention is called to the following:
  - a) All unused input terminals should be connected to Vcc or GND. The selection of Vcc or GND will depend upon which connection will satisfy the desired logical function.
  - b) When power source voltage is not applied avoid applying input signal.
  - c) Anti-static electricity measures:
    - i) When working with modules, either use your naked or gloved hand and wear non-conductive work suit to prevent generating static electricity by friction. ESD ground straps should be utilized.
    - ii) Floors, doors, and work tables must be grounded to discharge electricity.
    - iii) Tools such as soldering iron, cutting pliers and tweezers should be either grounded or properly treated whenever necessary.
4. For long term storage, avoid places of high temperature and humidity or direct sunlight.
5. Caution should be taken not to get the liquid crystal fluid in one's mouth or hands if a panel is broken. If this occurs, immediately wash with water.

## 1.5 Pin Assignments

**Table 1.2**

Pin Number	Symbol
1	V <sub>ss</sub>
2	V <sub>cc</sub>
3	V <sub>ee</sub>
4	RS
5	R/W
6	E
7	DB0
8	DB1
9	DB2
10	DB3
11	DB4
12	DB5
13	DB6
14	DB7

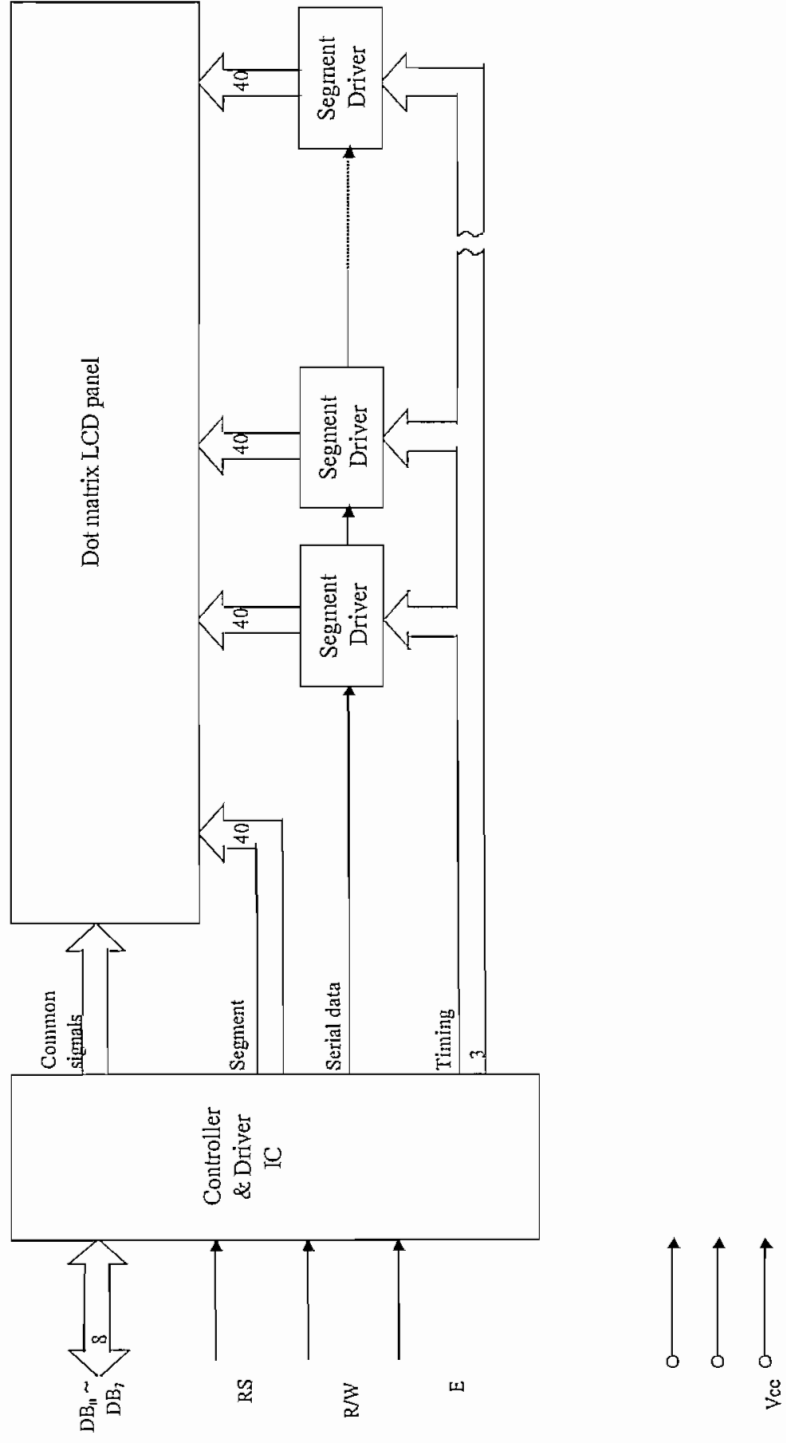
### Pin Descriptions:

**Table 1.3 List of terminal functions**

Signal name	No. of Lines	Input/Output	Connected to	Function
DB4 ~ DB7	4	Input/Output	MPU	4 lines of high order data bus. Bi-directional transfer of data between MPU and module is done through these lines. Also DB <sub>7</sub> can be used as a busy flag. These lines are used as data in 4 bit operation.
DB0 ~ DB3	4	Input/Output	MPU	4 lines of low order data bus. Bi-directional transfer of data between MPU and module is done through these lines. In 4 bit operation, these are not used and should be grounded.
E	1	Input	MPU	Enable - Operation start signal for data read/write.
R/W	1	Input	MPU	Signal to select Read or Write "0": Write "1": Read
RS	1	Input	MPU	Register Select "0": Instruction register (Write) : Busy flag; Address counter (Read) "1": Data register (Write, Read)
V <sub>ee</sub>	1		Power Supply	Terminal for LCD drive power source.
V <sub>cc</sub>	1		Power Supply	+5V
V <sub>ss</sub>	1		Power Supply	0V (GND)
E1	1	Input	MPU	Enable 1 - Operation start signal for data Read/Write of upper 2

### 1.6 Block Diagram

Figure 1.1



## 1.7 Explanation of Internal Operation

### 1.7.1 Register

The Controller for the DMC series has two 8 bit registers, the Instruction register (IR) and the data register (DR).

The IR is a write only register to store instruction codes like Display Clear or Cursor Shift as well as addresses for the Display Data RAM (DD RAM) or the Character Generator RAM (CG RAM).

The DR is a read/write register used for temporarily storing data to be read/written to/from the DD RAM or CG RAM.

Data written into the DR is automatically written into DD RAM or CG RAM by an internal operation of the display controller.

The DR is also used to store data when reading out data from DD RAM or CG RAM. When address information is written into IR, data is read out from DD RAM or CG RAM to DR by an internal operation. Data transfer is then completed by reading the DR.

After performing a read from the DR, data in the DD RAM or CG RAM at the next address is sent to the DR for the next read cycle. The register select (RS) signal determines which of these two registers is selected.

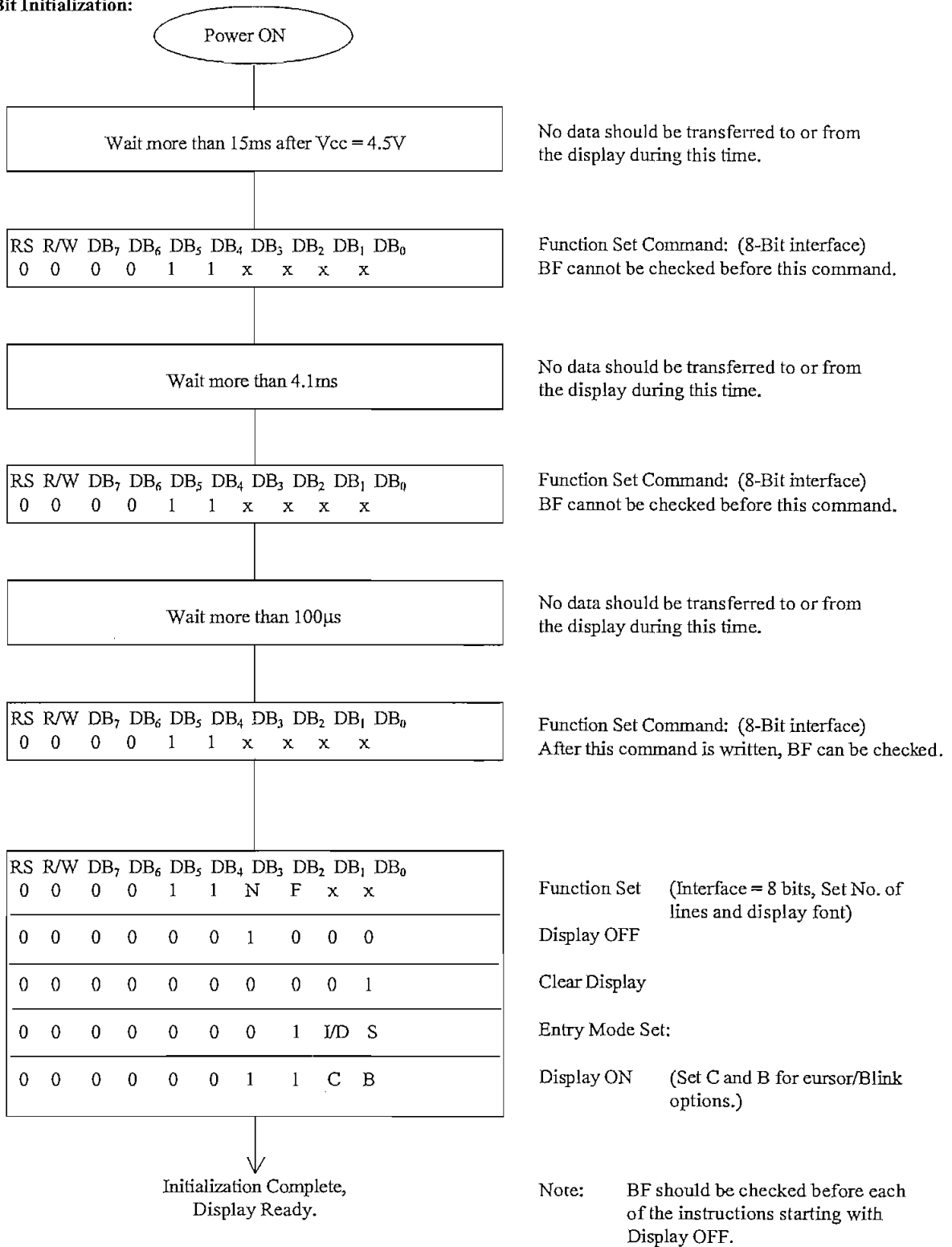
**Table 1.4**  
**Selection of Registers**

RS	R/W	Operation
0	0	IR write, internal operation (Display Clear etc.)
0	1	Busy flag (DB <sub>7</sub> ) and Address Counter (DB <sub>0</sub> ~ DB <sub>6</sub> ) read
1	0	DR Write, Internal Operation (DR ~ DD RAM or CG RAM)
1	1	DR Read, Internal Operation (DD RAM or CG RAM)

### 1.7.2 Busy Flag (BF)

When the busy flag is high or "1" the module is performing an internal operation and the next instruction will not be accepted. As shown in Table 1.4, the busy flag outputs to DB<sub>7</sub> when RS=0 and a read operation is performed. The next instruction must not be written until ensuring that the busy flag is low or "0".

2.2.2.1 8 - Bit Initialization:



## **ANEXO 9**

### **SECUENCIA DE ARRANQUE DEL INVERSOR**



## SECUENCIA DE ARRANQUE DEL INVERSOR

Debido a que no se dispone de una fuente de corriente es necesario adaptar el circuito de tal manera que pueda ser accionado mediante el uso de una fuente variable de voltaje continuo, en serie con una inductancia de choque de valor relativamente grande, de esta forma se logra simular una fuente de corriente.

Para arrancar correctamente el inversor, se debe seguir una secuencia de pasos que se detalla a continuación:

1. Con la fuente apagada , y de acuerdo a la figura A9.1 se ubican los conmutadores en la posición de carga para los condensadores C1, C5, C2, y C6.

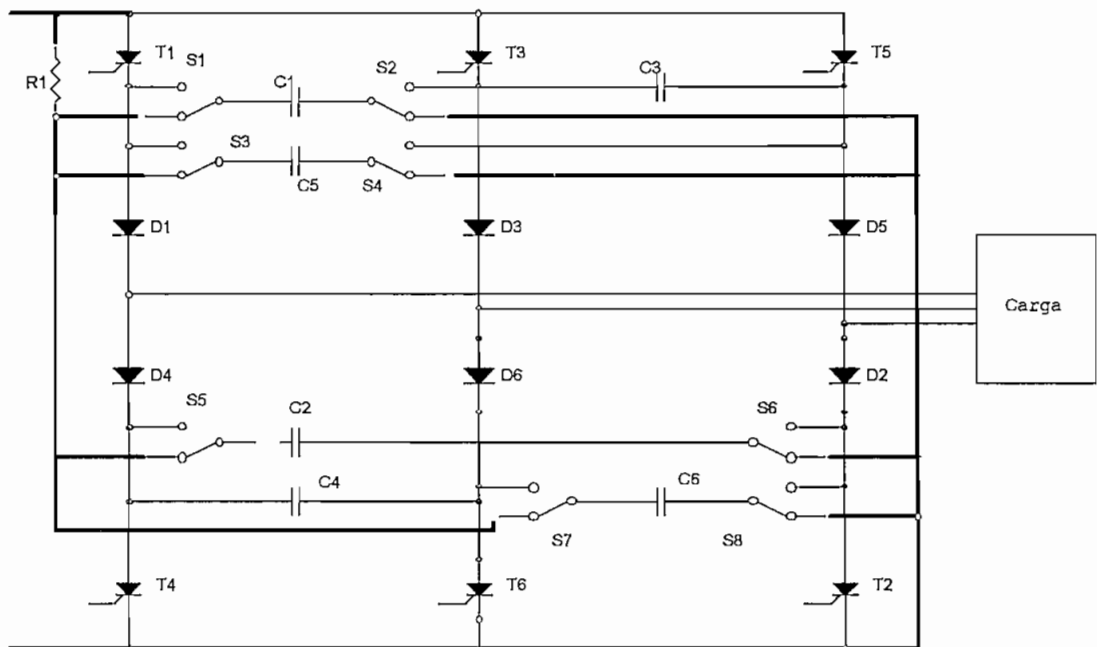


Fig. A.9.1 Posición de carga inicial para los condensadores

2. Se enciende la fuente y se cargan los condensadores hasta un voltaje aproximado al  $V_{co}$  calculado para la carga que se está conectando.
3. Se retornan los conmutadores a la posición de funcionamiento normal.
4. Se energiza el circuito de control.
5. Mediante el uso de un amperímetro a la entrada del inversor, se procede al ajuste de la corriente que ingresa al circuito, con este fin se utiliza un circuito de disparo auxiliar para los SCRs T1 y T2 y se calibra el voltaje de la fuente al valor adecuado, de tal manera que la corriente medida sea la deseada. El circuito de disparo auxiliar se presenta en la figura A9.2. Al presionar al mismo tiempo los pulsadores S1 y S2, se envían los pulsos de disparo hacia los SCRs T1 y T2 del circuito de fuerza. (Ver fig. A9.1)

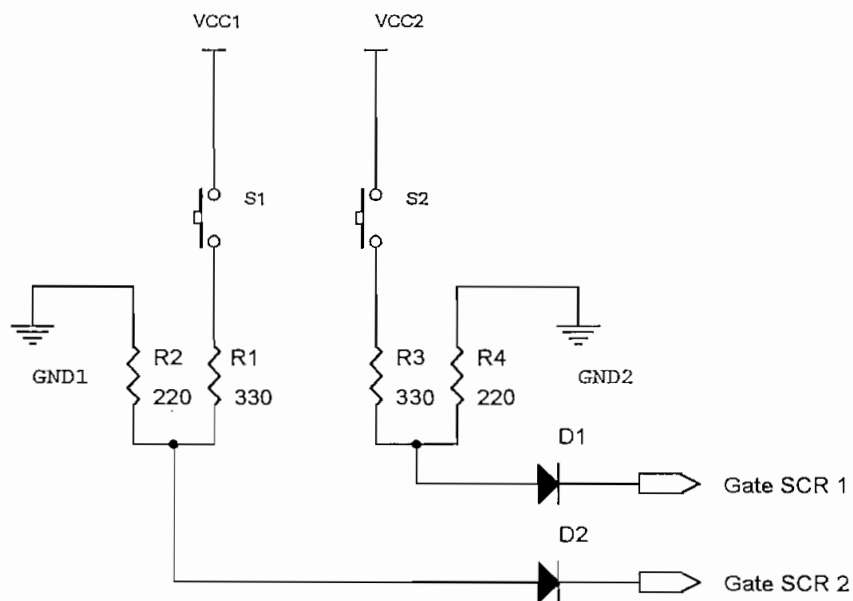


Fig. A9.2. Circuito auxiliar de disparo

6. Se envía un pulso a la entrada INT0 del microcontrolador para que inicie la generación de pulsos de disparo hacia las compuertas de los SCRs del circuito de fuerza. Esto se logra con un pulsante que se conecta al pin 3 del conector JP1 de la tarjeta MCS51. (Ver fig. 4.6)

7. Con el potenciómetro de entrada al convertidor análogo se puede variar la frecuencia de los pulsos de disparo.

## **ANEXO 10**

### **FORMULAS PARA EVALUACIÓN DE PARÁMETROS DEL INVERSOR**

SISTEMA DE ECUACIONES PARA EL ESTUDIO DEL COMPORTAMIENTO TRANSITORIO DEL INVERSOR CON CARGA R-L

INGRESO DE VALORES DE CORRIENTE (EN AMPERIOS), CAPACIDAD (EN FARADIOS), INDUCTANCIA (EN HENRIOS), RESISTENCIA (EN OHMIOS)

$$i := 0.225$$

$$c := 0.000006$$

$$l := 0.039$$

$$r := 5.4$$

SE CALCULAN LOS DIFERENTES PARAMETROS DEL CIRCUITO

$$W_n := \frac{1}{\sqrt{l \cdot c}} \quad W_n = 2.0672510^3$$

$$\beta := \frac{r}{2 \cdot l} \quad \beta = 69.23077$$

$$W_d := \sqrt{W_n^2 - \beta^2} \quad W_d = 2.0660910^3$$

$$\lambda := \frac{l \cdot c \cdot r}{1 - r^2 \cdot c} \quad \lambda = 3.254610^{-5}$$

$$k_1 := 2 \cdot \frac{r}{3 \cdot \lambda \cdot W_n} \quad k_1 = 53.50726$$

$$\theta := \operatorname{atan}\left(\lambda \cdot \frac{W_d}{1 + \beta \cdot \lambda}\right) \quad \theta = 0.06699$$

$$k_2 := \frac{\sqrt{1 + 2 \cdot \beta \cdot \lambda + \lambda^2 \cdot W_n^2}}{\sqrt{1 - \left(\frac{\beta}{W_n}\right)^2}} \quad k_2 = 1.00507$$

TIEMPO INICIAL PARA ITERACIONES  $t_x$ , SE CALCULA  $t_2$

$$t_x := 0.001$$

$$Y(t_x) := W_d \cdot \cos(W_d \cdot t_x - \theta) - \beta \cdot \sin(W_d \cdot t_x - \theta)$$

$$t_2 := \operatorname{root}(Y(t_x), t_x) \quad t_2 = 7.7648810^{-4}$$

CALCULO DE  $V_{co}$

$$V_{co} := k_1 \cdot k_2 \cdot i \cdot \exp(-\beta \cdot t_2) \cdot \sin(W_d \cdot t_2 - \theta) + r \cdot \frac{i}{3} \quad V_{co} = 11.86545$$

CALCULO DE  $t_1$

$$t_1 := 3 \cdot \frac{c}{2 \cdot i} \cdot \left(V_{co} - i \cdot \frac{r}{3}\right) \quad t_1 = 4.5841810^{-4}$$

TIEMPO DE CONMUTACION  $t_c$

$$t_c := t_1 + t_2 \quad t_c = 1.2349110^{-3}$$

SISTEMA DE ECUACIONES PARA EL ESTUDIO TRANSITORIO DEL INVERSOR CON CARGA R-L-E

SE INGRESAN LOS PARAMETROS DE LA MAQUINA, CORRIENTE DE ALIMENTACION Y VALOR DEL CONDENSADOR A UTILIZAR.

$$\omega s := 19.5 \quad Ls := 0.130 \quad Rr := 20.2 \quad Lr := 0.1 \quad \omega r := 2.5 \quad Lm := 0.195 \quad I := 0.36 \quad C := 0.000006$$

$$Rb := \frac{(Lm)^2 \cdot Rr \cdot \omega s}{\omega r} \quad Rb = 0.092$$

$$\left( \frac{Rr}{\omega r} \right)^2 + (Lm + Lr)^2$$

$$Lb := \frac{\left( \frac{Rr}{\omega r} \right)^2 \cdot (Lm - Lr) - (Lr)^2 \cdot (Lm + Lr)}{\left( \frac{Rr}{\omega r} \right)^2 + (Lm + Lr)^2} \quad Lb = 0.095$$

$$Lt := Ls + Lr \quad Lt = 0.23$$

$$MZb := \sqrt{Rb^2 + (\omega s \cdot Lb)^2} \quad MZb = 1.851$$

$$\phi b := \text{atan} \left( \frac{\omega s \cdot Lb}{Rb} \right) \quad \phi b = 1.521$$

$$iaf(t) := 1.1 \cdot I \cdot \sin \left( \omega s \cdot t - \frac{\pi}{6} \right)$$

$$E_{max} := 1.1 \cdot I \cdot MZb \quad E_{max} = 0.733$$

$$E_{ba} := \sqrt{3} \cdot E_{max} \sin(\phi b) \quad E_{ba} = 1.268$$

$$\omega L := \frac{1}{\sqrt{3} \cdot Lt \cdot C} \quad \omega L = 491.473$$

$$V_{co} := E_{ba} + \frac{2 \cdot I}{3 \cdot \omega L \cdot C} \quad V_{co} = 82.656$$

$$t1 := \frac{3 \cdot C}{2 \cdot I} \cdot (E_{ba} + V_{co}) \quad t1 = 2.098 \cdot 10^{-3}$$

$$t2 := \left( \frac{\pi}{2} \right) \cdot \sqrt{3 \cdot Lt \cdot C} \quad t2 = 3.196 \cdot 10^{-3}$$

$$t_c := t1 + t2 \quad t_c = 5.294 \cdot 10^{-3}$$

$$f_{max} := \frac{1}{6 \cdot t_c} \quad f_{max} = 31.481$$

**ANEXO 11**

**PROGRAMA EN ASSEMBLER GRABADO  
EN EL MICROCONTROLADOR**

```

;PROGRAMA PARA COMANDAR EL SISTEMA DE CONTROL DEL INVERSOR TRIFASICO DE CORRIENTE
;SE USA UN LCD COMO INDICADOR DE LOS VALORES DE FRECUENCIA OBTENIDOS EN LA SALIDA
;LA SALIDA DEL ADC0804 SE CONECTA AL PORTICO P1 DEL uP AT89C51
;SE GENERAN PULSOS DE FRECUENCIA VARIABLE DE 10 A 65 HZ
;LOS 6 PULSOS SALEN EN FORMA SECUENCIAL POR P2.0 A P2.5
;ESTOS PULSOS SE APLICAN A LAS COMPUERTAS DE LOS SCR's DEL CIRCUITO DE FUERZA

```

```

;-----
;PROGRAMA PRINCIPAL
;-----

```

```

RS      EQU  P3.5      ;Registro de control del LCD
ENB     EQU  P3.7      ;Habilita/deshabilita LCD
SELSCR  EQU  40H       ; SELSCR = Selector de SCR's
TIMERH  EQU  41H       ;Localidades de memoria que almacenan
TIMERL  EQU  42H       ;valores iniciales de Timer1
D_INICIAL EQU  43H     ;Localidades temporales para procesar
D_FINAL  EQU  44H     ;la transición de valores de frecuencia
INDATO  EQU  20H.0     ;Bit de control para ingreso de dato
        ORG  00H
        LJMP INICIO
        ORG  03H
        CLR  INDATO    ;Desactiva bit INDATO
        ORG  30H
INICIO:  MOV  P2,#00H   ;Se inicializan algunos parámetros
        SETB INDATO    ;Activa bit INDATO
        LCALL INI_LCD  ;Rutina para inicializar LCD
        LCALL LIMPIA   ;Subrutina para borrar LCD
        LCALL MENSAJE1
        MOV  IE,#81H   ;Se habilita interrupción INT0
TECLA:   NOP
        JB  INDATO,TECLA ;Chequear bit de entrada de dato
        MOV SELSCR,#01H ;Cargar selector de SCR
        MOV  TMOD,#10H ;TIMER 1 EN MODO 1 (16 BITS)
        LCALL LEA_DATO
        LCALL LIMPIA
        LCALL MENSAJE2 ;Se pone el valor de f en el display
CICLO1:  LCALL DATO_A_F
CICLO2:  LCALL DISPARE
        LCALL TEMPO
        MOV  A,SELSCR
        CJNE A,#01H,SALTO
        LCALL LEA_DATO
        LCALL LIMPIA
        LCALL MENSAJE2 ;Se pone el valor de f en LCD
        LJMP CICLO1
SALTO:   LJMP CICLO2

```

```

;-----
;RUTINA PARA INICIALIZAR LCD
;-----

```

```

INI_LCD:  MOV  DPTR,#TAB_LCD
LAZOLCD:  CLR  A
        MOVC A,@A+DPTR ;CARGA LOS CARACTERES DE CONTROL UBICADOS EN TAB_LCD
        JZ  TERMIN
        SETB ENB
        CLR  RS
        MOV  P0,A
        ACALL TEMP40   ;LLAMADA A TEMP = 40_Seg
        CLR  ENB
        ACALL TEMP40   ;LLAMADA A TEMP = 40_Seg
        INC  DPTR
        SJMP LAZOLCD
TERMIN:   RET

```

```

;-----
;SUBROUTINA QUE ENVIA EL CARACTER 01 DE CONTROL, Y
;ADEMAS ESPERA 1.64 mSeg. PARA SU EJECUCION
;-----

```

```

LIMPIA:  MOV  A,#01H
        SETB ENB
        CLR  RS
        MOV  P0,A
        CLR  ENB
        MOV  R6,#30h

```



```

TI1600:  LCALL TEMP40
          DJNZ R6,TI1600
          RET
;-----
;SUBROUTINA PARA PRESENTAR MENSAJE 1 EN LCD
;-----
MENSAJE1: MOV A,#80H          ; ESCRIBE EN LA 1ra LINEA, 1ra COLUMNA
          MOV DPTR,#TAB_M1
          ACALL ESC_LCD
          INC DPTR
          MOV A,#0C0H        ; ESCRIBE EN LA 2da LINEA, 1ra COLUMNA
          ACALL ESC_LCD
FEXH:    RET
ESC_LCD: CLR RS
          MOV P0,A
          SETB ENB
          CLR ENB
          ACALL TEMP40
          SETB RS
          ACALL SIGA
          RET
SIGA:    CLR A
          MOVC A,@A+DPTR    ;CARGA LOS CARACTERES DE CONTROL UBICADOS EN TAB_LCD
          JZ TERMINE
          SETB ENB
          SETB RS
          MOV P0,A
          ACALL TEMP40      ;LLAMADA A TEMP = 40 _Seg
          CLR ENB
          ACALL TEMP40      ;LLAMADA A TEMP = 40 _Seg
          INC DPTR
          SJMP SIGA
TERMINE: RET
;-----
;SUBROUTINA PARA PRESENTAR VALOR DE F EN DISPLAY
;-----
MENSAJE2: MOV A,#80H        ; ESCRIBE EN LA 1ra LINEA, 1ra COLUMNA
          ACALL ESC2_LCD
          INC DPTR
          MOV A,#0C0H
          ACALL ESC3_LCD
          RET
ESC2_LCD: CLR RS
          MOV P0,A
          SETB ENB
          CLR ENB
          ACALL TEMP40
          SETB RS
          ACALL SIGA2
          RET
SIGA2:    MOV R3,#02H
          MOV A,D_FINAL
          MOV DPTR,#TAB_DIG1
          MOVC A,@A+DPTR    ;CARGA 1er DIGITO DE FRECUENCIA
          SETB ENB
          SETB RS
          MOV P0,A
          ACALL TEMP40      ;LLAMADA A TEMP = 40 _Seg
          CLR ENB
          ACALL TEMP40      ;LLAMADA A TEMP = 40 _Seg
          DJNZ R3,SIGA3
          LJMP SIGA5
SIGA3:    MOV DPTR,#TAB_DIG2
          MOV A,D_FINAL
          MOVC A,@A+DPTR    ;CARGA 2do DIGITO DE FRECUENCIA
          LJMP SIGA4
SIGA4:    MOV DPTR,#TAB_M2
          LCALL SIGA
          RET
ESC3_LCD: MOV DPTR,#TAB_M3
          LCALL ESC_LCD
          RET

```





## **ANEXO 12**

### **DIAGRAMAS DE PISTAS PARA LA ELABORACIÓN DE LAS TARJETAS IMPRESAS**

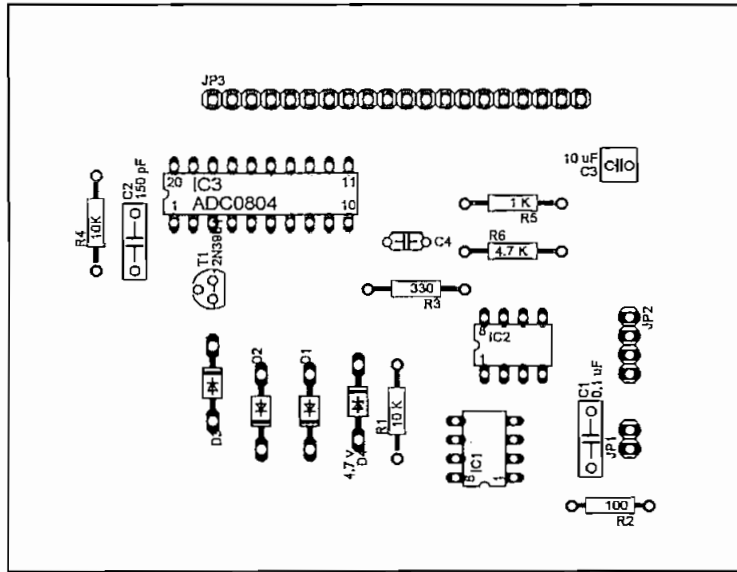


Figura 1.a Tarjeta ADC\_IN Elementos

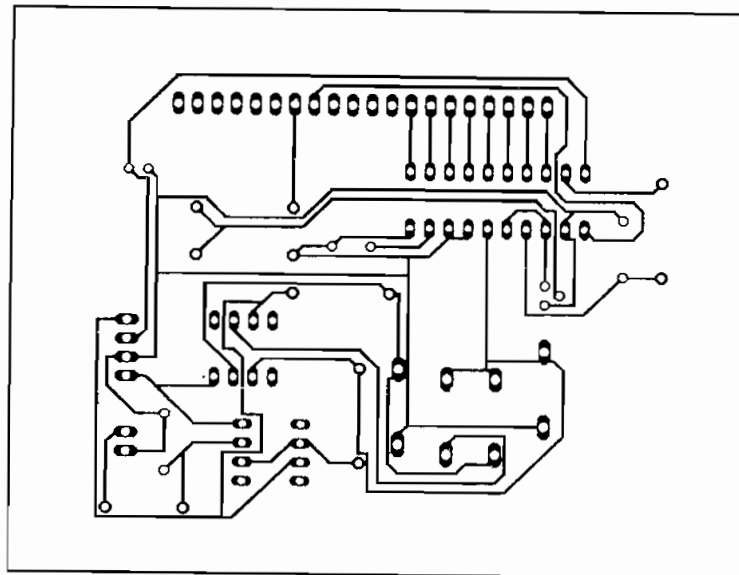


Figura 1.a Tarjeta ADC\_IN Pistas

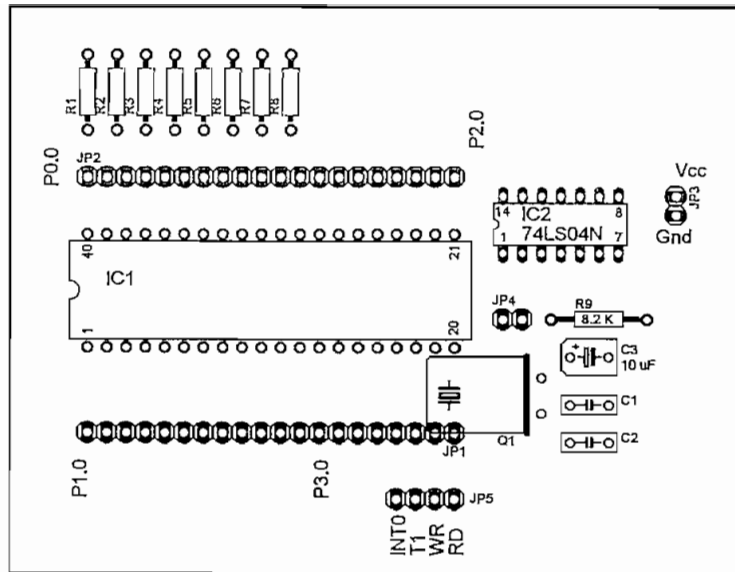


Figura 2.a Tarjeta MCS\_51 Elementos

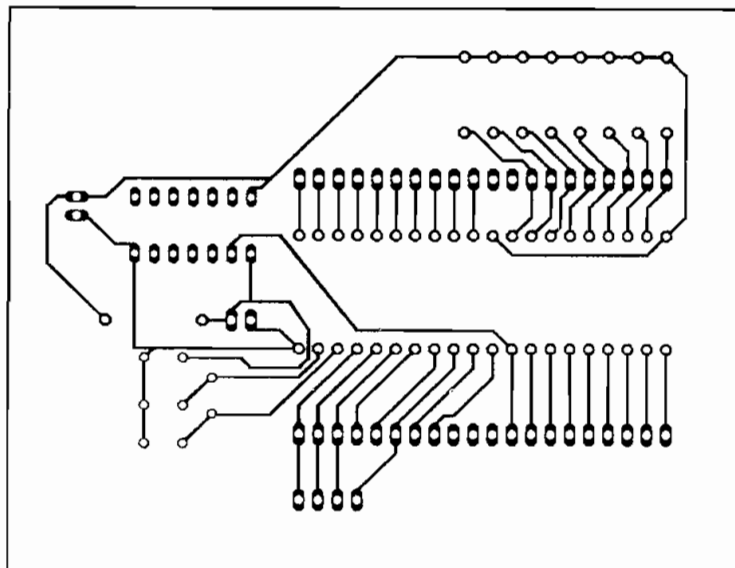


Figura 2.b Tarjeta\_MCS51 Pistas

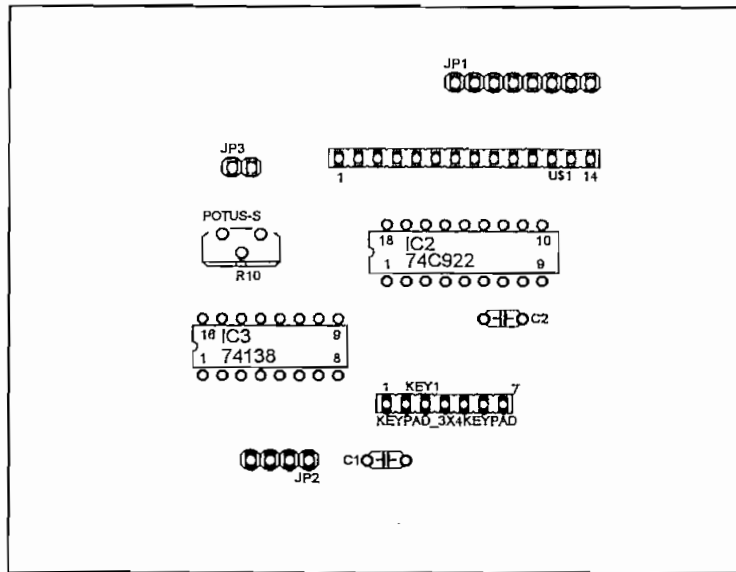


Figura 3.a Tarjeta LCD\_CON Elementos

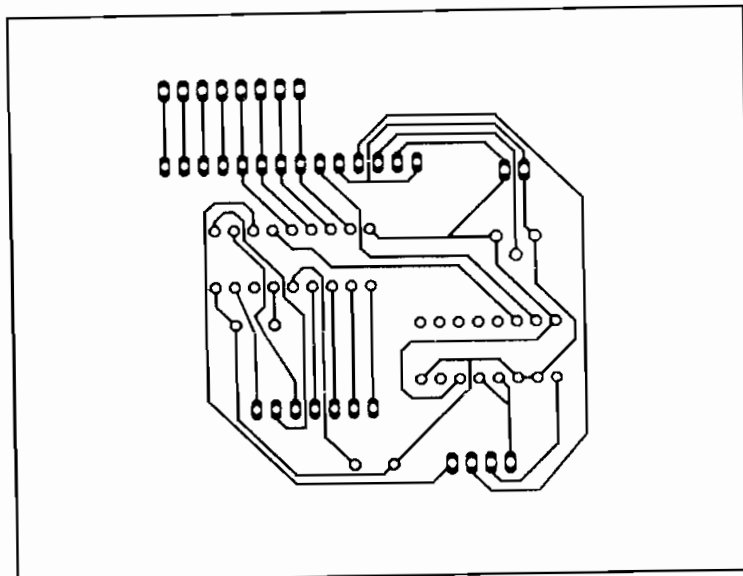


Figura 3.b Tarjeta LCD\_CON Pistas