

ESCUELA POLITÉCNICA NACIONAL

ESCUELA DE INGENIERÍA

**DISEÑO Y CONSTRUCCIÓN DE UNA CONSTESTADORA
TELEFÓNICA CON PROCESAMIENTO DIGITAL**

**TESIS PREVIA A LA OBTENCIÓN DEL TÍTULO DE INGENIERO EN
ELECTRÓNICA Y TELECOMUNICACIONES**

Luis Fernando Maldonado Chávez

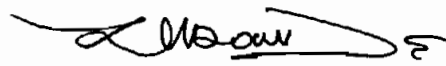
DIRECTOR: Ing. Ramiro Morejón.

Quito, Octubre del 2000

DECLARACIÓN

Yo, Luis Fernando Maldonado Chávez, declaro que el trabajo aquí descrito es de mi autoría; que no ha sido previamente presentada para ningún grado o calificación profesional; y, que he consultado las referencias bibliográficas que se incluyen en este documento.

La Escuela Politécnica Nacional, Puede hacer uso de los derechos correspondientes a este trabajo, según lo establecido por la Ley, Reglamento de Propiedad Intelectual y por la normativa institucional vigente.



Luis Fernando Maldonado Chávez

CERTIFICACIÓN

Certifico que el presente trabajo fue desarrollado por Luis Fernando Maldonado Chávez, bajo mi supervisión

A handwritten signature in black ink, appearing to read 'Ramiro Morejón', is written over a horizontal line.

Ing. Ramiro Morejón.

DIRECTOR DE TESIS

DEDICATORIA

A los seres que me enseñaron a vencer todas las dificultades, y estuvieron en los momentos más difíciles para darme ánimos, y así culminar esta etapa de mi vida.

A DIOS.

A MIS PADRES

A MIS HERMANOS.

A Carmita y Gonzalo.

AGRADECIMIENTO

Al Ing. Ramiro Morejón, por su acertada dirección.

Al Ing. Fernando Vásquez, por sus conocimientos
prestados en este trabajo

A todas las personas que colaboraron en la realización
de esta Tesis.

INDICE

CAPITULO 1

1.1	INTRODUCCION	10
1.2	OBJETIVOS	11
1.3	RESEÑA Y FUNCIONAMIENTO DE CONTESTADORAS TELEFÓNICAS EXISTENTES EN EL MERCADO	12

CAPITULO 2

2.1	SEÑALIZACIÓN TELEFÓNICA REQUERIDA PARA EL DISEÑO	19
2.1.1	Señalización de Abonado	20
2.1.1.1	Señales de Estado	20
2.1.1.2	Señales de Dirección	21
2.1.1.3	Señales de Información	23

CAPITULO 3

3.1	DIAGRAMA GENERAL DEL EQUIPO	27
3.2	CIRCUITO HÍBRIDO	28
3.3	FILTRO PASABAJOS	30
3.4	DETECTOR DE TIMBRADO	33
3.5	AMPLIFICADOR DE POTENCIA	36
3.6	ALMACENAMIENTO EN MEMORIAS ISD1420p	37
3.6.1	Descripción General	38
3.6.1.1	Características	38
3.6.2	DESCRIPCIÓN DETALLADA	40
3.6.2.2	Calidad de las palabras almacenadas y reproducidas	40
3.6.2.3	Modo automático de bajo Poder	40
3.6.2.4	Direccionamiento	40
3.6.3	DESCRIPCIÓN DE TERMINALES (PINES)	41
3.7	CIRCUITO DE ALMACENAMIENTO DE MENSAJES	45
3.8	OPERACIÓN DEL CIRCUITO	46
3.9	MECANISMO DE TOMA Y EXCLUSIÓN DE LA LÍNEA TELEFÓNICA	48

CAPITULO 4

4.1	DIAGRAMA DE ESTADOS DEL PROGRAMA	52
4.2	DESCRIPCIÓN DEL SOFTWARE UTILIZADO	56
4.2.1	El Assembler	56
4.2.2	El Linker	56
4.2.3	El Simulador	57
4.2.4	El Programa Host	58
4.3	ESTRUCTURAS DE LOS PROGRAMAS PARA EL ADSP2181	58

4.3.1	Declaración de Variables	59
4.3.2	Declaración de Constantes	60
4.3.3	Vector de Interrupciones	60
4.3.4	Programa Principal	61
4.3.5	Subrutinas al Servicio de las Interrupciones	62
4.3.5.1	Interrupción IRQ2	63
4.3.5.2	Interrupción de Recepción de Muestras	63
4.3.5.3	Interrupción del timer	63
4.3.5.4	Interrupción IRQE	64
4.4	ALGORITMO DE GOERTZEL	64
4.5	DESCRIPCIÓN DE LAS ETAPAS DEL SOFTWARE UTILIZADO PARA LA DETECCIÓN DE TONOS DTMF	71
4.5.1	Eta de Realimentación Negativa (Feedback)	71
4.5.2	Eta de Realimentación Positiva (Feedforward)	72
4.5.3	Escogimiento de N y K	73
4.6	PROGRAMA PARA DECODIFICACIÓN DTMF	77
4.6.1	Escalamiento de la Entrada	78
4.6.2	Constantes, Variables y Pórticos de I/O	78
CAPITULO 5		
5.1	PRUEBAS	80
5.1.1	Prueba del Circuito Detector de Timbrado	80
5.1.2	Pruebas del Circuito Híbrido	82
5.1.3	Pruebas del Filtro Pasabajos	83
5.1.4	Pruebas del Circuito de Almacenamiento de mensajes	86
5.1.5	Pruebas del Amplificador de Potencia	86
5.1.6	Pruebas del Programa de Detección de Tonos DTMF	87
5.2	ANALISIS DE COSTOS	88
5.2.1	Lista de Elementos	89
5.3	VENTAJAS Y DESVENTAJAS	93
5.3.1	Ventajas	93
5.3.2	Desventajas	94
5.4	CONCLUSIONES Y RECOMENDACIONES	94
ANEXOS		
ANEXO 1		98
ANEXO 2		104
ANEXO 3		129
ANEXO 4		133
BIBLIOGRAFÍA		151

RESUMEN

En este trabajo se describe el diseño y construcción de una contestadora telefónica con procesamiento digital, basándose en el microprocesador ADSP-2181 de Analog Device. El desarrollo de este equipo tiene como finalidad, dar privacidad a los mensajes de los usuarios, y a su vez una fácil relación con su usuario.

En el Capítulo 1 se da una descripción general del trabajo realizado, luego se presentan los objetivos propuestos y por último se da una reseña breve de los diferentes tipos de contestadoras telefónicas, así como su avance en tecnología con el transcurso de los años.

En el Capítulo 2 se da una descripción de la señalización telefónica utilizada para el diseño y la construcción del equipo .

En el Capítulo 3 se da un diagrama en bloques del equipo, los pasos seguidos para el diseño del equipo y detalles de los diferentes elementos utilizados para el diseño,.

El Capítulo 4 consta del diagrama de estados del programa principal requerido para que el microprocesador ADSP 2181 se comporte como un contestador telefónico, la descripción del software utilizado, detalle del algoritmo de Goertzel, utilizado para la detección de tonos multifrecuenciales y una descripción de las etapas del programa para la detección de tonos multifrecuenciales.

En el Capítulo 5 se realiza un análisis de costo del equipo en comparación con los productos que se encuentran en el mercado. Luego se da a conocer las ventajas y desventajas que presenta el equipo diseñado y sus respectivas conclusiones y recomendaciones.

Adicionalmente se pone a disposición los anexos, donde se da a conocer la información adicional que se utilizó para el diseño.

CAPITULO 1

INTRODUCCIÓN

Debido a la necesidad de privacidad y el acceso de manera remota que tienen las personas en lo que respecta a sus mensajes telefónicos, surge la necesidad de poseer un aparato que realice esta tarea. El presente trabajo es el desarrollo de un sistema contestador telefónico que utilizando tecnología con Procesamiento Digital de señales (DSP), pretende cubrir esta necesidad y a la vez dar todas las facilidades al usuario para su correcto manejo.

Además con la realización de esta tesis se mostrará en forma práctica el Algoritmo de Goertzel utilizado en la Detección de Tonos Multifrecuenciales (DTMF) mediante software, en contraste de la práctica común en la que se usa circuitos integrados especializados lo que se denomina por hardware.

El sistema debe detectar un número determinado de señales de timbrado, luego del cual procederá a desacoplar el aparato telefónico de la línea telefónica, a continuación debe dar un mensaje de "Bienvenida", dentro del mismo se pedirá las claves de acceso de mensajes para las diferentes personas a las que se desea dejar mensajes. Además se debe tomar en cuenta que se puede escuchar los mensajes almacenados de manera remota, es por eso que solo la persona propietaria del espacio de memoria debe saber su clave personal para acceder a los mensajes, estas claves no son difundidos en el mensaje de "Bienvenida".

Mientras la persona que llama, digita la clave, se procede a la decodificación de los Tonos Multifrecuenciales para saber que teclas presionó y proceder con las fases de reproducción o almacenamiento de mensajes. Completadas estas fases se volverá a acoplar el aparato telefónico a la línea telefónica.

Dentro de todos estos procesos se debe tomar en cuenta, el caso en que la persona que llama desista de proseguir con el proceso normal y cuelgue el auricular; entonces, el equipo debe ser capaz de reconocer este estado y finalizar con el proceso.

La plataforma de desarrollo EZ-KIT Lite, que se va a utilizar presenta las facilidades necesarias para resolver todos estos requerimientos, debido a que posee periféricos tanto de entrada como de salida, pines de interrupciones, consta de un codec para aplicaciones de audio, y un microprocesador especializado para realizar procesamiento digital de señales en tiempo real, todo esto permite manejar correctamente y de manera fácil todos los interfaces necesarios para que esta plataforma de desarrollo se comporte como un contestador telefónico.

1.2 OBJETIVOS.-

Como ya se mencionó a manera de introducción y de acuerdo a las necesidades de los usuarios, se plantean los siguientes objetivos.

- Diseño y construcción de una contestadora telefónica con acceso remoto.
- Diseño y construcción de los diferentes interfaces para que el módulo de desarrollo EZ-KIT Lite funcione como una contestadora telefónica.
- Implantar mediante software la Detección de Tonos Multifrecuenciales (DTMF), haciendo uso del Algoritmo de Goertzel.
- Acceso remoto y en sitio mediante claves personales a los diferentes espacios de memoria donde se guardarán los mensajes.

1.3 RESEÑA Y FUNCIONAMIENTO DE CONTESTADORAS TELEFÓNICAS EXISTENTES EN EL MERCADO.

Desde la invención del aparato telefónico en el año de 1876 por parte de Alexander Graham Bell, el mundo de las comunicaciones da un gran paso. Su rápida difusión a nivel mundial, permite que todas las personas del mundo tengan una herramienta poderosa para comunicarse con cualquier otra persona en cualquier lugar del planeta. En la actualidad el aparato telefónico es casi imprescindible y forma parte de nuestra vida cotidiana, y a su vez es la herramienta que ha permitido muchos avances en diferentes campos para beneficio de la humanidad como: finanzas, negocios, comercio, servicios de emergencias y seguridad, salud, entretenimiento, etc. A su vez a permitido el surgimiento de una de las empresas con mayores crecimientos en cuanto a tecnología y finanzas, las "empresas de telefonía", las cuales en primera instancia ofrecían servicios de comunicación de voz exclusivamente. En la actualidad, y con el avance de la tecnología estas empresas, ofrecen otros servicios como, transmisión de datos, transmisión de video e Internet. Toda esta revolución tecnológica conlleva a la necesidad por parte de ejecutivos, empresarios, compañías, y usuarios en general a estar comunicados e informados la mayor parte de tiempo, para poner en marcha todas sus transacciones, citas de negocios, compras, etc. Aún, si no se encuentran en sus oficinas o domicilios, la comunicación debe ser permanente e idealmente no se deben perder mensajes por el echo de no localizar a la persona llamada, de esta necesidad aparece un aparato que trata de resolver este problema, "La Contestadora Telefónica", que no es más que un aparato que permite almacenar los mensajes telefónicos, evitando de alguna manera que se pierdan mensajes o información y así facilitando la comunicación permanente.

Las primeras contestadoras telefónicas que salen al mercado, utilizan tecnología analógica. Es así, que para el almacenamiento de los mensajes, hacen uso de cintas magnéticas, utilizados en grabación de música.

El funcionamiento básico de estos aparatos es sencillo, en primer lugar se hace uso de una cinta magnética exclusiva para grabar el mensaje de bienvenida, y otra para el almacenamiento de los mensajes que se reciben.

En la actualidad existen equipos que utilizan todavía cassetes de cinta magnéticas ,pero poseen otros servicios para facilitar el manejo del equipo por parte del usuario

El equipo entra en funcionamiento, luego de que este recibe un número prefijado de timbradas¹, esto se lograba, básicamente con un circuito detector de timbrado, el cual rectifica esta señal y mediante un optodetector permite tener una señal de pulsos de salida, los cuales ingresan a un circuito contador, el mismo que luego de cumplir su ciclo, acciona un relé para desacoplar al aparato telefónico, además acciona el mecanismo para reproducir el mensaje de bienvenida. Luego, mediante tonos o señales de aviso se indica que se puede empezar el almacenamiento de mensajes, los cuales se guardan en el segundo cassette. Generalmente estos equipos están ajustados para responder después de cinco señales de timbrado. Este proceso básicamente se puede comparar cuando en un equipo de sonido convencional se desea grabar música o cualquier señal proveniente de un micrófono, para lo cual se debe presionar la tecla "Rec".

Una vez terminado el mensaje por parte de la persona que llama y como es de suponer, esta tiene que colgar el auricular para así abrir el bucle de abonado, una vez colgado el auricular del abonado B, la central telefónica local (C) detecta que el abonado B abrió el bucle y genera el tono de ocupado² que envía al abonado A, en la Fig.1 se muestra dicho proceso. Por lo tanto debe existir un circuito que detecte esta señal, y que desactive el relé para desacoplar la contestadora y acoplar el aparato telefónico a la línea telefónica.

1 La señal de timbrado tiene una frecuencia de 25 Hz con una amplitud de 90 Vp, además se tiene 2 segundos de tono y 4 segundos de silencio

2 El tono de ocupado tiene una frecuencia de 425 Hz y una amplitud de 200 mV, además se tiene 0.33 segundos de tono y 0.33 segundos de silencio.

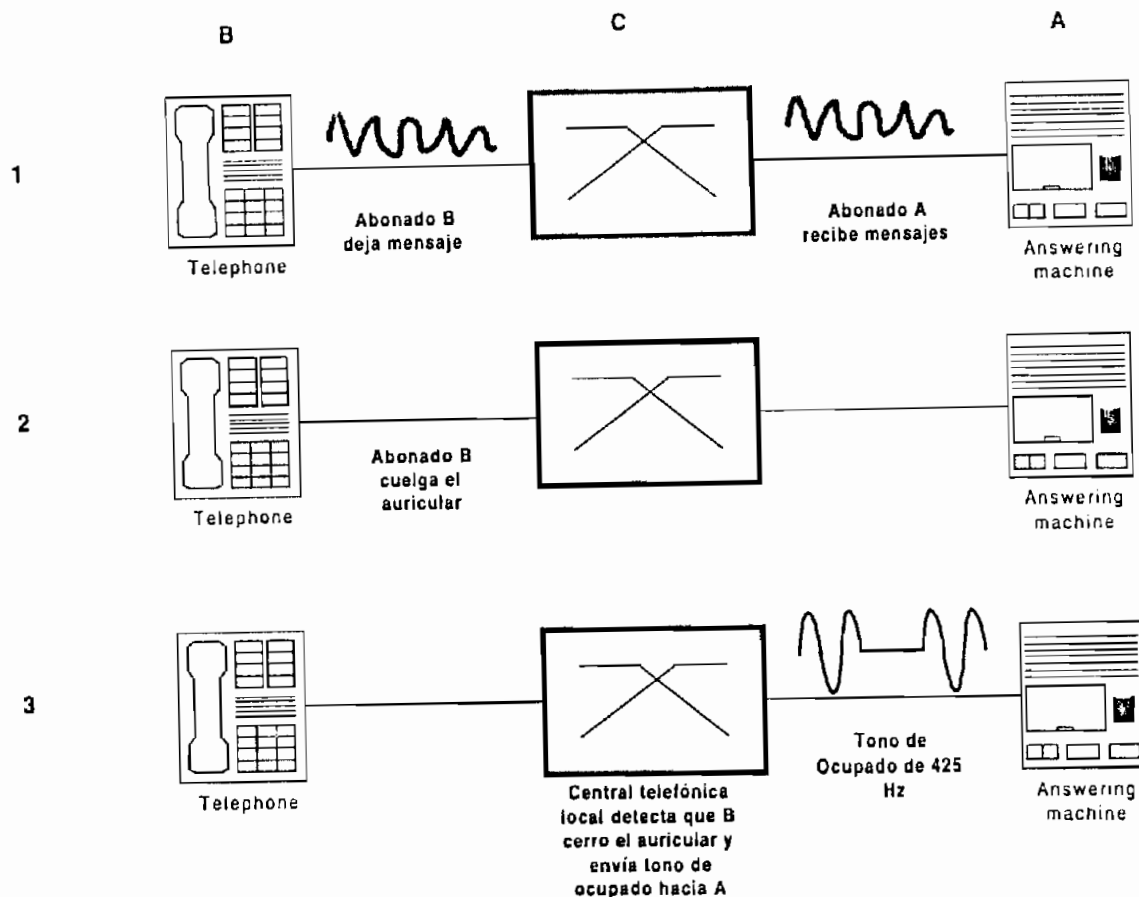


Fig. 1 Proceso de detección de tono de ocupado.

A: Abonado Llamado.

B: Abonado que Llama.

C: Central Telefónica Local.

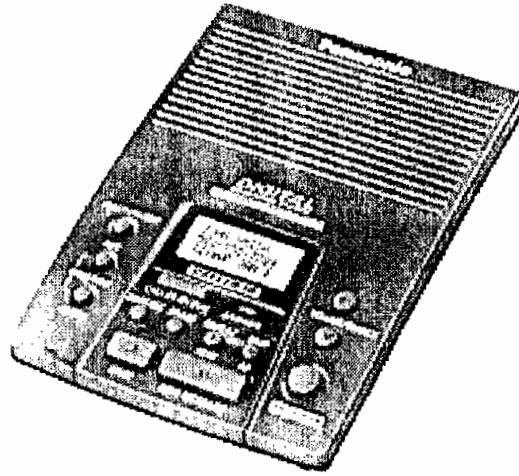
Para poder reproducir o escuchar los mensajes almacenados, es necesario retroceder la cinta mediante la tecla "Rew", al igual que en los toca cassettes para luego escuchar los mensajes almacenados mediante la tecla "Play". Una vez realizada esta operación, para poder grabar nuevos mensajes, es necesario volver a poner en el fin del último mensaje o a su vez borrar todos los mensajes almacenados.

Con el avance de la tecnología digital y el apareamiento de los microprocesadores, las contestadoras telefónicas hacen uso de esta tecnología e incluyen microprocesadores que permiten manejar de manera más versátil al equipo, además se agregan otros servicios como identificadores de llamadas, obstrucción para marcación de llamadas internacionales, marcación automática de números telefónicos, y solo se utiliza un cassette para el almacenamiento de mensajes.

En la actualidad existen aparatos que incluyen servicio de fax y acceso remoto de mensajes y valiéndose de tecnologías de compresión de voz se ha podido almacenar mensajes en circuitos integrados de memorias, con alta calidad de grabación y reproducción de mensajes y un tiempo de almacenamiento de mensajes alto , evitándose cassettes de almacenamiento.

Cabe señalar que una ventaja que presentan las contestadoras telefónicas que utilizan almacenamiento de mensajes en cassettes, es el tiempo de almacenamiento, pues se tienen cassettes de 60 y 90 minutos de duración, mientras que al almacenar en circuitos integrados de memorias tiene una duraciones de 15, 16, o 20 minutos. En el futuro con el avance de la tecnología se espera tener un mayor tiempo de almacenamiento en circuitos integrados de memorias.

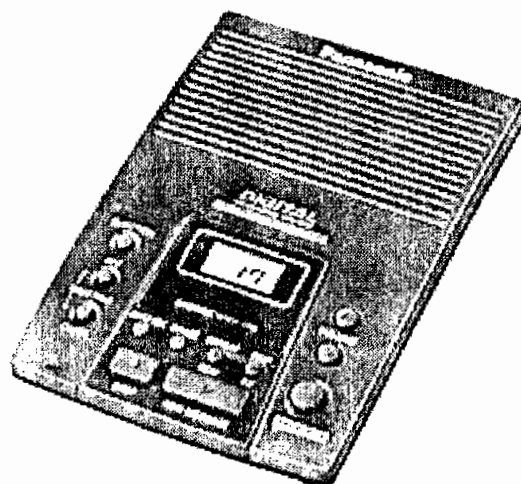
Como ejemplo tenemos la contestadora telefónica KX-TM100B de la marca Panasonic, la cual posee las siguientes características:



Contestadora telefónica KX-TM100B

- Tiempo total de grabación de 15 minutos en memorias Flash.
- Avances en tecnología de Microchips para mejorar la calidad de grabación de voz por sobre otros modelos.
- Displays LCD que muestra el número de mensajes recibidos
- Control remoto por tonos que permite controlar los mensajes de bienvenida, reproducción de todos los mensajes y borrado individual, usando teléfono de tonos.
- Control de volumen.
- Reproducción de nuevos mensajes.
- Borrado total o individual de mensajes.
- 2 vías de grabación.
- Funciones para salto y repetición de mensajes.
- Ahorrador de llamadas de larga distancia cuando se chequea los mensajes desde una localidad remota, el sistema contestará en el primer timbrado solamente si se tiene nuevos mensajes. Si no, se puede colgar y evitar cargas en las llamadas de larga distancia.

Otro modelo de la marca Panasonic es la contestadora telefónica KX-TM150B y presenta las siguientes características:



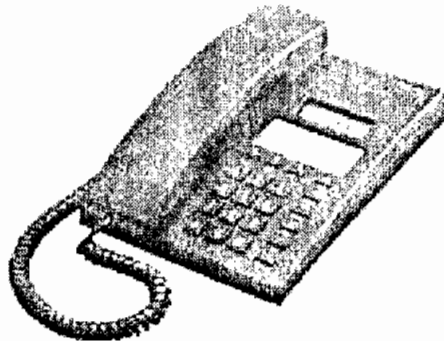
Contestadora Telefónica KX-TM150B

- Tiempo total de grabación de 15 minutos en memorias Flash.
- Avances en tecnología de Microchips para mejorar la calidad de grabación de voz por sobre otros modelos.
- 2 vías de grabación.
- Control remoto de tonos que permite controlar los mensajes de bienvenida, reproducción de todos los mensajes y borrado individual usando teléfono de tonos.
- Ahorrador de llamadas de larga distancia cuando se chequea los mensajes desde una localidad remota, el sistema contestará en el primer timbrado solamente si se tiene nuevos mensajes. Si no, se puede colgar y evitar cargas en las llamadas de larga distancia.
- Identificador de llamadas para mostrar el nombre y número de la llamada entrante. Este también muestra los datos de identificación de llamada con cada mensaje durante la reproducción de los mensajes.

- Marcador e Identificador de llamadas para 50 estaciones.

La marca Siemens presenta también una contestadora con las siguientes características:

- Tiempo de grabación de mensajes de 10 a 14 minutos.
- Display alfanumérico
- Reproducción de mensajes remotos mediante un teléfono de tonos multifrecuenciales
- Marcación automática.
- 10 memorias para llamadas telefónicas rápidas.
- Monitor indicador de llamadas y fácil manejo de llamadas.



Contestadora telefónica Siemens 835.

Para más información ver el anexo 1.

CAPITULO 2 SEÑALIZACIÓN TELEFÓNICA

2.1 SEÑALIZACIÓN TELEFÓNICA REQUERIDA PARA EL DISEÑO.-

En el sistema telefónico, existe un lenguaje conformado por señales bien conocidas por los usuarios; así, el hecho de levantar el auricular desencadena una serie de procesos, que permiten el intercambio de información entre el usuario y el sistema telefónico o viceversa, y forma parte de un lenguaje de señales eléctricas llamado sistema de señalización (Fig. 2.1).

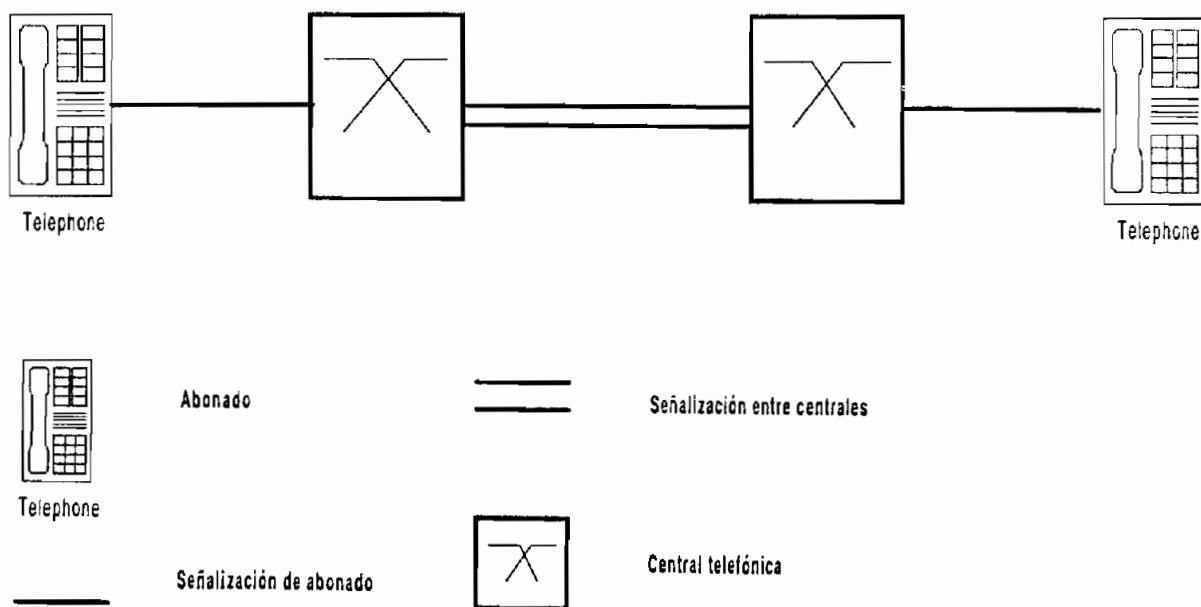


Fig. 2.1 Señalización Telefónica

Se define un sistema de señalización telefónica como el conjunto de mensajes a ser intercambiados e interpretados por los elementos que intervienen en la conexión telefónica, con el fin de establecer, supervisar, mantener y liberar dicha conexión cuando sea oportuno. Tomando en cuenta la arquitectura o estructura de la red telefónica no es difícil deducir que los sistemas de señalización se pueden dividir en dos grandes grupos: **Señalización de línea de abonado** o señalización de abonado y **señalización entre centrales**.

Para la realización de nuestro diseño solo hemos utilizada algunas alternativas que presenta la señalización de línea de abonado para la cual explicaremos a continuación:

2.1.1 SEÑALIZACIÓN DE ABONADO.-

La señalización de abonado constituye el conjunto de señales que son transferidas entre un abonado y la central local a la cual éste se encuentra conectado. La conexión del abonado a la central forman un lazo o bucle, el mismo que dependiendo del estado del usuario, se encuentra abierto o cerrado. A través del bucle de abonado se intercambian las señales de abonado, divididas en señales de estado, dirección e información.

El sistema de señalización de abonado está conformado por señales hacia delante y hacia atrás, las mismas que viajan desde el abonado a la central o viceversa, respectivamente.

2.1.1.1 Señales de Estado.-

Las señales de estado se generan mediante el estado o condición del auricular (microteléfono), e indican a la central que el abonado desea realizar, mantener, contestar o desconectar una llamada.

Cuando un abonado descuelga el auricular (microteléfono), se cierra el bucle y la central se dispone a continuar la secuencia de la llamada. Cuando el abonado cuelga el microteléfono se liberan los órganos ocupados en la comunicación.

2.1.1.2 Señales de Dirección.-

Las señales de dirección constituyen el conjunto de cifras que marca el abonado llamante. Existen dos tipos de señales en este caso: la información decádica y la multifrecuencial.

La información decádica es la producida por el disco dactilar del aparato telefónico, el mismo que provoca la apertura y cierre del bucle de abonado en cadencias definidas para que la central las interprete adecuadamente.

La señal de marcación de un teléfono de pulsos, es una onda cuadrada, tal como se indica en la figura 2.2. Cada dígito marcado origina un número de pulsos igual al valor del dígito, con excepción del 0, el cual produce 10 pulsos.

Usualmente este tipo de teléfonos genera pulsos a una velocidad de 10 pulsos por segundo, pero existen otros aparatos que tienen variaciones alrededor de este valor (dependiendo del tamaño del disco).

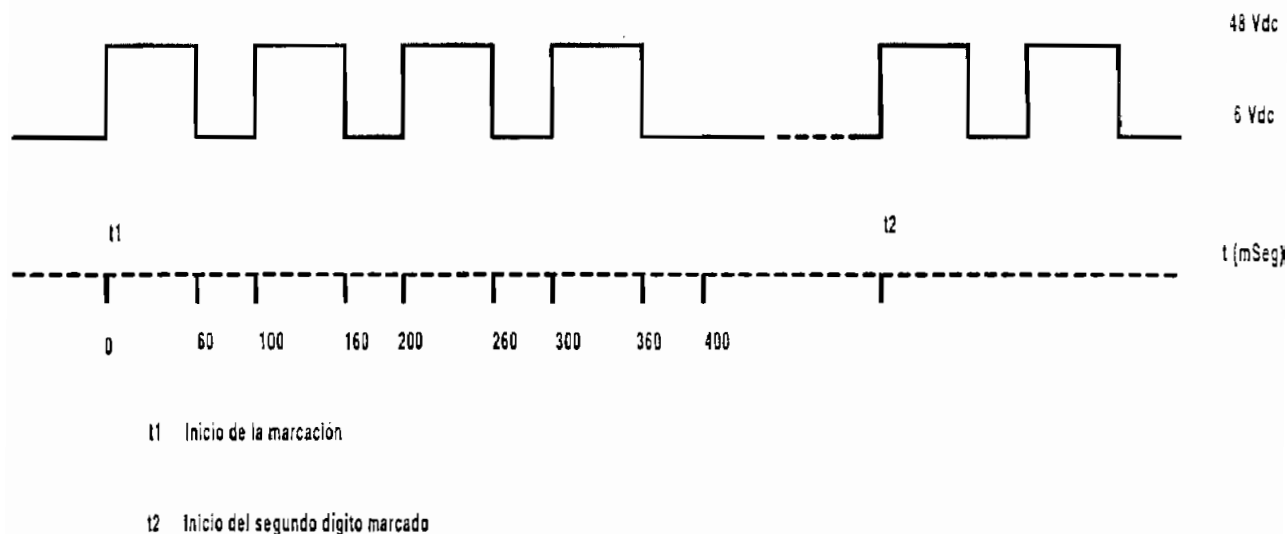


Fig. 2.2 Marcación desde un teléfono de pulsos.

En el sistema multifrecuencial, por cada dígito marcado, la central recibe una combinación de dos frecuencias en el rango de frecuencia vocal de acuerdo al cuadro 2.1 . La amplitud del tono depende del teléfono y en general su valor está entre 1 a 2 V pico.

DÍGITO MARCADO	FRECUENCIAS GENERADAS	
	FRECUENCIA INFERIOR (Hz)	FRECUENCIA SUPERIOR (Hz)
1	697	1209
2	697	1366
3	697	1477
4	770	1209
5	770	1366
6	770	1477
7	852	1209
8	852	1366
9	852	1477
0	941	1366

Cuadro 2.1 Frecuencias estandarizadas para un teléfono multifrecuencial

2.1.1.3 Señales de Información.-

La mayoría de estas señales se generan basado a un tono de 425 Hz, considerando la continuidad o diferentes cadencias del mismo. Se utilizan para indicar al abonado, el estado de la conexión solicitada. Se tienen las siguientes señales de información:

-Tono de invitación a marcar.

Es un tono audible de 425 Hz, continuo y hacia atrás, que indica al abonado llamante que puede empezar a marcar. La señal se interrumpe cuando se inicia la marcación o se cuelga el micrófono. Si dentro de cierto tiempo no se ha realizado alguna de estas dos acciones, la central envía el tono de ocupado, con el fin de obligar a cerrar el microteléfono. La amplitud varía entre 50 y 200 mV de acuerdo a la central telefónica que la genera y a la distancia abonado-central local (Fig. 2.3).

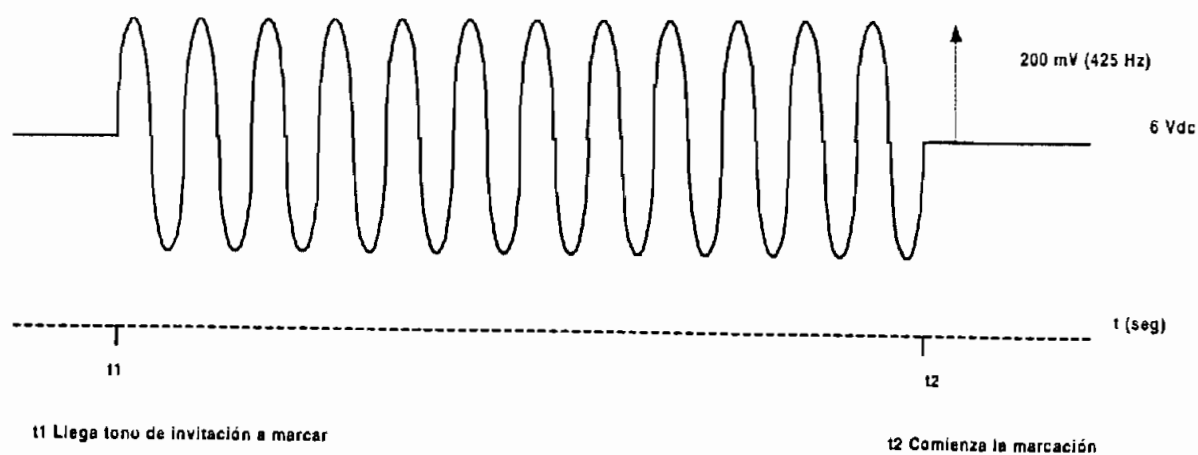


Fig. 2.3 Tono de invitación a marcar

- Tono de llamada.

Esta señal recibe el abonado A (abonado que llama) y le indica que se está produciendo la timbrado al abonado B (abonado llamado), debiendo entonces esperar que conteste el abonado llamado. La frecuencia de esta señal es la misma que en el caso anterior, pero con cadencias de tono y pausa (Fig. 2.4).

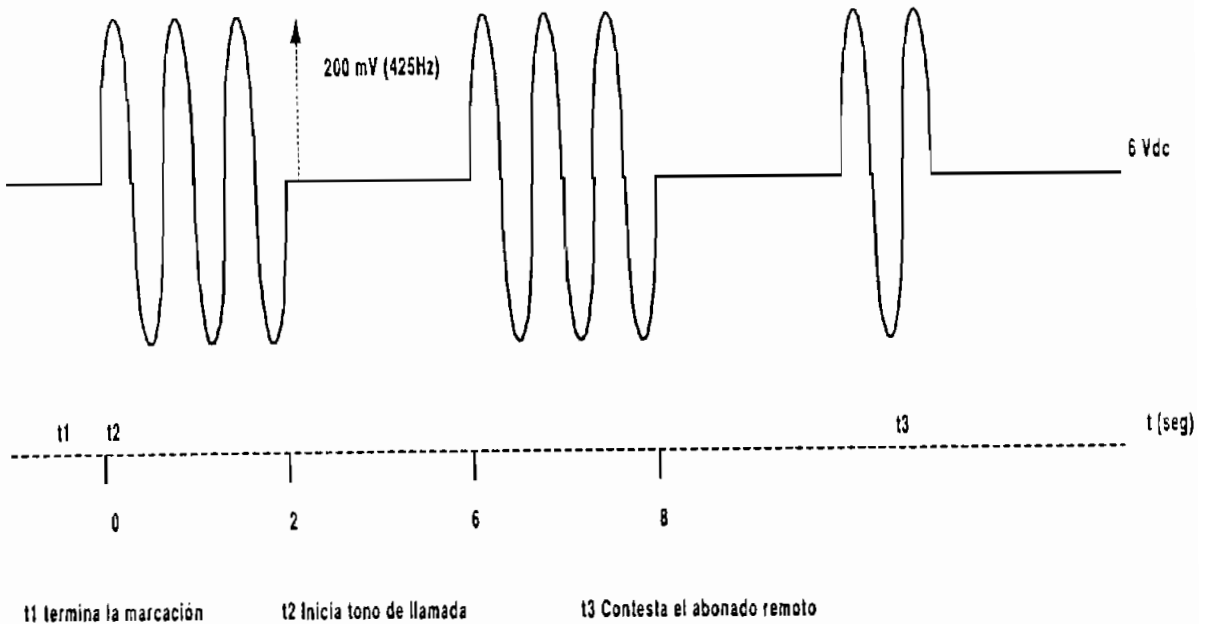


Fig. 2.4 Tono de llamada.

- Tono de Ocupado.

El abonado que llama recibe esta señal cuando el abonado llamado tiene ocupado su línea o tiene descolgado su microteléfono. La frecuencia y amplitud son iguales a las de las señales anteriores pero por la cadencia es diferente. La cadencia de esta señal es de 0.33 segundos de tono y 0.33 segundos de pausa. Cuando A escucha el tono de ocupado se ve obligado a desocupar su línea, y si lo desea repite su intento de llamada luego de un tiempo determinado (Fig. 2.5).

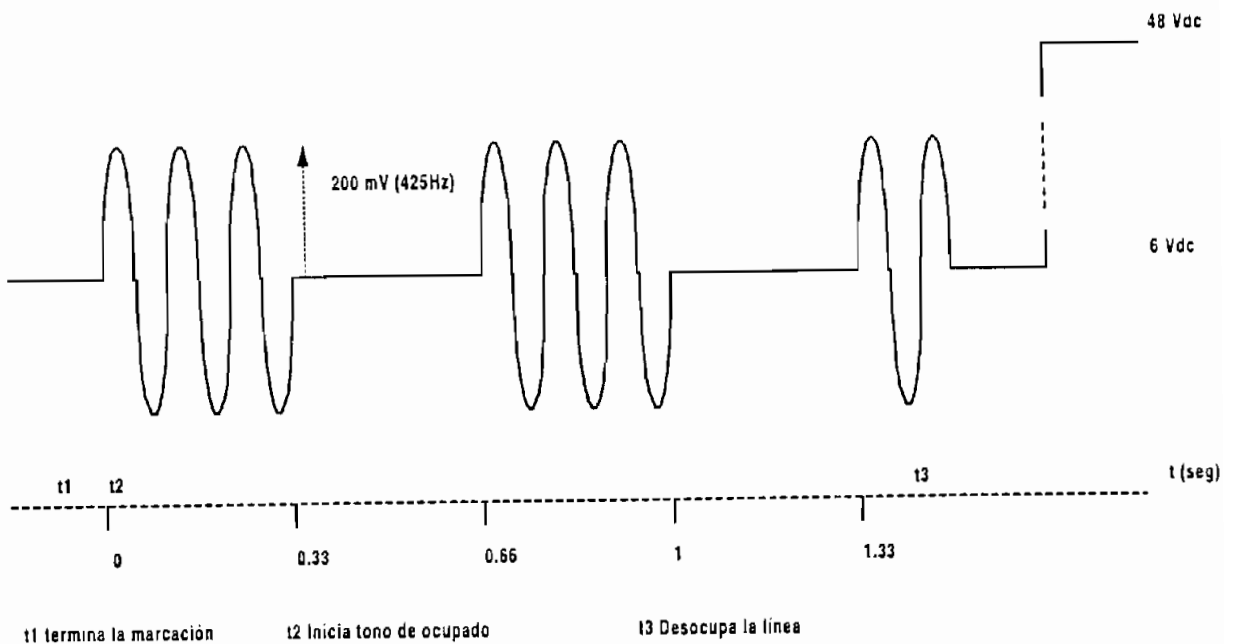


Fig. 2.5 Tono de Ocupado

- Tono de Congestión.

Mediante un tono muy parecido al anterior la central indica al abonado llamante que por alguna razón técnica no es posible establecer la conexión solicitada. En centrales modernas, se da la posibilidad de grabar un mensaje en lugar del tono audible.

- Corriente de Llamada.

Es una señal alterna hacia atrás en general de 90 Vpico a 25 Hz, que indica al abonado B que alguien intenta comunicarse. La cadencia de esta señal es similar a la del tono de llamada, es decir dos segundos de timbrada y 4 de silencio. Generalmente el número de timbradas es limitado y varía de acuerdo a la central local a la cual está conectado el abonado llamado. Una vez que se cumple el

número de timbradas límite, el abonado A recibe tonos de ocupado y B deja de recibir la señal de llamada o timbrado (Fig. 2.6).

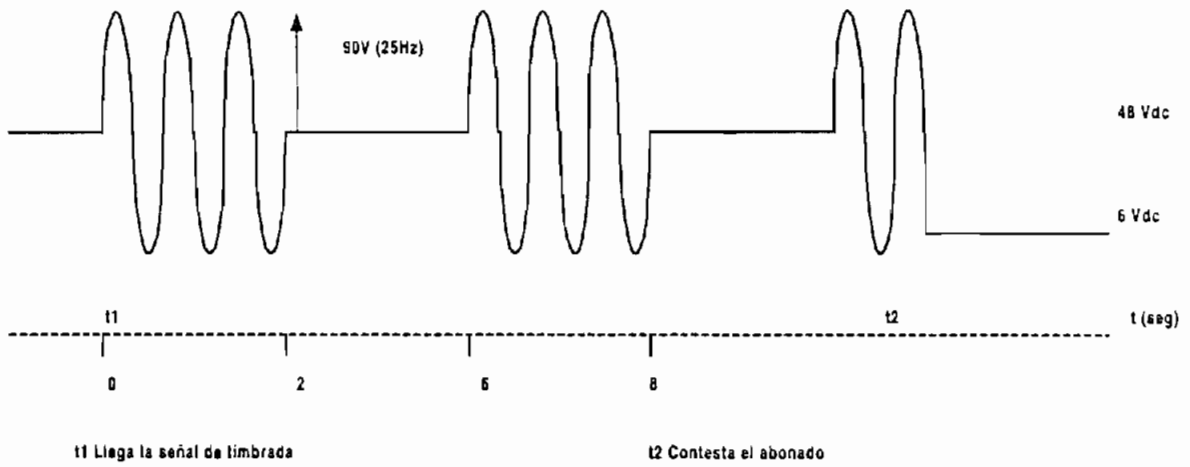


Fig. 2.6 Señal de Timbrado.

CAPITULO 3 DISEÑO Y CONSTRUCCIÓN DEL EQUIPO

3.1 DIAGRAMA GENERAL DEL EQUIPO.-

En este capítulo se muestra todos los pasos seguidos para el diseño y la construcción de los diferentes interfaces que forman parte del equipo requerido. En la Fig. 3.1 se muestra un diagrama general del equipo diseñado.

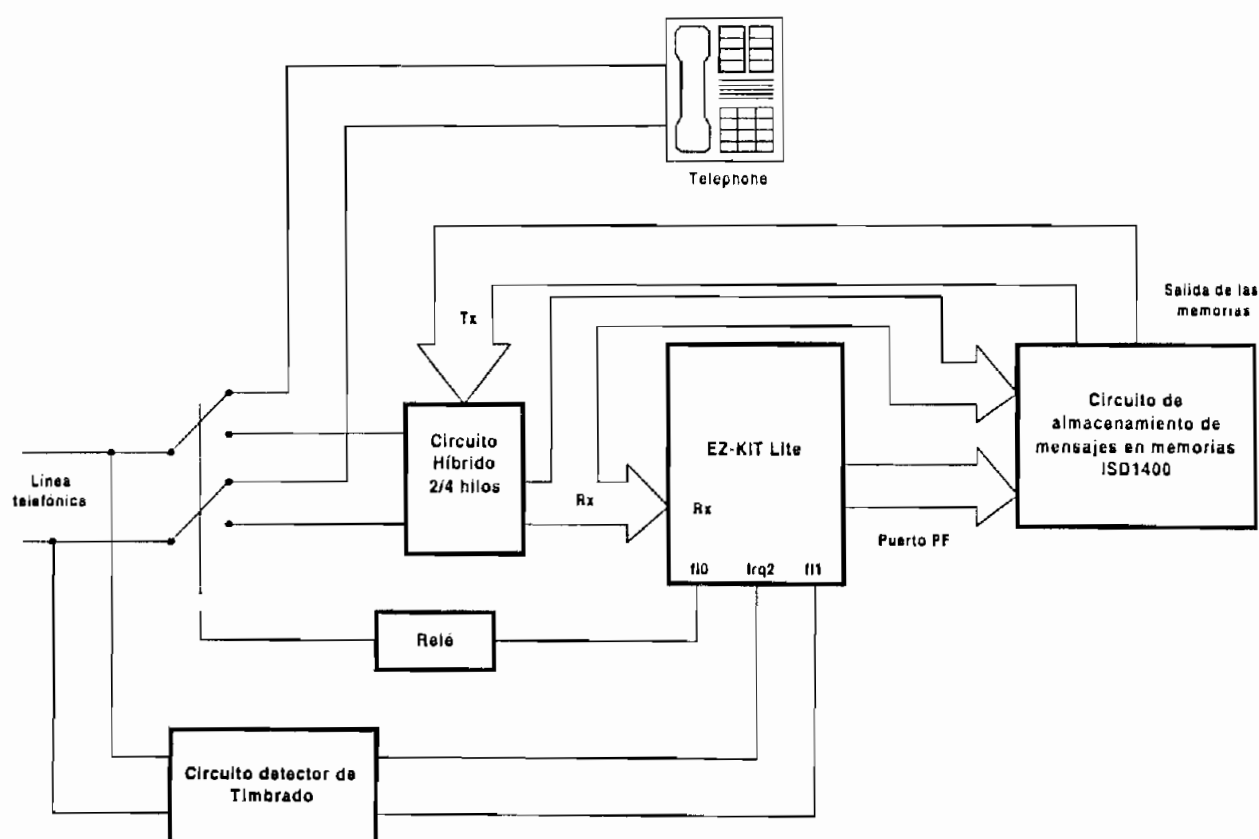


Fig. 3.1 Diagrama General en bloques del Equipo.

3.2 CIRCUITO HÍBRIDO.-

Este circuito constituye el interfaz entre la línea telefónica y la contestadora telefónica, y es el que se encarga de realizar la conversión de 2 hilos a 4 hilos. Los 2 hilos Proviene de la línea telefónica, mientras que los 4 hilos son, 2 para la transmisión y 2 para la recepción.

Para el diseño del circuito híbrido, se utiliza 2 transformadores que posean un primario y dos secundarios, cuya relación de transformación sea igual a 1. Para esto se utilizarán transformadores MICROTRAN T9117 (ver anexo 2), en cuyas especificaciones se recomienda la configuración que se muestra en la figura 3.2.

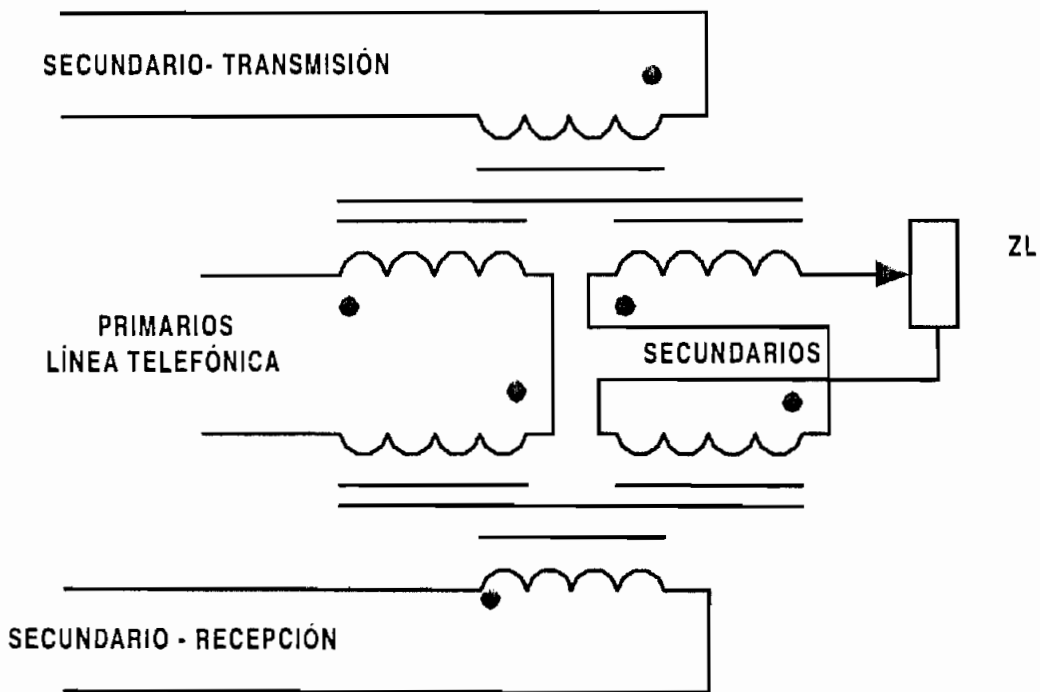


Fig. 3.2 Configuración de los transformadores para el circuito híbrido.

La configuración que se presenta en la figura anterior, se basa en unir en serie los dos primarios como se observa en la Fig. 3.2, los terminales se conectarán a la

línea telefónica. Manteniendo la misma convención en cuanto a polaridad utilizada en la conexión de los primarios, el primer secundario del primer transformador tendrá la misma polaridad con respecto a los primarios y por lo tanto sus terminales corresponderán a transmisión, debido a que el sentido de la corriente será de salida, en cambio, el primer secundario del segundo transformador tendrá polaridad opuesta, por lo tanto sus terminales corresponderán a la recepción, debido a que la corriente circula hacia adentro.

Los dos secundarios restantes se utilizan para eliminar la corriente inducida, además se deberá colocar un potenciómetro para realizar el acoplamiento de impedancias con la línea telefónica, y lograr que efectivamente la corriente sea cero.

En la práctica esta configuración presenta ciertos problemas ya que existen corrientes de fuga que hacen que parte de la señal que se tiene en recepción se tenga en transmisión y viceversa, pero que no ocasionan mayores dificultades especialmente en comunicaciones vocales.

La configuración que se va a implementar es la que se muestra en la figura 3.3.

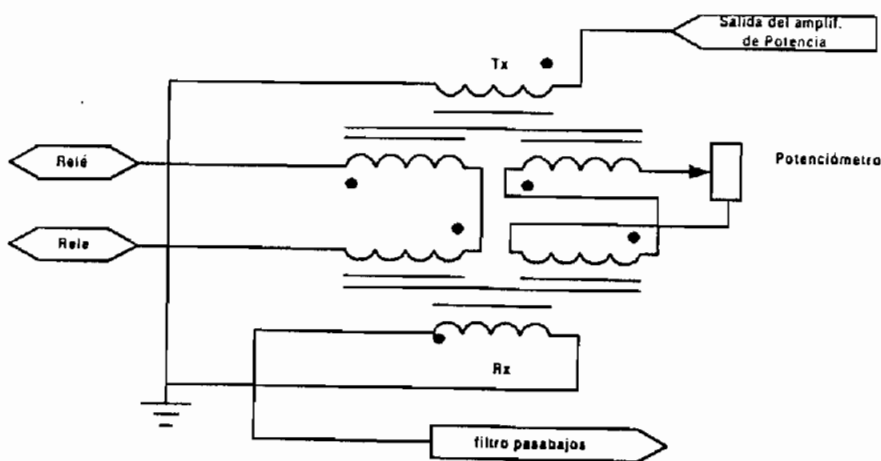


Fig. 3.3 Circuito Híbrido.

El acoplamiento de impedancias realizado en el laboratorio, nos da el valor del potenciómetro, el cual se fija dicho valor cuando en la línea de salida hacia la línea telefónica se obtiene la máxima amplitud al inyectar señal por transmisión.

3.3 FILTRO PASA BAJOS.-

Esta etapa se encarga de realiza el filtraje de señales no deseadas que se encuentran fuera de las frecuencias de audio y que interfieren en la recepción de los tonos multifrecuenciales y en el almacenamiento de los mensajes.

Debido a que el programa para la detección de tonos multifrecuenciales está realizado para detectar tonos con la menor cantidad de ruido, entonces es necesario obtener una señal lo más limpia posible. Para esto se ha hecho uso de un filtro de Butterworth de cuarto orden con una frecuencia de corte de 3000 Hz, el circuito se muestra en la Fig. 3.4.

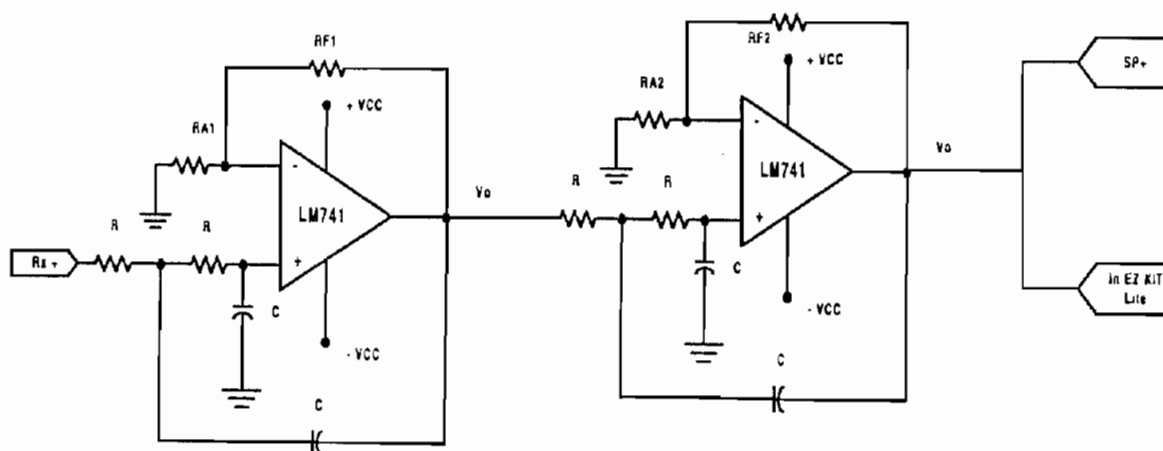


Fig. 3.4 Filtro pasabajos.

A continuación se detalla los pasos seguidos para el diseño.

Sabemos que la frecuencia de corte está por la ecuación siguiente.

$$f_o = \frac{1}{2\pi RC}$$

1)

La ganancia del amplificador viene dada por la ecuación 2).

$$A_v = 1 + \frac{RF}{RA}$$

2)

Debido a que se trata de un filtro de cuarto orden, el cual tendrá cuatro polos en su función de transferencia, y cuya función viene dada por la expresión

$$T(s) = \frac{1}{(s^2 + (3 - Av1)s + 1)(s^2 + (3 - Av2)s + 1)}$$

3)

Donde:

Av1 es la ganancia de la primera etapa

Av2 es la ganancia de la segunda etapa

De la ecuación 1) despejamos R y con un valor del capacitor de **0.05 uF**.

$$R = \frac{1}{2\pi(0.05\mu F)(3000Hz)}$$

$$R = 1061\Omega$$

Escogemos el valor comercial de 1 K Ω .

$$R = 1K\Omega$$

De la ecuación 3), para la primera etapa y para que sea un polinomio normalizado tenemos:

$$(3 - Av_1) = 0.75$$

$$Av_1 = 2.25$$

Encontrado el valor de la ganancia de voltaje del amplificador reemplazamos en la ecuación 2), además tomamos el valor de RA de 10K Ω y despejamos RF1.

$$RF1 = (Av_1 - 1) \cdot RA$$

$$RF1 = 1.25 \cdot (10K\Omega)$$

$$RF1 = 12500\Omega$$

El valor comercial escogido es de 12k Ω .

$$RF1 = 12K\Omega$$

Para la segunda etapa tenemos el factor (3-Av2) debe ser igual a 1.8485

$$Av_2 = 1.1515$$

Entonces tomamos RA de 100 k Ω . Y encontramos RF2

$$RF2 = (1 - Av_2) \cdot RA_2$$

$$RF2 = 15K\Omega$$

$$RF2 = 15 k\Omega.$$

Como se utiliza el amplificador operacional LM741, el cual para su funcionamiento hace uso de dos fuentes de polarización, se ha visto en la necesidad de colocar el circuito integrado 7662, el cual nos entrega un voltaje de $-V_{CC}$, de acuerdo a las recomendaciones del fabricante (ver anexo 3), el circuito empleado es el que se muestra en la Fig. 3.5.

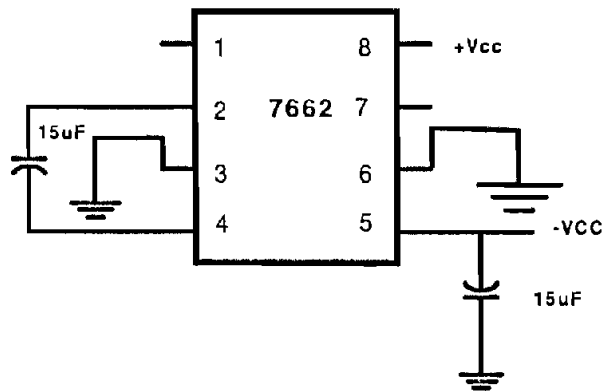


Fig. 3.5 Fuente de $-V_{CC}$.

3.4 DETECTOR DE TIMBRADO.-

Esta parte del equipo es el que se encarga de detectar la señal de timbrado y enviar una señal digital hacia el microcontrolador para informarle que está presente dicha señal .

El circuito correspondiente al detector de timbrado se muestra en la figura 3.6

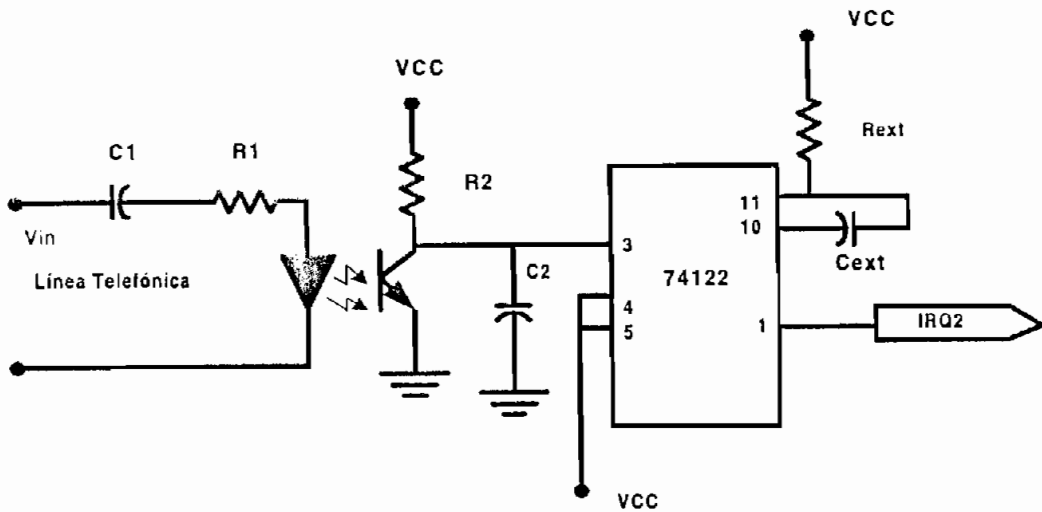


Fig. 3.6 Detector de Timbrado

A continuación se detalla el procedimiento seguido para el diseño del detector de timbrado.

La señal de timbrado, posee un voltaje de 90 V pico y una frecuencia de 25 Hz, es necesario detectar solamente esta señal y a la vez proporcionar al microprocesador una señal manejable, es decir una señal de 0 o 5 voltios (0 lógico o 1 lógico respectivamente). Para lo cual se ha procedido a jugar con estos dos valores, cuidando que los elementos puedan soportar los 90 Vpico y a la vez que se comporte como un filtro pasa altos con una frecuencia de corte de 20 Hz.

Entonces tenemos:

$$V_{in} = VR1 + Vd \quad 1)$$

$$f_o = \frac{1}{2\pi R1C1} \quad 2)$$

Donde:

V_{in} Voltaje de entrada.

f_o = Frecuencia de corte del filtro pasabajos.

$V_d = 0.7 \text{ V}$ Voltaje del diodo

$f_o = 20 \text{ Hz}$ Frecuencia de corte

de la Ecuación 1) tenemos:

$$90V_p = I \times R1 + 0.7V$$

3)

La corriente mínima que necesita el diodo emisor de luz dentro del optotransistor para que entre en funcionamiento es de 3 mA, para nuestro diseño utilizamos una corriente de 6 mA, sustituyendo en la Ecuación 3) tenemos:

$$R1 = \frac{90V_p - 0.7V}{6mA}$$

$$R1 = 14883\Omega$$

Ponemos el valor estándar de resistencia más cercano, en este caso:

$$R1 = 15 \text{ K}\Omega$$

De la Ecuación 2), despejamos C1 y reemplazamos R1

$$C1 = \frac{1}{2\pi R1 f_o}$$

$$C1 = \frac{1}{2\pi \cdot 15 \text{ K}\Omega \cdot 20 \text{ Hz}}$$

$$C1 = 0.5 \mu\text{F.}$$

Se ha utilizado el monoestable 74122 (ver anexo 3)para obtener una señal de 2 segundos de duración en alto, de acuerdo al fabricante el periodo en alto (Fig. 3.7) está dado por la siguiente fórmula:

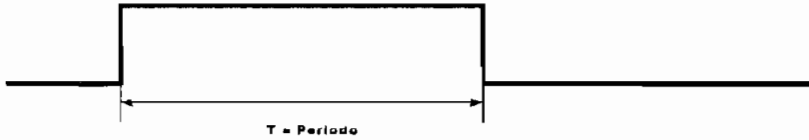


Fig. 3.7 Periodo de la señal producida por el monoestable 74122

$$T = 0.7 \cdot C_{ext} \cdot R_{ext} .$$

Donde $T = 2$ segundos y escogemos $R_{ext} = 8.2 \text{ K}\Omega$.

$$2 \text{ s} = 0.7 \cdot C_{ext} \cdot 8.2 \text{ K}\Omega$$

$$C_{ext} = 348 \text{ }\mu\text{F}.$$

Escogemos el valor comercial más próximo, en este caso es de $330 \text{ }\mu\text{F}$.

Debido a que la interrupción IRQ2 del microcontrolador está configurada para activarse en flanco negativo, entonces debemos obtener esta señal de Q1 (pin 1) .

Para el cálculo de R2, tenemos:

$$I_{cm\acute{a}x} = 0.6 \text{ A}$$

$$R2 = \frac{V_{cc}}{I_{cm\acute{a}x}} = \frac{5 \text{ V}}{0.6 \text{ A}} = 8.33 \text{ K}\Omega$$

$$R2 = 8.3 \text{ K}\Omega$$

3.5 AMPLIFICADOR DE POTENCIA.-

Debido a que al realizar las pruebas respectivas, el nivel de la señal proveniente de las memorias ISD1420p, no es lo suficientemente alta, y la

potencia es pequeña, es necesario colocar una etapa de amplificación de potencia.

Para esto se ha utilizado un amplificador de potencia, constituido por el circuito integrado LM390, y siguiendo las recomendaciones del fabricante (ver anexo 3), se tiene el siguiente circuito.

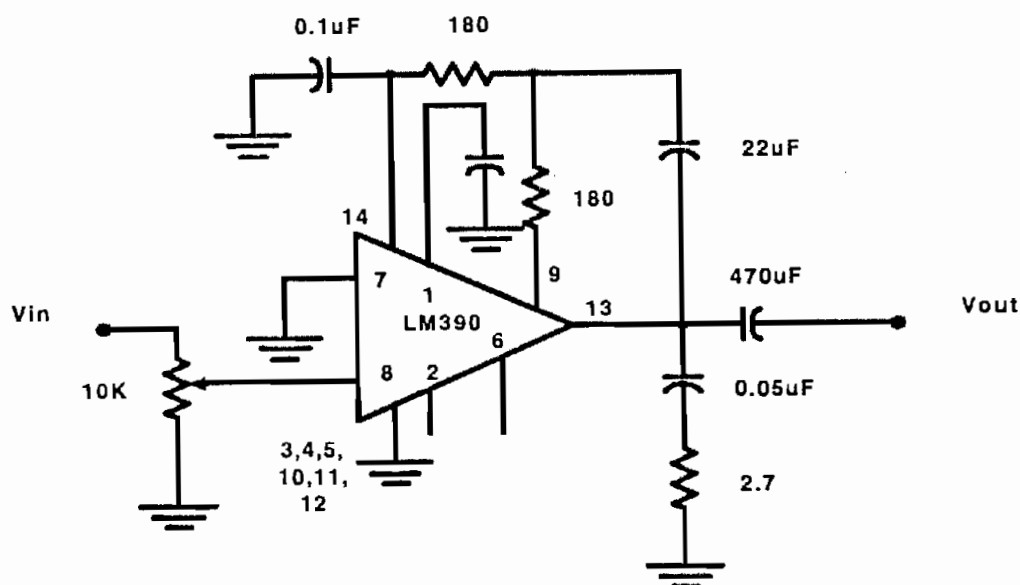


Fig.3.8 Amplificador de Potencia

3.6 ALMACENAMIENTO EN MEMORIAS ISD1420p.-

Para el almacenamiento y reproducción de los diferentes mensajes se utiliza las memorias ISD 1420p, las cuales por sus características y tiempo de almacenamiento presentan las facilidades al diseño.

A continuación se describe las características técnicas de funcionamiento, distribución de pines y por último una explicación del circuito utilizado para el funcionamiento deseado de dichas memorias. Para una mayor información se

incluyen las hojas de las características técnicas de las memorias de la serie ISD1400 en el anexo 3.

3.6.1 Descripción General.

Los dispositivos de almacenamiento de Información de la serie ISD 1200/1400 proveen una alta calidad en soluciones de reproducción y grabado en un solo circuito integrado para aplicaciones de mensajes de corta duración. El dispositivo internamente está compuesto por un oscilador, pre amplificador (para entrada de micrófono), control automático de ganancia, filtro antialiasing, filtro smoothing (emparejamiento), y amplificador de audio de salida hacia parlantes.

El almacenamiento y reproducción se realiza en celdas de memoria no volátiles. Las señales de voz son almacenadas directamente en su forma análoga natural en celdas de memoria tipo EEPROM.

3.6.1.1 Características.-

En la tabla 3.1 se muestran las características que presentan las memorias ISD1420p, estas características son un factor muy importante al momento de escoger entre otras opciones existentes para la realización del diseño del circuito de almacenamiento de mensajes. El hecho de ser memorias fácilmente direccionables y poder dividirlos en mensajes fijos, dan una gran ventaja pues facilitan el manejo por parte de la tarjeta EZ-KIT Lite, además el interfaz se simplifica.

El interfaz que maneja las memorias de la serie ISD1400 puede ser usado por otras serie como son las ISD1100/1400/2500, más información se recomienda consultar la página Web www.isd.com.

CARACTERÍSTICAS	DETALLE
Facilidades para usar en soluciones de grabado/reproducción de voz con un solo chip.	No requiere de circuitos integrados externos.
Alta calidad en la reproducción natural de voz y audio.	
Interfaz para controlar con botones pulsadores.	El ciclo de reproducción puede ser activado por nivel o por transición.
No necesita de fuente de poder para retener los mensajes almacenados.	No hay necesidad de baterías de respaldo o backup.
Retención de mensajes de hasta 100 años	
100 Keiclos de grabado (Típicamente).	
Posse una fuente de reloj.	
No necesita de sistemas de desarrollo o programación.	
Completamente direccionable para manejar múltiples mensajes.	
Modo automático de bajo poder.	Permanece en modo de standby inmediatamente después de un ciclo de grabación o reproducción. Corriente de standby de $0.5\mu\text{A}$ (Típicamente).
Utiliza una sola fuente de poder	Fuente de poder de $5\text{ V} \pm 0.5\text{V}$
Disponibles en tipos de construcción DIP, SOIC y en módulos ensamblados en tarjetas	
Tiempo de duración de almacenamiento y reproducción de 20 segundos	

Tabla 3.1 Características de las memorias de la serie ISD1400

3.6.2 DESCRIPCIÓN DETALLADA.-

3.6.2.1 Operación Básica.- Los dispositivos de las series ISD 1200/1400 son controlados por una sola señal, REC para realizar la función de grabación , y otras dos señales de reproducción que pueden ser manejadas con pulsadores de control, PLAYE (activado con transición), y PLAYL (activado por estado o nivel). Usando las líneas de direcciones permitirá aplicaciones de almacenamiento y reproducción de múltiples mensajes.

3.6.2.2 Calidad de las Palabras almacenadas y reproducidas.-

Las señales de voz son almacenadas directamente en celdas no volátiles EEPROM, y reproducidas sin el efecto sintético frecuentemente escuchado en soluciones digitales de almacenamiento y reproducción. Una muestra completa es almacenada en una celda única, minimizando la memoria necesaria para almacenar una grabación de una duración específica.

3.6.2.3 Modo Automático de Bajo Poder.- En el fin de un ciclo de reproducción o grabación, los dispositivos de la serie ISD1400, retornan automáticamente a un modo de standby, consumiendo típicamente 15 μ A. Durante un ciclo de reproducción, el dispositivo pasa a un estado de bajo consumo de potencia en el fin del mensaje. Durante un ciclo de grabación, el dispositivo pasa a un estado de bajo consumo de potencia luego que REC pasa de BAJO a ALTO.

3.6.2.4 Direccionamiento (Opcional).- En suma para proveer una reproducción de un único mensaje, la serie ISD1400 provee una completa capacidad de direccionamiento.

La serie ISD1400 almacena en orden teniendo 160 distintos segmentos direccionables dando una resolución de 125 ms para la ISD1420p que es la utilizada.

El siguiente circuito muestra una aplicación básica para el funcionamiento de las memorias de las series ISD1200/1400. En este circuito utilizamos pulsadores para controlar los pines de grabación y reproducción de mensajes. Para mas información ver el anexo 3.

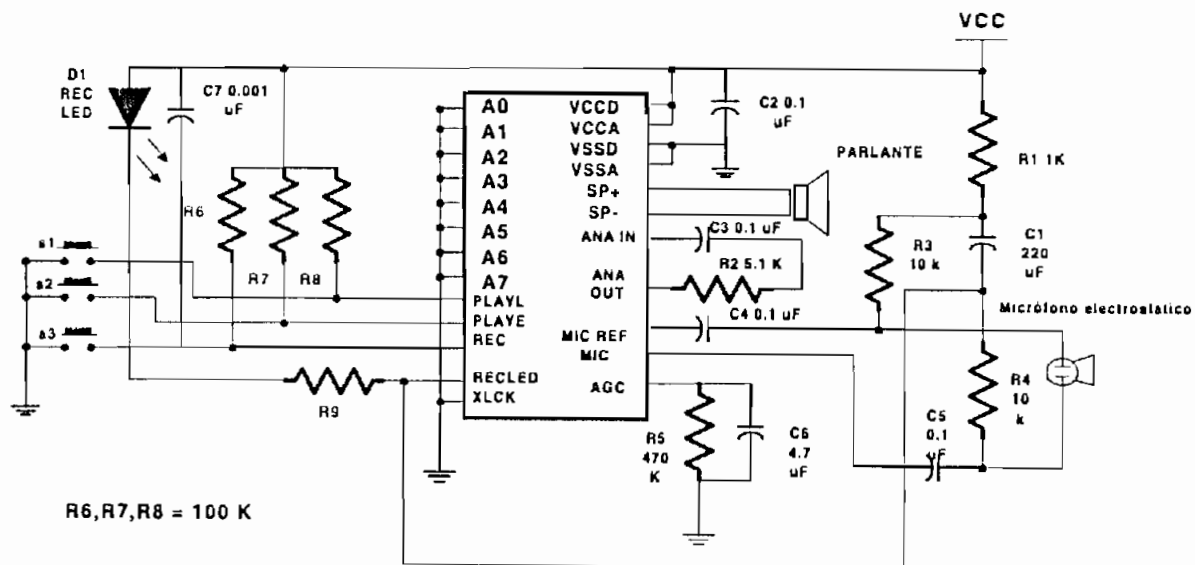


Fig. 3.9 Ejemplo de Aplicación.

3.6.3 DESCRIPCIÓN DE TERMINALES (PINES).

Grabar(REC).- La entrada REC es una señal de grabado que se activa en BAJO. La señal debe permanecer en BAJO durante el proceso de grabación de mensajes. Si REC es puesto en BAJO durante un ciclo de reproducción de mensajes, la reproducción cesa inmediatamente y da paso

al ciclo de grabado. El ciclo de grabado termina cuando REC es puesto en ALTO. Un marcador de fin de mensaje (EOM) es grabado internamente, habilitando una subsecuencia de ciclos de reproducción para terminar apropiadamente. El dispositivo pasa automáticamente a consumir una baja potencia en el modo de standby cuando REC pasa a ALTO.

Reproducción, Activado por Transición (PLAYE).- Cuando una transición negativa es detectada en esta señal de entrada, el ciclo de reproducción empieza. La reproducción continua hasta que un marcador de fin de mensaje (EOM) es encontrado, o si se detecta el fin de la capacidad del espacio de memoria. Una vez completado el ciclo de reproducción, el dispositivo pasa automáticamente al modo de standby. Si se produce una transición positiva en PLAYE durante un ciclo de reproducción, no terminará el ciclo de reproducción que está corriendo en ese momento.

Reproducción, Activado por nivel (PLAYL).- Cuando en esta señal de entrada hay un cambio de estado de ALTO a BAJO, un ciclo de reproducción comienza. La reproducción continua hasta que un marcador de fin de mensaje (EOM) sea detectado o se encuentra con el fin del espacio de memoria del dispositivo. El dispositivo pasa automáticamente al modo de standby una vez terminado el ciclo de reproducción. Si se produce un cambio de estado de BAJO a ALTO durante el ciclo de reproducción, no se detendrá este ciclo.

Salida del LED de grabado (RECLED).- La salida RECLED esta en BAJO durante un ciclo de grabado. Esta puede ser usada para encender un LED durante el ciclo de grabado, además al término de un ciclo de reproducción, en RECLED se produce una transición momentanea (de ALTO a BAJO).

Entrada de Micrófono (MIC).- El micrófono es usualmente acoplado a AC vía un capacitor en serie. El valor seleccionado para el capacitor en serie (conjuntamente con la resistencia interna del chip que es de 10K ohm) determina la frecuencia baja de corte.

Referencia de Micrófono (MIC REF).- MIC REF se acopla a AC cuando se conecta un micrófono con referencia a tierra, entonces el nivel de ruido de grabado es reducido significativamente. El ruido es referenciado a tierra para el amplificador. Si este terminal (pin) no es usado, es mejor no conectarlo a ninguna señal o voltaje, es mejor que dejarlo flotante.

Salida Análoga (ANA OUT).- La señal del micrófono es amplificada y es salida para el terminal ANA OUT. La ganancia de voltaje de el preamplificador está determinada por el nivel de voltaje en el terminal de Control Automático de Ganancia (AGC). El preamplificador tiene como una ganancia máxima sobre los 24 dB para un nivel pequeño de señal de entrada.

Entrada Análoga (ANA IN).- El capacitor externo conecta ANA IN con el terminal de ANA OUT. El valor del capacitor externo, conjuntamente con la impedancia de entrada de 3 Kohm en ANA IN, puede ser escogida para dar adicionalmente un corte en las bajas frecuencias. El terminal ANA IN puede ser también usado para entradas de fuentes alternativas de señales análogas a través del acoplamiento del capacitor.

Control Automático de Ganancia (AGC).- El propósito del AGC es para ajustar dinámicamente la ganancia del preamplificador, y por lo tanto extender el rango de la señal de entrada que puede ser aplicado a la entrada de micrófono sin causar distorsión. El AGC puede considerablemente extender el rango de sonido de grabado desde voces

bajas hasta altas. Para usar las características del AGC, una resistencia externa y un capacitor se conectarán en paralelo entre el AGC y tierra.

Los Valores recomendados son 470 Kohm y 4.7 uF. El tiempo de ataque del control de ganancia es determinado por la resistencia de fuente (5Kohm) y el capacitor externo. El tiempo de libertad es determinado por el resistor externo y el capacitor. Para valores de AGC de 1.5 volts y bajos, el preamplificador está en máxima ganancia de 24 dB. La reducción en la ganancia del preamplificador ocurre para voltajes aproximadamente de 1.8 Volts. Si la función AGC no es requerida, el pin AGC puede ser conectado a tierra y la ganancia del preamplificador será tomada en el nivel más alto de aproximadamente 24 dB.

Si se opera en voltajes sobre los 5.5 V, insertar una resistencia de 5.1 Kohm en serie con el capacitor desde el terminal 20 al terminal 21 para minimizar la distorsión.

Salida Para Parlantes (SP+,SP-).- Los pines SP+ y SP- proveen un camino directo para conectar parlantes con impedancias tan bajas como 16 ohms. Una única señal de salida puede ser usada, pero, para una transmisión directa a parlantes, las 2 polaridades de salida opuestas proveen una mejoría en potencia de salida. Además, cuando SP- y SP+ son utilizados, no es requerido un capacitor de acoplamiento de parlante. Las salidas al parlante se encuentran en estado de alta impedancia durante un ciclo de grabación, y estará en V_{SSA} durante el estado de baja potencia.

Reloj opcional externo (XCLK).- Esta señal es normalmente puesto a tierra en los circuitos de aplicación. Si, se necesita precisión en los tiempos, el circuito integrado puede estar externamente sincronizado a través de este terminal. Si el XCLK no es usado, esta entrada se conectará a tierra.

V_{CCA} y V_{CCD}.- Los circuitos analógicos y digitales internos en la serie ISD 1400 se polarizan separadamente para minimizar el ruido en el circuito integrado.

V_{SSA} y V_{SSD} (Tierra).- Similar a V_{CCA} y V_{CCD}, los circuitos analógicos y digitales internos en la serie ISD 1400 poseen tierras por separado para minimizar el ruido. Estos terminales pueden ser unidos conjuntamente para cerrar como sea posible el dispositivo.

Direcciones de entrada.- Las direcciones de entrada tienen dos funciones, dependiendo del nivel de los dos Bits Más Significativos (MSB) de las direcciones.

Si cualquiera de los dos bits mas significativos (MSBs) está en BAJO, las entradas son todas interpretadas como bits de direcciones y son usadas como direcciones de inicio para el ciclo de grabación o reproducción. Los terminales de direcciones son solamente de entrada y no son información interna de salida. Las direcciones de entrada son retenidas en la transición de PLAYE, PLAYL o REC.

3.7 CIRCUITO DE ALMACENAMIENTO DE MENSAJES.-

Los dispositivos de la serie ISD1400 incluyen un detector de fin de mensaje (EOM) en el terminal A1 y un modo de operación de direccionamiento consecutivo en el terminal A4. Estos modos permiten al diseñador producir a bajo costo productos que pueden almacenar múltiples mensajes de longitud variada, y volver a grabar sobre los mismos nuevos mensajes, así como reproducirlos en forma individual. Cuando el modo de operación de detección EOM es activado, empieza la reproducción en el comienzo de la memoria y continua a través de todos los mensajes grabados sin parar. Si el detector de EOM no es activado, los mensajes son reproducidos individualmente.

En la Fig. 3.10 se muestra el circuito implementado para operar en estos dos modos.

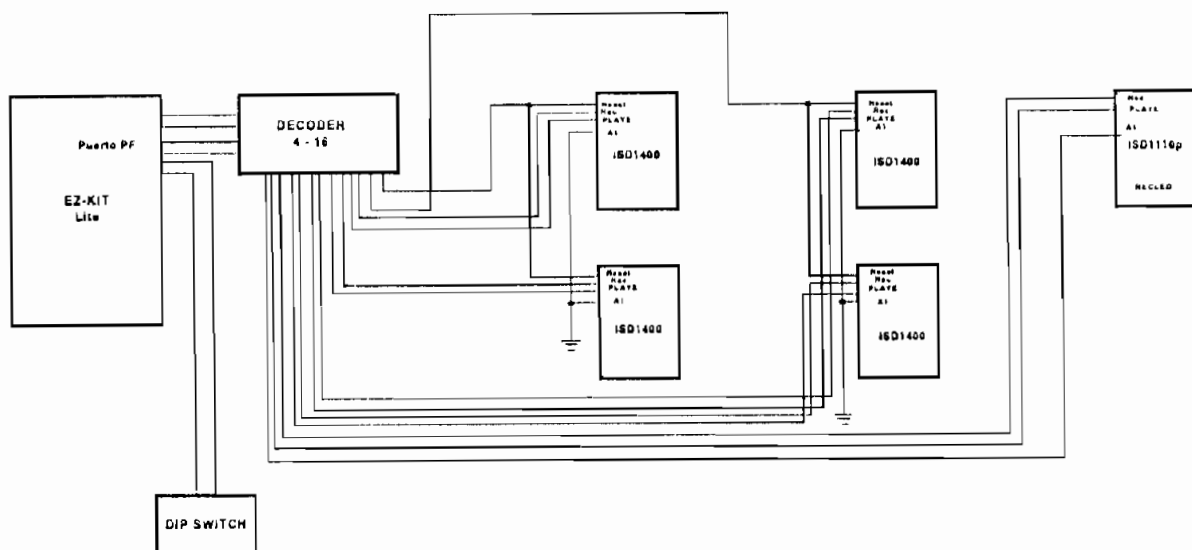


Fig. 3.10 Circuito de almacenamiento de mensajes.

3.8 OPERACIÓN DEL CIRCUITO.-

Para manejar los diferentes terminales de las memorias, nos valemos del puerto PFX del microcontrolador ADSP 2181, en el cual se puede programar dicho puerto para que sus terminales sean tanto de entrada como de salida.

Como se puede observar en la Fig. 3.10 se deben manejar 13 pines de entrada para las diferentes memorias, para esto nos valemos de un DECODER de 4 a 16 para las líneas de entrada hacia las memorias. Para activar las diferentes señales, es necesario escribir en el puerto PF el valor de la línea de salida del DECODER que se desea activar.

Operación del Circuito - Detector EOM desactivado.- Si el terminal A1 está en ALTO, se activa el modo de operación con detector de fin de mensaje (EOM) los mensajes se reproducen continuamente, dando la apariencia de ser un solo mensaje almacenado, es decir se coloca un detector de fin de mensaje (EOM) solamente al final del último mensaje.

Para desactivar el modo de operación con detector de EOM, es necesario poner el terminal A1 en BAJO (terminal A1 de todas las memorias conectados a tierra). Los mensajes son grabados en las memorias en forma individual activando el terminal REC de las memorias. Se a establecido longitudes de mensajes fijos, de 10 segundos de duración cada uno, por lo que tenemos que se puede almacenar 2 mensajes por cada memoria, y teniendo en cuenta que se utiliza dos memorias por Clave personal de almacenamiento, entonces tenemos que se puede almacenar 4 mensajes por persona.

Cuando la secuencia de grabado es completada, basta un pulso momentáneo en PLAYE para reproducir el primer mensaje almacenado, un segundo pulso en PLAYE, reproducirá el segundo mensaje almacenado. Los mensajes almacenados se reproducirán en secuencia, un mensaje por cada pulso en PLAYE.

Además un pulso momentáneo en ADDRESS RESET, reseteará el contador interno de direcciones para habilitar la reproducción del primer mensaje en la secuencia.

La duración de los pulsos se maneja mediante software, teniendo una duración de 1 segundos del pulso.

3.9 MECANISMO DE TOMA Y EXCLUSIÓN DE LA LÍNEA TELEFÓNICA.-

Este bloque se tiene la función de aislar o conectar la contestadora telefónica a la línea telefónica. Su diseño se basa en un relé de 5V bipolar, en el punto común de los contactos se encuentra conectada la línea telefónica.

En este bloque, a más del relé, consta de una circuitería, la cual se encarga de manejar señales del microcontrolador, para que controle la apertura o cierre de los contactos que van hacia el híbrido, lo cual equivale a colgar o descolgar la contestadora como se muestra en la Fig. 3.10.

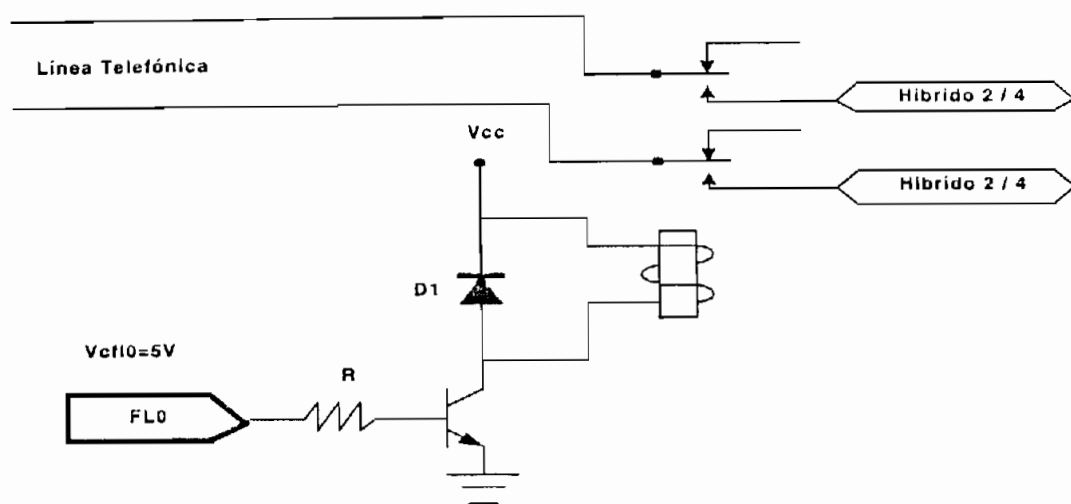


Fig. 3.10 Mecanismo de Toma y Exclusión de la línea Telefónica

El relé que se va a utilizar se activa con 5V de corriente continua y sus contactos manejan una corriente máxima de 1 A. Se escoge este relé ya que como vamos a trabajar con una fuente propia, no se requiere utilizar los 48 VDC que proporciona la línea telefónica, y la corriente que se maneja cuando se descuelga es baja (por el orden de los 20mA).

El control del relé se lo realiza a través de un transistor en corte o en saturación, para lo cual el terminal negativo (-) del relé se conectará al colector del transistor, el emisor se conectará a tierra y en la base se colocará una señal que si es un 0L

hará que el transistor entre en corte y el relé no se activará, en cambio si se coloca un 1L el transistor entrará en saturación y el relé se activará. El terminal positivo (+) de la bobina del relé se conectará directamente a + 5 VDC.

Adicionalmente, se ha colocado un diodo en paralelo a la bobina del relé, con el cátodo en el terminal de 5 VDC de la fuente, para conseguir que está no le force a conducir al transistor e irse a tierra.

Además se colocará una resistencia limitadora de corriente para proteger al transistor.

Para la implementación de este bloque se utilizará un transistor de señal tal como el 2N3904, y una resistencia limitadora cuyo valor se determina de acuerdo a la corriente que maneja el transistor, de la siguiente manera:

Para el diseño, se debe tener en cuenta que la corriente de colector máxima del transistor, debe ser la corriente de activación que circula por la bobina del relé, la fue medida y es de 29 mA.

$$I_{Cm\acute{a}x} = 0.029 A$$

$$I_{\beta} = \frac{I_c}{\beta}$$

$$I_{\beta} = \frac{0.029}{20}$$

$$I_{\beta} = 0.00145 A$$

$$R = \frac{V_{cfl0} - V_B}{I_{\beta}}$$

$$R = \frac{5 - 0.7}{0.00145}$$

$$R = 2965 \Omega$$

Escogiéndose una resistencia de 3.3 K •

$$R = 3.3 K \bullet$$

El diseño del circuito impreso se realizó mediante los programas ORCAD y TANGO, estos diseños se muestran en el anexo 3

CAPITULO 4 SOFTWARE

En este capítulo tratamos básicamente el diseño del software que se utiliza para la detección de tonos multifrecuenciales utilizando el algoritmo de Goertzel. Esta es la parte donde se produce el procesamiento digital de las señales provenientes de los tonos multifrecuenciales. Para el diseño se planteó que para el almacenamiento y reproducción de mensajes, tanto de manera remota como local y para acceder a los espacios de memoria destinados a las diferentes personas, es necesario tener claves de acceso, las cuales se pueden cambiar desde el programa principal (por software). Es así que a una persona se le asignan dos claves, una para la reproducción de los mensajes; esta clave es conocida solamente por la persona propietaria de este espacio de memoria, y una clave para almacenamiento de mensajes; esta clave es de conocimiento público y se da a conocer en el mensaje de "Bienvenida", el momento en que entra en funcionamiento el equipo.

Para acceder a estos servicios, se debe presionar en el teclado del teléfono remoto el número de clave de la persona buscada si se quiere dejar algún mensaje. Si se desea reproducir los mensajes almacenados en los diferentes espacios de memoria, se debe presionar la tecla igual a la clave asignada para esta función, o mediante el "Dip-switch" que se encuentra en el equipo y presionando el botón perteneciente a IRQE y a continuación se reproducirán los mensajes.

Además se tiene 2 claves más, tanto para almacenamiento y reproducción de mensajes, utilizadas para la memoria donde se almacena el mensaje de "Bienvenida", esto es para poder cambiar los mensajes de "Bienvenida".

En la tabla 4.1 se presenta los valores de las claves tanto para el almacenamiento como para la reproducción de mensajes.

	PERSONA 1	PERSONA 2	Mensaje de Bienvenida
	CLAVE	CLAVE	CLAVE
REPRODUCCION	0	2	4
ALMACENAMIENTO	1	3	5

Tabla 4.1 Claves para el almacenamiento y reproducción de los mensajes

4.1 DIAGRAMA DE ESTADOS DEL PROGRAMA.-

Luego de establecer los requerimientos que se necesita resolver, se plantea el siguiente diagrama de estados, el cual facilita el diseño del programa para el microprocesador ADSP-2181. El cambio de un estado a otro depende de los valores de las variables utilizadas o de la ocurrencia de interrupciones, como el caso de irq2, irqe, la interrupción de recepción de muestras o la interrupción generada por el timer.

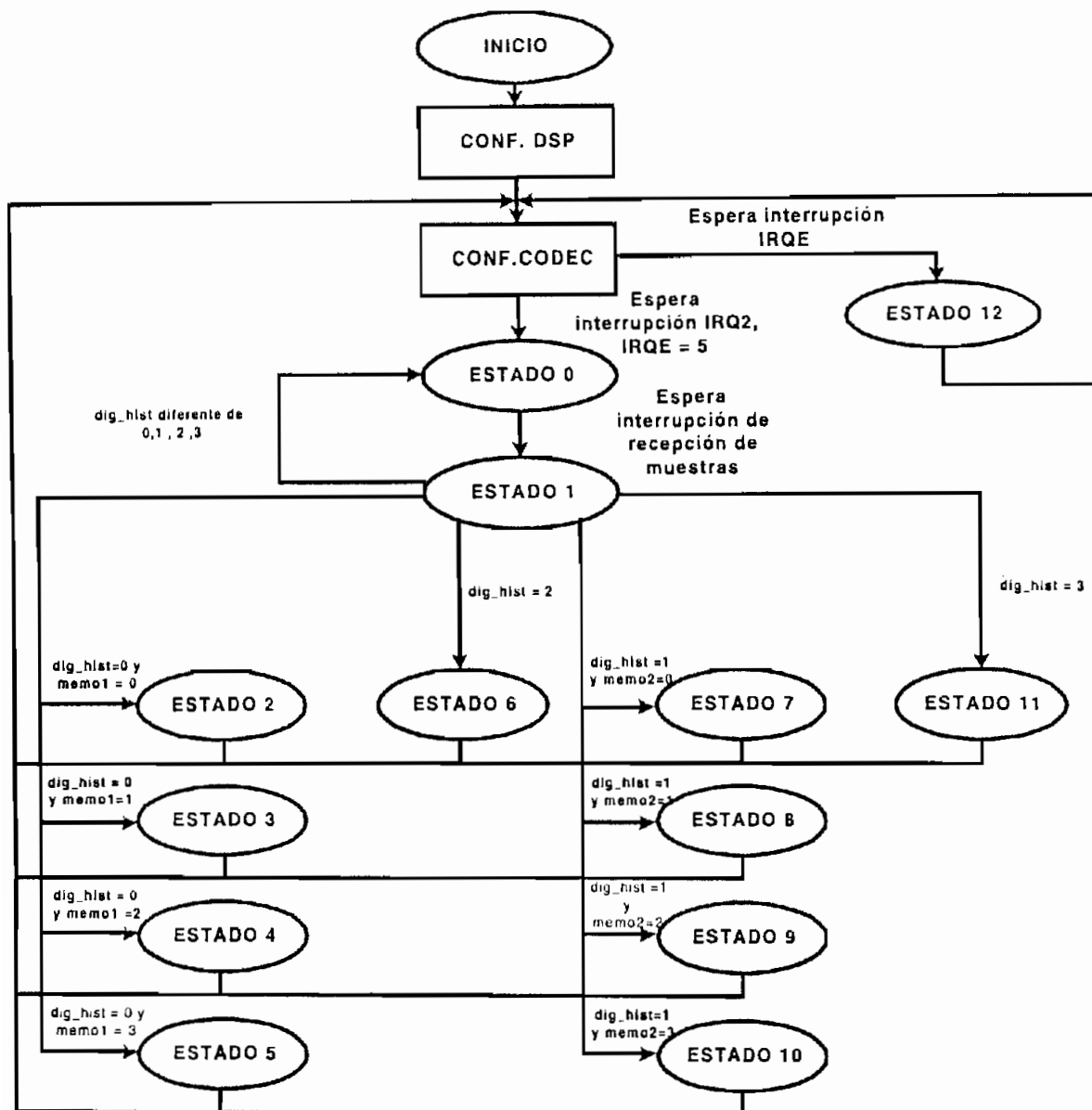


Fig. 4.1 Diagrama de estados del programa

ESTADO	DETALLE
ESTADO 0	En el estado 0 se da el mensaje de "Bienvenida" en donde se pide la clave de la persona buscada.
ESTADO 1	En este estado, se espera por muestras provenientes de los tonos multifrecuenciales, luego se llama a la subrutina de Detección de Tonos Multifrecuenciales, la cual nos indica que tecla fue presionada y a que clave corresponde.
ESTADO 2	Se compara las banderas "dig_hist" y "memo1", si se encuentran con los valores 0 y 0 respectivamente, se procede a activar las banderas del puerto PFX correspondientes para activar el primer segmento de la memoria 1 para así almacenar el primer mensaje.
ESTADO 3	Si en las banderas "dig_hist" y "memo1", se encuentran los valores 0 y 1 respectivamente, se procede a activar las banderas del puerto PFX correspondientes para activar el segundo segmento de la memoria 1 para almacenar el segundo mensaje.
ESTADO 4	Si en las banderas "dig_hist" y "memo1", se encuentran los valores 0 y 2 respectivamente, se procede a activar las banderas del puerto PFX correspondientes para activar el primer segmento de la memoria 2 para almacenar el tercer mensaje.
ESTADO 5	Si en las banderas "dig_hist" y "memo1", se encuentran los valores 0 y 3 respectivamente, se procede a activar las banderas del puerto PFX correspondientes para activar el segundo segmento de la memoria 2 para almacenar el cuarto mensaje.
ESTADO 6	Si en la bandera "dig_hist" está con el valor de 2, se procede a activar las banderas del puerto PFX correspondientes para leer los mensajes almacenados en las memorias 1 y 2 de forma secuencial.
ESTADO 7	Si en la bandera "dig_hist" y "memo2" se encuentran los valores 1 y 0 respectivamente, se procede a activar las banderas del puerto PFX

	correspondientes para activar el primer segmento de la memoria 3 para almacenar el primer mensaje.
ESTADO 8	Si en la bandera "dig_hist" y "memo2" se encuentran los valores 1 y 1 respectivamente, se procede a activar las banderas del puerto PFX correspondientes para activar el segundo segmento de la memoria 3 para almacenar el segundo mensaje.
ESTADO 9	Si en la bandera "dig_hist" y "memo2" se encuentran los valores 1 y 2 respectivamente, se procede a activar las banderas del puerto PFX correspondientes para activar el primer segmento de la memoria 4 para almacenar el tercer mensaje.
ESTADO 10	Si en la bandera "dig_hist" y "memo2" se encuentran los valores 1 y 3 respectivamente, se procede a activar las banderas del puerto PFX correspondientes para activar el segundo segmento de la memoria 4 para almacenar el segundo mensaje.
ESTADO 11	Luego de que se a producido una interrupción proveniente de IRQE, se procede a activar las banderas del puerto PFX correspondientes para activar la memoria 5 y así poder cambiar el mensaje de bienvenida.
ESTADO 12	Se espera por una interrupción IRQE, luego de la cual, se lee el puerto PFX para saber que claves se colocaron mediante el DIP SWITCH, para luego proceder a la reproducción de los mensajes.

Tabla 4.2 Descripción del diagrama de estados.

El programa principal llamado "dtmfl.dsp", "multi1.dsp", y el módulo que realiza la inicialización del Codec llamado "ini1847.dsp", se muestra en el anexo 4.

4.2 DESCRIPCIÓN DEL SOFTWARE UTILIZADO.-

Para la edición de los programas para el ADSP2181, se hace uso de cualquier editor de texto, en nuestro caso utilizamos el editor de texto PFE, el cual presenta muchas facilidades para la edición de los programas, ensamblaje y enlace de programas, sin la necesidad de salir al DOS para llamar al assembler y al linker.

4.2.1 EL ASSEMBLER.-

Los programas que se desarrollan para el ADSP2181 se escriben en un archivo de texto, los cuales una vez escritos, el Assembler procesa las instrucciones en lenguaje ensamblador del archivo fuente a uno o varios archivos objeto. La extensión por defecto de los archivos de texto es "*.dsp" (archivo.dsp). A partir de este, el assembler crea un archivo objeto de extensión "*.obj" (archivo.obj).

El assembler se invoca desde el DOS con el siguiente comando:

```
asm21 programa -2181
```

En este caso se crea el archivo *programa.obj* a partir del archivo de texto *programa.dsp*. El switch -2181 le permite al Assembler aceptar instrucciones específicas del ADSP2181.

4.2.2 EL LINKER.-

El Linker crea un archivo ejecutable a partir de los módulos objeto creados por el Assembler. El Linker se ejecuta desde el DOS como se muestra en el siguiente ejemplo:


```
ld21 programa -a adsp2181 -e prog
```

El archivo de descripción de la arquitectura adsp2181.ach se especifica con el parámetro -a. El archivo adsp2181.ach es proporcionado con el EZ-KIT Lite. Este archivo describe las características de hardware utilizado con el ADSP2181 (en este caso el Ez-Lab). Este es utilizado por el Linker y el simulador para señalar inconsistencias entre el software y el uso del hardware.

Para el ejemplo citado anteriormente el nombre del archivo ejecutable se especifica como prog.exe con la opción -e. Existen otras opciones que permiten crear una tabla de símbolos, un archivo de mapeo de memoria y un archivo que especifica los archivos *.obj que utilizó el Linker.

4.2.3 EL SIMULADOR.-

El simulador permite correr códigos de programa en un ambiente de simulación para la verificación del software desarrollado sin la necesidad de utilizar un sistema de hardware. El simulador modela la memoria del sistema y los espacios de Entrada/Salida (I/O) de acuerdo a los contenidos del archivo de descripción de arquitectura. Las principales características del simulador incluyen:

- Simulación de la memoria de Programa y de Datos.
- Simulación de Puertos I/O mapeados en Memoria.
- Simulación de Interrupciones
- Simulación del Proceso de Almacenamiento de código de programa.
- Ayuda en Línea.
- Ventanas reconfigurables.

El simulador proporcionado en el EZ-KIT Lite corre solamente bajo ambiente DOS y se ejecuta con el siguiente comando:

Sim2181 -a adsp2181 -e prog

El comando descrito arriba inicia el Simulador del ADSP2181, simulando el archivo prog.exe con el hardware descrito en el archivo de descripción de arquitectura adsp2181.ach.

4.2.4 EL PROGRAMA HOST.-

El programa Host del EZ-KIT Lite es un programa que corre bajo Microsoft Windows 3.1 (o versiones superiores). Este programa de aplicación se utiliza para comunicarse con el Ez-Lab.

Con este programa se puede correr los programas de demostración que vienen incluidos con el EZ-KIT Lite, almacenar o leer los contenidos de la memoria de programa y de datos del ADSP2181, y ejecutar programas de usuario (los cuales se ejecutan como subrutinas del programa monitor).

4.3 ESTRUCTURAS DE LOS PROGRAMAS PARA EL ADSP2181.-

La estructura del programa para el microprocesador ADSP-2181 consta básicamente de cinco partes que son: Declaración de variables, declaración de constantes, Vector de interrupciones, Programa Principal y las subrutinas de atención a las interrupciones.

Además se hace uso de módulos de ayuda, los cuales facilitan la programación. Los módulos utilizados son: El módulo llamado "ini1847.dsp" y el módulo llamado "multi1.dsp". El módulo "ini1847. dsp" se encarga de inicializar al codec, esto es escoge la frecuencia de muestreo con la que se va a trabajar, además inicializa los diferentes registros que se van a utilizar en el programa.

El módulo "multi1. dsp", es el módulo que se encarga de realizar la Detección de Tonos Multifrecuenciales valiéndose del Algoritmo de Goertzel.

Estos módulos se enlazan y se ensamblan para generar un código único que utiliza el microprocesador para correr el programa.

4.3.1 DECLARACIÓN DE VARIABLES.-

En esta parte se declaran todas las variables utilizadas en el programa principal, así como las variables que se utilizan en otro módulo, en este caso se deben declarar como variables externas.

En nuestro programa principal utilizamos las variables siguientes:

memo1: Esta variable se utiliza para saber en que memoria se debe grabar, dentro del espacio de memoria de la primera persona.

memo2: Al igual que la variable memo1, se utiliza para saber en que memoria se debe grabar, pero esta variable corresponde al espacio de memoria de la segunda persona.

seg10: Esta variable se utiliza para almacenar el valor con que se inicializa el timer para producir señales con periodo de 1 o 10 segundos.

Estado1: Esta variable se utiliza para indicar que el timer está seteado para generar señales con un periodo de 10 segundos.

Estado2: Esta variable se utiliza para indicar que el timer está seteado para generar señales con un periodo de 1 segundo.

Cntr_timbre: En esta variable se almacena el valor del número de timbradas deseadas. En nuestro caso esta variable tiene un valor de 5.

Ini_proceso: Dentro de la subrutina de atención a IRQ2, el momento de se producen las 5 timbradas, se coloca en la variable ini_proceso el valor 0xff, con el cual se da inicio al proceso de cierre del relé que desacopla al teléfono y acopla la contestadora telefónica a la línea.

Además se hace uso de la variable externa utilizada en el módulo de ayuda multi1.dsp.

Dig_hist: En esta variable se almacena el valor de la tecla que produjo los tonos multifrecuenciales.

4.3.2 DECLARACIÓN DE CONSTANTES.-

En esta parte del programa, se deben colocar las constantes con las que se van a inicializar las variables en el comienzo del programa.

Por ejemplo, se tiene las constantes $fs=0xc850$, la cual es el valor en hexadecimal de la frecuencia de muestreo (8KHz) con que trabaja el microprocesador.

4.3.3 VECTOR DE INTERRUPCIONES.-

Es una tabla donde se coloca hasta cuatro instrucciones cortas que se correrán cuando ocurre una interrupción. Por lo general cuando existen más de cuatro instrucciones es recomendable colocar la instrucción "JUMP name" la cual nos permite saltar a una subrutina de atención a esta interrupción.

En el caso de no utilizar alguna de las interrupciones es recomendable colocar las instrucciones "rti " (retorno de interrupción) para que no se produzca ningún problema dentro del programa.

A continuación se presenta el vector de interrupciones que se utilizó en el programa principal para el diseño del equipo, además se da a conocer las direcciones de memoria de las interrupciones, donde se puede observar que se tienen cuatro localidades entre interrupciones, donde se colocará las instrucciones cortas.

```

{.....
                                  Vector de Interrupciones
.....}

jump start; rti; rti; rti;           {00: reset}
jump irq2; rti; rti; rti;           {04: IRQ2}
rti; rti; rti; rti;                 {08: IRQL1}
rti; rti; rti; rti;                 {0c: IRQL0}
ar=dm(stat_flag);                   {10: SPORT tx}
ar=pass ar;
if eq rti;
jump next_cmd;
jump Input_samples; rti; rti; rti;   {14: SPORT rx}
jump irqe; rti; rti; rti;           {18: IRQE}
rti; rti; rti; rti;                 {1c: BDMA}
rti; rti; rti; rti;                 {20: SPORT1 tx or IRQ1}
rti; rti; rti; rti;                 {24: SPORT1 rx or IRQ0}
jump tiempo; rti; rti; rti;         {28: timer}
rti; rti; rti; rti;                 {2c: power down}

```

4.3.4 PROGRAMA PRINCIPAL.-

En primer lugar el programa principal habilita la interrupción irq2 que es donde verifica cuantas timbradas se ha producido, si se ha producido las cinco timbradas se coloca en la variable "ini_proceso" el valor 0xff y se retorna al programa principal, ya dentro del programa principal, se verifica si la variable "ini_proceso" tiene el valor 0xff e inmediatamente se setea la bandera FL0 para cerrar el relé.

Luego de esto se prenden las banderas y se activa el timer con el valor correspondientes para activar la memoria donde se encuentra almacenado el mensaje de bienvenida y el tono de invitación a marcar las claves.

El siguiente paso es deshabilitar la interrupción Irq2 y habilitar y la interrupción input_sample respectivamente, esto se realiza con el objeto de recibir las muestras provenientes de los tonos multifrecuenciales y proceder a su decodificación.

Como se explicó anteriormente el módulo "multi1_dsp" es el encargado de la decodificación de los tonos, en cuyo módulo existe una variable llamada "dig_hit" que es donde se almacena el valor de la tecla que fue pulsada. Valiéndonos de esta variable, leemos en el programa principal este valor y comparamos para ver que función se desea realizar de acuerdo a la tabla 4.1 expuesta anteriormente.

Luego de realizada la función correspondiente a la tecla presionada, se retorna al inicio para inicializar las diferentes variables y así esperar una nueva llamada.

Es muy importante señalar que si la persona llamante no desea continuar con el proceso previsto y cuelga el auricular, el equipo detectará la presencia del tono de ocupado (señal con una frecuencia de 425 Hz) y procederá a desconectar el equipo y reinicializar todas las variables para esperar por una nueva llamada.

4.3.5 SUBROUTINAS AL SERVICIO DE LAS INTERRUPCIONES.-

En nuestro programa hacemos uso de las siguientes interrupciones:

- Interrupción IRQ2.
- Interrupción de recepción de muestras.
- Interrupción del Timer.
- Interrupción IRQE.

4.3.5.1 Interrupción irq2.-

Esta interrupción se produce cuando detecta un pulso en el terminal IRQ2 de la tarjeta EZ KIT Lite, mediante un contador dentro de la subrutina verificamos si han ocurrido las cinco timbradas (se puede cambiar el número de timbradas a cualquier valor), luego de las cuales, se procede a colocar un valor en la variable "ini_proceso", la cual será leída dentro del programa principal para así cerrar el relé que desacopla el aparato telefónico y conecta la contestadora a la línea telefónica. Esta interrupción es asincrónica, es decir ocurre cuando llega un pulso digital al pin de IRQ2.

4.3.5.2 Interrupción de Recepción de Muestras.-

Esta interrupción ocurre sincrónicamente cada 125 us (dependiendo de la frecuencia de trabajo, en este caso a 8000 Hz), y se encarga de recoger muestras desde los canales izquierdo y derecho del codec y transmitir las o volverlas al codec por sus dos canales.

4.3.5.3 Interrupción del timer.-

Ya que necesitamos tener pulsos de diferentes duración para manejar las memorias de almacenamiento de mensaje, nos valemos del timer para generar dichos pulsos.

En esta subrutina tenemos a la vez dos subrutinas, las cuales son las que generan un tiempo de 10 segundos y otro de 1 segundo. Para poder obtener estos valores, es necesario habilitar los registros de control del Timer como son: el registro TPERIOD, donde se debe poner el valor en hexadecimal del periodo del pulso, el registro TCOUNT, donde va el valor del contador que se va a

decrementar hasta que se produzca una interrupción, y el registro TSCALE, donde se pone el valor de los pasos con que se quiere que se decremente el TCOUNT. Con estos valores de tiempo, dentro del programa principal activamos las banderas de salida del puerto PFX correspondientes para activar las diferentes memorias, y luego habilitamos al timer con el tiempo de duración del pulso que queremos obtener.

4.3.5.4 Interrupción irqe.-

La interrupción irqe, es una interrupción asincrónica, y puede ser generada mediante el pulsador que se encuentra en la tarjeta del EZ KIT Lite. Cuando se desea reproducir los mensajes desde el aparato mismo, debemos colocar la clave asignada para esa función en el "Dip-Switch" y luego presionar el botón correspondiente a la interrupción IRQE, la clave es leída por los pines del puerto PFX, previamente seteados como entradas, para luego comparar y poner en marcha el proceso para cambiar el mensaje de bienvenida o leer los mensajes almacenados en las diferentes memorias de manera local, es decir en el equipo mismo.

4.4 ALGORITMO DE GOERTZEL.-

Decodificar una señal DTMF involucra el extraer los dos tonos que componen esta señal y determinar a partir de estos valores el dígito DTMF correspondiente. La detección de tonos multifrecuenciales (DTMF) es usualmente realizada en circuitos análogos; detectando y contando los cruces por cero de la señal de entrada. En DSP, la detección de tonos es fácilmente acompañada por la transformación matemática en el dominio del tiempo de la señal de entrada al dominio de la frecuencia equivalente por efecto de la Transformada de Fourier.

La Transformada Discreta de Fourier (DTF) o la Transformada Rápida de Fourier (FFT) pueden ser usadas para transformar señales en el dominio del tiempo en componentes discretos en el dominio de la frecuencia. La FFT calcula eficientemente todos los posibles puntos de frecuencia, en la DTF (es decir, unos 256 puntos FFT calcula todos los 256 puntos de frecuencia). La DTF puede calcular directamente para producir solamente algunos de los puntos, por ejemplo, solamente el 20th, 25th, y 30th puntos de frecuencia de salida de los posibles 256 puntos de frecuencia. Típicamente, si más de $\log_2 N$ de los N puntos son requeridos, la FFT calcula rápidamente todos los N puntos y descarta los puntos no deseados. Si solamente se necesita unos pocos puntos, la DTF da mejores resultados en el cálculo que la FFT. Es así que la DTF es más eficiente para encontrar solamente los ocho tonos en una banda completa de canal telefónico.

$$X(K) = \sum_{n=0}^{N-1} x(n) W_N^{nK} \quad (\text{a})$$

donde $K = 0, 1, \dots, N-1$ y $W_N^{nK} = e^{-j(2\pi / N) nK}$

El Algoritmo de Goertzel evalúa la Transformada Discreta de Fourier con una menor cantidad de cálculos y en menor tiempo. Para calcular una DFT directamente, se requiere de muchos coeficientes complejos. Para un N punto DFT, se necesita N^2 coeficientes complejos. El algoritmo de Goertzel necesita solamente de dos coeficientes complejos para cada frecuencia: un coeficiente real y un coeficiente complejo.

Este método es un ejemplo de cómo la periodicidad de la secuencia W_N^{Kn} puede ser usada para reducir los cálculos. Específicamente, nosotros podemos ver que la Transformada Discreta de Fourier puede ser vista como la respuesta de un filtro digital que puede estar estructurada en una forma que reduce el número de operaciones aritméticas.

Para derivar el algoritmo de Goertzel, nosotros debemos anotar que:

$$W_N^{-KN} = e^{j(2\pi / N)NK} = e^{j2\pi K} = 1 \quad (b)$$

Esto es, por supuesto, un resultado directo de la periodicidad de W_N^{-Kn} . Porque de la ecuación (b) nosotros podemos multiplicar el lado derecho de la ecuación (a) por W_N^{-Kn} sin afectar la ecuación. Así

$$X(K) = W_N^{-KN} \sum_{n=0}^{N-1} x(n) W_N^{kn} \quad (c)$$

$$= \sum_{n=0}^{N-1} x(n) W_N^{-K(N-n)}$$

Por conveniencia, se define la serie

$$y_K(n) = \sum_{n=0}^{N-1} x(n) W_N^{-K(N-n)} \quad (d)$$

De las ecuaciones (c) y (d) se tiene lo siguiente

$$X(K) = y_K(n)|_{n=N}$$

La ecuación (d) es evidentemente una convolución discreta de la serie de duración finita $x(n)$, $0 \leq n \leq N-1$, con la serie W_N^{-Kn} . Consecuentemente $y_K(n)$ puede ser vista como la respuesta de un sistema, con respuesta impulsiva W_N^{-Kn} , para una entrada $x(n)$.

En particular, $X(K)$ es el valor de la salida cuando $n = N$. Un sistema con respuesta impulsiva W_N^{-Kn} se muestra en la Fig. 4.1

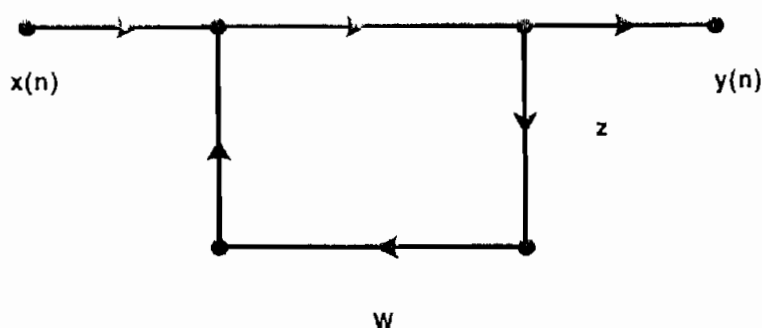


Fig. 4.1 Diagrama de Flujo de primer orden complejo recursivo de $X(K)$

Ya que la entrada $x(n)$ y W_N^{-kn} son complejos, el cálculo de cada nuevo valor de $y_k(n)$ requiere cuatro multiplicaciones reales y cuatro sumas reales.

Una vez que todos los valores que intervienen $y_k(1), y_k(2), \dots, y_k(N-1)$, deberán ser calculados en orden para obtener $y_k(N) = X(K)$, el uso de el esquema mostrado en la Fig. 4.1 requiere $4N$ multiplicaciones reales y $4N$ sumas para calcular $X(K)$ para un valor particular de K . Así este esquema es ligeramente menos eficiente que el método directo. Sin embargo, nosotros notamos que el método de la Fig. 4.1 no requiere de cálculo de o almacenamiento de los coeficientes W_N^{-kn} ya que estas cantidades son efectivamente calculadas por el proceso de recursión implicado en la Fig. 4.1.

Es posible tener esta simplificación reduciendo el número de multiplicaciones por un factor de 2. Para ver como se realiza esto, note que la función del sistema de la Fig. 4.1 es.

$$H_k(z) = \frac{1}{1 - W_N^{-k} z^{-1}} \quad (d)$$

Multiplicando el numerador y el denominador de $H_k(z)$ por el factor $(1 - W_N^k z^{-1})$, obtenemos.

$$H_K(z) = \frac{1 - W_N^K z^{-1}}{(1 - W_N^{-K} z^{-1})(1 - W_N^K z^{-1})}$$

(e)

$$= \frac{1 - W_N^K z^{-1}}{1 - 2\cos((2\pi/N)K) z^{-1} + z^{-2}}$$

El diagrama de flujo correspondiente a la ecuación (e) se presenta en la Fig. 4.2. Solamente dos multiplicaciones son requeridas para implementar los polos de este sistema, ya que los coeficientes son reales y (-1) no necesita ser contados como una multiplicación. Como antes, cuatro sumas son requeridas para implementar los polos. Ya que se necesita solamente llevar al sistema a un estado donde $y_K(N)$ pueda ser calculado, la multiplicación compleja por $-W_N^K$ requerida para implementar el cero necesita no ser realizada en algunas iteraciones de la ecuación de diferencias, pero solamente después de la iteración N^{th} . Así el cálculo total es $2N$ multiplicaciones reales y $4N$ sumas reales para los polos positivos de las multiplicaciones reales y cuatro sumas reales para los ceros. El cálculo total es por lo tanto $2(N+2)$ multiplicaciones reales y $4(N+1)$ sumas reales, casi la mitad del número de multiplicaciones requeridas con el método directo. En este esquema más eficiente, nosotros todavía tenemos la ventaja que el $\cos((2\pi/N)K)$ y W_N^K son solamente los coeficientes que deben ser calculados y almacenados, el seteo de los coeficientes W_N^K comienza también calculando implícitamente en la iteración de la fórmula de recursión implicada por la Fig.4.2.

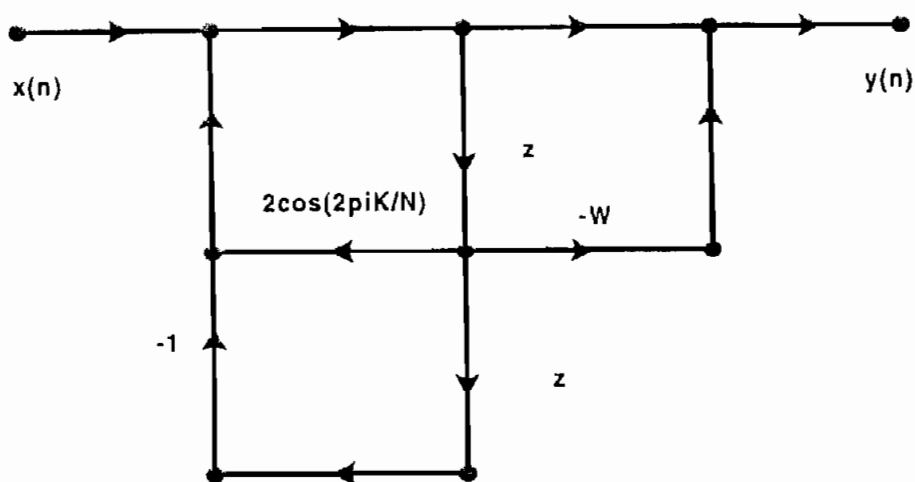


Fig. 4.2 Diagrama de Flujo del algoritmo de Goertzel.

El algoritmo de Goertzel puede ser modificado algebraicamente así que el resultado es el cuadrado de la magnitud del componente de frecuencia (un valor real). Esta modificación remueve la información de fase, que es irrelevante en aplicaciones de detección de tonos. La ventaja de esta modificación es que permite al algoritmo detectar tonos usando solamente un coeficiente real.

No solamente es el número de coeficientes reducido, pero el algoritmo de Goertzel puede procesar cada muestra como esta arriba. No hay necesidad de tener un buffer de N muestras para calcular el punto N de la DFT,

El cálculo del algoritmo de Goertzel puede dividirse en dos procedimientos. El primero involucra el calcular las ramas de realimentación negativa (feedback) en la Fig. 4.2, como se muestra en la Fig.4.3. la segunda fase evalúa las ramas de realimentación positiva (feedforward) en la Fig. 4.2., como se muestra en la Fig. 4.4.

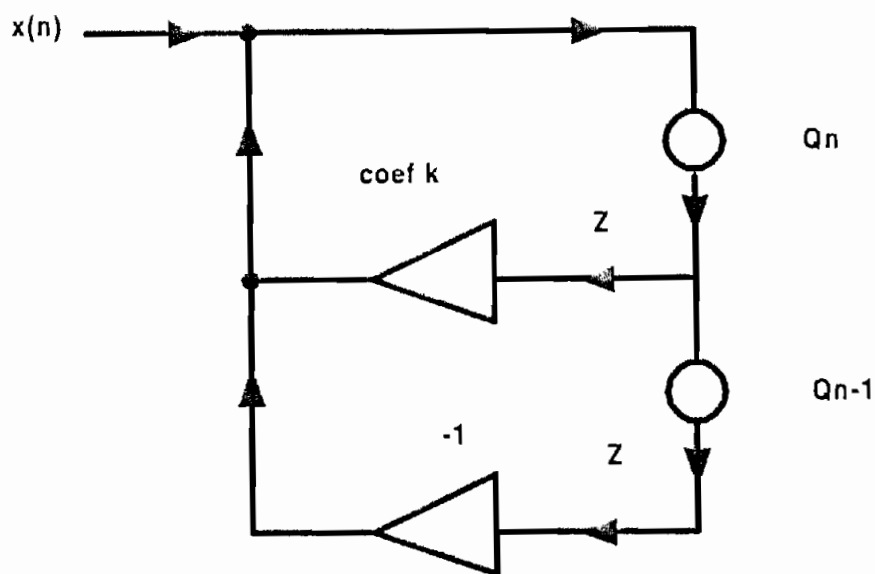


Fig. 4.3 Etapa de Realimentación negativa (Feedback)

$n = N$

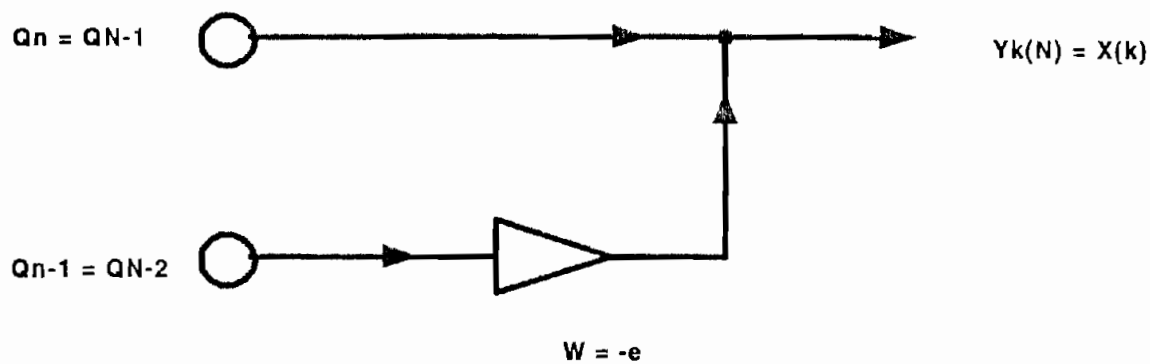


Fig. 4.4 Etapa de Realimentación Positiva (Feedforward.)

4.5 DESCRIPCIÓN DE LAS ETAPAS DEL SOFTWARE UTILIZADO PARA LA DETECCIÓN DE TONOS DTMF.

4.5.1 ETAPA DE REALIMENTACIÓN NEGATIVA (FEEDBACK).- La etapa de realimentación negativa ocurre para N muestras de entrada (contador como $n = 0, 1, \dots, N-1$). Durante esta fase, 2 valores intermedios $Q(n)$ y $Q(n-1)$ son almacenados en la memoria de datos.

Sus valores son evaluados como sigue:

$$Q_K(n) = \text{coef}_K \times Q_K(n-1) - Q_K(n-2) + X(n)$$

Donde:

$$\text{coef}_K = 2\cos\left(\frac{2\pi K}{N}\right)$$

$$Q_K(-1) = 0$$

$$Q_K(-2) = 0$$

$$n = 0, 1, 2, \dots, N-1$$

$Q_K(n-1)$ y $Q_K(n-2)$ son los 2 elementos del almacenamiento de la realimentación negativa para los puntos de frecuencia k y $X(n)$ es el valor de entrada de la muestra.

Sobre cada muestra $X(n)$, $Q_K(n-1)$ y $Q_K(n-2)$ son leídos desde la memoria de datos y usados para evaluar un nuevo $Q(n)$. Este nuevo $Q(n)$ es almacenado donde el

estaba el valor anterior de $Q(n)$. Ese antiguo valor es almacenado donde estaba el antiguo $Q(n-1)$.

4.5.2 ETAPA DE REALIMENTACIÓN POSITIVA (FEEDFORWARD).-

La etapa de realimentación positiva ocurre una vez que se ha realizado el proceso de la etapa de realimentación negativa para N muestras de entrada. En el cálculo de la etapa de realimentación positiva, no se utilizan nuevas entradas, estas son ignoradas. Como se muestra en la Fig. 4.4, el valor complejo $X(K)$, equivalentes para algunos $X(K)$ calculados por una DFT, es calculada usando los 2 valores intermedios $Q(n)$ y $Q(n-1)$ desde el cálculo de la fase de feedback. En este tiempo, esos 2 valores intermedios

$$Y_K(N) = Q_K(N-1) - W_N^K Q_K(N-2) = X(K)$$

Son $Q(N-1)$ y $Q(N-2)$ ya que $n = N-1$. $X(K)$ es calculado como sigue: como se estableció previamente, la detección de tono no requiere información de la fase de las señales y por alguna manipulación algebraica, el algoritmo de Goertzel puede ser modificado para obtener solamente el cuadrado de la magnitud de $X(K)$. Esta implementación no solamente salva tiempo necesitado para calcular la magnitud cuadrada desde un resultado complejo, pero también elimina la necesidad de alguna aritmética compleja. El algoritmo modificado de Goertzel es exactamente el mismo como el algoritmo de Goertzel durante la fase de feedback, pero la fase de feedforward es simplificada. La magnitud cuadrada del resultado complejo es expandida en términos de los valores disponibles en el final de las iteraciones de la fase de feedback.

Los coeficientes complejos así se hacen innecesarios, y el coeficiente necesitado solamente es conveniente el mismo como el coeficiente real previamente usado en la etapa de realimentación negativa.

La fórmula de la magnitud cuadrada es derivada como sigue:

$$\begin{aligned}
Y_K(N) &= Q_K(N-1) - W_N^K Q_K(N-2) \\
&= A - B W_N^K \\
&= A - B e^{-j(2\pi K/N)} \\
&= A - B e^{-j\theta} \\
&= A - B (\cos \theta - j \sin \theta) \\
&= A - B \cos \theta + j B \sin \theta \\
|Y_K(N)|^2 &= (\text{Parte Real})^2 + (\text{Parte Imaginaria})^2 \\
&= (A - B \cos \theta)^2 + (B \sin \theta)^2 \\
&= A^2 - 2AB \cos \theta + B^2 \cos^2 \theta + B^2 \sin^2 \theta \\
&= A^2 - 2AB \cos \theta + B^2 (\cos^2 \theta + \sin^2 \theta) \\
&= A^2 - AB (2 \cos \theta) + B^2 \\
|Y_K(N)|^2 &= A^2 + B^2 - AB \text{coef}_K \\
\text{donde } \text{coef}_K &= 2 \cos (2\pi K/N) \\
|Y_K(N)|^2 &= |X(K)|^2
\end{aligned}$$

El decodificador DTMF calcula las magnitudes cuadradas de todos los 8 tonos fundamentales también como las magnitudes cuadradas de cada segundo armónico fundamental. Esta información es usada en una de las pruebas de validación para determinar si el tono recibido reúne un dígito DTMF, pero las palabras también tienen energía en armónicos altos, típicamente el segundo armónico.

El algoritmo modificado de Goertzel (uno por cada K valores) tiene la habilidad de detectar tonos usando poco tiempo de cálculo y algunos coeficientes almacenados como requeriría un equivalente DFT. Para cada frecuencia a detectar, el coeficiente se usa en ambas etapas; realimentación negativa y positiva.

4.5.3 ESCOGIMIENTO DE N Y K.- Determinar los valores de los coeficientes para tonos de frecuencias entregados implica negociar entre precisión o exactitud y

tiempo de detección. Estos parámetros dependen del valor escogido de N. Si N es muy largo, la resolución en el dominio de la frecuencia es muy bueno, pero el tiempo entre salida de muestras se incrementa, por que la etapa de realimentación negativa del algoritmo de Goertzel es ejecutado en N tiempos (una vez en cada muestra de entrada) antes de que la etapa de realimentación positiva sea realizada (produciendo una única muestra de salida).

Cuando un N punto DFT, está siendo evaluado, N muestras de entrada (igualmente espaciadas en tiempo) son procesados para producir N muestras de salida (igualmente espaciadas en frecuencia). Las N muestras de salida son:

$$X(K) \text{ donde } K = 0, 1, 2, \dots, N-1$$

El espaciamiento de las muestras de salida están determinadas por la mitad de la frecuencia de muestreo dividida para N. Si el mismo tono está presente en la señal de entrada y no cae exactamente en uno de estos puntos en el dominio de la frecuencia, esta componente de frecuencia aparece en parte en la cercanía del punto de frecuencia, y en parte en los otros puntos de frecuencia. Este fenómeno es llamado de pérdida (Leakage). Para evitar el Leakage; esto es deseable para todos los tonos a ser detectados, deben ser exactamente centrados en un punto de frecuencia. Los puntos discretos de frecuencia son referenciados por su valor de K. El valor de K puede ser algún entero dentro de los rangos 0, 1, 2, ..., N-1. La frecuencia actual para que K corresponda es dependiente de la frecuencia de muestreo y N queda determinado por la siguiente fórmula.

$$\left(\frac{f_{\text{tono}}}{f_{\text{muestreo}}} \right) = \frac{K}{N}$$

$$K = \left\lfloor \frac{N}{f_{\text{muestreo}}} \right\rfloor f_{\text{tono}}$$

donde, f_{tono} es la frecuencia del tono a ser detectada y K es un número entero.

Ya que la frecuencia de muestreo es fija en 8 KHz para el sistema telefónico, y los tonos a detectar son tonos DTMF, que son también fijos, la variable que solamente puede ser modificada es N . El número K puede ser un número entero, así el correspondiente punto de frecuencia puede no ser exactamente las frecuencias DTMF deseadas. El correspondiente error absoluto está definido como la diferencia entre que K estaría si este podría ser algún número real y el entero cercano para ese valor óptimo. Por ejemplo.

$$\text{erroabsolutode}K = \left| \left(\frac{N \cdot f_{\text{tono}}}{f_{\text{muestreo}}} \right) - \text{EnteroCercano} \left(\frac{N \cdot f_{\text{tono}}}{f_{\text{muestreo}}} \right) \right|$$

Laboratorios Bell escoge específicamente los tonos DTMF tal que ellos no estarían armónicamente relacionados. Esto dificulta el escoger un valor de N para todos los tonos exactamente igual a los puntos de frecuencia DTMF. Una solución podría ser el realizar por separado el algoritmo de Goertzel (con un valor diferente de N) para cada tono, pero esto involucraría un lote de proceso de no realización de cálculos. En cambio, en este ejemplo, los valores de N se escogen para que el máximo error absoluto de K de algunos de los tonos considerados sea aceptablemente pequeño. Entonces, la longitud de tiempo para detectar un tono (que es proporcional a la velocidad de muestreo multiplicada por N) fue tomada en consideración. El valor de N más conveniente para detectar las ocho frecuencias de tono fundamental DTMF fue escogido para ser 205. El mejor valor para detectar los ocho segundos armónicos de las frecuencias es 201. En la tabla 4.3 se muestra los correspondientes valores de K y sus respectivos errores absolutos.

Estos valores de K dejan salidas de Goertzel para ocurrir aproximadamente una vez cada 26 milisegundos.

Frecuencia Fundamental (N=205)	Valor de K Punto Flotante	Valor de K #entero cercano	Error Absoluto de K	Coef
697.0Hz	17.861	18	0.139	1.703275
770.0Hz	19.731	20	0.269	1.635859
852.0Hz	21.833	22	0.167	1.562297
941.0Hz	24.113	24	0.113	1.482867
1209.0Hz	30.981	31	0.019	1.163138
1336.0Hz	34.235	34	0.235	1.008835
1477.0Hz	41.846	42	0.154	0.559454

Segundo Armónico (N=201)				
1394.0Hz	35.024	35	0.024	0.917716
1540.0Hz	38.692	39	0.308	0.688934
1704.0Hz	42.813	43	0.187	0.449394
1882.0Hz	47.285	0.285	0.202838	
2418.0Hz	60.752	61	0.248	-0.659504
2672.0Hz	67.134	67	0.134	-1.000000
2954.0Hz	74.219	74	0.219	-1.352140
3266.0Hz	82.058	82	0.058	-1.674783

Tabla 4.3 Valores de K y sus respectivos errores absolutos.

4.6 PROGRAMA PARA DECODIFICACIÓN DTMF.-

Para decodificar los tonos DTMF, el ADSP-2181 resuelve 16 algoritmos modificados de Goertzel por separado, 8 de longitud 205 para detectar los tonos fundamentales DTMF, y 8 de longitud 201 para detectar los segundos armónicos DTMF.

Para implementar el algoritmo de Goertzel concurrente de longitud 205 y 201, las iteraciones de la etapa de realimentación negativa de todo el algoritmo de Goertzel (fundamental y segundo armónico) son realizados por 201 muestras ($n= 0, 1, 2, \dots, 200$). Para las próximas cuatro muestras, solamente el algoritmo de Goertzel de longitud 205 (fundamentales) son iteradas ($n= 201, 202, 203, 204$). El otro algoritmo de Goertzel de longitud 201 (segundo armónico) ignora las nuevas muestras. En la última iteración, cuando $n = N = 205$, todas las etapas de realimentación positiva son evaluadas (fundamental y segundo armónico), y alguna nueva muestra de entrada en ese tiempo es ignorada, y el cálculo del cuadrado de la magnitud es realizada por la etapa de realimentación positiva.

La decodificación DTMF se realiza en dos tareas mayores. La primera tarea resuelve 16 algoritmos de Goertzel para calcular el cuadrado de la magnitud de las frecuencias de los tonos presentes en la señal entrante, entonces la segunda tarea prueba la frecuencia resultado para determinar si los tonos detectados constituyen un dígito válido DTMF. La primera prueba abarca $N+1$ procesos de interrupción, N para la etapa de realimentación negativa del algoritmo de Goertzel, y uno más para la etapa de realimentación positiva. La segunda prueba o tarea sigue inmediatamente después de la terminación de todas las 16 etapas de realimentación positiva. La longitud de tiempo requerida por el proceso para estas pruebas puede abarcar las próximas interrupciones (durante que tiempo nuevas muestras de entrada son ignoradas), pero ya que el número de muestras de entrada perdidas es pequeña comparada con el número de interrupciones durante la evaluación de Goertzel, la pérdida es insignificante. Los algoritmos de Goertzel no son sensitivos a fases de señal entrante, y por lo tanto el sincronismo de fase no se implementa.

4.6.1 ESCALAMIENTO DE LA ENTRADA.-

Los valores de la muestra de entrada son escalados por 8 bits para eliminar la posibilidad de desbordamiento dentro de las 205 iteraciones de la etapa de realimentación negativa. El escalamiento para 8 bits incrementa el error de cuantización de las muestras de entrada, pero esto no afecta la efectividad del decodificador. Las muestras de entrada son leídas desde un codec con compresión u-law (ley u). Los valores de datos de 8 bits son usados como valores de offset para una conversión lineal. El correspondiente valor lineal es escalado tal que el rango de la muestra de entrada va desde 007F a FF80 en cambio el rango equivalente normalizado 7FFF a 8000.

4.6.2 CONSTANTES, VARIABLES Y PÓRTICOS DE I/O.-

El número de canales para decodificar es especificado en la sección de declaración de constantes .CONST. El número de canales puede ser más grande que uno y menor o igual que el número máximo de canales permitidos, que es dependiente del ciclo de tiempo del procesador.

Para decodificar un solo canal, el código fuente puede ser ligeramente alterado. La alteración necesaria simplifica el buffer circular de la longitud de los canales que almacenan las muestras de entrada; estos buffer pueden ser cambiados por una variable de memoria de datos. Aunque no necesariamente, otras alteraciones pueden ser realizadas para optimizar el software para un simple canal.

El valor hexadecimal para las salidas del decodificador cuando no se reciben dígitos DTMF es definida por la constante llamada baddigitcode.

Para el proceso de eliminar errores, una variable llamada failurecode fue incorporada en cada canal.

A esta variable se le asigna un valor si fue o no recibido un dígito válido DTMF. Si un dígito válido fue recibido, failurecode es seteado en cero. Un valor diferente de cero en failurecode significa que la señal recibida reprobó una de las pruebas

de calificación. El valor de `failurecode`, definido en la sección de declaraciones de constantes, identifica que prueba reprobó.

El pórtilo de entrada para cada canal es un codec. El pórtilo de salida para cada canal es un convertidor D/A . En una aplicación más realista, como una PBX, máquina de conmutación o sistema electrónico de voz-correo, la salida podría probablemente ser enviada a la memoria del pórtilo dual o a un registro buzón para ser usada por otro procesador.

En el ADSP 2181 se produce interrupciones a una frecuencia de muestreo de 8KHz. La primera prueba realizada por el procesador es el leer una nueva muestra de entrada desde cada codec y almacenar esta muestra en un buffer. Luego los contadores son decrementados y probados para determinar que muestra ($n = 0, 1, 2, \dots, 205$) está siendo procesada. Si n está entre 0 y 200 (inclusive), las operaciones de realimentación negativa de Goertzel son realizadas para las 16 frecuencias por cada canal, 8 tonos fundamentales y 8 tonos de los segundos armónicos. Si n es 201, 202, 203 o 204, entonces las operaciones de realimentación negativa de Goertzel son realizadas para los 8 tonos fundamentales. Para los segundos armónicos no se realiza. Si n es 205, entonces el cálculo del cuadrado de la magnitud es realizada para los 8 tonos fundamentales. Luego de realizadas las pruebas de validación del dígito DTMF, si el dígito es válido, se almacena en la variable `dig_hist` el valor de la tecla que produce el dígito DTMF, para luego compara con el valor de la clave correspondiente y proceder con el proceso de almacenamiento y reproducción de los mensajes.

CAPITULO 5

PRUEBAS, CONCLUSIONES

5.1 PRUEBAS.-

En este capítulo se dan a conocer las pruebas realizadas a cada etapa del diseño, así como las pruebas en conjunto para verificar el correcto funcionamiento del diseño.

5.1.1 PRUEBA DEL CIRCUITO DETECTOR DE TIMBRADO.-

Para esta prueba, se armó el circuito correspondiente (Fig.5.1) y directamente se comprobó su funcionamiento conectándolo a la línea telefónica. Este circuito está diseñado para producir una señal digital con un periodo de 2 segundos en bajo (0V) y 4 segundos en alto (5V), pues la interrupción IRQ2 del microprocesador es sensitiva a flanco negativo de la señal de entrada. Debido a que anteriormente se probó otro diseño, utilizando un puente de diodos para rectificar la señal de timbrado y un optotransistor, como se muestra en la Fig. 5.2, el cual presentaba muchas dificultades como la presencia de pulsos intermedios, los cuales eran reconocidos por el microprocesador como señales de timbrado (Fig.5.3), por lo cual fue necesario colocar un monoestable no disparable para eliminar dichos pulsos, obteniéndose así buenos resultados, además se eliminó el problema de que al levantar el auricular en el teléfono local, el circuito implementado anteriormente detectaba esta señal y el microprocesador reconocía como una interrupción.

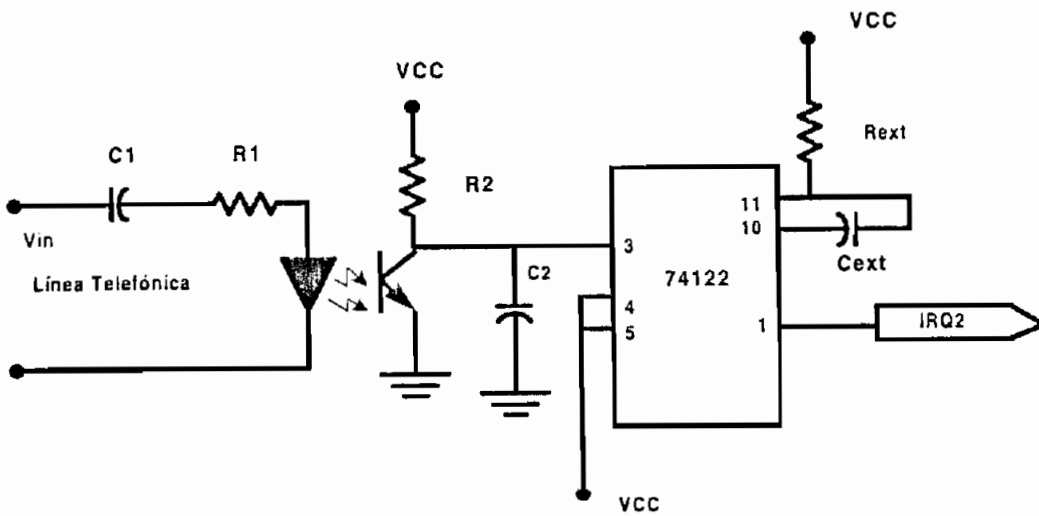


Fig. 5.1 Detector de timbrado con monoestable.

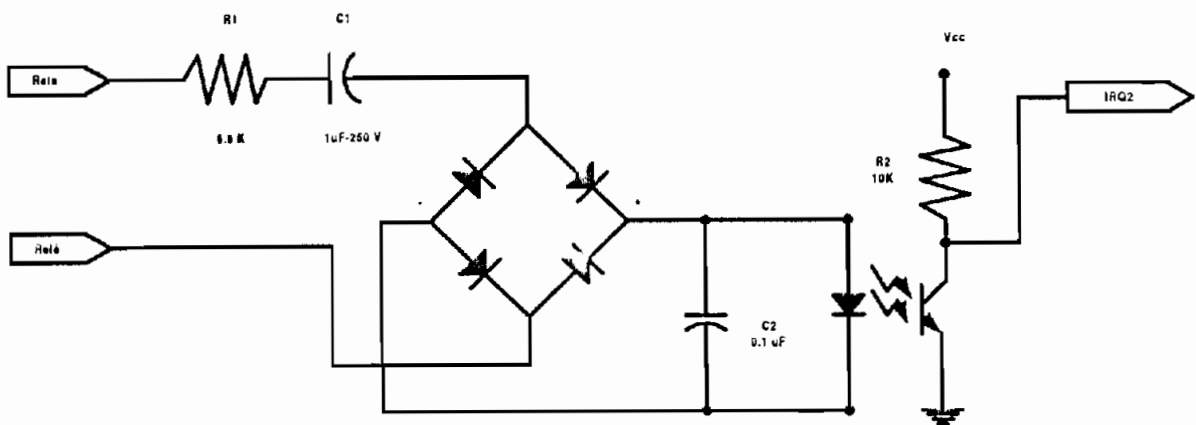


Fig. 5.2 Detector de timbrado con Puente Rectificador

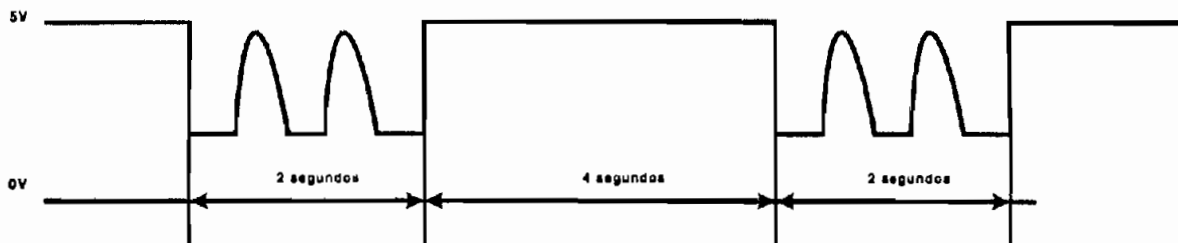


Fig. 5.3 Señal Digital con pulsos hacia IRQ2 del microprocesador

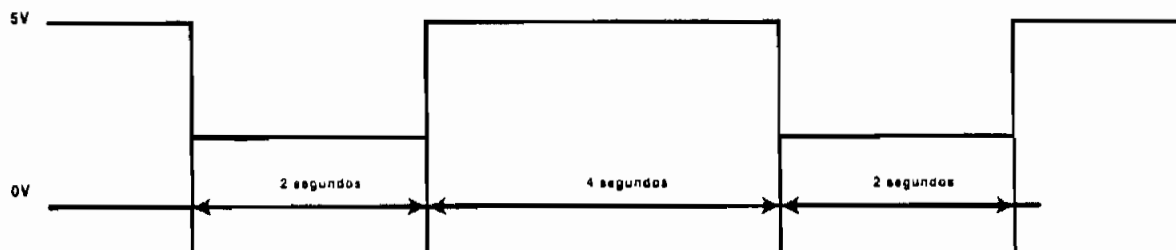


Fig. 5.4 Señal Digital a la salida del monoestable hacia el microprocesador

5.1.2 PRUEBAS DEL CIRCUITO HÍBRIDO.-

Para realizar esta prueba, se introdujo una señal de audio en la parte de transmisión y se calibró mediante el potenciómetro de acoplamiento de impedancias de tal forma que se obtenga en los hilos que van hacia la línea telefónica una señal con máxima amplitud, además se debe obtener en los hilos de recepción una señal de amplitud pequeña como se muestra en la Fig.5.5.

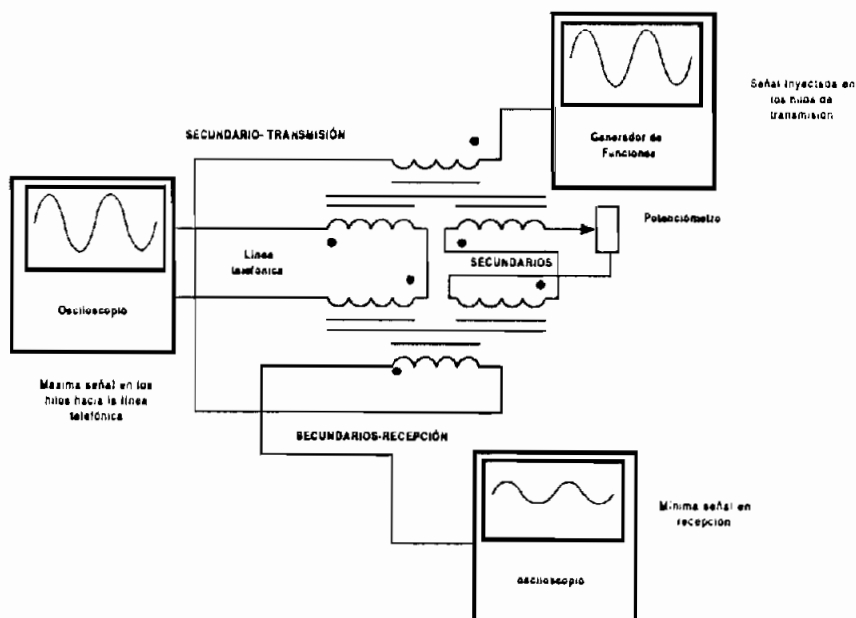


Fig. 5.5 Prueba del Circuito Híbrido.

En la práctica esta configuración presenta ciertos problemas ya que existen corrientes de fuga que hacen que parte de la señal que se tiene en recepción se tenga en transmisión y viceversa, pero que no ocasionan mayores dificultades especialmente en comunicaciones vocales.

Además este circuito inducía una señal de alta frecuencia que daba problemas pues se mezclaba con la señal de los tonos multifrecuenciales y no permitía la decodificación de dichos tonos de una manera correcta, por lo que fue necesario colocar una etapa de filtraje para eliminar la alta frecuencia existente como se explica a continuación.

5.1.3 PRUEBAS DEL FILTRO PASABAJOS.-

Debido a la inducción de una señal de alta frecuencia por parte del circuito híbrido fue necesario colocar un filtro pasabajos con una frecuencia de corte de 3 KHz como se muestra en la Fig.5.6.

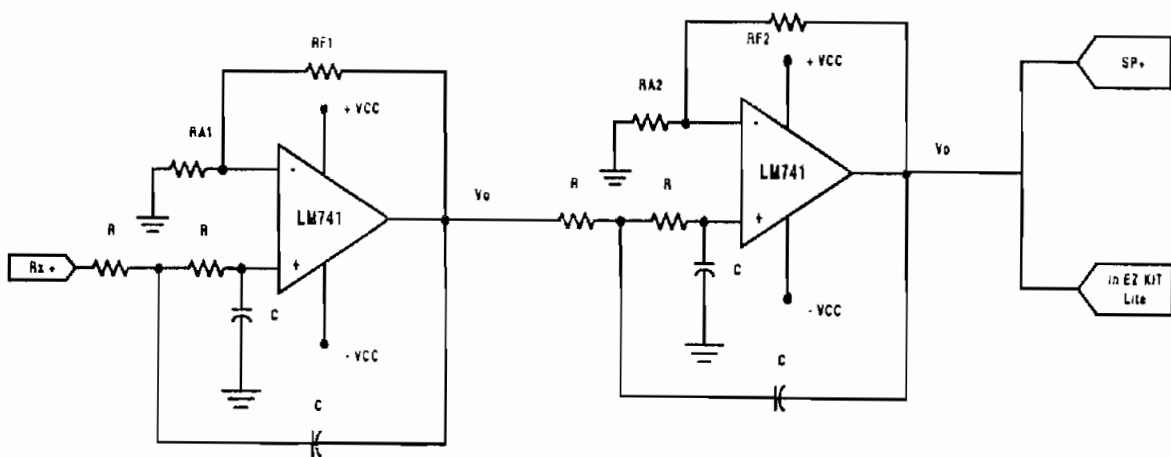
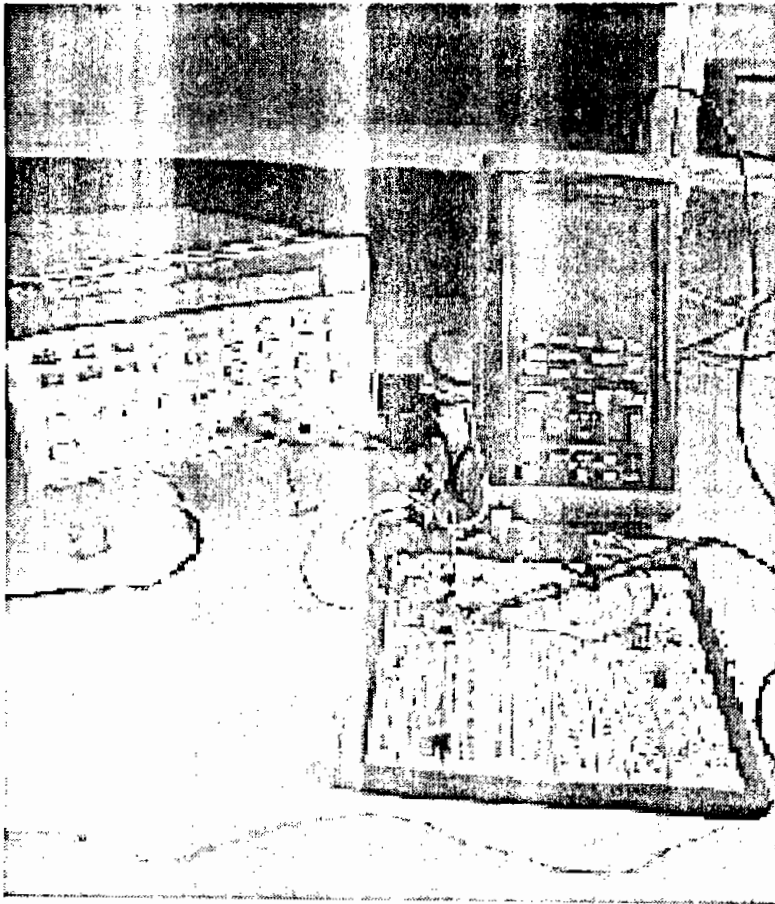


Fig. 5.6 Filtro Pasabajos de Buttherworth.

Se a escogido un filtro de Buttheworth de cuarto orden, para verificar su correcto funcionamiento, nos valemos de un generador de funciones con una amplitud de 2 Vp, variando la frecuencia, observamos que la amplitud de la señal permanece constante hasta aproximadamente 3.2 KHz, después de la cual la amplitud de la señal cae drásticamente hasta 0.5 Vp a una frecuencia de 3.8 KHz. Luego se procedió a probar el circuito conjuntamente con el circuito híbrido y la línea telefónica donde se pudo comprobar que la alta frecuencia disminuía considerablemente permitiendo la correcta decodificación de los tonos multifrecuenciales. Este resultado evidencia que el circuito diseñado se ajusta a los requerimientos deseados.



Pruebas del Circuito del Filtro pasabajos de Butterworth



1.54V de Amplitud Constante hasta una frecuencia de 3KHz



1V de amplitud a la Frecuencia de 5KHz

5.1.4 PRUEBAS DEL CIRCUITO DE ALMACENAMIENTO DE MENSAJES.-

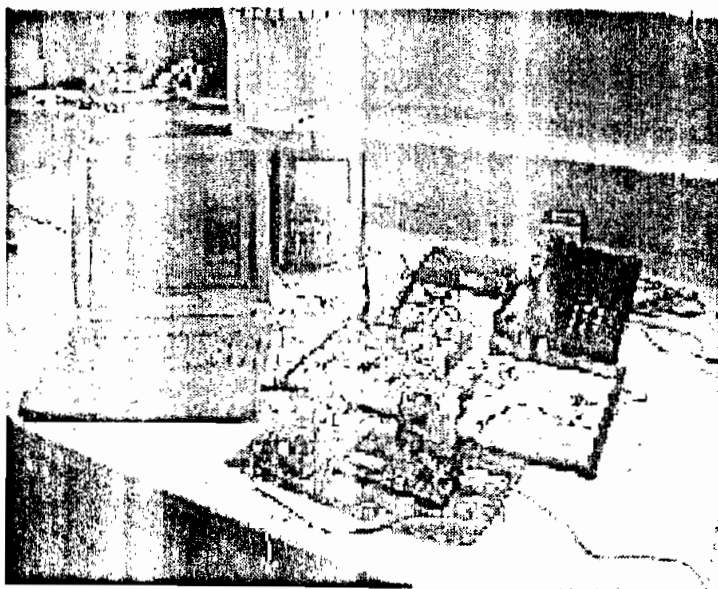
Básicamente esta etapa no presento muchos problemas pues el circuito recomendado por el fabricante daba una buena calidad en la reproducción y grabación de mensajes. Uno de los problemas fue al colocar las cinco memorias directamente a los hilos de transmisión, en donde la señal se atenuaba considerablemente, para lo cual fue necesario colocar una etapa de amplificación de potencia para obtener una señal con un nivel de voltaje y potencia adecuados. Las primeras pruebas se realizó valiéndonos de un "Dip-Switch" para controlar los pines de reproducción y grabación de los mensajes, al observar que el circuito se comportaba de la manera esperada, el siguiente paso fue sustituir al "Dip-Switch" por el microprocesador para que este realice el manejo de los pines de reproducción y grabación de mensajes. Para esto se implementó pequeños programas donde se introducía una clave en el programa que simulaba la detección de los tonos multifrecuenciales. Finalmente ya depurado el programa de detección de los tonos DTMF se realizó las pruebas correspondientes, obteniéndose buenos resultados en cuanto a la calidad de los mensajes almacenados así como a la reproducción de los mensajes.

5.1.5 PRUEBAS DEL AMPLIFICADOR DE POTENCIA.-

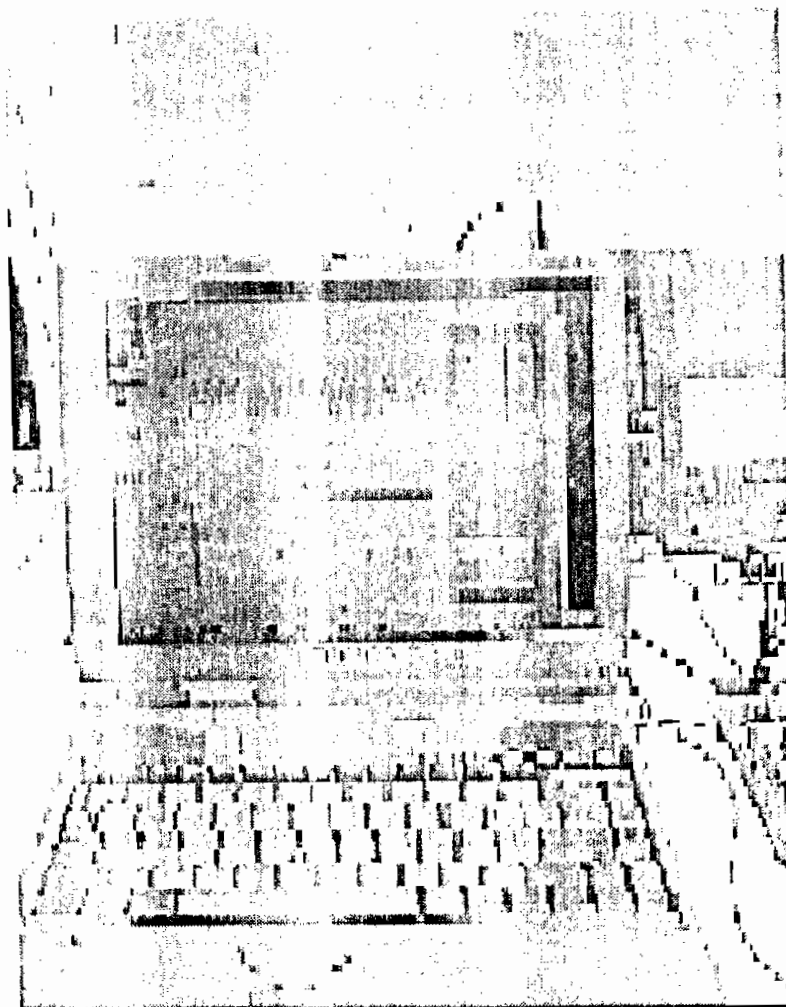
Como se señaló anteriormente, el nivel de la señal proveniente de las memorias de almacenamiento de los mensajes era pequeña y no se escuchaba bien cuando se llamaba desde otro teléfono, por lo que fue necesario colocar una etapa de amplificación de potencia para superar este inconveniente. Luego de armar el circuito como recomienda el fabricante, se procedió a probar su funcionamiento, donde solamente se debió calibrar el nivel y la potencia de la **señal de salida mediante el potenciómetro de entrada hacia el amplificador LM390** (Ver Fig.3.7), para obtener una señal con buena calidad.

5.1.6 PRUEBAS DEL PROGRAMA DE DETECCIÓN DE TONOS DTMF.-

Luego de realizado el programa, y de la simulación mediante el programa VISUAL DSP, la primera prueba en tiempo real se realizó generando tonos multifrecuenciales mediante el MatLab y enviando estos tonos hacia la entrada de audio de la tarjeta EZ KIT Lite, la cual dependiendo del tono DTMF seteaba los pines del puerto PFX, los cuales se conectaron a Leds para ver el correcto seteo de los pines PFX correspondientes. Se probó con señales de amplitudes bajas para ver la decodificación de los tonos, obteniéndose una amplitud mínima de los tonos de 5.4 mV. Con esta amplitud mínima, el algoritmo aún reconoce los tonos que llegan al ADSP2181. Sabiendo que la amplitud de los tonos multifrecuenciales generados en la línea telefónica, tienen una amplitud de 1 a 2 Vpp, cabe señalar que el algoritmo implementado trabaja correctamente. Luego se procedió a probar con el circuito de almacenamiento de mensajes, dando los resultados esperados.



Prueba del programa de Detección de los Tonos DTMF



Generación de Tonos DTMF mediante el programa MAT_LAB

5.2 ANALISIS DE COSTOS.-

Para realizar un análisis de costos entre el equipo construido y los equipos existentes en el mercado, se detalla a continuación la lista de elementos y sus costos, para finalmente presentar el costo total del equipo.

5.2.1 LISTA DE ELEMENTOS.-

RESISTENCIAS: VALOR(\$)

R5= 1K Ω	0.04
R6= 5.1K Ω	0.04
R7= 470K Ω	0.04
R11= 1K Ω	0.04
R12= 5.1K Ω	0.04
R13= 470K Ω	0.04
R17= 1K Ω	0.04
R18= 5.1K Ω	0.04
R19= 470K Ω	0.04
R23= 1K Ω	0.04
R24= 5.1K Ω	0.04
R25= 470K Ω	0.04
R29= 1K Ω	0.04
R30= 5.1K Ω	0.04
R31= 470K Ω	0.04
R35= 15K Ω	0.04
R36= 56K Ω	0.04
R37= 10K Ω	0.04
R50= 8.2 K Ω	0.04
R51= 2K Ω	0.04
R52= 10K Ω	0.04
R53= 2K Ω	0.04
R54= 12 K Ω	0.04
R55= 1K Ω	0.04
R56= 1K Ω	0.04
R57= 100K Ω	0.04
R58= 15K Ω	0.04
R71= 180 Ω	0.04
R72= 180 Ω	0.04
R73= 2.7 Ω	0.04
R75= 10K Ω	0.04

Potenc=10K Ω	0.20
TOTAL	1.44

CONDENSADORES: VALOR(\$)

C1= 0.001 μ F	0.08
C2= 0.1 μ F	0.08
C3= 0.1 μ F	0.08
C4= 4.7 μ F	0.08
C6= 0.1 μ F	0.08
C8= 0.1 μ F	0.08
C9= 0.1 μ F	0.08
C10= 4.7 μ F	0.08
C12= 0.1 μ F	0.08
C14= 0.1 μ F	0.08
C15= 0.1 μ F	0.08
C16= 4.7 μ F	0.08
C18= 0.1 μ F	0.08
C20= 0.1 μ F	0.08
C21= 0.1 μ F	0.08
C22= 4.7 μ F	0.08
C24= 0.1 μ F	0.08
C26= 0.1 μ F	0.08
C27= 0.1 μ F	0.08
C28= 4.7 μ F	0.08
C30= 0.1 μ F	0.08
C32= 0.5 μ F	0.08
C34= 0.001 μ F	0.08
C35= 0.001 μ F	0.08

C36= 0.001μF	0.08
C37= 0.001μF	0.08
C50= 3.3μF	0.08
C51= 330μF	0.08
C52= 0.05μF	0.08
C53= 0.05μF	0.08
C55= 0.05μF	0.08
C70= 10μF	0.08
C72= 0.05μF	0.08
C73= 470μF	0.08
C74= 0.1μF	0.08
C80= 15μF	0.08
C81= 15μF	0.08
C101= 0.05μF	0.08
C102= 22μF	0.08
TOTAL	3.12

CIRCUITOS INTEGRADOS: VALOR(\$)

LM741(X2)	0.80
LM390	1.6
ISD1420p(X5)	29.75
74LS121	0.40
DIODOS(X2)	0.16
TOTAL	32.71

RELES: VALOR(\$)

RS22-56 (SPDT)	7.84
R40-11D2-5/6(DPDT)	6.84
TOTAL	14.68

EZ-KIT Lite: VALOR(\$)

Módulo EZ-KIT Lite	89
TOTAL	89

TRANSFORMADORES: VALOR(\$)

T9117(X2)	9.6
TOTAL	9.6

TRANSISTORES: VALOR(\$)

2N3904	0.30
TOTAL	0.30

VARIOS: VALOR(\$)

PLUFS ESTEREOS	0.4
CIRCUITO IMPRESO	22
CAJA METÁLICA	3
TOTAL	25.4

COSTO TOTAL: 176.25

Como podemos apreciar, el costo general del equipo es relativamente grande comparado con las contestadoras existentes en el mercado, pero se debe tener en cuenta que se trata de un prototipo, el cual realizado en grandes cantidades, disminuiría considerablemente su precio.

5.3 VENTAJAS Y DESVENTAJAS.-

Una vez concluida la construcción de este aparato, cabe señalar sus ventajas y desventaja en lo que respecta a características de diseño, calidad de almacenamiento y reproducción de mensajes, así como su costo. A continuación se enumera sus ventajas y desventajas.

5.3.1 VENTAJAS:

- Debido a que la detección de los tonos multifrecuenciales es realizada por software, y el programa puede decodificar en tiempo real más de un canal telefónico, esto es una gran ventaja, pues se puede tener varias contestadoras telefónicas tan solo basándonos en una sola tarjeta EZ-KIT lite.
- La fácil segmentación de las memorias ISD1420p permiten manejar mensajes de diferente longitud de tiempo, tanto para su almacenamiento como para su reproducción. El tiempo de segmentación de las memorias es manejado por el microcontrolador, de esta manera nosotros podremos tener para una misma persona, 4 mensajes de 10 segundos o 2 mensajes de 20 segundos, aunque en el mercado, ya se encuentran memorias con mayor tiempo de almacenamiento, como es el caso de las memorias ISD2560, ISD2590, ISD25120p e ISD33240p, con un tiempo de almacenamiento de 60, 90, 120 y 240 segundos respectivamente.
- Otra ventaja que presenta el equipo construido, es que los mensajes pueden ser retenidos hasta por 100 años, sin necesidad de estar energizado, esto es gracias a las cualidades de retención de mensajes por parte de las memorias ISD1420p.

5.3.2 DESVENTAJAS:

- Una de las principales desventajas que presenta el aparato, es el corto tiempo de grabación de los mensajes, ya que se tienen memorias de 20 segundos de tiempo de almacenamiento, pero como se mencionó anteriormente, esto se puede solucionar con memorias de mayor tiempo de almacenamiento.
- El costo total del equipo es relativamente una desventaja que este presenta, aunque se debe considerar que se trata de un prototipo, el cual al fabricar en grandes cantidades, su precio se vería disminuido considerablemente.
- La calidad de los mensajes almacenados no presenta la nitidez que poseen las contestadoras existentes en el mercado, pero se puede considerar como aceptable ya que los mensajes son claramente entendibles con excepción de un ruido de fondo existente.

5.4 CONCLUSIONES Y RECOMENDACIONES.-

- La capacidad de almacenamiento de la contestadora telefónica construida puede incrementarse haciendo uso de memorias de almacenamiento con un tiempo mayor. Las memorias de la serie ISD1400, 2500 y 3300 presentan tiempos mayores de almacenamiento, además por ser fácilmente direccionables, se puede sustituir sin necesidad de cambiar el Hardware existente en el equipo diseñado.
- La cantidad de información disponible sobre temas de procesamiento digital de señales en el Internet es muy amplia

y de suma importancia. Esto permitió el investigar temas relacionados con este trabajo y obtener información proporcionada por el fabricante del microprocesador ADSP2181, así como varias referencias relacionadas con técnicas y aplicaciones DSP.

- La arquitectura del ADSP2181 está diseñada para satisfacer las necesidades de las aplicaciones DSP, las cuales hacen que esta arquitectura difiera de las que se estudian en los cursos de Sistemas Microprocesados que se dictan en la Facultad de Ingeniería Eléctrica. Por esta causa, es importante que se incluyan estas arquitecturas en los cursos que se dictan en la Facultad. Además, se han realizado Tesis previas con la tarjeta EZ KIT Lite, donde se muestra la gran versatilidad de la misma y tan solo cambiando el software, esta se comporta de manera muy diferente y sirve para muchas aplicaciones.
- Existen programas de ayuda realizados en la Tesis de Implementación de un laboratorio Básico de Procesamiento Digital de Señales, del Ing. Fernando Vásquez, los cuales facilitan el enlazar, ensamblar y simular los programas. Todo esto sumado a la facilidad de descargar los programas mediante el puerto serial de la computadora, hacen factible la depuración de los programas sin la necesidad de quemar memorias EPROM.
- El realizar aplicaciones DSP en tiempo real implica ejecutar instrucciones más rápidamente, esto lo realiza el ADSP2181. Además este procesador incluye las siguientes características que lo distinguen de las arquitecturas convencionales:
 - Circuitería dedicada para realizar operaciones de multiplicación y/o acumulación en un solo ciclo de máquina, ya que la mayoría de aplicaciones DSP tienen

en común la necesidad de ejecutar una gran cantidad de estas operaciones.

- Los algoritmos DSP son repetitivos y se expresan generalmente como lazos de programa. El procesador tiene hardware necesario para realizar estos lazos sin requerir tiempo de procesamiento adicional.

- El direccionamiento de modo circular es un requerimiento común en la mayoría de algoritmos DSP, por lo cual esta característica es implementada en el hardware del procesador.

- El algoritmo de Goertzel modificado ofrece mejores resultados que el propio algoritmo normal o que la Transformada de Fourier para decodificar los tonos multifrecuenciales, pues no se necesita información de la fase de los tonos, para lo cual se eliminan los coeficientes complejos y solo se hace uso de coeficientes reales.
- El programa de detección de tonos multifrecuenciales realizado mediante el algoritmo de Goertzel, puede ser utilizado para muchas aplicaciones, como es el caso de sistemas de seguridad mediante claves, PBX, cajeros automáticos, etc. Este trabajo es una aplicación misma del programa de detección de tonos DTMF.

ANEXOS

ANEXO 1
CONTESTADORAS TELEFÓNICAS

Panasonic®

Search

Customer Support

Our Company

USA

KX-TM100B

MSRP \$39.95

Dealer locator**All-Digital Answering System**

- All-Digital Recording uses a microchip to handle messages for quiet, easy operation. The total recording time is 15 minutes (flash memory)
- Advanced Microchip Technology for improved voice recording quality over previous models
- Voice Prompts & Time/Day Stamp
- LCD Readout shows the number of messages received
- Tone Remote Control lets you control the greeting message, all message playback and Individual Erase using a touch-tone phone
- Call Screening
- Toll Saver when you're checking messages from a remote location, the system will answer on the first ring only if you have new messages. If not, you can hang up and avoid toll charges.
- 2-Way Recording
- Volume Control
- Skip and Repeat Function
- New Message Playback
- All/Individual Erase

[Audio](#) | [Car Audio](#) | [Digital Imaging](#) | [DVD](#) | [Home Appliances](#) | [Home Theater](#)
[Technics](#) | [Technics Musical Instruments](#) | [Telecommunications](#) | [TV](#) | [Video](#) | [Accessories](#)

Copyright ©1998 Matsushita Electric Corporation of America. All rights reserved.

Panasonic®

Search

Customer Support

Our Company

USA

KX-TM150B

MSRP \$59.95

 Dialer locator**All-Digital Answering System with Caller ID**

- All-Digital Recording uses a microchip to handle messages for quiet, easy operation. Total recording time is 15 minutes (flash memory).
- Caller ID Compatibility shows the name and number of incoming callers. It also displays Caller ID data with each message during message playback.
- 50-Station Caller ID Memory & Dialer
- Multi-Function, 3-Line LCD Display lets you see the entire Caller ID information without scrolling
- Advanced Microchip Technology for improved voice recording quality over previous models
- Voice Prompts and Time/Day Stamp
- Tone Remote Control lets you control the greeting message, all message playback and Individual Erase using a touch-tone phone
- Call Screening
- Toll Saver when you're checking messages from a remote location, the system will answer on the first ring only if you have new messages. If not, you can hang up and avoid toll charges.
- 2-Way Recording

[Audio](#) | [Car Audio](#) | [Digital Imaging](#) | [DVD](#) | [Home Appliances](#) | [Home Theater](#)
[Technics](#) | [Technics Musical Instruments](#) | [Telecommunications](#) | [TV](#) | [Video](#) | [Accessories](#)

Copyright ©1998 Matsushita Electric Corporation of America. All rights reserved

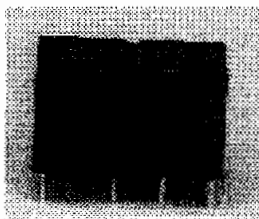
ANEXO 2

ESPECIFICACIONES TÉCNICAS



Features

- Ultra-sensitive coil
- Epoxy sealed
- Standard 0.1" DIP terminals
- FCC Pt.68



DC OPERATED

NTE Type No.
Nom.
Voltage
Contact
Arr.
Coil
Res.
Ohms
Typ
Nom.
Power
Max.
Contact
Cur. @
28VDC
or
120VAC
Diag.
No.

R40-11D2-5/6

5/6VDC
DPDT
167
150mW
2A
D34

R40-11D2-12

12VDC
DPDT
980
150mW
2A
D34

R40-11D2-24

24VDC
DPDT
2880
200mW
2A
D34

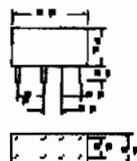
R40-11D2-48

48VDC
DPDT
7680

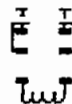
R40 Series

**DPDT, 2 Amp, Sensitive Coil,
Single
Contact PC Mountable Relays for
use
in Telecommunications, Computer
Peripherals, and Security
Equipment**

Dimensional Drawing D34



Contact Arrangement DPDT, 2 Form "C"



Electrical Specifications

Contact

Contact Rating: 2 Amp @ 120 VAC, 28 VDC
Contact Material: Gold Clad Palladium Rutenium Alloy
Contact Resistance: 100M Ohms Max.

Coil

Coil Voltages: See Chart
Pick-up Voltages: 70% of rated voltage
Drop-out Voltage: 5% of rated voltage
Max Allowable Voltage: 250% of rated voltage

Operational Characteristics

Timing Value:

Operate Time: 4.5 mS Approx.
Release Time: 1.5 mS Approx.
Bounce Time: 0.5 to 3.5 mS Approx.

Insulation Characteristics

Dielectric Strength:

Contact to Coil: 1000 VRMS
Across Open Contacts: 1000 VRMS
Insulation Resistance: 100M Ohms min. @
500 VDC

Environmental Characteristics

Operating: -40°C to +65°C
Mechanical Life: 20,000,000 operations min

200mW
2A
D34

Electrical Life: 300,000 @ 2A, 30 VDC
500,000 @ 0.5A, 120 VAC

ACCESSORIES

Mounting Styles
Description
NTE Type No.

DIP PC Mount

16-Lead DIP
NTE416

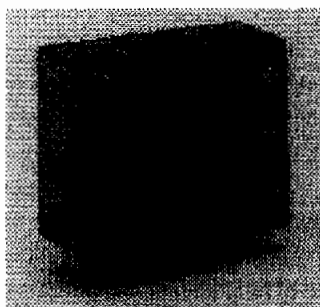
Wire Wrap Leads

16-Lead DIP
NTE436W16

 [Home Back](#)

Features

- Sealed construction
- Long life
- Small size
- Low coil power
- PC board mount
- TV-5 type power relay



DC OPERATED

NTE Type No.
Nom. Voltage Contact Arr.
Coil Res. Ohms Typ
Nom. Power Max. Contact Make Cur. @ 30VDC or 120VAC (Note 1)
Diag. No.

Weight

Std: 6 grams - approx

R22 Series



Slim Line, 16 Amp, SPST-NO & SPDT

Relays designed for use in TVs, Door Openers, & Security Systems

Dimensional Drawings

D51



Contact Arrangement

SPST-NO, 1 Form "A"
SPDT, 1 Form "C"



Electrical Specifications

Contact

Contact Rating: 12 Amp (Continuous, Note 2) @ 250 VAC

Contact Material: AgCdo

Contact Resistance: 100M Ohms Max.

	5/6VDC SPST-NO 47 540mW 16A D51
R22-1D16-12	12VDC SPST-NO 270 540mW 16A D51
R22-1D16-24	24VDC SPST-NO 1100 540mW 16A D51
R22-1D16-48	48VDC SPST-NO 4400 540mW 16A D51
R22-5D16-5/6	5/6VDC SPDT 47 540mW 16A D51
R22-5D16-12	12VDC SPDT 270 540mW 16A D51
R22-5D16-24	24VDC SPDT 1100 540mW 16A D51
R22-5D16-48	48VDC SPDT 4400 540mW 16A D51

Coil

Coil Voltages: See Chart

Pick-up Voltages: 80% of rated voltage

Drop-out Voltage: 5% of rated voltage

Max Allowable Voltage: 110% of rated voltage

Operational Characteristics

Timing Value:

Operate Time: 30 mS Max

Release Time: 8 mS Max

Insulation Characteristics

Dielectric Strength:

Contact to Coil: 500 VRMS (1 Min)

Across Open Contacts: 1000 VRMS (1 Min)

Insulation Resistance: 100M Ohms min.

@ 500 VDC

Environmental Characteristics

Operating: -30°C to +70°C

Mechanical Life: 10,000,000 operations min

Weight

Std: 13 grams - approx

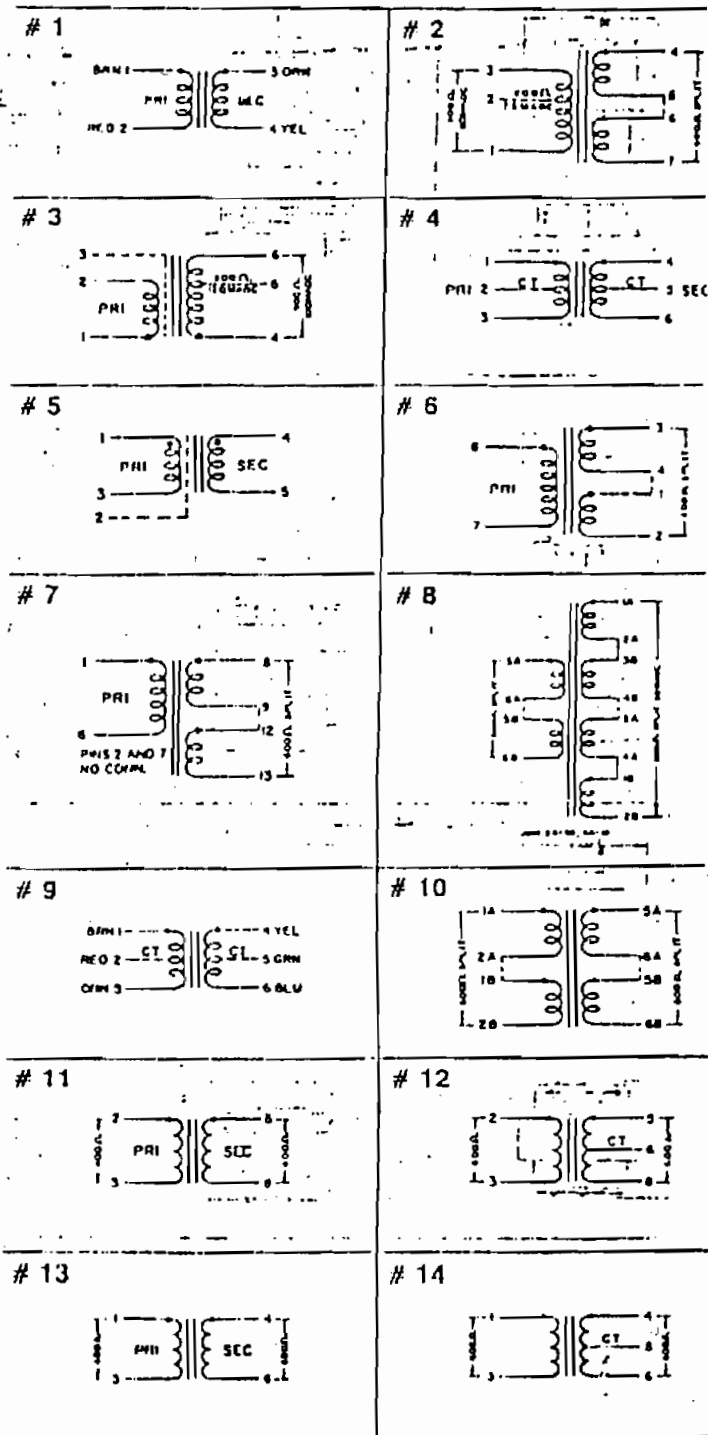
TERMINAL ARRANGEMENTS

TELEPHONE COUPLING TRANSFORMERS I

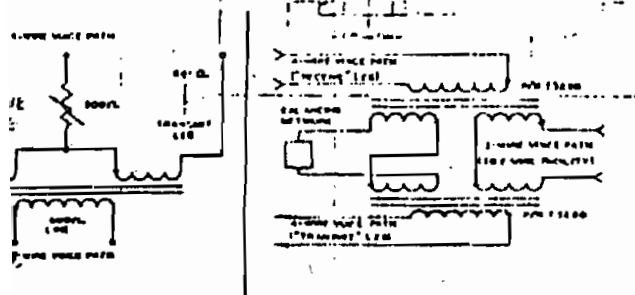
Primary Impedance	Secondary Impedance	Unit Impedance mA DC	Schematic	Fig.
DATA COUPLING				
600	600	1.5	1	K
600 CT	600 CT	3	9	L
600	600	1.5	1	N
600 CT	600 CT	3	9	O
600	600	0	1	A
600	600	0	1	B
600 CT	600 CT	0	4	O
600	900	0	1	B
900	900	0	5	C
4000	600	0	1	B
900/600	600 Split	60/75 Pri.	2	F
600	600 Split	75	6	G
600	600 Split	120	7	H
600	600/600	100/120 Sec.	3	E
600 CT	600 CT	80	10	J
600 CT	600 CT	80	8	J

MODEM COUPLING - NON-VOICE APPLICATION				
600	600	90	11	M
600	600 CT	90	12	M
600	600	90	13	B
600	600 CT	90	14	D

Available on special order with other ratings and constructions.



TYPICAL HYBRID APPLICATIONS



REQUEST ENGINEERING APPLICATION BULLETIN F232.



MICROTRAN
company, Inc.

145 East Mineola Avenue, Valley Stream, N.Y. 11582
Tel. (516) 561-6050 • TWX 510-225-8412

REVISION -
01/09/92 HA

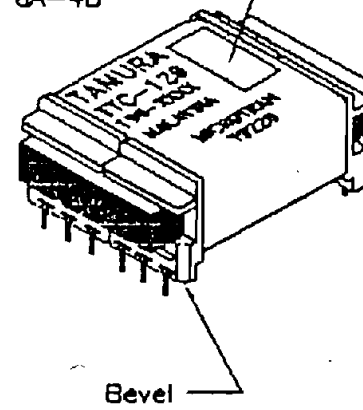
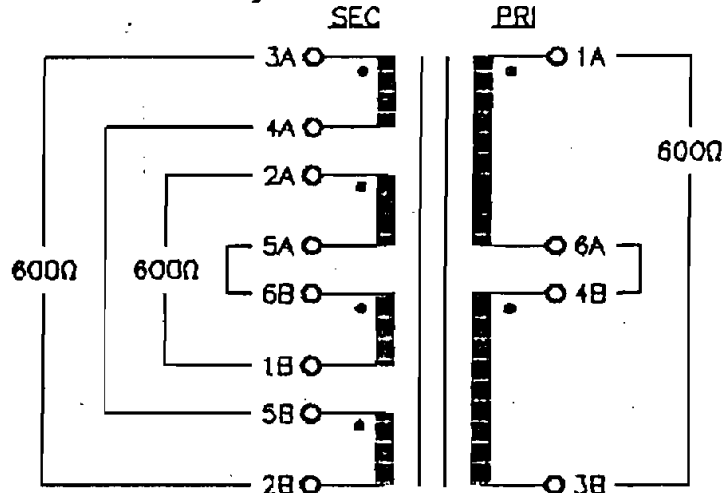
- A. Electrical Specifications (@ 25° C)
1. Pri Source Impedance; 600Ω
 2. Sec Load Impedance; 600Ω/600Ω
 3. Pri DC Current; 80mA MAX
 4. Operating Level; -45dBm to +7dBm
 5. Insertion Loss;
 - 1.5dB MAX @ 1KHz, 0dBm, DC80mA.
 6. Frequency Response (relative to 1KHz)
 - ±0.5dB @ 300Hz to 3.5KHz, 0dBm, DC80mA
 7. Return Loss; 26dB TYP @ 1000Ω load, 17dB TYP @ 1200Ω load
 8. Longitudinal Balance; 60dB MIN @ 200Hz to 1KHz
 - 40dB MIN @ 4KHz
 9. DC Resistance;
 - (Pri) = 100Ω MAX
 - (Sec) = 190Ω MAX
 10. Turns Ratio; (Pri) : (Sec) = 1 : 1.416 ±2%
 11. Dielectric Strength;
 - 150Vrms 1 minute @ Pri to Sec, Pri to Core
 - 100Vrms 1 minute @ Sec to Core
 - 150Vrms 1 minute @ Sec to Sec
 12. Note: All testing will be calibrated based on 600Ω vs 1200ΩT impedance matching and connection
- B. Marking; TAMURA, TTC-129, MICROTRAN, T9220, safety agency logos, 196-date code and country of origin
- C. Safety: CSA C22.2 No. 66-M1988 File No. LR81383
UL 1863 File No. E142035
- D. Schematic Diagram
Necessary external connections: Short 4A-5B, 5A-6B, 6A-4B

SAFETY APPROVAL LOGOS -

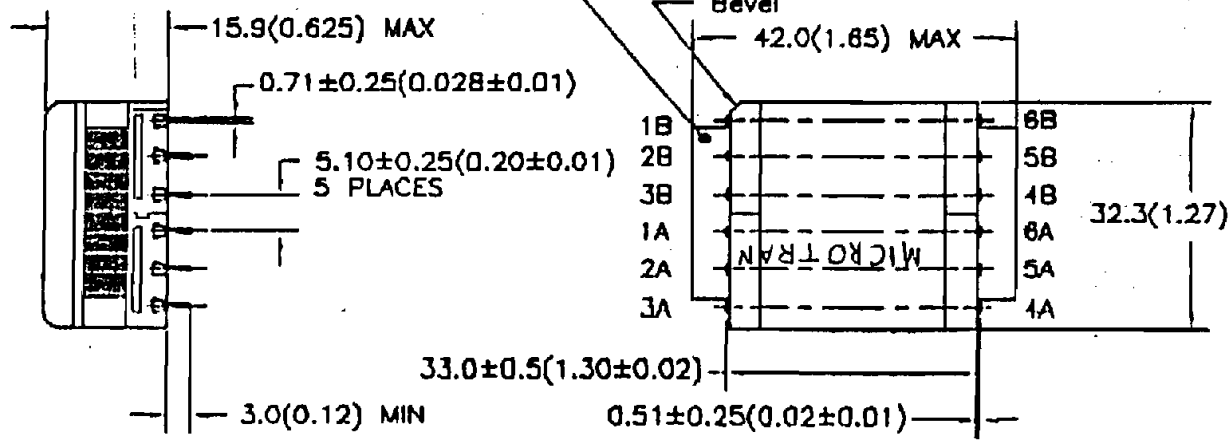


TR ELECTRONICS, INC.
"Authorized Distributor"
135 Pasadena Ave.
Lodi, NJ 07644 USA

Tel: (973) 779-8282
Fax: (973) 779-1490
sales@trcelectronics.com
http://www.trcelectronics.com



E. Mechanical Specifications



PREPARED BY:
J. Peterson
ENGINEER:
T. Shizawa
QUALITY CONTROL
D. Kelley
APPROVED:
D. Kelley

DWG CONTROL NO. P-A1-1034C ACD\TSC\A1103471.DWG	REV B	TELECOMMUNICATION COUPLING TRANSFORMER	TTC-129
CONTENTS OF THIS DRAWING ARE SUBJECT TO CHANGE WITHOUT PRIOR NOTICE		TAMURA CORPORATION OF AMERICA 43352 BUSINESS PARK DRIVE, TEMECULA, CA 92590-6024	MODEL SPECIFICATION
DIM: mm(In)		SCL: 1/1	St 1
PROPRIETARY NOTICE: THIS DRAWING PRINT OR DOCUMENT AND SUBJECT MATTER DISCLOSED HEREIN ARE PROPRIETARY ITEMS TO WHICH RETAINING THE EXCLUSIVE RIGHT OF DISSEMINATION, REPRODUCTION, MANUFACTURE AND SALE. THIS DRAWING, PRINT OR DOCUMENT IS SUITABLE CONFIDENCE FOR CONSIDERATION BY THE RECIPIENT ALONE UNLESS PERMISSION FOR FURTHER DISCLOSURE IS EXPRESSLY GRANTED IN			

LM390 1W Battery Operated Audio Power Amplifier

General Description

The LM390 Power Audio Amplifier is optimized for 6V-7.5V 9V operation into an impedance load. The gain is internally set at 20 to keep the external part count low, but the addition of an external resistor and capacitor between pins 2 and 8 will increase the gain to any value up to 200. The inputs are ground referenced while the output is automatically biased to one-half the supply voltage.

Features

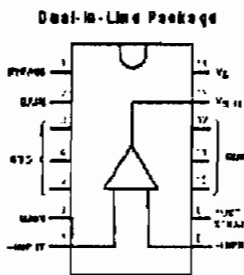
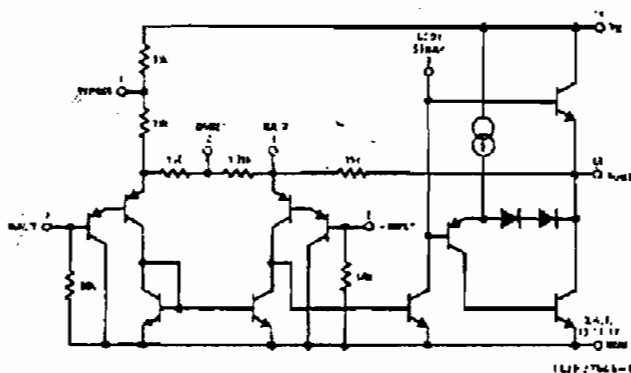
- Battery operation
- 1W output power
- Minimum external parts
- Excellent supply rejection
- Ground referenced input

- Self-centering output quiescent voltage
- Variable voltage gain
- Low distortion
- Fourteen pin dual-in-line package

Applications

- AM-FM radio amplifiers
- Portable tape player amplifiers
- Hi-fi systems
- TV sound systems
- Lamp drivers
- Line drivers
- JFET audio drivers
- Small signal drivers
- Power converters

Equivalent Schematic and Connection Diagrams



Order Number LM390N
See NS Package Number N14A

LM390 1W Battery Operated Audio Power Amplifier

Typical Applications

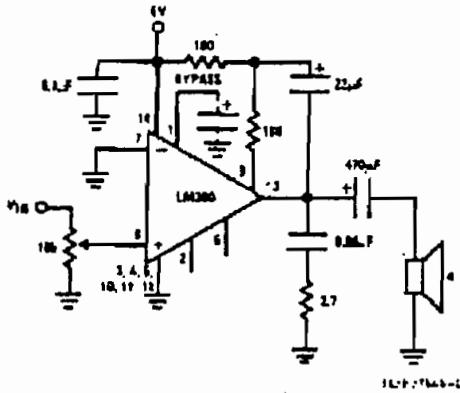


FIGURE 1. Load Returned to Ground
(Amplifier with Gain - 20)

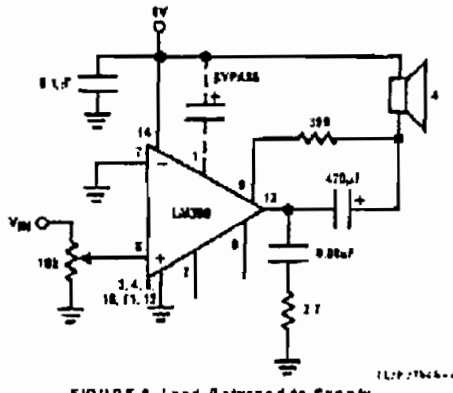


FIGURE 2. Load Returned to Supply
(Amplifier with Gain - 20)

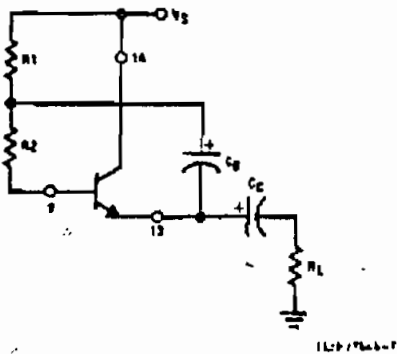


FIGURE 3

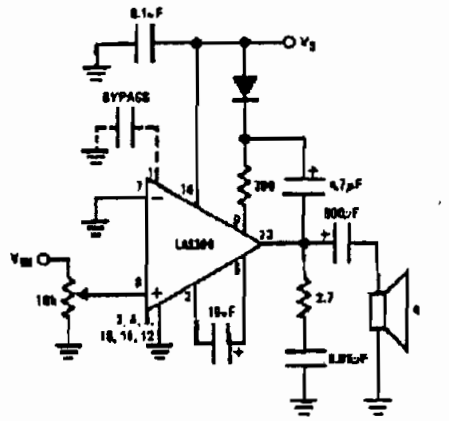


FIGURE 4. Amplifier with Gain - 200 and Minimum C_b

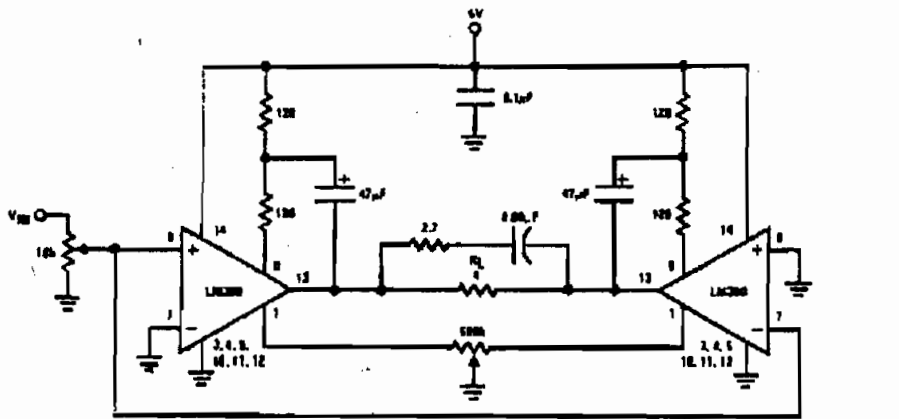


FIGURE 5. 2.5W Bridge Amplifier

Absolute Maximum Ratings

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage	10V
Package Dissipation (4-Pin DIP; Note 1)	3W
Input Voltage	$\pm 0.4V$
Storage Temperature	$-85^{\circ}C$ to $+150^{\circ}C$

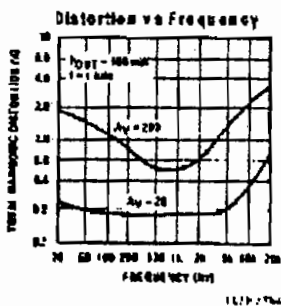
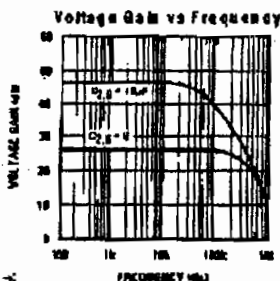
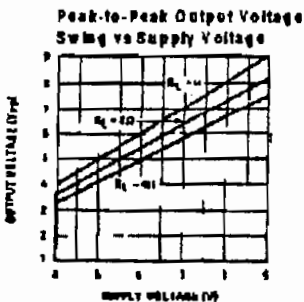
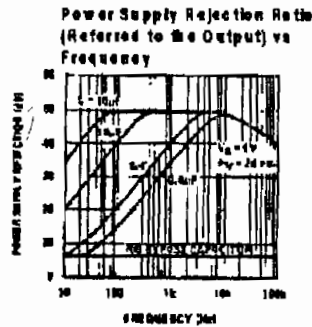
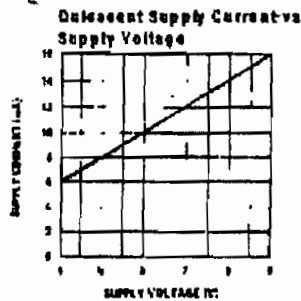
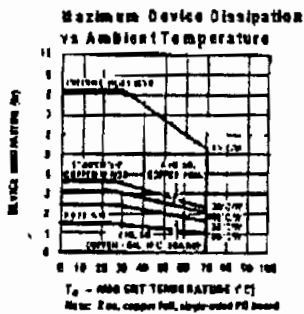
Operating Temperature	$0^{\circ}C$ to $+70^{\circ}C$
Junction Temperature	$150^{\circ}C$
Lead Temperature (Soldering 10 sec)	$260^{\circ}C$
Thermal Resistance	
θ_{JC}	$30^{\circ}C/W$
θ_{JA}	$79^{\circ}C/W$

Electrical Characteristics $T_A = 25^{\circ}C$ (Figure 1)

Symbol	Parameter	Conditions	Min	Typ	Max	Units
V_E	Operating Supply Voltage		4		9	V
I_Q	Quiescent Current	$V_E = 6V, V_O = 0$		10	20	mA
$P_{O_{max}}$	Output Power	$V_E = 6V, R_L = 4\Omega, THD = 10\%$	0.8	1.0		W
A_V	Voltage Gain	$V_E = 6V, f = 1 kHz, 10 \mu A$ from Pin 2 to 6	20	28	30	dB
BW	Bandwidth	$V_E = 6V$ Pins 2 and 6 Open		300		kHz
THD	Total Harmonic Distortion	$V_E = 6V, R_L = 4\Omega, P_{O_{max}} = 500 mW, f = 1 kHz$ Pins 2 and 6 Open	0.2	1		%
PSRR	Power Supply Rejection Ratio	$V_E = 6V, f = 1 kHz, C_{2,3,4,5} = 10 \mu F$ Pins 2 and 6 Open Referred to Output (Note 2)		50		dB
R_{in}	Input Resistance		10	50		Ω
I_{IB}	Input Bias Current	$V_E = 6V$ Pins 7 and 8 Open		250		1A

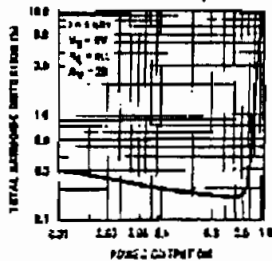
Note 1: Pins 2, 4, 5, 6, 7, 8 at $25^{\circ}C$. Above $25^{\circ}C$ use derate at $1^{\circ}C/W$ junction to case, or $0.6^{\circ}C/W$ junction to ambient.
 Note 2: Load and bypass capacitor are returned to V_E (Figure 2) rather than ground (Figure 1). PSRR is typically 30 dB.

Typical Performance Characteristics

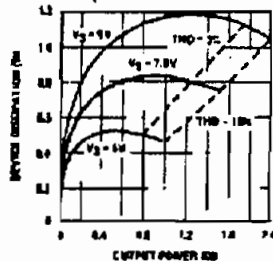


Typical Performance Characteristics (Continued)

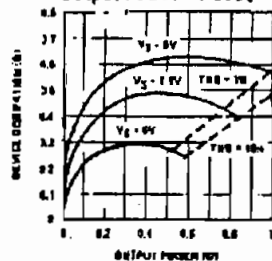
Distortion vs Output Power



Device Dissipation vs Output Power 4Ω Load



Device Dissipation vs Output Power 8Ω Load



Application Hints

Gain Control

To make the LM390 a more versatile amplifier two pins (2 and 6) are provided for gain control. With pins 2 and 6 open the 135 kΩ resistor sets the gain at 20 (26 dB). A capacitor is put from pin 2 to 6 bypassing the 135 kΩ resistor the gain will go up to 200 (46 dB). A resistor is placed in series with the capacitor the gain can be set to any value from 20 to 200. A low frequency pole in the gain response is caused by the capacitor working against the external resistor in series with the 150Ω internal resistor. If the capacitor is eliminated and a resistor connects pin 2 to 6 then the output device may suffer due to the additional dc gain. Gain control can also be done by capacitively coupling a resistor (or FET) from pin 6 to ground as in Figure 7.

Additional external components can be placed in parallel with the internal feedback resistors to tailor the gain and frequency response for individual applications. For example we can compensate poor speaker bass response by frequency shaping the feedback path. This is done with a series RC from pin 6 to 10 (paralleling the internal 15 kΩ resistor). For 6 dB effective bass boost $f_c = 15$ kΩ the sweet value for good stable operation is $f_c = 10$ kΩ. If pin 2 is open, pins 2 and 6 are bypassed then f_c as low as 2 kΩ can be used. This restriction is because the amplifier is only compensated for closed-loop gains greater than 9 V/V.

Input Biasing

The schematic shows that both inputs are biased to ground with a 50 kΩ resistor. The base current of the input transistors is about 250 nA so the inputs are at about 12.5 mV when all open. If the dc source resistance driving the LM390 is higher than 250 kΩ it will contribute very little additional offset (about 2.5 mV at the input, 50 mV at the output). If the dc source resistance is less than 10 kΩ then starting the unused input to ground will keep the offset down (about 2.5 mV at the input, 50 mV at the output). For dc source resistances between these values we can eliminate excess offset by putting a resistor from the unused input to ground equal in value to the dc source resistance. Of course a offset problem is eliminated if the input is capacitively coupled.

When using the LM390 with higher gains bypassing the 135 kΩ resistor between pins 2 and 6 is necessary to

bypass the unused input preventing degradation of gain and possible instability. This is done with a 0.1 μF capacitor or a short to ground depending on the dc source resistance of the driver input.

Bootstrapping

The base of the output transistor of the LM390 is brought out to pin 9 for bootstrapping. The output stage of the amplifier during positive swing is shown in Figure 8 with its external circuitry.

R1 + R2 set the amount of base current available to the output transistor. The maximum output current divided by beta is the value required for the current in R1 and R2.

$$R1 + R2 = \beta_0 \frac{V_{BE(2)} - V_{BE}}{0.7 V_{AX}}$$

Good design values are $V_{BE} = 0.7$ V and $\beta_0 = 100$.

Example 0.8 will into 4Ω load with $V_2 = 8$ V

$$0.7 V_{AX} = \sqrt{\frac{2 \cdot 30}{4}} = 632 \text{ mA}$$

$$R1 + R2 = 100 \left(\frac{16/21 - 0.7}{0.632} \right) = 36 \text{ k}\Omega$$

To keep the current in R2 constant during positive swing capacitor C2 is added. As the output swings positive C2 lifts R1 and R2 above the supply maintaining a constant voltage across R2. To minimize the value of C2 R1 = R2. The pole due to C2 and R1 and R2 is usually set equal to the pole due to the output coupling capacitor and the load. This gives

$$C2 = \frac{C_C}{\beta_0} = \frac{C_C}{25}$$

Example for 100 Hz pole and $R1 = 4$ kΩ, $C_C = 400$ μF and $C2 = 16$ μF. If R1 is made a diode and R2 increased to give the same current C2 can be decreased by about a factor of 4 as in Figure 4.

For reduced component count the load can replace R1. The value of R1 + R2 is the same so R2 is increased. Now C2 is both the coupling and the bootstrapping capacitor (see Figure 2).

Typical Applications (Continued)

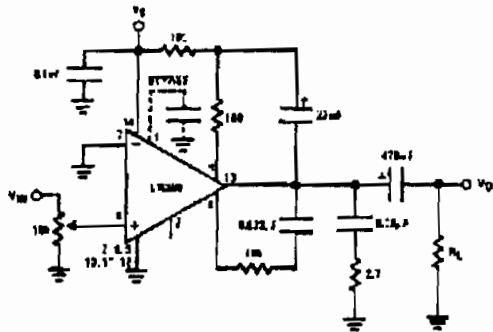


FIGURE 6(a). Amplifier with Bass Boost

1LP-77663-19

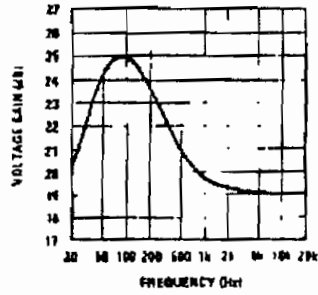


FIGURE 6(b). Frequency Response with Bass Boost

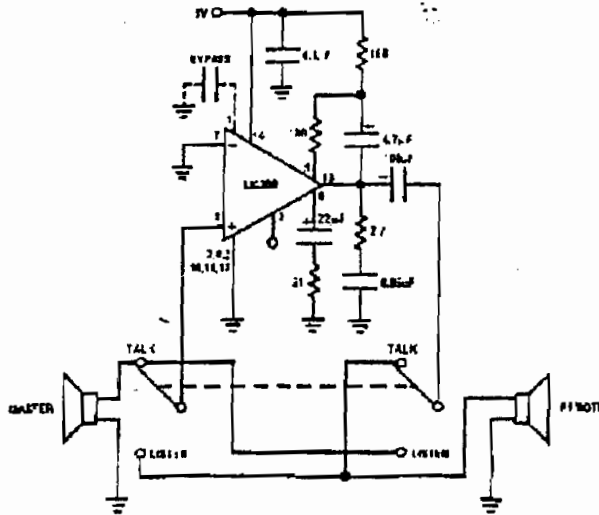


FIGURE 7. Intercom

1LP-77663-20

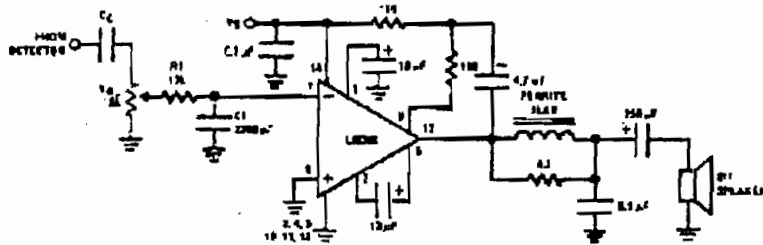


FIGURE 8. AM Radio Power Amplifier

1LP-77663-21

Note 1: Talker's supply lead and supply ground very tight.

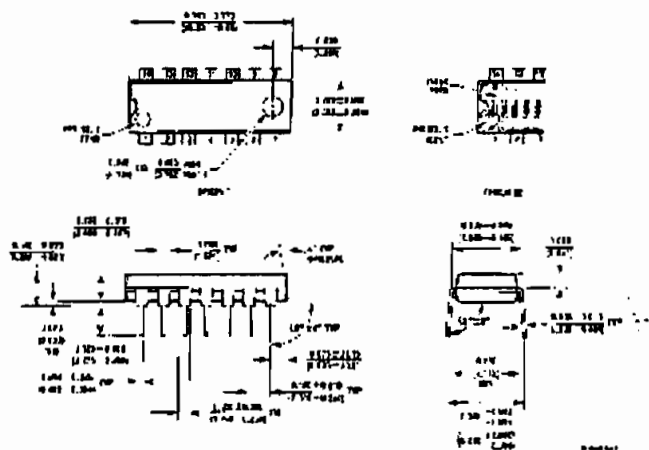
Note 2: Talker's speaker lead and ground very tight.

Note 3: Parts used in Figure 6(a): 44-48-48-730 with 3 wires c/w/b.

Note 4: R-C Load Rate Input Signal.

Note 5: All components must be spaced very close to C.

Physical Dimensions (inches) (21 inches)



**Welded Dual-In-Line Package (M)
Order Number LM390M
See NS Package Number M14A**

LIFE SUPPORT POLICY

NATIONAL'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF NATIONAL SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which (a) are intended for surgical implant into the body or (b) support or sustain life and whose failure to perform when properly used in accordance with instructions for use provided in the labeling can be reasonably expected to result in a significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system or to affect its safety or effective use.

<p>National Semiconductor Corporation 2700 Zanker Road Sunnyvale, CA 94088 Tel: (408) 737-0000 Fax: (408) 737-0000</p>	<p>National Semiconductor Europe Tel: (44) 1875-929200 Fax: (44) 1875-929200 Germany Tel: (49) 89-234370 France Tel: (33) 1-69-95-4000 Japan Tel: (81) 3-3501-7500</p>	<p>National Semiconductor Hong Kong Ltd. 23/F, Stratford Bldg. Canton Centre, 6 Canton Rd. Hong Kong Tel: (852) 2722-8000 Fax: (852) 2722-8000</p>	<p>National Semiconductor Japan Ltd. Tel: (81) 3-5561-5000 Fax: (81) 3-5561-5000</p>
---	--	--	---

© National Semiconductor Corporation, 1988. All rights reserved. This document is the property of National Semiconductor Corporation. No part of this document may be reproduced without the written permission of National Semiconductor Corporation.

ICL7662

ICL7662

CMOS Voltage Converter

SAME AS 7660, 7661
 SAME AS 7660, 7661
 7660 MAXIMUM = 10.5 VOLTS



ICL7662

GENERAL DESCRIPTION

The Intersemi ICL7662 is a monolithic high-voltage CMOS power supply circuit which offers unique performance advantages over previously available devices. The ICL7662 performs supply voltage conversion from positive to negative for an input range of +4.5V to +20.0V, resulting in complementary output voltages of -4.5V to -20V. Only 2 non-critical external capacitors are needed for the charge pump and charge reservoir functions. The ICL7662 can also function as a voltage doubler, and will generate output voltages up to +38.6V with a +20V input.

Contained on chip are a series DC power supply regulator, RC oscillator, voltage level translator, four output power MOS switches. A unique logic element senses the most negative voltage in the device and ensures that the output N-channel switch source-substrate junctions are not forward biased. This assures latchup-free operation.

The oscillator, when unloaded, oscillates at a nominal frequency of 10kHz for an input supply voltage of 15.0 volts. This frequency can be lowered by the addition of an external capacitor to the "OSC" terminal, or the oscillator may be overdriven by an external clock.

The "LV" terminal may be tied to GROUND to bypass the internal series regulator and improve low voltage (LV) operation. At medium to high voltages (+10 to +20V), the LV pin is left floating to prevent device latchup.

ORDERING INFORMATION

PART NUMBER	TEMPERATURE RANGE	PACKAGE
ICL7662CTV	0°C to +70°C	TO-99
ICL7662CPA	0°C to +70°C	8 PIN MINI DIP
ICL7662MTV	-55°C to +125°C	TO-99
ICL7662/D		DICE**

**Parameter Min/Max Limits guaranteed at 25°C only for DICE orders.

FEATURES

- No External Diode Needed Over Entire Temperature Range
- Pin Compatible With ICL7660
- Simple Conversion of +15V Supply to -15V Supply
- Simple Voltage Multiplication ($V_{OUT} = (-) nV_{IN}$)
- 99.9% Typical Open Circuit Voltage Conversion Efficiency
- 96% Typical Power Efficiency
- Wide Operating Voltage Range 4.5V to 20.0V
- Easy to Use — Requires Only 2 External Non-Critical Passive Components

APPLICATIONS

- On Board Negative Supply for Dynamic RAMs
- Localized μ -Processor (8080 Type) Negative Supplies
- Inexpensive Negative Supplies
- Data Acquisition Systems
- Up to -20V for Op Amps

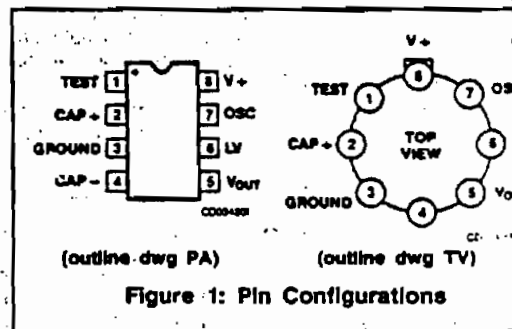


Figure 1: Pin Configurations

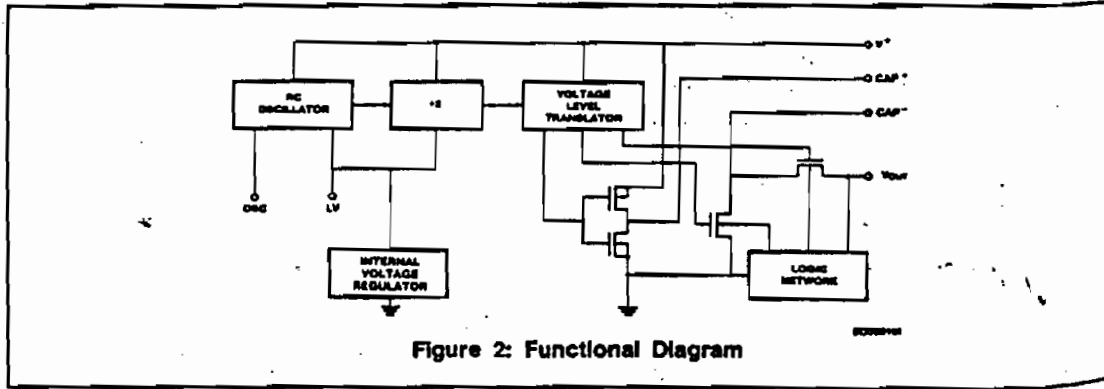


Figure 2: Functional Diagram

ABSOLUTE MAXIMUM RATINGS

Supply Voltage.....
 Oscillator Input Voltage.....
 -0.5V to +10V
 Input into LV (Note 1).....
 Output Short Duration.....

Stresses above those listed under Absolute Maximum Ratings may damage the device at the ultimate maximum rating only.

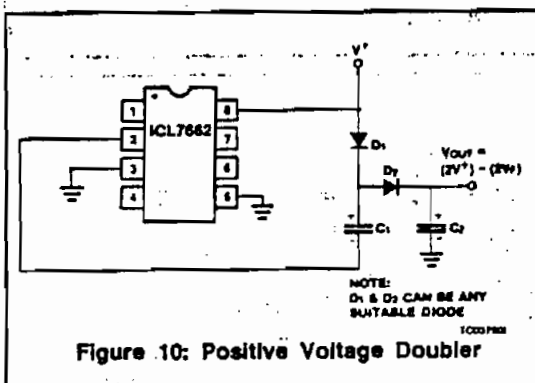
ELECTRICAL CHARACTERISTICS

SYMBOL	PARAMETER
	Supply Voltage
	Supply Voltage
	Supply Current
	Output Voltage
	Supply Current
	Output Voltage
	Oscillator Frequency
	Power Efficiency
	Voltage
	Oscillator Current

1. Connecting 4 inputs from 1
2. Derate linearly
3. Pin 1 is a T

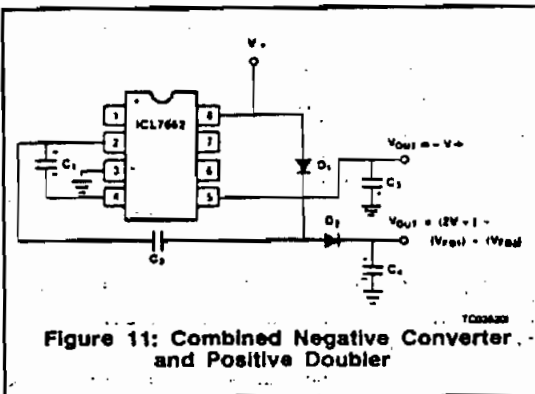
application, the pump inverter switches of the ICL7662 are used to charge C_1 to a voltage level of $V^+ - V_F$ (where V^+ is the supply voltage and V_F is the forward voltage drop of diode D_1). On the transfer cycle, the voltage on C_1 plus the supply voltage (V^+) is applied through diode D_2 to capacitor C_2 . The voltage thus created on C_2 becomes $(2V^+) - (2V_F)$ or twice the supply voltage minus the combined forward voltage drops of diodes D_1 and D_2 .

The source impedance of the output (V_{OUT}) will depend on the output current, but for $V^+ = 15$ volts and an output current of 10mA it will be approximately 70 ohms.



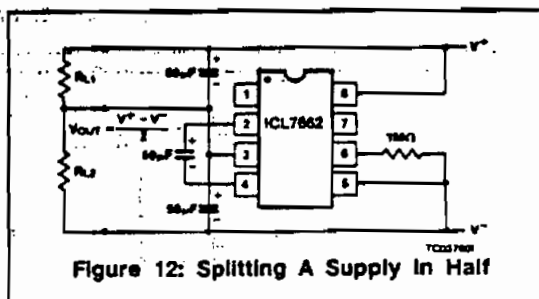
Combined Negative Voltage Conversion and Positive Supply Doubling

Figure 11 combines the functions shown in Figures 5 and 10 to provide negative voltage conversion and positive voltage doubling simultaneously. This approach would be, for example, suitable for generating +9 volts and -5 volts from an existing +5 volt supply. In this instance capacitors C_1 and C_3 perform the pump and reservoir functions respectively for the generation of the negative voltage, while capacitors C_2 and C_4 are pump and reservoir respectively for the doubled positive voltage. There is a penalty in this configuration which combines both functions, however, in that the source impedances of the generated supplies will be somewhat higher due to the finite impedance of the common charge pump driver at pin 2 of the device.



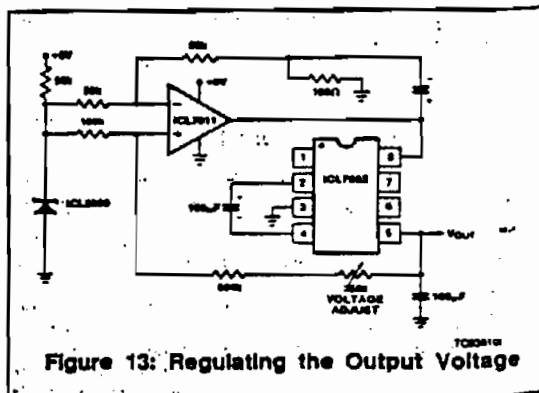
Voltage Splitting

The bidirectional characteristics can also be used to split a higher supply in half, as shown in Figure 12. The combined load will be evenly shared between the two sides and, a high value resistor to the LV pin ensures start-up. Because the switches share the load in parallel, the output impedance is much lower than in the standard circuits, and higher currents can be drawn from the device. By using this circuit, and then the circuit of Figure 7, +30V can be converted (via +15V, and -15V) to a nominal -30V, although with rather high series output resistance (~250Ω).



Regulated Negative Voltage Supply

In some cases, the output impedance of the ICL7662 can be a problem, particularly if the load current varies substantially. The circuit of Figure 13 can be used to overcome this by controlling the input voltage, via an ICL7811 low-power CMOS op amp, in such a way as to maintain a nearly constant output voltage. Direct feedback is inadvisable, since the ICL7662's output does not respond instantaneously to a change in input, but only after the switching delay. The circuit shown supplies enough delay to accommodate the 7662, while maintaining adequate feedback. An increase in pump and storage capacitors is desirable, and the values shown provides an output impedance of less than 5Ω to a load of 10mA.



OTHER APPLICATIONS

Further information on the operation and use of the ICL7662 may be found in A051 "Principals and Applications of the ICL7660 CMOS Voltage Converter" by Peter Bradshaw and Dave Bingham.

ICL7662

INTERSIL

ICL7662

ABSOLUTE MAXIMUM RATINGS

Supply Voltage 22V
 Oscillator Input Voltage (Note 1)
 -0.3V to (V⁺ + 0.3V) for V⁺ < 10V
 (V⁺ - 10V) to (V⁺ + 0.3V) for V⁺ > 10V
 Current into LV (Note 1) 20μA for V⁺ > 10V
 Output Short Duration Continuous

Power Dissipation (Note 2)
 ICL7662CTY 500mW
 ICL7662CPA 300mW
 ICL7662MTY 500mW
 Lead Temperature (Soldering, 10sec) 300°C

Stresses above those listed under Absolute Maximum Ratings may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions above those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS V⁺ = 15V, T_A = 25°C, C_{OSC} = 0, unless otherwise stated. Test Circuit Figure 3.

SYMBOL	PARAMETER	TEST CONDITIONS	LIMITS			UNIT
			MIN	TYP	MAX	
V _L	Supply Voltage Range—Lo	R _L = 10kΩ, LV = GND	4.5		11	V
V _H	Supply Voltage Range—Hi	R _L = 10kΩ, LV = Open	9		20	V
I _{SC}	Supply Current	R _L = ∞, LV = Open		.25 .30 .40	.80 .85 1.0	μA
R _{OS}	Output Source Resistance	I _O = 20mA, LV = Open		80 70 90	100 120 150	Ω
I _{SC}	Supply Current	V ⁺ = 5V, R _L = ∞, LV = GND		20 25 30	150 200 250	μA
R _{OS}	Output Source Resistance	V ⁺ = 5V, I _O = 3mA, LV = GND		125 180 200	200 250 350	Ω
f _{osc}	Oscillator Frequency			10		kHz
η	Power Efficiency	R _L = 2kΩ	93 90	98 95		%
η _{CE1}	Voltage Conversion Effic.	R _L = ∞	97	99.9		%
I _{OSC}	Oscillator Sink or Source Current	V ⁺ = 5V (V _{osc} = 0V to +5V) V ⁺ = 15V (V _{osc} = +5V to +15V)		0.5 4.0		μA

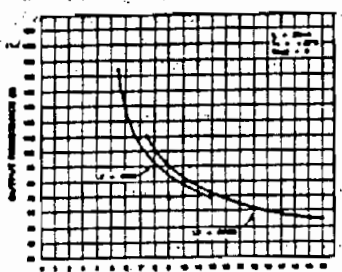
- NOTES: 1. Connecting any terminal to voltages greater than V⁺ or less than ground may cause destructive latchup. It is recommended that no inputs from sources operating from external supplies be applied prior to "power up" of the ICL7662.
 2. Derate linearly above 50°C by 5.5mW/°C.
 3. Pin 1 is a Test pin and is not connected in normal use.

5

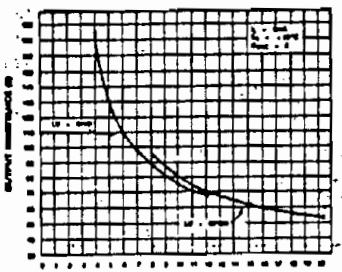
TYPICAL PERFORMANCE CHARACTERISTICS (See Test Circuit of Figure 3)

TYPICAL PERFORMANCE CHARACTERISTICS

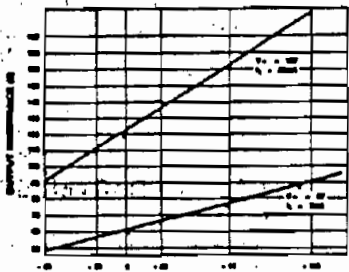
OUTPUT SOURCE RESISTANCE AS A FUNCTION OF SUPPLY VOLTAGE



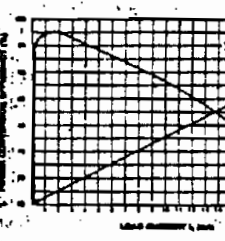
OUTPUT SOURCE RESISTANCE AS A FUNCTION OF SUPPLY VOLTAGE



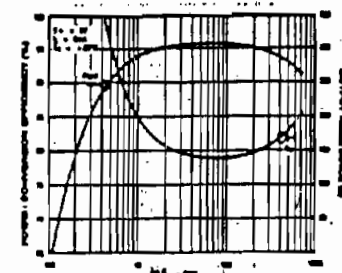
OUTPUT SOURCE RESISTANCE AS A FUNCTION OF TEMPERATURE



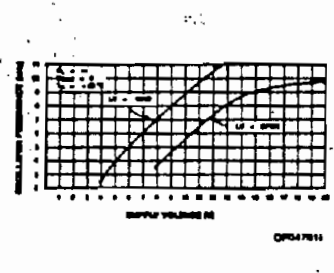
SUPPLY CURRENT & CONVERSION EFFICIENCY AS A FUNCTION OF LOAD CURRENT



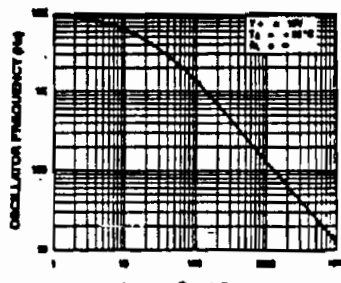
POWER CONVERSION EFFICIENCY AND OUTPUT SOURCE RESISTANCE AS A FUNCTION OF OSCILLATOR FREQUENCY



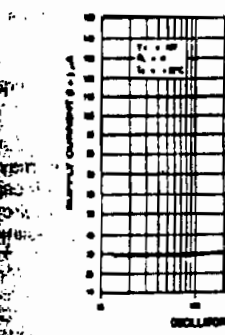
POWER CONVERSION EFFICIENCY AND OUTPUT SOURCE RESISTANCE AS A FUNCTION OF OSC. FREQUENCY



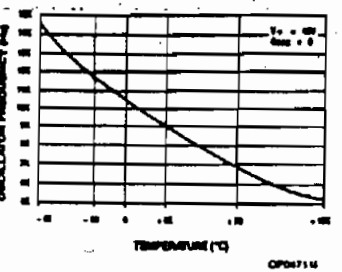
FREQUENCY OF OSCILLATION AS A FUNCTION OF EXTERNAL OSC. CAPACITANCE



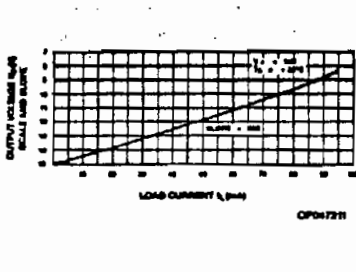
SUPPLY CURRENT OSCILLATOR



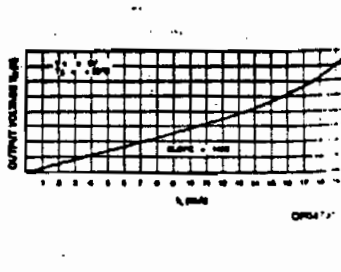
UNLOADED OSCILLATOR FREQUENCY AS A FUNCTION OF TEMPERATURE



OUTPUT VOLTAGE AS A FUNCTION OF LOAD CURRENT



OUTPUT VOLTAGE AS A FUNCTION OF LOAD CURRENT



These curves include in the load R_L from V^+ (supply current goes directly to V^+ through the ICL7662, to V^+ $I_L = 2 I_L$, so V_{OUT}

CIRCUIT DESCRIPTION

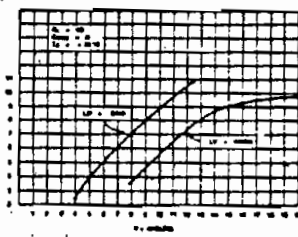
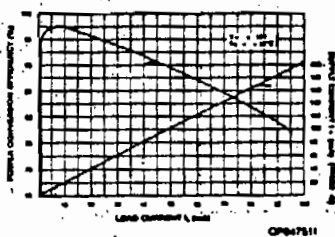
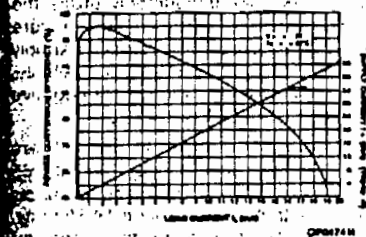
The ICL7662 contains a negative voltage regulator with external capacitors which load electrolytic capacitor. This device may be best under an idealized capacitor C_1 is charged to a voltage V_{CC} by switches S_1 and S_3 are open during this mode of operation, switch S_3 open, thereby shifting the charge. Charge is then transferred to C_2 and no load on C_2 . The output voltage is regulated more closely.

TYPICAL PERFORMANCE CHARACTERISTICS (CONT.)

SUPPLY CURRENT & POWER CONVERSION EFFICIENCY AS A FUNCTION OF LOAD CURRENT

SUPPLY CURRENT & POWER CONVERSION EFFICIENCY AS A FUNCTION OF LOAD CURRENT

FREQUENCY OF OSCILLATION AS A FUNCTION OF SUPPLY VOLTAGE



SUPPLY CURRENT AS A FUNCTION OF OSCILLATOR FREQUENCY

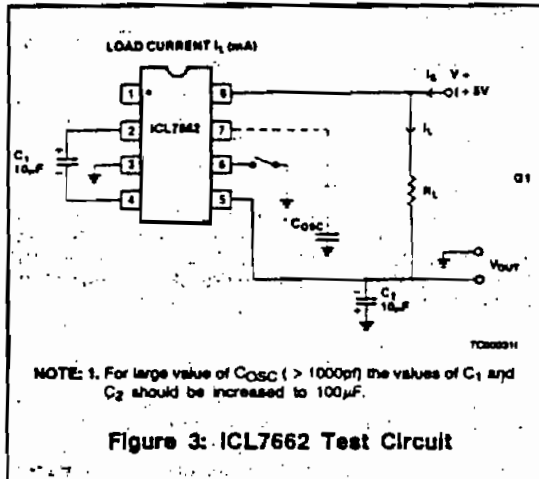
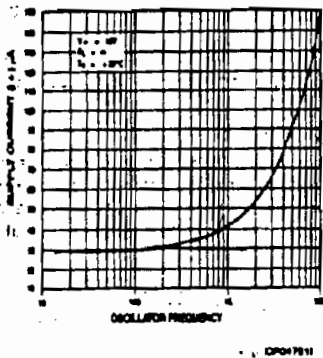


Figure 3: ICL7662 Test Circuit

These curves include in the supply current that current fed into the load R_L from V^+ (see Figure 3). Thus, approximately half supply current goes directly to the positive side of the load, and the other half, through the ICL7662, to the negative side of the load. Ideally, $I_{LOAD} \approx 2I_{IN}$, $I_S \approx 2I_L$, so $V_{IN} \cdot I_S \approx V_{LOAD} \cdot I_L$.

CIRCUIT DESCRIPTION

The ICL7662 contains all the necessary circuitry to complete a negative voltage converter, with the exception of external capacitors which may be inexpensive 10µF polarized electrolytic capacitors. The mode of operation of the device may be best understood by considering Figure 4, which shows an idealized negative voltage converter. Capacitor C_1 is charged to a voltage, V^+ , for the half cycle when switches S_1 and S_3 are closed. (Note: Switches S_2 and S_4 are open during this half cycle.) During the second half cycle of operation, switches S_2 and S_4 are closed, with S_1 and S_3 open, thereby shifting capacitor C_1 negatively by V^+ volts. Charge is then transferred from C_1 to C_2 such that the voltage on C_2 is exactly V^+ , assuming ideal switches and no load on C_2 . The ICL7662 approaches this ideal situation more closely than existing non-mechanical circuits.

In the ICL7662, the 4 switches of Figure 4 are MOS power switches; S_1 is a P-channel device and S_2, S_3 & S_4 are N-channel devices. The main difficulty with this approach is that in integrating the switches, the substrates of S_3 & S_4 must always remain reverse biased with respect to their sources, but not so much as to degrade their "ON" resistances. In addition, at circuit startup, and under output short circuit conditions ($V_{OUT} = V^+$), the output voltage must be sensed and the substrate bias adjusted accordingly. Failure to accomplish this would result in high power losses and probable device latchup.

This problem is eliminated in the ICL7662 by a logic network which senses the output voltage (V_{OUT}) together with the level translators, and switches the substrates of S_3 & S_4 to the correct level to maintain necessary reverse bias.

The voltage regulator portion of the ICL7662 is an integral part of the anti-latchup circuitry, however its inherent voltage drop can degrade operation at low voltages. Therefore, to improve low voltage operation the "LV" pin should be connected to GROUND, disabling the regulator. For supply voltages greater than 11 volts the LV terminal must be left open to insure latchup proof operation, and prevent device damage.

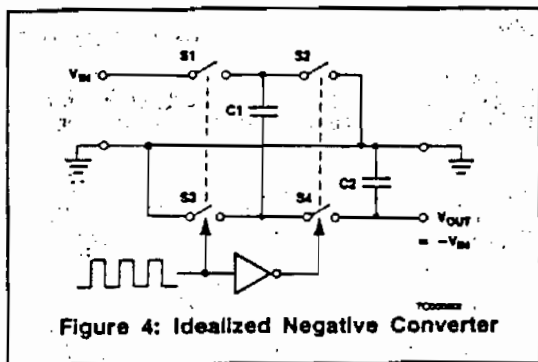


Figure 4: Idealized Negative Converter

THEORETICAL POWER EFFICIENCY CONSIDERATIONS

In theory a voltage multiplier can approach 100% efficiency if certain conditions are met:

- A The drive circuitry consumes minimal power
- B The output switches have extremely low ON resistance and virtually no offset.
- C The impedances of the pump and reservoir capacitors are negligible at the pump frequency.

The ICL7662 approaches these conditions for negative voltage multiplication if large values of C₁ and C₂ are used. ENERGY IS LOST ONLY IN THE TRANSFER OF CHARGE BETWEEN CAPACITORS IF A CHANGE IN VOLTAGE OCCURS. The energy lost is defined by:

$$E = 1/2 C_1 (V_1^2 - V_2^2)$$

where V₁ and V₂ are the voltages on C₁ during the pump and transfer cycles. If the impedances of C₁ and C₂ are relatively high at the pump frequency (refer to Figure 4) compared to the value of R_T, there will be a substantial difference in the voltages V₁ and V₂. Therefore it is not only desirable to make C₂ as large as possible to eliminate output voltage ripple, but also to employ a correspondingly large value for C₁ in order to achieve maximum efficiency of operation.

DO'S AND DON'TS

1. Do not exceed maximum supply voltages.
2. Do not connect LV terminal to GROUND for supply voltages greater than 11 volts.
3. When using polarized capacitors, the + terminal of C₁ must be connected to pin 2 of the ICL7662 and

the + terminal of C₂ must be connected to GROUND.

TYPICAL APPLICATIONS

Simple Negative Voltage Converter

The majority of applications will undoubtedly utilize the ICL7662 for generation of negative supply voltages. Figure 5 shows typical connections to provide a negative supply where a positive supply of +4.5V to 20.0V is available. Keep in mind that pin 6 (LV) is tied to the supply negative (GND) for supply voltages below 11 volts.

The output characteristics of the circuit in Figure 5 are those of a nearly ideal voltage source in series with 3Ω. Thus for a load current of -10mA and a supply voltage of +15 volts, the output voltage will be 14.35 volts. The dynamic output impedance due to the capacitor impedances is approximately 1/ωC, where:

$$C = C_1 = C_2$$

$$\text{which gives } \frac{1}{\omega C} = \frac{1}{2\pi f_{\text{pump}} \times 10^{-5}} = 3 \text{ ohms}$$

for C = 10μF and f_{pump} = 5kHz (1/2 of oscillator frequency)

Paralleling Devices

Any number of ICL7662 voltage converters may be paralleled to reduce output resistance. The reservoir capacitor, C₂, serves all devices while each device requires its own pump capacitor, C₁. The resultant output resistance would be approximately:

$$R_{\text{OUT}} = \frac{R_{\text{OUT}} \text{ (of ICL7662)}}{n \text{ (number of devices)}}$$

Cascading Devices

The ICL7662 may be cascaded as shown to produce larger negative multiplication of the initial supply voltage. However, due to the finite efficiency of each device, the practical limit is 10 devices for light loads. The output voltage is defined by:

$$V_{\text{OUT}} = -n (V_{\text{IN}})$$

where n is an integer representing the number of devices cascaded. The resulting output resistance would be approximately the weighted sum of the individual ICL7662 R_{OUT} values.

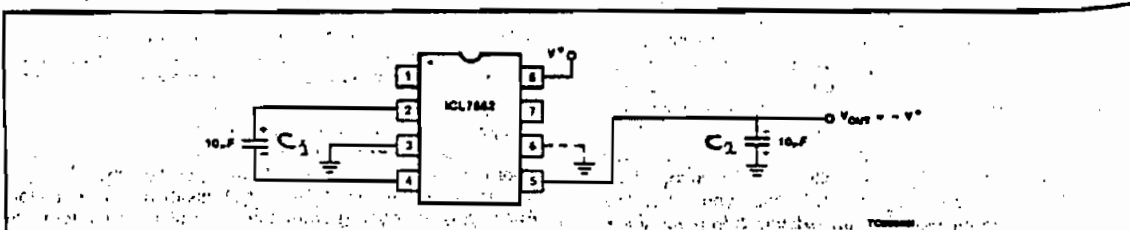


Figure 5: Simple Negative Converter

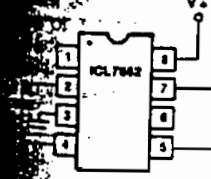


Figure 6: E

nging the ICL7662
 may be desirable in so
 considerations, to in
 achieved by over
 clock, as shown i
 device latchup, a
 with the clock out
 has generated the
 the addition of
 is required. Note
 clocking, as with im
 frequency. Output tri
 of the clock.

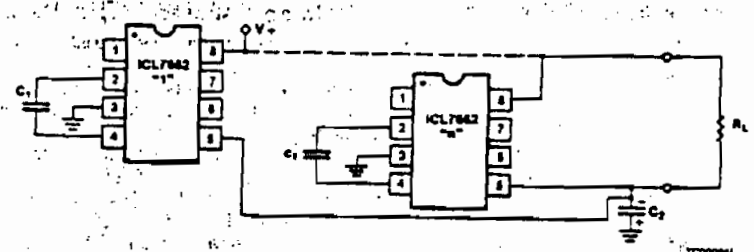


Figure 6: Paralleling Devices

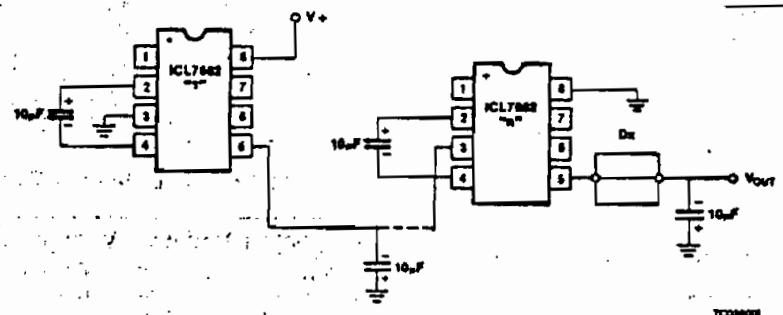


Figure 7: Cascading Devices for Increased Output Voltage

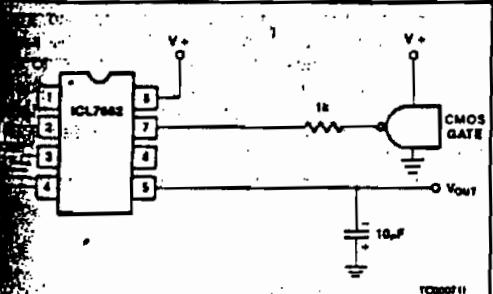


Figure 8: External Clocking

frequency. This reduces the switching losses, and is achieved by connecting an additional capacitor, C_{OSC} , as shown in Figure 9. However, lowering the oscillator frequency will cause an undesirable increase in the impedance of the pump (C_1) and reservoir (C_2) capacitors; this is overcome by increasing the values of C_1 and C_2 by the same factor that the frequency has been reduced. For example, the addition of a 100pF capacitor between pin 7 (Osc) and V^+ will lower the oscillator frequency to 1kHz from its nominal frequency of 10kHz (a multiple of 10), and thereby necessitate a corresponding increase in the value of C_1 and C_2 (from 10 μ F to 100 μ F).

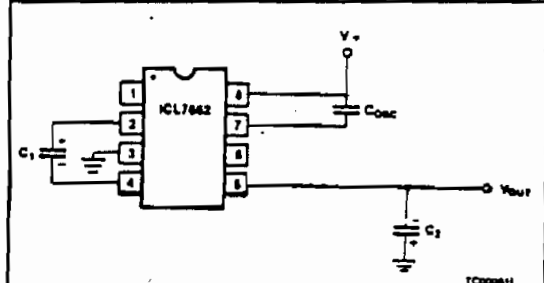


Figure 9: Lowering Oscillator Frequency

Positive Voltage Doubling

The ICL7662 may be employed to achieve positive voltage doubling using the circuit shown in Figure 10. In this

Changing the ICL7662 Oscillator Frequency

It may be desirable in some applications, due to noise or other considerations, to increase the oscillator frequency. This is achieved by overdriving the oscillator from an external clock, as shown in Figure 8. In order to prevent the device latchup, a 1k Ω resistor must be used in series with the clock output. In the situation where the device has generated the external clock frequency using internal clocking, the addition of a 10k Ω resistor to V^+ is required. Note that the pump frequency with external clocking, as with internal clocking, will be 1/2 of the clock frequency. Output transitions occur on the positive-going edge of the clock.

It is possible to increase the conversion efficiency of the ICL7662 at low load currents by lowering the oscillator



ISD1200/1400 Series

Single-Chip Voice Record/Playback Devices

10-, 12-, 16-, and 20-Second Durations

07334

GENERAL DESCRIPTION

Information Storage Devices' ISD1200/1400 ChipCorder™ series provides high-quality, single-chip record/playback solutions to short duration messaging applications. The MOS devices include an on-chip oscillator, microphone pre-amplifier, automatic gain control, antialiasing filter, smoothing filter, and speaker amplifier. An minimum record/playback subsystem can be configured with a microphone, a speaker, several passives, two push-buttons, and a power source.

Recordings are stored in nonvolatile memory cells, providing zero-power message storage. This unique solution is made possible through ISD's patented Direct Analog Storage technology (DAST™), whereby voice and audio signals are stored directly, in their natural analog form, into EEPROM memory. Direct analog storage allows natural voice reproduction in a single-chip solid-state solution.

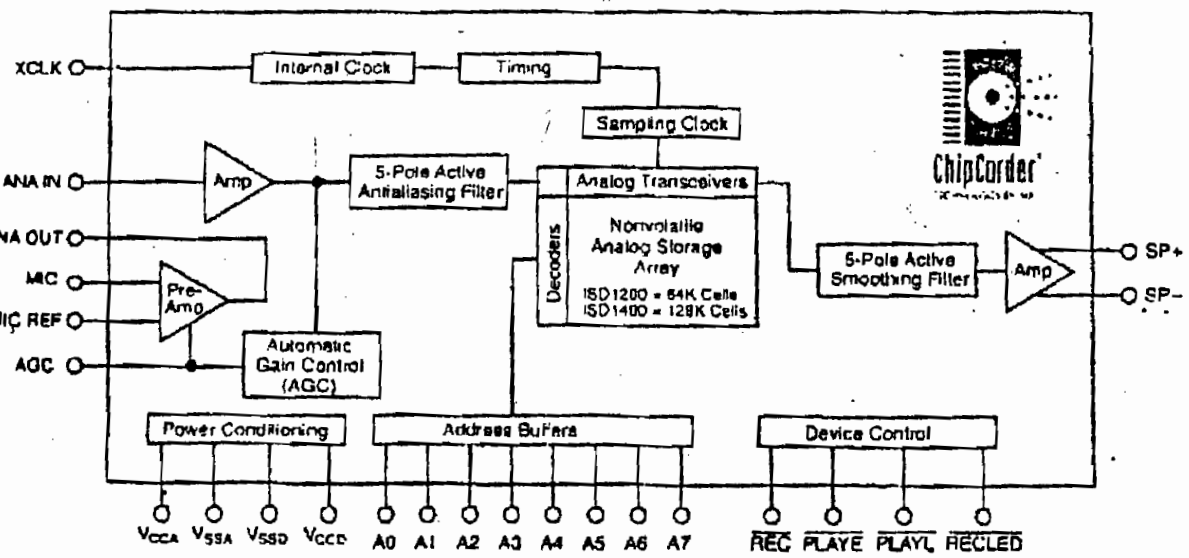
FEATURES

- Easy-to-use single-chip voice record/playback solution
 - No external ICs required
 - Minimizes external components
- High-quality, natural voice/audio reproduction
- Push-button interface
 - Playback can be edge- or level-activated
- Zero-power message storage
 - Eliminates battery backup circuits
- 100-year message retention (typical)
- 100 K record cycles (typical)
- On-chip clock source
- No programmer or development system needed
- Fully addressable to handle multiple messages
- Automatic power-down mode
 - Enters standby mode immediately following a record or playback cycle
 - Standby current 0.5 uA (typical)
- Single power supply
- Available in DIP, SOIC, and dlc form for Chip-on-Board (COB) Module assembly

ISD1200/1400 SERIES SUMMARY

Part Number	Minimum Duration (Seconds)	Maximum Input Sample Rate (KHz)	Upper Pass Band (KHz)
ISD1210	10	6.4	2.7
ISD1212	12	5.3	2.3
ISD1416	16	8.0	3.4
ISD1420	20	6.4	2.7

ISD1200/1400 SERIES BLOCK DIAGRAM



Single-Chip Solutions That Speak For Themselves™

December, 1983

DETAILED DESCRIPTION

Basic Operation

The ISD1200/1400 ChipCorder Series devices are controlled by a single signal, REC, and either of two push-button control playback signals, PLAYE (edge-activated playback), and PLAYL (level-activated playback). The ISD1200/1400 parts are configured for simplicity of design in a single-message application. Using the address lines will allow multiple message applications. Device operation is explained on page 4.

Speech Quality

ISD's patented DAST technology provides natural record and playback. The input voice signals are stored directly in nonvolatile EEPROM cells, and reproduced without the synthetic effect often heard with digital solid-state speech solutions. A complete sample is stored in a single cell, minimizing the memory necessary to store a recording of a given duration.

Automatic Power-Down Mode

At the end of a playback or record cycle, the ISD1200/1400 Series devices automatically return to a low-power standby mode, consuming typically 0.5 μ A. During a playback cycle, the device powers down automatically at the end of the message. During a record cycle, the device powers down immediately after REC is released HIGH.

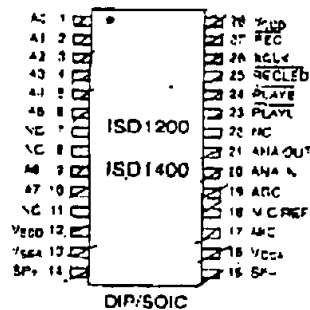
Addressing (optional)

In addition to providing simple message playback, the ISD1200/1400 Series provides a full addressing capability.

The ISD1200 Series storage array has 80 distinct addressable segments, while the ISD1400 Series storage array has 160 distinct addressable segments, providing the following resolutions.

Part Number	Resolution
ISD1210	125 ms
ISD1212	150 ms
ISD1416	100 ms
ISD1420	125 ms

ISD1200/1400 SERIES PINOUTS



Note: NC means Must Not Connect

PIN DESCRIPTIONS

Note: The REC, PLAYL, and PLAYE signals are all debounced for 50 ms. on the rising edge to prevent a false triggering from a push-button switch.

Record (REC)

The REC input is an active-LOW record signal. The device records whenever REC is LOW. This signal must remain LOW for the duration of the recording. REC takes precedence over either playback (PLAYE or PLAYL) signal. If REC is pulled LOW during a playback cycle, the playback immediately ceases and recording begins.

A record cycle is completed when REC is pulled HIGH. An end-of-message marker is internally recorded, enabling a subsequent playback cycle to terminate appropriately. The device automatically powers down to standby mode when REC goes HIGH.

Playback, Edge-Activated (PLAYE)

When a LOW-going transition is detected on this input signal, a playback cycle begins. Playback continues until an end-of-message marker is encountered or the end of the memory space is reached. Upon completion of the playback cycle, the device automatically powers down into standby mode. Taking PLAYE HIGH during a playback cycle will not terminate the current cycle.

Playback, Level-Activated (PLAYL)

When this input signal transitions from HIGH to LOW, a playback cycle is initiated. Playback continues until PLAYL is pulled HIGH, an end-of-message marker is detected, or the end of the device space is reached. The device automatically powers down to standby mode upon completion of the playback cycle.

Note: In playback, if either PLAYE or PLAYL is held LOW during EOM or OVERFLOW, the device will still enter

standby and the internal oscillator and timing generator will stop. However, the rising edge of **PLAYE** and **PLAYL** will no longer be debounced and any subsequent falling edge present on the input pins will initiate another playback.

Record LED Output (RECTED)

The output **RECTED** is LOW during a record cycle. It can be used to drive an LED to provide feedback that a record cycle is in progress. In addition, **RECTED** pulses LOW momentarily when an end-of-message marker is encountered in a playback cycle.

Microphone Input (MIC)

The microphone is usually AC-coupled to this pin via a series capacitor. The user-selectable value of the input series capacitor (together with the 10K ohm resistance internal to the chip) determines the low-frequency cutoff for the ISD1200/1400 Series passband.

Microphone Reference (MIC REF)

When **MICREF** is AC-coupled to the microphone ground, the recorded noise level is significantly reduced. Ground noise is referenced to the preamplifier. If this pin is not used, it must **NOT** be connected to any signal or voltage. It must float.

Analog Output (ANA OUT)

The microphone signal is amplified and is output to the **ANA OUT** pin. The voltage gain of the preamp is determined by the voltage level at the Automatic Gain Control (AGC) pin. The preamplifier has a maximum gain of about 24 dB for small input signal levels.

Analog Input (ANA IN)

The external capacitor connects **ANA IN** to the **ANA OUT** pin. The value of the external capacitor, together with the 3 K Ω input impedance at **ANA IN**, can be chosen to give additional cutoff at the low-frequency end of the voice passband. The **ANA IN** pin may also be used to input alternative sources of analog signals (instead of the microphone signal) through a coupling capacitor.

Automatic Gain Control (AGC)

The purpose of the AGC is to dynamically adjust the preamplifier gain, and therefore extend the range of input signals which can be applied to the microphone input without causing distortion. The AGC can considerably extend the range of recordable sound from whispers to loud voices. To use the AGC feature, an external resistor and capacitor should be connected in

parallel between the AGC pin and Ground. Recommended values are 470 K Ω and 4.7 μ F. The "attack" time of the gain control is determined by the source resistance (5 K Ω) and the external capacitor. The "release" time is determined by the external resistor and capacitor. For AGC voltages of 1.5 Volts and below, the preamplifier is at its maximum gain of 24 dB. Reduction in preamplifier gain occurs for voltages of approximately 1.8 Volts. If the AGC function is not desired, the AGC pin can be tied to Ground and the preamplifier gain will be held at its highest level of approximately 24 dB.

If operating at voltages above 5.5 V, insert a 5.1 K Ω resistor in series with the capacitor from pin 20 to pin 21 to minimize distortion.

Speaker Outputs (SP+, SP-)

The **SP+** and **SP-** pins provide direct drive for loudspeakers with impedances as low as 16 ohms. A single output may be used, but, for direct-drive loudspeakers, the two opposite-polarity outputs provide an improvement in output power of up to four times over a single-ended connection. Furthermore, when **SP+** and **SP-** are used, a speaker-coupling capacitor is not required. A single-ended connection will require an AC-coupling capacitor between the **SP** pin and the speaker. The speaker outputs are in a high-impedance state during a record cycle, and held at V_{SSA} during Power Down.

Optional External Clock (XCLK)

This signal is normally tied to ground in applications circuits. If, however, greater timing precision is desired, (internal clock has $\pm 2.5\%$ tolerance over temperature and voltage range), the chip can be externally clocked through this pin. If the **XCLK** is not used, this input should be connected to ground.

V_{CCA} and V_{CCD}

Analog and digital circuits internal to the ISD1200/1400 Series use separate power buses to minimize noise on the chip. These power buses are brought out to separate pins on the package and should be tied together as close to the supply as possible. It is important that the power supply be decoupled as close as possible to the package.

V_{SSA} and V_{SSD} (Ground)

Similar to V_{CCA} and V_{CCD} , the analog and digital circuits internal to the ISD1200/1400 Series use separate ground buses to minimize noise. These pins should be tied together as close as possible to the device.

TABLE 1. OPERATIONAL MODES

Address Ctrl. (HIGH)	Function	Typical Use	Jointly* Compatible
A0	Message cueing	Fast-forward through messages	A4
A1	Delete EOM markers	Position EOM marker at the end of the last message	A3, A4
A2	Unused		
A3	Looping	Continuous playback from Address 0	A1
A4	Consecutive addressing	Record/Play multiple consecutive messages	A0, A1
A5	Unused		

* Indicates additional operational modes which can be used simultaneously with the given mode.

Address Inputs (A0-A7)

The Address Inputs have two functions, depending upon the level of the two Most Significant Bits (MSB) of the address.

If either of the two MSBs is LOW, the inputs are ALL interpreted as address bits and are used as the start address for the current Record or Playback cycle. The address pins are inputs only and do not output internal address information as the operation progresses. Address inputs are latched by the falling edge of $\overline{\text{PLAYE}}$, $\overline{\text{PLAYL}}$ or $\overline{\text{REC}}$.

OPERATIONAL MODES

The ISD1200/1400 Series is designed with several built-in operational modes provided to allow maximum functionality with a minimum of additional components, described in detail below. The operational modes use the address pins on the ISD1200/1400 devices, but are mapped outside the valid address range. When the two Most Significant Bits (MSBs) are HIGH, the remaining address signals are interpreted as mode bits and NOT as address bits. Therefore, operational modes and direct addressing are not compatible and cannot be used simultaneously.

There are two important considerations for using operational modes. First, all operations begin initially at address 0, which is the beginning of the ISD1200/1400 address space. Later operations can begin at other address locations, depending on the operational mode(s) chosen. In addition, the address pointer is reset to 0 when the device is changed from Record to Playback, Playback to Record, or when a Power-Down cycle is executed.

Second, an Operational Mode is executed when any of the control inputs, $\overline{\text{PLAYE}}$, $\overline{\text{PLAYL}}$, or $\overline{\text{REC}}$, go LOW and the two MSBs are HIGH. This Operational Mode remains in effect until the next LOW-going control input signal, at which point the current address/mode levels are sampled and executed.

(Note: The two MSBs are on pins 9 and 10 for each ISD1200/1400 Series member.)

OPERATIONAL MODE DESCRIPTIONS

The Operational Modes can be used in conjunction with a microcontroller, or they can be hard-wired to provide the desired system operation.

A0 — Message Cueing ($\overline{\text{PLAYE}}$ or $\overline{\text{PLAYL}}$ only)

Message Cueing allows the user to skip through messages, without knowing the actual physical addresses of each message. Each control input LOW pulse causes the internal address pointer to skip to the next message. This mode should be used for Playback only, and is typically used with the A4 Operational Mode.

A1 — Delete EOM Markers ($\overline{\text{REC}}$ only)

The A1 Operational Mode allows sequentially recorded messages to be concatenated into a single message with only one EOM marker set at the end of the combined message. When this operational mode is configured, messages recorded sequentially are played back as one continuous message.

A2 — Unused

A3 — Message Looping ($\overline{\text{PLAYE}}$ or $\overline{\text{PLAYL}}$ only)

The A3 Operational Mode allows for the automatic, continuously repeated playback of the message located at the beginning of the address space. A message CAN completely fill the ISD1200/1400 device and will loop from beginning to end.

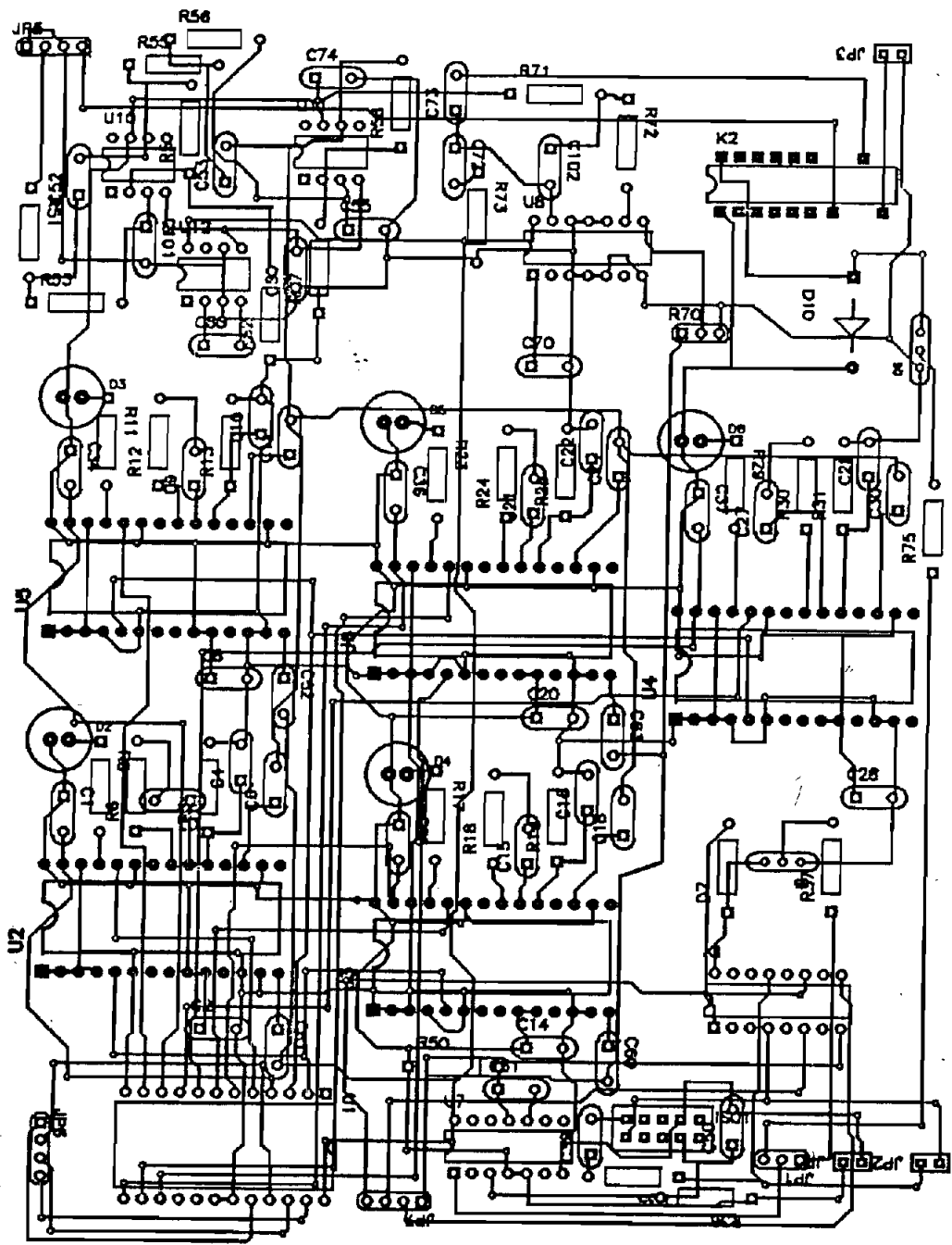
A4 — Consecutive Addressing

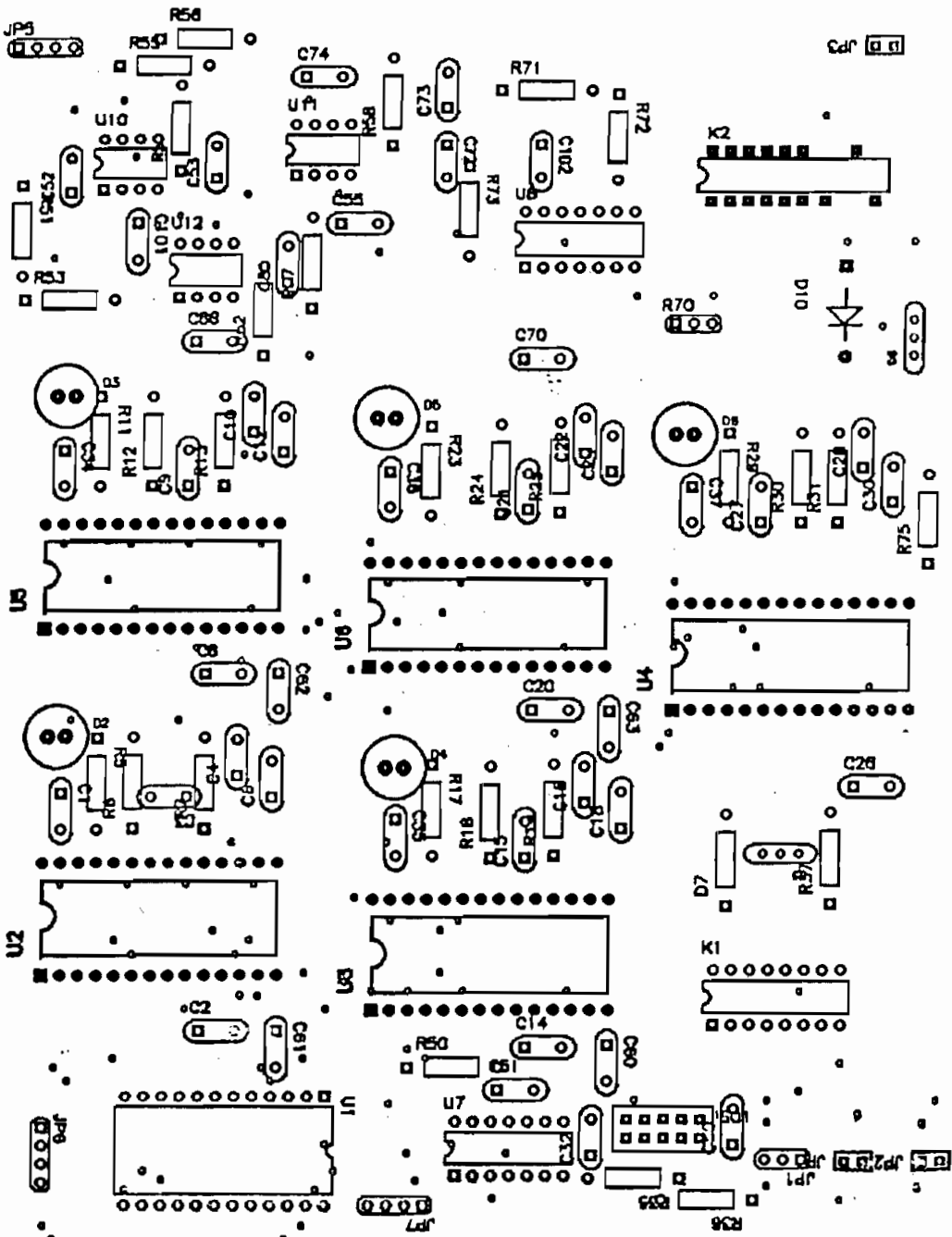
During normal operations, the address pointer will reset when a message is played through to an EOM marker. The A4 Operational Mode inhibits the address pointer reset, allowing messages to be played back consecutively.

A5 — Unused

ANEXO 3

DISEÑO DE CIRCUITOS





ANEXO 4

LISTA DE PROGRAMAS MODULOS

Politécnica Nacional
de Ingeniería Eléctrica
Departamento de Electrónica y Telecomunicaciones
Programa para realizar una contestadora telefonica
realizado por: Luis Fernando Maldonado Ch.
(septiembre 2000)
dtmf.dsp - Programa para detección de tonos multifrecuenciales

Module/RAM/ABS=0 EzDIME;

include <system.h>

DNST fs=0xc850;

EXTERNAL codecInit, rx_buf, tx_buf, stat_flag, next_cmd;

EXTERNAL dig_hist;

EXTERNAL dtmf_dec;

EXTERNAL ini_dtmf;

VAR/DIM fin_flag;

VAR/DIM estado1;

VAR/DIM estado2;

VAR/DIM seg10;

VAR/DIM clave;

VAR/DIM memc1;

VAR/DIM memo2;

VAR/DIM cntr_timbre;

VAR/DIM ini_proceso;

Interrupt vector table

jump start; rti; rti; rti; /* 00: reset */
jump irq2; rti; rti; rti; /* 04: IRQ2 */
rti; rti; rti; rti; /* 08: IRQ1 */
rti; rti; rti; rti; /* 0c: IRQ0 */
ar = dm(stat_flag); /* 10: SPORT0 tx */
ar = pass ar;
if eq rti;
jump next_cmd;
jump input_samples; /* 14: SPORT1 rx */
rti; rti; rti;
jump irqe; rti; rti; rti; /* 18: IRQE */
rti; rti; rti; rti; /* 1c: BDMA */
rti; rti; rti; rti; /* 20: SPORT1 tx or IRQ1 */
rti; rti; rti; rti; /* 24: SPORT1 rx or IRQ0 */
jump tiempo; rti; rti; rti; /* 28: timer */
rti; rti; rti; rti; /* 2c: power down */

ADSP 2181 initialization

t:
ax0=fs;
call codecInit;

initialize the dtmf variables */

call ini_dtmf;
icntl=h#0004;
imask=0;
reset fl1;
reset fl0;
cntr=100;
do lazo until ce;
cntr=16000;
do lazo until ce;
nop;
nop;
nop;

Insertar aquí inicializacion de variables)

```
ax0=16667;           (Valor del periodo del timer)
dm(0x3ffd)=ax0;
dm(0x3ffc)=ax0;     (Inicializacion del Timer)
ax0=0;
dm(0x3ffb)=ax0;

(ax0=3;
dm(clave)=ax0;
ax0=0;
dm(mem01)=ax0;
dm(mem02)=ax0;
dm(fin_flag)=ax0;   (Inicializo en cero la variable fin_flag)
dm(cntr_timbre)=ax0; (Inicializo en cero la variable cntr_timbre)
dm(ini_proceso)=ax0; (Inicializo en cero la variable ini_proceso)
dm(estad01)=ax0;
dm(estad02)=ax0;
ax0=0;
dm(seg10)=ax0;
```

```
ifc = b#000000111111111; /* clear any pending interrupt */
nop;                       /* there is a 1 cycle latency for ifc */
(reset fl1;)
```

```
espera0:
ax0=0xffff;
i0=^dig_hist;
m0=1;
l0=0;
cntr=4;
do cero until ce;
ero: dm(dig_hist)=ax0;
```

```
imask=b#1000010000; /* enable irqe interrupt */
/*
| | | | | | | | | | | timer
| | | | | | | | | | | SPORT1 rec or IRQ0
| | | | | | | | | | | SPORT1 trx or IRQ1
| | | | | | | | | | | BDMA
| | | | | | | | | | | IRQE
| | | | | | | | | | | SPORT0 rec
| | | | | | | | | | | SPORT0 trx
| | | | | | | | | | | IRQ10
| | | | | | | | | | | IRQ11
| | | | | | | | | | | IRQ1
| | | | | | | | | | | IRQ2
*/
```

```
espero:
idle;
reset fl1;
call iniban;
ax0=dm(0x3fe5);
ay0=0;
ar=ax0-ay0;
if eq jump Play11;

ay0=1;
if eq jump Play12;
```

```

ay0=3;
if eq jump Rec3;

set fl1;
jump espera0;}

espera1:
    idle;

    ax0=dm(ini_proceso);
    ar=pass ax0;
    if eq jump espera1;

b_rele:
    set fl1;                (activo el relé)
    set fl0;

bienvenida:
    call iniban;
    ax0=0x0c;                (Pongo en ALTO a PF3,PF2,PF0 para activar)
    dm(0x3fe5)=ax0;         (la salida 13 del decoder y leer mensaje de Bienvenida)
    ax0=2;                  (Pongo 2 en la bandera seg10 para que permanezca en)
    call timer1;            (ALTO durante 1 segundos)
    call limpio;
    ax0=1;                  (espero 10 seg)
    call timer1;
    call limpio;
    call iniban;
    ax0=0x0d;
    dm(0x3fe5)=ax0;
    ax0=2;
    call timer1;
    call limpio;
    imask=0x0220;          (habilito la interrupción de recepción de muestras e IRQ2)

-----
wait for interrupt and loop forever
-----*/

mainloop:
idle: /* wait here for the interrupt */

call dtmf_dec; /* do the dtmf decoding */
ax0=dm(dig_hist);
ay0=0;
ar=ax0-ay0;
if eq jump Rec1;

ay0=1;
ar=ax0-ay0;
if eq jump Rec2;

ay0=2;
ar=ax0-ay0;
if eq jump Play1;

ay0=3;
ar=ax0-ay0;
if eq jump Play2;

jump mainloop;

```

```
ax0=dm(mem01);  
ay0=0;  
ar=ax0-ay0;  
if eq jump Rec10;
```

```
ay0=1;  
ar=ax0-ay0;  
if eq jump Rec11;
```

```
ay0=2;  
ar=ax0-ay0;  
if eq jump Rec12;
```

```
ay0=3;  
ar=ax0-ay0;  
if eq jump Rec13;  
jump reset_rele;
```

10:

```
call iniban;  
ax0=0x01;           {reseteo las direcciones}  
call escribo;  
ax0=2;  
call timer1;  
ax0=0x03;           {escribo valor en PF para encender RECl}  
call escribo;  
ax0=1;              {habilito el timer con 10 segundos}  
call timer1;  
ax0=1;  
dm(mem01)=ax0;      {Dejo la bandera mem01 en 1}  
call limpio;  
jump reset_rele;
```

11:

```
call iniban;  
ax0=0x03;           {escribo valor en PF para encender RECl}  
call escribo;  
ax0=1;              {habilito el timer con 10 segundos}  
call timer1;  
ax0=2;  
dm(mem01)=ax0;      {Dejo la bandera mem01 en 2}  
call limpio;  
jump reset_rele;
```

12:

```
call iniban;  
ax0=0x05;           {escribo valor en PF para encender RECl}  
call escribo;  
ax0=1;              {habilito el timer con 10 segundos}  
call timer1;  
ax0=3;  
dm(mem01)=ax0;      {Dejo la bandera mem01 en 3}  
call limpio;  
jump reset_rele;
```

13:

```
call iniban;  
ax0=0x05;           {escribo valor en PF para encender RECl}  
call escribo;  
ax0=1;              {habilito el timer con 10 segundos}  
call timer1;  
ax0=0;  
dm(mem01)=ax0;      {Dejo la bandera mem01 en 0}  
call limpio;  
jump reset_rele;
```

```

k=0x0000;
ax0=dm(memo2);
ay0=0;
*****
if eq jump Rec20;

ay0=1;
ar=ax0-ay0;
if eq jump Rec21;

ay0=2;
ar=ax0-ay0;
if eq jump Rec22;

ay0=3;
ar=ax0-ay0;
if eq jump Rec23;
jump reset_rele;

```

c20:

```

call iniban;
ax0=0x02;           (reseteo las direcciones)
call escribo;
ax0=2;             (habilito timer con 1 segundo)
call timer1;
ax0=0x07;         (escribo valor en PF para encender REC1)
call escribo;
ax0=1;           (habilito el timer con 10 segundos)
call timer1;
ax0=1;
dm(memo2)=ax0;   (Dejo la bandera memo2 en 1)
call limpio;
jump reset_rele;

```

c21:

```

call iniban;
ax0=0x07;         (escribo valor en PF para encender REC1)
call escribo;
ax0=1;           (habilito el timer con 10 segundos)
call timer1;
ax0=2;
dm(memo2)=ax0;   (Dejo la bandera memo2 en 2)
call limpio;
jump reset_rele;

```

c22:

```

call iniban;
ax0=0x09;         (escribo valor en PF para encender REC1)
call escribo;
ax0=1;           (habilito el timer con 10 segundos)
call timer1;
ax0=3;
dm(memo2)=ax0;   (Dejo la bandera memo2 en 3)
call limpio;
jump reset_rele;

```

c23:

```

call iniban;
ax0=0x09;         (escribo valor en PF para encender REC1)
call escribo;
ax0=1;           (habilito el timer con 10 segundos)
call timer1;
ax0=0;

```

```
call limpiar;
jump reset_rele;
```

```
Rec3:
call iniban;
ax0=0x0b;
call escribo;
ax0=1;
call timer1;
call limpio;
jump espera0;
```

```
eer:
call iniban;
ax0=dm(0x3fe5);
ar=ttbit 6 of ax0;
if eq jump leer;
call limpio;
jump reset_rele;
```

```
lay11:
imask=0x0000;
call iniban;
ax0=0x01; {Reseteo las direcciones}
call escribo;
ax0=2; {espero 1seg}
call timer1;

ax0=0x04; {Leo 1°mensaje}
call escribo;
ax0=2; {espero 1 seg}
call timer1;
call limpio;
ax0=1; {Espero 10 seg}
call timer1;
call iniban;
ax0=0x04; {Leo 2°mensaje}
call escribo;
ax0=2; {espero 1 seg}
call timer1;
call limpio;
ax0=1; {espero 10 seg}
call timer1;
call iniban;
ax0=0x06; {Leo 3°mensaje}
call escribo;
ax0=2; {Espero 1 seg}
call timer1;
call limpio;
ax0=1; {Espero 10 seg}
call timer1;
call iniban;
ax0=0x06; {Leo 4°mensaje}
call escribo;
ax0=2; {Espero 1 seg}
call timer1;
call limpio;
ax0=1; {Espero 10 seg}
call timer1;
call iniban;
ax0=0x01; {reseteo las direcciones}
call escribo;
ax0=2;
call timer1;
call limpio;
jump reset_rele;
```

```
lay12:
```

```

ax0=0x02; (Reseteo las direcciones)
call escribo;
ax0=2; (espero 1seg)
call timer1;
ax0=0x08; (Leo 1°mensaje)
call escribo;
ax0=2; (espero 1 seg)
call timer1;
call limpio;
ax0=1; (Espero 10 seg)
call timer1;
call iniban;
ax0=0x08; (Leo 2°mensaje)
call escribo;
ax0=2; (espero 1 seg)
call timer1;
call limpio;
ax0=1; (espero 10 seg)
call timer1;
call iniban;
ax0=0x0a; (Leo 3°mensaje)
call escribo;
ax0=2; (Espero 1 seg)
call timer1;
call limpio;
ax0=1; (Espero 10 seg)
call timer1;
call iniban;
ax0=0x0a; (Leo 4°mensaje)
call escribo;
ax0=2; (Espero 1 seg)

call timer1;
call limpio;
ax0=1; (Espero 10 seg)
call timer1;
call iniban;
ax0=0x02; (reseteo las direcciones)
call escribo;
ax0=2;
call timer1;
call limpio;
jump reset_rele;

```

```

et_rele:
reset fl1; (Reseteo el rele para volver a esperar una nueva llamada)
reset fl0;
(insertar retardo)
ax0=0;
dm(ini_proceso)=ax0;
jump espera0;

```

```

er1:
dm(seg10)=ax0;
ena timer;
imask=0x0001;

era:
idle;
ax0=dm(estado2);
ar=pass ax0;
if eq jump espera;
ax0=0;
dm(estado2)=ax0;
rts;

```

```

an:

```

```
dm(0x3fe6)=ax0;
rts;
```

```
impio:
    ax0=0x07b0f;
    dm(0x3fe6)=ax0;
    ax0=0;
    dm(0x3fe5)=ax0;
    rts;
```

```
scribo:
    dm(0x3fe5)=ax0;
    rts;
```

```
*****
Interrupt service routines
*****/
```

```
-----
receive interrupt used for loopback
-----*/
```

```
put_samples:
    ena sec_reg;          /* use shadow register bank */
    ax0 = dm (rx_buf + 1);
    ay0 = dm (rx_buf + 2);

    dm (tx_buf + 1) = ax0;    /* just copy A/D's to D/A's */
    dm (tx_buf + 2) = ay0;

    rti;
```

```
-----
pushbutton interrupt service routine
-----*/
```

```
q2:
    ena sec_reg;
    (toggle fl1;

    ar=dm(cntr_timbre);      {Leo el contenido de la variable cntr_timbre}
    ar=ar+1;                 {Incremento el número de timbradas}
    ay0=6;                   {Pongo el valor de 5 en ay0 para comparar c
    af=ar-ay0;               {Comparo si timbró 5 veces}
    if eq jump rele;         {Si timbró 5 veces, salto a rele}
    dm(cntr_timbre)=ar;      {Actualizo la variable cntr_timbre}
    rti;
```

```
e:
    ax0=0xff;
    dm(ini_proceso)=ax0;
    ax0=0;
    dm(cntr_timbre)=ax0;
    rti;
```

```
-----TIMER-----}
```

```
apo:
    ena sec_reg;
    ax0=dm(seg10);
    ay0=1;
    ar=ax0-ay0;
    if eq jump diez;
```

```
ay0=2;
ar=ax0-ay0;
if eq jump uno;
***;
```



```
ar=dm(estado1);
ar=ar+1;
ay0=10020;
af=ag-ay0;
if eq jump bandera;
dm(estado1)=ar;
rti;
```

no:

```
ar=dm(estado1);
ar=ar+1;
ay0=1020;
af=ar-ay0;
if eq jump bandera;
dm(estado1)=ar;
rti;
```

bandera:

```
ax0=0xff;
dm(estado2)=ax0;
ax0=0;
dm(estado1)=ax0;
rti;
```

-----SUBROUTINA DE ATENCION A LA INTERRUPCION IRQ2-----

que:

```
(ena sec_reg;
ax0=0xff;
dm(fin_flag)=ax0;)
rti;
```

ENDMOD;

```
module/ram      DTMF;
```

```
Data memory )
```

```
external rx_buf;      ( filled by autobuffering with new samples )
```

```
Program memory ]
```

```
entry dtmf_dec;      ( called each time new samples are stored (125µs) )
```

```
entry ini_dtmf;      ( called once during initialization after reset )
```

```
*****
```

```
* DTMF_DEC - subroutine (Vienna, Feb.10.1998)
```

```
* -----  
* This routine decodes DTMF-tones into hex-digits
```

```
* calling parameters:      none
```

```
* return values:          digit stored in digit-buffer  
*                          excessive digits are ignored
```

```
* altered registers:      registers are NOT preserved, except i6,i7
```

```
* computation time:      feedback:      731 cycles  
*                          feedforward:  619 cycles
```

```
*****
```

```
const units          = 2;      ( total number of units          )
```

```
const max_dig        = 16;     ( maximum number of digits      )
```

```
const buf_siz        = 1+max_dig; ( digit-count + up to 16 digits )
```

```
const min_tone_level = 0x0003; ( min "tone-present" mnsqr level )
```

```
const notone_factor  = 0x0400; ( 1/32 = (notone / peak) - ratio )
```

```
const max_2ndharm_level = 0x0100; ( mnsqr of 2nd harm must be lt this level )
```

```
const maxfortwist    = 0x32F5; ( quotient row/col must be gt this value )
```

```
const maxrevtwist    = 0x1449; ( quotient col/row must be gt this value )
```

```
const pass_posttests = 0;
```

```
const fail_minsig    = 1;
```

```
const fail_relpeak   = 2;
```

```
const fail_twist     = 3;
```

```
const fail_2ndharm   = 4;
```

```
const baddigitcode   = 0xFFFF; ( output code for non-digit )
```

```
*****
```

```
ar/dm/ram count200;      ( counts samples 1, 2, 3, ..., 200 )
```

```
ar/dm/ram unit_nr;      ( unit-number: 0...5 for feedforward )
```

```
ar/dm/ram Q1Q2_buf_ptr; ( ptr to Q1Q2-buffer for feedforward )
```

```
ar/dm/ram dig_hist_ptr; ( ptr to dig-history for feedforward )
```

```
ar/dm/ram dig_buf[buf_siz*units]; ( digit-buffer for each unit )
```

```
ar/dm/ram/circ in_samples[units]; ( input samples (scaled down 8 bits) )
```

```
ar/dm/ram/circ Q1Q2_buf[16*2*units]; ( feedback-loop storage elements )
```

```
ar/dm/ram/circ mnsqr_reslt[8]; ( 1.15 mnsqr Goertzel result values )
```

```
ar/dm/ram maxrowval,      ( 1.15 mnsqr value of max row fundamental )
```

```
whichrow,      ( 0,1,2,3,4 means: invalid, row1, row2, row3, row4 )
```

```
maxcolval,      ( 1.15 mnsqr value of max col fundamental )
```

```
whichcol,      ( 0,1,2,3,4 means: invalid, col1, col2, col3, col4 )
```

```
failurecode;   ( see .const definitions above )
```

```
ar/dm/ram fortwistflag, ( 1,0 "boolean" 1 means forward twist exists )
```

```
revtwistflag, ( 1,0 "boolean" 1 means reverse twist exists )
```

```
twistval;      ( 1.15 mnsqr quotient row/col or col/row )
```

```

var/dm/ram      dig_hist[2*units];      ( remembers past 2 digits/non-digits )

var/pm/ram/circ coefs[16];      ( 2.14 Goertzel coefs: 2*cos(2*PI*k/N) )
init coefs:      0x6D4C00, 0x694C00, 0x646500, 0x5E9B00,
                 0x4A8100, 0x3FC500, 0x331D00, 0x246300,
                 0x3AA600, 0x2D3F00, 0x1D7D00, 0x0BD800,
                 0x06BB00, 0xBF8900, 0xA8D200, 0x94B000;

var/pm/ram      digit_lut[16]; ( digit lookup table )
init digit_lut:  0x000100, 0x000400, 0x000700, 0x000E00, ( 1,4,7,* )
                 0x000200, 0x000500, 0x000800, 0x000000, ( 2,5,8,0 )
                 0x000300, 0x000600, 0x000900, 0x000F00, ( 3,6,9,# )
                 0x000A00, 0x000B00, 0x000C00, 0x000D00; ( A,B,C,D )

global          dig_hist;
*****}

mf_dec:
  si = dm(rx_buf+1);      ( read PCM-input (unit 0) )
  sr = ashift si by -8 (lo); ( scaling to prevent overflow )
  dm(in_samples) = sr0;
  si = dm(rx_buf+2);      ( read PCM-input (unit 1) )
  sr = ashift si by -8 (lo);
  dm(in_samples+1) = sr0;

  i0 = ^in_samples;      ( initialize pointer-register )
  i1 = ^Q1Q2_buf;        (
  i4 = ^coefs;           (

  l0 = %in_samples;      ( initialize length-register )
  l1 = %Q1Q2_buf;        (
  l4 = %coefs;           (

  m0 = -1;               ( initialize modify-register )
  m1 = 1;                (
  m2 = 16;               (
  m4 = 1;                (

  ay0 = dm(count200);    ( read Goertzel feedback count )
  ar = ay0 - 1;          ( decrement )
  dm(count200) = ar;     ( restore )
  if lt jump last;      ( if less than zero, do feedforward )

  cntr = units;          ( number of units )
  do unt_lop until ce;
  ay1 = dm(i0,m1);       ( get sample for channel (1.15) )
  cntr = 16;             ( 8 fundamentals, 8 2nd_harmonics per chan )
  do ton_lop until ce;
  mx0=dm(i1,m1), my0=pm(i4,m4); ( get Q1 (1.15), COEF (2.14) )
  mc=mx0*my0(rnd), ay0=dm(i1,m0); ( Q1*COEF (2.30), Q2 (1.15) )
  sr=ashift mc1 by 1 (hi); ( change (2.30) to (1.15) )
  ar=sr1-ay0;            ( Q1*COEF - Q2 (1.15) )
  ar=ar+ay1;            ( Q1*COEF - Q2 + sample(1.15) )
  dm(i1,m1)=ar;         ( result = new Q1 )
on_lop: dm(i1,m1)=mx0; ( old Q1 = new Q2 )
at_lop: nop;           ( do next channel )
  rts;

-----}
As the digit-evaluation during the feedforward phase consumes so much ;
processor real-time, just one digit is evaluated for each 125 as int. )

st:  i1 = dm(Q1Q2_buf_ptr); ( --> Q1Q2-buffer for this unit )
     i2 = ^msqr_rslt;      ( destroyed in check2ndharm ! )
     i3 = dm(dig_hist_ptr); ( --> dig_history for this unit )
     i4 = ^coefs;         ( destroyed in check2ndharm ! )

```

```

12 = %mnsqr_rslt;
13 = 0;

cntr = 8;
do freqlast until ce;
  call mnsqr;
freqlast: nop;

call maxrowcol;
call minsiglevel;

call no_other_peaks;

call twisttests;
call check2ndharm;
call outputcode;

il = dm(Q1Q2_buf_ptr);
modify(il,m2);
modify(il,m2);
dm(Q1Q2_buf_ptr) = il;

dm(dig_hist_ptr) = i3;

ay0 = dm(unit_nr);
ar = ay0 + 1;
dm(unit_nr) = ar;
ay0 = units;
none = ar - ay0;
if ge call restart;
rts;

```

----- S U B R O U T I N E S -----

```

NI_DTMF clears digit-history buffer (called only after reset)
}

ESTART clears Goertzel feedback buffers, resets counter value
initializes pointers for next feedforward phase
}
}
}
computation time: 204 cycles
}

_dtmf: il = ^dig_hist;
  ll = 0;
  ml = 1;
  cntr=%dig_hist;
do ini_dig until ce;
  call _dig;
  dm(il,ml)=baddigitcode;
}

restart: il = ^Q1Q2_buf;
  cntr=%Q1Q2_buf;
do zloop until ce;
  call _zp;
  dm(il,ml)=0;

  ax0 = ^Q1Q2_buf;
  dm(Q1Q2_buf_ptr) = ax0;
  ax0 = ^dig_hist;
  dm(dig_hist_ptr) = ax0;

  ax0=200; dm(count200)=ax0;
  ax0=0; dm(unit_nr)=ax0;
rts;

```

----- }
ISQR calculates magnitude-squared (mnsqr) from Goertzel feedback results for tone frequencies


```
ar=ax0-ay0;
if lt jump failsiglevel;
```

```
ax0=dm(maxcolval);
ar=ax0-ay0;
if ge jump done1;
```

failsiglevel:

```
ax0 = 0;
dm(whichrow)=ax0;           ( store to whichrow )
dm(whichcol)=ax0;          ( store to whichcol )
ay0=fail_minsig;
dm(failurecode)=ay0;       ( store to failurecode )
done1: rts;
```

-----|
NO_OTHER_PEAKS verifies that only one valid row tone and only one col |
tone is present |

INPUT: pointer to top of channel's mnsqr buffer |
index of detected row and col tones |
OUTPUT: failurecode set if test fails |

computation time: 41 cycles |

_other_peaks:

```
ax0 = dm(maxrowval); ( 1.15 mnsqr value of max row fundamental )
ay0 = dm(maxcolval); ( 1.15 mnsqr value of max col fundamental )
ar = ax0 + ay0;      ( ax0, ay0 < 0x0FFF --> no overflow possible )
my0 = notone_factor; ( max notone level treshold must be smaller )
mr = ar*ay0 (rnd);  ( than row-peak + col-peak by notone_factor )
```

af=pass 0;

cntr=8;

do looper until ce;

ay0=dm(i2,m1);

ar=mrl-ay0;

looper: if lt af=af+1;

ax1=2;

(check if only 2 tones are over)

ar=ax1-af;

(their max notone level thresholds)

if eq jump done2;

clearpeak:

ax0=0;

(clear whichrow,col)

dm(whichrow)=ax0;

dm(whichcol)=ax0;

ay0=fail_relpeak;

dm(failurecode)=ay0; (set failurecode)

done2: rts;

-----|
TWISTTESTS checks difference between row tone level and col tone level |

INPUT: index of detected row and col tones |

value of detected row and col tones |

OUTPUT: forward twist flag or reverse twist flag set appropriately |

twist amount as a ratio (row/col [fwd] or col/row [rev]) |

failurecode set if test fails |

computation time: 35 cycles |

twisttests:

mx0=0;

mx1=1;

ax0=dm(maxrowval);

ay0=dm(maxcolval);

ar=ax0-ay0;

if gt jump reverse;

```

dm(revtwistflag)=mx0;
af=pass ax0, ax0=ay0;
ay0=0;
divs af,ax0;
divq ax0; divq ax0; divq ax0; divq ax0; divq ax0;
divq ax0; divq ax0; divq ax0; divq ax0; divq ax0;
divq ax0; divq ax0; divq ax0; divq ax0; divq ax0;
dm(twistval)=ay0;          { ay0 = maxrowval / maxcolval }
ax0=maxfortwist;
ar=ax0-ay0;
if gt jump failtwist;
jump done3;

```

```

verse: dm(fortwistflag)=mx0;
dm(revtwistflag)=mx1;          { row tone is stronger }
af=pass ay0;
ay0=0;
divs af,ax0;
divq ax0; divq ax0; divq ax0; divq ax0; divq ax0;
divq ax0; divq ax0; divq ax0; divq ax0; divq ax0;
divq ax0; divq ax0; divq ax0; divq ax0; divq ax0;
dm(twistval)=ay0;          { ay0 = maxcolval / maxrowval }
ax0=maxrevtwist;

ar=ax0-ay0;
if le jump done3;

```

```

iltwist:
dm(whichrow)=mx0;
dm(whichcol)=mx0;
ay0=fail_twist;
dm(failurecode)=ay0;
done3: rts;

```

-----|
CHECK2NDHARM checks for excessive energy in second harmonics of |
detected tones. |
|

INPUT: pointer to top of channel's Goertzel feedback buffer |
index of detected row and col tones |
variables which hold channel's 2nd harmonic levels |
OUTPUT: value of channel's row and col 2nd harmonic levels |
failurecode set if test fails |
|

computation time: 62 cycles |
|

```

eck2ndharm:
il=dm(Q1Q2_buf_ptr);          { ptr to Q1Q2-buf for this unit }
ay0=dm(whichrow);
ar=ay0-1;                      { range: 1,2,3,4 ==> 0,1,2,3 }
sr=ashift ar by 1 (hi);        { range: 0,1,2,3 ==> 0,2,4,6 }
ay1=16;
ar=srl+ay1;
m3=ar;
modify(il,m3);                  { il points to ^Q1Q2_buf+16+2*(whichrow-1) }
ax0=^coefs;
af=ax0+ay0;
ax0=7;
ar=ax0+af;
i4=ar;                          { i4 points to ^coefs+8+whichrow-1 }
i2=^rowharm;                    { i2 points to ^rowharm }
call mnsqr;
ax0=dm(rowharm);
ay0=max_2ndharm_level;
ac=ax0-ay0;
if gt jump fail2ndharm;

il=dm(Q1Q2_buf_ptr);          { ptr to Q1Q2-buf for this unit }

```

```

ay0=dm(whichcol);
ar=ay0-1;          { range: 1,2,3,4 ==> 0,1,2,3 }
sr=ashift ar by 1 (hi);  { range: 0,1,2,3 ==> 0,2,4,6 }
ay1=24;
ar=sr1+ay1;
m3=ar;
modify(i1,m3);      { i1 points to ^Q1Q2_buff+16+8+2*(whichcol-1) }
ax0=^coefs;
af=ax0+ay0;
ax0=11;
ar=ax0+af;
i4=ar;             { i4 points to ^coefs+8+4+whichcol-1 }
i2=^colharm;      { i2 points to ^colharm }
call mnsqr;
ax0=dm(colharm);
ay0=max_2ndharm_level;
ar=ax0-ay0;
if le jump done4;
call2ndharm:
ax0=0;
dm(whichrow)=ax0;
dm(whichcol)=ax0;
ay0=fail_2ndharm;
dm(failurecode)=ay0;
done4: rts;

```

```

OUTPUTCODE generates hexadecimal value for a given DTMF input
digit_history updated, failurecode cleared

```

```

INPUT: index of detected row and col tones
failurecode

```

```

OUTPUT: digit_history updated with latest hex output code
message generated if the current code is different from the
one before that
failurecode cleared for next DTMF decode operation

```

```

computation time: 45 cycles

```

```

inputcode:

```

```

ay0=dm(failurecode); { read failurecode }
ar=pass ay0;         { test failurecode }
if ne jump nodigit;

ay0=dm(whichrow);   { read row code }
ar=ay0-1;           { dec row }
sr=lshift ar by 6 (hi);
ay0=dm(whichcol);   { read column code }
ar=ay0-1;           { dec column }
sr=sr or lshift ar by 2 (hi);
ay0=^digit_lut;     { look up digit detected }
ar=sr1+ay0;
i5=ar;
i5=0;
ax0=pm(i5,m4);      { read digit }
jump readlist;

```

```

digit: ax0=baddigitcode;

```

```

adlist:ay0=dm(i3,m1); { read digit(n-1) }
ay1=dm(i3,m0);       { read digit(n-2) }
ar=ax0-ay1;          { cmp digit(n-2), digit(n) }
if eq jump pushlist;
ar=ax0-ay0;          { cmp digit(n-1), digit(n) }
if ne jump pushlist;
ay1=baddigitcode;
ar=ax0-ay1;

```



```

if eq jump pushlist;           | don't store non-digit code   |
ac = dm(unit_nr);             | get current unit-nr (0..5)   |
my0 = buf_siz;                |                               |
nr = ar*my0(uu);              | unit-nr * buf_siz           |
sr = lshift nr0 by -1 (hi);   | compensate fractional mode    |
ay1 = ^dig_buf;               | ptr to dig_buf of first unit |
ar = srl+ay1;                 |                               |
i5 = ar;                       | i5 points to digit-count     |
m5 = 0;                        |                               |
ax1 = dm(i5,m5);              | count of digits already stored|
ay1 = max_dig;                | maximum number of digits     |
none = ax1-ay1;               |                               |
if ge jump pushlist;         | ignore superfluous digits    |
ar = ax1+1;                   | else increment digit-counter  |
m5 = ar;                       | count can be used as modifier |
dm(i5,m5) = ar;               | count stored, i5 -> digit-slot|
dm(i5,m4) = ax0;              | store new digit in slot      |

```

```

shlist:dm(i3,m1)-ax0;
dm(i3,m1)=ay0;
ax0=pass_posttests;
dm(failurecode)=ax0;         | reset failurecode |
rts;

```

ndmod;

BIBLIOGRAFÍA

ANALOG DEVICES, ADSP-2100 Family. EZ-KIT Lite Reference Manual, Canadá 1995.

ANALOG DEVICES, ADSP-2100 Family Development Tools Data Sheet, USA 1995.

ANALOG DEVICES, ADSP-2100 Family DSP Microcomputers ADSP-21xx Data Sheet, USA 1996.

ANALOG DEVICES, ADSP-2100 Family User's Manual, Canadá 1995.

ANALOG DEVICES, Digital Signal Processing Applications using the ADSP-2100 Family Volume 1, <http://www.analog.com>.

ANALOG DEVICES, Digital Signal Processing Applications using the ADSP-2100 Family Volume 2, <http://www.analog.com>.

ANALOG DEVICES, DSP Microcomputer ADSP-2181 Data Sheet, USA 1995.

OPPENHEIN, Alan V., SCHAFFER, Ronald W., Digital Signal Processing, Ed. Prentice-Hall, 1975

TOCCI, Ronald J., Sistemas Digitales. Principios y Aplicaciones, Ed. Prentice-Hall Hispanoamericana, México 1993.

BOYLESTAD, Robert., NASHELSKY, Louis., Electrónica Teoría de Circuitos, 5ª edición. Ed Prentice-Hall Hispanoamericana, México 1994.

DIRECCIONES WEB:

<http://www.isd.com>

<http://www.tamura.com>

<http://www.panasonic.com>

<http://www.siemens.com>

<http://www.nteinc.com>

<http://www.jameco.com>

VASQUEZ, Fernando., Implementación de un Laboratorio Básico de Procesamiento Digital de Señales., Escuela Politécnica Nacional., Quito 1997.