

# **ESCUELA POLITÉCNICA NACIONAL**

**ESCUELA DE INGENIERÍA**

**DISEÑO Y CONSTRUCCIÓN DE UN REGISTRO DE  
VARIACIONES DE CARGA PARA UN SISTEMA  
FOTOVOLTAICO**

**PROYECTO PREVIO A LA OBTENCIÓN DEL TÍTULO DE  
INGENIERO EN ELECTRÓNICA Y TELECOMUNICACIONES**

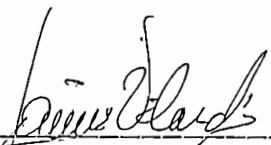
**TITO ANTONIO AGUIRRE QUEVEDO**

**DIRECTOR: ING. TARQUINO SANCHEZ A.**

**Quito, Diciembre de 2001**

**CERTIFICACIÓN:**

Certifico que el presente trabajo ha sido realizado en su totalidad por el señor Tito Antonio Aguirre Quevedo bajo mi asesoramiento.



---

Ing. Jaime Velarde  
Director de Proyecto (E)

**DEDICATORIA:**

A mis queridos padres:  
Tito Bolívar y Zoila Camen

A mi amada esposa:  
Lidia Emperatriz

A mis adorados hijos:  
Antonio Andrés y Mario Antonio

## AGRADECIMIENTO:

Te agradezco Señor, mi Dios, pues en el desarrollo de este trabajo me has permitido renovar y fortalecer mi fé en Tí. Gracias por haber enviado a tantos siervos tuyos a socorrerme, tantos que no recuerdo a todos.

Gracias por:

Tarquino Sánchez

Juan Paz

José Puebla

Jaime Velarde

Marcelo Guarderas

Y muy especialmente por Gustavo Herrera y María Echeverría que han dado tanto de sí para ayudarme.

## INDICE

INTRODUCCIÓN	ix
<b>CAPITULO 1.</b>	
<b>FUNDAMENTOS TEÓRICOS.</b>	1
1.1.- Características del proceso	1
1.1.1.- Características generales	1
1.2.- Acumuladores de energía	5
1.2.1.- Teoría de los acumuladores de energía eléctrica	5
1.2.2.- Características de la carga de acumuladores	5
1.2.3.- Características de los métodos de descarga	7
1.2.4.- Relación de las baterías con el circuito externo	8
<b>CAPITULO 2.</b>	
<b>DISEÑO Y CONSTRUCCIÓN DE REGISTRO DE VARIACION DE CARGA</b>	
2.1.- Visión General del Registro de Variaciones de Carga (R.V.C)	10
2.2.- Construcción del Registro de Variaciones de Carga R.V.C.	13
2.2.1.- Diagrama General del R.V.C.	13
2.2.2.- Sistema de Adquisición de Datos	14
2.2.2.1.- Señales de Entradas para Control	14
2.2.2.1.1.- Circuito de Muestreo de Voltaje	15
a).- Circuito Seguidor de Voltaje	15
2.2.2.1.2.- Circuito de Muestro de Corriente	16
a).-Circuito Sensor de Corriente	17
b).-Circuito Acondicionador de Señal	18
c).-Circuito Inversor de Voltaje	23
2.2.2.2.-Selector de Entradas para Control	25
2.2.2.3.-Convertor Analógico-Digital	27
2.2.2.3.1.-Generador de Pulso de Inicio	28
2.2.2.3.2.-Reloj para el ADC0808	29
2.2.2.4.-Interfaz con el usuario: Teclado	30

2.2.2.5.-Codificador de Teclado	32
2.2.3.- Circuito de Control Digital	34
2.2.3.1.-Microcontrolador	34
2.2.3.2.-Selección de dispositivos controlados por microcontrolador	35
2.2.3.2.1.-Transferencia de información	37
2.2.3.3.- Almacenamiento de información	38
2.2.3.3.1.- Lectura/Escritura de información	40
2.2.4.- Interfaz de Salida	40
2.2.4.1.- Manejo de Salidas de Control	41
2.2.4.1.1.-Salidas de Control en tarjeta digital	41
2.2.4.1.2.- Manejo de Salidas de Control en Etapas de Fuerza	42
a).- Relés de Estado Sólido	42
b).- Relés electromecánicos	45
c).-Señalización Visual del modo de operación	46
2.2.4.2.- Interfaz con el usuario : Pantalla	46
2.2.5.1.- Diagrama del R.V.C.: Circuito de control digital	49
2.2.5.2.- Diagrama del R.V.C.: Circuito de fuerza	50
2.3.- Desarrollo de Software en lenguaje assembler	51
2.3.1.- Aspectos Generales del Programa	51
2.3.2.- Programas de Inicialización	52
2.3.2.1.- Programa de Reset e Inicio	61
2.3.2.1.1.-Presentación Inicial de Mensajes	62
2.3.2.2.-Programa de ingreso de datos	62
2.3.2.2.1.- Subrutina INGDAT	63
2.3.3.-Programas de Control y Almacenamiento	67
2.3.3.1.-Programas de conversión de datos	67
2.3.3.1.1.- Subrutina BCDABIN	67
2.3.3.1.2.- Subrutina ASIGKTE	69
2.3.3.1.3.- Subrutina AHAWCS	72
a).- Subrutina BCD4AHX2	74

2.3.3.1.4.- Subrutina WCSAAH	75
2.3.3.1.5.- Subrutina ASTEDI	79
2.3.3.1.6.- Subrutina TRABCD	80
2.3.3.2.- Programas de Procesamiento de Datos	82
2.3.3.2.1.- Segmento CAVAPO	83
2.3.3.2.2.- Subrutina RE2C16B	84
2.3.3.2.3.- Segmento SUMALG	86
2.3.3.2.4.- Subrutina DIVHEX	88
2.3.3.2.5.- Subrutina MULTIHEX	89
2.3.3.3.- Programas de Control de Interrupciones	91
2.3.3.3.1.- Interrupción de Temporizador 0	91
2.3.3.3.2.- Interrupción de Temporizador 1	93
2.3.3.3.3.- Interrupción Externa Cero	95
2.3.3.3.4.- Interrupción Externa Uno	97
2.3.3.4.- Programas de almacenamiento de información	98
2.3.3.4.1.- Subrutina ALCARA	98
2.3.3.5.- Programa de Control de Salidas	100
2.3.3.5.1.- Programa de Protecciones	100
a).- Subrutina SALCCBV	101
b).- Subrutina SDLCCBV	102
c).- Subrutina SALCBAV	102
d).- Subrutina SDLCBAV	102
2.3.4.- Programas de Atención al Usuario	105
2.3.4.1.- Programa para Control de Teclado	105
2.3.4.1.1.- Subrutina EXDMRP	105
2.3.4.2.- Generación de mensajes en pantalla	106

### CAPITULO 3.

#### RESULTADOS EXPERIMENTALES

3.1.- Manual de Uso del Registro de Variación de Carga	108
3.1.1.- Conexión del R.V.C. al banco de Generadores D.C.	109
3.1.2.- Conexión del R.V.C. al banco de Acumuladores	109
3.1.3.- Conexión del R.V.C. al Sistema de Carga Activa	110

3.1.4.- Funciones del Registro de Variación de Carga	110
3.1.4.1.- Características del R.V.C.	110
3.1.4.2.- Funciones del R.V.C.	112
3.1.4.3.- Protecciones del R.V.C.	113
3.1.5.- Menú de Utilidades del R.V.C.	114
3.1.6.- Modo de Uso del R.V.C.	116
3.2.- Pruebas Realizadas	119
3.2.1.- Resultados de Pruebas Experimentales	119
3.2.2.- Calibración y Ajustes	120
<b>CAPITULO 4.</b>	
<b>CONCLUSIONES Y RECOMENDACIONES</b>	
4.1.- Conclusiones Generales	127
4.2.- Recomendaciones	129
<b>ANEXOS</b>	
A.- Especificaciones del R.V.C.	132
B.- Diagrama de Fuerza y Caras Superiores de Tarjetas del R.V.C.	133
C.- Lista de Componentes del R.V.C.	134
D.- Fotocopias de manuales	136
E.- Bibliografía	137



## INTRODUCCION

Los sistemas de generación fotovoltaicos utilizados para diferentes aplicaciones están compuestos de tres partes específicas:

- bloque de paneles solares proveedores de energía
- bloque de baterías acumuladoras de energía
- bloque de carga aplicada definido por las necesidades del usuario.

La capacidad de proveer servicios de estos sistemas tiene relación de dependencia con las variaciones de flujo luminoso que proporciona la naturaleza en forma irregular y, así mismo, con las necesidades variables de consumo del usuario. Esto genera la situación de incertidumbre de energía real acumulada y posible de suministrar al usuario. El comportamiento mencionado introduce una característica de variabilidad de la cantidad de corriente que sirve para cargar a las baterías en el proceso de carga, al cual se suma la variabilidad de los requerimientos del usuario en lo referente al consumo de energía que hacen aún mas impredecible el conocer el rendimiento, o, si se quiere, la utilidad real que puede dar un sistema de generación de energía basado en paneles fotovoltaicos.

// El presente trabajo busca dar el inicio de la solución al problema mencionado mediante el muestro discreto y permanente de las variaciones de energía acumulada y el almacenamiento de esta información en memoria. Para este efecto se ha diseñado un sistema basado en microcontrolador que permite conocer en cualquier momento la variación nominal de la energía almacenada; además incluye una etapa de protección del cuerpo de acumuladores contra posibles sobrecargas o sobre-descargas. ↵

La intención de este trabajo manifiesta la posibilidad de satisfacer una de las

necesidades técnicas de los sectores que utilicen sistemas fotovoltaicos con tecnología nacional, abaratando costos operativos y, por otro lado, tratando de acortar nuestro estado actual de dependencia técnica del exterior.

Este trabajo abarca cuatro capítulos de la siguiente manera:

En el primer capítulo se da una descripción generalizada del proceso de carga y descarga en los sistemas fotovoltaicos incluyendo sus características físicas y eléctricas, así como los principios sobre los cuales se basa el diseño del Registro de Variaciones de Carga.

El segundo capítulo corresponde al diseño del hardware y software ; en él se detallan los circuitos de control y de fuerza que permiten tomar las muestras cuya información servirá de base para tomar las decisiones respecto de las acciones que ejecutará el microcontrolador sobre el sistema fotovoltaico.

El tercer capítulo describe los resultados obtenidos en la construcción así como una descripción del uso, las características, funciones y utilidades del registro de variaciones de carga incluyendo las protecciones con las que cuenta el equipo y el modo en que se calibra.

En el cuarto y último capítulo se exponen las conclusiones y recomendaciones generales basadas en las experiencias del trabajo realizado y otras que podrían ser de utilidad para el desarrollo de equipos de control para los sistemas fotovoltaicos.

# CAPITULO 1

## FUNDAMENTOS TEORICOS

### 1.1.- CARACTERÍSTICAS DEL PROCESO

#### 1.1.1.- CARACTERÍSTICAS GENERALES

La necesidad de proveer energía eléctrica para suplir diversos servicios a la humanidad en sitios apartados, ha inducido a la utilización de variados métodos alternativos de generación, uno de los cuales es la utilización de sistemas fotovoltaicos que son sistemas que aprovechan la energía radiante y la convierten en energía eléctrica que puede ser manipulada, almacenada y utilizada de acuerdo a los requerimientos del usuario.

Los sistemas fotovoltaicos en lo referente a la etapa de suministro de energía a una carga activa están compuestos de dos partes: el banco de paneles solares y el banco de acumuladores.

- El banco de paneles solares que está constituido por uno o varios paneles, los mismos que pueden estar dispuestos en serie, paralelo o en serie-paralelo.
- El banco de baterías o acumuladores de energía compuesto de una o más baterías que pueden acomodarse igualmente en serie, paralelo o en serie-paralelo.

La forma de operación de estas partes es simple: los paneles solares convierten la energía luminosa en energía eléctrica constituyéndose en verdaderas fuentes de corriente eléctrica cuyas características de voltaje y corriente dependen tanto del flujo luminoso como del estado de lo que representa la carga para los paneles solares. Los acumuladores, actúan como elementos donde se almacena la energía que será utilizada por el usuario en cualquier

momento de acuerdo a sus requerimientos. En forma esquemática tendríamos lo siguiente:

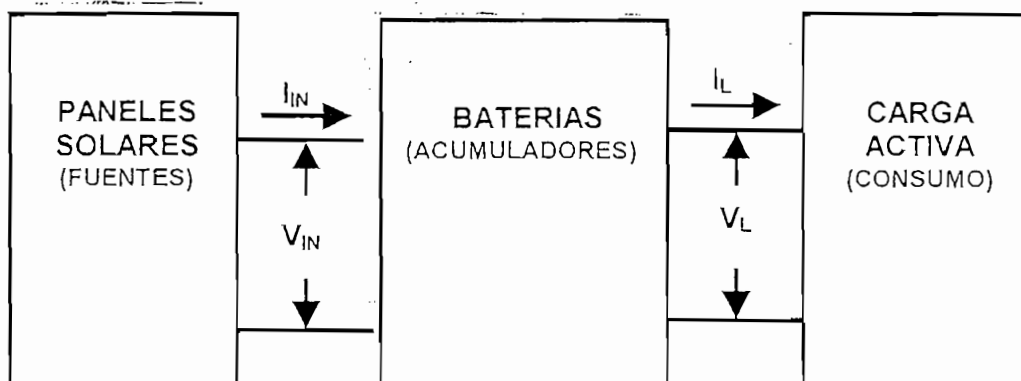


Figura 1.1.: Diagrama de bloques de sistema fotovoltaico

De la Figura 1.1 se puede apreciar lo siguiente:

- Cuando el flujo luminoso es tal que el voltaje de los paneles es mayor al voltaje de las baterías, éstas actúan como carga que sumada a la carga activa debe ser alimentada con corriente desde los paneles solares.
- Cuando el flujo luminoso es tal que el voltaje de los paneles solares es menor al voltaje de las baterías, éstas se constituyen en el único generador que alimenta a la carga, pues los paneles solares presentan alta impedancia de entrada por la presencia de diodos que permiten el paso de corriente en un solo sentido.

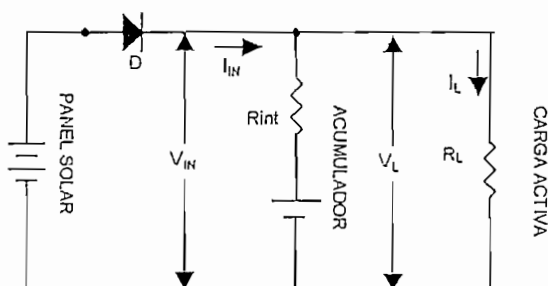


Figura 1.2. Representación eléctrica básica de los sistemas fotovoltaicos

La representación circuital se muestra en la Figura 1.2, en la cual se puede apreciar que la energía que entregan los paneles solares a los acumuladores está dada por la fórmula:

$$E_{IN} = V_{IN} \times I_{IN} \times t \quad \text{ec. 1.1}$$

Donde:

$V_{IN}$  : voltaje aplicado a los terminales de los acumuladores;

$I_{IN}$  : corriente que suministran los paneles solares; y,

$t$  : lapso de tiempo en el cual se entrega energía a los acumuladores manteniendo  $V_{IN}$  e  $I_{IN}$  constantes.

Así mismo, la energía que consumirá la carga activa está dada por la fórmula:

$$E_L = V_L \times I_L \times t \quad \text{ec. 1.2}$$

Donde:

$V_L$  : voltaje aplicado a los terminales de la carga activa;

$I_L$  : corriente que pasa por la carga activa; y,

$t$  : lapso de tiempo en el cual se entrega energía a la carga activa manteniendo  $V_L$  e  $I_L$  constantes.

Considerando condiciones ideales (no pérdidas), entonces, por principio universal de conservación de energía, la energía que se entrega a los acumuladores en el tiempo  $t$  será:

$$E_{AC} = E_{IN} - E_L \quad \text{ec. 1.3}$$

Por tanto, aplicando a un lapso de tiempo  $\Delta t$  suficientemente pequeño en el que los valores de las corrientes y voltajes no varíen, entonces, en ese lapso de tiempo podemos estimar válido que la energía entregada a los acumuladores será

$$\Delta E_{AC} = (V_{IN} \times I_{IN} - V_L \times I_L) \times \Delta t \quad \text{ec. 1.4}$$

Considerando un espacio de tiempo  $t$  igual a la sumatoria de aquellos pequeños  $\Delta t$  mencionados, entonces:

$$t = \sum \Delta t \quad \text{ec. 1.5}$$

Con lo que, la energía entregada a los acumuladores durante el tiempo  $t$  será:

$$E_{AC} = \sum \Delta E_{AC} \quad \text{ec. 1.6}$$

Por otro lado, la capacidad de un acumulador puede expresarse como la capacidad en Amperio-hora o la capacidad en Watt-hora. Expresada en Amperio-hora significa la carga que puede dar la batería. La capacidad en Watt-hora, en cambio, es una medida de la energía o capacidad de hacer trabajo. La capacidad en Watt-hora se obtiene multiplicando la capacidad en Amperio-hora por el valor medio del voltaje durante el período de descarga [1]. Entonces, bien se puede considerar la unidad Watt-T como la capacidad de suministrar energía a una carga activa que consume 1 Watt durante un tiempo T.

Bajo estas consideraciones se ha diseñado el Registro de Variaciones de Carga (R.V.C.) el cual realiza muestreos discretos de las cuatro variables indicadas en pequeños períodos de tiempo de aproximadamente 250 milisegundos, realiza las operaciones necesarias hasta llegar a la sumatoria algebraica y actualiza el valor de esta sumatoria consiguiendo de esta manera registrar las variaciones de energía del sistema fotovoltaico. Estas variaciones de energía están dadas en unidades de potencia-tiempo. Debido a que "la capacidad en amperio-hora de los acumuladores suele darse con mayor frecuencia que la capacidad en Watt-hora" [2], el R.V.C. realiza las transformaciones necesarias para tomar información del usuario de la capacidad almacenada inicial en unidades de amperio-hora bajo un voltaje nominal pre-establecido por el usuario y entrega la información en unidades de Watt-hora [Wh].

<sup>1</sup> ACUMULADORES. Vinal, George. Capítulo 7. Pag. 217

<sup>2</sup> ACUMULADORES. Vinal, George. Capítulo 7. pag. 217

## 1.2.- ACUMULADORES DE ENERGIA

### 1.2.1.-TEORIA DE LOS ACUMULADORES DE ENERGIA ELECTRICA

Una celda de cualquier clase almacena energía eléctrica por virtud de las reacciones químicas que ocurren en los electrodos. La energía eléctrica no se almacena como tal, sino como energía química. Durante el proceso de carga, la energía eléctrica se convierte en energía química, y cuando la celda se descarga posteriormente, esta energía química se vuelve a convertir en energía eléctrica. La ley de conservación de energía gobierna estas transformaciones. La energía no puede crearse de la nada, ni tampoco puede aniquilarse; por lo tanto, la energía eléctrica que puede dar la celda está en relación definida con la cantidad de energía química que contiene. No podemos determinar la cantidad total de energía química de la celda, pero es posible determinar el cambio en energía que ocurre al cargarse o descargarse la celda y, relacionándolo con las mediciones eléctricas, puede deducirse la teoría electroquímica del acumulador. En esta teoría figura la teoría de las transformaciones de la energía.[<sup>3</sup>]

### 1.2.2.- CARACTERÍSTICAS DE LA CARGA DE ACUMULADORES

La Figura 1.3 muestra las características aisladas de carga de una batería de uso común en sistemas fotovoltaicos, la misma que muestra que a mayor corriente de carga aplicada a la batería se tiene un menor tiempo necesario para lograr la carga completa de la misma. También se aprecia que el voltaje del acumulador se eleva durante el período de carga alcanzando un valor máximo cuando la carga está completa. Por lo tanto, la constancia del voltaje máximo es un criterio mejor que cualquier valor particular cuando se desea determinar si la carga está completa[<sup>4</sup>]. Hay otros medios de juzgar cuando la carga está completa como: 1) la gravedad específica del electrolito ácido, 2) el grado y uniformidad de

---

<sup>3</sup> ACUMULADORES. Vinal, George Wood. Cap. 5. Pag 196

<sup>4</sup> ACUMULADORES. Vinal, George Wood. 1882. Cap 6. Pag 258

la producción de gas, 3) los potenciales de placa, y 4) la determinación de la entrada en amperio-horas.

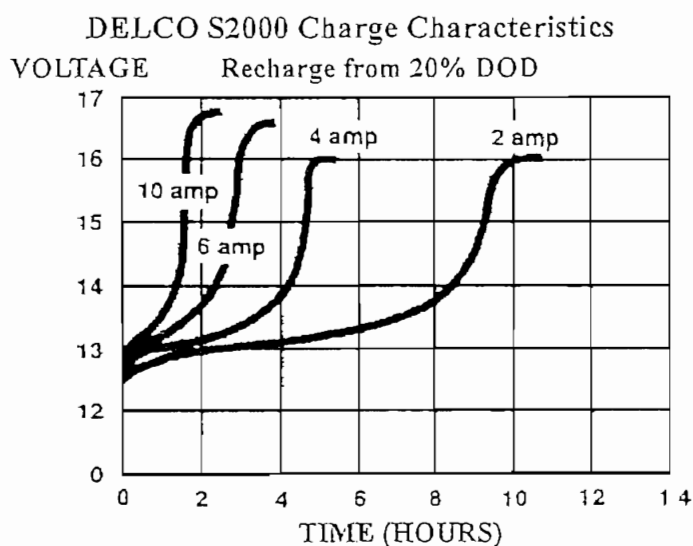


Figura 1.3.: Características de recarga para una batería modelo Delco S2000 cuyo voltaje nominal es 12V<sub>dc</sub>

Las especificaciones proporcionadas por el fabricante de la batería señalan que debe considerarse una compensación por temperatura del electrolito: por cada grado centígrado bajo los 27°C (80°F), sumar 0.033 voltios a la curva y por cada grado sobre los 27°C (80°F), restar 0.033 voltios a la curva.

Se dice que una batería está en flotación cuando el voltaje de la línea de carga es ligeramente mayor que el voltaje de circuito abierto de la batería. Cuando se conecta una batería en flotación a una línea cuyo voltaje sea aproximadamente igual al voltaje de circuito abierto de la batería, ésta se cargará o descargará según las fluctuaciones de voltaje de la línea se eleven por encima del voltaje de la batería o caigan por debajo de él.

Una batería que esté adecuadamente en flotación en una línea de energía se hará cargo automáticamente de la energía requerida para una carga fluctuante, y la batería se mantendrá completamente cargada<sup>[5]</sup>.

<sup>5</sup> ACUMULADORES.Vinal, George Wood. Cap. 6. Pag. 272



El voltaje bajo de desconexión que especifican los fabricantes (LVD) es el voltaje en el cual se debe desconectar la carga para prevenir sobre-descarga.

La histéresis de desconexión de bajo voltaje (LVHD) es el tramo entre el LVD y el voltaje en el que la carga es reconectada.

### 1.2.3.- CARACTERÍSTICAS DE LOS METODOS DE DESCARGA

La Figura 1.4 muestra aisladamente las características de descarga de una batería de uso común en sistemas fotovoltaicos. Observando esta Figura vemos que de acuerdo a una carga de consumo fijo aplicada a la batería, al inicio hay caída inicial de voltaje que puede atribuirse en parte a la resistencia óhmica de la batería y en parte a la súbita reducción en la concentración del ácido en los poros de las placas, lo que reduce el potencial de las placas; luego, a medida que se va descargando tiene la capacidad de suministrar energía útil por un tiempo determinado cuya magnitud decrece a medida que aumenta la carga aplicada, hasta que llega a un límite de voltaje que determina la situación de descarga total de la batería. Así mismo, las curvas características de descarga que describe la Figura 1.4 ilustran la caracterización de la descarga a una temperatura específica.

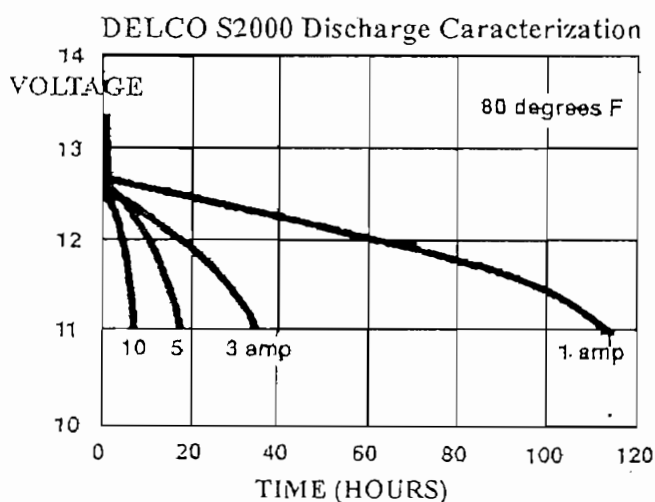


Figura 1.4.: Características de descarga de una batería marca Delco modelo S2000 cuyo voltaje nominal es 12 V.

### 1.2.4.- RELACION DE LAS BATERIAS CON EL CIRCUITO EXTERNO

Todo circuito eléctrico ofrece cierta oposición al flujo de la electricidad por él. A esto se da el nombre de resistencia. En cualquier circuito de corriente continua cuya resistencia sea constante, la corriente de electricidad que fluye es proporcional al voltaje que se le aplica. Esta relación se expresa con la ecuación *ec. 1.7*, que recibe el nombre de Ley de Ohm:

$$I = V / R$$

*ec. 1.7*

La corriente en amperios se representa con la letra *I*, el voltaje en voltios con la letra *V*, y la resistencia en ohmios con la letra *R*.

La corriente fluye por el circuito externo de la terminal positiva a la negativa; pero no comienza con una placa y termina con la otra, sino que fluye también por la celda. En la resistencia del circuito, por lo tanto, figura no solo la resistencia del circuito externo, sino también la llamada resistencia interna de la celda o batería. Por lo tanto, podemos escribir la *ec. 1.7* de la siguiente manera:

$$I = V / (R' + b)$$

*ec. 1.8*

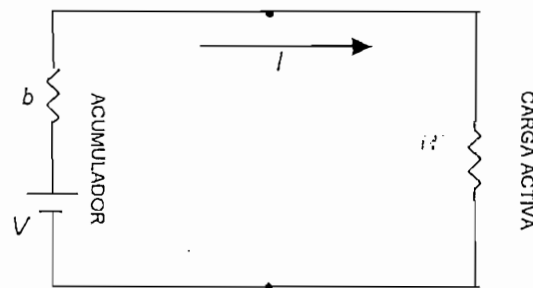


Figura 1.5: Representación circuital de relación de batería con circuito externo

En que  $R'$  es la resistencia del circuito externo,  $b$  la resistencia de la celda,  $V$  la fuerza electromotriz total de la celda.

La potencia que se gasta en cada parte de este circuito, considerada sólo como de resistencia, será:

$$P = V^2 / (R' + b) \quad \text{ec. 1.9}$$

O, de otra manera:

$$P = I^2 R' + I^2 b \quad \text{ec. 1.10}$$

La parte  $I^2 b$  se gasta en calentar la celda y se pierde. Deberá advertirse que esta pérdida aumenta con el cuadrado de la corriente. Por lo tanto, este factor reduce la eficacia en vatíos de la batería y limita la potencia útil que puede dar la batería.[<sup>6</sup>]

La potencia entregada al circuito externo es, entonces,

$$P_1 = IV - I^2 b = (V^2 R') / (R' + b)^2 \quad \text{ec. 1.11}$$

Este sería el valor de la potencia real que podría entregar una batería en régimen normal.

---

<sup>6</sup> ACUMULADORES. Vinal, George Wood. Cap 7. Pag. 340-341.

## CAPITULO 2

### DISEÑO Y CONSTRUCCIÓN DEL REGISTRO DE VARIACIONES DE CARGA

#### INTRODUCCIÓN.

En este segundo capítulo se describe el diseño y construcción del equipo que permite realizar el Registro de Variaciones de Carga. Este capítulo está dividido en dos partes: El diseño del circuito electrónico y el desarrollo del programa en lenguaje ensamblador del Registro de Variaciones de Carga.

#### 2.1.- VISION GENERAL DEL REGISTRO DE VARIACIONES DE CARGA

El Registro de Variaciones de Carga al que en lo posterior se le podrá referir como R.V.C. es un equipo que permite registrar las variaciones de la capacidad de energía almacenada en sistemas de generación de corriente continua alimentados por paneles fotovoltaicos entregando la información en forma permanente a través de una pantalla y actualizando la información en períodos de tiempo pre-establecidos. Cuenta con una memoria en la que se van almacenando los estados de la capacidad de energía de los acumuladores y permite visualizar en pantalla, uno a uno, los valores de la energía de los acumuladores mediante instrucciones o comandos que se pueden ingresar desde teclado.

El rango de voltajes de sistema a los cuales se puede aplicar es de: 6, voltios, 12 voltios y 24 voltios. Proporciona señales visuales del estado del sistema cuando ocurre sobrecarga y también cuando ocurre sobre-descarga y, adicionalmente al registro de las variaciones de carga, protege al sistema de

almacenamiento de energía de posibles sobrecargas o sobre-descargas. El sistema cuenta además con un botón pulsante de Reset que permite realizar la inicialización del sistema en cualquier momento, dejando al equipo con todas las localidades de memoria de almacenamiento completamente vaciadas y en total disponibilidad de aceptar nuevos datos de entrada.

En la Figura 2.1 se muestra el diagrama general del trabajo de R.V.C., en el cual se observa que el sistema muestrea permanentemente los valores de voltaje y corriente de alimentación de paneles solares a los acumuladores, así como los de voltaje y corriente de los acumuladores hacia la carga final, los procesa internamente, los actualiza en períodos de tiempo pre-establecidos y brinda por pantalla la información actualizada al usuario.

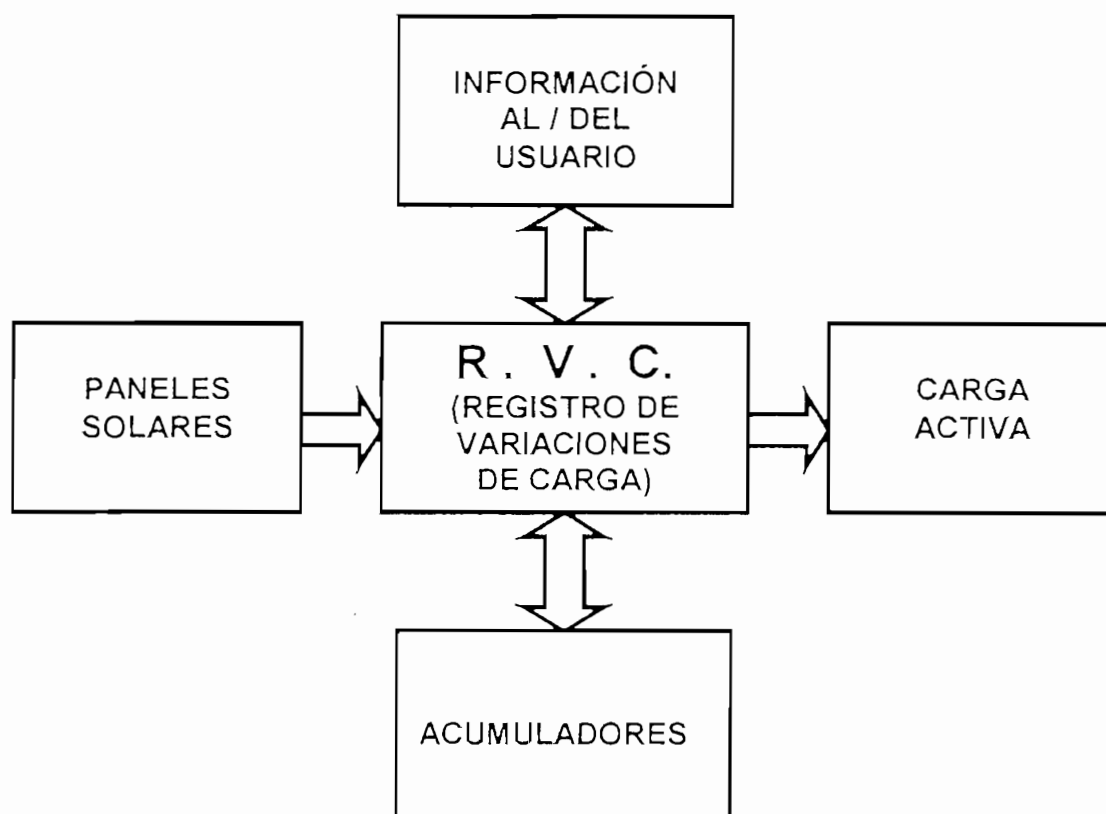


Figura 2.1 : Diagrama general del trabajo del R.V.C.

El circuito del R.V.C. es construido bajo el control y administración del microcontrolador i8751 de la casa Intel, el cual se encarga de:

- Adquirir los datos iniciales necesarios.
- Adquirir los datos requeridos en las salidas de los paneles solares y en las entradas de la carga activa del sistema.
- Procesar la información.
- Generar los comandos de protección de los acumuladores.
- Actualizar y mostrar la información al usuario.
- Recibir instrucciones del usuario.
- Otras tales como mantener el sincronismo, orden y lógica del funcionamiento del equipo.

El programa en lenguaje ensamblador, necesario para el funcionamiento del circuito es desarrollado con las instrucciones propias del microcontrolador utilizado ( se utilizó el paquete SIDES 2000 ). En la Figura 2.2 se muestra la lógica de programación utilizada. En esta Figura se muestra como el programa se encuentra permanentemente en un lazo repetitivo preguntando primero "¿Qué hacer ?" y que las indicaciones pueden ser variadas como mostrar datos, realizar conteos, adquirir datos, etc.; luego se procesa lo solicitado ejecutando tareas orientadas a responder satisfactoriamente como actualizar datos o realizar búsquedas de datos dentro de Tablas, etc., y, por último, se ejecuta lo solicitado por el usuario como: mostrar datos por el usuario por pantalla, empezar un nuevo ciclo, etc..



Figura 2.2 : Diagrama general de flujo

## 2.2.- CONSTRUCCIÓN DEL REGISTRO DE VARIACIONES DE CARGA (R.V.C.)

### 2.2.1.- DIAGRAMA GENERAL DEL REGISTRO DE VARIACIÓN DE CARGA

El Registro de Variaciones de Carga está construído en base al microcontrolador Intel i8751 el cual está encargado de controlar y sincronizar los diferentes bloques operativos del R.V.C.. En la Figura 2.3 se muestra el diagrama general de bloques y el flujo de interacción del microcontrolador i8751 con el resto de bloques operativos.

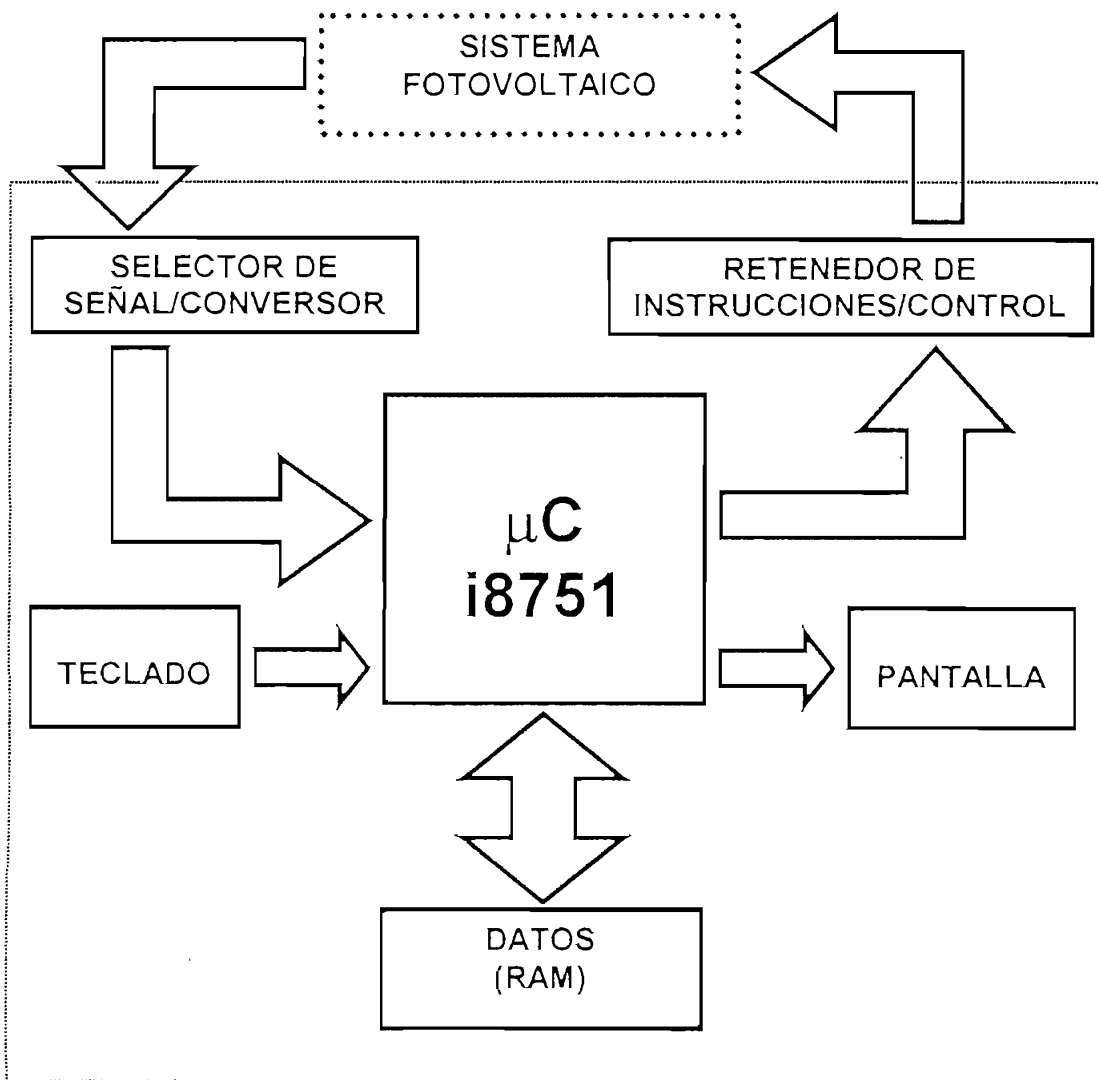


Figura 2.3 : Diagrama General de bloques operativos del Registro de Variaciones de Carga

En esta Figura se puede observar que existen los siguientes bloques básicos:

- El sistema de adquisición de datos compuesto por el interfaz con el usuario (teclado) y el interfaz de entradas a controlar.
- El bloque proveedor de salidas de control del sistema fotovoltaico.
- El interfaz de salida de información útil al usuario.
- El bloque de almacenamiento de información en el cual se puede guardar o recuperar información.

Además, se observa el flujo de información que se realiza desde y hacia el microcontrolador, donde se muestra básicamente que existen dos formas de interacción entre los bloques operativos, una es la escritura de datos y otra la lectura de información que realiza el microcontrolador.

### **2.2.2.- SISTEMA DE ADQUISICIÓN DE DATOS**

El sistema de adquisición de datos está compuesto por el interfaz de entradas a controlar y por el interfaz de ingreso del usuario. Está encargado de recoger información directa de lo que está ocurriendo con el sistema a controlar y proporcionarla al microcontrolador cuando éste la requiera para realizar adecuadamente las instrucciones que permiten controlar el sistema fotovoltaico.

#### **2.2.2.1.- Señales de entrada para control**

Las señales de entrada para control se toman a través de sensores de voltaje y sensores de corriente, los mismos que, a su vez, entregan muestras al convertidor análogo digital [CAD] para que se procese la información en el microcontrolador y realizar el registro de carga correspondiente; además, estas señales son utilizadas para obtener información de voltaje que nos permita proteger los bancos de baterías de la sobrecarga o de la descarga en exceso



(sobre-descarga), lo cual impediría cumplir con la función específica del equipo y evitaría temporalmente destruir las baterías o disminuir su tiempo de vida útil.

#### *2.2.2.1.1.- Circuito de muestreo de voltaje*

Los circuitos de muestreo de voltaje se utilizan para sensar las variaciones de voltaje tanto del elemento fotovoltaico como del banco de baterías; el voltaje máximo de  $5 V_{DC}$  a la entrada del CAD se ajusta cuando en los terminales de los potenciómetros [ $200 k\Omega$ , R90 y R91] se aplique  $25.5 V_{DC}$ , de tal manera que el programa automáticamente reconoce cualquier variación de voltaje en  $0.1 V_{DC}$  [ $5V_{DC}/255$  niveles de cuantificación en el CAD]. Esto permite sensar el voltaje en los terminales del elemento fotovoltaico o del banco de baterías, sean éstos de 6, 12 o  $24 V_{DC}$  sin tener que recalibrar los dispositivos de adquisición de señal.

En el caso del banco de baterías de  $12 V_{DC}$  el voltaje máximo (sobrecarga) del elemento fotovoltaico proporcionado al banco de baterías será ingresado por teclado al igual que el voltaje mínimo (sobre-descarga), en ambos casos el equipo protegerá el banco de baterías utilizando el sensor de voltaje de los terminales de batería.

En el diagrama de la tarjeta de control de fuerza en la página 48, los potenciómetros utilizados para tomar muestras del voltaje son de alta impedancia [ $200 k\Omega$ , R90 y R91] de tal manera que la pérdida de energía sea mínima; este voltaje luego es acoplado a través de un circuito seguidor de tensión [LF 147, U51C y U51D] para que el CAD no sea un elemento de carga y la lectura en su terminal sea la correcta.

#### *a).- Circuito seguidor de voltaje*

El circuito seguidor de voltaje se utiliza debido a que su resistencia de entrada es alta [varios mega ohms]. Por lo tanto, extrae una corriente

despreciable de la fuente de señal. Por ejemplo, en la Figura 2.4 la fuente de señal tiene, en circuito abierto, un voltaje  $E_{gen}$  de 1,0 V. La resistencia del generador es de  $90\text{ k}\Omega$ . Dado que, por el terminal de entrada del amplificador operacional fluye una corriente insignificante, la caída de voltaje a través de  $R_{int}$  es de 0 V. El voltaje  $E_i$  de la fuente de alimentación es el voltaje de entrada al amplificador y es igual a  $E_{gen}$ . Así [<sup>1</sup>]:

$$V_o = E_i = E_{gen}$$

ec. 2.1

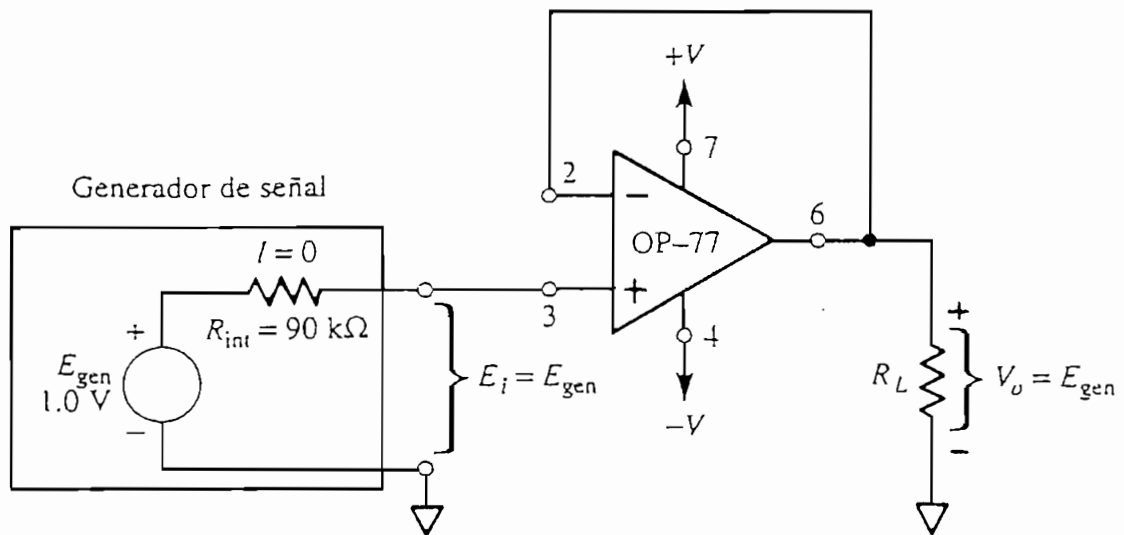


Figura 2.4: Circuito seguidor de voltaje

Básicamente no se toma corriente de  $E_{gen}$ . La terminal de salida del amplificador operacional puede proporcionar hasta 5 mA manteniendo un voltaje constante a  $E_{gen}$ .

#### 2.2.2.1.2.- Circuito de muestreo de corriente

Los circuitos de muestreo de corriente se utilizan para sensar la corriente que el elemento fotovoltaico proporciona al banco de baterías y la corriente que

<sup>1</sup> Amplificadores Operacionales y Circuitos Integrados Lineales, Robert F. Coughlin, Frederick F. Driscoll, Cap. III, Pag 59

el banco de baterías proporciona a la carga activa; ésto se realiza tomando una muestra de voltaje a través de una resistencia de potencia de muy bajo ohmiaje [ $0.03\Omega$  35 Watts, R50 y R70] ubicada en serie entre las fuentes de energía y la carga (entre el elemento fotovoltaico y el banco de baterías y entre el banco de baterías y la carga activa), de tal manera que la diferencia de potencial en esta resistencia sea mínima; el voltaje obtenido en la salida del sensor es referido a tierra y tiene una relación lineal con respecto a la corriente que pasa por la resistencia de sensado, el mismo que debe acoplarse a un circuito acondicionador de señal (CAS) para obtener una señal más manejable para el CAD, es decir entre 0 y  $5 V_{DC}$ .

Al igual que en el circuito de muestreo de voltaje, el voltaje máximo de  $5 V_{DC}$  a la entrada del CAD se ajusta cuando en la resistencia en serie [ $0.03\Omega$  35 Watts, R50 y R70] circule una corriente de  $25.5 A_{DC}$ , de tal manera que el programa reconoce cualquier variación de corriente en  $0.1 A_{DC}$ . Esto permite tener un rango para sensar la corriente [0 a  $25.5 A$ ] a través tanto del conductor entre el elemento fotovoltaico y el banco de baterías como del conductor entre el banco de baterías y la carga activa.

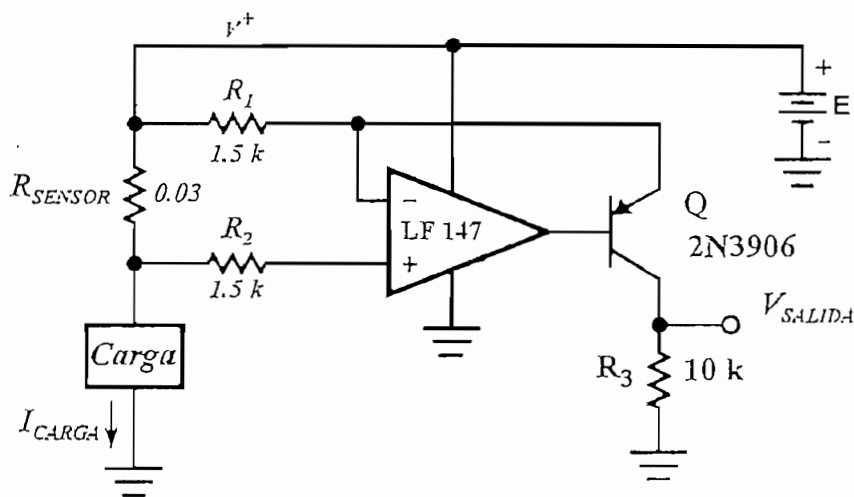
#### *a).- Circuito sensor de corriente*

El circuito sensor de corriente está diseñado de tal manera que aprovecha las entradas diferenciales y la alta impedancia del amplificador operacional; este circuito es proporcionado por National Semiconductor con su función de transferencia como podemos ver en la Figura 2.7, la misma que nos permite readaptar el circuito a nuestras necesidades y así lograr rediseñar el sensor de corriente.

En el circuito electrónico de la tarjeta de control de fuerza (Pag. 48) podemos identificar los sensores de corriente [U51A y U51B], los mismos que se acoplan a un circuito acondicionador de señal [CAS]. El criterio utilizado para su

diseño es el de obtener 5 V<sub>DC</sub> en la resistencia R<sub>3</sub> cuando pasen 25.5 A<sub>DC</sub> por la resistencia R<sub>SENSE</sub>, es decir que existe un factor de conversión de 5.1 y esto se consigue aproximadamente, sin embargo el circuito CAS nos permitirá realizar cualquier corrección y así obtener una variación de 0 a 5 V<sub>DC</sub> a la entrada del CAD.

En la Figura 2.5, si llamamos al voltaje en R<sub>sensor</sub> como V<sub>Rs</sub> = I<sub>carga</sub> \* R<sub>sensor</sub> y a la corriente que pasa por R<sub>1</sub> la llamamos I<sub>1</sub> = V<sub>Rs</sub> / R<sub>1</sub> [si la corriente por R<sub>2</sub> es despreciable podemos asumir que el potencial en el terminal - es igual al + en el Amplificador Operacional]; considerando al voltaje de salida en la resistencia R<sub>3</sub> V<sub>salida</sub> = I<sub>1</sub> \* R<sub>3</sub>, entonces realizando los respectivos reemplazos logramos llegar a la función de transferencia del sensor de corriente.



$$V_{SALIDA} = \frac{R_{SENSOR} * R_3}{R_1} * I_{CARGA} = 0.20[\text{Ohm}] * I_{CARGA}$$

Figura 2.5: Circuito sensor de corriente [2]

#### b).- Circuito acondicionador de señal [CAS]

El circuito acondicionador de señal se lo utiliza para adaptar la señal del

<sup>2</sup> National Analog and Interface Products Databook, National Semiconductor, Edición 2001, Pag. 1-256

sensor de corriente a la entrada del CAD, es útil en aplicaciones con microcontroladores y se comporta de acuerdo con la ecuación de una línea recta  $y = mx + b$ .

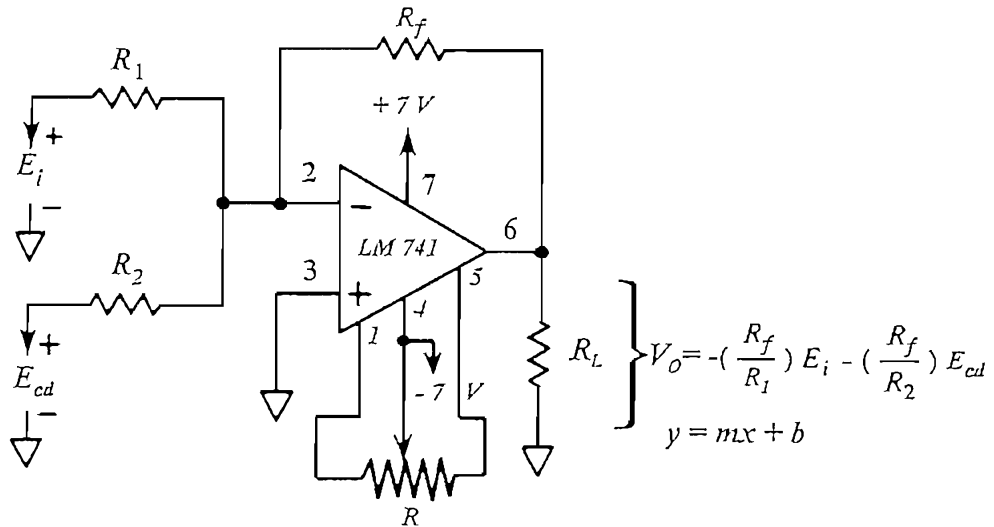


Figura 2.6: Circuito sumador inversor de señal

Si comparamos la ecuación  $y = mx + b$  con el circuito de la Figura 2.6:  $y$  corresponde al voltaje de salida  $V_o$ ,  $x$  es el voltaje de la señal de entrada  $E_i$ ,  $m$  corresponde a la ganancia del circuito,  $R_f/R_1$ , y  $b$  es  $R_f/R_2$  veces  $E_{cd}$ . Por lo tanto en la aplicación que nos interesa se utiliza un sensor que produce una señal de entrada, medida respecto a tierra, y que hay que amplificar y desviar, entonces lo que se debe utilizar es una CAS similar a la Figura 2.6 [Nota: En el caso de algunos sensores se genera una salida diferencial, por lo que para estos dispositivos se necesita un CAS capaz de medir voltajes diferenciales] [3].

Para el cálculo de las resistencias se realizaron medidas tanto de corriente  $I_L$  como de voltaje  $V_{\text{SENSOR}}$  como se muestra en la Tabla 2.1 y se procedió a encontrar la función de transferencia, para lo cual se consideró a la corriente de carga  $I_L$  como el eje X y al voltaje resultante  $V_{\text{SENSOR}}$  como el eje Y, obteniéndose la siguiente relación :

<sup>3</sup> Amplificadores Operacionales y Circuitos Integrados Lineales, Robert F. Coughlin, Frederick F. Driscoll, Cap. III, Pag 73

$$Y = 0.106060606 X + 0.01530303 \text{ (V)}$$

Con esta ecuación podemos determinar que voltaje  $V_{\text{SENSOR}}$  (2.71985 V) obtendremos cuando pasen 25.5 A<sub>DC</sub> como corriente de carga  $I_L$ . Conociendo este valor podemos estar seguros que son valores manejables para la entrada del CAS y encontrar su función de transferencia para realizar la corrección respectiva.

VALORES EXPERIMENTALES EN EL SENSOR 1 DEL PANEL FOTOVOLTAICO AL BANCO DE BATERIAS		
CORRIENTE MEDIDA HACIA LA BATERÍA (I <sub>L</sub> : A DC)	VOLTAJE MEDIDO EN EL SENSOR (VDC)	CORRECCION EN EL CIRCUITO ACONDICINADOR DE SEÑAL CAS [I <sub>L</sub> /5.1] (A DC)
1.13	0.140	0.22
1.36	0.162	0.27
3.02	0.333	0.59
3.91	0.430	0.77
5.86	0.638	1.15
10.37	1.120	2.03

Tabla 2.1: Valores experimentales para cálculos del CAS

Para diseñar una unidad de CAS es necesario obtener la ecuación del circuito. Esta ecuación se obtiene tomando en cuenta las condiciones de salida del sensor, y después transformando lo anterior en lo que se desea, es decir, las condiciones de entrada del convertidor A/D del microcontrolador.

Con base a la información sobre el sensor y el convertidor A/D se realiza el gráfico de la característica de *entrada/salida* del CAS (la Figura 2.7 muestra esta gráfica). Los valores de salida del CAS se los ubica en el eje  $y$ . Hay que tener presente que estos valores corresponden al margen de voltaje del convertidor A/D de 0 a 5 V<sub>DC</sub>. Los valores de entrada en el gráfico corresponden al eje  $x$  [los valores de salida del sensor de corriente] <sup>[4]</sup>.

<sup>4</sup> Amplificadores Operacionales y Circuitos Integrados Lineales, Robert F. Coughlin, Frederick F. Driscoll, Cap. III, Pag. 73

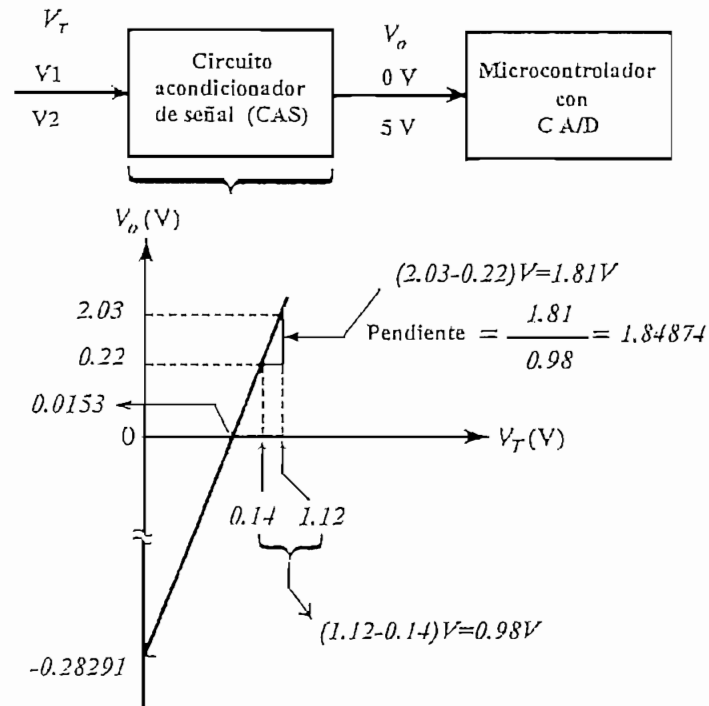


Figura 2.7 Determinación gráfica de la pendiente de la recta  $y = mx + b$

La pendiente de la recta es:

$$m = \frac{(2.03 - 0.22)V}{(1.12 - 0.14)V} = 1.84874 = \frac{\Delta V_o}{\Delta V_T} \quad \text{ec. 2.2}$$

La desviación de la recta se consigue con solo elegir un punto de la recta y sustituirlo en la ecuación de la línea recta:  $y = mx + b$ . Después de elegir un par de coordenadas de la Tabla obtenemos:

$$0.77 = 1.84874(0.43) + b$$

Resolviendo la ecuación para  $b$  se obtiene:

$$b = -0.028291V$$

Por lo tanto, la ecuación del voltaje de salida del CAS es:

$$V_o = (1.84874)(V_T) - 0.028291V \quad \text{ec. 2.3}$$

*Nota :* Si bien la desviación de DC es negativa, el voltaje de salida,  $V_o$  nunca toma este valor puesto que el margen de  $V_T$  está comprendido entre valores positivos. Este margen de  $V_T$  limita el valor de  $V_o$  de 0 a  $5V_{DC}$ .

Una vez obtenida la ecuación del circuito acondicionador de señal CAS, expresada en la forma  $y = mx + b$ , ahora deseamos un circuito en el que la ganancia de 1.84874 y la desviación de  $-0.028291$  V se definan de manera independiente. La solución es utilizar un circuito con amplificadores operacionales como el que se muestra en la Figura 2.8: un amplificador inversor con ganancia de  $-1$  seguido por un sumador inversor.

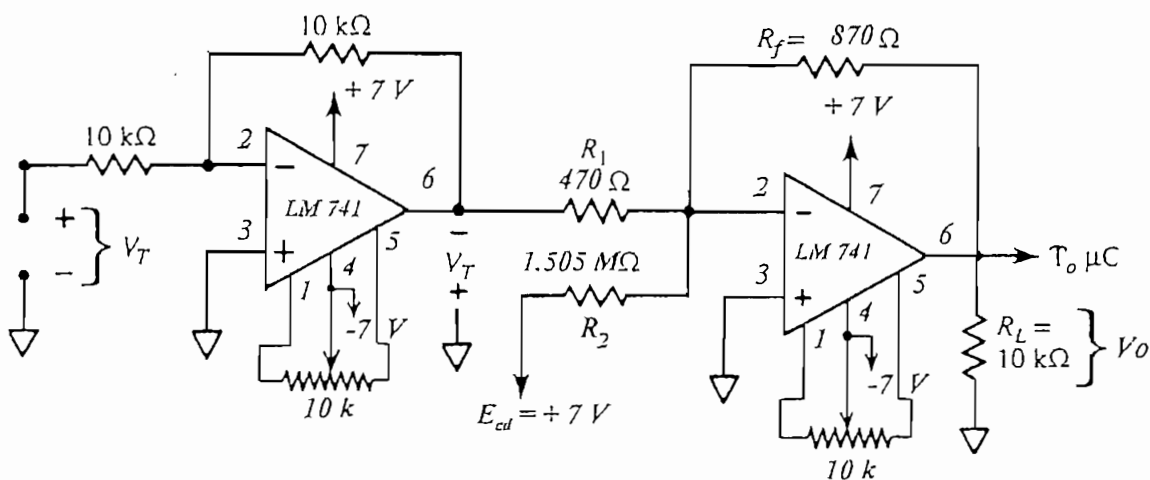


Figura 2.8: Circuito acondicionador de señal (CAS)

La ecuación general del voltaje de salida del sumador es:

$$V_o = -(R_f/R_1)(-V_T) - (R_f/R_2)E_{cd} \quad \text{ec. 2.4}$$



o bien:

$$V_o = (R_f/R_1)V_T - (R_f/R_2)E_{cd} \quad \text{ec. 2.5}$$

Con base en la correspondencia de los coeficientes de  $V_T$  en la ecuación (ec. 2.3) y en la ecuación (ec. 2.5) se obtiene:

$$\frac{R_f}{R_1} = 1.84874$$

Si se elige  $R_1 = 470\Omega$ , entonces  $R_f = 870\Omega$ . Correlacionando los términos correspondientes a la desviación de DC de la ecuación (ec. 2.3) y los de la ecuación (ec. 2.5) se obtiene:

$$\frac{-R_f}{R_2}E_{cd} = -0.028291V$$

Si conectamos  $E_{dc}$  a la fuente de +7 V. Dado que  $R_f = 870\Omega$ , entonces  $R_2 = 1.505M\Omega$ . Observemos además que  $E_{cd}$  es un voltaje positivo y que  $V_T$  es un voltaje negativo que está a la entrada del sumador inversor. En vista que, el sensor de corriente nos entrega un voltaje positivo,  $V_T$ , el amplificador inversor con ganancia de  $-1$  se utiliza para generar un voltaje negativo,  $-V_T$ , como se muestra en el circuito ya completo de la Figura 2.8 [5].

### c).- Circuito inversor de voltaje

Considerando la misma fuente de señal del circuito seguidor de voltaje

<sup>5</sup> Amplificadores Operacionales y Circuitos Integrados Lineales, Robert F. Coughlin, Frederick F. Driscoll, Cap. III, Pags. 76, 77

conectada con un amplificador inversor cuya ganancia es  $-1$  como en la Figura 2.9., la resistencia de entrada a un amplificador inversor es  $R_i$ . Esto provoca que el voltaje del generador,  $E_{gen}$ , se divide entre su propia resistencia interna  $R_{int}$  y la resistencia de entrada del amplificador  $R_i$ . Aplicando la ley de división de voltaje, se encuentra el voltaje terminal del generador  $E_i$ .

$$E_i = \frac{R_i}{R_{int} + R_i} [E_{gen}] = \frac{10k\Omega}{10k\Omega + 90k\Omega} [1.0V] = 0.1V \quad \text{ec. 2.6}$$

Por lo tanto, este  $0,1 \text{ V}$  es lo que se convierte en voltaje de entrada del amplificador inversor. Si el amplificador inversor tiene una ganancia de sólo  $-1$ , el voltaje de salida  $V_o$  es de  $-0,1 \text{ V}$ .

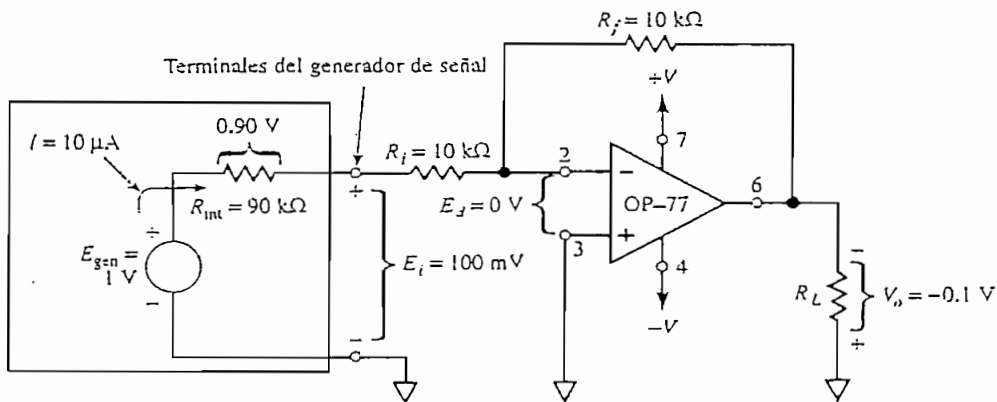


Figura 2.9 Amplificador inversor de ganancia -1

En conclusión, si una fuente de alta impedancia se conecta con un amplificador inversor, la ganancia de voltaje  $V_o$  respecto a  $E_{gen}$  no está dada por  $R_f$  y  $R_i$ , como se calcula comúnmente. Sino que el cálculo de la ganancia real debe incluir a la  $R_{int}$  de la siguiente manera<sup>[6]</sup>:

$$\frac{V_o}{E_{gen}} = -\frac{R_f}{R_{int} + R_i} = -\frac{10k\Omega}{100k\Omega} = -0.1 \quad \text{ec. 2.7}$$

<sup>6</sup> Amplificadores Operacionales y Circuitos Integrados Lineales, Robert F. Coughlin, Frederick F. Driscoll, Cap. III, Pag 59

### 2.2.2.2.- Selector de señales de entradas para control

Las señales que influyen significativamente en la variación de la energía acumulada en los sistemas fotovoltaicos son muestreadas permanentemente por el conversor analógico/digital, pero deben ser ingresadas en forma ordenada para que se puedan realizar las operaciones internas de gestión de las mismas y cambiadas a un formato digital que permita su procesamiento por el microcontrolador.

Los datos que se deben adquirir son señales que contienen información respecto de las siguientes variables del sistema fotovoltaico:

- Voltaje entre los terminales de paneles solares o alimentadores de los acumuladores ( $V_{IN}$ ).
- Corriente de alimentación a los acumuladores. ( $I_{in}$ ).
- Voltaje entre los terminales de carga ( $V_L$ ).
- Corriente de alimentación a la carga ( $I_L$ ).

La Figura 2.10 muestra el diagrama de bloques de la selección de señal de información de entradas para control como se indica a continuación:

El circuito integrado ADC0808 de NATIONAL SEMICONDUCTOR es un chip que integra en un solo elemento las funciones de multiplexador de ocho canales a uno y conversor analógico/digital de la señal seleccionada por el mismo multiplexor. Cuenta con tres patillas de entradas de selección a saber:

- **A2** que da el bit mas significativo de la dirección de la entrada de señal analógica a seleccionar.
- **A1** que da el bit medio de la dirección de la entrada de señal analógica a seleccionar.
- **A0** que da el bit menos significativo de la dirección de la entrada analógica a seleccionar.

Cuenta también con las ocho patillas **IN0** hasta **IN7** para ingresar las señales analógicas que van a ser seleccionadas.

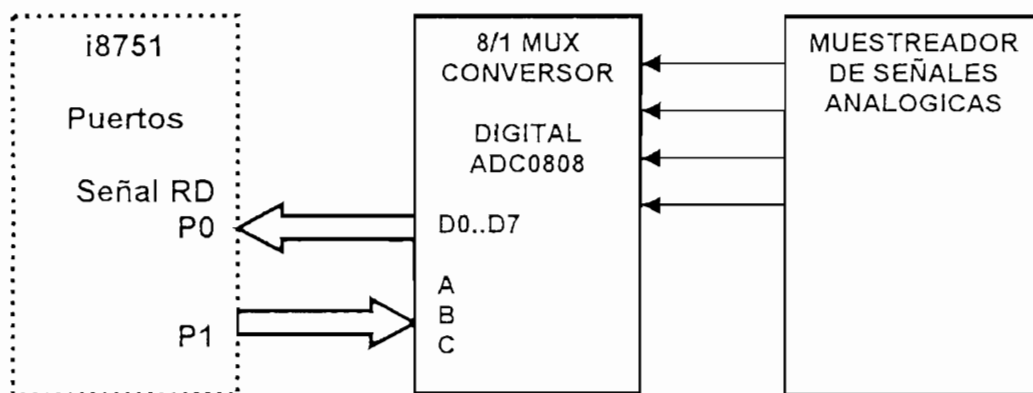


Figura 2.10 : Diagrama de bloques de selección de señales a controlar

Las entradas A2, A1 y A0 sirven para seleccionar una de las ocho posibles señales analógicas de entrada que se desee procesar y así mismo digitalizarla para que se pueda utilizar por el microcontrolador. La Tabla 2.2 muestra la entrada analógica seleccionada conforme al estado de las entradas de selección.

El microcontrolador coloca la dirección de la señal que se desea seleccionar en las patillas P1.2, P1.1 y P1.0 las mismas que están conectadas a las entradas de selección de señal de ADC0808 comandando de esta manera el proceso de selección de la señal que se desea procesar .

DIRECCIONES DE SELECCIÓN			SEÑAL SELECCIONADA
A2	A1	A0	
0	0	0	IN0
0	0	1	IN1
0	1	0	IN2
0	1	1	IN3
1	0	0	IN4
1	0	1	IN5
1	1	0	IN6
1	1	1	IN7

Tabla 2.2 : Selección de señales analógicas de entradas a procesarse

### 2.2.2.3.- Conversor analógico-digital

El conversor analógico-digital se encuentra integrado en el mismo elemento NATIONAL ADC0808 y está encargado de convertir la señal analógica muestreada en señal digital de niveles TTL compatibles con el microcontrolador por el método de comparación con sus niveles de referencia. Su arquitectura con terminales de salida de tres estados le permiten conectarse al bus de datos sin ningún problema y cada vez que sea llamado por el microcontrolador entregará un dato digital de 8 bits referente a la señal analógica que se convertido para que ingrese al microcontrolador por el puerto P0.

En lo referente a la etapa de conversión tiene las señales de control que se describen a continuación:

- **START** que es un pulso positivo que se debe proveer al conversor para que inicie la digitalización de la señal seleccionada. En la transición positiva se blanquean los registros internos y en la transición negativa comanda el inicio de la nueva conversión.
- **ALE** coloca los datos de la dirección de la señal analógica seleccionada dentro del registro de dirección del multiplexor.
- **EOC** es una señal de salida que cambia de estado cada vez que el conversor ha concluido una conversión. Se ha usado esta señal para ingresarla al microcontrolador como señal de llamada a la ejecución de la interrupción externa Uno.
- **OE** es el habilitador de salida que cambia las salidas del estado de alta impedancia permitiéndole colocar la palabra digitalizada resultado de la conversión.

Así mismo necesita de señales adicionales que permitan ejecutar la conversión y que son:

- **CLK** es una señal de entrada de reloj que necesita el conversor para realizar el trabajo de conversión el cual toma ocho períodos para realizar una conversión completa.

- REF+ es una entrada que indica al conversor el voltaje máximo de referencia para el muestreo de la señal analógica.
- REF- es una entrada que indica al conversor el voltaje mínimo de referencia para el muestreo de la señal analógica.

Finalmente, cuenta con ocho patillas (D0 hasta D7) que son las salidas por las que se coloca en el bus la palabra digital resultado de la conversión.

### 2.2.2.3.1.- Generador de pulso de inicio

Como se indicó anteriormente, el elemento ADC0808 cuenta con varias patillas de entradas de control, referencia y temporización; una de ellas es la entrada START que actúa como señal de comando para el inicio de la conversión de la señal previamente seleccionada con un pulso positivo de la señal que se aplica a esta patilla.

Para generar el pulso se ha implementado al sistema con un monoestable T.I.74LS123 que se encarga de generar la señal requerida de START en forma adecuada como se explica a continuación:

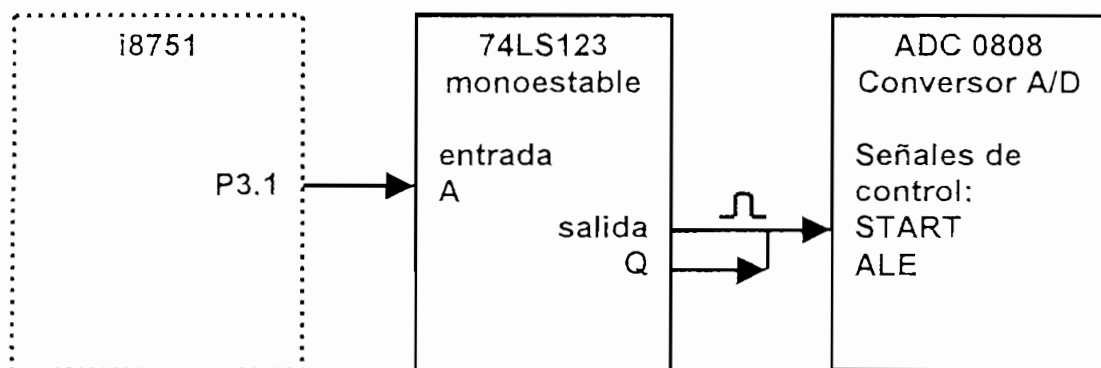


Figura 2.11: Generación de pulso de inicio al Conversor ADC0808

- Una vez entregada la dirección de la señal a seleccionar, se envía desde el microcontrolador (por el pin P3.1) una señal que al ingresar en un monoestable 74LS123, hace que éste genere un pulso de ancho pre-establecido el cual ingresa a las patillas ALE y START del conversor analógico/digital para que se generen dos acciones: la primera de encendido de los registros internos de aproximaciones sucesivas (SAR) del conversor analógico/digital que contienen la información de la señal que se digitaliza y la segunda de generar el inicio a la conversión de la señal analógica previamente seleccionada.

Los valores dispuestos de  $R_T=8.2K\Omega$  en la patilla REXT/CEXT y  $C_{ext}=66pF$  en la patilla CEXT dan un tiempo del ancho del pulso [7] igual a:

$$t_w \text{ [ns]} = 0.33 * R_T \text{ [K}\Omega] * C_{ext} \text{ [pF]}$$

$$t_w = 0.33 * 8.2 * 66 = 178.6 \text{ ns}$$

Este tiempo cumple con los requerimientos del conversor analógico digital, cuyas especificaciones indican un máximo de 200 ns de la duración del pulso  $t_w$ [8].

#### 2.2.2.3.2.- *Generador de señal de reloj para el ADC0808*

Como el conversor analógico/digital necesita una señal de reloj, se ha implementado un reloj con un temporizador de la casa NATIONAL modelo LM555, el cual se ha configurado para proporcionar al conversor una señal de reloj de frecuencia inferior a la frecuencia de máquina del microcontrolador .

$$t_1 = 0.693 R_A * C$$

donde:  $R_A = 470 \Omega$  ,  $R_B = 220 \Omega$  y  $C = 0.01\mu F$

$$t_1 = 0.693 * 470 * 0.01 * 10^{-6} = 3.25 \mu s$$

$$t_1 = 3.25 \mu s \text{ y,}$$

$$t_2 = [(R_A * R_B)/(R_A + R_B)] * C * \ln [(R_B - 2R_A)/(2R_B - R_A)]$$

<sup>7</sup> TTL DATA BOOK. Texas Instruments. Pag. 3.485. 1985

<sup>8</sup> NATIONAL SEMICONDUCTOR. [www.national.com](http://www.national.com). ADC0808 Datasheet. Pag.4.

$$t_2 = (103400/690) * 0.01 * 10^{-6} * \ln [(-720)/(-30)]$$

$$t_2 = (149.85) * 0.01 * 10^{-6} * \ln (24)$$

$$t_2 = 4.76 \mu s$$

Así, la frecuencia de oscilación del reloj [<sup>9</sup>] es:

$$f = 1/(t_1 + t_2)$$

$$f = [1/ (3.25+ 4.76)] \text{ MHz}$$

$$f = 124.84 \text{ KHz}$$

Una señal oscilante en esta frecuencia se inyecta a la patilla CLK del conversor analógico/digital. El conversor toma un mínimo de 8 períodos de reloj y esta frecuencia permite que el microcontrolador tenga el tiempo suficiente para que habilite la interrupción Uno y se ponga en modo de espera y listo para recibir el dato digital que entrega el conversor inmediatamente terminada la conversión.

Si la frecuencia de reloj del ADC0808 es mayor a 500KHz se debe generar los pulsos START y ALE con retardo [<sup>10</sup>]. Esto permite conectar el pulso generado a ambas patillas START y ALE directamente.

#### 2.2.2.4.- Interfaz con el usuario: Teclado

El teclado es la parte de R.V.C. que sirve para establecer un medio de interacción entre éste y el usuario. Por medio del teclado se pueden introducir datos o comandos que indiquen al equipo las tareas que debe realizar.

El teclado utilizado es uno de 16 teclas físicamente dispuestas en 2 filas de 8 teclas cada una incluyendo los dígitos decimales desde cero hasta nueve y las teclas ENTER, HELP, 2<sup>nd</sup>, CLEAR, ↑ y ↓ . Todas las teclas están dispuestas en

<sup>9</sup> NATIONAL SEMICONDUCTOR. www.national.com. LM555 Datasheet.

<sup>10</sup> NATIONAL SEMICONDUCTOR Application Note 247. www.national.com. p.8. 1995



un arreglo interno de cuatro filas y cuatro columnas de manera que la presión de una tecla provoca el contacto entre una fila y una columna, generándose, de esta manera, un total de 16 palabras código de 8 bits cada una; esto se indica en la Tabla 2.3.

TECLA	CRUCE FILA,COLUMNA	PALABRA CODIGO
1	F1 , C1	11101110
2	F1 , C2	11101101
3	F1 , C3	11101011
4	F2 , C1	11011110
5	F2 , C2	11011101
6	F2 , C3	11011011
7	F3 , C1	10111110
8	F3 , C2	10111101
9	F2 , C3	10111011
0	F4 , C2	01111101
ENTER	F4 , C4	01110111
CLEAR	F4 , C1	01111110
↑	F1 , C4	11100111
↓	F2 , C4	11010111
2 <sup>na</sup>	F3 , C4	10110111
HELP	F4 , C3	01111011

Tabla 2.3 : Palabras binarias generadas por el teclado.

Entre sus características y especificaciones encontramos las siguientes:

- Nueve patillas de conexión
- Contactos de botón de liberación inmediato (snap-dome) totalmente sellados
- Compatibilidad con circuitería de tecnología TTL, DTL y MOS.
- De uso interno o externo

### 2.2.2.5.- Codificador de teclado

Como se observa en el diagrama general de bloques operativos del R.V.C. (Figura 2.1), éste cuenta con el bloque de teclado. El codificador de teclado de 16 teclas FAIRCHILD 74C922 es un circuito integrado cuya función es la de entregar información respecto de la presión de una tecla. Su característica de salidas de tres estados lo hace compatible con el bus de datos TTL del sistema de control digital actuando como un interfaz entre el teclado y el microcontrolador i8751; ésto se ilustra en el diagrama de bloques de la Figura 2.12.

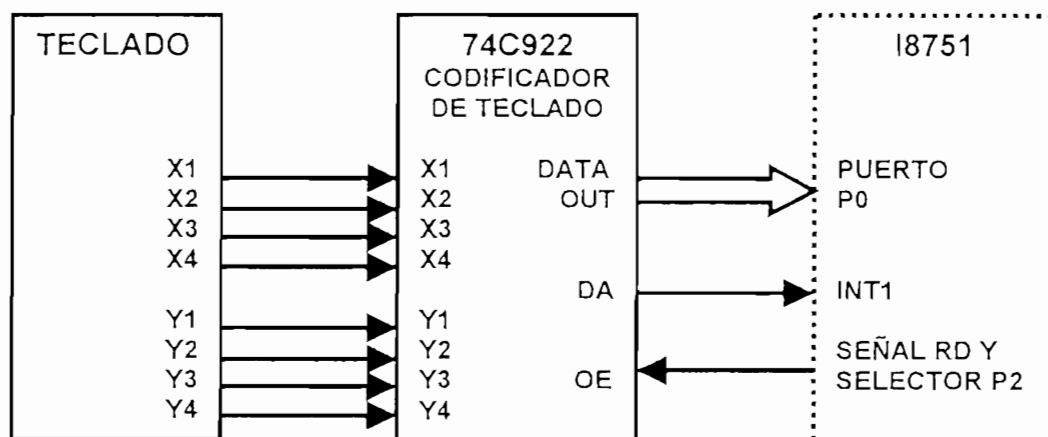


Figura 2.12 : Diagrama de bloques de función del codificador de teclado

Las señales de entrada del codificador son:

- X1-X4 son las entradas de filas
- Y1-Y4 son las entradas de columnas.

Cuando hay la presión de una tecla se produce el contacto entre una fila y una columna, lo que es detectado por el codificador 74C922, el cual, a su vez, entrega una palabra código de cuatro bits, así como una señal indicadora de la ocurrencia de este evento.

Las señales de control del codificador son:

- **DA** es la señal indicadora de que se ha presionado una tecla. Va a alto si hay una entrada válida de teclado y retorna a bajo cuando la tecla presionada ha sido liberada. Retorna a alto para indicar la aceptación de una nueva tecla luego de un período normal de de-rebote.
- **OE** es la señal que habilita la salida de la palabra código; caso contrario coloca a las salidas en estado de alta impedancia.

Además, cuenta con dos señales de entrada que necesita para poder cumplir con su tarea de codificación que son las siguientes:

- **OSC** es la señal de oscilador que permite al codificador realizar un barrido continuo hasta detectar el contacto entre una fila y una columna.
- **KBM** es la señal de enmascaramiento de una tecla presionada que garantiza el contenido de la información generada por la presión de una tecla por un período de tiempo específico.

El codificador de teclado está implementado con dos condensadores cuyos valores son de 47nF y 470nF en las patillas OSC y KBM respectivamente con lo que se obtiene una frecuencia de barrido de 1100 Hz y periodos de 6 milisegundos de enmascaramiento, garantizando de esta manera la confiabilidad en la información entrante al microcontrolador cuando se presione una tecla.

Se ha conectado el teclado al codificador de teclado de manera que coinciden las filas y columnas de teclado y codificador, pero esto no significa que la presión de una tecla, especialmente las que corresponden a los dígitos decimales, da como resultado el mismo valor en hexadecimal generado por el codificador. Por esta razón se incluye en el software una subrutina (llamada ASTEDI) que permita al microcontrolador reconocer el correspondiente valor en hexadecimal cada vez que se presione una tecla (especialmente las decimales).

### 2.2.3.- CIRCUITO DE CONTROL DIGITAL

El circuito de control digital comprende a los elementos encargados de realizar tareas internas de manejar y mantener el control y la coordinación de los dispositivos de entrada/salida digital, de almacenamiento y retención de información. De esta manera se logra que la información que ingresa al R.V.C. de las variaciones que ocurran en el sistema en análisis sean ingresadas, reconocidas y procesadas y luego se puedan ejercer los mecanismos de registro y almacenamiento de información establecidos como base de operación y, así mismo, se puedan ejercer las tareas de protección adicionales al sistema de generación dc al que se está aplicando el R.V.C..

#### 2.2.3.1.- Microcontrolador

El microcontrolador Intel i8751H es un elemento de 8 bits cuyas características mas importantes, entre otras, son:

- Memoria ROM : 4Kx8 bits
- Memoria RAM: 128x8 bits
- 32 líneas de entrada/salida dividida en 4 puertos de 8 bits cada uno.
- Procesador booleano.
- Dos temporizadores/contadores de 16 bits
- Estructura de interrupciones anidadas con cinco fuentes de interrupción y dos niveles de prioridad.
- Frecuencia máxima de reloj: 12 MHz.
- 24 localidades direccionables a nivel de bit

El microcontrolador tiene la función de almacenar todas las instrucciones y ejecutarlas una a una de acuerdo al programa que se le haya implementado, lo que incluye el procesamiento de información que, eventualmente se entrega al mismo a manera de datos. En esta administración se debe manipular elementos de hardware para lograr leer, escribir o almacenar información, interactuando con

cada uno de ellos en forma ordenada y manteniendo el control de los mismos.

El diseño del sistema de control interno se basa en la consideración de cada uno de los elementos de hardware a manejar como localidades de memoria RAM externa a la cual se puede leer y escribir colocando la dirección y luego el dato correspondiente.

El microcontrolador 8751 de 8 bits utiliza los puertos P2 y P0 para acceso a localidades de memoria externa, donde P2 porta el byte más significativo y P0 porta el byte menos significativo dando una dirección de 16 bits. Una vez colocada la dirección de la localidad, el microcontrolador realiza la lectura del dato que existe en la localidad de memoria elegida en el caso de ingreso de información o escribe el dato en la misma localidad en el caso de salida de información. Los datos siempre son enviados o recibidos a través del puerto P0.

Para manejar a todos los elementos de hardware a través de los dos puertos P2 y P0 se ha diseñado un bus de datos de 8 bits al cual se conectan todos los elementos a manejarse; como todos los elementos tienen sus salidas de tres estados, se mantiene una estructura de operación que contempla la interacción del microcontrolador solamente con uno de ellos la vez, como que si los demás elementos no existieran; así los elementos que no se están atendiendo, se ponen en estado de alta impedancia.

#### **2.2.3.2.- Selección de dispositivos controlados por microcontrolador.-**

La administración del sistema está a cargo del microcontrolador, el cual debe ordenar la selección de un elemento con el cual interactuar. El dispositivo que se usa para la selección es un demultiplexor "Texas Instruments" SN74LS138 a través del cual se puede seleccionar uno de ocho dispositivos con salida de tres estados cuya habilitación depende de la dirección contenida en los tres bits más significativos del byte que se extraiga a través del puerto P2. Consecuentemente,

los tres pines P2.5, P2.6 y P2.7 más significativos del puerto P2 van conectados respectivamente a las patillas de las entradas de selección A, B y C del demultiplexor SN74S138A.

El demultiplexor SN74S138A, como se muestra en la Tabla 2.4 que tabula sus respectivas funciones, tiene realmente tres entradas de habilitación que son G1,  $\overline{G2}A$  y  $\overline{G2}B$ . Para lograr habilitación permanente de este dispositivo de manera que actúe como elemento de selección, se conecta los terminales G1 a  $V_{cc}$  y  $\overline{G2}A$  conjuntamente con  $\overline{G2}B$  se conectan a tierra. Las salidas del DEMUX se deben de conectar a los terminales de habilitación del elemento que se desee seleccionar del bus de 8 bits que conecta al puerto P0 de microcontrolador.

ENTRADAS					SALIDAS DE SELECCIÓN							
HABILITAR		SELECCION			Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
G1	$\overline{G2}^*$	C	B	A								
X	H	X	X	X	H	H	H	H	H	H	H	H
L	X	X	X	X	H	H	H	H	H	H	H	H
H	L	L	L	L	L	H	H	H	H	H	H	H
H	L	L	L	H	H	L	H	H	H	H	H	H
H	L	L	H	L	H	H	L	H	H	H	H	H
H	L	L	H	H	H	H	H	L	H	H	H	H
H	L	H	L	L	H	H	H	H	L	H	H	H
H	L	H	L	H	H	H	H	H	H	L	H	H
H	L	H	H	L	H	H	H	H	H	H	L	H
H	L	H	H	H	H	H	H	H	H	H	H	L

$$\overline{G2}^* = \overline{G2}A + \overline{G2}B$$

Tabla 2.4 : Funciones de demultiplexor SN74S138A

La Figura 2.13 representa esquemáticamente la selección de dispositivos controlados por microcontrolador y permite visualizar que éste coloca una dirección en el demultiplexor, el cual, selecciona habilitando solo a uno de los dispositivos.

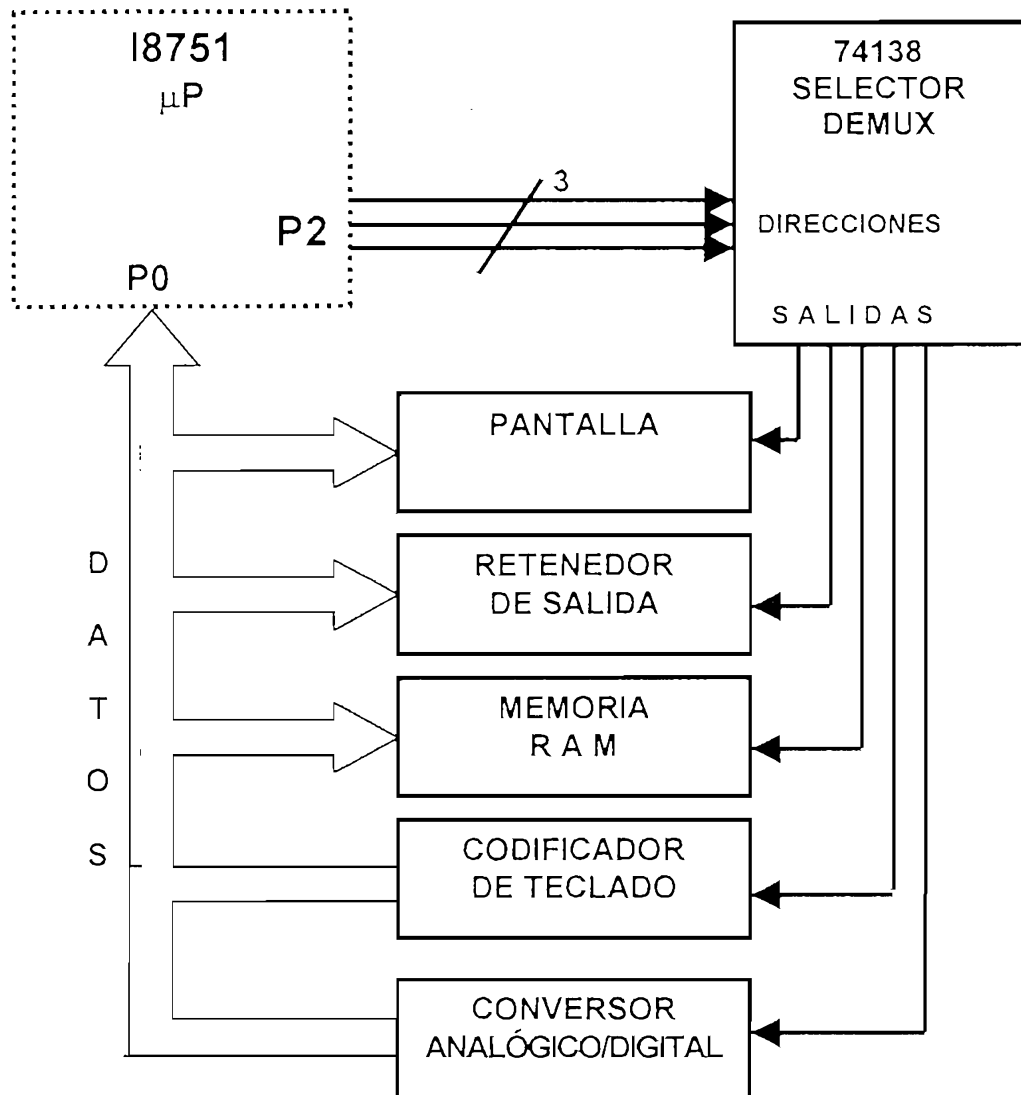


Figura 2.13 : Diagrama de bloques de selección de dispositivos

#### 2.2.3.2.1.- Transferencia de información

Una vez colocada la dirección de selección, se procede a la transferencia de información:

Las instrucciones `MOVX @DPTR,A` o `MOVX, A,@DPTR` son de acceso a una localidad de memoria externa y colocan una dirección de 16 bits en los puertos P2 y P0 donde P2 contiene el byte más significativo y P0 contiene

el byte menos significativo de la dirección, al siguiente ciclo de máquina configura al puerto P0 para ingresar o sacar el dato ubicado en la localidad cuya dirección se aplicó previamente.

La Tabla 2.5 muestra la direcciones aplicadas a los puertos P2 y P0 para seleccionar el elemento de hardware en el cual se desea leer o escribir información utilizando la instrucción MOVX A,@DPTR o MOVX @DPTR,A respectivamente.

DIRECCIÓN P2P0 (hexadecimal)	SELECCIÓN
0000	MEMORIA RAM
2000	PANTALLA
4000	CONVERSOR ANALÓGICO/DIGITAL
6000	CODIFICADOR DE TECLADO
8000	RETENEDOR DE SALIDA

Tabla 2.5 : Lógica de selección de elementos de hardware de control digital

### 2.2.3.3.- Almacenamiento de información

El almacenamiento de datos del R.V.C. se lo realiza en una memoria MOTOROLA MCM6064. Entre sus características notamos:

- Capacidad de almacenamiento: 8KX8 bits
- Salidas de tres estados
- CMOS compatible con TTL en todas las entradas y salidas.

Las señales de control son:

$\overline{OE}$  habilitador de salidas (para leer la RAM)

$\overline{WE}$  habilitador de escritura en la RAM

$\overline{CS1}$  y  $\overline{CS2}$  son habilitadores del chip; cualquiera de ellos coloca a la RAM en modo de espera y bajo consumo.



La tabla de verdad de la memoria MCM6064 que se muestra en la Tabla 2.6 indica la configuración que deben tener los estados de las patillas de control para su correcto funcionamiento.

$\overline{E1}$	E2	$\overline{G}$	$\overline{W}$	Modo	Pin E/S
H	X	X	X	No seleccionada	Z alta
X	L	X	X	No seleccionada	Z alta
L	H	H	H	Salida deshabilitada	Z alta
L	H	L	H	Lectura	D <sub>OUT</sub>
L	H	X	L	Escritura	D <sub>IN</sub>

Tabla 2.6 : Lógica de Control de Memoria RAM MCM6064

De aquí se observa que la memoria RAM tiene dos pines de selección de la RAM y el estado de selección de la misma es:  $\overline{E1}=L$  y  $E2=H$ . Manteniendo a  $E2=H$ , la activación de la RAM depende únicamente del estado lógico de  $\overline{E1}$ . Por esto, se ejecuta la activación de la RAM desde el microcontrolador, el cual aplica la dirección correcta a un demultiplexador que controla el estado lógico de  $\overline{E1}$ , lo cual guiará a la activación o desactivación de la RAM.

La patilla  $\overline{G}$  de habilitación de salida de la RAM se conecta a la patilla P3.7 del microcontrolador que porta la señal  $\overline{RD}$  logrando que el microcontrolador proporcione la marca de referencia (STROBE) para procesos de lectura de la RAM; la patilla P3.6 del microcontrolador que porta la señal  $\overline{WR}$  para que el microcontrolador genere la marca de referencia (STROBE) que se necesita inyectar a la RAM se debe conectar al pin  $\overline{W}$  de la RAM para lograr el efecto deseado. Se debe tomar muy en cuenta que los procesos de lectura no solo dependen del nivel lógico de la señal de habilitación de salida  $\overline{G}$ , sino también del estado lógico de la señal  $\overline{W}$  que debe estar en alto.

El espacio que abarcan las localidades de memoria RAM externa va desde 0000H hasta 7FFFH. Esta memoria tiene capacidad de almacenar 8192 datos de

8 bits cada uno. En vista de que cada dato a ser almacenado se compone de cuatro dígitos BCD, el mínimo de memoria que puede ocupar cada dato es 2 localidades de memoria RAM; ésto limita la capacidad máxima de almacenamiento a 4096 datos referentes a la capacidad de almacenamiento del sistema al que se aplica el Registro de Variación de Carga.

#### *2.2.3.3.1.- Lectura/Escritura de información*

La gestión de lectura o escritura de la memoria RAM externa encargada del almacenamiento de información utiliza las instrucciones MOVX A,@DPTR y MOVX @DPTR,A respectivamente. Estas instrucciones se ejecutan en dos ciclos: en el primer ciclo el microcontrolador coloca por los puertos P2 y P0 la dirección de la localidad de memoria requerida y el segundo dispone al mismo puerto P0 para enviar o recibir información. Se usa el dispositivo Texas Instruments 74LS373 para retener el estado del byte bajo de la dirección que se coloca en P0 al primer ciclo de manera que durante la ejecución de la instrucción de lectura/escritura de RAM externa se mantenga fija la dirección de la localidad RAM requerida. La operación del retenedor es comandada por el microcontrolador a través de la señal  $ALE/\bar{P}$  cuyo estado lógico varía en la ejecución de la instrucción MOVX permitiendo el paso del byte bajo de la dirección por P0 en el primer ciclo y reteniendo el mismo en el segundo ciclo.

#### **2.2.4.- INTERFAZ DE SALIDA**

Una de las actividades fundamentales del R.V.C. es la de obtener información respecto del flujo de energía en el sistema de generación DC al que se aplica. En este sentido, cuenta con el interfaz de salida de información al usuario compuesto por la pantalla y LEDs indicadores del estado del sistema. Por otro lado, el equipo debe ejercer control sobre las líneas de flujo de energía del mismo para efectos de protección del banco de acumuladores; para ésto cuenta

con un conjunto de dispositivos que se pueden considerar un interfaz entre el microcontrolador y las líneas de flujo de energía.

#### 2.2.4.1.- Manejo de Salidas de Control

El R.V.C. ejerce control sobre las líneas de flujo de energía del sistema de generación DC al que se aplica mediante el cierre o apertura de relés colocados en las mismas; estas acciones se inician en el microcontrolador el cual emite señales de niveles TTL que se envían al retenedor de datos U15 (ver p.49), el cual las mantiene; estas señales se aplican a los dispositivos que manejan los contactos de fuerza de los relés que permiten proteger los bancos de baterías de la sobrecarga o de la descarga en exceso (sobre-descarga).

##### 2.2.4.1.1.- Salidas de Control en tarjeta de control digital

Luego de cada bucle de procesamiento el microprocesador emite señales y las envía por el puerto cero a un retenedor de datos octal paralelo tipo D transparente controlado por estado lógico 74LS373; sus salidas de tres estados se administran por el microcontrolador y son las portadoras de las señales de control . Las señales que controlan al retenedor son:

$C^{\dagger}$  es el habilitador de retención

$\overline{OC}$  es el habilitador de salidas.

Esta considerado como la localidad de memoria externa 8000H y la tarea de cambio o retención depende de los estados lógicos de la salida de selección del demultiplexor y la señal de escritura  $\overline{WR}$  del microcontrolador. Estas dos señales ingresan a una compuerta OR y activan el paso de un dato colocado en el bus solamente cuando ámbas están en cero lógico, caso contrario el retenedor mantiene intacto el estado lógico de sus salidas.

#### 2.2.4.1.2.- Manejo de las salidas de control en la tarjeta de fuerza

El retenedor de datos que mantiene las señales emanadas desde el microcontrolador para controlar el flujo de energía en el sistema al que se aplica el R.V.C. no puede generar la corriente suficiente para realizar la apertura o cierre de los relés que dispone el equipo para organizar el flujo de energía en el sistema al cual ha sido aplicado. Para esto se incluye en la tarjeta de fuerza un conjunto de elementos y dispositivos que permiten guiar a los relés a los estados de cierre o apertura según se requiera.

##### a).- Relés de estado sólido [SSR]

El circuito de control de fuerza incluye 3 relés de estado sólido, que permiten circular la corriente entre el elemento fotovoltaico y el banco de baterías [0 a 10 A<sub>DC</sub>] y entre el banco de baterías y la carga activa [0 a 20 A<sub>DC</sub>], el mismo que está enlazado con la sección de control digital a través de elementos opto acopladores incorporados en los relés; los 2 transistores, Q101 y Q102 [ECG 85] (ver p.50) controlados a través del retenedor de datos [74LS373, U15 (ver p.49)] de la sección de control operan en saturación o en corte y se utilizan como elementos que permitan proporcionar el voltaje y la corriente necesaria para activar los relés de estado sólido. El voltaje de activación de los relés de estado sólido [SSR] es de 3 a 32 V<sub>DC</sub>, con el cual se cierran los terminales de fuerza del mismo, sin embargo el voltaje mínimo de apertura es de 1 V<sub>DC</sub> o menos. Las resistencias R101 y R102 (ver p.50) sirven para limitar la corriente de cierre de los relés, la misma que está entre 1.6 mA<sub>DC</sub> para 3 V<sub>DC</sub> y 26 mA<sub>DC</sub> para 32 V<sub>DC</sub>, mientras que las resistencias R103, R104 y R105 (ver p.50) se utilizan como elementos para la saturación [Pull-Up].

El uso de éstos relés tipo SSR es con el fin de evitar las chispas que provocan el desgaste de los contactos en los relés comunes y que podrían ocasionar el mal funcionamiento del equipo en la sección de control de fuerza.

En vista de la dificultad para conseguir un relé de 20 A se hace uso de dos relés de 10 A en paralelo. Luego de realizada la conmutación de los relés de estado sólido, se procede a conmutar los relés electromecánicos [2 de 10 A en paralelo igualmente por la dificultad para conseguir uno de 20 A] que nos permiten disminuir la diferencia de potencial de  $0.6 V_{DC}$  en los terminales de carga del relé de estado sólido a  $0 V_{DC}$  y de esta manera no interferir entre el proceso de carga de las baterías a través del panel fotovoltaico y el proceso de registro de carga a través del sistema de control.

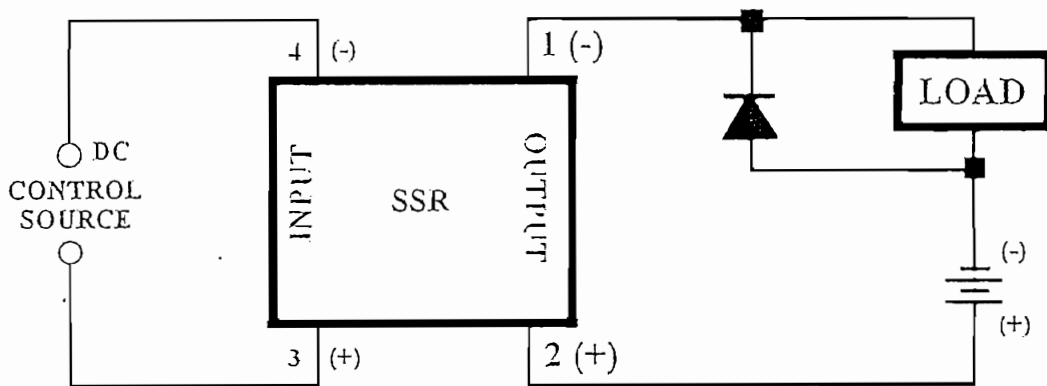


Figura 2.14: Protección contra transitorios

Para proteger a los relés de estado sólido contra transitorios se ha considerado lo siguiente:

Todas las cargas tienen componentes inductivas, aún cuando algunas no se indique que lo son. Una carga inductiva producirá voltajes transitorios perjudiciales cuando es apagada. La salida del relé de estado sólido está próximo a un conmutador ideal, y los voltajes transitorios producidos por cargas aparentemente no inductivas pueden causar daño si no se los suprime. Deben colocarse diodos de recuperación rápida con PIV mayor que la fuente de voltaje como se muestra en la Figura 2.14. Deberá observarse la polaridad de entrada y salida del relé de estado sólido para no dañar al elemento<sup>[11]</sup>.

<sup>11</sup> CRYDOM SERIES 1-DC Data Sheet ; General Specifications, ISO 9002 CERTIFIED

## SOBRECORRIENTE MAXIMA vs DURACION

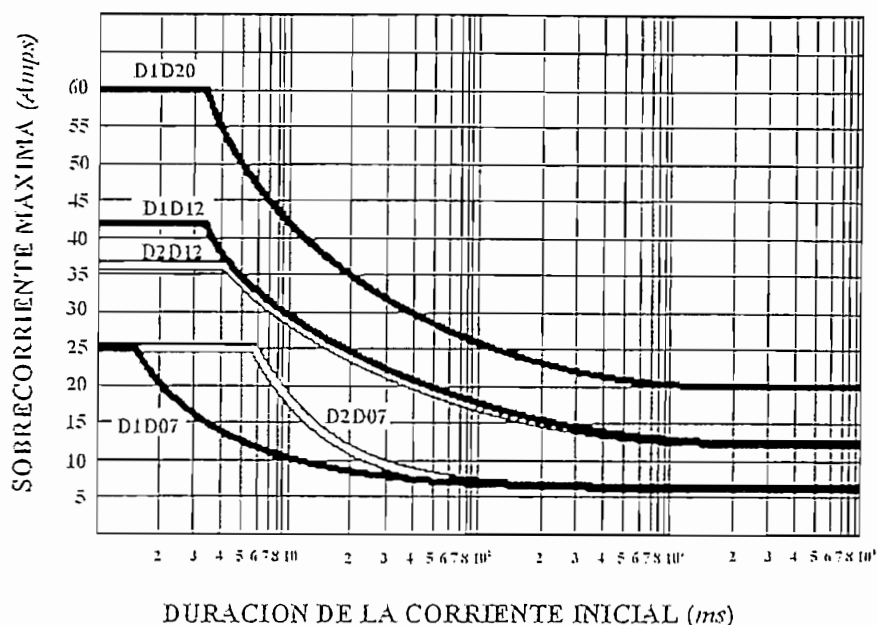


Figura 2.15: Máxima corriente de conmutación y tiempo de duración para varios modelos de SSR CRYDOM

La Figura 2.15 nos permite visualizar las condiciones límites en la conmutación y corrientes transitorias que pueden soportar los relés de estado sólido [D1D12]. Aunque estas curvas no son exactamente de los relés utilizados en el diseño, sin embargo el comportamiento de los relés de estado sólido KYOTO es compatible con los de otras marcas que cumplen con los estándares para este tipo de elementos, por lo que utilizaremos las curvas de los relés CRYDOM para tener una visualización de la carga a utilizarse a través del elemento [10 A<sub>DC</sub>] a la falta de la información técnica de los relés KYOTO.

Los disipadores de calor ofrecen excelente disipación y son perfectamente acoplados a los rangos de corriente de la carga de los relés de montajes de panel. Para determinar la utilización de un elemento de disipación de calor nos ayudamos con las especificaciones del elemento que se dan en las curvas de la Figura 2.16, sin embargo el fabricante proporciona disipadores de acuerdo al valor nominal de corriente del relé [SSR].

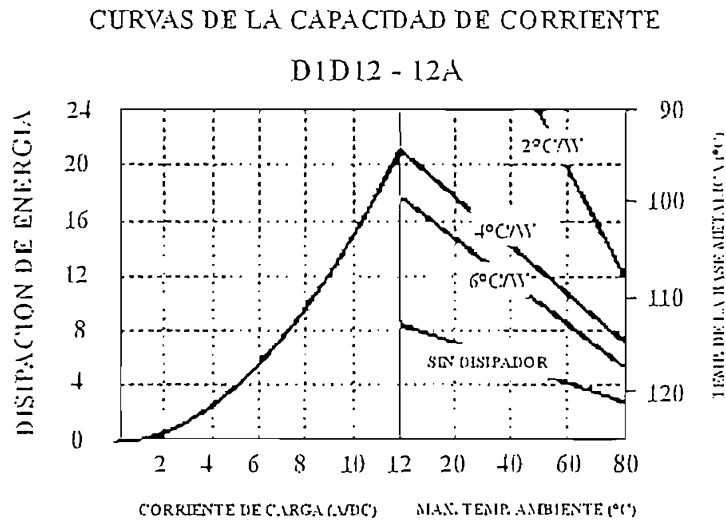


Figura 2.16: Curvas de Disipación de calor de un relé de estado sólido CRYDOM modelo D1D12

*b).- Relés electromecánicos*

La activación de los relés electromecánicos (cierre de contactos de fuerza), sucederá transcurridos 2 milisegundos después de activarse los relés de estado sólido y se desactivarán en forma inversa, de tal manera que se elimina la chispa de contacto a través de los contactos de los relés electromecánicos.

Para esto se utilizan dos opto acopladores [ECG 3084, U90 y U110] polarizados o activados a través de los transistores Q90 y Q110, los mismos que están controlados directamente desde el retenedor de datos de las salidas de control a través del microcontrolador. Una vez activados los fotodiodos de los optoacopladores [NTE-3084: U90 y U110], éstos activan los relés electromecánicos a través de los fototransistores, lo cual podemos observar en el diagrama electrónico de la tarjeta de control de fuerza en la Página 50.

### c).- Señalización Visual del modo de operación del Registro de Variación de Carga

El mismo sistema de control proporciona tres señales visuales mediante LEDs que indican el modo de operación del equipo en cuanto a las funciones que se están ejecutando para realizar el control de la carga de las baterías a través de las celdas fotovoltaicas y la descarga de las mismas a través del uso de su energía por la carga activa. Las señales visuales indican:

- **Operación normal** mediante el encendido de un LED verde para indicar que el flujo de energía no es interrumpido por el R.V.C.
- **Sobrecarga** mediante el encendido de un LED rojo para indicar que se ha abierto el relé de paso de energía de paneles fotovoltaicos al banco de baterías.
- **Sobredescarga** mediante el encendido de un LED rojo para indicar que se ha abierto el relé de paso de energía del banco de baterías hacia la carga activa.

#### 2.2.4.2.- Interfaz con el usuario: pantalla

El R.V.C. utiliza la pantalla para mostrar mensajes al usuario, tales como:

- Mensajes de presentación.
- Mensajes referentes al estado de operación del R.V.C.
- Mensajes de información para el ingreso de datos

La pantalla usada es una de la casa EVERBOUQUET modelo MC1602D con formato de 16 caracteres por dos líneas. Sus entradas de control más importantes son:

- **RS** es el registro de selección para indicar si el byte es un dato o una instrucción.
- **R/ $\overline{W}$**  es la señal de lectura o escritura.
- **VO** es la señal de contraste.

La Figura 2.17 muestra esquemáticamente las conexiones de la pantalla:



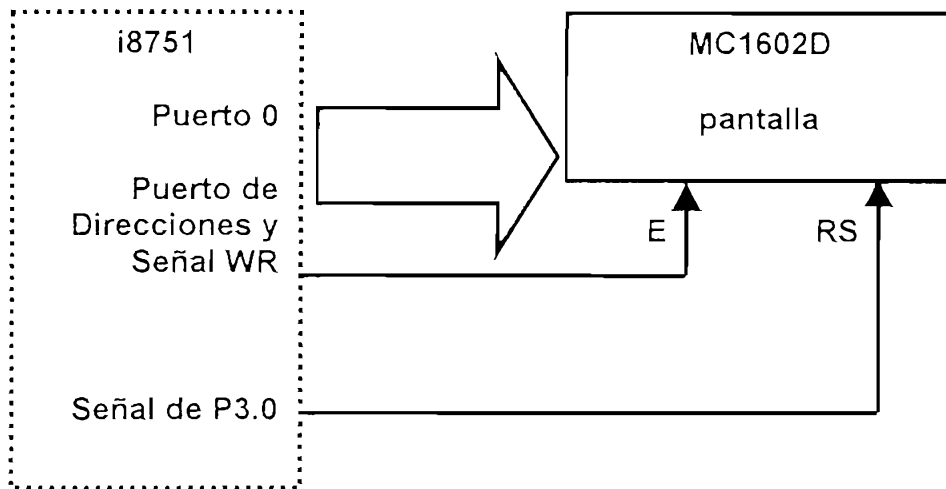


Figura 2.17: Diagrama de control de pantalla MC1602D

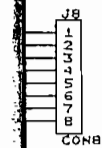
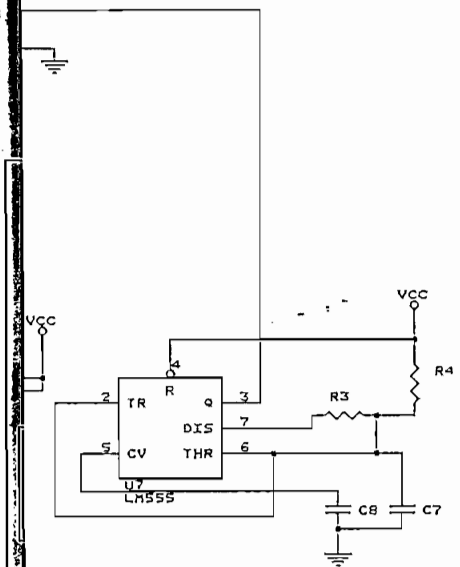
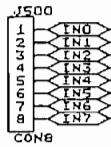
La pantalla es tratada como una localidad de memoria externa controlada directamente por el microcontrolador a través de las señales siguientes:

- Señal  $\overline{WR}$  que instruye a la pantalla para el desplazamiento de información actuando como una marca de referencia para el inicio de la transferencia de información. La patilla correspondiente a esta señal se conecta a la entrada de una compuerta OR de dos entradas TTL74LS032 para conjuntamente con la señal de selección de pantalla del DEMUX 74LS138 generar el pulso negativo adecuado para habilitar la entrada de información hacia la pantalla por medio de la instrucción `MOVX A,@DPTR`; por tanto, la respuesta de la compuerta OR de dos entradas debe conectarse a la patilla de habilitación de entrada/salida de la pantalla.
- Señal `RXD` (P3.0) que indica si la señal en el bus de datos es una instrucción o un dato. La patilla de esta señal debe conectarse a la patilla RS de la pantalla.
- Debido a que se va a utilizar la pantalla para introducir en ella información, se configura el hardware de manera que la patilla  $R/\overline{W}$  de selección de modo lectura/escritura de la misma va conectada a tierra.

Otra señal que hay que habilitar en la pantalla es la que entra por la patilla VO que sirve como señal de contraste para visualización de la pantalla; se incluye para el control de contraste una resistencia variable.

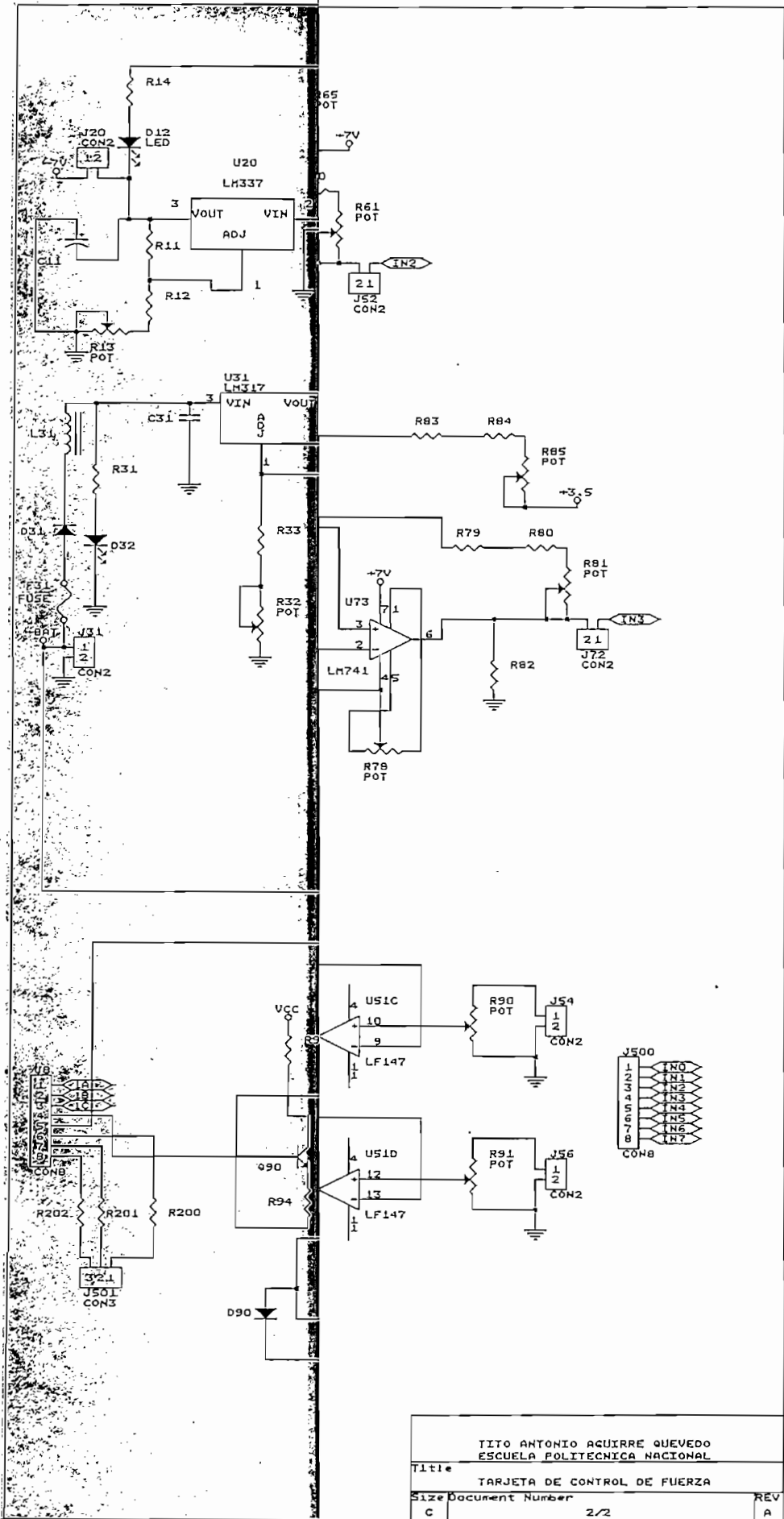
A continuación se muestra el diagrama general de los circuitos del Registro de Variación de Carga.

Diagrama del Registro de Variación de Carga.- Circuito de control digital.



TITO ANTONIO AGUIRRE QUEVEDO		
ESCUOLA POLITECNICA NACIONAL		
Title		
TARJETA DE CONTROL DIGITAL		
Size	Document Number	REV
C	1/2	A

Diagrama del Registro de Variación de Carga.- Circuito de control (etapa de fuerza)



TITO ANTONIO ACUIRRE QUEVEDO  
 ESCUELA POLITECNICA NACIONAL

Title	TARJETA DE CONTROL DE FUERZA	
Size Document Number	2/2	REV
C		A

## 2.3.-DESARROLLO DE SOFTWARE EN LENGUAJE ASSEMBLER

### 2.3.1.- ASPECTOS GENERALES DEL PROGRAMA

El Registro de Variaciones de Carga necesita para su funcionamiento el desarrollo de un programa en lenguaje Assembler, el mismo que corre en el microcontrolador i8751. Este programa se encarga de controlar todos los bloques operativos del R.V.C., como es:

- Mostrar mensajes en la pantalla
- Interactuar con el usuario
- Leer e interpretar los códigos del sistema de adquisición de datos
- Administrar la información entrante, procesarla y actualizarla.

Para realizar el programa que se implementa al microcontrolador i8751 se ha utilizado el paquete SIDES2000 que incluye el editor de texto, el ensamblador CYS8051 y se ha concurrido a la ayuda del simulador AVSIM51, el cual genera el programa con extensión .HEX en formato INTEL; luego se realiza la conversión del programa a formato hexadecimal puro que es el que se ingresa en la memoria ROM del microcontrolador I8751.

El programa es extenso y , en forma general, tiene el formato y la estructura que se muestra en la Figura 2.18 a continuación:

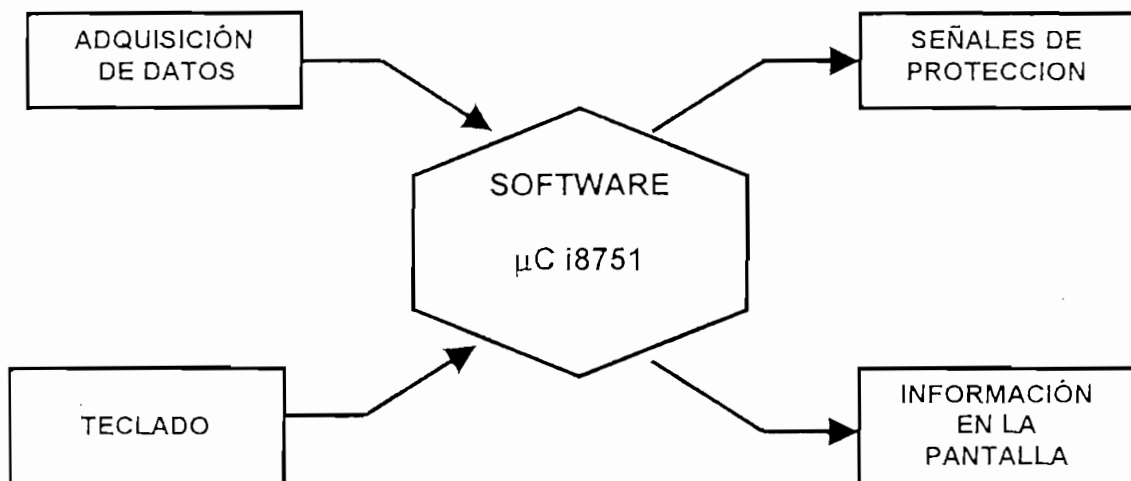


Figura 2.18 : Arquitectura de Software

## 2.3.2.- PROGRAMAS DE INICIALIZACION

### 2.3.2.1.- Programa de RESET

Es el conjunto de las primeras instrucciones que ejecuta el microcontrolador después de ser encendido o de la pulsación del botón RESET. Incluye las instrucciones de:

- Ubicación de la localidad de memoria donde está la primera instrucción de programa.
- Configuración inicial de los registros de interrupciones
- Configuración de registros contadores/temporizadores
- Configuración del control de prioridad de interrupciones
- Vaciado de memoria RAM externa
- Inicialización del registro puntero del stack (STACK POINTER).

Lo primero que se debe hacer el momento de iniciar la operación del microcontrolador 8751 es indicar la dirección donde está el programa que va a ejecutar el procesador. Esta instrucción que envía al contador de programa al inicio del programa principal debe estar en la localidad 0000H de la ROM interna del microcontrolador, puesto que después del encendido o cuando se recibe la señal de RESET; es en esta dirección de memoria donde el microcontrolador lee la primera instrucción. La instrucción que se graba en esta localidad es de salto directo, porque en las localidades siguientes a las del RESET están las dedicadas a las direcciones de atención a las diferentes interrupciones. Por lo tanto, la instrucción que corresponde es la siguiente:

```

                ORG      0000H
                SJMP    INICIO

```

La directiva ORG permite grabar en la localidad 0000H la instrucción de salto a la etiqueta INICIO, que deberá ser la etiqueta donde se inicia el programa principal. Se utiliza una instrucción de salto corto porque el inicio del



programa principal está después de las instrucciones de salto por interrupciones.

Una vez que se han señalado las direcciones tanto de inicio del programa principal como de las diferentes rutinas de atención a las interrupciones, se puede comenzar el programa principal a partir de la etiqueta INICIO.

A continuación corresponde programar los registros de control del microcontrolador 8751 que son los que van a determinar los modos de operación de las partes que constituyen el microcontrolador. Inmediatamente se muestran cada uno de estos registros de control y como se programan para controlar el R.V.C.

#### Registro de Estado de Programa (PSW)

Este es un registro de 8 bits, los cuales pueden cargarse desde o hacia el acumulador y que se encargan de informar el estado de ciertos parámetros de un programa. Estos bits pueden ser leídos o escritos fácilmente. La Figura 2.19 muestra la información disponible en el registro.

CY	AC	FO	RS1	RS0	OV	--	P
----	----	----	-----	-----	----	----	---

Figura 2.19 : Registro de Estado de Programa

CY	PSW.7	Carry flag o bandera de acarreo
AC	PSW.6	Auxiliary Carry flag o bandera auxiliar de acarreo
FO	PSW.5	Flag o bandera 0, monitoreada por software como una bandera de estado definida por el usuario.
RS1	PSW.4	

RS0	PSW.3	
OV	PSW.2	Overflow flag o bandera de desbordamiento.
-	PSW.1	Register Bank Select 1 o bit 1 de selección de banco de registros, seteada o borrada por software para determinar el banco de trabajo
P	PSW.0	Register Bank Select 0 o bit 0 de selección de banco de registros, seteada o borrada por software para determinar el banco de trabajo

RS1	RS0	
0	0	Banco 0 (00H – 07H)
0	1	Banco 1 (08H – 0FH)
1	0	Banco 2 (10H – 17H)
1	1	Banco 3 (18H – 1FH)

**Tabla 2.7 : Determinación inicial del banco de trabajo**

Por lo expuesto, la instrucción para programar el registro de estado de programa es la siguiente:

**MOV PSW,#00H**

Con lo cual se consigue que todas las banderas se encuentren al inicio en cero y queda seleccionado el banco de trabajo 0, porque en ese banco se guardará el tiempo de operación.

#### Registro de Modo de Operación de Temporizador/Contador

Los dos Temporizadores/Contadores que proporciona el microcontrolador i8751 son controlados en su modo de operación por el

registro de propósito especial conocido como TMOD. La función de “temporizador” o “contador” es seleccionada por el bit  $C/\bar{T}$  de este registro. Además estos dos temporizadores/contadores tienen cuatro modos de operación, los cuales pueden ser seleccionados por un par de bits (M1,M0) en el TMOD. Los modos 0,1,2 son los mismos para ámbos temporizadores/contadores. El modo 3 es diferente. Los cuatro modos de operación se describen brevemente a continuación.

**Modo 0:** En este modo, el registro del temporizador es configurado como un registro de 13 bits. Cuando todos los bits se han llenado de 1s, pasarán a 0s y se pone la bandera de interrupción del temporizador TFX. Los 13 bits del registro están constituidos de los 8 bits de TH1 y de los 5 bits menos significativos de TL1. Los 3 bits mas significativos de TL1 son indeterminados y serán ignorados. El modo 0 de operación es el mismo para el Temporizador 0 como para el Temporizador 1.

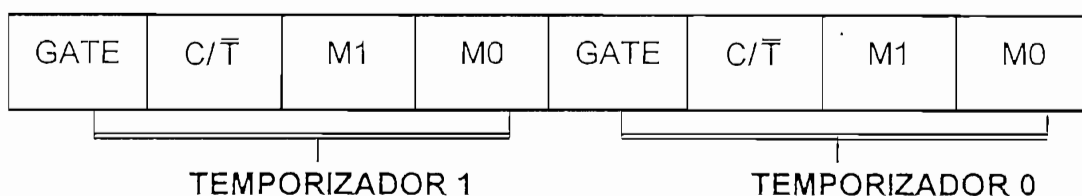
**Modo 1:** El modo 1 es el mismo que el modo 0, excepto que el registro del temporizador estará corriendo con todos sus 16 bits.

**Modo 2:** El modo 2 configura el registro del temporizador como un contador de 8 bits (TL1), con recarga automática. Cuando se llena de 1s el registro TL1 se llega al desbordamiento, y pone la bandera TF1, pero también recarga TL1 con el contenido de TH1, con lo cual es pre-seteado por software. La recarga deja a TH1 sin alterar. El modo 2 de operación es el mismo para el Temporizador/Contador 0.

**Modo 3:** El Temporizador 1 trabajando en Modo 3, simplemente muestra la última cuenta. El efecto es el mismo que si se hubiese reseteado el bit de puesta en marcha ( $TR1=0$ ) del Temporizador 1. El Temporizador 0 en modo 3 establece a TL0 y TH0 como dos contadores de 8 bits independientes. En el modo 3 el registro TL0 utiliza los bits de control del Temporizador 0 ( $C/T$ , GATE,  $TR0$ , INTO, y  $TF0$ ). Por otro lado el TH0 utiliza  $TR1$  y  $TF1$  que corresponden al Temporizador 1. Por lo tanto el TH0 controla en este modo la interrupción de Temporizador 1. Cuando el Temporizador 0 está en modo 3, el Temporizador 1 puede ser activado o detenido seleccionando el modo 3 por sí mismo; el

temporizador 1 en este modo puede ser usado como generador de velocidad de transmisión en el p rtico serial   tambi n en cualquier aplicaci n que no requiera de una interrupci n. En consecuencia con el Temporizador 0 en modo 3, se consiguen que el 8751 pueda trabajar con tres temporizadores/contadores, lo cual es  til en aplicaciones que se necesite un temporizador o contador extra de 8 bits.

La Figura 2.20 muestra la configuraci n del registro de modo de operaci n de los Temporizadores/Contadores.



**Figura 2.20 : Registro de Modo de Operaci n de Temporizadores/Contadores**

**GATE** Control de compuerta. Cuando est  en 1, Temporizador/Contador "x" est  habilitado cuando el pin "INTx" est  en alto y el bit de control "TRx" es 1; es decir se tiene un control por hardware. Cuando GATE=0 Temporizador/Contador "x" correr  solamente cuando TRx=1; es decir se tiene un control por software.

**C/T** Selector de Temporizador o Contador. Se coloca en cero para operaci n como Temporizador (entrada desde el sistema interno de reloj). Seteado para operaci n como contador (entrada desde "Tx" pin de entrada).

**M1** Bit mas significativo de selecci n de modo. (Ver Tabla 2.8).

**M0** Bit menos significativo de selecci n de modo. (Ver Tabla 2.8).

M1	M0	MODO DE OPERACIÓN
0	0	Modo 0
0	1	Modo 1
1	0	Modo 2
1	1	Modo 3

Tabla 2.8 : Selección de modo de operación de temporizadores

En el caso específico de este control, se utilizan los dos como de 16 bits, por lo tanto el registro especial TMOD queda configurado de la siguiente manera:

0	0	0	1	0	0	0	1
---	---	---	---	---	---	---	---

#### Registro de Control de Temporizador/Contador

Este es un registro direccionable por bit y en él se encuentran las banderas de los dos temporizadores. Además de los bits de control de interrupciones externas. Este registro está configurado como se muestra en la Figura 2.21

TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0
-----	-----	-----	-----	-----	-----	-----	-----

Figura. 2.21 : Registro de Control de Temporizadores/Contadores

TF1	TCON.7	Temporizador 1 Overflow flag o Bandera de desbordamiento del Temporizador 1.
TR1	TCON.6	Temporizador 1 Run Control bit ó bit de control de arranque del Temporizador 1.
TF0	TCON.5	Temporizador 0 Overflow flag ó bandera de desbordamiento del Temporizador 0.
TR0	TCON.4	Temporizador o Run control bit ó bit de control de arranque del Temporizador 0.
IE1	TCON.3	Interrupt 1 Edge Flag ó bandera de interrupción externa 1
IT1	TCON.2	Interrupt 1 Type control bit ó bit de control de tipo de interrupción. Cuando este bit se encuentra en cero lógico, la interrupción 1 es disparada cuando se detecta un nivel lógico bajo en el pin de INT1. Si IT1=1, la interrupción 1 es disparada cuando se detecta un flanco de caída en el pin de INT1.
IE0	TCON.1	Interrupt 0 Edge flag ó bandera de interrupción externa 0.
IT0	TCON.0	Interrupt 0 Type control bit ó bit de control de tipo de interrupción. Cuando este bit se encuentra en cero lógico, la interrupción 0 es disparada cuando se detecta un nivel lógico bajo en el pin de INT0. Si IT0=1, la interrupción 0 es disparada cuando se detecta un flanco de caída en el pin de INT0.

En el caso del control de temporizadores, el registro TCON se configura inicialmente así:

0	0	0	0	0	0	0	0
---	---	---	---	---	---	---	---

Y, se setean los bits TCON.4=TR0 y TCON.6=TR1 justo ántes del inicio del bucle de procesamiento continuo del programa principal.

### Registro de Habilitación de Interrupciones

Este es un registro que tiene el control total sobre todas las interrupciones, por lo tanto este registro debe ser direccionable por bits. Si el bit es cero, la interrupción correspondiente es deshabilitada. Si el bit es uno, la interrupción correspondiente es habilitada. En la Figura 2.22 se muestran los bits que contiene este registro.

EA	---		ES	ET1	EX1	ET0	EX0
----	-----	--	----	-----	-----	-----	-----

**Figura 2.22 : Registro de Habilitación de Interrupciones**

EA	IE.7	Deshabilita todas las interrupciones. Si EA=0, ninguna interrupción será reconocida. Si EA=1, cada fuente de interrupción es individualmente habilitada ó deshabilitada, colocando o borrando su respectivo bit de habilitación.
---	IE.6	No implementado.
ET2	IE.5	Habilita o deshabilita la interrupción de desbordamiento del Temporizador 2, pero esto se tiene únicamente en el 8052.
ES	IE.4	Habilita o deshabilita la interrupción del puerto serial.
ET1	IE.3	Habilita ó deshabilita la interrupción por desbordamiento del Temporizador 1.
EX1	IE.2	Habilita ó deshabilita la interrupción externa 1.
ET0	IE.1	Habilita ó deshabilita la interrupción por desbordamiento del Temporizador 0.
EX0	IE.0	Habilita ó deshabilita la interrupción externa 0.

En este caso el bit IE.7 tiene que estar en 1 para que habilite todas las interrupciones. Inicialmente se deja seteado el registro de habilitación de interrupciones, pero eventualmente se irán cambiando los estados de los bits de habilitación de cada interrupción de acuerdo a los requerimientos eventuales del programa. Inicialmente el registro IE queda así:

1	0	0	0	0	0	0	0
---	---	---	---	---	---	---	---

### Registro de Prioridad de Interrupciones

Este es un registro también direccionable por bit. Si el bit es 0, la correspondiente interrupción tiene una prioridad baja, y si el bit es 1, la correspondiente interrupción tiene una prioridad alta.

Se debe tener presente que cuando está en proceso una rutina de servicio a una interrupción, no podrá ser interrumpida por otra que sea de mas bajo nivel o del mismo nivel. Cuando interrupciones están en el mismo nivel e interrumpen simultáneamente, serán atendidas en el orden de prioridad que existe para cuando están en el mismo nivel. La prioridad de las fuentes de interrupción en el mismo nivel, desde la más alta es la que se muestra a continuación:

IE0	Interrupción externa 0.
TF0	Interrupción de Temporizador 0.
IE1	Interrupción externa 1
TF1	Interrupción de Temporizador 1.
RI ó TI	Interrupción de puerto serial.

El contenido del registro de prioridad de interrupciones es el que se muestra en la Figura 2.23



---		PT2	PS	PT1	PX1	PT0	PX0
-----	--	-----	----	-----	-----	-----	-----

**Figura 2.23 : Registro de Prioridad de Interrupciones**

---	IP.7 No implemenado
---	IP.6 No implementado.
PT2	IP.5 Define el nivel de prioridad del Temporizador 2, pero esto solamente para el 8052.
PS	IP.4 Define el nivel de prioridad del puerto serial.
PT1	IP.3 Define el nivel de prioridad del Temporizador 1.
PX1	IP.2 Define el nivel de prioridad de Interrupción Externa 1.
PT0	IP.1 Define el nivel de prioridad del Temporizador 0.
PX0	IP.0 Define el nivel de prioridad de Interrupción Ex

Para el caso del R.V.C. se ha diseñado del software con todas las interrupciones del mismo nivel de prioridad por lo cual el registro de prioridad de interrupciones IP es cero en todo el programa; en caso de que se den dos interrupciones al mismo tiempo, estas serán atendidas por el polling interno de atención a las interrupciones del microcontrolador.

### 2.3.2.1.- Programa de inicio

Está compuesto por varios segmentos, el primero constituido por la definición de las direcciones de las localidades donde se encuentran ubicadas las instrucciones de inicio de las interrupciones tanto externas como de temporizadores y la de la etiqueta de inicio del programa . Luego se configuran los valores de inicialización de los registros especiales STACK POINTER, INTERRUPT ENABLE, TIMERS MODE, TIMERS CONTROL, INTERRUPT PRIORITY. A continuación se incluye el programa de inicialización de la

pantalla, el cual es un programa que incluye instrucciones que deben proporcionarse a la pantalla para configurar su forma de operación y se incluye también valores iniciales de registros de temporizadores y de banderas de control de subrutinas de interrupciones, además del encerramiento de las localidades RAM interna direccionables a nivel de bit.

### *2.3.2.1.1.- Presentación inicial de mensajes*

La pantalla inicial guía al usuario a ingresar una de las opciones de trabajo para operar en banco de baterías de 6,12 o 24 V.

<p>Vnom: OPCION : █</p>
-----------------------------

Inmediatamente el programa setea el contenido del registro 68H y coloca un valor en el registro R4 que serán valores de control de la gestión siguiente. Continúa llamando a la subrutina INGDAT.

### **2.3.2.2.- Programa de ingreso de datos**

En este segmento el microcontrolador entra en fase de interacción con el usuario pidiendo uno a uno los datos para operar. Estos son: Opción de Voltaje nominal, capacidad inicial y los valores de protección: voltaje máximo y voltaje mínimo.

El ingreso de datos se hace en una secuencia "mensaje, espera, ingresa dato, proceso, retorno" que se cumple para el ingreso de cada dato. El mensaje va variando de acuerdo a la información que necesita el microcontrolador hasta conseguir todos los datos requeridos.

### 2.3.2.2.1.- Subrutina *INGDAT*

Esta subrutina abarca el segmento destinado a ingresar un dato válido de acuerdo a los requerimientos del R.V.C. Incluye las subrutinas de espera hasta la presión de una tecla, ingresa el byte que entrega el codificador de teclado, asigna el valor de acuerdo a una tabla de transformación y verifica la validez del dato. A continuación se explica brevemente la función de cada segmento:

**STDBKY** habilita la interrupción externa cero e ingresa en un lazo cerrado de espera del cual solo se puede salir si la bandera 68H ha sido encendida.

**TECL** es la subrutina convocada por la interrupción externa cero. Deshabilita la interrupción externa cero, encera los cuatro bits mas significativos y la bandera 68H e ingresa el dato que entrega el codificador de teclado.

**ASTEDI** transforma el valor ingresado de acuerdo a una tabla de conversión. Su servicio consiste en proveer al microcontrolador el verdadero valor en hexadecimal de la tecla que ha sido presionada en el caso de las teclas de números decimales. En el caso de las seis teclas adicionales, proporciona un código exclusivo de reconocimiento de cada una de las teclas. La Tabla 2.9 muestra la reasignaciones.

**VERVAL** verifica la validez del dato ingresado. Para ello toma como referencia el valor del registro R4 ingresado antes de convocar a la subrutina *INGDAT*. Si el dato es válido lo exhibe en pantalla, setea la bandera 69H y continúa; al contrario, da el mensaje "EE" indicativo de error en la pantalla, al microcontrolador a modo de espera obligando al usuario a reingresar un dato válido para poder continuar.

Una vez que el dato se ha ingresado, *INGDAT* espera por la presión de la tecla ENTER o de la tecla CLR; si se ha presionado la tecla luego del dato ingresado y el equipo vuelve a solicitar el dato.

ingreso de la tecla ENTER continúa, caso contrario espera y, si se presiona otra tecla muestra “EE” en pantalla y regresa al modo de espera hasta que se presione la tecla ENTER para continuar. La presión de la tecla ENTER conduce al ingreso de un dato válido y consecuentemente el programa luego de la presión de ENTER va colocando los datos en las localidades de memoria RAM interna conforme a una tabla establecida para mantener un orden de la información que se procesa.


TECLA	PALABRA CODIGO ENTRANTE	ASIGNACIÓN ASTEDI
1	11110000	00000001
2	11110001	00000010
3	11110010	00000011
4	11110100	00000100
5	11110101	00000101
6	11110110	00000110
7	11111000	00000111
8	11111001	00001000
9	11111010	00001001
0	11111101	00000000
ENTER	11111111	00001111
CLEAR	11111100	00001101
↑	11110011	00001010
↓	11110111	00001011
2 <sup>nd</sup>	11111011	00001100
HELP	11111110	00001110

Tabla 2.9: Conversión de ASTEDI de datos del codificador de teclado


Las etapas de ingreso de datos siguientes tienen la misma estructura secuencial que la anteriormente explicada; es decir se debe ingresar uno por

uno los datos que el programa vaya solicitando al usuario. La información que pide el programa es referente a los valores máximos y mínimos para efectos de protección, valores de inicio a partir del cual se efectuará el calculo continuo, y valores nominales que sirven como referencia de gestión interna.


Las pantallas se muestran a continuación:

Cap (A-h)  
dx1000: 


El microcontrolador queda en espera del ingreso del dato del dígito de miles de la capacidad nominal inicial del banco de baterías y este dato se almacena en la localidad 0023H. La siguiente pantalla espera por el ingreso del dígito de cientos el cual se almacena en la localidad 0022H:

Cap (A-h)  
dx100: 

La pantalla siguiente solicita el ingreso del dígito de las decenas de la capacidad inicial, e ingresa el dato a la localidad 0021H.


Cap (A-h)  
dx10: 

Y, la última pantalla que completa la información referente a la capacidad inicial pide el dígito de las unidades que luego almacenará en la localidad 0020H; ésta se muestra a continuación:

Cap (A-h)  
dx1: 

Así mismo se ingresan los datos de Voltaje máximos y mínimos, que son los valores que se tomarán como referencia para la protección de las baterías


contra sobrecarga o sobre-descarga. La pantalla siguiente es:

<p>Vmax dx10: </p>
---

El valor que se ingrese, será almacenado en la localidad 28H. La siguiente pantalla solicita el dígito de las unidades:

<p>Vmax dx1: </p>
--

El dato ingresado se almacena en la localidad 27H. La siguiente y última pantalla referente al voltaje máximo pide el dígito de los decimales y una vez ingresado se almacena en la localidad 26H.

<p>Vmax dx0.1: </p>
--


Para el voltaje mínimo se procede de igual manera que para el voltaje máximo. Así, la primera pantalla pide el dato de las decenas:

<p>Vmin dx10: </p>
---

El valor ingresado por teclado se almacena en la localidad 2CH. La pantalla siguiente pide el dígito de unidades del voltaje mínimo; la pantalla es la siguiente:

<p>Vmin dx1: </p>
--

El valor del dígito de unidades de Voltaje Mínimo es almacenado en la localidad 2BH. Luego viene la pantalla de décimas de voltaje mínimo.

Vmin dx0.1: 
--

El valor que se ingrese desde teclado se almacena en la localidad 2AH en formato BCD.

### 2.3.3.- PROGRAMAS DE CONTROL Y ALMACENAMIENTO

Este bloque incluye los segmentos de la conversión de los datos ingresados; el procesamiento de los mismos y su almacenamiento, así como el control de las interrupciones.

#### 2.3.3.1.- Programas de conversión de datos

Una vez ingresados desde teclado los datos necesarios el programa principal pasa a un área del programa destinado a preparar toda la información necesaria para la ejecución correcta del segmento siguiente; éste segmento de preparación se encarga de las siguientes tareas:

##### 2.3.3.1.1.- *Subrutina BCDABIN*

Es llamada varias veces por el programa principal para realizar la conversión de los datos ingresados desde el teclado y que fueron convertidos al equivalente BCD por ASTEDI. La función de BCDABIN es transformar cualquier cantidad desde cero hasta 255 a binario. En este caso el programa principal convoca a BCDABIN para realizar las transformaciones de los valores siguientes:

Voltaje máximo en hexadecimal se almacena en la localidad 0029H de la

memoria RAM interna del microcontrolador 8751.

Voltaje mínimo en hexadecimal se almacena en la localidad 0067H de la memoria RAM interna del microcontrolador 8751.

BCDABIN usa como entradas a los registros R7,R6 y R5 y entrega el resultado en el registro R4. El diagrama de flujo de esta subrutina se muestra en la Figura 2.24.

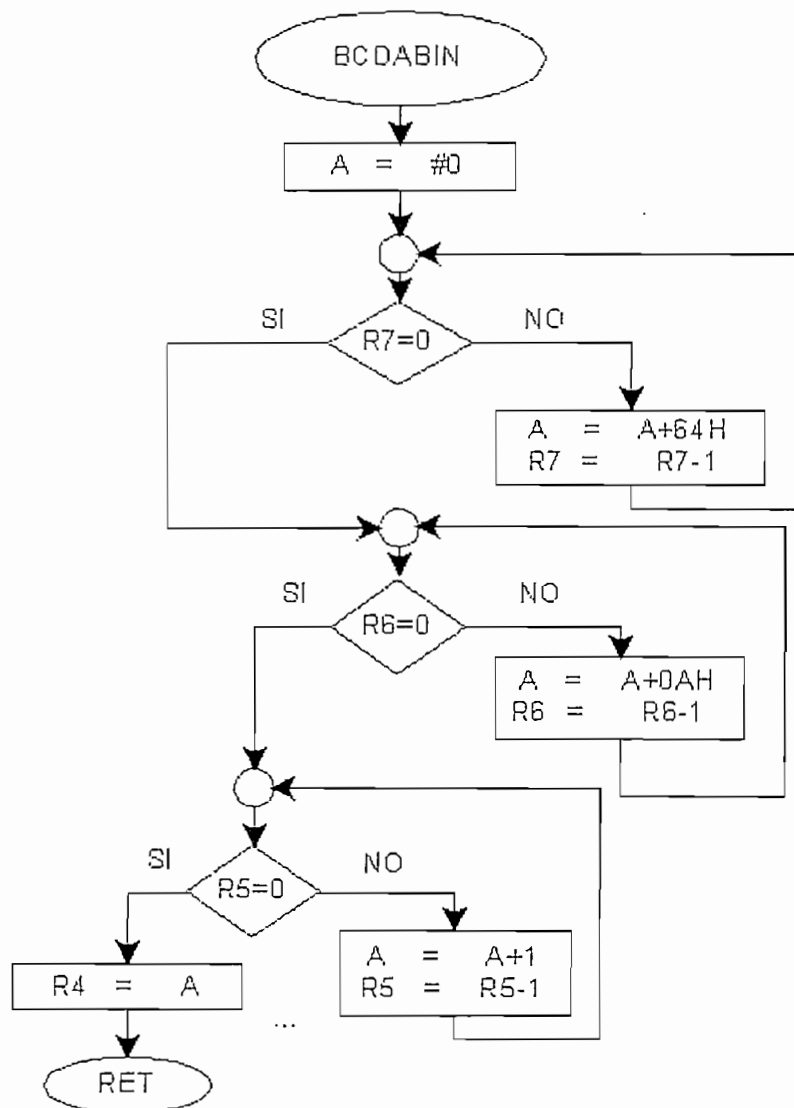


Figura 2.24 : Flujograma de subrutina BCDABIN

La conversión de la capacidad inicial de almacenamiento de energía que esté expresada inicialmente en 4 dígitos BCD que dan la información de la



capacidad en amperios-hora para que pueda ser procesada en unidades de Vatio- $T_{BUCLE}$ . De esto se encargan los segmentos ASIGKTE y AHAWCS cuya acción se explica detalladamente a continuación.

### 2.3.3.1.2.- Subrutina ASIGKTE

En vista de que se ingresa como dato de capacidad inicial en amperio-hora un valor de 4 dígitos BCD y luego se ingresa como dato de voltaje nominal del banco en voltios un valor de 2 dígitos BCD, se debe realizar la conversión de las unidades de Amperio-Hora a una medida de potencia-tiempo equivalente. ASIGKTE realiza la selección de una constante que actúa como factor de multiplicación para la conversión. A continuación se explica esto en detalle:

Si tenemos un máximo de 9999 amperio-hora para operar a 24 voltios como máximo tendremos que la capacidad del sistema en vatio-hora será:  $9999 \text{ [A-Hora]} * 24 \text{ [V]} = 239.976 \text{ [Vatio-Hora]}$ .

La velocidad de operación del microcontrolador de 500.000 ciclos de máquina/segundo indica que cada ciclo de máquina dura 2 microsegundos. Además, el microcontrolador tiene el temporizador/contador cero que cuenta desde cero hasta 65535 ciclos cuando se ha seleccionado el registro de modo de operación del temporizador/contador cero para que actúe como contador de 16 bits ; definiendo como  $T_1$  al tiempo que tomar el proceso de conteo desde cero a 65535 y luego a cero nuevamente, entonces:

$$T_1 = 65536[\text{ciclos}] * 2[\text{microsegundos/ciclo}] = 131.072 \text{ microsegundos}$$

Se ha diseñado el sistema para que ejecute un bucle de ingreso de las variables  $V_{IN}$ ,  $I_{IN}$ ,  $V_L$ , e  $I_L$ , y realice las respectivas operaciones de conversión, y actualización de la variación de la energía en dos períodos  $T_1$ ; entonces el tiempo total que tomaría esta ejecución sería igual a  $T_{BUCLE} = 2T_1$ . Por tanto:

$$T_{\text{BUCLÉ}} = 2 \cdot T_1$$

$$T_{\text{BUCLÉ}} = 262.144 \text{ microsegundos}$$

Entonces la conversión de Amperio-hora a la unidad de Watt- $T_{\text{BUCLÉ}}$  depende de un factor de multiplicación constante de acuerdo al voltaje preseleccionado. Por tanto:

$$\begin{aligned} 239976 \text{ W-hora} &= 239976[\text{W-hora}] \cdot 60[\text{min/hora}] \cdot 60[\text{s/min}] \cdot 3.81469726 T_{\text{BUCLÉ}}/\text{s} \\ &= 3.295.568.847,66 [\text{Watt-}T_{\text{BUCLÉ}}] \end{aligned}$$

Este último valor en BCD contiene 12 dígitos, pero en hexadecimal esta expresión es igual a:

$$3.295.568.847_{10} = \text{C46E63CF}_{16}$$

Esta última expresión en hexadecimal solo contiene 8 dígitos de ponderación de la base 16 y puede almacenarse en cuatro registros de las localidades RAM internas del microcontrolador.

ASIGKTE está encargada de seleccionar un valor que es constante de multiplicación que cambia de acuerdo al voltaje nominal del sistema fotovoltaico y que necesita AHAWCS para realizar la conversión correspondiente. Teniendo tres opciones: 6 Voltios, 12 Voltios y 24 Voltios y cualquiera de ellos ha sido almacenado previamente en las localidades 0024H y 0025H los dígitos menos y mas significativos respectivamente, la constante de mutiplicación:

Para 6 voltios:

$$K_{\text{te}_{\text{MUL}}} = 6[\text{V}] \cdot 60[\text{min/hora}] \cdot 60[\text{s/min}] \cdot 3,814697[T_{\text{BUCLÉ}}/\text{s}] = 82.397,46$$

$$K_{\text{te}_{\text{MUL}}} = 82.397_{10}$$

$$K_{\text{te}_{\text{MUL}}} = 141\text{DD}_{16}$$

Para 12 voltios es:

$$Kte_{MUL} = 164.794_{10}$$

$$Kte_{MUL} = 283BA_{16}$$

Para 24 voltios es:

$$Kte_{MUL} = 329.588_{10}$$

$$Kte_{MUL} = 50774_{16}$$

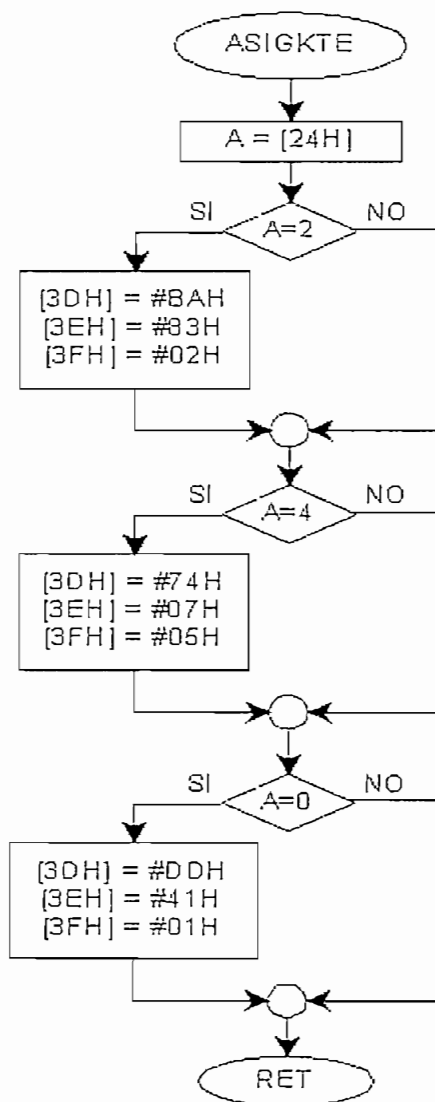


Figura 2.25 : Diagrama de Flujo de Subrutina ASIGKTE

ASIGKTE también se encarga de asignar un valor preestablecido de variación de voltaje para el lazo de histéresis aplicado en el segmento

PROTEG de protecciones del programa principal; éste valor depende del voltaje nominal aplicado por el operador y es de 10 para 6V, 20 para 12V y 15 para 24 V ; este valor se almacena en la localidad 0062H de la RAM interna del microcontrolador. La Figura 2.25 muestra el diagrama de flujo del segmento ASIGKTE.

El valor del factor de multiplicación se almacena en las localidades 003DH hasta 003FH (3 localidades) en hexadecimal, donde 003DH contiene el dígito menos significativo hasta 003FH que contiene el dígito más significativo.

#### 2.3.3.1.3.- Subrutina AHAWCS

El segmento AHAWCS realiza lo siguiente:

1.- Multiplica el valor del factor de multiplicación seleccionado por el valor de la capacidad inicial en amperios-hora ingresado desde teclado. En vista de que el valor de la capacidad inicial está en BCD, se debe hacer la conversión correspondiente de esta valor para local se utiliza a la subrutina auxiliar BCD4AHX2 la cual entrega el valor de la capacidad en A-hora almacenado en las localidades 0020H hasta 0023H convertido a hexadecimal en dos registros y esta información se transfiere a las localidades 0031H, 0030H.

2.- Convoca a la subrutina auxiliar de operaciones MULTIHEX la cual se encarga de multiplicar los valores de la capacidad en A-hora en hexadecimal (registros 0031H,0030H) por la constante de multiplicación  $K_{teMUL}$  almacenada también en hexadecimal (003DH,003EH,003FH).

3.-Almacena en las localidades de RAM interna de 8751 que van desde 0032H (LSB) hasta 0037H (MSB) los dígitos BCD de la multiplicación que viene por tanto a contener la expresión del valor de la capacidad inicial de almacenamiento en  $Vatio-T_{BUCLE}$ .

En esta área del programa principal se usa el banco 0 de registros para lo cual se encera el registro PSW y se utiliza los registros R0,R1,R2,R3 como registros temporales donde se transfiere la información de la capacidad inicial en amperios-hora contenida en las localidades 0023H hasta 0020H para la conversión a hexadecimal.

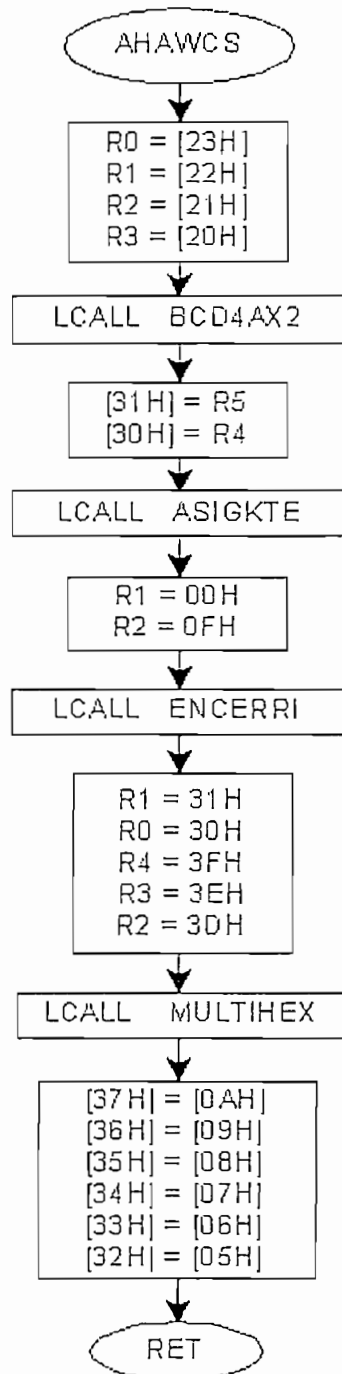


Figura 2.26 : Diagrama de Flujo de Subrutina AHAWCS

Luego los registros R0,R1,R2,R3,R4, como registros a multiplicar R1R0 por R4R3R2. La Figura 2.26 muestra el diagrama de flujo de segmento AHAWCS

a).- Subrutina BCD4AHX2

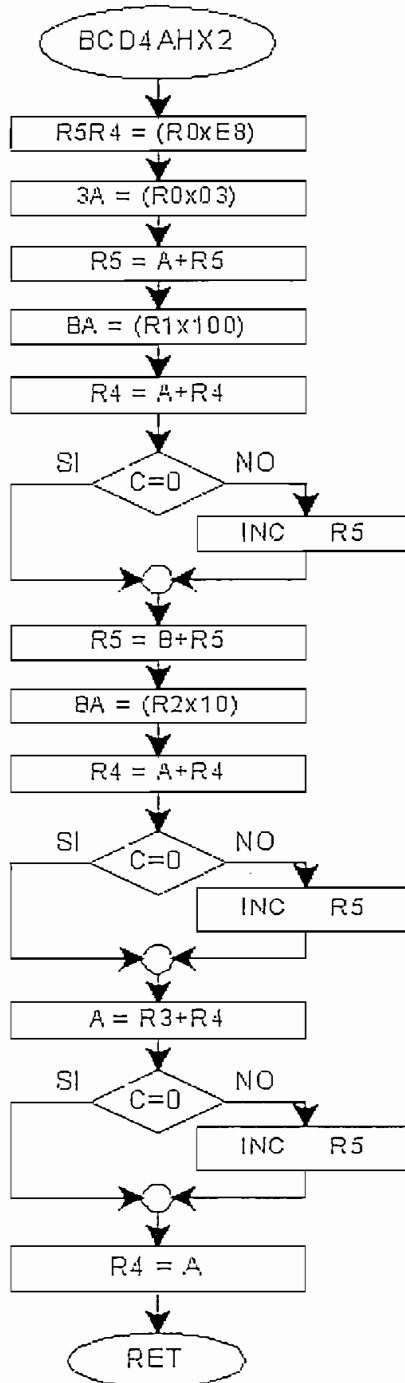


Figura 2.27 : Diagrama de Flujo de Subrutina BCD4AHX2

BCD4AHX2 se encarga de realizar la conversión de un número de cuatro dígitos BCD que se encuentren almacenados cada uno en un registro y entrega como salida una cantidad equivalente hexadecimal expresada en dos registros. Puede operar en cualquier banco de operación de los registros especiales; la información a convertirse debe entregarse en los registros R0, R1, R2 y R3 y BCD4AHX2 entrega el resultado en R5R4. Esta subrutina es utilizada por el programa de conversión AHAWCS para realizar la conversión de la capacidad inicial que se ha ingresado desde teclado y que se le entrega en BCD y da su correspondiente valor en hexadecimal; este valor es almacenado por el programa principal en las localidades 0031H, 0030H. El diagrama de flujo de esta subrutina se muestra en la Figura 2.27.

#### *2.3.3.1.4.- Subrutina WCSAAH*

Esta subrutina se ejecuta por interrupción cada vez que el usuario requiera conocer la capacidad del banco de baterías en watio-hora o cada intervalo de tiempo fijado previamente. La función de esta subrutina es la de convertir el dato de la capacidad del banco actual que esta almacenado siempre en las localidades RAM internas 0032H hasta 0037H en un dato de cuatro dígitos BCD que serán almacenados en las localidades RAM 0063H hasta 0066h y que servirán para ser entregados como información decimal por pantalla para servicio del usuario.

En vista de que la información de entrada para WCSAAH se refiere a la capacidad de almacenamiento y se encuentra dimensionada en unidades de  $W-T_{BUCL}$ , lo que hace WCSAAH es realizar la división del valor de entrada para el valor de la constante de multiplicación  $K_{te_{MUL}}$ . En vista de que se tiene que realizar una división, WCSAAH utiliza varias veces algunas subrutinas de cálculos y servicios, como DIVHEX, RES2C16B y ALGODIV como se indica a continuación:

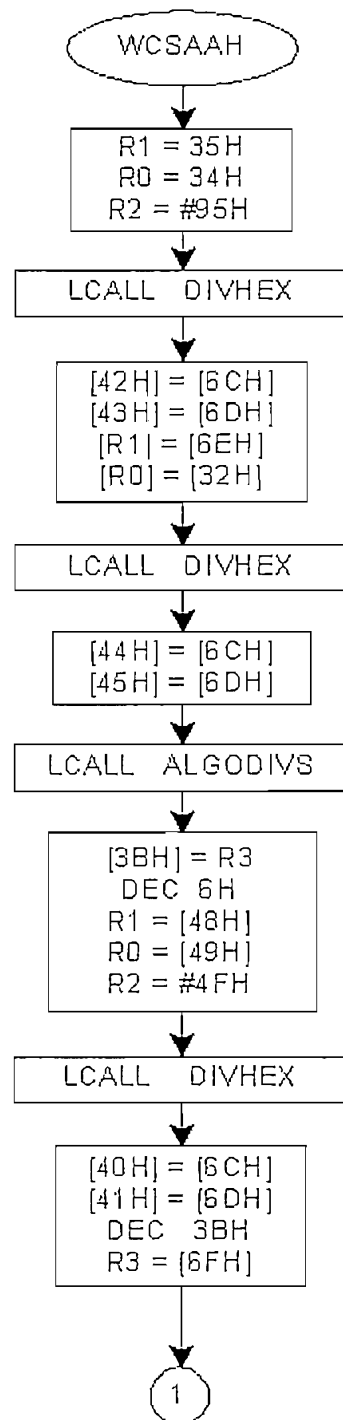


Figura 2.28.a : Diagrama de Flujo de Subrutina WCSAAH (primera parte)



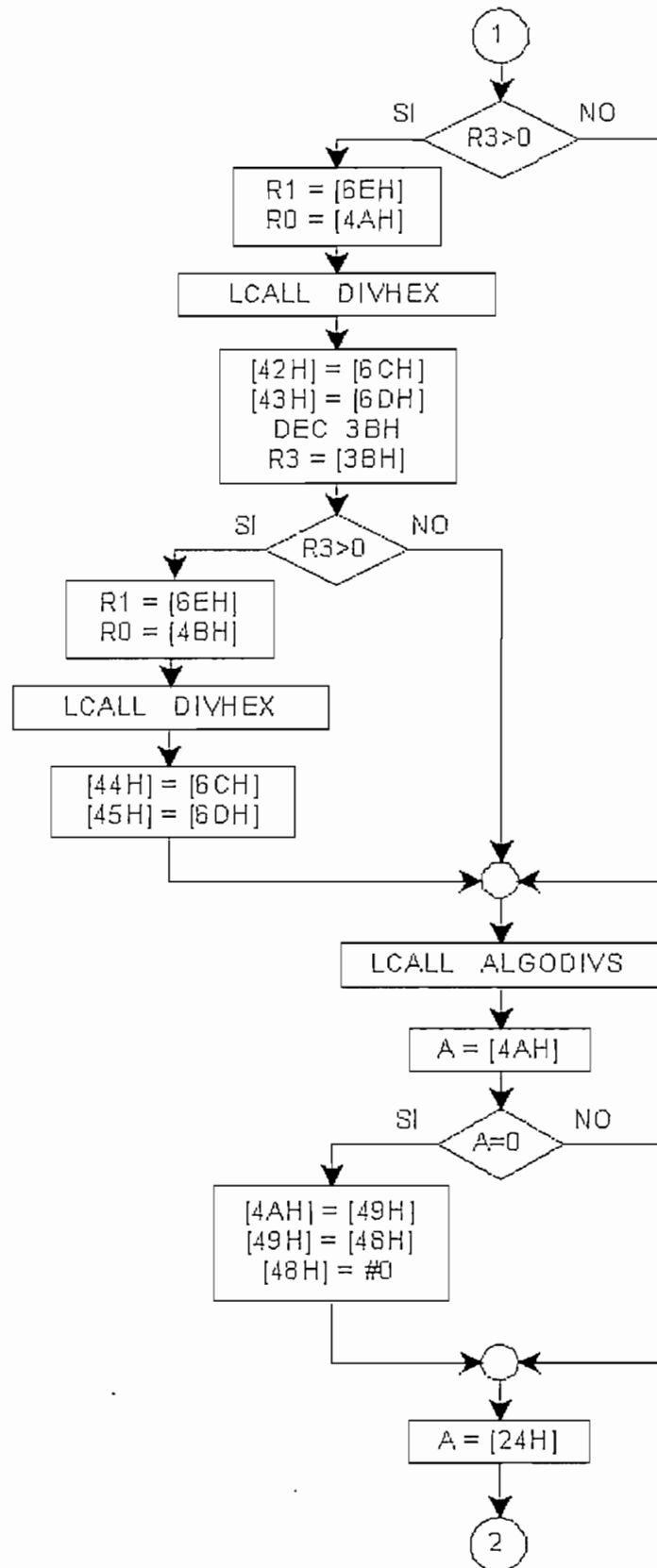


Figura 2.28.b : Diagrama de Flujo de Subrutina WCSAAH (segunda parte)

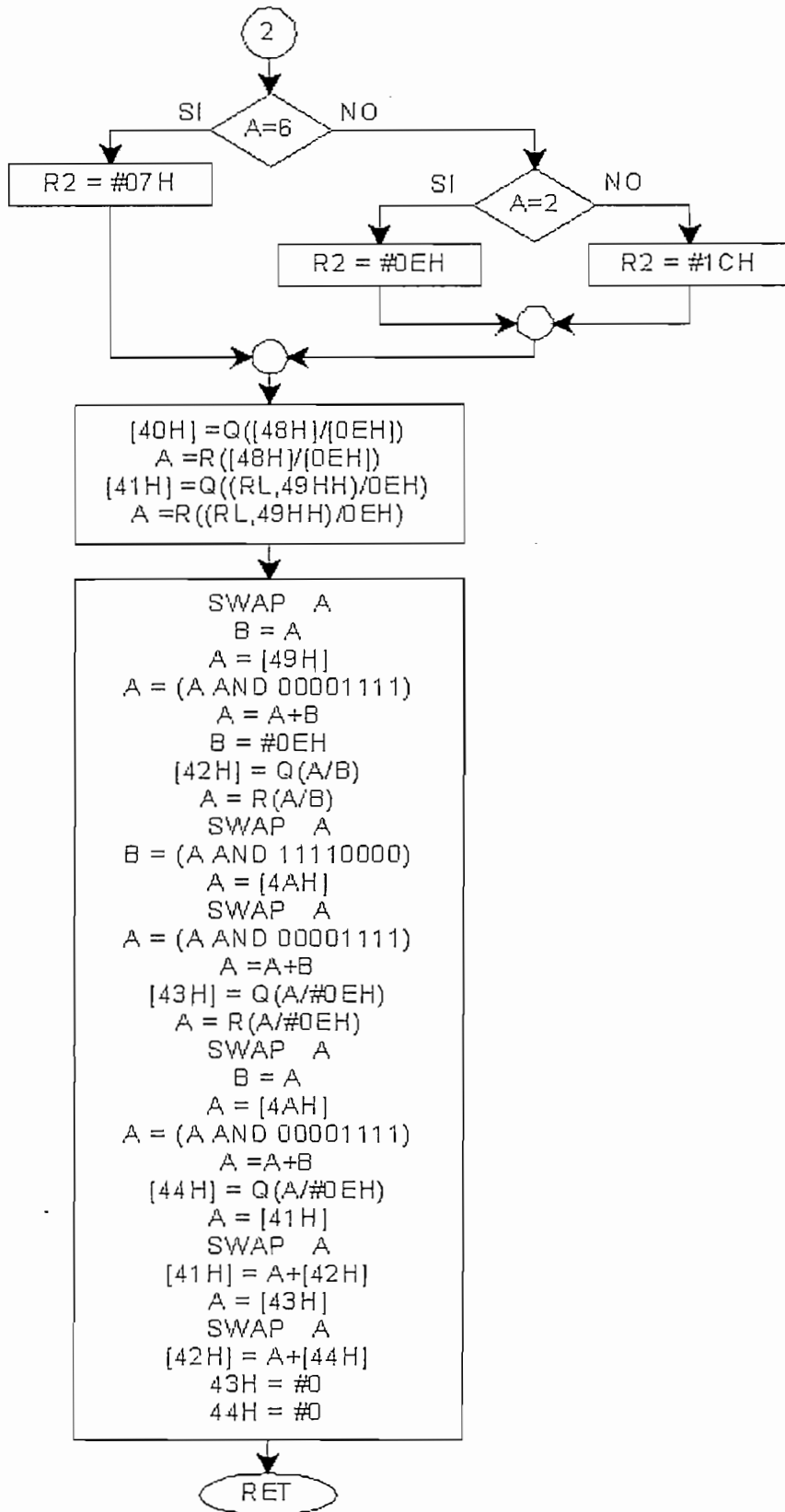


Figura 2.28.c : Diagrama de Flujo de Subrutina WCSAAH (parte final)

La conversión de A-h a  $W-T_{BUCLÉ}$  requiere la realización de una división para un cantidad de cinco dígitos hexadecimales (ej.  $283BA_{16}$  para 12 voltios), lo cual probablemente requeriría un algoritmo complicado por lo cual se procede a la descomposición en factores primos de  $Kte_{MUL}$ . Así:

Para 12 voltios:

$$Kte_{MUL} = 164794_{10} = 149_{10} * 79_{10} * 14_{10}$$

$$Kte_{MUL} = 283BA_{16} = 95_{16} * 4F_{16} * 0E_{16}$$

Al realizar las división para los tres factores componentes de  $Kte_{MUL}$  se consigue el efecto deseado y se obtiene consecuentemente el valor de la capacidad en A-h expresado como una cantidad hexadecimal.

Para las otras dos opciones del R.V.C. (6 V y 24 V) como son la mitad y el doble de 12 voltios, lo único que queda por hacer es dividir o multiplicar el resultado por dos respectivamente. Esto lo realiza WCSAAH en el segmento final de su ejecución.

El diagrama de flujo descrito en la Figura 2.28 indica la secuencia lógica y las operaciones realizadas por esta subrutina.

#### *2.3.3.1.5.- Subrutina ASTEDI*

Como se indica en 2.3.2.2.1, una parte de la subrutina ING DAT es la subrutina ASTEDI, la cual se encarga de realizar una conversión que proporcione al microcontrolador el valor BCD de la tecla numérica presionada, en el caso de los decimales y para las seis teclas restantes asigna valores ascendentes de acuerdo a la ubicación en el teclado. Las asignaciones de conversión de esta subrutina se indican en la Tabla 2.8.

### 2.3.3.1.6.- Subrutina TRABCD

Esta subrutina se encarga de realizar la conversión de una cantidad binaria de hasta 32 bits a formato BCD.

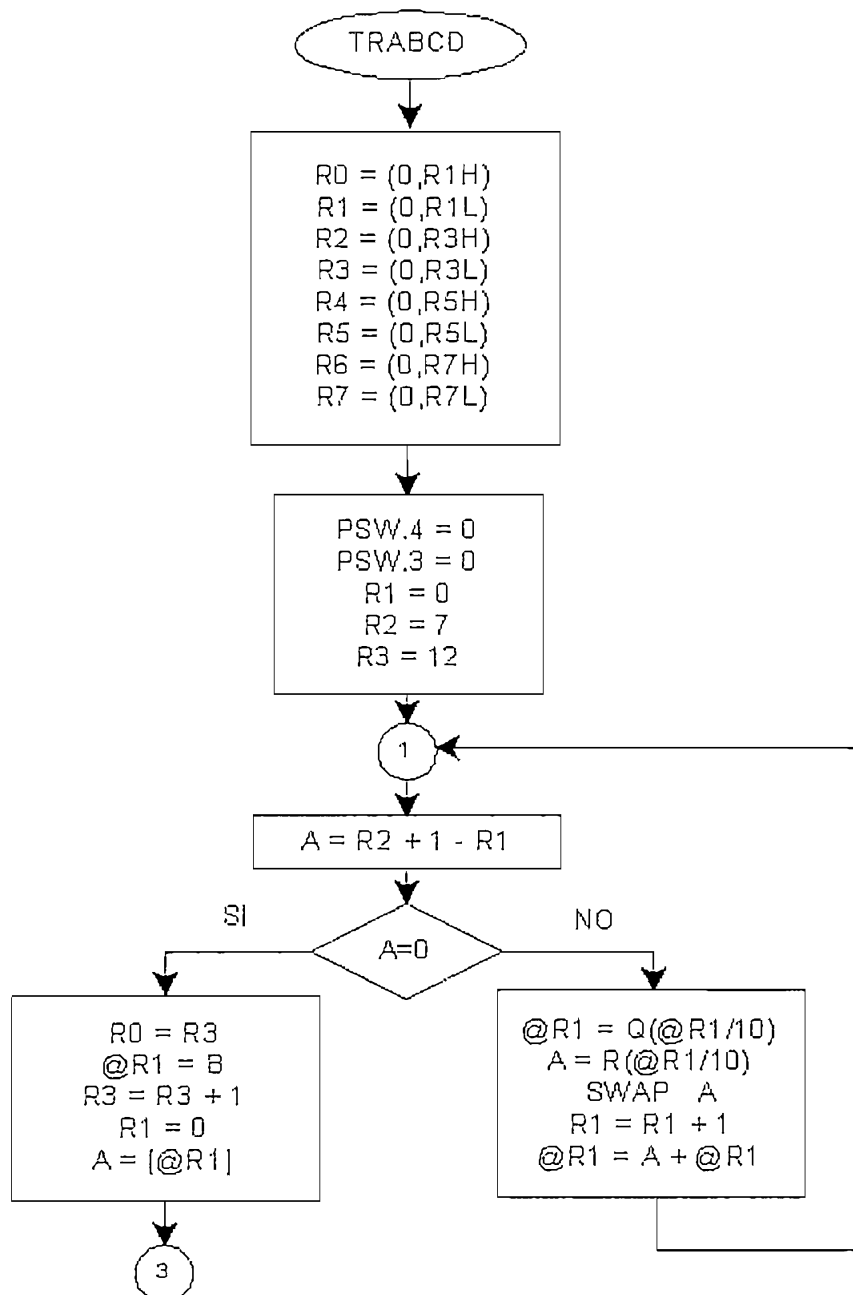


Figura 2.29.a : Diagrama de flujo de subrutina TRABCD  
(primera parte)

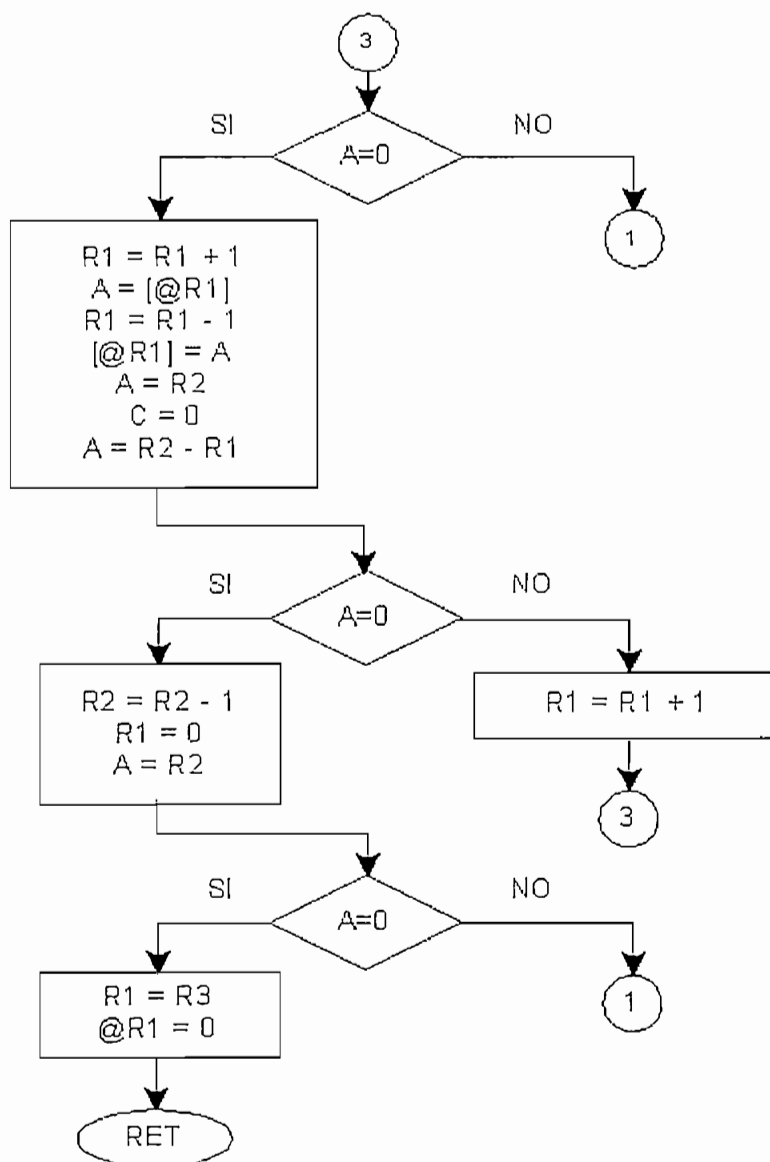


Figura 2.29.b : Diagrama de flujo de subrutina TRABCD  
(segunda parte)

Debido a que la capacidad de almacenamiento en amperio-hora se introduce inicialmente en cuatro dígitos BCD, luego se hace la conversión a  $Vatio \cdot T_{BUCLE}$  y se almacena en cinco localidades de memoria RAM y que en el ciclo se lee potencia asumiéndola constante en el ciclo que dura un  $T_{BUCLE}$  y se mide en Vatios, en algún momento esta información debe transformarse nuevamente a unidades de  $W \cdot h$  y ser inteligible fácilmente por el usuario;

entonces se llama a la subrutina TRABCD que puede realizar la conversión de un dato de cuatro registros hexadecimales y por divisiones sucesivas para 10 va entregando los residuos que son los dígitos de ponderación o múltiplos de potencia de 10 de acuerdo a la ubicación dentro de la expresión decimal final; cada dígito decimal es expresado en un registro, aún cuando ocupa solo la mitad del registro; esto facilita la manipulación del resultado entregado por TRABCD, el cual es entregado en las localidades RAM interna desde 000CH hasta 0017H como máximo.

TRABCD es llamada comúnmente por las subrutinas de salida, especialmente por la subrutina de actualización de la capacidad en W-h llamada ACTCAPIH y por la subrutina de exhibición del número de intervalos y lecturas actualizadas de la capacidad en W-h llamada EXNUDA. El diagrama de flujo de esta subrutina se muestra en la Figura 2.29.

### **2.3.3.2.- Programas de procesamiento de datos**

En el programa ejecutado por el microcontrolador del R.V.C. se ejecutan operaciones aritméticas en algunas de sus áreas, las cuales combinadas con instrucciones lógicas, de transferencia, de salto, y otras conforman bloques de instrucciones que realizan procesamientos de la información que ingresa con el objeto de tomar decisiones y/o ejecutar acciones orientadas a la ejecución satisfactoria del programa principal. Desde este punto de vista se puede mencionar como parte de este grupo a los segmentos CAVAPO y SUMALG . Así mismo, en vista de que el programa contiene también a subrutinas de servicios que realizan operaciones aritméticas de mayor complejidad a las que proporciona el microcontrolador utilizando el juego de operaciones básicas que dispone el mismo constituyéndose este trabajo en un verdadero procesamiento de información, se consideran también a estas subrutinas como programas de procesamiento de datos. Los programas de procesamiento que se han desarrollado en este trabajo se describen a continuación:

### 2.3.3.2.1.- Segmento CAVAPO

Luego de las instrucciones de protección, se ejecuta el segmento llamado CAVAPO cuyo diagrama de flujo se muestra en la Figura 2.30. En este segmento del bucle de programa principal se realizan los cálculos de la variación de la energía en el ciclo para lo cual se toman los valores en hexadecimal de voltaje de entrada que es el voltaje entre los terminales de los paneles solares denominado  $V_{in}$ , corriente de entrada que es la corriente de alimentación de paneles a baterías denominada  $I_{in}$ , voltaje de carga que es el voltaje entre los terminales de carga  $V_L$  y corriente de carga que es la corriente que fluye desde las baterías hacia la carga final de consumo, denominada  $I_L$ . Estos valores han sido leídos previamente y se encuentran almacenados en formato hexadecimal en las siguientes localidades de memoria RAM DEL 8751:

$V_{in}$ : voltaje en voltios almacenado en la localidad RAM8751 0069H

$I_{in}$ : corriente en amperios almacenado en localidad RAM8751 005DH

$V_L$ : voltaje en voltios almacenado en la localidad RAM8751 0068H

$I_L$ : corriente en amperios almacenado en localidad RAM8751 005EH.

La función de este segmento es la siguiente:

1.- Multiplica el voltaje por la corriente de entrada, hallando la potencia de entrada en el ciclo de ejecución. El resultado es entregado en formato hexadecimal por el microcontrolador 8751 en los registros A y B donde A contiene el byte menos significativo y B contiene el byte mas significativo: Estos valores son transferidos respectivamente a los registros R0 y R1 del banco de registros 0 para su posterior procesamiento.

2.- Multiplica el voltaje por la corriente de carga, hallando la potencia de entrada en el ciclo de ejecución. El resultado es entregado en formato hexadecimal por el microcontrolador 8751 en los registros A y B donde A contiene el byte menos significativo y B contiene el byte mas significativo. Estos valores son transferidos respectivamente a los registros R2 y R3 del banco de registros 0 para la etapa siguiente.

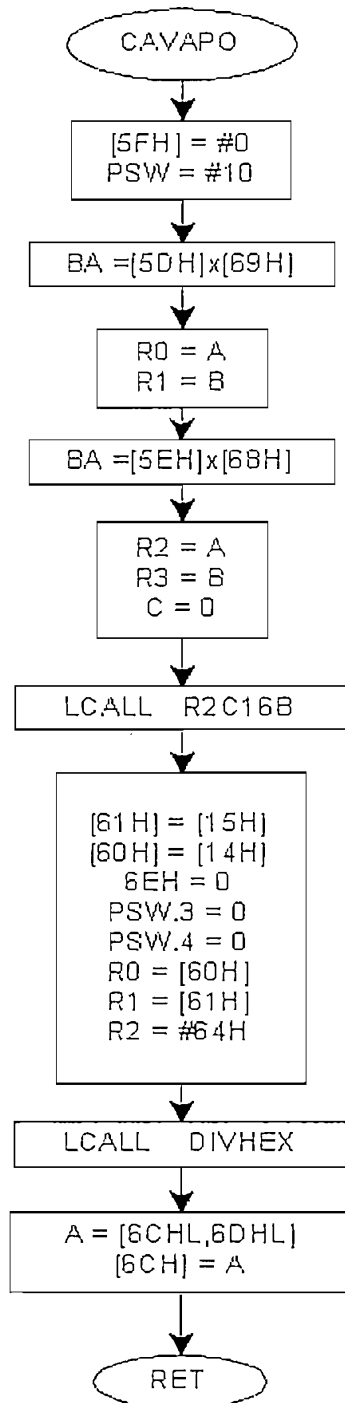


Figura 2.30 : Diagrama de Flujo de Subrutina CAVAPO

#### 2.3.3.2.2.- Subrutina RES2C16B

Esta subrutina realiza la resta entre los datos R1R0 referentes a la energía entrante que viene a ser la energía suministrada por lo paneles solares



menos los datos R3R2 de la energía saliente que es la energía que consume la carga en la unidad de tiempo asignada que viene a ser el intervalo de duración del ciclo de ejecución. Por lo tanto lo que se resta es los contenidos de dos cantidades de 16 bits almacenadas en dos registros cada una, procediéndose, por tanto, a efectuar la resta de los contenidos de estos registros. Esta resta  $[R1][R0]-[R3][R2]$  genera las siguientes posibilidades:

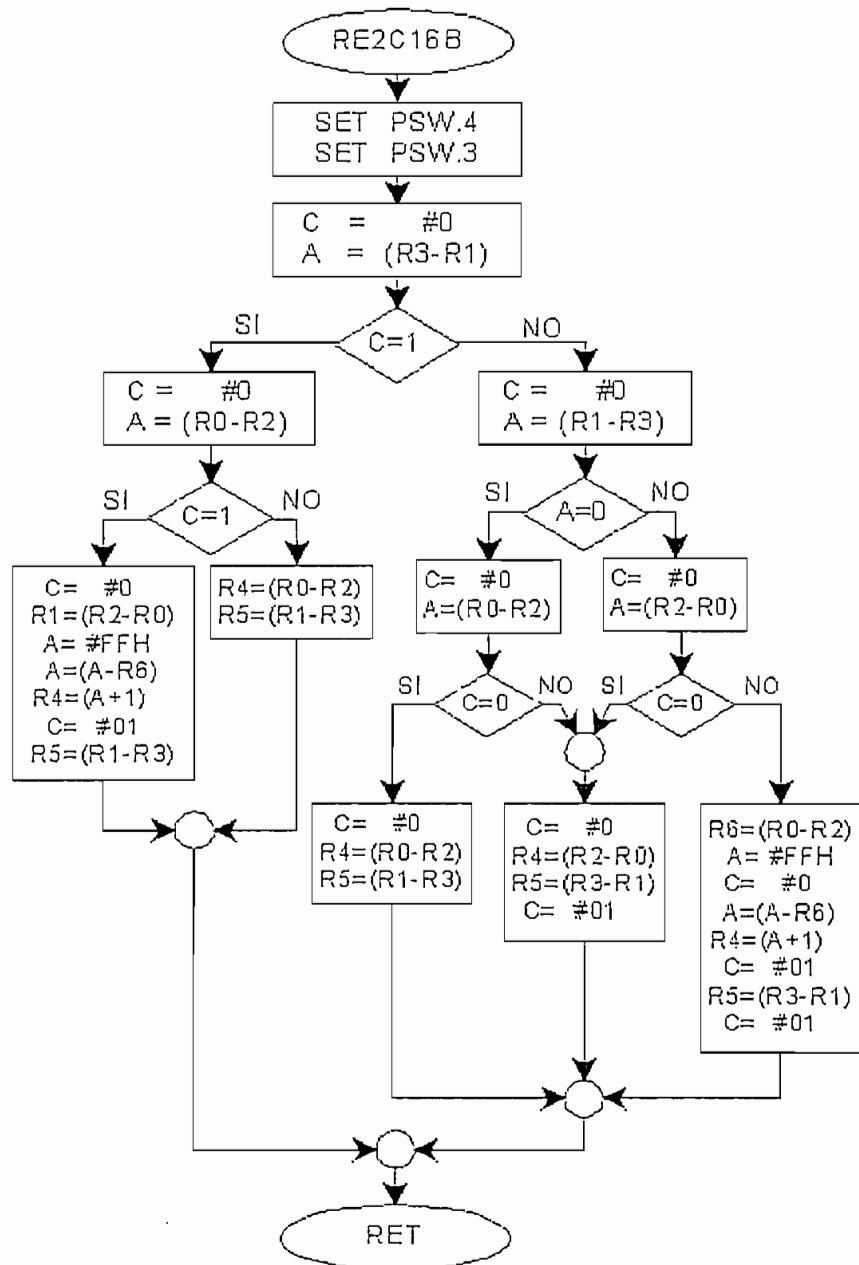


Figura 2.31 : Diagrama de Flujo de Subrutina RE2C16B

Posibilidad 1:  $R1 \geq R3$  y  $R2 \geq R0$

Posibilidad 2:  $R1 \geq R3$  y  $R2 < R0$

Posibilidad 3:  $R1 < R3$  y  $R2 \geq R0$

Posibilidad 4:  $R1 < R3$  y  $R2 < R0$

Estas cuatro posibilidades están contempladas en la ejecución de la resta. En cualquier circunstancia el programa dará el resultado correcto en binario con su respectivo signo que está indicado por el valor que registre la localidad RAM 005FH del microcontrolador 8751; los valores del modulo del resultado de la resta en hexadecimal son almacenados por este segmento de programa en las localidades RAM 0060H y 0061H y servirán como base para ejecutar la posterior suma algebraica con el valor de la capacidad registrada en la memoria RAM durante el último ciclo que se haya ejecutado completamente y considerada como capacidad actual total del banco de baterías. El segmento entrega también como resultado un estado específico de la bandera 6EH que indica el signo del resultado. Si 6EH=0 el resultado de RES2C16B es positivo, caso contrario es negativo. El diagrama de flujo se muestra en la Figura 2.31.

#### 2.3.3.2.3.- Segmento SUMALG

SUMALG realiza la suma o resta de la información referente a la capacidad del sistema que se registró del último ciclo con la información respectiva a la potencia leída en el ciclo. En el programa principal se etiqueta con la palabra SUMALG. La Figura 2.32 muestra el diagrama de flujo donde se suman o restan dos valores hexadecimales : la capacidad almacenada hasta antes de la ejecución del bucle y la energía del bucle actual en 16 bits.

La capacidad real del banco de baterías expresada en unidades de  $W-T_{BUCLE}$  se almacena desde el inicio del programa en seis localidades RAM que van desde 0032H hasta 0037H inclusive. SUMALG se encarga de tomar el estado de la bandera 6EH y realizar una actualización de la capacidad actual sumando o restando la variación registrada en el bucle. Por tanto el segmento SUMALG contiene dos sub-segmentos: uno dedicado para hacer la suma y otro para realizar la resta(etiquetado como RESTALG). Los resultados de este

segmento se superponen en las localidades RAM (0032H hasta 0037H).

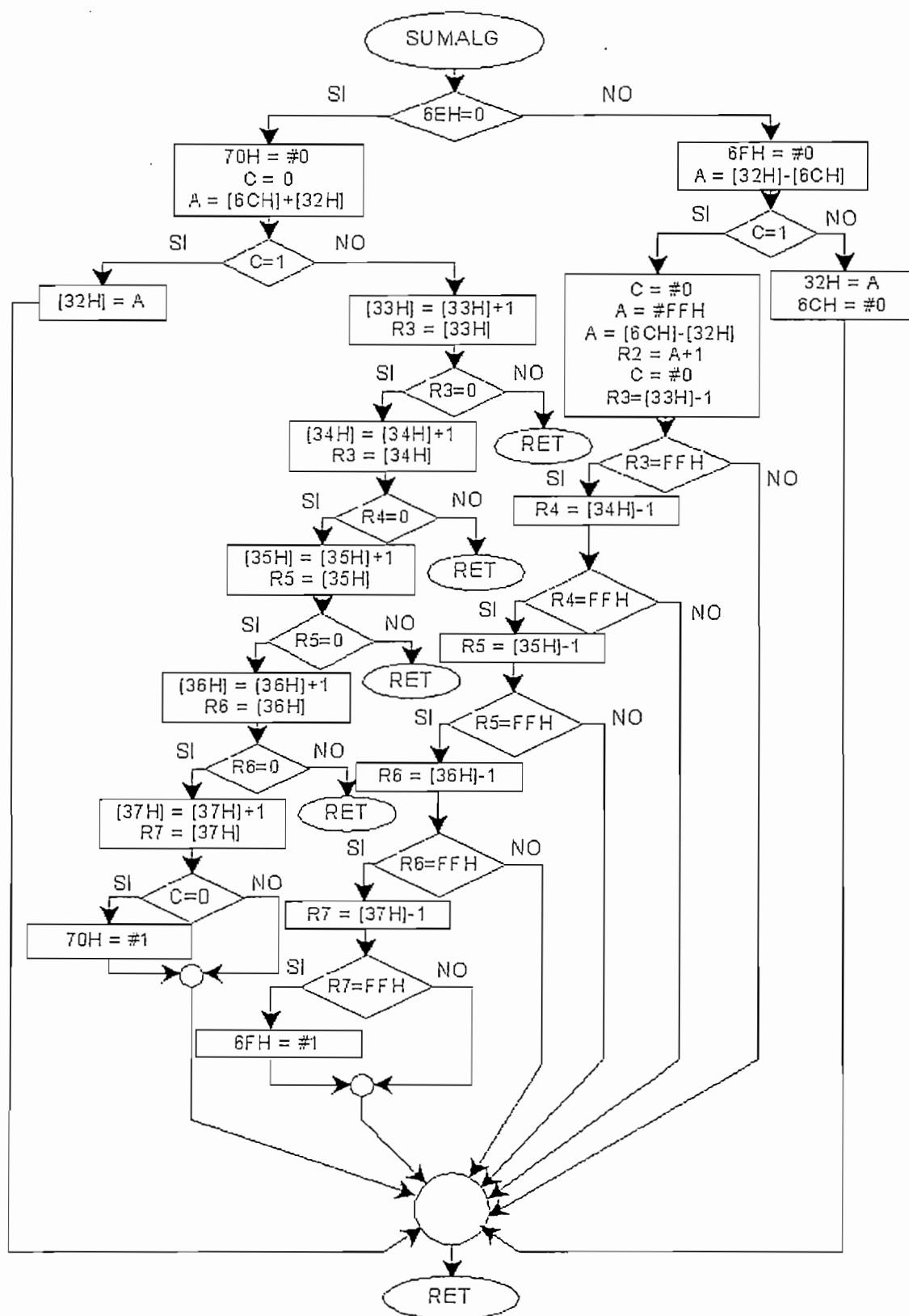


Figura 2.32 : Diagrama de Flujo de Subrutina SUMALG

### 2.3.3.2.4.- Subrutina DIVHEX

Esta subrutina realiza la división de una cantidad de 16 bits almacenada en dos registros (R1R0) para una cantidad de 8 bits (R2).

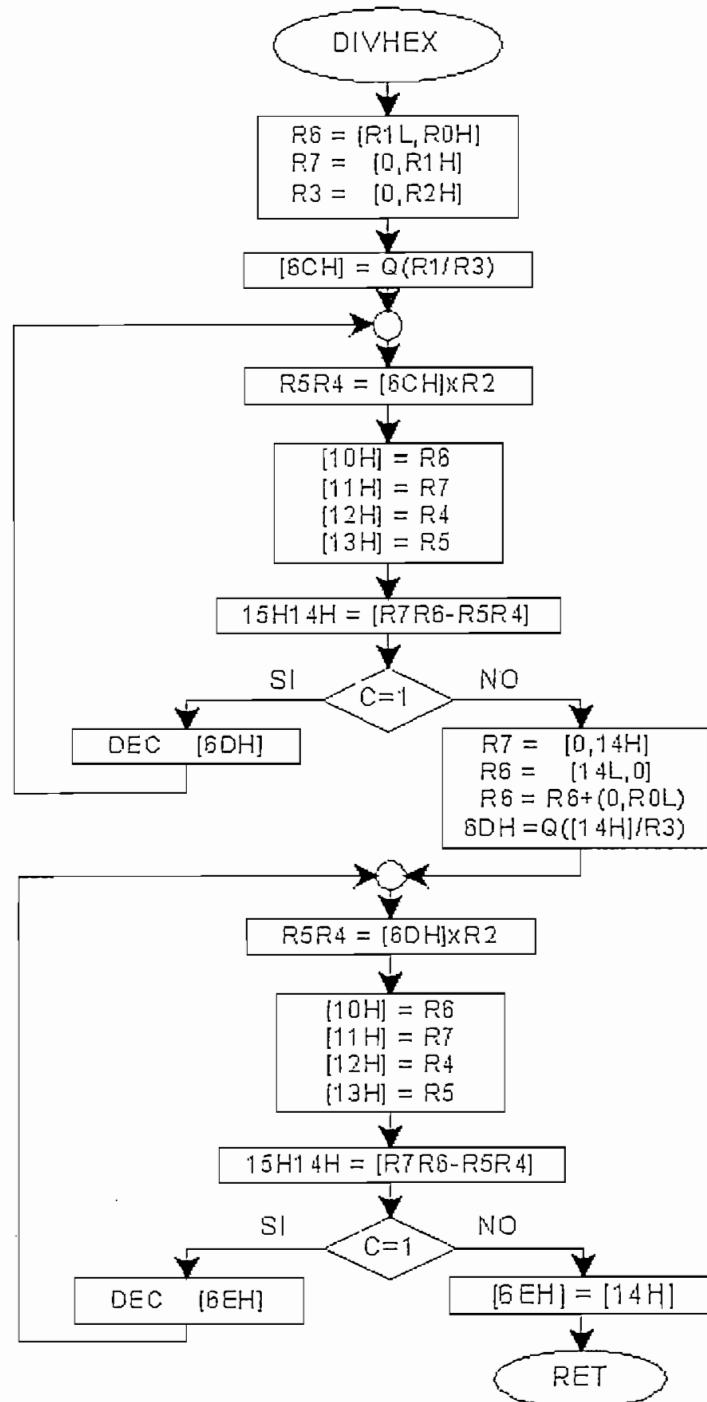


Figura 2.33 : Diagrama de Flujo de Subrutina DIVHEX

El algoritmo que usa esta subrutina está diseñado en base al criterio de que el cociente de cada  $i$ -ésima división constituye el  $i$ -ésimo dígito de la expresión final y, así mismo el residuo de la  $i$ -ésima división se constituye en el valor de mayor significación de la siguiente división a realizar.

Esta subrutina es utilizada especialmente en el proceso de conversión de  $W-T_{BUCLÉ}$  a A-hora donde se realizan varias divisiones. Para la conversión de la información de la capacidad en  $W-T_{BUCLÉ}$  a unidades de A-hora se debe realizar la división de la cantidad almacenada en las localidades 0037H, 0036H, 0035H, 0034H, 0033H, 0032H para la constante  $K_{teMUL}$  que está expresada como el producto de tres valores:  $95_{16} \times 4F_{16} \times E_{16}$  por lo que hay que realizar las divisiones para estos tres factores; las divisiones de toda la expresión para  $95_{16}$  dan como resultado varios registros que forman la nueva expresión que deberá dividirse para el siguiente factor ( $4F_{16}$ ), y luego se debe dividir el resultado para  $0E_{16}$ . La Figura 2.33 muestra el diagrama de flujo de esta subrutina.

#### 2.3.3.2.5.- Subrutina *MULTIHEX*

Se encarga de multiplicar dos valores: la primera expresión de 24 bits y la segunda de 16 bits. Los registros de entrada son R4R3R2 y R1R0 y entrega los resultados en localidades 0AH,09H,08H,07H,06H,05H. El algoritmo de esta subrutina se basa en la realización de la multiplicación de dos registros de 8 bits y el resultado de 16 bits se va colocando como sumando en un arreglo matricial; la posición en la columna de la matriz depende de la ubicación de los registros de 8 bits que se multiplican en los respectivos arreglos que conforman y que se multiplican. Luego de realizadas todas las multiplicaciones se procede a realizar las sumas de todos los valores que se ubican en una misma columna y, de haber un valor de la bandera carry, se lo considera para incrementar la suma de la columna siguiente. El diagrama de flujo de esta subrutina se indica en la Figura 2.34. El esquema es el siguiente:

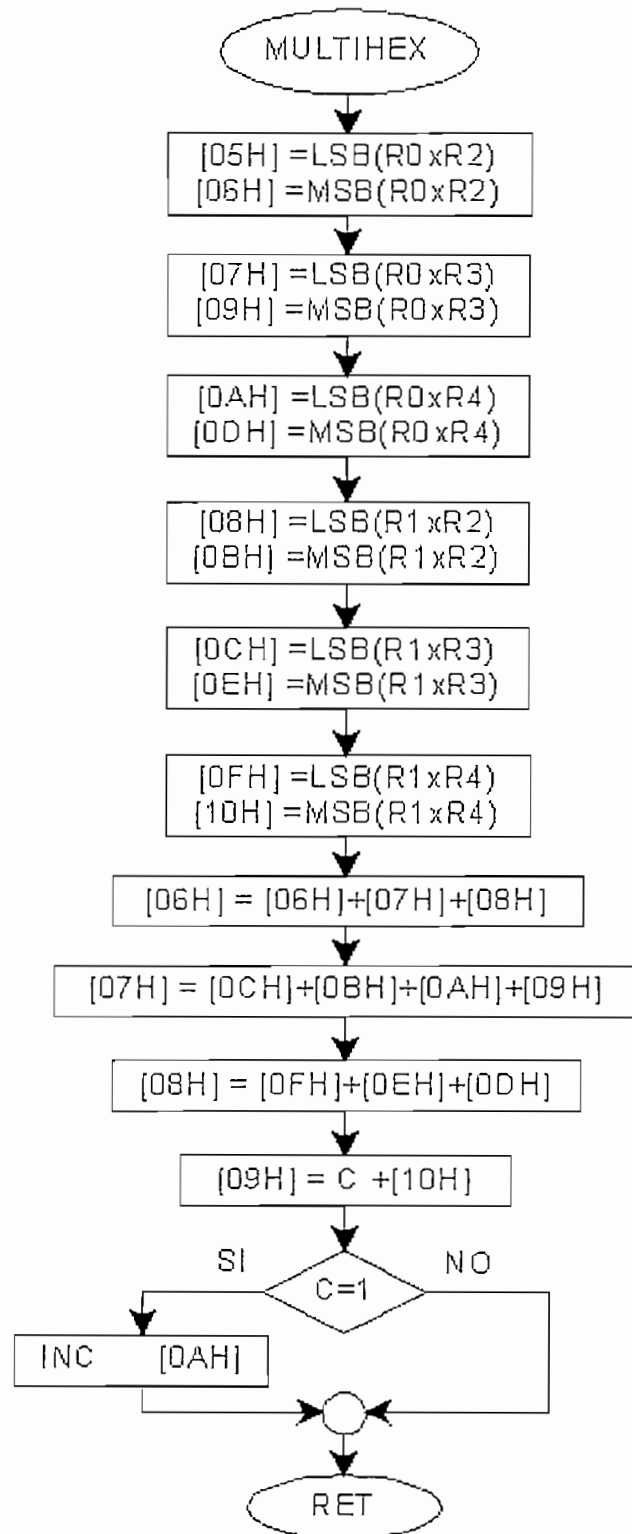


Figura 2.34 : Diagrama de flujo de subrutina MULTIHEX

		R4	R3	R2	
		X	R1	R0	
R0 X R2 =			[06]	[05]	
R0 X R3 =		[09]	[07]		
R0 X R4 =	[0D]	[0A]			
R1 X R2 =		[0B]	[0A]		
R1 X R3 =	[0E]	[0C]			
R1 X R4 =	[10]	[0F]			
RESULTADO = $\Sigma$	[09]	[08]	[07]	[06]	[05]

### 2.3.3.3.- Programas de control de interrupciones

#### 2.3.3.3.1.- Programa de interrupción de temporizador 0

En esta subrutina se cuentan las banderas generadas por el temporizador 0 durante el tiempo  $T_{BUCLÉ}$ . Puesto que se trabaja con un cristal de 6 MHz y se ha seleccionado el modo de operación 1 (temporizador de 16 bits), se puede calcular el número exacto de banderas que se deben contar para que transcurra  $T_{BUCLÉ}$ .

$$f_{osc} = 6 \text{ MHz} \rightarrow f_{osc}/12 = 500 \text{ KHz} \rightarrow T_{MAQ} = 2 \cdot 10^{-6} \text{ [s]}$$

$$262.144 \text{ [}\mu\text{s]} = 131.072 T$$

El microcontrolador 8751 divide la frecuencia del oscilador para 12, y esta es la frecuencia de máquina del mismo. Por lo tanto, el temporizador se incrementa cada dos microsegundos y en el tiempo que comprende  $T_{BUCLÉ} = 262.144$  microsegundos se tienen que contar 131.072 de estos períodos.

El temporizador 0 trabajando en el modo 1 (temporizador de 16 bits) puede contar hasta  $2^{16}-1$  como máximo, es decir 65535. En consecuencia se debe esperar hasta que el temporizador llene de unos los 16 bits y envíe la bandera de desbordamiento. Dividiendo el número de períodos que hay que contar en

$T_{BUCLE}$  para el número de períodos que puede contar el temporizador 0, resulta el número de banderas que se pueden contar durante el tiempo  $T_{BUCLE}$ :

$$\# \text{ de banderas en bucle} = 131.072/65536 = 2$$

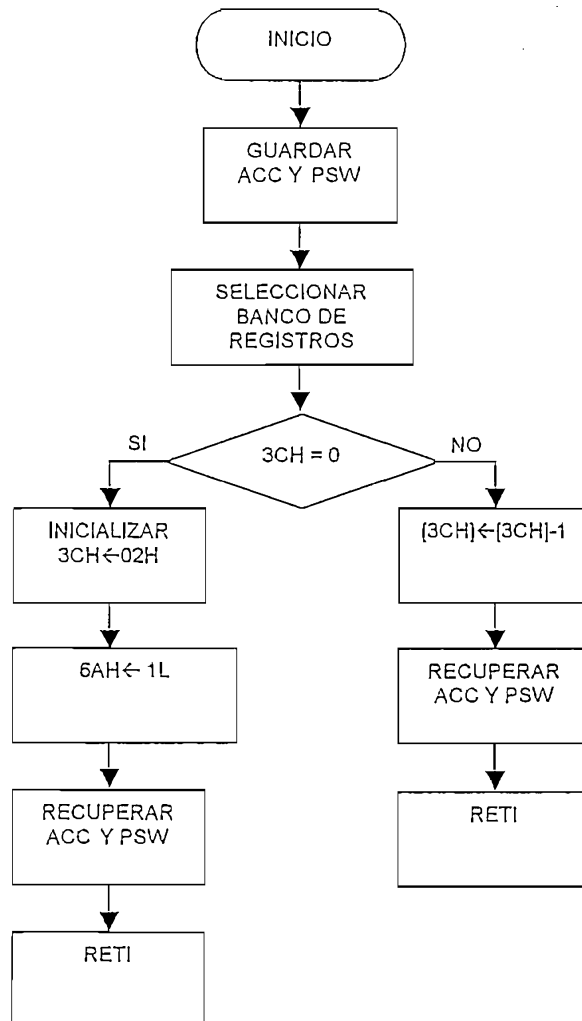


Figura No. 2.35 : Diagrama de flujo de subrutina de Interrupción de temporizador 0.

Por consiguiente, se debe inicializar un registro con este valor de 2 que se irá decrementando cada vez que se produzca una bandera de desbordamiento en el temporizador T0 del microcontrolador. cuando el registro ha llegado indica la condición de que se ha cumplido el tiempo  $T_{BUCLE}$  y se cambia de estado la bandera 6AH como registro indicativo de la ocurrencia del evento que será considerado la orden de inicialización del nuevo bucle. En la



Figura 2.35 se observa el diagrama de flujo de esta subrutina que tiene el nombre de INTBUC.

### 2.3.3.3.2.- Interrupción de temporizador uno.

Esta subrutina se encarga de interrumpir cada intervalo de tiempo preestablecido la operación continua de muestreo y actualización interna de información del R.V.C. y actualiza la información de la capacidad ideal del banco de baterías en amperio-hora para, seguidamente, exhibir esta por pantalla en formato de amperio-hora.

Puesto que se trabaja con un cristal de 6 MHz y se ha seleccionado el modo de operación 1 (temporizador de 16 bits), se tiene:

$$f_{osc} = 6 \text{ MHz} \rightarrow f_{osc}/12 = 500 \text{ KHz} \rightarrow T_{MAQ} = 2 \cdot 10^{-6} \text{ [s]}$$

La bandera TF1 genera un pulso positivo cuando el temporizador 1 cuenta desde cero hasta 65535 ciclos de máquina y luego nuevamente vuelve a cero; por lo tanto, la cantidad de veces que se setearía la bandera TF1 en 20 minutos sería:

$$\# \text{ de banderas TF1}_H = 600.000.000/65536$$

$$\# \text{ de banderas TF1}_H = 9155.2734$$

Sabiendo que en factores primos:  $9154 = 2 \cdot 23 \cdot 199$ , entonces podremos redefinir el intervalo de tiempo en el que se ejecutaría la interrupción:

$$T_{INTT1} = 46 \cdot 199 \cdot 65536 \cdot 2 = 1.199.833.088 \text{ } \mu\text{s}$$

$$T_{INTT1} = 19,9972 \text{ minutos}$$

$$T_{INTT1} = 19 \text{ min } 59 \text{ s } 83.3 \text{ centésimas de segundo}$$

Por tanto, se deben inicializar dos registros: uno con el valor de 46 y otro con el valor de 199, los cuales corresponden a 2E y C7 en hexadecimal.

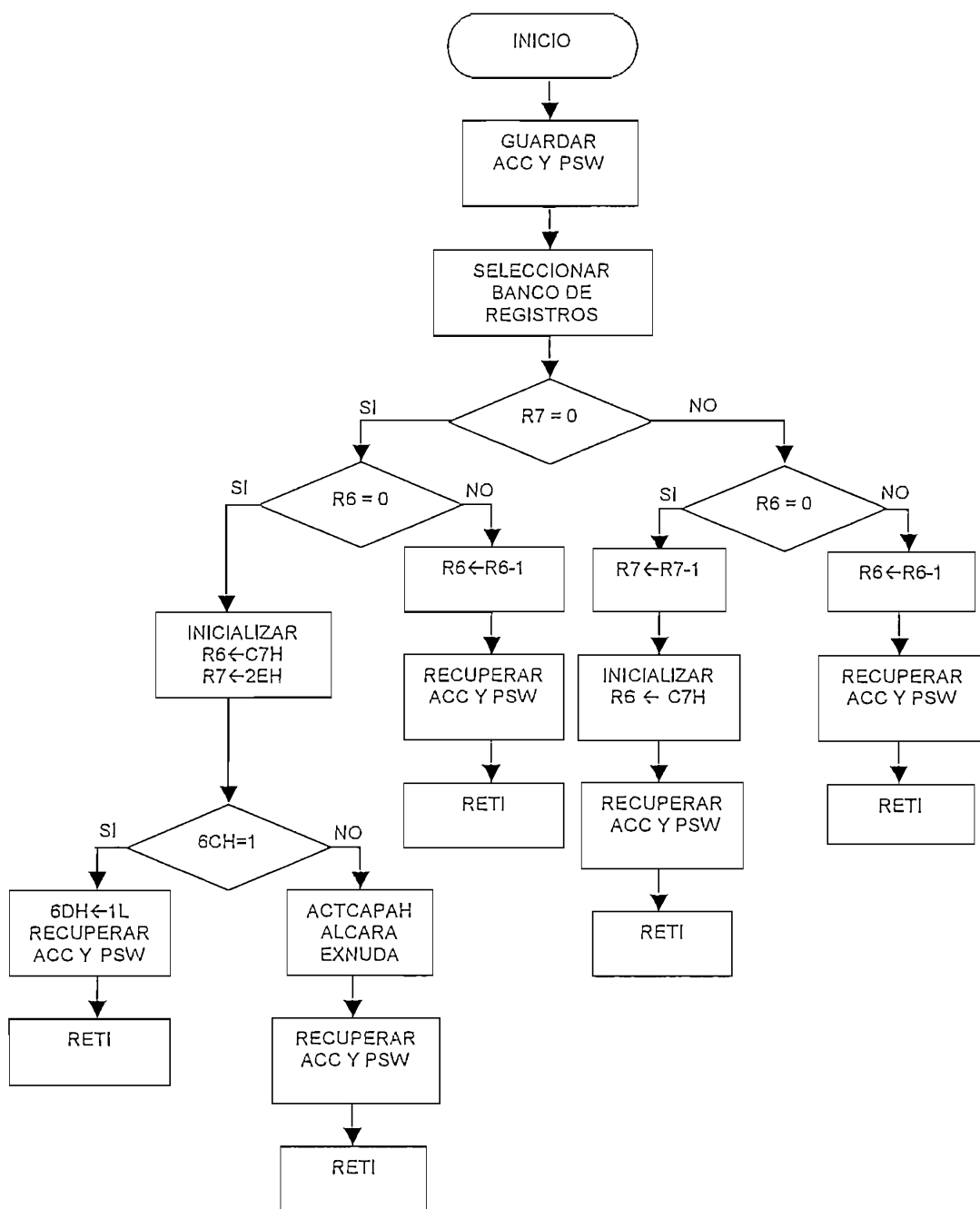


Figura No. 2.36 : Diagrama de flujo de subrutina de interrupción de temporizador 1

Estos valores se irán decrementando cada vez que se produzca una bandera de desbordamiento en el temporizador T1 del microcontrolador, luego de que ambos registros lleguen a cero se ejecutará el proceso de actualización de la capacidad nominal en amperio-hora y su respectiva exhibición en pantalla. El diagrama de flujo de esta subrutina se muestra en la Figura 2.36.

#### *2.3.3.3.3.- Interrupción externa cero.*

La interrupción externa cero esta etiquetada como TECL y se relaciona directamente con la presión de una tecla. Cada vez que se desee reconocer el ingreso de información de teclado, se lleva al microcontrolador a un estado de espera a través de la subrutina STDBKY, la cual lo mantiene en un lazo controlado por el estado de la bandera 68H y setea el bit IE.O habilitando la interrupción externa cero; entonces, cuando se presione una tecla, inmediatamente el microcontrolador ejecutará la subrutina TECL la cual transfiere la información de la tecla que se ha presionado al registro acumulador y encera la bandera 68H, permitiendo entonces que una vez transferida la información, se pueda salir del lazo STDBKY y continúe la ejecución del programa.

Se ha introducido la bandera 72H que tiene un valor inicial cero y que encabeza la ejecución de la subrutina de interrupción TECL; cuando 72H es cero se ejecuta lo mencionado anteriormente. Cuando 72H es uno se ejecuta el segmento de TECL llamado INTSADAT que toma el dato de la tecla que se presionó, lo almacena en la localidad RAM interna 78H y cambia el estado de la bandera 71H el cual es revisado al final de cada bucle de programa principal y es la bandera de control de operación normal o de entrega de datos almacenados en memoria. Este diseño de TECL permite que cuando haya la presión de una tecla solicitando la interrupción, se permita al programa terminar con un ciclo completo y deja actualizada la información de la capacidad de energía leída hasta ese momento, asegurando los contenidos de la información en las localidades RAM interna del microcontrolador. El diagrama de flujo de

esta interrupción, etiquetada como TECL, incluyendo el diagrama de flujo del lazo de espera STDBKY se muestran en la Figura 2.37.

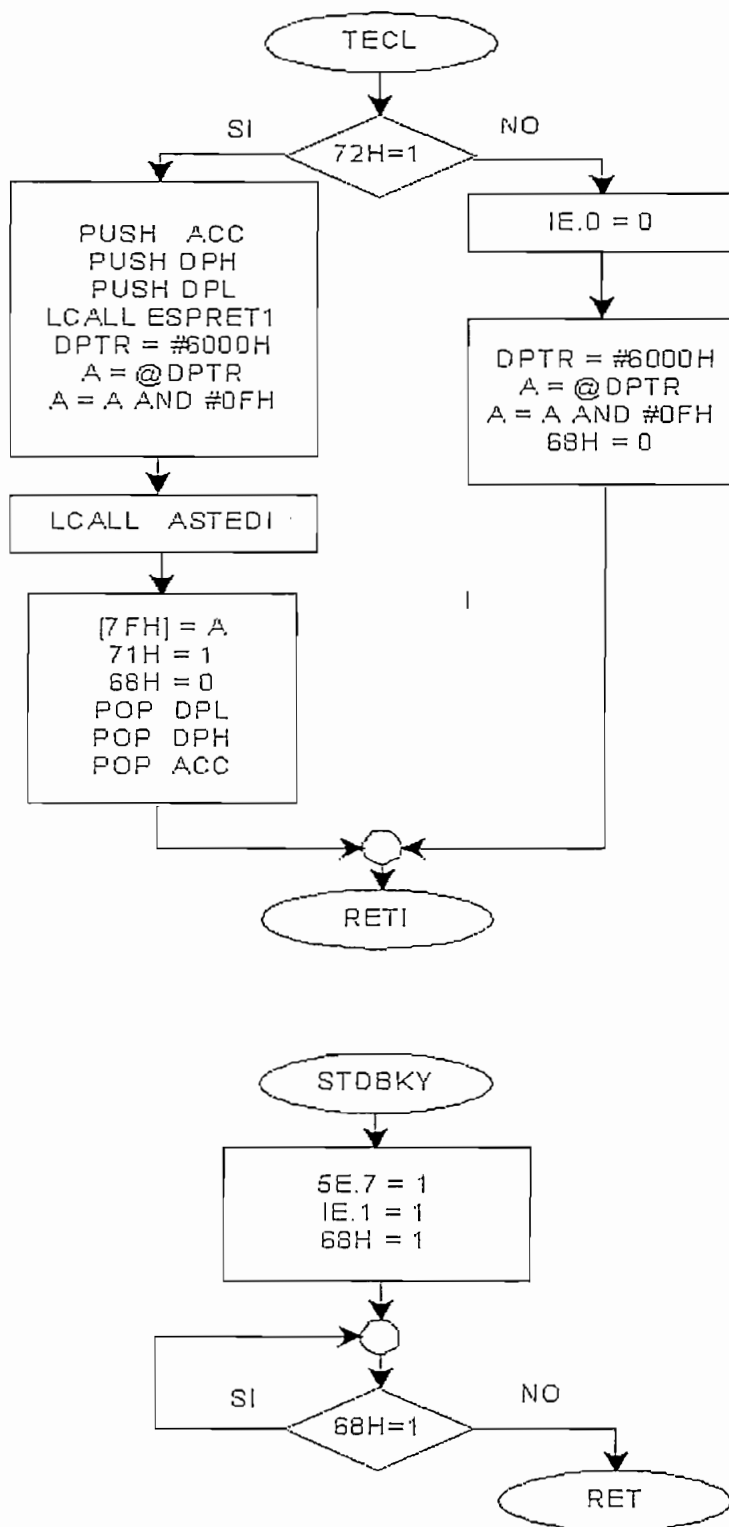


Figura 2.37 : Diagramas de flujo de subrutinas de interrupción externa 0 TECL y STDBKY

### 2.3.3.3.4.- Interrupción externa uno

Esta subrutina está relacionada con el ingreso de datos digitalizados de los voltajes y corrientes de alimentación a las baterías y de consumo por la carga activa; está etiquetada como INGCAD y al igual que la anterior está controlada desde el programa principal como se explica a continuación:

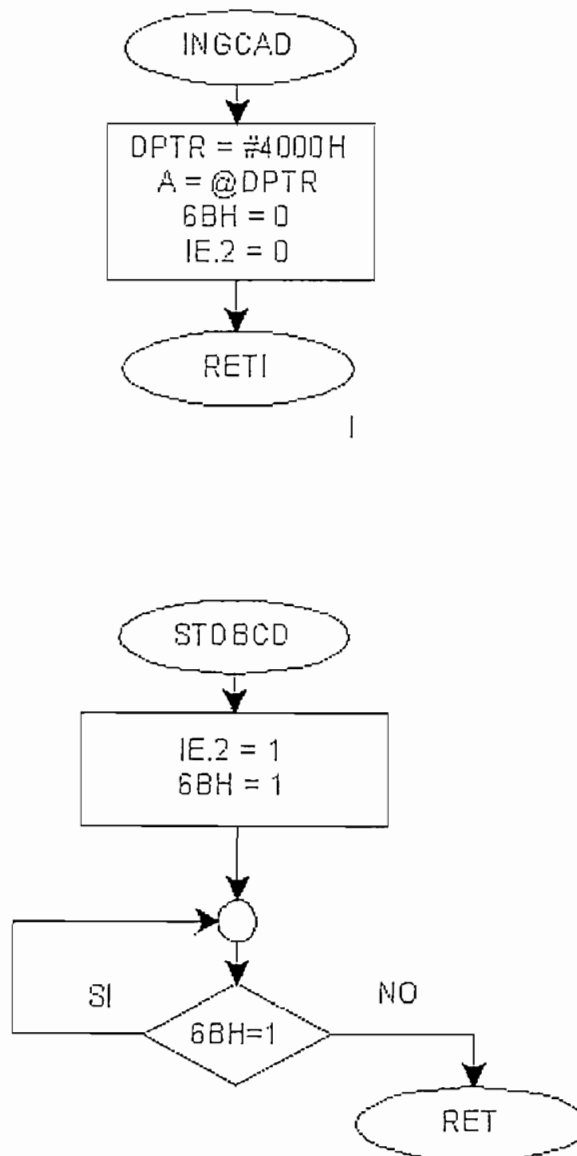


Figura 2.38 : Subrutinas de Interrupción Externa Uno  
INGCAD y STDBCA

Al inicio de cada bucle se deben de ingresar, uno a uno, los datos a procesarse ( $V_{IN}, I_{IN}, V_L, I_L$ ) para lo cual el programa usa la subrutina INGDACAD la cual envía por P3.1 el pulso que necesita el CAD0808 para iniciar la digitalización de la muestra deseada e inmediatamente guía al microcontrolador al estado de espera a que el CAD0808 le entreguen el dato digitalizado mediante llamado a la subrutina STDBCA la cual activa la atención a la interrupción externa uno la cual es llamada por la señal DA del CAD0808; entonces INGCAD entrega el dato correspondiente al microcontrolador en su registro acumulador , deshabilita la interrupción externa uno y encera la bandera que mantenía al microcontrolador en el bucle cerrado de espera STDBCA, concluyéndose así el proceso de entrega de un dato desde el CAD usando la interrupción externa uno, pero controlada desde el programa principal. El diagrama de flujo de INGCAD, así como el del lazo de espera para su ejecución llamado STDBCA se muestran en la Figura 2.38.

#### 2.3.3.4.- Programas de almacenamiento de información

Se refiere al área de programación dedicada a almacenar información respecto a la ocurrencia de los siguientes eventos:

- Valor de la capacidad de energía almacenada en amperio-hora.
- Cantidad de períodos en los que se ha actualizado el valor de la capacidad en amperio-hora.
- Cantidad de ocurrencias de sobre-cargas
- Cantidad de ocurrencias de sobre-descargas.

##### 2.3.3.4.1.- Subrutina ALCARA

Esta subrutina se encarga del almacenamiento de la información en la memoria RAM externa que forma parte del hardware del R.V.C. referente a la

capacidad de almacenamiento en A-hora que se actualiza cada período pre-establecido por pantalla.

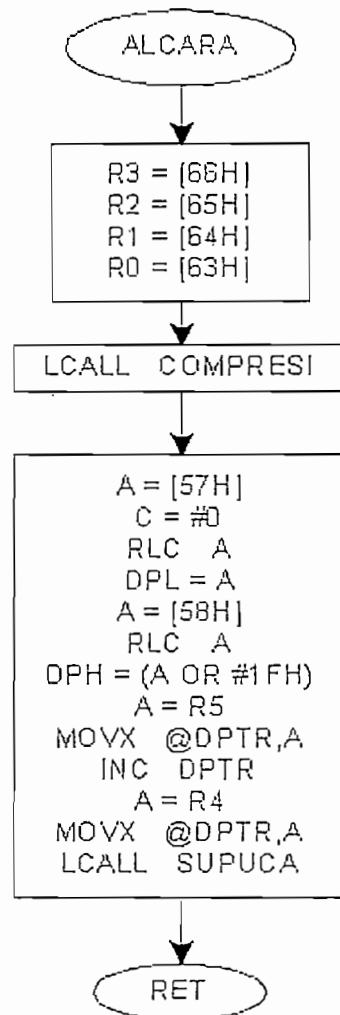


Figura 2.39 : Diagrama de Flujo de Subrutina ALCARA

La subrutina ALCARA toma como variables de entrada los datos de la capacidad entregados en formato BCD por ACTCAPAH: cuatro datos que se encuentran almacenados en las localidades RAM interna 0066H, 0065H, 0064H y 0063H; como estos registros solo contienen un dígito BCD ocupando los cuatro bits menos significativos y los superiores son siempre cero, bien se podría arreglar dos dígitos BCD en un solo registro para efectos de

almacenamiento en RAM externa y almacenar la mayor cantidad de datos posible; esto se hace llamando a la subrutina COMPRESI. Luego de comprimidos los datos, se carga el registro DATA POINTER con las direcciones de las localidades libres siguientes de la RAM tomando la información de los registros 58H y 57H destinados para almacenar el número de actualizaciones y exhibiciones por pantalla de la capacidad del sistema al que se aplica el R.V.C. Finalmente ALCARA llama a la subrutina SUPUCA para incrementar el puntero y dejar registrado el número de eventos realizados. El diagrama de flujo de esta subrutina se puede apreciar en la Figura 2.39. La cantidad de ocurrencias de sobre-carga y sobre-descargas se registran en forma binaria en las localidades RAM interna 0059H y 005AH respectivamente en la ejecución del segmento PROTEG del programa principal. Cada vez que ocurre un evento de sobrecarga o sobre-descarga, se incrementa el registro correspondiente hasta un máximo de 255 eventos.

### 2.3.3.5.- Programa de control de salidas

#### 2.3.3.5.1.- Programa de protecciones

El programa de protecciones es un segmento del bucle del programa principal ubicado inmediatamente después de la lectura e ingreso de datos referentes a voltajes y corrientes del sistema; está encargado de realizar comparaciones de los datos de voltajes  $V_{IN}$  y  $V_L$  que se ingresan al inicio del bucle con los datos de referencia  $V_{min}$  y  $V_{MAX}$  que marcan los límites de la banda normal de operación del sistema al que se aplica el RVC. Se encarga de llamar a las subrutinas de conexión o desconexión de relés y activación de LED's de indicación de situaciones anormales y, así mismo del registro del número de estas situaciones anormales de acuerdo al tipo de situación. Se encarga, además de proteger al sistema de intermitencias en el switcheo de control mediante lazos de histéresis tanto en los casos de sobrecarga como de sobre-descarga.



Al inicio del segmento se realiza la comparación del voltaje de carga activa  $V_L$  y se lo compara al voltaje mínimo  $V_{\min}$ ; en el caso de sobre-descarga en que  $V_L$  resulta ser menor a  $V_{\min}$  se encarga de ordenar la desconexión de la carga activa con el banco de baterías y activar el LED indicador de sobre-descarga a través de un llamado a la subrutina SALCCBV; esta situación se mantendrá hasta que el voltaje en el banco de baterías haya superado el nivel de  $V_{\min} + \Delta V$  en que se llama a la subrutina SDLCCBV para volver a la operación normal. El valor de  $\Delta V$  varía de acuerdo al voltaje seleccionado por el operador y está almacenado en la localidad 0062H de la RAM interna del microcontrolador 8751. Además, cada ocurrencia de una sobre-descarga, se incrementa el contador dispuesto en el registro 005AH de la RAM interna del microcontrolador.

Seguidamente se realiza la comparación del voltaje de suministro de paneles a baterías  $V_{IN}$  y se lo compara al voltaje máximo  $V_{MAX}$ ; en el caso de sobre-carga en que  $V_{IN}$  resulta ser mayor a  $V_{MAX}$  se encarga de ordenar la desconexión de los paneles o cargador de baterías con el banco de baterías y activar el LED indicador de sobrecarga a través de un llamado a la subrutina SALCBAV; esta situación se mantendrá hasta que el voltaje en el banco de baterías haya bajado al nivel de  $V_{MAX} - \Delta V$  en que se llama a la subrutina SDLCBAV para volver a la operación normal. Cada ocurrencia de sobrecarga se considera incrementado el registro 0059H de la RAM interna del microcontrolador.

#### *a).- Subrutina SALCCBV*

Es llamada por el segmento PROTEG del programa principal cada vez que ocurre sobre-descarga; se encarga de direccionar el retenedor de datos de salida y colocar un dato de salida que desconecte el switch de conexión entre el banco de acumuladores y la carga activa, y así mismo, de activar un LED que de información visual del estado actual del sistema al que se aplica el RVC. La subrutina SALCCBV se encarga también de incrementar el contenido

de la localidad RAM interna 005AH registrando el número de ocurrencias de sobre-descargas.

*b).- Subrutina SDLCCBV*

Esta subrutina es llamada por el segmento PROTEG del bucle de programa principal cada vez que el voltaje  $V_L$  es mayor a  $V_{\min} + \Delta V$  indicando que se ha superado la situación de sobre-descarga. El efecto operativo de esta subrutina es de volver a conectar la carga con las baterías y desactivar el LED de indicación de situación de sobre-descarga.

*c).- Subrutina SALCBAV*

Es llamada por el segmento PROTEG del programa principal cada vez que ocurre sobrecarga de las baterías; se encarga de direccionar el retenedor de datos de salida y colocar un dato de salida que desconecte el switch de conexión entre el banco de acumuladores y el sistema que está recargando a las baterías, y así mismo, de activar un LED que de información visual del estado actual de sobrecarga de baterías del sistema al que se aplica el RVC. SALCBAV también se encarga de incrementar el contenido de la localidad 0059H de la RAM interna del microcontrolador registrando así el número de ocurrencias del evento sobrecarga.

*d).- Subrutina SDLCCBV*

Esta subrutina es llamada por el segmento PROTEG del bucle de programa principal cada vez que el voltaje  $V_{IN}$  es menor a  $V_{\max} - \Delta V$  indicando que se ha superado la situación de sobrecarga. El efecto operativo de esta subrutina es de volver a conectar los cargadores con las baterías y desactivar el LED de indicación de situación de sobrecarga. El diagrama de flujo de PROTEG se muestra en la Figura 2.40.

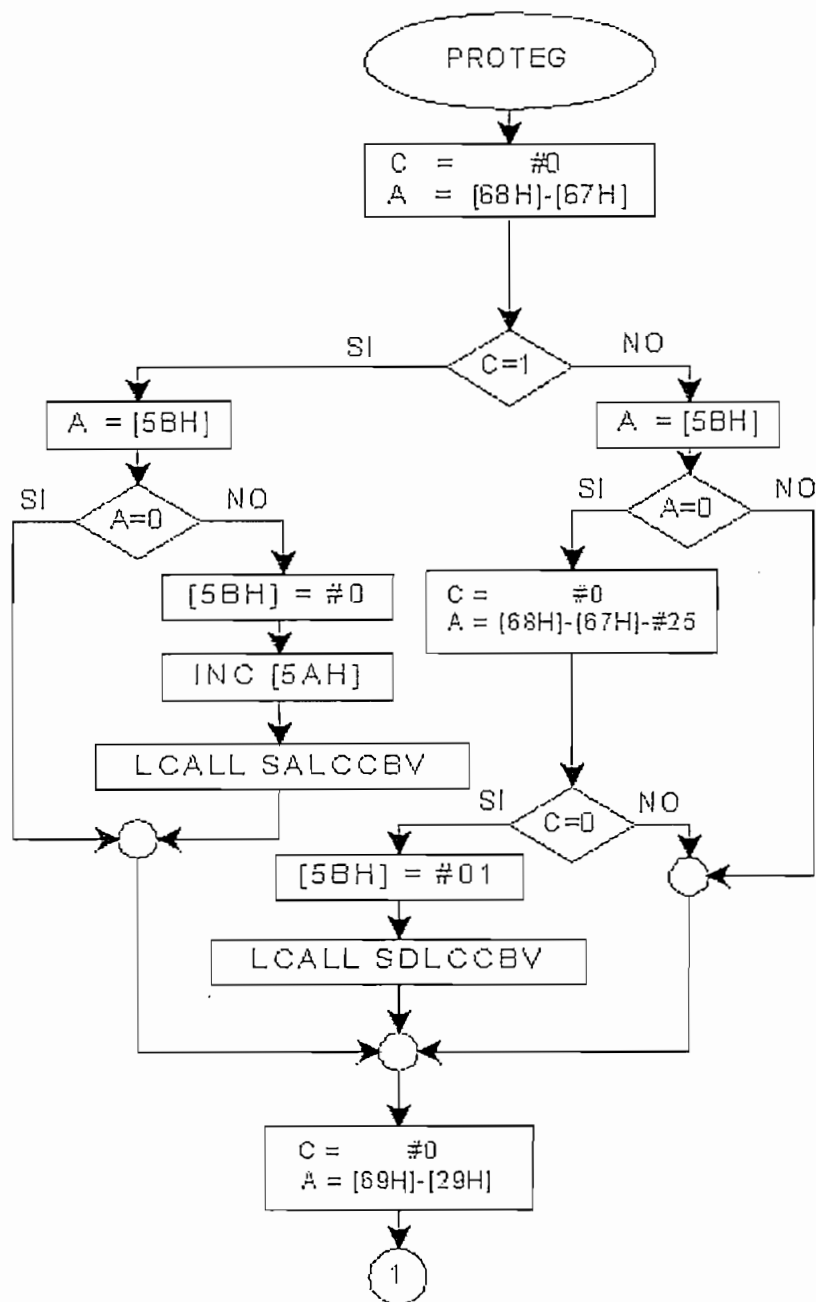


Figura 2.40.a .- Diagrama de Flujo de Subrutina PROTEG (primera parte)

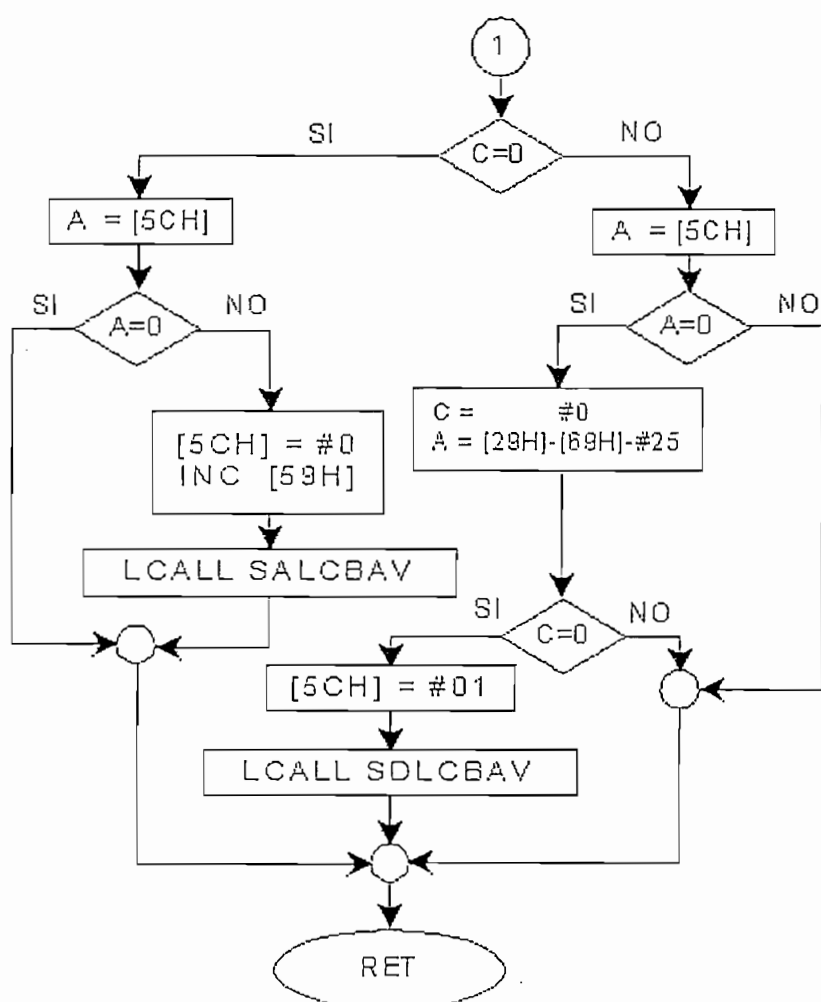


Figura 2.40.b : Diagrama de Flujo de Subrutina PROTEG (parte final)

## 2.3.4.- PROGRAMAS DE ATENCIÓN AL USUARIO

Incluyen los programas de control del teclado y los programas de exhibición de información o generación de mensajes tanto por pantalla, como por LED's . Los programas son los siguientes:

### 2.3.4.1.- Programa para control de teclado

El interfaz con que cuenta el R.V.C. para que el usuario pueda ingresar información o indicar al equipo que quiere información es el teclado. El programa que atiende la presión de una tecla es la subrutina de interrupción externa cero etiquetada TECL la cual esta conformada por dos segmentos que atienden la presión de una tecla pero desde perspectivas diferentes. Así, el primer segmento atiende la presión de una tecla desde la perspectiva de que el programa guía el acontecimiento y requiere la presión de una tecla, manteniendo el equipo en modo de espera sin hacer nada hasta que eso ocurra. El segundo segmento, en cambio atiende a la presión de una tecla desde la perspectiva de que el usuario guía el acontecimiento y esto puede ocurrir en cualquier instancia del programa; en este segundo caso TECL toma nota de la instrucción ingresada, lo almacena en una localidad de memoria e instruye al programa principal para que , una vez concluido el segmento pendiente, ejecute lo indicado por la interrupción TECL.

El programa configura a TECL para que ejecute el primer segmento en la etapa de ingreso de datos y el segundo segmento etiquetado como INTSADAT se ejecutará cuando el usuario ordene al equipo que proporcione la información que ha registrado respecto de las variaciones de la carga del sistema al que se aplica el R.V.C.

#### 2.3.4.1.1.- Subrutina EXDMRPD

Esta subrutina se encarga de la atención al usuario cuando se ha generado una interrupción externa cero guiada por el usuario. La ejecución de

EXDMRPD se encarga de gestionar toda la actividad del microcontrolador en la ocurrencia del evento y realiza lo siguiente:

- reconoce las instrucciones de entrega de información al usuario a través de la presión de una tecla.
- Desconoce la presión de cualquier tecla no válida para la entrega de información y deja al equipo en modo de espera de nueva presión.
- Sube o baja los punteros de las direcciones de las localidades RAM
- Reconoce cuando se ha llegado a los bordes de la tabla de contenidos de la memoria RAM externa e impide el desbordamiento de los punteros.
- Permite salir del evento entrega de información y cede el control al programa principal para que continúe con las operaciones normales.

#### 2.3.4.2.- Generación de mensajes en pantalla

CPD es la subrutina básica que permite la generación de un carácter en pantalla. A partir de CPD se componen cadenas de caracteres que estructuran palabras o mensajes de cuatro tipos: de presentación, de solicitud de información, de entrega de información, de instrucción al usuario. Los mensajes de presentación, de instrucción al usuario y de solicitud de información forman parte del programa de inicio que se explicó en el segmento correspondiente de este capítulo.

Una vez ingresados los datos iniciales, comienza la ejecución del bucle de programa principal encargado de muestreo, operaciones y actualización de la información; cada veinte minutos aproximadamente se ejecuta la subrutina ACTCAPAH, la que entre varias actividades llama a DIS\_CAP encargada de dar el mensaje de actualización de la capacidad actual : "CAP (Wh):" en la primera fila y deja el espacio para el valor referente a CAP que es colocado directamente por ACTCAPAH; seguidamente la subrutina EXNUDA llama a DIS\_CADA que da por pantalla el mensaje "dato No:" en la segunda fila y calcula, actualiza y transforma a BCD el dato correspondiente a este concepto presentando este valor que completa el mensaje de salida. Un ejemplo de este

mensaje incluyendo los valores correspondientes a los conceptos presentados por ACTCAPAH y DIS\_CAP en conjunto con EXNUDA y DIS\_CADA se muestra a continuación.

CAP (Wh) :	012345
dato No.:	0001

En caso de que se interrumpiera desde teclado el ejercicio normal del programa para solicitar información, entonces inmediatamente se presenta el mensaje "SC: " en la primera fila de la pantalla, indicativo del número de sobrecargas del proceso, y en la segunda fila aparece el mensaje "SD: , indicativo del número de sobre-descargas, del proceso por ejecución de las subrutinas DIS\_SCG y DIS\_SDG respectivamente; estos mensajes son complementados por los valores que el programa haya registrado hasta el momento para estos eventos. Un ejemplo de la pantalla completa es:

SC: 014
SD 002

Para continuar con este modo se debe presionar la tecla de función ↓ e inmediatamente aparecen la pantalla indicando el mensaje de DIS\_CAP acompañado del valor de la capacidad inicial en A-hora y en la segunda fila aparece el mensaje de DIS\_CADA seguido por el valor cero. Un ejemplo de esta pantalla es:

CAP (Wh):	012345
dato No:	0001

Este mensaje, se mantiene hasta la presión de una de las teclas de función de lectura para continuar leyendo la información almacenada o la presión de una de las teclas de comando para salir del modo de lectura.

## CAPITULO 3

### RESULTADOS EXPERIMENTALES

#### 3.1.- MANUAL DE USO DEL REGISTRO DE VARIACION DE CARGA

El R.V.C. es un equipo que sirve para medir las variaciones de energía en un sistema de acumuladores cuyo voltaje nominal puede ser de 6V, 12 V o 24 V. En su panel frontal está constituido por los siguientes elementos:

- 1.- Pantalla de cristal de cuarzo líquido constituida por dos filas de 16 caracteres cada una.
- 2.- Teclado de 16 teclas compuesto por: 10 teclas numéricas de cero a nueve y seis teclas auxiliares de funciones.
- 3.- Interruptor de encendido.
- 4.- Luz indicadora de estado de sobre-carga del sistema.
- 5.- Luz indicadora de estado de sobre-descarga del sistema.
- 6.- Luz indicadora de operación normal.
- 7.- Interruptor de encendido/apagado.

En su parte lateral está constituido por:

- 1.- Par de borneras con señalización de polarización para conexión de banco de paneles solares.
- 2.- Par de borneras con señalización de polarización para conexión de banco de baterías.
- 3.- Par de borneras con señalización de polarización para conexión de carga activa del sistema.
- 4.- Par de borneras con señalización de polarización para conexión de batería externa complementaria.
- 5.- Terminal de tierra.



### 3.1.1.- CONEXIÓN DEL REGISTRO DE VARIACIÓN DE CARGA AL BANCO DE GENERADORES D.C.

En la Figura 3.1 se muestra esquemáticamente la bornera que contiene los terminales de con la etiqueta "PANELES SOLARES" las cuales muestran los signos "+" y "-" señalando la polarización de los bornes; éstos son los terminales a los que deben conectarse los terminales positivo y negativo de los paneles solares.

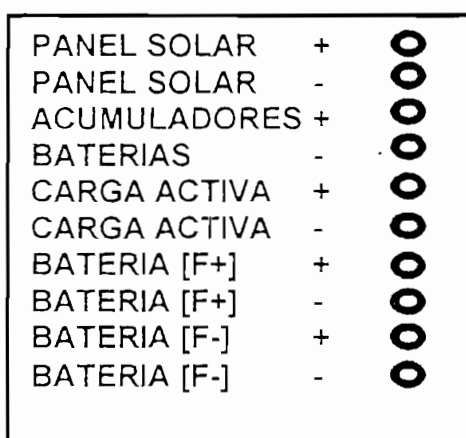


Figura 3.1: Esquema de bornera de conexiones del R.V.C.

### 3.1.2.- CONEXIÓN DEL REGISTRO DE VARIACIÓN DE CARGA AL BANCO DE ACUMULADORES

En la Figura 3.1 se muestra esquemáticamente la bornera de conexiones del R.V.C. en la cual se indica el par de bornes junto la etiqueta "ACUMULADORES" las cuales muestran los signos "+" y "-" señalando la polarización de los bornes; éstos son los terminales a los que deben conectarse los terminales positivo y negativo de los acumuladores.

### 3.1.3.- CONEXIÓN DEL REGISTRO DE VARIACIÓN DE CARGA AL SISTEMA DE CARGA ACTIVA

En la Figura 3.1 se muestra esquemáticamente la bornera en la cara lateral del R.V.C. en la cual se indica el par de bornes junto la etiqueta "CARGA ACTIVA" las cuales muestran los signos "+" y "-" señalando la polarización de los bornes; éstos son los terminales a los que deben conectarse los terminales positivo y negativo de la carga activa.

### 3.1.4.- FUNCIONES DEL REGISTRO DE VARIACIÓN DE CARGA

#### 3.1.4.1.- Características del Registro de Variación de Carga

En términos generales se pueden describir las características del Registro de Variaciones de Carga como:

- 1.- Tomar los datos operativos iniciales del sistema de generación dc al que se aplica el equipo. Estos datos son:
  - Voltaje nominal de las baterías en unidades de voltio. Da tres opciones: 6V, 12 V, y 24 V.
  - Capacidad inicial de almacenamiento del banco de baterías en unidades de amperio-hora (A-h). Se debe ingresar una cantidad de 4 dígitos decimales enteros (máximo de 4999 A-h).
  - Voltaje máximo de referencia para protección de baterías. Este se puede ingresar con precisión de décimas de voltio.
  - Voltaje mínimo de referencia para protección de baterías. Este se puede ingresar con precisión de décimas de voltio.
  
- 2.- Registrar en forma discreta y cíclica durante lapsos de 262 milisegundos la variación de energía del período (potencia).

3.- Cada acción cíclica de registro va acompañada con una de protección, donde se compara los valores leídos de los voltajes  $V_{IN}$  y  $V_L$  en los terminales de paneles y carga activa respectivamente, con valores pre-establecidos para protección del banco de baterías.

3.a.- Si el voltaje  $V_{IN}$  ha caído por debajo de un voltaje de referencia, el R.V.C. asume una condición de exceso de descarga (sobre-descarga) y desconecta a la carga activa.

3.b.- Adicional a la desconexión, activa un LED de indicación del estado de sobre-descarga del sistema.

3.c.- Si el voltaje  $V_L$  ha subido por encima de un voltaje de referencia, el R.V.C. asume una condición de exceso de carga (sobrecarga) y desconecta a los paneles solares de las baterías.

3.d.- Adicional a esta desconexión, el R.V.C. activa un LED de indicación del estado de sobrecarga del sistema.

En caso de que se hubiesen superado las condiciones de sobrecarga o sobre-descarga, se vuelven a cerrar los contactos que hayan sido abiertos y se apaga el LED que haya estado encendido.

4.- El valor registrado en cada lapso es inmediatamente sumado en forma algebraica al registro general. De esta manera actualiza el valor del registro de variaciones de energía del sistema.

5.a.- Cada período de 20 minutos almacena automáticamente el valor de la energía registrada durante todo ese tiempo en la memoria RAM del R.V.C..

5.b.- Cada vez que almacena el valor registrado de la energía en la memoria RAM, también se incrementa un registro que indica el número de lecturas que se han almacenado.

6.- Una vez almacenados los valores indicados en 5.a y 5.b. se exhiben por pantalla en forma conjunta. Así, cada veinte minutos se observará en pantalla un nuevo valor de "CAP (Wh)" e incrementado el valor que se indica como "dato No.:".

7.- En cualquier momento permite conocer el número de sobrecargas o sobre-descargas mediante la presión de la tecla **2nd**. Se puede salir de esta función presionando la tecla **Enter**.

8.- Permite conocer la información referente a cada ciclo de almacenaje (de veinte minutos). Esto incluye el valor de la energía almacenada en el ciclo y el número del ciclo. Las observaciones se pueden hacer una a una mediante desplazamientos usando las teclas de desplazamiento  $\uparrow$  y  $\downarrow$ .

9.- Permite salir del modo de "dar información almacenada" a la normal de registro y protección mediante la pulsación de la tecla **Enter**.

10.- Si se llegara al límite máximo de almacenamiento de datos, el sistema se inhibe de ingresar al modo de registro y protección y se estaciona en modo de espera para entregar datos o ser reinicializado.

11.- En caso de que se quisiera reinicializar, se puede hacer presionando el botón **RESET**.

12.- Se incluye también la función de detección de error cuando se ha presionado una tecla errónea, con la indicación visual "**EE**" cuando el R.V.C. está operando en la función de registro y protección. En la función de visualización de información de eventos pasados simplemente se ignora la presión de una tecla errónea.

#### 3.1.4.2.- Funciones del Registro de Variación de Carga

Las funciones del R.V.C. pueden obtenerse a través del teclado como se explica a continuación:

<b>2nd</b>
------------

Permite ingresar al modo de visualización de ocurrencias de sobre carga y sobredescarga.



Tiene dos funciones: En el modo de ingreso de datos iniciales, sirve para confirmar el ingreso de un dato; en el modo de visualización de datos almacenados en memoria, sirve para salir de este modo y retornar a la operación de registro y protección.



En el modo de ingreso de datos iniciales, sirve para borrar el dato generado por la presión de una tecla antes de presionar la tecla ENTER y reingresar el dato.



Se usa para desplazarse a la anterior localidad de memoria en la visualización de datos almacenados en memoria.



Presionada después de la tecla 2nd permite ingresar al modo de visualización de datos almacenados en memoria. Una vez ubicado en este modo sirve para desplazarse a la siguiente localidad de memoria.

### 3.1.4.3.- Protecciones del Registro de Variación de Carga

El R.V.C. está construido con diodos en las tres fuentes de polarización que lo protegen de polarización invertida.

Se han incluido fusibles en los cuatro elementos que se conectan exteriormente al R.V.C., cuya función es la de proporcionar protección a las fuentes contra corrientes que superen el valor máximo de operación de 25.5 A<sub>DC</sub>.

Se ha considerado la protección del R.V.C. contra posibles fuentes de ruido de radiofrecuencia; se han dejado terminales disponibles para la adaptación de bobinas (chokes) de protección cuyo valor varia de acuerdo a la banda que se desee filtrar, pero que no es difícil conseguir en el mercado. De esta manera se evita posibles interferencias que alteren la operación del la tarjeta de control digital.

Se han considerado también protecciones internas consistentes en relés controlados a través de opto-acopladores para proteger aislando la etapa de control digital con la sección de fuerza (analógica). En los relés electromecánicos se dispone de opto-acopladores externos mientras que en los relés de estado sólido el opto-acoplador viene incorporado en el elemento.

Se incluye, finalmente, un fusible de puesta a tierra en el caso de que ocurra la polarización invertida y se provoque un cortocircuito en los cables internos que destruya el equipo la misma que actuará separando la tierra manteniéndola flotante.

### 3.1.5.-MENU DE UTILIDADES DEL REGISTRO DE VARIACIÓN DE CARGA

El menú de utilidades se muestra en pantalla al inicio de la operación del R.V.C. y desplaza a través de pantallas las opciones de trabajo o utilidades en lo referente a los voltajes de los acumuladores con los que se puede operar y los voltajes de referencia de corte para protección de baterías contra sobrecarga y sobre-descarga como se muestra a continuación:

Vnom Opcion: 
---

Esta utilidad permite seleccionar el voltaje de operación del sistema al que se aplica el R.V.C.. Se tienen tres opciones de la cuales se debe


seleccionar

una:


Si el banco de generadores tiene un voltaje nominal de 6 Voltios se debe presionar la tecla "1" y luego la tecla "ENTER".

Si el banco de generadores tiene un voltaje nominal de 12 Voltios se debe presionar la tecla "2" y luego la tecla "ENTER".


Si el banco de generadores tiene un voltaje nominal de 24 Voltios se debe presionar la tecla "3" y luego la tecla "ENTER".

Vmax  
dx10: 


Esta utilidad permite ingresar el dígito de las decenas del voltaje máximo aplicable a los acumuladores para protegerlos de eventuales sobrecargas. Se debe presionar el dígito de las decenas y luego la tecla "ENTER".

Vmax  
dx1: 


Esta utilidad permite ingresar el dígito de las unidades del voltaje máximo aplicable a los acumuladores para protegerlos de eventuales sobrecargas. Se debe presionar el dígito de las unidades y luego la tecla "ENTER".

Vmax  
dx0.1: 


Esta utilidad permite ingresar el dígito de las décimas de voltio del voltaje máximo aplicable a los acumuladores para protegerlos de eventuales sobrecargas. Se debe presionar el dígito de las décimas de voltio y luego la tecla "ENTER".

Vmin  
dx10: 

Esta utilidad permite ingresar el dígito de las decenas de voltio del voltaje mínimo aplicable a los acumuladores para protegerlos de eventuales sobre-descargas. Se debe presionar el dígito de las decenas de voltio y luego la tecla "ENTER".

Vmin  
dx1: 

Esta utilidad permite ingresar el dígito de las unidades de voltio del voltaje mínimo aplicable a los acumuladores para protegerlos de eventuales sobre-descargas. Se debe presionar el dígito de las unidades de voltio y luego la tecla "ENTER".

Vmin  
dx0.1: 

Esta utilidad permite ingresar el dígito de las décimas de voltio del voltaje mínimo aplicable a los acumuladores para protegerlos de eventuales

sobre-descargas. Se debe presionar el dígito de las décimas de voltio y luego la tecla "ENTER".

Una vez ingresados estos datos, el R.V.C. ingresa automáticamente en el modo de operación de registro y protección, se muestra un LED de indicación de que se encuentra operando normalmente; tan pronto como se ha cumplido el primer período (de veinte minutos a partir de la presión de la tecla para ingresar el dígito de las décimas del voltaje mínimo que solicita el R.V.C.) se muestra la primera lectura y el mensaje de utilidad indicador del número de la lectura que se exhibe en pantalla como "dato N°:". Así, un ejemplo de la pantalla completa es:

Cap (A-h): 9876
dato N°: 0001

### 3.1.6.- MODO DE USO DEL REGISTRO DE VARIACIÓN DE CARGA

El proceso para utilizar el R.V.C. es el siguiente:


- Conectar el R.V.C. al sistema de generación solar, a las baterías y a la carga activa como se indica en 3.1.1, 3.1.2 y 3.1.3.
- Colocar en ON el interruptor de poder que se encuentra ubicado en la parte superior derecha del panel frontal del R.V.C.
- Una vez encendido el R.V.C. en la pantalla de cristal de cuarzo líquido se muestra el mensaje de selección de voltaje nominal:

Vnom
Opcion: ■■■

Entonces se debe presionar una tecla de 1 a 3 indicando la opción deseada 6V, 12V o 24V respectivamente. Luego se debe presionar la tecla "ENTER".




Seguidamente se muestran las pantallas de ingreso inicial de la capacidad de los acumuladores del sistema, cuyo valor se debe ingresar dígito a dígito como se indica a continuación:

Cap (A-h)  
dx1000: 


Luego de la presentación de esta pantalla se debe ingresar el dígito de los miles de la capacidad inicial del banco de baterías en A-h

seguido de la tecla "ENTER".


Cap (A-h)  
dx100: 

Luego de la presentación de esta pantalla se debe ingresar el dígito de los cientos de la capacidad inicial del banco de baterías en A-h

seguido de la tecla "ENTER".

Cap (A-h)  
dx10 : 

Luego de la presentación de esta pantalla se debe ingresar el dígito de las decenas de la capacidad inicial del banco de baterías en A-h seguido de la tecla "ENTER".

Cap (A-h)  
dx1 : 

Luego de la presentación de esta pantalla se debe ingresar el dígito de las unidades de la capacidad inicial del banco de baterías en A-h

seguido de la tecla "ENTER".

Luego el R.V.C. solicita el ingreso de los valores de los voltajes de protección contra sobre-carga y sobre-descarga como se indicó en 3.1.5..

Si se presionara una tecla no aceptada en este modo de operación, el R.V.C. emite un mensaje de error por pantalla consistente en la palabra "EE" lo cual indica que el dato ha sido rechazado pues no corresponde al tipo de dato que requiere el R.V.C. y se queda en modo de espera tantas veces cuantas sea necesario hasta que se ingrese un dato válido. (P. Ej.: cuando el R.V.C. solicita la opción de Vnom y se ingresa una tecla cualquiera diferente a 1,2 ó 3, éste

rechaza el dato y espera por el ingreso de una opción válida).

Tan pronto como se ingresa el último dígito requerido (décimas de voltio de  $V_{\min}$ ) el R.V.C. ingresa al modo de protecciones y registro de las variaciones de carga acumulada.

Una vez que el R.V.C. ingresa en el modo de operación de registro y protección, actualizará continuamente la información por pantalla cada veinte minutos, pero, en cualquier momento, se puede hacer una pausa y sacar al R.V.C. de este modo de operación para conocer el número de sobrecargas o sobre-descargas que se hayan generado o, si se desea, conocer la información de lo ocurrido al sistema desde el inicio de la operación de registro. Esto se logra en forma sencilla así:

- Presionar la tecla "2nd" y el R.V.C. exhibirá la siguiente pantalla:

SC: XXX
SD: XXX

En la cual XXX representa una cantidad de tres dígitos que muestra el R.V.C.. Así, luego de "SC:" se indica el número de sobrecargas ocurridas y luego de "SD:" se indica la cantidad de sobre-descargas que se hayan dado.

- Si se desea volver al modo de operación de registro y protección, se debe presionar la tecla "ENTER".

- Si se desea conocer las variaciones de energía ocurridas desde el inicio, se debe presionar la tecla "↓" con lo cual el R.V.C. muestra la lectura registrada de la capacidad acumulada en el primer período acompañada del número 0001; se puede continuar viendo las siguientes lecturas presionando la tecla "↓" o retroceder en las lecturas presionando la tecla "↑". En caso de que se presionara una tecla diferente a las teclas de desplazamiento o a la tecla "ENTER", el R.V.C. ignora el evento y se queda en modo de espera hasta la presión de una tecla válida.

-Para salir y volver al modo de registro y protección, se debe presionar la tecla

"ENTER". De esta manera el R.V.C. retoma el valor de CAP almacenado internamente y lo toma como punto de reanudación de su tarea de registro y protección. (el registro contador del número de datos se mantiene igual).

## 3.2. PRUEBAS REALIZADAS

### 3.2.1.- RESULTADOS DE PRUEBAS EXPERIMENTALES

Las pruebas experimentales del R.V.C. se han dividido en tres partes, la primera que constituye las pruebas experimentales de la tarjeta de control con las funciones del microcontrolador (sección digital), la segunda con los ajustes y pruebas de la tarjeta de control de fuerza (sección analógica) y la tercera las pruebas del equipo completo en las que se fusionan las dos tarjetas.

En cuanto a las pruebas experimentales de las tarjetas de control digital y la tarjeta de control de fuerza, se realizaron pequeñas subrutinas de prueba de la tarjeta de control digital y pruebas de medición en la tarjeta de control de fuerza, las mismas que permitieron verificar el correcto funcionamiento en forma parcial y total de las dos tarjetas, realizando los correctivos necesarios antes de acoplarse como parte de un solo equipo.

Para la prueba global del equipo, se tomaron muestras de voltaje y corriente a través del RVC para probar la fiabilidad del sistema, es decir los niveles de voltaje obtenidos a las entradas del multiplexor analógico del ADC0808.

En los sensores de voltaje se aplicó varios niveles de voltaje y se verificó la exactitud en cuanto al valor proporcional del valor aplicado a los terminales de los mismos, para esto se consideró que se tiene  $5 V_{DC}$  en el multiplexor analógico del ADC 0808 cuando se apliquen  $25.5 V_{DC}$  en los terminales del sensor de voltaje.

En los sensores de corriente se realizó mediciones de corriente de carga a

través de un amperímetro y se verificó los voltajes a las salidas de los CAS con un voltímetro; para ésto se consideró que se tiene  $5 V_{DC}$  en el multiplexor analógico del ADC0808 cuando pasen  $25.5 A_{DC}$  por la resistencia del sensor, es decir que se consideró la relación de transformación de 5.1. En las tablas se puede observar el margen de error que se consigue en las mediciones, el mismo que puede haberse acrecentado por la cantidad de cifras significativas que tiene un instrumento de medición. Como conclusión de las pruebas experimentales tenemos que el error existente en la medición es el resultado del error en la medición de la corriente y en la aproximación realizada en la cuantificación digital (0.05 A o V en el peor de los casos) si es que esto se da, ya que  $25,5 A_{DC}$  divididos en 255 niveles de cuantificación (el nivel 0 es el nivel 256) nos da que el mínimo valor es de 0,1 A, mientras que en la entrada del Multiplexor tenemos  $0.019607843 V_{DC}$  (19,61 mV<sub>DC</sub>) como nivel de cuantificación real para el ADC0808. Esto se puede verificar con los valores que se aproximaban a su correspondiente valor de cuantificación; para ésto se elaboró una subrutina de lectura y presentación en la pantalla aparte del programa principal, la misma que sirvió de verificación de los datos de entrada al RVC. En esta misma prueba se verificó el nivel de cuantificación para los niveles mínimo y máximo  $0 V_{DC}$  con 00H y  $5 V_{DC}$  con FFH.

### 3.2.2.- CALIBRACION Y AJUSTES

La calibración del RVC consta de tres tipos de ajustes, el ajuste de las 3 fuentes de voltaje, el ajuste de los dos sensores de voltaje y el ajuste de los dos sensores de corriente.

En cuanto a las fuentes de voltaje del RVC, tenemos 3 potenciómetros R13, R32 y R42 [ $1 K \Omega$ ] (ver p.50) para las fuentes de  $-7 V_{DC}$ ,  $+5 V_{DC}$  y  $+7 V_{DC}$  respectivamente, los mismos que nos sirven para ajustar en forma muy fina los voltajes a los valores dados.

Para el caso de los sensores de voltaje, se procedió a ajustar los

potenciómetros R90 y R91 (ver p.50) hasta conseguir 5 V<sub>DC</sub> en las entradas IN0 e IN1 del CAD (Pin 26 y Pin 27 del U6), cuando en los terminales de los potenciómetros (J54 y J56) se aplicó 25,5 V<sub>DC</sub>, de tal manera que se tengan los 255 niveles de cuantificación (el 0 es el nivel 256) para los cálculos en el microcontrolador; para ésto se utilizó una fuente de voltaje y un multímetro digital.

En el caso de los sensores de corriente, el trato fue diferente ya que se tuvo que realizar mediciones en las salidas de los sensores para luego proceder a realizar los cálculos y así determinar los componentes de los circuitos acondicionadores de señal (CAS). Cada sensor se trató de manera individual en vista de que los elementos por sus tolerancias en cuanto a la precisión influyen directamente en la función de transferencia de los circuitos electrónicos, por lo que se diseñó con potenciómetros multivuelta de precisión que permitan realizar los ajustes finos en el CAS.

#### CURVA DE TRANSFERENCIA DEL SENSOR 1 DE CORRIENTE

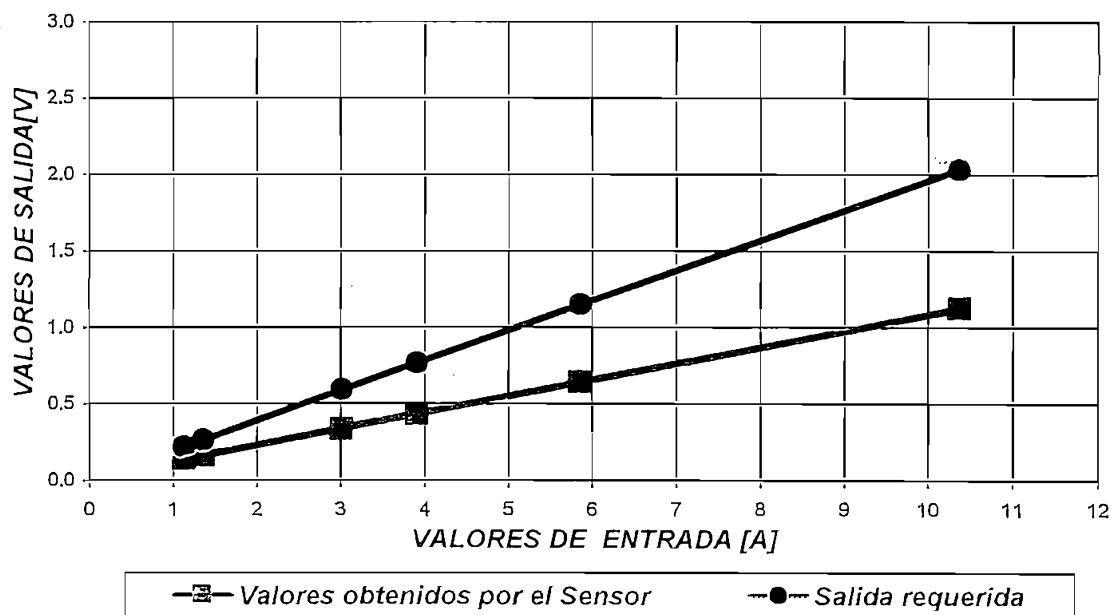
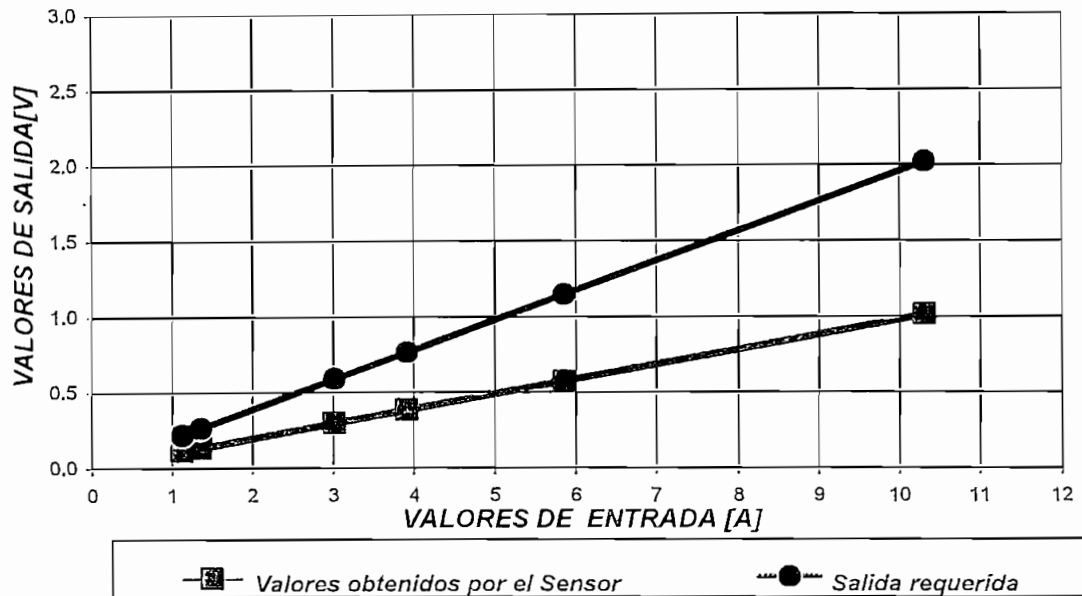


Figura 3.1 Curva de transferencia del Sensor 1 de corriente entre el panel fotovoltaico y el banco de baterías

Una vez que se obtuvo función de transferencia de los circuitos sensores de corriente ( $y = mx + b$ ) por medio de las muestras tomadas como se observa en

las Figuras 3.1 y 3.2, se calculó el valor que se tendría cuando por las resistencias R50 y R70 pasen 25.5 A<sub>DC</sub> y así verificar que a las entradas de los circuitos U52 y U72 no se tenga un valor que exceda los 5 V<sub>DC</sub>, esto nos garantiza que no exista saturación en ningún momento a las entradas de los circuitos CAS.

*CURVA DE TRANSFERENCIA DEL SENSOR 2 DE CORRIENTE*



**Figura 3.2** Curva de transferencia del Sensor 2 de corriente entre el banco de baterías y la carga activa

A continuación tenemos las ecuaciones obtenidas para el voltaje de salida de los sensores de corriente, Y1 es la ecuación del sensor 1 y Y2 es la ecuación del Sensor 2. En estas ecuaciones la pendiente **m** esta dada en Ohmios y **X** en Amperios.

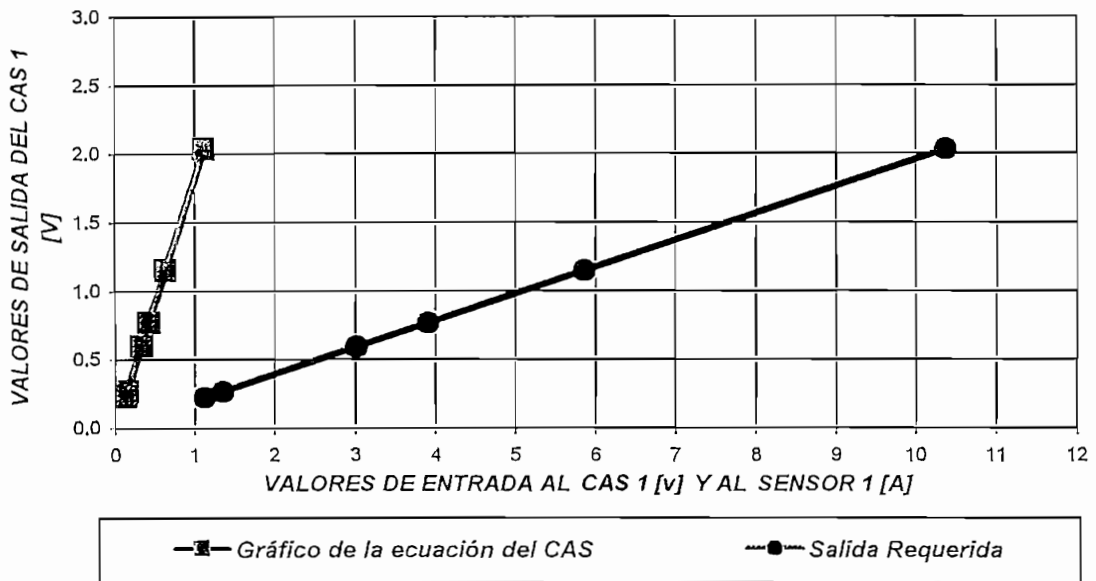
$$Y1 = 0.106060606 X + 0.01530303 V$$

$$Y2 = 0.097712418 X - 0.00303268 V$$

Con los valores de entrada y salida de los sensores de corriente cumpliendo la condición de no saturación a la entrada del circuito CAS se obtuvo

la función de transferencia de los circuitos CAS ( $y = mx + b$ ), tomando como elementos de entrada (eje x) a los valores obtenidos en la salida de los sensores de corriente y como valores de salida en el CAS (eje y) los correspondientes a la corriente de entrada en los sensores divididos por el factor 5,1. La relación 5,1 nos permite conseguir 5 V<sub>DC</sub> a la entrada del Multiplexor analógico del CAD cuando por el sensor pasen 25.5 A<sub>DC</sub>. Esto lo podemos observar en las Figuras 3.3 y 3.4 y en la Tabla 3.1 que contiene los valores experimentales y el valor esperado a la salida del CAS para diferentes valores de corriente en los sensores de corriente.

**GRAFICO DE LA ECUACION DEL CAS Y CURVA DE TRANSFERENCIA TOTAL**



**Figura 3.3 Función de transferencia del CAS 1 y del Sensor 1 de corriente entre el panel fotovoltaico y el banco de baterías**

Los valores en la Tabla 3.1 se consiguieron utilizando un amperímetro en serie con una carga variable y la fuente de voltaje, mientras a la salida del sensor de corriente (Pin 1 y Pin 7 en U51A y U51B (ver p.50)) se utilizó un voltímetro para tomar los datos de voltaje correspondientes referidos a tierra, estos valores nos sirven para obtener las ecuaciones siguientes:

GRAFICO DE LA ECUACION DEL CAS Y CURVA DE TRANSFERENCIA TOTAL

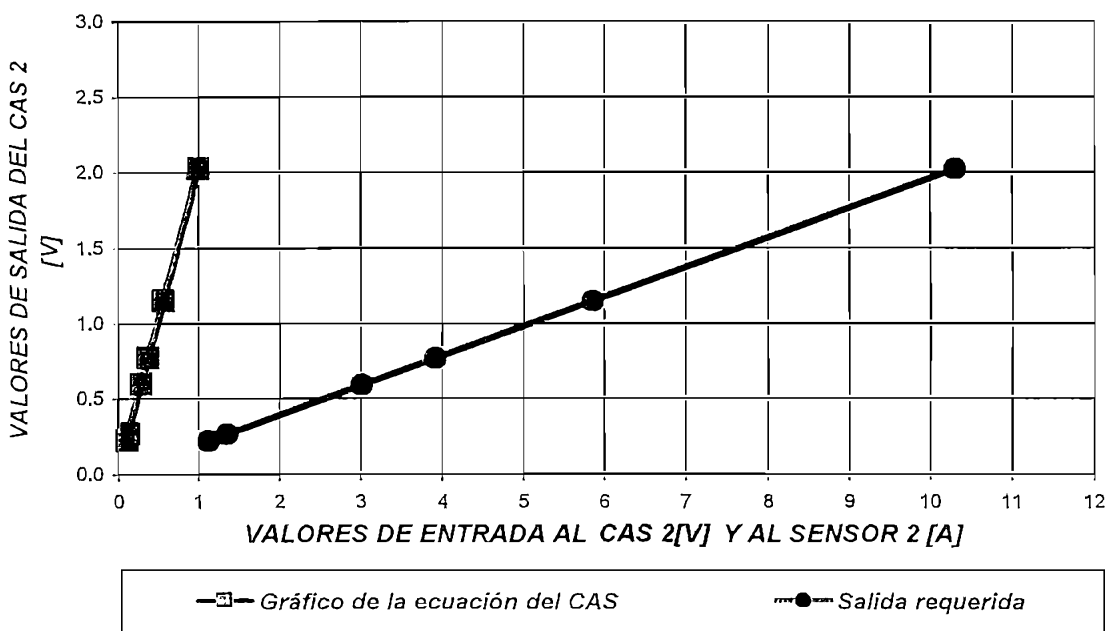


Figura 3.4 Función de transferencia del CAS 2 y del Sensor 2 de corriente entre el banco de baterías y la carga activa

$$Y1 = 1.848739 X - 0.0282913 V$$

$$Y2 = 2.066890 X - 0.0060856 V$$

Con estas ecuaciones calculamos las resistencias de los circuitos CAS de los dos sensores de corriente, de tal manera que el error sea el mínimo durante la calibración.

En la calibración final del sensor de corriente, es decir en la etapa del CAS, se aplicó el mismo método de ajuste, se aplicó una corriente variable al sensor ( $I_L$ ) y se ajustó los potenciómetros R61, R65, R81 y R85 (ver p.50) para obtener a la salida del CAS un voltaje  $V_{CAS} = I_L / 5.1$  lo más aproximado para tener el menor error posible.



VALORES EXPERIMENTALES PARA EL AJUSTE DE LOS SENSORES DE CORRIENTE					
SENSOR 1			SENSOR 2		
$I_L$ Corriente (A <sub>DC</sub> )	$V_{\text{SENSOR}}$ Voltaje a la salida del Sensor (V <sub>DC</sub> )	$V_{\text{CAS}} = (I_L / 5.1)$ Voltaje esperado a la salida del CAS (V <sub>DC</sub> )	$I_L$ Corriente (A <sub>DC</sub> )	$V_{\text{SENSOR}}$ Voltaje a la salida del Sensor (V <sub>DC</sub> )	$V_{\text{CAS}} = (I_L / 5.1)$ Voltaje esperado a la salida del CAS (V <sub>DC</sub> )
1.05	0.217	0.2059	1.11	0.224	0.2176
1.27	0.261	0.2490	1.35	0.273	0.2647
1.88	0.379	0.3686	1.99	0.397	0.3902
2.77	0.549	0.5431	2.92	0.579	0.5725
3.62	0.714	0.7098	3.82	0.752	0.7490
5.26	1.029	1.0314	5.54	1.090	1.0863
9.54	1.851	1.8706	9.92	1.947	1.9451

Tabla 3.1 Mediciones realizadas en pruebas para obtener la función de transferencia  $y = mx + b$  en los sensores de corriente

Los amplificadores operacionales LM-741 de los circuitos CAS previamente se les ajustó el offset o nivel DC en la salida de los mismos, para lo cual, se aplicó una señal de 0 V<sub>DC</sub> a la entrada (positiva o negativa según sea el caso) de cada operacional (U52, U53, U72 y U73) y luego con un voltímetro se verificó que a la salidas haya 0 VDC (Pin 6 en el LM-741) ajustando los potenciómetros R57, R58, R77 y R78 [10 K  $\Omega$ ] respectivamente (ver p.50).

VALORES EXPERIMENTALES DE LOS SENSORES DE CORRIENTE							
SENSOR 1				SENSOR 2			
$I_L$ Corriente (A DC)	$V_{\text{CAS}}$ Voltaje a la salida del CAS (V DC)	$V_{\text{CAS}} = (I_L / 5.1)$ Voltaje esperado a la salida del CAS (V DC)	Error %	$I_L$ Corriente (A DC)	$V_{\text{CAS}}$ Voltaje a la salida del CAS (V DC)	$V_{\text{CAS}} = (I_L / 5.1)$ Voltaje esperado a la salida del CAS (V DC)	Error %
1.05	0.217	0.2059	5.39	1.11	0.224	0.2176	2.94
1.27	0.261	0.2490	4.81	1.35	0.273	0.22647	3.13
1.88	0.379	0.3686	2.82	1.99	0.397	0.3902	1.74
2.77	0.549	0.5431	1.09	2.92	0.579	0.5725	1.13
3.62	0.714	0.7098	0.59	3.82	0.752	0.7490	0.40
5.26	1.029	1.0314	-0.23	5.54	1.090	1.0863	0.34
9.54	1.851	1.8706	-1.04	9.92	1.947	1.9451	0.09

Tabla 3.2 Error porcentual en los sensores de corriente  
(valores experimentales)

En vista de que el conversor analógico/digital toma el valor analógico que entrega el CAS y lo convierte en una expresión digital en la que se tienen 255 niveles de cuantificación de 19.6 mV, el error final que se tiene desde el muestreo hasta la interpretación definitiva por el microcontrolador se muestra en la Tabla 3.3.

VALORES EXPERIMENTALES DE LOS SENSORES DE CORRIENTE					
SENSOR 1			SENSOR 2		
$I_L$ Corriente (A <sub>oc</sub> )	Valor Digital interpretado por el uC	Error %	$I_L$ Corriente (A <sub>oc</sub> )	Valor Digital interpretado por el uC	Error %
1.05	1.1	4.76	1.11	1.1	-0.90
1.27	1.3	2.36	1.35	1.4	3.70
1.88	1.9	1.06	1.99	2.0	0.50
2.77	2.8	1.08	2.92	3.0	2.73
3.62	3.6	-0.55	3.82	3.8	-0.52
5.26	5.2	-1.14	5.54	5.6	1.08
9.54	9.4	-1.46	9.92	9.9	-0.20

Tabla 3.3 Error porcentual en el sensado de corriente  
(valores experimentales)

Este error se debe fundamentalmente a que el microcontrolador de 8 bits reconoce valores con precisión de una décima de voltio. Respecto del error porcentual en lecturas de corrientes pequeñas se debe a la aproximación que debe de hacer el conversor analógico/digital aunque en términos reales la diferencia está en el orden de uno o dos niveles de cuantificación.

## CAPITULO 4

### CONCLUSIONES Y RECOMENDACIONES

#### 4.1.- CONCLUSIONES GENERALES

El Registro de Variaciones de Carga se ha construido considerando tres bloques notablemente diferentes: el bloque digital, el bloque analógico/digital y el bloque analógico.

- Dentro del bloque digital está el microcontrolador, los retenedores de datos, las memorias RAM, el demultiplexor, el codificador de teclado, pantalla, los monoestables, temporizadores y las compuertas lógicas .
- El bloque analógico/digital comprende el multiplexor analógico y conversor analógico/digital.
- El bloque analógico básicamente esta compuesto de los sensores, amplificadores operacionales, relés de estado sólido, relés electromecánicos, fuentes de polarización y sus elementos de soporte (resistencias y condensadores).

El R.V.C. incluye tres fuentes dc: una de +7V, otra de -7V y otra de +5V. La fuente de +5V se utiliza para polarizar el bloque digital. Las fuentes de +7V y -7V sirven para polarizar el bloque los circuitos analógicos, especialmente los amplificadores operacionales.

El bloque digital no necesita ningún tipo de calibración. El bloque analógico se ha debido calibrar manualmente tanto en las fuentes, los circuitos acondicionadores de señal, así como en los circuitos de balance de los mismos; esto nos conduce a la conclusión de que el R.V.C. es un equipo susceptible de descalibraciones..

El software que corre en el microcontrolador está constituido por una rutina repetitiva de cálculo y comparación, cuyos resultados definen la ejecución de módulos o subrutinas que realizan acciones específicas.

La construcción de equipos como el R.V.C. bien se puede hacer por bloques perfectamente definidos, que reciban determinado tipo de información y que entreguen resultados dentro de parámetros eléctricos claramente delimitados e interpretables por el siguiente bloque.

La construcción del bloque digital del R.V.C. en el cual todos los elementos que interactúan con el microcontrolador son considerados por él como localidades de memoria, guía a la conclusión de que este modelo bien puede generalizarse para cualquier tipo de tratamiento de señal analógica con resultados de salida digitales definidos.

En el desarrollo de la construcción del R.V.C. se generó un problema en la tarjeta de control digital, lo que impedía el funcionamiento correcto del programa implementado al microcontrolador causado por la cercanía del cristal oscilador al monoestable que da la señal de referencia de inicio de conversión volviéndolo a estable; esto guió a la conclusión y recomendación de que al diseñar circuitos impresos se deben tomar precauciones respecto de los efectos de la ubicación de los circuitos osciladores.

En el levantamiento de las subrutinas del software del R.V.C. y las pruebas respectivas de su funcionamiento se pudo observar la importancia práctica del conjunto que se requiere para la simulación conformado por el paquete de software simulador SIDES 2000 y el software y hardware de programación del microprocesador i8751. Se ha constatado también la utilidad de los microprocesadores de memoria UVPR0M en la construcción de prototipos.

## 4.2.- RECOMENDACIONES

- Para el correcto funcionamiento del R.V.C. se recomienda ingresar correctamente los datos iniciales, especialmente en lo referente al voltaje nominal.
- Los valores de los voltajes máximo y mínimo para protección no deben exagerarse, pues se haría infructuosa la labor de protección del equipo, aunque sería una forma artificiosa pero válida de suspender la función de protección del R.V.C.
- El R.V.C. es un equipo diseñado para registrar las variaciones de energía acumulada en términos ideales, es decir, sin considerar pérdidas en los acumuladores, por lo cual no puede considerarse como un medidor de la cantidad de energía disponible al usuario, pues ésta depende de muchas variables que no son motivo de este trabajo como temperatura, presión, pendiente de carga y de descarga, tipo de batería, capacidad de la misma, edad de la batería, etc..
- El R.V.C. si puede utilizarse indirectamente tomando la información que proporciona para estudiar el comportamiento o definir el rendimiento de cualquier acumulador ante situaciones de trabajo específicas. En este caso es sumamente útil especialmente en procesos de selección del tipo de batería mas aconsejable para una aplicación específica.
- En vista de que el R.V.C. mantiene almacenada la información de las variaciones de energía entrante y saliente en un banco de acumuladores por períodos de hasta 56 días, su información sirve de base para el análisis y dimensionamiento del sistema de acumuladores y paneles solares de estaciones remotas lo cual conduzca al aprovechamiento óptimo del sistema de suministro de energía.

- La característica de registro de ocurrencias de sobrecargas y sobredescargas del R.V.C. puede utilizarse como índice del comportamiento del flujo luminoso durante el período de aplicación en un sitio específico simplemente usando una carga activa fija.
- El exceso de ocurrencias de sobrecarga o sobre-descarga puede usarse para tomar acciones preventivas y proteger a las baterías de daños fatales, o, también para mantener el suministro de energía en forma continua y evitar suspensiones de servicio.
- Siendo el R.V.C. el punto de partida para lo que podría ser un sistema de control y administración de la energía de todos los sistemas de suministro de energía eléctrica dc, se recomienda el desarrollo del software de comunicación serial entre el microcontrolador 8751 y un computador para que la información almacenada en la memoria RAM del R.V.C. pueda transferirse al computador y ser analizada en una hoja electrónica. Esto podría guiar al desarrollo de software orientado a la autogestión administrativa de los sistemas de generación de energía dc alimentados por paneles fotovoltaicos; otra posibilidad que podría desarrollarse es la de obtener la información por medio de un canal de radiofrecuencia, procesarla por medio de una hoja electrónica, llevar un registro del comportamiento del sistema y hasta poder administrar en forma remota a los sistemas de generación de energía dc a través de señales de radiofrecuencia.
- En vista de que el R.V.C. ha sido construido en su bloque de fuerza analógico con resistencias variables lo que lo hace susceptible a descalibraciones, se recomienda para su funcionamiento correcto, el chequeo y calibración periódicamente.
- La gestión de la construcción de equipos de control electrónico de las características del Registro de Variaciones de Carga conduce a tomar decisiones considerando criterios elementales de funcionalidad en lo

referente al diseño del mismo. Se recomienda generar fuentes de información referente a las herramientas de utilidad para la confección de prototipos.

- El R.V.C. deberá ser tratado con los mismos cuidados de cualquier circuito electrónico con componentes de tecnología MOS; se recomienda:
  - No exponer el equipo en ambientes externos o a la luz solar directa.
  - Evitar golpes.
  - No derramar líquidos sobre el R.V.C.
  - No exponer el equipo a fuentes de calor excesivo.
  - No sobrepasar los valores máximos de operación establecidos en el Anexo A referente a la hoja de datos del R.V.C.
  - Tomar las precauciones requeridas para manejar elementos de tecnología MOS.

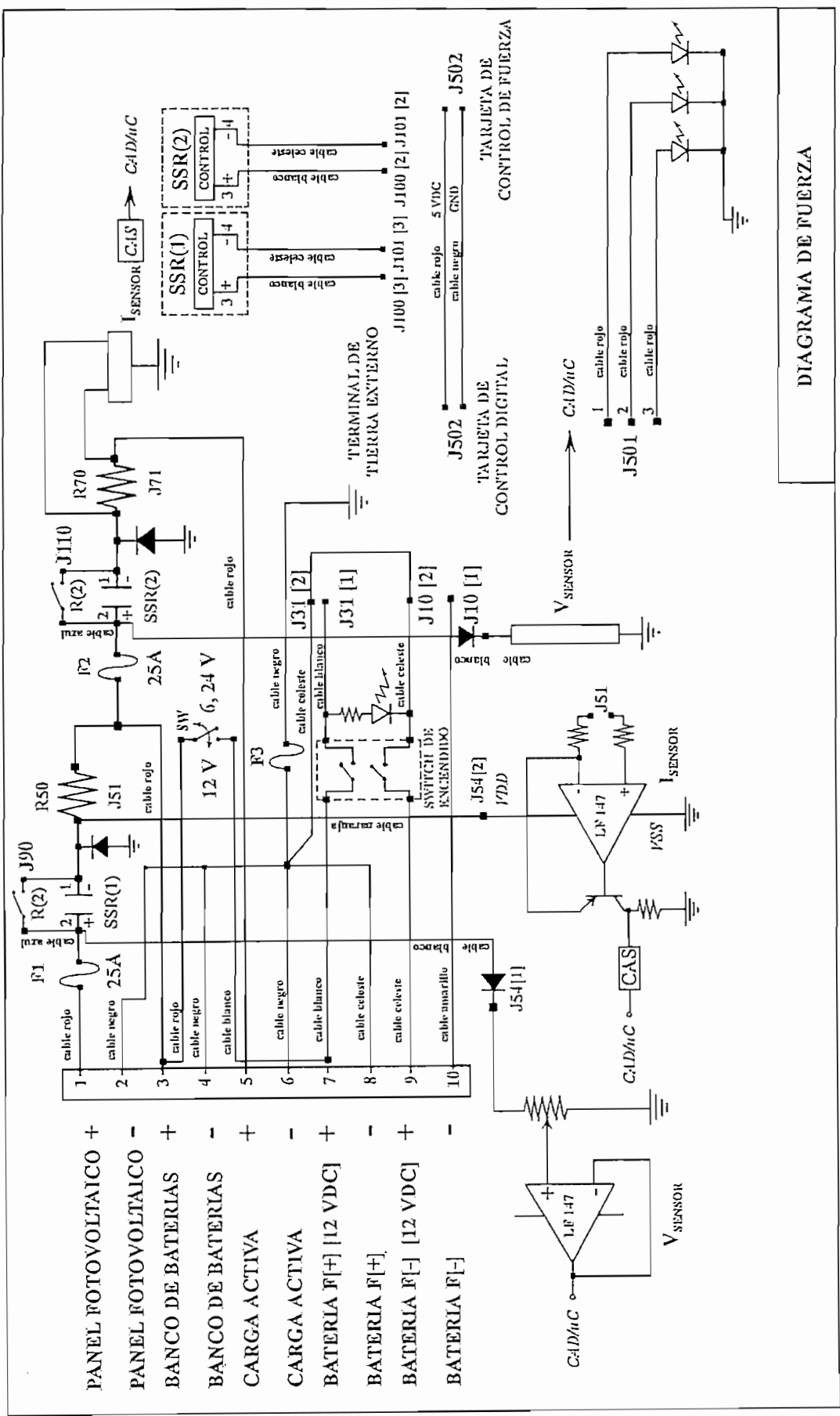
# **ANEXOS**

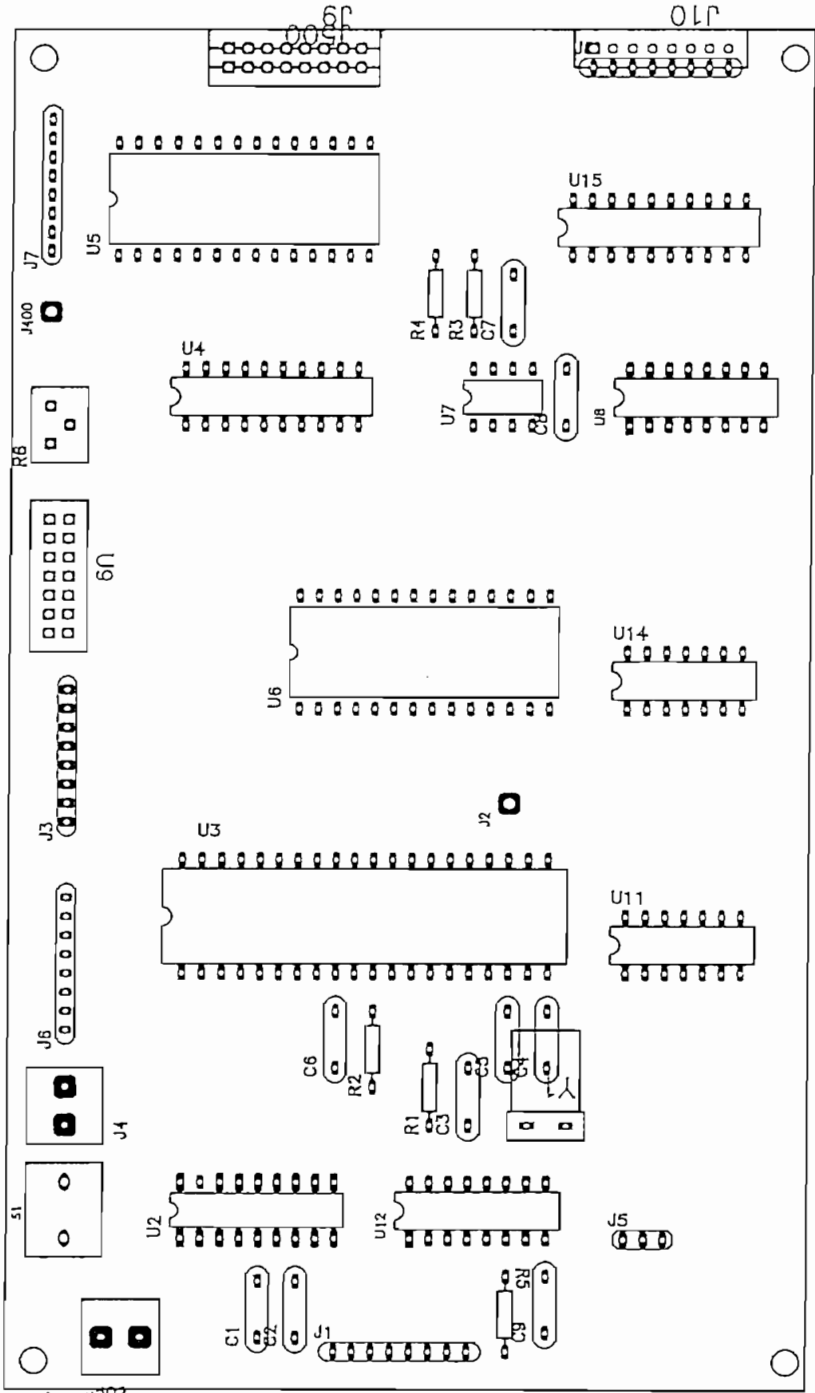


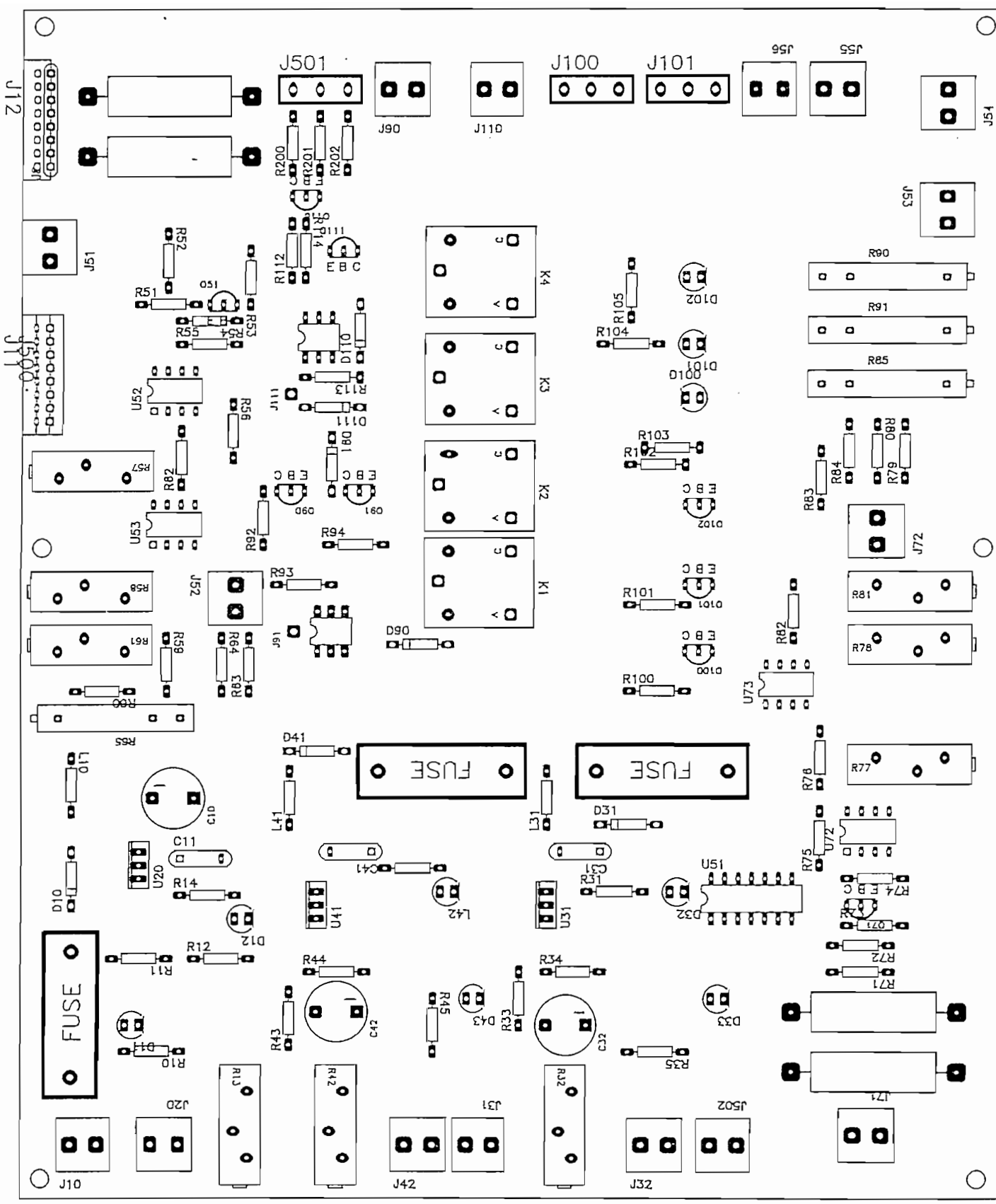
## A.- ESPECIFICACIONES DEL REGISTRO DE VARIACIÓN DE CARGA

Voltaje de Operación del Banco Aplicable:	6,12 0 24 V.
Corriente máxima de paneles a baterías:	15 A
Corriente máxima de baterías a carga activa	20 A
Máximo voltaje detectable	25.5 V
Intervalo de tiempo para muestra de datos	20 min
Capacidad de memoria de datos	4096.
Tiempo de permanencia en muestreo máximo	56 días
Máxima cantidad de sobrecargas registrable	255
Máxima cantidad de sobredescargas registrable	255
Error	<10%
Voltaje necesario de Batería F+	12 V
Voltaje necesario de Batería F-	12 V
Protección de paneles a baterías	Fusible de 25 A
Protección de baterías a carga activa	Fusible de 25 A
Protección de conexión a tierra	Fusible de 25 A
Terminal de tierra común	Exterior
Señalización de suministro de fuente F+	LED amarillo int.
Señalización de suministro de fuente F-	LED ámbar int.
Señalización de operación de fuente +7V	LED verde int.
Señalización de operación de fuente -7V	LED verde int.
Señalización de operación de fuente 5V	LED verde int.
Señalización de encendido/apagado	LED verde ext.
Señalización de operación normal	LED verde ext.
Señalización de sobrecargas	LED rojo ext.
Señalización de sobre-descargas	LED rojo ext.

B.- DIAGRAMA DE FUERZA Y CARAS SUPERIORES DE TARJETAS DEL R.V.C.







## C.- LISTA DE ELEMENTOS COMPONENTES DEL R.V.C.

TARJETA DE CONTROL DIGITAL		D11	LED AMBAR
C1	470 nF	D12	LED VERDE
C2	47 nF		
C3	27 pF	D31	1N4007
C4	27 pF	D32	LED AMARILLO
C5	27 pF	D33	LED VERDE
C6	10 uF	D41	1N4007
C7	0.01 uF	D42	LED AMARILLO
C8	0.01 uF	D43	LED VERDE
C9	50 pF	D90	1N4002
		D100	LED VERDE
R1	160K $\Omega$	D101	LED VERDE
R2	10K $\Omega$	D102	LED VERDE
R3	100 $\Omega$	D110	1N4002
R4	220 $\Omega$		
R5	10K $\Omega$	F10	250 mA
R6	POT. 20K $\Omega$	F31	500 mA
R33	R-PACK (8x10K $\Omega$ )	F41	250 mA
U1	TECLADO	K1	12VDC/10A-24VDC
U2	74C922	K2	12VDC/10A-24VDC
U3	INTEL 8751H	K3	12VDC/10A-24VDC
U4	SN74LS373	K4	12VDC/10A-24VDC
U5	MCM6264		
U6	ADC 0808	L10	0 mH
U7	LM555	L31	0 mH
U8	SN74LS138	L41	0 mH
U9	LCD: MC1602D		
U11	SN74LS32	Q51	2N3906
U12	SN74123	Q71	2N3906
U14	SN7404	Q90	ECG-85
U15	SN74LS373	Q100	ECG-85
		Q101	ECG-85
Y1	CRISTAL 6 MHz	Q102	ECG-85
S1	SWITCH	Q110	ECG-85
TARJETA DE CONTROL DE FUERZA		R10	1.2K $\Omega$
		R11	200 $\Omega$
C10	0.1 nF	R12	330 $\Omega$
C11	10 uF	R13	POT. 1K $\Omega$
C31	0.1 nF	R14	1K $\Omega$
C32	10 uF	R31	1K $\Omega$
C41	0.1 nF	R32	POT. 1K $\Omega$
C42	10 uF	R33	330 $\Omega$
		R34	200 $\Omega$
D10	1N4007	R35	560 $\Omega$

R41	1.2K $\Omega$	R114	100 $\Omega$
R42	POT. 1K $\Omega$	R200	1K $\Omega$
R43	330 $\Omega$	R201	1K $\Omega$
R44	270 $\Omega$	R202	470 $\Omega$
R45	1K $\Omega$		
R50	0.03 $\Omega$ / 35 W	U20	LM337
R51	1.5K $\Omega$	U31	LM317
R52	1.5K $\Omega$	U41	LM317
R53	10K $\Omega$	U51	LF147J
R54	10K $\Omega$	U52	LM741
R55	10K $\Omega$	U53	LM741
R56	470 $\Omega$	U72	LM741
R57	POT. 10K $\Omega$	U73	LM741
R58	POT. 10K $\Omega$	U90	NTE3084
R59	330 $\Omega$	U110	NTE3084
R60	0 $\Omega$		
R61	POT. 1K $\Omega$		ELEMENTOS DE FUERZA
R62	10K $\Omega$		
R63	20K $\Omega$	D1	LED VERDE
R64	10K $\Omega$	D2	LED ROJO
R65	POT. 200K $\Omega$	D3	LED ROJO
R70	0.03 $\Omega$ / 35 W	D4	LED VERDE
R71	1.5K $\Omega$		
R72	1.5K $\Omega$	F1	25 A
R73	10K $\Omega$	F2	25 A
R74	10K $\Omega$	F3	25 A
R75	10K $\Omega$		
R76	470 $\Omega$	SSR1	KYOTO KG1010D
R77	POT. 10K $\Omega$	SSR2	KYOTO KG1010D
R78	POT. 10K $\Omega$	SSR3	KYOTO KG1010D
R79	0 $\Omega$		
R80	150 $\Omega$		
R81	POT. 1K $\Omega$		NOTA: Todas las resistencias
R82	10K $\Omega$		utilizadas son de ¼ W excepto las
R83	470 K $\Omega$		resistencias R53 y R73 que tienen que
R84	1K $\Omega$		ser de ½ W.
R85	POT. 200K $\Omega$		
R90	POT. 200K $\Omega$		
R91	POT. 200K $\Omega$		
R94	100 $\Omega$		
R100	47 $\Omega$		
R101	47 $\Omega$		
R102	47 $\Omega$		
R103	330 $\Omega$		
R104	330 $\Omega$		
R105	330 $\Omega$		
R106	270 $\Omega$		
R107	270 $\Omega$		
R108	270 $\Omega$		

D.- FOTOCOPIAS DE MANUALES



## MM74C922 • MM74C923 16-Key Encoder • 20-Key Encoder

### General Description

The MM74C922 and MM74C923 CMOS key encoders provide all the necessary logic to fully encode an array of SPST switches. The keyboard scan can be implemented by either an external clock or external capacitor. These encoders also have on-chip pull-up devices which permit switches with up to 50 kΩ on resistance to be used. No diodes in the switch array are needed to eliminate ghost switches. The internal debounce circuit needs only a single external capacitor and can be defeated by omitting the capacitor. A Data Available output goes to a high level when a valid keyboard entry has been made. The Data Available output returns to a low level when the entered key is released, even if another key is depressed. The Data Available will return high to indicate acceptance of the new key after a normal debounce period; this two-key roll-over is provided between any two switches.

An internal register remembers the last key pressed even after the key is released. The 3-STATE outputs provide for easy expansion and bus operation and are LPTTL compatible.

### Features

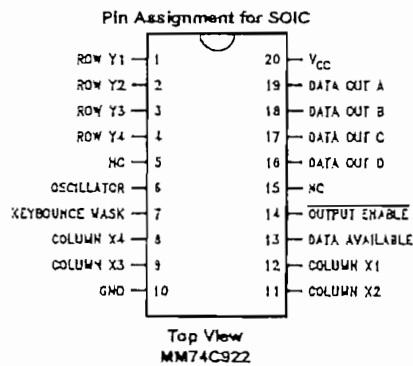
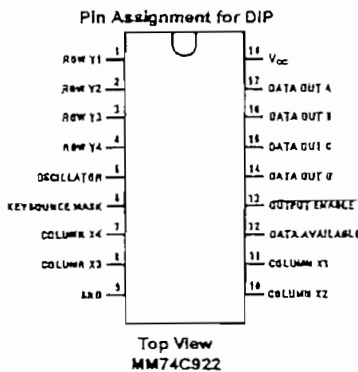
- 50 kΩ maximum switch on resistance
- On or off chip clock
- On-chip row pull-up devices
- 2 key roll-over
- Keybounce elimination with single capacitor
- Last key register at outputs
- 3-STATE output LPTTL compatible
- Wide supply range: 3V to 15V
- Low power consumption

### Ordering Code:

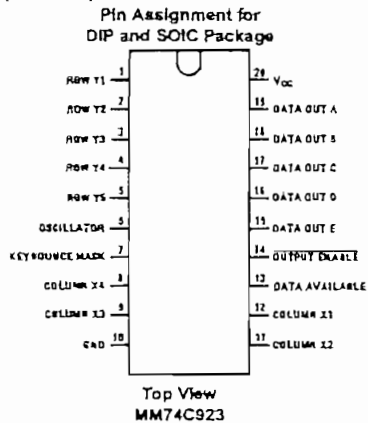
Order Number	Package Number	Package Description
MM74C922WM	M20B	20-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-013, 0.300" Wide
MM74C922N	N18B	18-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300" Wide
MM74C923WM	M20B	20-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-013, 0.300" Wide
MM74C923N	N20A	20-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300" Wide

Device also available in Tape and Reel. Specify by appending suffix letter "X" to the ordering code.

### Connection Diagrams



## Connection Diagrams (Continued)



## Truth Tables

(Pins 0 through 11)

Switch Position	0	1	2	3	4	5	6	7	8	9	10	11
	Y1, X1	Y1, X2	Y1, X3	Y1, X4	Y2, X1	Y2, X2	Y2, X3	Y2, X4	Y3, X1	Y3, X2	Y3, X3	Y3, X4
D												
A A	0	1	0	1	0	1	0	1	0	1	0	1
T B	0	0	1	1	0	0	1	1	0	0	1	1
A C	0	0	0	0	1	1	1	1	0	0	0	0
O D	0	0	0	0	0	0	0	0	1	1	1	1
U E (Note 1)	0	0	0	0	0	0	0	0	0	0	0	0
T												

(Pins 12 through 19)

Switch Position	12	13	14	15	16	17	18	19
	Y4, X1	Y4, X2	Y4, X3	Y4, X4	Y5 (Note 1), X1	Y5 (Note 1), X2	Y5 (Note 1), X3	Y5 (Note 1), X4
D								
A A	0	1	0	1	0	1	0	1
T B	0	0	1	1	0	0	1	1
A C	1	1	1	1	0	0	0	0
O D	1	1	1	1	0	0	0	0
U E (Note 1)	0	0	0	0	1	1	1	1
T								

Note 1: Omri for MM74C922

### Absolute Maximum Ratings (Note 2)

Voltage at Any Pin	$V_{CC} - 0.3V$ to $V_{CC} + 0.3V$
Operating Temperature Range	
MM74C922, MM74C923	-40°C to +85°C
Storage Temperature Range	-65°C to +150°C
Power Dissipation ( $P_D$ )	
Dual-In-Line	700 mW
Small Outline	500 mW
Operating $V_{CC}$ Range	3V to 15V
$V_{CC}$	18V
Lead Temperature (Soldering, 10 seconds)	260°C

Note 2: 'Absolute Maximum Ratings' are those values beyond which the safety of the device cannot be guaranteed. Except for 'Operating Temperature Range' they are not meant to imply that the devices should be operated at these limits. The table of 'Electrical Characteristics' provides conditions for actual device operation.

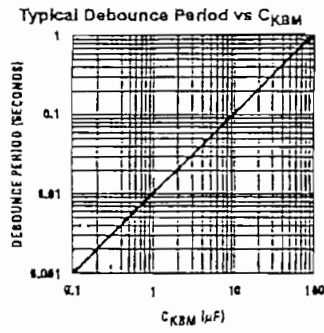
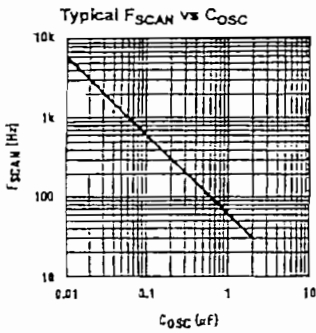
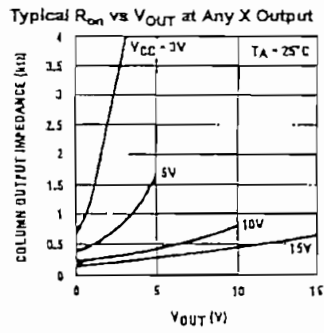
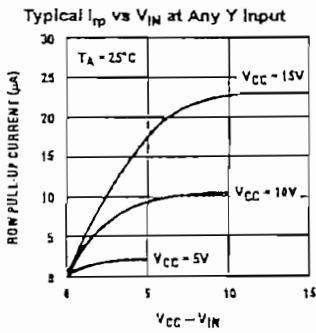
### DC Electrical Characteristics

Min/Max limits apply across temperature range unless otherwise specified

Symbol	Parameter	Conditions	Min	Typ	Max	Units
<b>CMOS TO CMOS</b>						
$V_{T+}$	Positive-Going Threshold Voltage at Osc and KBM Inputs	$V_{CC} = 5V, I_N \geq 0.7 mA$	3.0	3.6	4.3	V
		$V_{CC} = 10V, I_N \geq 1.4 mA$	6.0	6.8	8.6	V
		$V_{CC} = 15V, I_N \geq 2.1 mA$	9.0	10	12.9	V
$V_{T-}$	Negative-Going Threshold Voltage at Osc and KBM Inputs	$V_{CC} = 5V, I_N \geq 0.7 mA$	0.7	1.4	2.0	V
		$V_{CC} = 10V, I_N \geq 1.4 mA$	1.4	3.2	4.0	V
		$V_{CC} = 15V, I_N \geq 2.1 mA$	2.1	5	6.0	V
$V_{N(1)}$	Logical "1" Input Voltage, Except Osc and KBM Inputs	$V_{CC} = 5V$	3.5	4.5		V
		$V_{CC} = 10V$	8.0	9		V
		$V_{CC} = 15V$	12.5	13.5		V
$V_{N(0)}$	Logical "0" Input Voltage, Except Osc and KBM Inputs	$V_{CC} = 5V$		0.5	1.5	V
		$V_{CC} = 10V$		1	2	V
		$V_{CC} = 15V$		1.5	2.5	V
$I_{IP}$	Row Pull-Up Current at Y1, Y2, Y3, Y4 and Y5 Inputs	$V_{CC} = 5V, V_N = 0.1 V_{CC}$		-2	-5	$\mu A$
		$V_{CC} = 10V$		-10	-20	$\mu A$
		$V_{CC} = 15V$		-22	-45	$\mu A$
$V_{OUT(1)}$	Logical "1" Output Voltage	$V_{CC} = 5V, I_O = -10 \mu A$	4.5			V
		$V_{CC} = 10V, I_O = -10 \mu A$	9			V
		$V_{CC} = 15V, I_O = -10 \mu A$	13.5			V
$V_{OUT(0)}$	Logical "0" Output Voltage	$V_{CC} = 5V, I_O = 10 \mu A$			0.5	V
		$V_{CC} = 10V, I_O = 10 \mu A$			1	V
		$V_{CC} = 15V, I_O = 10 \mu A$			1.5	V
$R_{ON}$	Column "ON" Resistance at X1, X2, X3 and X4 Outputs	$V_{CC} = 5V, V_O = 0.5V$		500	1400	$\Omega$
		$V_{CC} = 10V, V_O = 1V$		300	700	$\Omega$
		$V_{CC} = 15V, V_O = 1.5V$		200	500	$\Omega$
$I_{CC}$	Supply Current Osc at 0V, (one Y low)	$V_{CC} = 5V$		0.55	1.1	mA
		$V_{CC} = 10V$		1.1	1.9	mA
		$V_{CC} = 15V$		1.7	2.6	mA
$I_{N(1)}$	Logical "1" Input Current at Output Enable	$V_{CC} = 15V, V_N = 15V$		0.005	1.0	$\mu A$
$I_{N(0)}$	Logical "0" Input Current at Output Enable	$V_{CC} = 15V, V_N = 0V$	-1.0	-0.005		$\mu A$
<b>CMOS/LPTTL INTERFACE</b>						
$V_{N(1)}$	Except Osc and KBM Inputs	$V_{CC} = 4.75V$	$V_{CC} - 1.5$			V
$V_{N(0)}$	Except Osc and KBM Inputs	$V_{CC} = 4.75V$			0.8	V
$V_{OUT(1)}$	Logical "1" Output Voltage	$I_O = -360 \mu A$ $V_{CC} = 4.75V$	2.4			V
		$I_O = -360 \mu A$				

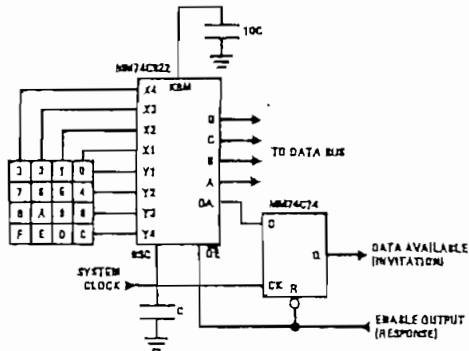
DC Electrical Characteristics (Continued)						
Symbol	Parameter	Conditions	Min	Typ	Max	Units
$V_{OUT(0)}$	Logical "0" Output Voltage	$I_O = -360 \mu A$ $V_{CC} = 4.75V$ $I_O = -360 \mu A$			0.4	V
OUTPUT DRIVE (See Family Characteristics Data Sheet) (Short Circuit Current)						
$I_{SOURCE}$	Output Source Current (P-Channel)	$V_{CC} = 5V, V_{OUT} = 0V,$ $T_A = 25^\circ C$	-1.75	-3.3		mA
$I_{SOURCE}$	Output Source Current (P-Channel)	$V_{CC} = 10V, V_{OUT} = 0V,$ $T_A = 25^\circ C$	-8	-15		mA
$I_{SNK}$	Output Sink Current (N-Channel)	$V_{CC} = 5V, V_{OUT} = V_{CC},$ $T_A = 25^\circ C$	1.75	3.6		mA
$I_{SNK}$	Output Sink Current (N-Channel)	$V_{CC} = 10V, V_{OUT} = V_{CC},$ $T_A = 25^\circ C$	8	16		mA
AC Electrical Characteristics (Note 3)						
$T_A = 25^\circ C, C_L = 50 \text{ pF}$ , unless otherwise noted						
Symbol	Parameter	Conditions	Min	Typ	Max	Units
$t_{p0}, t_{p1}$	Propagation Delay Time to Logical "0" or Logical "1" from D.A.	$C_L = 50 \text{ pF}$ (Figure 1) $V_{CC} = 5V$ $V_{CC} = 10V$ $V_{CC} = 15V$		60 35 25	150 80 60	ns ns ns
$t_{0H}, t_{1H}$	Propagation Delay Time from Logical "0" or Logical "1" into High Impedance State	$R_L = 10k, C_L = 10 \text{ pF}$ (Figure 2) $V_{CC} = 5V, R_L = 10k$ $V_{CC} = 10V, C_L = 10 \text{ pF}$ $V_{CC} = 15V$		80 65 50	200 150 110	ns ns ns
$t_{H0}, t_{H1}$	Propagation Delay Time from High Impedance State to a Logical "0" or Logical "1"	$R_L = 10k, C_L = 50 \text{ pF}$ (Figure 2) $V_{CC} = 5V, R_L = 10k$ $V_{CC} = 10V, C_L = 50 \text{ pF}$ $V_{CC} = 15V$		100 55 40	250 125 90	ns ns ns
$C_{IN}$	Input Capacitance	Any Input (Note 4)		5	7.5	pF
$C_{OUT}$	3-STATE Output Capacitance	Any Output (Note 4)		10		pF
Note 3: AC Parameters are guaranteed by DC correlated testing.						
Note 4: Capacitance is guaranteed by periodic testing.						

## Typical Performance Characteristics



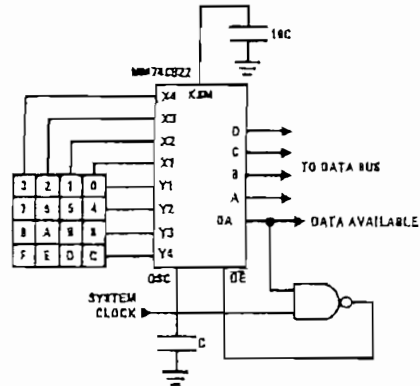
## Typical Applications

Synchronous Handshake (MM74C922)



The keyboard may be synchronously scanned by omitting the capacitor at osc, and driving osc, directly if the system clock rate is lower than 10 kHz.

Synchronous Data Entry Onto Bus (MM74C922)



Outputs are enabled when valid entry is made and go into 3-STATE when key is released.

The keyboard may be synchronously scanned by omitting the capacitor at osc, and driving osc, directly if the system clock rate is lower than 10 kHz.

# SN54122, SN54123, SN54130, SN54LS122, SN54LS123, SN74122, SN74123, SN74130, SN74LS122, SN74LS123 RETRIGGERABLE MONOSTABLE MULTIVIBRATORS

SDLS043—DECEMBER 1983—REVISED MARCH 1988

- D-C Triggered from Active-High or Active-Low Gated Logic Inputs
- Retriggerable for Very Long Output Pulses, Up to 100% Duty Cycle
- Overriding Clear Terminates Output Pulse
- '122 and 'LS122 Have Internal Timing Resistors

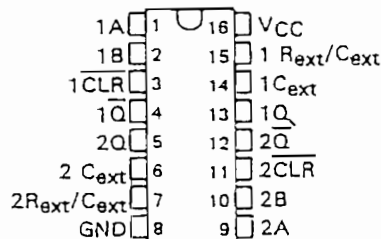
SN54123, SN54130, SN54LS123 . . . J OR W PACKAGE  
SN74123, SN74130 . . . N PACKAGE  
SN74LS123 . . . D OR M PACKAGE  
(TOP VIEW) (SEE NOTES 1 THRU 4)

## description

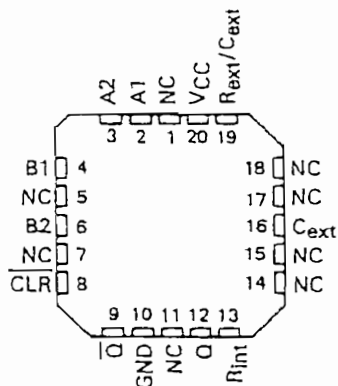
These d-c triggered multivibrators feature output pulse-duration control by three methods. The basic pulse time is programmed by selection of external resistance and capacitance values (see typical application data). The '122 and 'LS122 have internal timing resistors that allow the circuits to be used with only an external capacitor, if so desired. Once triggered, the basic pulse duration may be extended by retriggering the gated low-level-active (A) or high-level-active (B) inputs, or be reduced by use of the overriding clear. Figure 1 illustrates pulse control by retriggering and early clear.

The 'LS122 and 'LS123 are provided enough Schmitt hysteresis to ensure jitter-free triggering from the B input with transition rates as slow as 0.1 millivolt per nanosecond.

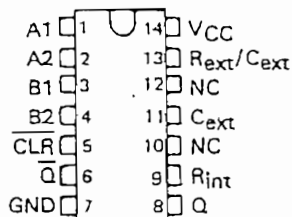
The  $R_{int}$  is nominally 10 k $\Omega$  for '122 and 'LS122.



SN54LS122 . . . FK PACKAGE  
(TOP VIEW) (SEE NOTES 1 THRU 4)

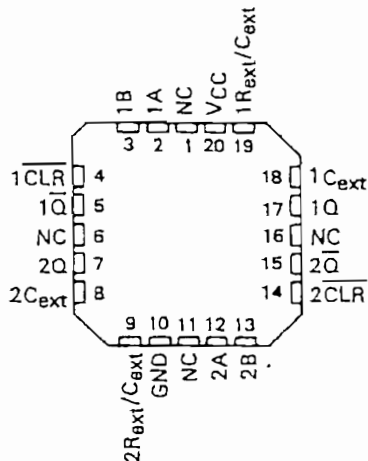


SN54122, SN54LS122 . . . J OR W PACKAGE  
SN74122 . . . N PACKAGE  
SN74LS122 . . . D OR M PACKAGE  
(TOP VIEW) (SEE NOTES 1 THRU 4)



- NOTES: 1. An external timing capacitor may be connected between  $C_{ext}$  and  $R_{ext}/C_{ext}$  (positive).
2. To use the internal timing resistor of '122 or 'LS122, connect  $R_{int}$  to  $V_{CC}$ .
3. For improved pulse duration accuracy and repeatability, connect an external resistor between  $R_{ext}/C_{ext}$  and  $V_{CC}$  with  $R_{int}$  open-circuited.
4. To obtain variable pulse durations, connect an external variable resistance between  $R_{int}$  or  $R_{ext}/C_{ext}$  and  $V_{CC}$ .

SN54LS123 . . . FK PACKAGE  
(TOP VIEW) (SEE NOTES 1 THRU 4)



NC - No internal connection

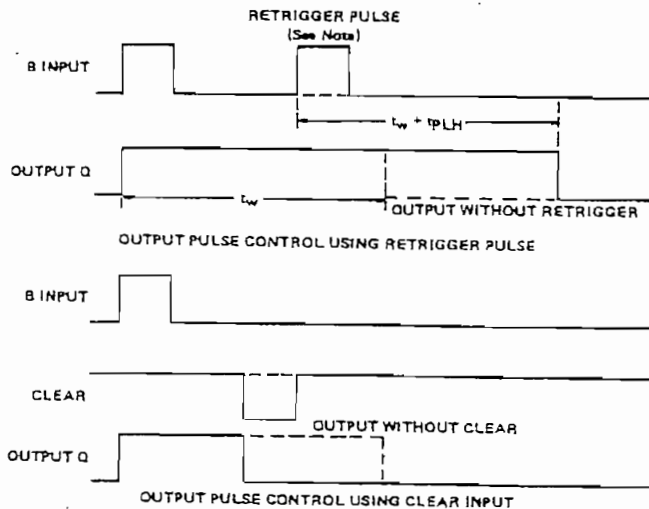
PRODUCTION DATA Information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

 **TEXAS  
INSTRUMENTS**

POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

**SN54122, SN54123, SN54130, SN54LS122, SN54LS123,  
SN74122, SN74123, SN74130, SN74LS122, SN74LS123  
RETRIGGERABLE MONOSTABLE MULTIVIBRATORS**  
SDLS043—DECEMBER 1983—REVISED MARCH 1988

description (continued)



NOTE: Retrigger pulses starting before  $0.22 C_{EXT}$  (in picoseconds) nanoseconds after the initial trigger pulse will be ignored and the output duration will remain unchanged.

FIGURE 1—TYPICAL INPUT/OUTPUT PULSES

'122, '1S122  
FUNCTION TABLE

CLEAR	INPUTS				OUTPUTS	
	A1	A2	B1	B2	Q	$\bar{Q}$
L	X	X	X	X	L	H
X	H	H	X	X	L†	H†
X	X	X	L	X	L†	H†
X	X	X	X	L	L†	H†
H	L	X	†	H	$\bar{U}$	$\bar{U}$
H	L	X	H	†	$\bar{U}$	$\bar{U}$
H	X	L	†	H	$\bar{U}$	$\bar{U}$
H	X	L	H	†	$\bar{U}$	$\bar{U}$
H	H	†	H	H	$\bar{U}$	$\bar{U}$
H	†	†	H	H	$\bar{U}$	$\bar{U}$
H	†	H	H	H	$\bar{U}$	$\bar{U}$
†	L	X	H	H	$\bar{U}$	$\bar{U}$
†	X	L	H	H	$\bar{U}$	$\bar{U}$

'123, '130, '1S123  
FUNCTION TABLE

CLEAR	INPUTS		OUTPUTS	
	A	B	Q	$\bar{Q}$
L	X	X	L	H
X	H	X	L†	H†
X	X	L	L†	H†
H	L	†	$\bar{U}$	$\bar{U}$
H	†	H	$\bar{U}$	$\bar{U}$
†	L	H	$\bar{U}$	$\bar{U}$

See explanation of function tables on page

† These lines of the functional tables assume that the indicated steady-state conditions at the A and B inputs have been set up long enough to complete any pulse started before the set up.



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

TYPICAL APPLICATION DATA FOR '122, '123, '130

For pulse durations when  $C_{ext} \leq 1000$  pF, see Figure 4.

The output pulse duration is primarily a function of the external capacitor and resistor. For  $C_{ext} > 1000$  pF, the output pulse duration ( $t_w$ ) is defined as:

$$t_w = K \cdot R_T \cdot C_{ext} \left( 1 + \frac{0.7}{R_T} \right)$$

where

$K$  is 0.32 for '122, 0.28 for '123 and '130

$R_T$  is in  $k\Omega$  (internal or external timing resistance.)

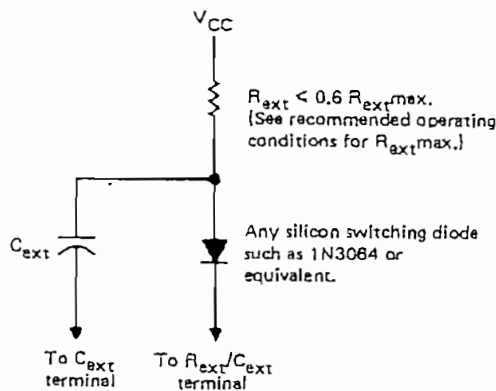
$C_{ext}$  is in pF

$t_w$  is in ns

To prevent reverse voltage across  $C_{ext}$ , it is recommended that the method shown in Figure 2 be employed when using electrolytic capacitors and in applications utilizing the clear function. In all applications using the diode, the pulse duration is:

$$t_w = K_D \cdot R_T \cdot C_{ext} \left( 1 + \frac{0.7}{R_T} \right)$$

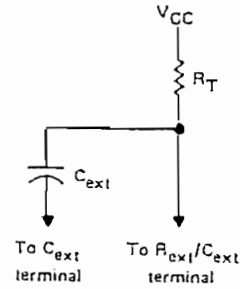
$K_D$  is 0.28 for '122, 0.25 for '123 and '130



TIMING COMPONENT CONNECTIONS WHEN  $C_{ext} > 1000$  pF AND CLEAR IS USED

FIGURE 2

Applications requiring more precise pulse durations (up to 28 seconds) and not requiring the clear feature can best be satisfied with the '121.



TIMING COMPONENT CONNECTIONS  
 FIGURE 3

TYPICAL OUTPUT PULSE DURATION  
 vs  
 EXTERNAL TIMING CAPACITANCE

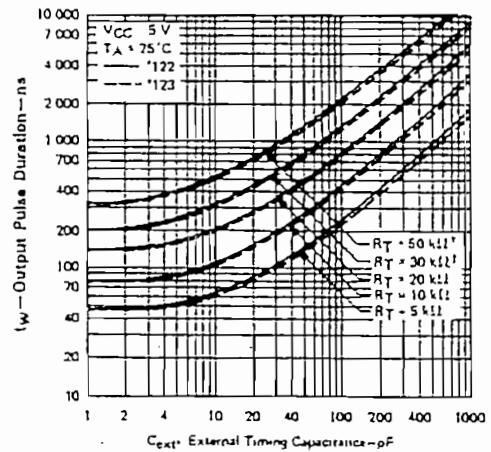


FIGURE 4

†These values of resistance exceed the maximum recommended for use over the full temperature range of the SN54' circuits.



# SN54LS122, SN54LS123, SN74LS122, SN74LS123 RETRIGGERABLE MONOSTABLE MULTIVIBRATORS

SDLS043 — DECEMBER 1983 — REVISED MARCH 1988

## TYPICAL APPLICATION DATA FOR 'LS122, 'LS123

The basic output pulse duration is essentially determined by the values of external capacitance and timing resistance. For pulse durations when  $C_{ext} \leq 1000$  pF, use Figure 6, or use Figure 7 where the pulse duration may be defined as:

$$t_w = K \cdot R_T \cdot C_{ext}$$

When  $C_{ext} \geq 1 \mu\text{F}$ , the output pulse width is defined as:

$$t_w = 0.33 \cdot R_T \cdot C_{ext}$$

For the above two equations, as applicable;

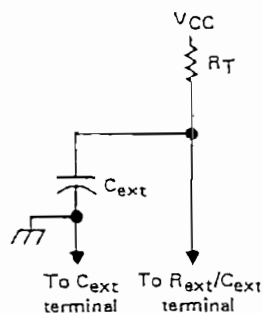
$K$  is multiplier factor, see Figure 7

$R_T$  is in  $k\Omega$  (internal or external timing resistance)

$C_{ext}$  is in pF

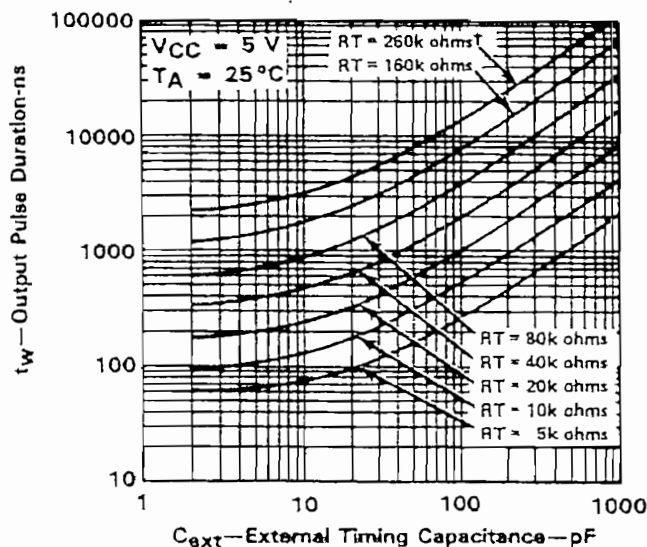
$t_w$  is in ns

For maximum noise immunity, system ground should be applied to the  $C_{ext}$  node, even though the  $C_{ext}$  node is already tied to the ground lead internally. Due to the timing scheme used by the 'LS122 and 'LS123, a switching diode is not required to prevent reverse biasing when using electrolytic capacitors.



TIMING COMPONENT CONNECTIONS  
FIGURE 5

## 'LS122, 'LS123 TYPICAL OUTPUT PULSE DURATION vs EXTERNAL TIMING CAPACITANCE



<sup>†</sup>This value of resistance exceeds the maximum recommended for use over the full temperature range of the SN54LS circuits.

FIGURE 6

 **TEXAS  
INSTRUMENTS**

POST OFFICE BOX 655303 • DALLAS, TEXAS 75285

# SN54LS138, SN54S138, SN74LS138, SN74S138A 3-LINE TO 8-LINE DECODERS/DEMULTIPLEXERS

SDLS014

DECEMBER 1972—REVISED MARCH 1988

- Designed Specifically for High-Speed: Memory Decoders Data Transmission Systems
- 3 Enable Inputs to Simplify Cascading and/or Data Reception
- Schottky-Clamped for High Performance

## description

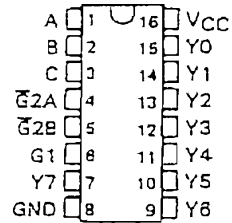
These Schottky-clamped TTL MSI circuits are designed to be used in high-performance memory decoding or data-routing applications requiring very short propagation delay times. In high-performance memory systems, these decoders can be used to minimize the effects of system decoding. When employed with high-speed memories utilizing a fast enable circuit, the delay times of these decoders and the enable time of the memory are usually less than the typical access time of the memory. This means that the effective system delay introduced by the Schottky-clamped system decoder is negligible.

The 'LS138, SN54S138, and SN74S138A decode one of eight lines dependent on the conditions at the three binary select inputs and the three enable inputs. Two active-low and one active-high enable inputs reduce the need for external gates or inverters when expanding. A 24-line decoder can be implemented without external inverters and a 32-line decoder requires only one inverter. An enable input can be used as a data input for demultiplexing applications.

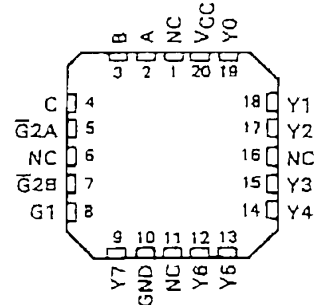
All of these decoder/demultiplexers feature fully buffered inputs, each of which represents only one normalized load to its driving circuit. All inputs are clamped with high-performance Schottky diodes to suppress line-ringing and to simplify system design.

The SN54LS138 and SN54S138 are characterized for operation over the full military temperature range of  $-55^{\circ}\text{C}$  to  $125^{\circ}\text{C}$ . The SN74LS138 and SN74S138A are characterized for operation from  $0^{\circ}\text{C}$  to  $70^{\circ}\text{C}$ .

SN54LS138, SN54S138 . . . J OR W PACKAGE  
SN74LS138, SN74S138A . . . D OR N PACKAGE  
(TOP VIEW)

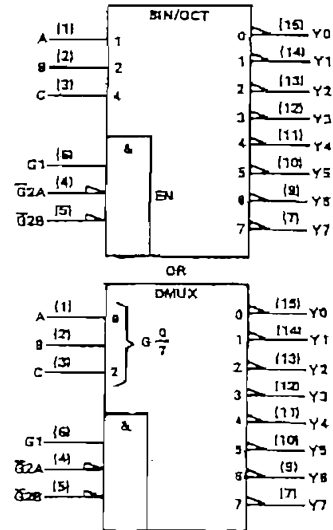


SN54LS138, SN54S138 . . . FK PACKAGE  
(TOP VIEW)



NC—No internal connection

## logic symbols†



†These symbols are in accordance with ANSI/IEEE Std 91-1984 and IEC Publication 817-12. Pin numbers shown are for D, J, N, and W packages.

PRODUCTION DATA documents contain information current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

**TEXAS  
INSTRUMENTS**

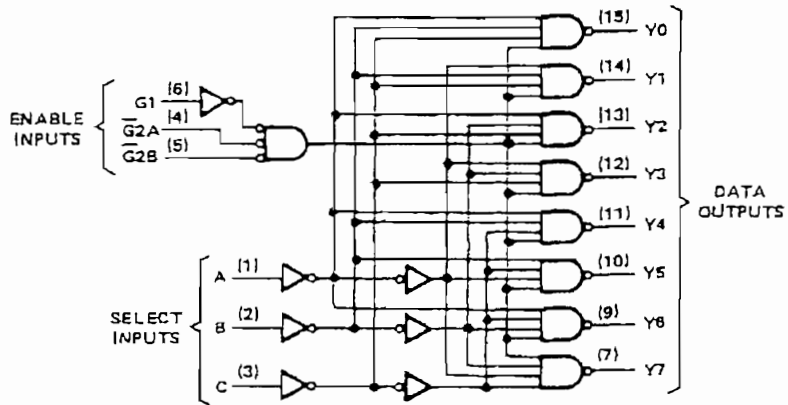
POST OFFICE BOX 53012 • DALLAS, TEXAS 75255

Copyright © 1972, Texas Instruments Incorporated

SN54LS138, SN54S138, SN74LS138, SN74S138A  
 3-LINE-TO 8-LINE DECODERS/DEMULTIPLEXERS

logic diagram and function table

'LS138, SN54S138, SN74S138A



Pin numbers shown are for D, J, N, and W packages.

'LS138, SN54S138, SN74S138A

FUNCTION TABLE

ENABLE		SELECT			OUTPUTS							
G1	$\overline{G2}^*$	C	B	A	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
X	H	X	X	X	H	H	H	H	H	H	H	H
L	X	X	X	X	H	H	H	H	H	H	H	H
H	L	L	L	L	L	H	H	H	H	H	H	H
H	L	L	L	H	H	L	H	H	H	H	H	H
H	L	L	H	L	H	H	L	H	H	H	H	H
H	L	L	H	H	H	H	H	L	H	H	H	H
H	L	H	L	L	H	H	H	H	L	H	H	H
H	L	H	L	H	H	H	H	H	H	L	H	H
H	L	H	H	L	H	H	H	H	H	H	L	H
H	L	H	H	H	H	H	H	H	H	H	H	L

\* $\overline{G2} = \overline{G2A} + \overline{G2B}$

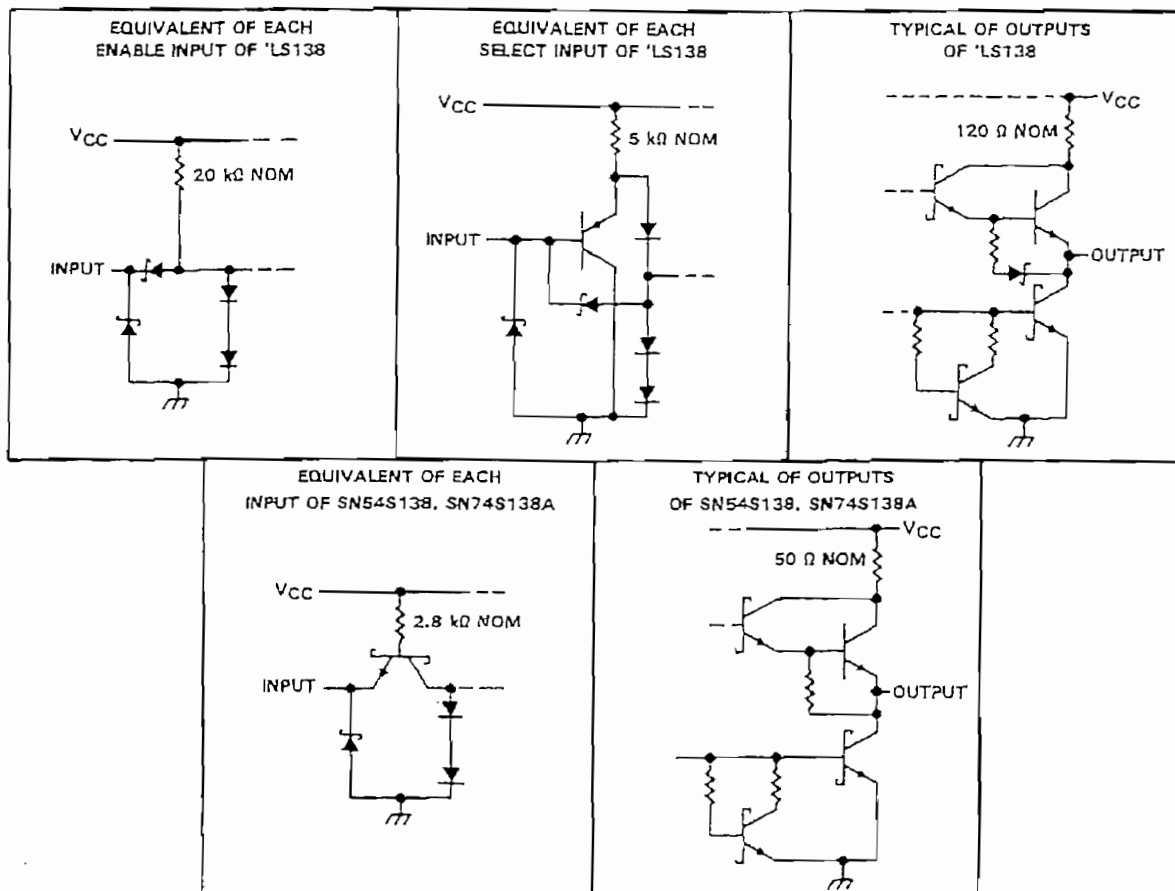
H = high level, L = low level, X = irrelevant

TEXAS  
 INSTRUMENTS

POST OFFICE BOX 655017 • DALLAS, TEXAS 75265

# SN54LS138, SN54S138, SN74LS138, SN74S138A 3-LINE TO 8-LINE DECODERS/DEMULTIPLEXERS

## schematics of inputs and outputs



absolute maximum ratings over operating free-air temperature range (unless otherwise noted)

Supply voltage, V <sub>CC</sub> (see Note 1) .....	7 V
Input voltage .....	7 V
Operating free-air temperature range: SN54LS138, SN54S138 .....	-55°C to 125°C
SN74LS138, SN74S138A .....	0°C to 70°C
Storage temperature range .....	-65°C to 150°C

NOTE 1: Voltage values are with respect to network ground terminal.

TEXAS  
INSTRUMENTS

POST OFFICE BOX 855012 • DALLAS TEXAS 75285

# SN54LS138, SN74LS138

## 3-LINE TO 8-LINE DECODERS/DEMULTIPLEXERS

### recommended operating conditions

		SN54LS138			SN74LS138			UNIT
		MIN	NOM	MAX	MIN	NOM	MAX	
V <sub>CC</sub>	Supply voltage	4.5	5	5.5	4.75	5	5.25	V
V <sub>IH</sub>	High-level input voltage	2			2			V
V <sub>IL</sub>	Low-level input voltage				0.7			V
I <sub>OH</sub>	High-level output current				-0.4			mA
I <sub>OL</sub>	Low-level output current				4			mA
T <sub>A</sub>	Operating free-air temperature	-55			125			°C

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER	TEST CONDITIONS†	SN54LS138			SN74LS138			UNIT
		MIN	TYP‡	MAX	MIN	TYP‡	MAX	
V <sub>IK</sub>	V <sub>CC</sub> = MIN, I <sub>I</sub> = -18 mA				-1.5			V
V <sub>OH</sub>	V <sub>CC</sub> = MIN, V <sub>IH</sub> = 2 V, V <sub>IL</sub> = MAX, I <sub>OH</sub> = -0.4 mA	2.5	3.4		2.7	3.4		V
V <sub>OL</sub>	V <sub>CC</sub> = MIN, V <sub>IH</sub> = 2 V, V <sub>IL</sub> = MAX	I <sub>OL</sub> = 4 mA		0.25	0.4	0.25	0.4	V
		I <sub>OL</sub> = 8 mA				0.35	0.5	
I <sub>I</sub>	V <sub>CC</sub> = MAX, V <sub>I</sub> = 7 V				0.1			mA
I <sub>IH</sub>	V <sub>CC</sub> = MAX, V <sub>I</sub> = 2.7 V				20			µA
I <sub>IL</sub>	V <sub>CC</sub> = MAX, V <sub>I</sub> = 0.4 V	Enable				-0.4		mA
		A, B, C				-0.2		
I <sub>OS</sub> §	V <sub>CC</sub> = MAX			-20	-100	-20	-100	mA
I <sub>CC</sub>	V <sub>CC</sub> = MAX, Outputs enabled and open			6.3	10	6.3	10	mA

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.

‡ All typical values are at V<sub>CC</sub> = 5 V, T<sub>A</sub> = 25 °C.

§ Not more than one output should be shorted at a time, and duration of the short-circuit test should not exceed one second.

### switching characteristics, V<sub>CC</sub> = 5 V, T<sub>A</sub> = 25 °C

PARAMETER†	FROM (INPUT)	TO (OUTPUT)	LEVELS OF DELAY	TEST CONDITIONS	SN54LS138 SN74LS138			UNIT	
					MIN	TYP	MAX		
t <sub>PLH</sub>	Binary Select	Any	2	R <sub>L</sub> = 2 kΩ, C <sub>L</sub> = 15 pF, See Note 2			11	20	ns
t <sub>PHL</sub>							18	41	ns
t <sub>PLH</sub>			3				21	27	ns
t <sub>PHL</sub>							20	39	ns
t <sub>PLH</sub>	Enable	Any	2				12	18	ns
t <sub>PHL</sub>							20	32	ns
t <sub>PLH</sub>			3				14	25	ns
t <sub>PHL</sub>							13	38	ns

† t<sub>PLH</sub> = propagation delay time, low-to-high-level output

t<sub>PHL</sub> = propagation delay time, high-to-low-level output

NOTE 2: Load circuits and voltage waveforms are shown in Section 1.

TEXAS  
INSTRUMENTS

\*CST OFFICE BOX 055012 • DALLAS, TEXAS 75285

**SN54S138, SN74S138A**  
**3-LINE TO 8-LINE DECODERS/DEMULTIPLEXERS**

absolute maximum ratings over operating free-air temperature range (unless otherwise noted)

Supply voltage, $V_{CC}$ (see Note 1) .....	7 V
Input voltage .....	5.5 V
Operating free-air temperature range: SN54S138 .....	-55°C to 125°C
SN74S138A .....	0°C to 70°C
Storage temperature range .....	-65°C to 150°C

NOTE 1: Voltage values are with respect to network ground terminal.

recommended operating conditions

	SN54S138			SN74S138A			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
$V_{CC}$ Supply voltage	4.5	5	5.5	4.75	5	5.25	V
$V_{IH}$ High-level input voltage	2			2			V
$V_{IL}$ Low-level input voltage			0.8			0.8	V
$I_{OH}$ High-level output current			-1			-1	mA
$I_{OL}$ Low-level output current			20			20	mA
$T_A$ Operating free-air temperature	-65		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER	TEST CONDITIONS <sup>1</sup>				SN54S138 SN74S138A			UNIT	
					MIN	TYP <sup>2</sup>	MAX		
$V_{IK}$	$V_{CC} = \text{MIN.}$ $I_I = -18 \text{ mA}$						-1.2	V	
$V_{OH}$	$V_{CC} = \text{MIN.}$ $V_{IH} = 2 \text{ V.}$ $V_{IL} = 0.8 \text{ V.}$ $I_{OH} = -1 \text{ mA}$				SN54S <sup>1</sup>	2.5	3.4	V	
					SN74S <sup>1</sup>	2.7	3.4		
$V_{OL}$	$V_{CC} = \text{MIN.}$ $V_{IH} = 2 \text{ V.}$ $V_{IL} = 0.8 \text{ V.}$ $I_{OL} = 20 \text{ mA}$						0.5	V	
$I_I$	$V_{CC} = \text{MAX.}$ $V_I = 5.5 \text{ V}$						1	mA	
$I_{IH}$	$V_{CC} = \text{MAX.}$ $V_I = 2.7 \text{ V}$						50	μA	
$I_{IL}$	$V_{CC} = \text{MAX.}$ $V_I = 0.5 \text{ V}$						-2	mA	
$I_{OS}$ <sup>3</sup>	$V_{CC} = \text{MAX}$						-40	-100	mA
$I_{CC}$	$V_{CC} = \text{MAX.}$ Outputs enabled and open						49	74	mA

<sup>1</sup> For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.

<sup>2</sup> All typical values are at  $V_{CC} = 5 \text{ V.}$   $T_A = 25^\circ\text{C.}$

<sup>3</sup> Not more than one output should be shorted at a time, and duration of the short circuit test should not exceed one second.

**TEXAS**  
  
**INSTRUMENTS**

POST OFFICE BOX 855012 • DALLAS, TEXAS 75265

**SN54S138, SN74S138A**  
**3-LINE TO 8-LINE DECODERS/DEMULTIPLEXERS**

switching characteristics.  $V_{CC} = 5\text{ V}$ ,  $T_A = 25^\circ\text{C}$

PARAMETER†	FROM (INPUT)	TO (OUTPUT)	LEVELS OF DELAY	TEST CONDITIONS	SN54S138 SN74S138A			UNIT
					MIN	TYP	MAX	
tPLH	Binary Select	Any	2	$R_L = 280\ \Omega$ , $C_L = 15\ \text{pF}$ , See Note 2	4.5	7	ns	
tPHL					7	10.5	ns	
tPLH			3		7.5	12	ns	
tPHL	8	12			ns			
tPLH	Enable	Any	2		5	8	ns	
tPHL					7	11	ns	
tPLH			3		7	11	ns	
tPHL					7	11	ns	

†tPLH = propagation delay time, low-to-high-level output

†tPHL = propagation delay time, high-to-low-level output

NOTE 2: Load circuits and voltage waveforms are shown in Section 1.

**TEXAS**   
**INSTRUMENTS**

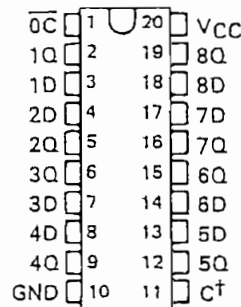
POST OFFICE BOX 655012 • DALLAS, TEXAS 75265

OCTAL D-TYPE TRANSPARENT LATCHES AND EDGE-TRIGGERED FLIP-FLOPS

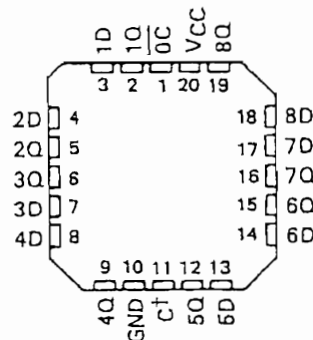
SDLS165 - OCTOBER 1975 - REVISED MARCH 1988

- Choice of 8 Latches or 8 D-Type Flip-Flops In a Single Package
- 3-State Bus-Driving Outputs
- Full Parallel-Access for Loading
- Buffered Control Inputs
- Clock/Enable Input Has Hysteresis to Improve Noise Rejection ('S373 and 'S374)
- P-N-P Inputs Reduce D-C Loading on Data Lines ('S373 and 'S374)

SN54LS373, SN54LS374, SN54S373,  
SN54S374 . . . J OR W PACKAGE  
SN74LS373, SN74LS374, SN74S373,  
SN74S374 . . . DW OR N PACKAGE  
(TOP VIEW)



SN64LS373, SN64LS374, SN54S373,  
SN54S374 . . . FK PACKAGE  
(TOP VIEW)



'LS373, 'S373  
FUNCTION TABLE

OUTPUT ENABLE	ENABLE LATCH	D	OUTPUT
L	H	H	H
L	H	L	L
L	L	X	Q <sub>0</sub>
H	X	X	Z

'LS374, 'S374  
FUNCTION TABLE

OUTPUT ENABLE	CLOCK	D	OUTPUT
L	↑	H	H
L	↑	L	L
L	L	X	Q <sub>0</sub>
H	X	X	Z

description

These 8-bit registers feature three-state outputs designed specifically for driving highly-capacitive or relatively low-impedance loads. The high-impedance third state and increased high-logic-level drive provide these registers with the capability of being connected directly to and driving the bus lines in a bus-organized system without need for interface or pull-up components. They are particularly attractive for implementing buffer registers, I/O ports, bidirectional bus drivers, and working registers.

The eight latches of the 'LS373 and 'S373 are transparent D-type latches meaning that while the enable (C) is high the Q outputs will follow the data (D) inputs. When the enable is taken low the output will be latched at the level of the data that was set up.

<sup>†</sup>C for 'LS373 and 'S373; CLK for 'LS374 and 'S374.

PRODUCTION DATA Information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.





**SN54LS373, SN54LS374, SN54S373, SN54S374,  
SN74LS373, SN74LS374, SN74S373, SN74S374**  
**OCTAL D-TYPE TRANSPARENT LATCHES AND EDGE-TRIGGERED FLIP-FLOPS**  
 SDLS165 — OCTOBER 1975 — REVISED MARCH 1988

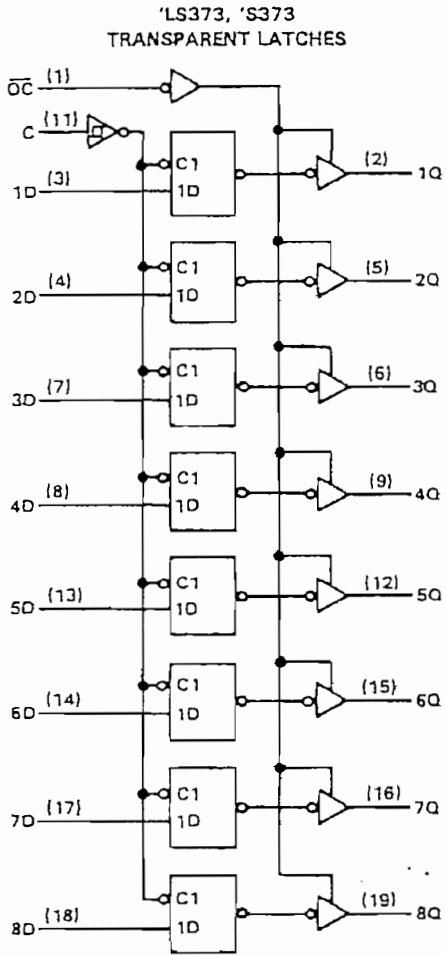
description (continued)

The eight flip-flops of the 'LS374 and 'S374 are edge-triggered D-type flip-flops. On the positive transition of the clock, the Q outputs will be set to the logic states that were setup at the D inputs.

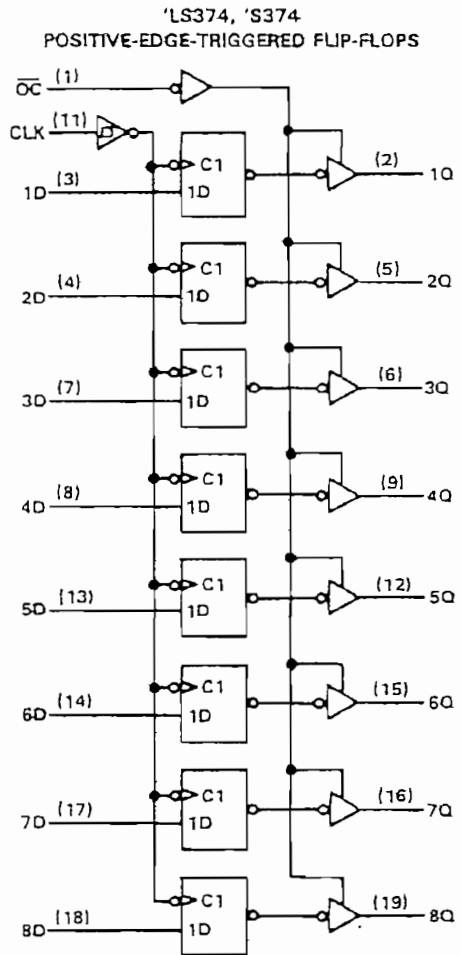
Schmitt-trigger buffered inputs at the enable/clock lines of the 'S373 and 'S374 devices, simplify system design as ac and dc noise rejection is improved by typically 400 mV due to the input hysteresis. A buffered output control input can be used to place the eight outputs in either a normal logic state (high or low logic levels) or a high-impedance state. In the high-impedance state the outputs neither load nor drive the bus lines significantly.

The output control does not affect the internal operation of the latches or flip-flops. That is, the old data can be retained or new data can be entered even while the outputs are off.

logic diagrams (positive logic)



□ for 'S373 only



□ for 'S374 only

Pin numbers shown are for DW, J, N, and W packages.



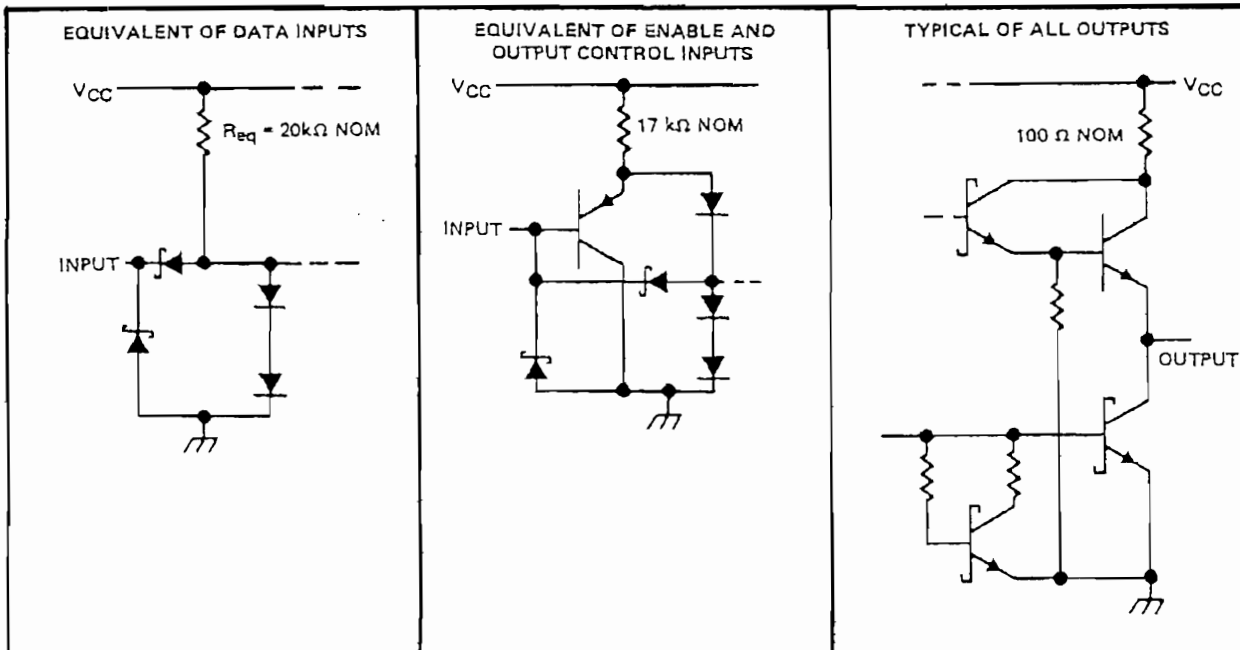
POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

SN54LS373, SN54LS374, SN54S373, SN54S374,  
 SN74LS373, SN74LS374, SN74S373, SN74S374  
 OCTAL D-TYPE TRANSPARENT LATCHES AND EDGE-TRIGGERED FLIP-FLOPS

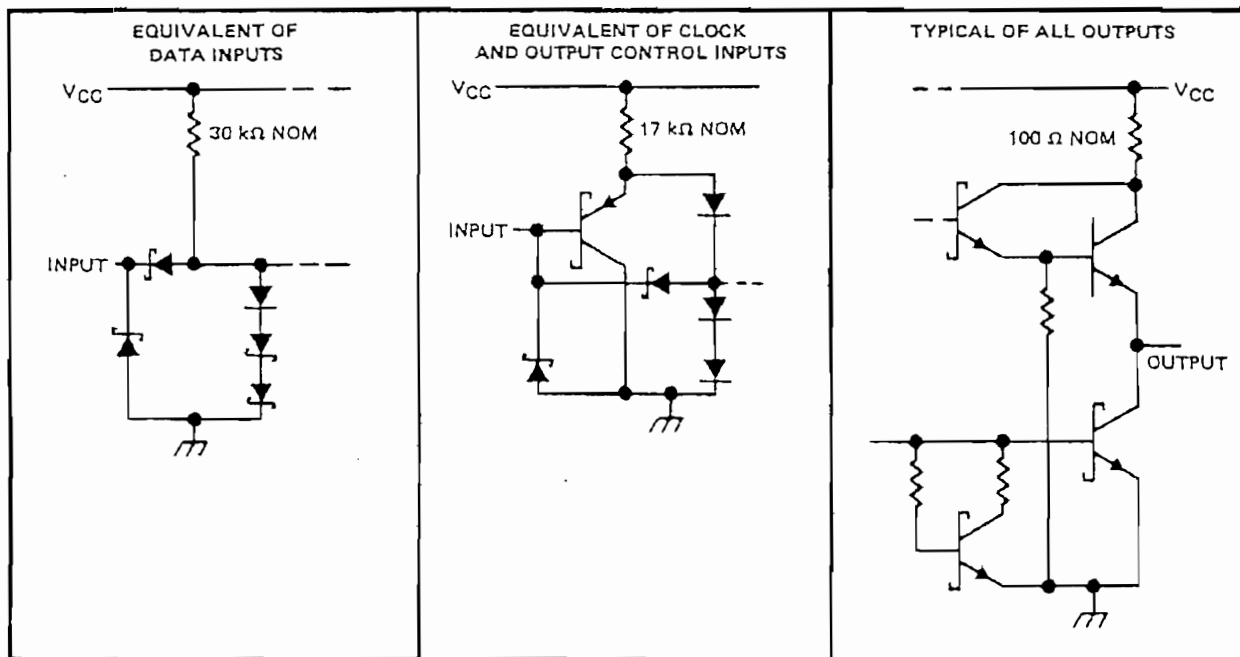
SDLS165 - OCTOBER 1975 - REVISED MARCH 1988

schematic of inputs and outputs

'LS373



'LS374



TEXAS  
 INSTRUMENTS

POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

**SN54LS373, SN54LS374, SN54S373, SN54S374,  
SN74LS373, SN74LS374, SN74S373, SN74S374  
OCTAL D-TYPE TRANSPARENT LATCHES AND EDGE-TRIGGERED FLIP-FLOPS**  
SDLS165—OCTOBER 1975—REVISED MARCH 1988

absolute maximum ratings over operating free-air temperature range (unless otherwise noted)

Supply voltage, $V_{CC}$ (see Note 1)	7 V
Input voltage	7 V
Off-state output voltage	5.5 V
Operating free-air temperature range: SN54LS <sup>†</sup>	-55°C to 125°C
SN74LS <sup>†</sup>	0°C to 70°C
Storage temperature range	-65°C to 150°C

NOTE 1: Voltage values are with respect to network ground terminal.

recommended operating conditions

		SN54LS <sup>†</sup>			SN74LS <sup>†</sup>			UNIT
		MIN	NOM	MAX	MIN	NOM	MAX	
$V_{CC}$	Supply voltage	4.5	5	5.5	4.75	5	5.25	V
$V_{OH}$	High-level output voltage			5.5			5.5	V
$I_{OH}$	High-level output current			-1			-2.6	mA
$I_{OL}$	Low-level output current			12			24	mA
$t_w$	Pulse duration	CLK high	15		15			ns
		CLK low	15		15			
$t_{su}$	Data setup time	'LS373	5†		5†			ns
		'LS374	20†		20†			
$t_h$	Data hold time	'LS373	20†		20†			ns
		'LS374†	5†		0†			
$T_A$	Operating free-air temperature	-55		125	0		70	°C

†The  $t_h$  specification applies only for data frequency below 10 MHz. Designs above 10 MHz should use a minimum of 5 ns. (Commercial only)

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER	TEST CONDITIONS†	SN54LS <sup>†</sup>			SN74LS <sup>†</sup>			UNIT	
		MIN	TYP‡	MAX	MIN	TYP‡	MAX		
$V_{IH}$	High-level input voltage	2			2			V	
$V_{IL}$	Low-level input voltage	0.7			0.8			V	
$V_{IK}$	Input clamp voltage	$V_{CC} = \text{MIN}, I_I = -18 \text{ mA}$			-1.5			V	
$V_{OH}$	High-level output voltage	$V_{CC} = \text{MIN}, V_{IH} = 2 \text{ V}, V_{IL} = V_{IL \text{ max}}, I_{OH} = \text{MAX}$			2.4	3.4	2.4	3.1	V
$V_{OL}$	Low-level output voltage	$V_{CC} = \text{MIN}, V_{IH} = 2 \text{ V}, V_{IL} = V_{IL \text{ max}}$			0.25		0.4		V
					0.25		0.4		
$I_{OZH}$	Off-state output current, high-level voltage applied	$V_{CC} = \text{MAX}, V_{IH} = 2 \text{ V}, V_O = 2.7 \text{ V}$			20		20		µA
					20		20		
$I_{OZL}$	Off-state output current, low-level voltage applied	$V_{CC} = \text{MAX}, V_{IH} = 2 \text{ V}, V_O = 0.4 \text{ V}$			-20			µA	
$I_I$	Input current at maximum input voltage	$V_{CC} = \text{MAX}, V_I = 7 \text{ V}$			0.1			0.1	mA
$I_{IH}$	High-level input current	$V_{CC} = \text{MAX}, V_I = 2.7 \text{ V}$			20			20	µA
$I_{IL}$	Low-level input current	$V_{CC} = \text{MAX}, V_I = 0.4 \text{ V}$			-0.4			-0.4	mA
$I_{OS}$	Short-circuit output current§	$V_{CC} = \text{MAX}$			-30	-130	-30	-130	mA
$I_{CC}$	Supply current	$V_{CC} = \text{MAX},$			24		40		mA
		Output control at 4.5 V			'LS373		'LS374		
				27		40			

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.

‡ All typical values are at  $V_{CC} = 5 \text{ V}, T_A = 25^\circ \text{C}$ .

§ Not more than one output should be shorted at a time and duration of the short circuit should not exceed one second.



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

OCTAL D-TYPE TRANSPARENT LATCHES AND EDGE-TRIGGERED FLIP-FLOPS

SDLS165 - OCTOBER 1975 - REVISED MARCH 1988

switching characteristics,  $V_{CC} = 5\text{ V}$ ,  $T_A = 25^\circ\text{C}$

PARAMETER	FROM (INPUT)	TO (OUTPUT)	TEST CONDITIONS	'LS373			'LS374			UNIT
				MIN	TYP	MAX	MIN	TYP	MAX	
$f_{max}$			$C_L = 45\text{ pF}$ , $R_L = 667\ \Omega$ See Notes 2 and 3				35	50		MHz
$t_{PLH}$	Data	Any Q		12	18					ns
$t_{PHL}$				12	18					
$t_{PLH}$	Clock or enable	Any Q		20	30	15	28			ns
$t_{PHL}$				18	30	19	28			
$t_{PZH}$	Output Control	Any Q		15	28	20	26			ns
$t_{PZL}$			25	36	21	28				
$t_{PHZ}$	Output Control	Any Q	$C_L = 5\text{ pF}$ , $R_L = 667\ \Omega$ See Note 3	15	25	15	28		ns	
$t_{PLZ}$				12	20	12	20			

NOTES: 2. Maximum clock frequency is tested with all outputs loaded.  
 3. Load circuits and voltage waveforms are shown in Section 1.

- $f_{max}$  = maximum clock frequency
- $t_{PLH}$  = propagation delay time, low-to-high-level output
- $t_{PHL}$  = propagation delay time, high-to-low-level output
- $t_{PZH}$  = output enable time to high level
- $t_{PZL}$  = output enable time to low level
- $t_{PHZ}$  = output disable time from high level
- $t_{PLZ}$  = output disable time from low level



*Advance Information*

**8K x 8 Bit CMOS Static Random Access Memory**

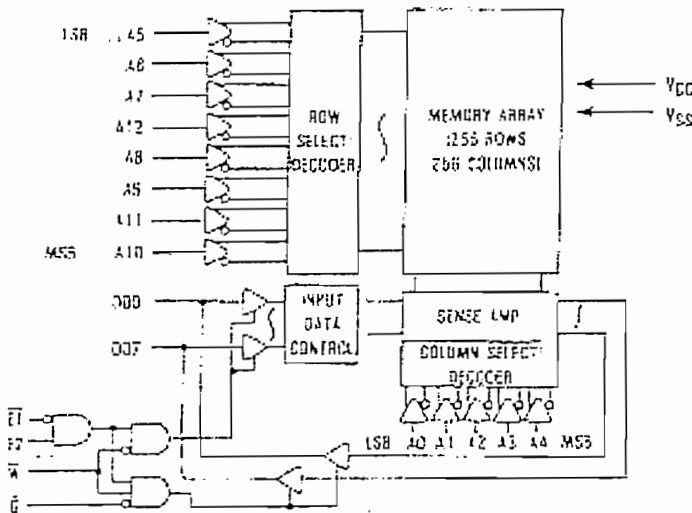
The MCM6064 is a 65,536 bit low-power static random access memory organized as 8192 words of 8 bits, fabricated using silicon gate CMOS technology. Static design eliminates the need for external clocks or timing strobes, while CMOS circuitry reduces power consumption and provides greater reliability. The maximum operating current is 5 mA; MHz and corresponding maximum power consumption is 27.5 mW/MHz.

The chip enable pins (E1 and E2) are not clocks. E2 pin, when asserted false, causes the part to enter a low power standby mode. The part will remain in standby mode until both pins are asserted true again. For MCM6064 typical standby current is 3  $\mu$ A, with a maximum of 100  $\mu$ A. For MCM60L64 typical standby current is 0.6  $\mu$ A, with maximum of 1.0  $\mu$ A at 25°C. The availability of active high and active low chip enable pins provides more system design flexibility than single chip enable devices.

The MCM6064 is available in a 200 mil, 29 pin plastic dual-in-line package.

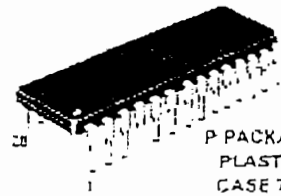
- Single 5 V Supply,  $\pm 10\%$
- 8K x 8 Organization
- Fully Static — No Clock or Timing Strobes Necessary
- Low Power Dissipation — 248 mW (Maximum Active)
- Two Chip Enable Inputs for More System Design Flexibility and Low Power Standby Mode
- Battery Backup Capability (MCM60L64)
- Data Retention Supply Voltage — 2.0 V to 5.5 V
- All Inputs and Outputs Are TTL Compatible
- Pin Compatible with 2764 EPROM Family
- Three State Outputs
- Fast Access Times: MCM6064-10 and MCM60L64-10 — 100 ns (Max)  
MCM6064-12 and MCM60L64-12 — 120 ns (Max)  
MCM6064-15 and MCM60L64-15 — 150 ns (Max)

**BLOCK DIAGRAM**



This document contains information on a new product. Specifications and information herein are subject to change without notice.

**MCM6064**  
**MCM60L64**



P PACKAGE  
PLASTIC  
CASE 710

**3**

**PIN ASSIGNMENT**

NC	1	21	V <sub>CC</sub>
A12	2	27	A
A7	3	26	E2
A6	4	25	A5
A5	5	24	A3
A4	6	23	A11
A3	7	22	A
A2	8	21	A10
A1	9	20	E1
A0	10	19	D07
D00	11	18	D06
D01	12	17	D05
D02	13	16	D04
VSS	14	15	D03

**PIN NAMES**

A0-A12	Address
$\bar{W}$	Write Enable
E1, E2	Chip Enable
$\bar{G}$	Output Enable
D00-D07	Data Input/Output
VCC	5 V Power Supply
VSS	Ground
NC	No Connection

## TRUTH TABLE

$\overline{E1}$	$E2$	$\overline{G}$	$\overline{W}$	Mode	Supply Current	I/O Pin
H	X	X	X	Not Selected	$I_{SD}$	High Z
X	L	X	X	Not Selected	$I_{SB}$	High Z
L	H	H	H	Output Disabled	$I_{CC}$	High Z
L	H	L	H	Read	$I_{CC}$	$D_{out}$
L	H	X	L	Write	$I_{CC}$	$D_{in}$

X = don't care

This device contains circuitry to protect the inputs against damage due to high static voltages or electric fields. However, it is advised that normal precautions be taken to avoid application of any voltage higher than maximum rated voltages to this high-impedance circuit.

## ABSOLUTE MAXIMUM RATINGS (See Note)

Rating	Symbol	Value	Unit
Power Supply Voltage	$V_{CC}$	7	V
Voltage to Any Pin with Respect to $V_{SS}$	$V_{in}, V_{out}$	0.5 to $V_{CC} + 0.5$	V
Power Dissipation ( $T_A = 25^\circ\text{C}$ )	$P_D$	1.0	W
Temperature Under Bias	$T_{case}$	-10 to +35	$^\circ\text{C}$
Operating Temperature	$T_A$	0 to +70	$^\circ\text{C}$
Storage Temperature	$T_{stg}$	-55 to +150	$^\circ\text{C}$

NOTE: Permanent device damage may occur if ABSOLUTE MAXIMUM RATINGS are exceeded. Functional operation should be restricted to RECOMMENDED OPERATING CONDITIONS. Exposure to higher than recommended voltages for extended periods of time could affect device reliability.

## DC OPERATING CONDITIONS AND CHARACTERISTICS

( $V_{CC} = 5.0\text{ V} \pm 10\%$ ,  $T_A = 0$  to  $70^\circ\text{C}$ , Unless Otherwise Noted)

## RECOMMENDED OPERATING CONDITIONS

Parameter	Symbol	Min	Typ	Max	Unit
Supply Voltage / Operating Voltage Range	$V_{CC}$	4.5	5.0	5.5	V
Input High Voltage	$V_{IH}$	2.0	-	$V_{CC} - 0.3$	V
Input Low Voltage	$V_{IL}$	-0.3*	-	0.8	V

\* $V_{IL}(\text{min}) = -0.3\text{ V dc}$ ;  $V_{IL}(\text{min}) = -3.0\text{ V dc}$  (pulse width  $\leq 50\text{ ns}$ )

## DC CHARACTERISTICS

Parameter	Symbol	Min	Typ	Max	Unit
Input Leakage Current (All Inputs, $V_{in} = 0$ to $V_{CC}$ )	$I_{xqIB}$	-	$< 0.01$	$\pm 10$	$\mu\text{A}$
Output Leakage Current ( $\overline{E1} = V_{IH}$ , $E2 = V_{IL}$ , or $\overline{G} = V_{IH}$ , $V_{out} = 0$ to $V_{CC}$ )	$I_{xqID1}$	-	$< 0.01$	$\pm 10$	$\mu\text{A}$
DC Supply Current ( $\overline{E1} = V_{IL}$ , $E2 = V_{IH}$ , $V_{in} = V_{IH}$ or $V_{IL}$ )	$I_{CC}$	-	-	10	$\mu\text{A}$
AC Supply Current ( $\overline{E1} = V_{IL}$ , $E2 = V_{IH}$ , $V_{in} = V_{IH}$ or $V_{IL}$ , $t_{out} = 01$ ) MCM6064-10: $t_{setup} = 100\text{ ns}$ MCM6064-12: $t_{setup} = 120\text{ ns}$ MCM6064-15: $t_{setup} = 150\text{ ns}$	$I_{CCA}$	-	-	45 43 35	$\text{mA}$
Standby Current ( $\overline{E1} = V_{IH}$ or $E2 = V_{IL}$ )	$I_{SB1}$	-	-	30	$\text{mA}$
Standby Current ( $\overline{E1} = V_{CC}$ , $0.2$ or $E2 = 0.2\text{ V}$ ) MCM6064 MCM60L64, $T_A = 25^\circ\text{C}$ $T_A = 0$ to $70^\circ\text{C}$	$I_{SB2}$	-	3 0.6	100 10 30	$\mu\text{A}$
Output Low Voltage ( $I_{OL} = 4.0\text{ mA}$ )	$V_{OL}$	-	-	0.4	V
Output High Voltage ( $I_{OH} = -1.0\text{ mA}$ )	$V_{OH}$	2.4	-	-	V

## CAPACITANCE (Periodically Sampled Rather Than 100% Tested)

Characteristic	Symbol	Min	Max	Unit
Input Capacitance ( $V_{in} = 0\text{ V}$ )	All Inputs Except DD	$C_{in}$	8	$\text{pF}$
I/O Capacitance ( $V_{I/O} = 0\text{ V}$ )	DD	$C_{I/O}$	8	$\mu\text{F}$

AC OPERATING CONDITIONS AND CHARACTERISTICS

(VCC=5.0 V ± 10%, TA=0 to 70°C, Unless Otherwise Noted)

Input Pulse Levels	0.8 V, 2.4 V	Output Timing Measurement Reference Levels	0.8 and 2.2 V
Input Rise/Fall Time	5 ns	Output Load	See Figure 1
Input Timing Measurement Reference Levels	1.5 V		

READ CYCLE (See Note 1)

Parameter	Symbol	Alt. Symbol	MCM6064-10		MCM6064-12		MCM6064-15		Unit	Notes
			MCM60L64-10		MCM60L64-12		MCM60L64-15			
			Min	Max	Min	Max	Min	Max		
Read Cycle Time	t <sub>RCY</sub>	t <sub>RC</sub>	100	-	120	-	150	-	ns	
Address Access Time	t <sub>AAVQV</sub>	t <sub>AA</sub>	-	100	-	120	-	150	ns	
E1 Access Time	t <sub>E1AVQV</sub>	t <sub>AE1</sub>	-	100	-	120	-	150	ns	
E2 Access Time	t <sub>E2AVQV</sub>	t <sub>AE2</sub>	-	100	-	120	-	150	ns	
G Access Time	t <sub>GAQV</sub>	t <sub>GE</sub>	-	50	-	60	-	70	ns	
Output Hold from Address Change	t <sub>AOX</sub>	t <sub>OH</sub>	20	-	20	-	20	-	ns	
Chip Enable to Output Low-Z	t <sub>E1LOX</sub> , t <sub>E2LOX</sub>	t <sub>OLZ</sub>	10	-	10	-	15	-	ns	2, 3
Output Enable to Output Low-Z	t <sub>OLOX</sub>	t <sub>OLZ</sub>	5	-	5	-	5	-	ns	2, 3
Chip Enable to Output High-Z	t <sub>E1HOZ</sub> , t <sub>E2HOZ</sub>	t <sub>OHZ</sub>	0	35	0	40	0	50	ns	2, 3
Output Enable to Output High-Z	t <sub>HOZ</sub>	t <sub>OHZ</sub>	0	35	0	40	0	50	ns	2, 3

- NOTES:
1.  $\overline{W}$  is high at all times for read cycles.
  2. All high-Z and low-Z parameters are considered at a high or low impedance state when the output has made a 500 mV transition from the previous steady state voltage.
  3. These parameters are periodically sampled and not 100% tested.

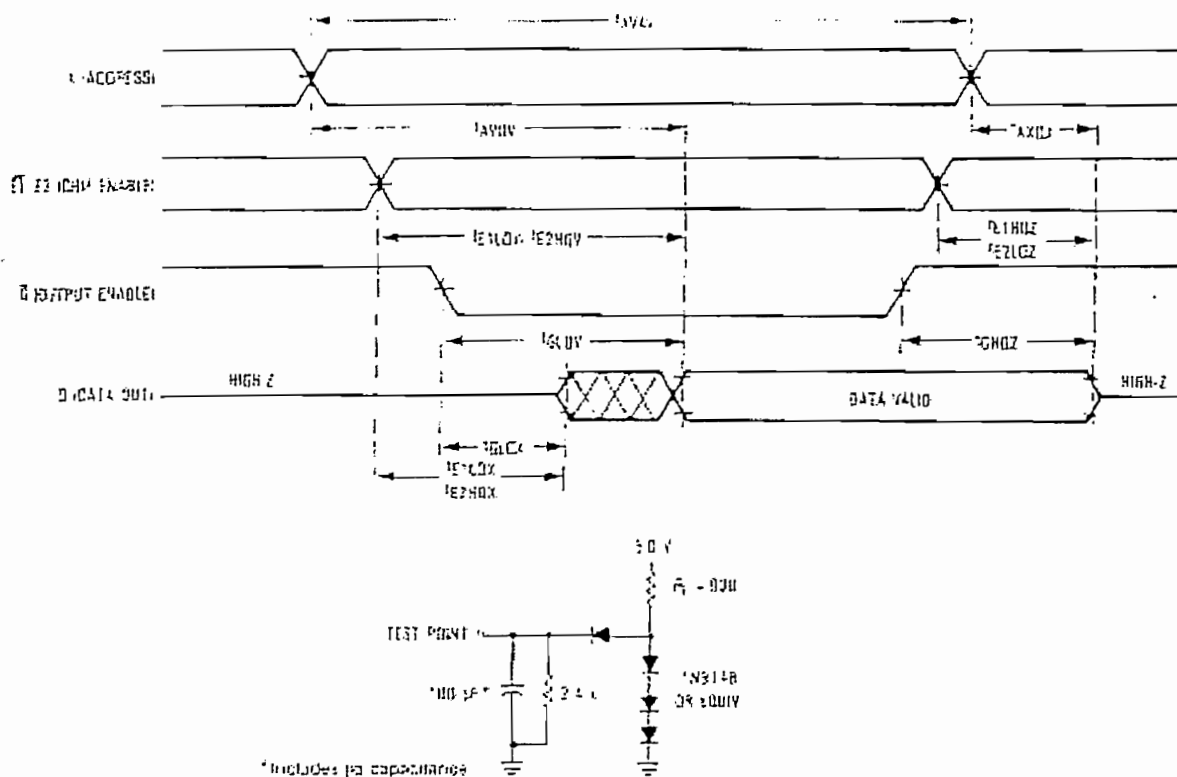


Figure 1. AC Test Load

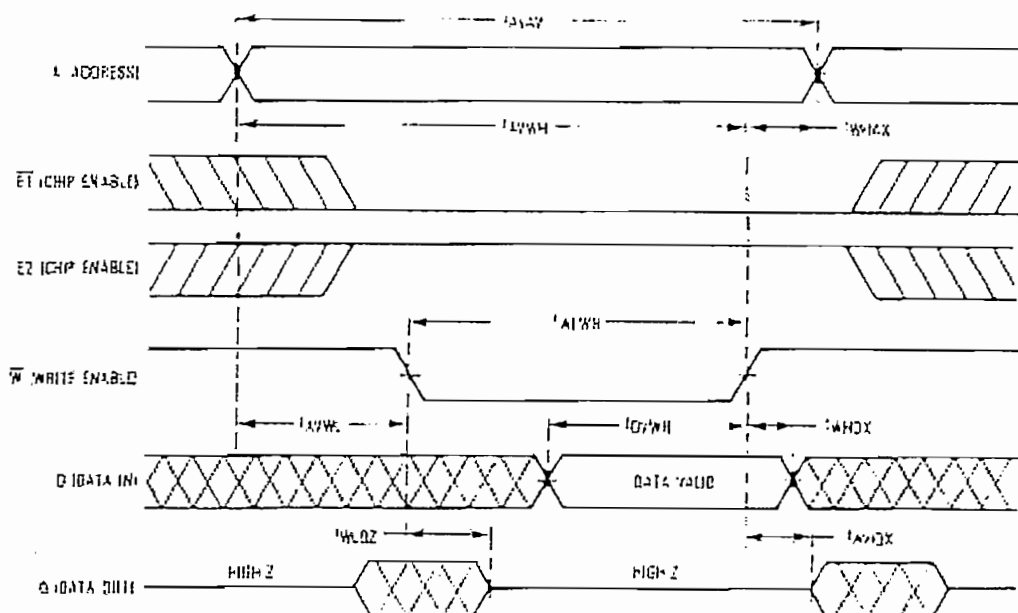
3

WRITE CYCLE 1 ( $\overline{W}$  CONTROLLED) (See Note 1)

Parameter	Symbol	Alt Symbol	MCM6064-10		MCM6064-12		MCM6064-15		Unit	Notes
			Min	Max	Min	Max	Min	Max		
Write Cycle Time	$t_{WC}$	$t_{WC}$	100		121		150		ns	-
Address Setup Time	$t_{AS}$	$t_{AS}$	5		3		0		ns	-
Address Valid to End of Write	$t_{AVW}$	$t_{AV}$	80		85		100		ns	-
Write Pulse Width	$t_{WLVH}$	$t_{WV}$	50		50		50		ns	2
Data Valid to End of Write	$t_{DWW}$	$t_{DV}$	41		50		60		ns	-
Data Hold Time	$t_{WHD}$	$t_{DH}$	0		0		0		ns	3
Write Low to Output in High Z	$t_{WLDZ}$	$t_{WLZ}$	0	35	0	30	0	50	ns	4, 5
Write High to Output in Low Z	$t_{WHLZ}$	$t_{WLZ}$	5		5		10		ns	4, 5
Write Recovery Time	$t_{WHR}$	$t_{WR}$	0		0		0		ns	-

## NOTES:

1. A write cycle starts at the latest transition of a low  $\overline{E1}$ , low  $\overline{W}$  or high  $E2$ . A write cycle ends at the earliest transition of a high  $\overline{E1}$ , high  $\overline{W}$  or low  $E2$ .
2. If  $\overline{W}$  goes low coincident with or prior to  $\overline{E1}$  low or  $E2$  high then the outputs will remain in a high impedance state.
3. During this time the output pins may be in the output state. Signals of opposite phase to the outputs must not be applied at this time.
4. All high-Z and low-Z parameters are considered in a high or low impedance state when the output has made a 500 mV transition from the previous steady state voltage.
5. These parameters are periodically sampled and not 100% tested.





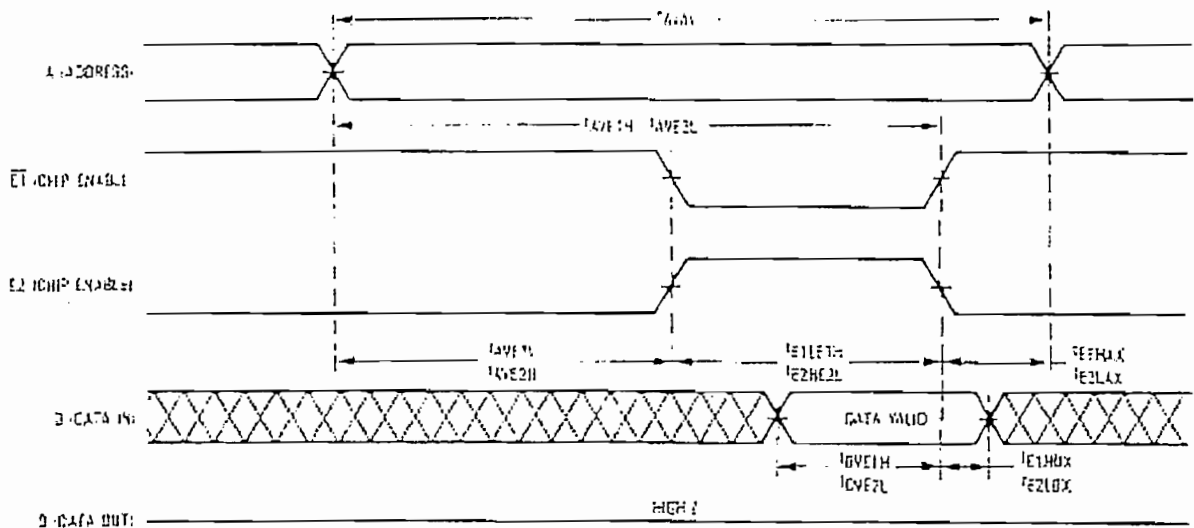
# MCM6064 • MCM60L64

## WRITE CYCLE 2 (E1, E2 CONTROLLED) (See Note 1)

Parameter	Symbol	Alt Symbol	MCM6064-10 MCM60L64-10		MCM6064-12 MCM60L64-12		MCM6064-15 MCM60L64-15		Unit	Notes
			Min	Max	Min	Max	Min	Max		
Write Cycle Time	t <sub>AVW</sub>	t <sub>WC</sub>	100	-	120	-	150	-	ns	
Address Setup Time	t <sub>AVSETL</sub> t <sub>AVSETH</sub>	t <sub>AS</sub>	3	-	3	-	0	-	ns	2
Address Valid to End of Write	t <sub>AVETH</sub> t <sub>AVEZH</sub>	t <sub>AW</sub>	80	-	85	-	100	-	ns	2
Chip Enable to End of Write	t <sub>CE1ETH</sub> t <sub>CE2EZH</sub>	t <sub>CW</sub>	80	-	85	-	100	-	ns	2, 3
Data Valid to End of Write	t <sub>DVETH</sub> t <sub>DVZLH</sub>	t <sub>DW</sub>	40	-	50	-	60	-	ns	2
Data Hold Time	t <sub>DHDX</sub> t <sub>DZLOX</sub>	t <sub>DH</sub>	0	-	0	-	0	-	ns	2, 4
Write Recovery Time	t <sub>CR1HX</sub> t <sub>CR2LX</sub>	t <sub>WR</sub>	0	-	0	-	0	-	ns	2, 5

### NOTES

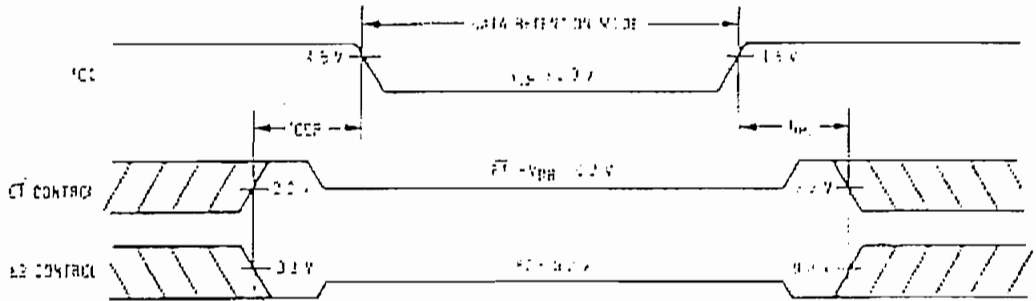
1. A write cycle starts at the onset (transition of a low E1, low W or high E2). A write cycle ends at the earliest transition of a high E1, high W or low E2.
2. E1 and E2 through are identical when E2 signals are inverted.
3. If W goes low so incident with E1 prior to E1 low or E2 high then the outputs will remain in a high impedance state.
4. During this time the output pins may be in the output state. Signal of opposite phase in the outputs must not be applied at this time.
5. W must be high during all address transitions.



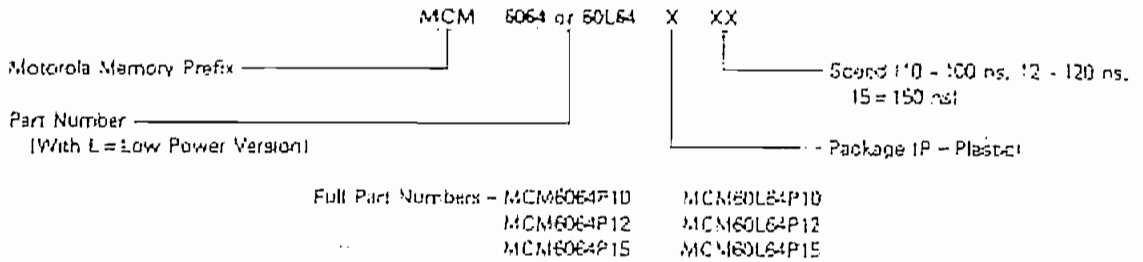
DATA RETENTION CHARACTERISTICS (T<sub>A</sub> = 0 to +70°C)

Parameter	Symbol	Min	Typ	Max	Unit
V <sub>CC</sub> for Data Retention (E1 ≥ V <sub>CC</sub> - 0.2 V or E2 ≥ 0.2 V)	V <sub>DR</sub>	2.0	-	5.5	V
Data Retention Current: (E1 ≥ V <sub>CC</sub> - 0.2 or E2 ≥ 0.2 V)	I <sub>DR</sub>				μA
MCM6064 V <sub>CC</sub> = 3.0 V				50	
MCM6064 V <sub>CC</sub> = 5.5 V				100	
MCM60L64 V <sub>CC</sub> = 3.0 V				15	
MCM60L64 V <sub>CC</sub> = 5.5 V				30	
Chip Disable to Data Retention Time	t <sub>DR</sub>	0	-	-	ns
Operation Recovery Time	t <sub>rec</sub>	t <sub>AC,AV</sub>	-	-	ns

\*t<sub>AC,AV</sub> = Read Cycle Time



ORDERING INFORMATION  
(Order by Full Part Number)



3

# INSTRUCTIONS (CHARACTER TYPE MODULE)

EVER-CATCHER  
GROUP  
WE CATCH THE  
BEST TECH FOREVER

EVERBOUQUET  
INTERNATIONAL

Instruction	Code										Description	Execution Time (max) (when fcp or fosc is 250 KHz)
	RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0		
Clear Display	0	0	0	0	0	0	0	0	0	1	Clears entire display and sets DD RAM address 0 in address counter.	1.64 ms
Return Home	0	0	0	0	0	0	0	0	1	*	Sets DD RAM address 0 in address counter. Also returns display being shifted to original position. DD RAM contents remain unchanged.	1.64 ms
Entry Mode Set	0	0	0	0	0	0	0	1	I/D	S	Sets cursor move direction and specifies shift of display. These operations are performed during data write and read.	40 μs
Display On / Off Control	0	0	0	0	0	0	1	D	C	B	Sets ON/OFF of entire display (D), Cursor ON/OFF (C), and blink of cursor position character (B).	40 μs
Cursor or Display Shift	0	0	0	0	0	1	S/C	R/L	*	*	Moves cursor & shifts display without changing DD RAM contents.	40 μs
Function Set	0	0	0	0	1	DL	N	F	*	*	Sets interface data length (DL), number of display lines (L) and character fonts (F).	40 μs
Set CG RAM Address	0	0	0	1	ACG					Sets CG RAM address. CG RAM data is sent and received after this setting.		40 μs
Set DD RAM Address	0	0	1	ADD					Sets DD RAM address. CG RAM data is sent and received after this setting.		40 μs	
Read Busy Flag and Address	0	1	BF	AC					Reads Busy flag (BF) indicating internal operation is being performed and reads address counter contents.		0 μs	
Write Data to CG or DD RAM	1	0	Write Data					Writes data into DD RAM or CG RAM		40 μs		
Read Data from CG or DD RAM	1	1	Read Data					Reads data into DD RAM or CG RAM		40 μs		
	I/D = 1 : Increment I/D = 0 : Decrement S = 1 : Accompanies display shift S/C = 1 : Display shift S/C = 0 : Cursor move R/L = 1 : Shift to the right R/L = 0 : Shift to the left DL = 1 : 8 bits, DL = 0 : 4 bits N = 1 : 2 lines, N = 0 : 1 line F = 1 : 5 × 10 dots, F = 0 : 5 × 7 dots FB = 1 : Internally operating FB = 0 : Can accept instruction										DD RAM : Display data RAM CG RAM : Character generator RAM ACG: CG RAM address ADD: DD RAM Address : Corresponds to cursor address AC: Address counter used for both DD and CG RAM address.	Execution time changes when frequency changes Example: When fcp or fosc is 270 kHz: $40 \mu s \times \frac{250}{270} = 37 \mu s$

No effect

GENERAL SPECIFICATIONS FOR CHARACTER LCD MODULE

■ PIN ASSIGNMENT

PIN NO	SYMBOL	LEVEL	FUNCTION	PIN NO	SYMBOL	LEVEL	FUNCTION
1	VSS	—	Power Supply 0V (GND) +5V for LCD Drive	5	R/W	H/L	H:Data Read (Module → MPU) L:Data Write (Module → MPU)
2	VCC	—		6	E	H,H→	Enable Signal
3	VO	—		7   14	DB0   DB7	H/L	Data Bus Line
4	RS	H/L	Register Select Signal Register H: Data Input Select L: Instruction Input				

\* Interface between Data Bus line and 4-bit or 8-bit MPU is available. Data transfer are made in twice in case of 4-bit MPU, and once in case of 8-bit MPU.

■ TIMING CHART

ITEM	SYMBOL	Measuring Condition	STANDARD VALUE			UNIT
			MIN.	TYP.	MAX.	
Enable Cycle Time	$t_{cycE}$	Figs. 1.2	1000	—	—	ns
Enable Pulse Width, High Level	$PW_{EH}$	Figs. 1.2	450	—	—	ns
Enable Rise and Decay Time	$t_{Er}, t_{Ef}$	Figs. 1.2	—	—	25	ns
Address Setup Time, RS, R/W-E	$t_{AS}$	Figs. 1.2	140	—	—	ns
Data Delay Time	$t_{DDR}$	Figs. 2	—	—	320	ns
Date Setup Time	$t_{DSH}$	Figs. 1	195	—	—	ns
Data Hold Time (Write Operation)	$t_H$	Figs. 1	10	—	—	ns
Data Hold Time (Read Operation)	$t_{DHR}$	Figs. 2	20	—	—	ns
Address Hold Time	$t_{AH}$	Figs. 1.2	10	—	—	ns

FIG 1. WRITE OPERATION

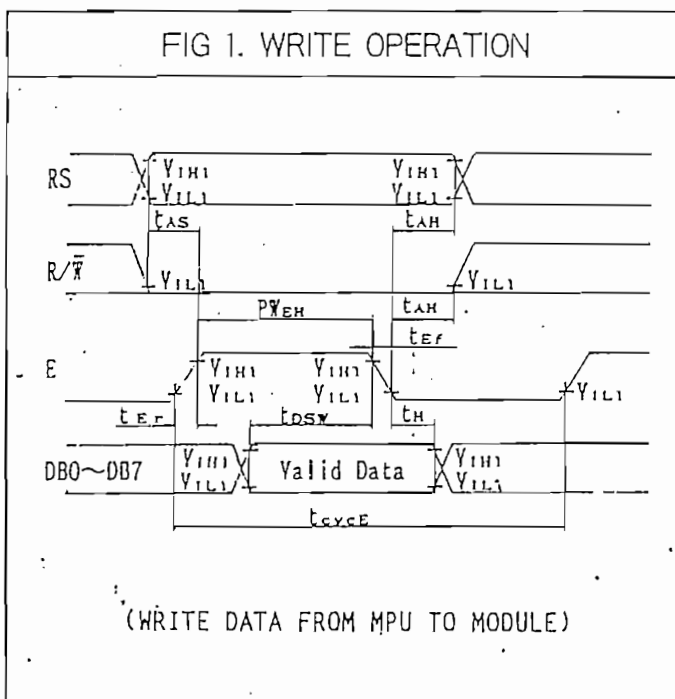
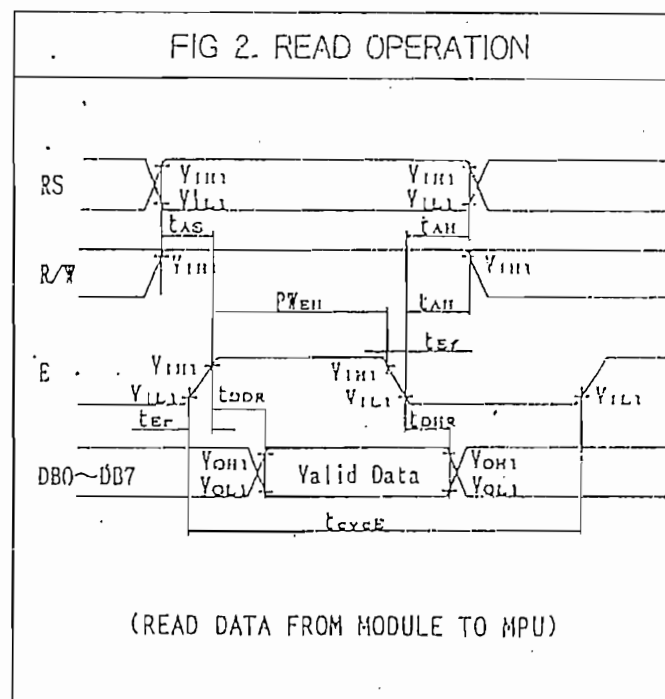


FIG 2. READ OPERATION



CHARACTER CODES  
AND CHARACTER PATTERNS  
(CHARACTER TYPE MODULE)

EVER-CATCHER GROUP  
WE CATCH THE  
BEST TECH FOREVER

EVERBOUQUET  
INTERNATIONAL

Higher 4 bit Lower 4 bit	0000	0010	0011	0100	0101	0110	0111	1010	1011	1100	1101	1110	1111
× × × × 0000	CG RAM (1)		0	a	P	'	P	-	Q	U	o	p	
× × × × 0001	(2)	!	1	A	Q	a	q	u	7	+	4	a	q
× × × × 0010	(3)	"	2	B	R	b	r	"	4	v	x	p	o
× × × × 0011	(4)	#	3	C	S	c	s	u	o	7	e	e	o
× × × × 0100	(5)	*	4	D	T	d	t	.	l	l	+	4	o
× × × × 0101	(6)	%	5	E	U	e	u	.	7	+	7	e	o
× × × × 0110	(7)	@	6	F	V	f	v	o	n	o	7	p	o
× × × × 0111	(8)	?	7	G	W	g	w	7	+	7	7	o	o
× × × × 1000	(1)	(	8	H	X	h	x	u	o	7	7	7	x
× × × × 1001	(2)	)	9	I	Y	i	y	u	7	7	7	7	y
× × × × 1010	(3)	*	#	J	Z	j	z	o	7	7	7	7	z
× × × × 1011	(4)	+	#	K	L	k	l	o	7	7	7	7	l
× × × × 1100	(5)	,	<	L	M	l	m	7	7	7	7	7	m
× × × × 1101	(6)	-	=	N	I	n	i	7	7	7	7	7	i
× × × × 1110	(7)	.	>	N	O	n	o	7	7	7	7	7	o
× × × × 1111	(8)	/	?	O	P	o	p	7	7	7	7	7	o

## ADC0808/ADC0809 8-Bit $\mu$ P Compatible A/D Converters with 8-Channel Multiplexer

### General Description

The ADC0808, ADC0809 data acquisition component is a monolithic CMOS device with an 8-bit analog-to-digital converter, 8-channel multiplexer and microprocessor compatible control logic. The 8-bit A/D converter uses successive approximation as the conversion technique. The converter features a high impedance chopper stabilized comparator, a 256R voltage divider with analog switch tree and a successive approximation register. The 8-channel multiplexer can directly access any of 8-single-ended analog signals.

The device eliminates the need for external zero and full-scale adjustments. Easy interfacing to microprocessors is provided by the latched and decoded multiplexer address inputs and latched TTL TRI-STATE® outputs.

The design of the ADC0808, ADC0809 has been optimized by incorporating the most desirable aspects of several A/D conversion techniques. The ADC0808, ADC0809 offers high speed, high accuracy, minimal temperature dependence, excellent long-term accuracy and repeatability, and consumes minimal power. These features make this device ideally suited to applications from process and machine control to consumer and automotive applications. For 16-channel multiplexer with common output (sample/hold port) see ADC0816 data sheet. (See AN-247 for more information.)

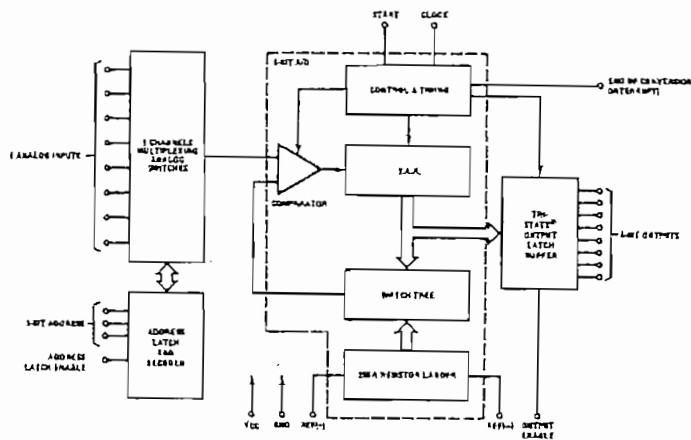
### Features

- Easy interface to all microprocessors
- Operates ratiometrically or with 5 V<sub>DC</sub> or analog span adjusted voltage reference
- No zero or full-scale adjust required
- 8-channel multiplexer with address logic
- 0V to 5V input range with single 5V power supply
- Outputs meet TTL voltage level specifications
- Standard hermetic or molded 28-pin DIP package
- 28-pin molded chip carrier package
- ADC0808 equivalent to MM74C949
- ADC0809 equivalent to MM74C949-1

### Key Specifications

■ Resolution	8 Bits
■ Total Unadjusted Error	$\pm 1/2$ LSB and $\pm 1$ LSB
■ Single Supply	5 V <sub>DC</sub>
■ Low Power	15 mW
■ Conversion Time	100 $\mu$ s

### Block Diagram

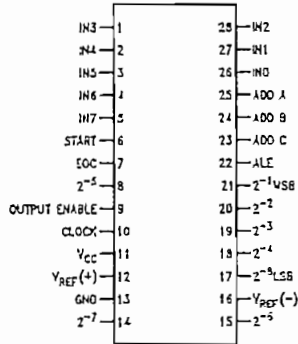


See Ordering Information

TRI-STATE® is a registered trademark of National Semiconductor Corp.

### Connection Diagrams

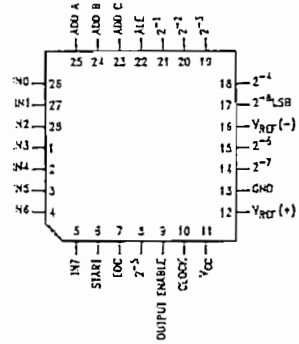
Dual-In-Line Package



D8001672-11

Order Number ADC0808CCN or ADC0809CCN  
See NS Package J28A or N28A

Molded Chip Carrier Package



D8205672-12

Order Number ADC0808CCV or ADC0809CCV  
See NS Package V28A

### Ordering Information

TEMPERATURE RANGE		-40°C to +85°C			-55°C to +125°C
Error	±½ LSB Unadjusted	ADC0808CCN	ADC0808CCV	ADC0808CCJ	ADC0808CJ
	±1 LSB Unadjusted	ADC0809CCN	ADC0809CCV		
Package Outline		N28A Molded DIP	V28A Molded Chip Carrier	J28A Ceramic DIP	J28A Ceramic DIP

### Absolute Maximum Ratings (Notes 2, 1)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage ( $V_{CC}$ ) (Note 3)	6.5V
Voltage at Any Pin Except Control Inputs	-0.3V to ( $V_{CC}-0.3V$ )
Voltage at Control Inputs (START, OE, CLOCK, ALE, ADD A, ADD B, ADD C)	-0.3V to +15V
Storage Temperature Range	-65°C to +150°C
Package Dissipation at $T_A=25^\circ\text{C}$	875 mW
Lead Temp. (Soldering, 10 seconds) Dual-In-Line Package (plastic)	260°C

Dual-In-Line Package (ceramic)	300°C
Molded Chip Carrier Package Vapor Phase (60 seconds)	215°C
Infrared (15 seconds)	220°C
ESD Susceptibility (Note 8)	400V

### Operating Conditions (Notes 1, 2)

Temperature Range (Note 1) ADC0808CCN, ADC0809CCN	$T_{MIN} \leq T_A \leq T_{MAX}$ -40°C $\leq T_A \leq$ +85°C
ADC0808CCV, ADC0809CCV	-40°C $\leq T_A \leq$ +85°C
Range of $V_{CC}$ (Note 1)	4.5 $V_{DC}$ to 5.0 $V_{DC}$

### Electrical Characteristics

Converter Specifications:  $V_{CC}=5 V_{DC}=V_{REF+}$ ,  $V_{REF-}=GND$ ,  $T_{MIN} \leq T_A \leq T_{MAX}$  and  $f_{CLK}=640$  kHz unless otherwise stated.

Symbol	Parameter	Conditions	Min	Typ	Max	Units
	ADC0808 Total Unadjusted Error (Note 5)	25°C $T_{MIN}$ to $T_{MAX}$			$\pm 1/2$ $\pm 3/4$	LSB LSB
	ADC0809 Total Unadjusted Error (Note 5)	0°C to 70°C $T_{MIN}$ to $T_{MAX}$			$\pm 1$ $\pm 1 1/4$	LSB LSB
	Input Resistance	From Ref(-) to Ref(-)	1.0	2.5		k $\Omega$
	Analog Input Voltage Range	(Note 4) $V(+)$ or $V(-)$	GND-0.10		$V_{CC}+0.10$	$V_{CC}$
$V_{REF(-)}$	Voltage, Top of Ladder	Measured at Ref(+)		$V_{CC}$	$V_{CC}+0.1$	V
$\frac{V_{REF(+)} + V_{REF(-)}}{2}$	Voltage, Center of Ladder		$V_{CC}/2-0.1$	$V_{CC}/2$	$V_{CC}/2+0.1$	V
$V_{REF(-)}$	Voltage, Bottom of Ladder	Measured at Ref(-)	-0.1	0		V
$I_{IN}$	Comparator Input Current	$f_c=640$ kHz, (Note 6)	-2	$\pm 0.5$	2	$\mu\text{A}$

### Electrical Characteristics

Digital Levels and DC Specifications: ADC0808CCN, ADC0808CCV, ADC0809CCN and ADC0809CCV,  $4.75 \leq V_{CC} \leq 5.25V$ , -40°C  $\leq T_A \leq$  +85°C unless otherwise noted

Symbol	Parameter	Conditions	Min	Typ	Max	Units
<b>ANALOG MULTIPLEXER</b>						
$I_{OFF(-)}$	OFF Channel Leakage Current	$V_{CC}=5V$ , $V_{IN}=5V$ , $T_A=25^\circ\text{C}$ $T_{MIN}$ to $T_{MAX}$		10	200 1.0	nA $\mu\text{A}$
$I_{OFF(-)}$	OFF Channel Leakage Current	$V_{CC}=5V$ , $V_{IN}=0$ , $T_A=25^\circ\text{C}$ $T_{MIN}$ to $T_{MAX}$	-200 -1.0	-10		nA $\mu\text{A}$
<b>CONTROL INPUTS</b>						
$V_{IN(1)}$	Logical "1" Input Voltage		$V_{CC}-1.5$			V
$V_{IN(0)}$	Logical "0" Input Voltage				1.5	V
$I_{IN(1)}$	Logical "1" Input Current (The Control Inputs)	$V_{IN}=15V$			1.0	$\mu\text{A}$
$I_{IN(0)}$	Logical "0" Input Current (The Control Inputs)	$V_{IN}=0$	-1.0			$\mu\text{A}$
$I_{CC}$	Supply Current	$f_{CLK}=640$ kHz		0.3	3.0	mA



## Electrical Characteristics (Continued)

Digital Levels and DC Specifications: ADC0808CCN, ADC0808CCV, ADC0809CCN and ADC0809CCV,  $4.75 \leq V_{CC} \leq 5.25V$ ,  $-40^\circ C \leq T_A \leq +85^\circ C$  unless otherwise noted

Symbol	Parameter	Conditions	Min	Typ	Max	Units
<b>DATA OUTPUTS AND EOC (INTERRUPT)</b>						
$V_{OUT(1)}$	Logical "1" Output Voltage	$V_{CC} = 4.75V$ $I_{OUT} = -360\mu A$ $I_{OUT} = -10\mu A$		2.4 4.5		$V_{(min)}$ $V_{(min)}$
$V_{OUT(0)}$	Logical "0" Output Voltage	$I_O = 1.6 mA$			0.45	V
$V_{OUT(0)}$	Logical "0" Output Voltage EOC	$I_O = 1.2 mA$			0.45	V
$I_{OUT}$	TRI-STATE Output Current	$V_O = 5V$ $V_O = 0$	-3		3	$\mu A$ $\mu A$

## Electrical Characteristics

Timing Specifications  $V_{CC} = V_{REF(-)} = 5V$ ,  $V_{REF(-)} = GND$ ,  $t_r = t_f = 20 ns$  and  $T_A = 25^\circ C$  unless otherwise noted.

Symbol	Parameter	Conditions	Min	Typ	Max	Units
$t_{WS}$	Minimum Start Pulse Width	(Figure 5)		100	200	ns
$t_{WALE}$	Minimum ALE Pulse Width	(Figure 5)		100	200	ns
$t_s$	Minimum Address Set-Up Time	(Figure 5)		25	50	ns
$t_H$	Minimum Address Hold Time	(Figure 5)		25	50	ns
$t_D$	Analog MUX Delay Time From ALE	$R_S = 0\Omega$ (Figure 5)		1	2.5	$\mu s$
$t_{H1}, t_{H0}$	OE Control to Q Logic State	$C_L = 50 pF$ , $R_L = 10k$ (Figure 8)		125	250	ns
$t_{H1}, t_{H0}$	OE Control to HI-Z	$C_L = 10 pF$ , $R_L = 10k$ (Figure 8)		125	250	ns
$t_c$	Conversion Time	$f_c = 640 kHz$ , (Figure 5) (Note 7)	90	100	116	$\mu s$
$f_c$	Clock Frequency		10	640	1280	kHz
$t_{EOC}$	EOC Delay Time	(Figure 5)	0		8+2 $\mu s$	Clock Periods
$C_{IN}$	Input Capacitance	AI Control Inputs		10	15	pF
$C_{OUT}$	TRI-STATE Output Capacitance	At TRI-STATE Outputs		10	15	pF

Note 1: Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. DC and AC electrical specifications do not apply when operating the device beyond its specified operating conditions.

Note 2: All voltages are measured with respect to GND, unless otherwise specified.

Note 3: A zener diode exists, internally, from  $V_{CC}$  to GND and has a typical breakdown voltage of  $7 V_{DC}$ .

Note 4: Two on-chip diodes are tied to each analog input which will forward conduct for analog input voltages one diode drop below ground or one diode drop greater than the  $V_{CC}$  supply. The spec allows 100 mV forward bias of either diode. This means that as long as the analog  $V_{IN}$  does not exceed the supply voltage by more than 100 mV, the output code will be correct. To achieve an absolute  $0V_{DC}$  to  $5V_{DC}$  input voltage range will therefore require a minimum supply voltage of  $4.900 V_{DC}$  over temperature variations, initial tolerance and loading.

Note 5: Total unadjusted error includes offset, full-scale, linearity, and multiplexer errors. See Figure 3. None of these A/Ds requires a zero or full-scale adjust. However, if an all zero code is desired for an analog input other than  $0.0V$ , or if a narrow full-scale span exists (for example:  $0.5V$  to  $4.5V$  full-scale) the reference voltages can be adjusted to achieve this. See Figure 13.

Note 6: Comparator input current is a bias current into or out of the chopper stabilized comparator. The bias current varies directly with clock frequency and has little temperature dependence (Figure 6). See paragraph 4.0.

Note 7: The outputs of the data register are updated one clock cycle before the rising edge of EOC.

Note 8: Human body model, 100 pF discharged through a 1.5 k $\Omega$  resistor.

### Timing Diagram

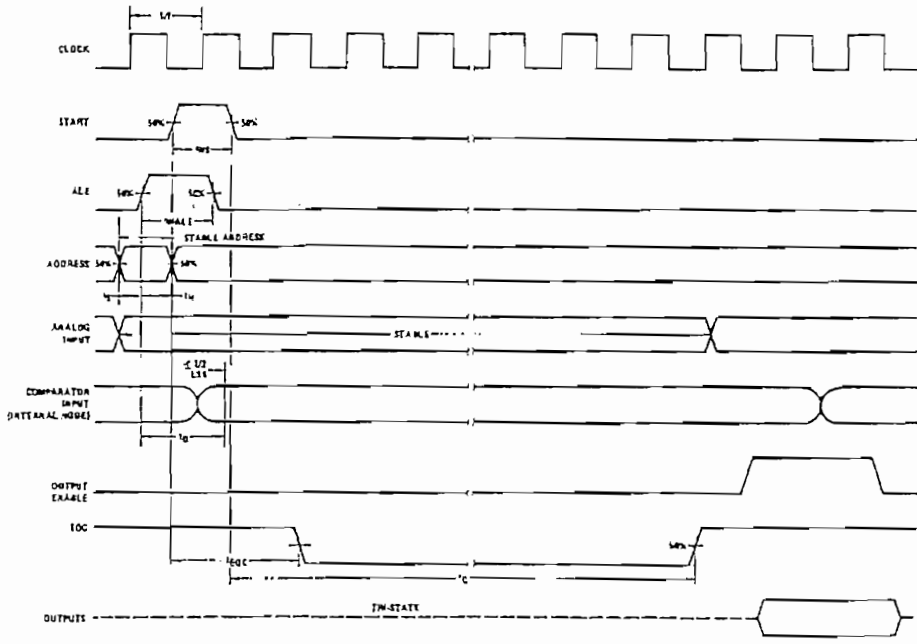


FIGURE 5.

D6025872-4

Typical Performance Characteristics

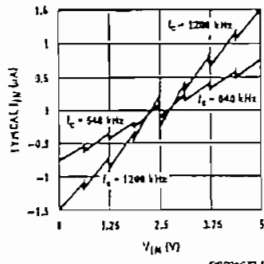


FIGURE 6. Comparator  $I_{IN}$  vs  $V_{IN}$   
( $V_{CC}=V_{REF}=5V$ )

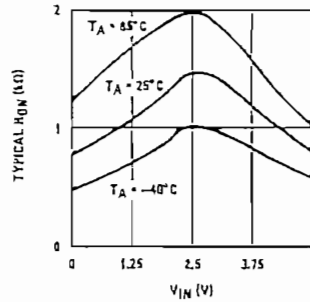


FIGURE 7. Multiplexer  $R_{ON}$  vs  $V_{IN}$   
( $V_{CC}=V_{REF}=5V$ )

TRI-STATE Test Circuits and Timing Diagrams

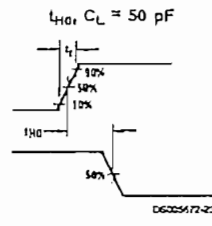
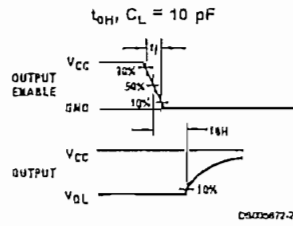
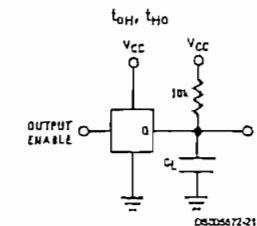
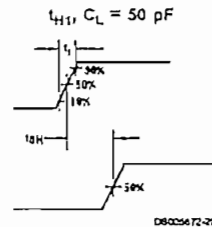
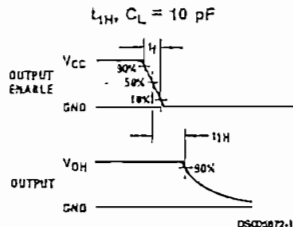
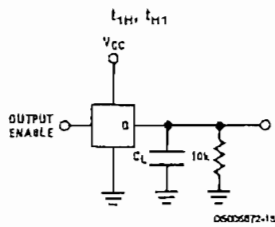


FIGURE 8.

Applications Information

OPERATION

1.0 RATIO-METRIC CONVERSION

The ADC0808, ADC0809 is designed as a complete Data Acquisition System (DAS) for ratio-metric conversion systems. In ratio-metric systems, the physical variable being measured is expressed as a percentage of full-scale which is not necessarily related to an absolute standard. The voltage input to the ADC0808 is expressed by the equation

$$\frac{V_{IN}}{V_{IS}-V_Z} = \frac{D_X}{D_{MAX}-D_{MIN}} \quad (1)$$

$V_{IN}$  = Input voltage into the ADC0808  
 $V_{IS}$  = Full-scale voltage  
 $V_Z$  = Zero voltage

$D_X$  = Data point being measured  
 $D_{MAX}$  = Maximum data limit  
 $D_{MIN}$  = Minimum data limit

A good example of a ratio-metric transducer is a potentiometer used as a position sensor. The position of the wiper is directly proportional to the output voltage which is a ratio of the full-scale voltage across it. Since the data is represented as a proportion of full-scale, reference requirements are greatly reduced, eliminating a large source of error and cost for many applications. A major advantage of the ADC0808, ADC0809 is that the input voltage range is equal to the supply range so the transducers can be connected directly across the supply and their outputs connected directly into the multiplexer inputs, (Figure 9).

Ratio-metric transducers such as potentiometers, strain gauges, thermistor bridges, pressure transducers, etc., are suitable for measuring proportional relationships; however, many types of measurements must be referred to an absolute standard such as voltage or current. This means a sys-

# LM117/LM317A/LM317

## 3-Terminal Adjustable Regulator

### General Description

The LM117 series of adjustable 3-terminal positive voltage regulators is capable of supplying in excess of 1.5A over a 1.2V to 37V output range. They are exceptionally easy to use and require only two external resistors to set the output voltage. Further, both line and load regulation are better than standard fixed regulators. Also, the LM117 is packaged in standard transistor packages which are easily mounted and handled.

In addition to higher performance than fixed regulators, the LM117 series offers full overload protection available only in IC's. Included on the chip are current limit, thermal overload protection and safe area protection. All overload protection circuitry remains fully functional even if the adjustment terminal is disconnected.

Normally, no capacitors are needed unless the device is situated more than 6 inches from the input filter capacitors in which case an input bypass is needed. An optional output capacitor can be added to improve transient response. The adjustment terminal can be bypassed to achieve very high ripple rejection ratios which are difficult to achieve with standard 3-terminal regulators.

Besides replacing fixed regulators, the LM117 is useful in a wide variety of other applications. Since the regulator is "floating" and sees only the input-to-output differential volt-

age, supplies of several hundred volts can be regulated as long as the maximum input to output differential is not exceeded, i.e., avoid short-circuiting the output.

Also, it makes an especially simple adjustable switching regulator, a programmable output regulator, or by connecting a fixed resistor between the adjustment pin and output, the LM117 can be used as a precision current regulator. Supplies with electronic shutdown can be achieved by clamping the adjustment terminal to ground which programs the output to 1.2V where most loads draw little current.

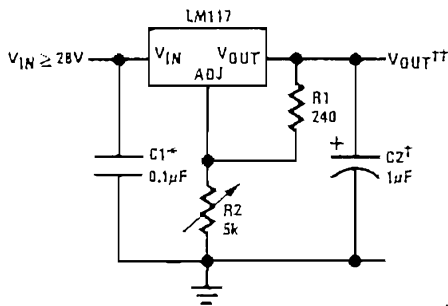
For applications requiring greater output current, see LM150 series (3A) and LM138 series (5A) data sheets. For the negative complement, see LM137 series data sheet.

### Features

- Guaranteed 1% output voltage tolerance (LM317A)
- Guaranteed max. 0.01%/V line regulation (LM317A)
- Guaranteed max. 0.3% load regulation (LM117)
- Guaranteed 1.5A output current
- Adjustable output down to 1.2V
- Current limit constant with temperature
- P\* Product Enhancement tested
- 80 dB ripple rejection
- Output is short-circuit protected

### Typical Applications

1.2V–25V Adjustable Regulator



00906301

Full output current not available at high input-output voltages

\*Needed if device is more than 6 inches from filter capacitors.

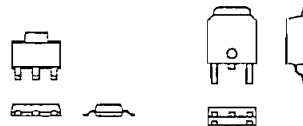
†Optional—Improves transient response. Output capacitors in the range of 1 µF to 1000 µF of aluminum or tantalum electrolytic are commonly used to provide improved output impedance and rejection of transients.

$$V_{OUT} = 1.25V \left( 1 + \frac{R_2}{R_1} \right) + I_{ADJ}(R_2)$$

LM117 Series Packages

Part Number Suffix	Package	Design Load Current
K	TO-3	1.5A
H	TO-39	0.5A
T	TO-220	1.5A
E	LCC	0.5A
S	TO-263	1.5A
EMP	SOT-223	1A
MDT	TO-252	0.5A

### SOT-223 vs D-Pak (TO-252) Packages



SOT-223

TO-252

00906354

Scale 1:1

**Absolute Maximum Ratings** (Note 1)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Power Dissipation	Internally Limited
Input-Output Voltage Differential	+40V, -0.3V
Storage Temperature	-65°C to +150°C
Lead Temperature	
Metal Package (Soldering, 10 seconds)	300°C
Plastic Package (Soldering, 4 seconds)	260°C

ESD Tolerance (Note 5)

3 kV

**Operating Temperature Range**

LM117	-55°C ≤ T <sub>J</sub> ≤ +150°C
LM317A	-40°C ≤ T <sub>J</sub> ≤ +125°C
LM317	0°C ≤ T <sub>J</sub> ≤ +125°C

**Preconditioning**

Thermal Limit Burn-In All Devices 100%

**Electrical Characteristics** (Note 3)

Specifications with standard type face are for T<sub>J</sub> = 25°C, and those with boldface type apply over full Operating Temperature Range. Unless otherwise specified, V<sub>IN</sub> - V<sub>OUT</sub> = 5V, and I<sub>OUT</sub> = 10 mA.

Parameter	Conditions	LM117 (Note 2)			Units	
		Min	Typ	Max		
Reference Voltage					V	
	3V ≤ (V <sub>IN</sub> - V <sub>OUT</sub> ) ≤ 40V, 10 mA ≤ I <sub>OUT</sub> ≤ I <sub>MAX</sub> , P ≤ P <sub>MAX</sub>	1.20	1.25	1.30	V	
Line Regulation	3V ≤ (V <sub>IN</sub> - V <sub>OUT</sub> ) ≤ 40V (Note 4)		0.01	0.02	%/V	
			0.02	0.05	%/V	
Load Regulation	10 mA ≤ I <sub>OUT</sub> ≤ I <sub>MAX</sub> (Note 4)		0.1	0.3	%	
			0.3	1	%	
Thermal Regulation	20 ms Pulse		0.03	0.07	%/W	
Adjustment Pin Current			50	100	μA	
Adjustment Pin Current Change	10 mA ≤ I <sub>OUT</sub> ≤ I <sub>MAX</sub> 3V ≤ (V <sub>IN</sub> - V <sub>OUT</sub> ) ≤ 40V		0.2	5	μA	
Temperature Stability	T <sub>MIN</sub> ≤ T <sub>J</sub> ≤ T <sub>MAX</sub>		1		%	
Minimum Load Current	(V <sub>IN</sub> - V <sub>OUT</sub> ) = 40V		3.5	5	mA	
Current Limit	(V <sub>IN</sub> - V <sub>OUT</sub> ) ≤ 15V	K Package	1.5	2.2	3.4	A
		H Packages	0.5	0.8	1.8	A
	(V <sub>IN</sub> - V <sub>OUT</sub> ) = 40V	K Package	0.3	0.4		A
		H Package	0.15	0.2		A
RMS Output Noise, % of V <sub>OUT</sub>	10 Hz ≤ f ≤ 10 kHz		0.003		%	
Ripple Rejection Ratio	V <sub>OUT</sub> = 10V, f = 120 Hz, C <sub>ADJ</sub> = 0 μF		65		dB	
	V <sub>OUT</sub> = 10V, f = 120 Hz, C <sub>ADJ</sub> = 10 μF	66	80		dB	
Long-Term Stability	T <sub>J</sub> = 125°C, 1000 hrs		0.3	1	%	
Thermal Resistance, Junction-to-Case	K Package		2.3	3	°C/W	
	H Package		12	15	°C/W	
	E Package				°C/W	
Thermal Resistance, Junction- to-Ambient (No Heat Sink)	K Package		35		°C/W	
	H Package		140		°C/W	
	E Package				°C/W	

## Electrical Characteristics (Note 3)

Specifications with standard type face are for  $T_J = 25^\circ\text{C}$ , and those with boldface type apply over full Operating Temperature Range. Unless otherwise specified,  $V_{IN} - V_{OUT} = 5\text{V}$ , and  $I_{OUT} = 10\text{ mA}$ .

Parameter	Conditions	LM317A			LM317			Units	
		Min	Typ	Max	Min	Typ	Max		
Reference Voltage		1.238	1.250	1.262				V	
	$3\text{V} \leq (V_{IN} - V_{OUT}) \leq 40\text{V}$ , $10\text{ mA} \leq I_{OUT} \leq I_{MAX}$ , $P \leq P_{MAX}$	1.225	1.250	1.270	1.20	1.25	1.30	V	
Line Regulation	$3\text{V} \leq (V_{IN} - V_{OUT}) \leq 40\text{V}$ (Note 4)		0.005	0.01		0.01	0.04	%/V	
			0.01	0.02		0.02	0.07	%/V	
Load Regulation	$10\text{ mA} \leq I_{OUT} \leq I_{MAX}$ (Note 4)		0.1	0.5		0.1	0.5	%	
			0.3	1		0.3	1.5	%	
Thermal Regulation	20 ms Pulse		0.04	0.07		0.04	0.07	%/W	
Adjustment Pin Current			50	100		50	100	$\mu\text{A}$	
Adjustment Pin Current Change	$10\text{ mA} \leq I_{OUT} \leq I_{MAX}$ $3\text{V} \leq (V_{IN} - V_{OUT}) \leq 40\text{V}$		0.2	5		0.2	5	$\mu\text{A}$	
Temperature Stability	$T_{MIN} \leq T_J \leq T_{MAX}$		1			1		%	
Minimum Load Current	$(V_{IN} - V_{OUT}) = 40\text{V}$		3.5	10		3.5	10	mA	
Current Limit	$(V_{IN} - V_{OUT}) \leq 15\text{V}$ K, T, S Packages H Package MP Package		1.5	2.2	3.4	1.5	2.2	3.4	A
			0.5	0.8	1.8	0.5	0.8	1.8	A
			1.5	2.2	3.4	1.5	2.2	3.4	A
	$(V_{IN} - V_{OUT}) = 40\text{V}$ K, T, S Packages H Package MP Package		0.15	0.4		0.15	0.4		A
			0.075	0.2		0.075	0.2		A
			0.55	0.4		0.15	0.4		A
RMS Output Noise, % of $V_{OUT}$	$10\text{ Hz} \leq f \leq 10\text{ kHz}$		0.003			0.003		%	
Ripple Rejection Ratio	$V_{OUT} = 10\text{V}$ , $f = 120\text{ Hz}$ , $C_{ADJ} = 0\text{ }\mu\text{F}$		65			65		dB	
	$V_{OUT} = 10\text{V}$ , $f = 120\text{ Hz}$ , $C_{ADJ} = 10\text{ }\mu\text{F}$		66	80		66	80	dB	
Long-Term Stability	$T_J = 125^\circ\text{C}$ , 1000 hrs		0.3	1		0.3	1	%	
Thermal Resistance, Junction-to-Case	K Package					2.3	3	$^\circ\text{C/W}$	
	MDT Package					5		$^\circ\text{C/W}$	
	H Package		12	15		12	15	$^\circ\text{C/W}$	
	T Package		4	5		4		$^\circ\text{C/W}$	
	MP Package		23.5			23.5		$^\circ\text{C/W}$	
Thermal Resistance, Junction-to-Ambient (No Heat Sink)	K Package		35			35		$^\circ\text{C/W}$	
	MDT Package (Note 6)					92		$^\circ\text{C/W}$	
	H Package		140			140		$^\circ\text{C/W}$	
	T Package		50			50		$^\circ\text{C/W}$	
	S Package (Note 6)		50			50		$^\circ\text{C/W}$	

**Note 1:** Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. Operating Ratings indicate conditions for which the device is intended to be functional, but do not guarantee specific performance limits. For guaranteed specifications and test conditions, see the Electrical Characteristics. The guaranteed specifications apply only for the test conditions listed.

**Note 2:** Refer to RETS117H drawing for the LM117H, or the RETS117K for the LM117K military specifications.

**Note 3:** Although power dissipation is internally limited, these specifications are applicable for maximum power dissipations of 2W for the TO-39 and SOT-223 and 20W for the TO-3, TO-220, and TO-263.  $I_{MAX}$  is 1.5A for the TO-3, TO-220, and TO-263 packages, 0.5A for the TO-39 package and 1A for the SOT-223 Package. All limits (i.e., the numbers in the Min. and Max. columns) are guaranteed to National's AOQL (Average Outgoing Quality Level).

**Note 4:** Regulation is measured at a constant junction temperature, using pulse testing with a low duty cycle. Changes in output voltage due to heating effects are covered under the specifications for thermal regulation.

**Note 5:** Human body model, 100  $\mu\text{F}$  discharged through a 1.5 k $\Omega$  resistor.

**Note 6:** If the TO-263 or TO-252 packages are used, the thermal resistance can be reduced by increasing the PC board copper area thermally connected to the package. Using 0.5 square inches of copper area,  $\theta_{JA}$  is  $50^\circ\text{C/W}$ ; with 1 square inch of copper area,  $\theta_{JA}$  is  $37^\circ\text{C/W}$ ; and with 1.6 or more square inches of copper area,  $\theta_{JA}$  is  $32^\circ\text{C/W}$ . If the SOT-223 package is used, the thermal resistance can be reduced by increasing the PC board copper area (see applications hints for heatsinking).

# LM137/LM337

## 3-Terminal Adjustable Negative Regulators

### General Description

The LM137/LM337 are adjustable 3-terminal negative voltage regulators capable of supplying in excess of -1.5A over an output voltage range of -1.2V to -37V. These regulators are exceptionally easy to apply, requiring only 2 external resistors to set the output voltage and 1 output capacitor for frequency compensation. The circuit design has been optimized for excellent regulation and low thermal transients. Further, the LM137 series features internal current limiting, thermal shutdown and safe-area compensation, making them virtually blowout-proof against overloads.

The LM137/LM337 serve a wide variety of applications including local on-card regulation, programmable-output voltage regulation or precision current regulation. The LM137/LM337 are ideal complements to the LM117/LM317 adjustable positive regulators.

### Features

- Output voltage adjustable from -1.2V to -37V
- 1.5A output current guaranteed, -55°C to +150°C
- Line regulation typically 0.01%/V
- Load regulation typically 0.3%

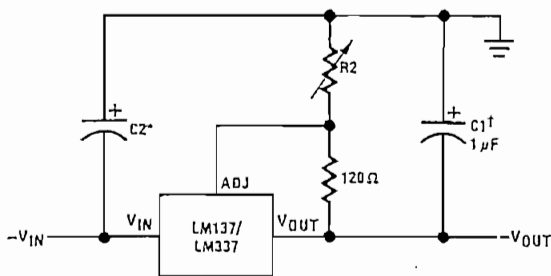
- Excellent thermal regulation, 0.002%/W
- 77 dB ripple rejection
- Excellent rejection of thermal transients
- 50 ppm/°C temperature coefficient
- Temperature-independent current limit
- Internal thermal overload protection
- P\* Product Enhancement tested
- Standard 3-lead transistor package
- Output is short circuit protected

LM137 Series Packages and Power Capability

Device	Package	Rated Power Dissipation	Design Load Current
LM137/337	TO-3 (K)	20W	1.5A
	TO-39 (H)	2W	0.5A
LM337	TO-220 (T)	15W	1.5A
LM337	SOT-223 (MP)	2W	1A

### Typical Applications

Adjustable Negative Voltage Regulator



00906701

Full output current not available at high input-output voltages

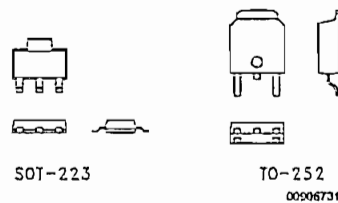
$$-V_{OUT} = -1.25V \left( 1 + \frac{R2}{120} \right) + (-I_{ADJ} \times R2)$$

†C1 = 1 μF solid tantalum or 10 μF aluminum electrolytic required for stability

\*C2 = 1 μF solid tantalum is required only if regulator is more than 4" from power-supply filter capacitor

Output capacitors in the range of 1 μF to 1000 μF of aluminum or tantalum electrolytic are commonly used to provide improved output impedance and rejection of transients

### Comparison between SOT-223 and D-Pak (TO-252) Packages



00906731

**Absolute Maximum Ratings** (Notes 1, 4)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Power Dissipation	Internally Limited
Input-Output Voltage Differential	40V
Operating Junction Temperature Range	
LM137	-55°C to +150°C

LM337	0°C to +125°C
LM337I	-40°C to +125°C
Storage Temperature	-65°C to +150°C
Lead Temperature (Soldering, 10 sec.)	300°C
Plastic Package (Soldering, 4 sec.)	260°C
ESD Rating	2k Volts

**Electrical Characteristics** (Note 1)

Parameter	Conditions	LM137			LM337			Units
		Min	Typ	Max	Min	Typ	Max	
Line Regulation	$T_J = 25^\circ\text{C}$ , $3\text{V} \leq  V_{IN} - V_{OUT}  \leq 40\text{V}$ (Note 2) $I_L = 10\text{ mA}$		0.01	0.02		0.01	0.04	%/V
Load Regulation	$T_J = 25^\circ\text{C}$ , $10\text{ mA} \leq I_{OUT} \leq I_{MAX}$		0.3	0.5		0.3	1.0	%
Thermal Regulation	$T_J = 25^\circ\text{C}$ , 10 ms Pulse		0.002	0.02		0.003	0.04	%/W
Adjustment Pin Current			65	100		65	100	$\mu\text{A}$
Adjustment Pin Current Charge	$10\text{ mA} \leq I_L \leq I_{MAX}$ $3.0\text{V} \leq  V_{IN} - V_{OUT}  \leq 40\text{V}$ , $T_A = 25^\circ\text{C}$		2	5		2	5	$\mu\text{A}$
Reference Voltage	$T_J = 25^\circ\text{C}$ (Note 3) $3\text{V} \leq  V_{IN} - V_{OUT}  \leq 40\text{V}$ , (Note 3) $10\text{ mA} \leq I_{OUT} \leq I_{MAX}$ , $P \leq P_{MAX}$	-1.225 -1.200	-1.250 -1.250	-1.275 -1.300	-1.213 -1.200	-1.250 -1.250	-1.287 -1.300	V V
Line Regulation	$3\text{V} \leq  V_{IN} - V_{OUT}  \leq 40\text{V}$ , (Note 2)		0.02	0.05		0.02	0.07	%/V
Load Regulation	$10\text{ mA} \leq I_{OUT} \leq I_{MAX}$ , (Note 2)		0.3	1		0.3	1.5	%
Temperature Stability	$T_{MIN} \leq T_J \leq T_{MAX}$		0.6			0.6		%
Minimum Load Current	$ V_{IN} - V_{OUT}  \leq 40\text{V}$ $ V_{IN} - V_{OUT}  \leq 10\text{V}$		2.5 1.2	5 3		2.5 1.5	10 6	mA mA
Current Limit	$ V_{IN} - V_{OUT}  \leq 15\text{V}$ K, MP and T Package H Package $ V_{IN} - V_{OUT}  = 40\text{V}$ , $T_J = 25^\circ\text{C}$ K, MP and T Package H Package	1.5 0.5	2.2 0.8	3.5 1.8	1.5 0.5	2.2 0.8	3.7 1.9	A A
RMS Output Noise, % of $V_{OUT}$	$T_J = 25^\circ\text{C}$ , $10\text{ Hz} \leq f \leq 10\text{ kHz}$		0.003			0.003		%
Ripple Rejection Ratio	$V_{OUT} = -10\text{V}$ , $f = 120\text{ Hz}$ $C_{ADJ} = 10\text{ }\mu\text{F}$	66	60 77		66	60 77		dB dB
Long-Term Stability	$T_J = 125^\circ\text{C}$ , 1000 Hours		0.3	1		0.3	1	%
Thermal Resistance, Junction to Case	H Package K Package T Package		12 2.3	15 3		12 2.3	15 3	$^\circ\text{C/W}$ $^\circ\text{C/W}$ $^\circ\text{C/W}$
Thermal Resistance, Junction to Ambient (No Heat Sink)	H Package K Package T Package MP Package		140 35			140 35 50		$^\circ\text{C/W}$ $^\circ\text{C/W}$ $^\circ\text{C/W}$ $^\circ\text{C/W}$

Note 1: Unless otherwise specified, these specifications apply  $-55^\circ\text{C} \leq T_J \leq +150^\circ\text{C}$  for the LM137,  $0^\circ\text{C} \leq T_J \leq +125^\circ\text{C}$  for the LM337;  $V_{IN} - V_{OUT} = 5\text{V}$ ; and  $I_{OUT} = 0.1\text{A}$  for the TO-39 package and  $I_{OUT} = 0.5\text{A}$  for the TO-3, SOT-223 and TO-220 packages. Although power dissipation is internally limited, these specifications are applicable for power dissipations of 2W for the TO-39 and SOT-223 (see Application Hints), and 20W for the TO-3, and TO-220.  $I_{MAX}$  is 1.5A for the TO-3, SOT-223 and TO-220 packages, and 0.2A for the TO-39 package.

Note 2: Regulation is measured at constant junction temperature, using pulse testing with a low duty cycle. Changes in output voltage due to heating effects are covered under the specification for thermal regulation. Load regulation is measured on the output pin at a point  $\frac{1}{4}$ " below the base of the TO-3 and TO-39 packages.



# LF147/LF347

## Wide Bandwidth Quad JFET Input Operational Amplifiers

### General Description

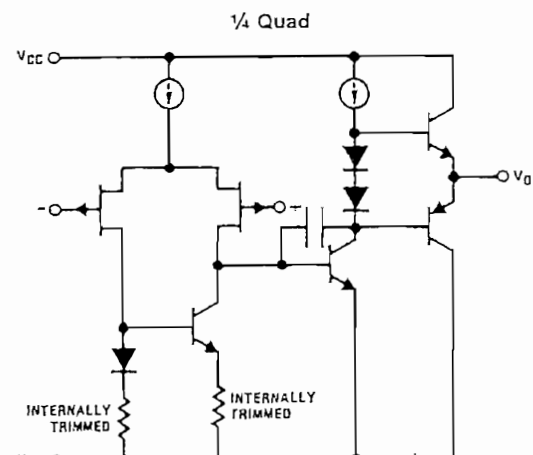
The LF147 is a low cost, high speed quad JFET input operational amplifier with an internally trimmed input offset voltage (BI-FET II™ technology). The device requires a low supply current and yet maintains a large gain bandwidth product and a fast slew rate. In addition, well matched high voltage JFET input devices provide very low input bias and offset currents. The LF147 is pin compatible with the standard LM148. This feature allows designers to immediately upgrade the overall performance of existing LF148 and LM124 designs.

The LF147 may be used in applications such as high speed integrators, fast D/A converters, sample-and-hold circuits and many other circuits requiring low input offset voltage, low input bias current, high input impedance, high slew rate and wide bandwidth. The device has low noise and offset voltage drift.

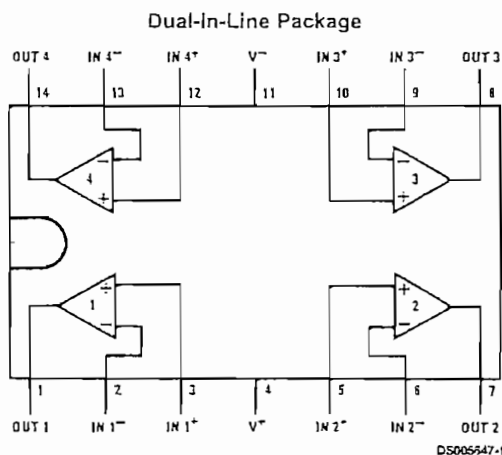
### Features

- Internally trimmed offset voltage: 5 mV max
- Low input bias current: 50 pA
- Low input noise current: 0.01 pA/√Hz
- Wide gain bandwidth: 4 MHz
- High slew rate: 13 V/μs
- Low supply current: 7.2 mA
- High input impedance: 10<sup>12</sup>Ω
- Low total harmonic distortion: ≤0.02%
- Low 1/f noise corner: 50 Hz
- Fast settling time to 0.01%: 2 μs

### Simplified Schematic



### Connection Diagram



Note 1: LF147 available as per JM38510/11906.

Top View  
 Order Number LF147J, LF147J-SMD, LF347M,  
 LF347BN, LF347N, LF147J/883,  
 or JL147 BCA (Note 1)  
 See NS Package Number J14A, M14A or N14A

BI-FET II™ is a trademark of National Semiconductor Corporation.

### Absolute Maximum Ratings (Note 2)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

	LF147	LF347B/LF347
Supply Voltage	±22V	±18V
Differential Input Voltage	±38V	±30V
Input Voltage Range (Note 3)	±19V	±15V
Output Short Circuit Duration (Note 4)	Continuous	Continuous
Power Dissipation (Notes 5, 11)	900 mW	1000 mW
T <sub>J</sub> max	150°C	150°C
θ <sub>JA</sub>		
Ceramic DIP (J) Package		70°C/W
Plastic DIP (N) Package		75°C/W
Surface Mount Narrow (M)		100°C/W

	LF147	LF347B/LF347
Surface Mount Wide (WM)		85°C/W
Operating Temperature Range	(Note 6)	(Note 6)
Storage Temperature Range		-65°C ≤ T <sub>A</sub> ≤ 150°C
Lead Temperature (Soldering, 10 sec.)	260°C	260°C
Soldering Information		
Dual-In-Line Package		
Soldering (10 seconds)		260°C
Small Outline Package		
Vapor Phase (60 seconds)		215°C
Infrared (15 seconds)		220°C
See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.		
ESD Tolerance (Note 12)		900V

### DC Electrical Characteristics (Note 7)

Symbol	Parameter	Conditions	LF147			LF347B			LF347			Units
			Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
V <sub>OS</sub>	Input Offset Voltage	R <sub>S</sub> =10 kΩ, T <sub>A</sub> =25°C Over Temperature		1	5		3	5		5	10	mV mV
ΔV <sub>OS</sub> /ΔT	Average TC of Input Offset Voltage	R <sub>S</sub> =10 kΩ		10			10			10		μV/°C
I <sub>OS</sub>	Input Offset Current	T <sub>J</sub> =25°C, (Notes 7, 8) Over Temperature		25	100		25	100		25	100	μA nA
I <sub>B</sub>	Input Bias Current	T <sub>J</sub> =25°C, (Notes 7, 8) Over Temperature		50	200		50	200		50	200	μA nA
R <sub>IN</sub>	Input Resistance	T <sub>J</sub> =25°C		10 <sup>12</sup>			10 <sup>12</sup>			10 <sup>12</sup>		Ω
A <sub>VOL</sub>	Large Signal Voltage Gain	V <sub>S</sub> =±15V, T <sub>A</sub> =25°C V <sub>O</sub> =±10V, R <sub>L</sub> =2 kΩ Over Temperature	50	100		50	100		25	100		V/mV V/mV
V <sub>O</sub>	Output Voltage Swing	V <sub>S</sub> =±15V, R <sub>L</sub> =10 kΩ	±12	±13.5		±12	±13.5		±12	±13.5		V
V <sub>CM</sub>	Input Common-Mode Voltage Range	V <sub>S</sub> =±15V	±11	+15 -12		±11	+15 -12		±11	+15 -12		V V
CMRR	Common-Mode Rejection Ratio	R <sub>S</sub> ≤10 kΩ	80	100		80	100		70	100		dB
PSRR	Supply Voltage Rejection Ratio	(Note 9)	80	100		80	100		70	100		dB
I <sub>S</sub>	Supply Current			7.2	11		7.2	11		7.2	11	mA

## AC Electrical Characteristics (Note 7)

Symbol	Parameter	Conditions	LF147			LF347B			LF347			Units
			Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
	Amplifier to Amplifier Coupling	$T_A=25^\circ\text{C}$ , $f=1\text{ Hz}-20\text{ kHz}$ (Input Referred)		-120			-120			-120		dB
SR	Slew Rate	$V_S=\pm 15\text{V}$ , $T_A=25^\circ\text{C}$	8	13		8	13		8	13		V/ $\mu\text{s}$
GBW	Gain-Bandwidth Product	$V_S=\pm 15\text{V}$ , $T_A=25^\circ\text{C}$	2.2	4		2.2	4		2.2	4		MHz
$e_n$	Equivalent Input Noise Voltage	$T_A=25^\circ\text{C}$ , $R_S=100\Omega$ , $f=1000\text{ Hz}$		20			20			20		$\text{nV}/\sqrt{\text{Hz}}$
$i_n$	Equivalent Input Noise Current	$T_A=25^\circ\text{C}$ , $f=1000\text{ Hz}$		0.01			0.01			0.01		$\text{pA}/\sqrt{\text{Hz}}$
THD	Total Harmonic Distortion	$A_V=+10$ , $R_L=10\text{k}$ , $V_O=20\text{ V}_P$ , $BW=20\text{ Hz}-20\text{ kHz}$		<0.02			<0.02			<0.02		%

Note 2: Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. Operating Ratings indicate conditions for which the device is functional, but do not guarantee specific performance limits.

Note 3: Unless otherwise specified the absolute maximum negative input voltage is equal to the negative power supply voltage.

Note 4: Any of the amplifier outputs can be shorted to ground indefinitely, however, more than one should not be simultaneously shorted as the maximum junction temperature will be exceeded.

Note 5: For operating at elevated temperature, these devices must be derated based on a thermal resistance of  $\theta_{JA}$ .

Note 6: The LF147 is available in the military temperature range  $-55^\circ\text{C}$  to  $T_A \leq 125^\circ\text{C}$ , while the LF347B and the LF347 are available in the commercial temperature range  $0^\circ\text{C}$  to  $T_A \leq 70^\circ\text{C}$ . Junction temperature can rise to  $T_J \text{ max} = 150^\circ\text{C}$ .

Note 7: Unless otherwise specified the specifications apply over the full temperature range and for  $V_S = \pm 20\text{V}$  for the LF147 and for  $V_S = \pm 15\text{V}$  for the LF347B/LF347.  $V_{OS}$ ,  $I_B$ , and  $I_{OS}$  are measured at  $V_{CM}=0$ .

Note 8: The input bias currents are junction leakage currents which approximately double for every  $10^\circ\text{C}$  increase in the junction temperature,  $T_J$ . Due to limited production test time, the input bias currents measured are correlated to junction temperature. In normal operation the junction temperature rises above the ambient temperature as a result of internal power dissipation,  $P_D$ .  $T_J = T_A + \theta_{JA} P_D$  where  $\theta_{JA}$  is the thermal resistance from junction to ambient. Use of a heat sink is recommended if input bias current is to be kept to a minimum.

Note 9: Supply voltage rejection ratio is measured for both supply magnitudes increasing or decreasing simultaneously in accordance with common practice from  $V_S = \pm 5\text{V}$  to  $\pm 15\text{V}$  for the LF347 and LF347B and from  $V_S = \pm 20\text{V}$  to  $\pm 5\text{V}$  for the LF147.

Note 10: Refer to RETS147X for LF147D and LF147J military specifications.

Note 11: Max. Power Dissipation is defined by the package characteristics. Operating the part near the Max. Power Dissipation may cause the part to operate outside guaranteed limits.

Note 12: Human body model,  $1.5\text{ k}\Omega$  in series with  $100\text{ pF}$ .

# LM741 Operational Amplifier

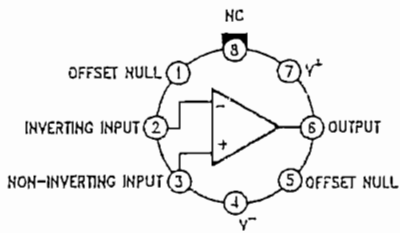
## General Description

The LM741 series are general purpose operational amplifiers which feature improved performance over industry standards like the LM709. They are direct, plug-in replacements for the 709C, LM201, MC1439 and 748 in most applications. The amplifiers offer many features which make their application nearly foolproof: overload protection on the input and output, no latch-up when the common mode range is exceeded, as well as freedom from oscillations.

The LM741C is identical to the LM741/LM741A except that the LM741C has their performance guaranteed over a 0°C to +70°C temperature range, instead of -55°C to +125°C.

## Connection Diagrams

Metal Can Package

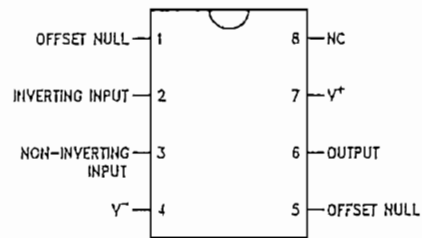


DS009341-2

Note 1: LM741H is available per JM38510/10101

Order Number LM741H, LM741H/883 (Note 1),  
LM741AH/883 or LM741CH  
See NS Package Number H08C

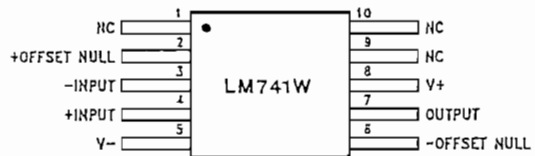
Dual-In-Line or S.O. Package



DS009341-3

Order Number LM741J, LM741J/883, LM741CN  
See NS Package Number J08A, M08A or N08E

Ceramic Flatpak

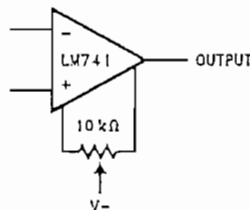


DS009341-6

Order Number LM741W/883  
See NS Package Number W10A

## Typical Application

Offset Nulling Circuit



DS009341-7

## Absolute Maximum Ratings (Note 2)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

(Note 7)

	LM741A	LM741	LM741C
Supply Voltage	±22V	±22V	±18V
Power Dissipation (Note 3)	500 mW	500 mW	500 mW
Differential Input Voltage	±30V	±30V	±30V
Input Voltage (Note 4)	±15V	±15V	±15V
Output Short Circuit Duration	Continuous	Continuous	Continuous
Operating Temperature Range	-55°C to +125°C	-55°C to +125°C	0°C to +70°C
Storage Temperature Range	-65°C to +150°C	-65°C to +150°C	-65°C to +150°C
Junction Temperature	150°C	150°C	100°C
Soldering Information			
N-Package (10 seconds)	260°C	260°C	260°C
J- or H-Package (10 seconds)	300°C	300°C	300°C
M-Package			
Vapor Phase (60 seconds)	215°C	215°C	215°C
Infrared (15 seconds)	215°C	215°C	215°C
See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.			
ESD Tolerance (Note 8)	400V	400V	400V

## Electrical Characteristics (Note 5)

Parameter	Conditions	LM741A			LM741			LM741C			Units
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
Input Offset Voltage	$T_A = 25^\circ\text{C}$										
	$R_S \leq 10\text{ k}\Omega$					1.0	5.0		2.0	6.0	mV
	$R_S \leq 50\Omega$		0.8	3.0							mV
Average Input Offset Voltage Drift	$T_{AMIN} \leq T_A \leq T_{AMAX}$										$\mu\text{V}/^\circ\text{C}$
	$R_S \leq 50\Omega$			4.0							mV
	$R_S \leq 10\text{ k}\Omega$						6.0			7.5	mV
Average Input Offset Current Drift				15							$\mu\text{A}/^\circ\text{C}$
Input Offset Voltage Adjustment Range	$T_A = 25^\circ\text{C}, V_S = \pm 20\text{V}$	±10				±15			±15		mV
Input Offset Current	$T_A = 25^\circ\text{C}$		3.0	30		20	200		20	200	nA
	$T_{AMIN} \leq T_A \leq T_{AMAX}$			70		85	500			300	nA
Average Input Offset Current Drift				0.5							$\text{nA}/^\circ\text{C}$
Input Bias Current	$T_A = 25^\circ\text{C}$		30	80		80	500		80	500	nA
	$T_{AMIN} \leq T_A \leq T_{AMAX}$			0.210			1.5			0.8	$\mu\text{A}$
Input Resistance	$T_A = 25^\circ\text{C}, V_S = \pm 20\text{V}$	1.0	6.0		0.3	2.0		0.3	2.0		M $\Omega$
	$T_{AMIN} \leq T_A \leq T_{AMAX}, V_S = \pm 20\text{V}$	0.5									M $\Omega$
Input Voltage Range	$T_A = 25^\circ\text{C}$							±12	±13		V
	$T_{AMIN} \leq T_A \leq T_{AMAX}$				±12	±13					V

## Electrical Characteristics (Note 5) (Continued)

Parameter	Conditions	LM741A			LM741			LM741C			Units
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
Large Signal Voltage Gain	$T_A = 25^\circ\text{C}$ , $R_L \geq 2\text{ k}\Omega$ $V_S = \pm 20\text{V}$ , $V_O = \pm 15\text{V}$ $V_S = \pm 15\text{V}$ , $V_O = \pm 10\text{V}$	50									V/mV V/mV
	$T_{AMIN} \leq T_A \leq T_{AMAX}$ , $R_L \geq 2\text{ k}\Omega$ , $V_S = \pm 20\text{V}$ , $V_O = \pm 15\text{V}$ $V_S = \pm 15\text{V}$ , $V_O = \pm 10\text{V}$	32									V/mV V/mV
	$V_S = \pm 5\text{V}$ , $V_O = \pm 2\text{V}$	10			25			15			V/mV
Output Voltage Swing	$V_S = \pm 20\text{V}$ $R_L \geq 10\text{ k}\Omega$ $R_L \geq 2\text{ k}\Omega$	$\pm 16$ $\pm 15$									V V
	$V_S = \pm 15\text{V}$ $R_L \geq 10\text{ k}\Omega$ $R_L \geq 2\text{ k}\Omega$				$\pm 12$ $\pm 10$	$\pm 14$ $\pm 13$		$\pm 12$ $\pm 10$	$\pm 14$ $\pm 13$		V V
Output Short Circuit Current	$T_A = 25^\circ\text{C}$	10	25	35		25			25		mA
	$T_{AMIN} \leq T_A \leq T_{AMAX}$	10		40							mA
Common-Mode Rejection Ratio	$T_{AMIN} \leq T_A \leq T_{AMAX}$ $R_S \leq 10\text{ k}\Omega$ , $V_{CM} = \pm 12\text{V}$ $R_S \leq 50\Omega$ , $V_{CM} = \pm 12\text{V}$				70	90		70	90		dB dB
	$T_{AMIN} \leq T_A \leq T_{AMAX}$ , $V_S = \pm 20\text{V}$ to $V_S = \pm 5\text{V}$ $R_S \leq 50\Omega$ $R_S \leq 10\text{ k}\Omega$	86	96								dB dB
Transient Response	$T_A = 25^\circ\text{C}$ , Unity Gain	Rise Time		0.25	0.8		0.3		0.3		$\mu\text{s}$
		Overshoot		6.0	20		5		5		%
Bandwidth (Note 6)	$T_A = 25^\circ\text{C}$	0.437	1.5								MHz
Slew Rate	$T_A = 25^\circ\text{C}$ , Unity Gain	0.3	0.7			0.5		0.5			V/ $\mu\text{s}$
Supply Current	$T_A = 25^\circ\text{C}$					1.7	2.8	1.7	2.8		mA
Power Consumption	$T_A = 25^\circ\text{C}$ $V_S = \pm 20\text{V}$ $V_S = \pm 15\text{V}$		80	150							mW mW
	$V_S = \pm 20\text{V}$ $T_A = T_{AMIN}$ $T_A = T_{AMAX}$			165							mW mW
LM741	$V_S = \pm 15\text{V}$ $T_A = T_{AMIN}$ $T_A = T_{AMAX}$					60	100				mW mW
						45	75				mW

Note 2: "Absolute Maximum Ratings" indicate limits beyond which damage to the device may occur. Operating Ratings indicate conditions for which the device is functional, but do not guarantee specific performance limits.

# Electrical Characteristics (Note 5) (Continued)

Note 3: For operation at elevated temperatures, these devices must be derated based on thermal resistance, and  $T_j$  max. (listed under "Absolute Maximum Ratings").  $T_j = T_A + (\theta_{JA} P_D)$ .

Thermal Resistance	Cerdip (J)	DIP (N)	HO8 (H)	SO-8 (M)
$\theta_{JA}$ (Junction to Ambient)	100°C/W	100°C/W	170°C/W	195°C/W
$\theta_{JC}$ (Junction to Case)	N/A	N/A	25°C/W	N/A

Note 4: For supply voltages less than  $\pm 15V$ , the absolute maximum input voltage is equal to the supply voltage.

Note 5: Unless otherwise specified, these specifications apply for  $V_S = \pm 15V$ ,  $-55^\circ C \leq T_A \leq +125^\circ C$  (LM741/LM741A). For the LM741C/LM741E, these specifications are limited to  $0^\circ C \leq T_A \leq +70^\circ C$ .

Note 6: Calculated value from:  $BW$  (MHz) =  $0.35/\text{Rise Time}(\mu s)$ .

Note 7: For military specifications see RETS741X for LM741 and RETS741AX for LM741A.

Note 8: Human body model,  $1.5 \text{ k}\Omega$  in series with 100 pF.

## Schematic Diagram

