

ESCUELA POLITECNICA NACIONAL

FACULTAD DE INGENIERIA ELECTRICA

TESIS DE GRADO

ILUMINACION PROGRAMABLE CONTROLADA

CON MICROCONTROLADOR

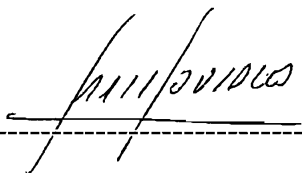
TESIS PREVIA A LA OBTENCION DEL TITULO DE

INGENIERO EN ELECTRONICA Y CONTROL

DIEGO HERNAN CASARES VALLEJO

1995

CERTIFICO QUE LA PRESENTE TESIS HA
SIDO DESARROLLADA EN SU TOTALIDAD POR
EL SEÑOR DIEGO HERNAN CASARES VALLEJO.



P.H.D. LUIS CORRALES

AGRADECIMIENTO.

Doy especialmente las gracias al Señor Ingeniero Alfonso Espinosa, Rector de la Escuela Politécnica Nacional, quién me dio la oportunidad de estudiar en tan prestigiosa Universidad.

Quiero dedicar un recuerdo especial por su valiosa ayuda de quién en vida fue Ingeniero Saul Briones. Con quién comencé este proyecto. También manifiesto mi agradecimiento al Doctor Luis Corrales por su inapreciable ayuda en la estructuración y enfoque del plan de trabajo que culminó esta tesis.

Gracias, con mucho cariño a la colaboración incalculable de mi querida madre. Quién siguió paso a paso el desarrollo de este proyecto.

ILUMINACION PROGRAMABLE CONTROLADA CON MICROCONTROLADOR.

INTRODUCCION

Iluminación no es otra cosa que el arte de alumbrar un sitio en la forma más adecuada. Muchos trastornos, dolores de cabeza, mareos, indigestiones, etc. Tienen origen en la mala distribución o la calidad defectuosa de la luz que alumbra nuestras tareas. Tres factores influyen sobre la eficiencia de la iluminación. El primero es el tamaño de los objetivos sobre los que la vista se halla concentrada; no es igual la cantidad de luz necesaria para jugar al ajedrez o para leer el diario. El segundo es la cantidad de luz disponible, medida en unidades llamadas lúmenes y bujías. el tercer factor es el contraste existente entre objetos y el fondo sobre el que se destaca; por ejemplo, entre las letras negras de esta página y el papel blanco sobre el que han sido impresas.

Cuando el foco de luz es visible y la luz se distribuye en todas direcciones sin obstáculos, se esta ante iluminación directa; cuando el foco se halla oculto y la luz se refleja por el techo y las paredes, la iluminación se llama indirecta. Resulta difícil calcular con exactitud la cantidad de luz más adecuada para un trabajo determinado. Si se sienta frente a una ventana en un día de sol brillante,

la intensidad de la iluminación será de 500 lux, que son unidades internacionales utilizadas para medir valores luminotécnicos. Sobre esta base , los especialistas recomiendan una intensidad de 150 lux para bibliotecas; de 80 para cuartos de baño; de 60 para el comedor y los dormitorios; de 40 para el recibidor, y se sólo 20 para escaleras y pasillos.

En el caso de set de televisión y teatro lo que se necesita es una combinación tanto de intensidades de luz como versatilidad de manejo de los sistemas de iluminación. Para lo que los técnicos han venido desarrollando según avanzaba la tecnología, sistemas cada vez más complejos primero comenzaron con sistemas de iluminación controlados manualmente, posteriormente se llegó a un grado de automatismo en donde predominaban prendidos y apagados de los sistemas de iluminación con secuencias completamente rígidas hasta llegar a la época actual en donde se ha llegado a controlar los sistemas de iluminación en forma computarizada.

El estudio, diseño y construcción de un sistema con microcontrolador será el objetivo de este tema de la presente tesis.

CONTENIDO

INTRODUCCION

CAPITULO 1: ASPECTOS GENERALES

		PAGINA
1	Introducción	2
1.1	Alternativas de control de iluminación	2
1.1.1	Control de Iluminación con resistencia variable.	3
1.1.2	Conmutadores de Estado Sólido utilizados en Control de Iluminación.	3
1.1.3	Sistemas de Control de regulación de Intensidad luminosa con Memoria.	4
1.1.4	Control de Iluminación con Microprocesador.	5
1.2	Alternativa de control propuesto.	5
1.2.1	Control de Iluminación con Microcontrolador.	5
1.2.2	Descripción del sistema escogido.	6
1.2.2.1	Diagrama general.	8
1.3	Descripción del equipo.	9

CAPITULO 2: DISEÑO DEL HARDWARE.

2.0	Introducción.	11
2.1	Diseño del Circuito de Sincronización y Control.	11
2.2	Diseño del Circuito de Potencia.	17
2.3	Interfaces.	19
2.4	Diseño de los Circuitos Auxiliares.	27
2.5	Diagrama General.	33

CAPITULO 3: DISEÑO DEL SOFTWARE.

3.0	Introducción.	36
3.1	Diagrama General de Flujo.	36
3.2	Control de Secuencias.	37

	PAGINA
3.3	Cambios de Programa. 40
3.4	Control en Tiempo Real. 49
 CAPITULO 4: PRUEBAS Y RESULTADOS	
4.0	Introducción. 52
4.1	Pruebas realizadas. 52
4.2	Programación del Sistema. 53
4.3	Mediciones de tiempos y secuencias experimentales. 53
4.4	Análisis Técnico - Económico. 59
4.5	Resultados. 67
 CAPITULO 5: CONCLUSIONES Y RECOMENDACIONES.	
5.1	Conclusiones. 79
5.2	Recomendaciones. 82
 BIBLIOGRAFIA: 85	
APENDICES:	
Anexo I:	Resultado del Análisis de Costos A.1
Anexo II:	Fotos del Aparato A.3
Anexo III:	Manual de Operación del Aparato A.4
Anexo IV:	Chips Principales del Sistema A.11

CAPITULO 1

ASPECTOS

GENERALES

1.0 INTRODUCCION

El presente trabajo tiene como objetivo general utilizar nueva tecnología en la iluminación programable de escenarios de televisión y teatro. Esta nueva tecnología implica la utilización de los microcontroladores. Idealmente, con la tecnología propuesta se tendrían las siguientes ventajas:

- a.- Facilidad de operación; ya que en base a un simple botón se podrían activar o desactivar diferentes canales en forma individual o simultanea.
- b.- Flexibilidad; pues con los colores básicos se podrían tener los colores secundarios. Y se podría coordinar la iluminación con diversos efectos especiales, incluyendo sonidos.
- c.- Programación; se podrá almacenar secuencias de iluminación en memoria.

Es pues el objetivo de esta tesis el diseñar y construir un sistema de control, fácil de manipular y que satisfaga las características mencionadas arriba.

1.1 ALTERNATIVAS DE CONTROL DE ILUMINACION.

Para dar una base de referencia, se analizan a continuación algunos circuitos

de control de este tipo de sistemas.

1.1.1 Control de iluminación con resistencia variable.

Uno de los sistemas más sencillos para regular el flujo luminoso es conectar una resistencia variable en serie con la lámpara a controlarse.

Las desventajas de este tipo de control es que no se puede automatizar su control, uno de los propósitos del presente trabajo.

La ventaja de este método está en su fácil construcción.

1.1.2 Conmutadores de estado sólido utilizados en control de iluminación.

Una mejor alternativa constituye el uso de conmutadores de estado sólido. Estos tienen gran velocidad de respuesta, ocupan poco espacio, tienen poco peso, son muy sensibles a las señales de mando, y son de funcionamiento estable.

Los conmutadores de estado sólido que se podrían emplear son Diodos, Scrs y Triacs.

En la práctica se ha observado que, para controladores de iluminación, los elementos de estado sólido son más fiables y eficientes que componentes

tradicionales como resistencias, núcleos magnéticos y otros.

Por si solos este tipo de controles no tienen la suficiente complejidad para utilizarlo en el sistema propuesto ya que, en este caso, se necesita modificar y grabar secuencias de iluminación y con este tipo de sistema no se puede realizar dichas variaciones y mucho menos grabar tal o cual secuencia. Sin embargo, dichos elementos se pueden usar como apoyo para sistemas más complejos en donde intervienen memorias, microprocesadores, microcontroladores etc.

1.1.3 Sistemas de control de regulación de intensidad luminosa con memoria.

En este tipo de sistemas, las secuencias de iluminación varían de acuerdo a lo grabado en la memoria o memorias utilizadas para el efecto. Con ayuda de elementos de estado sólido, se puede manejar fácilmente secuencias preestablecidas.

La desventaja que se tendría es que para modificar las secuencias de iluminación, habría que nuevamente grabar las memorias cambiando las secuencias ya grabadas; Con lo que no se tendría la facilidad de operación adecuada.

1.1.4 Control de iluminación con microprocesador.

Un sistema que puede manejar memorias con facilidad es un microprocesador. Este ocupa poco espacio, y puede manejar gran cantidad de datos que es lo que se necesita para sistemas de control de iluminación complejos.

El inconveniente de usar un microprocesador es que se requiere de memorias externas para el almacenamiento de programas y datos, lo que implica la implementación del hardware correspondiente.

1.2 ALTERNATIVA DE CONTROL PROPUESTO.

Frente a las alternativas mencionadas, se propone la que se describe a continuación.

1.2.1 Control de iluminación con microcontrolador.

La alternativa propuesta consiste en utilizar un microcontrolador que tiene en su interior su propia memoria. Esta presenta menos problemas en el hardware a implementarse; y por lo tanto, más confiabilidad y reducción de costos.

El único inconveniente que se podría tener radicaría en si una aplicación requiere de más memoria de la que se dispone.

1.2.2 Descripción del sistema escogido.

El sistema constará de 6 canales a los cuales se conectarán lámparas incandescentes. La carga total que se podrá conectar a cada canal será de 1.000 W; es decir, el equivalente a 10 focos de 100 W. El sistema deberá ser capaz de controlar el nivel de luminosidad de las lámparas conectadas a cada canal sea en forma individual o en conjunto. Para el control individual de cada canal se tendrá un potenciómetro. Adicionalmente a los potenciómetros individuales, se dotará al sistema de un potenciómetro " Master " el que actuará sobre todos los canales, al mismo tiempo.

Si bien un operador experimentado puede operar los controladores de iluminación comerciales con gran solvencia y versatilidad, la introducción de un adecuado grado de automatismo permitirá que el sistema sea, sobre todo, más confiable; acciones repetitivas, donde el operador podría equivocarse, podrían ser ejecutadas sin errores por un sistema automático de control.

Con este objetivo el sistema constará de circuitos electrónicos que permitirán por ejemplo " grabar " una serie de acciones y reproducirlos con solo presionar una tecla.

A más de la gran versatilidad de la opción descrita arriba, que deja absoluta libertad de acción a la creatividad del operador, limitada solamente por la "

capacidad de memoria " del sistema, se pre-grabarán las siguientes rutinas:

- a.- Secuencias.- Con este nombre se conoce a la acción de activar en forma secuencial a todos y cada uno de los canales.

Cuando se comience con el canal 1 y se termine en el canal 6 se tratará de una Secuencia Directa. Si se empieza por el canal 6 y se termina en el primer canal se tendrá el caso de una Secuencia Inversa. Este tipo de barrido de canales puede servir para sincronizar el ritmo de la música con el tiempo de barrido de los canales, en ambas secuencia. Este tipo de efecto se utiliza con ritmos musicales rápidos.

- b.- Se podrá realizar efectos especiales como generar los colores del arco iris. Si las lámparas son unidireccionales es posible combinar los diferentes colores, proyectar los sobre un fondo adecuado, y generar colores combinados. Estos efectos pueden ser utilizados cuando los ritmos musicales son lentos.

- c.- La intensidad de los canales se podrá escoger a voluntad. Esto permitirá iluminar sectores del escenario o iluminar áreas de acuerdo al uso del escenario.

- d.- Por medio de un interfase RS232 se podrá programar mediante computador externo secuencias.

1.2.2.1 DIAGRAMA GENERAL.

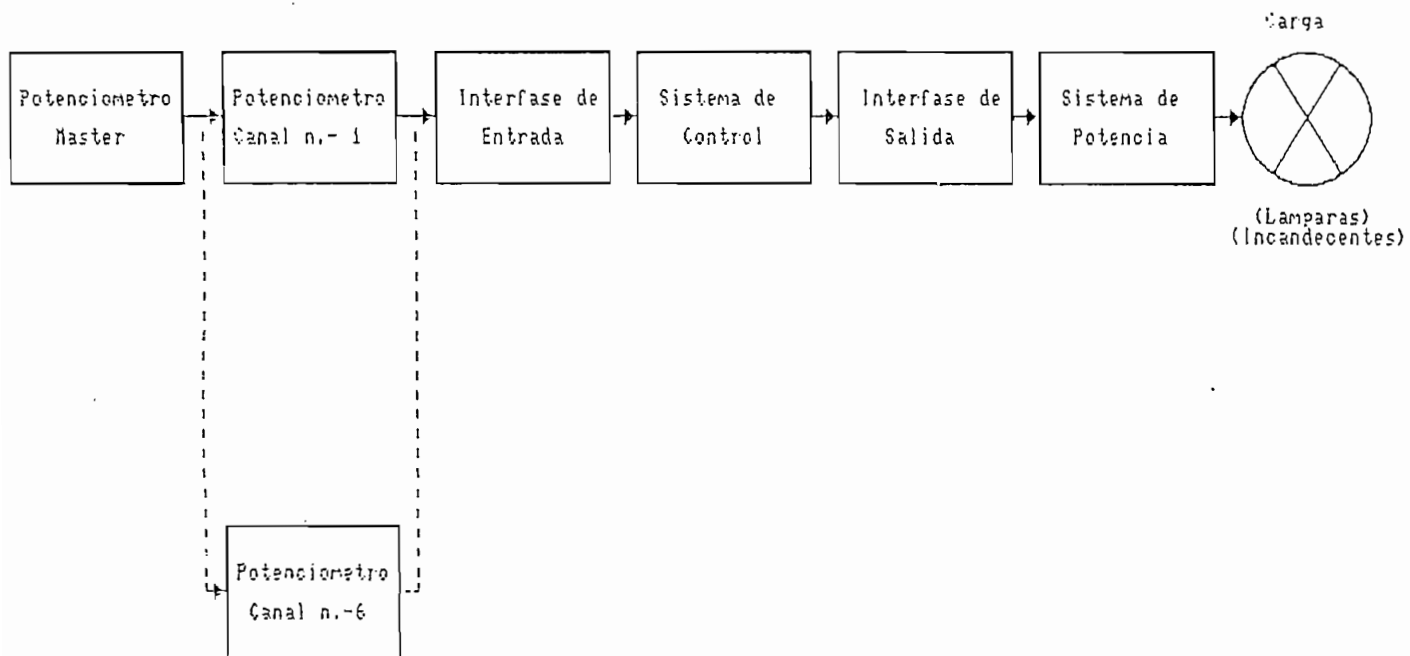


Figura 1.1 Diagrama General de Bloques (Se muestra completo solo un canal).

1.3 DESCRIPCION DEL EQUIPO.

Un esquema simplificado de uno de los seis canales del sistema se muestra en la Figura 1.1 en donde esta su diagrama funcional. El funcionamiento de este es igual al de los otros seis.

La salida de cada canal dependerá de la posición que tenga el potenciómetro de entrada respectivo. Con este potenciómetro lo que se hace es manipular un voltaje DC que es el que decide el valor de la potencia que se entregará a la carga. El voltaje de control DC dependerá también de un potenciómetro de control total llamado Master.

La señal analógica entregada por los dos potenciómetros se convertirá en digital por medio de un interfase. Pulsadores individuales permitirán al operador decidir qué señal de qué canal será convertida a digital.

Una vez en forma digital, una unidad de control se encargará de procesar la información y de acuerdo a la misma pasará a controlar la sección de potencia de cada canal. Para esto, la señal digital entregada por el sistema de control es convertida a pulsos de comando que activarán un triac que es el elemento conmutador que permitirá que la carga (los focos incandescentes) trabaje de acuerdo a lo escogido por el usuario.

CAPITULO 2

DISEÑO

DEL

HARDWARE

2.0 INTRODUCCION

Este capítulo trata del diseño del Hardware implementado para controlar cada uno de los 6 canales que conforman el sistema. En resumen, para controlar cada uno de los canales se optó por el método de control de ángulo de fase de onda completa. De acuerdo a los potenciómetros individuales de cada canal y al potenciómetro Master, se variará el ángulo de disparo de un Triac, el elemento de control final.

2.1 DISEÑO DEL CIRCUITO DE SINCRONIZACION Y CONTROL.

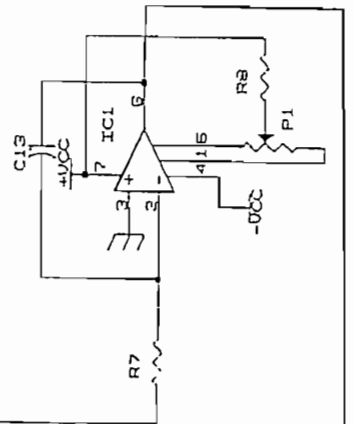
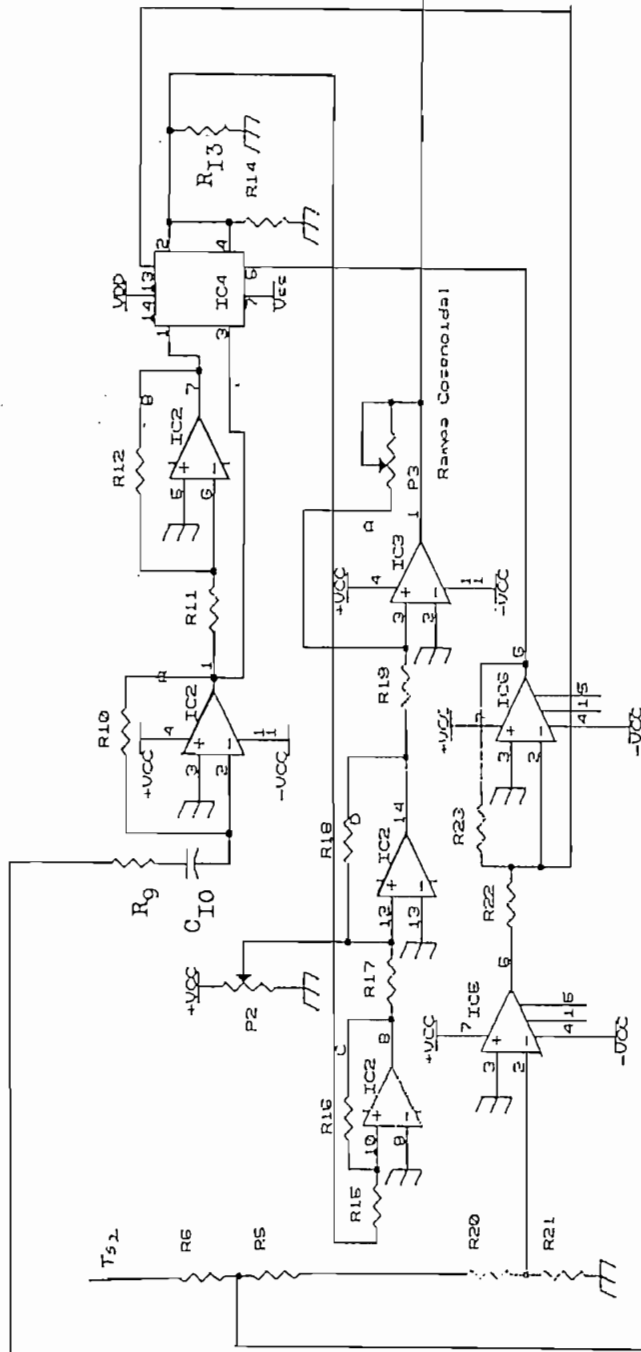
En el método de control de fase es indispensable sincronizar el circuito de disparo y control con la señal de la red. Esto se obtiene tomando una muestra de la señal de la red, mediante uno de los taps del secundario del transformador principal del aparato.

Puesto que cada canal será controlado por potenciómetros lineales, un estándar en la fabricación de estos aparatos, se ve la necesidad de que se implemente un control lineal. Para esto es necesario generar, dentro del sistema de control de fase, una señal Rampa-Cosenoidal.

Los potenciómetros, master e individual, que controlan cada canal, entregan un

voltaje de control DC. Este voltaje es comparado con la señal Rampa-Cosenoidal. Producto de esta comparación se obtiene la señal de control deseada.

Para obtener la rampa cosenoidal y la comparación con la señal de referencia y obtener la señal de control de los diversos canales se empleó el circuito de la Figura 2.1.



Escuela Politécnica Nacional	
Facultad de Ingeniería Eléctrica	
Figura:	Diseño 1
Lamina:	2.1 Diego Hernán Casares Vallejo
Diseño del circuito de sincronización y control.	

2.1.1.1 Generación de la señal rampa-cosenoidal.

Un transformador independiza la tarjeta de control de la de voltaje de la red. De una de las tomas (Ts_2) del secundario se toma una muestra mediante un divisor de tensión conformado por las resistencias R_5 y R_6 (1 M ohm y 10 K ohm, respectivamente), con lo que se tiene un voltaje de 6,25 mV, con una frecuencia igual a la de la red, que es aplicada al amplificador IC_1 (LM741).

Esta señal se la integra, mediante el amplificador operacional IC_1 (LM741), obteniéndose una señal de voltaje de forma cosenoidal. La señal integrada tiene una componente continua que se elimina con ayuda del condensador C_{10} ($0.1 \mu F$) en conjunto con el amplificador operacional IC_2 (LM324), R_9 y R_{10} que constituyen un amplificador estable de alterna. La frecuencia de corte de este conjunto se la ajustó experimentalmente, buscando valores que eliminen adecuadamente la componente de continua en un tiempo razonablemente rápido. Esta resultó en aproximadamente 30 Hz.

$$f_c = \frac{1}{2 \pi R C}$$

$$R_9 = 10K \text{ y } C_{10} = 0,1\mu F$$

$$f_c = 1/(2\pi \cdot 47K \cdot 0,1\mu F)$$

$$f_c = 33,86 \text{ Hertz}$$

La señal coseno (Señal integrada forma coseno Figura 2.2) se la invierte (Señal coseno invertida Figura 2.2). La inversión se realiza con el mismo IC₂ (LM324) parte B (Figura 2.1).

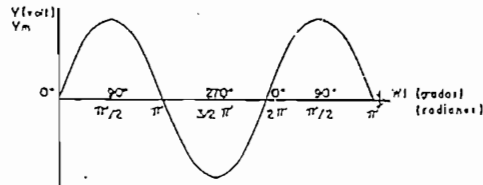
Para tener la Rampa - Cosenoidal se necesita sumar dos voltajes cuya forma de onda está representada en la Figura 2.2 (Primera señal para la suma y Segunda señal para la suma).

Para obtener este tipo de ondas se necesita de las dos señales de voltaje de forma de onda cosenoidal y cosenoidal invertida. Estas se las deja pasar a través de un switch de estado sólido IC₄ (CD4016) en semiperíodos adecuados. La onda coseno pasa entre 0 a π (Primera señal para la suma Figura 2.2), la señal Coseno invertida entre π a 2π (Segunda señal la suma Figura 2.2). Las señales de control para el switch de estado sólido son proporcionadas por los amplificadores operacionales IC₅ y IC₆ (LM741). El amplificador operacional IC₅ está como detector de cruce por cero de la señal que se toma desde el transformador Ts₂ y el integrado IC₆ está como inversor de la señal de salida del integrado anterior, que es lo que proporciona las señales de control adecuadas para el manejo de IC₄.

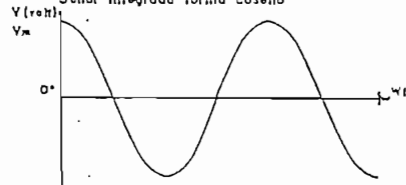
FORMAS DE ONDA .

Figura 2 2

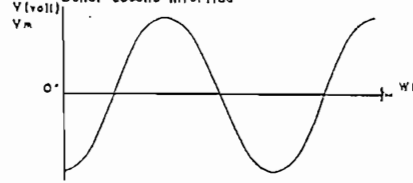
Señal de forma seno igual que la red



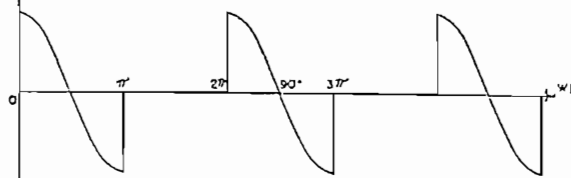
Señal integrada forma coseno



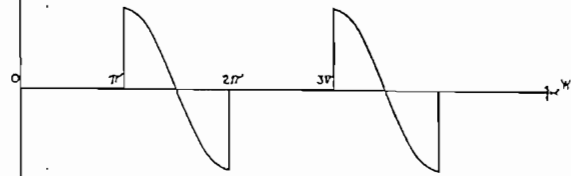
Señal coseno invertida



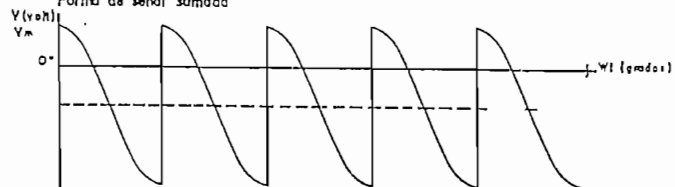
Primera señal para la suma



Segunda señal para la suma



Forma de señal sumada



Redmpa cosenoidal

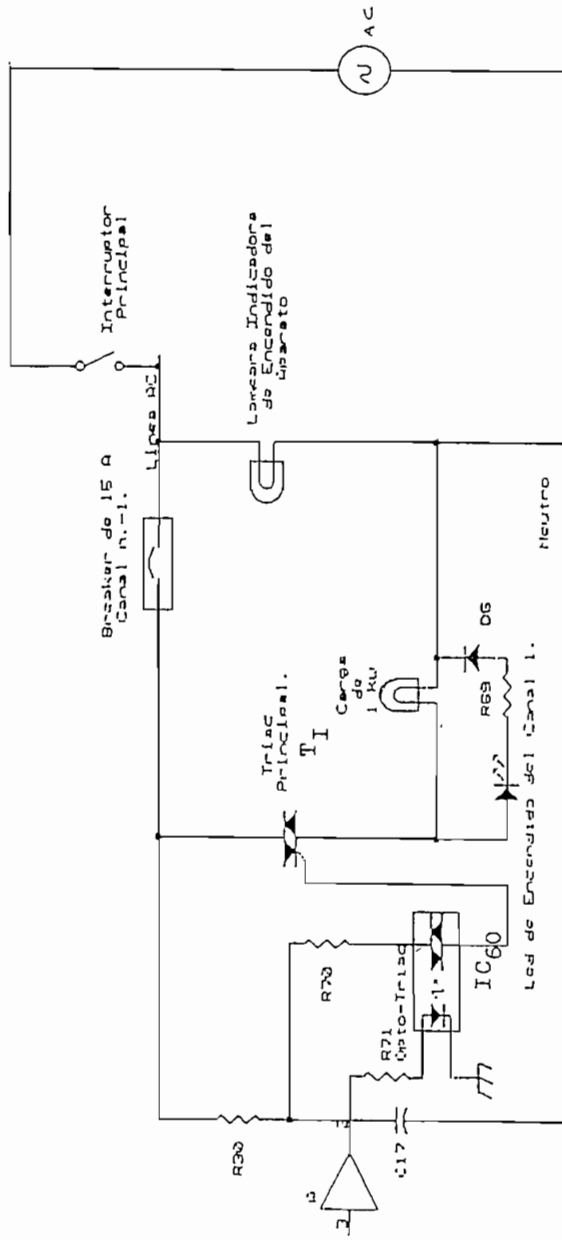


La suma se realiza en el amplificador operacional IC_2 (LM324 parte C), obteniéndose una rampa cosenoidal (forma de onda sumada Figura 2.2) pero que no está entre el rango de 0 a 5 voltios que es el que se desea. Por lo tanto, mediante los integrados IC_2 parte D (trabajando como sumador) y IC_3 parte A (LM324, trabajando como amplificador) se realiza el ajuste con ayuda de los potenciómetros P_2 y P_3 . Obteniéndose una Rampa - Cosenoidal perfecta (Rampa Cosenoidal Figura 2.2).

2.2 DISEÑO DEL CIRCUITO DE POTENCIA.

Como se mencionó, se decidió hacer un control de ángulo de fase de onda completa para manejar la carga constituida por lámparas incandescentes que suman una potencia total de 1 KW. Por seguridad, a cada canal se le añadió un breaker de 15 A; además, un led (en serie con una resistencia limitadora de corriente y un diodo para su protección) indica el estado canal (Figura 2.3).

Para tener un control de ángulo de fase de onda completa se seleccionó un triac, el cual deberá soportar una corriente de por lo menos 10 amperios. Por seguridad se escogió un triac (T_1) de mayor capacidad de corriente (15 A) y voltaje (400 V), el ECG56006. El activado de la compuerta del triac, se logra con ayuda de un optotriac (IC_{60}).



Escuela Politécnica Nacional	
Facultad de Ingeniería Eléctrica	
Figura: Diseño:	
2,3	Diego Hernán Casaraca Vallejo
Lamina:	Diseño del circuito de potencia.

La señal de control que llega al optotriac, como ya se mencionó, es producto de la comparación de la señal Rampa-Cosenoidal y un voltaje DC de control.

2.3 INTERFACES.

Se construyeron 2 interfaces: una de entrada para la conversión análogo/digital, entre otra de sus funciones, y una de salida para reinvertir el proceso; es decir, proporcionar la conversión digital/análoga. De esta forma se acopla el mundo real que se desea monitorear y controlar con los niveles de voltaje con que opera el microcontrolador y sus circuitos de complemento.

2.3.1 Interfaz de entrada.

A la interfaz de entrada (Favor referirse a Figura 2.4, Diagrama del Interfaz) le llegan los siguientes voltajes:

- 1) un voltaje continuo de $5 V_{cc}$, uno para cada canal, a través de los denominados "interruptores de encendido".

- 2) un voltaje continuo de $5 V_{cc}$, a través 8 interruptores, SW_7 hasta SW_{12} y SW_{152} hasta SW_{153} , a los que se les ha asignado las funciones siguientes: SEQUENCE, PROGRAM, SOLO, BUMP, INVERSO, AUTOMATIC, RUN, y MANUAL.

- 3) un voltaje continuo de $5 V_{cc}$, a través de potenciómetros que controlan cada canal en forma individual y de 2 potenciómetros a los que se les asignado las funciones de Master y Fide.
- 4) un voltaje continuo de $5 V_{cc}$, uno para cada una de las siguientes funciones: Fide Time, Speed y Time, a través de sus respectivos potenciómetros.

El voltaje continuo que llega desde los interruptores de encendido tiene como finalidad habilitar cada uno de los canales: un 1 lógico (5 V) habilitará el canal y un 0 lógico (0 V) lo desactivará. Esta señal digital va a un circuito retenedor tipo D (tri-state de 8 bits disparable por pulsos positivos de voltaje), el IC₂₀ (74LS373). Una señal de habilitación proveniente del pórtilo P₂ del microcontrolador, a través de un integrado retenedor tipo D (IC₂₄, 74LS373) y un decodificador (IC₃₀, 74LS150), determinará cuando la información del retenedor deberá aplicarse al pórtilo 0 del microcontrolador. Con esta información, éste decide qué canal debe activarse. El pórtilo P₂ del microcontrolador es de 8 bits, de los cuales, los seis primeros bits sirven para direccionar al decodificador, en donde los cuatro primeros bits sirven también para direccionar las conversiones de los integrados A/D (AD080) IC₂₂ y IC₂₃.

El voltaje digital que se aplica desde los interruptores SW₇ y SW₁₂, tiene como finalidad desencadenar las funciones SQ (Secuencia), P (switch de listo para

continuar), SL (Solo), B (Bump), INV (Inverso), AUTO (Automático), RUN (corrida de programa), y MANUAL (para funcionamiento manual), funciones que se han implementado dentro del microcontrolador durante su programación. La señal que viene desde cada uno de estos interruptores primero llega a otro retenedor, el IC₂₁ (74LS373). Igualmente, esta información ingresa al pÓrtico 0 del microcontrolador, cuando éste habilite al retenedor mediante bits que salen del pÓrtico P₂ y que son procesados por el retenedor Tipo D IC₂₄ y el decodificador IC₃₀.

El tercer voltaje, a pesar de provenir también de una fuente de 5 V_{cc}, recibe un tratamiento distinto. A diferencia de los 2 voltajes anteriores, no interesa generar 1s o 0s lÓgicos con este voltaje, sino que los 5 V continuos, controlados por 8 potenciómetros (P₁₉ al P₂₄, P₁₄ y P₁₇), son tratados como una señal analÓgica que es convertida a digital por medio del IC₂₂ (ADC0808). Los 6 potenciómetros (P₁₉ al P₂₄) tienen como finalidad regular el nivel de la potencia entregada a la salida de cada canal, en forma individual. Los 2 potenciómetros restantes, denominados MASTER y FIDE, cumplen las funciones siguientes:

El control MASTER regula también la potencia de salida pero de todos los canales a la vez, de allí su denominación.

El control FIDE afecta también a todos los canales pero en una forma más compleja. En primer lugar, por medio de programación se ingresan dos valores

para cada canal: 1) la máxima potencia de salida y 2) el tiempo, denominado el FIDE TIME, que debe demorarse el canal en llegar a la misma. Por ejemplo, si para el canal 1 se ingresó una potencia máxima del 50% y un tiempo de 5 s (puede variarse desde 3s hasta 105 s), la salida de este canal máximo debe llegar hasta el 50 % de su potencia máxima en un tiempo de 5 s.

La información entregada por el conversor A/D (IC₂₂) va también al pórtico 0 del microcontrolador, luego de que éste (desde el pórtico 2, y por medio del retenedor IC₂₄ y el decodificador IC₃₀) habilite a los circuitos retenedores y al conversor A/D.

El cuarto voltaje, al igual que en el caso anterior, se trata de voltajes continuos convertidos a digitales, por medio del IC₂₃ (ADC0808), y que corresponden a los 3 potenciómetros (P₁₈, P₂₅ y P₂₆), denominados FIDE TIME, SPEED y TIME, cumplen las funciones siguientes:

El control FIDE TIME, como ya se explico, trabaja en conjunto con el control FIDE y es el tiempo que se demora un canal en llegar al porcentaje de potencia designado por FIDE.

El control SPEED determina la velocidad de barrido de los canales cuando el sistema ha sido programado para que trabaje en secuencia directa.

El control TIME también determina la velocidad de barrido de los canales pero en secuencia inversa.

La información entregada por el conversor A/D (IC_{23}) va también al pórtilo 0 del microcontrolador, luego de que éste (desde el pórtilo 2, y por medio del retenedor IC_{24} y el decodificador IC_{30}) habilite a los circuitos retenedores y al conversor A/D.

El funcionamiento del decodificador es como sigue. A cada salida del decodificador le corresponde: a la salida 0, el retenedor de entrada IC_{20} (74LS373), a la salida 1 el retenedor de funciones IC_{21} (74LS373), a la salida 2, el conversor A/D IC_{22} (AD0808), y a la salida 3, el conversor A/D IC_{23} (AD0808). El activado se realiza en forma secuencial; es decir, se empieza poniendo un 1L a la salida 0 y así sucesivamente hasta llegar a la salida 3. De esta forma, se realiza lo que podría llamarse la lectura de los datos de entrada. Note que el microcontrolador controla esta lectura secuencial por medio de su pórtilo P_2 , en donde escribe el código que, al llegar a las entradas A, B, C, y D del decodificador, habilitará la salida pertinente. En este caso la primera entrada le indica al microcontrolador que canales están habilitados para que este lo procese.

Luego de que se recibe toda la información discreta, se comienza a recibir la información analógica, los direccionamientos para multiplexar las diversas

entradas analógicas se realiza con los bit del 0 al 2 del pórtico P_2 a través del registro tri-state IC_{24} (74LS373) ya mencionado; ingresando todo el tiempo la información por el pórtico P_0 .

La información analógica esta constituida por el dato analógico del potenciómetro del canal 1, 2, 3, 4, 5, 6, Master y Fide en el primer conversor.

En el segundo conversor esta la información analógica de Time Fide, Speed y Time.

2.3.2 INTERFACES DE SALIDA.

En el interfaz de salida se procesa la siguiente información:

- 1) señales analógicas, las mismas que se generan en conversores D/A, cuyos datos de entrada son mantenidos por retenedores tipo D (74LS373), los mismos que a su vez reciben la información del pórtico P_1 a través de un retenedor de la misma clase IC_{24} .
- 2) señal digital, que proviene así mismo del pórtico P_1 a través del retenedor IC_{24} antes mencionado, y va a otro retenedor del mismo tipo IC_{86} .

Las señales analógicas corresponden a información procesada que debe ser

enviada a los diferentes circuitos de salida. Y es el p rtico P1 del microcontrolador el que trasmite esta informaci n en un principio como digital, a trav s de un biestable tipo D tri-state IC₂₈ (74LS373) de 8 bits. Estos datos de salida pasan a 11 buffers de tres estados (MM74C240, IC₅₈, IC₅₉, IC₆₂, IC₇₈, IC₇₅, IC₇₃, IC₇₀, IC₆₈ y IC₆₇) los que permiten decidir que informaci n pasa. Los buffers a su vez est n conectados a 11 retenedores tipo D (74LS373, IC₆₄, IC₇₄, IC₇₆, IC₇₉, IC₇₁, IC₈₈, IC₈₆, IC₉₄, IC₉₅), los cuales son habilitados en secuencia por el microcontrolador (desde el p rtico 2, y por medio del retenedor IC₂₄ y el decodificador IC₃₀). A diferencia del interfaz de entrada, aqu  los retenedores no solo dejan pasar la informaci n en el momento que son habilitados sino que la mantienen con el objeto de que la misma sea convertida a se al anal gica en los respectivos conversores D/A (DAC8080, IC₅₄, IC₅₂, IC₅₀, IC₄₈, IC₄₆, IC₄₄) en cuya salida tienen operacionales (IC₅₅, IC₅₃, IC₅₁, IC₄₉, IC₄₇, IC₄₅ y IC₈₅) como parte de la configuraci n t pica recomendada por el fabricante de dichos chips. Las se ales anal gicas corresponden a los seis canales y a Time, Master y Fide Time. Una vez que se tiene la se al anal gica deseada,  sta va a compararse: en el caso de los seis canales con la Rampa-Cosenoidal; en el caso del Time y Fide Time con valores fijos, para que a la salida se visualice su valor por medio de leds.

De la se al digital, el primer bit se utiliza para el encendido del led cuya funci n es indicar al operador del aparato que el mismo esta listo para continuar (led amarillo); el segundo bit, se utiliza para activar una alarma de error en caso

hubiera un error de operación; los restantes bits sirven para conectar, con la ayuda de buffers inversores (CD4050M), a seis relays que conectan las salidas de los conversores D/A a los comparadores finales de los seis canales con la Rampa-Cosenoidal.

2.4 DISEÑO DE CIRCUITOS AUXILIARES.

Se considera circuito auxiliar a los circuitos que, a pesar de ser una y otra vez usados en los diversos y distintos subsistemas, no constituyen parte fundamental en este trabajo; por ejemplo, el circuito de polarización. Se incluyen también circuitos adicionales especiales, como el de comunicación serial con computador externo.

2.4.1 Tarjeta de polarización.

Los elementos que contiene este aparato y las funciones que ofrece el mismo obligó a que se diseñe una fuente de alimentación multifuncional para que de esta manera se pueda manejar elementos de diferentes tecnologías como: TTL, RTL, ECL, familias MOS, etc. y se pueda además implementar con facilidad interfaces con aparatos externos.

El diseño final, Figura 2.5, está formado básicamente de un transformador T_1 en cuyo primario esta ubicado un varistor de protección de sobretensiones o

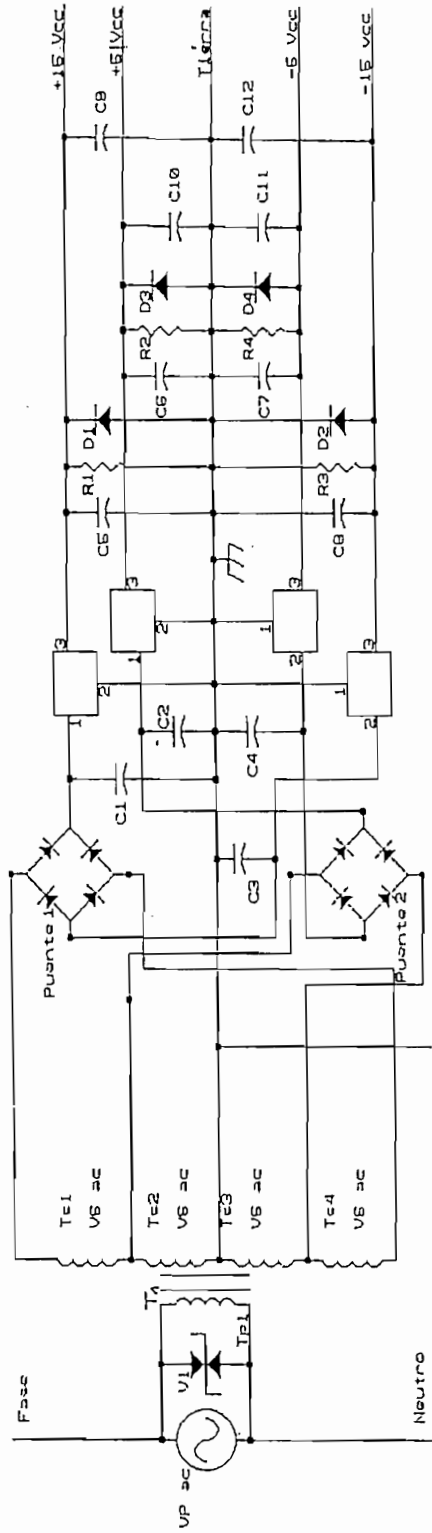
picos abruptos. En su secundario se tiene los voltajes alternos adecuados para la rectificación, siendo el tap central el que se utiliza como referencia a tierra. La relación de transformación es de $n = 18$ obteniéndose en cada devanado del secundario $6,25 V_{RMS}$.

Una vez con la tensión de alimentación adecuada en el secundario, de los puentes rectificadores 1 y 2 se obtienen los voltajes de polarización adecuados.

Se utilizaron reguladores de voltaje con capacidad máxima de un amperio para las fuentes de +15, -5, -15 voltios y 5 amperios para la fuente de 5 voltios, los mismos que dan una señal de corriente continua. Se emplearon resistencias de precisión en paralelo para emparejar los voltajes positivos con los negativos, dentro de un rango de error menor a 100 mV (o sea menos del 1%), para cumplir con las especificaciones del fabricante de los reguladores de voltaje.

A la salida de los reguladores se emplearon diodos para proteger de corto circuitos a tierra a los reguladores de voltaje, igualmente para cumplir con otro requerimiento del fabricante de los reguladores.

Por último se agrego condensadores de tantalio de $0.1 \mu F$ para un mejor filtrado de ruido en cada una de las salidas de las diferentes fuentes e, incluso, se conectó condensadores de desacoplamiento en los chips para evitar ruido.



Escuela Politécnica Nacional
Facultad de Ingeniería Eléctrica
Figura: Diseño:
2.5 Diego Hernán Casares Vallejo
Lamina: Diseño del circuito de polarización

2.4.2 Tarjetas de señalización luminosa.

Como se quería un aparato fácil de manejar, se diseñó una tarjeta de señalización de los principales potenciómetros del sistema; tales como, los potenciómetros Master (P (P₁₅), Fade Time (P₁₈) y Speed (P₂₆).

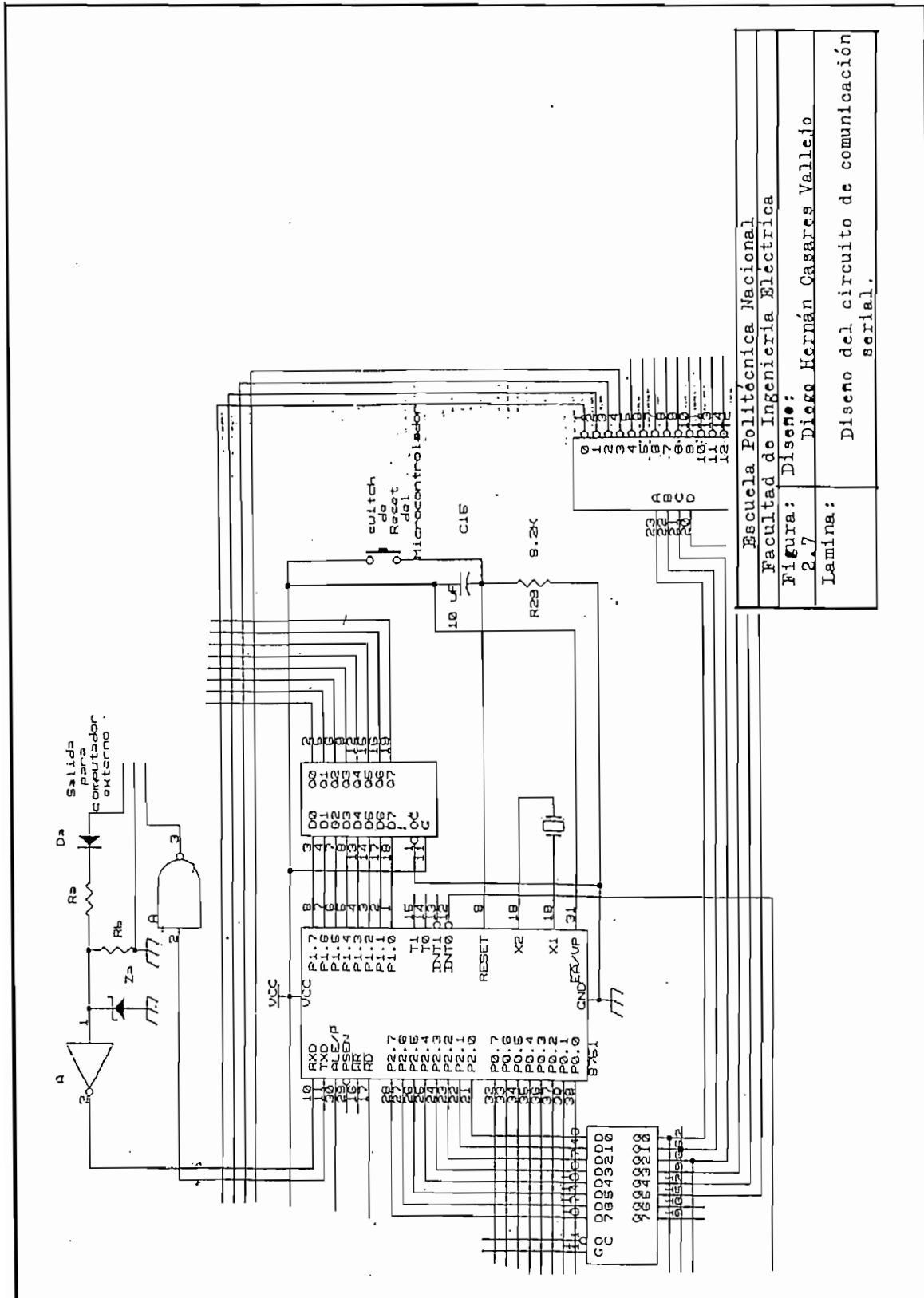
El circuito implementado, Figura 2.6, toma la información proveniente de los potenciómetros que tienen señalización y la compara con valores fijos entregados por doce amplificadores operacionales (LM324, IC₃₁, IC₃₂, IC₃₃, IC₃₄, IC₃₅ y IC₃₆). El resultado final es que los leds de señalización indican al usuario valores proporcionales a la posición de los potenciómetros.

2.4.3 Circuito de comunicación serial.

En el aparato se implementó un circuito de comunicación serial (Figura 2.7) que en su función de transmisión servirá para futuros proyectos; por ejemplo, para grabar en un PC las secuencias.

El circuito de recepción recibe información desde el pin 2, **Tx**, del conector RS232 de un computador PC. Esta información pasa a través de un diodo que solo deja pasar los picos positivos de dicha información. Debe notarse que el estándar RS232 define para los 2 estados lógicos los valores de +12 Vdc

y -12 Vdc. Como el microcontrolador solo trabaja en niveles TTL, se tuvo que implementar un circuito de conversión a esos niveles: un zener de 5.1 voltios, una resistencia R_s de 1 K ohn. Finalmente, la información llega al pórtico serie del microcontrolador a través de un inversor.



Escuela Politécnica Nacional	
Facultad de Ingeniería Eléctrica	
Figura:	Diseño:
2.7	Diego Hernán Casares Vallejo
Lamina:	Diseño del circuito de comunicación serial.

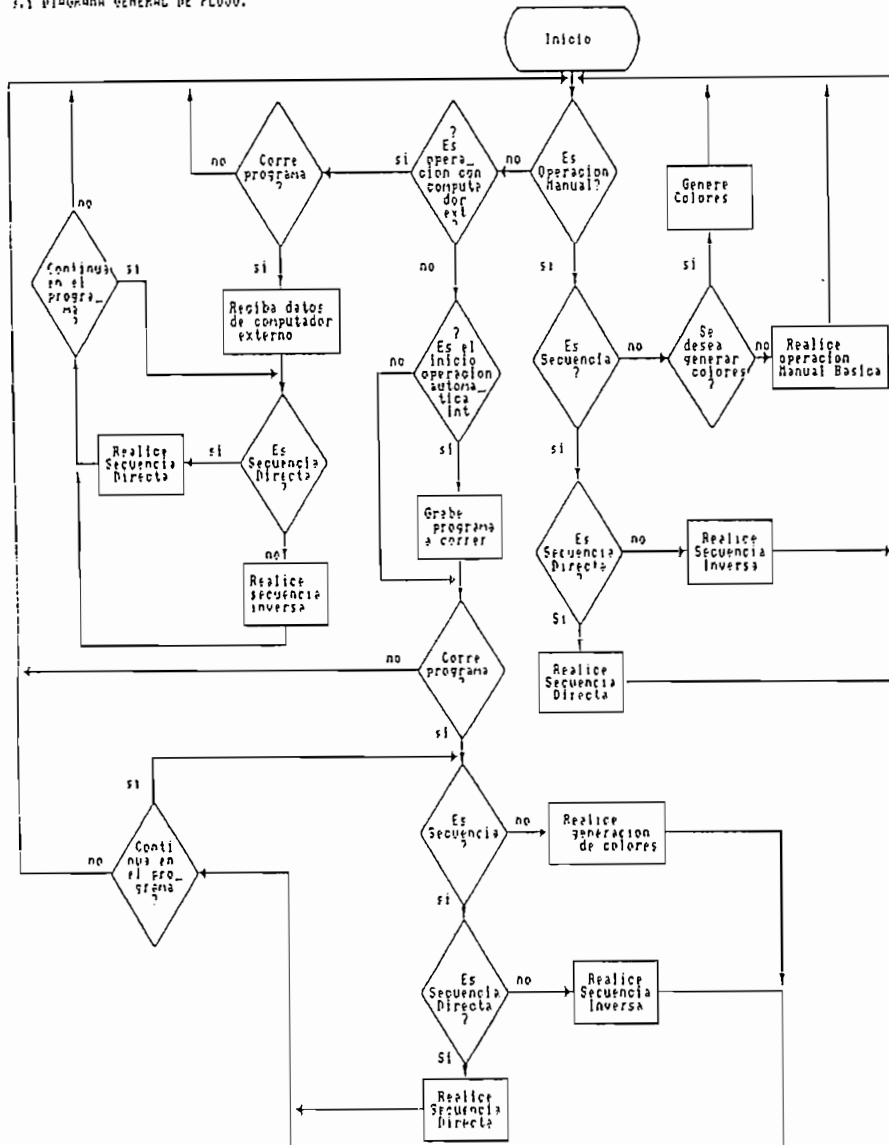
CAPITULO 3
DISEÑO
DEL
SOFTWARE

3.0 INTRODUCCION

Este capítulo trata del software implementado, para cumplir las siguientes funciones:

- Manejo del Hardware.
- Ejecución de los Programas de Control Manuales y Automáticos
- Control de los Procesos de Entrada y de Salida.

3.1 PROGRAMA GENERAL DE FLUJO.



3.2 CONTROL DE SECUENCIAS.

La información digital que recibe el microcontrolador, en el pórtico P_0 , es almacenada en memoria. Esta información, que puede representar un proceso o un valor, será transmitida por el pórtico P_1 y direccionado por el pórtico P_2 para que la misma llegue a la salida correspondiente de acuerdo al proceso o valor deseado en dicha salida.

El primer dato recopilado es almacenado en la localidad 20H. Este primer dato constituye el dato principal de los diferentes procesos; cada bit representa un proceso y, en algunos casos, la combinación de los mismos significan también ejecución de nuevos procesos.

Los bits de la localidad de memoria 20H, desde el bit $b_{0,0}$ hasta el bit $b_{0,7}$, corresponden a: SQ (Sequence), P (Continue programa), SL (Solo), B (Bump), INV (Inverso), AUTO (Automático), RUN (Correr) y MANUAL (Manual), respectivamente.

En el caso de secuencia se puede trabajar en tres modos diferentes:

- a.- Manual, que es una forma de operación directa; es decir, todo lo que el usuario procesa el microcontrolador lo ejecuta instantáneamente.

- b.- Automática, en donde la operación depende de los datos grabados por el usuario en memoria para que el microcontrolador lo procese.
- c.- Computador externo, en el cual el microcontrolador recibe los datos transmitidos desde un computador personal, el cual previamente ha almacenado la información tecleada por el usuario, y los ejecuta cuando el operador le envía la señal de mando.

Todos estos modos de operación trabajan con las mismas localidades de memoria, 2BH y 2CH, del microcontrolador. Estas corresponden al tiempo de barrido total de secuencia directa y secuencia inversa, respectivamente.

Como el dato almacenado tanto en 2BH como en 2CH es tiempo de barrido total, este dato tiene que ser dividido para seis, puesto que el sistema tiene seis canales, con lo que se obtiene el tiempo de prendido individual de cada canal.

El microcontrolador, con localidades de memoria de 8 bits, puede grabar valores de 0 a 255. En el caso de secuencia, los valores que puede tomar son de 6 a 255, ya que si se considera por ejemplo 0 significaría 0 segundos de tiempo total de barrido de los canales, lo cual no tiene sentido. El límite inferior de 6 se debe a que se tienen 6 canales; por lo mismo, el dato se debe dividir para 6 para obtener el tiempo de prendido individual de cada canal.

Los valores grabados en memoria para el barrido total de los canales tienen que procesarse de manera que se pueda obtener tiempo real en el trabajo del aparato. Esto se consigue de la forma siguiente:

Como los valores de barrido total tienen que ser divididos para 6, el tiempo de prendido para cada canal tomará valores de 1 a 42. En tiempo real, esto corresponde desde 0,029 segundos hasta 1,25 segundos, respectivamente. Estos tiempos se generan en lazos de retardo implementados como subrutinas del programa grabado en el microcontrolador. Así, si el valor almacenado en las localidades de memoria 2BH para secuencia directa (2CH, para secuencia inversa) es 6, este representa 3315 vueltas dentro de los lazos de retardo o también 119988 ciclos de reloj. En tiempo real esto significa aproximadamente 0,029 segundos. Si el valor almacenado es 255, el tiempo generado será 1,25 segundos. En la determinación de estos tiempos hay que considerar que el cristal con el cual está trabajando el microcontrolador es de 4 MHz.

El segundo dato grabado es guardado en la localidad 21H. De éste, cada bit representa un canal; así, si el primer bit es 1 lógico significa que el canal No. 1 está habilitado, si es 0 lógico el canal No. 1 está deshabilitado. Por lo tanto, solo interesan los valores tomados por los bits desde el 0 al 5 (uno para cada canal).

En secuencias, a más de calcular el microcontrolador el tiempo de prendido de

cada canal, éste determina qué canales están habilitados. Si se ha seleccionado secuencia directa, el proceso que realiza el microcontrolador es transmitir la información a la salida de cada canal en forma ascendente: primero activará el canal 1, luego el 2 y así sucesivamente hasta el canal 6; siempre y cuando éstos estén habilitados; es decir, el micro solo manda la información a los canales habilitados. Si un canal, por ejemplo el canal 1, no está habilitado, el micro ignorará al canal 1 y continuará la secuencia desde el No. 2.

En secuencia inversa ocurre exactamente lo mismo, con la única diferencia que el barrido se realiza en forma descendente: primero mandará la información al canal 6, luego al 5 y así sucesivamente hasta el canal 1; dependiendo también de que canales están habilitados.

3.3. CAMBIOS DE PROGRAMA.

En modo automático, el sistema tiene dos posibilidades de operación: con programa interno y con computador externo. Estas se describen a continuación.

Para ingresar en este modo de operación se debe seleccionar la opción **Auto (Automático)**. A la misma se accesa si el operador externamente a seleccionado esta opción al presionar el pulsador AUTO (P_{i52}) cuyo dato es ingresado al acumulador del microcontrolador por medio del pórtilo P_0 . En estas condiciones

es posible usar una subrutina para determinar qué seleccionó el usuario como opción de trabajo. Así, si en el acumulador el bit 5 (Auto) está en 1 lógico y los demás bits en 0 lógico (SQ, P, SL, B, INV, RUN y MANUAL); es decir, si el número hexadecimal grabado es 20H (00100000, en binario), se enciende un led amarillo que indica al usuario que el sistema está listo para recibir los primeros datos. Se pueden grabar hasta tres programas consecutivos, los mismos que pueden ser almacenados en memoria y ejecutados en el instante que el usuario lo desee.

Para entender mejor como se cambian y ejecutan los programas, a continuación se describe el mapa de memoria:

Localidad. Información guardada.

13H a 1FH Localidades de memoria usadas para preservar datos de la subrutina automático (AUTO).

20H Dato principal de operación en el cual los bits tienen la siguiente información
SQ (Secuencia), P (Continúa programa), SL (Solo), B (Bump), INV (Inverso), AUTO (Automático), RUN

(Correr programa), MANUAL (Manual); donde el primer bit corresponde a SQ y así sucesivamente hasta llegar a Manual que corresponde al último bit de la localidad de memoria.

- 21H 1 bit corresponde a la alarma, el 2do. bit al led amarillo que indica si el aparato esta listo para continuar, y los siguientes bits guarda la información de los seis canales que indican si estos están o no habilitados.
- 22H Dato de intensidad de luz del canal 1.
- 23H Dato de intensidad de luz del canal 2.
- 24H Dato de intensidad de luz del canal 3.
- 25H Dato de intensidad de luz del canal 4.
- 26H Dato de intensidad de luz del canal 5.

27H	Dato de intensidad de luz del canal 6.
28H	Valor de voltaje del Master.
29H	Valor de voltaje del Fide.
2AH	Valor de voltaje de Fide Time.
2BH	Tiempo de barrido Speed para secuencia directa.
2CH	Tiempo de barrido Time para secuencia inversa.
2DH hasta 38H	El dato de Fide y Fide Time de cada uno de los canales.
3AH	El resultado del cálculo del tiempo que permanecerá prendido cada uno de los canales en secuencia directa (Speed/6).
3BH	Resultado del cálculo del tiempo que permanecerá prendido cada uno de los canales en secuencia inversa (Time/6).

3CH hasta 75H

Almacenamiento de los cálculos que toma como base los datos de Fide y Fide Time, de cada canal, para desarrollar el programa de generación de colores.

76H y 77H

Sirven para operaciones de localización de otras localidades de memoria en el programa de generación de colores.

79H hasta 7FH

Datos usados en los procesos automáticos y en el conteo de lazos de retardo.

3.3.1. Automático Interno.

El sistema acepta la posibilidad de grabar tres programas.

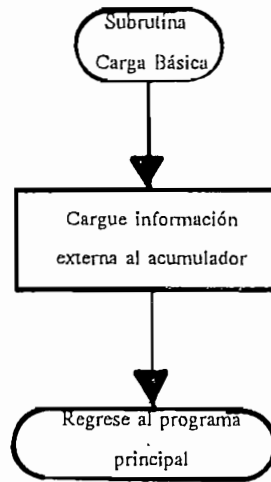
Una vez que se seleccionó AUTO y el led amarillo se enciende, el operador puede escoger de entre tres posibilidades de trabajo:

1. secuencia directa,
2. secuencia inversa, y

3. generación de colores.

Una vez que ha decidido en que modo de operación va a trabajar, debe poner el dato y activar los interruptores: primero RUN (SW_{12}) y después P (SW_8). Esta información es leída constantemente en el acumulador, hasta que el dato 62H (1100010, en binario) le indica al sistema que puede proceder a transferir el dato ingresado por el usuario a la localidad de memoria correspondiente.

Para explicar esto último mejor, a continuación se describe como se procede al almacenamiento de datos desde las diferentes subrutinas. Como se observa en el diagrama general de flujo, el programa principal tiene múltiples cambios de operación de acuerdo al deseo del usuario. La primera decisión que el usuario debe tomar es sobre operar el sistema manual o automáticamente. Pero esta información, y de hecho cualquier otra información, necesita ser ingresada para que el sistema la procese y ejecute. Con este propósito, el sistema lee constantemente en el acumulador la información externa que ingresa a través del pórtico P_0 por medio de la subrutina **carga básica**, denominada así ya que ingresa la información básica de decisión del operador. Esta subrutina esta ubicada en cada bifurcación del programa principal. A continuación se muestra el flujograma de esta subrutina.



El programa principal entonces actúa en base a los resultados proporcionados por la subrutina carga básica y llama nuevas subrutinas.

Continuando con la operación automática, se mencionó que el sistema comienza grabando el modo de operación (secuencia directa, secuencia inversa y generación de colores) y luego los canales habilitados. Siempre los dos primeros datos grabados indican el modo de operación y los segundos datos qué canales han sido habilitados. A continuación, el sistema indica que ya grabó este primer par de datos prendiendo intermitente el led amarillo.

Luego se procede con el segundo par de datos que indican nuevamente al

sistema el segundo modo de operación y los canales habilitados. Para esto se procede primero a desconectar el interruptor P (Listo para continuar, SW₈) y a continuación se desconecta el interruptor RUN (Corre programa, SW₁₂). Nuevamente el sistema indica al usuario que esta listo para recibir nuevos datos al dejar de prender intermitentemente su led amarillo. Se repite todo este proceso hasta tener tres pares de datos que es la capacidad de trabajo en este modo de operación.

Si los programas escogidos fueron secuencia directa o secuencia inversa, el operador debe también escoger los tiempos de barrido con los que correrán estos programas. Esto se realiza simplemente colocando los valores deseados en los potenciómetros Speed o Time respectivamente.

Pero si la opción escogida es generación de colores, el operador luego de haber escogido los tres pares de datos, tiene que escoger el tiempo que cada canal tomará hasta llegar a la intensidad determinada por el potenciómetro **FIDE**. Para esto se recurre a la ayuda del potenciómetro **FIDE TIME**. Puesto que el sistema tiene seis canales, se necesita realizar esta operación 6 veces, usando el procedimiento anterior y grabando 6 pares de datos.

Una vez almacenados todos los datos, si el usuario desea inmediatamente correr el primer programa debe mantenerse en la opción automática y conectar el interruptor RUN (SW₁₂). El aparato se mantendrá en el programa pregrabado

hasta que el usuario desconecte el interruptor RUN (SW_{12}). En este punto, el operador puede decidir si desea correr el siguiente programa pregrabado o utilizar las otras opciones: manual o computador externo. Si decide regresar para usar el siguiente programa pregrabado debe emplear igual procedimiento al que uso con el primer programa y de igual manera con los siguientes programas pregrabados.

3.3.2. Automática con computador externo.

En este proceso, la transmisión de datos se realiza desde el pórtico serial del computador externo, por medio de cable, hasta el sistema.

Primero se presiona el pulsador de automático (AUTO, P_{152}) y el interruptor SL (Solo, SW_9) que indica al sistema que va a trabajar con un computador externo. Luego se conecta el interruptor P (listo para continuar, SW_8) para que el sistema quede listo para recibir los datos desde el computador externo y correr el programa transmitido por el mismo. En el acumulador, por medio del pórtico P_0 y mediante la subrutina de Carga Básica, se ingresa 26H (en binario, 00100110) que indica que la decisión del usuario es utilizar al sistema en automático con computador externo.

Con el programa que se corre en computador externo se puede escoger dos

opciones: secuencia directa y secuencia inversa. Luego es necesario dar valores de barrido y transmitir los datos.

Si se desea cambiar de datos simplemente se desconecta el interruptor P, se ingresan los nuevos datos y se escoge nuevamente la opción que se desee. Luego, se conecta nuevamente P y se transmiten los nuevos datos; así sucesivamente.

Si se desea salir de la opción "Automática con computador externo", se desconecta el interruptor SL y luego el interruptor P. Con esto el led amarillo se prende y el sistema está listo para trabajar en cualquiera de las opciones anteriores.

3.4. CONTROL EN TIEMPO REAL.

La opción en "Tiempo real" necesita el sistema cuando va a ejecutar los modos de operación de secuencia y generación de colores. Esto se logra de la siguiente manera:

Secuencias.- Este modo de operación, "tiempo real", se logra por medio de subrutinas de retardo que se basan en un cierto número de lazos de retardo; 3315 lazos representan 120012 ciclos de reloj que en tiempo real constituyen 0,03 segundos. Si se considera que el cristal con el que trabaja el

microcontrolador es de 4 MHz y si el número almacenado en la localidad de memoria de barrido de canales es 1; sea este el que corresponde a Speed (Secuencia directa) o Time (Secuencia inversa), el retardo introducido será de 5 ms, tiempo que permanecerá prendido cada canal en este modo de operación.

Si el valor grabado en la localidad de memoria que corresponde Speed (secuencia directa) o Time (secuencia inversa) es el valor máximo; o sea, 255, (recuerde que el micro en este caso trabaja con localidades de memoria de 8), en este caso el retardo sería igual a 1,27 s.

Generación de Colores.- También aquí se genera tiempo real con lazos de retardo que en este caso están constituidos por 65025 lazos equivalentes a 230712 ciclos de reloj y que corresponden, en tiempo real, a 0,06 s; esto corresponde a una unidad de tiempo. Si se tienen 255 unidades de tiempo se tendrá en tiempo real 14,7 s.

En este caso, cada unidad de tiempo (0,06 s) sirve para que el programa que se ha grabado en el micro aumente la luminosidad en proporción al tiempo que va transcurriendo hasta llegar a su máxima intensidad de luz. Por lo tanto, para que un canal alcance la intensidad máxima en un tiempo máximo preestablecido transcurrirá un tiempo real de aproximadamente 2'27". No hay que olvidar que los valores éstos corresponden a los valores almacenados en memoria con el nombre de Fide Time.

CAPITULO 4
PRUEBAS
Y
RESULTADOS

4.0 INTRODUCCION

En este capítulo se hace una descripción de las pruebas realizadas, se muestran los resultados obtenidos y, al final, se efectúa un análisis de costos del sistema.

4.1 PRUEBAS REALIZADAS.

Las pruebas que se realizaron son:

1. Medición de potencia suministrada a la carga vs. escala del potenciómetro.
2. Medición de tiempos de barrido en secuencia directa e inversa.
3. Se experimentó con efectos de sombras en la opción de generación de colores con diferentes tiempos.

4.1.1. Medición de la Potencia Suministrada.

Esta prueba trata de comprobar la linealidad que existe entre la potencia de salida y la escala de los potenciómetros de los diferentes canales.

La escala de los potenciómetros de control de cada uno de los canales está

marcada con una escala de 0 hasta 10. Cada número representa la potencia que se puede suministrar a la carga y como la intensidad de la luz es proporcional a la potencia; por lo tanto, cada número corresponderá a un tanto por ciento de la intensidad máxima que las lámparas incandescentes puede alcanzar; así, si el potenciómetro está en la división 4, el sistema deberá proporcionar el 40 % de la potencia máxima que dicho canal puede suministrar, o, lo que es lo mismo, un 40 % de la iluminación total de dicho canal.

Para comprobar la linealidad entre la posición de los potenciómetros y la potencia de salida, se situó el cursor de cada potenciómetro en varias posiciones. Para cada posición, se calculó la potencia de salida en base a las mediciones de la onda de voltaje que se hicieron por medio de un osciloscopio. Una muestra de estas ondas de voltaje se muestran en la Figura 4.1. Los resultados se tabulan a continuación en el numeral 4.3.

4.1.2 Mediciones en "Secuencia Directa e Inversa".

Con esta prueba se trata de determinar la correspondencia que existe entre la posición del cursor en la escala de los potenciómetros SPEED y TIME y los tiempos de barrido reales en operación de secuencia directa como inversa, respectivamente. Al final esto permitiría determinar entre que rangos el ojo humano puede distinguir el prendido y apagado de los diferentes canales.

Las pruebas que se realizaron, tanto en secuencia Directa como Inversa, consistió en situar el cursor de los potenciómetros en diferentes valores de la escala y medir el tiempo que los mismos representaban. Teóricamente, si los potenciómetros Speed y Time se ubican por ejemplo en 2, al estar los potenciómetros marcados de 0 a 10, esto implicaría que el respectivo canal demorará el 20 % del tiempo total que se demoraría si el potenciómetro estuviera en la posición 10; en cuyo caso es de 1,27 segundos.

Los resultados que se obtuvieron se muestran en las Tabla 4.1 y Tabla 4.2 en el numeral 4.3 a continuación:

4.1.3 Generación de colores.

Estas pruebas se hicieron para comprobar si el sistema era capaz de generar ciertos efectos especiales como mezclas de colores y experimentos con sombras. Una muestra de los resultados que se obtuvieron se muestran en las fotografías pertinentes del numeral 4.3.

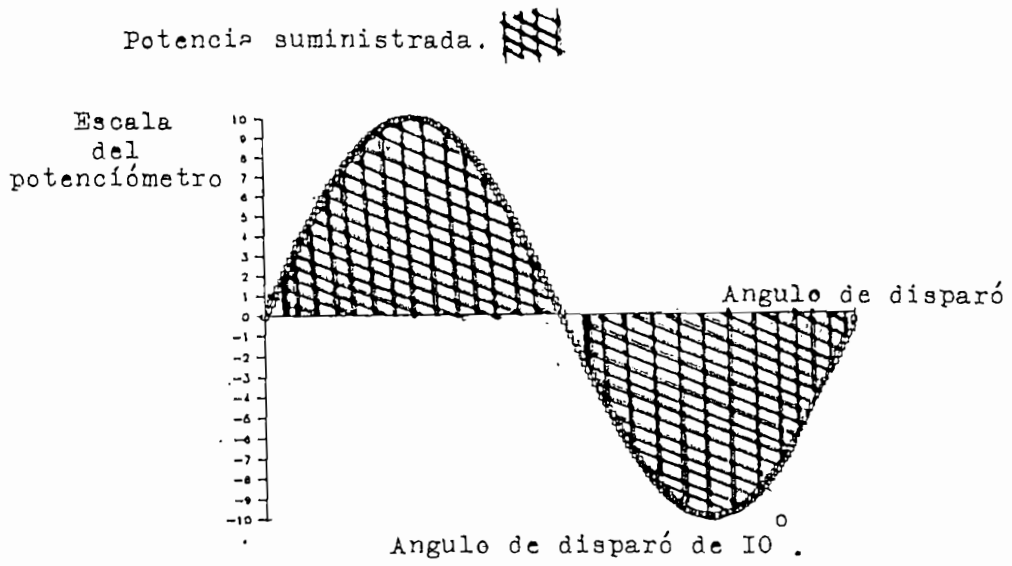
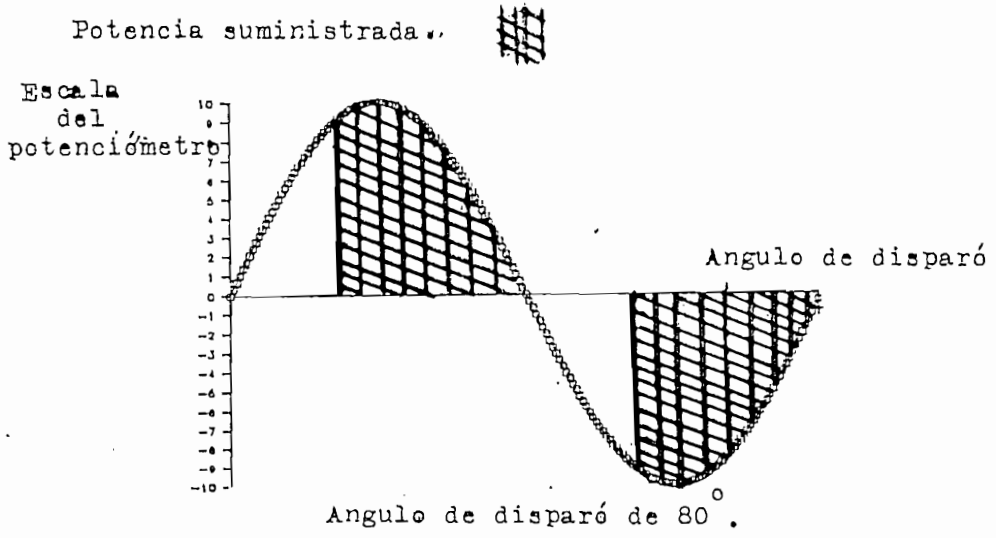


Figura 4.I

Adicionalmente, se midió el tiempo en que se llega a una situación de iluminación máxima. Estos tiempos están tabulados en el numeral 4.3.

4.2 PROGRAMACION DEL SISTEMA.

Como ya se mencionó, programar el sistema o hacer cambios de programación es muy fácil. En esta fase de las pruebas se probaron todas las opciones de programación existentes y se corrieron los programas grabados. Durante la ejecución de los programas se observó si había consistencia entre lo que se grabó y lo que el sistema estaba ejecutando.

En el desarrollo de estas pruebas no se observaron errores en el sistema y esto se podrá corroborar durante las pruebas demostrativas que se hagan del presente trabajo.

4.3 MEDICIONES DE TIEMPOS Y SECUENCIAS EXPERIMENTALES.

En este acápite se muestran los resultados que se midieron durante las diferentes pruebas.

4.3.1 Secuencia directa.

Se midieron 10 tiempos de barrido para 10 posiciones del potenciómetro **SPEED**.

Las mediciones promedio del tiempo de barrido total de los seis canales en segundos y de acuerdo a las diez divisiones fue:

Tabla 4.1. Tiempos de barrido secuencia directa.		
División.	Tiempo de barrido total (segundos).	Tiempo de barrido por canal (segundos).
1	½"	0,08"
2	1"	0,16"
3	2"	0,33"
4	3"	½"
5	4"	0,6"
6	5"	0,8"
7	6"	1"
8	6½"	1,08"
9	7"	1,16"
10	7½"	1 ¼"

El tiempo de barrido para cada canal fue calculado dividiendo el tiempo de barrido total para 6. En todas estas pruebas la intensidad luminosa se mantiene en su valor máximo.

4.3.2 Secuencia inversa.

Para estas mediciones se empleó el potenciómetro **TIME**.

Tabla 4.2. Tiempos de barrido secuencia inversa.		
División.	Tiempo de barrido total (segundos).	Tiempo de barrido por canal (segundos).
1	½"	0,08"
2	1"	0,16"
3	2"	0,33"
4	3"	½"
5	4"	0,6"
6	5"	0,8"
7	6"	1"
8	7"	1,16"
9	7½"	1¼"
10	8"	1,33"

El tiempo de barrido por canal también se calculó dividiendo el tiempo de barrido total para 6. También en este caso la intensidad luminosa se mantuvo en su valor máximo.

4.3.3 Generación de colores.

En este caso, los tiempos que se indican a continuación se refieren al tiempo que tarda el sistema en alcanzar la intensidad máxima. El potenciómetro involucrado es el denominado **FIDE TIME**.

Tabla 4.3. Tiempos límites para Generación de Colores.	
División.	Tiempo de llegada a la máxima iluminación.
1	3½"
2	7"
3	20"
4	25"
5	30"
6	50"
7	54"
8	1'
9	1'20"
10	1'40"

Los resultados de las pruebas con intensidades, que variaban también de 0 a 10, para obtener diferentes tonalidades de luz y sombras a diferentes alturas se muestran en las fotografías a continuación.

4.4. ANALISIS TECNICO-ECONOMICO.

En este acápite se hace una análisis comparativo tanto técnico como económico del sistema aquí desarrollado frente a sus similares comerciales.

4.4.1. Análisis Técnico.

Para el análisis técnico se tomó como referencia equipos de similares características que se pueden encontrar en el mercado local y que se hallan dentro de un rango de costo parecido al del presente trabajo. Los equipos que se emplearon para la comparación son: Consolas de Iluminación, Dimmer y Aparatos Generadores de Colores.

4.4.1.1 Aparatos Comerciales con Características Técnicas Parecidas al Diseño Implementado.

En la Tabla 4.4 se muestran los resultados de comparar la presente tesis con consolas de 4, 8 o 12.

Tabla 4.4. Resultados comparación con consolas.					
		Consola 4	Consola 8	Consola 12	Tesis
1.-	Salidas analógicas de 0-10 Vdc.	Si	Si	Si	Si
2.-	Puede manejar de dos a tres escenarios simultáneamente.	Si	Si	Si	No
3.-	Cada canal tiene dos funciones de control de encendido y control atenuador de 0-10 Vdc (0-100%).	Si	Si	Si	Si
4.-	Tiene control maestro para apagado.	Si	Si	Si	Si
5.-	Tiene un atenuador master por escenario.	Si	Si	Si	Si
6.-	Control de apagado total.	Si	Si	Si	Si
7.-	Indicadores LED para cada canal.	Si	Si	Si	Si
8.-	Capacidad de generar secuencias automáticas directas e inversas.	Si	Si	Si	Si
9.-	Interfase de transmisión serial.	Si	Si	Si	Si
10.-	Interfase de transmisión serial para trabajo con computador externo.	No	No	No	Si
11.-	Se puede realizar secuencias directas e inversas desde computador externo.	No	No	No	Si

En la Tabla 4.5 se comparan las características técnicas para manejo de la parte de potencia de 4, 8 o 12 canales entre los equipos comercialmente conocidos como Dimmer y el presente trabajo.

Tabla 4.5. Resultados de comparación con Dimmers.

		Dimmer 4.	Dimmer 8.	Dimmer 12.	Tesis.
1.-	Interfase de recepción Serial.	Si	Si	Si	Si
2.-	Con capacidad de manejar canales de 600W por canal.	Si	Si	Si	Si
3.-	Con capacidad de manejar canales de 1KW por canal.	Si	Si	Si	Si
4.-	Tiene filtros de alta frecuencia.	Si	Si	Si	No

En aparatos de generación de colores se tiene algunas de las siguientes características en comparación con el sistema implementado:

Tabla 4.6. Resultados de comparación con aparatos generadores de colores.			
		Aparatos comerciales de generación de colores.	Tesis.
1.-	Tiene espejos internos con capacidad de movimiento circular o vertical y horizontal.	Si	No
2.-	Se puede generar colores multidicrónicos.	Si	No
3.-	Tiene en su interior lentes de altísima calidad azules, cianégero y amarillo.	Si	No
4.-	Se pueden grabar de 1 a 8 programas.	Si	Hasta 3
5.-	Tienen capacidad de manejar Gobos (Placas metálicas con figuras de estrellas, círculos, cuadrados, etc, a través de los cuales pasan los rayos de luz generándose figuras de colores).	Si	No
6.-	Se puede generar colores en base a variaciones de la intensidad luminosa a diferentes tiempos con los tres colores básicos.	No	Si

4.4.2. Análisis Económico.

En el análisis económico de un producto deben considerarse los siguientes elementos que aportan al costo neto y total del mismo.

4.4.2.1. Costos directos.

Estos son todos los costos que se producen en el proceso de manufactura del sistema experimental en estudio. Dentro de estos costos están:

1. la materia prima, y
2. la mano de obra directa.

La materia prima en este caso está representada por todos los materiales que forman parte del producto terminado. El costo de la materia prima en este caso alcanzó la suma de 2'498.351 sucres; un desglose de los materiales se tiene en el anexo 1.

En lo que a la mano de obra directa se refiere, en este caso está constituida por obreros contratados en la manufactura del chasis del sistema y los honorarios del diseñador del sistema. Incluso se deberían, aunque aquí no se lo hace, cargar a los costos el asesoramiento técnico del profesor director de tesis.

Entonces, si se considera que el tiempo de desarrollo del prototipo duro dos años de trabajo y considerando un sueldo promedio de un Ingeniero Electrónico de 600.000 sucres y el costo de los obreros de 30.000 sucres por chasis. Se tiene un total de 14'430.000 sucres.

4.4.2.2. Costo Indirecto de Manufactura.

Este costo incluye fletes. En este caso se tienen que incluir fletes expresos de materia prima pues se importó chips, por la premura del tiempo, vía DHL. Con este sistema se realizaron cinco importaciones con un costo promedio de 25.000 sucres; lo que da un total de 125.000 sucres.

Al sumar costos directos e indirectos se tiene un gran total de 17'053.351 sucres.

4.4.3. Costos de Sistemas Similares.

En el mercado en Quito hay muy pocos locales dedicados a la venta de sistemas de iluminación para espectáculos y estos pocos proveedores venden sus productos en dólares. Se debe aclarar que la venta de este tipo de productos se lo hace por partes; así, lo que corresponde en esta tesis a producción de secuencias Directa e Inversa, en el mercado se comercian consolas de varias capacidades de salida y que tienen la posibilidad de manejar dos escenarios. Una consola que maneja 8 canales por escenario pero que no tienen la posibilidad de grabar un programa cuestan un promedio de 394 dólares; es decir, aproximadamente 875.074 sucres (2221 sucres el dolar).

Lo que corresponde en la tesis de grado a la salida de potencia, pero sin

protecciones de corriente (breakers), cuesta 639 dólares (1'419.219 sucres) con capacidad de 1000 watios y capacidad de manejar 4 canales. En el mercado a estos dispositivos se les conoce como Dimmers.

La Generación de Colores constituye otro aparato que en el caso de los almacenes de venta, donde los llaman Color Pro, cuestan 890 dólares. Aparatos que permiten la generación de colores secundarios a partir de los primarios requieren otro aparato de control que cuesta 1.698 dólares (el total en sucres corresponde a 5'747.948). Este aparato tiene un lente de concentración de los colores que la tesis no tiene.

Por lo tanto, el costo total de un aparato comercial similar es de 8'042.241 sucres. Si se considera que el aparato diseñado es un prototipo y que ciertos elementos fueron comprados en el mercado local (a mayor costo), se cree que la fabricación del aparato si es rentable, especialmente, si se los llegara a producir en serie donde los elementos se podrían comprar al por mayor y directamente de las fábricas en el exterior y el costo de desarrollo del sistema se lo prorratearía entre los equipos producidos con lo que el costo de producción bajaría notablemente. De igual manera, en una producción en serie, los costos de la mano de obra se reducirían 48 veces si se considera que el sistema se puede fabricar en 15 días, lo que significa que los costos de mano de obra se reducirían a 330.000 sucres. En total, el costo total sería de 2'828.000 sucres la unidad. Si se desea una utilidad del 100% el costo final para el consumidor

sería de 5'656.000 sucres lo que constituye un 36% menos del costo de los productos importados en nuestro mercado.

4.5 RESULTADOS.

4.5.1 Secuencia directa e inversa.

El barrido se obtuvo, como se dijo anteriormente, con programas que producen los retardos mediante lazos de conteo hasta tener los tiempos deseados.

En secuencias se usó como base de tiempo de referencia un programa con un lazo de 3315 vueltas. Esto representa aproximadamente 119964 oscilaciones del reloj del microcontrolador y, en tiempo real, representaría un tiempo aproximado de 0,004 segundos.

A partir de la base de referencia se generan los tiempos de barrido de cada canal de acuerdo a los datos proporcionados por los potenciómetros Speed y Time. Así, si se supone que el dato proporcionado por el potenciómetro, una vez convertido a digital, es 1 se tiene $1 * 0,004 \text{ seg} = 0,004\text{s}$, tiempo durante el cual estará prendido el canal y, luego de lo cual, continuará con el siguiente. Para el valor máximo se tendría $255 * 0,004 \text{ s} = 1 \text{ s}$, aproximadamente.

En la Tabla 4.1 y Tabla 4.2 que se reproducen en la página siguiente por comodidad se puede observar que los tiempos obtenidos son mayores a los calculados. Esto podría deberse a imprecisiones en el lazo de retardo o a otros factores.

Los lazos de retardo no son los culpables de la imprecisión obtenida; sino más bien otros factores, entre ellos, los retardos que se producen durante el ingreso y salida de la subrutina hacia y desde el programa principal, por lo que no se puede tener una precisión absoluta. Otros factores son los retardos de salida en la transmisión de datos en el Hardware. El paso de información de un chip a otro que también genera la imprecisión de tiempos.

Tabla 4.1. Tiempos de barrido secuencia directa.		
División	Tiempo de barrido total (segundos)	Tiempo de barrido por canal (segundos).
1	½"	0,08"
2	1"	0,16"
3	2"	0,33"
4	3"	½"
5	4"	0,6"
6	5"	0,8"
7	6"	1"
8	6½"	1,08"
9	7"	1,16"
10	7½"	1¼"

Tabla 4.2. Tiempos de barrido secuencia inversa.		
División.	Tiempo de barrido total (segundos).	Tiempo de barrido por canal (segundos).
1	½"	0,08"
2	1"	0,16"
3	2"	0,33"
4	3"	½"
5	4"	0,6"
6	5"	0,8"
7	6"	1"
8	7"	1,16"
9	7½"	1¼"
10	8"	1,33"

4.5.2 Generación de colores.

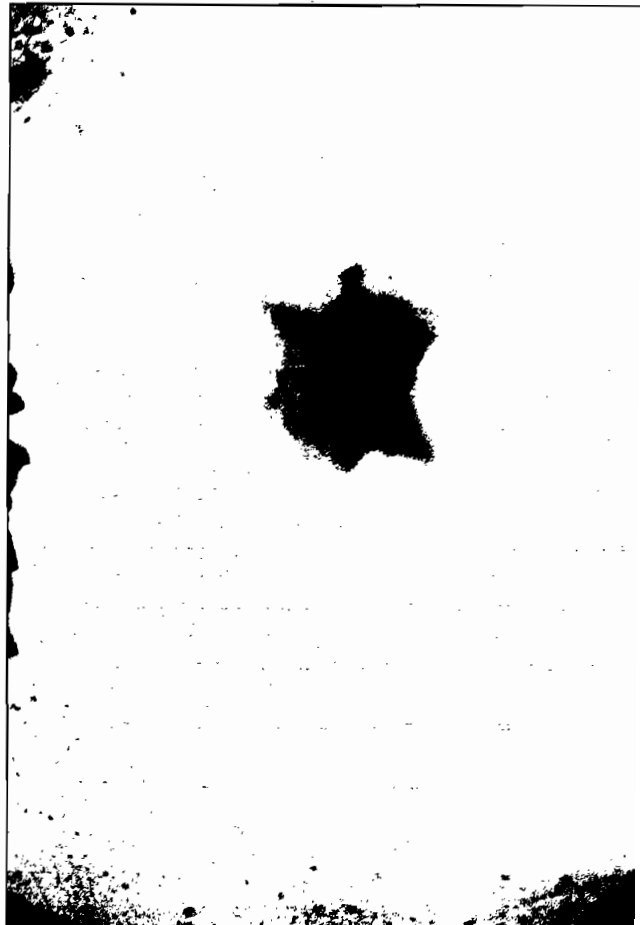
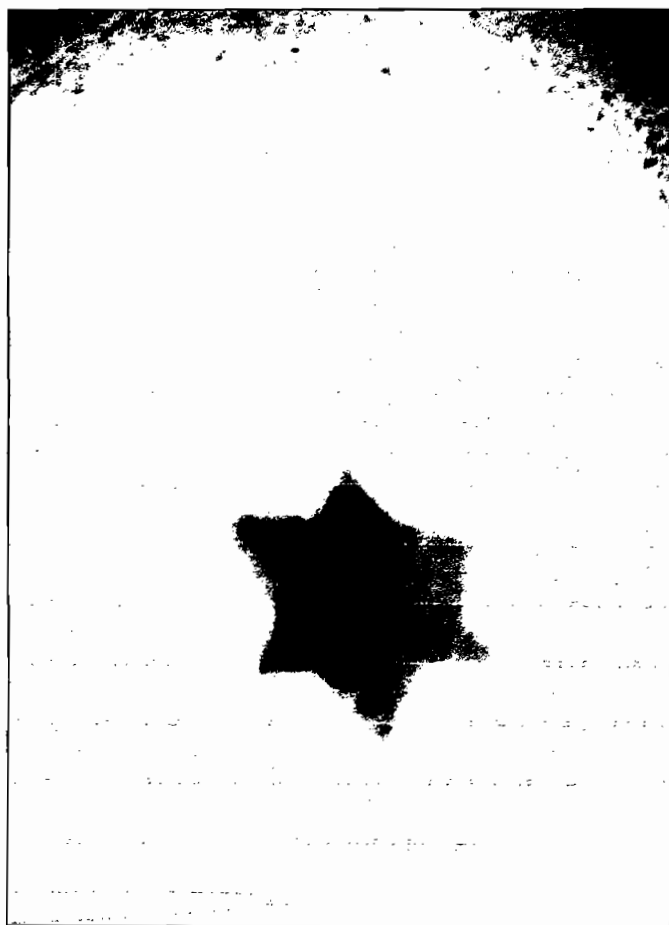
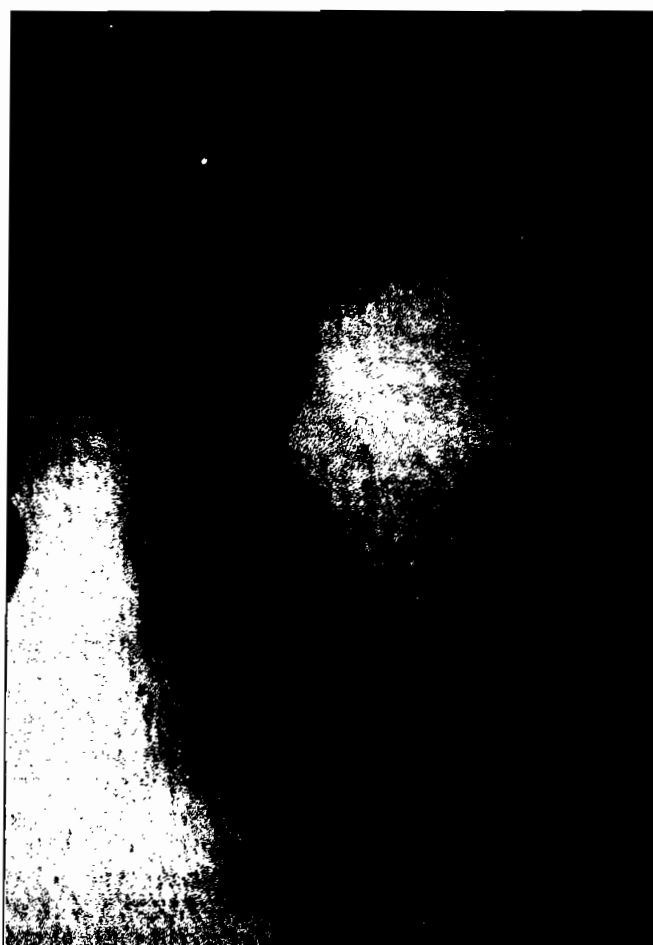
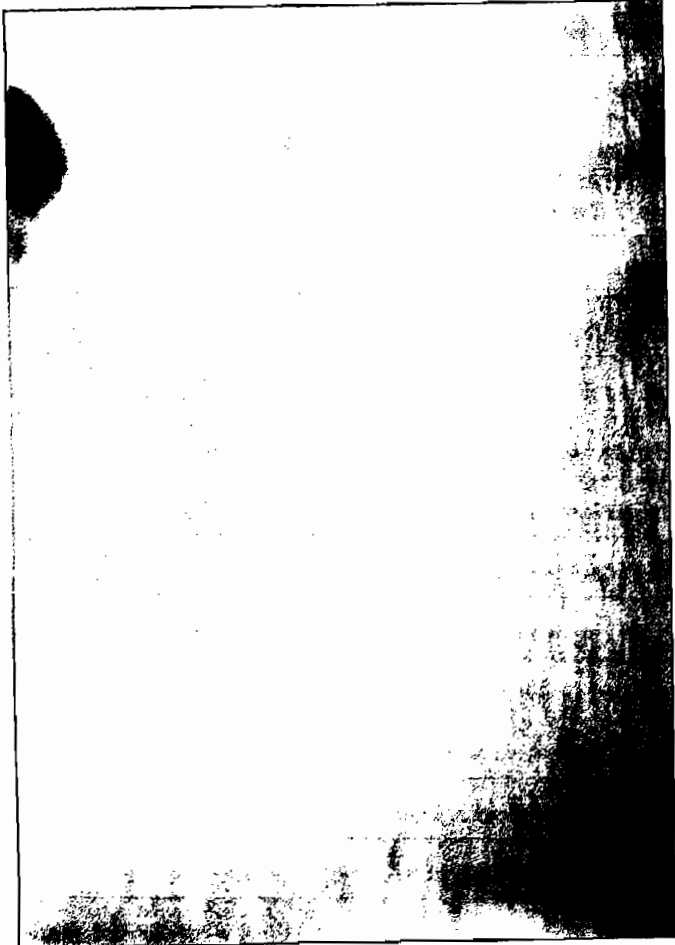
Se usa el mismo programa de retardo que en secuencias, pero adicionalmente esta subrutina alimenta los datos de fracciones del valor de intensidad a cada canal, cada cierto tiempo, lo que introduciría un retardo adicional. Los tiempos reales limites medidos para Fide y Fide Time están entre 3½ ' a 1' 40". En la Tabla 4.3, nuevamente reproducida abajo, se tiene una lista detallada de los tiempos medidos. Si se quisiera variar estos tiempos, por razones practicas, bastaría con modificar el número de vueltas del lazo de retardo. Este tiempo se midió más por curiosidad ya que de esta opción lo que interesa es el efecto de las sombras con los colores generados.

Tabla 4.3. Tiempos límites para Generación de Colores.	
División.	Tiempo de llegada a la máxima iluminación.
1	3½"
2	7"
3	20"
4	25"
5	30"
6	50"
7	54"
8	1'
9	1'20"
10	1'40"

En este respecto, las fotos que se muestran en la página siguiente demuestran lo que se obtuvo en concreto.

Las fotos se obtuvieron colocando frente a los focos incandescentes que en ese instante tenían los colores básicos y eran controlados por el sistema obstáculos como personas.

Así, cuando se tenía obstáculos de personas, las fotos que se obtuvo fueron las superiores, las mismas que en el momento tomado como proyecciones de los obstáculos se tenían las tonalidades del color rojo y amarillo.



Cuando se puso como obstáculo una estrella se pudo observar tonalidades del verde, rojo y amarillo, las mismas que se puede ver en las *fotos inferiores*.

Esta es una pequeña muestra del total de tonalidades que se puede obtener ya que en diferentes instantes se va obteniendo nuevas tonalidades. Llegando ha obtenerse todas las tonalidades del los colores del arco iris así como incluso el negro y el blanco.

Como puede verse, se llego a obtener todos los 7 colores del arco iris. Que es lo que se proyecto en esta tesis.

4.5.3 Mediciones de potencia suministrada.

En este caso lo que se hizo es medir las formas de onda del voltaje suministrado a la carga por los diferentes canales. Luego de obtenida la forma de onda, se cálculo la potencia suministrada a los mismos. Se hicieron 11 mediciones por canal correspondientes a: 0%, 10%, 20%, 30%, 40%, 50%, 60%, 70%, 80%, 90% y 100% de la potencia suministrada.

En las Figuras 4.2, 4.3, 4.4 puede verse una representación de lo que se obtuvo.

En la figura 4.2 constan los resultados de las mediciones de potencia tanto teórica como medida de los canales 1 y 2.

En la figura 4.3 constan los resultados de las mediciones de potencia tanto teórica como medida de los canales 3 y 4.

En la figura 4.4 constan los resultados de las mediciones de potencia tanto teórica como medida de los canales 5 y 6.

En estos gráficos se pudo comprobar que los errores cometidos en comparación con las curvas teóricas son: En el caso del canal 1 del 10%, en el caso del canal 2 del 15%, en el caso del canal 3 del 10%, en el caso del canal 4 del 15%, en el caso del canal 5 del 20% y por último en el caso del canal 6 del 10% de error. Lo que se puede observar en las figuras mencionadas.

•

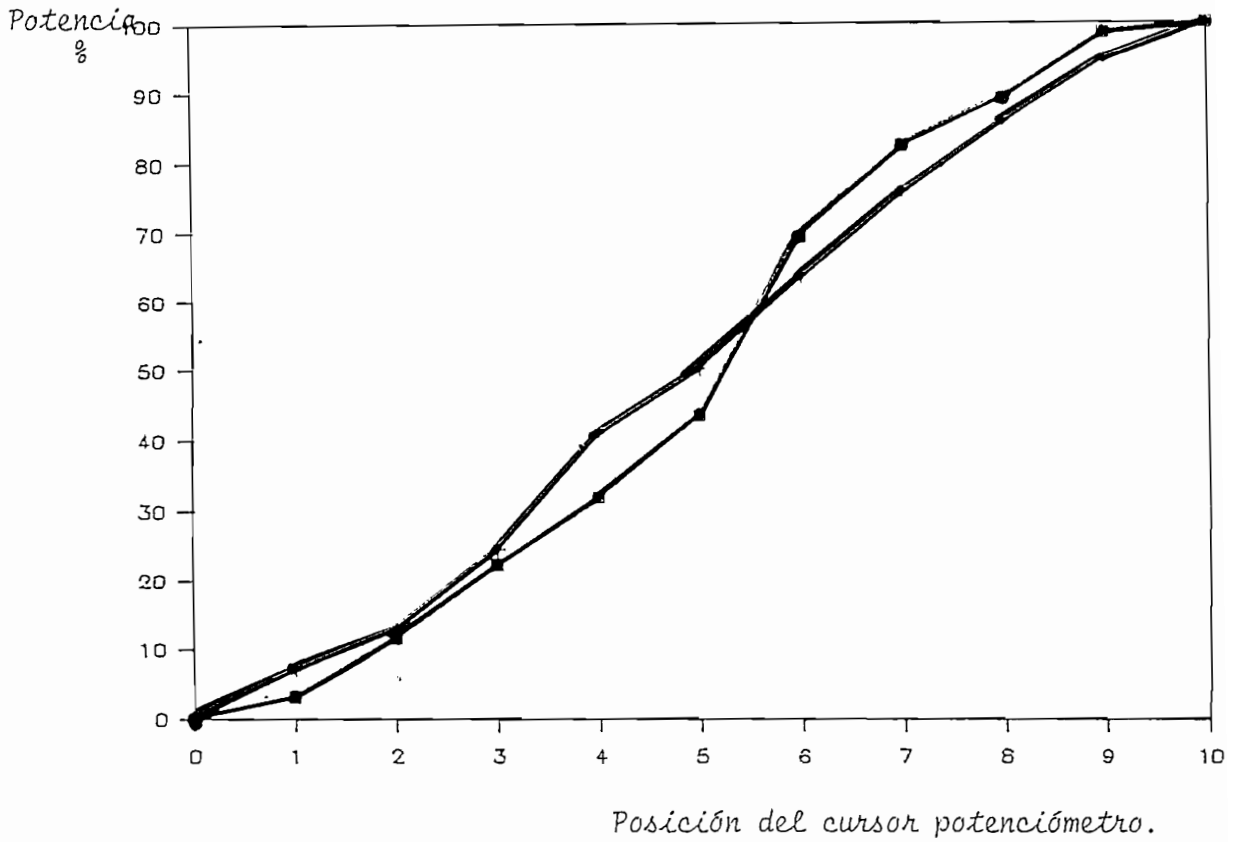
Teniéndose un promedio de error del 13 % que se debe tanto a que en la práctica no hay potenciómetros completamente lineales, así como al desgaste de los mismos.

La línea azul del gráfico representa lo esperado idealmente. En rojo se muestra el comportamiento real. Las divisiones del eje x representan la escala de 0 a 10 de los potenciómetros de los diversos canales que deberían, idealmente representar también el porcentaje de potencia que los diversos canales pueden suministrar.

Figura 4.2

Diagrama de potencia en % suministrada a la carga.

Potencia canal n.- 1 Teórica **—** Medida **—**



Potencia canal n.- 2 Teórica **—** Medida **—**

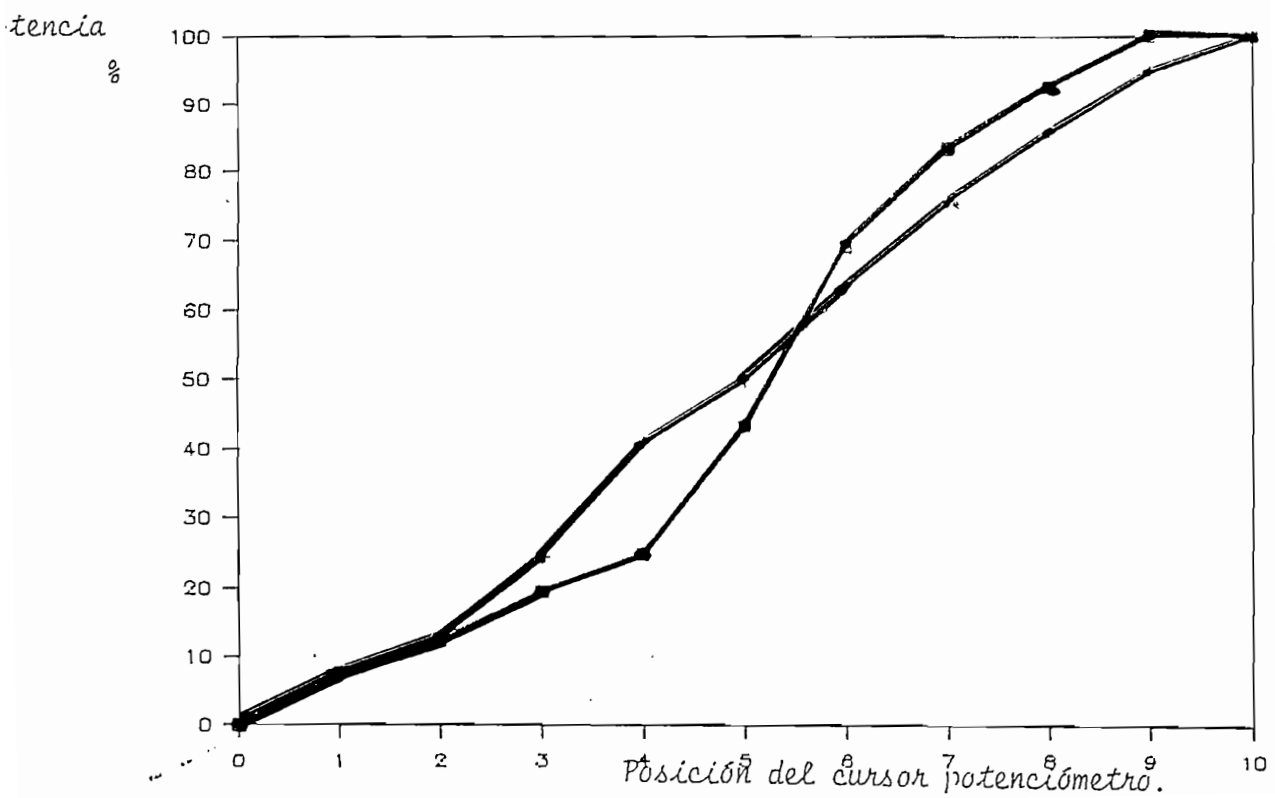


Figura 4.3

Diagrama de potencia en % suministrado a la carga.

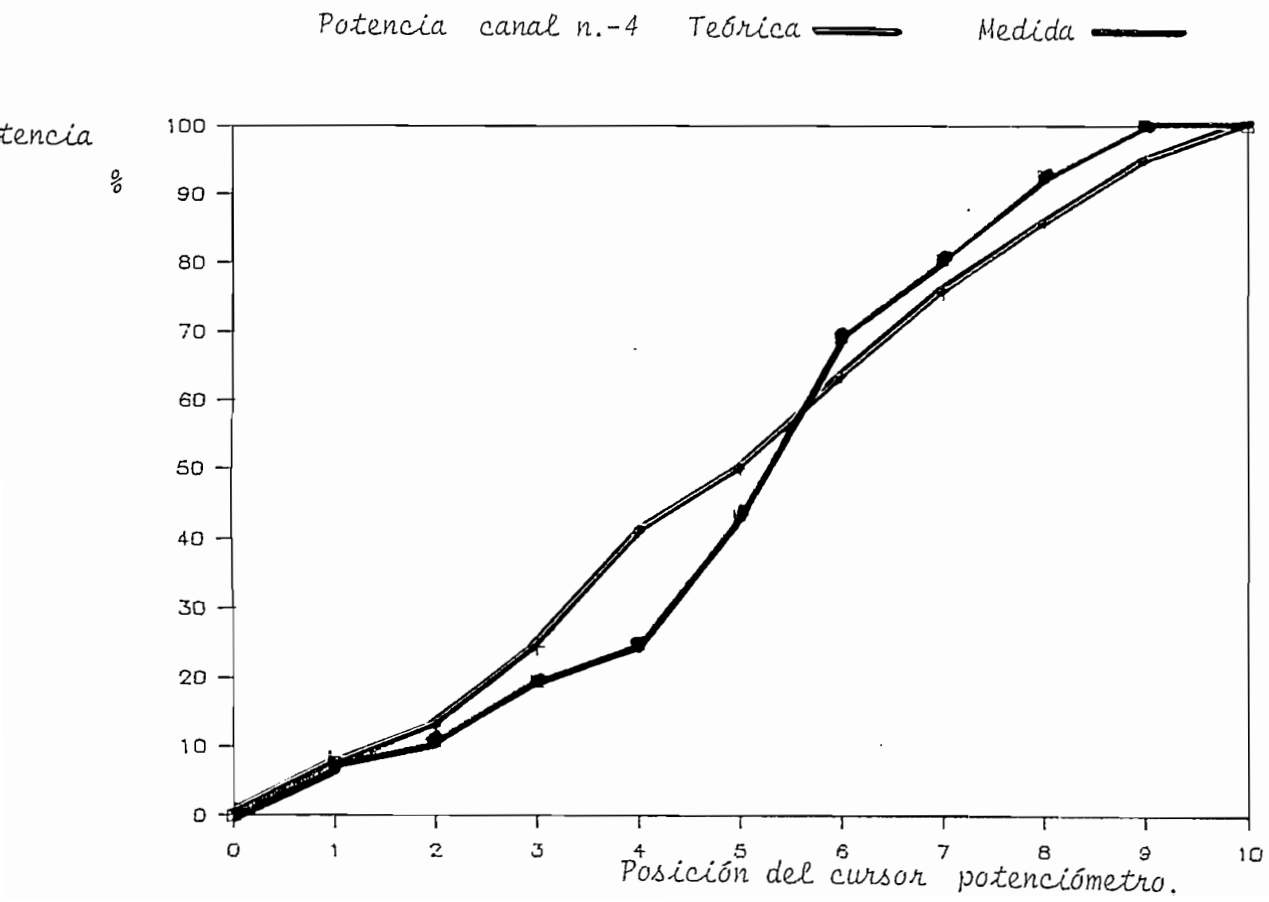
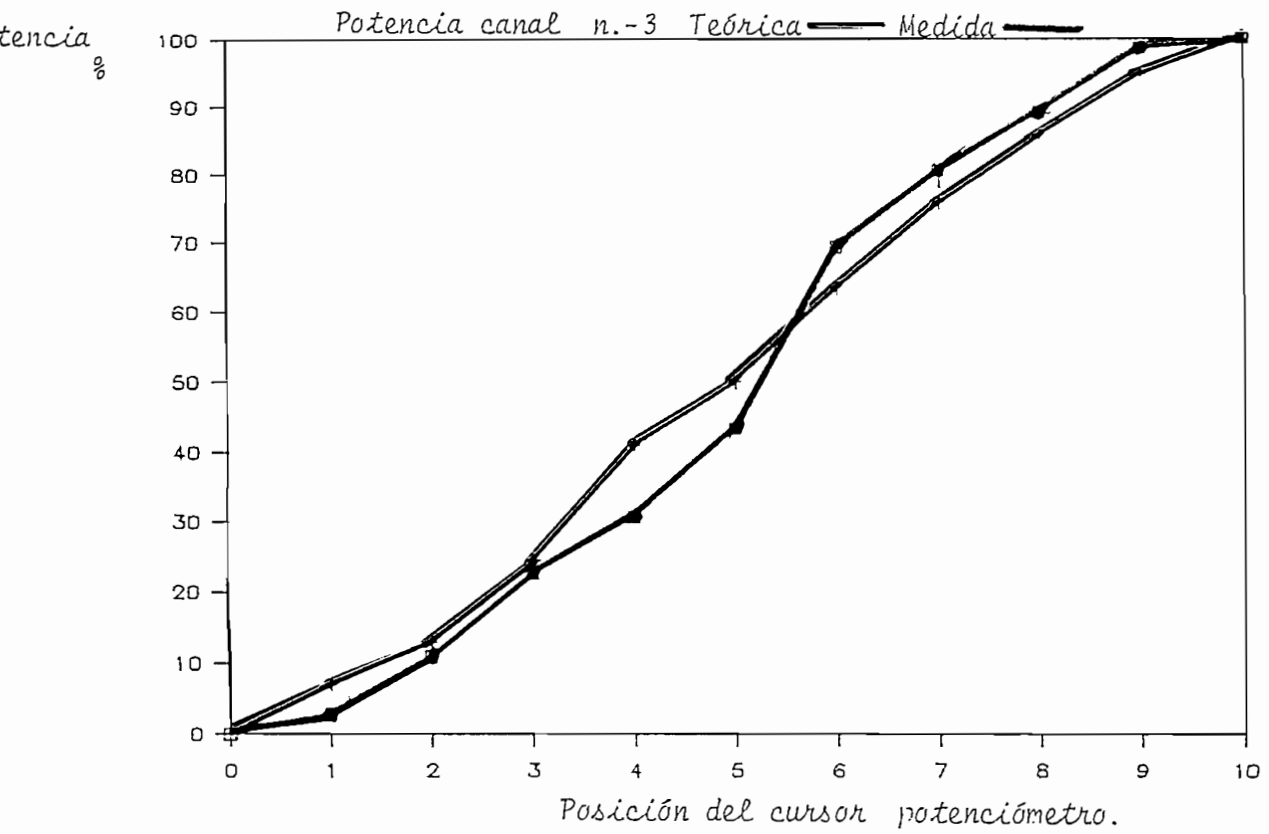


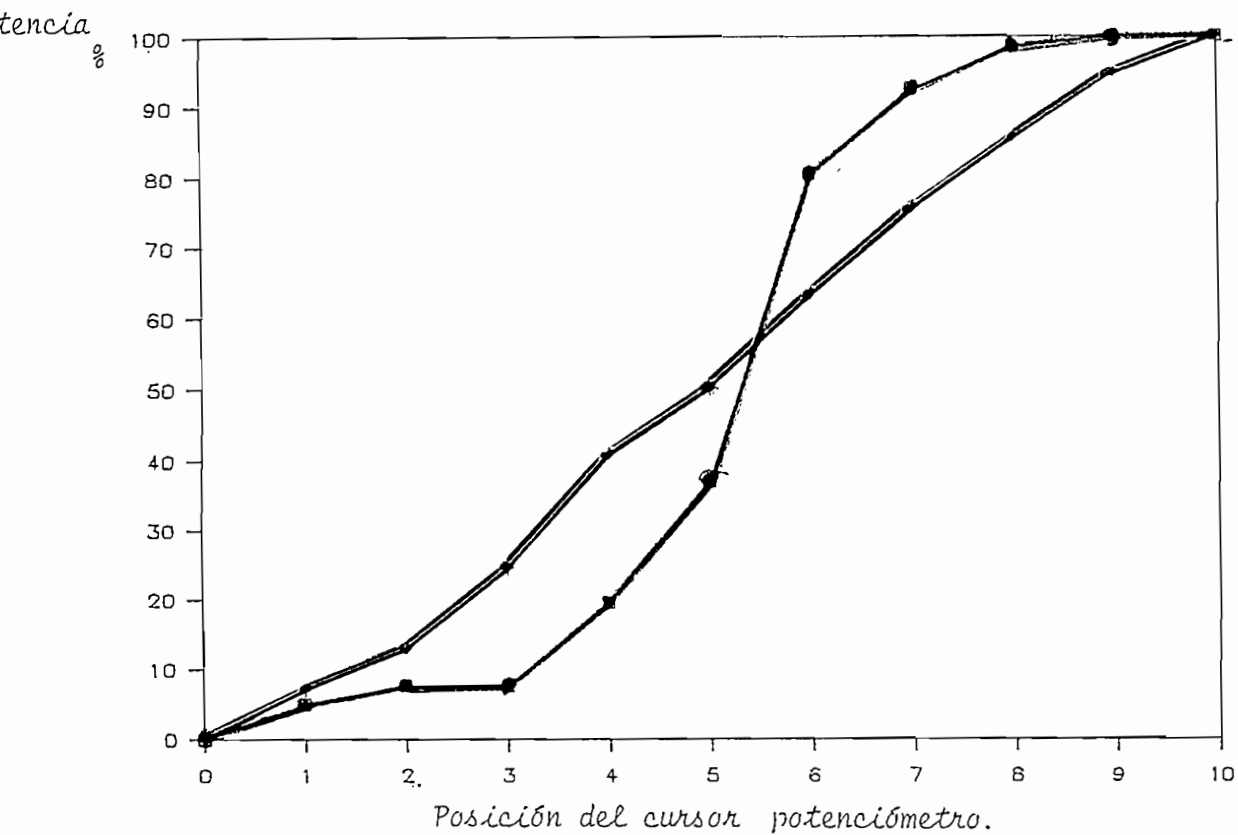




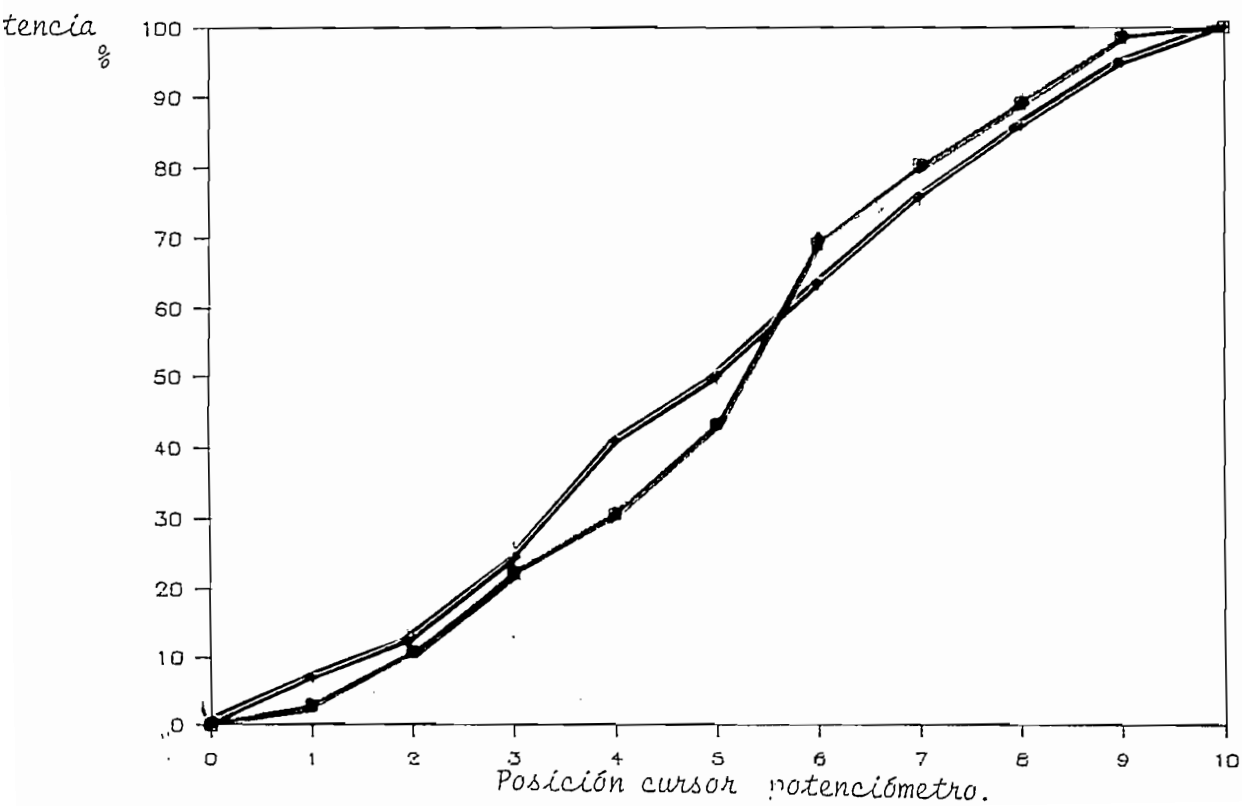
Figura 4.4

Diagrama de potencia en % suministrada a la carga.

Potencia canal n.- 5 Teórica  Medida 



Potencia canal n.- 6 Teórica  Medida 



Las variaciones de los valores experimentales con los valores esperados podrían deberse a los errores que introducen los potenciómetros ya que no existen potenciómetros linealmente perfectos. Además, las diferencias se irán incrementando debido al uso del potenciómetro. Esto obliga a que continuamente se estén reemplazando estos potenciómetros.

CAPITULO 5
CONCLUSIONES
Y
RECOMENDACIONES

5.1 CONCLUSIONES.

Uno de los objetivos del sistema fue manejar una carga de 1000 W por canal, con un total de 6 canales, en los cuales se tenga un control total sobre todos los canales y un control individual por canal. En el numeral 4.5.3 se demostró el comportamiento del sistema cuando se variaba la carga desde 0 hasta 1000 W y del mismo se puede concluir que este sistema logró este objetivo.

En todas las pruebas en las que intervino el control total (Master) y los controles individuales se tuvieron resultados con márgenes de error en el orden de 13,3%, un valor que se encuentra dentro de los límites que rigen para este tipo de equipos. Lógicamente, dependiendo del uso a que se sometan tanto el control master como los controles individuales, el error tenderá a subir; algo muy normal en este tipo de equipos. En aparatos comerciales similares, se llegan a cambiar hasta tres potenciómetros por año y en el presente trabajo, durante las pruebas realizadas, se tuvo que cambiar 3 veces los potenciómetros. Como dato curioso vale mencionar que en el canal cinco no se ha cambiado de potenciómetro. En los resultados de las pruebas de este canal (gráficos del numeral 4.5.3) se ve, por lo mismo, que es él que produce mayores errores en su linealidad.

Las pruebas que se describen en el numeral 4.5.3, por otro lado, demuestran

que el sistema pudo manejar satisfactoriamente la carga máxima proyectada, otro de los objetivos de esta tesis.

En cuanto a cómo se comporta el sistema cuando los 6 canales están actuando al mismo tiempo, en el mismo numeral antes mencionado, se demuestra que el equipo puede manejar con solvencia la carga máxima en todos los canales; es decir, sin calentamientos que afecten su comportamiento o pongan en peligro la confiabilidad del mismo.

Otro objetivo básico fue generar los colores del arco iris como resultado de la combinación de diversos colores de focos incandescentes con las sombras producidas por obstáculos en el escenario. Las fotos del numeral 4.5.2 muestran los logros obtenidos, pudiendo concluirse que el sistema cubre las expectativas de este objetivo plenamente.

Como el sistema genera secuencias directa e inversa se planteo como objetivo que estas se efectúen dentro de tiempos adecuados tal que el ojo humano pueda distinguir entre prendidos y apagados (o sea, hasta $1/30$ s). En el numeral 4.3 se demostró que los tiempos de barrido generados comprenden el equivalente a $1/30$ de segundo por lo que se puede concluir que el sistema satisface también este objetivo.

También se propuso como objetivo obtener un cierto grado de automatismo; es

decir, poder grabar rutinas que serían ejecutadas mas tarde. En este punto se debe reconocer que el sistema tiene un automatismo limitado debido principalmente a la poca capacidad de memoria del sistema. Como consecuencia, por ejemplo, la grabación de programas de secuencias directa e inversa o generación de colores se las debe grabar en una forma rígida, siempre grabando tres programas consecutivos. Este problema se aliviaría incrementando la memoria del sistema.

Otro objetivo importante fue manejar secuencias por medio de computador externo. Las pruebas que se desarrollaron para demostrar esta especificación del sistema, y que se describe en el numeral 4.5.1., permiten concluir que se logró satisfacer este objetivo.

En el análisis comparativo de este sistema con similares comerciales se puede concluir que las diferencias se deben principalmente a razones económicas.

En cuanto a diferencias técnicas con los aparatos comerciales, solamente se carece de un sistema capaz de controlar más de un escenario. Nuevamente, esto no se implementó por razones económicas.

En aparatos comerciales además de los colores del arco iris se consiguen efectos adicionales producto de concentrar la luz emitida por los reflectores. Sin embargo, debe notarse que tal cosa se consigue gracias a que utilizan un sin

número de aparatos complementarios como lentes especiales, espejos con servomecanismos que los convierten en móviles y gobos (placas metálicas que permiten generar figuras). Aquí se puede concluir que agregando tales dispositivos extras a este sistema, se podrían lograr rendimientos similares.

Otra diferencia que se tiene con los aparatos comerciales es que el sistema diseñado no tiene filtros del alta frecuencia que tampoco se incluyeron por razones de costos.

Por último, es importante concluir que diseños de este tipo de sistemas, en donde se deben integrar software y hardware, son de mucho beneficio para el autor. Se debieron enfrentar muchos problemas durante el desarrollo del mismo, problemas que enriquecieron la experiencia práctica del diseñador. Circuitos probados individualmente requirieron de filtros, circuitos separadores de impedancia, etc. para lograr un funcionamiento óptimo.

5.2 RECOMENDACIONES.

Una de las principales reglas de diseño obliga a la selección de elementos de óptima calidad. Este aparato tuvo que ser desarmado varias veces totalmente por el mal funcionamiento de un solo potenciómetro. Esto me obliga a recomendar que en el diseño se haga un estudio serio de la distribución de los componentes

del sistema para facilitar labores posteriores de mantenimiento y/o reparación.

En el trabajo presente se necesitaba potenciómetros lineales especiales para consola, los cuales no hay en Quito (los que hay son de muy mala calidad) lo que retrasó a este proyecto. En el caso de potenciómetros lineales para consolas los más recomendables resultaron los hechos en Japón que fueron los que en definitiva se instalaron en el presente proyecto.

Otra recomendación muy importante es que este equipo debe ser complementado con filtros de radio frecuencia pues las pruebas indican que introducen ruido de alta frecuencia en equipos cercanos al mismo.

Por último en este proyecto se puede desarrollar un sin fin de posibilidades más que, como ya se mencionó, no fueron desarrolladas por razones económicas.

El sistema de control con computador externo queda prácticamente por desarrollar. Equipos comerciales con tecnología de punta en este tipo de sistemas manejan en la actualidad ya directamente todo el sistema de iluminación con computadores personales, los mismos que son complementados con paquetes especiales desarrollados por las grandes compañías de producción de iluminación para set de televisión y teatro.

BIBLIOGRAFIA

BIBLIOGRAFIA.

Robert Stollberg y Faith Fitch Hill Física Fundamentos y Fronteras, México,D.F.1973.

Jacob Milman, Ph. D. Y Christos C. Halkias, Ph. D. Electrónica Integrada, Barcelona 1976.

Fredrick J. Hill y Gerald R. Peterson Digital Systems: Hardware Organization and Desing, New York 1978.

Roland S. Phelps Electrónica Práctica, México 1986.

Raymond Ramshaw Electrónica de Potencia, Barcelona.

Phillip Cutler Analisis de Circuitos con Semiconductores, California 1960.

H. Lilen Tiristores y Triacs, Barcelona 1984.

APENDICES

Anexo I

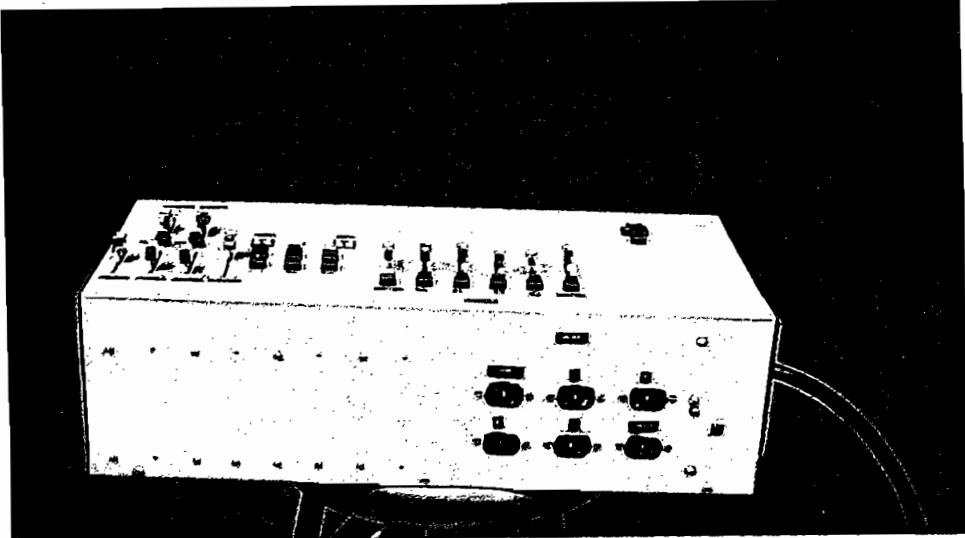
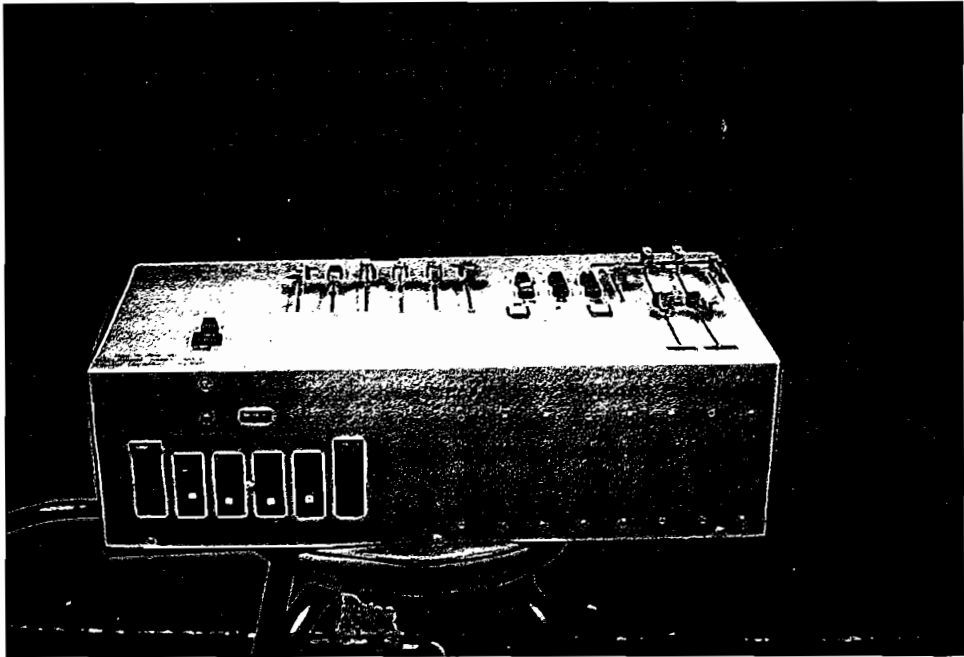
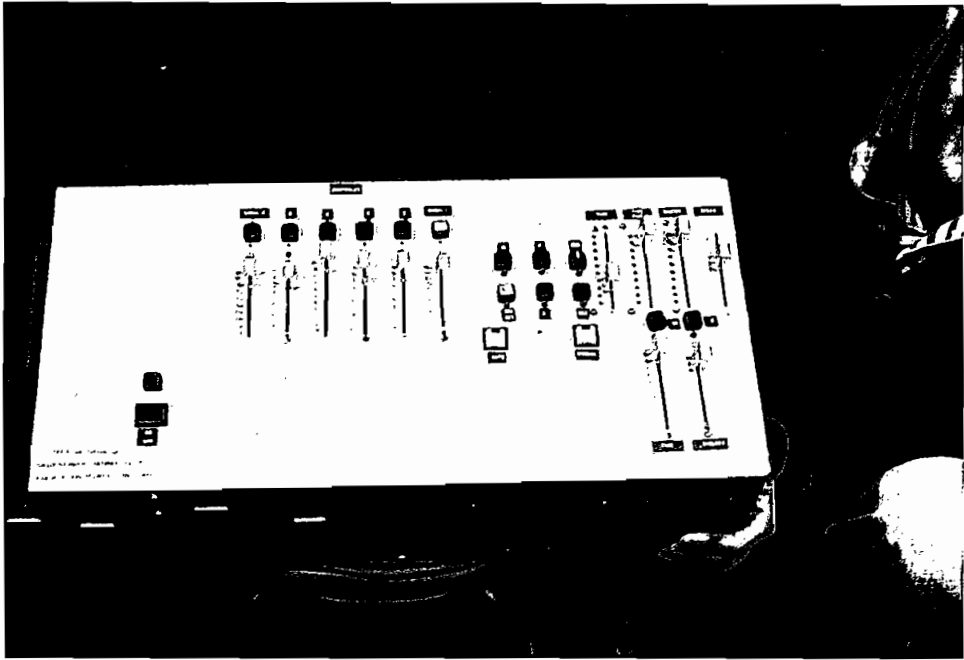
Resultado del Análisis de Costos

Anexo 1

DESCRIPCION Elementos	COSTO (Suces)	CANTIDAD	TOTAL (Suces)
Transformador	25,000	1	25,000
Rectificadores	4,200	2	8,400
Capacitor	450	29	13,050
Diodos	500	12	6,000
Amplificadores operacionales	1500	17	25,500
Resistencias	158	100	15,800
Resistencias de potencia	1,504	12	18,048
Potenciómetros	5,000	38	190,000
Interruptores	3,500	15	52,500
Interruptores con led indicador	40,000	3	120,000
Led	500	50	25,000
Caja	75,000	1	75,000
Varistor	2,500	1	2,500
Reguladores Vdc de 1A	1,500	3	4,500
Reguladores Vdc de 5A	28,277	1	28,277
Relays	15,000	9	135,000
8751	50,000	1	50,000
DAC0808	9,500	10	95,000
ADC0808	35,500	2	71,000
ECG3047	6,900	6	41,400
TRIACS 56006	3,500	6	21,000
74LS373	3,750	13	48,750
Cable	60,000	1	60,000
74LS240	7,269	2	14,538
Spray Barniz	23,000	1	23,000
CD1016	3,203	2	6,406
Focus	700	20	14,000
Reflectores	3,500	8	28,000
Boquillas	1,320	28	36,960
Brocas	856	3	2,568
Socket 16 pines.	2,560	55	140,800
Socket 14 pines.	1,375	10	13,750
Socket 24 pines.	3,560	8	28,480
Socket 20 pines.	2,800	20	56,000
Correas plasticas	150	100	15,000
74LS154	4,560	1	4,560
Conectores	2,500	20	50,000
Borneras	5,803	10	58,030
CD4050	1,234	1	1,234
Cristal	9,500	1	9,500
Placas	4,300	10	43,000
Breakers	12,500	6	75,000
Drives Cables	12,500	20	250,000
Power cords	7,800	1	7,800
Adaptor cable	15,000	12	180,000
Disipadores	70,000	1	70,000
Ventilador	38,000	1	38,000
Placas	8,500	10	85,000
Sirena	15,000	1	15,000
Pintura de carro	25,000	1	25,000
Sueldas	15,000	1	15,000
Letreros	1,500	40	60,000
TOTAL			2,498,351

Anexo II

Fotos del Aparato



Anexo III

Manual de Operación del Aparato

INSTRUCCIONES DE OPERACION.

- A.- Desconectar breakers para evitar falsos prendidos de canales al inicio por transitorio inicial.
- B.- Pulsar switch ON/OFF prender el aparato.
- C.- Conectar breakers.
- D.- Si esta sonando alarma de error desconectar switch P. P es el switch que permite continuar los diferentes procesos cuando esta conectado.
- E.- Al desconectar P se debe prender led amarillo, que indica que el aparato esta listo para recibir información. En este momento se puede escoger las diferentes opciones.
- F.- Si quiere trabajar en Manual en este instante se tiene que comprobar que el led del pulsante de Manual está prendido. Si se quiere trabajar en Automático se debe comprobar que el led del pulsante de automático está prendido. Si no es así pulsar el pulsante deseado.
- G.- A más de haber escogido cualquiera de las dos opciones anteriores en dichas formas de operación existe nuevas opciones las mismas que una vez escogidas. Para que el aparato realice estas se debe conectar el switch P.

OPERACION MANUAL.

En operación Manual se tiene tres posibilidades que son: Manual Directa, Secuencias y Generación de Colores.

- H.- Si se escoge Manual Directa se la puede hacer funcionar sin estar conectado ningún switch simplemente se conecta P y el sistema esta en esta manera de operación.

En Manual Directo para habilitar un canal se tiene que pulsar el switch del canal correspondiente, el cual se puede verificar su habilitación en el instante que se prende el led frontal de dicho switch. Antes de habilitar cualquier canal de salida se debe verificar si el valor del potenciómetro de dicho canal es el adecuado a la necesidad del momento. Por lo que previamente se pone la intensidad de luz que se desea dar ha dicho canal por medio de su potenciómetro. Al prender dicho canal en la consola se podrá observar en el led posterior del switch lo que está ocurriendo a la salida.

Lo único que hay que tomar en cuenta adicionalmente es que los valores de los potenciómetros de los canales están determinados a su vez por el valor que tiene el potenciómetro Master en ese instante y si esta conectado el switch Directo el valor de los potenciómetros de los canales dependerá tanto del valor del potenciómetro Master, como del valor del potenciómetro Directo.

Además en operación Manual Directo se puede utilizar opciones especiales como son las posibilidad que se tiene el pulsar los switches SL (Solo) y B (Bump).

El switch SL (Solo) si en un momento dado se escoge esta opción permite al pulsar lo prender los canales apagados y apagar los canales prendidos.

Si el switch escogido es B (Bump), al pulsarlo este hace que a más de los canales prendidos se prendan los apagados.

Si se aplastara ambos switches a la vez SL y B lo que ocurriría es que el aparato solo reconozca como que solo está conectado el Swiath SL.

I.- Si se opta por Secuencia, se tiene tanto Secuencia Directa como Secuencia Inversa.

Para que se realice Secuencia Directa se tiene que pulsar SQ (Secuencia), entonces verificar si el valor del potenciómetro Speed, que es el que dará el valor de tiempo de barrido total está en el valor deseado. Los valores de barrido total están entre 6 segundos y 0,1 segundo. Lo que significa que al usar el tiempo máximo de barrido permitirá prender cada canal por lo menos por un segundo y el tiempo mínimo dará un tiempo de prendido aproximado por canal de 0,01 segundo. Tiempo el cual apenas se puede apreciar el prendido y apagado de los canales.

Cuando se trabaja en Secuencia también se puede habilitar o deshabilitar los diferentes canales y el barrido de los mismos se podría hacer con la única condición que hay que tomar en cuenta que por lo menos para que exista un barrido se tiene que tener por lo menos dos canales habilitados. Siendo barrido en Secuencia Directa los canales en forma ascendente o sea desde el canal 1 al 6. Si alguno no está habilitado simplemente se salta este y continua con el respectivo inmediato superior.

Para secuencia Inversa a más de pulsar SQ (Secuencia) se debe pulsar INV (Inverso), entonces verificar el valor que tiene el potenciómetro Time que es el que da en este tipo de secuencia el valor de barrido total. Siendo el tiempo máximo de barrido total de 6 segundos y mínimo de 0,1 segundos. Lo que indica que se va a ha tener los mismos efectos que el barrido de Secuencia Direc_ ta con la única diferencia que el barrido en Secuencia Inversa se realiza en forma descendente o sea del canal 6 al 1.

En secuencia Inversa también se a de tener por lo menos habilita_ dos dos canales. En el momento de barrer los mismo lo único que pasa es que los canales no habilitados el aparato no los prende y se salta al inmediato inferior.

- j.- Generación de Colores para esta opción se pulsa únicamente INV o como también se lo llama en este aparato INT (Intermitente) que indica la opción para generación de colores. Una vez pulsado INV o INT se pulsa P para que empiece a correr esta función del aparato. En ese instante se prende led amarillo que indica que el sistema esta listo para recibir información.

Como en esta parte se quiere producir variación de intensidad en un tiempo a escoger, comenzando esta variación desde cero lúmenes hasta una intensidad a escoger los datos que se necesita meter son la intensidad que tal o cual canal debe llegar cuyo dato se puede almacenar previa su transformación de dato analógico a dato digital por medio del potenciómetro Fide y el respectivo conversor A/D, y el tiempo en que a de llegar a esa intensidad por medio del potenciómetro Fide Time. Como este aparato tiene 6 canales hay que meter la información de los seis canales.

Para meter la información del primer canal se debe poner el valor deseado tanto en Fide, como en Fide Time una vez hecho eso se desconecta P se desconecta INV, se observa que el led amarillo se prende y se apaga con lo que se tiene el primer dato almacenado en memoria, para meter el segundo dato se aplasta primero INV y luego P el led amarillo deja de estar intermitente que_ da prendido y nuevamente indica que está listo para meter información nuevamente se pone el dato que se desee meter para el segundo canal. Así sucesivamente hasta llegar al último canal el cual una vez pulsado INV y P se debe dejar conectado P, simplemente desconecto INV y el programa comienza a correr con los tiempos e intensidades ya establecidos.

Esta forma de funcionamiento se la a denominado Generación de Colores debido a que como los diversos canales van variando su intensidad en el transcurso del tiempo a diferentes velocidades el efecto que se obtiene si se usa los colores adecuados o sea los colores primarios en los diferentes canales la mezcla de los mismo se tiene una generación de los colores secundarios.

Como los colores primarios son azul, rojo, amarillo para producir este los colores secundarios basta con utilizar los tres primeros canales con los colores ya mencionados para obtener los colores secundarios.

Los colores secundarios se forman de la siguiente forma: De la unión del azul y el rojo nace el violeta; del rojo más el amarillo el naranja, y del azul y el amarillo el verde. El número de matices posibles de estos colores secundarios es infinito. El verde se compone de azul y amarillo, pero si la parte de azul es mayor que la de amarillo, resultará un verde azulado; si es el amarillo el predominante, un verde amarillento. Un mismo color puede tener diferentes matices y diferente luminosidad. Esta última propiedad es llamada comúnmente valor de color.

En este aparato los contrastes de color se puede apreciar fácilmente gracias a las sombras producidas por los objetos o personas. Si se quisiera obtener colores secundarios perfectamente difundidos en un ambiente se necesitaría mezclar los colores primarios en forma perfecta por medio de lentes si es posible y de ese modo se tendría colores secundarios de matices deseados con alta precisión.

En este modo de operación una vez metidos los datos la consola comienza a operar sola si se desea salir de este programa simplemente se desconecta P. Aparece nuevamente el led amarillo prendido y el aparato está listo para recibir nueva información.

OPERACION AUTOMATICA.

En operación Automática se tiene dos posibilidades la una con la cual se puede operar con computador externo y la otra que es el sistema automático interno del aparato.

K.- Operación Automática Interna.- Se tiene las mismas posibilidades que en operación Manual. Pero en este tipo de operación se graba en memoria la opción escogida.

- L.- Para utilizar un programa pregrabado simplemente se aplasta tanto Automático como Run. El programa comienza a correr, si es secuencia Directa o Inversa el tiempo de barrido hay que seleccionarlo antes de aplastar el run con el potenciómetro Speed o Time.

Los programas pregrabados se puede usar alternando con la utilización del aparato en operación manual. La capacidad máxima es de tres programas a grabarse.

Para salir de un programa que se esté haciendo correr simplemente se desconecta Run. Teniendo siempre lista ya la siguiente opción que se desee, continuar en cualquiera de las formas de operación.

- M.- Operación Automática con computador externo.- En este caso se debe conectar el cable de recepción de datos al aparato y al pórtico serie del computador externo entonces se aplasta el pulsante de automático (AUTO) y el switch SL (solo) que indica al aparato que a de trabajar con computador externo. En este instante se aplasta el switch P para que el aparato quede listo a para recibir el dato del computador externo y correr el programa transmitido por el mismo.

- N.- En un computador externo se corre el programa de trasmisión de datos de operación externa en el cual se tiene las siguientes pantallas.

Como se ve en estas pantallas se puede ir escogiendo las diferentes opciones. Como se ve en la primera pantalla nos sale el mensaje de aplaste cualquier tecla para continuar. Una vez aplastada cualquier tecla aparece la segunda pantalla en la cual se puede seleccionar las diferentes opciones una vez aplastada la tecla enter. En ese instante se ilumina la tecla S de secuencia y es entonces cuando puedo ir escogiendo las diferentes opciones simplemente con ayuda de los cursores.

Si quiero cambiar de datos simplemente desconecto P meto los nuevos datos escojo de nuevo la nueva opción. Conecto nuevamente P y transmito el dato. Y así sucesivamente.

Si quiero salir de la opción Automática con computador externo simplemente desconecto SL y luego desconecto P. Se prende el led amarillo y estoy listo para escoger cualquiera de las opciones anteriores.

OPERACION DEL RESET.

Este switch se lo trata en forma particular por considerar que es tal vez el más importante después del switch de prendido general.

Este tiene la función de reinicializar al sistema se esté en cualquier tipo de operación o ejecución.

Anexo IV

Chips Principales del Sistema



MM54C154/MM74C154 4-Line to 16-Line Decoder/Demultiplexer

General Description

The MM54C154/MM74C154 one of sixteen decoder is a monolithic complementary MOS (CMOS) integrated circuit constructed with N- and P-channel enhancement transistors. The device is provided with two strobe inputs, both of which must be in the logical "0" state for normal operation. If either strobe input is in the logical "1" state, all 16 outputs will go to the logical "1" state.

To use the product as a demultiplexer, one of the strobe inputs serves as a data input terminal, while the other strobe input must be maintained in the logical "0" state. The information will then be transmitted to the selected output as determined by the 4-line input address.

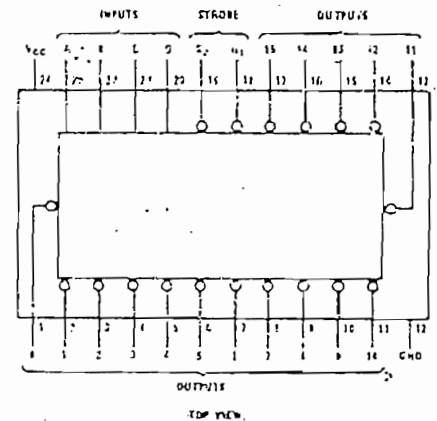
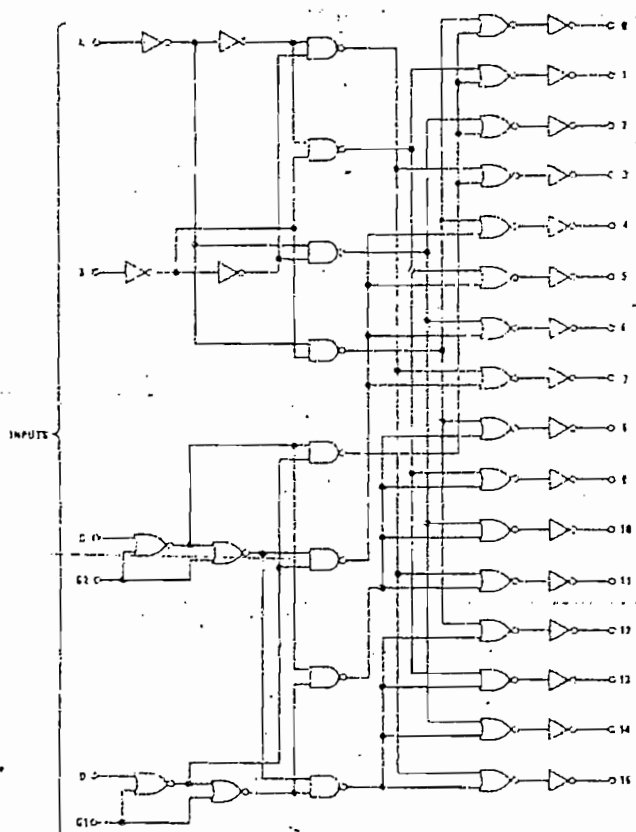
Features

- Supply voltage range 3V to 15V
- Tenth power TTL compatible drive 2 LPTTL loads
- High noise margin 1V guaranteed
- High noise immunity $0.45V_{CC}$ (typ.)

Applications

- Automotive
- Data terminals
- Instrumentation
- Medical electronics
- Alarm systems
- Industrial electronics
- Remote metering
- Computers

Logic and Connection Diagrams



MM54C154/MM74C154

AC Electrical Characteristics $T_A = 25^\circ\text{C}$, $C_L = 50\text{pF}$, unless otherwise noted.

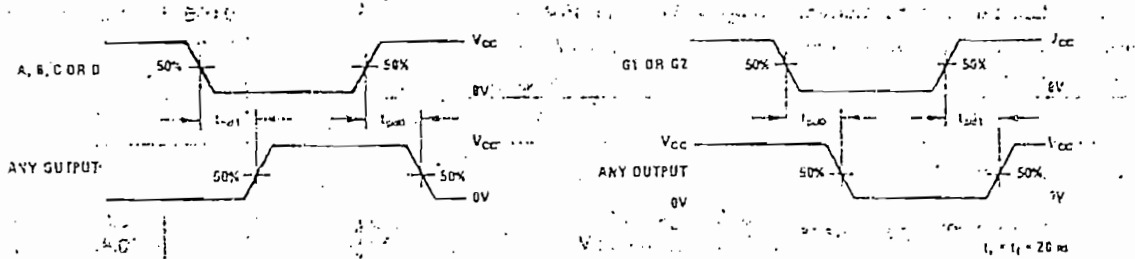
Parameter	Conditions	Min.	Typ.	Max.	Units
Propagation Delay to a Logical "0" From Any Input to Any Output	$V_{CC} = 5.0\text{V}$		275	400	ns
	$V_{CC} = 10\text{V}$		100	200	ns
Propagation Delay to a Logical "0" from G1 or G2 to Any Output	$V_{CC} = 5.0\text{V}$		275	400	ns
	$V_{CC} = 10\text{V}$		100	200	ns
t_{pd1} Propagation Delay to a Logical "1" from Any Input to Any Output	$V_{CC} = 5.0\text{V}$		255	400	ns
	$V_{CC} = 10\text{V}$		100	200	ns
t_{pd1} Propagation Delay to a Logical "1" from G1 or G2 to Any Output	$V_{CC} = 5.0\text{V}$		265	400	ns
	$V_{CC} = 10\text{V}$		100	200	ns
C_{IN} Input Capacitance	(Note 2)		5.0		pF
C_{PD} Power Dissipation Capacitance	(Note 3)		60		pF

Note 1: "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed. Except for "Operating Temperature Range" they are not meant to imply that the devices should be operated at these limits. The table of "Electrical Characteristics" provides conditions for actual device operation.

Note 2: Capacitance is guaranteed by periodic testing.

Note 3: C_{PD} determines the no load AC power consumption of any CMOS device. For complete explanation see 54C/74C Family Characteristics application note AN-90.

Switching Time Waveforms



Truth Table

INPUTS		OUTPUTS															
G1	G2	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
L	L	L	L	L	L	L	H	H	H	H	H	H	H	H	H	H	H
L	L	L	L	L	H	H	L	H	H	H	H	H	H	H	H	H	H
L	L	L	L	H	H	H	L	H	H	H	H	H	H	H	H	H	H
L	L	L	L	H	H	H	H	L	H	H	H	H	H	H	H	H	H
L	L	L	H	L	H	H	H	H	H	L	H	H	H	H	H	H	H
L	L	L	H	H	L	H	H	H	H	H	L	H	H	H	H	H	H
L	L	L	H	H	H	L	H	H	H	H	L	H	H	H	H	H	H
L	L	H	L	L	L	H	H	H	H	H	L	H	H	H	H	H	H
L	L	H	L	L	H	H	H	H	H	H	L	H	H	H	H	H	H
L	L	H	L	L	H	H	H	H	H	H	L	H	H	H	H	H	H
L	L	H	L	H	L	H	H	H	H	H	L	H	H	H	H	H	H
L	L	H	L	H	H	L	H	H	H	H	L	H	H	H	H	H	H
L	L	H	H	L	H	H	H	H	H	H	L	H	H	H	H	H	H
L	L	H	H	L	H	H	H	H	H	H	L	H	H	H	H	H	H
L	L	H	H	H	L	H	H	H	H	H	L	H	H	H	H	H	H
L	L	H	H	H	H	L	H	H	H	H	L	H	H	H	H	H	H
L	H	X	X	X	X	H	H	H	H	H	H	H	H	H	H	H	H
H	L	X	X	X	X	H	H	H	H	H	H	H	H	H	H	H	H
H	H	X	X	X	X	H	H	H	H	H	H	H	H	H	H	H	H

X = "Don't Care" Condition

Absolute Maximum Ratings (Note 1)

Voltage at Any Pin	-0.3V to $V_{CC}+0.3V$
Operating Temperature Range	
MM54C154	-55°C to +125°C
MM74C154	-40°C to +85°C
Storage Temperature Range	-65°C to +150°C
Maximum V_{CC} Voltage	18V
Package Dissipation	500 mW
Operating V_{CC} Range	3V to 15V
Lead Temperature (Soldering, 10 sec.)	300°C

DC Electrical Characteristics Max./min. limits apply across temperature range, unless otherwise noted.

Parameter	Conditions	Min.	Typ.	Max.	Units
CMOS to CMOS					
$V_{IN(1)}$	Logical "1" Input Voltage	$V_{CC} = 5.0V$ $V_{CC} = 10V$	3.5 8.0		V
$V_{IN(0)}$	Logical "0" Input Voltage	$V_{CC} = 5.0V$ $V_{CC} = 10V$		1.5 2.0	V
$V_{OUT(1)}$	Logical "1" Output Voltage	$V_{CC} = 5.0V, I_O = -10\mu A$ $V_{CC} = 10V, I_O = -10\mu A$	4.5 9.0		V
$V_{OUT(0)}$	Logical "0" Output Voltage	$V_{CC} = 5.0V, I_O = +10\mu A$ $V_{CC} = 10V, I_O = +10\mu A$		0.5 1.0	V
$I_{IN(1)}$	Logical "1" Input Current	$V_{CC} = 15V, V_{IN} = 15V$		0.005	μA
$I_{IN(0)}$	Logical "0" Input Current	$V_{CC} = 15V, V_{IN} = 0V$	-1.0	-0.005	μA
I_{CC}	Supply Current	$V_{CC} = 15V$		0.05	300 μA
CMOS to LPTTL interface					
$V_{IN(1)}$	Logical "1" Input Voltage	54C $V_{CC} = 4.5V$ 74C $V_{CC} = 4.75V$	$V_{CC} - 1.5$ $V_{CC} - 1.5$		V
$V_{IN(0)}$	Logical "0" Input Voltage	54C $V_{CC} = 4.5V$ 74C $V_{CC} = 4.75V$		0.8 0.8	V
$V_{OUT(1)}$	Logical "1" Output Voltage	54C $V_{CC} = 4.5V, I_O = -100\mu A$ 74C $V_{CC} = 4.75V, I_O = -100\mu A$	2.4 2.4		V
$V_{OUT(0)}$	Logical "0" Output Voltage	54C $V_{CC} = 4.5V, I_O = 360\mu A$ 74C $V_{CC} = 4.75V, I_O = 360\mu A$		0.4 0.4	V
Output Drive (See 54C/74C Family Characteristics Data Sheet) (Short Circuit Current)					
I_{SOURCE}	Output Source Current	$V_{CC} = 5.0V, V_{IN(0)} = 0V$ $T_A = 25^\circ C, V_{OUT} = 0V$	-1.75		mA
I_{SOURCE}	Output Source Current	$V_{CC} = 10V, V_{IN(0)} = 0V$ $T_A = 25^\circ C, V_{OUT} = 0V$	-8.0		mA
I_{SINK}	Output Sink Current	$V_{CC} = 5.0V, V_{IN(1)} = 5.0V$ $T_A = 25^\circ C, V_{OUT} = V_{CC}$	1.75		mA
I_{SINK}	Output Sink Current	$V_{CC} = 10V, V_{IN(1)} = 10V$ $T_A = 25^\circ C, V_{OUT} = V_{CC}$	8.0		mA

Absolute Maximum Ratings

Supply Voltage	±18V or 36V
Power Dissipation (Note 1)	500 mW
Reference Input Differential Voltage (V14 to V15)	V^- to V^+
Reference Input Common-Mode Range (V14, V15)	V^- to V^+
Reference Input Current	5 mA
Logic Inputs	V^- to V^- plus 36V
Analog Current Outputs	to Figure 24
Storage Temperature	-65°C to +150°C
Lead Temperature (Soldering, 10 sec) (nds)	300°C

Operating Conditions

Temperature (T _A)	MIN	MAX	UNITS
DAC0802L	-55	+125	°C
DAC0800L	-55	+125	°C
DAC0800LC	0	+70	°C
DAC0801LC	0	+70	°C
DAC0802LC	0	+70	°C

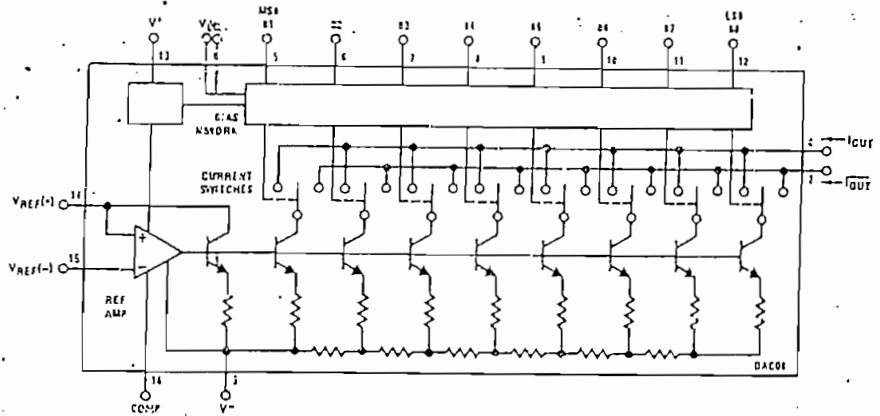
Electrical Characteristics (V_S = ±15V, I_{REF} = 2 mA, T_{MIN} ≤ T_A ≤ T_{MAX} unless otherwise specified. Output characteristics refer to both I_{OUT1} and I_{OUT2}.)

PARAMETER	CONDITIONS	DAC0802L/ DAC0802LC			DAC0800L/ DAC0800LC			DAC0801LC			UNITS	
		MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX		
Resolution		8	8	8	8	8	8	8	8	9	Bits	
Monotonicity		8	8	8	8	8	8	8	8	8	Bits	
Nonlinearity				±0.1			±0.18			±0.39	%FS	
t _s Settling Time	To ±1/2 LSB, All Bits Switched "ON" or "OFF", T _A = 25°C		100	135					100	150	ns	
t _{PLH, t_{PHL}} Propagation Delay Each Bit All Bits Switched	T _A = 25°C					100	135				ns	
						100	150				ns	
TCIFS	Full Scale Tempo		±10	±50		±10	±50		±10	±80	ppm/°C	
VOC	Output Voltage Compliance	-10		18	-10		18	-10		18	V	
I _{FS4}	Full Scale Current	1.984	1.992	2.000	1.94	1.99	2.04	1.94	1.99	2.04	mA	
I _{FS5}	Full Scale Symmetry		±0.5	±4.0		±1	±8.0		±2	±16	µA	
I _{ZS}	Zero Scale Current		0.1	1.0		0.7	2.0		0.2	4.0	µA	
I _{FSR}	Output Current Range		0	2.0	2.1	0	2.0	2.1	0	2.0	2.1	mA
			0	2.0	4.2	0	2.0	4.2	0	2.0	4.2	mA
V _{IL}	Logic Input Levels										V	
V _{IH}	Logic "0"			0.8			0.8			0.8	V	
	Logic "1"	2.0			2.0			2.0			V	
I _{IL}	Logic Input Current										µA	
			-2.0	-10		-2.0	-10		-2.0	-10	µA	
I _{IH}	Logic "1"		0.002	10		0.002	10		0.002	10	µA	
V _{IS}	Logic Input Swing	-10		18	-10		18	-10		18	V	
V _{THR}	Logic Threshold Range	-10		13.5	-10		13.5	-10		13.5	V	
I _{IS}	Reference Bias Current		-1.0	-3.0		-1.0	-3.0		-1.0	-3.0	µA	
di/dt	Reference Input Slew Rate		4.0	8.0		4.0	8.0		4.0	8.0	mA/µs	
PSS _{IFS+}	Power Supply Sensitivity		0.0001	0.01		0.0001	0.01		0.0001	0.01	%%	
PSS _{IFS-}			0.0001	0.01		0.0001	0.01		0.0001	0.01	%%	
P _D	Power Supply Current										mA	
			2.3	3.8		2.3	3.8		2.3	3.8	mA	
			-4.3	-5.8		-4.3	-5.8		-4.3	-5.8	mA	
												mA
			2.4	3.8		2.4	3.8		2.4	3.8	mA	
			-6.4	-7.8		-6.4	-7.8		-6.4	-7.8	mA	
P _D	Power Dissipation										mW	
			33	48		33	48		33	48	mW	
			108	136		108	136		108	136	mW	
			135	174		135	174		135	174	mW	

Note 1: The maximum junction temperature of the DAC0800, DAC0801 and DAC0802 is 125°C. For operation at elevated temperatures, devices in the dual-in-line J or D package must be derated based on a thermal resistance of 100°C/W, junction to ambient, 175°C/W for the molded dual-in-line N package.

DAC0800, DAC0801, DAC0802

Block Diagram



Equivalent Circuit

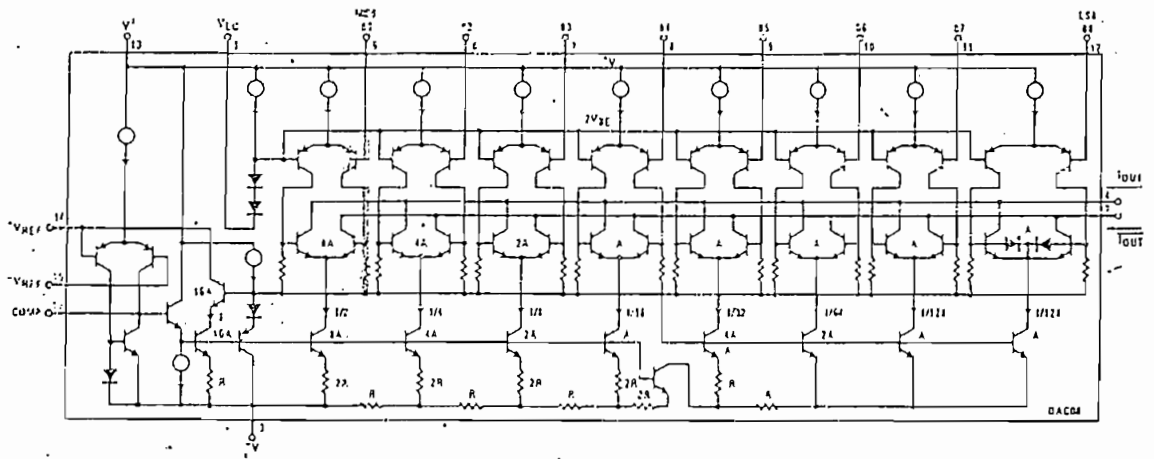


FIGURE 2

Typical Performance Characteristics

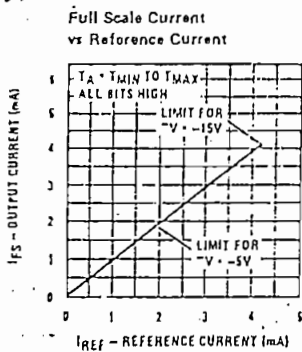


FIGURE 3

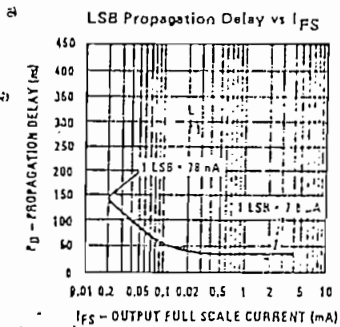
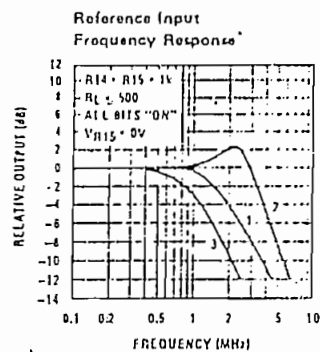
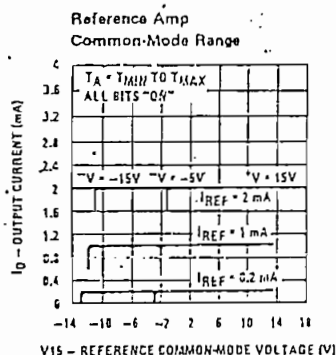


FIGURE 4



Curve 1: $C_C = 15 \text{ pF}$, $V_{IN} = 2 \text{ V}_{p-p}$ centered at 1V.
 Curve 2: $C_C = 15 \text{ pF}$, $V_{IN} = 50 \text{ mV}_{p-p}$ centered at 200 mV.
 Curve 3: $C_C = 0 \text{ pF}$, $V_{IN} = 100 \text{ mV}_{p-p}$ at 0V and applied through 50Ω connected to pin 14, 2V applied to R14.

FIGURE 5



Note, Positive common-mode range is always $(V+) - 1.5V$.

FIGURE 6

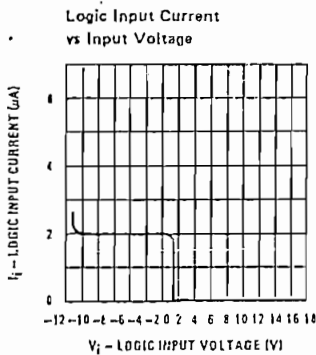


FIGURE 7

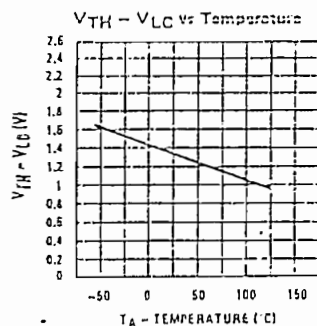


FIGURE 8

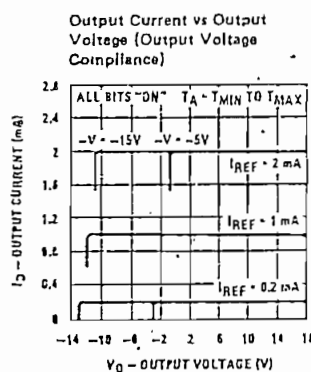


FIGURE 9

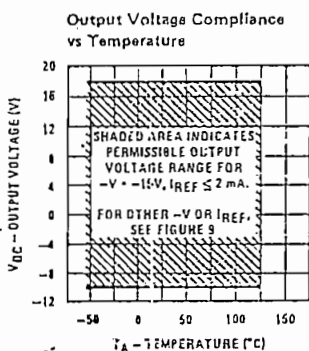
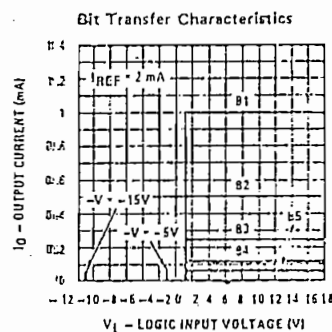


FIGURE 10



Note, B1-B8 have identical transfer characteristics. Bits are fully switched with less than 1/2 LSB error, at less than $\pm 100 \text{ mV}$ from actual threshold. These switching points are guaranteed to lie between 0.8 and 2V over the operating temperature range ($V_{LC} = 0V$).

FIGURE 11



DAC0800, DAC0801, DAC0802

Typical Performance Characteristics, (Continued)

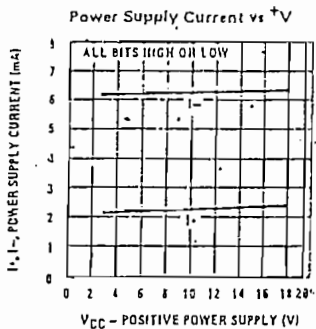


FIGURE 12

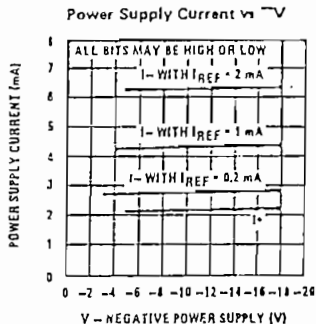


FIGURE 13

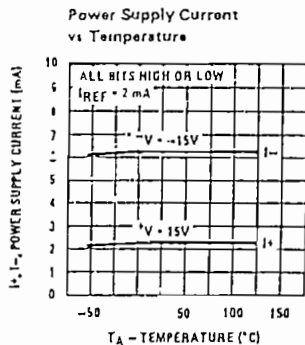


FIGURE 14

Typical Applications (Continued)

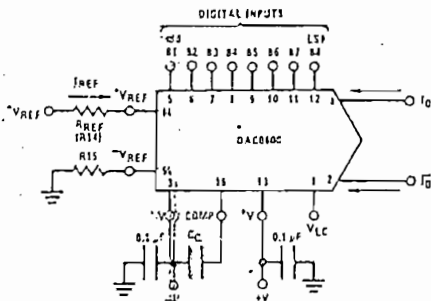


FIGURE 15. Basic Positive Reference Operation

$$I_{FS} \approx \frac{+V_{REF}}{R_{REF}} \times \frac{255}{256}$$

$I_O + \bar{I}_O = I_{FS}$ for all logic states

For fixed reference, TTL operation, typical values are:
 $V_{REF} = 10.000V$
 $R_{REF} = 5.000k$
 $R_{15} = R_{REF}$
 $C_C = 0.01 \mu F$
 $V_{LC} = 0V$ (Ground)

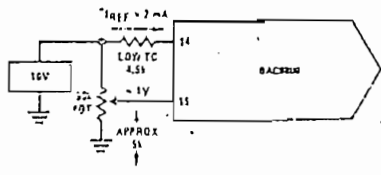
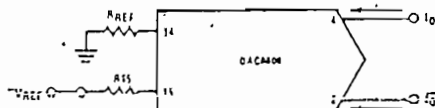


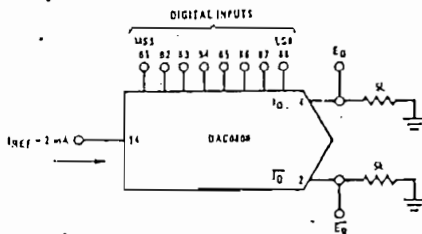
FIGURE 16. Recommended Full Scale Adjustment Circuit



$$I_{FS} \approx \frac{-V_{REF}}{R_{REF}} \times \frac{255}{256}$$

Note: R_{REF} sets I_{FS} ; R_{15} is for bias current cancellation

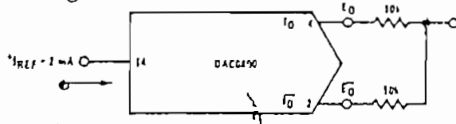
FIGURE 17. Basic Negative Reference Operation



	B1	B2	B3	B4	B5	B6	B7	B8	I_O mA	\bar{I}_O mA	F_O	\bar{E}_O
Full Scale	1	1	1	1	1	1	1	1	1.992	0.000	-9.960	0.000
Full Scale-LSB	1	1	1	1	1	1	1	0	1.984	0.008	-9.920	-0.040
Half Scale+LSB	1	0	0	0	0	0	0	1	1.008	0.984	-5.040	-4.920
Half Scale	1	0	0	0	0	0	0	0	1.000	0.992	-5.000	-4.960
Half Scale-LSB	0	1	1	1	1	1	1	1	0.992	1.000	-4.960	-5.000
Zero Scale+LSB	0	0	0	0	0	0	0	1	0.008	1.984	-0.040	-5.920
Zero Scale	0	0	0	0	0	0	0	0	0.000	1.992	0.000	-9.960

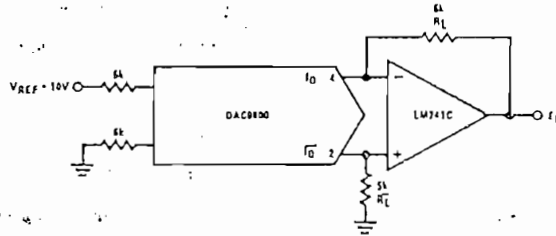
FIGURE 18. Basic Unipolar Negative Operation

Typical Applications (Continued)



	B1	B2	B3	B4	B5	B6	B7	B8	E_O	$\overline{E_O}$
Pos. Full Scale	1	1	1	1	1	1	1	1	-9.920	+10.000
Pos. Full Scale-LSB	1	1	1	1	1	1	1	0	-9.840	+9.920
Zero Scale+LSB	1	0	0	0	0	0	0	1	-0.080	+0.160
Zero Scale	1	0	0	0	0	0	0	0	0.000	+0.080
Zero Scale-LSB	0	1	1	1	1	1	1	1	+0.080	0.000
Neg. Full Scale+LSB	0	0	0	0	0	0	0	1	+9.920	-9.840
Neg. Full Scale	0	0	0	0	0	0	0	0	+10.000	-9.920

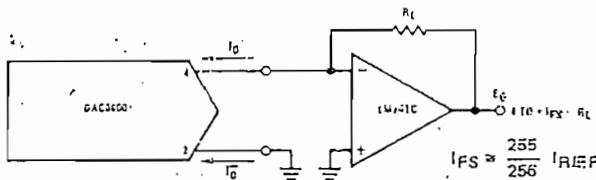
FIGURE 19. Basic Bipolar Output Operation



If $R_L = \overline{R_L}$ within $\pm 0.05\%$, output is symmetrical about ground

	B1	B2	B3	B4	B5	B6	B7	B8	E_O
Pos. Full Scale	1	1	1	1	1	1	1	1	+9.920
Pos. Full Scale-LSB	1	1	1	1	1	1	1	0	+9.840
(+) Zero Scale	1	0	0	0	0	0	0	0	+0.040
(-) Zero Scale	0	1	1	1	1	1	1	1	-0.040
Neg. Full Scale+LSB	0	0	0	0	0	0	0	1	-9.840
Neg. Full Scale	0	0	0	0	0	0	0	0	-9.920

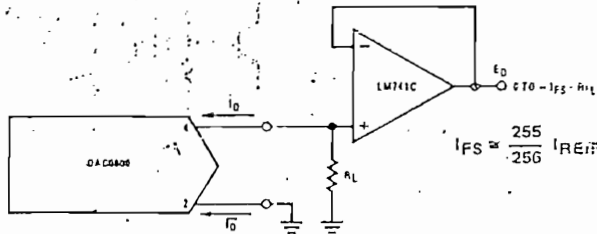
FIGURE 20. Symmetrical Offset Binary Operation



$$I_{FS} \approx \frac{255}{256} I_{REF}$$

For complementary output (operation as negative logic DAC), connect inverting input of op amp to $\overline{I_O}$ (pin 2), connect I_O (pin 4) to ground.

FIGURE 21. Positive Low Impedance Output Operation



$$I_{FS} \approx \frac{255}{256} I_{REF}$$

For complementary output (operation as a negative logic DAC) connect non-inverting input of op amp to $\overline{I_O}$ (pin 2); connect I_O (pin 4) to ground.

FIGURE 22. Negative Low Impedance Output Operation

The Intel 87C51 is the EPROM version of the 80C51BH, and is fabricated on Intel's CHMOS II-E process. It contains 4K x 8 of on-chip Program memory that can be electrically programmed, and can be erased by exposure to ultraviolet light.

The 87C51 is the EPROM version of the 80C51BH and a member of the MCS[™]-51 family of microcontrollers. It is equipped with a 2-level program memory security system which protects the on-chip program against software piracy.

This EPROM device can be electrically programmed by means of the Intelligent Programming algorithm.

The extremely low power consumption, along with two reduced power modes (Idle and Power Down), make this part very suitable for low power applications.

The Idle mode freezes the CPU while allowing the RAM, Timer/Counters, serial port, and interrupt system to continue functioning. The Power Down mode saves the RAM contents but freezes the oscillator, causing other chip functions to be inoperative.

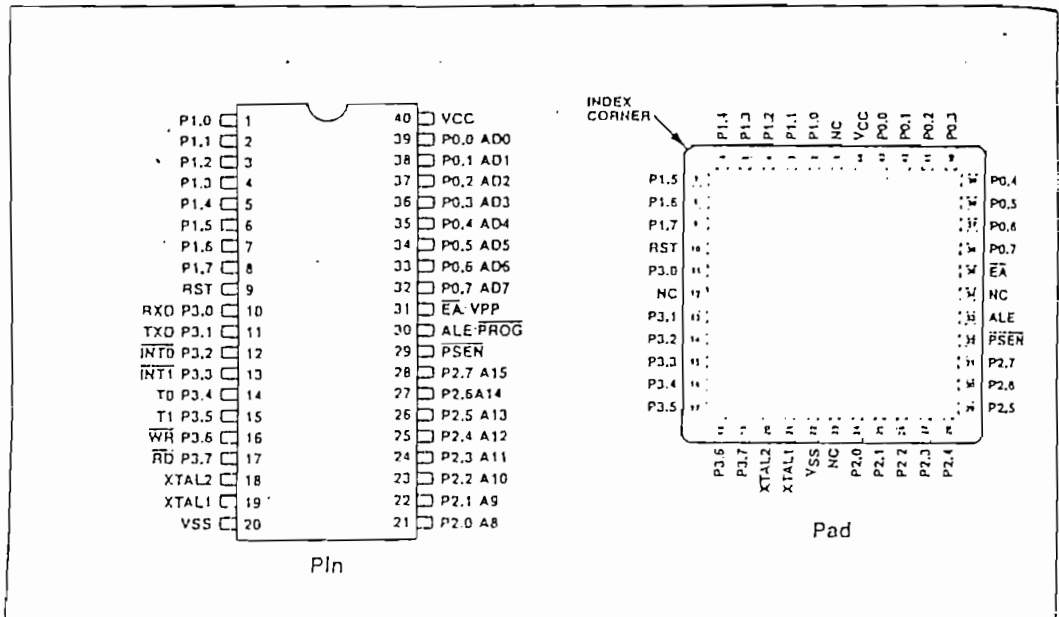


Figure 2. Pin Connection

THE NEW TWO-LEVEL PROGRAM SECURITY SYSTEM

The security system of the 87C51 is designed to give the user the maximum control in protecting the internal program memory of the part. It allows the user to apply the degree of security suitable for the application.

Two security bits are implemented in the 87C51; the SECURE EXTERNAL EXECUTION, and the VERIFY bit. Programming both bits denies any external ac-

cess to the on-chip program memory.

The security bits, when programmed, prohibit the controller from reading or moving the internal code when executing out of external program memory, and also disable the verify mode.

It is possible to maintain the verify capability while securing the code. This is done by programming or



Operational Amplifiers/Buffers

LM741/LM741A/LM741C/LM741E Operational Amplifier

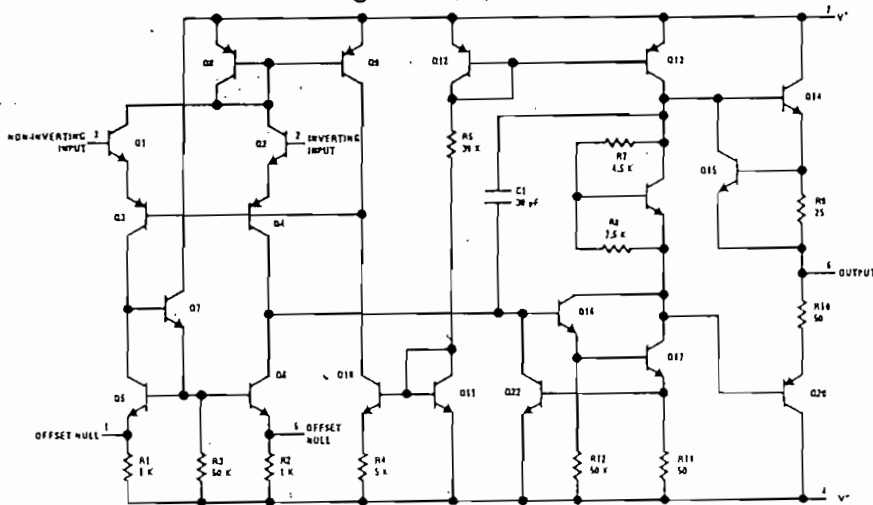
General Description

The LM741 series are general purpose operational amplifiers which feature improved performance over industry standards like the LM709. They are direct, plug-in replacements for the 709C, LM201, MC1439 and 748 in most applications.

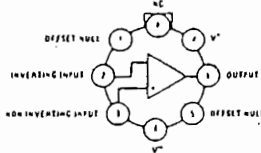
The amplifiers offer many features which make their application nearly foolproof: overload protection on the input and output, no latch-up when the common mode range is exceeded, as well as freedom from oscillations.

The LM741C/LM741E are identical to the LM741/LM741A except that the LM741C/LM741E have their performance guaranteed over a 0°C to +70°C temperature range, instead of -55°C to +125°C.

Schematic and Connection Diagrams (Top Views)

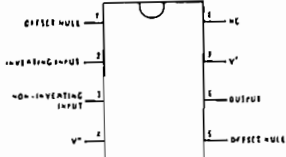


Metal Can Package



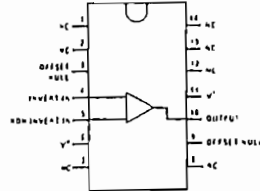
Order Number LM741H, LM741AH,
LM741CH or LM741EH
See NS Package H08C

Dual-In-Line Package



Order Number LM741CN or LM741EN
See NS Package N08B
Order Number LM741CJ
See NS Package J08A

Dual-In-Line Package



Order Number LM741CN-14
See NS Package N14A
Order Number LM741J-14, LM741AJ-14
or LM741CJ-14
See NS Package J14A

LM741A/LM741C/LM741E

LM741/LM741A/LM741C/LM741E

Absolute Maximum Ratings

	LM741A	LM741E	LM741	LM741C
Supply Voltage	±22V	±22V	±22V	±18V
Power Dissipation (Note 1)	500 mW	500 mW	500 mW	500 mW
Differential Input Voltage	±30V	±30V	±30V	±30V
Input Voltage (Note 2)	±15V	±15V	±15V	±15V
Output Short Circuit Duration	Indefinite	Indefinite	Indefinite	Indefinite
Operating Temperature Range	-55°C to +125°C	0°C to +70°C	-55°C to +125°C	0°C to +70°C
Storage Temperature Range	-65°C to +150°C	-65°C to +150°C	-65°C to +150°C	-65°C to +150°C
Lead Temperature (Soldering, 10 seconds)	300°C	300°C	300°C	300°C

Electrical Characteristics (Note 3)

PARAMETER	CONDITIONS	LM741A/LM741E			LM741			LM741C		
		MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX
✓ Input Offset Voltage	$T_A = 25^\circ\text{C}$									
	$R_S \leq 10\text{ k}\Omega$					1.0	5.0		2.0	6.0
	$R_S \leq 50\Omega$		0.8	3.0						
	$T_{AMIN} \leq T_A \leq T_{AMAX}$ $R_S \leq 50\Omega$ $R_S \leq 10\text{ k}\Omega$			4.0			6.0			7.5
Average Input Offset Voltage Drift			15							
Input Offset Voltage Adjustment Range	$T_A = 25^\circ\text{C}, V_S = \pm 20\text{V}$	±10			±15			±15		
Input Offset Current	$T_A = 25^\circ\text{C}$		3.0	30		20	200		20	200
	$T_{AMIN} \leq T_A \leq T_{AMAX}$			70		85	500			300
Average Input Offset Current Drift			0.5							
✓ Input Bias Current	$T_A = 25^\circ\text{C}$		30	80		80	500		80	500
	$T_{AMIN} \leq T_A \leq T_{AMAX}$			0.210			15			0.8
Input Resistance	$T_A = 25^\circ\text{C}, V_S = \pm 20\text{V}$	1.0	6.0		0.3	7.0		0.5	7.0	
	$T_{AMIN} \leq T_A \leq T_{AMAX}, V_S = \pm 20\text{V}$	0.5								
Input Voltage Range	$T_A = 25^\circ\text{C}$							±12	±13	
	$T_{AMIN} \leq T_A \leq T_{AMAX}$				±12	±13				
Large Signal Voltage Gain	$T_A = 25^\circ\text{C}, R_L \geq 2\text{ k}\Omega$									
	$V_S = \pm 20\text{V}, V_O = \pm 15\text{V}$		50							
	$V_S = \pm 15\text{V}, V_O = \pm 10\text{V}$				50	200		20	200	
	$T_{AMIN} \leq T_A \leq T_{AMAX}, R_L \geq 2\text{ k}\Omega,$									
Output Voltage Swing	$V_S = \pm 20\text{V}, V_O = \pm 15\text{V}$		32							
	$V_S = \pm 15\text{V}, V_O = \pm 10\text{V}$				25			15		
	$V_S = \pm 5\text{V}, V_O = \pm 2\text{V}$		10							
	$V_S = \pm 20\text{V}$									
Output Short Circuit Current	$R_L \geq 10\text{ k}\Omega$	±16								
	$R_L \geq 2\text{ k}\Omega$	±15								
	$V_S = \pm 15\text{V}, R_L \geq 10\text{ k}\Omega$				±12	±14		±12	±14	
Output Short Circuit Current	$R_L \geq 2\text{ k}\Omega$				±10	±13		±10	±13	
	$T_A = 25^\circ\text{C}$	10	25	35		25			25	
Common-Mode Rejection Ratio	$T_{AMIN} \leq T_A \leq T_{AMAX}$	10		40						
	$T_{AMIN} \leq T_A \leq T_{AMAX}, R_S \leq 10\text{ k}\Omega, V_{CM} = \pm 12\text{V}$				70	90		70	90	
	$R_S \leq 50\text{ k}\Omega, V_{CM} = \pm 12\text{V}$	80	95							

LM741/LM741A/LM741C/LM741E



Electrical Characteristics (Continued)

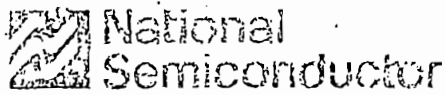
PARAMETER	CONDITIONS	LM741A/LM741E			LM741			LM741C			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	
Voltage Rejection	$T_{A\text{MIN}} \leq T_A \leq T_{A\text{MAX}}$ $V_S = \pm 20V$ to $V_S = \pm 15V$ $R_S \leq 50\Omega$ $R_S \leq 10k\Omega$	86	96		77	96		77	96		dB
Response	$T_A = 25^\circ C$, Unity Gain										
Time			0.25	0.8		0.3			0.3		μs
Shoot			6.0	20		5			5		%
Width (Note 4)	$T_A = 25^\circ C$	0.437	1.5								MHz
Rate	$T_A = 25^\circ C$, Unity Gain	0.3	0.7			0.5			0.5		V/ μs
Current	$T_A = 25^\circ C$					1.7	2.8		1.7	2.8	mA
Consumption	$T_A = 25^\circ C$										mW
	$V_S = \pm 20V$ $V_S = \pm 15V$ $V_S = \pm 20V$		80	150		50	85		50	85	mW
741A	$T_A = T_{A\text{MIN}}$			165							mW
	$T_A = T_{A\text{MAX}}$			135							mW
741E	$V_S = \pm 20V$			150							mW
	$T_A = T_{A\text{MIN}}$			150							mW
	$T_A = T_{A\text{MAX}}$			150							mW
	$V_S = \pm 15V$					60	100				mW
	$T_A = T_{A\text{MIN}}$					45	75				mW
	$T_A = T_{A\text{MAX}}$										mW

1. The maximum junction temperature of the LM741/LM741A is 150°C, while that of the LM741C/LM741E is 100°C. For operation at temperatures, devices in the TO-5 package must be derated based on a thermal resistance of 150°C/W junction to ambient, or 45°C/W junction to case. The thermal resistance of the dual-in-line package is 100°C/W junction to ambient.

2. For supply voltages less than ±15V, the absolute maximum input voltage is equal to the supply voltage.

3. Unless otherwise specified, these specifications apply for $V_S = \pm 15V$, $-55^\circ C \leq T_A \leq +125^\circ C$ (LM741/LM741A). For the LM741C/LM741E, these specifications are limited to $0^\circ C \leq T_A \leq +70^\circ C$.

4. Calculated value from: BW (MHz) = 0.35/Rise Time(μs).



CD4049M/CD4049C Hex Inverting Buffer CD4050BM/CD4050C Hex Non-Inverting Buffer

General Description

These hex buffers are monolithic complementary MOS (CMOS) integrated circuits constructed with N- and P-channel enhancement mode transistors. These devices feature logic level conversion using only one supply voltage (V_{DD}). The input signal high level (V_{IH}) can exceed the V_{DD} supply voltage when these devices are used for logic level conversions. These devices are intended for use as hex buffers, CMOS to DTL/TTL converters, or as CMOS current drivers, and at $V_{DD} = 5.0V$, they can drive directly two DTL/TTL loads over the full operating temperature range.

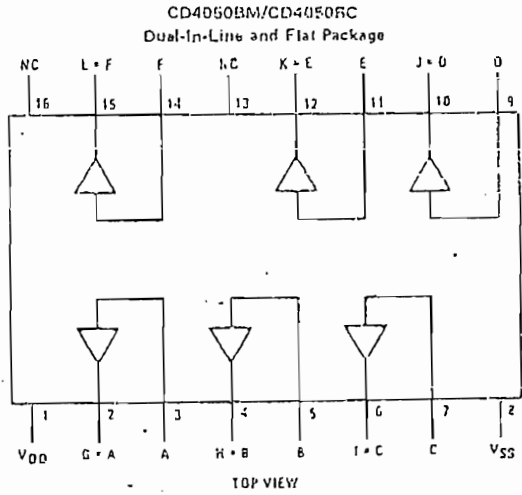
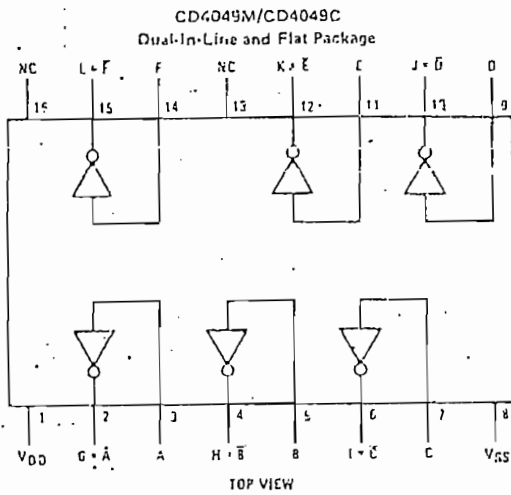
Features

- ✦ Wide supply voltage range 3.0V to 15V
- ✦ Direct drive to 2 TTL loads at 5.0V over full temperature range
- ✦ High source and sink current capability
- ✦ Special input protection permits input voltages greater than V_{DD}

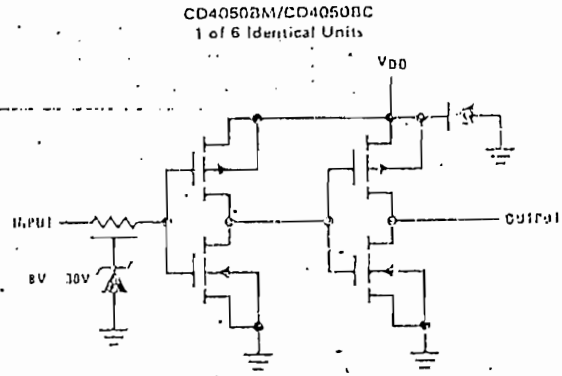
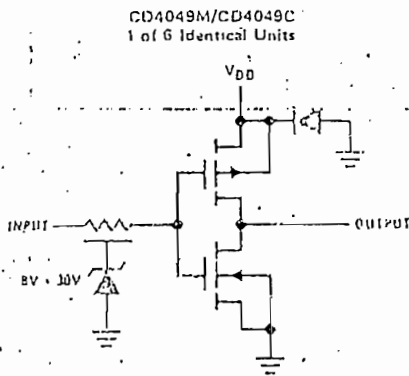
Applications

- ✦ CMOS hex inverter/buffer
- ✦ CMOS to DTL/TTL hex converter
- ✦ CMOS current "sink" or "source" driver
- ✦ CMOS high-to-low logic level converter

Connection Diagrams



Schematic Diagrams



CD4049M/CD4049C, CD4050BM/CD4050C

1501

CD4049M/CD4049C, CD40450BM/CD4050BC

Absolute Maximum Ratings

(Notes 1 and 2)

V _{DD} Supply Voltage	0.5V to +18V
V _{IH} Input Voltage	0.5V to +18V
V _{OUT} Voltage at Any Output Pin	-0.5V to V _{DD} + 0.5V
T _S Storage Temperature Range	-65°C to +150°C
P _D Package Dissipation	600 mW
T _L Lead Temperature (Soldering, 10 seconds)	300°C

Recommended Operating Conditions

(Note 2)

V _{DD} Supply Voltage	3V to 15V
V _{IH} Input Voltage	0V to 15V
V _{OUT} Voltage at Any Output Pin	0 to V _{DD}
T _A Operating Temperature Range	-55°C to +125°C
	CD4049M, CD4050BM
	CD4049C, CD4050BC
	-40°C to +85°C

DC Electrical Characteristics CD4049M/CD4050BM (Note 2)

PARAMETER	CONDITIONS	-55°C		25°C			125°C		UNITS
		MIN	MAX	MIN	TYP	MAX	MIN	MAX	
I _{DD} Quiescent Device Current	V _{DD} = 5V		1.0		0.01	1.0		30	μA
	V _{DD} = 10V		2.0		0.01	2.0		60	μA
	V _{DD} = 15V		4.0		0.03	4.0		120	μA
V _{OL} Low Level Output Voltage	V _{IH} = V _{DD} , V _{IL} = 0, I _O < 1 μA								
	V _{DD} = 5V		0.05		0	0.05		0.05	V
	V _{DD} = 10V		0.05		0	0.05		0.05	V
	V _{DD} = 15V		0.05		0	0.05		0.05	V
V _{OH} High Level Output Voltage	V _{IH} = V _{DD} , V _{IL} = 0, I _O < 1 μA								
	V _{DD} = 5V	4.95		4.05	5		4.95		V
	V _{DD} = 10V	9.95		9.05	10		9.95		V
	V _{DD} = 15V	14.95		14.95	15		14.95		V
V _{IL} Low Level Input Voltage (CD4050BM Only)	I _O < 1 μA								
	V _{DD} = 5V, V _O = 0.5V		1.5		2.25	1.5		1.5	V
	V _{DD} = 10V, V _O = 1V		3.0		4.5	3.0		3.0	V
	V _{DD} = 15V, V _O = 1.5V		4.0		6.75	4.0		4.0	V
V _{IL} Low Level Input Voltage (CD4049M Only)	I _O < 1 μA								
	V _{DD} = 5V, V _O = 4.5V		1.0		1.5	1.0		1.0	V
	V _{DD} = 10V, V _O = 9V		2.0		2.5	2.0		2.0	V
	V _{DD} = 15V, V _O = 13.5V		3.0		3.5	3.0		3.0	V
V _{IH} High Level Input Voltage (CD4050BM Only)	I _O < 1 μA								
	V _{DD} = 5V, V _O = 4.5V	3.5		3.5	2.75		3.5		V
	V _{DD} = 10V, V _O = 9V	7.0		7.0	5.5		7.0		V
	V _{DD} = 15V, V _O = 13.5V	11.0		11.0	8.25		11.0		V
V _{IH} High Level Input Voltage (CD4049M Only)	I _O < 1 μA								
	V _{DD} = 5V, V _O = 0.5V	4.0		4.0	3.5		4.0		V
	V _{DD} = 10V, V _O = 1V	8.0		8.0	7.5		8.0		V
	V _{DD} = 15V, V _O = 1.5V	12.0		12.0	11.5		12.0		V
I _{OL} Low Level Output Current (Note 3)	V _{IH} = V _{DD} , V _{IL} = 0V								
	V _{DD} = 5V, V _O = 0.4V	5.6		4.6	5		3.2		mA
	V _{DD} = 10V, V _O = 0.5V	12		9.8	12		6.8		mA
	V _{DD} = 15V, V _O = 1.5V	35		29	40		20		mA
I _{OH} High Level Output Current (Note 3)	V _{IH} = V _{DD} , V _{IL} = 0V								
	V _{DD} = 5V, V _O = 4.6V	-1.3		-1.1	-1.6		-0.72		mA
	V _{DD} = 10V, V _O = 9.5V	-2.6		-2.2	-3.6		-1.5		mA
	V _{DD} = 15V, V _O = 13.5V	-8.0		-7.2	-12		-5.0		mA
I _I Input Current	V _{DD} = 15V, V _{IH} = 0V		-0.1		-10 ⁻⁵	-0.1		-1.0	μA
	V _{DD} = 15V, V _{IH} = 15V		0.1		10 ⁻⁵	0.1		1.0	μA

Note 1: "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed; they are not meant to imply that the devices should be operated at these limits. The table of "Recommended Operating Conditions" and "Electrical Characteristics" provides conditions for actual device operation.

Note 2: V_{SS} = 0V unless otherwise specified.

Note 3: These are peak output current capabilities. Continuous output current is rated at 12 mA maximum. The output current should not be allowed to exceed this value for extended periods of time.

DC Electrical Characteristics CD4049C/CD4050BC (Note 2)

PARAMETER	CONDITIONS	40 C		25 C			85 C		UNITS
		MIN	MAX	MIN	TYP	MAX	MIN	MAX	
IDD Quiescent Device Current	VDD = 5V		4		0.03	1.0		30	μA
	VDD = 10V		8		0.05	8.0		60	μA
	VDD = 15V		16		0.07	16.0		120	μA
VOL Low Level Output Voltage	VIH = VDD, VIL = 0V, IO < 1 μA								
	VDD = 5V		0.05		0	0.05		0.05	V
	VDD = 10V		0.05		0	0.05		0.05	V
	VDD = 15V		0.05		0	0.05		0.05	V
VOH High Level Output Voltage	VIH = VDD, VIL = 0V, IO < 1 μA								
	VDD = 5V	4.95		4.95	5		4.95		V
	VDD = 10V	9.95		9.95	10		9.95		V
	VDD = 15V	14.95		14.95	15		14.95		V
VIL Low Level Input Voltage (CD4150BC Only)	IO < 1 μA								
	VDD = 5V, VO = 0.5V		1.5		2.75	1.5		1.5	V
	VDD = 10V, VO = 1V		3.0		4.5	3.0		3.0	V
VIL Low Level Input Voltage (CD4149C Only)	IO < 1 μA								
	VDD = 5V, VO = 4.5V		1.0		1.5	1.0		1.0	V
	VDD = 10V, VO = 9V		2.0		2.5	2.0		2.0	V
VIH High Level Input Voltage (CD4150BC Only)	IO < 1 μA								
	VDD = 5V, VO = 4.5V	3.5		3.5	2.75		3.5		V
	VDD = 10V, VO = 9V	7.0		7.0	5.5		7.0		V
VIH High Level Input Voltage (CD4149C Only)	IO < 1 μA								
	VDD = 5V, VO = 0.5V	4.0		4.0	3.5		4.0		V
	VDD = 10V, VO = 1V	8.0		8.0	7.5		8.0		V
IOL Low Level Output Current (Note 3)	VIH = VDD, VIL = 0V								
	VDD = 5V, VO = 0.4V	4.6		4.0	5		3.2		mA
	VDD = 10V, VO = 0.5V	9.8		8.5	12		6.8		mA
IOH High Level Output Current (Note 3)	VIH = VDD, VIL = 0V								
	VDD = 5V, VO = 4.6V	-1.0		-0.9	-1.6		-0.77		mA
	VDD = 10V, VO = 9.5V	-2.1		-1.9	-3.6		-1.5		mA
IIN Input Current	VDD = 15V, VIN = 0V	-0.3		-0.3	-10 ⁻⁵			-1.0	μA
	VDD = 15V, VIN = 15V	0.3		0.3	10 ⁻⁵			1.0	μA

CD4049C/CD4050BC, CD40450BM/CD4050BC

CD4049M/CD4049C, CD40450BM/CD4050BC

AC Electrical Characteristics CD4049M/CD4049C

DI

T_A = 25°C, C_L = 50 pF, R_L = 200k, t_r = t_f = 20 ns, unless otherwise specified.

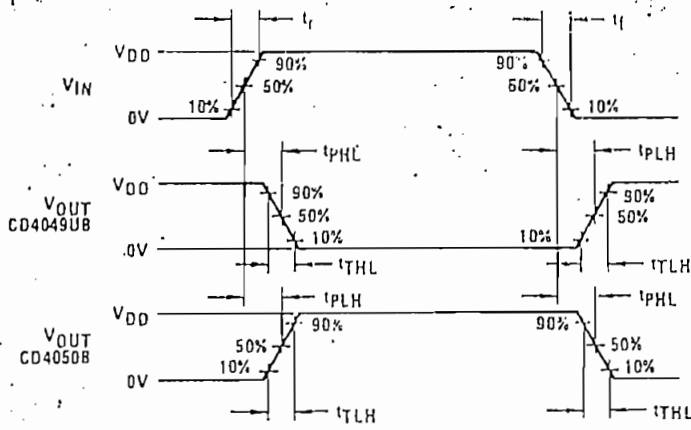
PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
t _{PHL} Propagation Delay Time High-to-Low Level	V _{DD} = 5V		30	65	ns
	V _{DD} = 10V		20	40	ns
	V _{DD} = 15V		15	30	ns
t _{PLH} Propagation Delay Time Low-to-High Level	V _{DD} = 5V		45	85	ns
	V _{DD} = 10V		25	45	ns
	V _{DD} = 15V		20	35	ns
t _{THL} Transition Time High-to-Low Level	V _{DD} = 5V		30	60	ns
	V _{DD} = 10V		20	40	ns
	V _{DD} = 15V		15	30	ns
t _{TLH} Transition Time Low-to-High Level	V _{DD} = 5V		60	120	ns
	V _{DD} = 10V		30	55	ns
	V _{DD} = 15V		25	45	ns
C _{IN} Input Capacitance	Any Input.		15	22.5	pF

AC Electrical Characteristics CD4050BM/CD4050BC

T_A = 25°C, C_L = 50 pF, R_L = 200k, t_r = t_f = 20 ns, unless otherwise specified.

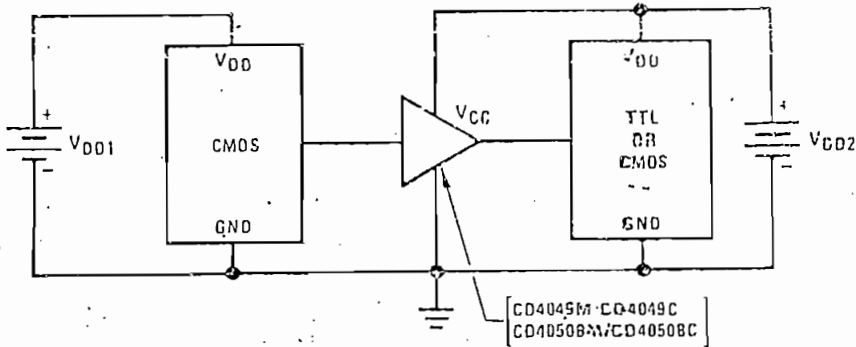
PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
t _{PHL} Propagation Delay Time High-to-Low Level	V _{DD} = 5V		60	110	ns
	V _{DD} = 10V		25	55	ns
	V _{DD} = 15V		20	30	ns
t _{PLH} Propagation Delay Time Low-to-High Level	V _{DD} = 5V		60	120	ns
	V _{DD} = 10V		30	55	ns
	V _{DD} = 15V		25	45	ns
t _{THL} Transition Time High-to-Low Level	V _{DD} = 5V		30	60	ns
	V _{DD} = 10V		20	40	ns
	V _{DD} = 15V		15	30	ns
t _{TLH} Transition Time Low-to-High Level	V _{DD} = 5V		60	120	ns
	V _{DD} = 10V		30	55	ns
	V _{DD} = 15V		25	45	ns
C _{IN} Input Capacitance	Any Input		5	7.5	pF

Switching Time Waveforms



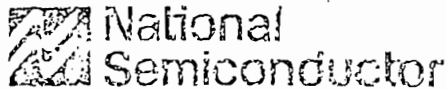
Typical Applications

CMOS to TTL or CMOS at a Lower V_{DD}



Note: $V_{DD1} \geq V_{DD2}$

Note: In the case of the CD4049M/CD4049C the output drive capability increases with increasing input voltage. E.g., if V_{DD1} is 10V the CD4049M/CD4049C could drive 4 TTL loads.



MM54HC240/MM74HC240 Inverting Octal TRI-STATE[®] Buffer

MM54HC241/MM74HC241 Octal TRI-STATE[®] Buffer

MM54HC244/MM74HC244 Octal TRI-STATE[®] Buffer

General Description

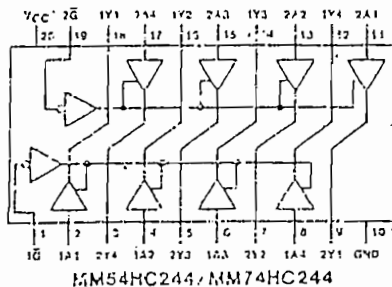
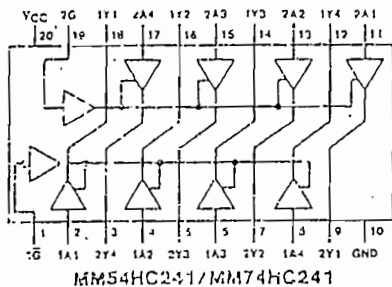
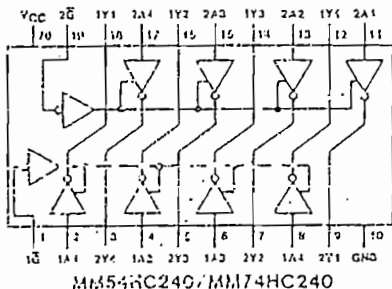
These silicon gate CMOS TRI-STATE buffers are general purpose high speed inverting and non-inverting buffers. They possess high drive current outputs which enable high speed operation even when driving large bus capacitances. These circuits achieve speeds comparable to low power Schottky devices, while retaining the advantage of CMOS circuitry, i.e. high noise immunity, and low power consumption. All three devices have a fanout of 15 LS-TTL equivalent inputs (12 loads for 54HC).

Each device has two active low enables (1G, and 2G), and each enable independently controls 4 buffers. MM54HC241/MM54HC241 is also a non-inverting buffer like the '244 except that the '241 has one active low enable and one active high enable, each again controlling 4 buffers.

All inputs are protected from damage due to static discharge by diodes to V_{CC} and Ground.

The MM54HC240/MM74HC240 is an inverting buffer and the MM54HC244/MM74HC244 is a non-inverting buffer.

Connection Diagram



Truth Tables

1G	1A	1Y	2G	2A	2Y
L	L	H	L	L	H
L	H	L	L	H	L
H	L	Hi-Z	H	L	Hi-Z
H	H	Hi-Z	H	H	Hi-Z

(HC240)

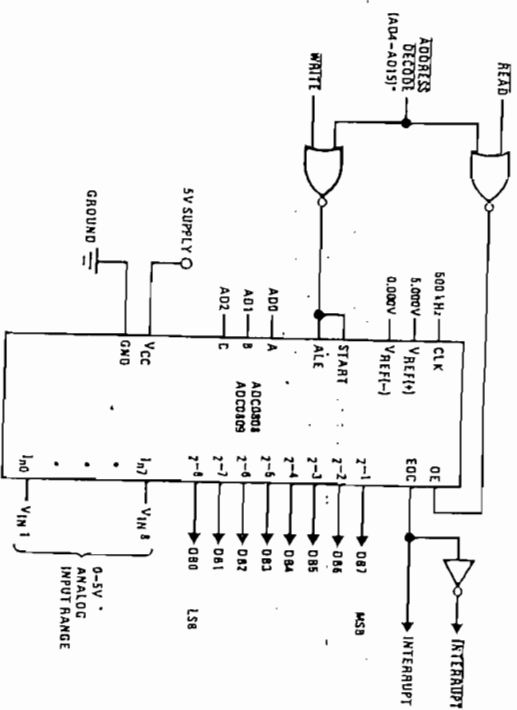
1G	1A	1Y	2G	2A	2Y
L	L	L	L	L	Hi-Z
L	H	H	L	H	Hi-Z
H	L	Hi-Z	H	L	L
H	H	Hi-Z	H	H	H

(HC241)

1G	1A	1Y	2G	2A	2Y
L	L	L	L	L	L
L	H	H	L	H	H
H	L	Hi-Z	H	L	Hi-Z
H	H	Hi-Z	H	H	Hi-Z

(HC244)

MM54HC240/MM74HC240, MM54HC241/MM74HC241, MM54HC244/MM74HC244



* Address latches needed for 8085 and 8086 interfacing the ADC0808 to a microprocessor

MICROPROCESSOR INTERFACE TABLE

PROCESSOR	READ	WRITE	INTERUPT (COMMENT)
8080	\overline{MEMR}	\overline{MEMW}	INTA (Thru RST Circuit)
8085	\overline{RD}	\overline{WR}	INTA (Thru RST Circuit)
Z-80	\overline{NRDS}	\overline{NWDS}	INTA (Thru RST Circuit, Mode 0)
SC/MIP	$\overline{VMA} + 2R/W$	$\overline{VMA} + 2R/W$	SA (Thru Sense A)
6800	$\overline{VMA} + 2R/W$	$\overline{VMA} + 2R/W$	IF0A or IF0B (Thru P1A)

Ordering Information

TEMPERATURE RANGE	-40°C to +85°C	-55°C to +125°C
Error	±1/2 Bit Unadjusted ADC0808CCN ADC0809CCN	±1/2 Bit Unadjusted ADC0808CCJ ADC0809CCJ
Package Outline	N28A Molded DIP	J28A Hermetic DIP



ADC0816, ADC0817 8-Bit μ P Compatible A/D Converters with 16-Channel Multiplexer

General Description

The ADC0816, ADC0817 data acquisition component is a monolithic CMOS device with an 8-bit analog-to-digital converter, 16-channel multiplexer and microprocessor-compatible control logic. The 8-bit A/D converter uses successive approximation as the conversion technique. The converter features a high impedance chopper stabilized comparator, a 256R voltage divider with analog switch tree and a successive approximation register. The 16-channel multiplexer can directly access any one of 16 single-ended analog signals and provides the logic for additional channel expansion. Signal conditioning of any analog input signal is eased by direct access to the multiplexer output, and to the input of the 8-bit A/D converter.

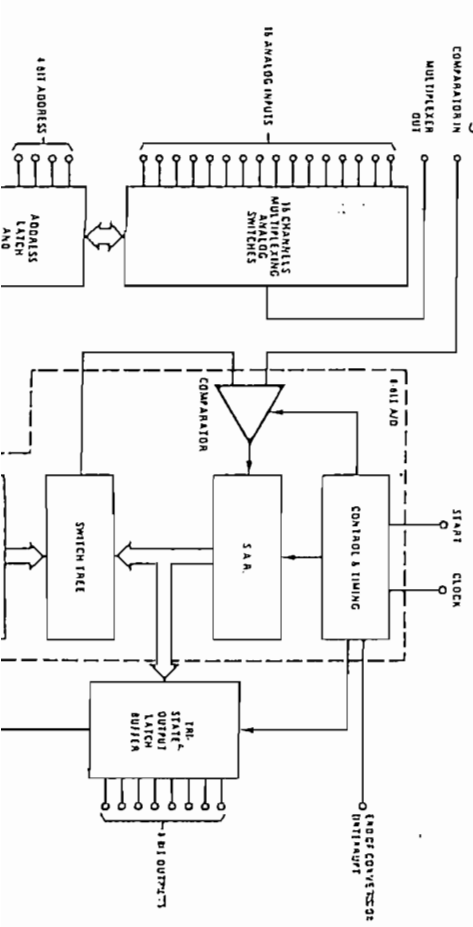
The device eliminates the need for external zero and full-scale adjustments. Easy interfacing to microprocessors is provided by the latched and decoded multiplexer address inputs and latched TTL "TRI-STATE" outputs.

The design of the ADC0816, ADC0817 has been optimized by incorporating the most desirable aspects of several A/D conversion techniques. The ADC0816, ADC0817 offers high speed, high accuracy, minimal temperature dependence, excellent long-term accuracy and repeatability, and consumes minimal power. These features make this device ideally suited to applications from process and machine control to consumer and automotive applications. For similar performance in an 8-channel, 28-pin,

A to D, D to A

- 8-bit A/D converter, see the ADC0808, ADC0809 data sheet. (See AN-258 for more information.)
- Features**
- Resolution — 8-bits
 - Total unadjusted error — $\pm 1/2$ LSB and ± 1 LSB
 - No missing codes
 - Conversion time — 100 μ s
 - Single supply — 5 V_{DC}
 - Operates ratiometrically or with 5 V_{DC} or analog scan, adjusted voltage reference
 - 16-channel multiplexer with latched control logic
 - Easy interface to all microprocessors, or operates "stand alone"
 - Outputs meet T_{PL} voltage level specifications
 - 0V to 5V analog input voltage range with single 5V supply
 - No zero or full-scale adjust required
 - Standard hermetic or molded 40-pin DIP package
 - Temperature range — -40°C to +85°C or -55°C to +125°C
 - Low power consumption — 15 mW
 - Latched "TRI-STATE" output
 - Direct access to "comparator in" and "multiplexer out" for signal conditioning

Block Diagram



Operating Ratings (Notes 1 and 2)

Supply Voltage (V _{CC}) (Note 3)	6.5V	Temperature Range (Note 1)	-55°C to +125°C
Voltage at Any Pin	-0.3V to V _{CC} + 0.3V	ADC0816CC1, ADC0816CC2, ADC0817CC1, ADC0817CC2	T _{MIN} ≤ T _A ≤ T _{MAX}
Exceptional Control Inputs	-0.3V to 1.5V	Range of V _{CC} (Note 1)	-0.3V to 1.5V
Voltage at Control Inputs (START, OE, CLOCK, ALE, EXPANSION CONTROL, ADD A, ADD B, ADD C, ADD D)	-0.3V to 1.5V	Voltage at Any Pin	4.5V to 6.5V
Storage Temperature Range	-65°C to +150°C	Exceptional Control Inputs	-0.3V to 1.5V
Package Dissipation at T _A = 25°C	875 mW	Voltage at Control Inputs (START, OE, CLOCK, ALE, EXPANSION CONTROL, ADD A, ADD B, ADD C, ADD D)	-0.3V to 1.5V
Lead Temperature (Soldering, 10 seconds)	300°C		

Electrical Characteristics

Converter Specifications: V_{CC} = 5 V, V_{REF(+)} = V_{REF(-)} = GND, V_{IN} = V_{COMPARATOR IN}, T_{MIN} ≤ T_A ≤ T_{MAX} and CLK = 640 KHz unless otherwise stated.

Parameter	Conditions	Min	Typ	Max	Units
ADC0816 Total Unadjusted Error (Note 5)	25°C T _{MIN} to T _{MAX}			± 1/2	LSB
ADC0817 Total Unadjusted Error (Note 5)	0°C to 70°C T _{MIN} to T _{MAX}			± 3/4	LSB
Input Resistance	From Ref(+) to Ref(-) (Note 4) V _{I(+)} or V _{I(-)}	1.0	4.5	± 1	KR
Analog Input Voltage Range	Measured at Ref(+) or Ref(-)	GND-0.10	V _{CC}	V _{CC} +0.10	V _{CC}
Voltage, Top of Ladder	Measured at Ref(+) or Ref(-)	V _{CC} /2-0.1	V _{CC} /2	V _{CC} /2+0.1	V
V _{REF(+)} + V _{REF(-)}	Measured at Ref(-)	-0.1	0	0	V
V _{REF(-)}	Measured at Ref(-)	-0.1	0	0	V
Comparator Input Current	I _C = 640 KHz, (Note 6)	-2	± 0.5	2	μA

Electrical Characteristics

Digital Levels and DC Specifications: ADC0816CC1, 4.5V ≤ V_{CC} ≤ 5.5V, -55°C ≤ T_A ≤ +125°C unless otherwise noted. ADC0816CC2, ADC0816CCN, ADC0817CC1, 4.75V ≤ V_{CC} ≤ 5.25V, -40°C ≤ T_A ≤ +85°C unless otherwise noted.

Parameter	Conditions	Min	Typ	Max	Units
ANALOG MULTIPLEXER					
RON Analog Multiplexer ON Resistance	(Any Selected Channel) T _A = 25°C, R _L = 10K T _A = 85°C, R _L = 10K T _A = 125°C, R _L = 10K		1.5	3	KΩ
ΔRON	(Any Selected Channel) R _L = 10K		75	5	KΩ
IOFFI(+)	OFF Channel Leakage Current		10	200	nA
IOFFI(-)	OFF Channel Leakage Current	-200		1.0	μA
CONTROL INPUTS					
V _{INH}	Logical "1" Input Voltage	V _{CC} -1.5		1.5	V
V _{INL}	Logical "0" Input Voltage			1.0	V
I _{INH}	Logical "1" Input Current (The Control Inputs)			1.0	μA
I _{INL}	Logical "0" Input Current (The Control Inputs)				μA

Electrical Characteristics (Continued)

Digital Levels and DC Specifications: ADC0816CC1, 4.5V ≤ V_{CC} ≤ 5.5V, -55°C ≤ T_A ≤ +125°C unless otherwise noted. ADC0816CC2, ADC0816CCN, ADC0817CC1, 4.75V ≤ V_{CC} ≤ 5.25V, -40°C ≤ T_A ≤ +85°C unless otherwise noted.

Parameter	Conditions	Min	Typ	Max	Units
DATA OUTPUTS AND EOC (INTERRUPT)					
VO(0)	Logical "0" Output Voltage		V _{CC} -0.4		V
VO(1)	Logical "0" Output Voltage EOC			0.45	V
VO(2)	Logical "0" Output Voltage EOC			0.45	V
IO(0)	TRI-STATE [®] Output Current	-3.0		3.0	μA
IO(1)					μA
IO(2)					μA

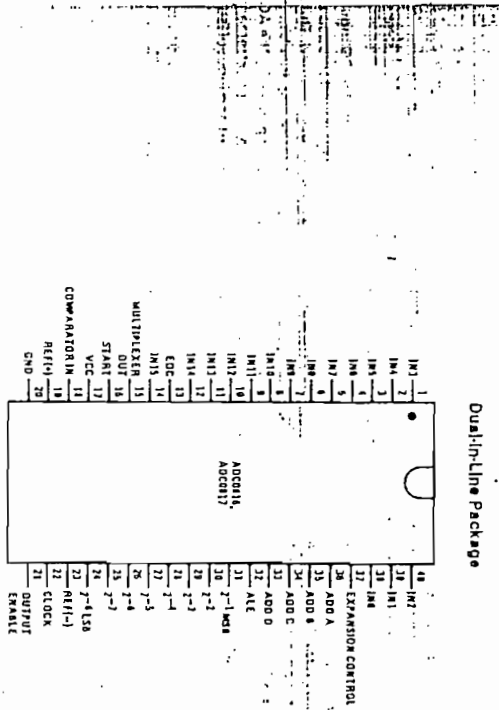
Electrical Characteristics

Timing Specifications: V_{CC} = V_{REF(+)} = 5V, V_{REF(-)} = GND, t_r = t_f = 20 ns and T_A = 25°C unless otherwise noted.

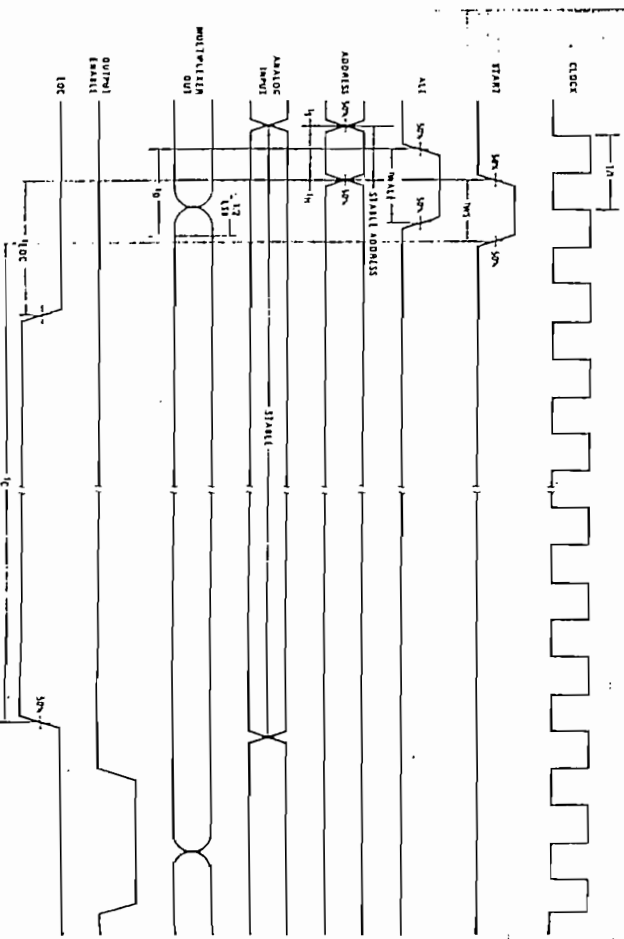
Symbol	Parameter	Conditions	Min	Typ	Max	Units
t _{WS}	Minimum Start Pulse Width	(Figure 5)		100	200	nS
t _{WALE}	Minimum ALE Pulse Width	(Figure 5)		100	200	nS
t ₁	Minimum Address Setup Time	(Figure 5)		25	50	nS
t _H	Minimum Address Hold Time	(Figure 5)		25	50	nS
t ₀	Analog MUX Delay Time From ALE	R _S = 0Ω (Figure 5)		1	2.5	nS
t _{HI, HO}	OE Control to Q Logic State	C _L = 50 pF, R _L = 10K (Figure 8)		125	250	nS
t _{PH, POH}	OE Control to Hi-Z	C _L = 10 pF, R _L = 10K (Figure 8)		125	250	nS
t _C	Conversion Time	I _C = 640 KHz, (Figure 5) (Note 7)		90	116	nS
t _E	Clock Frequency			10	640	KHz
t _{ECC}	EOC Delay Time	(Figure 5)		0	1280	nS
C _{IN}	Input Capacitance	AI Control Inputs		10	15	pF
C _{OUT}	TRI-STATE [®] Output Capacitance	AI TRI-STATE Outputs, (Note 7)		10	15	pF

Note 1: Absolute maximum ratings are those values beyond which the life of the device may be impaired.
 Note 2: All voltages are measured with respect to GND, unless otherwise specified.
 Note 3: A zener diode exists, internally, from V_{CC} to GND and has a typical breakdown voltage of 7 V_{CC}.
 Note 4: Two on-chip diodes are tied to each analog input which will forward conduct for analog input voltages one diode drop below ground or one diode drop above the V_{CC} supply. The spec allows 100 mV forward bias of either diode. This means that as long as the analog V_{IN} does not exceed the specified range by more than 100 mV, the output code will be correct. To achieve an absolute 0V to 5V_{CC} input voltage range will therefore require a minimum supply voltage of 1.900 V_{CC} over temperature variations, initial tolerance and tolerance.
 Note 5: Total unadjusted error includes offset, full-scale, and linearity errors. See Figure 2. None of those ADs requires a zero or full-scale adjust. However, a zero or full-scale adjust is desired for an analog input other than 0V, or if a narrow full-scale span exists (for example, 0.5V to 1.5V indicated) the reference resistance can be adjusted to achieve this. See Figure 12.
 Note 6: Comparator input current is a bias current into or out of the comparator stabilized comparator. The bias current varies directly with clock frequency and has little temperature dependence (Figure 6). See paragraph 1.0.
 Note 7: The outputs of the data register are updated one clock cycle before the rising edge of EOC.

Connection Diagram



Timing Diagram



Typical Performance Characteristics

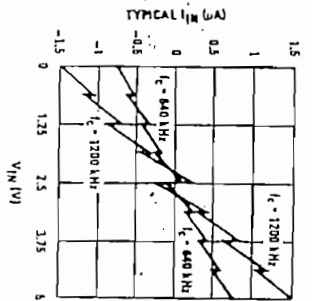


FIGURE 6. Comparator I_{in} vs V_{in}
($V_{CC} = V_{REF} = 5V$)

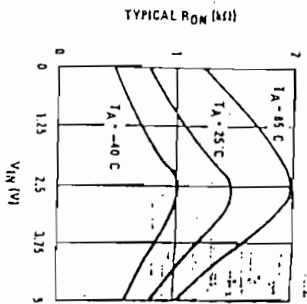


FIGURE 7. Multiplexer R_{ON} vs V_{in}
($V_{CC} = V_{REF} = 5V$)

TRISTATE® Test Circuits and Timing Diagrams

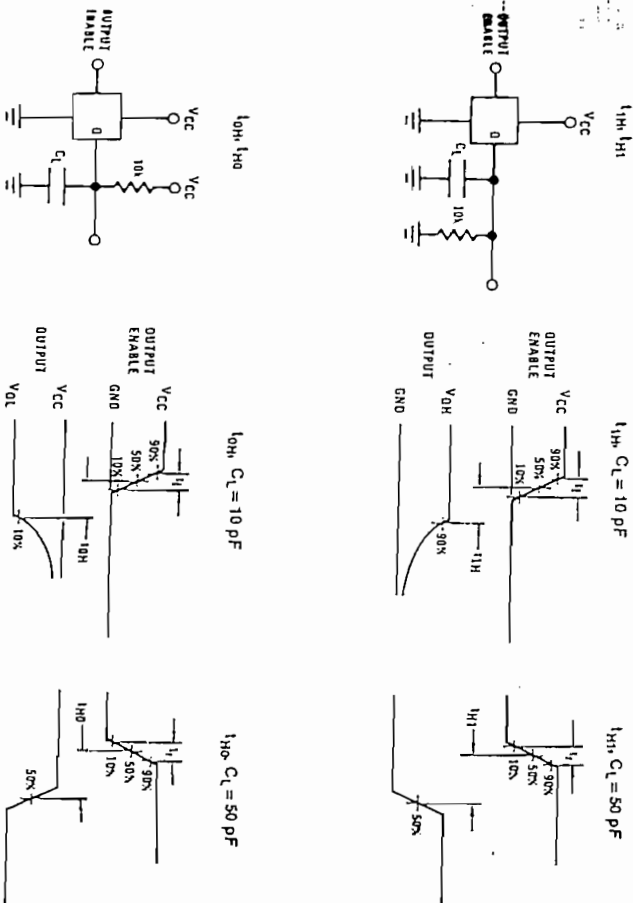


FIGURE 8

DEFINITION

1.0 Ratiometric Conversion

The ADC0816, ADC0817 is designed as a complete Data Acquisition System (DAS) for ratiometric conversion systems. In ratiometric systems, the physical variable being measured is expressed as a percentage of full-scale which is not necessarily related to an absolute standard. The voltage input to the ADC0816 is expressed by the equation

$$V_{IN} = V_Z \frac{D_X}{D_{MAX} - D_{MIN}} \quad (1)$$

- V_{IN} = Input voltage into the ADC0816
- V_Z = Full-scale voltage
- V_Z = Zero voltage
- D_X = Data point being measured
- D_{MAX} = Maximum data limit
- D_{MIN} = Minimum data limit

A good example of a ratiometric transducer is a potentiometer used as a position sensor. The position of the wiper is directly proportional to the output voltage which is a ratio of the full-scale voltage across it. Since the data is represented as a proportion of full-scale, reference equipments are greatly reduced, eliminating a large source of error and cost for many applications. A major advantage of the ADC0816, ADC0817 is that the input voltage range is equal to the supply range so the transducers can be connected directly across the supply and their outputs connected directly into the multiplexer inputs, (Figure 9).

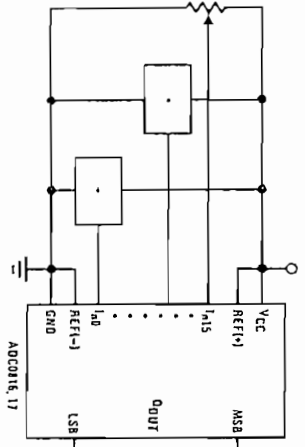


FIGURE 9. Ratiometric Conversion System

$$Q_{OUT} = \frac{V_{IN}}{V_{REF}} = \frac{V_{IN}}{V_{CC}}$$

4.75V \leq VCC \leq VREF \leq 5.25V
 * Ratiometric Transducers

meter

Ratiometric transducer, such as potentiometers, strain gauges, thermistor bridges, pressure transducers, etc., are suitable for measuring proportional relationships; however, many types of measurements must be referred to an absolute standard such as voltage or current. This means a system reference must be used which relates the full-scale voltage to the standard volt. For example, if $V_{CC} = V_{REF} = 5.12V$, then the full-scale range is divided into 256 standard steps. The smallest standard step is 1 LSB which is then 20 mV.

2.0 Resistor Ladder Limitations

The voltages from the resistor ladder are compared to the selected input 8 times in a conversion. These voltages are coupled to the comparator via an analog switch tree which is referenced to the supply. The voltages at the top, center and bottom of the ladder must be controlled to maintain proper operation.

The top of the ladder, Ref(+), should not be more positive than the supply, and the bottom of the ladder, Ref(-), should not be more negative than ground. The center of the ladder voltage must also be near the center of the supply because the analog switch tree changes from N-channel switches to P-channel switches. These limitations are automatically satisfied in ratiometric systems and can be easily met in ground referenced systems.

Figure 10 shows a ground referenced system with a separate supply and reference. In this system, the supply must be trimmed to match the reference voltage. For instance, if a 5.12V reference is used, the supply should be adjusted to the same voltage within 0.1V.

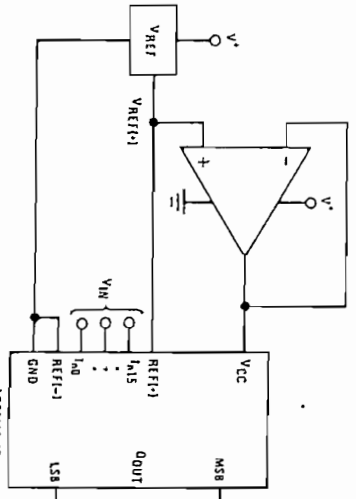
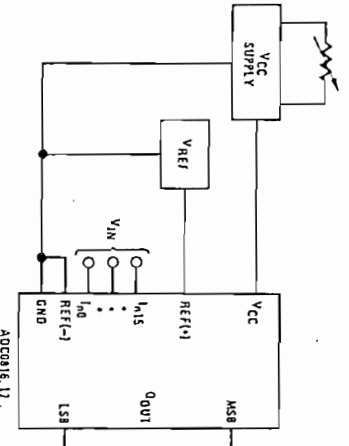


FIGURE 10. Ground Referenced Conversion System Using Trimmed Supply

$$Q_{OUT} = \frac{V_{IN}}{V_{REF}}$$

4.75V \leq VCC \leq VREF \leq 5.25V

FIGURE 11. Ground Referenced Conversion System with Reference Generating VCC Supply



$$Q_{OUT} = \frac{V_{IN}}{V_{REF}}$$

4.75V \leq VCC \leq VREF \leq 5.25V

The ADC0816 needs less than a 1 amp of supply current so developing the supply from the reference is readily accomplished. In Figure 11 a ground referenced system is shown which generates the supply from the reference. The buffer shown can be an op amp of sufficient drive to supply the milliamp of supply current and the desired bus drive, or if a capacitive bus is driven by the outputs a large capacitor will supply the transient supply current as seen in Figure 12. The LM301 is overcompensated to insure stability when loaded by the 10 μ F output capacitor.

The top and bottom ladder voltages cannot exceed VCC and ground, respectively, but they can be symmetrically less than VCC and greater than ground. The center of the ladder voltage should always be near the center of the supply. The sensitivity of the converter can be increased (i.e., size of the LSB steps decreased) by using a symmetrical reference system. In Figure 12, a 2.5V reference is symmetrically centered about VCC/2 since the same current flows in identical resistors. This system with a 2.5V reference allows the LSB to be half the size of the LSB in a 5V reference system.

reference

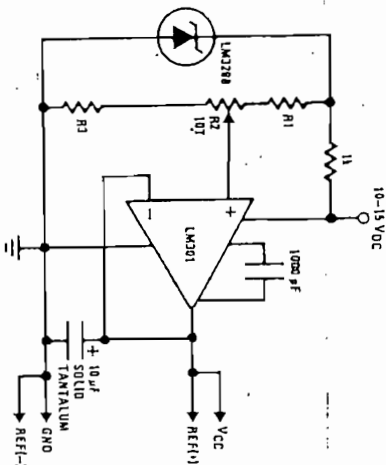


FIGURE 12. Typical Reference and Supply Circuit

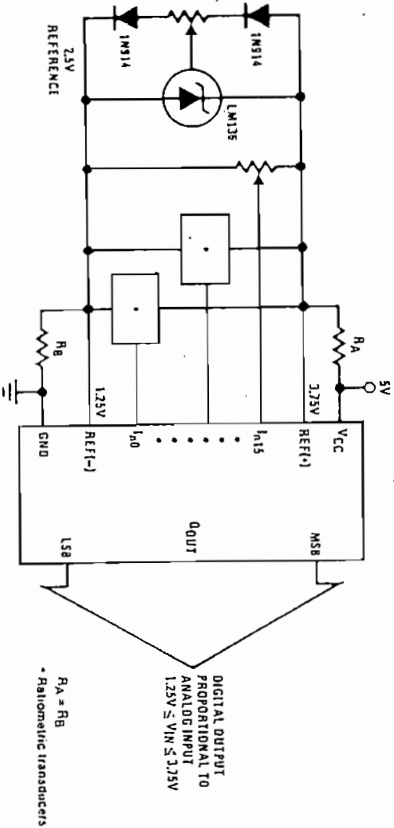


FIGURE 13. Symmetrically Centered Reference

3.0 Converter Equations

The transition between adjacent codes N and $N + 1$ is given by:

$$V_{IN} = \left(\frac{1}{256} \pm \frac{1}{512} \right) \pm V_{UE} + V_{REF(-)}$$

The center of an output code N is given by:

$$V_{IN} = \left(\frac{1}{256} \pm V_{UE} + V_{REF(-)} \right)$$

The output code N for an arbitrary input are the integers within the range:

$$N = \frac{V_{IN} - V_{REF(-)}}{V_{REF(+)} - V_{REF(-)}} \times 256 \pm \text{Absolute Accuracy}$$

where: V_{IN} = Voltage at comparator input

$V_{REF(+)}$ = Voltage at Ref(+)

$V_{REF(-)}$ = Voltage at Ref(-)

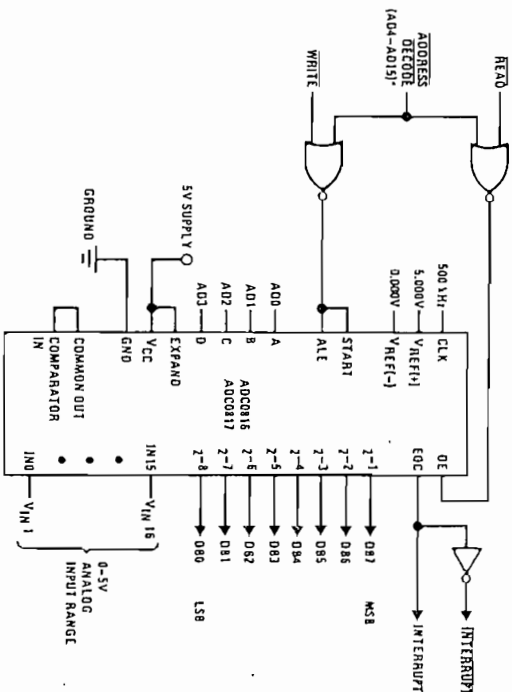
V_{UE} = Total unadjusted error voltage (typically $V_{REF(+)} - 512$)

4.0 Analog Comparator Inputs

The dynamic comparator input current is caused by the periodic switching of on-chip stray capacitances. These are connected alternately to the output of the resistor ladder/switch tree network and to the comparator input as part of the operation of the chopper stabilized comparator.

The average value of the comparator input current varies directly with clock frequency and with V_{IN} as shown in Figure 6.

Typical Application



* Address latches needed for 8085 and SCMP interfacing the ADC0816, 17 to a microprocessor

Microprocessor Interface Table

PROCESSOR	READ	WRITE	INTERRUPT (COMMENT)
8080	MEMR	MEMW	INTR (Thru RST Circuit)
8085	RD	WR	INTR (Thru RST Circuit)
2-80	RD	WR	INT (Thru RST Circuit, Mode 0)
SCMP	NROS	NWDS	SA (Thru Sense A)
6800	VMA-2:RW	VMA-2:RW	IRCA or IROB (Thru P1A)

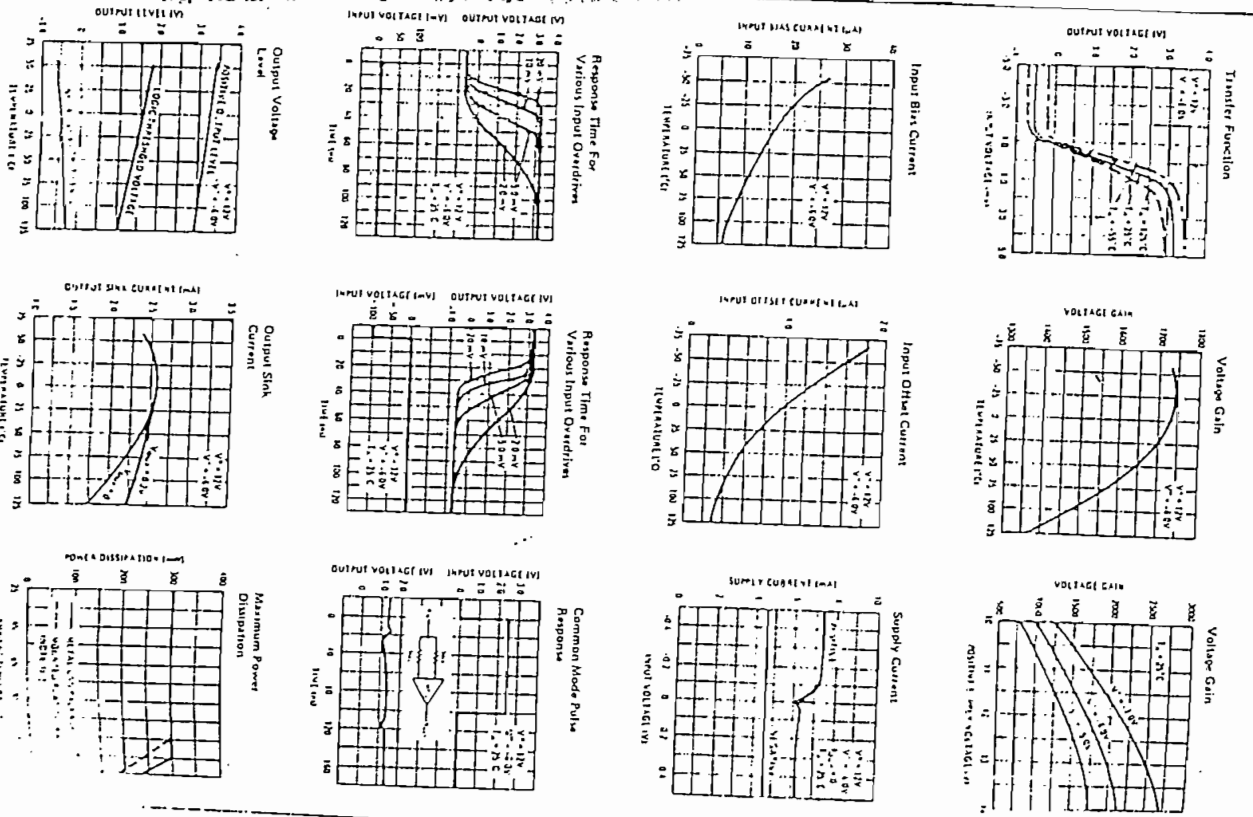
Ordering Information

TEMPERATURE RANGE	ADCC0816CCN	ADCC0816CCJ	ADCC0816CJ
$\pm 1/2$ Bit Unadjusted			
± 1 Bit Unadjusted			
Package Outline	N40A Molded DIP	J40A Hermetic DIP	J40A Hermetic DIP

If no filter capacitors are used at the analog or comparator inputs and the signal source impedances are low, the comparator input current should not introduce conversion errors, as the transient created by the capacitance discharge will die out before the comparator output is strobed.

If input filter capacitors are desired for noise reduction and signal conditioning they will tend to average out the dynamic comparator input current. It will then take on the characteristics of a DC bias current whose effect can be predicted conventionally. See AN-258 for further discussion.

Typical Performance Characteristics



National Semiconductor

LM711/LM711C Dual Comparator

Voltage Comparators

General Description

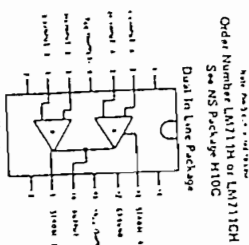
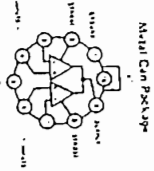
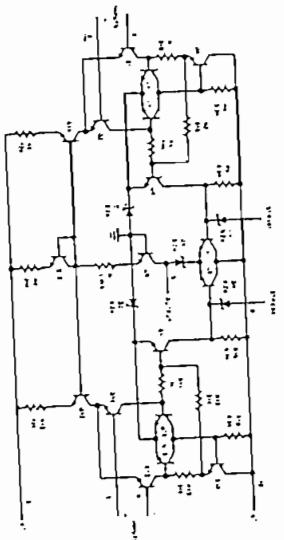
The LM711 series consists of two voltage comparators. The LM711 series can be used as a sense amplifier for error recovery. The input threshold voltage can be varied with the high gain of the comparator, eliminates many of the inaccuracies encountered in other logic circuits.

with conventional sense amplifier designs. Further, it has the speed and accuracy needed for reliably detecting the output of cores as small as 20 mils.

With the addition of an external resistor network, the LM711 series can be used as a sense amplifier for error recovery. The input threshold voltage can be varied with the high gain of the comparator, eliminates many of the inaccuracies encountered in other logic circuits.

The LM711 series are also useful in other applications where a dual comparator with OR'ed outputs is required, such as a double-ended limit detector. By using common circuitry for both halves, the device can provide high speed with lower power dissipation than two single comparators of the LM711C. The commercial industrial version of the LM711 with operation specified over a 0°C to 170°C temperature range.

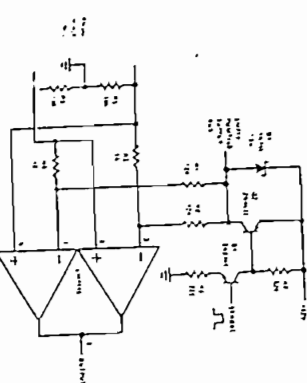
Schematic and Connection Diagrams



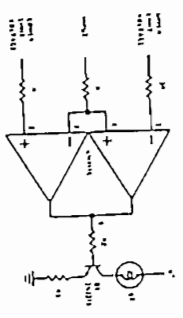
Order Number LM711CN See NS Package N14A

Typical Applications

Sense Amplifier With Supply Slewing for Reduced Power Consumption



Double-Ended Limit Detector With Lamp Driver



LM124/LM224/LM324/LM224A/LM324A, LM2902



Operational Amplifiers/Buffers

LM124/LM224/LM324, LM124A/LM224A/LM324A, LM2902
Low Power Quad Operational Amplifiers

General Description

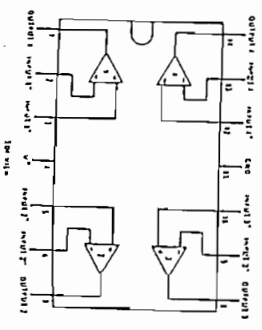
The LM124 series consists of four independent, high gain, internally frequency compensated operational amplifiers which were designed specifically to operate from a single power supply over a wide range of voltages. Operation from light power supplies is also possible and the low power supply current drain is independent of the magnitude of the power supply voltage.

Application areas include transducer amplifiers, dc gain blocks and all the conventional op amp circuits which can be more easily implemented in single power supply systems. For example, the LM124 series can be directly operated off of the standard -5 Vdc power supply voltage which is used in digital systems and will easily provide the required interface electronics without requiring the additional ±15 Vdc power supplies.

Unique Characteristics

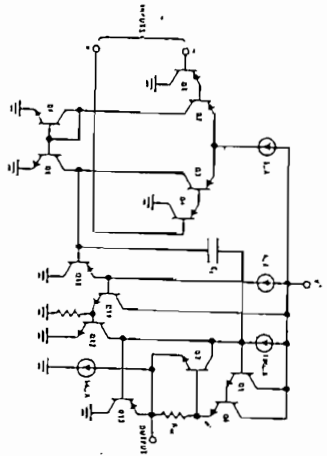
- In the linear mode the input common mode voltage range includes ground and the output voltage can also swing to ground, even though operated from only a single power supply voltage.
- The only gain cross frequency is temperature compensated.
- The input bias current is also temperature compensated.

Connection Diagram



Order Number LM124J, LM124AJ,
LM224J, LM224AJ, LM324J,
LM324AJ or LM2902J
See NS Package J14A
Order Number LM324H, LM324AH

Schematic Diagram (Each Amplifier)



Advantages

- Eliminates need for dual supplies
- Four internally compensated bp amps. in a single package
- Allows directly sensing near GND and V_{OUT} also goes to GND
- Compatible with all forms of logic
- Power drain suitable for battery operation

Features

- Internally frequency compensated for unity gain
- Large dc voltage gain
- Wide bandwidth (unity gain) (temperature compensated)
- Wide power supply range
- Single supply or dual supplies
- Very low supply current drain (800µA) — essentially independent of supply voltage (1 mW/amp at -5 Vdc)
- Low input biasing current (temperature compensated)
- Low input offset voltage
- Input common-mode voltage range includes ground
- Differential input voltage range equal to the power supply voltage
- Large output voltage swing

Absolute Maximum Ratings

	LM124/LM224/LM324	LM2902	LM124A/LM224A/LM324A	LM2902
Supply Voltage, V ⁺	32 VDC or ±16 VDC	26 VDC or ±13 VDC	32 VDC or ±16 VDC	26 VDC or ±13 VDC
Internal Input Voltage	37 VDC	26 VDC	37 VDC	26 VDC
Input Voltage	-0.3 VDC to +26 VDC	-0.3 VDC to +26 VDC	-0.3 VDC to +26 VDC	-0.3 VDC to +26 VDC
Power Dissipation (Note 1)	570 mW	570 mW	570 mW	570 mW
Molded DIP	900 mW		900 mW	
Cavity DIP	800 mW		800 mW	
Flat Pack	800 mW		800 mW	
Mount Short-Circuit to GND (One Amplifier) (Note 2)	Continuous	Continuous	Continuous	Continuous
V ⁺ ≤ 15 VDC and T _A = 25°C				

Electrical Characteristics (V⁺ = +5.0 VDC, Note 4)

PARAMETER	CONDITIONS	LM124A			LM224A			LM324A			LM124/LM224			LM324			LM2902			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	
Input Offset Voltage	T _A = 25°C, (Note 5)	1	2		1	3		2	3		+2	15		+2	1		+2	1		mVDC
Input Bias Current (Note 6)	I _{IN(+)} or I _{IN(-)} , T _A = 25°C	20	50		40	80		45	100		45	150		45	250		45	200		nADC
Input Offset Current	I _{IN(+)} - I _{IN(-)} , T _A = 25°C	2	10		2	15		5	30		±3	130		±5	150		±5	50		nADC
Input Common-Mode Voltage Range (Note 7)	V ⁺ - 30 VDC, T _A = 25°C	0	V ⁺ - 1.5		0	V ⁺ - 1.5		0	V ⁺ - 1.5		0	V ⁺ - 1.5		0	V ⁺ - 1.5		0	V ⁺ - 1.5		VDC
Supply Current	R _L = ∞, V _{CC} = 30V, (LM2902 V _{CC} = 28V) R _L = ∞ On All Op Amps Over Full Temperature Range	1.5	3		1.5	3		1.5	3		1.5	3		1.5	3		1.5	3		mADC
		0.7	1.2		0.7	1.2		0.7	1.2		0.7	1.2		0.7	1.2		0.7	1.2		mADC
Large Signal Voltage Gain	V ⁺ = 15 VDC (For Large V _O Swing) R _L ≥ 2 kΩ, T _A = 25°C	50	100		50	100		25	100		50	100		25	100		100			VmV
Output Voltage Swing	R _L = 2 kΩ, T _A = 25°C (LM2902 R _L ≥ 10 kΩ)	0	V ⁺ - 1.5		0	V ⁺ - 1.5		0	V ⁺ - 1.5		0	V ⁺ - 1.5		0	V ⁺ - 1.5		0	V ⁺ - 1.5		VDC
Common-Mode Rejection Ratio	DC, T _A = 25°C	70	85		70	85		65	85		70	85		65	85		50	70		dB
Power Supply Rejection Ratio	DC, T _A = 25°C	65	100		65	100		65	100		65	100		65	100		50	100		dB
Amplifier-to-Amplifier Coupling (Note 8)	f = 1 kHz to 20 kHz, T _A = 25°C (Input Referred)		-120			-120			-120			-120			-120			-120		dB
Output Current Source	V _{IN+} = 1 VDC, V _{IN-} = 0 VDC, V ⁺ = 15 VDC, T _A = 25°C	20	40		20	40		20	40		20	40		20	40		20	40		mADC
Sink	V _{IN+} = 1 VDC, V _{IN-} = 0 VDC, V ⁺ = 15 VDC, T _A = 25°C	10	20		10	20		10	20		10	20		10	20		10	20		mADC
	V _{IN+} = 1 VDC, V _{IN-} = 0 VDC, T _A = 25°C, V _O = 200 mVDC	12	50		12	50		12	50		12	50		12	50		12	50		mADC
Short Circuit to Ground	T _A = 25°C, (Note 2)	40	60		40	60		40	60		40	60		40	60		40	60		mADC

LM124/LM224/LM324, LM2902

Electrical Characteristics (Continued)

PARAMETER	CONDITIONS	LM124A			LM224A			LM324A			LM124/LM224			LM324			LM2902			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	
Input Offset Voltage	I _{IN(1)} = 51		4		3		4		4		4		4		4		4		4	mV
Input Offset Voltage Drift	R _S = 011		2	20		1	20		1	10		1		1		1		1		μV/V
Input Offset Current	I _{IN(1)} or I _{IN(1)}		10		10		10		10		10		10		10		10		10	nA
Input Offset Current Drift			10	200		10	200		10	300		10		10		10		10		nA/V
Input Bias Current	I _{IN(1)} or I _{IN(1)}		40	100		10	100		10	200		10		10		10		10		nA
Input Common-Mode Voltage Range (Note 7)	V ⁺ = 30 V _{DC}	0		V ⁺ - 2	0		V ⁺ - 2	0		V ⁺ - 2	0		V ⁺ - 2	0		V ⁺ - 2	0		V ⁺ - 2	V _{DC}
Linear Signal Voltage Gain	V ⁺ = 15 V _{DC} (For Large V _O Swing) R _L ≥ 2 kΩ	26			25			15			25			15			15			V/V
Output Voltage Swing	V _{OH} V ⁺ = 30 V _{DC} , R _L = 2 kΩ R _L ≥ 10 kΩ	26			26			26			26			26			26			V _{DC}
	V _{OL} V ⁺ = 5 V _{DC} , R _L ≤ 10 kΩ	27	28		27	28		27	28		27	28		27	28		27	28		V _{DC}
Output Current	Source Sink	5	20		5	20		5	20		5	20		5	20		5	20		mA
	V _{IN} ⁺ = 1 V _{DC} , V _{IN} ⁻ = 0 V _{DC} , V ⁺ = 15 V _{DC}	10	20		10	20		10	20		10	20		10	20		10	20		mV/mA
	V _{IN} ⁻ = 1 V _{DC} , V _{IN} ⁺ = 0 V _{DC} , V ⁺ = 15 V _{DC}	10	15		5	8		5	8		10	20		10	20		10	20		mA/V
Differential Input Voltage	I _{IN(1)} = 71		37		37		37		37		37		37		37		37		37	V _{DC}

Note 1: For operating at high temperatures, the LM324/LM324A, LM2902 must be derated based on a 125°C maximum junction temperature and a thermal resistance of 175 °C/W which applies for the device soldered in a printed circuit board, operating in a still air ambient. The LM224/LM224A and LM124/LM124A can be derated based on a 150°C maximum junction temperature. The dissipation is the total of all four amplifiers—use external resistors, where possible, to allow the amplifier to saturate or to reduce the power which is dissipated in the integrated circuit.

Note 2: Short circuits from the output to V⁺ can cause excessive heating and eventual destruction. The maximum output current is approximately 40 mA independent of the magnitude of V⁺. As values of input voltage in excess of 15 V_{DC}, continuous short-circuits can exceed the power dissipation ratings and cause eventual destruction. Destructive dissipation can result from simultaneous shorts on all amplifiers.

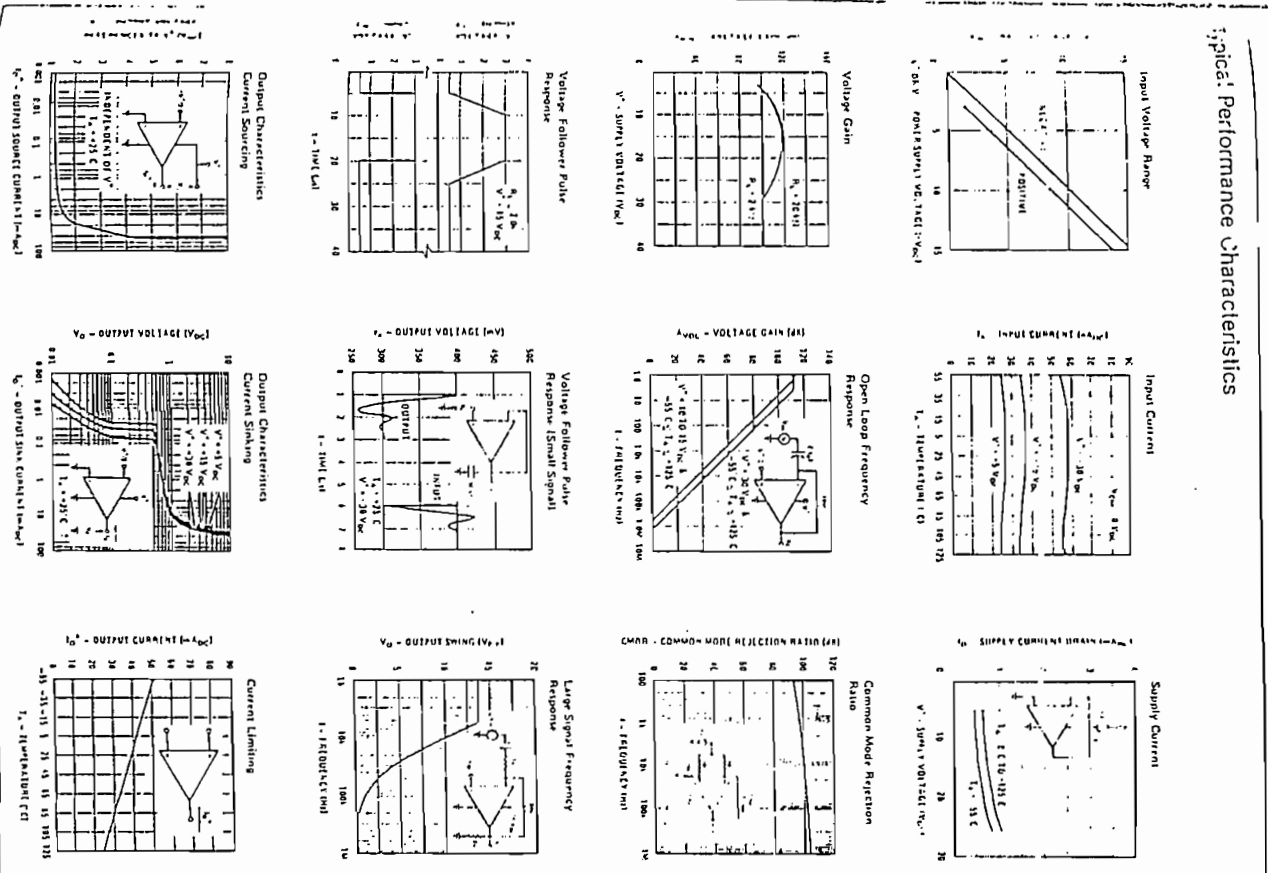
Note 3: This input current will only exist when the voltage at any of the input leads is driven negative. It is due to the collector-base junction of the input PNP transistors becoming forward biased and thereby voltage level for a large overdrive for the time duration that an input is driven negative. This is not destructive and normal output states will re-establish when the input voltage, which was negative, again returns to a value greater than -0.3 V_{DC} (at 25°C).

Note 4: These specifications apply for V⁺ = 15 V_{DC} and -55°C ≤ T_A ≤ 125°C, unless otherwise stated. With the LM224/LM224A, all temperature specifications are limited to 0°C ≤ T_A ≤ 70°C, and the LM2002 specifications are limited to -40°C ≤ T_A ≤ 85°C.

Note 5: V_O ≥ 1.4 V_{DC}, R_S = 011 with V⁺ from 5 V_{DC} to 30 V_{DC}; and over the full input common-mode range (0 V_{DC} to V⁺ - 1.5 V_{DC}).

Note 6: The direction of the input current is out of the IC due to the PNP input stage. This current is essentially constant, independent of the state of the output so no loading change exists on the input lines. Either or both inputs can go to +32 V_{DC} without damage (±26 V_{DC} for LM2902).

Note 8: Due to proximity of external components, insure that coupling is not originating via stray capacitance between these external parts. This typically can be detected as this type of capacitive increase at higher frequencies.



Typical Performance Characteristics



DAC0808, DAC0807, DAC0806 8-Bit D/A Converters

A to D, D to A

General Description

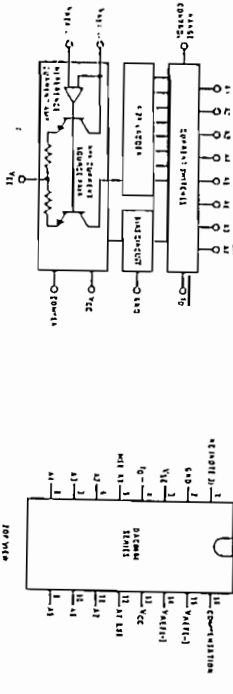
The DAC0808 is a 3.5 m 8-bit monolithic digital-to-analog converter (DAC) featuring a full scale output current setting range of 150 mA while dissipating only 33 mW average power. The reference current (I_{REF}) setting is required for most applications, since the full scale output current is typically ±1 LSB of 255 I_{REF}/256. Relative accuracy of better than ±0.19% assure 8-bit monotonicity and inherently wide zero level output current of less than 2 μA provided 8-bit zero accuracy for I_{REF} ≥ 2 mA. The power supply currents of the DAC0808 series are independent of bit codes, and exhibit essentially constant device characteristics over the entire supply voltage range.

The DAC0808 will interface directly with popular TTL, DTL or CMOS logic levels, and is a direct replacement for the MCI1508/MCI1408. For higher speed applications, see DAC0800 data sheet.

Features

- Relative accuracy: ±0.19% error maximum (DAC0808)
- Full scale current range: ±1 LSB typ
- 7 and 8-bit accuracy available (DAC0807, DAC0806)
- Fast setting time: 150 ns typ
- Noninverting digital inputs are TTL and CMOS compatible
- High speed multiplying input slew rate: 8 mA/μs
- Power supply voltage range: ±4.5V to ±18V
- Low power consumption: 33 mW @ ±5V

Block and Connection Diagrams



Typical Application

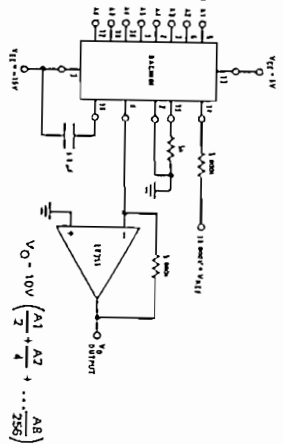


FIGURE 1. ±10V Output Digital to Analog Converter

Ordering Information

ACCURACY	OPERATING TEMPERATURE RANGE	ORDER NUMBERS*			
		D PACKAGE (DIP8)	J PACKAGE (DIP8)	N PACKAGE (M18A)	M PACKAGE (M18B)
B-bit	-55°C ≤ T _A ≤ +125°C	DAC0808LO	MCI1508LB	DAC0808LCI	MCI1408LB
B-bit	0°C ≤ T _A ≤ +75°C			DAC0807LCI	MCI1408L7
7-bit	0°C ≤ T _A ≤ +75°C			DAC0806LCI	MCI1408L6
6-bit	0°C ≤ T _A ≤ +75°C				

*Note: Devices may be ordered by using either order number.

Absolute Maximum Ratings

Parameter	Value
Supply Voltage	+18 VDC
Output Voltage	-18 VDC
Input Voltage	-18 VDC to +18 VDC
Storage Voltage	-11 VDC to +18 VDC
Power Current	150 mA
Power Supply Current	5 mA
Power Supply Voltage	VCC, VEE

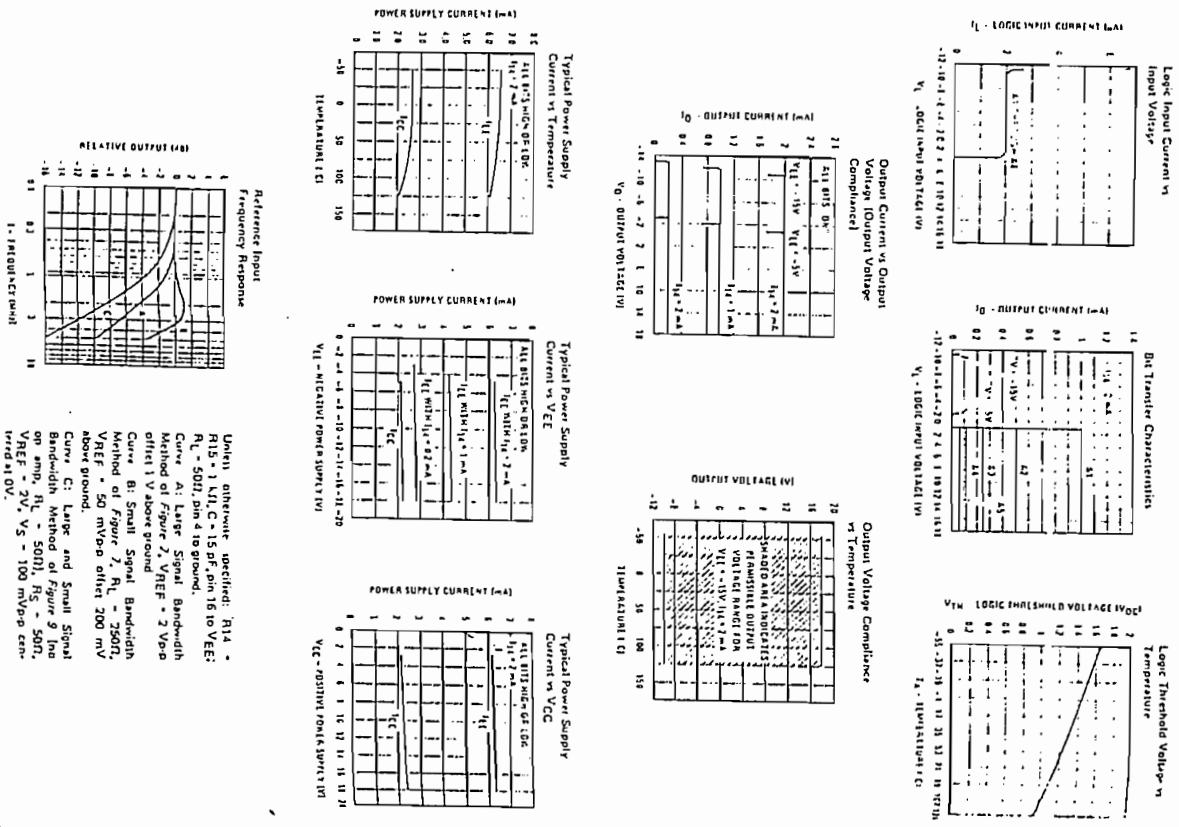
Electrical Characteristics

I_{REF} = 5V, V_{EE} = -15V, V_{CC} = 2 mA, DAC0808: T_A = -55°C to +125°C, DAC0807C, DAC08067C, -55°C to +75°C, and all digital inputs at high logic level unless otherwise noted.

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Relative Accuracy (Full Scale)	(Figure 4)			±0.19	%
Digital Input Logic Levels				±0.28	%
Low Level Logic	V _{IL} = 0.8V			±0.18	%
High Level Logic	V _{IH} = 1.2V			±0.18	%
Digital Input Current				±0.18	mA
Low Level				±0.18	mA
High Level				±0.18	mA
Reference Input Current				±0.18	mA
Output Current Range				±0.18	mA
Output Current				±0.18	mA
Output Full Scale Current				±0.18	mA
Digital Input Logic Levels				±0.18	mA
Low Level Logic				±0.18	mA
High Level Logic				±0.18	mA
Digital Input Current				±0.18	mA
Low Level				±0.18	mA
High Level				±0.18	mA
Reference Input Current				±0.18	mA
Output Current Range				±0.18	mA
Output Current				±0.18	mA
Output Full Scale Current				±0.18	mA
Digital Input Logic Levels				±0.18	mA
Low Level Logic				±0.18	mA
High Level Logic				±0.18	mA
Digital Input Current				±0.18	mA
Low Level				±0.18	mA
High Level				±0.18	mA
Reference Input Current				±0.18	mA
Output Current Range				±0.18	mA
Output Current				±0.18	mA
Output Full Scale Current				±0.18	mA
Digital Input Logic Levels				±0.18	mA
Low Level Logic				±0.18	mA
High Level Logic				±0.18	mA
Digital Input Current				±0.18	mA
Low Level				±0.18	mA
High Level				±0.18	mA
Reference Input Current				±0.18	mA
Output Current Range				±0.18	mA
Output Current				±0.18	mA
Output Full Scale Current				±0.18	mA
Digital Input Logic Levels				±0.18	mA
Low Level Logic				±0.18	mA
High Level Logic				±0.18	mA
Digital Input Current				±0.18	mA
Low Level				±0.18	mA
High Level				±0.18	mA
Reference Input Current				±0.18	mA
Output Current Range				±0.18	mA
Output Current				±0.18	mA
Output Full Scale Current				±0.18	mA
Digital Input Logic Levels				±0.18	mA
Low Level Logic				±0.18	mA
High Level Logic				±0.18	mA
Digital Input Current				±0.18	mA
Low Level				±0.18	mA
High Level				±0.18	mA
Reference Input Current				±0.18	mA
Output Current Range				±0.18	mA
Output Current				±0.18	mA
Output Full Scale Current				±0.18	mA
Digital Input Logic Levels				±0.18	mA
Low Level Logic				±0.18	mA
High Level Logic				±0.18	mA
Digital Input Current				±0.18	mA
Low Level				±0.18	mA
High Level				±0.18	mA
Reference Input Current				±0.18	mA
Output Current Range				±0.18	mA
Output Current				±0.18	mA
Output Full Scale Current				±0.18	mA
Digital Input Logic Levels				±0.18	mA
Low Level Logic				±0.18	mA
High Level Logic				±0.18	mA
Digital Input Current				±0.18	mA
Low Level				±0.18	mA
High Level				±0.18	mA
Reference Input Current				±0.18	mA
Output Current Range				±0.18	mA
Output Current				±0.18	mA
Output Full Scale Current				±0.18	mA
Digital Input Logic Levels				±0.18	mA
Low Level Logic				±0.18	mA
High Level Logic				±0.18	mA
Digital Input Current				±0.18	mA
Low Level				±0.18	mA
High Level				±0.18	mA
Reference Input Current				±0.18	mA
Output Current Range				±0.18	mA
Output Current				±0.18	mA
Output Full Scale Current				±0.18	mA
Digital Input Logic Levels				±0.18	mA
Low Level Logic				±0.18	mA
High Level Logic				±0.18	mA
Digital Input Current				±0.18	mA
Low Level				±0.18	mA
High Level				±0.18	mA
Reference Input Current				±0.18	mA
Output Current Range				±0.18	mA
Output Current				±0.18	mA
Output Full Scale Current				±0.18	mA
Digital Input Logic Levels				±0.18	mA
Low Level Logic				±0.18	mA
High Level Logic				±0.18	mA
Digital Input Current				±0.18	mA
Low Level				±0.18	mA
High Level				±0.18	mA
Reference Input Current				±0.18	mA
Output Current Range				±0.18	mA
Output Current				±0.18	mA
Output Full Scale Current				±0.18	mA
Digital Input Logic Levels				±0.18	mA
Low Level Logic				±0.18	mA
High Level Logic				±0.18	mA
Digital Input Current				±0.18	mA
Low Level				±0.18	mA
High Level				±0.18	mA
Reference Input Current				±0.18	mA
Output Current Range				±0.18	mA
Output Current				±0.18	mA
Output Full Scale Current				±0.18	mA
Digital Input Logic Levels				±0.18	mA
Low Level Logic				±0.18	mA
High Level Logic				±0.18	mA
Digital Input Current				±0.18	mA
Low Level				±0.18	mA
High Level				±0.18	mA
Reference Input Current				±0.18	mA
Output Current Range				±0.18	mA
Output Current				±0.18	mA
Output Full Scale Current				±0.18	mA
Digital Input Logic Levels				±0.18	mA
Low Level Logic				±0.18	mA
High Level Logic				±0.18	mA
Digital Input Current				±0.18	mA
Low Level				±0.18	mA
High Level				±0.18	mA
Reference Input Current				±0.18	mA
Output Current Range				±0.18	mA
Output Current				±0.18	mA
Output Full Scale Current				±0.18	mA
Digital Input Logic Levels				±0.18	mA
Low Level Logic				±0.18	mA
High Level Logic				±0.18	mA
Digital Input Current				±0.18	mA
Low Level				±0.18	mA
High Level				±0.18	mA
Reference Input Current				±0.18	mA
Output Current Range				±0.18	mA
Output Current				±0.18	mA
Output Full Scale Current				±0.18	mA
Digital Input Logic Levels				±0.18	mA
Low Level Logic				±0.18	mA
High Level Logic				±0.18	mA
Digital Input Current				±0.18	mA
Low Level				±0.18	mA
High Level				±0.18	mA
Reference Input Current				±0.18	mA
Output Current Range				±0.18	mA
Output Current				±0.18	mA
Output Full Scale Current				±0.18	mA
Digital Input Logic Levels				±0.18	mA
Low Level Logic				±0.18	mA
High Level Logic				±0.18	mA
Digital Input Current				±0.18	mA
Low Level				±0.18	mA
High Level				±0.18	mA
Reference Input Current				±0.18	mA
Output Current Range				±0.18	mA
Output Current				±0.18	mA
Output Full Scale Current				±0.18	mA
Digital Input Logic Levels				±0.18	mA
Low Level Logic				±0.18	mA
High Level Logic				±0.18	mA
Digital Input Current				±0.18	mA
Low Level				±0.18	mA
High Level				±0.18	mA
Reference Input Current				±0.18	mA
Output Current Range				±0.18	mA
Output Current				±0.18	mA
Output Full Scale Current				±0.18	mA
Digital Input Logic Levels				±0.18	mA
Low Level Logic				±0.18	mA
High Level Logic				±0.18	mA
Digital Input Current				±0.18	mA
Low Level				±0.18	mA
High Level				±0.18	mA
Reference Input Current				±0.18	mA
Output Current Range				±0.18	mA
Output Current				±0.18	mA
Output Full Scale Current				±0.18	mA
Digital Input Logic Levels				±0.18	mA
Low Level Logic				±0.18	mA
High Level Logic				±0.18	mA
Digital Input Current				±0.18	mA
Low Level				±0.18	mA
High Level				±0.18	mA
Reference Input Current				±0.18	mA
Output Current Range				±0.18	mA
Output Current				±0.18	mA
Output Full Scale Current				±0.18	mA
Digital Input Logic Levels				±0.18	mA
Low Level Logic				±0.18	mA
High Level Logic				±0.18	mA
Digital Input Current				±0	

DAC0808, DAC0807, DAC0806

Typical Performance Characteristics
 VCC = 5V, VEE = -15V, TA = 25°C, unless otherwise noted



Unless otherwise specified: R₁₄ = R₁₅ = 1 kΩ, C = 15 pF, pin 16 to VEE; R_L = 50Ω; pin 4 to ground.
 Curve A: Large Signal Bandwidth Method of Figure 7, VREF = 3 Vpp offset 1 V above ground.
 Curve B: Small Signal Bandwidth Method of Figure 7, R_L = 250Ω, VREF = 50 mVpp offset 200 mV above ground.
 Curve C: Large and Small Signal Bandwidth Method of Figure 9 (pin 4 on amp, R_L = 50Ω), R_S = 50Ω, VREF = 2V, V_S = 100 mVpp centered at 0V.

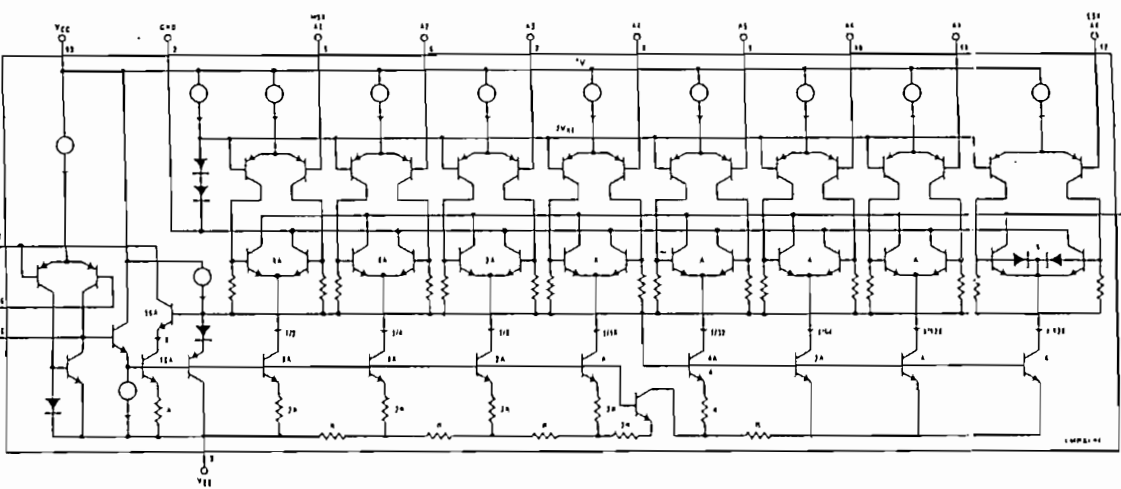


FIGURE 2. Equivalent Circuit of the DAC0808 Series



Functional Description

Multiplier The device contains an 8-bit multiplier and analog multiplexer. A particular analog channel is selected by using the address decoder. Table 1 shows the input status for the address lines to select any channel. The address is latched into the decoder on the low-to-high transition of the address latch enable signal.

TABLE 1

SELECTED ANALOG CHANNEL	ADDRESS LINE		
	C	B	A
IN0	L	L	L
IN1	L	L	H
IN2	L	H	L
IN3	L	H	H
IN4	H	L	L
IN5	H	L	H
IN6	H	H	L
IN7	H	H	H

CONVERTER CHARACTERISTICS

The Converter

The heart of this single chip data acquisition system is its 8-bit analog-to-digital converter. The converter is designed

to give fast, accurate, and repeatable conversions over a wide range of input voltages. The converter is a successive approximation register (SAR) type converter. The converter's digital outputs are positive logic.

The 255R ladder network approach (Figure 1) was chosen over the conventional R/2R ladder because of its inherent nonlinearity, which guarantees no missing digital codes. Monotonically is particularly important in closed loop feedback control systems. A non-monotonic relationship can cause oscillations that will be catastrophic for the system. Additionally, the 255R network does not cause load variations on the reference voltage.

The 2^N-1 resistor and the top resistor of the ladder network in Figure 1 are not the same value as the remainder of the network. The difference in the resistors causes the output characteristic to be symmetrical with the zero and full-scale points of the transfer curve. The first output transition occurs when the analog signal has reached +1/2 LSB and succeeding output transitions occur every 1 LSB later up to full-scale.

The successive approximation register (SAR) performs iterations to approximate the input voltage. For any SAR type converter, iterations are required for an n-bit converter. Figure 2 shows a typical example of a 3-bit converter. In the ADC0808, ADC0809, the approximation techniques are extended to 8 bits using the 255R network.

Functional Description (continued)

The converter's successive approximation register starts on the positive edge of the start conversion pulse. The conversion is begun on the falling edge of the start conversion pulse. A conversion in process will be aborted by receipt of a new start conversion pulse. Conversion (EOC) output to the SC input. If used in a mode, an external start conversion pulse should be used after power up. End-of-conversion will go low before E and B clock pulses after the rising edge of start conversion.

One important section of the A/D converter is the comparator. It is this section which is responsible for the state accuracy of the entire converter. It is also the

comparator which has the greatest influence on the repeatability of the device. A chopper-stabilized comparator provides the most effective method of satisfying all the converter requirements.

The chopper-stabilized comparator converts the DC input signal into an AC signal. This signal is then fed through a high gain AC amplifier and has the DC level restored. This technique limits the drift component of the amplifier since the drift is a DC component which is not passed by the AC amplifier. This makes the entire A/D converter extremely insensitive to temperature, long term drift and input offset errors.

Figure 4 shows a typical error curve for the ADC0808 as measured using the procedures outlined in A-1-175.

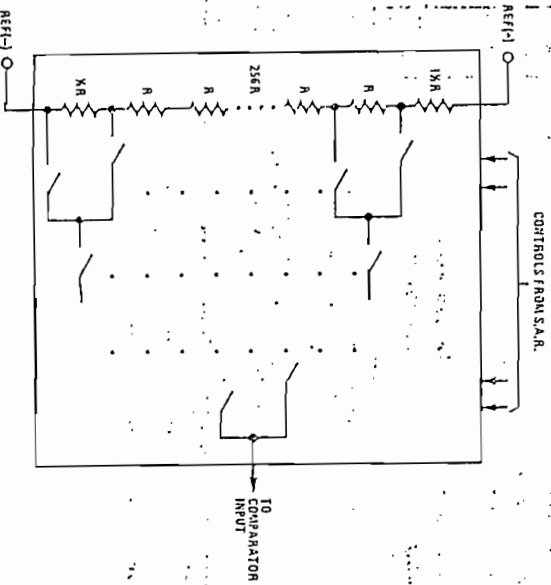


FIGURE 1. Resistor Ladder and Switch Tree

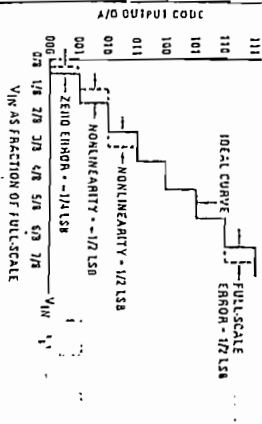


FIGURE 2. 3-Bit A/D Transfer Curve

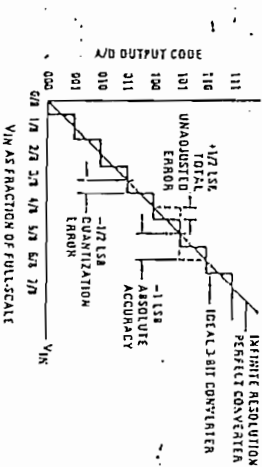


FIGURE 3. 3-Bit A/D Absolute Accuracy Curve

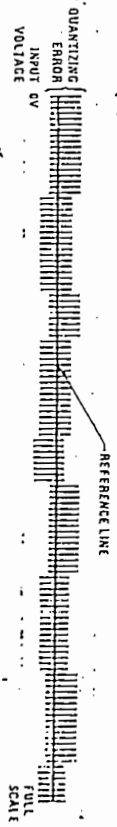
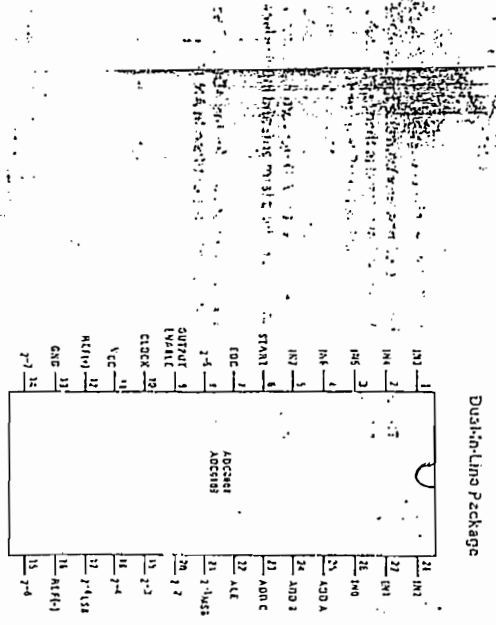


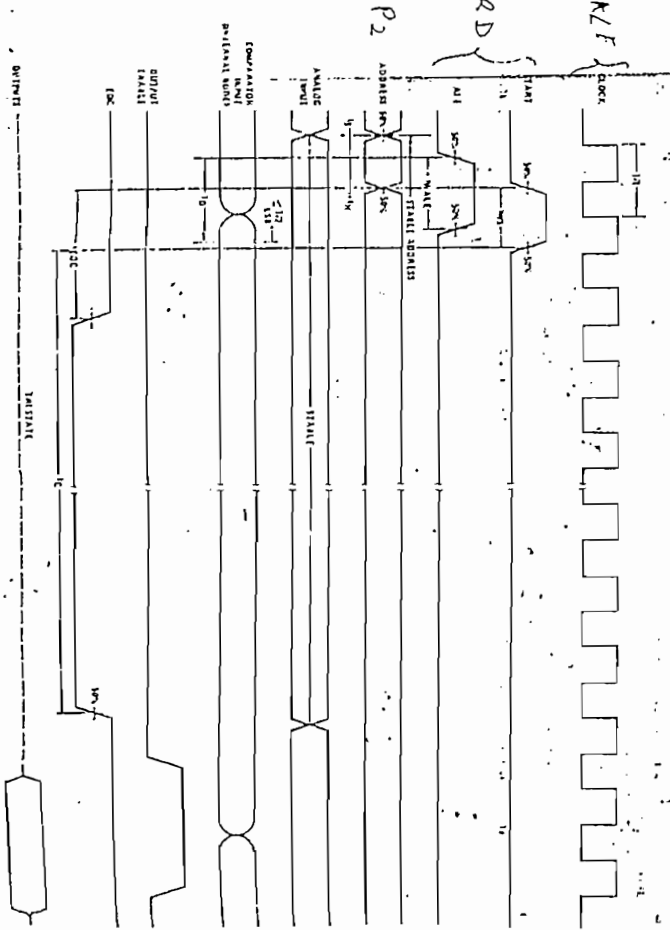
FIGURE 4. Typical Error Curve



Connection Diagram



Timing Diagram



FIGURES

Performance Characteristics

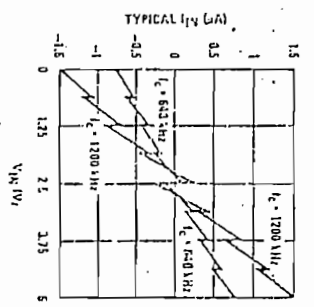


FIGURE 6. Comparator I_{IN} vs V_{IN}
($V_{CC} = V_{REF} = 5V$)

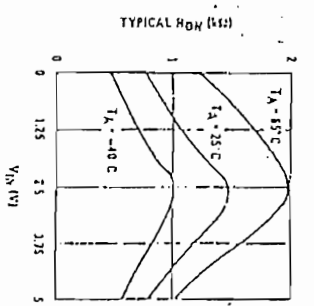
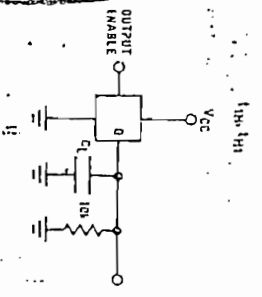
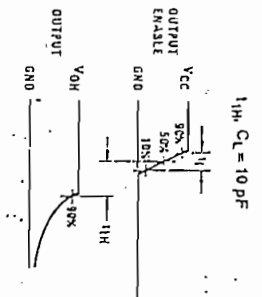


FIGURE 7. Multiplexer R_{ON} vs V_{IN}
($V_{CC} = V_{REF} = 5V$)

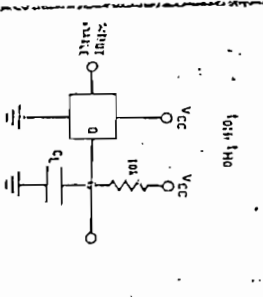
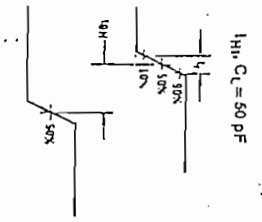
TRISTATE® Test Circuits and Timing Diagrams



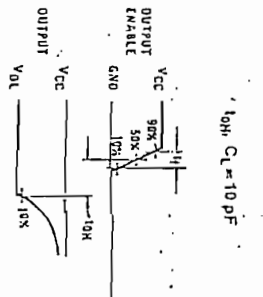
I_{OH} , $C_L = 10$ pF



I_{OH} , $C_L = 50$ pF



I_{OH} , $C_L = 10$ pF



I_{OH} , $C_L = 50$ pF

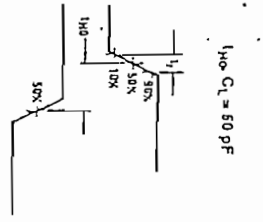


FIGURE 8



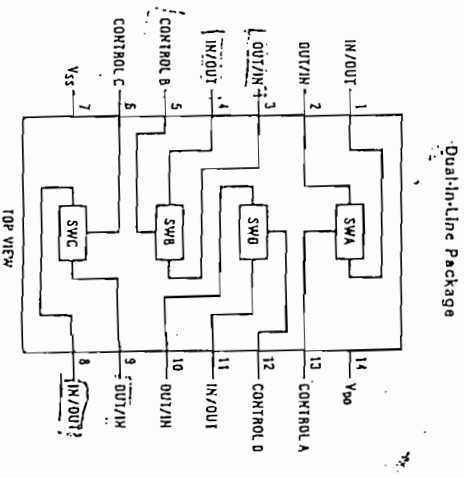
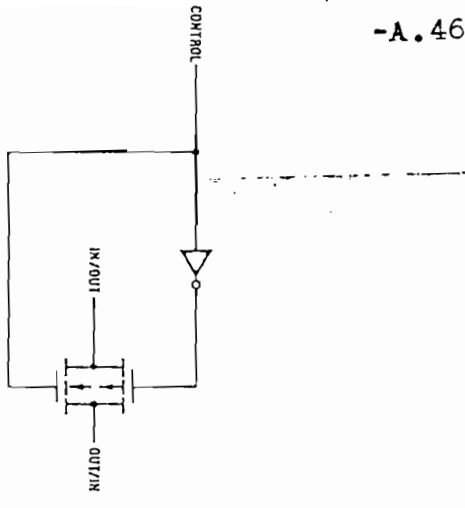
General Description

The CD40168BM/CD40168C is a quad bilateral switch intended for the transmission or multiplexing of analog or digital signals. It is pin-for-pin compatible with CD4066BM/CD4066BC.

Features

- Wide supply voltage range 3V to 15V
- Wide range of digital and analog switching $\pm 7.5V_{PEAK}$
- "ON" resistance for 15V operation 400 Ω (typ.)
- Matched "ON" resistance over 15V signal input $\Delta R_{ON} = 10\%$ (typ.)
- High degree of linearity 0.4% distortion (typ.)
@ $I_S = 1\text{ kHz}$, $V_S = 5\text{ V}_{P-P}$, $V_{DD} - V_{SS} = 10\text{ V}$, $R_L = 10\text{ k}\Omega$
- Extremely low "OFF" switch leakage 0.1 nA (typ.)
@ $V_{DD} - V_{SS} = 10\text{ V}$, $T_A = 25^\circ\text{C}$

Schematic and Connection Diagrams



- Extremely high control input impedance 1012 Ω (typ.)
- Low crosstalk between switches -50 dB (typ.)
@ $I_S = 0.9\text{ MHz}$, $R_L = 1\text{ k}\Omega$
- Frequency response, switch "ON" 40 MHz (typ.)
@ $I_S = 0.9\text{ MHz}$, $R_L = 1\text{ k}\Omega$

Applications

- Analog signal switching/multiplexing
- Signal gating
- Squelch control
- Chopper
- Modulator/Demodulator
- Commutating switch
- Digital signal switching/multiplexing
- CMOS logic implementation
- Analog-to-digital/digital-to-analog conversion
- Digital control of frequency, impedance, phase, and analog-signal gain

Electrical Characteristics CD40168BM (Note 2)

Parameter	Conditions	-55°C		25°C		125°C		Units
		Min.	Max.	Min.	Typ.	Max.	Min.	
Quiescent Device Current	$V_{DD} = 5\text{ V}$ $V_{DD} = 10\text{ V}$ $V_{DD} = 15\text{ V}$	0.25	0.5	0.01	0.01	0.25	0.5	7.5
		0.5	1.0	0.01	0.01	0.5	1.0	15
		1.0		0.01		1.0		30
								μA
								μA

Inputs and Outputs

"ON" Resistance	$R_L = 10\text{ k}\Omega$ to $\frac{V_{DD} - V_{SS}}{2}$ $V_C = V_{DD}$, $V_S = V_{SS}$ or V_{DD} $V_{DD} = 10\text{ V}$ $V_{DD} = 15\text{ V}$	600	250	660	960	
	$R_L = 10\text{ k}\Omega$ to $\frac{V_{DD} - V_{SS}}{2}$ $V_C = V_{DD}$ $V_{DD} = 10\text{ V}$, $V_S = 4.75$ to 5.25 V $V_{DD} = 15\text{ V}$, $V_S = 7.25$ to 7.75 V	1670	850	2000	2600	
	$R_L = 10\text{ k}\Omega$ to $\frac{V_{DD} - V_{SS}}{2}$ $V_C = V_{DD}$, $V_S = V_{SS}$ to V_{DD} $V_{DD} = 10\text{ V}$ $V_{DD} = 15\text{ V}$	775	400	850	1230	
"ON" Resistance Between any 2 of 4 Switches (In Same Package)	$V_C = V_{DD}$, $V_S = V_{SS}$ to V_{DD} $V_{DD} = 10\text{ V}$ $V_{DD} = 15\text{ V}$	± 50	15	50		
Input or Output Leakage Switch "OFF"	$V_C = 0$, $V_{DD} = 15\text{ V}$ $V_S = 15\text{ V}$ and 0 V , $V_{OS} = 0\text{ V}$ and 15 V	± 50	± 0.1	± 50	± 500	nA

Inputs

Low Level Input Voltage	$V_S = V_{SS}$ and V_{DD} $V_{OS} = V_{DD}$ and V_{SS} $I_S = \pm 10\text{ }\mu\text{A}$ $V_{DD} = 5\text{ V}$ $V_{DD} = 10\text{ V}$ $V_{DD} = 15\text{ V}$	0.9	0.7	0.9	0.5	
	$V_{DD} = 5\text{ V}$ $V_{DD} = 10\text{ V}$ (see Note 6 and Figure 8) $V_{DD} = 15\text{ V}$	0.9	0.7	0.7	0.5	
High Level Input Voltage	$V_{DD} = 5\text{ V}$ $V_{DD} = 10\text{ V}$ $V_{DD} = 15\text{ V}$	3.5	3.5	3.5	3.5	
	$V_{DD} = 5\text{ V}$ $V_{DD} = 10\text{ V}$ $V_{DD} = 15\text{ V}$	7.0	7.0	7.0	7.0	
	$V_{DD} = 15\text{ V}$	11.0	11.0	11.0	11.0	
Input Current	$V_{DD} - V_{SS} = 15\text{ V}$ $V_{DD} \geq V_S \geq V_{SS}$ $V_{DD} \geq V_C \geq V_{SS}$	± 0.1	$\pm 10^{-5}$	± 0.1	± 1.0	μA