

ESCUELA POLITÉCNICA NACIONAL

FACULTAD DE INGENIERÍA ELÉCTRICA Y ELECTRÓNICA

DISEÑO E IMPLEMENTACIÓN DE UN MEDIDOR SINCROFASORIAL DE BAJA POTENCIA BAJO LA NORMA IEEE C37.118.1

**PROYECTO PREVIO A LA OBTENCIÓN DEL TÍTULO DE INGENIERO EN
ELECTRÓNICA Y CONTROL**

ALEX RICARDO GUAMÁN ANDRADE

alex.guaman@epn.edu.ec

DIRECTOR: DR.-ING. MARCELO POZO

marcelo.pozo@epn.edu.ec

Quito, marzo 2018

DECLARACIÓN

Yo, Alex Ricardo Guamán Andrade, declaro bajo juramento que el trabajo aquí descrito es de mi autoría; que no ha sido previamente presentada para ningún grado o calificación profesional; y, que he consultado las referencias bibliográficas que se incluyen en este documento.

A través de la presente declaración cedo mis derechos de propiedad intelectual correspondientes a este trabajo a la Escuela Politécnica Nacional, según lo establecido por la Ley de Propiedad Intelectual, por su Reglamento y por la normatividad institucional vigente.

Alex Ricardo Guamán Andrade

CERTIFICACIÓN

Certifico que el presente trabajo fue desarrollado por Alex Ricardo Guamán Andrade, bajo mi supervisión.

DR.-ING. MARCELO POZO P.
DIRECTOR DEL PROYECTO

AGRADECIMIENTO

A Dios y la Virgen Dolorosa por cuidarme y guiarme durante toda mi vida, especialmente por darme a mi familia.

A mi mamá y a mi tía por haberme educado y apoyado con responsabilidad, cariño y sacrificio siendo un ejemplo para mí. A mi hermano por su compañía y apoyo.

Al Doctor Marcelo Pozo por tener la confianza para permitirme desarrollar este proyecto y darme la oportunidad de recurrir a sus conocimientos cuando lo necesite demostrando ser una excelente persona.

A mis primos con los cuales he compartido mi vida universitaria por la amistad y confianza brindada durante todos estos años.

A mis tíos y mis familiares por darme su apoyo.

A mis amigos del colegio y la facultad por su sincera amistad durante toda mi formación personal y profesional.

A mis profesores de la universidad por compartir sus conocimientos y experiencias permitiéndome formarme como un profesional responsable.

DEDICATORIA

Para mi mama, mi tía y mi hermano

CONTENIDO

RESUMEN	x
PRESENTACIÓN	xi
CAPÍTULO 1 INTRODUCCIÓN Y FUNDAMENTO TEÓRICO	1
1.1 CONCEPTOS FUNDAMENTALES	1
1.1.1 SISTEMA DE POSICIONAMIENTO GLOBAL.....	1
1.1.2 REPRESENTACIÓN FASORIAL	2
1.1.3 SINCROFASORES	3
1.1.4 MUESTREO DE SEÑALES.....	5
1.2 UNIDAD DE MEDICIÓN SINCROFASORIAL	7
1.2.1 ESTADO DEL ARTE	7
1.2.2 DEFINICIÓN.....	8
1.2.3 ESTRUCTURA BÁSICA DE LA UNIDAD DE MEDICIÓN SINCROFASORIAL.....	9
1.2.3.1 Sistema de sincronización	9
1.2.3.1.1 Receptor de GPS.....	9
1.2.3.1.2 Oscilador de enganche de fase	11
1.2.3.2 Sistema de Medición	12
1.2.3.2.1 Filtro Anti-Aliasing	12
1.2.3.2.2 Conversor Análogo-Digital	13
1.2.3.2.3 Procesador digital de señales	16
1.2.3.3 Sistema de comunicación.....	18
1.2.3.3.1 Características principales del módem	18
1.2.3.3.2 Tipos de líneas y conexiones.....	20
1.2.3.3.3 Medios de Transmisión	21
1.3 ESTIMACIÓN FASORIAL PARA SEÑALES MUESTREADAS	22

1.3.1	ESTIMACIÓN FASORIAL PARA SEÑALES DE ENTRADA A FRECUENCIA NOMINAL.....	22
1.3.1.1	Estimación por el algoritmo de mínimos cuadrados	22
1.3.1.2	Estimación por la transformada discreta de Fourier	23
1.3.1.2.1	<i>Series de Fourier y transformada discreta de Fourier</i>	<i>23</i>
1.3.1.2.2	<i>Representación fasorial usando la DFT.....</i>	<i>25</i>
1.3.1.2.3	<i>Estimación fasorial usando la DFT.....</i>	<i>25</i>
1.3.1.2.4	<i>Método no recursivo.....</i>	<i>26</i>
1.3.1.2.5	<i>Método recursivo</i>	<i>27</i>
1.3.2	ESTIMACIÓN FASORIAL PARA SEÑALES DE ENTRADA FUERA DE LA FRECUENCIA NOMINAL	28
1.3.3	ESTIMACIÓN DE LAS COMPONENTES SIMÉTRICAS DE UN SISTEMA TRIFÁSICO	31
1.3.4	SIMULACIÓN DE LOS ALGORITMOS DE ESTIMACIÓN FASORIAL	33
1.3.4.1	Simulación del algoritmo de mínimos cuadrados (LMS).....	33
1.3.4.2	Simulación del algoritmo de transformada discreta de Fourier no recursiva (NRDFT).....	36
1.3.4.3	Simulación del algoritmo de transformada discreta de Fourier recursiva (RDFT)	38
1.4	ESTIMACIÓN DE FRECUENCIA	41
1.4.1	ESTIMACIÓN DE FRECUENCIA POR CRUCE POR CERO	41
1.4.2	ESTIMACIÓN DE FRECUENCIA USANDO EL ALGORITMO DE MÍNIMOS CUADRADOS.....	42
1.4.3	ESTIMACIÓN DE LA TASA DE CAMBIO DE FRECUENCIA	43
1.4.4	ESTIMACIÓN DE FRECUENCIA Y RCOF USANDO MÍNIMOS CUADRADOS CON LOS ÁNGULOS DE LOS FASORES DE LA SEÑAL.....	44

1.4.5	SIMULACIÓN DE LOS ALGORITMOS DE ESTIMACIÓN DE FRECUENCIA	45
CAPÍTULO 2 DISEÑO E IMPLEMENTACIÓN DE UNA PMU DE BAJO COSTO PARA UN SISTEMA TRIFÁSICO DE BAJA POTENCIA.....48		
2.1	DESARROLLO DE HARDWARE	48
2.1.1	SISTEMA DE SINCRONIZACIÓN.....	49
2.1.2	SISTEMA DE CONTROL	50
2.1.3	SISTEMA DE SENSADO DE VARIABLES	53
2.1.3.1	Circuito de Sensado de Voltaje	53
2.1.3.1.1	<i>Diseño del circuito reductor de voltaje</i>	<i>54</i>
2.1.3.1.2	<i>Diseño del circuito amplificador diferencial con ganancia unitaria</i>	<i>55</i>
2.1.3.2	Circuito de sensado de corriente	58
2.1.3.3	Circuito de sensado de frecuencia.....	59
2.1.4	SISTEMA DE VISUALIZACIÓN	61
2.1.5	FUENTE DE ALIMENTACIÓN	62
2.2	DESARROLLO DE SOFTWARE	65
2.2.1	SOFTWARE PARA EL SISTEMA DE CONTROL.....	65
2.2.1.1	Programa para la estimación de sincrofasores, componentes simétricas, frecuencia y RCOF	65
2.2.1.1.1	<i>Subrutinas de configuración CPU1</i>	<i>67</i>
2.2.1.1.2	<i>Subrutina para interpretar los resultados obtenidos por el ADC</i>	<i>71</i>
2.2.1.1.3	<i>Subrutina para calcular la frecuencia</i>	<i>72</i>
2.2.1.1.4	<i>Subrutina para estimar fasores</i>	<i>73</i>
2.2.1.1.5	<i>Servicio de interrupciones CPU1</i>	<i>75</i>
2.2.1.2	Programa para la intercomunicación con dispositivos externos	76
2.2.1.2.1	<i>Subrutina de configuración de los periféricos UART.....</i>	<i>77</i>

2.2.1.2.2	<i>Subrutina de configuración y direccionamiento de las interrupciones de la CPU2</i>	78
2.2.1.2.3	<i>Subrutina para obtener la etiqueta de tiempo</i>	79
2.2.1.2.4	<i>Subrutina para leer comandos de dispositivos externos</i>	79
2.2.1.2.5	<i>Subrutina para enviar el mensaje de datos</i>	80
2.2.1.2.6	<i>Subrutina para enviar información al sistema de visualización</i>	81
2.2.1.2.7	<i>Subrutina para enviar el mensaje de configuración</i>	82
2.2.1.2.8	<i>Servicio de interrupciones CPU2</i>	82
2.2.2	SOFTWARE PARA EL SISTEMA DE VISUALIZACIÓN	84
2.2.2.1	Programa principal del sistema de visualización	84
2.2.2.2	Subrutina para configurar los periféricos	86
2.2.2.3	Subrutina para mostrar la información recibida	86
2.2.2.4	Subrutina para realizar las tareas pendientes de la pantalla táctil	87
2.2.3	SOFTWARE DE LA INTERFAZ GRÁFICA EN LA COMPUTADORA	87
2.3	COSTO FINAL DEL PROYECTO	90
CAPÍTULO 3 PRUEBAS Y RESULTADOS		92
3.1	PRUEBAS CONVENCIONALES	92
3.1.1	PRUEBA DE VARIACIÓN DE VOLTAJE	93
3.1.2	PRUEBA CON CARGA RESISTIVA	93
3.1.3	PRUEBA CON CARGA INDUCTIVA	95
3.1.4	PRUEBA CON CARGA CAPACITIVA	98
3.1.5	PRUEBA CON VARIACIÓN DE FRECUENCIA	100
3.1.6	ANÁLISIS DE RESULTADOS PARA LAS PRUEBAS CONVENCIONALES	100
3.2	PRUEBAS PARA SINCRÓFASORES REFERENTES A LA NORMA IEEE C37.118	104

3.2.1	CRITERIOS DE EVALUACIÓN PARA SINCROFASORES	104
3.2.2	PRUEBAS DE VARIACIÓN DE MAGNITUD.....	105
3.2.3	PRUEBAS DE VARIACIÓN DEL ÁNGULO DE FASE	107
3.2.4	PRUEBAS DE VARIACIÓN DE FRECUENCIA	108
3.2.5	PRUEBAS DE VARIACIÓN DE DISTORSIÓN ARMÓNICA	110
3.2.6	ANÁLISIS DE RESULTADOS PARA LAS PRUEBAS REFERENTES A LA NORMA IEEE C37.118.1	113
3.2.7	FORMATO DE MENSAJES PARA LA PMU	116
3.2.8	VERIFICACIÓN DEL PROTOCOLO DE COMUNICACIÓN DE LA PMU	118
3.3	PRUEBAS PARA LA ESTIMACIÓN DE COMPONENTES SIMÉTRICAS	120
CAPÍTULO 4 CONCLUSIONES Y RECOMENDACIONES.....		123
4.1	CONCLUSIONES.....	123
4.2	RECOMENDACIONES.....	125
REFERENCIAS BIBLIOGRÁFICAS.....		126
ANEXO A: MANUAL DE USUARIO.....		A1
ANEXO B: CIRCUITOS DEL DISPOSITIVO		B1
ANEXO C: HOJAS DE DATOS.....		C1

RESUMEN

En el presente proyecto de titulación se desarrolla un módulo de medición sincrofasorial. El equipo desarrollado permite estimar fasores, frecuencia, tasa de cambio de frecuencia y componentes simétricas con la etiqueta de tiempo correspondiente a cada valor estimado en una red trifásico de baja potencia. Cada uno de estos parámetros se encuentran sincronizados usando como referencia de tiempo las señales provenientes del GPS.

El hardware implementado está constituido básicamente por los circuitos que permiten acondicionar las señales de la red de tal manera que puedan ser sensadas. El receptor de GPS se encarga de sincronizar el dispositivo, además de obtener la información del tiempo, y el circuito de control. Las mediciones efectuadas por la PMU se pueden observar mediante una pantalla táctil, que está controlada mediante su propio microcontrolador.

El software se implementó usando un sistema embebido controlado por un DSP. El sistema mencionado facilita adquirir las señales de la red y realiza los cálculos para estimar las variables necesarias, y de igual forma se encarga de gestionar la intercomunicación con otros dispositivos. Adicionalmente se desarrolló una interfaz gráfica en el computador que permite comandar la PMU y visualizar de una manera más detallada las mediciones realizadas.

PRESENTACIÓN

El presente proyecto está distribuido en cuatro capítulos detallados a continuación.

En el capítulo 1 se mencionan los conocimientos previos requeridos para comprender el funcionamiento de una unidad de medición sincrofasorial. Además, se detalla la estructura general de una PMU analizando cada una de sus partes constitutivas. Se estudian algunos algoritmos que permiten estimar fasores y frecuencia, junto con la simulación de cada algoritmo estudiado.

En el capítulo 2 se describe el desarrollo del hardware y software de la PMU propuesta. Inicialmente se describe el hardware donde se mencionan los circuitos necesarios para alimentar el circuito, acondicionar las señales de voltaje y corriente de la red trifásica y el circuito de control del equipo. Posteriormente, se expone el programa implementado en el sistema de control, en la pantalla de visualización y en la interfaz gráfica implementada en la computadora.

En el capítulo 3 se presentan los resultados obtenidos por los ensayos realizados para verificar el correcto funcionamiento del equipo, se efectúan pruebas convencionales para validar el valor de las mediciones que realiza la PMU, y pruebas que permiten verificar los parámetros de operación y comunicación mencionados en la norma IEEE C37.118.

En el capítulo 4 se presentan las conclusiones obtenidas en base al estudio efectuado y los resultados obtenidos, y finalmente se mencionan algunas recomendaciones para trabajos futuros.

CAPÍTULO 1

INTRODUCCIÓN Y FUNDAMENTO TEÓRICO

1.1 CONCEPTOS FUNDAMENTALES

1.1.1 SISTEMA DE POSICIONAMIENTO GLOBAL

El Sistema de Posicionamiento Global (por sus siglas en inglés GPS, Global Positioning System) es el sistema de navegación del Departamento de Defensa de Estados Unidos. Proporciona a los usuarios información precisa sobre posicionamiento, navegación y es uno de los medios de difusión del tiempo universal coordinado. El sistema está conformado por una constelación de 24 satélites como se observa en la Figura 1.1 y una red mundial en tierra que se encarga de monitorear y cargar información en los satélites. [12]

El GPS es un sistema dual porque proporciona el servicio de posicionamiento estándar destinado para uso civil y el servicio de posicionamiento preciso restringido destinado para uso militar. El servicio de posicionamiento estándar está disponible para todos los usuarios libre de recargos. Este servicio proporciona una precisión mayor al 95%, 13 metros de error en el plano horizontal, 22 metros de error en el plano vertical y 40 nanos segundos en la propagación del tiempo UTC.

El GPS distribuye el tiempo universal coordinado. Esta característica le provee de la capacidad de sincronización de tiempo a nivel mundial. Por lo cual es ampliamente usado en el etiquetado de tiempo de datos en los sistemas de comunicación. Existen otros sistemas de navegación similares tales como el sistema ruso GLONASS, el sistema europeo GALILEO, el sistema chino BEIDOU, el sistema japonés QZSS y el sistema hindú IRNSS. [17]

El tiempo universal coordinado (por sus siglas en inglés UTC, Universal Time Coordinated) es una escala de tiempo compuesta que se compone de una escala de tiempo basada en relojes atómicos denominada TAI y una escala de tiempo basada en la medida del ángulo de rotación de la Tierra con respecto al Sol denominado UT1. Ambas escalas difieren en 1 segundo acumulado por año entre ellas. El UTC sirve como la zona horaria de referencia respecto de la cual se establecen las zonas horarias de todo el mundo. [17]

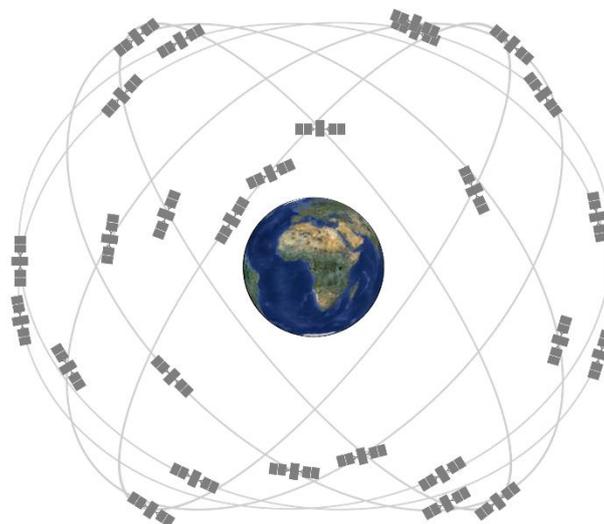


Figura 1.1. Constelación de satélites del Sistema de Posicionamiento Global [12]

1.1.2 REPRESENTACIÓN FASORIAL

Para conseguir un mejor entendimiento de la representación fasorial es necesario partir de la identidad de Euler:

$$e^{j\varphi} = \cos \varphi + j \sin \varphi \quad (1.1)$$

Donde: $\cos \varphi$ es la parte real y $\sin \varphi$ es la parte imaginaria. Sea que Re defina la parte real e Im la parte imaginaria pueden ser descritas como: [5]

$$\cos \varphi = Re (e^{j\varphi}) \quad (1.2)$$

$$\sin \varphi = Im (e^{j\varphi})$$

Dada una señal sinusoidal:

$$x(t) = X_m \cos(\omega t + \varphi) \quad (1.3)$$

Donde: X_m es el pico de amplitud de la señal, ω la frecuencia de la señal en radianes por segundo y φ el ángulo de fase en radianes. Usando la ecuación (1.2) se puede expresar la función de la señal $x(t)$ como: [5]

$$x(t) = Re (X_m (e^{j(\omega t + \varphi)})) = Re(X_m e^{j\omega t} e^{j\varphi}) \quad (1.4)$$

En el cual $X_m e^{j\varphi}$ representa un número complejo que se representa por X por lo tanto:

$$x(t) = Re(X e^{j\omega t}) \quad (1.5)$$

En la relación anterior X corresponde a la representación fasorial de $x(t)$. En consecuencia, se puede definir el fasor de $x(t)$ como sigue:

$$x(t) \leftrightarrow X = X_m e^{j\varphi} = X_m \angle \varphi \quad (1.6)$$

Del análisis anterior se puede establecer como fasor de una función sinusoidal a un número complejo que representa su amplitud y su fase a una frecuencia determinada como se observa en la Figura 1.2. El estudio de sistemas eléctricos de corriente alterna tiene un particular interés en el uso de la representación fasorial de las señales de voltaje y corriente. Porque simplifican su análisis debido a que la información fundamental requerida se limita a la magnitud RMS de la señal con su respectivo ángulo de fase.

Sea el valor RMS de la señal $x(t)$ definida como $X_m/\sqrt{2}$ el fasor X de $x(t)$ se puede representar como:

$$x(t) = X_m \cos(\omega t + \varphi) \leftrightarrow X = (X_m/\sqrt{2}) e^{j\varphi} = (X_m/\sqrt{2}) [\cos \varphi + j \sin \varphi] \quad (1.7)$$

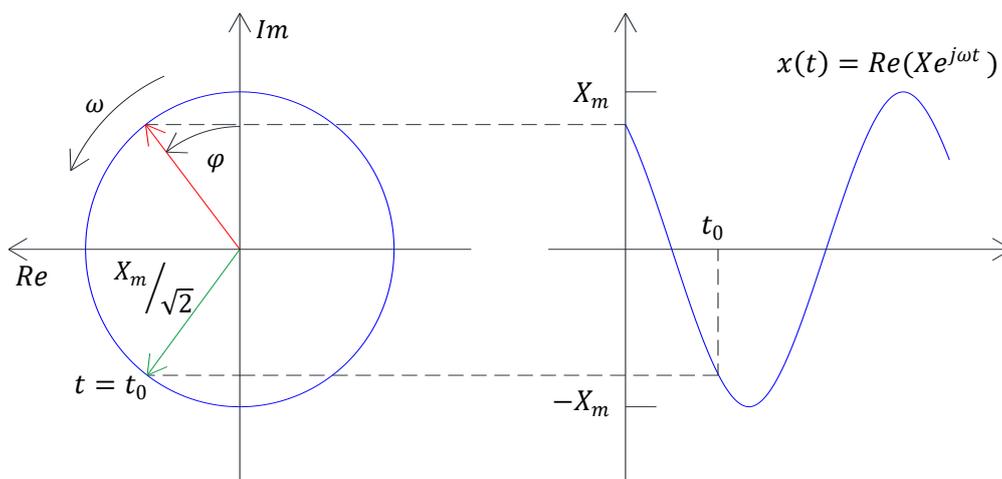


Figura 1.2. Fasor de una señal sinusoidal [5]

1.1.3 SINCROFASORES

El concepto de fasor sincronizado o sincrofasor está basado en la misma idea que la del fasor con la diferencia que su ángulo de fase se calcula usando el UTC como referencia de tiempo. Permitiendo de esta manera tener una única referencia para todas las señales que van a ser medidas en un área global. Esto facilita analizar los fasores calculados en diferentes puntos de la red porque están relacionados por instantes de tiempo similares. En la Figura 1.3 se ilustra como el ángulo de fase depende de la referencia de tiempo. [4]

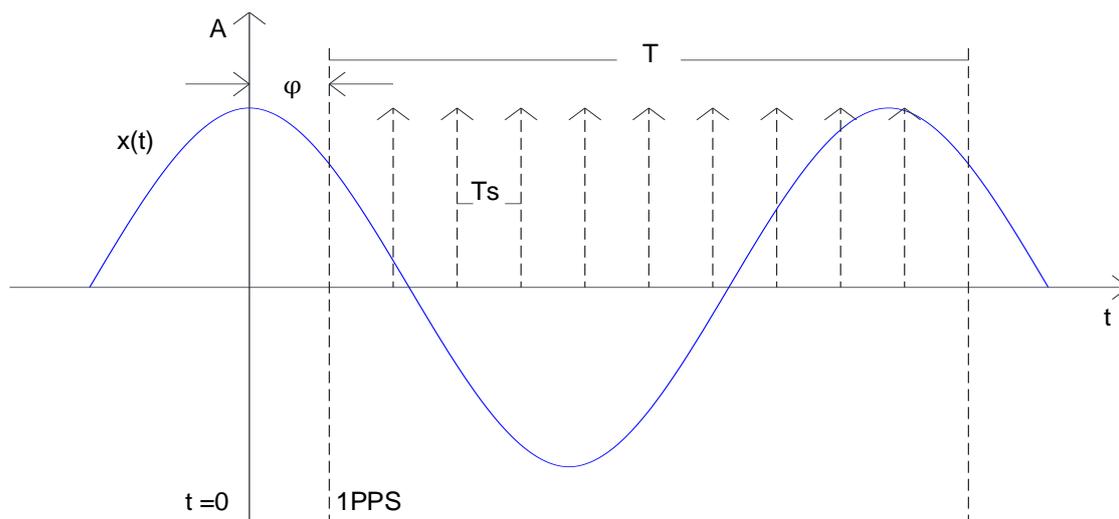


Figura 1.3. Referencia de tiempo para estimar el sincrofasor de la señal $x(t)$ [26]

El sincrofasor de la señal $x(t)$ en la ecuación (1.3) se define como el valor de X en la ecuación (1.7). Donde: $X_m/\sqrt{2}$ representa el valor RMS de la señal y φ representa el ángulo de fase instantáneo relativo a una función coseno a la frecuencia nominal del sistema que se encuentra sincronizado con el tiempo universal coordinado como referencia de tiempo.

Para un mejor entendimiento en la Figura 1.4 se muestra como el ángulo de fase φ del sincrofasor es 0 grados cuando el máximo de la señal $x(t)$ ocurre coincidente con el pulso por segundo (por sus siglas en ingles PPS, Pulse Per Second) y -90 grados cuando el pulso por segundo ocurre coincidente con el cruce por cero. [15]

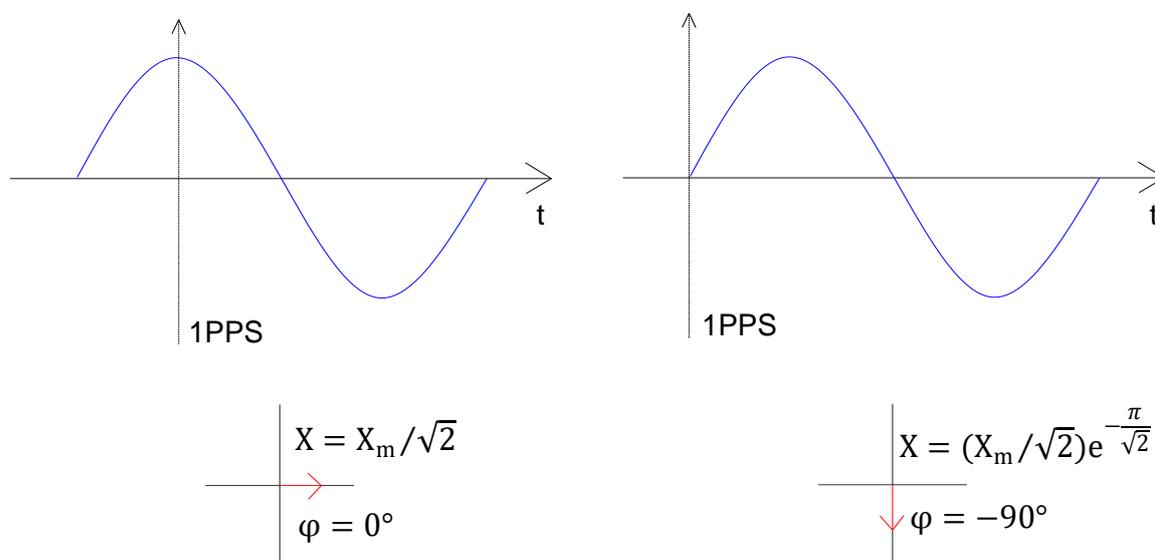


Figura 1.4. Sincrofasores obtenidos en diferentes instantes de tiempo de la señal $x(t)$ [15]

1.1.4 MUESTREO DE SEÑALES

El proceso de muestreo es una técnica que consiste en tomar una secuencia de muestras en instantes discretos de tiempo de una señal de entrada en tiempo continuo. Este proceso permite determinar el valor de dicha señal mediante una trama predeterminada por instantes de tiempo. El instante de tiempo para cada muestra está definido por: [29]

$$t = n/f_s = nT_s, \quad n = -\infty, \dots, -1, 0, 1, \dots, \infty \quad (1.8)$$

Donde: n representa el número de la muestra, f_s la frecuencia de muestreo y T_s el periodo de muestreo. Para describir el concepto de muestreo de una señal se recurre a la función delta de Dirac definida como $\delta(t)$ representada como:

$$\delta(t) = \begin{cases} 0, & -\infty < t < 0 \\ 1/\varepsilon, & 0 < t < \varepsilon \\ 0, & \varepsilon < t < \infty \end{cases} \Rightarrow \int_{t=-\infty}^{\infty} \delta(t) dt = 1 \quad (1.9)$$

En este proceso una secuencia de pulsos $\delta(t)$ mutuamente separados por un periodo de tiempo T_s definen el tiempo necesario para el muestreo. Matemáticamente el proceso de muestreo se define como la multiplicación de una función en tiempo continuo $A(t)$ con una secuencia de pulsos $\delta(t)$ lo que resulta en una señal en tiempo discreto $A_s(t)$ definida por: [29]

$$A_s(t) = \sum_{n=-\infty}^{n=\infty} A(t) \delta(t - nT_s) \Rightarrow \sum_{n=-\infty}^{n=\infty} A(nT_s) \quad (1.10)$$

Analizando el espectro de frecuencia de la señal en tiempo continuo y su resultante en tiempo discreto se observa en la Figura 1.5 que a la señal en tiempo continuo $x(t)$ le pertenece una sola banda de frecuencia. En la señal muestreada se observa la existencia de una banda de frecuencia para cada múltiplo de f_s .

La banda de frecuencia original perteneciente a la respuesta en frecuencia $A(w)$ se denomina banda base y está centrada en 0Hz con un ancho de banda BW . En el espectro $A_s(w)$ correspondiente a la señal discreta la banda base está centrada en la frecuencia de muestreo f_s . Mientras que las bandas de frecuencia que están adyacentes a la banda original toman el nombre de banda de alias. Estas bandas de frecuencia que están centradas en f_s y sus múltiplos tienen un ancho de banda de $2BW$.

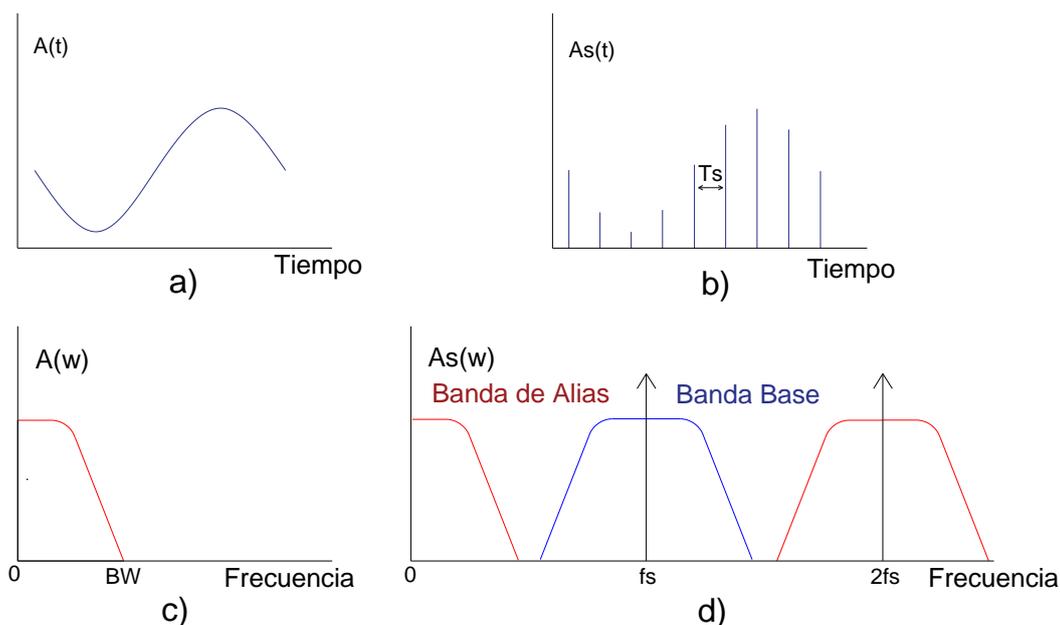


Figura 1.5. Muestreo de una señal: a) Señal periódica en tiempo continuo, b) señal muestreada, c) espectro de frecuencia de la señal en tiempo continuo, d) espectro en frecuencia de la señal muestreada [29]

Cuando la señal tiene una banda de frecuencia mayor a la mitad de la frecuencia de muestreo se produce una mezcla de la banda base con las bandas de alias como se observa en la Figura 1.6. Este fenómeno es conocido como efecto alias el cual provoca errores en el muestreo de la señal. Para conseguir un correcto muestreo es necesario limitar este efecto. El teorema de muestreo de Shanon-Nyquist indica que la reconstrucción correcta de una señal periódica en tiempo continuo es posible, si la frecuencia de muestreo es mayor al doble del ancho de su banda base es decir mayor al doble de su frecuencia máxima. [29]

$$f_s > 2BW = f_s > 2f_{max} \quad (1.11)$$

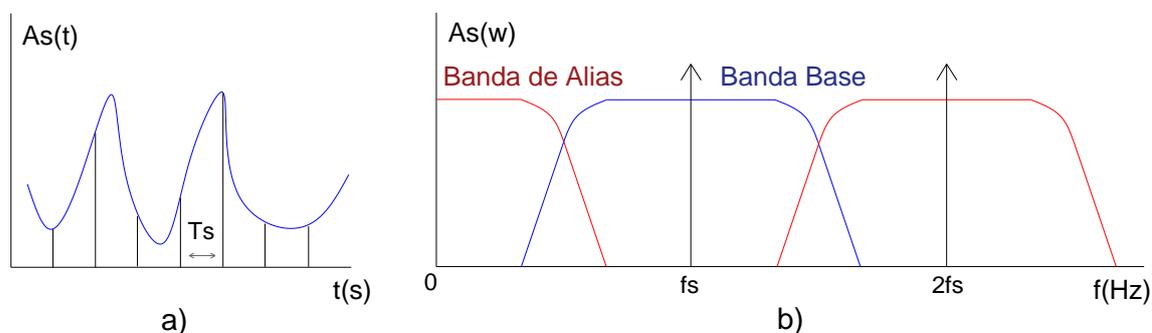


Figura 1.6. Efecto Aliasing: a) Muestreo de señal en tiempo continuo, b) espectro de frecuencia de la señal muestreada [29]

1.2 UNIDAD DE MEDICIÓN SINCRÓFASORIAL

1.2.1 ESTADO DEL ARTE

Los fasores han sido siempre de interés en el análisis de sistemas de potencia principalmente porque la potencia activa que fluye por una línea de transmisión es proporcional a la diferencia del ángulo de fase entre los fasores de voltaje y de corriente.

Los primeros trabajos que involucraron mediciones directas de los ángulos de fase fueron sistemas que usaban transmisiones satelitales LORAN-C y transmisiones de radio HBG para obtener la sincronización de la referencia de tiempo en puntos distantes. El desarrollo del sistema de posicionamiento global ofreció una fuente efectiva para sincronizar las mediciones en puntos distantes dentro del sistema eléctrico de potencia. El primer prototipo de unidad de medición sincrofásorial usando el GPS se muestra en la Figura 1.7 y fue desarrollado por el Virginia Tech a inicios de los años 80. Las primeras PMUs comerciales fueron fabricadas por la empresa Macrodyne con la colaboración del Virginia Tech, en 1991. [26]

Con el incremento de las empresas que ofrecían PMUs comerciales para el sector eléctrico en muchos países alrededor del mundo la IEEE se vio en la necesidad de regular estos sistemas. En 1995 se anunció la primera revisión del estándar para las PMUs. En el 2005 se publicó el estándar IEEE C37.118. En el 2011 se efectuó una revisión con la cual se separó el estándar del 2005 en dos partes. La norma IEEE C37.118.1 que hace referencia a los conceptos generales y los criterios de evaluación de las PMUs. Y la norma IEEE C37.118.2 que hace referencia a la interfaz de comunicación entre PMUs, PDCs y otros dispositivos. [26]

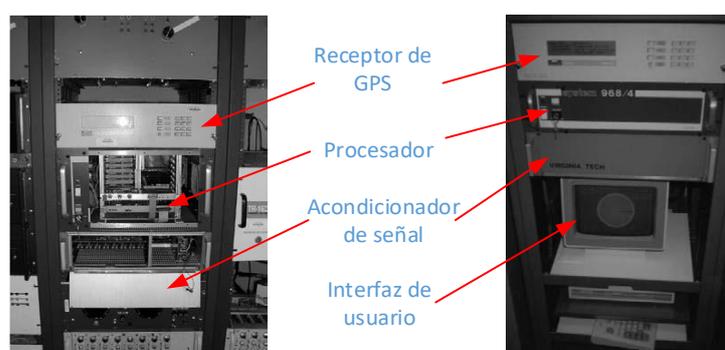


Figura 1.7. Primera PMU desarrollada en el laboratorio de Virginia Tech [26]

1.2.2 DEFINICIÓN

La Unidad de Medición Sincrofasorial (por sus siglas en inglés PMU, Phasor Measurement Unit) es un dispositivo de adquisición de datos de voltaje y corriente diseñado para entregar sincrofasores o fasores sincronizados, frecuencia y tasa de cambio de frecuencia (por sus siglas en inglés RCOF, Rate Change of Frequency) usando una señal de sincronización de tiempo. Las PMUs entregan los sincrofasores junto con una etiqueta que muestra el instante de tiempo UTC en el cual fueron estimados.

Pueden incluir funciones adicionales, tales como calcular las componentes simétricas de los fasores estimados, registro digital de fallas, entre otros. Las PMUs se usan conjuntamente con otros dispositivos para aplicaciones en tiempo real o de post-análisis formando así sistemas que se usan en el monitoreo, análisis, protección y control de sistemas eléctricos.

Las PMUs se usan principalmente en los sistemas de monitoreo de área extendida (por sus siglas en inglés WAMS, Wide Area Monitoring System) que son infraestructuras que facilitan la comprensión y gestionan el comportamiento de los sistemas eléctricos. En la Figura 1.8 se observa el ejemplo de un sistema de monitoreo de área extendida. [4] [23]

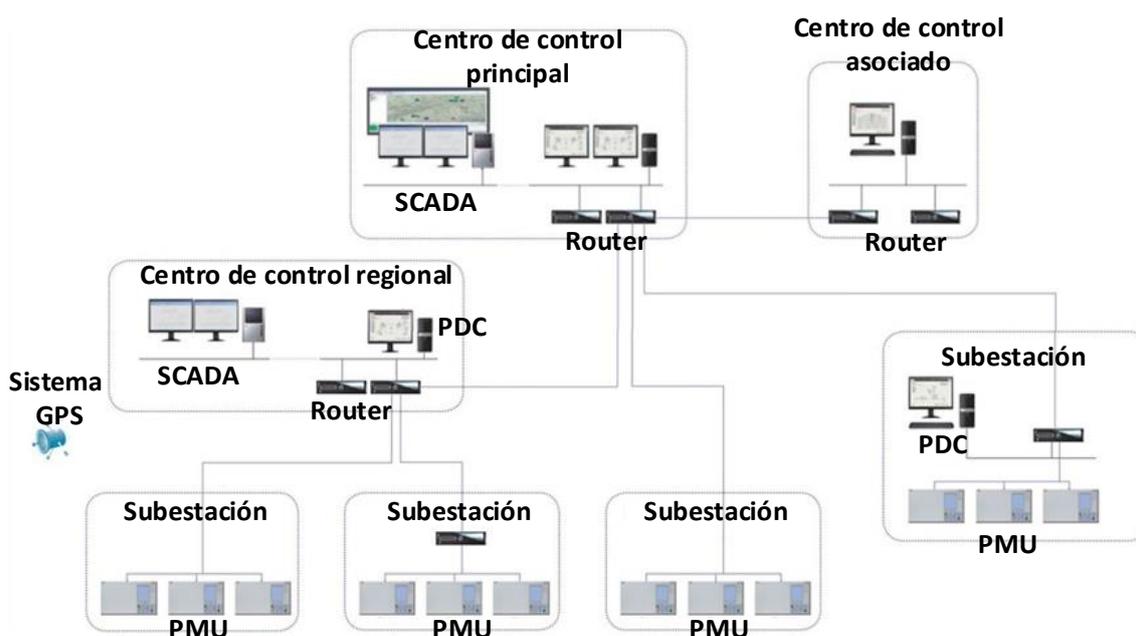


Figura 1.8. Sistema de monitoreo de área extendida WAMS [16]

1.2.3 ESTRUCTURA BÁSICA DE LA UNIDAD DE MEDICIÓN SINCROFASORIAL

Los dispositivos principales que componen una PMU se pueden observar en la Figura 1.9. Pueden agruparse en 3 sistemas fundamentales: sistema de sincronización, sistema de medición y sistema de comunicación.

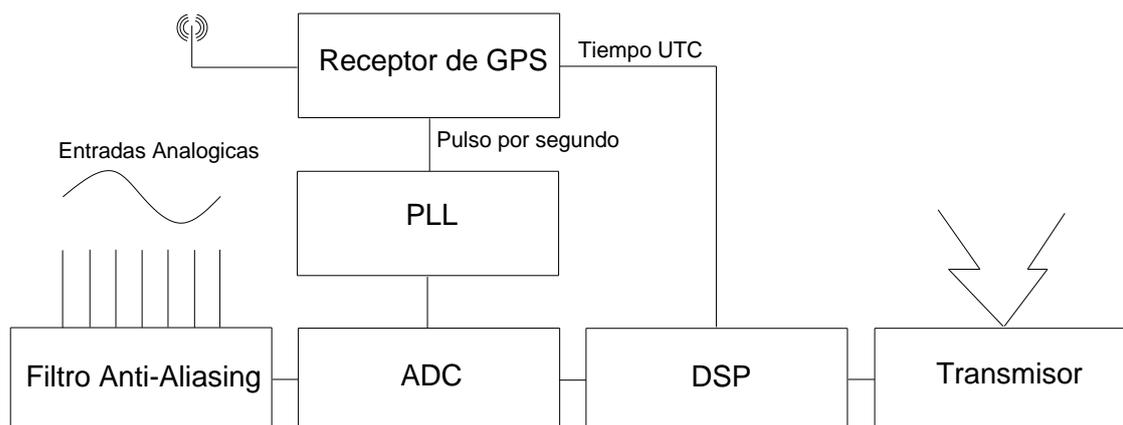


Figura 1.9. Diagrama de bloques de la estructura básica de la PMU [26]

1.2.3.1 Sistema de sincronización

La función del sistema de sincronización es obtener la señal de sincronización para todos los sistemas de la PMU. Está formado por el receptor de GPS y el oscilador de enganche de fase.

1.2.3.1.1 Receptor de GPS

El receptor de GPS es un dispositivo que detecta, decodifica y procesa las señales que recibe de los satélites para determinar la hora y la posición donde se encuentra. Estos dispositivos determinan latitud, longitud, altura y tiempo UTC en cualquier punto de la tierra. Su funcionamiento se basa en el principio matemático de triangulación. [7]

El elemento más importante del receptor de GPS es su antena porque permite recibir la señal de los satélites. Estos elementos pueden estar integrados en el receptor o conectadas externamente. Las antenas integradas dentro del receptor son menos eficaces que las antenas exteriores. Esta característica debe ser tomada en cuenta al momento de escoger un receptor de GPS para aplicaciones en

interiores o en exteriores ya que la recepción de la antena influye directamente en la estabilidad del receptor. [7]

Las PMUs requieren que la sincronización de tiempo tenga un margen mínimo de error razón por la cual usan el receptor de GPS como fuente de sincronización. Para que la medición de tiempo sea precisa se requiere que el reloj del satélite y el reloj interno del receptor estén perfectamente sincronizados. El satélite emite cada cierto tiempo una señal digital. El retraso de la señal le indica al receptor el tiempo que tarda en llegar la señal del satélite para que el receptor pueda efectuar la corrección respectiva. El receptor de GPS de una PMU debe incluir la característica de generar una señal de un pulso por segundo como se observa en la Figura 1.10. Esta señal es la que permite la sincronización de la PMU. [11]

La posibilidad de comunicar el receptor de GPS con el resto de dispositivos que conforman la PMU es una característica necesaria porque se requiere transmitir el tiempo UTC del receptor al procesador para generar la etiqueta de tiempo. Los receptores de GPS tienen su interfaz de comunicación según el estándar NMEA-0183. Este estándar define la interface y el protocolo de datos para comunicación entre instrumentos marítimos.

La comunicación se realiza mediante una interfaz serial asíncrona con los siguientes parámetros definidos: 4800bps de velocidad de transmisión, 8 bits de datos, 1 o más bits de parada, sin paridad. Los datos se envían en forma de sentencias. Para la transmisión de información se permite únicamente el uso de los caracteres imprimibles del código ASCII junto con los caracteres de control de salto de línea y retorno de carry. [30]

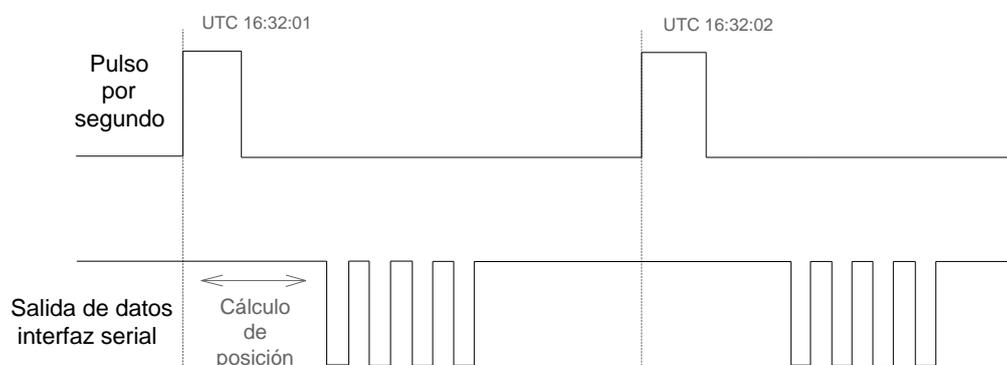


Figura 1.10. Formas de onda de salida del receptor de GPS [8]

1.2.3.1.2 Oscilador de enganche de fase

El oscilador de enganche de fase (por sus siglas en inglés PLL, Phase-Locked Loop) permite sincronizar una señal de salida de un sistema de control con una señal de referencia tanto en frecuencia como en fase. Es decir, permite que la señal de referencia regule la frecuencia y fase de la señal de la salida de control. En el estado de sincronización o estado ajustado el error de fase entre el oscilador de salida y la señal de referencia debe estar cercana a cero. En caso de que el error se incremente un mecanismo de control del PLL debe ajustar el oscilador hasta reducir el error al mínimo posible. [1]

El PLL es un sistema realimentado mostrado en la Figura 1.11 que consta de tres etapas fundamentales: un oscilador controlado por voltaje (VCO), un detector de fase (PD) y un filtro de bucle (LF). El PD entrega una señal de salida que depende del valor absoluto del desfase entre la señal de referencia y la señal de salida. El LF es un simple filtro pasa bajos, que se encarga de filtrar la señal del comparador de fase. El VCO genera una señal de salida con frecuencia dependiente de la señal de salida del filtro. [1]

El PLL es ampliamente usado en los sistemas electrónicos actuales. Se usan en aplicaciones como modulación y demodulación AM/FM, sintetizadores de frecuencia, control de velocidad de motores, filtros de seguimiento, control en la electrónica de potencia de Smart-Grids, entre otras. En el sistema de la PMU interesa el PLL porque puede ser usado para generar una señal estable de salida de alta frecuencia a partir de una señal de baja frecuencia fija. El PLL recibe como señal de referencia el pulso por segundo proveniente del GPS. La señal digital de alta frecuencia producida se usa como fuente de disparo para el conversor análogo digital (ADC) en el muestreo de las señales de voltaje y corriente en la entrada. [1]

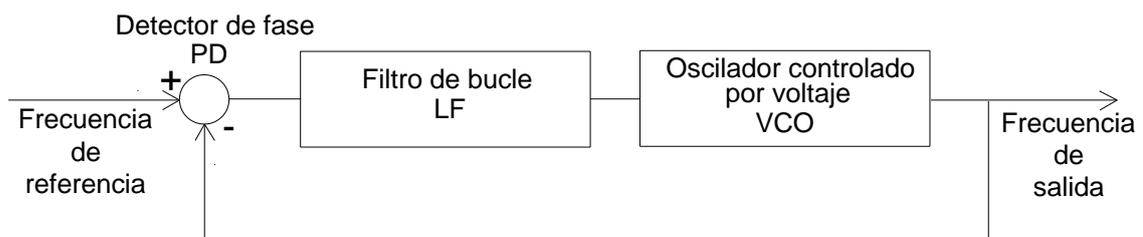


Figura 1.11. Diagrama de bloques de la estructura básica de un PLL [1]

1.2.3.2 Sistema de Medición

La función del sistema de medición es tomar muestras de las señales de voltaje y de corriente en la entrada para estimar los sincrofasores. Está compuesto por: el filtro Anti-Aliasing, el convertidor análogo a digital y el procesador digital de señales.

1.2.3.2.1 Filtro Anti-Aliasing

El correcto diseño de un sistema de conversión análoga a digital requiere que la banda base de la señal de entrada esté correctamente limitada para evitar el efecto alias. Este problema puede ser corregido usando un filtro antes que la señal pase al ADC. Este filtro se conoce como filtro anti-aliasing el cual puede ser un filtro pasa bajos diseñado según el teorema de muestreo de Shanon-Nyquist.

Al momento de diseñar el filtro se debe tomar en cuenta que el filtro ideal elimina todas las componentes de la señal que tiene una frecuencia superior a la frecuencia de corte f_c , sin embargo, tal filtro no es físicamente realizable. En la práctica los filtros tienen una región conocida como banda de transición como se presenta en la Figura 1.12. Donde: f_1 corresponde a la máxima frecuencia de la banda de paso y f_2 es la frecuencia límite de la banda de rechazo. Entre f_1 y f_2 se produce una atenuación gradual de las frecuencias de entrada. En el caso que la f_1 del filtro anti-aliasing se ajuste en un valor cercano a la f_c del filtro ideal las frecuencias que están dentro de la banda de transición provocarían el efecto alias. Por tal motivo la f_2 debe ser ajustada en una frecuencia mayor a la f_c procurando que la f_1 sea ajustada de tal manera que las componentes de frecuencia que se quieren muestrear no ingresen en la banda de transición. [25]

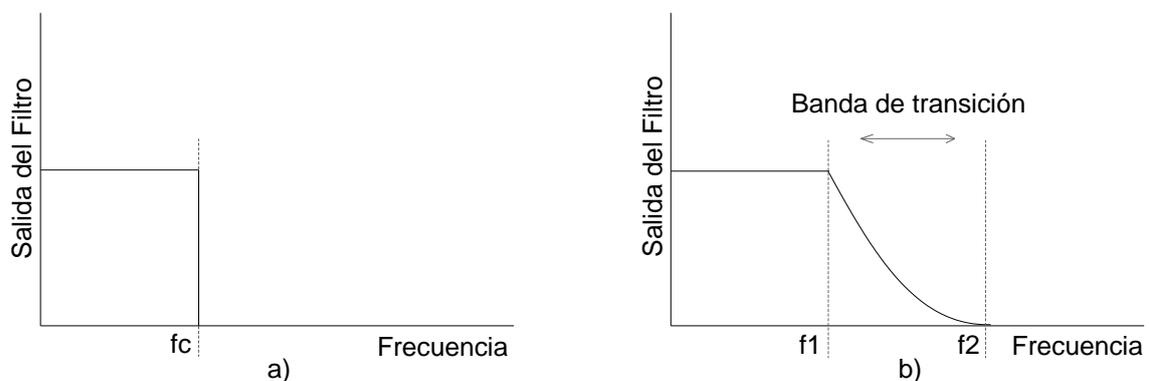


Figura 1.12. Filtro anti-aliasing: a) Filtro pasa bajos ideal, b) filtro pasa bajos real [25]

1.2.3.2.2 *Conversor Análogo-Digital*

El conversor análogo-digital es un dispositivo que permite transformar una señal eléctrica analógica en una representación digital. En este caso de estudio se aplica para digitalizar las señales de voltaje y corriente de la red eléctrica. Está compuesto por dos circuitos básicos: el circuito de S/H (sample and hold) y el circuito de cuantización y codificación. El circuito de S/H es usado para realizar la operación de muestreo de la señal analógica de entrada. Este circuito mantiene el nivel de la señal por un periodo de tiempo lo que permite usar repetidamente la muestra de señal durante la conversión. [14]

La señal digital resultante de la etapa de muestreo consiste en un grupo de bits. Esta representación digital de la señal analógica de entrada está limitada por el número de bits y el procesamiento digital. Estas limitaciones hacen necesario el proceso de cuantización el cual permite redondear la señal analógica a la representación digital más cercana. Esta operación se realiza mediante la comparación del nivel de la señal con el valor de referencia con el cual se obtiene una salida de N bits. Como el proceso de cuantización son aproximaciones se produce diferencias entre la entrada análoga y el valor exacto de la salida digital. Estos errores se conocen como error de cuantización. El límite del error de cuantización es un parámetro que se debe tomar en cuenta porque afecta la calidad de la conversión. [22]

El proceso de codificación asigna un código o número único a cada nivel analógico que es cuantizado. Los esquemas de codificación dependen del rango permisible de voltaje en la entrada del ADC. Los más usados son: la codificación USB cuando se aceptan entradas únicamente positivas y la codificación BOB y BTC cuando se permiten entradas positivas y negativas. [22]

Según la aplicación, los parámetros de rendimiento para el ADC deben estar bien definidos. Las principales características que se deben tomar en cuenta incluyen: resolución, velocidad, ganancia y offset, atenuación de ruido, linealidad, límite de error de cuantización, entre otros. Existen diferentes arquitecturas de ADC que ofrecen diferentes parámetros de rendimiento entre las que se puede mencionar las siguientes.

- Flash ADC mostrado en la Figura 1.13, es el más rápido entre los ADC porque usa un gran número de comparadores. Según la resolución de N-bits el flash ADC está compuesto por 2^N resistencias y $2^N - 1$ comparadores. Cada comparador tiene una referencia de voltaje en la resistencia que le corresponde.

La señal de entrada es aplicada a todos los comparadores a la vez y la velocidad de conversión se ve limitada únicamente por el tiempo de retraso de las compuertas lógicas. Consiguiendo de esta manera que el proceso sea muy rápido. Sin embargo, debido a que esta arquitectura utiliza una gran cantidad de resistencias y comparadores su resolución es limitada, tiene un alto consumo de energía y su costo es elevado. [2]

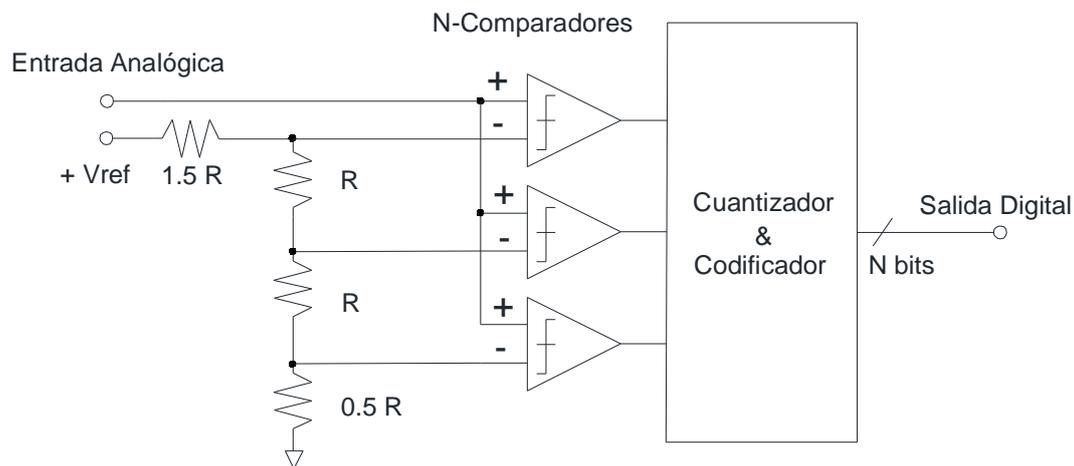


Figura 1.13. Diagrama de bloques de la estructura del Flash ADC [2]

- Dual Slope ADC cuya arquitectura se observa en la Figura 1.14. Es bastante preciso por lo cual se usa en aplicaciones que requieren alta resolución como los voltímetros. En este tipo de ADC la señal de entrada pasa directamente por un circuito integrador el cual permanece activo durante todo el periodo de muestreo.

La salida obtenida de la etapa de integración se envía a un comparador que tiene la función de determinar la representación digital más próxima al nivel de voltaje real que entrega el circuito integrador. Los parámetros que caracterizan este ADC son: alta precisión, atenuación de ruido, baja velocidad y alto costo. [2]

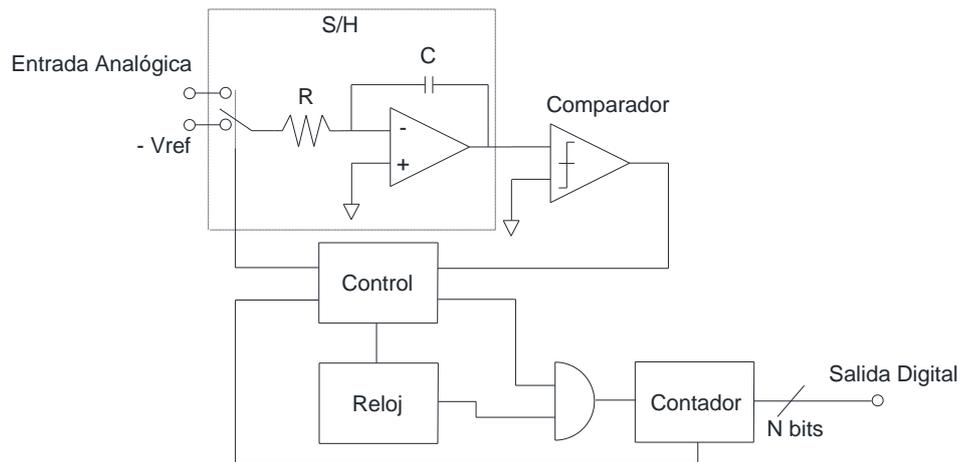


Figura 1.14. Diagrama de bloques de la estructura del Dual Slope ADC [2]

- Sigma-Delta ADC presentado en la Figura 1.15. Se caracteriza por una arquitectura de conversión en lazo cerrado compuesto por un integrador, un comparador, un convertidor digital análogo (DAC), un filtro digital y un decimador. La conversión inicia cuando la señal de reloj permite que la entrada analógica pase al integrador y posteriormente al comparador. La salida de esta etapa es enviada a un DAC donde se reconstruye la señal. Esta señal reconstruida es comparada con la señal entrada. Del resultado de la comparación se obtiene una representación digital aproximada. Estos datos pasan a un filtro digital donde se sobre muestrea la señal. En esta etapa se forman muestras virtuales que son enviadas al decimador que pondera todas las muestras para reducir la frecuencia de muestreo y generar una salida digital correcta de N-bits. Los parámetros que caracterizan este ADC son: alta resolución mayor a 24 bits, baja velocidad por el sobre muestreo, bajo costo y bajo consumo de energía. [2]

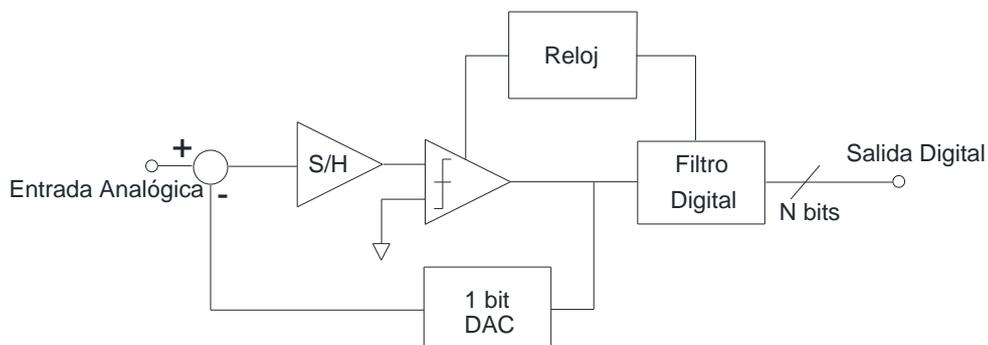


Figura 1.15. Diagrama de bloques de la estructura del Sigma-Delta ADC [2]

- ADC de aproximación sucesiva (SAR) es una arquitectura de conversión en lazo cerrado compuesta básicamente por el circuito S/H, un comparador y un convertidor digital análogo (DAC) como se observa en la Figura 1.16. El DAC reconstruye la señal de entrada usando la salida digital para que el comparador pueda relacionar la señal original con la reconstruida. El error resultante de la comparación es enviado al registro de aproximaciones sucesivas (SAR). Este registro se encarga de determinar la representación digital más próxima a la señal analógica de entrada. Los parámetros que caracterizan a ADC SAR son: alta velocidad, resolución media hasta 18bits, bajo costo y bajo consumo de energía. [2]

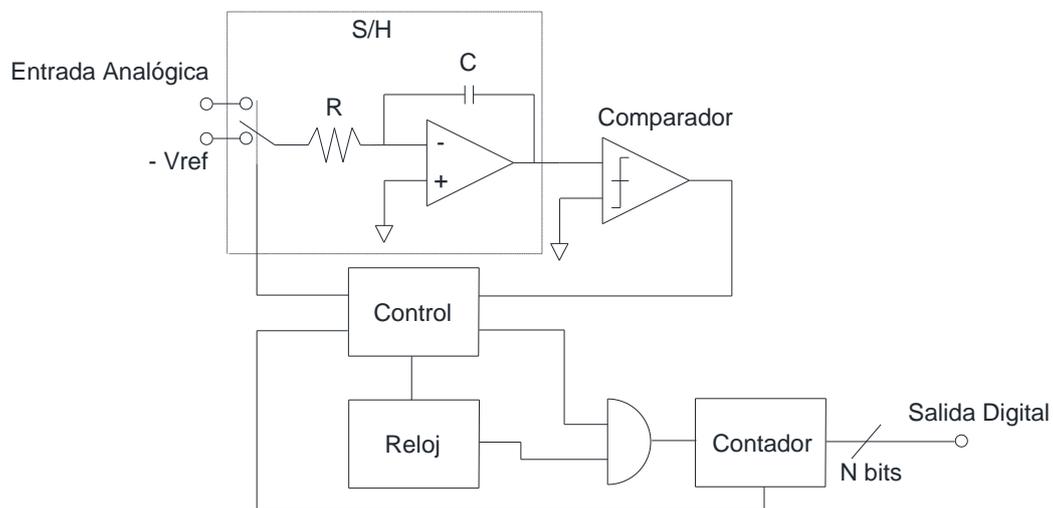


Figura 1.16. Diagrama de bloques de la estructura del SAR ADC [2]

1.2.3.2.3 Procesador digital de señales

Los microcontroladores tienen dos tareas principales: la manipulación de datos y los cálculos matemáticos. Sin embargo, resulta difícil y costoso optimizar un dispositivo para que se encargue de ambas tareas. Por tal motivo, como una alternativa a los microcontroladores tradicionales se ha desarrollado el procesador digital de señales (por sus siglas en inglés DSP, Digital Signal Processing) diseñado para realizar de manera eficiente cálculos matemáticos. Este tipo de procesador incluye características mejoradas tales como la inclusión de formato aritmético, mayor velocidad y una mejor organización de memoria. Los mismos que son necesarios cuando se trata de aplicaciones que requieren procesamiento digital de señales de donde deriva su nombre. [28]

La arquitectura básica de un DSP es arquitectura Harvard mostrada en la Figura 1.17. Donde se tiene la memoria del programa y la memoria de datos por separado, cada una conectada por su propia línea de datos al CPU. Esto permite obtener las instrucciones del programa y los datos al mismo tiempo mejorando la velocidad. Actualmente se incluye un cache de memoria en el CPU. Donde se almacenan las últimas instrucciones ejecutadas, lo que resulta más eficiente y rápido cuando se realizan operaciones en lazo.

Los DSPs según el formato con el cual almacenan y manipulan los números dentro del dispositivo pueden ser divididos en dos categorías: punto fijo y punto flotante. Los DSPs de punto fijo generalmente representan cada número con un mínimo de 16 bits. Los DSPs de punto flotante usan un mínimo de 32 bits para almacenar cada valor, con la ventaja que la representación en punto flotante no está uniformemente espaciada como en la de punto fijo. [28]

Los DSPs de punto flotante tienen una mayor precisión, pero al tener una arquitectura interna más complicada resultan más costosos que los DSPs de punto fijo. Además, el ruido que se añade al realizar operaciones en punto flotante es mayor que el que se añade con operaciones en punto fijo.

A diferencia de los microcontroladores que generalmente son usados en aplicaciones fuera de línea. El DSP es usado en aplicaciones con procesos continuos y en tiempo real, es decir, la señal de salida es producida al mismo tiempo que se adquiere la señal de entrada. [28]

Como se mencionó anteriormente, la PMU se usa generalmente en sistemas en tiempo real. Es el motivo por el cual se incluye un DSP en su estructura básica. El DSP en la PMU tiene la función de procesar las señales del ADC para producir los sincrofasores con la etiqueta de tiempo respectiva.

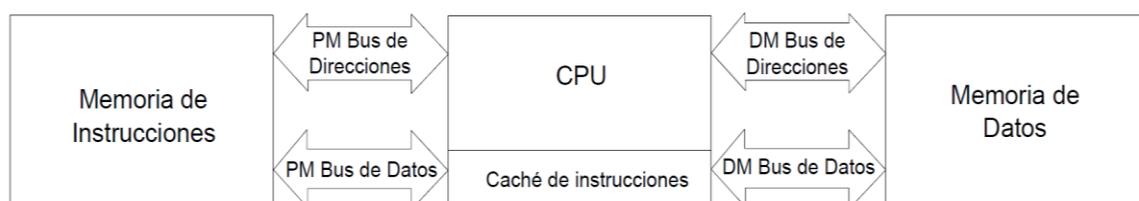


Figura 1.17. Arquitectura Harvard del DSP [28]

1.2.3.3 Sistema de comunicación

Está conformado básicamente por un módem, el cual es un dispositivo que se encarga de adaptar una señal digital para su transmisión a través de una red de comunicación. Su nombre proviene de los términos modulador y demodulador. La función principal de un módem consiste en transformar los datos a enviar en señales que contengan la misma información haciendo posible que estas nuevas señales pueden ser enviadas y recibidas sobre un medio de comunicación estándar. [9]

La PMU utiliza el módem para transmitir los sincrofasores calculados. Dependiendo de la tasa de muestreo con que se generan los sincrofasores, la distancia entre la PMU y el colector de datos, la topología de red o si se espera trabaje en tiempo real. Se deben tomar en cuenta distintas características del módem y de la infraestructura de red que permitan garantizar una correcta transmisión.

1.2.3.3.1 Características principales del módem

Dentro de las características que tienen un módem se puede mencionar: su velocidad de transmisión y modulación. La velocidad de transmisión se define como el número de bits por segundo que el dispositivo es capaz de transmitir. La velocidad de modulación se define como el número de símbolos por segundo que es capaz de procesar.

El modo de transmisión es otra característica que se debe tomar en cuenta. Puede ser síncrona o asíncrona como se observa en la Figura 1.18. La transmisión asíncrona se utiliza cuando los datos que se van a transmitir se generan en intervalos aleatorios. Este tipo de transmisión se realiza con base en la existencia de un reloj teóricamente idéntico dentro del transmisor y el receptor. Lo cual hace necesario la inclusión de bits de inicio y de parada que sirven como mecanismo de sincronización de los relojes del emisor y receptor.

El detectar con precisión los bits de transición de inicio y parada se vuelve más difícil conforme se incrementa la velocidad. Además, al agregar estos bits se reduce la eficiencia en la utilización de la línea de transmisión. Por lo cual se prefiere el uso de la comunicación asíncrona en las transmisiones a bajas velocidades. [9]

La transmisión síncrona es un método en el cual el intercambio de datos es constante. Para este tipo de transmisión los equipos disponen de un generador de reloj y un circuito de recepción de reloj como un PLL. La señal de sincronismo se genera en el transmisor y es reconstruida en el receptor de tal manera que estén sincronizados a la misma velocidad. El sincronismo de los datos se consigue enviando combinaciones especiales de bits. El SYN es un carácter de control que representa inactividad sincrónica. Una vez se consigue el sincronismo se permite la recepción y transmisión de bytes hasta que se detecte el carácter de control. Como este modo de transmisión es continuo si no hay información a transmitir se envían caracteres de control. La transmisión síncrona se caracteriza por un uso más eficiente de la línea de transmisión siendo utilizadas en transmisiones de altas velocidades. [9]

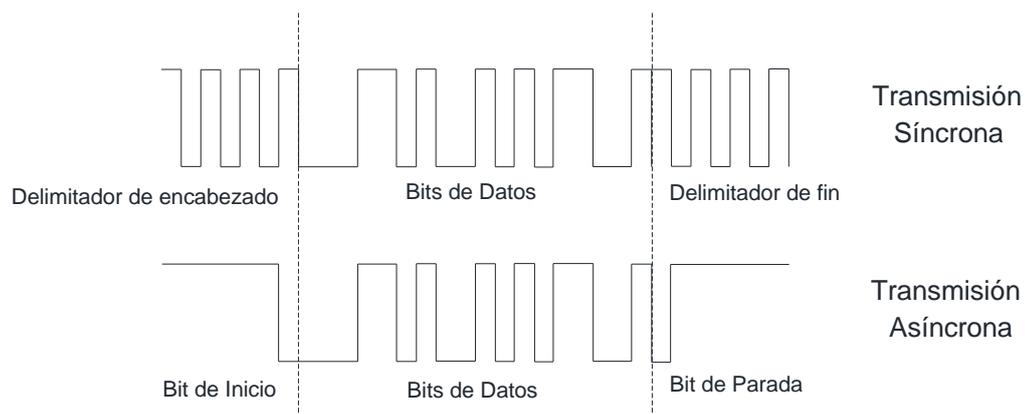


Figura 1.18. Formas de onda en la transmisión síncrona y asíncrona [9]

El modo de comunicación hace referencia a cómo se maneja el flujo de información entre receptor y emisor. Los modos de comunicación son: Full dúplex cuando el equipo permite recibir y transmitir datos simultáneamente. Half dúplex cuando se permite el envío y recepción de datos, pero no simultáneamente. Simplex cuando se permite la comunicación en una sola dirección es decir un equipo únicamente puede transmitir o recibir.

La detección y corrección de errores es una característica que incorpora el módem para garantizar la integridad de los datos transmitidos. Para el manejo de errores se usa el método de chequeo de redundancia vertical en el cual transmisor agrega un bit adicional a cada carácter llamado bit de paridad. El receptor comprueba si el bit de paridad es el esperado. Para determinar el valor del bit de paridad se suman

todos los bits de carácter junto con el de paridad en módulo 2 de manera que se obtenga 0 en paridad par o 1 en paridad impar. [9]

En el método por chequeo de redundancia longitudinal además de incorporar un bit de paridad por carácter se agrupan caracteres en bloques y se agrega un carácter adicional de control de bloque obtenido de acuerdo con un determinado criterio de paridad. En el método de chequeo de redundancia cíclica se escoge un número de bits de verificación usualmente de 16 o 32 que se ajustan al tipo de errores esperados en la transmisión.

Este método consiste en representar el mensaje mediante un polinomio cuyo resultado se almacena en los dígitos de verificación de redundancia cíclica. Este valor es determinado en el transmisor y es enviado junto con la trama de datos. El receptor recibe toda la trama y determina la coincidencia de los bits de verificación para determinar la presencia de errores. [9]

1.2.3.3.2 Tipos de líneas y conexiones

El tipo de línea utilizado es un parámetro importante porque la capacidad de transporte de la línea es un factor que afecta el rendimiento de las transmisiones del módem. Pueden ser de dos tipos: líneas conmutadas y líneas dedicadas.

En líneas conmutadas la misma línea de comunicación esta compartida por distintos transmisores. En este caso solo se permite la transmisión cuando la línea no está ocupada. Por este motivo, la línea es ruidosa y la fiabilidad es baja. Se usan en aplicaciones de baja velocidad, poco tráfico y bajo volumen de datos. La ventaja del uso de este tipo de línea está en que el costo se limita al tiempo en que se ocupa la línea. [9]

Las líneas dedicadas son conexiones directas y de uso exclusivo entre emisor y receptor. Al ser conexiones dedicadas permiten mayores velocidades sobre medios con el mismo ancho de banda que una línea conmutada. En este caso la transmisión no está limitada por la disponibilidad de la línea. Este tipo de línea permite una buena fiabilidad y velocidades de transmisión elevadas. Sin embargo, tiene la desventaja del tener un costo elevado. Se usan en aplicaciones con transmisiones de un gran volumen de datos que requieren una alta disponibilidad de la línea. [9]

Otro factor a tomar en cuenta es el tipo de enlace o conexión que pueden ser: conexión punto a punto donde se establece una conexión única entre dos dispositivos. Los enlaces punto a punto pueden ser establecidos sobre líneas conmutadas o dedicadas. Conexión multipunto en la cual se establece conexión entre un dispositivo principal y varios dispositivos secundarios sobre una misma línea. Para este tipo de conexión se usan líneas dedicadas. En la Figura 1.19 se observan los dos tipos de conexiones mencionados.

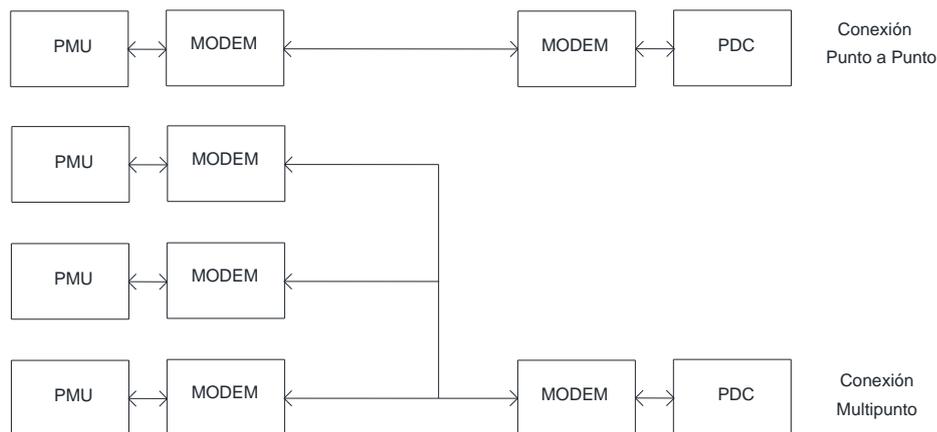


Figura 1.19. Tipos de Conexiones [9]

1.2.3.3.3 Medios de Transmisión

El medio de transmisión es el camino físico entre el transmisor y el receptor. Un aspecto que se debe tomar en cuenta es el tipo de medio de transmisión que soporta la PMU. Porque según el medio físico es necesario considerar distintos factores que afectan la transmisión como: ancho de banda, atenuación de señal, interferencia, número de receptores, etc. Los medios de transmisión pueden ser clasificados en guiados y no guiados. [9]

En los medios guiados se tiene un medio sólido a través del cual se envía la señal de transmisión y pueden ser: par trenzado de cobre, cable coaxial y fibra óptica. El par trenzado es el medio más barato y comúnmente usado. Comparado con los otros medios de transmisión es limitado en ancho de banda, distancia, y velocidad. Sin embargo, los bajos costos de fabricación han hecho que se desarrollen técnicas para mejorar este medio logrando velocidades de transmisión en cortas distancias de hasta 1Gbps. El par trenzado de cobre generalmente se construye con varios pares de hilos trenzados para disminuir las interferencias. [9]

El cable coaxial está constituido por dos conductores donde el conductor cilíndrico exterior rodea un conductor de alambre interno separados por un material dieléctrico. El conductor externo está cubierto con un blindaje o apantallamiento. Por el tipo de construcción tiene características de frecuencias y velocidad superiores al par trenzado y el blindaje lo hace menos susceptible a interferencias. La fibra óptica a diferencia de los medios anteriores transmite señales de luz. Está construido sobre vidrio y plástico. Se caracteriza por su gran capacidad con velocidades superiores a 1Gbps sobre cientos de kilómetros. La atenuación de la señal es muy baja y no se ven afectados por interferencias externas. Generalmente son usados en los enlaces troncales que comunican varias redes de datos.

En los medios no guiados las señales de datos viajan sin un medio que los guie por lo cual se denomina también medios no enlazados. En este medio las señales se transmiten a través del aire. Por lo tanto, la señal está disponible para cualquiera que tenga un dispositivo capaz de recibir la señal. Este tipo de transmisiones inalámbricas se logran mediante el uso de antenas. Se puede encontrar tres grupos de transmisiones inalámbricas según el espectro electromagnético en el cual trabajan: radiofrecuencia, microondas e infrarrojos. [9]

1.3 ESTIMACIÓN FASORIAL PARA SEÑALES MUESTREADAS

1.3.1 ESTIMACIÓN FASORIAL PARA SEÑALES DE ENTRADA A FRECUENCIA NOMINAL

1.3.1.1 Estimación por el algoritmo de mínimos cuadrados

Sea $x(t)$ una señal sinusoidal pura definida por la ecuación (1.3). Usando la identidad trigonométrica definida en (1.12) se puede obtener (1.13):

$$\cos(x + y) = \cos(x) \cos(y) - \sin(x) \sin(y) \quad (1.12)$$

$$x(t) = X_m \cos(\omega t + \varphi) = X_m \{ \cos(\varphi) \cos(\omega t) - \sin(\varphi) \sin(\omega t) \} \quad (1.13)$$

Considerando n muestras tomadas a una frecuencia Nf_0 , donde: N representa el número de muestras y f_0 representa la frecuencia nominal del sistema. Cada muestra puede ser expresada usando la ecuación (1.13) como se describe a continuación:

$$\begin{aligned}
x_{-n}(t) &= X_m \{ \cos(\varphi) \cos(-n\omega\Delta t) - \sin(\varphi) \sin(-n\omega\Delta t) \} \\
&\vdots \\
x_0(t) &= X_m \{ \cos(\varphi) \cos(0) - \sin(\varphi) \sin(0) \} \\
&\vdots \\
x_n(t) &= X_m \{ \cos(\varphi) \cos(n\omega\Delta t) - \sin(\varphi) \sin(n\omega\Delta t) \}
\end{aligned} \tag{1.14}$$

Este sistema de ecuaciones puede ser expresado en forma matricial en función de las variables desconocidas X_m y θ de la siguiente manera:

$$\begin{bmatrix} \cos(-n\omega\Delta t) & \sin(-n\omega\Delta t) \\ \vdots & \vdots \\ \cos(0) & \sin(0) \\ \vdots & \vdots \\ \cos(n\omega\Delta t) & \sin(n\omega\Delta t) \end{bmatrix} \begin{bmatrix} X_m \cos(\varphi) \\ -X_m \sin(\varphi) \end{bmatrix} = \begin{bmatrix} x_{-n} \\ \vdots \\ x_0 \\ \vdots \\ x_n \end{bmatrix} \tag{1.15}$$

Con la solución del sistema matricial anterior se obtiene las componentes real e imaginaria para la representación fasorial de $x(t)$ que están definidas tal cual la ecuación (1.7). [26]

1.3.1.2 Estimación por la transformada discreta de Fourier

Obtener la representación fasorial de una señal sinusoidal es posible cuando se trata de una señal pura es decir con una única componente de frecuencia. Sin embargo, en la práctica las formas de onda usualmente están contaminadas con otras señales de diferentes frecuencias haciendo necesario extraer una única componente de frecuencia de la señal. Este objetivo se puede conseguir usando la transformada discreta de Fourier.

1.3.1.2.1 Series de Fourier y transformada discreta de Fourier

Definida una función periódica con un periodo igual a T de tal manera que $f(t + kT) = f(t)$ para todos los valores enteros de k esta función puede ser expresada usando las series de Fourier como:

$$f(t) = \frac{a_0}{2} + \sum_{k=1}^{\infty} a_k \cos\left(\frac{2\pi kt}{T}\right) + \sum_{k=1}^{\infty} b_k \sin\left(\frac{2\pi kt}{T}\right) \tag{1.16}$$

donde a_k y b_k son constantes definidas como: [26]

$$a_k = \frac{2}{T} \int_{-T/2}^{T/2} f(t) \cos\left(\frac{2\pi kt}{T}\right) dt, \quad k = 0, 1, 2, \dots \tag{1.17}$$

$$b_k = \frac{2}{T} \int_{-T/2}^{T/2} f(t) \sin\left(\frac{2\pi kt}{T}\right) dt, \quad k = 0, 1, 2, \dots \dots \dots \quad (1.18)$$

Usando la representación exponencial de las series de Fourier se puede reescribir (1.16) obteniendo la ecuación (1.19).

$$f(t) = \sum_{k=-\infty}^{\infty} \alpha_k e^{\frac{j2\pi kt}{T}} \quad (1.19)$$

Donde α_k es una constante definida por:

$$\alpha_k = \frac{2}{T} \int_{-T/2}^{T/2} f(t) e^{\frac{j2\pi kt}{T}} dt, \quad k = 0, \pm 1, \pm 2, \dots \dots \dots \quad (1.20)$$

Dado que la transformada de Fourier en tiempo continuo de una señal está definida como:

$$X(F) = \int_{-\infty}^{\infty} x(t) e^{-j2\pi ft} dt \quad (1.21)$$

Si $x(t)$ es muestreada en un intervalo de tiempo ΔT , tal que, dada una ventana de datos de N muestras sobre un periodo T_0 se obtenga la señal muestreada $x(n\Delta T)$ con $\{n = 0, 1, 2, \dots, N - 1\}$. Donde la frecuencia de muestreo es $f = n/T_0$ y el periodo de la ventana de muestreo es $T_0 = N\Delta T$ se puede obtener la transformada discreta de Fourier o DFT de $x(n\Delta T)$ como sigue: [26]

$$X'\left(\frac{n}{T_0}\right) = \sum_{k=0}^{N-1} x(n\Delta T) e^{-\frac{j2\pi kn}{N}}, \quad n = 0, 1, 2, \dots, N - 1 \quad (1.22)$$

Los coeficientes de las series de Fourier de una señal periódica $x(t)$ pueden ser obtenidas dividiendo la DFT de la señal muestreada $x(n\Delta T)$ por el número total de N muestras en la ventana de datos. De tal manera que la serie de Fourier de la función $x(t)$ puede ser expresada como:

$$x(t) = \sum_{k=-\infty}^{\infty} \alpha_k e^{\frac{j2\pi kt}{T}} = \sum_{-\infty}^{\infty} \left[\frac{1}{N} \sum_{n=0}^{N-1} x(n\Delta T) e^{-\frac{j2\pi kn}{N}} \right] e^{\frac{j2\pi kt}{T}} \quad (1.23)$$

Donde: $k = 0, \dots, N - 1$

1.3.1.2.2 Representación fasorial usando la DFT

Sea una señal sinusoidal $x(t)$ con frecuencia definida por kf_0 dicha señal puede ser expresada mediante series de Fourier como:

$$x(t) = a_k \cos(2\pi k f_0 t) + b_k \sin(2\pi k f_0 t) = \left\{ \sqrt{(a_k^2 + b_k^2)} \right\} \cos(2\pi k f_0 t + \varphi) \quad (1.24)$$

$$\text{Donde: } \varphi = \arctan \frac{-b_k}{a_k}$$

Usando la ecuación (1.7) se puede obtener la representación fasorial para la expresión (1.24) de tal manera que se obtiene: [26]

$$X_k = \frac{1}{\sqrt{2}} \left\{ \sqrt{(a_k^2 + b_k^2)} \right\} e^{j\varphi} = \frac{1}{\sqrt{2}} (a_k - j b_k) \quad (1.25)$$

A través de la relación entre la transformada discreta de Fourier y los coeficientes de las series de Fourier en la ecuación (1.23). El k -ésimo componente armónico de $x(t)$ está definido como:

$$X_k = \frac{\sqrt{2}}{N} \sum_{n=0}^{N-1} x(n\Delta T) e^{-jn\omega\Delta T} = \frac{\sqrt{2}}{N} \sum_{n=0}^{N-1} x(n\Delta T) \left\{ \cos\left(\frac{2\pi kn}{N}\right) - j \sin\left(\frac{2\pi kn}{N}\right) \right\} \quad (1.26)$$

Si se reescribe la manera de representar al fasor del k -ésimo componente armónico de la señal presentado en (1.25) se obtiene:

$$X_k = X_{kRe} - j X_{kIm} \quad (1.27)$$

Dado que las expresiones (1.26) y (1.27) son equivalentes, se puede definir la componente real e imaginaria del fasor de la señal como en (1.28) y (1.29). [26]

$$X_{Re} = \frac{\sqrt{2}}{N} \sum_{n=0}^{N-1} x(n\Delta T) \cos\left(\frac{2\pi kn}{N}\right) \quad (1.28)$$

$$X_{Im} = \frac{\sqrt{2}}{N} \sum_{n=0}^{N-1} x(n\Delta T) \sin\left(\frac{2\pi kn}{N}\right) \quad (1.29)$$

1.3.1.2.3 Estimación fasorial usando la DFT

Sea $x(t)$ una señal de entrada a la frecuencia nominal del sistema eléctrico f_0 definida como:

$$x(t) = X_m \cos(2\pi f_0 t + \varphi) \quad (1.30)$$

Donde $x(t)$ es muestreada a una frecuencia Nf_0 . Siendo el ángulo de muestreo definido como $\theta = 2\pi/N$, las muestras de la señal sobre una ventana de N muestras pueden ser descritas como:

$$x_n = X_m \cos(n\theta + \varphi), \text{ donde: } n = 0, 1, 2, \dots, N - 1 \quad (1.31)$$

Dado que el interés principal en la medición fasorial es realizar el cálculo sobre la componente de frecuencia fundamental. Se puede usar las ecuaciones (1.28) y (1.29) con $k = 1$ para obtener el fasor de frecuencia fundamental del conjunto de muestras de x_n como se presenta a continuación: [26]

$$X_{Re} = \frac{\sqrt{2}}{N} \sum_{n=0}^{N-1} x_n \cos(n\theta) = \frac{\sqrt{2}}{N} \sum_{n=0}^{N-1} X_m \cos(n\theta + \varphi) \cos(n\theta) = \frac{X_m}{\sqrt{2}} \cos \varphi \quad (1.32)$$

$$X_{Im} = \frac{\sqrt{2}}{N} \sum_{n=0}^{N-1} x_n \sin(n\theta) = \frac{\sqrt{2}}{N} \sum_{n=0}^{N-1} X_m \cos(n\theta + \varphi) \sin(n\theta) = -\frac{X_m}{\sqrt{2}} \sin \varphi \quad (1.33)$$

Reemplazando la ecuación (1.32) y (1.33) sobre (1.27) la representación fasorial de la componente de frecuencia fundamental de $x(t)$ esta dada por:

$$X = X_{Re} - jX_{Im} = \frac{X_m}{\sqrt{2}} [\cos \varphi + j \sin \varphi] = \frac{X_m}{\sqrt{2}} e^{j\varphi} \quad (1.34)$$

1.3.1.2.4 Método no recursivo

En el algoritmo no recursivo simplemente se repite el cálculo de la estimación fasorial usando la DFT en cada ventana de muestras. Es decir, dada una ventana inicial de N muestras de la señal de entrada se realiza la estimación fasorial usando la ecuación (1.26). Con cada muestra posterior se recorre la ventana y se repite el proceso de cálculo. Este algoritmo es numéricamente estable, pero supone una alta carga computacional por la cantidad de operaciones que requiere.

Como se puede observar en la Figura 1.20 los fasores estimados para las ventanas 1 y 2 son iguales en magnitud, pero se diferencian en el ángulo de fase. De hecho en todos los fasores estimados a partir de cada nueva ventana se mantiene la magnitud constante, pero se desfazan en un ángulo $n\theta$ en sentido contrario a las manecillas del reloj. Para calcular el fasor 1 representado por X^{N-1} y el fasor 2

representado por X^N se puede usar las ecuaciones (1.35) y (1.36) definidas de la siguiente manera: [26]

$$X^{N-1} = \sum_{n=0}^{N-1} x_n [\cos(n\theta) - j \sin(n\theta)] = \frac{\sqrt{2}}{N} \sum_{n=0}^{N-1} x_n e^{-jn\theta} \quad (1.35)$$

$$X^N = \sum_{n=0}^{N-1} x_{n+1} [\cos(n\theta) - j \sin(n\theta)] = \frac{\sqrt{2}}{N} \sum_{n=0}^{N-1} x_{n+1} e^{-jn\theta} \quad (1.36)$$

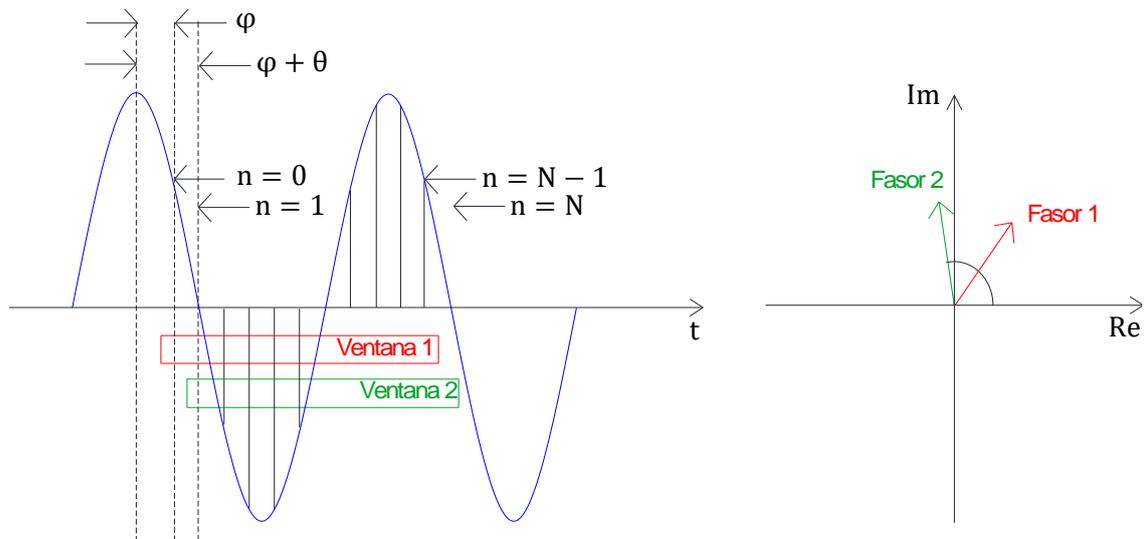


Figura 1.20. Estimación fasorial usando el algoritmo DFT no recursivo [26]

1.3.1.2.5 Método recursivo

Con el algoritmo recursivo los fasores están definidos de tal manera que las $N - 1$ multiplicaciones por los coeficientes de Fourier usados en la primera ventana de datos sean los mismos para todas las ventanas subsiguientes. Para la estimación de un nuevo fasor usando este algoritmo es indispensable conocer el valor del fasor anterior. El fasor recursivo estimado puede ser determinado mediante: [26]

$$X^{N+r} = X^{N+r-1} + \frac{\sqrt{2}}{N} (x_{N+r} - x_r) e^{-jr\theta} \quad (1.37)$$

Donde: X^{N+r-1} representa el fasor anterior, x_{N+r} representa la última muestra tomada en la ventana posterior y x_r representa la primera muestra de la ventana anterior.

Como se puede observar en la Figura 1.21 cuando la señal de entrada es una sinusoidal constante el fasor estimado es el mismo para cada ventana de datos. Este algoritmo tiene la ventaja de representar una menor carga computacional ya

que requiere menos operaciones que el algoritmo recursivo, sin embargo, es numéricamente inestable.

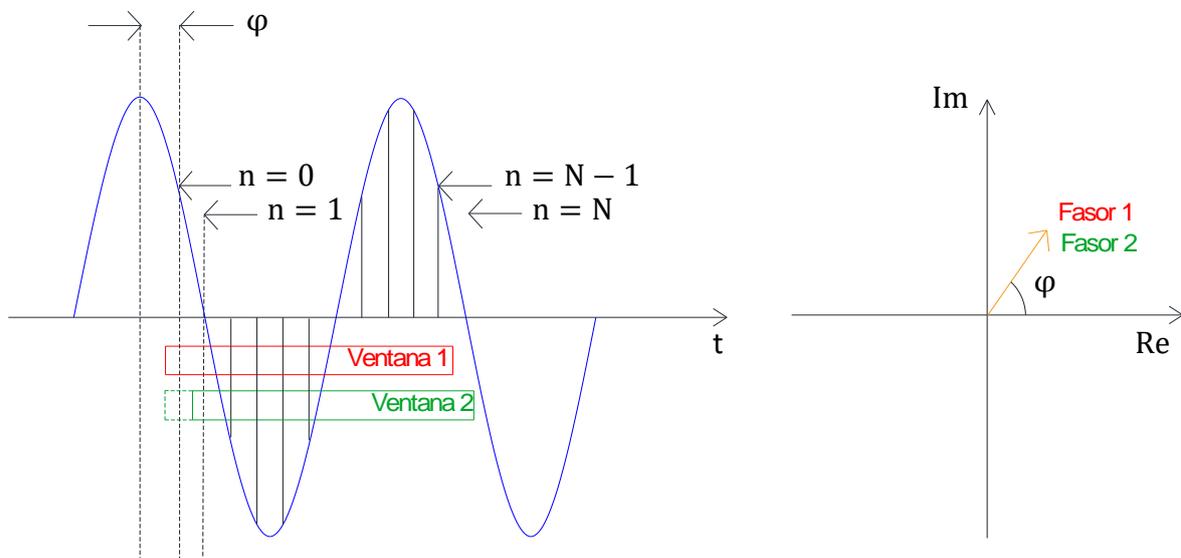


Figura 1.21. Estimación fasorial usando el algoritmo DFT recursivo [26]

1.3.2 ESTIMACIÓN FASORIAL PARA SEÑALES DE ENTRADA FUERA DE LA FRECUENCIA NOMINAL

En los sistemas de potencia la frecuencia de la red eléctrica varía constantemente como consecuencia de los cambios en la carga y generación debido a las interacciones por la demanda de energía en la red. Sea una señal $x(t)$ definida en la ecuación (1.3) donde la frecuencia ω está definida por:

$$\omega = \omega_0 + \Delta\omega \quad (1.38)$$

Donde: $\omega_0 = 2\pi f_0$ contiene a la frecuencia fundamental del sistema y $\Delta\omega = 2\pi\Delta f$ a la variación en la frecuencia respecto de la nominal.

Usando los algoritmos de estimación fasorial DFT ajustados al periodo de la señal se puede obtener el correspondiente fasor de $x(t)$ definido por la ecuación (1.7) porque el fasor es independiente de la frecuencia de la señal. Sin embargo, cuando el reloj de muestreo está ajustado a la frecuencia nominal del sistema el fasor determinado resulta distinto a su valor real.

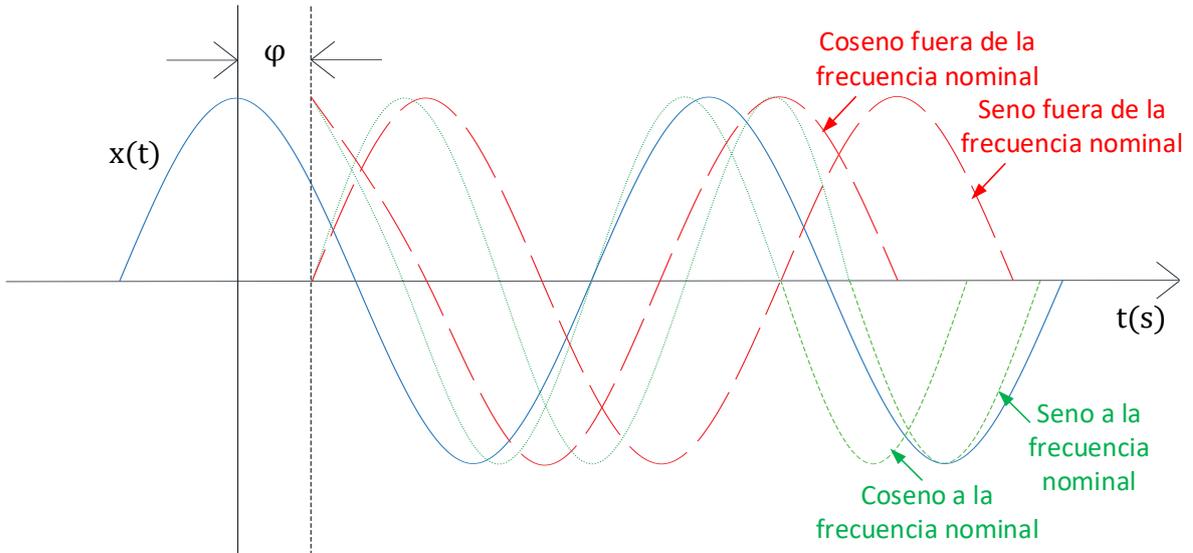


Figura 1.22. Estimación fasorial usando el algoritmo DFT para una señal fuera de la frecuencia nominal [26]

En la Figura 1.22 se ilustra este concepto. Se tiene una señal $x(t)$ con una frecuencia mucho menor a la nominal. Si el cálculo del fasor es realizado con funciones senos y cosenos a la frecuencia de la señal $x(t)$ el fasor resultante será el correcto. Por otro lado, cuando el cálculo es realizado con senos y cosenos a la frecuencia nominal se obtiene un error en el fasor estimado. Usando la representación de $x(t)$ como función real definida por la ecuación (1.5) se puede expresar dicha función como el promedio de un número complejo y su complejo conjugado. [26]

$$x(t) = \frac{\sqrt{2}}{2} \{X e^{j\omega t} + \bar{X} e^{-j\omega t}\} \quad (1.39)$$

De la ecuación (1.39) se puede obtener la representación de la n -ésima muestra de $x(t)$ definida como:

$$x_n = \frac{1}{\sqrt{2}} \{X e^{j\omega n \Delta t} + \bar{X} e^{-j\omega n \Delta t}\} \quad (1.40)$$

Usando el valor de x_n definido en la ecuación (1.40). Al obtener la representación fasorial de $x(t)$ mediante la DFT ajustada a frecuencia nominal se obtiene:

$$X' = \frac{\sqrt{2}}{N} \sum_{n=0}^{N-1} x_n e^{-jn\omega_0 \Delta t} = \frac{1}{N} \sum_{n=0}^{N-1} \{X e^{j\omega n \Delta t} + \bar{X} e^{-j\omega n \Delta t}\} e^{-jn\omega_0 \Delta t} \quad (1.41)$$

Aplicando la identidad trigonométrica definida por $e^{jx} - 1 = 2je^{jx/2} \sin(x/2)$ se puede expresar la ecuación (1.41) en forma cerrada como sigue: [26]

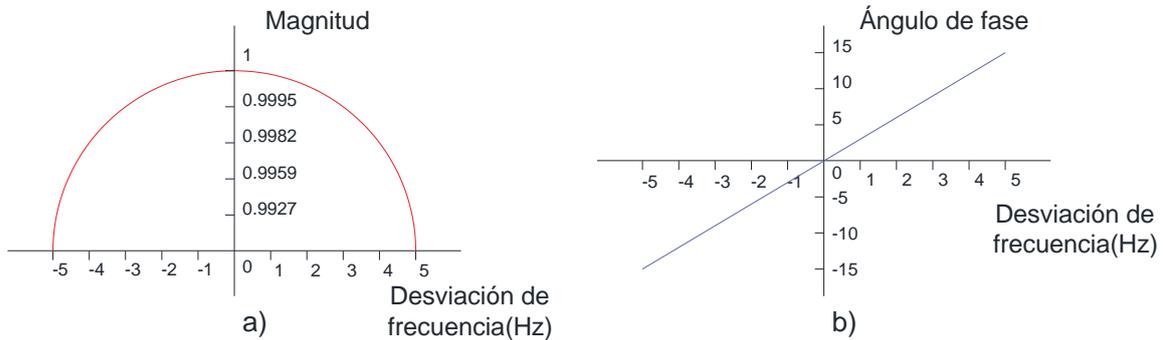
$$X' = PXe^{j(\omega-\omega_0)\Delta t} + Q\bar{X}e^{-j(\omega+\omega_0)\Delta t} \quad (1.42)$$

$$P = \left\{ \frac{\sin \frac{N(\omega - \omega_0)\Delta t}{2}}{N \sin \frac{(\omega - \omega_0)\Delta t}{2}} \right\} e^{j(N-1)\frac{(\omega-\omega_0)\Delta t}{2}} \quad (1.43)$$

$$Q = \left\{ \frac{\sin \frac{N(\omega + \omega_0)\Delta t}{2}}{N \sin \frac{(\omega + \omega_0)\Delta t}{2}} \right\} e^{-j(N-1)\frac{(\omega+\omega_0)\Delta t}{2}} \quad (1.44)$$

La ecuación (1.42) representa el fasor estimado de la señal fuera de la frecuencia nominal. Donde: P (1.43) y Q (1.44) son coeficientes complejos y su valor depende de la desviación entre la frecuencia de la señal y la frecuencia nominal del sistema.

Constante P



Constante Q

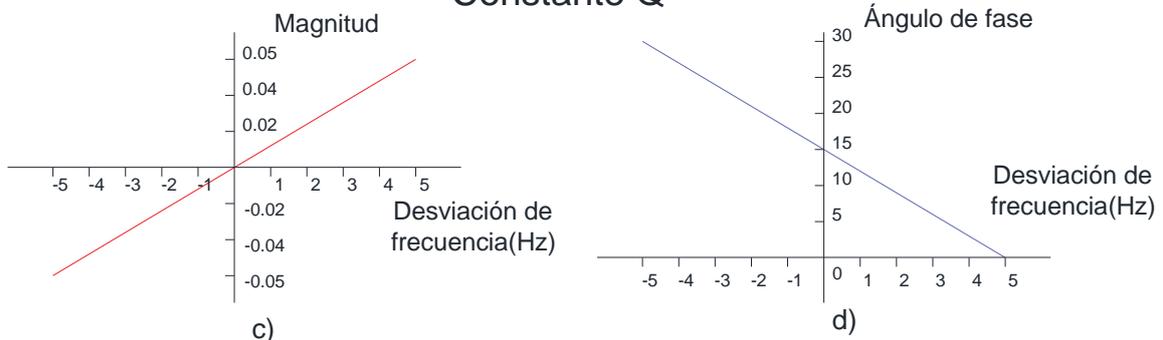


Figura 1.23. Efecto de la estimación fasorial para señales fuera de la frecuencia nominal: a) y b) variación en la magnitud y fase del coeficiente P, c) y d) variación en la magnitud y fase del coeficiente Q [26]

En la Figura 1.23 se ilustra la variación de los coeficientes P y Q de acuerdo con una desviación de hasta 5Hz. A la frecuencia nominal el fasor X no se ve afectado por el coeficiente P . Conforme se produce la desviación de frecuencia gradualmente se atenúa y desfasa. Por el contrario, el coeficiente Q se encarga de eliminar el fasor \bar{X} a la frecuencia nominal. Mientras que a medida que aumenta la variación de frecuencia disminuye la atenuación de \bar{X} .

En un sistema de potencia real la variación de frecuencia se mantiene en rangos inferiores a 1Hz. En la práctica el coeficiente Q es despreciable para pequeñas variaciones de frecuencia.

1.3.3 ESTIMACIÓN DE LAS COMPONENTES SIMÉTRICAS DE UN SISTEMA TRIFÁSICO

Un sistema trifásico balanceado implica que los fasores de las tres fases están desfasados entre sí 120 grados. Sin embargo, en un sistema de potencia real es común tener algunos grados de desbalance como consecuencia de la conexión de cargas desbalanceadas, condiciones de fallas en el sistema, etc.

Uno de los métodos más comunes para analizar sistemas desbalanceados es el uso de las componentes simétricas. Un sistema trifásico desbalanceado puede ser expresado como la suma de tres grupos simétricos de fasores balanceados: secuencia positiva, secuencia negativa y secuencia cero como se observa en la Figura 1.24. [19]

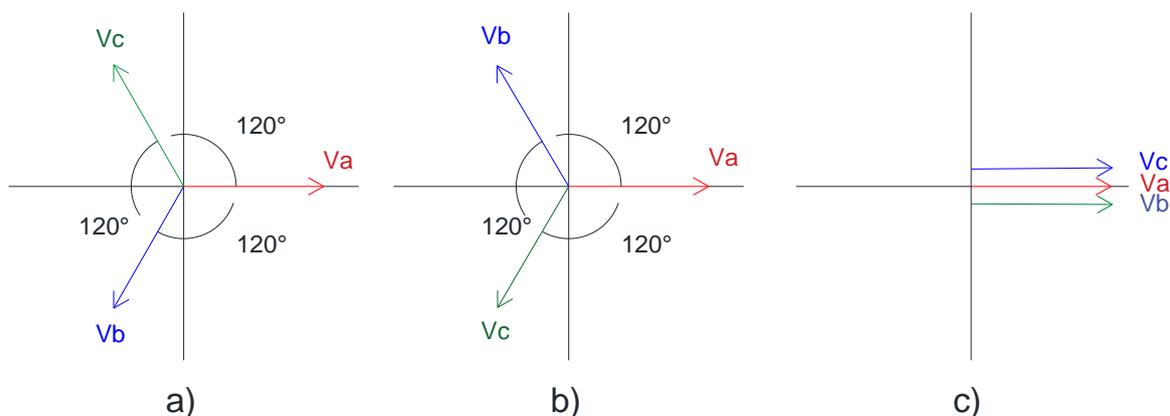


Figura 1.24. Secuencia de fases: a) Secuencia positiva, b) secuencia negativa, c) secuencia cero [19]

El concepto fundamental de esta técnica es la transformación de los tres fasores de voltaje y corriente en un segundo conjunto de fasores conocido como componentes simétricas. Dado un sistema trifásico representado por (1.45): [19]

$$\begin{cases} x_a = \text{Re}(X_a e^{j\omega t}) \\ x_b = \text{Re}(X_b e^{j(\omega t - \frac{2\pi}{3})}) \\ x_c = \text{Re}(X_c e^{j(\omega t + \frac{2\pi}{3})}) \end{cases} \quad (1.45)$$

La transformación del sistema a sus componentes simétricas está definida por el sistema matricial en (1.46):

$$\begin{bmatrix} X_+ \\ X_- \\ X_0 \end{bmatrix} = \frac{1}{3} \begin{bmatrix} 1 & a & a^2 \\ 1 & a^2 & a \\ 1 & 1 & 1 \end{bmatrix} \begin{bmatrix} X_a \\ X_b \\ X_c \end{bmatrix} \quad (1.46)$$

Donde: X_a , X_b y X_c representan los fasores de cada fase, X_+ , X_- y X_0 corresponden con secuencia positiva, secuencia negativa y secuencia cero respectivamente y a es un número complejo definido por las ecuaciones (1.47) y (1.48): [19]

$$a = e^{j\frac{2\pi}{3}} = -\frac{1}{2} + j\frac{\sqrt{3}}{2} \quad (1.47)$$

$$a^2 = e^{-j\frac{2\pi}{3}} = -\frac{1}{2} - j\frac{\sqrt{3}}{2} \quad (1.48)$$

Desarrollando el sistema matricial en (1.46) se obtienen las componentes simétricas en términos de los fasores del sistema trifásico. Donde la relación para secuencia cero, positiva y negativa está definida por las ecuaciones (1.49), (1.50) y (1.51) respectivamente. [19]

$$X_0 = \frac{1}{3}(X_a + X_b + X_c) \quad (1.49)$$

$$X_+ = \frac{1}{3}(X_a + aX_b + a^2X_c) \quad (1.50)$$

$$X_- = \frac{1}{3}(X_a + a^2X_b + aX_c) \quad (1.51)$$

El uso de las componentes simétricas constituye una herramienta útil para el análisis de un sistema de potencia. En condiciones de operación normal el sistema puede ser considerado como simétrico porque el valor de la secuencia positiva es mucho mayor que el valor de las otras componentes. Ante la presencia de algún evento como una falla el valor de las componentes de secuencia negativa y

secuencia cero aumenta. El margen de variación de secuencia negativa y secuencia cero con respecto al de secuencia positiva permite determinar el nivel de desbalance en el sistema.

1.3.4 SIMULACIÓN DE LOS ALGORITMOS DE ESTIMACIÓN FASORIAL

En esta sección se presentan los resultados obtenidos en las simulaciones de los algoritmos de estimación fasorial mencionados. Para llevar a cabo dichas simulaciones se usó el software de desarrollo MATLAB. Se emplea como referencia dos señales sinusoidales muestreadas como se observa en la Figura 1.25.

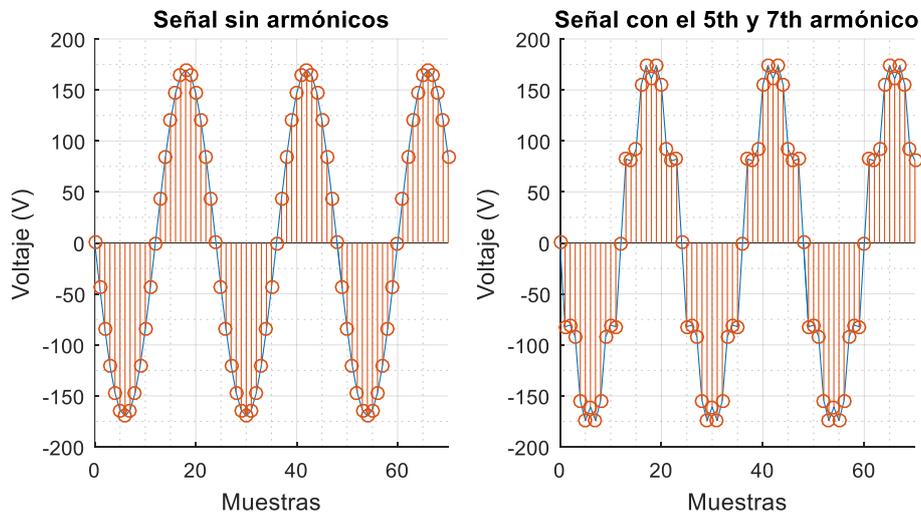


Figura 1.25. Señales patrón utilizadas en la simulación

1.3.4.1 Simulación del algoritmo de mínimos cuadrados (LS)

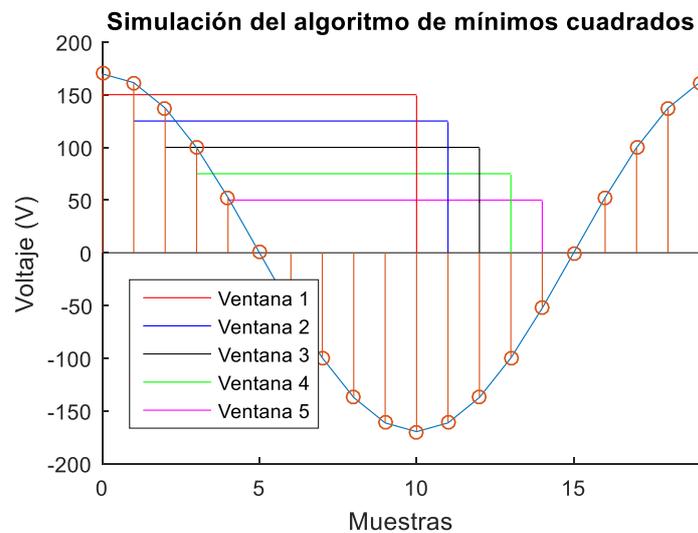


Figura 1.26. Ventanas de datos para estimar fasores por el algoritmo de LS

Para simular el algoritmo de mínimos cuadrados se determinan cinco fasores correspondientes a las cinco ventanas de muestras consecutivas mostradas en la Figura 1.26. Con lo cual se espera comprobar que los fasores calculados tendrán la misma magnitud, pero estarán desfasados entre sí. Así como también observar los errores cuando la señal se encuentra contaminadas con armónicos o está fuera de la frecuencia nominal. Para usar este algoritmo se usan 11 muestras en cada ventana de datos con los que se obtiene los resultados mostrados en la Tabla 1.1 y Tabla 1.2.

Tabla 1.1. Fasores calculados con LMS de la señal sin armónicos

N	Fasor Real	Fasor Calculado		
	Frecuencia	60Hz	58Hz	62Hz
1	$120 \angle 0^\circ$	$120 \angle 0^\circ$	$117.59 \angle -2.59^\circ$	$122.26 \angle 2.41^\circ$
2	$120 \angle 0^\circ$	$120 \angle 15^\circ$	$117.77 \angle 12.43^\circ$	$121.87 \angle 17.41^\circ$
3	$120 \angle 0^\circ$	$120 \angle 30^\circ$	$118.46 \angle 27.34^\circ$	$120.99 \angle 32.57^\circ$
4	$120 \angle 0^\circ$	$120 \angle 45^\circ$	$119.47 \angle 42.03^\circ$	$119.87 \angle 47.99^\circ$
5	$120 \angle 0^\circ$	$120 \angle 60^\circ$	$120.55 \angle 56.46^\circ$	$118.82 \angle 63.70^\circ$

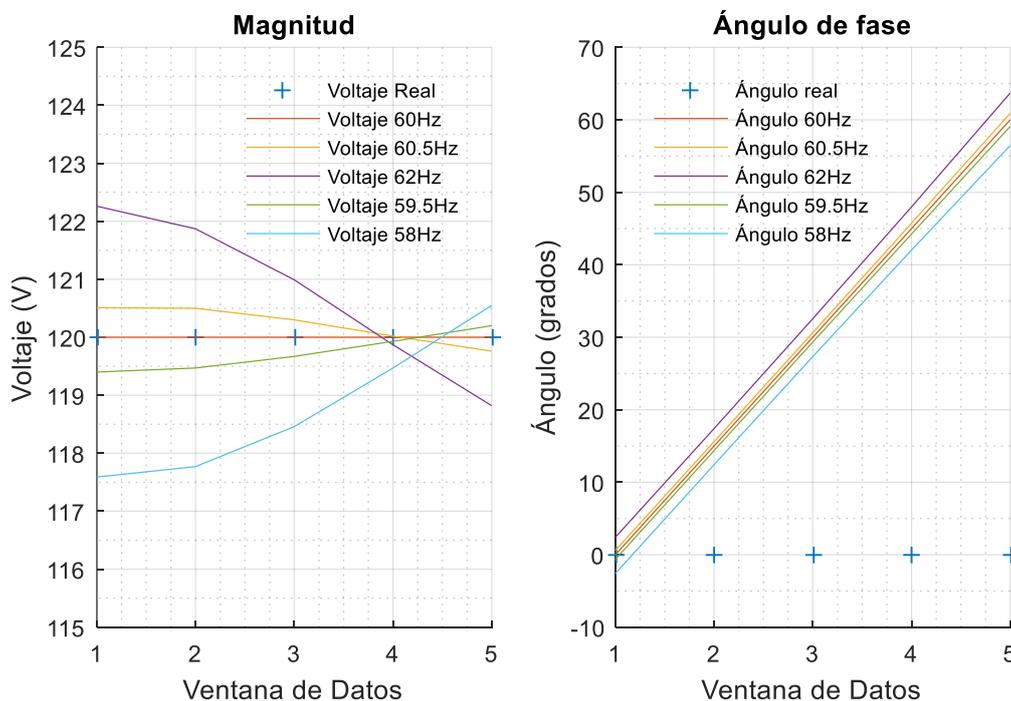


Figura 1.27. Estimación fasorial por el algoritmo de LMS para la señal sin armónicos

Examinando los fasores obtenidos en la Tabla 1.1, se observa que para la frecuencia nominal la magnitud del fasor estimado es correcta en todas las ventanas de datos. Sin embargo, el ángulo de cada fasor se desfasa en sentido

contrario de las manecillas del reloj con respecto del ángulo del fasor anterior en un valor constante que está determinado por la frecuencia de muestreo.

En los fasores obtenidos con señales que están fuera de la frecuencia nominal se producen errores en la magnitud y el ángulo. En la Figura 1.27 se observa que el error depende de la desviación de la frecuencia. En consecuencia, cuando la señal está a frecuencia nominal es necesario corregir únicamente el ángulo de fase. En el caso cuando la señal está fuera de la frecuencia nominal se requiere corregir la magnitud del fasor y el error en el ángulo de fase.

Tabla 1.2. Fasores calculados con LS de la señal con armónicos

N	Fasor Real	Fasor Calculado		
	Frecuencia	60Hz	58Hz	62Hz
1	$120 \angle 0^\circ$	$121.09 \angle 0^\circ$	$117.21 \angle -2.79^\circ$	$123.89 \angle 2.52^\circ$
2	$120 \angle 0^\circ$	$125.24 \angle 14.35^\circ$	$124.73 \angle 11.71^\circ$	$124.71 \angle 16.91^\circ$
3	$120 \angle 0^\circ$	$118.51 \angle 30.41^\circ$	$119.07 \angle 27.40^\circ$	$118.92 \angle 33.05^\circ$
4	$120 \angle 0^\circ$	$116.83 \angle 46.57^\circ$	$114.79 \angle 44.20^\circ$	$118.67 \angle 45.74^\circ$
5	$120 \angle 0^\circ$	$120.95 \angle 59.22^\circ$	$120.13 \angle 56.50^\circ$	$119.91 \angle 62.83^\circ$

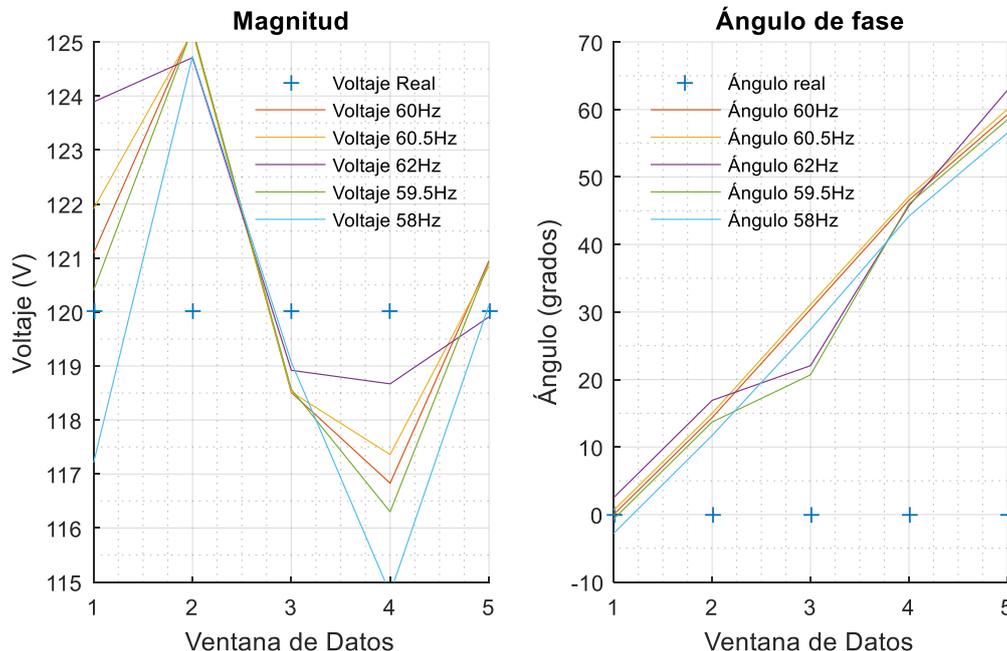


Figura 1.28. Estimación fasorial por el algoritmo de LS para la señal con armónicos

En la señal contaminada por componentes armónicos, en la Figura 1.28 se pueden observar errores en la estimación de magnitud y de ángulo de fase para todas las frecuencias. Los errores se producen porque este algoritmo no permite obtener

únicamente la componente de frecuencia fundamental, por lo cual, no se recomienda para señales con interferencias.

Por otro lado, este algoritmo no necesita analizar un periodo completo de la señal. Únicamente requiere de una fracción del total de muestras obtenidas por ciclo. Esta característica del algoritmo representa una ventaja porque la cantidad de cálculos necesarios es menor y en consecuencia la velocidad de este algoritmo para determinar los fasores de la señal es rápida.

1.3.4.2 Simulación del algoritmo de transformada discreta de Fourier no recursiva (NRDFT)

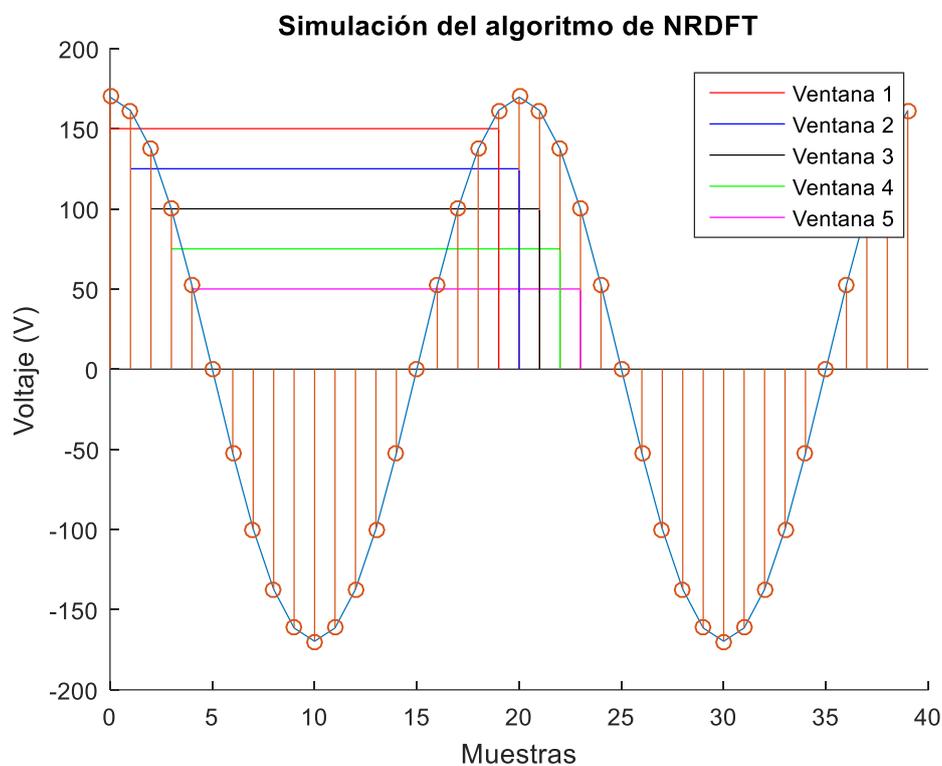
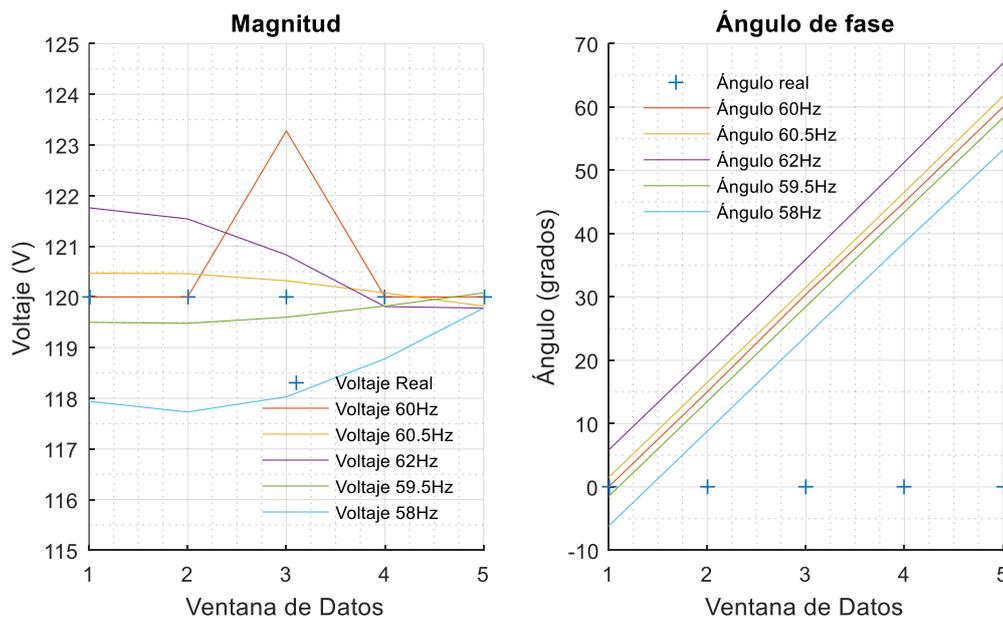


Figura 1.29. Ventanas de datos para estimar fasores por el algoritmo de NRDFT

Los algoritmos que usan la DFT necesitan analizar las muestras de un ciclo completo de la señal de entrada para determinar los fasores. En esta simulación se determinan cinco fasores correspondientes con las ventanas consecutivas de datos mostradas en la Figura 1.29. Se espera comprobar que el ángulo de los fasores obtenidos cambia para cada ventana de datos y el efecto del cambio de frecuencia y la inclusión de contenido armónico en el resultado final. Empleando el algoritmo NRDFT se obtuvieron los resultados presentados en la Tabla 1.3 y Tabla 1.4.

Tabla 1.3. Fasores calculados con NRDFT de la señal sin armónicos

	Fasor Real	Fasor Calculado		
N	Frecuencia	60Hz	58Hz	62Hz
1	$120 \angle 0^\circ$	$120 \angle 0^\circ$	$117.94 \angle -6.19^\circ$	$121.76 \angle 5.81^\circ$
2	$120 \angle 0^\circ$	$120 \angle 15^\circ$	$117.73 \angle 8.79^\circ$	$121.54 \angle 20.81^\circ$
3	$120 \angle 0^\circ$	$123.28 \angle 30.40^\circ$	$118.03 \angle 23.77^\circ$	$120.83 \angle 35.94^\circ$
4	$120 \angle 0^\circ$	$120 \angle 45^\circ$	$118.78 \angle 38.62^\circ$	$119.81 \angle 51.29^\circ$
5	$120 \angle 0^\circ$	$120 \angle 60^\circ$	$119.78 \angle 53.23^\circ$	$118.78 \angle 66.92^\circ$


Figura 1.30. Estimación fasorial por el algoritmo de NRDFT para la señal sin armónicos

En la Figura 1.30 se observa como al cambiar la frecuencia de la señal los fasores estimados presentan errores en magnitud y en ángulo de fase. El ángulo se retrasa del valor real cuando la frecuencia es menor a su valor nominal. Por el contrario, si la frecuencia esta sobre el valor nominal el ángulo se adelanta. Cuando la señal no tiene armónicos este algoritmo está en desventaja con respecto del algoritmo de LS porque requiere de una gran cantidad de cálculos en cada ventana de datos.

Tabla 1.4. Fasores calculados con NRDFT de la señal con armónicos

	Fasor Real	Fasor Calculado		
N	Frecuencia	60Hz	58Hz	62Hz
1	$120 \angle 0^\circ$	$120 \angle 0^\circ$	$118.26 \angle -6.29^\circ$	$119.84 \angle 5.80^\circ$
2	$120 \angle 0^\circ$	$120 \angle 15^\circ$	$119.77 \angle 8.79^\circ$	$121.35 \angle 20.72^\circ$
3	$120 \angle 0^\circ$	$120 \angle 30$	$117.84 \angle 23.93^\circ$	$122.33 \angle 35.56^\circ$
4	$120 \angle 0^\circ$	$120 \angle 45^\circ$	$117.26 \angle 39.05^\circ$	$119.74 \angle 51.44^\circ$
5	$120 \angle 0^\circ$	$120 \angle 60^\circ$	$119.83 \angle 53.07^\circ$	$118.30 \angle 67.32^\circ$

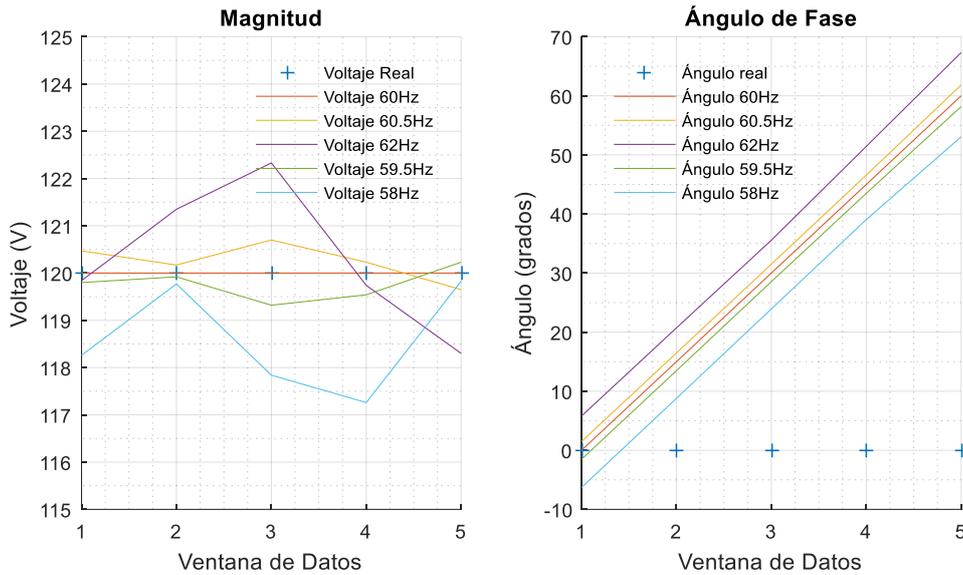


Figura 1.31. Estimación fasorial por el algoritmo de NRFFT para la señal con armónicos

Analizando los fasores estimados en la Tabla 1.4, se observa que la presencia de armónicos no afecta el cálculo de los fasores cuando la señal está a frecuencia nominal como se observa en la Figura 1.31. La DFT determina el fasor de la componente de frecuencia fundamental de la señal. Esta característica constituye la ventaja de este algoritmo sobre el de LS, en el cual aparecieron errores en los valores estimados ocasionados por el contenido armónico.

1.3.4.3 Simulación del algoritmo de transformada discreta de Fourier recursiva (RDFT)

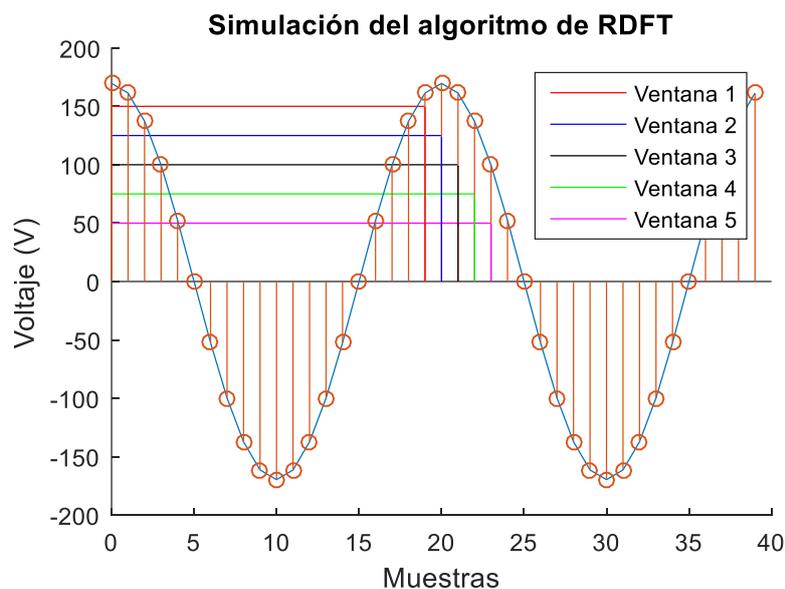


Figura 1.32. Ventanas de datos para estimar fasores por el algoritmo de RDFT

En la simulación del algoritmo de RDFT se determinan cinco fasores para las ventanas de datos mostradas en la Figura 1.32. Las ventanas subsiguientes mantienen la información de las ventanas anteriores con lo cual se espera que el ángulo de cada fasor se mantenga constante. Este algoritmo requiere que el fasor inicial sea determinado mediante la DFT. Se obtuvieron los resultados mostrados en las Tabla 1.5 y Tabla 1.6.

Tabla 1.5. Fasores calculados con RDFT de la señal sin armónicos

	Fasor Real	Fasor Calculado		
N	Frecuencia	60Hz	58Hz	62Hz
1	$120 \angle 0^\circ$	$120 \angle 0^\circ$	$117.94 \angle -6.19^\circ$	$121.76 \angle 5.81^\circ$
2	$120 \angle 0^\circ$	$120 \angle 0^\circ$	$118.23 \angle -6.21^\circ$	$121.00 \angle 5.93^\circ$
3	$120 \angle 0^\circ$	$126.58 \angle 2.27^\circ$	$118.52 \angle -6.24^\circ$	$120.25 \angle 6.06^\circ$
4	$120 \angle 0^\circ$	$126.58 \angle 2.27^\circ$	$119.28 \angle -6.30^\circ$	$119.01 \angle 6.28^\circ$
5	$120 \angle 0^\circ$	$126.58 \angle 2.27^\circ$	$120.47 \angle -6.39^\circ$	$117.35 \angle 6.57^\circ$

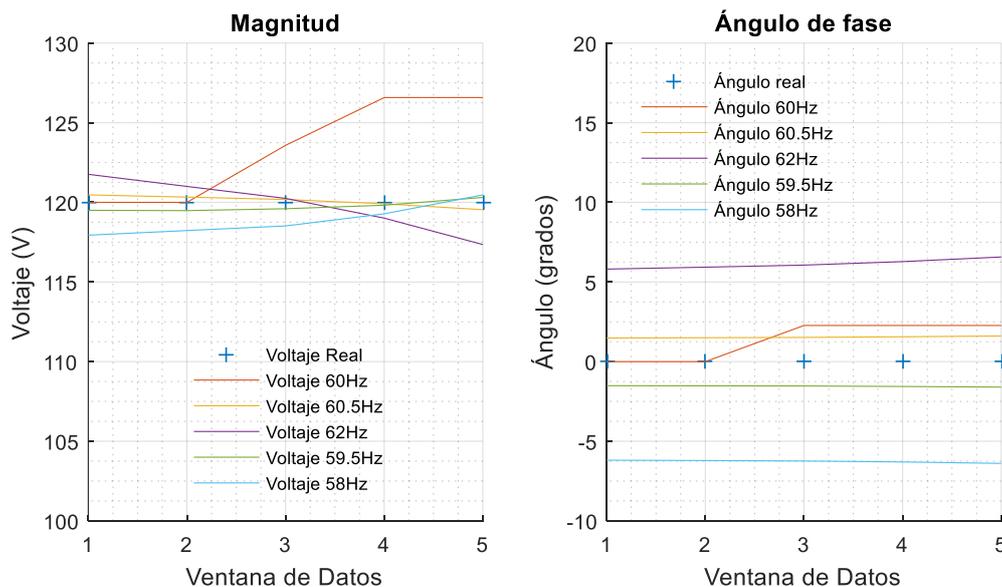


Figura 1.33. Estimación fasorial por el algoritmo de RDFT para la señal sin armónicos

En los fasores estimados por el algoritmo de RDFT en la Tabla 1.5. El valor de la magnitud y el ángulo son correctos en todas las ventanas consecutivas de la señal a frecuencia nominal. Se puede observar que el ángulo de fase es el mismo en el primer y segundo fasor porque al usar este algoritmo el ángulo de fase no se desvía de su valor real.

En la simulación con el algoritmo de NRDFT y RDFT con la señal sin armónicos se incluyó un error en el fasor estimado de la tercera ventana de datos. Comparando

los fasores a frecuencia nominal mostrados en la Figura 1.33 y Figura 1.34 cuando se utiliza el algoritmo de RDFT el error se mantiene en los resultados subsiguientes al tercer fador determinado.

Tabla 1.6. Fasores calculados por RDFT de la señal con armónicos

	Fasor Real	Fasor Calculado		
N	Frecuencia	60Hz	58Hz	62Hz
1	$120 \angle 0^\circ$	$120 \angle 0^\circ$	$118.26 \angle -6.29^\circ$	$119.84 \angle 5.80^\circ$
2	$120 \angle 0^\circ$	$120 \angle 0^\circ$	$116.44 \angle -6.14^\circ$	$120.87 \angle 5.26^\circ$
3	$120 \angle 0^\circ$	$120 \angle 0^\circ$	$114.63 \angle -5.99^\circ$	$121.91 \angle 5.45^\circ$
4	$120 \angle 0^\circ$	$120 \angle 0^\circ$	$114.05 \angle -5.94^\circ$	$118.73 \angle 5.99^\circ$
5	$120 \angle 0^\circ$	$120 \angle 0^\circ$	$117.10 \angle -6.19^\circ$	$116.45 \angle 6.40^\circ$

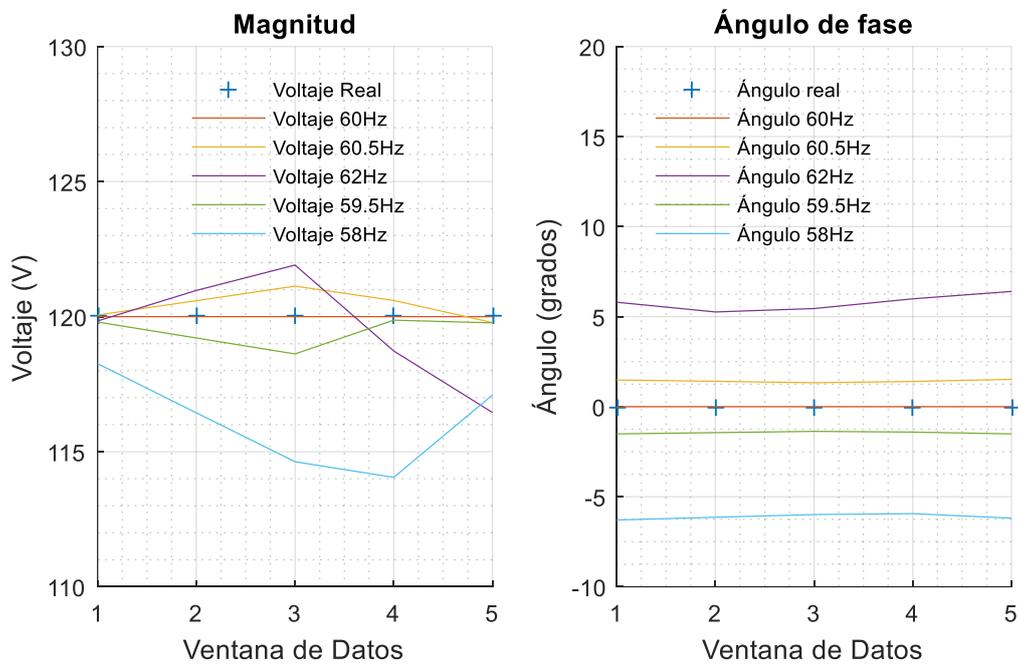


Figura 1.34. Estimación fasorial por el algoritmo de NRDFT para la señal sin armónicos

Examinando la magnitud y el ángulo de los fasores obtenidos de la señal con armónicos en la Figura 1.34. Se observa los mismos resultados que los obtenidos con la señal sin armónicos cuando la frecuencia está en su valor nominal. Este algoritmo tiene la ventaja de que el ángulo no se desfasa con respecto al valor anterior en todas las ventanas consecutivas analizadas. Es más rápido que el algoritmo de RDFT porque el cálculo de la DFT se realiza únicamente para la primera ventana de datos. Sin embargo, el error que pueda existir en un fador estimado se mantiene en los fasores posteriores. Este error es acumulativo y representa la desventaja de los algoritmos recursivos.

1.4 ESTIMACIÓN DE FRECUENCIA

1.4.1 ESTIMACIÓN DE FRECUENCIA POR CRUCE POR CERO

Esta técnica consiste en determinar el intervalo de tiempo entre cruces por cero consecutivos de las formas de onda de las señales de entrada. Usando este método de cálculo la correcta estimación de frecuencia depende de la exactitud de la medida de tiempo con que puede ser determinado el periodo de la señal. La detección del cruce por cero se puede realizar análogamente mediante un circuito de detección de cruce por cero o mediante un análisis de las muestras tomadas de la señal entrante.

El algoritmo para determinar la frecuencia por análisis de muestras consiste en detectar un cruce por cero con pendiente negativa como se observa en la Figura 1.35. Usando este instante de tiempo como referencia se determina el número de muestras enteras que se obtienen hasta que tenga lugar el próximo cruce por cero. Adicionalmente se debe encontrar las fracciones de muestra que existen antes y después del cruce por cero con el propósito de obtener el número total de muestras que corresponden a un ciclo. [13]

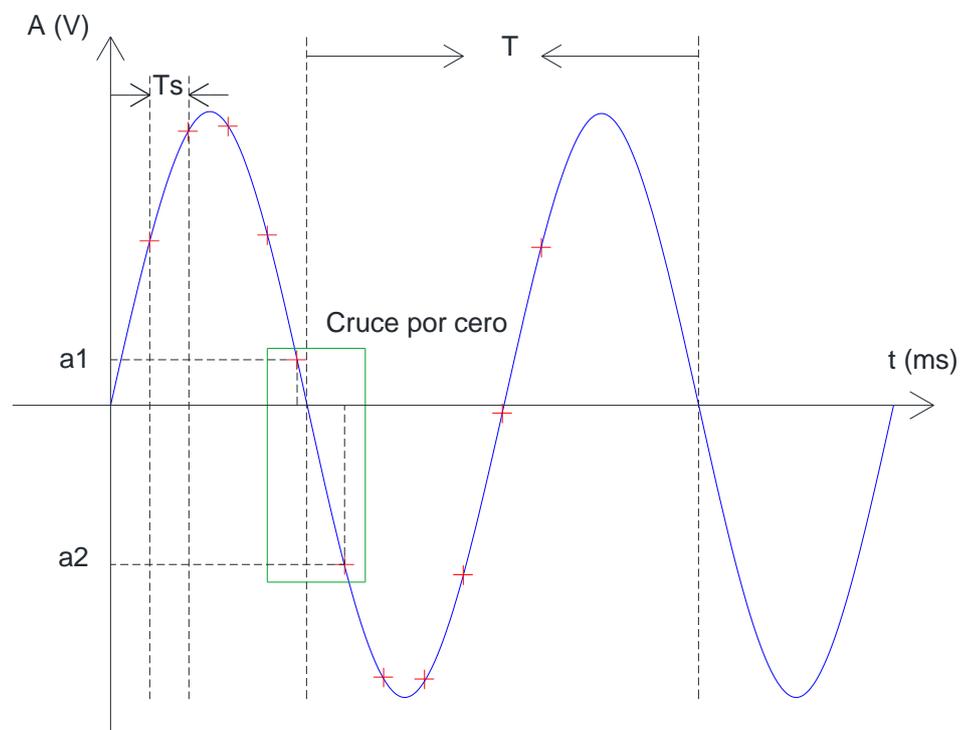


Figura 1.35. Estimación de frecuencia usando el algoritmo de cruce por cero [13]

Para determinar las fracciones de muestra en el instante anterior y posterior al cruce se puede aproximar la distancia entre ambos puntos de una recta. Usando la ecuación de la recta se puede definir la fracción de muestra anterior como Δma y posterior como Δmp respectivamente mediante las siguientes relaciones: [13]

$$\Delta ma = \left| \frac{-a1}{a1 - a2} \right| \quad (1.52)$$

$$\Delta mp = 1 - \left| \frac{-a1}{a1 - a2} \right| \quad (1.53)$$

Finalmente, una vez determinado el número total de muestras N , se puede calcular la frecuencia de la señal usando el valor de la frecuencia de muestreo f_s como se describe en la ecuación (1.54). [13]

$$f = f_s / N \quad (1.54)$$

1.4.2 ESTIMACIÓN DE FRECUENCIA USANDO EL ALGORITMO DE MÍNIMOS CUADRADOS

El algoritmo de mínimos cuadrados puede ser usado para estimar la frecuencia de una señal de entrada. Esta técnica se caracteriza por una rápida tasa de convergencia, sin embargo, representa una alta carga computacional por la complejidad de las operaciones que requiere. Dada una señal $x(t)$ representada por la ecuación (1.3) una vez muestreada sobre un periodo T_s puede ser definida como: [20]

$$x(n) = X_m \cos(\omega n T_s + \varphi) \quad (1.55)$$

Donde las muestras anteriores $x(n - 1)$ y $x(n + 1)$ pueden ser representadas por:

$$x(n - 1) = X_m \cos(\omega(n - 1)T_s + \varphi) \quad (1.56)$$

$$x(n + 1) = X_m \cos(\omega(n + 1)T_s + \varphi) \quad (1.57)$$

Sumando las expresiones descritas por las ecuaciones (1.56) y (1.57) se obtiene:

$$x(n - 1) + x(n + 1) = 2X_m \cos(\omega n T_s + \varphi) \cos(\omega n T_s) = 2x(n) \cos(\omega n T_s) \quad (1.58)$$

De la ecuación (1.58) se obtiene el valor de $\eta = 2 \cos(\omega n T_s)$ y dado que $\omega = 2\pi f$ la frecuencia de la señal puede ser estimada mediante la relación (1.59): [20]

$$f = \frac{\arccos(\eta/2)}{2\pi T_s} \quad (1.59)$$

La función arco coseno representa una operación compleja. Con la finalidad de optimizar la velocidad en la estimación de frecuencia. Se puede usar la ecuación (1.38) para dejar la expresión (1.55) en función de la frecuencia nominal del sistema f_0 y la desviación de frecuencia Δf como se presenta a continuación:

$$x(n-1) + x(n+1) = 2x(n) \cos((\omega_0 + \Delta\omega)T_s) \quad (1.60)$$

Desarrollando la ecuación (1.60), y dado que el factor $\Delta\omega T_s$ es tan pequeño que puede ser considerado cero. Se puede determinar la desviación de frecuencia aproximada mediante la relación (1.61). [20]

$$\Delta f = \frac{2 \cos(2\pi/N)x(n) - x(n+1) - x(n-1)}{x(n)4\pi T_s \sin(2\pi/N)} \quad (1.61)$$

1.4.3 ESTIMACIÓN DE LA TASA DE CAMBIO DE FRECUENCIA

La tasa de cambio de frecuencia (por sus siglas en inglés ROCOF, rate of change of frequency) es un parámetro de operación que indica el desbalance entre la potencia generada y la demanda de carga, mientras más grande sea el desbalance el ROCOF se incrementa. Este parámetro está generalmente relacionado con la protección del sistema porque permite detectar desconexiones rápidas de carga, pérdida de red, entre otros.

El ROCOF permite analizar las características de la respuesta de frecuencia del sistema de potencia. Antes de que se produzca un cambio brusco en el sistema generalmente existen oscilaciones y anticipar estos cambios permiten estabilizar el sistema rápidamente para evitar problemas en la red. El ROCOF se relaciona con la frecuencia mediante la relación (1.62): [15]

$$ROCOF(t) = \frac{df(t)}{dt} \quad (1.62)$$

El ROCOF puede ser determinado usando dos muestras sucesivas de frecuencia. En este caso la exactitud de la medida dependerá de la precisión de las estimaciones de frecuencia. Sean dos muestras de frecuencia f_1 y f_2 con un periodo de señal T el ROCOF está definido por la relación (1.63).

$$RCOF = \frac{f_1 - f_2}{T} \text{ (Hz/s)} \quad (1.63)$$

1.4.4 ESTIMACIÓN DE FRECUENCIA Y ROCOF USANDO MÍNIMOS CUADRADOS CON LOS ÁNGULOS DE LOS FASORES DE LA SEÑAL

La frecuencia y el ROCOF de una señal $x(t)$ puede ser estimada usando los ángulos de fase de los fasores estimados definidos por la ecuación (1.7). La frecuencia de la señal para cualquier instante de tiempo puede ser descrita como:

$$\omega(t) = (\omega_0 + \Delta\omega + t \frac{d\omega}{dt}) \quad (1.64)$$

Dado que la frecuencia puede ser expresada en función del ángulo de fase como $\omega(t) = d\varphi(t)/dt$. Asumiendo que los fasores estimados son de ventanas consecutivas. El ángulo de fase puede ser expresado como una integral de la función de frecuencia como sigue: [26]

$$\varphi(t) = \int \omega(t)dt = \varphi_0 + t\Delta\omega + \frac{1}{2}t^2 \frac{d\omega}{dt} \quad (1.65)$$

Asumiendo que $\varphi(t)$ es un polinomio de segundo orden se pueden realizar los siguientes reemplazos $a_0 = \varphi_0$, $a_1 = \Delta\omega$, $a_2 = d\omega/2dt$ para obtener la siguiente ecuación:

$$\varphi(t) = a_0 + a_1t + a_2t^2 \quad (1.66)$$

Usando la ecuación (1.66) los ángulos de fase para M ventanas consecutivas pueden ser descritos por: [26]

$$\begin{bmatrix} \varphi_0 \\ \varphi_1 \\ \vdots \\ \varphi_{M-1} \end{bmatrix} = \begin{bmatrix} 1 & 0 & 0 \\ 1 & \Delta t & \Delta t^2 \\ \vdots & \vdots & \vdots \\ 1 & (M-1)\Delta t & (M-1)^2\Delta t^2 \end{bmatrix} \begin{bmatrix} a_0 \\ a_1 \\ a_2 \end{bmatrix} \quad (1.67)$$

Sea el sistema matricial presentado en (1.67) definido en como:

$$[\varphi] = [B][A] \quad (1.68)$$

Se puede determinar el vector $[A]$ usando la propiedad de pseudo-inversa como sigue:

$$[A] = [B^T B]^{-1} B^T [\varphi] \quad (1.69)$$

Una vez determinado el vector $[A]$ usando los valores de a_1 y a_2 se puede calcular la desviación de frecuencia y ROCOF respectivamente.

1.4.5 SIMULACIÓN DE LOS ALGORITMOS DE ESTIMACIÓN DE FRECUENCIA

Para la simulación de los algoritmos de estimación de frecuencia mencionados anteriormente se utilizó Matlab. Se usa como referencia una señal similar a la de la Figura 1.25 obteniéndose los siguientes resultados.

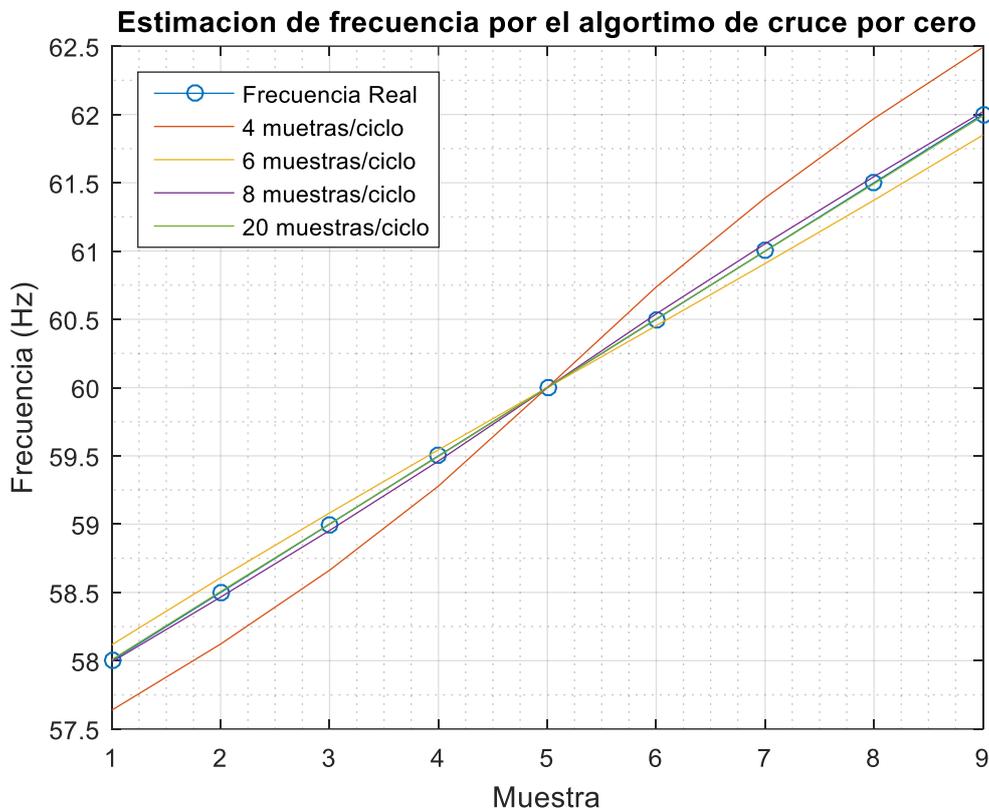


Figura 1.36. Frecuencia calculada usando el algoritmo de cruce por cero

La Figura 1.36 ilustra los valores de frecuencia determinados usando el algoritmo de cruce por cero. Se puede observar que el valor determinado para una señal que está a frecuencia nominal es correcto en todos los casos de estudio. Mientras que conforme se incrementa la desviación de frecuencia el error en la estimación también aumenta. Esto como consecuencia de que una desviación más grande provoca que las fracciones de muestra sean mayores. Estas fracciones de muestra al ser encontradas mediante un método aproximado ocasionan errores en el valor final de frecuencia.

Si se comparan los resultados obtenidos para señales muestreadas a distintas frecuencias. Se observa en la Figura 1.36 que al incrementar la frecuencia de muestreo el error en los valores estimados disminuye. El número de muestras tomadas por ciclo influye en la precisión con que puede ser determinada el número total de muestras en un ciclo de la señal.

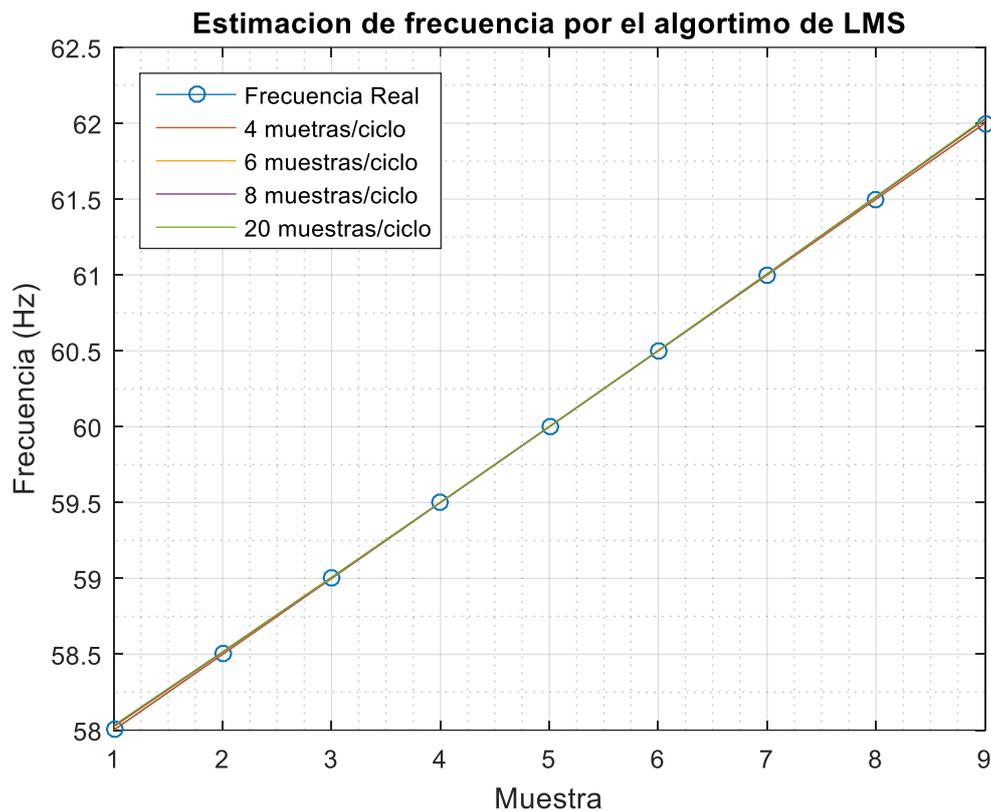


Figura 1.37. Frecuencia calculada usando el algoritmo de mínimos cuadrados

La Figura 1.37 muestra los resultados de la estimación de frecuencia usando el algoritmo de mínimos cuadrados. Como se puede observar el error de cálculo es menor en comparación con los resultados obtenidos anteriormente. En este caso el número de muestras tomadas por ciclo y la desviación de frecuencia no provocan errores muy grandes en la frecuencia estimada.

Este algoritmo, además de estimar valores de frecuencia muy próximos a los reales no requiere analizar todas las muestras de un periodo de la señal. Esto representa una ventaja porque no exige esperar a que concluya un ciclo de muestreo para estimar la frecuencia. En consecuencia, el tiempo necesario para realizar los cálculos es disminuye.

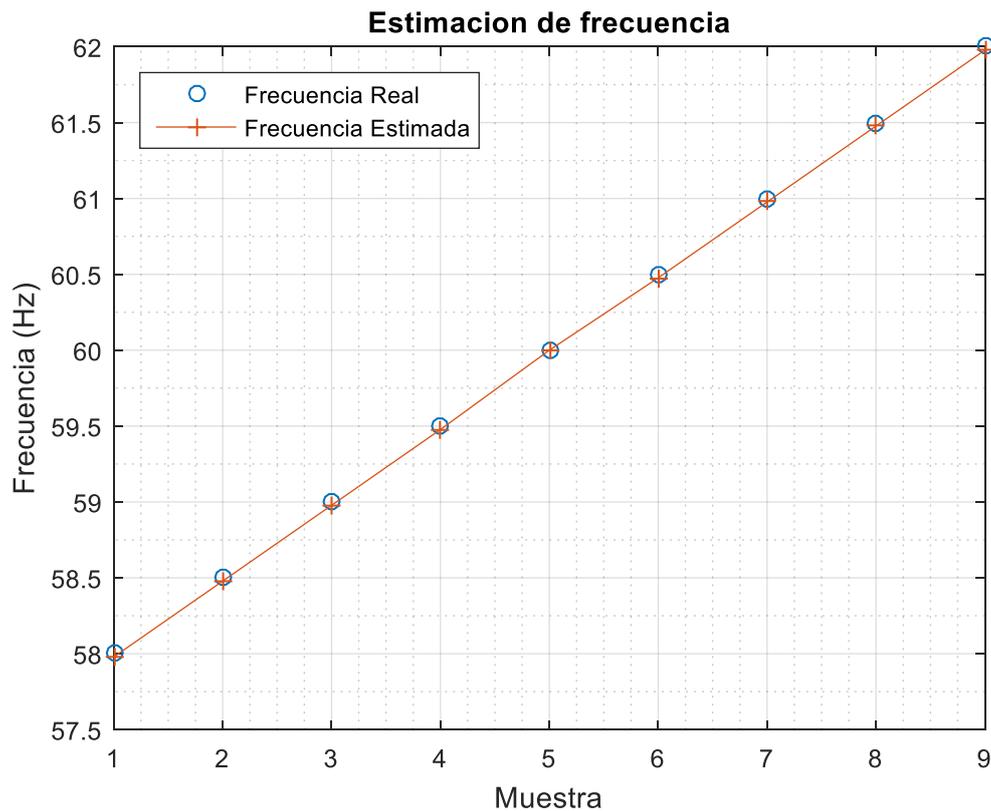


Figura 1.38. Frecuencia calculada usando los ángulos de los fasores estimados

Los valores de frecuencia estimados a partir de fasores previamente calculados se pueden observar en la Figura 1.38. Para probar este algoritmo se debe usar fasores correspondientes a ventanas de datos consecutivas. En este caso se utilizó la DFT para encontrar los ángulos de los fasores que requiere este algoritmo.

Como se puede observar usando este método también se pueden obtener valores muy próximos a los de frecuencia real. Sin embargo, el error en el cálculo también se ve afectado por la cantidad y exactitud de los fasores estimados. Dado que este método requiere que se determine un número de n fasores. La estimación de frecuencia tarda más tiempo porque es necesario analizar n periodos de la señal.

CAPÍTULO 2

DISEÑO E IMPLEMENTACIÓN DE UNA PMU DE BAJO COSTO PARA UN SISTEMA TRIFÁSICO DE BAJA POTENCIA

2.1 DESARROLLO DE HARDWARE

El hardware de la PMU implementada está compuesto por:

- Sistema de acondicionamiento
- Sistema de sincronización
- Sistema de control
- Sistema de visualización
- Unidad de alimentación

Para un mejor entendimiento el dispositivo implementado se presenta como un diagrama de bloques como se observa en la Figura 2.1 en el cual se muestra el esquema de conexión e interacción entre los distintos sistemas que conforman la PMU desarrollada. Las conexiones en color rojo y naranja representan líneas de alimentación para los circuitos digitales y circuitos analógicos respectivamente. Las conexiones en verde representan las señales analógicas que van a ser muestreadas y las conexiones azules son señales digitales de control y líneas de transporte de datos.

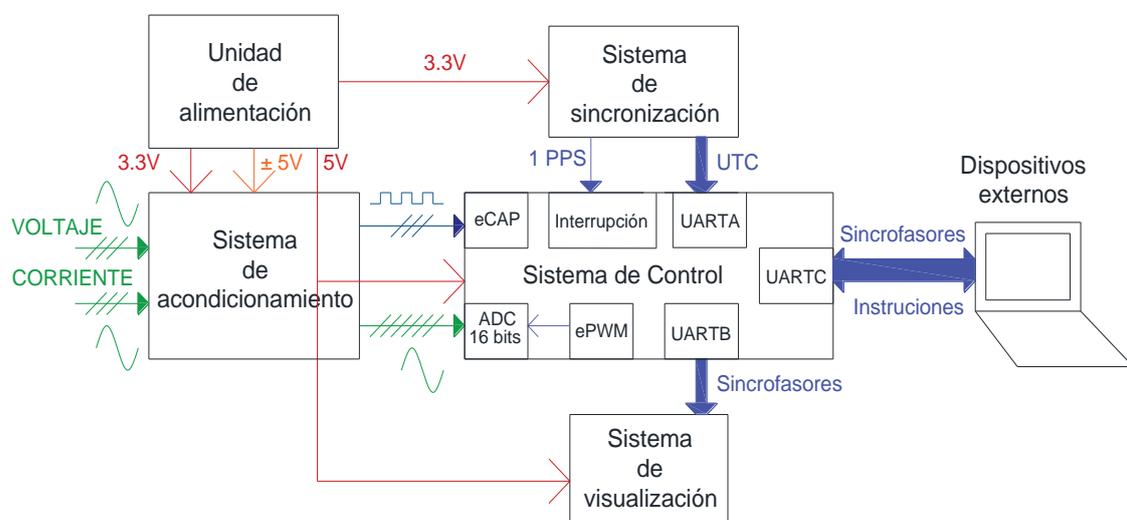


Figura 2.1. Diagrama de bloques del hardware de la PMU

2.1.1 SISTEMA DE SINCRONIZACIÓN

Para sincronizar el dispositivo con el GPS se utiliza un módulo de recepción de DIGILENT. Este dispositivo tiene disponible una salida que genera la señal de PPS el cual es usado para el proceso de sincronización. Incluye una interface de comunicación UART que permite transmitir la información recibida por el receptor al sistema de control y una entrada que permite la instalación de una antena externa. El módulo de recepción requiere alimentación externa de 3.3V que es nivel de voltaje que se maneja en sus periféricos. Los parámetros de la interfaz de comunicación pueden ser ajustados, pero en este proyecto se usa la configuración por defecto.

Analizando el funcionamiento de este dispositivo, este módulo requiere de varios minutos para sincronizarse con el GPS. El intervalo de tiempo depende de las condiciones climáticas y del lugar de instalación del receptor que puede ser interno o externo. Incluye un indicador visual que se enciende de manera intermitente mientras no exista sincronización. Una vez que el dispositivo se sincroniza con el GPS el indicador visual permanece apagado. En los periféricos el PPS y las señales de datos se generan únicamente cuando existe sincronismo entre el receptor y el GPS.

Como medio de apoyo para optimizar el intervalo de sincronización se conecta al módulo una antena de recepción de GPS para exteriores de la marca LINX. El sistema de sincronización se conforma del módulo de GPS y la antena de recepción externa los cuales se presentan en la Figura 2.2. [21]



Figura 2.2. Sistema de sincronización: a) receptor de GPS Digilent PmodGPS, b) antena de GPS para exteriores LINX [8] [21]

2.1.2 SISTEMA DE CONTROL

El sistema de control cumple con las siguientes funciones:

- Recibe la señal de sincronización y adquiere las señales de voltaje y corriente.
- Realiza cálculos para estimar sincrofasores, componentes simétricas, frecuencia y tasa de cambio de frecuencia.
- Se encarga de la comunicación entre los sistemas del dispositivo y con el exterior.

Para cumplir con estos objetivos se usa la tarjeta de desarrollo F28379D de Texas Instruments mostrada en la Figura 2.3. En la Tabla 2.1 se mencionan las características de hardware principales.

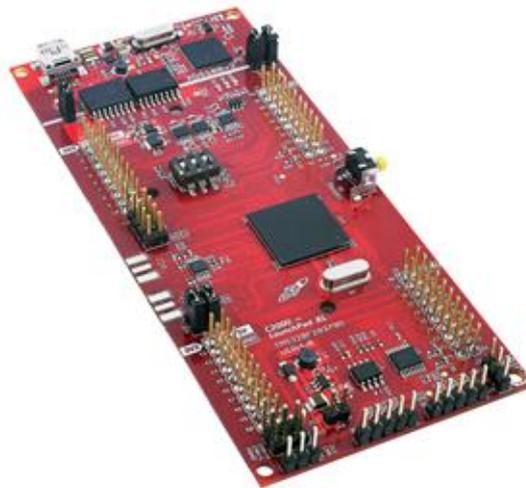


Figura 2.3. Tarjeta de desarrollo Delfino LAUNCHPAD F28379D [35]

Tabla 2.1. Tabla de las características principales de la tarjeta F28379D [35]

Característica	Valor
Procesador	C2000 Delfino TMS320F28377D
Voltaje de alimentación	5V
Voltaje tolerado por Entradas/Salidas	3.3V
Entradas Analógicas	24
Salidas Analógicas	2
Entradas/Salidas Digitales	164
Memoria Disponible	1Mb

En la tarjeta de desarrollo el procesador TMS320F28379D es un DSP de punto flotante de doble núcleo que tiene soporte adicional para operaciones trigonométricas TMU y operaciones con números complejos VCU. Este dispositivo resulta apropiado cuando se requiere la ejecución de una gran cantidad de cálculos. La arquitectura de su procesador permite asignar tareas entre ambos núcleos para que se ejecuten en paralelo mejorando su rendimiento. Las características y periféricos del procesador se muestran en la Figura 2.4. [39]

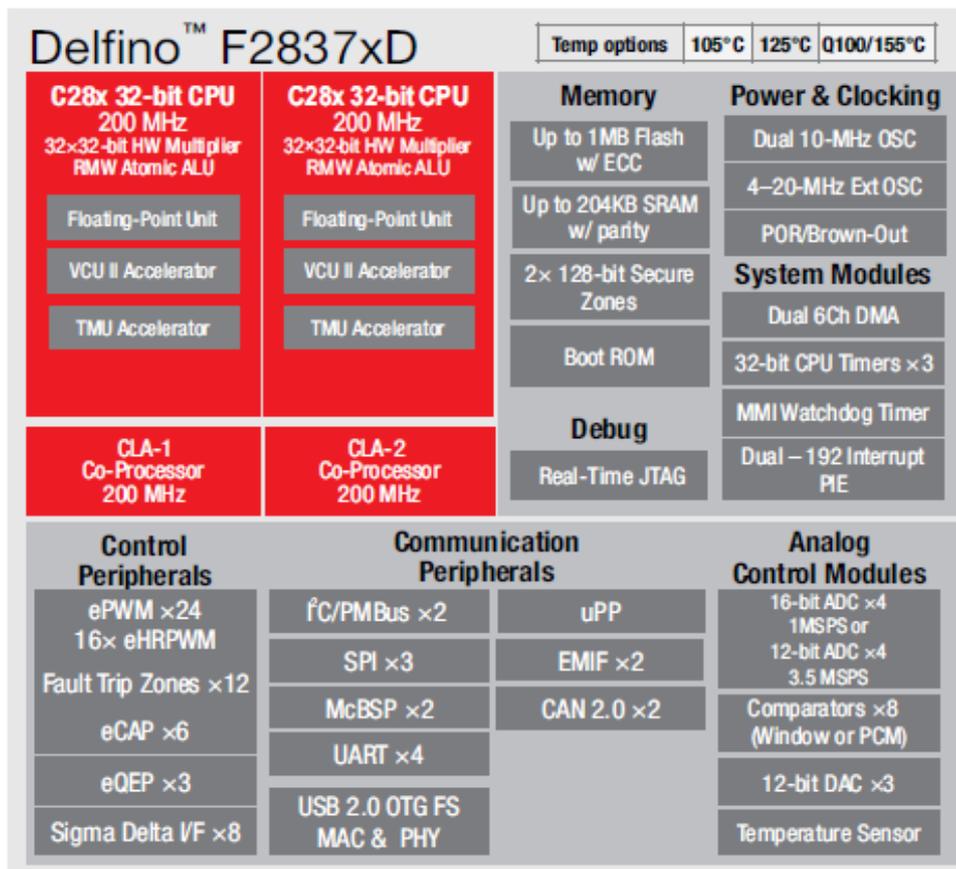


Figura 2.4. Diagrama de bloques del procesador TMS320F28379D [39]

Ya que se requiere adquirir seis señales análogas correspondientes al voltaje y corriente en cada línea se usa el módulo de conversión analógica a digital de la tarjeta. Se dispone de cuatro ADCs del tipo SAR que se configuran en modo diferencial para tener una resolución de 16bits. De los periféricos de control se usa el módulo de ePWM que tiene la función de generar la señal que sirve como fuente de disparo para el proceso de conversión de los ADCs. Y el módulo de eCAP que es un módulo de captura usado en el proceso de estimación de frecuencia de las señales de entrada.

De los periféricos de comunicación se usa el módulo UART que permite recibir periódicamente información del receptor de GPS. Enviar información para ser mostrada en el módulo de visualización y se encarga de la transmisión y recepción de datos para establecer un enlace de comunicación con dispositivos externos. El pulso por segundo que envía el receptor de GPS para sincronizar el dispositivo se recibe mediante las entradas digitales de propósito general.

La tarjeta tiene un sistema de multiplexado que permite asignar distintos periféricos a cada entrada/salida de propósito general. En la Tabla 2.2 se presenta los pines usados en el presente proyecto junto con el periférico asignado a cada uno y la función que tiene dentro del sistema.

Tabla 2.2. Pines usados de la tarjeta de desarrollo F28379D

Entradas/Salidas Digitales		
Pin	Periférico	Función
GPIO00	eCAP	Recepción circuito de detección de cruce por cero fase A
GPIO01	eCAP	Recepción circuito de detección de cruce por cero fase B
GPIO02	eCAP	Recepción circuito detección de cruce por cero fase C
GPIO03	XINT1	Recepción de pulso por segundo del receptor de GPS
GPIO9	UARTA	Recepción de información del GPS
GPIO10	UARTB	Transmisión de datos a dispositivos externos
GPIO11	UARTB	Recepción de datos de dispositivos externos
GPIO76	UARTD	Transmisión de datos al sistema de visualización
Entradas Analógicas		
Pin	Función	
ADCA4	Entrada circuito de sensado de voltaje fase A	
ADCA5	Entrada circuito de sensado de voltaje fase A	
ADCA14	Entrada circuito de sensado de corriente fase A	
ADCA15	Entrada circuito de sensado de corriente fase A	
ADCB2	Entrada circuito de sensado de corriente fase B	
ADCB3	Entrada circuito de sensado de corriente fase B	
ADCB4	Entrada circuito de sensado de voltaje fase B	
ADCB5	Entrada circuito de sensado de voltaje fase B	

ADCC2	Entrada circuito de sensado de corriente fase C
ADCC3	Entrada circuito de sensado de corriente fase C
ADCC4	Entrada circuito de sensado de voltaje fase C
ADCC5	Entrada circuito de sensado de voltaje fase C

2.1.3 SISTEMA DE SENSADO DE VARIABLES

Con el propósito de sensar las señales de voltaje y corriente del sistema trifásico es necesario acondicionar estas señales a los niveles de voltaje en el rango permitido por el sistema de control. El sistema de acondicionamiento está compuesto por: el circuito de sensado de voltaje, el circuito de sensado de corriente y el circuito de sensado de frecuencia.

2.1.3.1 Circuito de Sensado de Voltaje

El circuito de sensado de voltaje tiene como función acondicionar las señales de voltaje de la red eléctrica para que el rango de variación a la entrada del ADC sea de 0 a 3.3V se diferencian tres etapas: la primera etapa es el circuito reductor de voltaje, la segunda etapa corresponde al circuito amplificador diferencial con ganancia unitaria y tercera etapa es el filtro anti-aliasing. Se utiliza tres circuitos similares al mostrado en la Figura 2.5 para acondicionar las señales de voltaje de las tres fases de la red.

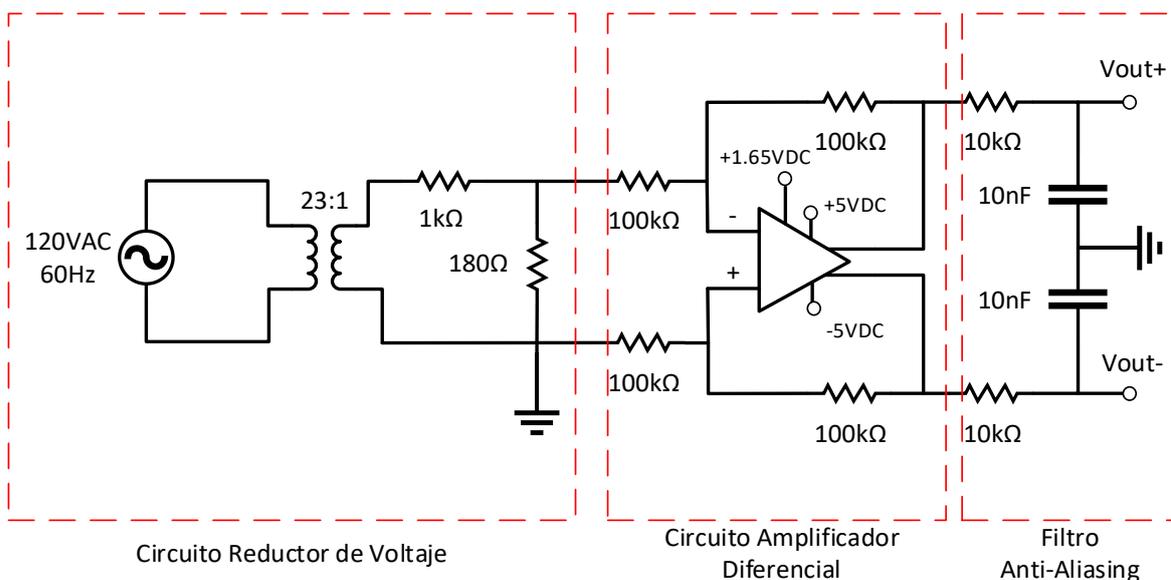


Figura 2.5. Diagrama esquemático del circuito de sensado de voltaje

2.1.3.1.1 Diseño del circuito reductor de voltaje

Para el diseño de este circuito se parte del voltaje nominal de la red 120V VRMS. Considerando un margen de sobre voltaje del 20% como máximo permitido el voltaje de referencia de entrada será 144V VRMS. A la salida se espera obtener una señal de voltaje con un pico máximo de 3V y offset de 1.65V. Por lo tanto, en esta etapa es necesario reducir el voltaje de referencia a un voltaje con un valor pico de 1.35V.

Con el objetivo de aislar al circuito de la red eléctrica se usa el transformador de voltaje FS10-110-C2 de Triad Magnetics. En la Tabla 2.3 se presentan sus características principales.

Tabla 2.3. Características principales del transformador FS10-110-C2 [43]

Característica	Valor
Voltaje nominal primario	230V conexión serie /115V conexión paralelo
Voltaje nominal secundario	10V conexión serie /5V conexión paralelo
Tipo	Clase 2
Corriente nominal secundario	0.11A
Potencia máxima	1.1VA

Mediante la siguiente relación se calcula el voltaje pico en el secundario del transformador. Donde: V_S es el voltaje pico en el secundario, V_{prms} es el voltaje RMS en el primario y n es la relación de transformación. [5]

$$V_S = \sqrt{2}V_{prms} * n \quad (2.1)$$

De la ecuación (2.1) haciendo $V_{prms} = 144V$ y $n = 1/23$ se obtiene un voltaje de salida en el secundario de $V_S = 8.85V$. Para reducir el voltaje V_S a 1.35V se usa un divisor de voltaje.

$$V_t = V_{in} * \frac{R_t}{R_t + R_s} \quad (2.2)$$

En la ecuación (2.2) V_t representa el voltaje en la resistencia R_t , V_{in} el voltaje de entrada y R_t , R_s las resistencias del circuito. Dado el valor $V_{in} = 8.85V$, $V_t = 1.35V$ y tomando un valor de resistencia $R_s = 1000\Omega$ se obtiene el valor de la resistencia $R_t = 180 \Omega$. En la Figura 2.6 se observa el circuito correspondiente a esta etapa. [5]

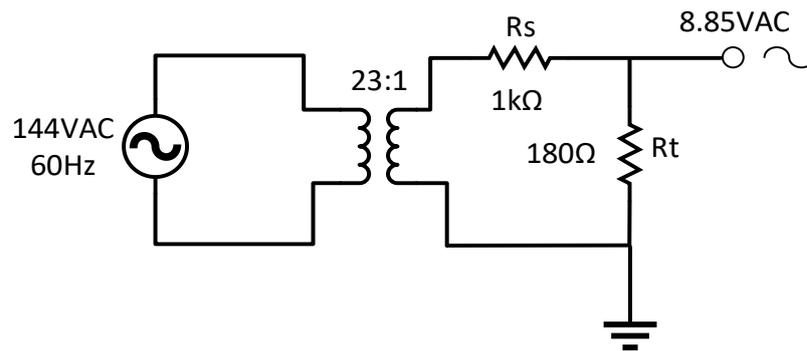


Figura 2.6. Circuito de reducción del nivel voltaje

2.1.3.1.2 *Diseño del circuito amplificador diferencial con ganancia unitaria*

En esta etapa se adiciona un voltaje de offset a la señal de entrada. Para el diseño se considera un $V_{offset} = 1.65V$ para lo cual se utiliza el amplificador diferencial de Texas Instruments serie THS4505 y el circuito integrado REF1933 cuyas características se presentan en la Tabla 2.4 y Tabla 2.5 respectivamente.

Tabla 2.4. Características principales del amplificador diferencial THS4505 [42]

Característica	Valor
Voltaje de alimentación	± 5 a $\pm 15V$
Arquitectura	Salida Diferencial
Ancho de banda	260MHz
Ganancia	55dB
Impedancia de entrada	10M Ω

Tabla 2.5. Características principales del circuito integrado REF1933 [38]

	Valor
Voltaje de alimentación	4 a 5.5V
Voltaje de salida Vref	3.3V
Voltaje de salida Vbias	1.65V
Precisión	$\pm 0.1\%$
Corriente de salida	20mA

El amplificador THS4505 permite adicionar un nivel de voltaje de offset directamente mediante la entrada V_{OCM} la cual se alimenta con 1.65V proveniente del integrado REF1933. La arquitectura de este amplificador permite obtener una

salida diferencial. Usando el circuito mostrado en la Figura 2.7 se puede obtener dos señales de salida a partir de una sola señal de entrada.

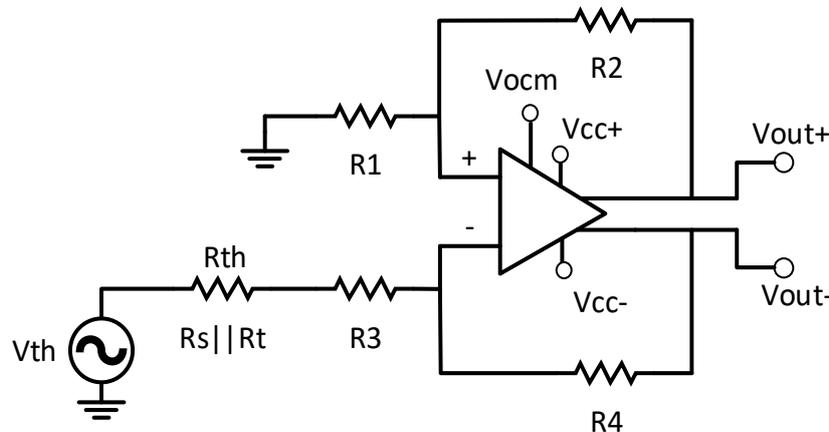


Figura 2.7. Circuito amplificador diferencial con configuración para una entrada [18]

En el circuito de la Figura 2.7 se determina el valor de las resistencias. En esta etapa se requiere que la ganancia de voltaje sea unitaria. En la figura anterior se incluyó el equivalente de Thévenin del circuito de la Figura 2.6. Las ecuaciones que representan el voltaje de salida del circuito son: [18]

$$V_{out+} = \frac{(V_{in+})(1 - \beta_1) + 2V_{ocm}\beta_1}{(\beta_1 + \beta_2)} \quad (2.3)$$

$$V_{out-} = \frac{2V_{ocm}\beta_2 - (V_{in+})(1 - \beta_1)}{(\beta_1 + \beta_2)} \quad (2.4)$$

Las ecuaciones (2.3) y (2.4) representan el voltaje de salida V_{out+} y V_{out-} respectivamente. Donde: V_{in} es el voltaje de entrada, β_1 y β_2 representan la ganancia para cada salida y V_{ocm} es el offset que se agrega a la señal de entrada. Las ganancias β_1 y β_2 cambian en función de las resistencias y se determinan de la siguiente manera: [18]

$$\beta_1 = \frac{R_s || R_t + R_3}{R_s || R_t + R_3 + R_4} \quad (2.5)$$

$$\beta_2 = \frac{R_1}{R_1 + R_2} \quad (2.6)$$

Analizando las ecuaciones (2.5) y (2.6) se puede concluir que para conseguir una ganancia unitaria en cada salida del circuito es necesario que las ganancias β_1 y β_2 sean iguales. Se toma un valor para las resistencias $R_1, R_2, R_3, R_4 = 100k\Omega$ para

compensar la resistencia de Thévenin en la ganancia β_1 . Usando estos valores de resistencias se obtiene una ganancia $\beta_1 = 0.5004$ y $\beta_2 = 0.5$ con lo cual se obtiene dos señales de salida de igual magnitud de voltaje pico-pico desfasadas 180 grados entre ellas.

Antes de que las señales pasen al ADC se usa un filtro anti-aliasing. Para el diseño del filtro se usa un circuito de primer orden RC. Partiendo de la frecuencia nominal que es 60Hz y tomando en cuenta que este filtro es de primer orden. Para evitar que la señal de entrada pase por la banda de transición y se produzca la atenuación de la señal se escoge una frecuencia de corte $f_c = 1600\text{Hz}$.

$$f_c = 1/2\pi RC \quad (2.7)$$

En la ecuación anterior f_c representa el valor de la frecuencia de corte en función de la resistencia R y el capacitor C que conforman el filtro. Tomando un valor de resistencia de $R5 = 10k\Omega$ se obtiene el valor de capacitancia de $9.94nF$. Se escoge un valor comercial $C1 = 10nF$ tal que la frecuencia de corte es $f_c = 1592\text{Hz}$, en la Figura 2.8 se muestra la respuesta de frecuencia del filtro. [2]

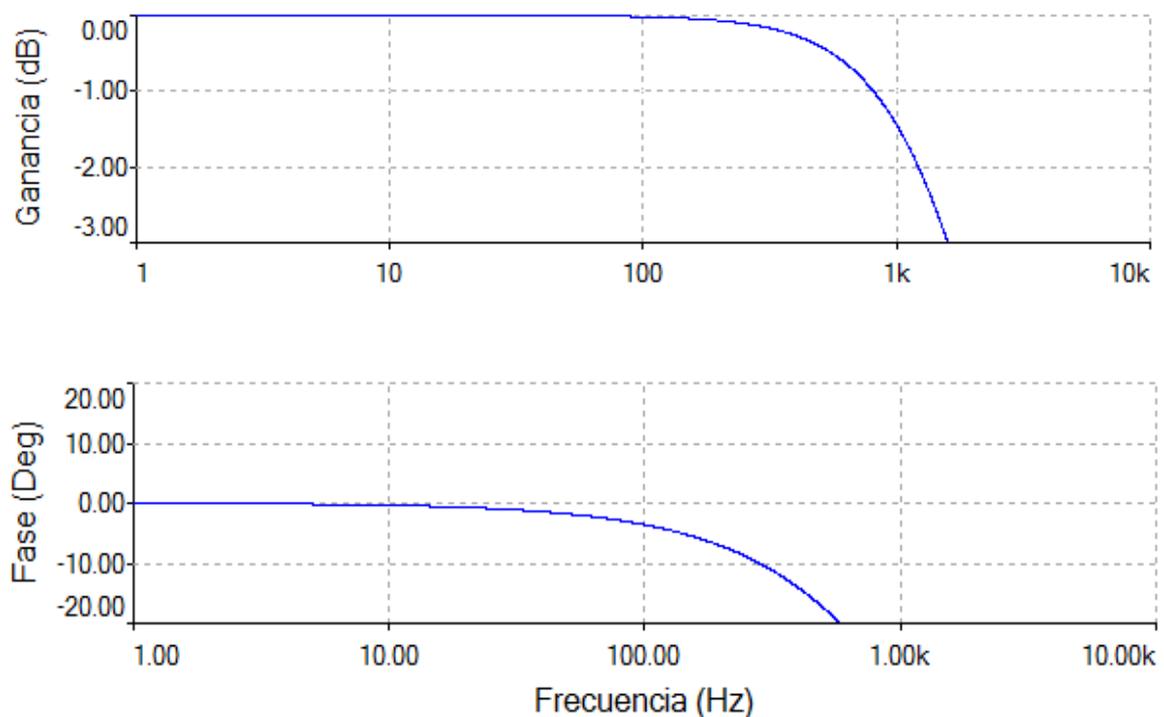


Figura 2.8. Respuesta en frecuencia del filtro RC de primer orden

En la respuesta en frecuencia se observa que se permite el paso de señales con frecuencia de hasta 100Hz antes que ingrese en la banda de paso. Esto resulta

conveniente para esta aplicación en que se espera medir el fasor de la componente fundamental de 60Hz. Sin embargo, se debe tomar en cuenta que el ángulo de fase se retrasa en un grado.

2.1.3.2 Circuito de sensado de corriente

El circuito de sensado de corriente se encarga de transformar la señal de corriente en las líneas de alimentación a una señal de voltaje que pueda ser enviada al ADC. Se utiliza el sensor de corriente de efecto hall T604004 de Vaccuumschmelze. Usando este tipo de sensor se tiene aislamiento galvánico entre el circuito de control y la red de potencia que se encuentra bajo monitoreo. Las características principales del sensor se describen en la Tabla 2.6.

Tabla 2.6. Características principales del transformador de corriente [32]

Sensor de corriente Vaccuumschmelze serie T604004	
Alimentación Externa	DC 5V
Entrada	AC 0 – 15A
Relación de transformación.	2000:1
Frecuencia	200KHz

El sensor de corriente cuyo diagrama esquemático se presenta en la Figura 2.9 tiene una capacidad de corriente nominal que puede ser ajustada según del tipo de conexión en los terminales de entrada. Puede soportar corrientes nominales de 15, 7.5 y 5A. En este caso se utiliza la conexión para 5A.

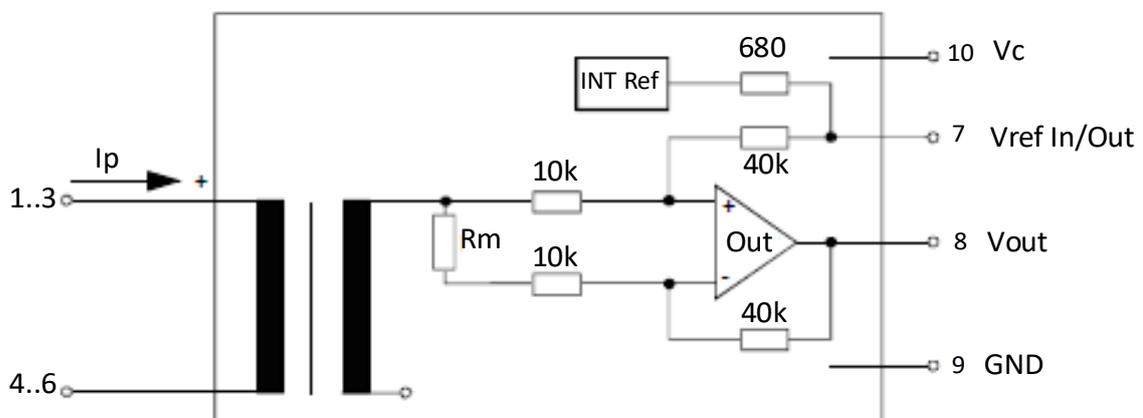


Figura 2.9. Diagrama esquemático del sensor de corriente T604004 [32]

El voltaje de salida se determina mediante la ecuación (2.8). Donde: V_{ref} representa el voltaje de referencia, I_p la corriente nominal RMS de las líneas de alimentación e I_{pn} el valor de corriente nominal que le corresponde a la configuración escogida mediante el tipo de conexión en los terminales de entrada. [32]

$$V_{out} = V_{ref} \pm (0.625 \times I_p / I_{pn}) \quad (2.8)$$

El sensor incluye en la señal de salida un offset por defecto de 2.5V. Sin embargo, mediante el pin V_{ref} se puede introducir voltaje DC de 0 – 3V para cambiar el nivel de offset. En esta aplicación se usa el offset de 1.65V que es proporcionado por el circuito integrado REF1933. Antes que la señal de salida pase a la entrada del ADC se usa el filtro anti-aliasing diseñado anteriormente. El circuito de sensado de corriente se presenta en la Figura 2.10.

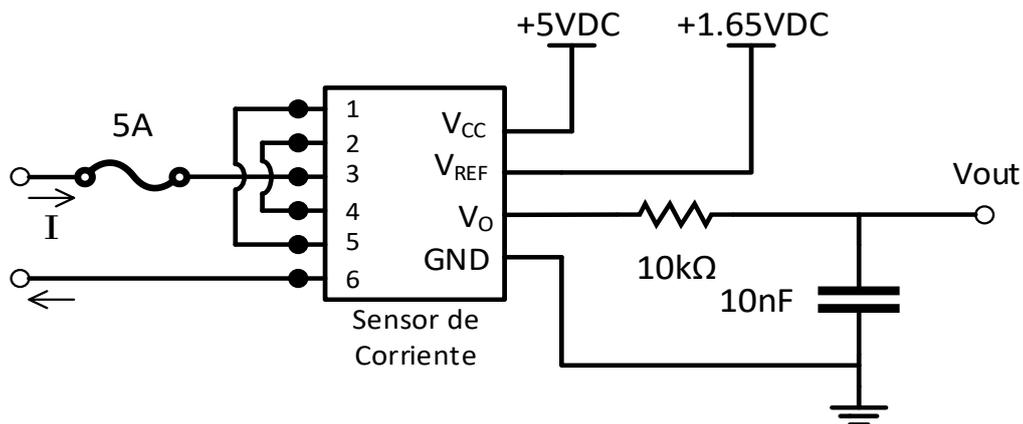


Figura 2.10. Diagrama esquemático del circuito de sensado de corriente

2.1.3.3 Circuito de sensado de frecuencia

Para estimar la frecuencia en las líneas de la red eléctrica se usa un circuito de detección de cruce por cero. El objetivo es generar un tren de pulsos para que el periférico eCAP del circuito de control determine la frecuencia de la señal. En este circuito se usa el optoacoplador 4n25 y el circuito Schmitt-Trigger CD40106B cuyas características principales se describen en la Tabla 2.6 y Tabla 2.7 respectivamente.

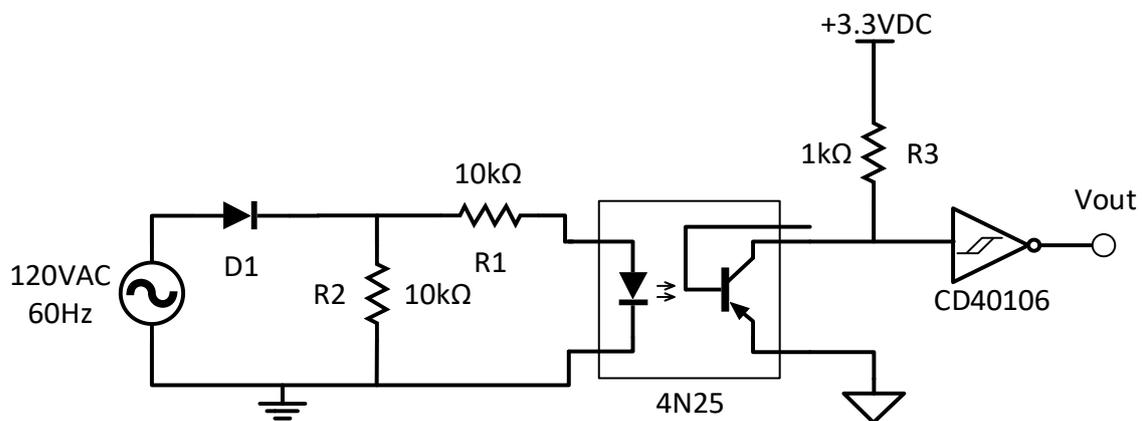
Tabla 2.7. Características principales del optoacoplador 4n25 [44]

Característica	Valor
Corriente de encendido	> 1mA
Tiempo de respuesta	2μs

Tabla 2.8. Características principales del Schmitt-Trigger CD40106B [33]

Característica	Valor
Voltaje de Alimentación	DC 2 – 15V
Salida	Invertida
Número de compuertas disponibles	6

El circuito usado para detectar el cruce por cero se muestra en la Figura 2.11. Se usa un rectificador de media onda. Mediante el optoacoplador se asila el circuito de las líneas de potencia. Con este circuito se detectan los cruces por cero como pulsos de voltaje. En la etapa final se usa un Schmitt-Trigger para corregir los flancos de subida y bajada de la señal de salida.

**Figura 2.11.** Diagrama esquemático del circuito de sensado de frecuencia

$$I_F = V_1/R_1 \quad (2.9)$$

$$P_R = V_1/I_F \quad (2.10)$$

En la ecuación (2.9) y (2.10) V_1 representa el voltaje que cae en la resistencia R_1 , P_R la potencia disipada e I_F la corriente de entrada al optoacoplador. Con un voltaje de entrada $V_1 = 144V$ se obtiene una corriente de entrada $I_F = 14.4mA$ que resulta suficiente para el optoacoplador.

Mediante la ecuación (2.10) se determina la potencia requerida por las resistencias R_1 y R_2 obteniéndose un valor $P_R = 2.073W$ por lo cual se usan resistencias comerciales de $5W$. Con una fuente de $3.3V$ se alimenta el optoacoplador y el Schmitt-Trigger garantizando que los niveles de voltaje sean apropiados para el circuito de control.

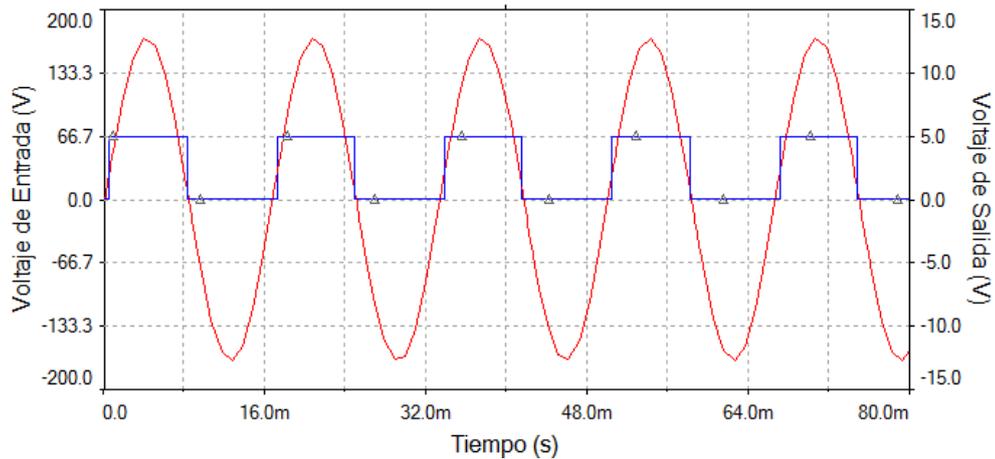


Figura 2.12. Salida digital del detector de cruce pro cero

Como se observa en la simulación del circuito en la Figura 2.12 al usar el rectificador de media onda se obtiene una señal periódica cuadrada donde el ciclo de trabajo es correspondiente con el semiciclo positivo de la onda sinusoidal de entrada. Esta característica facilita determinar el periodo de duración de cada ciclo para estimar la frecuencia de la señal.

2.1.4 SISTEMA DE VISUALIZACIÓN

El sistema de visualización muestra los resultados de las estimaciones de sincrofasores, componentes simétricas, frecuencia y ROCOF obtenidas por el sistema de control. Como medio de visualización se utiliza una pantalla LCD. El manejo de la pantalla resulta complicado porque implica controlar líneas de datos y requiere una gran cantidad de memoria. La tarjeta del sistema de control no cuenta con la cantidad apropiada de memoria. Para evitar la carga computacional que implica manejar la pantalla se optó por usar la tarjeta de desarrollo STM32F746Discovery de STMicroelectronics mostrada en la Figura 2.13 cuyas características principales se describen en la Tabla 2.9.

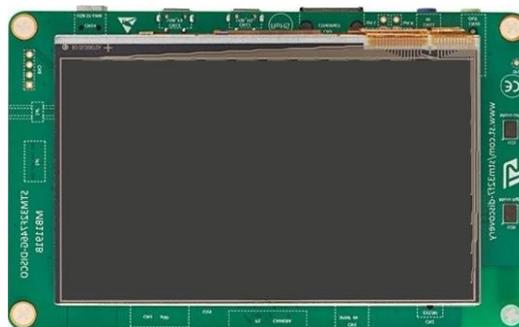


Figura 2.13. Tarjeta de desarrollo STM32F746Discovery [31]

Tabla 2.9. Características principales de la tarjeta STM32F746Discovery [31]

Característica	Valor
Procesador	STM32F74
Voltaje de alimentación	5V
Voltaje tolerado por Entradas/Salidas	3.3V
Entradas/Salidas Digitales	16
Entradas Analógicas	6
Memoria externa disponible SDRAM	128Mb
Pantalla LCD táctil	480x272

La tarjeta STM32F746Discovery es controlada mediante el microprocesador STM32F746NG de 200MHz. Incluye varios periféricos de los cuales en esta aplicación se usa el periférico de control EMIF y los periféricos de comunicación serial UART e I2C. Esta tarjeta incluye una pantalla LCD táctil controlada por un circuito integrado el cual se comunica con el microcontrolador. Mediante el puerto UART se maneja el LCD y con el puerto I2C la función táctil.

La cantidad de memoria requerida para controlar la pantalla es abastecida mediante el uso de la memoria externa SDRAM disponible de 128Mb controlada por el microprocesador mediante el periférico EMIF. Usando esta tarjeta el sistema de visualización es independiente del sistema de control. Por lo tanto, se requiere únicamente enviar las mediciones realizadas. El modo de comunicación empleado entre ambos sistemas es simplex. Solo existe transmisión del sistema de control al sistema de visualización usando los puertos UART. [31]

2.1.5 FUENTE DE ALIMENTACIÓN

Para la alimentación del dispositivo se consideran dos fuentes independientes: una fuente A para alimentar los circuitos digitales y una fuente B para alimentar los circuitos analógicos. Usando fuentes independientes se mantienen separadas las conexiones a tierra de las señales digitales y analógicas evitando la filtración de ruido entre los dos tipos de señal. La carga para la fuente A y B se describe en las Tabla 2.10. La fuente A alimenta el sistema de sincronización, visualización, control y el circuito de cruce por cero. La fuente B alimenta el circuito de sensado de voltaje y corriente.

Tabla 2.10. Descripción de cargas para las fuentes de alimentación

Fuente A		
Carga	Voltaje	Corriente
F28379D LAUNCHPAD	5V	100mA
STM32F746 DISCOVERY	5V	600mA
Receptor de GPS	3.3V	45mA
Optoacoplador 4N25	3.3V	4mA
Schmitt-Trigger CD40106B	3.3V	10mA
Fuente B		
Amplificador THS4505	±5V	48mA
Circuito integrado REF1933	+5V	3mA
Sensor de corriente T604004	+5V	45mA

Los circuitos de acondicionamiento y el ADC de la tarjeta de desarrollo requieren una fuente de voltaje lineal para reducir la distorsión de la señal y mejorar la precisión en la conversión. Para obtener el voltaje y corriente requerida por la carga se utilizan los reguladores de voltaje LM1086, TLV1117, UA7905 cuyas características se presentan en la Tabla 2.11.

Tabla 2.11. Características principales de los reguladores de voltaje [36] [37] [40]

LM1086	
Característica	Valor
Voltaje de salida	5V
Corriente de salida	1.5A
TLV1117	
Voltaje de salida	3.3V
Corriente de salida	0.8A
UA7905	
Voltaje de salida	-5V
Corriente de salida	1.5A

En el diseño de las fuentes se utiliza un transformador para reducir el nivel de voltaje de 120V a 12V VRMS. Con el propósito de obtener voltaje continuo y disminuir el rizado la señal en el secundario del transformador. La señal rectificada pasa a un

filtro capacitivo obteniéndose dos salidas de voltaje continuo de $\pm 17V$. La señal de voltaje continuo obtenida en la etapa anterior alimenta los reguladores de voltaje para obtener las salidas deseadas. Las protecciones que se utilizan son fusibles para sobre corriente y varistores para sobrevoltaje. En la Figura 2.14 se observa el diagrama esquemático de los circuitos de las fuentes de alimentación.

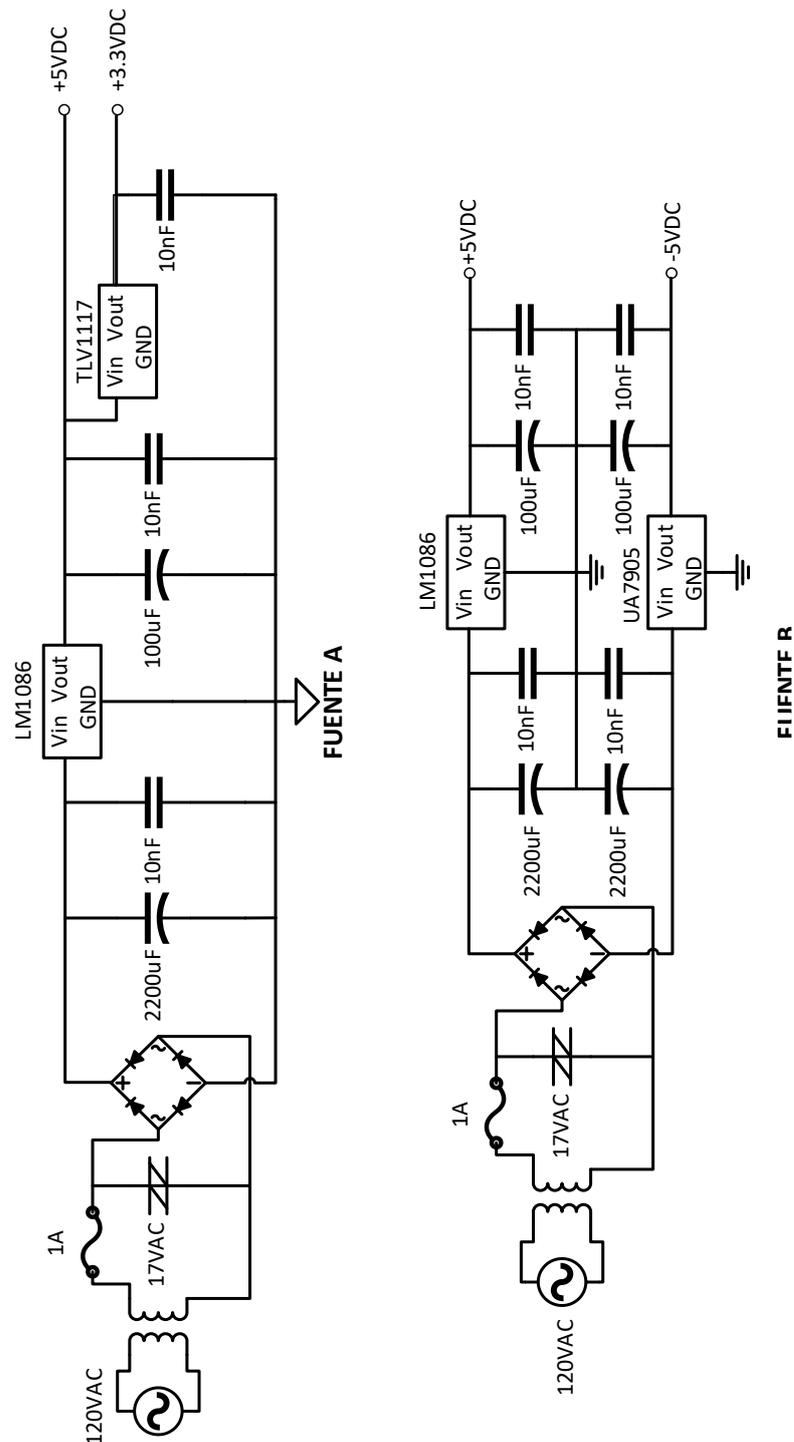


Figura 2.14. Diagrama esquemático del circuito de la fuente de alimentación

2.2 DESARROLLO DE SOFTWARE

2.2.1 SOFTWARE PARA EL SISTEMA DE CONTROL

En el sistema de control se utiliza la tarjeta F28379D de la serie C2000 de TI. Para programar esta tarjeta se utiliza la plataforma de desarrollo Code Composer Studio que brinda soporte para procesador digital de señales, microcontroladores y procesos embebidos de TI mediante el uso de licencias. Para los dispositivos de la serie C2000 la licencia es gratuita. [34]

Esta plataforma de desarrollo admite los lenguajes de programación C/C++ e incluye herramientas de depuración y optimización. El soporte completo para los dispositivos de la serie C2000 requiere la instalación del software Control Suite. Este software gratuito incluye documentación, librerías y ejemplos para los dispositivos de la serie C2000.

Para aprovechar la capacidad de doble núcleo de la tarjeta usada se dividieron las tareas del sistema de control en dos programas de tal manera que sean ejecutados por cada núcleo respectivamente. El núcleo principal CPU1 se encarga del muestreo de señales y cálculo de las distintas estimaciones. El segundo núcleo o CPU2 se encarga de la intercomunicación con dispositivos externos. La estructura de los programas se realiza usando una rutina principal con subrutinas e interrupciones.

2.2.1.1 Programa para la estimación de sincrofasores, componentes simétricas, frecuencia y ROCOF

El diagrama de flujo de la Figura 2.15 muestra la estructura de la rutina principal. Inicialmente debe definirse los elementos que conforman el programa. El CPU1 es el núcleo principal que se encarga de configurar los parámetros de operación de ambos núcleos y de arrancar el segundo núcleo.

Los periféricos están compartidos entre ambos núcleos. Sin embargo, el CPU1 debe otorgar el control de los periféricos deseados a la CPU2 antes que se ejecuten configuraciones en este núcleo secundario. Una vez se realizan las configuraciones iniciales, el programa entra en un lazo infinito que ejecuta las subrutinas de cálculo cuando se detecta el fin en la conversión del ADC.

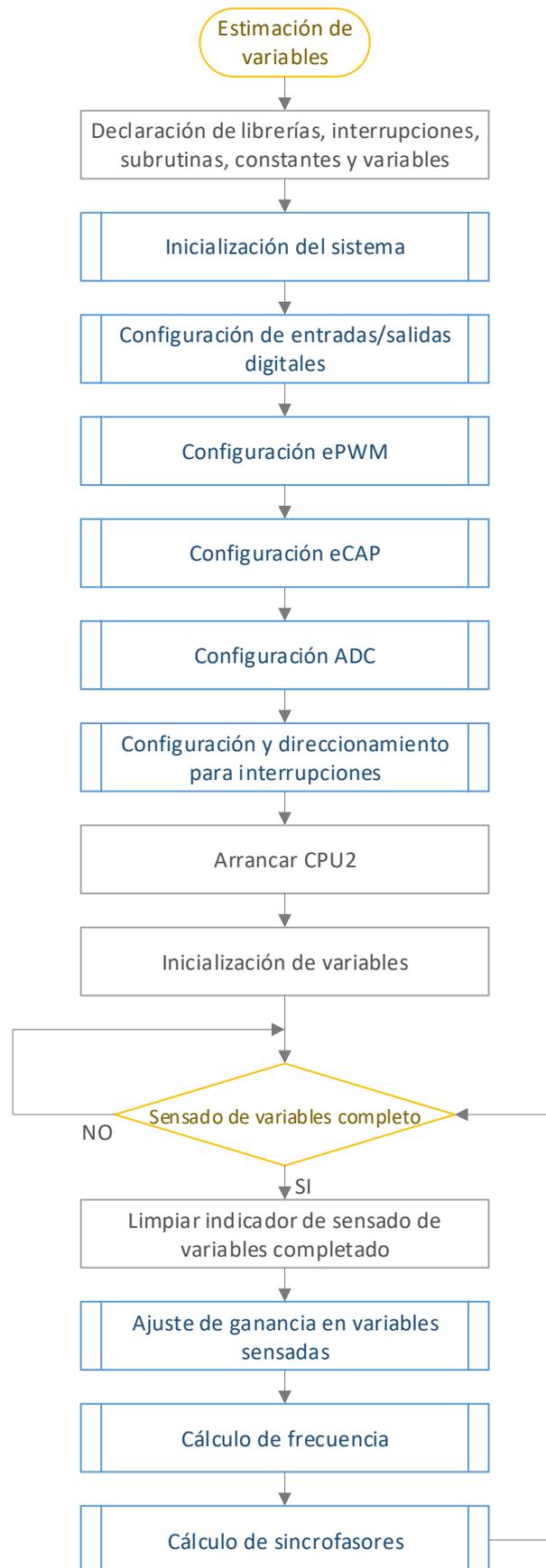


Figura 2.15. Diagrama de flujo de la rutina principal del programa de la CPU1

2.2.1.1.1 Subrutinas de configuración CPU1

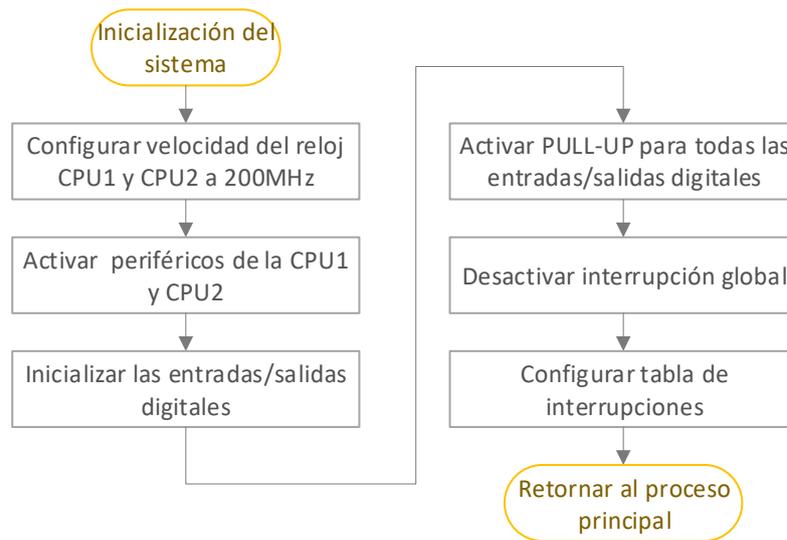


Figura 2.16. Diagrama de flujo de la subrutina de inicialización del sistema de la CPU1

En la Figura 2.16 se observa la rutina de configuración del sistema. En este proceso se ajusta la velocidad de operación de ambos núcleos y se activan los periféricos. Esta configuración inicial es admitida únicamente por la CPU1. Posteriormente para proteger los pines digitales se activa el PULL-UP que permite que cada pin tenga resistencia adicional para limitar la corriente. El último paso en la configuración es direccionar todas las interrupciones de las que dispone la CPU1 para lo cual se crea una tabla de interrupciones que debe ser almacenada en un espacio de memoria dedicado.

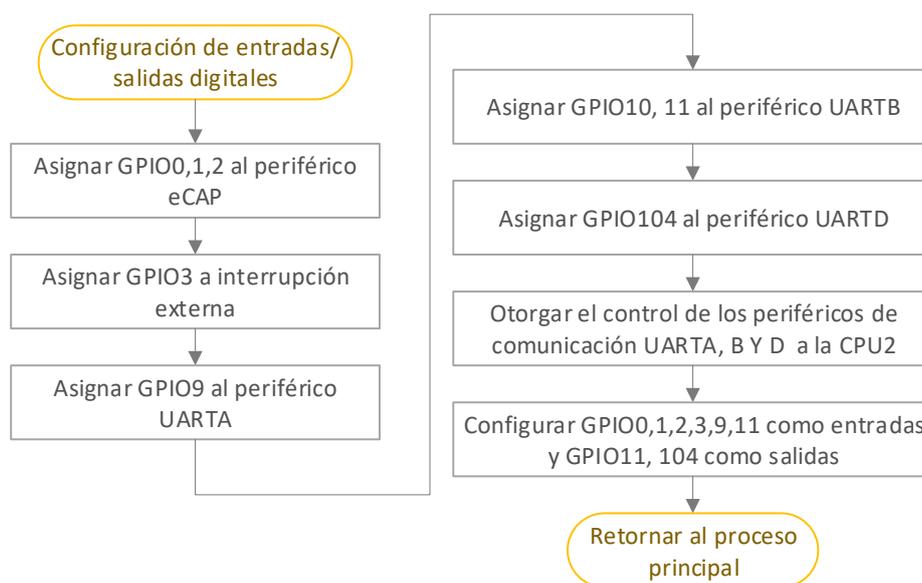


Figura 2.17. Diagrama de flujo de la subrutina de configuración de los pines digitales

Las entradas/salidas digitales de la tarjeta F28379D tiene una estructura multiplexada. Es decir, pueden ser usadas por diferentes periféricos. En el subproceso mostrado en el diagrama de flujo de la Figura 2.17 inicialmente se asignan los pines digitales a los periféricos que van a ser usados por ambos núcleos. En el siguiente paso se otorga el control de los periféricos de comunicación UART a la CPU2 y finalmente se configuran como entradas o salidas deshabilitando la resistencia de PULL-UP según sea el caso.

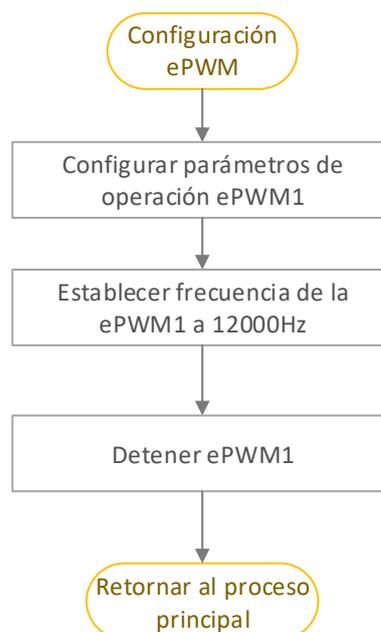


Figura 2.18. Diagrama de flujo de la subrutina de configuración de la ePWM

El periférico ePWM se usa para generar la señal de disparo que da inicio a las conversiones del ADC. En la Figura 2.18 se puede observar la rutina utilizada. En la configuración inicial se definen los parámetros de operación del periférico ePWM como el modo de operación y el pre-escalador del reloj del sistema, entre otros.

Una vez se ha establecido la configuración de operación se puede determinar el valor de periodo que se necesita para obtener una frecuencia deseada. En este caso se ajusta el valor a 12000Hz que será la frecuencia de muestreo del ADC. El valor en la frecuencia de muestreo se escogió tomando en cuenta que se desea tomar 200 muestras por ciclo de una sinusoidal con una frecuencia fundamental de 60Hz. De la ecuación (1.30) se puede deducir que si se toma como valor de frecuencia de muestreo un valor múltiplo de la frecuencia fundamental las muestras obtenidas en cada conversión pueden ser representadas por la ecuación (1.31).

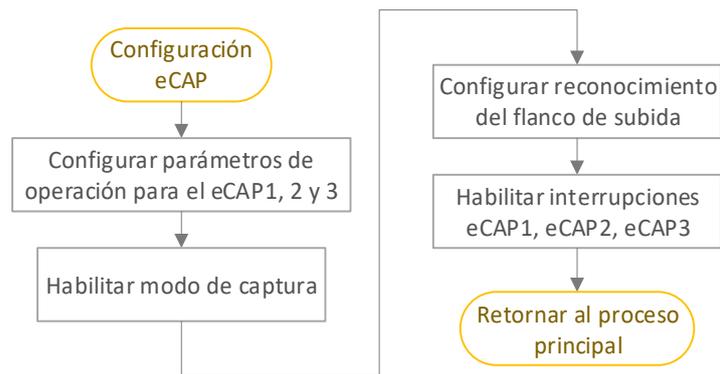


Figura 2.19. Diagrama de flujo de la subrutina de configuración eCAP

El periférico eCAP funciona como un contador de 32 bits. En el diagrama de flujo de la Figura 2.19 se presenta la rutina de configuración de este periférico. Inicialmente se deben definir los parámetros de operación con la cual se establece la velocidad con que se incrementa el contador. Luego se habilita el modo de captura y se ajusta para que detecte únicamente los flancos de subida. Finalmente se habilita una interrupción que se ejecuta cuando se completa cada captura. El modo de operación es el siguiente, una vez que se detecta el primer flanco de subida arranca el contador desde cero y se detiene en el segundo flanco detectado. Entonces se genera la señal de interrupción propia de este periférico donde el valor del contador se almacena en un registro y se reinicia la operación.

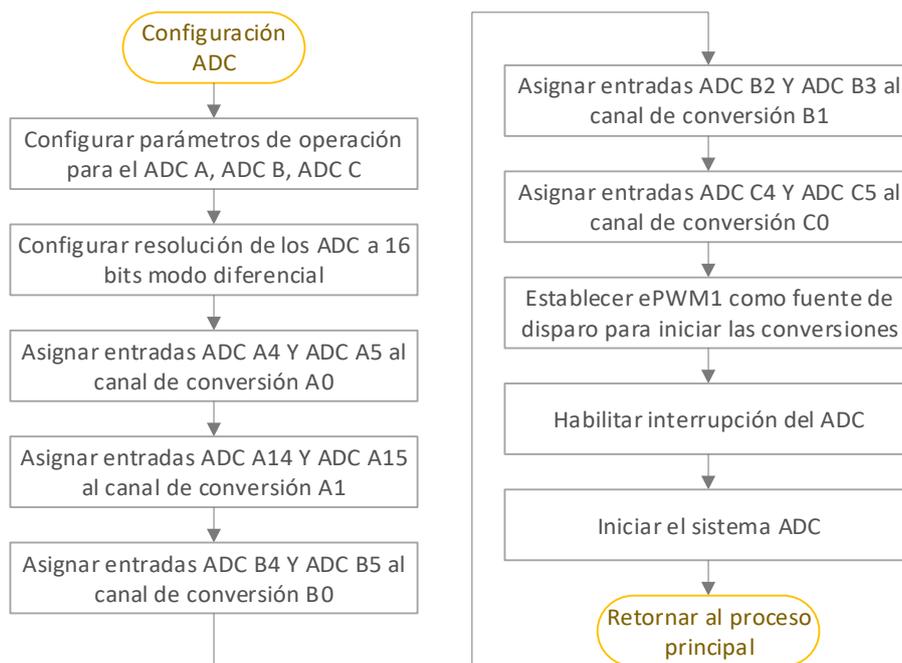


Figura 2.20. Diagrama de flujo de la subrutina de configuración del ADC

En la Figura 2.20 se muestra la configuración del ADC. Una vez se establecen los parámetros de operación, se asignan los canales de conversión a las entradas analógicas. Se deben usar seis canales de conversión para las señales de voltaje y corriente. Luego se establece el medio de disparo que en este caso se ajusta para que la operación del ADC sea controlada por la ePWM.

La interrupción de fin de conversión se habilita y se inicia el ADC. Como se dispone de cuatro módulos ADC la configuración se realiza de tal manera que se usen tres módulos asignando un módulo para cada fase. De esta manera se consiguen tres conversiones simultaneas. Sin embargo, al asignarse dos canales de conversión a un mismo módulo ADC primero se realiza la conversión para las señales de voltaje y luego para las señales de corriente.

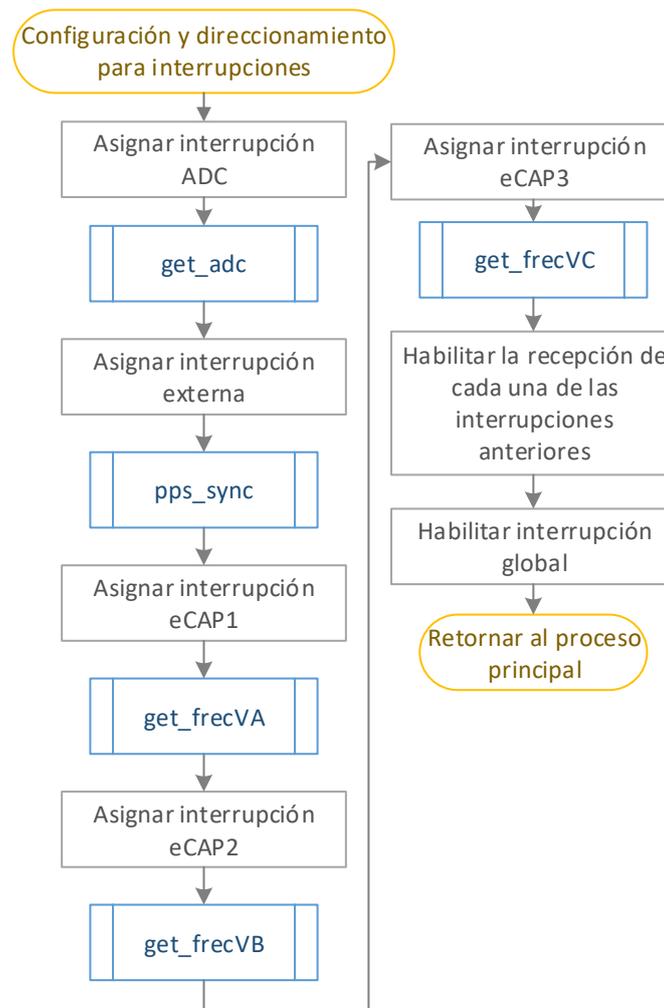


Figura 2.21. Diagrama de flujo de la subrutina de configuración y direccionamiento para interrupciones

En la subrutina descrita en la Figura 2.21 se configura la recepción de interrupción externa y se asigna la dirección de una rutina específica para cada una de las interrupciones que están habilitadas en la CPU1. Para que se ejecuten las interrupciones es necesario habilitar la recepción individual de cada periférico y la interrupción global del sistema.

2.2.1.1.2 Subrutina para interpretar los resultados obtenidos por el ADC

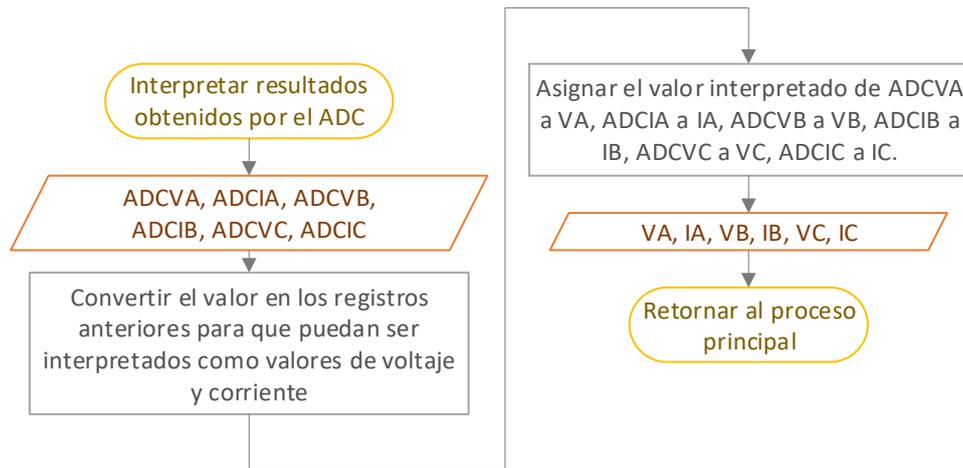


Figura 2.22. Diagrama de flujo de la subrutina para interpretar los resultados del ADC

En la Figura 2.22 se presenta el diagrama de flujo para interpretar los resultados obtenidos de las conversiones del ADC almacenados en registros propios de cada canal ADC. Estos valores se encuentran codificados en números enteros. Para proceder con el proceso de estimación fasorial es necesario convertir el resultado de la conversión a valores de voltaje y corriente. Inicialmente se deben convertir los resultados a los valores de voltaje obtenidos en la entrada del ADC para lo cual se utiliza la siguiente ecuación. [41]

$$V_m = 3.3 \times \left[\frac{2 \times Res_{ADC}}{65536} - 1 \right] (V) \quad (2.11)$$

Donde: V_m representa el voltaje sentido y Res_{ADC} el resultado de la conversión. Una vez que se obtienen los valores de voltaje sentidos. Se deben transformar en valores aproximados a los valores reales de entrada a la red para lo cual se utiliza la ecuación (2.1). De igual manera se procede con los valores obtenidos por los canales asignados a las entradas de corriente donde la conversión se realiza usando la ecuación (2.8). Los resultados del proceso de conversión se almacenan en variables globales para su uso posterior.

2.2.1.1.3 Subrutina para calcular la frecuencia

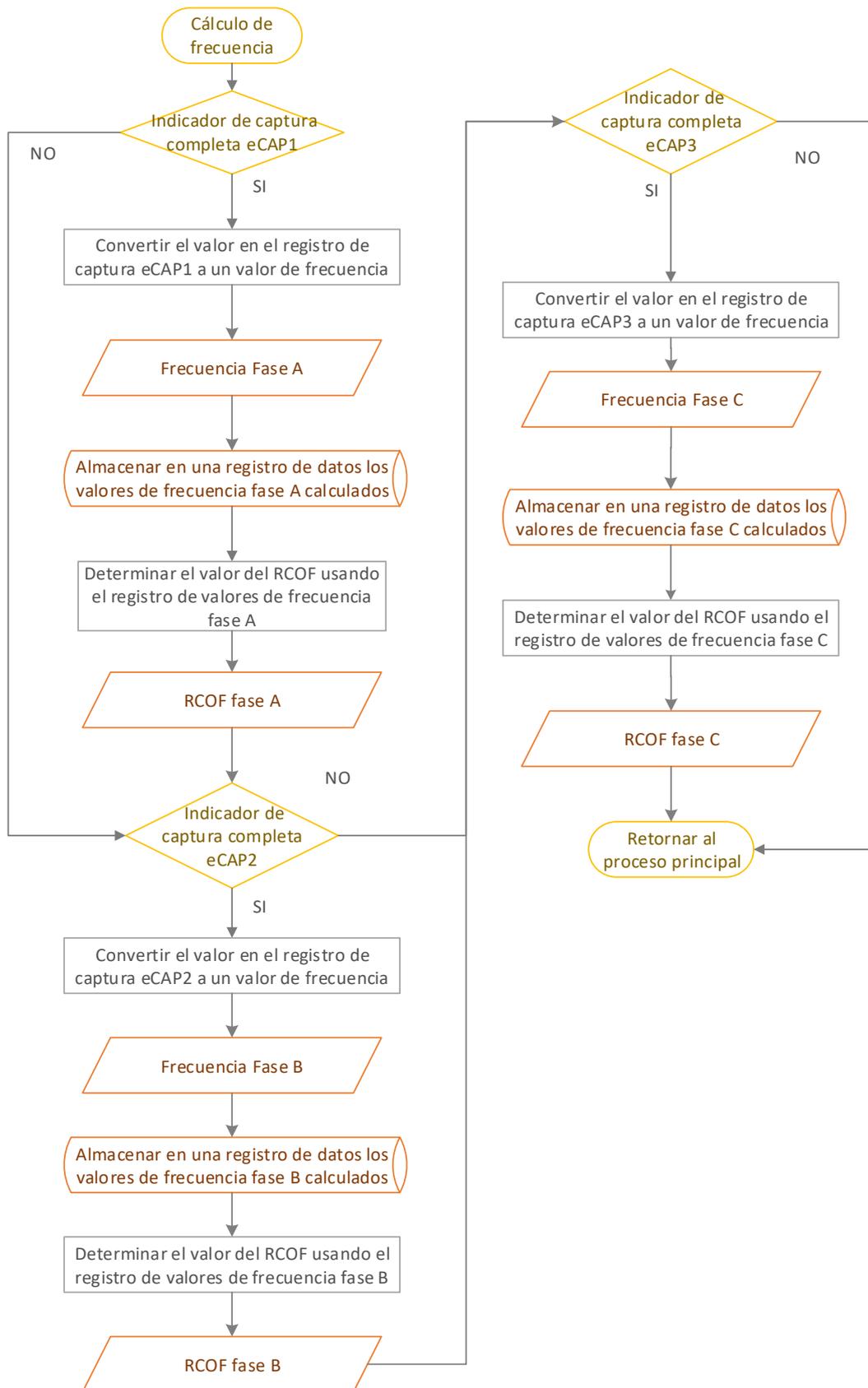


Figura 2.23. Diagrama de flujo de la subrutina para calcular la frecuencia

Para estimar la frecuencia de cada una de las fases del sistema se utiliza el circuito de cruce por cero. En este proceso observado en la Figura 2.23 se ejecutan los cálculos para la frecuencia únicamente cuando la operación de captura del periférico eCAP se completa. Usando la siguiente ecuación se puede determinar la frecuencia de la señal: [41]

$$f = CLK_{eCAP}/VAL_{eCAP} \quad (2.12)$$

Donde: CLK_{eCAP} es la velocidad de operación del periférico eCAP y VAL_{eCAP} es el valor de captura obtenido. Los valores de frecuencia se almacenan de manera que siempre estén disponibles tanto el valor actual como el valor anterior. Usando estos valores se determina el parámetro ROCOF mediante la ecuación (1.63).

2.2.1.1.4 Subrutina para estimar fasores

En la Figura 2.24 se observa el proceso para estimar los fasores de voltaje y corriente. De los algoritmos estudiados se escogió el de NRDFT porque como se comprobó este algoritmo tiene una mejor aproximación al valor real cuando la señal tiene armónicos. A pesar de representar una carga computacional elevada la velocidad de la CPU en uso resulta más que suficiente para obtener 60 fasores por segundo que es límite máximo que requiere la norma. Usando los valores obtenidos con la subrutina para interpretar los resultados se procede a determinar la DFT. En el proceso descrito cada vez que se ejecuta esta subrutina se usa la ecuación (1.35) y (1.36) con cada muestra recibida para obtener una fracción del valor de la componente real e imaginaria de la señal muestreada. Las fracciones de las componentes fasoriales son acumuladas en un registro. Cuando se completa un ciclo de la señal el valor acumulado de las componentes fasoriales es almacenado.

Usando los fasores calculados se efectúa la corrección por desviación de frecuencia mediante la relación (1.42). Posteriormente se obtiene las componentes simétricas de voltaje y corriente. Mediante las ecuaciones (1.49), (1.50) y (1.51) se determina el valor de secuencia cero, secuencia positiva y secuencia negativa respectivamente. Una vez se completan estos cálculos se envían los datos a la CPU2. Cada vez que se completa este proceso se incrementa un contador que registra las mediciones realizadas. Una vez que llega a un valor de 60 se detiene la ePWM para esperar por el pulso de sincronización del GPS.

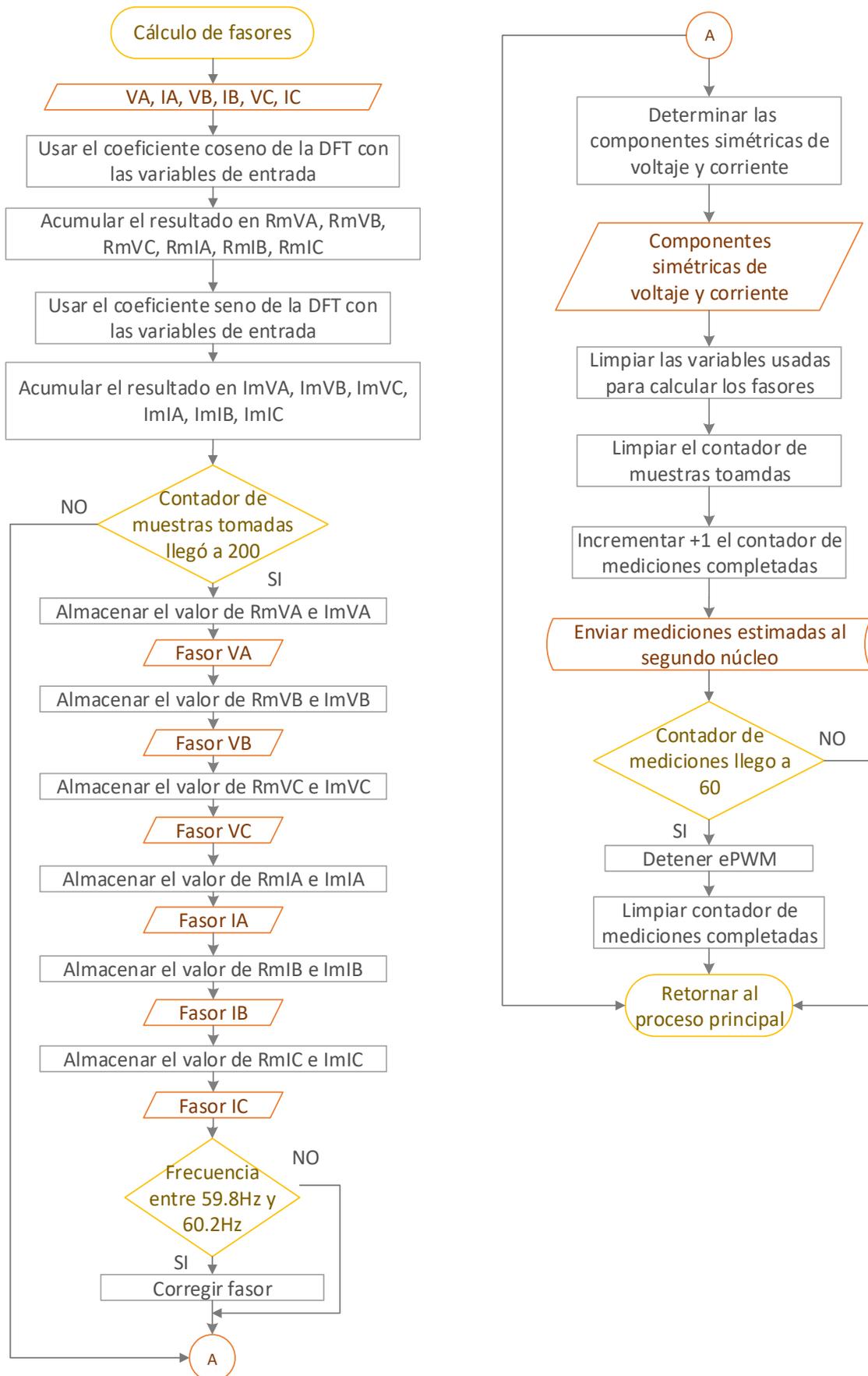


Figura 2.24. Diagrama de flujo de la subrutina para calcular los fasores

2.2.1.1.5 Servicio de interrupciones CPU1

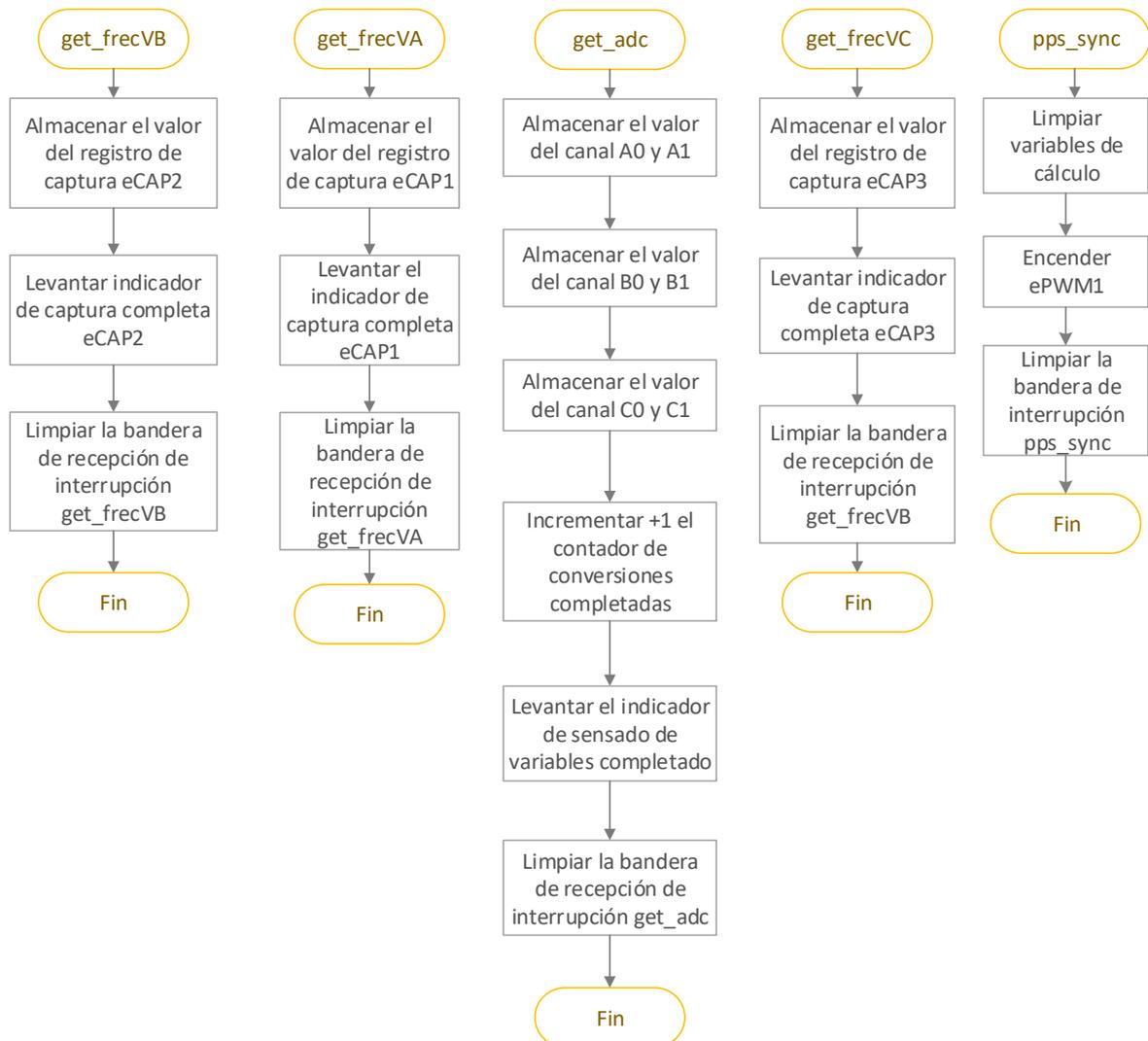


Figura 2.25. Diagrama de flujo del servicio de interrupciones de la CPU1

El servicio de interrupciones descrito en la Figura 2.25 ejecuta una rutina de interrupción inmediatamente después que la CPU1 detecta un evento externo. Mediante indicadores se determina cual interrupción debe ser ejecutada lo cual permite que otra interrupción permanezca en estado de espera mientras se completa el proceso solicitado. Los indicadores de interrupción deben ser limpiados manualmente para evitar que la CPU1 ejecute continuamente las subrutinas de interrupción.

La interrupción pps_sync se ejecuta cuanto se recibe la señal del pulso por segundo del receptor de GPS. Se encarga de arrancar el periférico ePMW para que el muestreo que realizan los ADC estén sincronizados con el PPS. Las interrupciones

de los periféricos eCAP se ejecutan cuando se completa el proceso de captura. En cada interrupción se almacena el valor de captura y se activa un indicador que permite que el proceso principal ejecute las rutinas de cálculo para estimar la frecuencia de las señales de entrada. Cada vez que se completa el muestreo de las señales de entrada en los ADCs se ejecuta la interrupción `get_adc` en la cual se almacenan los valores muestreados de voltaje y corriente activando un indicador que muestra que el proceso de conversión está completo para que el programa principal ejecute las rutinas de cálculo de los sincrofasores.

2.2.1.2 Programa para la intercomunicación con dispositivos externos

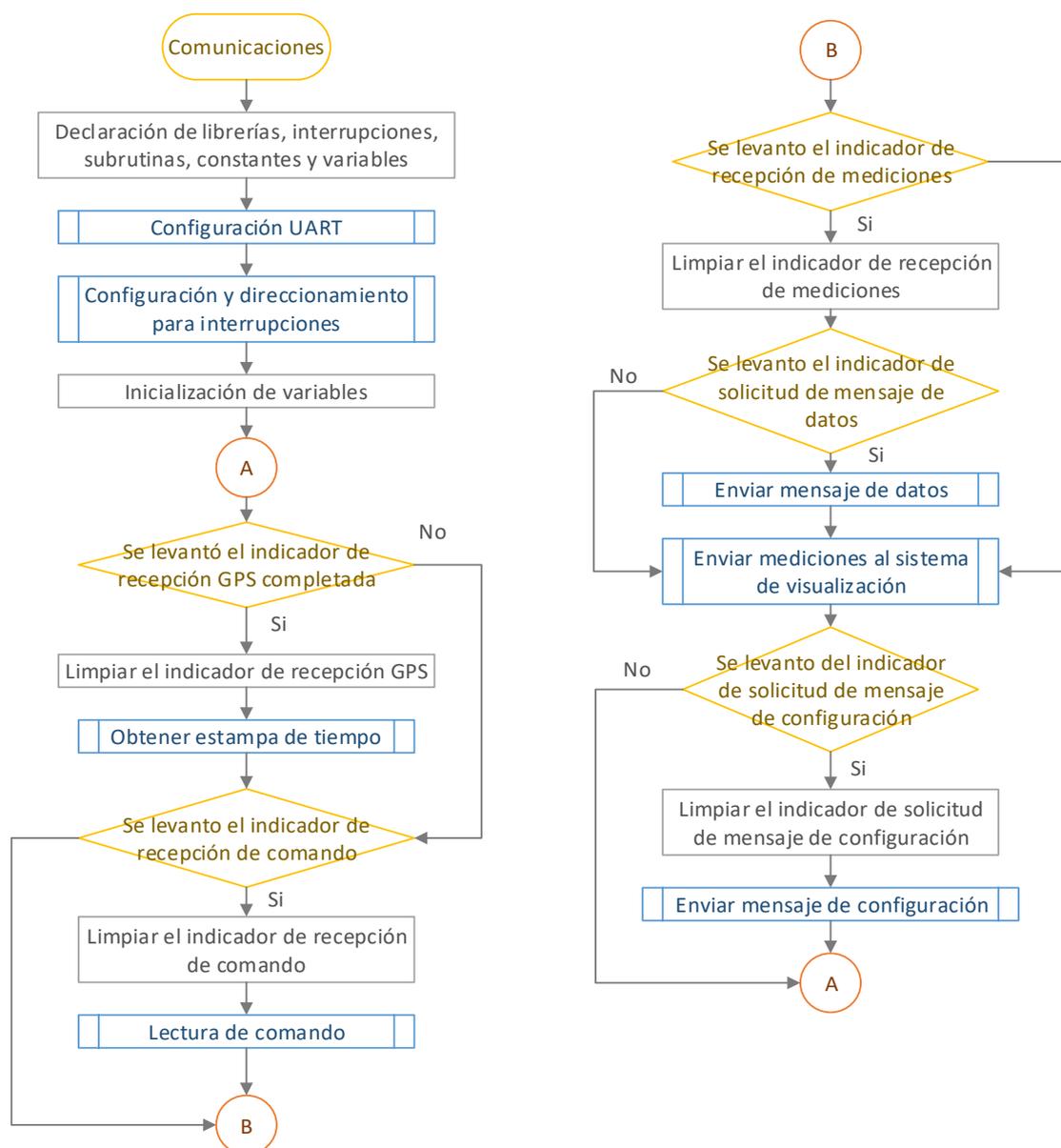


Figura 2.26. Diagrama de flujo de la rutina principal de la CPU2

En la CPU2 se ejecuta el programa para intercomunicación entre dispositivos. En la Figura 2.26 se observa el diagrama de flujo del programa principal. Este programa se ejecuta una vez que el CPU1 otorga los permisos para que la CPU2 pueda realizar las configuraciones iniciales de los periféricos. Una vez se configuran los parámetros iniciales, el programa entra en un proceso continuo en el cual se ejecutan las operaciones de comunicación cada vez que se detecta una solicitud de mensaje que se identifica mediante indicadores.

2.2.1.2.1 Subrutina de configuración de los periféricos UART

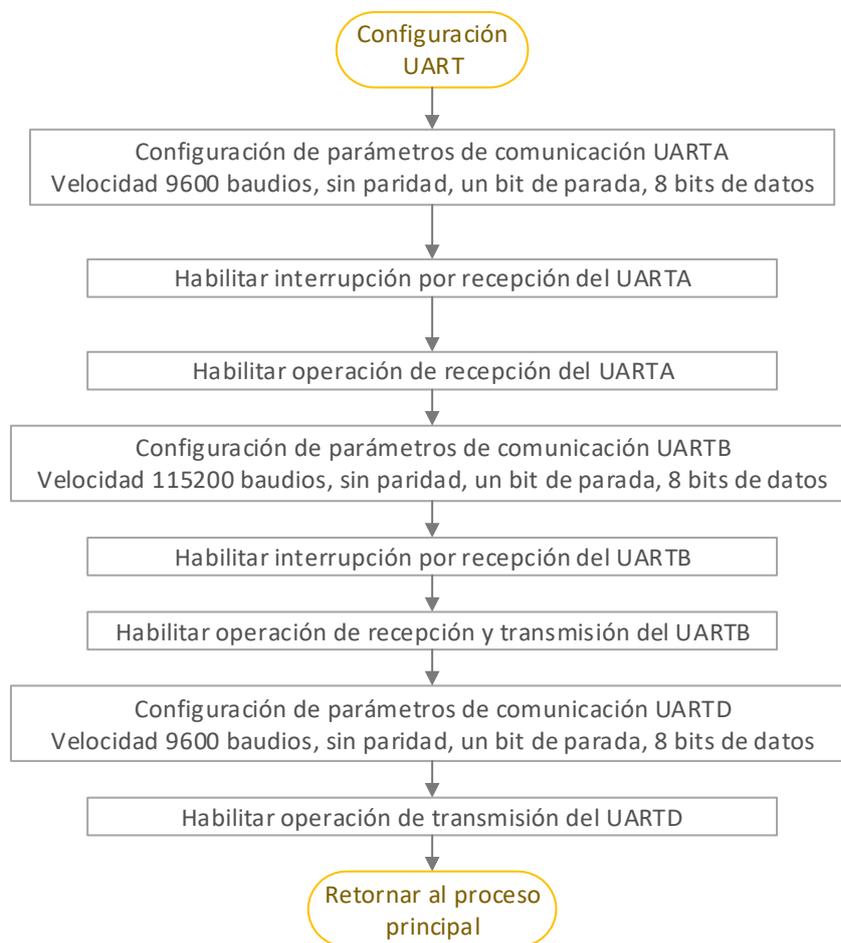


Figura 2.27. Diagrama de flujo de la subrutina de configuración de los periféricos UART

La CPU2 se comunica con otros dispositivos mediante transmisión serial asíncrona. Se usa el puerto UARTA para recibir información de tiempo del GPS, el puerto UARTB para emisión y recepción de datos de dispositivos externos y el puerto UARTD para transmisión de información al sistema de visualización. Los parámetros de operación de los puertos A, D se configuran de acuerdo con los

requeridos por el receptor de GPS y el sistema de visualización respectivamente. Estos puertos no son accesibles a el usuario.

El puerto B es accesible mediante un cable de conversión de TTL a USB. Los parámetros de configuración se especifican en el diagrama fasorial de la Figura 2.27. Para manejar la recepción de información se habilitan las interrupciones en los puertos A, B que se ejecutan una vez se completa la recepción.

2.2.1.2.2 Subrutina de configuración y direccionamiento de las interrupciones de la CPU2

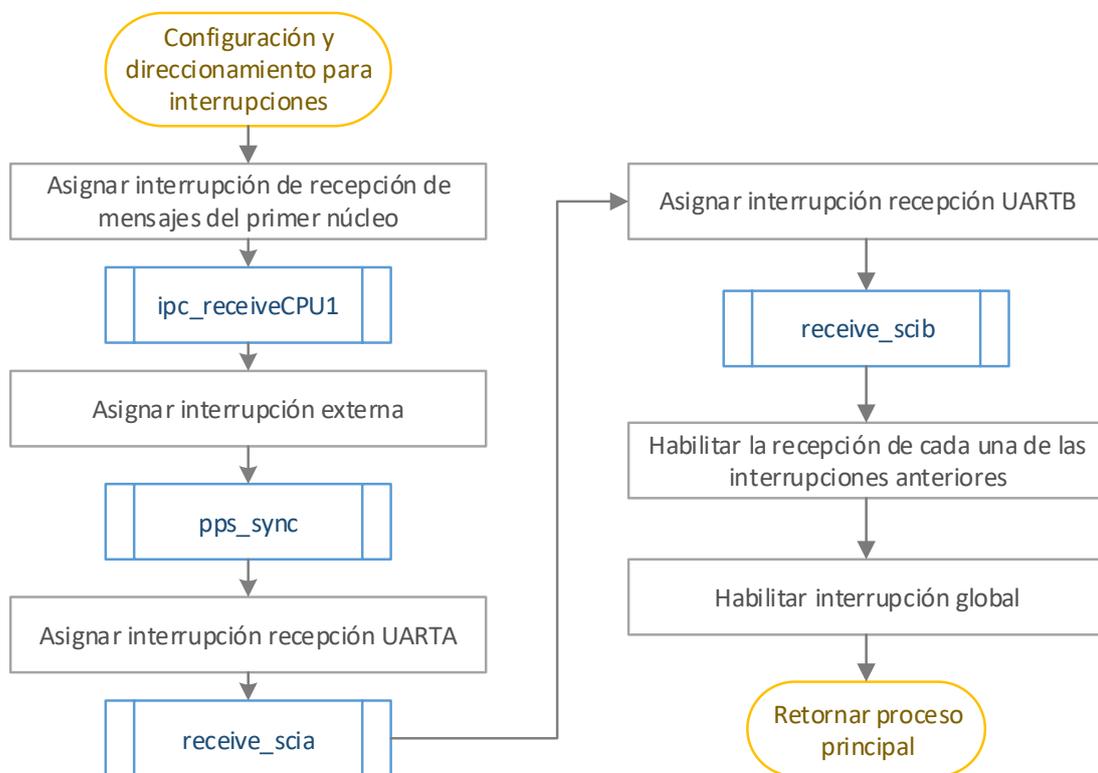


Figura 2.28. Diagrama de flujo de la subrutina de configuración y direccionamiento de las interrupciones de la CPU2

Las interrupciones de la CPU2 son independientes de la CPU1 esto permite que un mismo evento externo genere una interrupción en ambos núcleos. En esta subrutina descrita en la Figura 2.28 se configura la recepción de interrupción externa para el pulso por segundo del GPS y una interrupción para recepción de información de la CPU1. Se realiza el direccionamiento de las interrupciones habilitadas en la CPU2 para que se ejecuten las subrutinas pertenecientes a cada una y se deben habilitar tanto las interrupciones específicas de cada periférico, así como la interrupción global de la CPU2.

2.2.1.2.3 Subrutina para obtener la etiqueta de tiempo

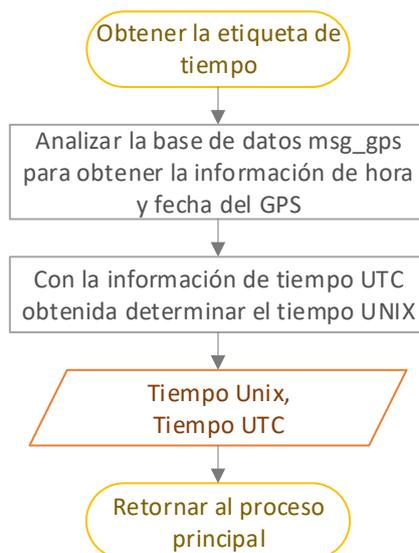


Figura 2.29. Diagrama de flujo de la subrutina para obtener la etiqueta de tiempo

Usando la subrutina descrita en Figura 2.29 se obtiene la etiqueta de tiempo que acompaña cada una de las mediciones realizadas. Del mensaje recibido del GPS se extrae la información de tiempo UTC. Usando esta información se genera la etiqueta de tiempo para el sistema de visualización. Para enviar esta información a dispositivos externos a la PMU el estándar requiere que esta información sea enviada en formato de tiempo UNIX. Este formato permite señalar un instante de tiempo mediante el número de segundos contados desde el 1 de enero de 1970. Este subproceso se ejecuta únicamente cuando se ha completado la recepción del mensaje del GPS.

2.2.1.2.4 Subrutina para leer comandos de dispositivos externos

La PMU debe estar en capacidad de recibir comandos predefinidos de dispositivos externos. Se debe mencionar que en el estándar IEEE C37.118.1 se especifican diferentes tasas de reporte de datos para la PMU. En la Tabla 2.12 se presentan las diferentes configuraciones en la tasa de reporte de datos, este parámetro se modifica mediante comandos.

Tabla 2.12. Tasa de reporte de muestras requeridas por la PMU

Frecuencia del Sistema	50Hz			60Hz					
Tasa de reporte de muestras	10	25	50	10	12	15	20	30	60

La subrutina mostrada en la Figura 2.30. permite determinar que instrucción está contenida en el mensaje recibido. Antes de analizar la trama completa se determina si existe coincidencia con los bytes de sincronización y se comprueba el estado de la trama mediante la revisión del checksum. Si la trama es correcta se extrae el comando enviado y se determina las operaciones que se requieren sean ejecutadas. Para identificar el comando seleccionado se usan indicadores.

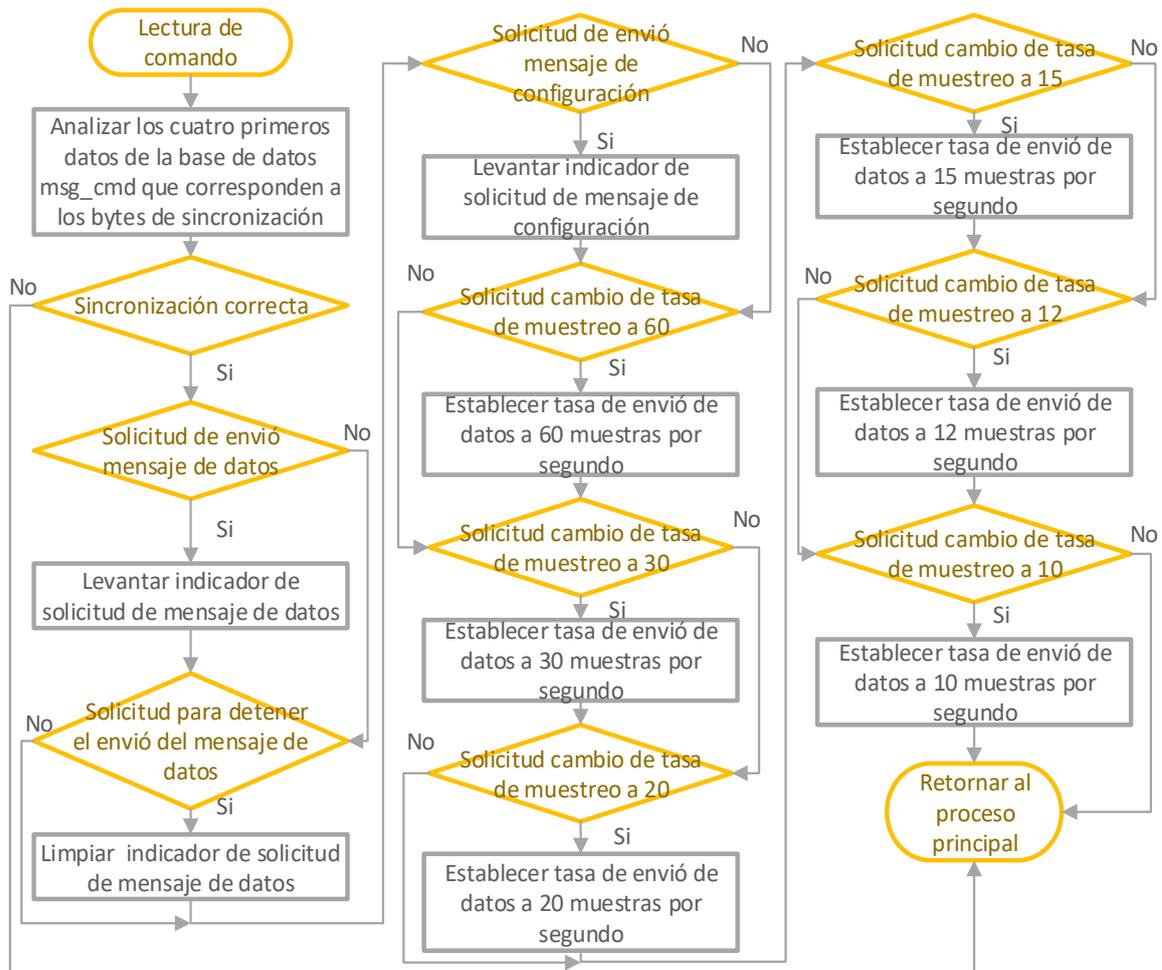


Figura 2.30. Diagrama de flujo de la subrutina para la lectura de comando

2.2.1.2.5 Subrutina para enviar el mensaje de datos

Los mensajes de datos se construyen de tal manera que puedan ser decodificados por dispositivos externos que manejan el protocolo de las PMUs. La información requerida en el mensaje es el tiempo UNIX y las mediciones realizadas. La rutina en la Figura 2.31 se ejecuta continuamente mientras el indicador que solicita el envío del mensaje de datos este activado. La información en el mensaje se codifica según el estándar IEEE C37.118.2 y se envía mediante el puerto serial UARTB.

Este proceso se ejecuta varias veces dependiendo de la tasa de muestreo establecida.

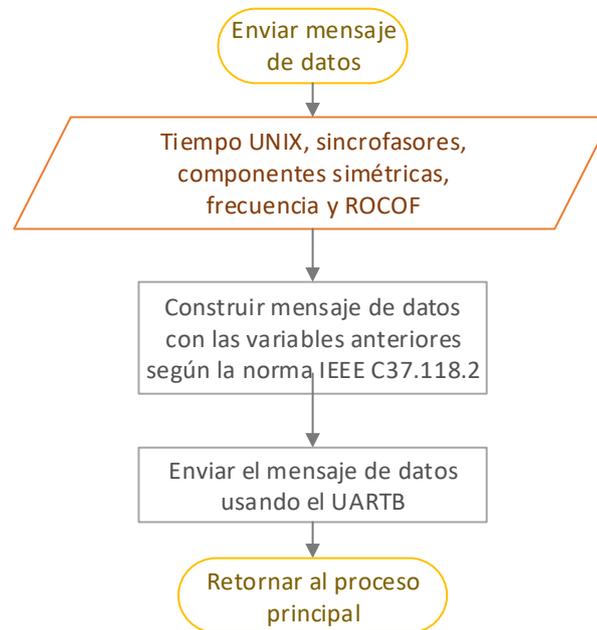


Figura 2.31. Diagrama de flujo de la subrutina para el envío de mensaje de datos
 2.2.1.2.6 Subrutina para enviar información al sistema de visualización

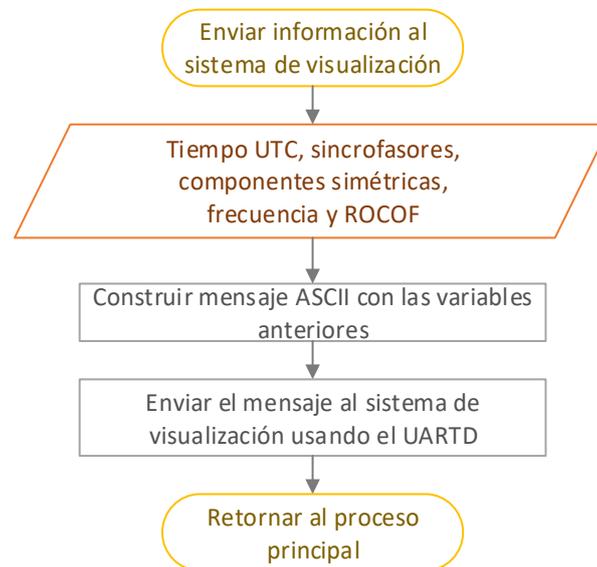


Figura 2.32. Diagrama de flujo de la subrutina para el envío de información al sistema de visualización

Para mostrar las mediciones realizadas se envía los datos de las estimaciones y el tiempo UTC al sistema de visualización según el proceso presentado en la Figura 2.32. El mensaje se codifica en código ASCII para ser transmitido mediante el puerto UARTD una vez cada segundo. Se utiliza una cabecera simple que contiene

bits de sincronización y un campo con el valor del checksum. Para que el sistema de visualización pueda validar el estado de la trama.

2.2.1.2.7 Subrutina para enviar el mensaje de configuración



Figura 2.33. Diagrama de flujo de la subrutina para el envío del mensaje de configuración

Para los dispositivos externos que trabajan según la estándar IEEE C37.118.2 puedan decodificar el mensaje de datos es necesario que primero reciban un mensaje de configuración. Este mensaje se envía como se presenta en la subrutina de la Figura 2.23. Requiere del tiempo en formato UNIX y se codifica según el estándar mencionado. Este mensaje define principalmente el número de fasores estimados, el tipo de fasor ya sea voltaje o corriente y si el fasor está en representado en formato polar o rectangular. Esta información se envía mediante el puerto UARTB.

2.2.1.2.8 Servicio de interrupciones CPU2

El servicio de interrupciones de la CPU2 se describe en la Figura 2.34. Estas interrupciones son ejecutadas cuando detectan un evento y permanecen en estado de espera mientras no se limpien manualmente. La interrupción pps_sync se ejecuta cuando se recibe el pulso por segundo del GPS y únicamente habilita el puerto serial UARTA para que reciba la información del GPS.

La información del GPS se recibe carácter a carácter mediante la interrupción receive_scia. Inicialmente se almacenan los seis primeros caracteres para determinar si el mensaje recibido es el que contiene la información requerida. Una

vez comprobado, el mensaje completo se almacena en una base de datos y se activa un indicador de recepción completa.

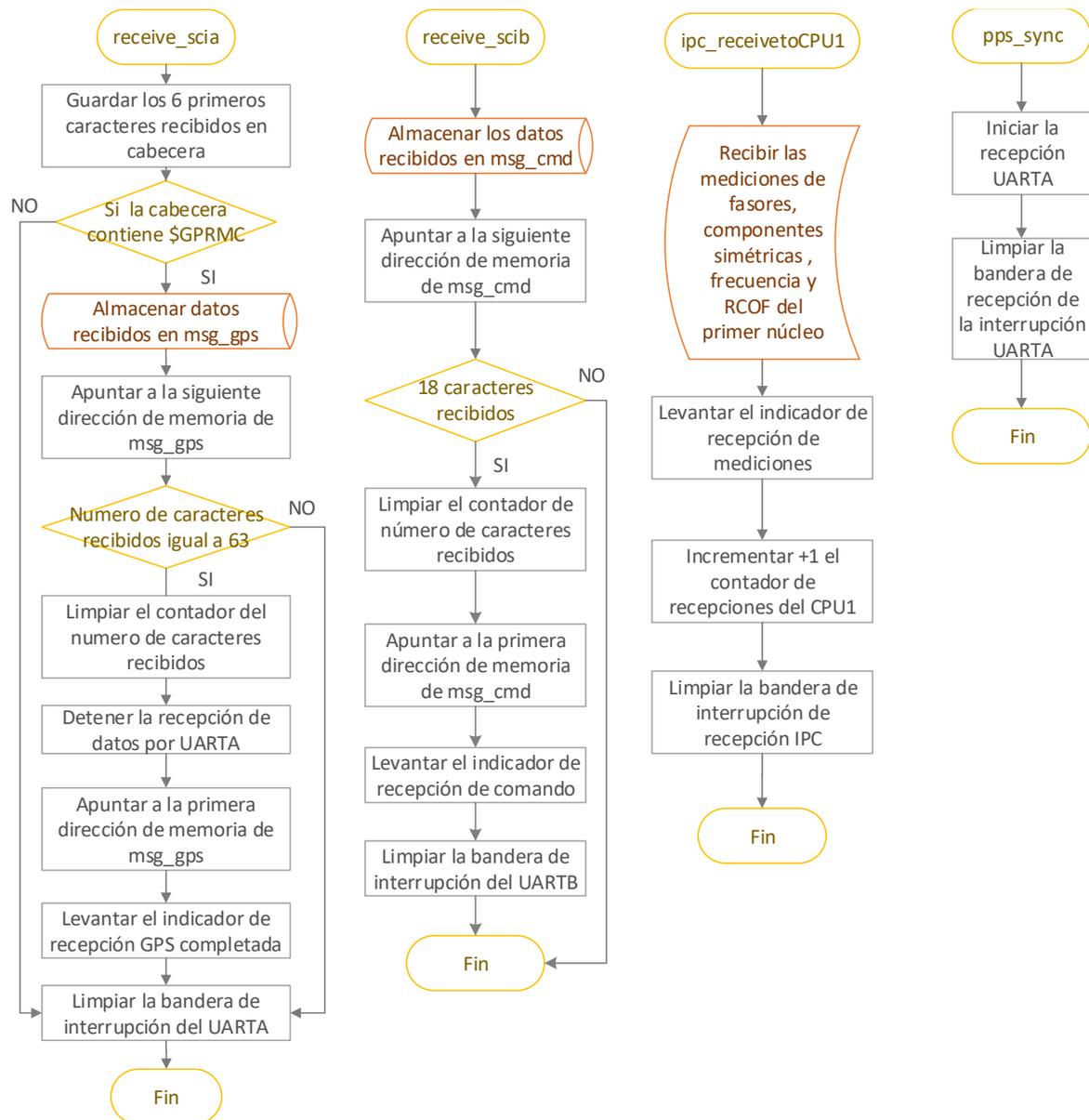


Figura 2.34. Diagrama de flujo del servicio de interrupciones de la CPU2

La interrupción `receive_scib` se ejecuta cuando se recibe un carácter en el UARTB. El mensaje recibido se almacena en una base de datos y se activa un indicador de mensaje recibido. En ambos casos en que se recibe información por el puerto serial se establece una longitud de trama estático para facilitar el proceso de transmisión. Mediante la interrupción `ipc_receiveCPU1` se obtiene las mediciones realizadas por la CPU1 y se habilita un indicador que muestra que las mediciones han sido recibidas para que se permita el envío de los mensajes de datos y los mensajes al sistema de visualización.

2.2.2 SOFTWARE PARA EL SISTEMA DE VISUALIZACIÓN

En el sistema de visualización se utiliza la tarjeta STM32F746 de STMicroelectronics. Para programar esta tarjeta se utiliza la plataforma de desarrollo MDK ARM v5. La cual brinda soporte para los microcontroladores ARM de la serie cortex. Esta plataforma permite la programación de dispositivos de distintos fabricantes en C/C++.

Los microcontroladores de STM pueden ser programados en distintas plataformas. Sin embargo, se escogió la plataforma mencionada anteriormente porque incluye librerías y componentes que facilitan la programación de los periféricos y la creación de interfaces gráficas en los dispositivos que incluyen la pantalla táctil lo cual facilita el desarrollo de la aplicación. [3]

2.2.2.1 Programa principal del sistema de visualización

En el programa principal del sistema de visualización mostrado en la Figura 2.35 Inicialmente se realizan las operaciones de configuración tanto del dispositivo como de los periféricos junto con las librerías que permiten el control de los mismos. Una vez que se inicia la operación de los periféricos se despliega un mensaje de presentación en la pantalla durante cinco segundos.

Posterior a la presentación inicial se abre una nueva pantalla donde se cargan las variables que permiten visualizar sincrofasores, componentes simétricas, frecuencia y ROCOF junto con las etiquetas de tiempo enviadas por el sistema de control. Se visualiza un icono que permite conocer el estado de conexión del receptor de GPS junto con una botonera que permite seleccionar entre mostrar sincrofasores o componentes simétricas.

Para la pantalla de visualización el programa ingresa en un lazo infinito. Cada vez que el indicador de mensaje recibido este activado se ejecutan las subrutinas que permiten visualizar las variables seleccionadas. La función táctil genera eventos, pero a diferencia de las interrupciones es necesario que el usuario determine si se ha producido un evento manualmente. Esta operación se realiza mientras no esté activada la bandera de mensaje recibido.

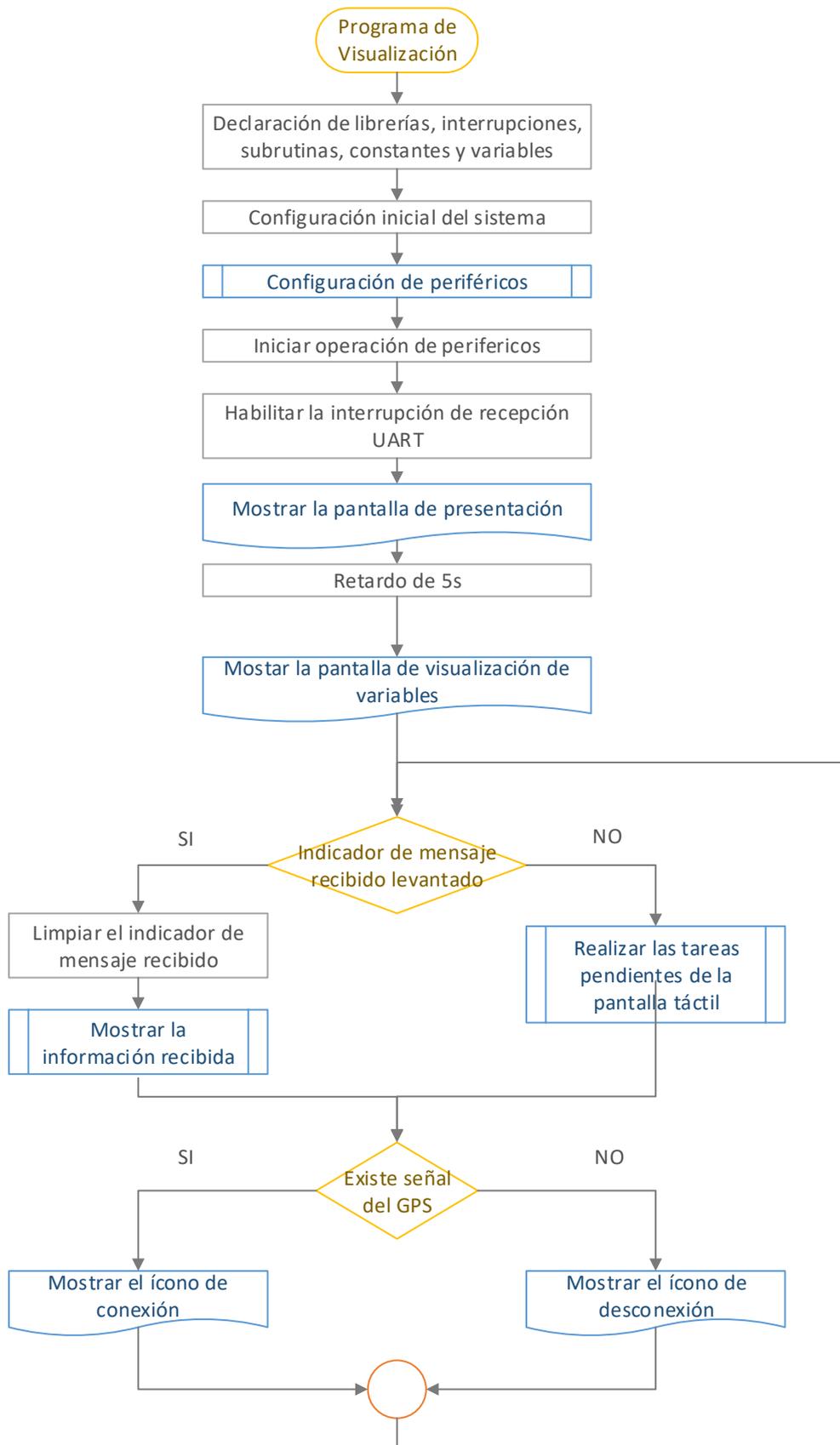


Figura 2.35. Diagrama de flujo de la rutina principal del programa del sistema de visualización

2.2.2.2 Subrutina para configurar los periféricos

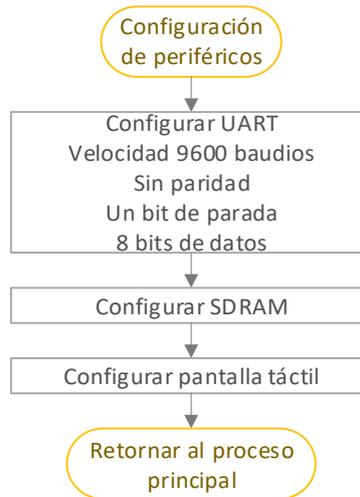


Figura 2.36. Diagrama de flujo de la subrutina para configurar los periféricos

Los periféricos usados y su configuración se pueden observar en el diagrama de la Figura 2.36 y son: el puerto de comunicación serial UART cuyos parámetros de operación deben ser configurados de la misma manera que en el sistema de control. La SDRAM que permite almacenar información en una memoria volátil externa al núcleo. Esta característica resulta necesaria porque la pantalla requiere una gran cantidad de memoria para trabajar. La pantalla táctil requiere que se configure los periféricos de comunicación para intercomunicación entre el procesador y el controlador de la pantalla.

2.2.2.3 Subrutina para mostrar la información recibida

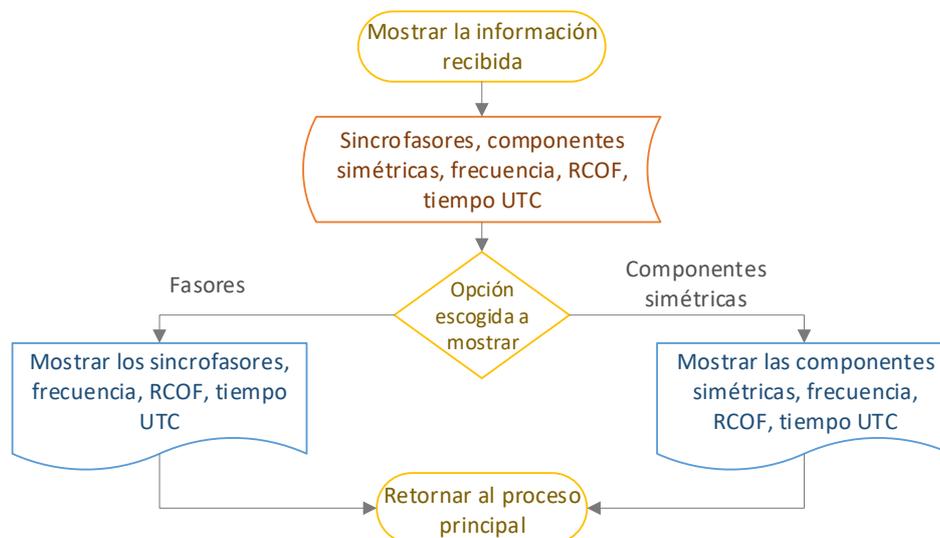


Figura 2.37. Diagrama de flujo de la subrutina para mostrar la información recibida

La información recibida se despliega en la pantalla según la rutina mostrada en la Figura 2.37. El mensaje recibido del sistema de control se decodifica para obtener las mediciones. Las variables de frecuencia, RCOF y la etiqueta de tiempo se visualizan permanentemente. Mientras que, según el indicador activo se pueden observar sincrofasores o componentes simétricas.

2.2.2.4 Subrutina para realizar las tareas pendientes de la pantalla táctil

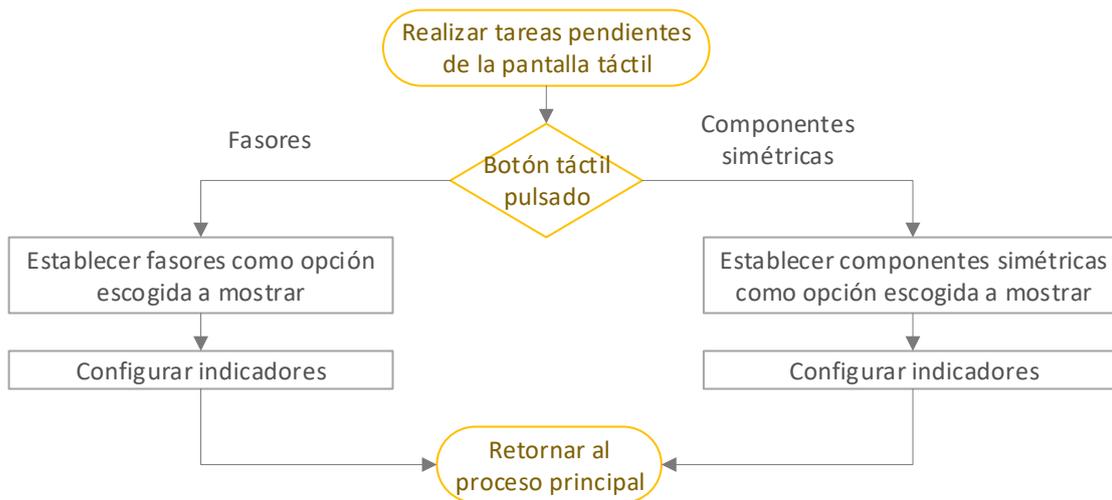


Figura 2.38. Diagrama de flujo de la subrutina para realizar las tareas pendientes de la pantalla

Esta subrutina mostrada en la Figura 2.38 se ejecuta frecuentemente porque permite determinar si ha sido pulsado uno de los botones táctiles que muestra la pantalla. Según el botón escogido se levanta un indicador correspondiente y se cambia las etiquetas y títulos que acompañan a las mediciones. De tal manera que el usuario pueda determinar si los datos que desea observar son sincrofasores o componentes simétricas.

2.2.3 SOFTWARE DE LA INTERFAZ GRÁFICA EN LA COMPUTADORA

Para visualizar los datos recibidos de la PMU en el computador en tiempo real se escogió la plataforma Labview que permite integrar dispositivos de hardware de distintos fabricantes y posibilita la creación de software de control y visualización mediante un lenguaje gráfico. Incluye varias funciones que facilitan la creación de programas. Mediante el diagrama de flujo de la Figura 2.39 se presenta un resumen del modo de operación del programa implementado para la interfaz gráfica que permite visualizar todas las mediciones realizadas por la PMU. [24]

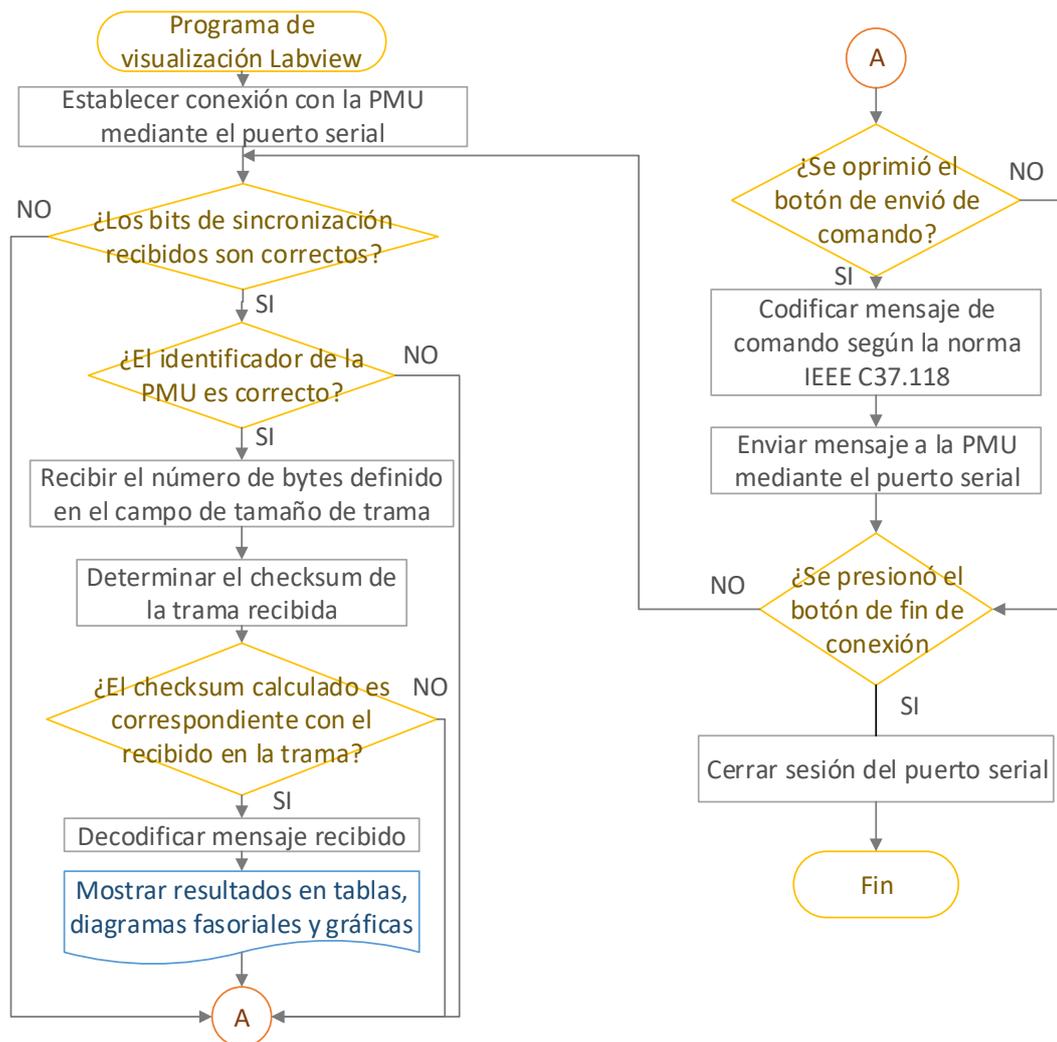


Figura 2.39. Diagrama de flujo del programa de la interfaz gráfica con la computadora

El paso inicial para comunicar el computador con esta PMU es establecer una sesión de conexión usando el puerto serial. Los parámetros de comunicación del puerto deben ser iguales a los configurados en la PMU. Mientras la conexión este establecida el programa determina si existen bytes almacenados. Cuando se detectan se procede a leer el puerto serial con el fin de determinar coincidencia de los bits de sincronización y el identificador único que se asigna a la PMU.

Cuando se ha comprobado que la coincidencia es correcta, se determina el estado de la trama mediante el checksum. Si el resultado es correcto se decodifica con la información recibida y se genera una tabla donde se visualizan todas las mediciones tomadas en un segundo con su respectiva etiqueta de tiempo. Con el propósito de facilitar el monitoreo del sistema bajo vigilancia se recurre a indicadores gráficos. Los cuales son: diagrama fasorial el mismo que permite

visualizar ágilmente la variación en sincrofasores y componentes simétricas. Y gráficas que indican la variación de magnitud, ángulo de fase, frecuencia y RCOF de cada fase de la red.

Es importante mencionar que debido a la gran cantidad de información que debe procesar el programa resultó necesario limitar la cantidad de ocasiones que los fasores se grafican en el diagrama fasorial. De la misma manera, las gráficas mencionadas anteriormente no pueden desplegarse al mismo tiempo. Por lo tanto, el usuario es el encargado de seleccionar que parámetro desea monitorear. Esta aplicación permite enviar comandos de configuración a la PMU codificados de acuerdo con el protocolo del estándar para habilitar o deshabilitar el envío de los mensajes de datos o establecer la tasa de transferencia de las mediciones. En la Figura 2.40 se puede observar la interfaz gráfica implementada.

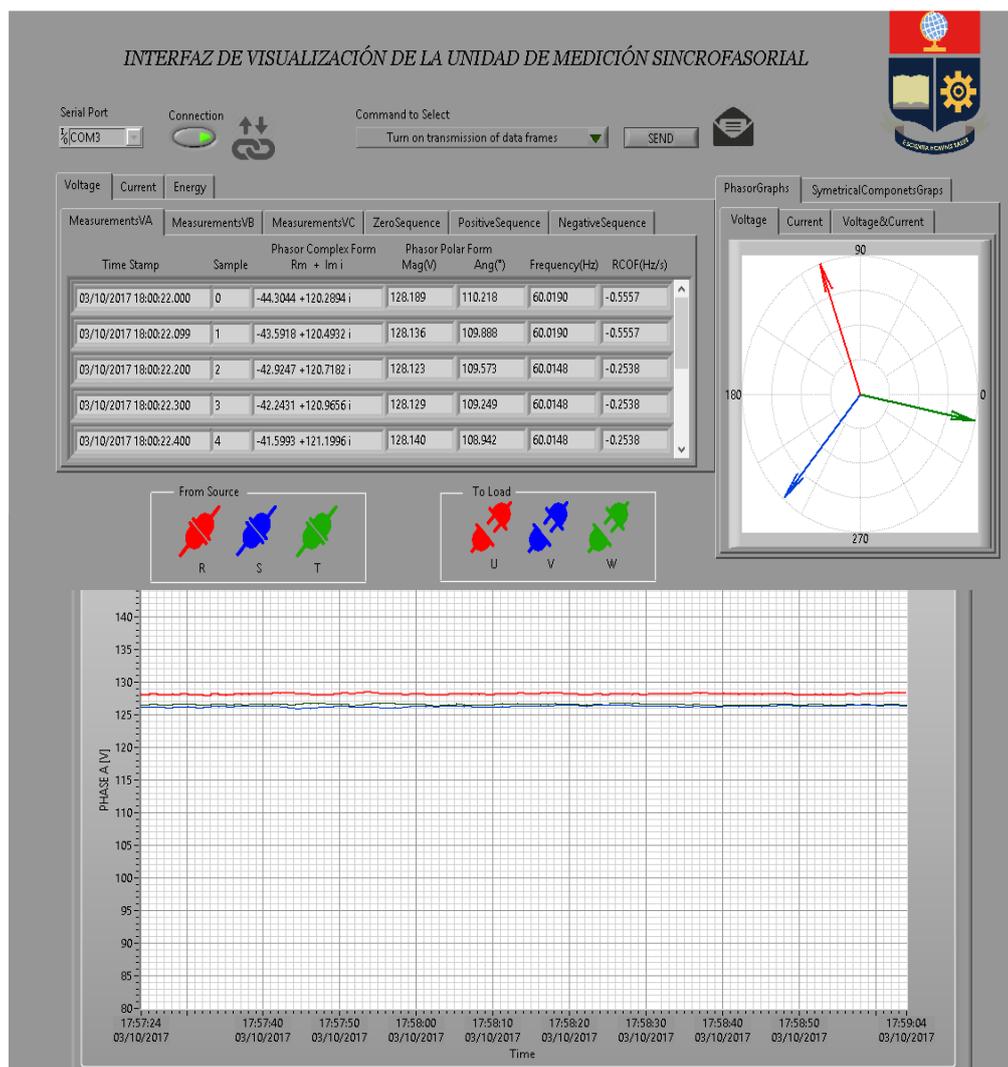


Figura 2.40. Interfaz gráfica implementada en Labview

2.3 COSTO FINAL DEL PROYECTO

El costo de implementar una red WAMS para monitorear un sistema eléctrico es muy elevado por el alto costo de los dispositivos que conforman el sistema. Si se considera únicamente el costo de la PMU se toma como referencia el modelo PMU0100 de la marca VIZIMAX que tiene un precio de \$10000. [45]

La PMU implementada en el presente proyecto está diseñada para monitorear una red de bajo voltaje. Presenta la ventaja de que su costo de fabricación está muy por debajo del precio de los equipos comerciales como se puede observar en la Tabla 2.. Sin embargo, se debe tomar en cuenta que un dispositivo comercial es más robusto y preciso por el hecho de que ya se lo fabrica en serie y ya tuvo un equipo de investigación dedicado a la implementación y construcción del mismo. Además, incluye otras funcionalidades que permiten monitorear una red de alto voltaje.

Tabla 2.13. Costo de fabricación de la PMU

Componente	Cantidad	Costo	Subtotal
Receptor de GPS	1	\$39.99	\$39.99
Antena de GPS	1	\$21.52	\$21.52
Sensores de corriente	3	\$20.92	\$62.76
Transformadores sensado voltaje	3	\$4.23	\$12.69
Transformadores fuentes	2	\$5.00	\$10.00
Módulo TTL-USB	1	\$20.00	\$20.00
Dispositivo de control	1	\$33.79	\$33.79
Dispositivo de visualización	1	\$50.00	\$50.00
Circuitos impresos	3	\$80.00	\$240.00
Carcasa de plástico	1	\$35.00	\$35.00
Elementos pasivos	varios	-	\$22.25
Circuitos integrados	varios	-	\$46.46
Costo de importación	-	-	\$200.00
Costo por montaje	-	-	\$100.00
Total			\$894.46

Para determinar el costo final del proyecto se debe tomar en cuenta el tiempo empleado en el diseño de hardware y software. Como se puede observar en la

Tabla 2.13 el costo final del proyecto es de \$8958.46. Si se compara con el costo de cada PMU comercial es evidente a pesar de que el costo del proyecto es menor no existe una diferencia de precio apreciable.

Sin embargo, se debe tomar en cuenta que a partir de la inversión inicial en el proyecto se pueden fabricar PMUs por una fracción del precio de un dispositivo comercial debido a que fabricando en serie ya no es necesario incluir de nuevo el costo de la investigación sino amortizar y dividir para la cantidad de fabricación en serie, con esto el costo es mucho menor. De hecho, se puede mencionar que el costo de fabricar circuitos impresos se reduce considerablemente cuando se incrementa la cantidad. Por lo tanto, al producir varios dispositivos el costo de fabricación por unidad se reduce.

Tabla 2.13. Costo final del proyecto

Determinación del costo de diseño de hardware y software	
Duración del proyecto	1 año 3 meses
Meses de trabajo	12
Días laborados por semana	4
Horas laborables por día	6
Costo de ingeniería por hora	\$7.00 por hora
Total de horas laboradas	1152
Costo final	\$8064.00
Costo total del proyecto	
Costo de fabricación	\$894.46
Costo de diseño de hardware y software	\$8064.00
Precio final:	\$8958.46

CAPÍTULO 3

PRUEBAS Y RESULTADOS

3.1 PRUEBAS CONVENCIONALES

Las pruebas convencionales se realizan tomando distintos valores de magnitud eficaz de voltaje y corriente para diferentes tipos de carga. Los resultados determinados son comparados con los valores obtenidos por los equipos de medición disponibles en el laboratorio de control de máquinas mostrados en la Figura 3.1. Con el propósito de validar la medición de magnitud de voltaje se utiliza el multímetro Fluke 87V que tiene una exactitud de $\pm 0.5\%$ y en el caso de la magnitud de corriente se usa en conjunto la punta de prueba de corriente Fluke 80i de exactitud $\pm 3\%$ y el osciloscopio Tektronix TDS2022C. [10]

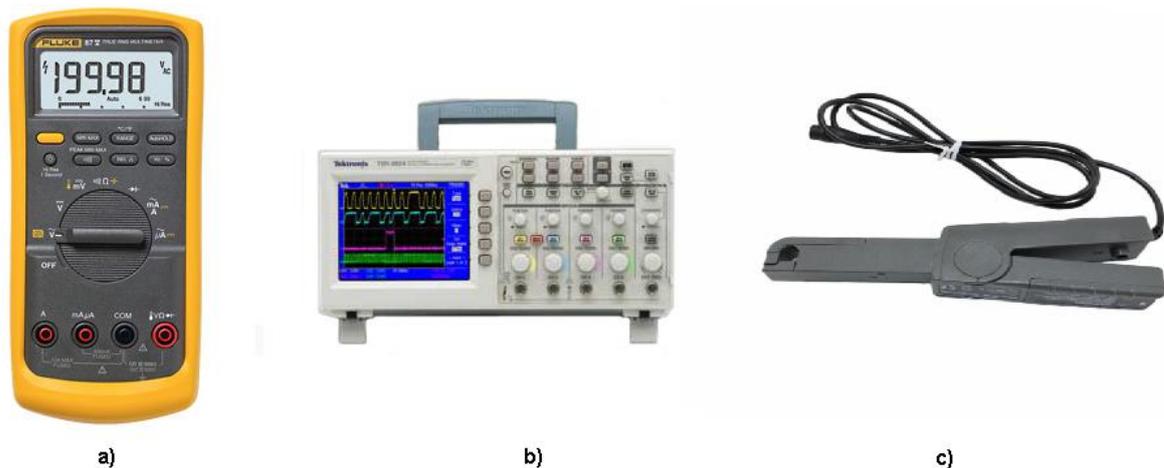


Figura 3.1. Equipos de medición: a) Multímetro FLUKE 87V, b) Osciloscopio Tektronix TDS2022C, c) Punta de prueba de corriente Fluke 80i [10]

Con los valores determinados por la PMU y los que entregan los equipos de medición mencionados anteriormente se puede efectuar una comparación para determinar el error en el valor estimado por el equipo desarrollado. Para cumplir con este objetivo se utiliza la ecuación (3.1) que define el error porcentual donde el valor real es correspondiente con el observado en los equipos de medición y el valor estimado es el calculado mediante la PMU. [27]

$$\%error = \frac{|Valor_{real} - Valor_{aproximado}|}{Valor_{real}} \quad (3.1)$$

3.1.1 PRUEBA DE VARIACIÓN DE VOLTAJE

El ensayo de variación de voltaje se efectúa sin carga. En esta prueba se utiliza un autotransformador que permite variar la magnitud de la señal de voltaje a la entrada de la PMU. El rango de variación es del 80 al 120% del valor nominal que es 120V obteniéndose los resultados mostrados en la Tabla 3.1.

Tabla 3.1. Resultados de las pruebas de variación de voltaje

Pruebas de variación de voltaje con carga resistiva								
Voltaje fase A (V)			Voltaje fase B (V)			Voltaje fase C (V)		
Valor Real	Valor Medido	Error%	Valor Real	Valor Medido	Error%	Valor Real	Valor Medido	Error%
85.4	84.852	0.642	85.1	84.748	0.414	85.6	85.087	0.599
90.5	90.061	0.485	90.2	89.802	0.441	90.1	89.456	0.715
95.1	94.776	0.341	95.3	94.875	0.446	95.3	94.774	0.552
100.2	99.925	0.274	100.1	99.782	0.318	100.3	99.509	0.789
105.1	104.63	0.447	105.6	105.31	0.278	105.1	104.28	0.777
110.8	110.638	0.146	110.8	110.47	0.296	110.5	109.69	0.736
115.3	114.962	0.293	115.2	114.89	0.270	115.3	114.62	0.586
120.7	120.271	0.355	120.9	120.54	0.296	120.3	119.86	0.364
125.2	124.96	0.192	125.9	125.64	0.210	125.4	124.59	0.647
130.5	130.008	0.377	130.6	130.22	0.290	130.6	129.78	0.629
135.4	134.838	0.415	135.4	134.92	0.354	135.4	134.43	0.717
140.3	139.818	0.344	140.2	139.71	0.353	140.2	139.24	0.685
145.2	144.632	0.391	145.2	144.72	0.330	145.2	144.39	0.561
Promedio:		0.362				0.330		

3.1.2 PRUEBA CON CARGA RESISTIVA

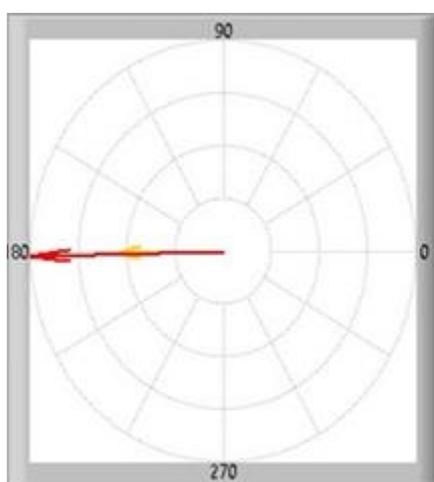
Debido a que el ángulo de fase entre fasores de voltaje y corriente depende de la carga. Para los ensayos de corriente se utilizan cargas de tipo resistivo, inductivo y capacitivo. En la prueba con carga resistiva se utilizan tres reóstatos conectados en configuración estrella con neutro que permiten variar el nivel de corriente en cada una de las fases.

El rango de variación se realiza entre el 40% al 200% del valor nominal que es 2A obteniéndose los resultados mostrados en la Tabla 3.2. De los resultados de esta prueba únicamente se toma en cuenta el valor RMS de la corriente porque el ángulo de fase entre voltaje y corriente no cambia con la variación del valor de la resistencia de carga.

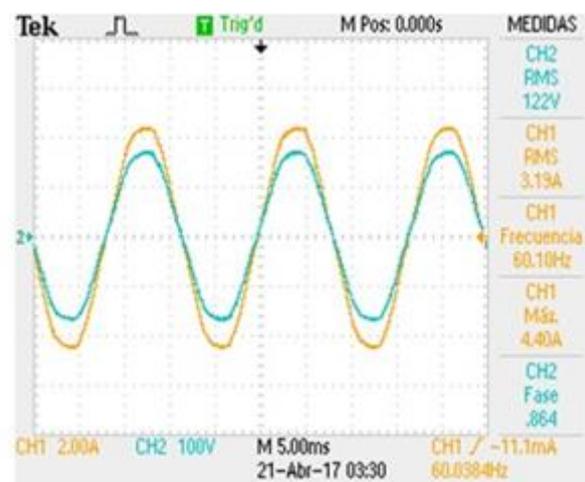
Tabla 3.2. Resultados de las pruebas de variación de corriente con carga resistiva

Pruebas de variación de corriente con carga resistiva								
Corriente fase A (A)			Corriente fase B (A)			Corriente fase C (A)		
Valor Real	Valor Medido	Error%	Valor Real	Valor Medido	Error%	Valor Real	Valor Medido	Error%
0.774	0.778	0.517	0.762	0.767	1.056	0.756	0.763	0.931
1.02	1.028	0.784	1.04	1.038	0.896	1.08	1.090	0.932
1.27	1.278	0.63	1.27	1.259	0.866	1.27	1.258	0.941
1.56	1.552	0.513	1.54	1.533	0.455	1.53	1.518	0.783
1.75	1.742	0.457	1.78	1.771	0.506	1.75	1.741	0.512
2	2.017	0.85	2.05	2.043	0.341	2.03	2.013	0.844
2.27	2.256	0.617	2.24	2.248	0.357	2.24	2.219	0.945
2.52	2.524	0.159	2.51	2.492	0.717	2.54	2.519	0.833
2.76	2.754	0.217	2.78	2.762	0.647	2.73	2.708	0.815
2.98	2.957	0.772	3.08	3.059	0.682	3.04	3.016	0.793
3.25	3.228	0.677	3.24	3.222	0.556	3.25	3.225	0.772
3.52	3.504	0.455	3.51	3.479	0.883	3.38	3.374	0.183
4.03	4004	0.645	4.09	4.068	0.538	4.09	4.065	0.614
Promedio:	0.561				0.654			0.761

Cuando la carga es resistiva se espera que el ángulo de fase entre las señales de voltaje y corriente sea 0 grados. Esta característica se observa en la Figura 3.2 tanto en las formas de onda obtenidas con el osciloscopio, así como en el diagrama fasorial que traza la PMU. Donde el indicador en rojo que representa al fasor voltaje se superpone al indicador amarillo que representa al fasor de corriente, ambos pertenecientes a la fase A.



a)



b)

Figura 3.2. Prueba carga resistiva: a) Diagrama fasorial, b) Formas de onda

3.1.3 PRUEBA CON CARGA INDUCTIVA

El ensayo con carga inductiva se lleva a cabo usando un banco de inductancias conectada en serie a un reóstato el cual permite variar la impedancia equivalente de la carga. De tal forma que se pueda cambiar la magnitud del fasor de corriente y su ángulo de fase con respecto del fasor de voltaje. Se utiliza la misma carga en cada fase de tal forma se obtengan resultados semejantes. De las pruebas llevadas a cabo se obtuvieron los resultados mostrados en la Tabla 3.3, Tabla 3.4 y Tabla 3.5 correspondientes a la fase A, B y C respectivamente.

Tabla 3.3. Resultados de las pruebas con carga inductiva fase A

Prueba con carga inductiva Fase A									
Voltaje(V)			Corriente(A)			Factor de potencia			
Valor real	Valor medido	Error%	Valor real	Valor medido	Error%	Valor real	Valor medido	Error%	
126	125.259	0.351	0.622	0.624	0.322	0.906	0.908	0.221	
126	125.184	0.331	0.823	0.827	0.486	0.835	0.839	0.479	
127	125.72	0.617	1.100	1.103	0.273	0.703	0.706	0.427	
126	125.572	0.419	1.250	1.258	0.640	0.595	0.602	1.176	
126	125.149	0.754	1.360	1.369	0.662	0.499	0.503	0.802	
126	124.969	0.423	1.500	1.501	0.067	0.319	0.323	1.254	
126	124.628	0.774	1.560	1.568	0.513	0.182	0.185	1.648	
126	125.215	0.307	1.580	1.571	0.570	0.096	0.097	1.571	
Promedio:		0.497				0.442			0.947

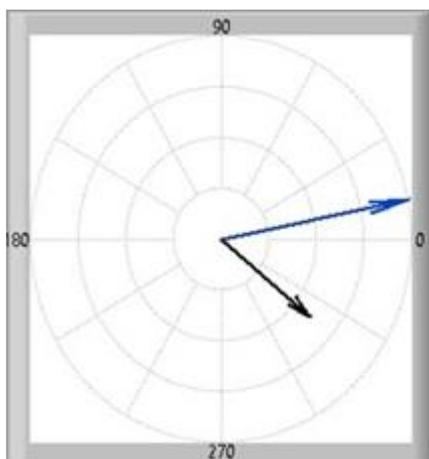
Tabla 3.4. Resultados de las pruebas con carga inductiva fase B

Prueba con carga inductiva Fase B									
Voltaje(V)			Corriente(A)			Factor de potencia			
Valor real	Valor medido	Error%	Valor real	Valor medido	Error%	Valor real	Valor medido	Error%	
124	123.081	0.420	0.607	0.612	0.824	0.907	0.908	0.110	
124	123.751	0.362	0.803	0.810	0.872	0.837	0.839	0.239	
124	122.807	0.642	1.070	1.077	0.654	0.704	0.707	0.426	
124	123.462	0.514	1.220	1.228	0.656	0.598	0.603	0.836	
124	123.468	0.589	1.330	1.338	0.602	0.503	0.507	0.795	
124	123.016	0.472	1.470	1.475	0.340	0.324	0.328	1.235	
123	122.987	0.335	1.530	1.532	0.131	0.188	0.187	0.532	
123	122.602	0.405	1.560	1.565	0.321	0.099	0.097	2.020	
Promedio:		0.467				0.550			0.774

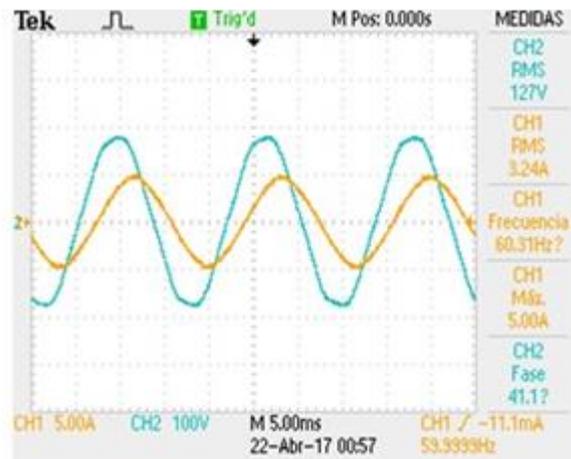
Tabla 3.5. Resultados de las pruebas con carga inductiva fase C

Prueba con carga inductiva Fase C									
Voltaje(V)			Corriente(A)			Factor de potencia			
Valor real	Valor medido	Error%	Valor real	Valor medido	Error%	Valor real	Valor medido	Error%	
123	122.542	0.291	0.608	0.605	0.493	0.905	0.907	0.221	
123	122.407	0.644	0.807	0.811	0.496	0.836	0.839	0.359	
124	122.984	0.418	1.070	1.078	0.748	0.702	0.704	0.285	
123	122.672	0.590	1.220	1.229	0.738	0.598	0.601	0.502	
123	122.458	0.360	1.330	1.340	0.752	0.500	0.505	1.000	
123	122.456	0.523	1.480	1.485	0.338	0.320	0.323	0.938	
123	122.452	0.607	1.530	1.526	0.261	0.184	0.183	0.543	
123	122.125	0.306	1.550	1.548	0.129	0.097	0.094	3.292	
Promedio:		0.467				0.494			0.893

Debido a que la carga es inductiva se espera que la señal de corriente este en retraso con respecto de la señal de voltaje. Este fenómeno se observa claramente en el diagrama fasorial obtenido por la PMU para la fase B mostrado en la Figura 3.2. Donde el indicador azul representa el fasor de voltaje mientras el indicador negro representa el fasor de corriente.



a)



b)

Figura 3.3. Prueba con carga inductiva: a) Diagrama fasorial, b) Formas de onda

A fin de efectuar los ensayos con carga trifásica inductiva se utiliza un motor trifásico. Sin embargo, es necesario limitar la corriente de arranque del motor para evitar que actúen las protecciones de sobrecorriente. Por este motivo se utilizan reóstatos variables que permiten el arranque resistivo del motor y la variación en la

impedancia de carga con lo cual se consigue diferentes niveles de desfase. Los resultados obtenidos para este ensayo se presentan en la Tabla 3.6.

Tabla 3.6. Resultados de las pruebas usando un motor trifásico como carga

Prueba con motor trifásico Fase A								
Voltaje(V)			Corriente(A)			Factor de potencia		
Valor real	Valor medido	Error%	Valor real	Valor medido	Error%	Valor real	Valor medido	Error%
124	123.521	0.467	0.961	0.966	0.520	0.792	0.795	0.379
124	123.412	0.474	1.040	1.035	0.481	0.755	0.759	0.530
124	123.951	0.200	1.150	1.143	0.609	0.711	0.716	0.703
124	124.095	0.245	1.270	1.266	0.315	0.647	0.652	0.773
125	123.997	0.643	1.370	1.365	0.365	0.588	0.593	0.850
125	123.728	0.620	1.530	1.524	0.392	0.322	0.327	1.553
124	123.652	0.361	1.740	1.729	0.383	0.387	0.379	2.067
124	122.832	0.541	1.910	1.900	0.524	0.249	0.241	3.213
Promedio:		0.444			0.449			1.259
Prueba con motor trifásico Fase B								
Valor real	Valor medido	Error%	Valor real	Valor medido	Error%	Valor real	Valor medido	Error%
122	121.582	0.587	0.947	0.95	0.317	0.79	0.787	0.380
122	121.265	0.357	1.030	1.022	0.777	0.75	0.748	0.267
122	121.341	0.377	1.120	1.113	0.711	0.699	0.695	0.572
122	120.968	0.601	1.230	1.223	0.569	0.644	0.639	0.776
123	122.621	0.470	1.330	1.335	0.376	0.582	0.577	0.859
123	122.482	0.340	1.470	1.468	0.136	0.484	0.478	1.240
122	121.775	0.511	1.640	1.652	0.732	0.374	0.364	2.674
123	122.039	0.376	1.810	1.822	0.663	0.242	0.234	3.306
Promedio:		0.452			0.535			1.259
Prueba con motor trifásico Fase C								
Valor real	Valor medido	Error%	Valor real	Valor medido	Error%	Valor real	Valor medido	Error%
123	121.925	0.551	0.971	0.968	0.309	0.792	0.789	0.379
121	119.628	0.888	1.050	1.046	0.381	0.753	0.749	0.531
121	120.402	0.329	1.160	1.155	0.431	0.703	0.698	0.711
122	121.218	0.314	1.260	1.266	0.476	0.643	0.639	0.622
121	120.504	0.492	1.370	1.364	0.438	0.578	0.573	0.865
121	120.652	0.370	1.540	1.528	0.779	0.477	0.472	1.048
121	120.348	0.374	1.720	1.730	0.581	0.346	0.338	2.312
121	120.56	0.446	1.890	1.886	0.212	0.215	0.208	3.256
Promedio:		0.471			0.451			1.216

En la Figura 3.4 se presenta el diagrama fasorial cuando la carga es un motor trifásico. Se observa un sistema trifásico balanceado donde los fasores de corriente están retrasados con respecto de su correspondiente fasor de voltaje. Este comportamiento es el esperado para una carga trifásica inductiva balanceada.

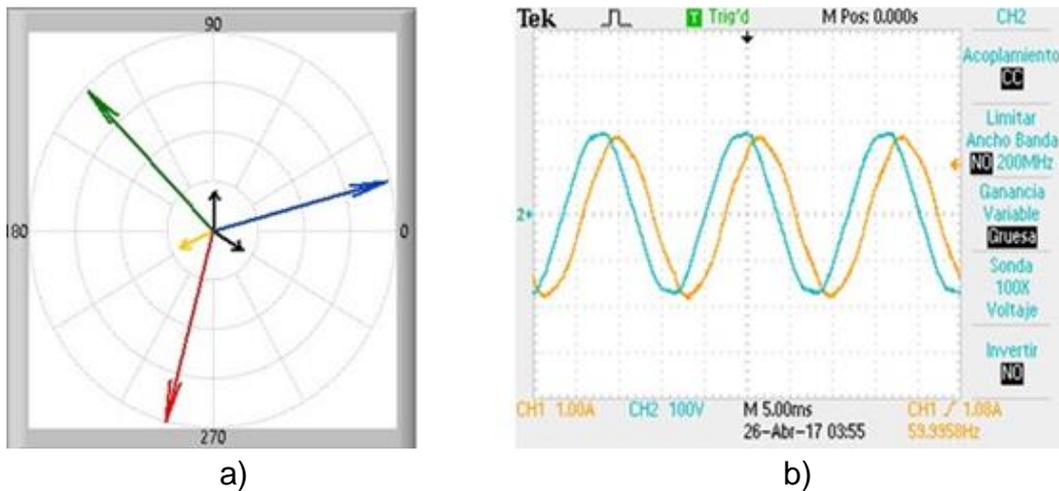


Figura 3.4. Prueba con motor trifásico como carga inductiva: a) Diagrama fasorial, b) Formas de onda

3.1.4 PRUEBA CON CARGA CAPACITIVA

En este ensayo se utiliza como carga un banco de capacitores en serie con un reóstato. De esta manera la carga tiene una impedancia variable y se puede variar el ángulo de fase obteniéndose los resultados mostrados en la Tabla 3.7, Tabla 3.8 y Tabla 3.9 respectivamente.

Tabla 3.7. Resultados de las pruebas con carga capacitiva para la fase A

Prueba con carga capacitiva Fase A								
Voltaje(V)			Corriente(A)			Factor de potencia		
Valor real	Valor medido	Error%	Valor real	Valor medido	Error%	Valor real	Valor medido	Error%
127	126.856	0.429	0.672	0.674	0.298	0.941	0.952	1.169
128	126.952	0.432	1.140	1.150	0.877	0.814	0.831	2.088
128	127.012	0.620	1.390	1.397	0.504	0.707	0.728	2.970
128	127.503	0.704	1.580	1.592	0.759	0.590	0.612	3.729
129	127.956	0.503	1.760	1.771	0.625	0.449	0.475	5.791
129	128.134	0.442	1.860	1.879	1.022	0.311	0.340	9.325
129	128.216	0.455	1.950	1.971	1.077	0.118	0.131	11.017
128	127.344	0.672	1.970	1.942	1.421	0.034	0.052	52.047
Promedio:		0.532			0.823			11.017

Tabla 3.8. Resultados de las pruebas con carga capacitiva para la fase B

Prueba con carga capacitiva Fase B								
Voltaje(V)			Corriente(A)			Factor de potencia		
Valor real	Valor medido	Error%	Valor real	Valor medido	Error%	Valor real	Valor medido	Error%
124	124.569	0.216	0.661	0.664	0.454	0.939	0.950	1.171
124	124.081	0.176	1.120	1.130	0.893	0.812	0.829	2.094
125	124.421	0.063	1.360	1.368	0.588	0.707	0.726	2.687
125	123.921	0.545	1.560	1.573	0.833	0.588	0.611	3.912
125	124.318	0.146	1.730	1.740	0.578	0.445	0.473	6.292
125	125.48	0.304	1.840	1.859	1.033	0.311	0.342	9.968
126	125.784	0.067	1.920	1.942	1.146	0.112	0.128	14.286
126	125.372	0.340	1.960	1.941	0.969	0.031	0.051	66.124
Promedio:		0.232			0.812			13.317

Tabla 3.9. Resultados de las pruebas con carga capacitiva para la fase C

Prueba con carga capacitiva Fase C								
Voltaje(V)			Corriente(A)			Factor de potencia		
Valor real	Valor medido	Error%	Valor real	Valor medido	Error%	Valor real	Valor medido	Error%
125	124.21	0.556	0.663	0.667	0.603	0.940	0.951	1.170
125	124.35	0.603	1.130	1.141	0.973	0.814	0.834	2.457
126	124.86	0.593	1.370	1.378	0.584	0.709	0.731	3.103
125	124.59	0.650	1.560	1.571	0.705	0.589	0.616	4.584
125	124.42	0.627	1.730	1.743	0.751	0.447	0.471	5.369
125	124.48	0.659	1.840	1.859	1.033	0.312	0.342	9.615
125	124.62	0.626	1.920	1.942	1.146	0.116	0.132	13.793
125	124.32	0.788	1.960	1.937	1.173	0.033	0.052	60.000
Promedio:		0.638			0.871			12.511

Cuando la carga es capacitiva se espera que la señal de corriente se adelante a la señal de voltaje. Esta característica se puede observar en la Figura 3.5 que corresponde a la fase C tanto en las formas de onda, así como en el diagrama fasorial. En el cual se observa como el fasor de corriente representado por el indicador en color negro anticipa al fasor de voltaje representado por el indicador de color verde. Es evidente al visualizar en las formas de onda que la señal de corriente se encuentra distorsionada. Este fenómeno es consecuencia de la carga capacitiva usada.

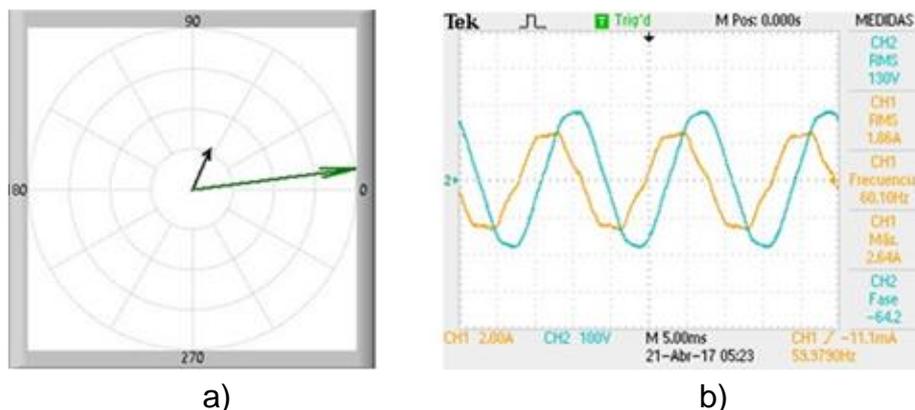


Figura 3.5. Prueba con carga capacitiva: a) Diagrama fasorial, b) Formas de onda

3.1.5 PRUEBA CON VARIACIÓN DE FRECUENCIA

A fin de conseguir señales con distintos valores de frecuencias se utiliza un generador de funciones. De esta manera la señal utilizada sea sinusoidal con frecuencia variable. Sin embargo, el problema de usar este equipo está en que la amplitud máxima que es capaz de generar es de 8V. Bajo estas condiciones se obtuvieron los resultados mostrados en la Tabla 3.10.

Tabla 3.10. Resultados de las pruebas de variación de frecuencia

Prueba de variación de frecuencia					
Voltaje(V)			Frecuencia(Hz)		
Valor Real	Valor Medido	Error %	Valor Real	Valor Medido	Error %
7.85	7.752	1.248	57.80	57.8912	0.158
7.85	7.745	1.338	58.48	58.4725	0.013
7.78	7.701	1.015	58.82	58.9002	0.136
7.71	7.602	1.401	59.45	59.4378	0.021
7.75	7.678	0.929	60.02	60.0425	0.037
7.71	7.632	1.012	60.39	60.3852	0.008
7.74	7.639	1.305	60.75	60.7739	0.039
7.61	7.499	1.459	61.43	61.3458	0.137
7.64	7.551	1.165	61.80	61.8099	0.016
Promedio:		1.213			0.069

3.1.6 ANÁLISIS DE RESULTADOS PARA LAS PRUEBAS CONVENCIONALES

Una vez concluidas las pruebas de voltaje y corriente con las distintas cargas se obtuvieron los resultados mostrados en las tablas anteriores. En la Figura 3.6 se presenta el porcentaje de error obtenido en la prueba de medición de voltaje. Los

niveles conseguidos son inferiores al 1%. Los errores tienen un comportamiento aleatorio porque la red eléctrica constituye un fenómeno intrínsecamente variable. Sin embargo, se puede observar como en la fase C ocurren errores más pronunciados en la medición de voltaje. Esto como consecuencia del ajuste de ganancia digital usado para convertir las muestras en valores reales aproximados.

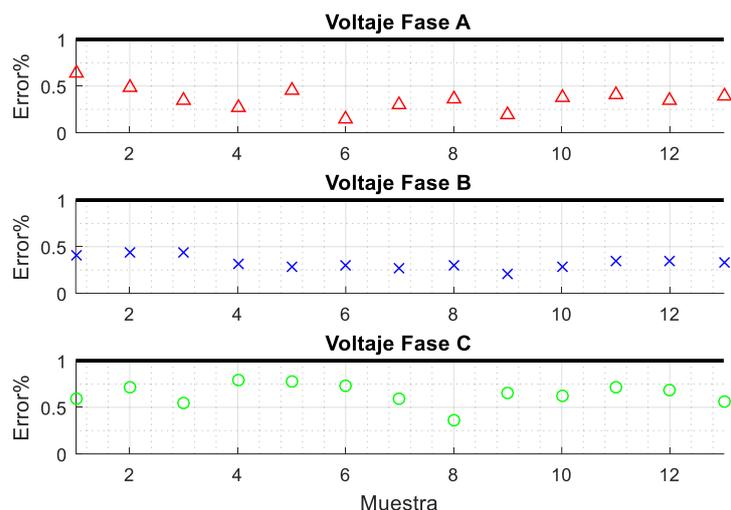


Figura 3.6. Errores en la medición de voltaje RMS

Examinando la Figura 3.7 se observa como el error en la medición de corriente es mayor que en el caso de la prueba de voltaje. Este resultado se obtiene porque la magnitud de corriente determinada es pequeña y por lo tanto es más difícil cuantificar su valor exacto. Los errores son aleatorios por efecto de la red eléctrica oscilante, no obstante, el porcentaje de error permanece por debajo del 1%.

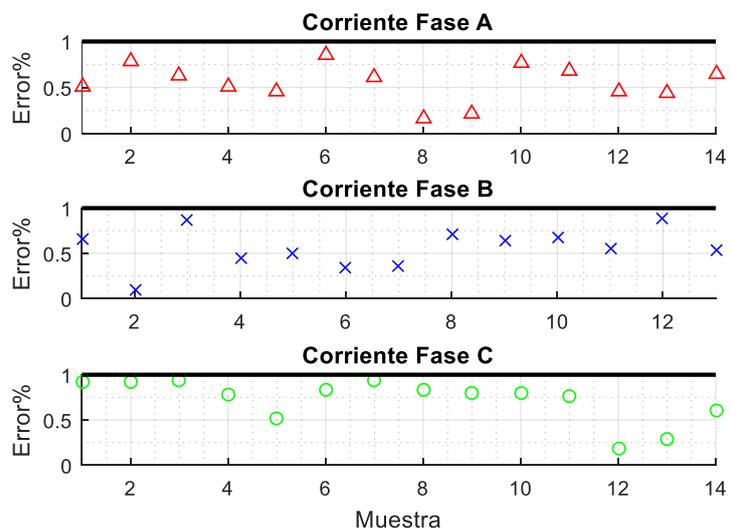


Figura 3.7. Errores en la medición de corriente RMS con carga resistiva

Con carga inductiva se obtienen porcentajes de error con el mismo patrón aleatorio que con carga resistiva. En la Figura 3.8 se aprecia que la imprecisión es mayor en el ensayo con el motor trifásico. Este suceso es causado porque la señal de corriente se deforma ligeramente por las resistencias usadas en el arranque del motor.

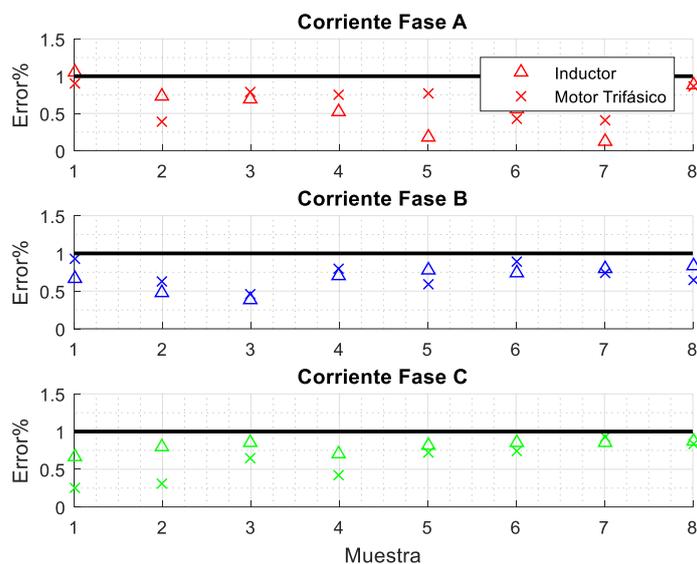


Figura 3.8. Errores en la medición de corriente RMS con carga inductiva

Según la variación de error que se muestra en la Figura 3.9 correspondiente a la carga capacitiva. Conforme aumenta la corriente se incrementa la desviación entre la medición y su valor real. Este comportamiento se aprecia en las muestras 6, 7 y 8 que son de valores de corriente más altos. La causa del error es la distorsión de la señal de corriente.

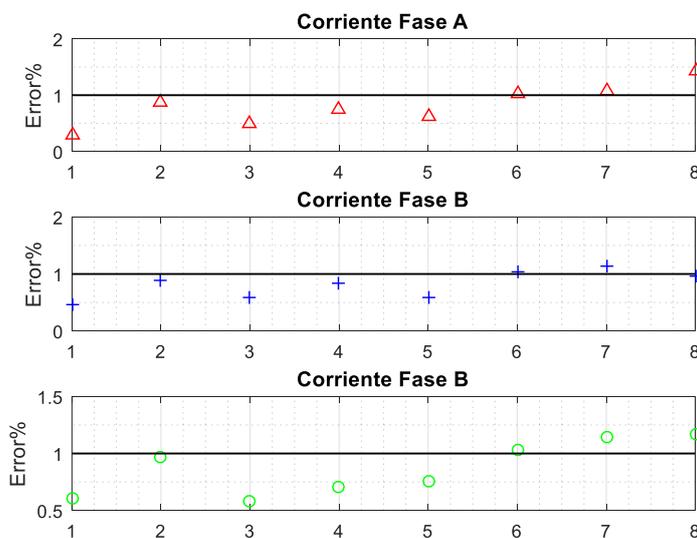


Figura 3.9. Errores en la medición de corriente RMS con carga capacitiva

La Figura 3.10 muestra como el error puede llegar hasta un porcentaje del 5% para las cargas inductivas y hasta un 60% con carga capacitiva. El ángulo estimado es sensible a la distorsión de la señal. Este efecto es evidente en la muestra 8 de la carga capacitiva donde la señal está muy distorsionada. Por otra parte, con el incremento del ángulo de fase disminuye el factor de potencia. De tal manera que las desviaciones del valor real provocan errores más pronunciados.

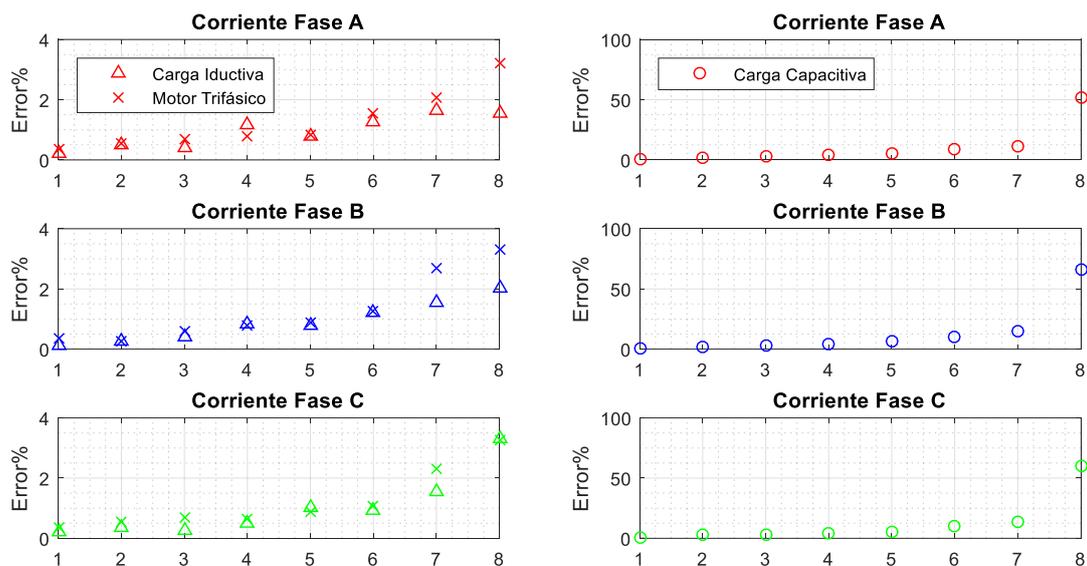


Figura 3.10. Errores en el factor de potencia determinado

En la Figura 3.11 se presenta el porcentaje error obtenido en la prueba de frecuencia. Se observa que el error no supera el 0.2% y la variación en la desviación es aleatoria porque la frecuencia oscila constantemente. Este parámetro de medida es más preciso porque el método empleado no requiere efectuar cálculos complejos como es el caso de los fasores. Si no que depende de la exactitud con que el DSP determina el tiempo entre los pulsos generados por los cruces por cero.

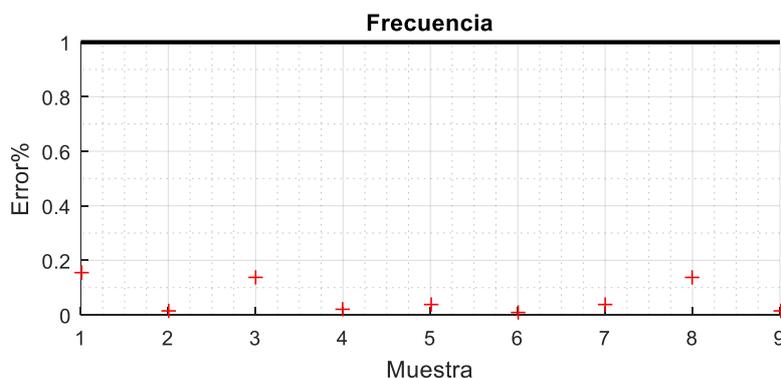


Figura 3.11. Error en la medición de frecuencia

3.2 PRUEBAS PARA SINCRÓFASORES REFERENTES A LA NORMA IEEE C37.118

3.2.1 CRITERIOS DE EVALUACIÓN PARA SINCRÓFASORES

En la norma IEEE C37.118.1 se establece como convención para evaluar la medición de los sincrofases el emplear una relación que permita comparar en conjunto magnitud y fase. Este objetivo se consigue usando una cantidad que representa el error total del vector (por sus siglas en inglés TVE, Total Vector Error). El TVE es una expresión que indica la diferencia entre un fasor teórico y el estimado por la PMU en un mismo instante de tiempo bajo condiciones conocidas y está definido como sigue:

$$TVE(\%) = \sqrt{\frac{(\bar{X}_r - X_r)^2 + (\bar{X}_i - X_i)^2}{(X_r - X_i)^2}} * 100\% \quad (3.2)$$

Donde: \bar{X}_r , \bar{X}_i representan la componente real e imaginaria para el vector del sincrofasor estimado por la PMU y X_r , X_i son las componentes del vector del sincrofasor teórico. Usando el TVE para evaluar el error en la estimación se deben realizar distintas pruebas bajo los parámetros mencionados en la Tabla 3.11. Cada uno de los ensayos realizados se efectúa manteniendo constantes los parámetros excepto el cual se encuentra bajo análisis. [15]

Tabla 3.11. Condiciones de evaluación de acuerdo con la norma IEEE C37.118.1 [15]

Parámetros de evaluación	Condiciones de referencia	Error permisible			
		Clase P		Clase M	
		Rango	TVE (%)	Rango	TVE (%)
Frecuencia	60Hz	±2Hz	1.0	±5Hz	1.0
Magnitud de voltaje	120V	80% al 120% de referencia	1.0	10% al 200% de referencia	1.0
Magnitud de corriente	2A	10% al 200% de referencia	1.0	10% al 200% de referencia	1.0
Ángulo de Fase	0°	± 180°	1.0	± 180°	1.0
Distorsión Armónica	< 0.2%	1% de cada armónico hasta el 50th	1.0	10% de cada armónico hasta el 50th	1.0
Interferencia	< 0.2%	-	-	10% de la señal de entrada	1.3

Con el objetivo de comprobar que este equipo cumple con las condiciones de evaluación de la norma IEEE C37.118.1 se llevaron a cabo ensayos que permitan clasificar a este equipo como PMU de clase P. Para poder efectuar las pruebas mencionadas en la Tabla 3.11 es necesario usar un generador de señales que se encuentre sincronizado con la señal de GPS.

El generador de funciones se simula mediante un sistema embebido que permite obtener por medio de convertidores digital-análogo señales sinusoidales similares a las que se espera encontrar en las salidas del sistema de acondicionamiento. Los parámetros que definen estas señales pueden ser configuradas por el usuario. Las señales están sincronizadas con el receptor de GPS e ingresan directamente al ADC del sistema de control de tal manera que se efectúen los cálculos correspondientes con las estimaciones fasoriales.

3.2.2 PRUEBAS DE VARIACIÓN DE MAGNITUD

Para efectuar el ensayo de variación de magnitud las señales de prueba deben mantener la frecuencia constante en 60Hz, no poseer armónicos o interferencia y el ángulo de fase debe permanecer en 0°. Se simula la variación de la amplitud entre el 80% al 120% del valor nominal para la señal de voltaje y entre el 10% al 200% para la señal de corriente. Estos ensayos se realizan en pasos del 5% para las pruebas de voltaje y en pasos de 10% para las pruebas de corriente obteniéndose los resultados presentados en la Tabla 3.12 y Tabla 3.13.

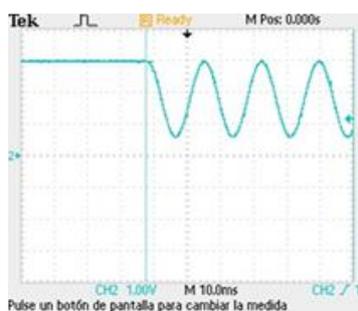
Tabla 3.12. TVE determinado mediante las pruebas con variación de magnitud de voltaje

Variación de magnitud de voltaje					
Voltaje %	Fasor Teórico		Fasor Calculado		TVE%
	Rm(V)	Im(V)	Rm(V)	Im(V)	
80	96	0	96.335	-0.016	0.349
85	102	0	102.082	-0.066	0.103
90	108	0	107.744	-0.043	0.240
95	114	0	113.425	-0.053	0.507
100	120	0	120.033	-0.078	0.071
105	126	0	125.792	-0.044	0.169
110	132	0	131.957	-0.068	0.061
115	138	0	138.201	-0.057	0.151
120	144	0	143.652	-0.069	0.246
Promedio:					0.206

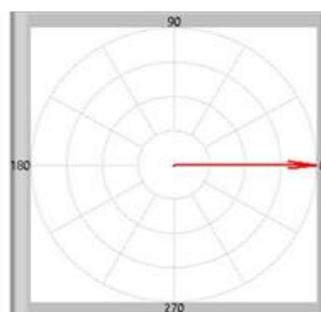
Tabla 3.13. TVE determinado mediante pruebas con variación de magnitud de corriente

Variación de magnitud de corriente					
Corriente %	Fasor Teórico		Fasor Calculado		TVE%
	Rm(V)	Im(V)	Rm(V)	Im(V)	
10	0.20	0	0.202	-0.0012	1.166
20	0.40	0	0.399	-0.0042	1.079
30	0.60	0	0.602	-0.0048	0.867
40	0.80	0	0.799	-0.0042	0.540
50	1.00	0	1.006	-0.0045	0.750
60	1.20	0	1.205	-0.0039	0.528
70	1.40	0	1.405	-0.0045	0.480
80	1.60	0	1.603	-0.0061	0.425
90	1.80	0	1.806	0.0054	0.448
100	2.00	0	2.003	-0.0063	0.349
110	2.20	0	2.214	-0.0042	0.664
120	2.40	0	2.404	0.0041	0.239
130	2.60	0	2.601	0.0072	0.280
140	2.80	0	2.795	0.0074	0.329
150	3.00	0	3.003	0.0126	0.432
160	3.20	0	3.214	0.0075	0.496
170	3.40	0	3.381	0.0046	0.575
180	3.60	0	3.612	-0.0125	0.481
190	3.80	0	3.815	-0.0045	0.412
200	4.00	0	4.015	0.0125	0.488
Promedio:					0.551

En la Figura 3.12a se observa la señal patrón generada por el DAC, es evidente que la señal se produce una vez que se recibe el pulso por segundo del GPS de tal manera que los fasores calculados tengan un ángulo de fase teórico de 0° . El diagrama fasorial en la Figura 3.12b muestra el fasor resultante obtenido por la PMU.



a)



b)

Figura 3.12. Señal patrón para la prueba de variación de magnitud: a) Formas de onda, b) Diagrama fasorial obtenido

3.2.3 PRUEBAS DE VARIACIÓN DEL ÁNGULO DE FASE

En los ensayos de variación del ángulo de fase se mantiene constante la amplitud de la señal en el valor nominal de 120V para el voltaje, en 2A para la corriente y la frecuencia nominal para ambas señales en 60Hz. Las señales usadas deben estar libres de contenido armónico. El ángulo de fase debe cambiar entre ± 180 grados. Usando pasos de 45 grados en el rango de variación definido anteriormente se obtiene el TVE como se muestra en la Tabla 3.14 para el voltaje y en la Tabla 3.15 para la corriente.

Tabla 3.14. TVE de voltaje determinado mediante las pruebas con variación del ángulo de fase

Variación de ángulo de fase voltaje					
Ángulo °	Fasor Teórico		Fasor Calculado		TVE%
	Rm(V)	Im(V)	Rm(V)	Im(V)	
180	-120	0	-120.095	0.0678	0.097
135	-84.85	84.85	-84.804	84.953	0.094
90	0	120	0.0472	120.097	0.090
45	84.85	84.85	84.809	84.8723	0.039
-45	84.85	-84.9	84.826	-84.958	0.092
-90	0	-120	0.046	-120.118	0.106
-135	-84.85	-84.9	-84.845	-84.897	0.039
-180	-120	0	-120.024	0.0711	0.063
Promedio:					0.078

Tabla 3.15. TVE de voltaje determinado mediante las pruebas con variación del ángulo de fase

Variación de ángulo de fase corriente					
Ángulo °	Fasor Teórico		Fasor Calculado		TVE%
	Rm(V)	Im(V)	Rm(V)	Im(V)	
180	-2	0	-2.003	0.006	0.335
135	-1.414	1.414	-1.410	1.420	0.361
90	0	2.012	0.003	2.003	0.472
45	1.414	1.414	1.421	1.411	0.381
-45	1.414	-1.41	1.405	-1.419	0.515
-90	0	-2	-0.007	-2.005	0.430
-135	-1.414	-1.414	-1.419	-1.422	0.472
-180	-2	0	-1.999	0.010	0.507
Promedio:					0.434

En la Figura 3.13a se observa una de las señales patrón usadas para realizar las pruebas mencionadas. Se puede visualizar como la señal de prueba empieza desfasada -90 grados a partir del pulso del GPS recibido. El fasor correspondiente a la señal de prueba es determinado por la PMU y se observa en el diagrama fasorial en la Figura 3.13b.

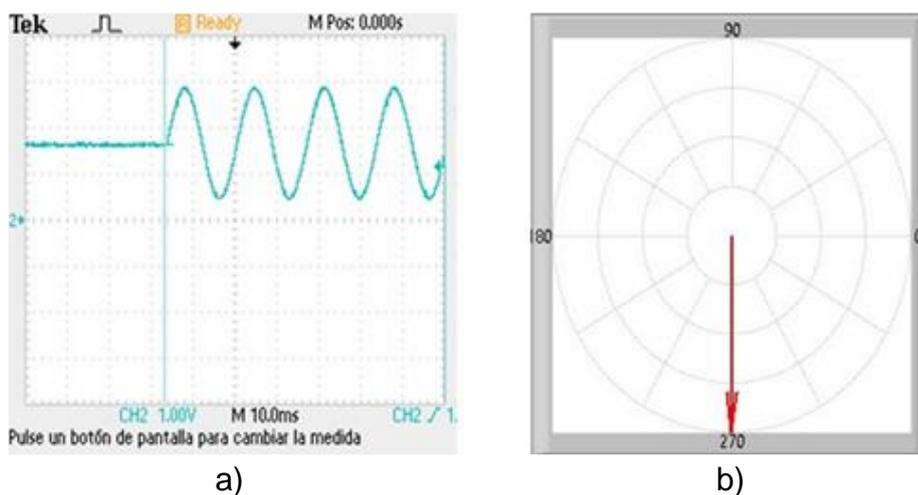


Figura 3.13. Señal patrón para la prueba de variación de ángulo de fase: a) Formas de onda, b) Diagrama fasorial obtenido

3.2.4 PRUEBAS DE VARIACIÓN DE FRECUENCIA

Con el propósito de efectuar los ensayos de cambio en frecuencia se mantiene el voltaje constante en el valor nominal a 120V, la corriente en 2A y el ángulo de fase para ambas señales en 0 grados. Los límites de variación están entre 58 a 62Hz. Las pruebas se realizan con una tasa de cambio de 0.5Hz en el rango establecido. Los resultados se presentan en la Tabla 3.16 y Tabla 3.17 respectivamente.

Tabla 3.16. TVE de voltaje determinado mediante las pruebas con variación frecuencia

Variación de frecuencia voltaje					
Frecuencia (Hz)	Fasor Teórico(V)		Fasor Calculado(V)		TVE%
58	120	0	119.576	0.523	0.561
58.5	120	0	119.854	0.476	0.415
59	120	0	119.544	0.442	0.529
59.5	120	0	119.894	0.758	0.638
60.5	120	0	120.075	0.4212	0.357
61	120	0	119.938	0.5195	0.436
61.5	120	0	119.792	0.7374	0.638
62	120	0	119.665	0.521	0.516
Promedio:					0.511

Tabla 3.17. TVE de voltaje determinado mediante las pruebas con variación frecuencia

Variación de frecuencia corriente					
Frecuencia (Hz)	Fasor Teórico(V)		Fasor Calculado(V)		TVE%
58	2.00	0	1.9852	0.0049	0.780
58.5	2.00	0	1.9997	0.0079	0.395
59	2.00	0	1.9976	0.0096	0.495
59.5	2.00	0	1.9931	0.0038	0.394
60.5	2.00	0	2.0045	0.0079	0.455
61	2.00	0	1.9984	0.0147	0.739
61.5	2.00	0	1.9968	0.0118	0.611
62	2.00	0	1.9915	0.0141	0.823
Promedio:					0.586

Si se examinan los fasores mostrados en las Figura 3.14 y Figura 3.15. Se puede notar que para el primer fasor estimado la magnitud y ángulo de fase están bastante próximos con los valores nominales comprobando que el fasor de la señal es independiente de la frecuencia. Una característica importante que se puede percibir cuando la frecuencia es distinta de la nominal es la rotación en el ángulo de fase de los fasores subsiguientes al primer fasor estimado. Cuando la frecuencia es superior a 60Hz la rotación ocurre en sentido anti-horario. Si es menor que dicha frecuencia la rotación ocurre en sentido horario.

MeasurementsVC	ZeroSequence	PositiveSequence	Negative
Phasor Complex Form Rm + Im i	Phasor Polar Form Mag(V) Ang(°)		Frequency(Hz)
119.7920 +0.7374 i	119.794	0.353	61.5000
118.2478 +19.2805 i	119.809	9.261	61.5000
113.8773 +37.2908 i	119.828	18.132	61.5000

Figura 3.14. Fasores calculados de una señal con una frecuencia superior a 60Hz

MeasurementsIC	ZeroSequence	PositiveSequence	NegativeSe
Phasor Complex Form Rm + Im i	Phasor Polar Form Mag(A) Ang(°)		Frequency(Hz)
1.9852 +0.0049 i	1.985	0.141	58.0000
1.9479 -0.4142 i	1.991	-12.003	58.0000
1.8199 -0.8134 i	1.993	-24.082	58.0000

Figura 3.15. Fasores calculados de una señal con una frecuencia inferior a 60Hz

3.2.5 PRUEBAS DE VARIACIÓN DE DISTORSIÓN ARMÓNICA

Mediante los ensayos con señales que incluyen componentes armónicas se pretende comprobar que la distorsión con un THD menor al 0.2% no afecta la estimación fasorial. Los parámetros que permanecen constantes son voltaje a 120V, corriente a 2A, ángulo de fase en 0° y frecuencia a 60Hz.

El nivel en las componentes armónicas no debe superar al 1% de la magnitud nominal de cada señal utilizada. La prueba debe ser ejecutada para cada armónico del 2do al 50th. La señal patrón usada debe ser una sinusoidal afectada por uno solo de los armónicos a la vez. Bajo las condiciones mencionadas se ejecutan los ensayos respectivos para voltaje y corriente y se obtienen los resultados mostrados en la Tabla 3.18 y Tabla 3.19 respectivamente.

Tabla 3.18. TVE de voltaje de las pruebas con variación de distorsión armónica

Variación de distorsión armónica voltaje					
	Fasor Teórico		Fasor Calculado		TVE%
Armónico	Rm(V)	Im(V)	Rm(V)	Im(V)	
2	120	0	119.977	-0.129	0.109
3	120	0	119.984	-0.122	0.103
4	120	0	119.967	-0.116	0.101
5	120	0	119.972	-0.125	0.107
6	120	0	119.972	-0.114	0.098
7	120	0	119.954	-0.119	0.106
8	120	0	119.948	-0.121	0.110
9	120	0	119.953	-0.116	0.104
10	120	0	119.959	-0.124	0.109
11	120	0	119.955	-0.116	0.104
12	120	0	119.958	-0.124	0.109
13	120	0	119.948	-0.111	0.102
14	120	0	119.965	-0.094	0.084
15	120	0	119.966	-0.121	0.105
16	120	0	119.957	-0.132	0.116
17	120	0	119.969	-0.116	0.100
18	120	0	119.968	-0.121	0.104
19	120	0	119.963	-0.125	0.109
20	120	0	119.959	-0.127	0.111
21	120	0	119.958	-0.128	0.112
22	120	0	119.964	-0.134	0.116
23	120	0	119.944	-0.113	0.105

24	120	0	119.961	-0.144	0.124
25	120	0	119.963	-0.118	0.103
26	120	0	119.911	-0.113	0.122
27	120	0	119.956	-0.125	0.111
28	120	0	119.961	-0.134	0.116
29	120	0	119.971	-0.118	0.101
30	120	0	119.914	-0.104	0.112
31	120	0	119.938	-0.138	0.126
32	120	0	119.945	-0.121	0.111
33	120	0	119.971	-0.129	0.111
34	120	0	119.934	-0.124	0.117
35	120	0	119.947	-0.131	0.118
36	120	0	119.951	-0.121	0.109
37	120	0	119.951	-0.125	0.112
38	120	0	119.945	-0.115	0.106
39	120	0	119.967	-0.123	0.106
40	120	0	119.951	-0.135	0.121
41	120	0	119.964	-0.145	0.125
42	120	0	119.951	-0.125	0.112
43	120	0	119.946	-0.128	0.116
44	120	0	119.951	-0.132	0.117
45	120	0	119.966	-0.123	0.106
46	120	0	119.933	-0.128	0.121
47	120	0	119.961	-0.112	0.099
48	120	0	119.951	-0.118	0.106
49	120	0	119.961	-0.102	0.091
50	120	0	119.957	-0.125	0.112
Promedio:					0.105

Tabla 3.19. TVE de corriente de las pruebas con variación de distorsión armónica

Variación de distorsión armónica corriente					
	Fasor Teórico		Fasor Calculado		TVE%
Armónico	Rm	Im	Rm	Im	
2	2	0	2.001	-0.007	0.402
3	2	0	1.999	-0.010	0.527
4	2	0	2.002	-0.007	0.380
5	2	0	2.002	-0.004	0.284
6	2	0	2.002	-0.004	0.233
7	2	0	2.002	-0.007	0.410
8	2	0	1.999	-0.006	0.302
9	2	0	2.003	-0.006	0.348

10	2	0	1.999	-0.006	0.305
11	2	0	2.001	-0.007	0.386
12	2	0	1.998	-0.007	0.363
13	2	0	2.002	-0.007	0.401
14	2	0	1.999	-0.004	0.239
15	2	0	2.002	-0.006	0.355
16	2	0	2.004	-0.006	0.409
17	2	0	2.002	-0.005	0.325
18	2	0	2.002	-0.006	0.334
19	2	0	2.002	-0.008	0.456
20	2	0	2.002	-0.004	0.273
21	2	0	2.001	-0.006	0.329
22	2	0	1.999	-0.004	0.239
23	2	0	2.000	-0.006	0.312
24	2	0	2.001	-0.005	0.265
25	2	0	2.002	-0.005	0.311
26	2	0	2.002	-0.004	0.272
27	2	0	1.998	-0.004	0.232
28	2	0	2.001	-0.005	0.283
29	2	0	2.000	-0.006	0.316
30	2	0	2.003	-0.004	0.308
31	2	0	2.004	-0.006	0.385
32	2	0	2.001	-0.003	0.177
33	2	0	2.002	-0.003	0.226
34	2	0	2.003	-0.005	0.331
35	2	0	2.006	-0.005	0.451
36	2	0	2.005	-0.005	0.366
37	2	0	2.007	-0.006	0.485
38	2	0	2.001	-0.006	0.325
39	2	0	2.003	-0.005	0.312
40	2	0	2.001	-0.006	0.343
41	2	0	2.001	-0.005	0.293
42	2	0	2.003	-0.006	0.365
43	2	0	2.002	-0.005	0.309
44	2	0	2.001	-0.006	0.322
45	2	0	2.006	-0.006	0.447
46	2	0	2.002	-0.006	0.369
47	2	0	2.001	-0.006	0.317
48	2	0	2.002	-0.005	0.312
49	2	0	1.999	-0.002	0.154
50	2	0	2.002	-0.005	0.301
Promedio:					0.371

Las señales usadas para realizar los ensayos anteriores son similares a la que se presenta en la Figura 3.16 en la cual se observa una forma de onda sinusoidal contaminada con el 50th armónico junto con el fasor respectivo que la representa. Se puede notar que el fasor no resulta afectado por la distorsión porque la DFT que es el método de cálculo usado permite determinar el fasor de la componente fundamental de la señal.

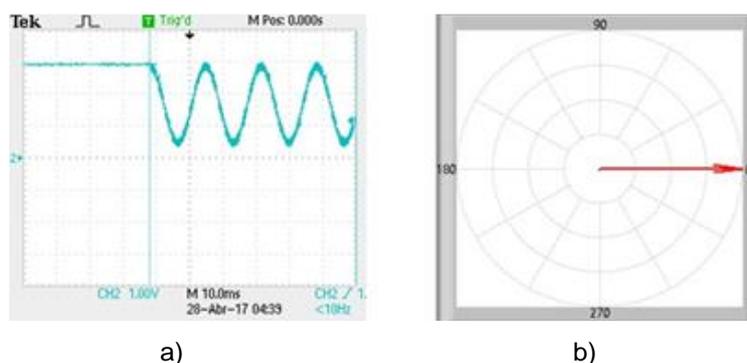


Figura 3.16. Señal patrón para la prueba de variación de la distorsión armónica: a) Formas de onda, b) Diagrama fasorial obtenido

3.2.6 ANÁLISIS DE RESULTADOS PARA LAS PRUEBAS REFERENTES A LA NORMA IEEE C37.118.1

En la prueba con variación de magnitud el porcentaje de TVE obtenido se presenta en la Figura 3.17 siendo la línea en color negro el límite máximo de error permitido por la norma. Como se observa los fasores de voltaje obtenidos se encuentran por debajo del límite máximo de error permitido.

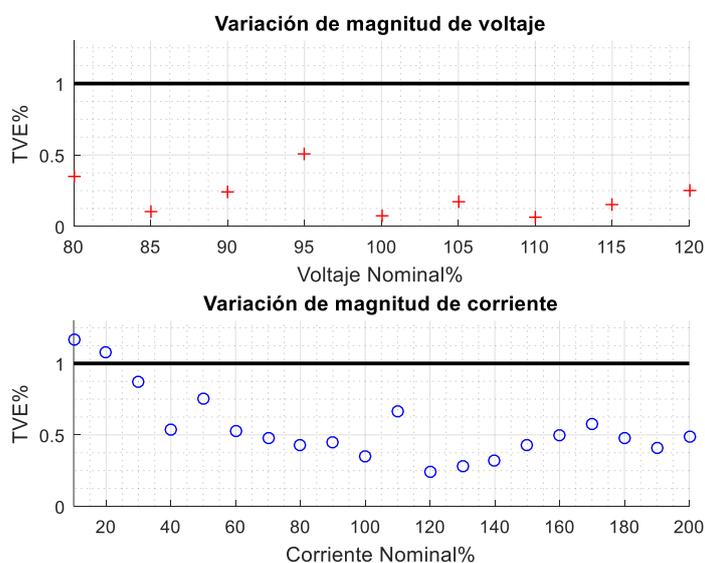


Figura 3.17. Resultados de la prueba de variación de magnitud

En la Figura 3.17 el error en los fasores de corriente determinados supera el nivel permitido cuanto la magnitud de la señal se encuentra por debajo del 20% de su valor nominal. Este resultado se obtiene porque en este caso la amplitud de la señal es muy pequeña lo cual dificulta la precisión en la estimación.

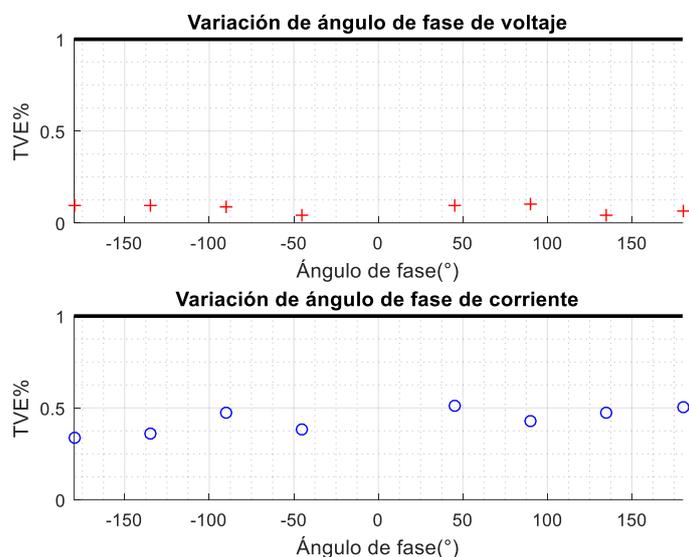


Figura 3.18. Resultados de la prueba de variación de ángulo de fase

De la prueba con variación de ángulo de fase el nivel de TVE obtenido se presenta en la Figura 3.18. El porcentaje de error para los fasores de voltaje y corriente permanece bajo el margen definido. Sin embargo, debido a que la magnitud de corriente es más pequeña se puede observar como la desviación de su valor real es más significativo provocando errores más pronunciados.

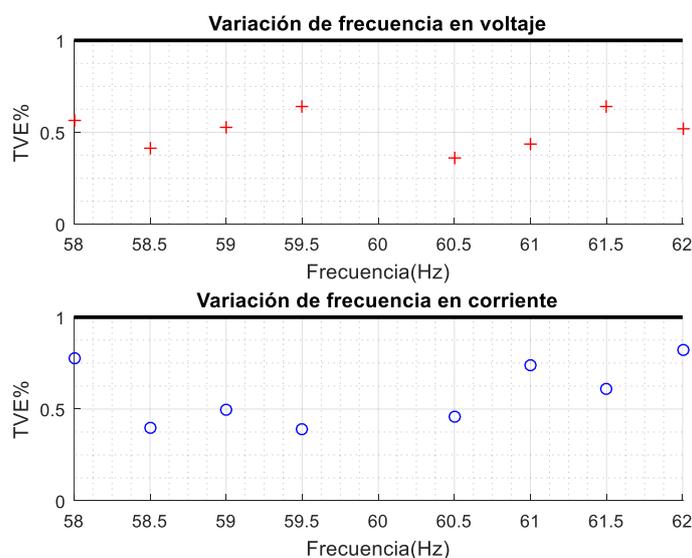


Figura 3.19. Resultados de la prueba de variación de frecuencia

En los ensayos de variación de frecuencia cuyos resultados se presentan en la gráfica de la Figura 3.19. Se observa que los errores del TVE son mayores en comparación con las pruebas efectuadas para otros parámetros de variación. La razón para que dichos errores sean mayores es que el algoritmo de cálculo de la DFT está ajustado para trabajar en la frecuencia nominal.

Cuando la señal tiene una frecuencia distinta se producen errores en la estimación. Este error aumenta conforme la frecuencia se aleja de 60Hz. El sistema de la PMU incluye un algoritmo de compensación que permite recalculer los fasores para corregir el error. Sin embargo, los fasores fuera de la frecuencia nominal representan una medición indirecta del algoritmo de la DFT. Como consecuencia el error en el fasor resultante es mayor que el alcanzado en los ensayos en los cuales la frecuencia está muy próxima a la nominal y por consiguiente no requieren la corrección del fasor.

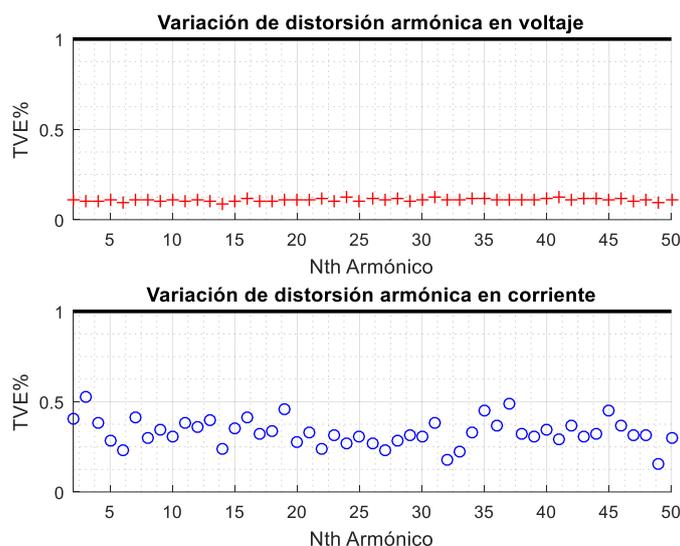


Figura 3.20. Resultados de la prueba de variación de distorsión armónica

Las pruebas de distorsión armónica arrojan errores en el TVE por debajo del límite permitido tanto para el voltaje como para la corriente. Observando la Figura 3.20, el porcentaje de error es independiente del armónico que afecta la señal. En este caso el algoritmo de cálculo al estar fundamentado en la DFT funciona a manera de filtro porque intenta obtener el fasor de frecuencia fundamental de 60Hz. Otra característica evidente es que en la medición de los fasores de voltaje se obtienen errores con un comportamiento lineal a diferencia que en el caso de la corriente por lo cual se puede decir que la medición de voltaje es más exacta que la de corriente.

3.2.7 FORMATO DE MENSAJES PARA LA PMU

La PMU es un dispositivo que puede interactuar con otros sistemas enviando o recibiendo información. El estándar IEEE C37.118.2 especifica el formato de los mensajes de comunicación, pero no limita el sistema o medio que puede ser usado para la transmisión de datos. Se mencionan cuatro tipos de mensajes: datos, configuración, cabecera y comando. La estructura general de estos mensajes se presenta en la Figura 3.21, junto con la Tabla 3.20 donde se describen los campos que lo conforman. [15]

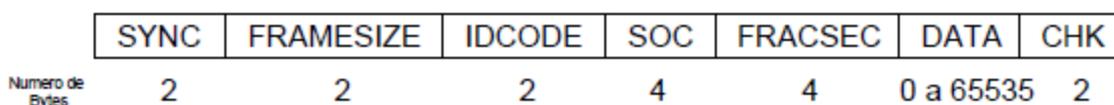


Figura 3.21. Trama para los mensajes de la PMU [15]

Tabla 3.20. Definición de los campos que conforman la trama de los mensajes de acuerdo al estándar IEEE C37.118.2 [15]

Campo	Tamaño (bytes)	Definición
SYNC	2	Permite la sincronización de la trama e identifica el tipo de mensaje.
FRAMESIZE	2	Indica el número total de bytes que contiene la trama.
IDCODE	2	Etiqueta que permite identificar a la PMU dentro de una red.
SOC	4	Etiqueta que muestra el instante de tiempo en formato UNIX.
FRACSEC	4	Fracción de segundo que señala al sincrofasor estimado.
DATA	0 A 65535	Información enviada de acuerdo al tipo de mensaje.
CHK	2	Control de redundancia cíclico para detección de errores de transmisión.

El campo de datos tiene una estructura distinta de acuerdo al tipo de mensaje al que pertenece la trama. Los mensajes de datos transfieren las mediciones efectuadas por la PMU. El mensaje de configuración contiene información relevante que permite al dispositivo receptor identificar y decodificar la información contenida en el mensaje de datos. El mensaje de cabecera contiene datos informativos relacionados con la fabricación del dispositivo y el mensaje de comando es recibido por la PMU para efectuar alguna operación solicitada por el usuario.

Tabla 3.21. Estructura mensaje de datos de acuerdo con la norma IEEE C37.118.2 [15]

Campo	Tamaño (bytes)	Información
Mensaje de Datos		
Estatus	2	Banderas de estado
Fasores	4 x Número de Fasores u 8 x Número de Fasores	4 punto fijo / 8 punto flotante
Frecuencia	2 / 4	2 punto fijo / 4 punto flotante
RCOF	2 / 4	2 punto fijo / 4 punto flotante
Analógico	2 x Número de datos o 4 x Número de datos	2 punto fijo / 4 punto flotante
Digital	2 x Número de datos	Estado de canales
Mensaje de Configuración		
Base de tiempo	4	Resolución FRACSEC
Número de la PMU	2	Usado por PDC
Nombre de la estación	16	
Código de identificación	2	Usado por PDC
Formato	2	Formato para mediciones
Número de fasores	2	Fasores enviados
Número datos análogos	2	Datos análogos enviados
Número datos digitales	2	Indicadores digitales usados
Nombre de los canales	16 x número de fasores, analógicos y digitales.	Identifica cada uno de los canales utilizados
Factor fasores	4 x número de fasores	Usado por PDC
Factor frecuencia	4	Usado por PDC
Factor RCOF	4	Usado por PDC
Factor de conversión analógicos	4 x número de datos analógicos	Usado por PDC
Mascara para datos digitales	4 x número de datos digitales	Usado por PDC
Frecuencia nominal	2	60/50Hz
Contador	2	Mensajes de configuración enviados.
Mensaje de Comando		
Campo	Instrucción	Información
Comando	0x0001	Detener transmisión de mensaje de datos
	0x0002	Iniciar transmisión de mensaje de datos
	0x0003	Solicitar mensaje de cabecera.
	0x0004	Solicitar mensaje de configuración.
	0x0YXX	Disponible para el usuario

En la Tabla 3.21 se exponen los sectores pertenecientes a los tipos de mensaje principales usados por la PMU. El equipo puede trabajar con los tipos de mensajes descritos. Sin embargo, la interfaz gráfica no utiliza el mensaje de configuración que es necesario para decodificar los mensajes de datos porque al ser un software diseñado únicamente para esta PMU los campos que conforman el mensaje de datos están claramente definidos.

3.2.8 VERIFICACIÓN DEL PROTOCOLO DE COMUNICACIÓN DE LA PMU

Con el objetivo de constatar el protocolo de comunicación, se utiliza la aplicación PMU Connection Tester. Este software libre pertenece a la Grid Protection Alliance que es una organización sin fines de lucro especializada en desarrollo y soporte de software para el sector eléctrico. El programa mencionado permite verificar que el flujo de datos recibido por un dispositivo de medición sincrofasorial concuerde con la norma IEEE C37.118.2. [6]

El programa permite escoger entre varios medios de comunicación. En este caso se debe seleccionar transmisión serial y configurar los parámetros de conexión como se muestra en la Figura 3.22. El código de identificación del dispositivo debe ser el mismo al que está configurado en la PMU que en este caso es 1992. Se pueden enviar comandos hacia la PMU con los cuales se pueden ejecutar las instrucciones básicas mencionadas en la Tabla 3.21.

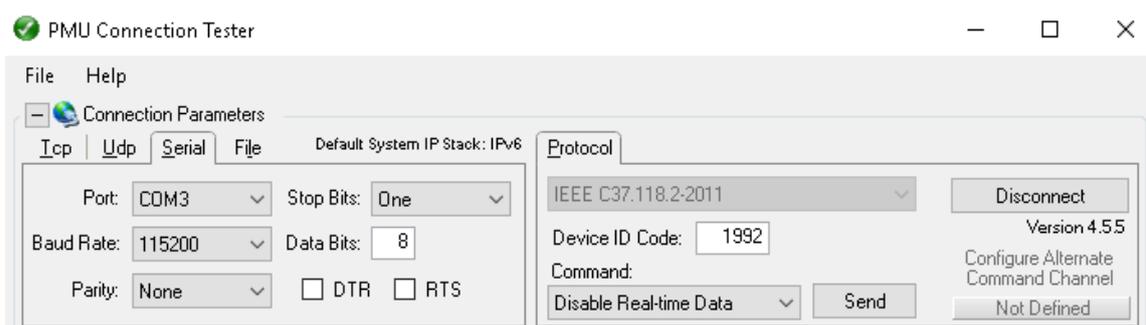


Figura 3.22. Configuración de los parámetros de conexión PMU Connection Tester

Al iniciar la sesión de comunicación este software automáticamente envía un mensaje de tipo comando que solicita a la PMU él envió de un mensaje de configuración. En la Figura 3.23 se muestra la aplicación configurada donde se observa que se han cargado parámetros como el nombre de la estación y las mediciones que se esperan recibir.

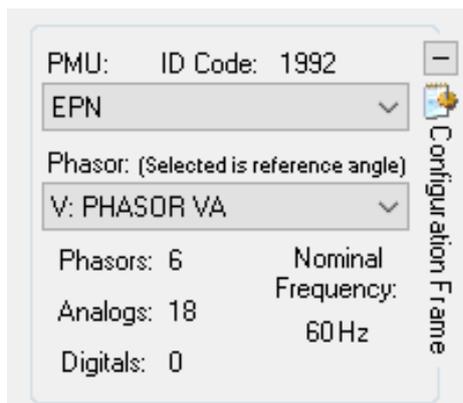


Figura 3.23. Parámetros obtenidos con el mensaje de configuración

El segundo comando enviado a la PMU solicita el inicio de la transmisión de los mensajes de datos. El software puede decodificar y mostrar las mediciones únicamente si el mensaje de configuración fue recibido correctamente. En la Figura 3.24 se observa el despliegue de las mediciones en tiempo real mediante la gráfica de variación de frecuencia y ángulo de fase.

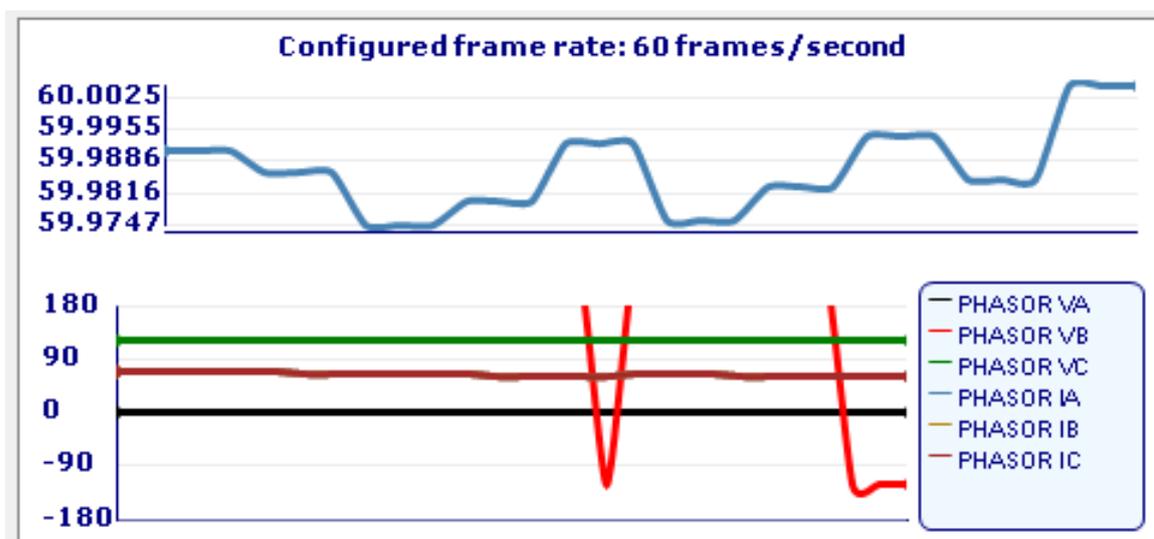


Figura 3.24. Graficas en tiempo real del mensaje de datos

Adicionalmente en la Figura 3.25 se visualiza la trama de los mensajes de datos recibidos, la medida del sincrofasor seleccionado y su valor de frecuencia los mismos que están acompañados por la etiqueta de tiempo correspondiente. El software permite observar la tasa de transferencia de datos. En este caso, la PMU está trabajando a su máxima capacidad de 60 muestras por segundo. Como se observó en las figuras anteriores la sesión de conexión entre la PMU y este software fue correcta. Lo cual permite constatar que este dispositivo trabaja de acuerdo con el protocolo de comunicación de la norma IEEE C37.118.2.

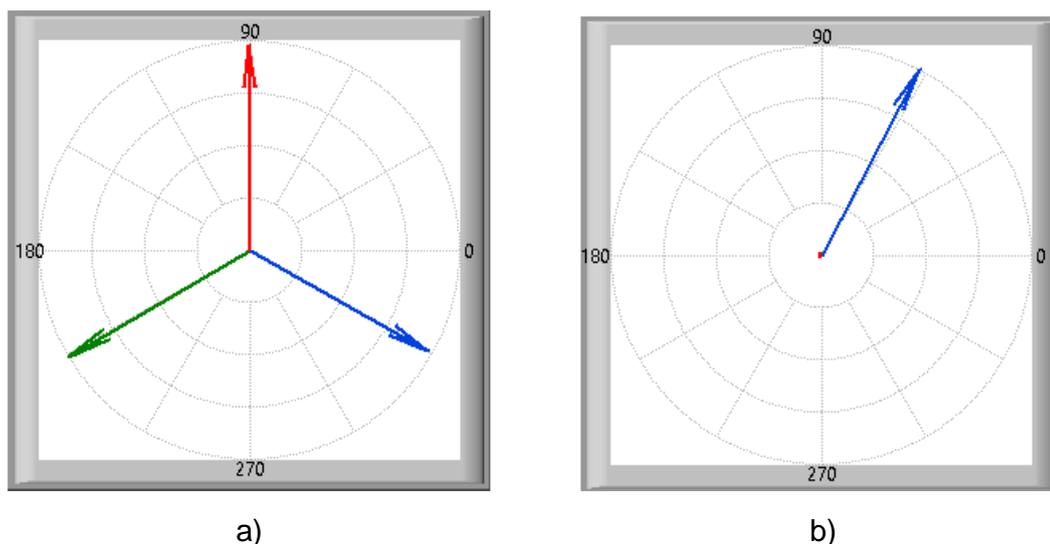


Figura 3.26. Diagramas fasoriales de secuencia positiva: a) Fasores, b) Componentes simétricas.

Para efectuar la prueba de secuencia negativa se intercambia la conexión entre la fase B y C de tal manera que se obtiene un diagrama fasorial de la red como se muestra en de la Figura 3.27a. Se puede notar como el orden de los fasores azul y verde se intercambia en relación al diagrama anterior. En la Figura 3.27b se observa únicamente el fasor de secuencia negativa que corresponde con el resultado esperado.

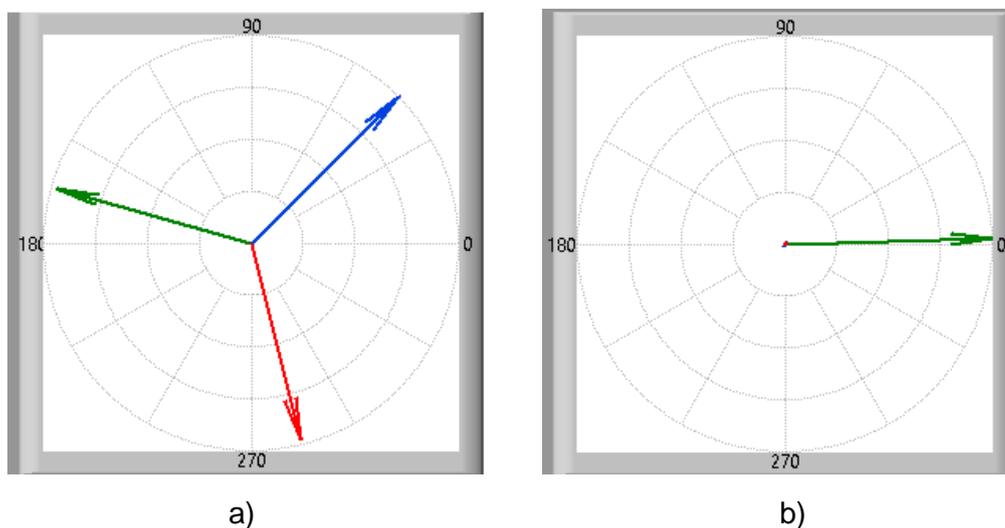


Figura 3.27. Diagramas fasoriales de secuencia negativa: a) Fasores, b) Componentes simétricas.

En la prueba de secuencia cero las entradas trifásicas del equipo se conectan a una única fase de la red obteniéndose como resultado el diagrama fasorial presente de la Figura 3.28a. Los fasores resultantes son iguales y tienen el mismo ángulo de

fase. Por lo tanto, en las componentes simétricas se espera obtener únicamente el fasor de secuencia cero como se aprecia en la Figura 3.28b.

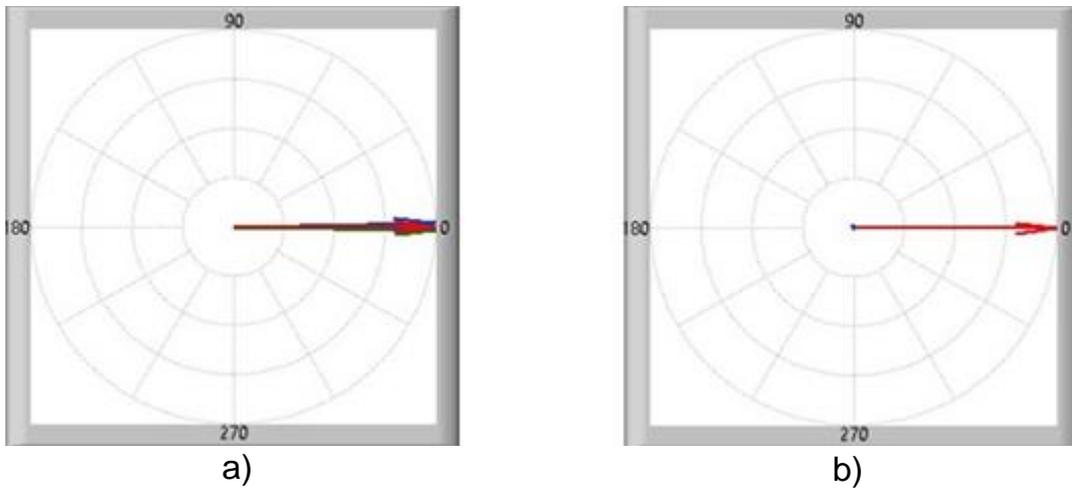


Figura 3.28. Diagramas fasoriales de secuencia cero: a) Fasores, b) Componentes simétricas.

Analizando la conexión en secuencia positiva este ligero desbalance provoca que las componentes simétricas de secuencia cero y negativa tengan un cierto valor. Sin embargo, son insignificantes al ser comparadas con el fasor de secuencia positiva. Para ilustrar el caso en que la red está desbalanceada se puede conectar únicamente dos de las fases. En cuyo caso se obtienen los diagramas fasoriales mostrados en la Figura 3.29.

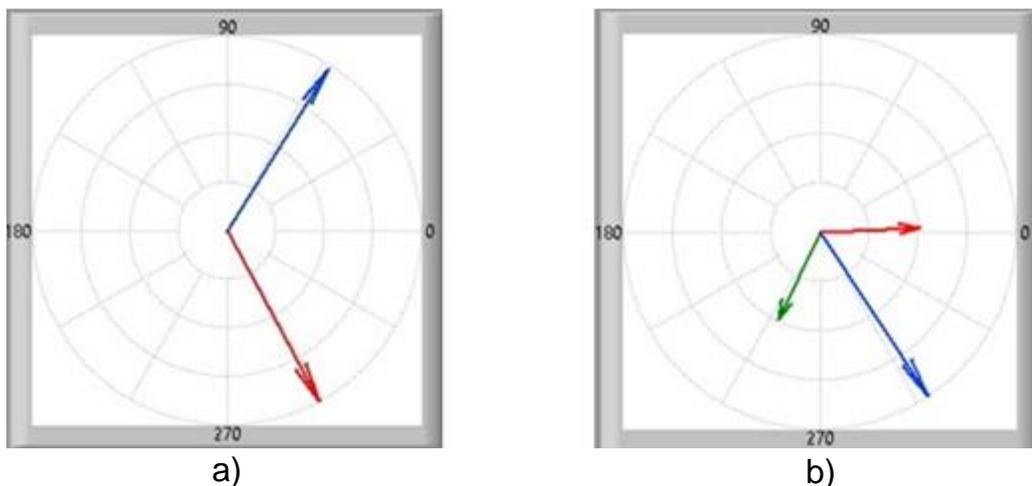


Figura 3.29. Diagramas fasoriales de un sistema desbalanceado: a) Fasores, b) Componentes simétricas.

CAPÍTULO 4

CONCLUSIONES Y RECOMENDACIONES

4.1 CONCLUSIONES

Se diseñó e implemento un medidor sincrofasorial de baja potencia bajo la norma IEEE C37.118.1 cumpliendo con el objetivo principal de este proyecto. Para cumplir con los objetivos específicos a partir de los algoritmos estudiados y simulados se escogió un método estimar frecuencia, tasa de cambio de frecuencia y fasores de voltaje y corriente. Con lo cual se pudo implementar un equipo de bajo costo que permite monitorear una red trifásica de baja potencia para obtener sincrofasores con su respectiva etiqueta de tiempo. La información obtenida se puede visualizar en la interfaz gráfica implementada en la computadora y se realizaron las pruebas de funcionamiento respectivas.

El algoritmo de estimación fasorial usado está basado en la DFT no recursiva porque es el más conveniente de los mencionados en este proyecto. El tiempo que tarda en ejecutar dicho algoritmo requiere analizar un ciclo completo de la señal a diferencia de los otros algoritmos. Sin embargo, tiene la ventaja de ser más robusto ante la presencia de armónicos o interferencias que ocasionan medidas erróneas al determinar el fasor de la señal.

En el cálculo de frecuencia se escogió usar el método de cruce por cero aplicado por hardware. No solo evita que se produzcan errores por cálculos erróneos. Además, constituye un método rápido y efectivo en el cual la precisión en la medición está limitada por la velocidad de operación del procesador que se encarga de determinar el tiempo entre cruces por cero recibidos.

El algoritmo de la DFT utilizado en este equipo está ajustado para obtener el fasor de frecuencia nominal. En el caso cuando la señal tiene una frecuencia distinta se reportan medidas erróneas lo cual representa una desventaja que requiere la aplicación del algoritmo de corrección. Este nuevo algoritmo representa mayor tiempo de procesamiento. No obstante autoajustar el algoritmo a la frecuencia determinada también requiere que se ajusten parámetros adicionales particularmente el periodo de muestreo de las señales dificultando su implementación.

El equipo está en capacidad de operar en sistemas trifásicos de bajo voltaje balanceados y desbalanceados ya que además de adquirir los fasores que describen al sistema permite determinar las componentes simétricas. Esta característica resulta especialmente útil para analizar sistemas trifásicos desbalanceados.

Esta PMU depende del sistema de recepción de GPS para operar. Las mediciones se llevan a cabo únicamente mientras exista el pulso de sincronismo con el GPS. De tal forma que es necesario garantizar la correcta recepción de la señal de GPS colocando el equipo en un área donde exista el mínimo de interferencia.

El sistema de procesamiento debe ser rápido porque al ser un sistema embebido se encarga de sensar las señales y procesar las muestras mencionadas ejecutando los algoritmos necesarios para estimar los fasores. Adicionalmente manejar el protocolo de comunicación en tiempo real requiere alta disponibilidad del dispositivo. En consecuencia, el procesador de doble núcleo de este sistema es adecuado porque permite manejar las comunicaciones y la medición fasorial por separado. De esta manera que no existan conflictos en la ejecución de los procesos mencionados.

Analizando los resultados de las pruebas tradicionales se concluye que el equipo desarrollado tiene una exactitud del 1% cuando las señales que se encuentran bajo monitoreo no incorporan altos niveles de distorsión. No se toma en consideración los resultados para las señales distorsionadas porque de acuerdo con la norma estos dispositivos deben operar en un sistema con bajos niveles de contenido armónico.

Los errores del TVE encontrados mediante las pruebas en las cuales se modifica un solo parámetro de acuerdo con los criterios de evaluación de la norma IEEE C37.118.1 se encuentran por debajo del límite de precisión establecido. De igual manera el equipo se comunicó con el software que permite verificar que el protocolo de comunicación este de acuerdo con la norma IEEE C37.118.2. Por lo tanto, se puede discernir que el equipo trabaja de acuerdo con el estándar IEEE C37.118.

4.2 RECOMENDACIONES

Implementar un segundo prototipo de PMU similar al del presente proyecto de manera que puedan ser colocados en distintas ciudades. Con lo cual se puede apreciar realmente la utilidad de los equipos de medición fasorial sincronizados mediante una fuente universal de tiempo.

Reemplazar el método de transmisión RS232 implementado por el protocolo ethernet. De tal manera que se incremente la velocidad y ancho de banda del medio de transmisión. Adicionalmente usar ethernet permite conectar el dispositivo directamente a un router en cuyo caso existe la posibilidad de enviar la información de la PMU a estaciones remotas a través de una red de comunicaciones.

Existen varios algoritmos que permiten estimar fasores entre los que se puede mencionar la transformada de Fourier deslizante SDFT o la transformada Wavelet entre otras. Usando el hardware de este dispositivo experimentar con distintos algoritmos de cálculo con la finalidad de encontrar un algoritmo óptimo que permita incrementar el desempeño de la PMU. Además, se pueden implementar métodos de estimación que permitan localizar fallas en la red eléctrica bajo observación.

Integrar una fuente de respaldo de energía que permita al dispositivo operar cuando se presentan fallos que provocan el corte de suministro eléctrico. Además, se puede incorporar un mecanismo que permita almacenar un registro de las mediciones obtenidas en un sistema de respaldo para almacenar esta información en una memoria externa.

Para que la PMU pueda estimar sincrofasores de alto voltaje se puede incorporar un transformador de potencia que permita reducir el voltaje a los niveles permitidos por la PMU. Adicionalmente se debería modificar el programa de tal manera que los fasores calculados correspondan a las líneas de alimentación en el primario del transformador de potencia.

REFERENCIAS BIBLIOGRÁFICAS

- [1] Analog Devices. (2009, Feb.). *Fundamentals of Phase Locked Loops*. [Online]. Available: <http://www.analog.com/media/en/training-seminars/tutorials/MT-086.pdf>
- [2] *The Data Conversion Handbook*, 1st ed. Oxford, Analog Devices, Burlington, USA, 2005. [Online]. Available: <https://inspirit.net.in/books/misc/Data%20Conversion%20Handbook.pdf>
- [3] ARMKEIL, "MDK Microcontroller Development Kit", 2017. [Online]. Available: <http://www2.keil.com/mdk5/>
- [4] J. Beau, "An Introduction to Synchronphasors," Dept. Electrical Engineering and Computer Science, University of Tennessee, Knoxville, Tennessee. [Online]. Available: <http://web.eecs.utk.edu/~kaisun/ECE421/Group%201%20-%20Synchronphasors.pdf>
- [5] K. Charles and Matthew N.O., *Fundamentos de Circuitos Electricos*. México D.F., México: McGrawHill, 2006.
- [6] "PMU Connection Tester," *CodePlex*. [Online]. Available: <https://pmuconnectiontester.codeplex.com/>
- [7] P. Correia, *Guía Práctica del GPS*. Barcelona: Marcombo, 2002.
- [8] *PmodGPS™ Reference Manual*, Technical Reference Manual, Digilent, Pullman, Washington, USA, 2016. [Online]: Available: http://www.mouser.com/ds/2/690/pmodgps_rm-846365.pdf
- [9] M. Faúndez, "Módems," en *Sistemas de Comunicaciones*. Barcelona, España: Marcombo, 2001, ch. 8, pp. 208-242.
- [10] "Fluke 80 Series V Digital Multimeters: The Industrial Standard," *FLUKE*. [Online]. Available: <http://www.fluke.com/fluke/phen/digital-multimeters>
- [11] J. García, Asi funciona (2015, Sep. 5). *Así funciona el GPS*. [Blog]. Available: http://www.asifunciona.com/electronica/af_gps/af_gps_10.htm
- [12] "The Global Positioning System," *GPS*, 2017. [Online]. Available: <http://www.gps.gov/>.

- [13] B. Hernández, "Diseño e implementación de un medidor fasorial sincrónico normalizado," Instituto Politécnico Nacional, México D.F., Tesis de maestría 2009. [Online]. Available: <http://tesis.ipn.mx/jspui/handle/123456789/5916>
- [14] J. Huircán, "Conversores Análogo-Digital y Digital-Análogo: Conceptos Básicos," [Online]. Available: http://quidiel.inele.ufro.cl/~jhuircan/PDF_CTOSII/ad03.pdf
- [15] *IEEE Standard for Synchrophasor Measurements for Power Systems*, C37.118, 2011.
- [16] "Wide Area Monitoring Systems," *Kalkitech Enabling the Smart Grid*. [Online]. Available: <https://www.kalkitech.com/solutions/wide-area-monitoring-systems/>
- [17] D. Kaplan, *Understanding GPS, Principles and Applications*. Boston: Artech House INC, 2006.
- [18] J. Karki, "Fully Differential Amplifiers," Texas Instruments, Application Report 2016. [Online]. Available: <http://www.ti.com/lit/an/sloa054e/sloa054e.pdf>
- [19] J.L. Kirtley, "Introduction To Symmetrical Components," Dept. Electrical Engineering and Computer Science, MIT, Supplementary Notes 4 2001. [Online]. Available: https://ocw.mit.edu/courses/electrical-engineering-and-computer-science/6-061-introduction-to-electric-power-systems-spring-2011/readings/MIT6_061S11_ch4.pdf
- [20] L. Li, W. Xia, D. Shia, and J. Li, "Frequency Estimation on Power System Using Recursive-Least-Squares Approach," in *Proceedings of the 2012 International Conference on Information Technology and Software Engineering*. Sichuan, China: Springer, 2006, pp. 11-18. [Online]. Available: <https://link.springer.com/book/10.1007/978-3-642-34522-7>
- [21] Linx, "Antenna Factor by Linx," ANT-GPS-SH datasheet, Jan. 2014. [Online]. Available: http://www.mouser.com/ds/2/238/ANT-GPS-SH-xxx_Data_Sheet-15590.pdf
- [22] J. M. Marcel, *Analog to Digital Conversion*. Eindhoven: Springer, 2010.
- [23] P. Modi, "Modeling of phasor measurement unit (PMU) using various phasor estimation techniques in matlab," Dept. Electrical and Instrumentation

- Engineering, Thapar University, Punjab, M.S. thesis 2015. [Online]. Available: <http://dSPACE.thapar.edu:8080/jspui/bitstream/10266/3691/4/3691.pdf>
- [24] "¿Qué es LabVIEW?," *National Instruments*. [Online]. Available: <http://www.ni.com/es-cr/shop/labview.html>
- [25] "What Are Anti-Aliasing Filters and Why Are They Used?," *National Instruments*, Aug. 2000. [Online]. Available: <http://digital.ni.com/public.nsf/allkb/68F14E8E26B3D101862569350069E0B9>.
- [26] A. G. Phadke and J. S. Thorp, *Synchronized Phasor Measurement and Their Applications*. New York: Springer, 2008.
- [27] P. Robinson, *Física Conceptual Manual de laboratorio*. Juárez, México: Pearson Education, 2000.
- [28] J. Salazar, "Procesadores Digitales de Señal (DSP) Arquitecturas y criterios de selección," Dept. Ingeniería Electrónica, Politécnica de Cataluña,. [Online]. Available: http://quidel.inele.ufro.cl/~jhuircan/PDF_CTOSII/ad03.pdf
- [29] S. Smith, "The Scientist and Engineer's Guide to Digital Signal Processing," *DSPGuide*, 2007. [Online]. Available: <http://www.dspguide.com/ch28/4.htm>.
- [30] *Standard for Interfacing Marine Electronic Devices*, NMEA 0183, 2002.
- [31] STMicroelectronics. (2015, Jun.). *Discovery kit with STM32F746NG MCU*. [Online]. Available: <http://www.st.com/en/evaluation-tools/32f746gdiscovery.html>
- [32] Vacuumschmelze, "15 A Current Sensor for 5V- Supply Voltage," T60404-N4646-X662 datasheet, Aug. 2014 [Online]. Available: http://www.mouser.com/ds/2/599/4646-X662_en-277101.pdf
- [33] Texas Instruments, "CD40106B CMOS Hex Schmitt-Trigger Inverters," CD40106B datasheet, Nov. 1998 [revised Mar. 2017]. [Online]. Available: <http://www.ti.com/lit/ds/symlink/cd40106b-mil.pdf>
- [34] "Code Composer Studio (CCS) Integrated Development Environment (IDE)," *Texas Instruments*. [Online]. Available: <http://www.ti.com/tool/ccstudio>
- [35] "LAUNCHXL-F28379D Overview," Texas Instruments, User's Guide. [Online]. Available: <http://www.ti.com/lit/ug/sprui77/sprui77.pdf>

- [36] Texas Instruments, "LM1086 1.5-A Low Dropout Positive Regulators," LM1086 datasheet, Jun. 2000. [Online]: Available: <http://www.ti.com/lit/ds/symlink/lm1086.pdf>
- [37] Texas Instruments, "NEGATIVE-VOLTAGE REGULATORS", UA7905 datasheet, Apr. 2004. [Online]. Available: <http://pdf1.alldatasheet.es/datasheet-pdf/view/82338/TI/UA7905.html>
- [38] Texas Instruments, "REF19xx Low-Drift, Low-Power, Dual-Output, VREF and VREF / 2 Voltage References," REF1933 datasheet, Sep. 2014. [Online]: Available: <http://www.ti.com/lit/ds/symlink/ref1933.pdf>
- [39] Texas Instruments. (2014, Nov). *Setting the MCU performance bar with the new dual-core F2837xD*. [Online]. Available: <http://www.ti.com/lit/ml/sprr687a/sprr687a.pdf>
- [40] Texas Instruments, "TLV1117 Adjustable and Fixed Low-Dropout Voltage Regulator," TLV1117 datasheet, Dec. 2004. [Online]. Available: <http://www.ti.com/lit/ds/symlink/tlv1117.pdf>
- [41] *TMS320F2837xD Dual-Core Delfino Microcontrollers*, Technical Reference Manual, Texas Instruments, Dallas, Texas, USA, 2013. [Online]. Available: <http://www.ti.com/lit/ug/spruhm8f/spruhm8f.pdf>
- [42] Texas Instruments, "WIDEBAND, LOW-DISTORTION, FULLY DIFFERENTIAL AMPLIFIERS," THS4505 datasheet, Aug. 2002. [Online]. Available: <http://www.ti.com/lit/ds/symlink/ths4505.pdf>
- [43] Triad Magnetics, "CLASS 2 TRANSFORMER," FS10-110-C2 datasheet, Mar. 2017 [Online]. Available: <http://www.mouser.com/ds/2/410/media-263472.pdf>
- [44] Vishay, "Optocoupler, Phototransistor Output, with Base Connection," 4n25 datasheet, Feb. 2017. [Online]. Available: <https://www.vishay.com/docs/83725/4n25.pdf>
- [45] "Synchrophasor - PMU," VIZIMAX. [Online]. Available: <https://www.vizimax.com/products-services/phasor-measurement-unit>.

ANEXO A
MANUAL DE USUARIO

ANEXO A: MANUAL DE USUARIO

A.1 ADVERTENCIAS Y PRECAUCIONES	A4
A.1.1 SIMBOLOGÍA	A4
A.1.2 ADVERTENCIAS	A4
A.1.3 PRECAUCIONES	A4
A.2 ELEMENTOS DISPONIBLES EN EL DISPOSITIVO	A5
A.3 DESCRIPCIÓN TÉCNICA	A5
A.4 DENOMINACIÓN DE LAS PARTES DEL DISPOSITIVO	A6
A.4.1 PARTE FRONTAL DE LA PMU	A6
A.4.2 PARTE TRASERA DE LA PMU	A7
A.4.3 PARTE LATERAL IZQUIERDA DE LA PMU	A7
A.4.4 PARTE LATERAL DERECHA DE LA PMU	A8
A.5 CONEXIÓN DEL DISPOSITIVO	A8
A.6 ENCENDIDO Y APAGADO DEL DISPOSITIVO.....	A10
A.6.1 ENCENDIDO	A10
A.6.2 APAGADO	A10
A.7 VISUALIZACIÓN DE LAS MEDICIONES	A11
A.8 SOFTWARE DE CONEXIÓN CON LA PC	A12
A.8.1 SELECCIÓN DE PUERTO Y CONEXIÓN	A12
A.8.2 SELECCIÓN DE COMANDOS	A13
A.8.3 TABLA DE MEDICIONES.....	A14
A.8.4 GRAFICAS DE MONITOREO.....	A15
A.8.5 DIAGRAMA FASORIAL	A17
A.8.6 INDICADORES DE CONEXIÓN	A17
A.9 PROBLEMAS Y SOLUCIONES.....	A18
A.9.1 EL DISPOSITIVO TIENE PROBLEMAS CON LA SINCRONIZACION DEL GPS18	

A.9.2 SE PERDIÓ LA COMUNICACIÓN CON LA INTERFAZ GRÁFICA DE LA COMPUTADORA.....	A18
A.9.3 EL DISPOSITIVO MUESTRA MEDICIONES ERRÓNEAS	A18
A.9.4 EL COMPUTADOR NO RECONOCE EL DISPOSITIVO	A19
A.10 LISTADO DE ELEMENTOS PRINCIPALES DEL DISPOSITIVO	A19

A.1 ADVERTENCIAS Y PRECAUCIONES

A.1.1 SIMBOLOGÍA

Tabla A.1. Simbología para identificar riesgos y precauciones

Símbolo	Descripción
	Peligro directo para la salud y la vida
	Precaución para evitar mal funcionamiento.
	Riesgo eléctrico

A.1.2 ADVERTENCIAS

Tabla A.2. Advertencias para el manejo del equipo

Riesgo	Descripción
	Evitar el contacto directo con los terminales de potencia, peligro de descarga eléctrica.
	No exponer el dispositivo a la lluvia o humedad.
	No colocar ningún objeto sobre el dispositivo.
	No desmontar la unidad cuando el dispositivo esta energizado.

A.1.3 PRECAUCIONES

Tabla A.3. Precauciones para el manejo del equipo

Riesgo	Descripción
	El dispositivo no debe ser alimentado con un voltaje superior a 120VAC.
	El voltaje máximo permitido en los terminales de potencia es de 144V AC fase-neutro.
	La corriente máxima que pueden soportar los terminales de potencia es de 5A AC en cada línea de alimentación.

	No alimentar los terminales de potencia cuando el equipo no está energizado.
	Conectar las líneas de alimentación a los terminales de potencia respetando el orden de las fases mostrado en el dispositivo.
	Evitar conectar el dispositivo cerca de fuentes de interferencia electromagnética.

A.2 ELEMENTOS DISPONIBLES EN EL DISPOSITIVO

El dispositivo incluye los siguientes elementos.



Figura A.1. Unidad de medición sincrofasorial



Figura A.2. Cable de alimentación



Figura A.3. Antena de GPS



Figura A.4. Cable de conexión USB

A.3 DESCRIPCIÓN TÉCNICA

- Voltaje de alimentación: 120V,60HZ
- Voltaje nominal en los terminales de potencia: 120V

- Voltaje máximo permitido en los terminales de potencia: 144V
- Corriente máxima permitida en los terminales de potencia: 5A
- Entrada SMA disponible para antena de recepción de GPS
- Interfaces: USB2.0 Tipo A
- Pantalla: 4.3", LCD-TFT color 480x272 con capacidad de pantalla táctil

A.4 DENOMINACIÓN DE LAS PARTES DEL DISPOSITIVO

A.4.1 PARTE FRONTAL DE LA PMU

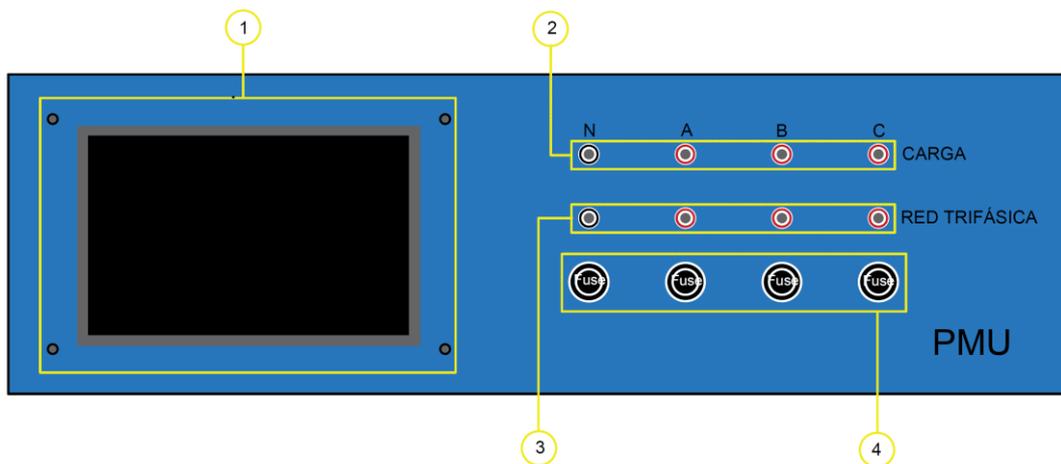


Figura A.5. Parte frontal de la PMU

- 1 Pantalla táctil.
- 2 Salida de potencia trifásica para conexión con la carga.
- 3 Entrada de potencia trifásica para conexión con la red de alimentación.
- 4 Fusibles para protección de sobrecorriente.

Nota: Máximo voltaje fase-neutro permitido 144V AC RMS, máxima corriente de carga por fase 5A AC RMS.

A.4.2 PARTE TRASERA DE LA PMU

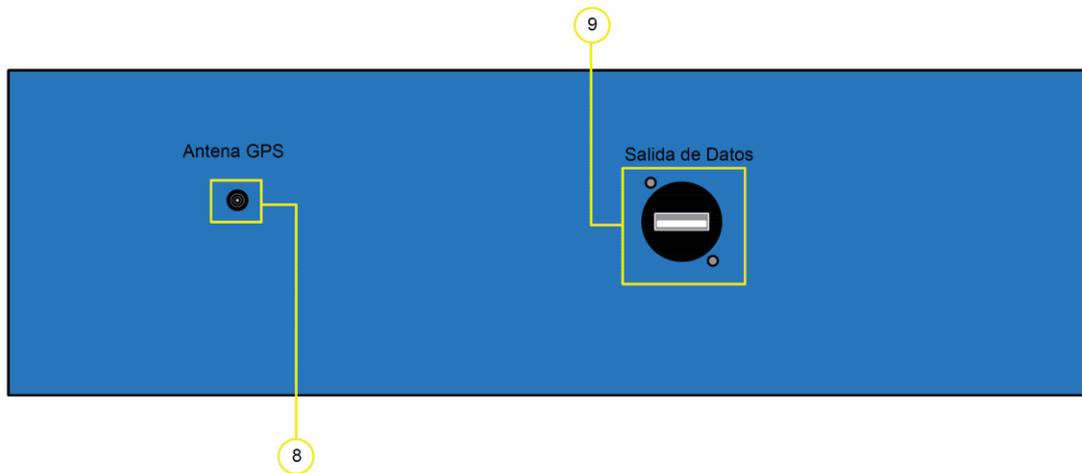


Figura A.6. Parte trasera de la PMU

- 8 Entrada para antena de GPS, conector tipo SMA.
- 9 Salida de datos, conector USB Tipo A.

A.4.3 PARTE LATERAL IZQUIERDA DE LA PMU

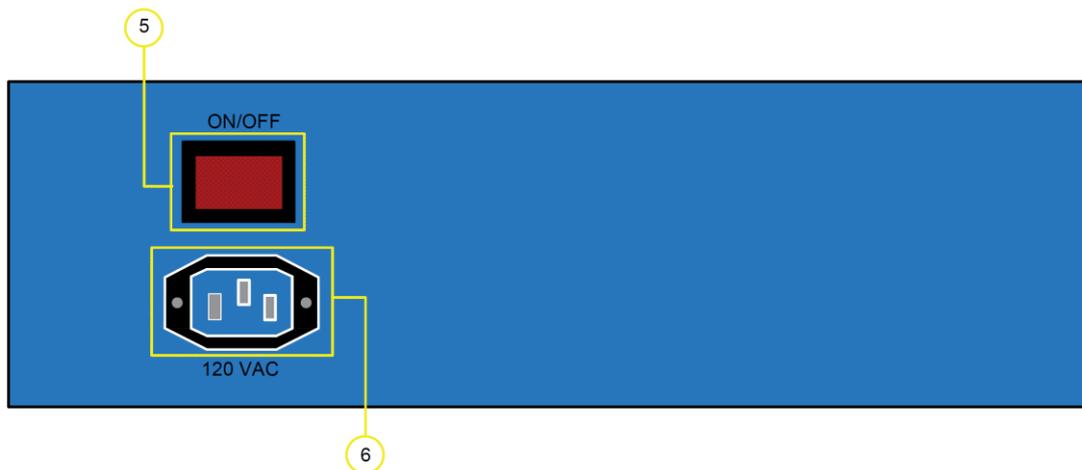


Figura A.7. Parte lateral izquierda de la PMU

- 5 Botón de encendido y apagado.
- 6 Entrada cable de alimentación.

A.4.4 PARTE LATERAL DERECHA DE LA PMU

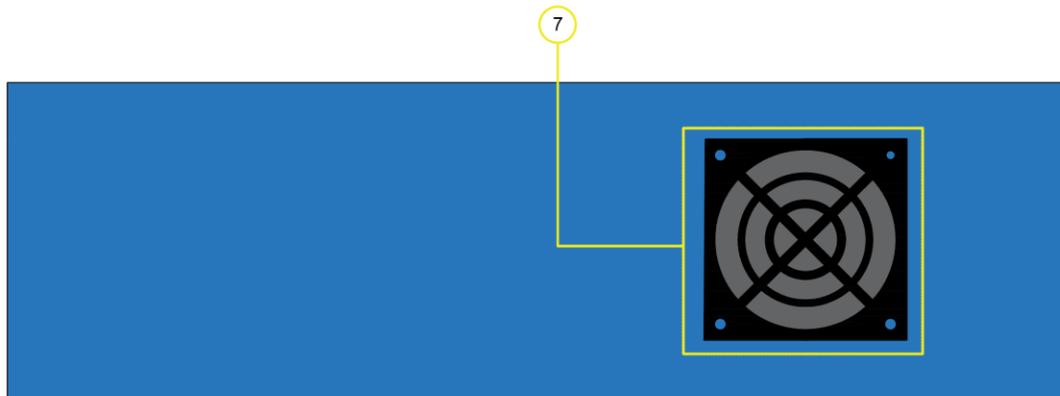


Figura A.8. Parte lateral derecha de la PMU

- 7) Rejilla de ventilación.

A.5 CONEXIÓN DEL DISPOSITIVO

- 1) Conectar el dispositivo a una toma de corriente mediante el cable de alimentación.

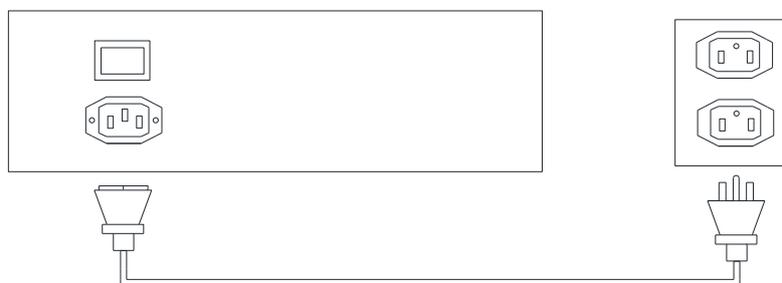


Figura A.9. Conexión del dispositivo a la toma de energía

- 2) Colocar la antena de GPS en un lugar abierto o cercano a una ventana y conectarlo con la PMU mediante a la entrada SMA disponible.

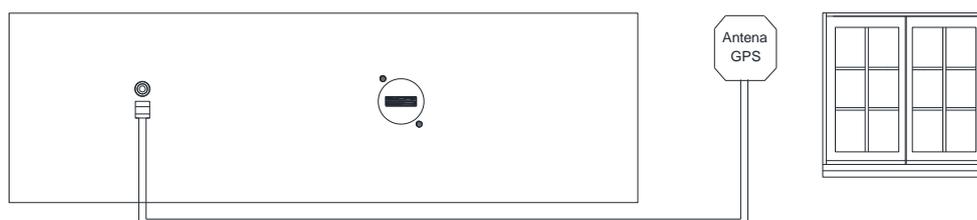


Figura A.10. Colocación de la antena de GPS

- 3) Conectar la entrada de potencia a la red eléctrica. No energizar las líneas de alimentación mientras el dispositivo este apagado.

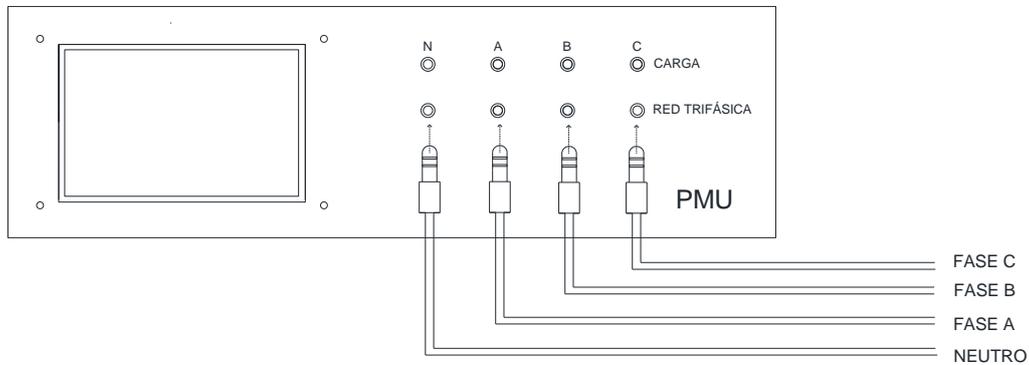


Figura A.11. Conexión de las líneas de potencia

- 4) Si se desea monitorear fasores de corriente conecte una carga trifásica o monofásica a los terminales de salida de potencia.

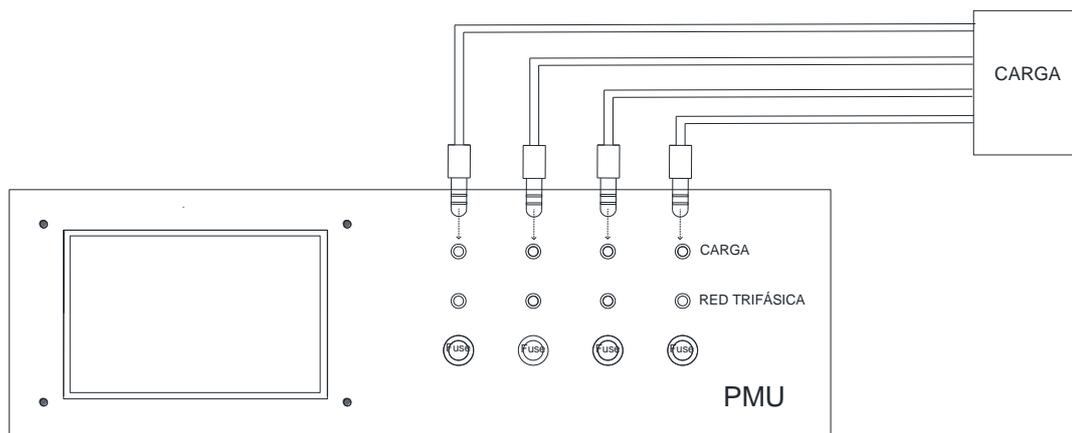


Figura A.12. Conexión de carga al dispositivo

- 5) En caso que se dese conectar el dispositivo al computador usar un cable de conexión USB tipo A.

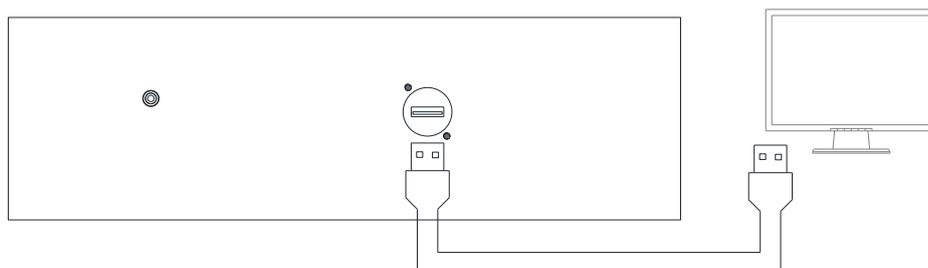


Figura A.13. Conexión del dispositivo a una computadora

A.6 ENCENDIDO Y APAGADO DEL DISPOSITIVO

A.6.1 ENCENDIDO

- 1) Energizar el dispositivo presionando el botón de encendido.
- 2) En la pantalla táctil se desplegará un mensaje de presentación durante 5 segundos como se muestra a continuación.



Figura A.14. Pantalla de presentación de la pantalla

- 3) Una vez se cierre el mensaje de presentación se despliega la pantalla de mediciones. De esta manera se comprueba que el dispositivo está correctamente energizado. Solo entonces se puede conectar las líneas de alimentación y observar las mediciones en la pantalla.



Figura A.15. Pantalla de visualización de las mediciones

A.6.2 APAGADO

- 1) Quitar la alimentación trifásica en los terminales de potencia de entrada del dispositivo y desconectar los cables en dichos terminales.
- 2) Apagar el dispositivo usando el botón de encendido/apagado.
- 3) Desconectar el cable de alimentación de la toma de corriente.

A.7 VISUALIZACIÓN DE LAS MEDICIONES

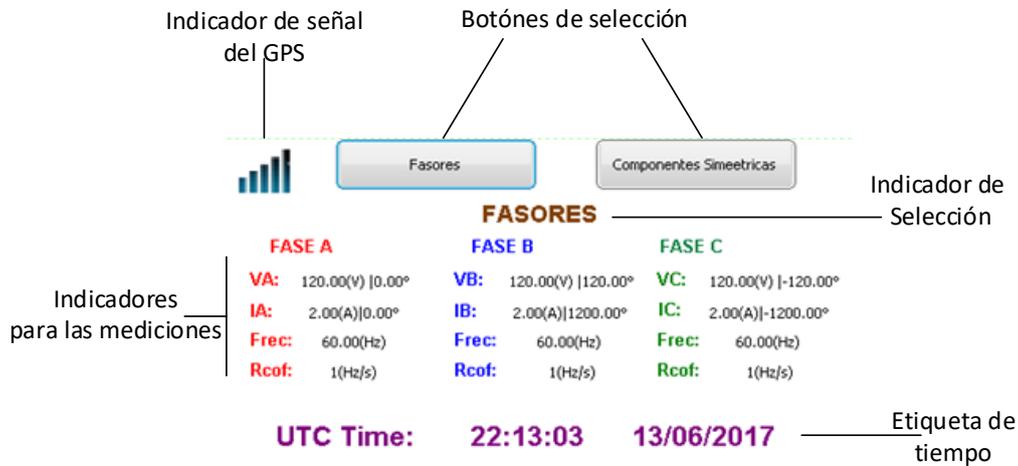


Figura A.16. Descripción de la pantalla de visualización de mediciones

- Para que el equipo pueda realizar las mediciones debe estar sincronizado con la señal del GPS. Observar que el indicador de señal del GPS se muestre en estado conectado.



Figura A.17. Estados de conexión del GPS

- Las mediciones que se pueden observar son fasores y componentes simétricas. Mediante los botones de selección se puede escoger que variables desea observar. El indicador de selección y los indicadores de la medición cambiarán según la opción escogida.

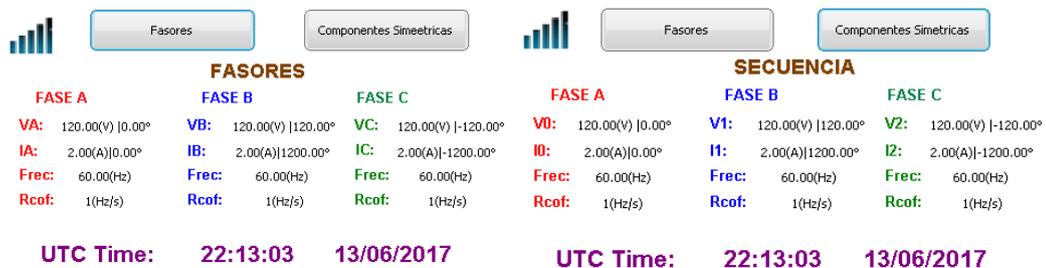


Figura A.18. Uso de la interfaz táctil de la pantalla

A.8 SOFTWARE DE CONEXIÓN CON LA PC

Se incluye la aplicación HMIPMU.exe que permite conectar la PMU con la computadora.

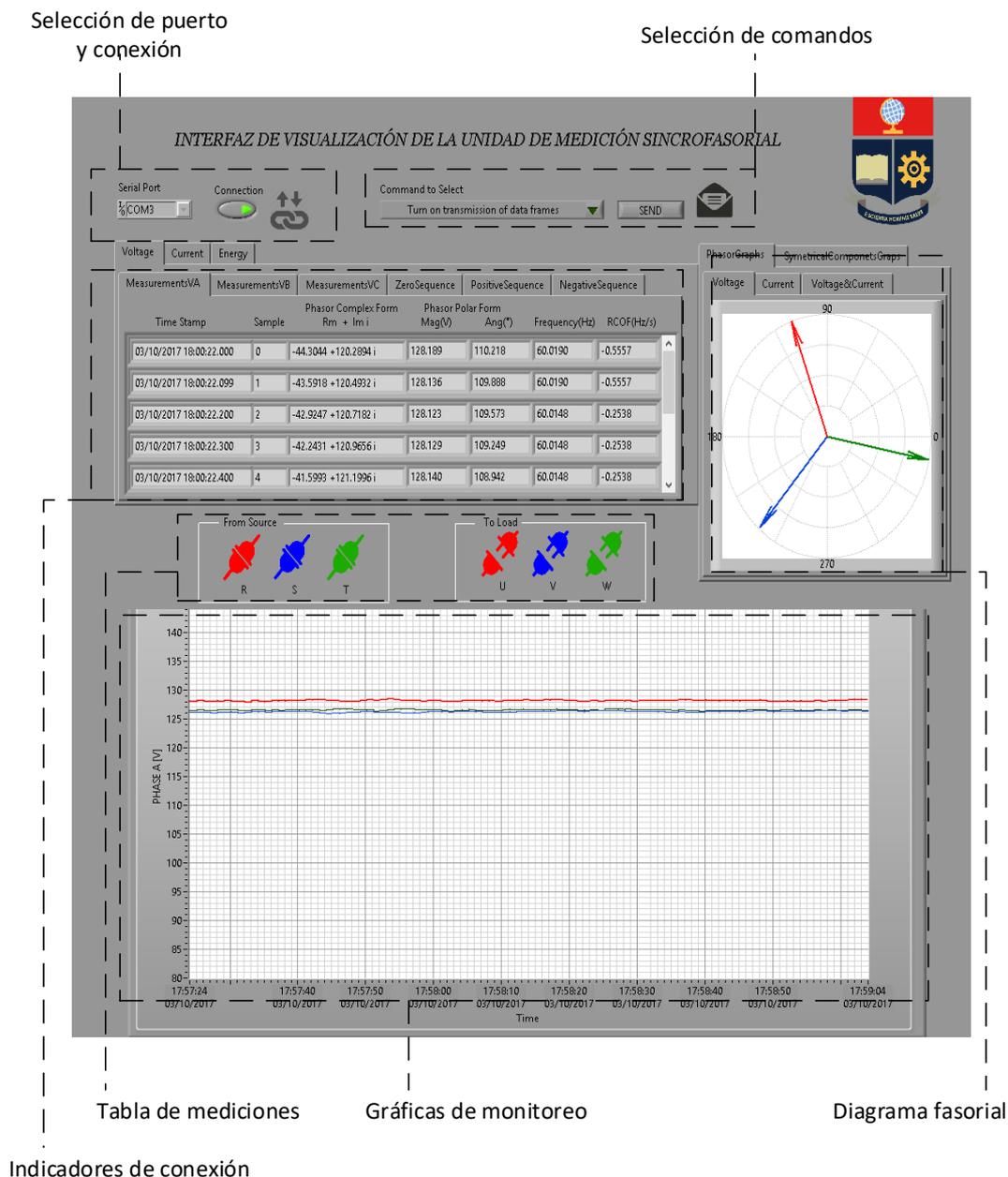


Figura A.19. Descripción de la interfaz de visualización en la computadora

A.8.1 SELECCIÓN DE PUERTO Y CONEXIÓN

Una vez se conecta la PMU al computador mediante el cable USB. El driver del puerto serial se instalará automáticamente.



Figura A.20. Comprobación de la instalación del driver del dispositivo

Se debe comprobar en el administrador de dispositivos que puerto se ha asignado al dispositivo. En la barra serial port escoger el puerto serial correspondiente a la PMU y presionar el botón Connect para establecer sesión entre la PMU y la PC.

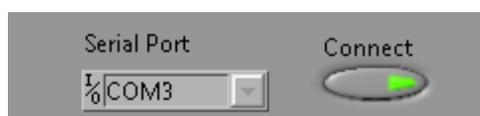


Figura A.21. Interfaz de conexión entre la computadora y el dispositivo

A.8.2 SELECCIÓN DE COMANDOS

La PMU permite la recepción de comandos. Se debe pulsar el botón SEND una vez que se ha escogido el comando deseado en la barra de selección de comandos como se muestra a continuación.

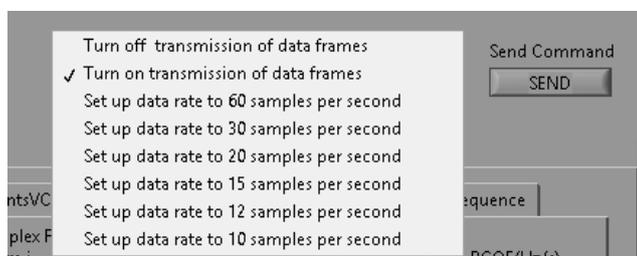


Figura A.22. Interfaz para la selección de comandos

Tabla A.4. Comandos disponibles en la PMU

Comandos	Función
Turn off transmission of data frames	Detener la transmisión de datos
Turn on transmission of data frames	Habilitar la transmisión de datos
Set up data rate to 60 samples per second	Recibir 60 muestras por segundo
Set up data rate to 30 samples per second	Recibir 30 muestras por segundo
Set up data rate to 20 samples per second	Recibir 20 muestras por segundo
Set up data rate to 15 samples per second	Recibir 15 muestras por segundo
Set up data rate to 10 samples per second	Recibir 10 muestras por segundo

A.8.3 TABLA DE MEDICIONES

Los datos recibidos se pueden observar mediante tablas donde se presentan sincrofasores y componentes simétricas. Las mediciones corresponden a una sola variable ya sea de voltaje o corriente. Mediante las pestañas en parte superior de la tabla se puede escoger la variable que se desea observar.

Pestañas de selección de variable

Time Stamp	Sample	Phasor Complex Form Rm + Im i	Phasor Polar Form Mag(V)	Phasor Polar Form Ang(°)	Frequency(Hz)	RCOF(Hz/s)
14/09/2017 16:07:03.000	0	-121.3459 +29.3394 i	124.842	166.405	60.0348	0.7546
14/09/2017 16:07:03.016	1	-121.2225 +29.8660 i	124.847	166.157	60.0348	0.7546
14/09/2017 16:07:03.033	2	-121.0378 +30.3700 i	124.790	165.912	60.0348	0.7546
14/09/2017 16:07:03.050	3	-120.9127 +30.8735 i	124.792	165.674	60.0449	0.6036
14/09/2017 16:07:03.066	4	-120.7880 +31.4054 i	124.804	165.423	60.0449	0.6036

Etiqueta de tiempo Número de muestra Sincrofasor Magnitud RMS Ángulo Frecuencia Tasa de cambio de frecuencia

Figura A.23. Descripción de la tabla de medición de los sincrofasores

Adicionalmente la aplicación permite observar la energía instantánea consumida por el sistema.

Pestañas de selección de variable

Time Stamp	Sample	Fp	S(VA)	P(W)	Q(VAR)
20/09/2017 13:58:40.000	0	1.000	226.11	226.07	0.00
20/09/2017 13:58:40.016	1	1.000	225.72	225.69	0.00
20/09/2017 13:58:40.033	2	1.000	226.02	225.98	0.00
20/09/2017 13:58:40.050	3	1.000	226.00	225.97	0.00
20/09/2017 13:58:40.066	4	1.000	225.93	225.90	0.00

Etiqueta de tiempo Número de muestra Factor de potencia Potencia aparente Potencia activa Potencia reactiva

Figura A.24. Descripción de la tabla de las variables de energía consumida

A8.4 GRAFICAS DE MONITOREO

Mediante graficas en tiempo real se puede observar de mejor manera el comportamiento del sistema eléctrico que está bajo análisis. Usando las pestañas de selección se puede escoger los gráficos que se desean observar que son:

- Gráfica de variación de voltaje RMS. - Permite observar la variación de la magnitud de los fasores de voltaje de las tres fases del sistema.

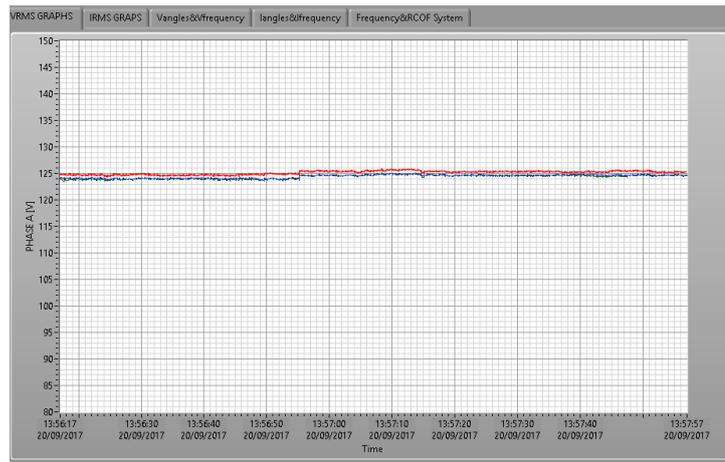


Figura A.25. Gráfica de monitoreo de la variación del voltaje RMS

- Gráfica de variación de corriente RMS. - Permite observar la variación de la magnitud de los fasores de corriente de las tres fases del sistema.

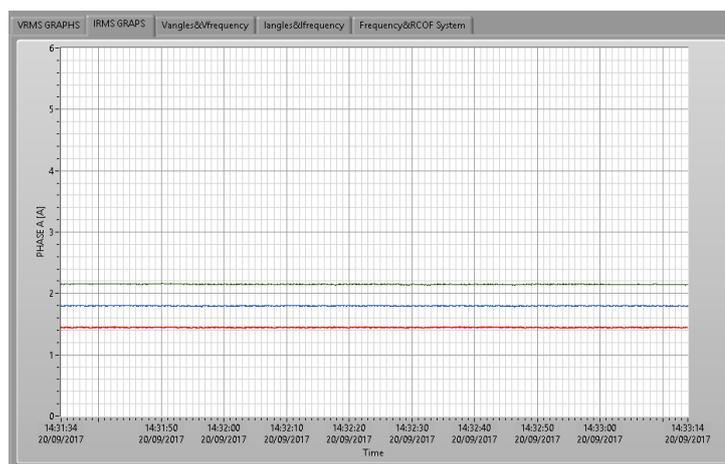


Figura A.26. Gráfica de monitoreo de la variación del corriente RMS

- Gráfica de variación de los ángulos de voltaje y grafica de variación de frecuencia. - Permite observar la variación de los ángulos de los fasores voltaje de acuerdo con la variación de la frecuencia del sistema.

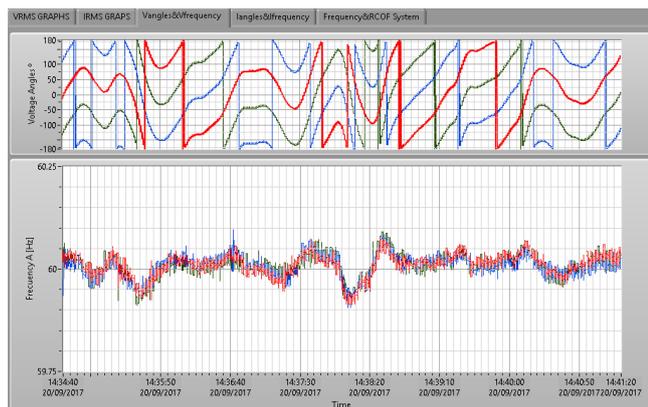


Figura A.27. Gráfica de monitoreo de la variación de los ángulos de voltaje y frecuencia

- Gráfica de variación de los ángulos de corriente y grafica de variación de frecuencia. Permite observar la variación de los ángulos de los fasores corriente de acuerdo con la variación de la frecuencia del sistema.

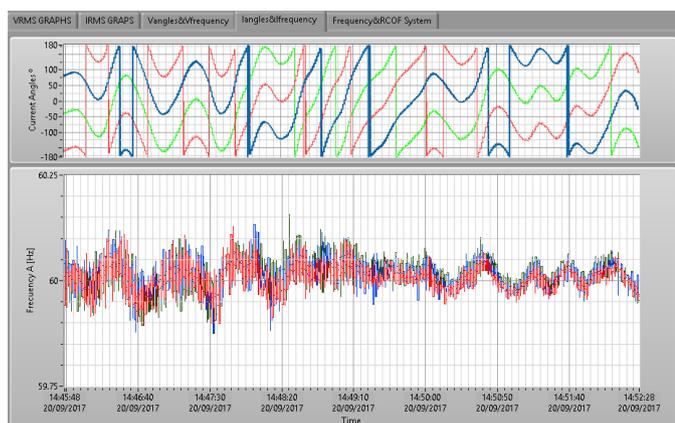


Figura A.28. Gráfica de monitoreo de la variación de los ángulos de corriente

- Gráfica de variación de la frecuencia y tasa de cambio de frecuencia. Permite observar la variación de la frecuencia y tasa de cambio de frecuencia del sistema

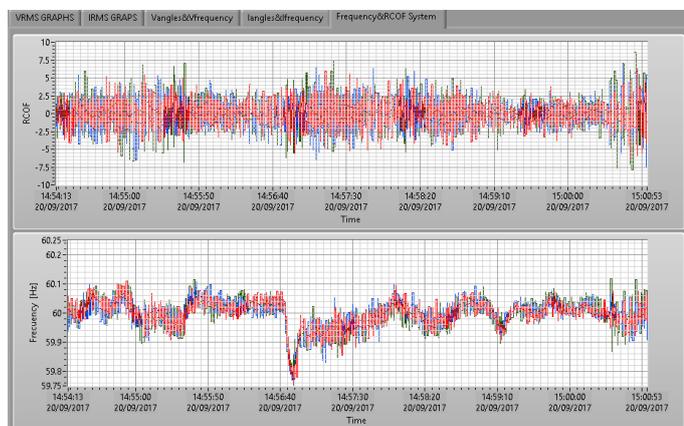


Figura A.29. Gráfica de monitoreo de la variación las variables de frecuencia

A.8.5 DIAGRAMA FASORIAL

La variación de los sincrofasores y las componentes simétricas se puede observar gráficamente mediante el diagrama fasorial. Usando las pestañas se puede escoger el conjunto de fasores que se desea observar.

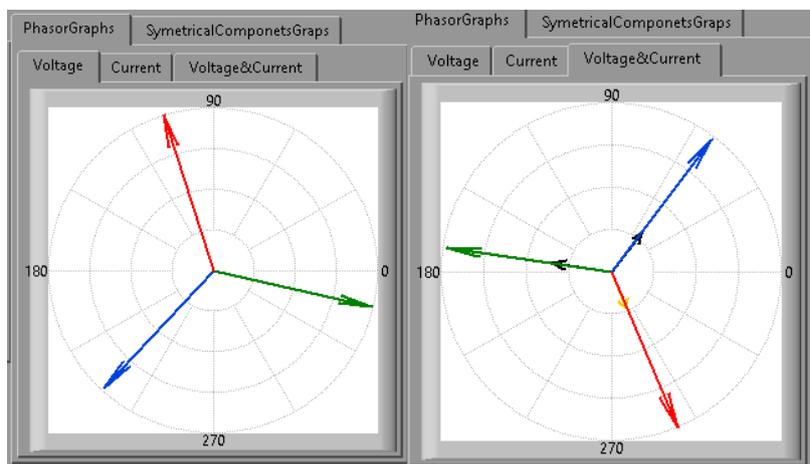


Figura A.30. Diagrama fasorial para sincrofasores de voltaje y corriente

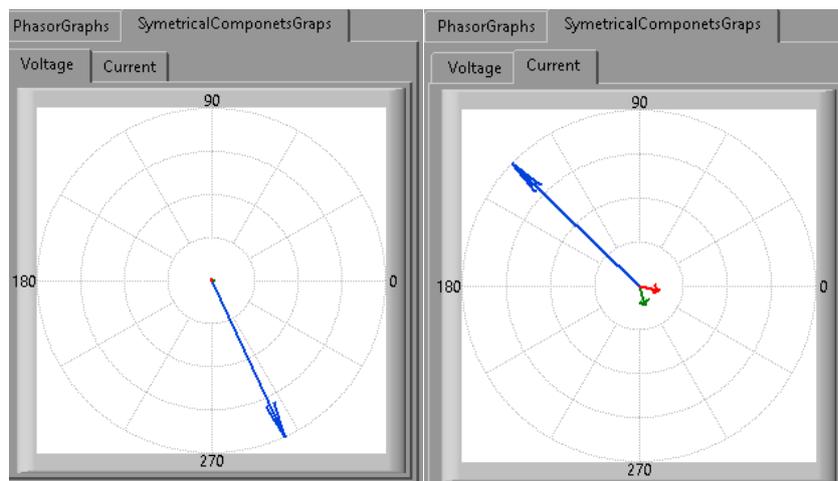


Figura A.31. Diagrama fasorial para las componentes simétricas

A.8.6 INDICADORES DE CONEXIÓN

Mediante estos indicadores se puede observar el estado de conexión de las fases al dispositivo y hacia la carga.



Figura A.32. Indicadores del estado de conexión de las líneas de potencia

A.9 PROBLEMAS Y SOLUCIONES

A.9.1 EL DISPOSITIVO TIENE PROBLEMAS CON LA SINCRONIZACION DEL GPS

- ✓ El dispositivo tarda alrededor de 20 minutos en sincronizarse con la señal de GPS siempre y cuando la antena esté conectada y colocada en un lugar abierto. En caso que el dispositivo permanezca demasiado tiempo sin sincronizarse se puede apagar el dispositivo durante unos minutos para que la información guardada en el receptor de GPS sea borrada. Una vez que se vuelva a encender el dispositivo el receptor tratara nuevamente de encontrar la señal del GPS. El receptor tiene una pila que le permite mantener información para sincronizarse más rápido. Si este dispositivo regularmente tarda mucho tiempo en sincronizarse se debería reemplazar la pila del receptor de GPS.
- ✓ Otro problema que puede ocurrir es una incorrecta sincronización del receptor de GPS. En este caso se observa la etiqueta de tiempo con una información incorrecta de la fecha. Si este es el caso se debe reiniciar el dispositivo para resetear la sincronización que es correcta cuando la información de tiempo es correcta.

A.9.2 SE PERDIÓ LA COMUNICACIÓN CON LA INTERFAZ GRÁFICA DE LA COMPUTADORA

- ✓ Dependiendo de la capacidad de procesamiento de la computadora la interfaz gráfica puede resultar ser un programa bastante pesado por la cantidad de datos que recibe y procesa. Cuando se ejecuta otro proceso o tiene lugar algún evento del sistema se puede perder la sincronización de la comunicación. En este caso únicamente se debe reiniciar la interfaz gráfica.

A.9.3 EL DISPOSITIVO MUESTRA MEDICIONES ERRÓNEAS

- ✓ Si el dispositivo muestra mediciones erróneas posiblemente las fuentes de alimentación se encuentren averiadas. En este caso se debería revisar que el voltaje en los terminales de salida de las fuentes sean los mismos que se describen rotulados en cada circuito impreso junto a los terminales.

- ✓ Si a pesar de energizar las líneas de potencia se observa medidas de cero en una o todas las fases posiblemente un evento de sobre corriente hizo actuar las protecciones por lo cual se deben cambiar los fusibles de fácil acceso localizados bajo los terminales de potencia.

A.9.4 EL COMPUTADOR NO RECONOCE EL DISPOSITIVO

- ✓ Una vez se conecta el dispositivo encendido al computador mediante el puerto USB automáticamente se instalará el controlador. En caso de que no se reconozca el dispositivo USB se debe instalar el driver manualmente. Para lo cual debe ingresar al siguiente enlace <http://www.ftdichip.com/Drivers/D2XX.htm> y descargar el controlador para puertos COM virtuales.

A.10 LISTADO DE ELEMENTOS PRINCIPALES DEL DISPOSITIVO

Tabla A.5. Elementos electrónicos encontrados en la PMU

Elemento	Descripción	Cantidad
DIGILENT PMOD GPS	Modulo receptor de GPS	1
F28379D LAUNCH	Tarjeta de desarrollo	1
STM32F746 DISCOVERY	Tarjeta de desarrollo	1
T60404-N4646-X662	Sensor de corriente 15A	3
FS10-110-C2	Transformador de tensión	3
ANT-GPS-SH-SMA	Antena de GPS	1
REF1933AIDDCT	Referencia de voltaje	6
THS4130IDGNR	Amplificador diferencial	3
TTL-232R-3V3	Cable USB a TTL	1
LM1084IS-5.0/NOPB	Regulador de voltaje 5V	2
TLV1117-33CDCYR	Regulador de voltaje 3.3V	1
UA7905CKTTR	Regulador de voltaje -5V	1
RS402L	Puente rectificador 4A	2

ANEXO B: CIRCUITOS DEL DISPOSITIVO

B.1 CIRCUITOS IMPRESOS DE LOS SISTEMAS DEL DISPOSITIVO.....	B2
B.1.1 SISTEMA DE ACONDICIONAMIENTO	B2
B.1.2 SISTEMA DE CONTROL.....	B3
B.1.3 SISTEMA DE ALIMENTACIÓN	B4
B.2 HARWARE IMPLEMENTADO	B5

B.1 CIRCUITOS IMPRESOS DE LOS SISTEMAS DEL DISPOSITIVO

B.1.1 SISTEMA DE ACONDICIONAMIENTO

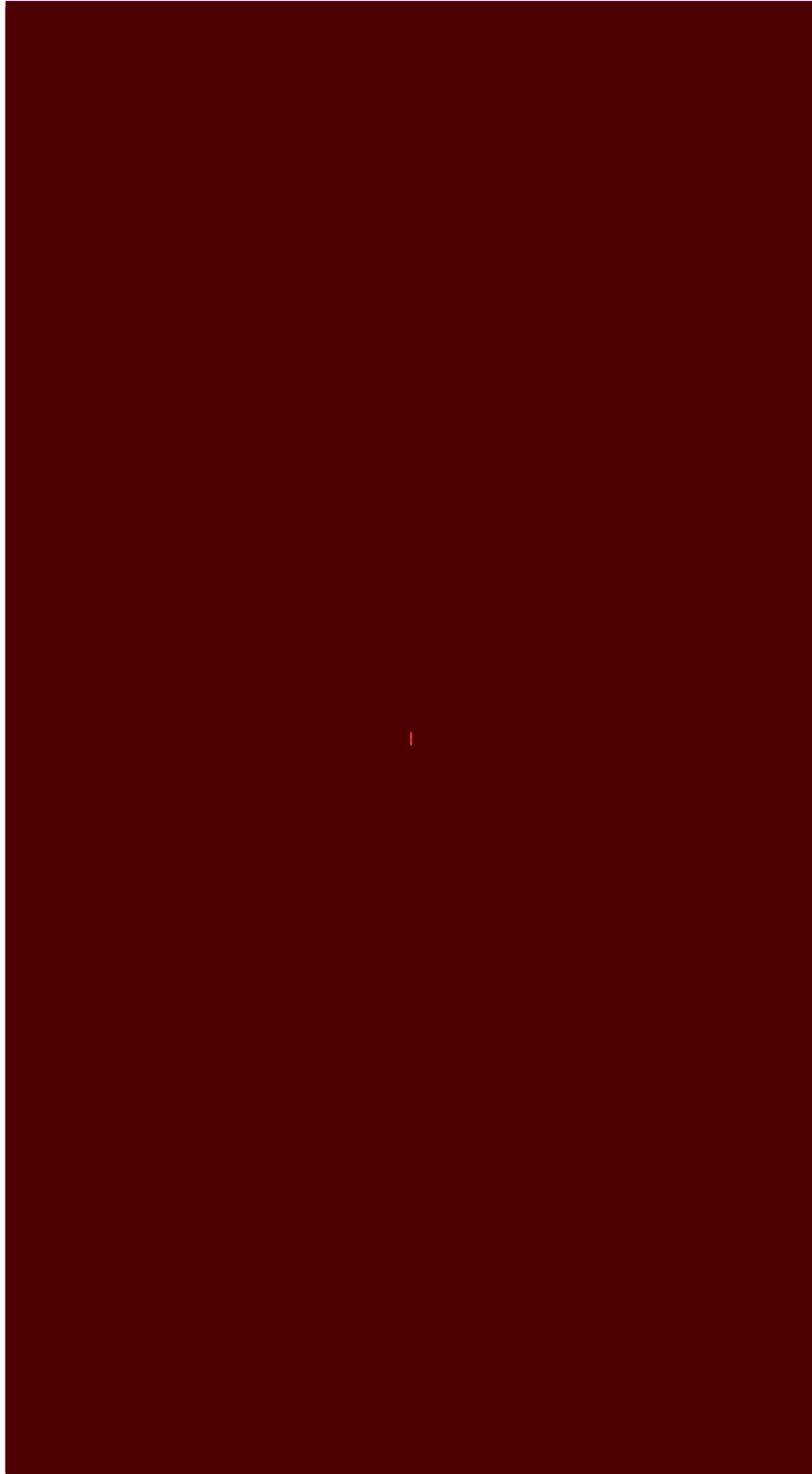


Figura B.1. Circuito impreso del sistema de acondicionamiento

B.1.2 SISTEMA DE CONTROL

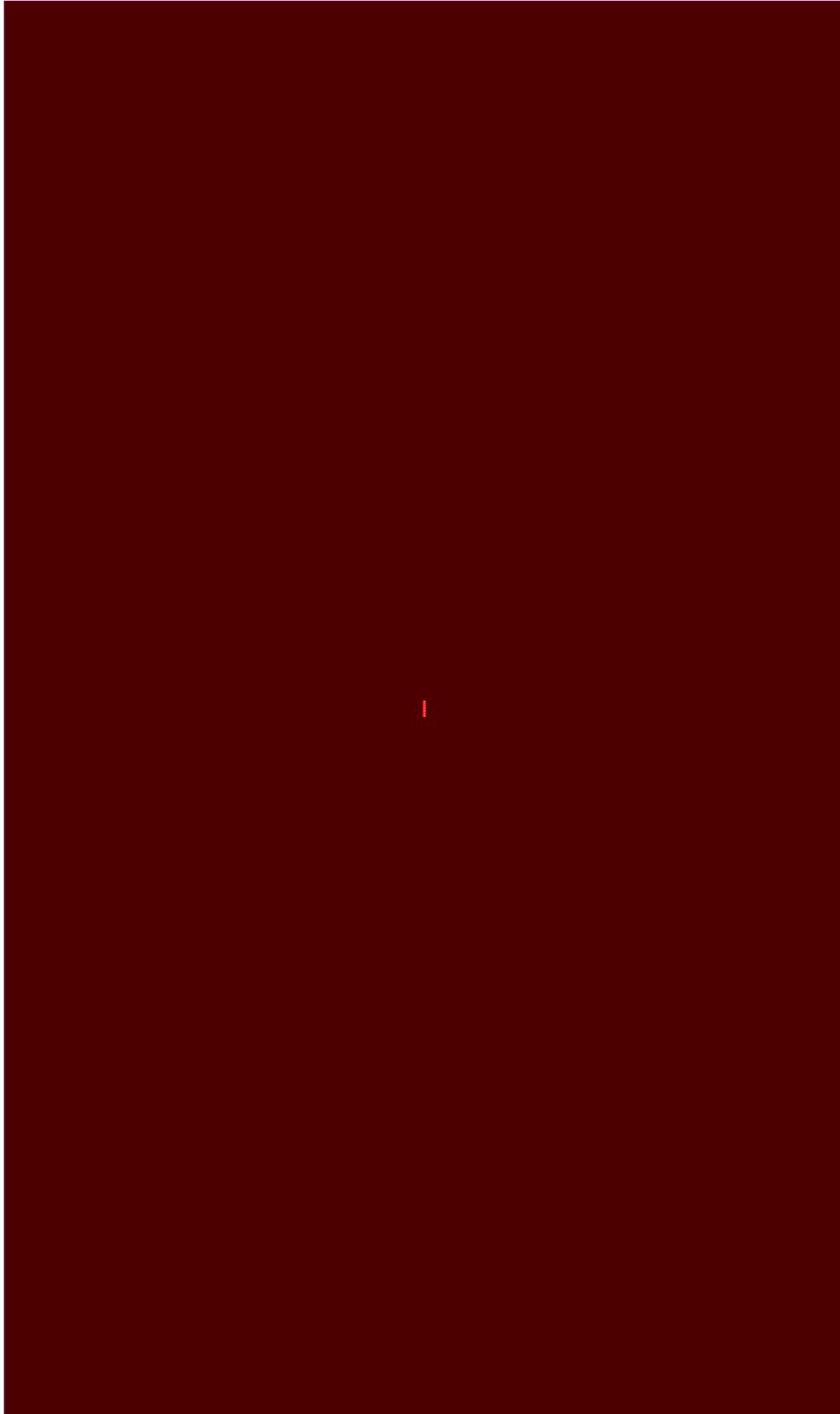


Figura B.2. Circuito impreso del sistema del sistema de control

B.1.3 CIRCUITO DE ALIMENTACIÓN

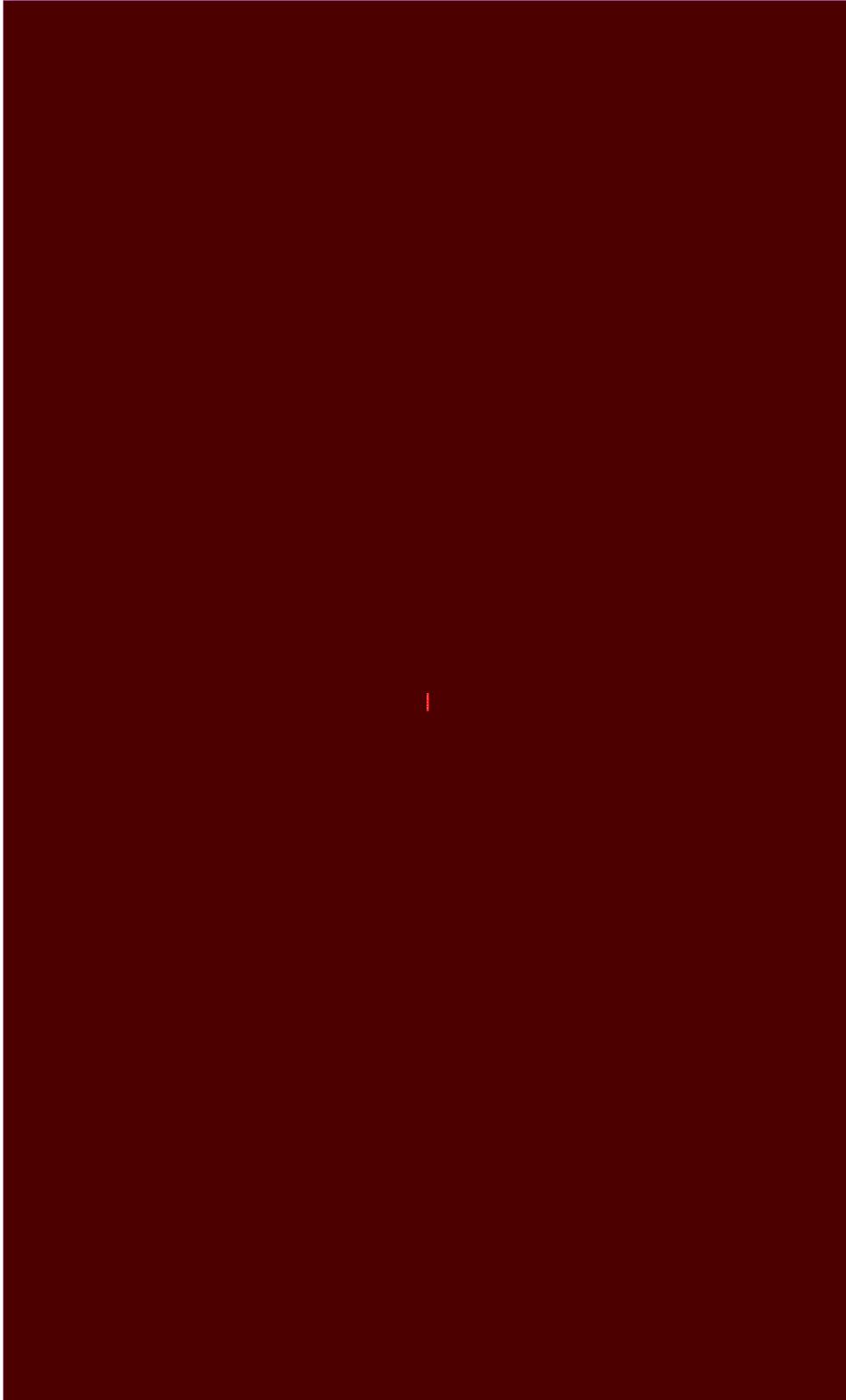


Figura B.3. Circuito impreso del sistema del sistema de alimentación

ANEXO C: HOJAS DE DATOS

C.1 OPTOACOPLADOR 4N25.....	C2
C.2 SCHMIT-TRIGGER CD40106B	C4
C.3 SENSOR DE CORRIENTE T60404-N4646-X662	C6
C.4 TRANSFORMADOR DE VOLTAJE FS10-110-C2	C9
C.5 MICROCONTROLADOR DELFINO TMS320F28379D	C10
C.6 REGULADOR DE VOLTAJE LM1086	C11
C.7 ANTENA DE GPS LINX.....	C13
C.8 RECEPTOR DE GPS PMODGPS	C14
C.9 CIRCUITO DE REFERENCIA DE VOLTAJE REF1933.....	C15
C.10 REGULADOR DE VOLTAJE TLV1117.....	C16
C.11 REGULADOR DE VOLTAJE UA7900	C18
C.12 AMPLIFICADOR DIFERENCIAL THS4505	C20

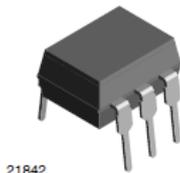
C.1 OPTOACOPLADOR 4N25

4N25, 4N26, 4N27, 4N28

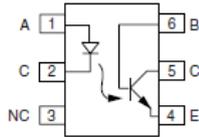
Vishay Semiconductors



Optocoupler, Phototransistor Output, with Base Connection



21842



1179004-0

DESCRIPTION

The 4N25 family is an industry standard single channel phototransistor coupler. This family includes the 4N25, 4N26, 4N27, 4N28. Each optocoupler consists of gallium arsenide infrared LED and a silicon NPN phototransistor.

FEATURES

- Isolation test voltage 5000 V_{RMS}
- Interfaces with common logic families
- Input-output coupling capacitance < 0.5 pF
- Industry standard dual-in-line 6 pin package
- Compliant to RoHS directive 2002/95/EC and in accordance to WEEE 2002/96/EC



RoHS
COMPLIANT

APPLICATIONS

- AC mains detection
- Reed relay driving
- Switch mode power supply feedback
- Telephone ring detection
- Logic ground isolation
- Logic coupling with high frequency noise rejection

AGENCY APPROVALS

- UL1577, file no. E52744
- BSI: EN 60065:2002, EN 60950:2000
- FIMKO: EN 60950, EN 60065, EN 60335

ORDER INFORMATION	
PART	REMARKS
4N25	CTR > 20 %, DIP-6
4N26	CTR > 20 %, DIP-6
4N27	CTR > 10 %, DIP-6
4N28	CTR > 10 %, DIP-6

ABSOLUTE MAXIMUM RATINGS (1)				
PARAMETER	TEST CONDITION	SYMBOL	VALUE	UNIT
INPUT				
Reverse voltage		V _R	5	V
Forward current		I _F	60	mA
Surge current	t ≤ 10 μs	I _{FSM}	3	A
Power dissipation		P _{diss}	100	mW
OUTPUT				
Collector emitter breakdown voltage		V _{CEO}	70	V
Emitter base breakdown voltage		V _{EBO}	7	V
Collector current		I _C	50	mA
	t ≤ 1 ms	I _C	100	mA
Power dissipation		P _{diss}	150	mW



4N25, 4N26, 4N27, 4N28

Optocoupler, Phototransistor Output, Vishay Semiconductors
with Base Connection

ABSOLUTE MAXIMUM RATINGS ⁽¹⁾				
PARAMETER	TEST CONDITION	SYMBOL	VALUE	UNIT
COUPLER				
Isolation test voltage		V_{ISO}	5000	V_{RMS}
Creepage distance			≥ 7	mm
Clearance distance			≥ 7	mm
Isolation thickness between emitter and detector			≥ 0.4	mm
Comparative tracking index	DIN IEC 112/VDE 0303, part 1		175	
Isolation resistance	$V_{IO} = 500 \text{ V}, T_{amb} = 25 \text{ }^\circ\text{C}$	R_{IO}	10^{12}	Ω
	$V_{IO} = 500 \text{ V}, T_{amb} = 100 \text{ }^\circ\text{C}$	R_{IO}	10^{11}	Ω
Storage temperature		T_{stg}	- 55 to + 125	$^\circ\text{C}$
Operating temperature		T_{amb}	- 55 to + 100	$^\circ\text{C}$
Junction temperature		T_j	125	$^\circ\text{C}$
Soldering temperature ⁽²⁾	max. 10 s dip soldering: distance to seating plane $\geq 1.5 \text{ mm}$	T_{sld}	260	$^\circ\text{C}$

Notes

⁽¹⁾ $T_{amb} = 25 \text{ }^\circ\text{C}$, unless otherwise specified.

Stresses in excess of the absolute maximum ratings can cause permanent damage to the device. Functional operation of the device is not implied at these or any other conditions in excess of those given in the operational sections of this document. Exposure to absolute maximum ratings for extended periods of the time can adversely affect reliability.

⁽²⁾ Refer to reflow profile for soldering conditions for surface mounted devices (SMD). Refer to wave profile for soldering conditions for through hole devices (DIP).

ELECTRICAL CHARACTERISTICS ⁽¹⁾							
PARAMETER	TEST CONDITION	PART	SYMBOL	MIN.	TYP.	MAX.	UNIT
INPUT							
Forward voltage ⁽²⁾	$I_F = 50 \text{ mA}$		V_F		1.3	1.5	V
Reverse current ⁽²⁾	$V_R = 3 \text{ V}$		I_R		0.1	100	μA
Capacitance	$V_R = 0 \text{ V}$		C_O		25		pF
OUTPUT							
Collector base breakdown voltage ⁽²⁾	$I_C = 100 \text{ } \mu\text{A}$		BV_{CBO}	70			V
Collector emitter breakdown voltage ⁽²⁾	$I_C = 1 \text{ mA}$		BV_{CEO}	30			V
Emitter collector breakdown voltage ⁽²⁾	$I_E = 100 \text{ } \mu\text{A}$		BV_{ECO}	7			V
$I_{CEO}(\text{dark})$ ⁽²⁾	$V_{CE} = 10 \text{ V}$, (base open)	4N25			5	50	nA
		4N26			5	50	nA
		4N27			5	50	nA
		4N28			10	100	nA
$I_{CBO}(\text{dark})$ ⁽²⁾	$V_{CB} = 10 \text{ V}$, (emitter open)				2	20	nA
Collector emitter capacitance	$V_{CE} = 0$		C_{CE}		6		pF
COUPLER							
Isolation test voltage ⁽²⁾	Peak, 60 Hz		V_{IO}	5000			V
Saturation voltage, collector emitter	$I_{CE} = 2 \text{ mA}, I_F = 50 \text{ mA}$		$V_{CE(\text{sat})}$			0.5	V
Resistance, input output ⁽²⁾	$V_{IO} = 500 \text{ V}$		R_{IO}	100			$\text{G}\Omega$
Capacitance, input output	$f = 1 \text{ MHz}$		C_{IO}		0.6		pF

Notes

⁽¹⁾ $T_{amb} = 25 \text{ }^\circ\text{C}$, unless otherwise specified.

Minimum and maximum values are testing requirements. Typical values are characteristics of the device and are the result of engineering evaluation. Typical values are for information only and are not part of the testing requirements.

⁽²⁾ JEDEC registered values are 2500 V, 1500 V, 1500 V, and 500 V for the 4N25, 4N26, 4N27, and 4N28 respectively.

C.2 SCHMIT-TRIGGER CD40106B



CD40106B

SCHS097F –NOVEMBER 1998–REVISED MARCH 2017

CD40106B CMOS Hex Schmitt-Trigger Inverters

1 Features

- Schmitt-Trigger Inputs
- Hysteresis Voltage (Typical):
 - 0.9 V at $V_{DD} = 5\text{ V}$
 - 2.3 V at $V_{DD} = 10\text{ V}$
 - 3.5 V at $V_{DD} = 15\text{ V}$
- Noise Immunity Greater Than 50%
- No Limit On Input Rise and Fall Times
- Standardized, Symmetrical Output Characteristics
- For Quiescent Current at 20 V
- Maximum Input Current Of 1 μA at 18 V Over Full Package Temperature Range:
 - 100 nA at 18 V and 25°C
- Low V_{DD} and V_{SS} Current During Slow Input Ramp
- 5-V, 10-V, and 15-V Parametric Ratings

2 Applications

- Wave and Pulse Shapers
- High-Noise-Environment Systems
- Monostable Multivibrators
- Astable Multivibrators

3 Description

The CD40106B device consists of six Schmitt-Trigger inputs. Each circuit functions as an inverter with Schmitt-Trigger input. The trigger switches at different points for positive- and negative-going signals. The difference between the positive-going voltage (V_P) and the negative-going voltages (V_N) is defined as hysteresis voltage (V_H).

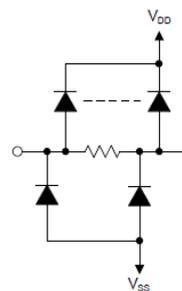
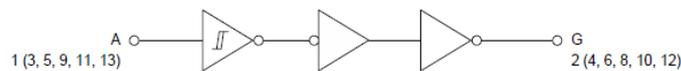
The CD40106B device is supplied in ceramic packaging (J) as well as standard packaging (D, N, NS, PW). All CD40106B devices are rated for -55°C to $+125^\circ\text{C}$ ambient temperature operation.

Device Information⁽¹⁾

PART NUMBER	PACKAGE	BODY SIZE (NOM)
CD40106BF	CDIP (14)	6.92 mm x 19.94 mm
CD40106BE	PDIP (14)	6.30 mm x 19.31 mm
CD40106BM	SOIC (14)	3.90 mm x 8.65 mm
CD40106BNSR	SO (14)	5.30 mm x 10.20 mm
CD40106BPWR	TSSOP (14)	4.40 mm x 5.00 mm

(1) For all available packages, see the orderable addendum at the end of the data sheet.

Logic Diagram



Copyright © 2017, Texas Instruments Incorporated

All inputs protected by the protection network shown to the right



An IMPORTANT NOTICE at the end of this data sheet addresses availability, warranty, changes, use in safety-critical applications, intellectual property matters and other important disclaimers. PRODUCTION DATA.

**CD40106B**

SCHS097F–NOVEMBER 1998–REVISED MARCH 2017

www.ti.com

6 Specifications**6.1 Absolute Maximum Ratings**over operating free-air temperature range (unless otherwise noted)⁽¹⁾

	MIN	MAX	UNIT
DC supply voltage, V_{DD} ⁽²⁾	-0.5	20	V
Input voltage, all inputs	-0.5	$V_{DD} + 0.5$	V
DC input current, any one input		±10	mA
Power dissipation, P_D	$T_A = -55^\circ\text{C}$ to $+100^\circ\text{C}$	500	mW
	$T_A = 100^\circ\text{C}$ to 125°C ⁽³⁾	200	
Device dissipation per output transistor		100	mW
Maximum junction temperature, T_J		150	$^\circ\text{C}$
Storage temperature, T_{stg}	-65	150	$^\circ\text{C}$

(1) Stresses beyond those listed under *Absolute Maximum Ratings* may cause permanent damage to the device. These are stress ratings only, which do not imply functional operation of the device at these or any other conditions beyond those indicated under *Recommended Operating Conditions*. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.

(2) Voltages referenced to V_{SS} terminal

(3) Derate linearity at 12 mW/ $^\circ\text{C}$

6.2 ESD Ratings

		VALUE	UNIT
$V_{(ESD)}$	Electrostatic discharge	Human-body model (HBM), per ANSI/ESDA/JEDEC JS-001 ⁽¹⁾	2000
		Charged-device model (CDM), per JEDEC specification JESD22-C101 ⁽²⁾	1000

(1) JEDEC document JEP155 states that 500-V HBM allows safe manufacturing with a standard ESD control process.

(2) JEDEC document JEP157 states that 250-V CDM allows safe manufacturing with a standard ESD control process.

6.3 Recommended Operating Conditions

over operating free-air temperature range (unless otherwise noted)

	MIN	MAX	UNIT
Supply voltage	3	18	V
Operating temperature, T_A	-55	125	$^\circ\text{C}$

6.4 Thermal Information

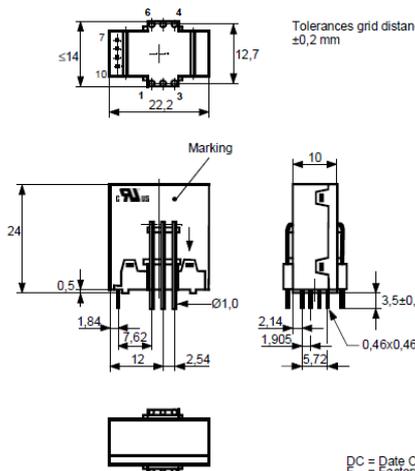
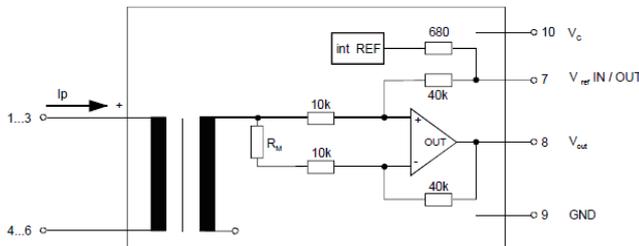
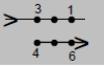
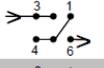
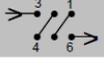
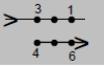
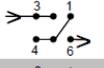
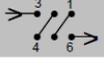
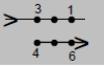
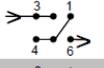
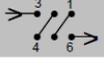
THERMAL METRIC ⁽¹⁾	CD40106B				UNIT	
	D (SOIC)	N (PDIP)	NS (SO)	PW (TSSOP)		
	14 PINS	14 PINS	14 PINS	14 PINS		
$R_{\theta JA}$	Junction-to-ambient thermal resistance	86.1	51.3	83.5	114.1	$^\circ\text{C}/\text{W}$
$R_{\theta JC(top)}$	Junction-to-case (top) thermal resistance	44.3	38.6	41.5	39.1	$^\circ\text{C}/\text{W}$
$R_{\theta JB}$	Junction-to-board thermal resistance	40.6	31.2	42.2	56.9	$^\circ\text{C}/\text{W}$
ψ_{JT}	Junction-to-top characterization parameter	11.6	23.4	13.1	3.1	$^\circ\text{C}/\text{W}$
ψ_{JB}	Junction-to-board characterization parameter	40.3	31.3	41.8	56.2	$^\circ\text{C}/\text{W}$

(1) For more information about traditional and new thermal metrics, see the *Semiconductor and IC Package Thermal Metrics* application report.

C.3 SENSOR DE CORRIENTE T60404-N4646-X662

		SPECIFICATION	Item no.:	T60404-N4646-X662
K-no.: 24512	15 A Current Sensor for 5V- Supply Voltage For electronic current measurement: DC, AC, pulsed, mixed ..., with a galvanic isolation between primary circuit (high power) and secondary circuit (electronic circuit)			Date: 11.08.2014
Customer: Standard type		Customers Part no.:		Page 1 of 2
Description		Characteristics		Applications
<ul style="list-style-type: none"> Closed loop (compensation) Current Sensor with magnetic field probe Printed circuit board mounting Casing and materials UL-listed 		<ul style="list-style-type: none"> Excellent accuracy Very low offset current Very low temperature dependency and offset current drift Very low hysteresis of offset current Short response time Wide frequency bandwidth Compact design Reduced offset ripple 		Mainly used for stationary operation in industrial applications: <ul style="list-style-type: none"> AC variable speed drives and servo motor drives Static converters for DC motor drives Battery supplied applications Switched Mode Power Supplies (SMPS) Power Supplies for welding applications Uninterruptible Power Supplies (UPS)
Electrical data – Ratings				
I_{PN}	Primary nominal r.m.s. current	15	A	
V_{out}	Output voltage @ I_P	$V_{Ref} \pm (0.625 \cdot I_P / I_{PN})$		V
V_{out}	Output voltage @ $I_P=0, T_A=25^\circ C$	$V_{Ref} \pm 0.00221$		V
V_{Ref}	External Reference voltage range	0...4		V
	Internal Reference voltage	2.5 \pm 0.005		V
K_N	Turns ratio	1...3 : 2000		
Accuracy – Dynamic performance data				
		min.	typ.	max.
$I_{P,max}$	Max. measuring range	± 51		
X	Accuracy @ $I_{PN}, T_A=25^\circ C$	0.7		%
ϵ_L	Linearity	0.1		%
$V_{out} - V_{Ref}$	Offset voltage @ $I_P=0, T_A=25^\circ C$	± 2.21		mV
$\Delta V_o / V_{Ref} / \Delta T$	Temperature drift of V_{out} @ $I_P=0, V_{Ref}=2.5V, T_A=-40...85^\circ C$	2.3	20	ppm/ $^\circ C$
t_r	Response time @ 90% von I_{PN}	300		ns
$\Delta t (I_{P,max})$	Delay time at $di/dt = 100 A/\mu s$	200		ns
f	Frequency bandwidth	DC...200		kHz
General data				
		min.	typ.	max.
T_A	Ambient operating temperature	-40	+85	
T_S	Ambient storage temperature	-40	+85	
m	Mass	12		g
V_C	Supply voltage	4.75	5	5.25
I_C	Current consumption	15		mA
Constructed and manufactured and tested in accordance with EN 61800-5-1 (Pin 1 - 6 to Pin 7 - 10) Reinforced insulation, Insulation material group 1, Pollution degree 2				
S_{clear}	Clearance (component without solder pad)	7,4		mm
S_{creep}	Creepage (component without solder pad)	8,0		mm
V_{sys}	System voltage	RMS		300
V_{work}	Working voltage (tabel 7 acc. to EN61800-5-1)	RMS		650
	overvoltage category 2	peak value		1320
U_{PD}	Rated discharge voltage	RMS		600
	Max. potential difference acc. to UL 508	RMS		600
				V _{AC}
Date	Name	Issue	Amendment	
11.08.14	KRe	83	Marking changed from 4646X662-83 → 4646-X662-83. Electrical data changed. CN-14-075	
Hrsg.: KB-E	Bearb.: DJ		KB-PM: Sn.	freig.: HS
editor	designer		check	released

Copying of this document, disclosing it to third parties or using the contents there for any purposes without express written authorization by use illegally forbidden
Any offenders are liable to pay all relevant damages.

	<p align="center">SPECIFICATION</p>	<p>Item no.: T60404-N4646-X662</p>																																				
<p>K-no.: 24512</p>	<p>15 A Current Sensor for 5V- Supply Voltage For electronic current measurement: DC, AC, pulsed, mixed ..., with a galvanic isolation between primary circuit (high power) and secondary circuit (electronic circuit)</p>	<p>Date: 11.08.2014</p>																																				
<p>Customer: Standard type</p>		<p>Customers Part no.:</p>	<p>Page 2 of 2</p>																																			
<p>Mechanical outline (mm): General tolerances DIN ISO 2768-c Tolerances grid distance ±0,2 mm</p>  <p>Connections: 1...6: Ø 1 mm 7..10: 0,46*0,46 mm</p> <p>Marking: </p> <p>DC = Date Code F = Factory</p>																																						
<p>Schematic diagram</p> 																																						
<p>Possibilities of wiring (@ T_A = 85°C)</p> <table border="1"> <thead> <tr> <th>primary windings</th> <th>primary current RMS</th> <th>primary current maximal</th> <th>output current RMS</th> <th>turns ratio</th> <th>primary resistance</th> <th>wiring</th> </tr> <tr> <th>N_P</th> <th>I_P [A]</th> <th>I_{P,max} [A]</th> <th>I_S (I_P) [mA]</th> <th>K_N</th> <th>R_P [mΩ]</th> <th></th> </tr> </thead> <tbody> <tr> <td>1</td> <td>15</td> <td>±51</td> <td>2.5±0.625</td> <td>1:2000</td> <td>0.33</td> <td></td> </tr> <tr> <td>2</td> <td>7.5</td> <td>±25</td> <td>2.5±0.625</td> <td>2:2000</td> <td>1.5</td> <td></td> </tr> <tr> <td>3</td> <td>5</td> <td>±17</td> <td>2.5±0.625</td> <td>3:2000</td> <td>3</td> <td></td> </tr> </tbody> </table>				primary windings	primary current RMS	primary current maximal	output current RMS	turns ratio	primary resistance	wiring	N _P	I _P [A]	I _{P,max} [A]	I _S (I _P) [mA]	K _N	R _P [mΩ]		1	15	±51	2.5±0.625	1:2000	0.33		2	7.5	±25	2.5±0.625	2:2000	1.5		3	5	±17	2.5±0.625	3:2000	3	
primary windings	primary current RMS	primary current maximal	output current RMS	turns ratio	primary resistance	wiring																																
N _P	I _P [A]	I _{P,max} [A]	I _S (I _P) [mA]	K _N	R _P [mΩ]																																	
1	15	±51	2.5±0.625	1:2000	0.33																																	
2	7.5	±25	2.5±0.625	2:2000	1.5																																	
3	5	±17	2.5±0.625	3:2000	3																																	
<p>Temperature of the primary conductor should not exceed 110°C. Additional information is obtainable on request. This specification is no declaration of warranty acc. BGB §443</p>																																						
<p>Hrsg.: KB-E editor</p>	<p>Bearb: DJ designer</p>	<p>KB-PM: Sn. check</p>	<p>freig.: HS released</p>																																			

Copying of this document, disclosing it to third parties or using the contents there for any purposes without express written authorization by use illegally forbidden
 Any offenders are liable to pay all relevant damages.

		Additional Information		Item No.: T60404-N4646-X662		
K-No.: 24512		15 A Current Sensor for 5V-Supply Voltage For the electronic measurement of currents: DC, AC, pulsed, mixed ..., with a galvanic isolation between the primary circuit (high power) and the secondary circuit			Date: 11.08.2014	
Customer:		Customers Part No.:		Page 1 of 2		
Electrical Data						
			min.	typ.	max.	Unit
V_{ctot}	Maximum supply voltage (without function)				7	V
I_C	Supply Current with primary current		15mA	$+I_p \cdot K_N + V_{out}/R_L$		mA
$I_{out,SC}$	Short circuit output current			± 20		mA
R_P	Resistance / primary winding @ $T_A=25^\circ\text{C}$		1			m Ω
R_S	Secondary coil resistance @ $T_A=85^\circ\text{C}$				67	Ω
$R_{i,Ref}$	Internal resistance of Reference input		670			Ω
$R_{i,(V_{out})}$	Output resistance of V_{out}				1	Ω
R_L	External recommended resistance of V_{out}	1				k Ω
C_L	External recommended capacitance of V_{out}				500	pF
$\Delta X_{Ti} / \Delta T$	Temperature drift of X @ $T_A = -40 \dots +85^\circ\text{C}$				40	ppm/K
$\Delta V_0 = \Delta(V_{out} - V_{Ref})$	Sum of any offset drift including:		3.5		10	mV
V_{0t}	Longtermdrift of V_0		2			mV
V_{0T}	Temperature drift von V_0 @ $T_A = -40 \dots +85^\circ\text{C}$		2			mV
V_{0H}	Hysteresis of V_{out} @ $I_P=0$ (after an overload of $10 \times I_{PN}$)				3	mV
$\Delta V_0 / \Delta V_C$	Supply voltage rejection ratio				1	mV/V
V_{oss}	Offsetripple (with 1 MHz- filter first order)				30	mV
V_{oss}	Offsetripple (with 100 kHz- filter first order)		4		8	mV
V_{oss}	Offsetripple (with 20 kHz- filter first order)		1.2		2	mV
C_k	Maximum possible coupling capacity (primary – secondary)		5		10	pF
	Mechanical stress according to M3209/3				30g	
	Settings: 10 – 2000 Hz, 1 min/Octave, 2 hours					
Inspection (Measurement after temperature balance of the samples at room temperature) SC = significant characteristic						
$V_{out}(SC)$	(V) M3011/6: Output voltage vs. external reference ($I_P=15A, 40-80Hz$)				$625 \pm 0.7\%$	mV
$V_{out}-V_{Ref}(I_P=0)$	(V) M3226: Offset voltage				± 2.21	mV
V_d	(V) M3014: Test voltage, rms, 1 s pin 1 – 6 vs. pin 7 – 10				1.5	kV
V_e	(AQL 1/S4) Partial discharge voltage acc.M3024 (RMS) with V_{vor} (RMS)				1400 1750	V V
Type Testing (Pin 1 - 6 to Pin 7 - 10)						
Designed according standard EN 50178 with insulation material group 1						
V_w	HV transient test according to M3064 (1.2 μs / 50 μs -wave form)				8	kV
V_d	Testing voltage to M3014		(5 s)		3	kV
V_e	Partial discharge voltage acc.M3024 (RMS) with V_{vor} (RMS)				1400 1750	V V
Applicable documents						
Current direction: A positive output current appears at point I_s , by primary current in direction of the arrow.						
Enclosures according to IEC529: IP50.						
Further standards UL 508, file E317483, category NMTR2 / NMTR8						
Datum	Name	Index	Amendment			
11.08.14	Kre	83	Inspection M3011/6 defined as SC-value. Offset voltage changed. CN-14-075			
14.06.13	Le	83	Applicable documents further standards added. V_{ctot} changed from max 6 V in max 7 V. CN-572			
Hrsg.: KB-E editor	Bearb.: DJ designer		KB-PM: check		freig.: HS released	
Weitergabe sowie Vervielfältigung dieser Unterlage, Verwertung und Mitteilung ihres Inhalts nicht gestattet, soweit nicht ausdrücklich zugestanden. Zuwiderhandlungen verpflichten zu Schadenersatz. Alle Rechte für den Fall der Patenterteilung oder GM-Eintragung vorbehalten			Copying of this document, disclosing it to third parties or using the contents there for any purposes without express written authorization by use illegally forbidden. Any offenders are liable to pay all relevant damages.			

C.4 TRANSFORMADOR DE VOLTAJE FS10-110-C2

TRIAD
MAGNETICS

CLASS 2 TRANSFORMER

FS10-110-C2

Description:

The FS10-110-C2 is a series/parallel primary and dual secondary, split bobbin design which operates with either a parallel input of 115V or a series input of 230V. The secondaries are 5V @ 0.11A each. They can be used independently (up to 300V difference between them) or in series for double the voltage or in parallel for double the current. The split bobbin design eliminates the need for costly electrostatic shielding.

Electrical Specifications (@25C)

1. Maximum Power: 1.1VA
2. Primary: Series: 230V; Parallel: 115V
3. Secondaries: 5.0V @ 0.11A each
4. Voltage Regulation: 25% TYP @ full load to no load
5. Operating Temperature: -40C to 115C
6. Storage Temperature: -55C to 150C
7. Hipot tested 100% at 4200 VRMS pri to sec
8. Hipot tested 100% at 2160 VRMS sec to sec
9. Inherently Limited. No fusing required.

Construction:

Three flange bobbin construction with primaries and secondaries wound side by side for low capacitive coupling. UL Class F Insulation System (155°C).

Agency File:

UL: File E65390, UL 5085-1 & 3 (1585), Class 2 Transformers
cUL: File E65390, UL 5085-1 & 3 (1585) For Canadian Use (CSA 22.2, No.66.3-06)
TUV Certificate No.: R72120839, EN61558, Safety Isolating xfmr, general use



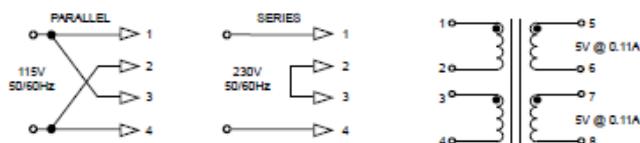
Max Dimensions:

Units in inches.

H	W	L	A	B	C	D	E	F
1.130	1.142	1.417	0.265	0.265	1.220	0.041	0.020	0.236

Weight: 0.17 lbs

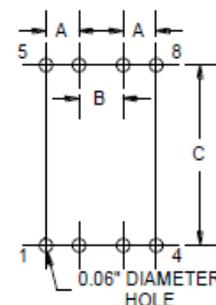
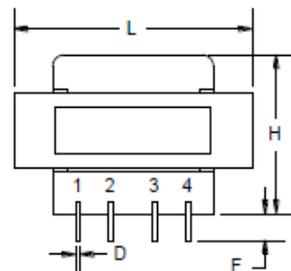
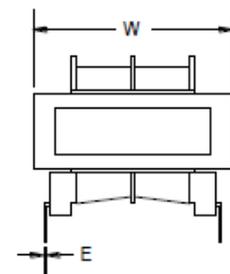
Schematic:



RoHS Compliance: As of manufacturing date February 2005, all standard products meet the requirements of 2011/65/EU, known as the RoHS initiative.

Note: Order and shipping documentation may have a "-B" suffix; this indicates Bulk packaging but does not show on the actual part number marked on the transformer.

"Upon printing, this document is considered "uncontrolled". Please contact Triad Magnetics website for the most current version. For soldering and washing information please see <http://www.triadmagnetics.com/faq.html>



Board Layout

www.TriadMagnetics.com
Phone: (951) 277-0757
Fax: (951) 277-2757

460 Harley Knox Blvd.
Perris, CA 92571

Publish Date: March 6, 2017

C.5 MICROCONTROLADOR DELFINO TMS320F28379D



TMS320F28379D, TMS320F28377D
TMS320F28376D, TMS320F28375D, TMS320F28374D
SPRS880G – DECEMBER 2013 – REVISED MAY 2016

TMS320F2837xD Dual-Core Delfino™ Microcontrollers

1 Device Overview

1.1 Features

- Dual-Core Architecture
 - Two TMS320C28x 32-Bit CPUs
 - 200 MHz
 - IEEE 754 Single-Precision Floating-Point Unit (FPU)
 - Trigonometric Math Unit (TMU)
 - Viterbi/Complex Math Unit (VCU-II)
- Two Programmable Control Law Accelerators (CLAs)
 - 200 MHz
 - IEEE 754 Single-Precision Floating-Point Instructions
 - Executes Code Independently of Main CPU
- On-Chip Memory
 - 512KB (256KW) or 1MB (512KW) of Flash (ECC-Protected)
 - 172KB (86KW) or 204KB (102KW) of RAM (ECC-Protected or Parity-Protected)
 - Dual-Zone Security Supporting Third-Party Development
- Clock and System Control
 - Two Internal Zero-Pin 10-MHz Oscillators
 - On-Chip Crystal Oscillator
 - Windowed Watchdog Timer Module
 - Missing Clock Detection Circuitry
- 1.2-V Core, 3.3-V I/O Design
- System Peripherals
 - Two External Memory Interfaces (EMIFs) With ASRAM and SDRAM Support
 - Dual 6-Channel Direct Memory Access (DMA) Controllers
 - Up to 169 Individually Programmable, Multiplexed General-Purpose Input/Output (GPIO) Pins With Input Filtering
 - Expanded Peripheral Interrupt Controller (ePIE)
 - Multiple Low-Power Mode (LPM) Support With External Wakeup
- Communications Peripherals
 - USB 2.0 (MAC + PHY)
 - Support for 12-Pin 3.3 V-Compatible Universal Parallel Port (uPP) Interface
 - Two Controller Area Network (CAN) Modules (Pin-Bootable)
 - Three High-Speed (up to 50-MHz) SPI Ports (Pin-Bootable)
 - Two Multichannel Buffered Serial Ports (McBSPs)
 - Four Serial Communications Interfaces (SCI/UART) (Pin-Bootable)
 - Two I²C Interfaces (Pin-Bootable)
- Analog Subsystem
 - Up to Four Analog-to-Digital Converters (ADCs)
 - 16-Bit Mode
 - 1.1 MSPS Each (up to 4.4-MSPS System Throughput)
 - Differential Inputs
 - Up to 12 External Channels
 - 12-Bit Mode
 - 3.5 MSPS Each (up to 14-MSPS System Throughput)
 - Single-Ended Inputs
 - Up to 24 External Channels
 - Single Sample-and-Hold (S/H) on Each ADC
 - Hardware-Integrated Post-Processing of ADC Conversions
 - Saturating Offset Calibration
 - Error From Setpoint Calculation
 - High, Low, and Zero-Crossing Compare, With Interrupt Capability
 - Trigger-to-Sample Delay Capture
 - Eight Windowed Comparators With 12-Bit Digital-to-Analog Converter (DAC) References
 - Three 12-Bit Buffered DAC Outputs
- Enhanced Control Peripherals
 - 24 Pulse Width Modulator (PWM) Channels With Enhanced Features
 - 16 High-Resolution Pulse Width Modulator (HRPWM) Channels
 - High Resolution on Both A and B Channels of 8 PWM Modules
 - Dead-Band Support (on Both Standard and High Resolution)
 - Six Enhanced Capture (eCAP) Modules
 - Three Enhanced Quadrature Encoder Pulse (eQEP) Modules
 - Eight Sigma-Delta Filter Module (SDFM) Input Channels, 2 Parallel Filters per Channel
 - Standard SDFM Data Filtering
 - Comparator Filter for Fast Action for Out of Range



An IMPORTANT NOTICE at the end of this data sheet addresses availability, warranty, changes, use in safety-critical applications, intellectual property matters and other important disclaimers. PRODUCTION DATA.

C.6 REGULADOR DE VOLTAJE LM1086



LM1086

SNVS039J—JUNE 2000—REVISED APRIL 2015

LM1086 1.5-A Low Dropout Positive Regulators

1 Features

- Available in 1.8-V, 2.5-V, 3.3-V, 5-V and Adjustable Versions
- Current Limiting and Thermal Protection
- Output Current 1.5 A
- Line Regulation 0.015% (Typical)
- Load Regulation 0.1% (Typical)

2 Applications

- High-Efficiency Linear Regulators
- Battery Chargers
- Post Regulation for Switching Supplies
- Constant Current Regulators
- Microprocessor Supplies

3 Description

The LM1086 is a regulator with a maximum dropout of 1.5 V at 1.5 A of load current. The device has the same pin-out as TI's industry standard LM317.

Two resistors are required to set the output voltage of the adjustable output voltage version of the LM1086. Fixed output voltage versions integrate the adjust resistors.

The LM1086 circuit includes a zener trimmed bandgap reference, current limiting, and thermal shutdown.

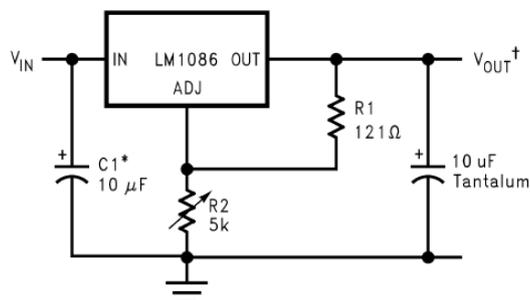
Refer to LM1084 for the 5-A version, and the LM1085 for the 3-A version.

Device Information⁽¹⁾

PART NUMBER	PACKAGE	BODY SIZE (NOM)
LM1086	WSON (8)	4 mm × 4 mm
	DDPAK/TO-263 (3)	10.18 mm × 8.41 mm
	TO-220 (3)	14.986 mm × 10.16 mm

(1) For all available packages, see the orderable addendum at the end of the datasheet.

Typical Application



*NEEDED IF DEVICE IS FAR FROM FILTER CAPACITORS

$$V_{OUT}^{\dagger} = 1.25V \left(1 + \frac{R2}{R1} \right)$$



An IMPORTANT NOTICE at the end of this data sheet addresses availability, warranty, changes, use in safety-critical applications, intellectual property matters and other important disclaimers. PRODUCTION DATA.



LM1086

SNVS039J – JUNE 2000 – REVISED APRIL 2015

www.ti.com

6 Specifications

6.1 Absolute Maximum Ratings

over operating free-air temperature range (unless otherwise noted) ⁽¹⁾⁽²⁾

		MIN	MAX	UNIT
Maximum Input to Output Voltage Differential	LM1086-ADJ		29	V
	LM1086-1.8		27	V
	LM1086-2.5		27	V
	LM1086-3.3		27	V
	LM1086-5.0		25	V
Power Dissipation ⁽³⁾		Internally Limited		
Junction Temperature (T _J) ⁽⁴⁾			150	°C
Lead Temperature			260, to 10 sec	°C
Storage temperature, T _{stg}		-65	150	°C

- (1) Stresses beyond those listed under Absolute Maximum Ratings may cause permanent damage to the device. These are stress ratings only, which do not imply functional operation of the device at these or any other conditions beyond those indicated under [Recommended Operating Conditions](#). Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.
- (2) If Military/Aerospace specified devices are required, please contact the Texas Instruments Sales Office/Distributors for availability and specifications.
- (3) Power dissipation is kept in a safe range by current limiting circuitry. Refer to [Overload Recovery](#) in [Application and Implementation](#). The value θ_{JA} for the WSON package is specifically dependent on PCB trace area, trace material, and the number of thermal vias. For improved thermal resistance and power dissipation for the WSON package, refer to Application Note AN-1187 (literature number SNOA401).
- (4) The maximum power dissipation is a function of T_{J(MAX)}, θ_{JA} , and T_A. The maximum allowable power dissipation at any ambient temperature is $P_D = (T_{J(MAX)} - T_A) / \theta_{JA}$. All numbers apply for packages soldered directly into a PC board. Refer to [Thermal Considerations](#).

6.2 ESD Ratings

			VALUE	UNIT
V _(ESD)	Electrostatic discharge	Human-body model (HBM), per ANSI/ESDA/JEDEC JS-001 ⁽¹⁾	±2000	V

- (1) JEDEC document JEP155 states that 500-V HBM allows safe manufacturing with a standard ESD control process.

6.3 Recommended Operating Conditions

		MIN	MAX	UNIT
JUNCTION TEMPERATURE RANGE (T_J) ⁽¹⁾				
"C" Grade	Control Section	0	125	°C
	Output Section	0	150	°C
"I" Grade	Control Section	-40	125	°C
	Output Section	-40	150	°C

- (1) The maximum power dissipation is a function of T_{J(MAX)}, θ_{JA} , and T_A. The maximum allowable power dissipation at any ambient temperature is $P_D = (T_{J(MAX)} - T_A) / \theta_{JA}$. All numbers apply for packages soldered directly into a PC board. Refer to [Thermal Considerations](#).

C.7 ANTENA DE GPS LINX

ANT-GPS-SH-xxx

Data Sheet

AntennaFactor
by **Linx**

Product Description

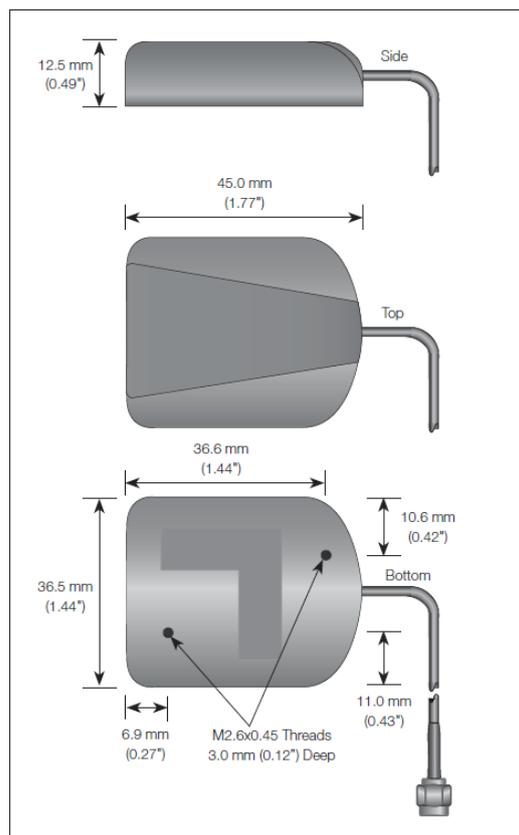
The SH Series is the flagship of the Antenna Factor GPS line. These high-performance GPS antennas combine superior performance, advanced operational and protection features, and low power consumption. This makes them ideal for telematics, fleet management, navigation, tracking and other applications that require a compact, high-performance GPS antenna. For maximum compatibility with the host receiver, the SH accepts supply voltages from +2.5VDC to +12VDC and is protected against shorts, over current, or reverse polarity situations. The antennas attach via a SMA, MCX, MMCX or customer-specified connector.

Features

- Compact
- High-gain, low-noise design
- Low current consumption
- Wide operating voltage
- Protection circuit
- Wide operating temperature
- Fully weatherized
- Waterproof
- Rugged & damage-resistant
- Magnetic mount

Electrical Specifications

Center Frequency:	1575.42MHz
Bandwidth:	10MHz @ -3dB point
Impedance:	50-ohms
VSWR:	1.5 typ.
Ant. Gain:	5.0dB min.
Axial Ratio:	1.0dB typ.
Elev. Angle Cov.:	5–90 degrees
Az. Bearing Cov.:	360 degrees
Polarization:	RHCP
System Gain:	28dB (typ. includes 4dB cable & filter loss)
Noise Figure:	<1.8dB @ fo, 2dB max.
Input Voltage:	+2.5VDC to +12VDC (Autoswitch)



Electrical Specifications Cont.

Current:	5–10mA typ. @ 5V (11–13mA max. @ 12V)
Oper. Temp. Range:	–30°C to +85°C
Mounting:	Magnetic and/or screw
Cable:	RG-174U (Low-loss, 0.7dB/m)
Cable Length:	117" +/-6" (3m)
Connector:	SMA, MCX, MMCX, other by special order
Weight:	3.32oz (94g)

Ordering Information

ANT-GPS-SH-SMA (with SMA connector)
ANT-GPS-SH-MCX (with MCX connector)
ANT-GPS-SH-MMX (with MMCX connector)

C.8 RECEPTOR DE GPS PmodGPS



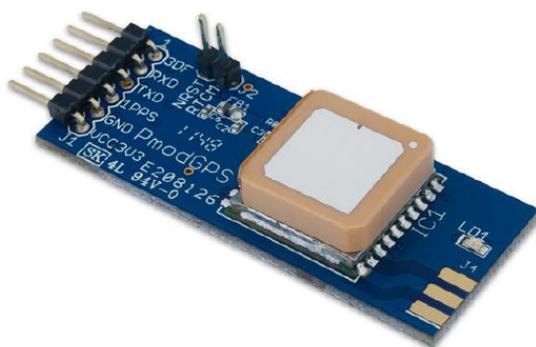
1300 Henley Court
Pullman, WA 99163
509.334.6306
www.digilentinc.com

PmodGPS™ Reference Manual

Revised April 12, 2016
This manual applies to the PmodGPS rev. A

Overview

The PmodGPS can add satellite positioning accuracy to any embedded system. The PmodGPS features a GlobalTop FGPMOPAG6H GPS antenna module that utilizes the MediaTek GPS MT3329.



The PmodGPS.

Features include:

- Ultra-sensitive GPS module (-165 dBm)
- Add 3m 2D satellite positioning accuracy to any embedded system
- Low power consumption
- Up to 10Hz update rate
- NMEA (default) and RTCM protocols available
- Small PCB size for flexible designs 2.0 in × 0.8 in (5.0 cm × 2.0 cm)
- 6-pin Pmod port with UART interface
- Library and example code available in [resource center](#)

1 Functional Description

The PmodGPS uses a standard 6-pin port and communicates via a 2-wire Universal Asynchronous Receiver/Transmitter (UART.) The PmodGPS also has a 2-pin port for control of the NRST pin to the module and the Radio Technical Commission for Maritime services, or RTCM pin for Differential Global Positioning System (DGPS) data using RTCM protocols.

Note: The PmodGPS arrives with the RTCM feature inactive, to enable RTCM capabilities users should contact GlobalTop at: www.qtop-tech.com.

C.9 CIRCUITO DE REFERENCIA DE VOLTAJE REF1933



Product Folder



Order Now



Technical Documents



Tools & Software



Support & Community



Reference Design



REF1925, REF1930, REF1933, REF1941

SBOS697A – SEPTEMBER 2014 – REVISED JANUARY 2017

REF19xx Low-Drift, Low-Power, Dual-Output, V_{REF} and $V_{REF} / 2$ Voltage References

1 Features

- Two Outputs, V_{REF} and $V_{REF} / 2$, for Convenient Use in Single-Supply Systems
- Excellent Temperature Drift Performance:
 - 25 ppm/°C (max) from –40°C to 125°C
- High Initial Accuracy: $\pm 0.1\%$ (max)
- V_{REF} and V_{BIAS} Tracking over Temperature:
 - 6 ppm/°C (max) from –40°C to 85°C
 - 7 ppm/°C (max) from –40°C to 125°C
- Microsize Package: SOT23-5
- Low Dropout Voltage: 10 mV
- High Output Current: ± 20 mA
- Low Quiescent Current: 360 μ A
- Line Regulation: 3 ppm/V
- Load Regulation: 8 ppm/mA

2 Applications

- Digital Signal Processing:
 - Power Inverters
 - Motor Controls
- Current Sensing
- Industrial Process Controls
- Medical Equipment
- Data Acquisition Systems
- Single-Supply Systems

3 Description

Applications with only a positive supply voltage often require an additional stable voltage in the middle of the analog-to-digital converter (ADC) input range to bias input bipolar signals. The REF19xx provides a reference voltage (V_{REF}) for the ADC and a second highly-accurate voltage (V_{BIAS}) that can be used to bias the input bipolar signals.

The REF19xx offers excellent temperature drift (25 ppm/°C, max) and initial accuracy (0.1%) on both the V_{REF} and V_{BIAS} outputs while operating at a quiescent current less than 430 μ A. In addition, the V_{REF} and V_{BIAS} outputs track each other with a precision of 6 ppm/°C (max) across the temperature range of –40°C to 85°C. All these features increase the precision of the signal chain and decrease board space, while reducing the cost of the system as compared to a discrete solution. Extremely low dropout voltage of only 10 mV allows operation from very low input voltages, which can be very useful in battery-operated systems.

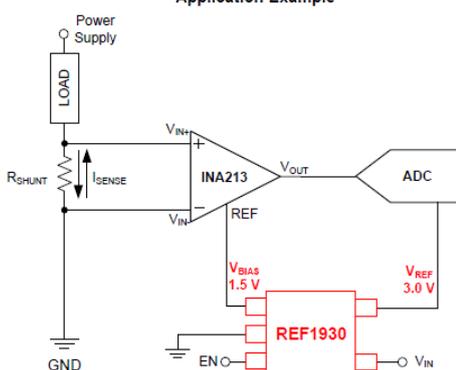
Both the V_{REF} and V_{BIAS} voltages have the same excellent specifications and can sink and source current equally well. Very good long-term stability and low noise levels make these devices ideally-suited for high-precision industrial applications.

Device Information⁽¹⁾

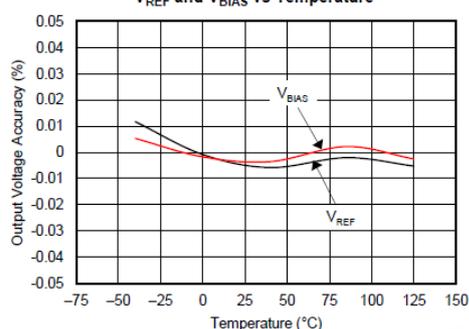
PART NAME	PACKAGE	BODY SIZE (NOM)
REF19xx	SOT (5)	2.90 mm x 1.60 mm

(1) For all available packages, see the orderable addendum at the end of the datasheet.

Application Example

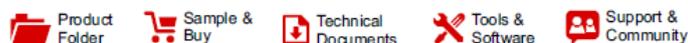


V_{REF} and V_{BIAS} vs Temperature



An IMPORTANT NOTICE at the end of this data sheet addresses availability, warranty, changes, use in safety-critical applications, intellectual property matters and other important disclaimers. PRODUCTION DATA.

C.10 REGULADOR DE VOLTAJE TLV1117



TLV1117

SLVS561L – DECEMBER 2004 – REVISED OCTOBER 2014

TLV1117 Adjustable and Fixed Low-Dropout Voltage Regulator

1 Features

- 1.5-V, 1.8-V, 2.5-V, 3.3-V, 5-V, and Adjustable-Output Voltage Options
- Output Current of 800 mA
- Specified Dropout Voltage at Multiple Current Levels
- 0.2% Line Regulation Maximum
- 0.4% Load Regulation Maximum

2 Applications

- Electronic Points of Sale
- Medical, Health, and Fitness Applications
- Printers
- Appliances and White Goods
- TV Set-Top Boxes

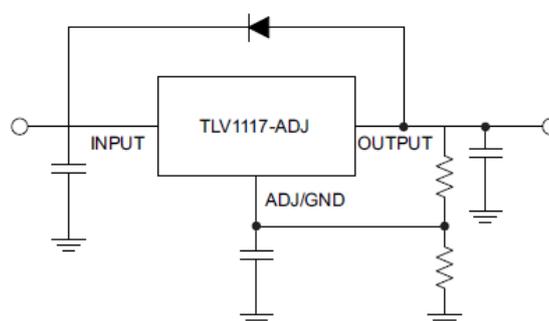
3 Description

The TLV1117 device is a positive low-dropout voltage regulator designed to provide up to 800 mA of output current. The device is available in 1.5-V, 1.8-V, 2.5-V, 3.3-V, 5-V, and adjustable-output voltage options. All internal circuitry is designed to operate down to 1-V input-to-output differential. Dropout voltage is specified at a maximum of 1.3 V at 800 mA, decreasing at lower load currents.

Device Information

ORDER NUMBER	PACKAGE (PIN)	BODY SIZE
TLV1117DCY	SOT-223 (4)	6.50 mm × 3.50 mm
TLV1117DRJ	SON (8)	4.00 mm × 4.00 mm
TLV1117KVU	TO-252 (3)	6.60 mm × 6.10 mm
TLV1117KCS	TO-220 (3)	10.16 mm × 8.70 mm
TLV1117KCT	TO-220 (3)	10.16 mm × 8.59 mm
TLV1117KTT	DDPAK, TO-263 (3)	10.18 mm × 8.41 mm

4 Simplified Schematic



An IMPORTANT NOTICE at the end of this data sheet addresses availability, warranty, changes, use in safety-critical applications, intellectual property matters and other important disclaimers. PRODUCTION DATA.



TLV1117

SLVS561L – DECEMBER 2004 – REVISED OCTOBER 2014

www.ti.com

7 Specifications

7.1 Absolute Maximum Ratings⁽¹⁾

over operating free-air temperature range (unless otherwise noted)

	MIN	MAX	UNIT
V _{IN} Continuous input voltage		16	V
T _J Operating virtual-junction temperature		150	°C

- (1) Stresses beyond those listed under *Absolute Maximum Ratings* may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated under *Recommended Operating Conditions* is not implied. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.

7.2 Handling Ratings

	MIN	MAX	UNIT	
T _{stg} Storage temperature range	-65	150	°C	
V _(ESD) Electrostatic discharge	Human body model (HBM), per ANSI/ESDA/JEDEC JS-001, all pins ⁽¹⁾	0	2500	V
	Charged device model (CDM), per JEDEC specification JESD22-C101, all pins ⁽²⁾	0	1500	

- (1) JEDEC document JEP155 states that 500-V HBM allows safe manufacturing with a standard ESD control process.
 (2) JEDEC document JEP157 states that 250-V CDM allows safe manufacturing with a standard ESD control process.

7.3 Recommended Operating Conditions

	MIN ⁽¹⁾	MAX	UNIT	
V _{IN} Input voltage	TLV1117	2.7	15	V
	TLV1117-15	2.9	15	
	TLV1117-18	3.2	15	
	TLV1117-25	3.9	15	
	TLV1117-33	4.7	15	
	TLV1117-50	6.4	15	
I _O Output current		0.8	A	
T _J Operating virtual-junction temperature	TLV1117C	0	125	°C
	TLV1117I	-40	125	

- (1) The input-to-output differential across the regulator should provide for some margin against regulator operation at the maximum dropout (for a particular current value). This margin is needed to account for tolerances in both the input voltage (lower limit) and the output voltage (upper limit). The absolute minimum V_{IN} for a desired maximum output current can be calculated by the following:

$$V_{IN(min)} = V_{OUT(max)} + V_{DO(max \text{ at rated current})}$$

C.11 REGULADOR DE VOLTAJE UA7900

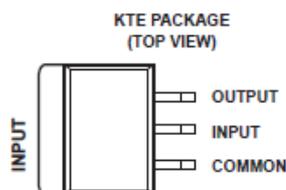
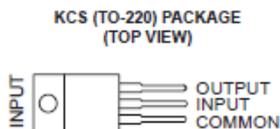
μA7900 SERIES NEGATIVE-VOLTAGE REGULATORS

SLVS058D - JUNE 1976 - REVISED APRIL 2004

- 3-Terminal Regulators
- Output Current Up To 1.5 A
- No External Components
- Internal Thermal Overload Protection
- High-Power Dissipation Capability
- Internal Short-Circuit Current Limiting
- Output Transistor Safe-Area Compensation

description/ordering information

This series of fixed-negative-voltage integrated-circuit voltage regulators is designed to complement Series μA7800 in a wide range of applications. These applications include on-card regulation for elimination of noise and distribution problems associated with single-point regulation. Each of these regulators can deliver up to 1.5 A of output current. The internal current limiting and thermal shutdown features of these regulators essentially make them immune to overload. In addition to use as fixed-voltage regulators, these devices can be used with external components to obtain adjustable output voltages and currents and also as the power-pass element in precision regulators.



ORDERING INFORMATION

T_J	$V_O(NOM)$ (V)	PACKAGE†		ORDERABLE PART NUMBER	TOP-SIDE MARKING
0°C to 125°C	-15	Power Flex (KTE)	Reel of 2000	μA7915CKTER	μA7915C
		TO-220, short shoulder (KCS)	Tube of 50	μA7915CKCS	μA7915C
	-12	Power Flex (KTE)	Reel of 2000	μA7912CKTER	μA7912C
		TO-220, short shoulder (KCS)	Tube of 50	μA7912CKCS	μA7912C
	-8	Power Flex (KTE)	Reel of 2000	μA7908CKTER	μA7908C
		TO-220, short shoulder (KCS)	Tube of 50	μA7908CKCS	μA7908C
-5	Power Flex (KTE)	Reel of 2000	μA7905CKTER	μA7905C	
	TO-220, short shoulder (KCS)	Tube of 50	μA7905CKCS	μA7905C	

† Package drawings, standard packing quantities, thermal data, symbolization, and PCB design guidelines are available at www.ti.com/sc/package.



Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.

PRODUCTION DATA Information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

 **TEXAS
INSTRUMENTS**

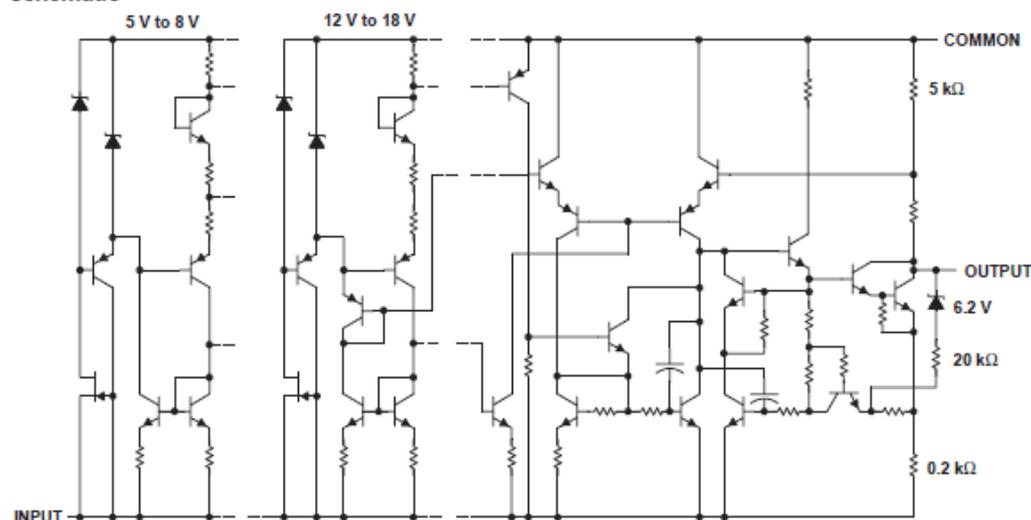
POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

Copyright © 2004, Texas Instruments Incorporated

μA7900 SERIES NEGATIVE-VOLTAGE REGULATORS

SLVS058D – JUNE 1976 – REVISED APRIL 2004

schematic



All component values are nominal.

absolute maximum ratings over virtual junction temperature range (unless otherwise noted)†

Input voltage, V_I : μA7924C	–40 V
All others	–35 V
Operating virtual junction temperature, T_J	150°C
Storage temperature range, T_{stg}	–65 to 150°C

† Stresses beyond those listed under "absolute maximum ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated under "recommended operating conditions" is not implied. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.

package thermal data (see Note 1)

PACKAGE	BOARD	θ_{JC}	θ_{JA}
Power Flex (KTE)	High K, JESD 51-5	3°C/W	23°C/W
TO-220 (KCS)	High K, JESD 51-5	3°C/W	19°C/W

NOTE 1: Maximum power dissipation is a function of $T_J(\max)$, θ_{JA} , and T_A . The maximum allowable power dissipation at any allowable ambient temperature is $P_D = (T_J(\max) - T_A)/\theta_{JA}$. Operating at the absolute maximum T_J of 150°C can affect reliability.

recommended operating conditions

		MIN	MAX	UNIT	
V_I	Input voltage	μA7905C	–7	–25	V
		μA7908C	–10.5	–25	
		μA7912C	–14.5	–30	
		μA7915C	–17.5	–30	
I_O	Output current		1.5	A	
T_J	Operating virtual junction temperature	0	125	°C	



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

C.12 AMPLIFICADOR DIFERENCIAL THS4505



THS4504
THS4505

www.ti.com

SLOS363D—AUGUST 2002—REVISED MAY 2008

WIDEBAND, LOW-DISTORTION, FULLY DIFFERENTIAL AMPLIFIERS

FEATURES

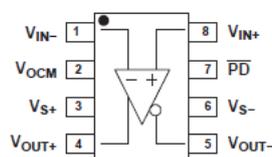
- Fully Differential Architecture
- Bandwidth: 260 MHz
- Slew Rate: 1800 V/ μ s
- IMD₃: -73 dBc at 30 MHz
- OIP₃: 29 dBm at 30 MHz
- Output Common-Mode Control
- Wide Power-Supply Voltage Range: 5 V, \pm 5 V, 12 V, 15 V
- Input Common-Mode Range Shifted to Include the Negative Power-Supply Rail
- Power-Down Capability (THS4504)
- Evaluation Module Available

DESCRIPTION

The THS4504 and THS4505 are high-performance, fully differential amplifiers from Texas Instruments. The THS4504, featuring power-down capability, and the THS4505, without power-down capability, set new performance standards for fully differential amplifiers with unsurpassed linearity, supporting 12-bit operation through 40 MHz. Package options include the SOIC-8 and the MSOP-8 with PowerPAD™ for a smaller footprint, enhanced ac performance, and improved thermal dissipation capability.

APPLICATIONS

- High Linearity Analog-to-Digital Converter Preamplifier
- Wireless Communication Receiver Chains
- Single-Ended to Differential Conversion
- Differential Line Driver
- Active Filtering of Differential Signals

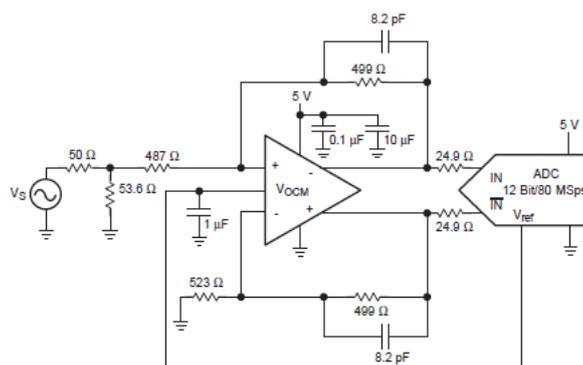


RELATED DEVICES

DEVICE ⁽¹⁾	DESCRIPTION
THS4504/5	260 MHz, 1800 V/ μ s, V_{ICR} Includes V_{S-}
THS4500/1	370 MHz, 2800 V/ μ s, V_{ICR} Includes V_{S-}
THS4502/3	370 MHz, 2800 V/ μ s, Centered V_{ICR}
THS4120/1	3.3 V, 100 MHz, 43 V/ μ s, 3.7 nV/ $\sqrt{\text{Hz}}$
THS4130/1	15 V, 150 MHz, 51 V/ μ s, 1.3 nV/ $\sqrt{\text{Hz}}$
THS4140/1	15 V, 160 MHz, 450 V/ μ s, 6.5 nV/ $\sqrt{\text{Hz}}$
THS4150/1	15 V, 150 MHz, 650 V/ μ s, 7.6 nV/ $\sqrt{\text{Hz}}$

(1) Even numbered devices feature power-down capability

APPLICATION CIRCUIT DIAGRAM



Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.

PowerPAD is a trademark of Texas Instruments, Incorporated.
All other trademarks are the property of their respective owners.

PRODUCTION DATA information is current as of publication date.
Products conform to specifications per the terms of the Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

Copyright © 2002–2008, Texas Instruments Incorporated