

Estudio e Implementación de plataformas de desarrollo digital modernas para ser utilizados en aplicaciones con convertidores Estáticos de Energía

A. Vega, M. Pozo

Departamento de Automatización y Control Electrónico Industrial
 Escuela Politécnica Nacional
 Quito, Ecuador
 {andres.vega01, marcelo.pozo}@epn.edu.ec

Resumen- El presente trabajo presenta el estudio e implementación de plataformas de desarrollo digital modernas para ser utilizadas en aplicaciones con convertidores Estáticos de Energía. Se hizo uso de diferentes dispositivos digitales tales como un microcontrolador de última generación el cual es el encargado de sensar diferentes variables tanto eléctricas como mecánica de una Máquina Eléctrica, un FPGA el cual realizará el procesamiento de la información proveniente del microcontrolador para posteriormente realizar acciones de control acorde a los necesidad del usuario, adicionalmente se usa un Conversor Análogo Digital Delta Sigma que permite realizar un muestreo de alta resolución y fidelidad de las señales análogas como Corriente, Voltaje y Posición Angular, dichas variables serán usadas para los diferentes controles de alto nivel según se requieran. Para tener acceso a las diferentes variables sensadas se ha implementado un HMI que permitirá visualizar y tener acceso a las configuraciones de parámetro propios de la Máquina a utilizarse.

Índice de términos—Convertidores Estáticos de Energía, Dispositivos Digitales, microcontrolador, FPGA, Conversor Análogo Digital SAR, Conversor Análogo Digital Delta Sigma.

I. INTRODUCCIÓN

El presente proyecto analiza el potencial que poseen diferentes dispositivos digitales como son los FPGA's en diferentes aplicaciones en las cuales intervenga la conversión Estática de Energía respecto a aplicaciones de sólo microcontroladores y DSP. El objetivo principal es demostrar que la tanto la Electrónica Digital como La Electrónica de Potencia interactúan entre sí para generar diferentes facilidades en el manejo de la Energía y poder aplicar nuevas estrategias de control con posibilidad de procesamiento en paralelo que, solo con microcontroladores no es posible.

II. DESCRIPCIÓN DEL SISTEMA

El sistema se encuentra integrado por un microcontrolador de última generación de Texas Instruments, un FPGA Altera DE115 y un conversor análogo digital Delta Sigma. Cada uno de estos dispositivos cumple una función específica y además se

complementan para formar una entidad que permita tener acceso a las diferentes variables requeridas para la realización de diferentes controles de alto nivel. En la Figura 1 se presenta un diagrama de bloques de la constitución de la plataforma digital.

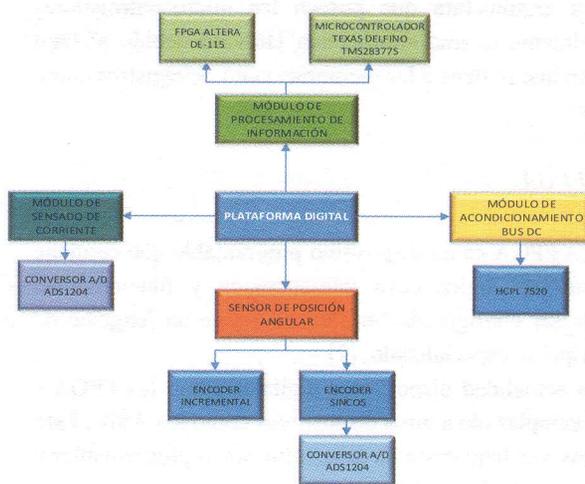


Figura 1 Diagrama de bloques de la plataforma digital

Para la obtención de las diferentes variables se realizaron acondicionamientos, amplificaciones y sensado de señales, dando como resultado la obtención de las diferentes variables eléctricas como mecánicas de una máquina eléctrica.

III. ESTUDIO DE LOS DISPOSITIVOS DIGITALES QUE CONFORMAN EL SISTEMA

Para la implementación de la plataforma digital previamente se hará un análisis de cada uno de los dispositivos digitales que conforman la misma para tener una idea clara de la función que cada uno posee y ejecuta dentro del sistema, además, las ventajas que ofrecen en aplicaciones de la conversión Estática de Energía.

A. Microcontroladores

Un Microcontrolador es un circuito integrado que en su interior contiene una Unidad Central de Procesamiento (CPU), unidades de memoria (RAM y ROM), puertos de entrada y salida y periféricos (véase Figura 2). Estas partes

están interconectadas dentro del Microcontrolador y en conjunto forman lo que se conoce como microcomputadora. [1]

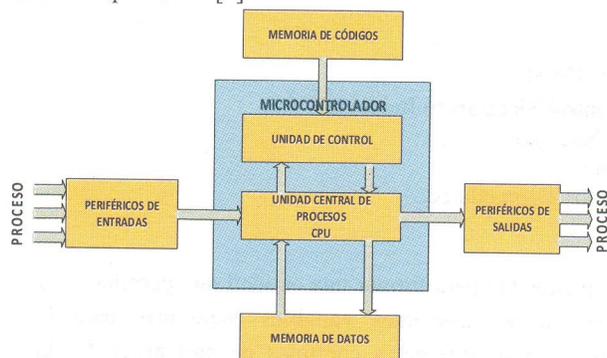


Figura 2 Diagrama de bloques de un microcontrolador

La arquitectura que poseen los microcontroladores actualmente es una arquitectura Harvard debido al fácil acceso que se tiene a las memorias tanto de registros como datos

B. FPGA

Un FPGA es un dispositivo programable que contiene bloques de lógica cuya interconexión y funcionalidad puede ser configurada 'in situ' mediante un lenguaje de descripción especializado. [2]

En la actualidad dispositivos digitales como los FPGA's han reemplazado a otros dispositivos como los ASIC. Esto gracias a su bajo costo de desarrollo, son reprogramables y su tiempo de desarrollo es menor.

La arquitectura básicamente se basa en la división de un gran número de bloques lógicos programables que son individualmente más pequeños que un dispositivo lógico programable (PLD, por sus siglas en inglés) (véase Figura 3). Se encuentran distribuidos a través de todo el chip en un sin número de interconexiones programables y todo el arreglo se encuentra rodeado de bloques de E/S programables (IOBs).

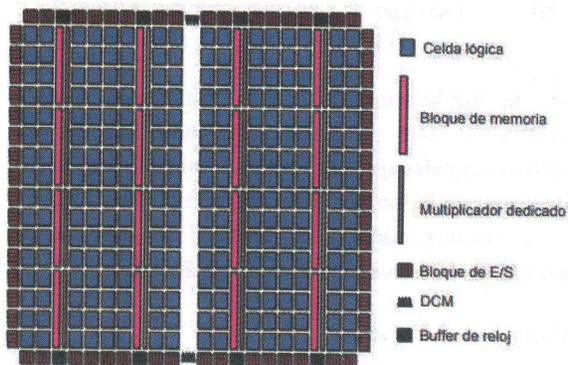


Figura 3 Arquitectura general de un FPGA [2]

C. CONVERTOR ANÁLOGO DIGITAL DELTA SIGMA

Un convertor Análogo Digital Delta Sigma por lo general está formado por dos bloques: el Modulador Delta Sigma el cual posee una arquitectura de sobremuestreo y un filtro digital (véase la Figura 4).

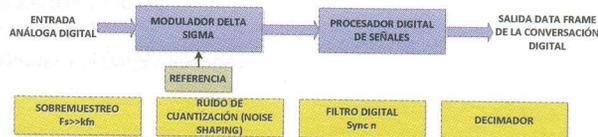


Figura 4 Esquema General de un Convertor Delta Sigma

Haciendo referencia a la arquitectura del Modulador Delta Sigma, el sobremuestreo se basa en muestrear a una frecuencia mucho mayor que la señal de entrada, para luego ser filtrada y diezmada digitalmente. Dicho proceso hace que aumente la resolución, pero disminuya la frecuencia final de conversión. Este tipo de muestreo se intercambia resolución por velocidad. Para aplicar el sobremuestreo se implementó realimentación, la inclusión de esta realimentación ha permitido cambiar la forma del espectro del ruido de cuantificación de forma que se disminuya todo lo posible en la banda de la señal [3].

En la Figura 5 se muestra el esquema de un convertor análogo digital Delta Sigma.

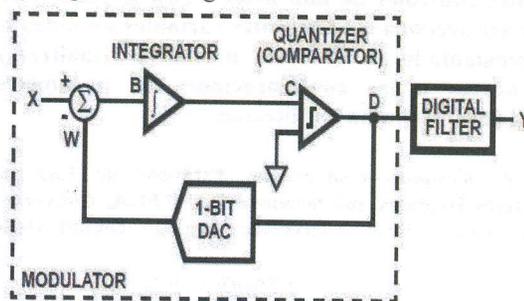


Figura 5 Esquema de un Convertor Análogo Digital Delta Sigma [4]

Cada una de las etapas del convertor análogo digital Delta Sigma tiene una función específica que a continuación se mencionara [3] [5]:

Integrador: Acumula el error de cuantización o ruido.

Cuantizador o comparador: Decide si un valor de entrada es mayor o menor que cierto valor umbral y emite una única señal de bit, un bitstream.

Filtro Digital: Es el encargado de atenuar señales y ruido fuera de la banda de interés.

Decimación; Es el acto de reducir la frecuencia de sobremuestreo a una frecuencia de Nyquist sin perder información.

En la Figura 6 se muestra un ejemplo de diferentes conversores y el efecto que tienen cada uno frente al ruido.

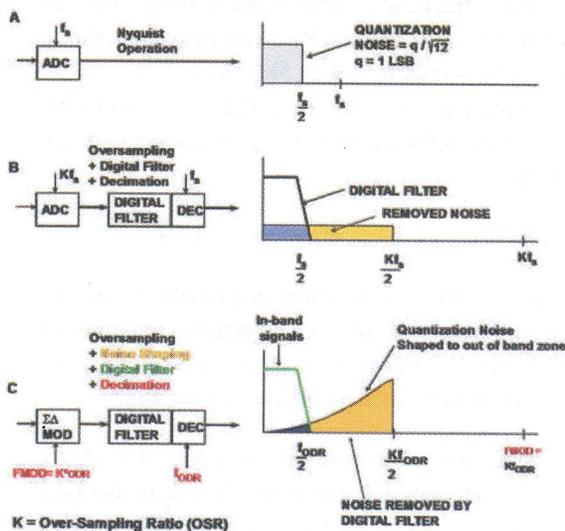


Figura 6 Conversores Análogos Digitales frente al ruido [4]

En el gráfico “A” se presenta el ruido de cuantificación de un ADC convencional cuando se ejecuta el muestreo a la frecuencia de Nyquist, para este caso, el ruido de cuantificación se determina por el bit LSB del ADC.

El caso “B” muestra un caso similar al anterior, pero a diferencia del otro, se ha utilizado el contexto de sobremuestreo. Al aumentar el muestro, este da como resultado el incremento de ruido de cuantización en todo el ancho de banda, es por esta razón que la utilización de un filtro pasa bajos permite eliminar el ruido de cuantización en la zona de interés (zona azul).

Para el caso “C” el ruido de cuantificación cambia desde el ancho de banda bajo a una frecuencia más alta, lo que permite que un filtro pasa bajos lo elimine del resultado de la conversión.

Por ende, y en referencia a lo citado anteriormente, un conversor Digital Análogo Delta Sigma permite un sensado de alta resolución y fidelidad por su característica de inmunidad al ruido.

IV. IMPLEMENTACIÓN DE ALGORITMOS PARA LA PLATAFORMA DIGITAL

Para la implementación se procedió a realizar diferentes algoritmos computacionales que permitan realizar determinados procesos los cuales a continuación se mencionaran.

A. Adquisición de información mediante el conversor Análogo Digital de aproximaciones Sucesivas

Para la adquisición de datos se procedió a usar diferentes SOC’s (Inicio de conversión por sus siglas en inglés). Esto debido a que a cada canal del conversor Análogo Digital del microcontrolador le corresponde un determinado SOC. Para esta aplicación se hará uso de diferentes SOC’s como son: SOC2, SOC3, SOC4 y SOC5 que corresponderán a ADC2, ADC3, ADC4 Y ADC5 respectivamente. Los tres primeros conversores serán encargados del sensado de corriente y el conversor ADC5 será el que sense el voltaje en el Bus DC.

Además, se configurará un ACQPS (ventana de muestreo) de 10ns esto para tomar más datos de las diferentes variables sensadas. Se implementó un evento por interrupción el cual permitirá el sensado de las diferentes variables

B. Adquisición de información mediante el conversor Análogo Digital Delta Sigma

Para la implementación del algoritmo del módulo Delta Sigma se usará el Modo 0 de operación debido a que el dispositivo ADS1204 (véase la Figura 7) tiene una configuración que brinda una señal de reloj y se aprovechara esto para tener un sensado sincronizado.

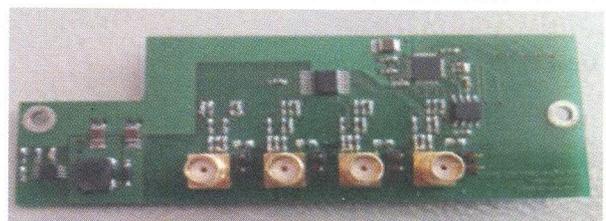


Figura 7 Conversor Análogo Digital Delta Sigma (ADS1204) [6]

También se hará uso de un filtro $Sinc^3$ y un OSR de 32, esto debido a que brinda mayor resolución, dicha resolución es de 15 bits los que es aceptable para esta aplicación. Además, DOSR de 256, esto con el fin de tener una mejor resolución y un mejor manejo de los datos adquiridos.

Para la adquisición de datos se procede a realizar a usar la interrupción del Conversor Análogo Digital de aproximaciones Sucesivas.

C. Procesamiento de Señales provenientes de un Encoder

Para la elaboración de este algoritmo se procederá a inicializar uno de los diferentes pines que posee el microcontrolador para usar el módulo de cuadratura, se deberá configurar el modo cuadratura que permitirá

realizar la operación lógica XOR, esto para mejorar la resolución.

Además, se activará el modo de interrupción cuando la referencia Z haya sido seteada por el pin del microcontrolador esto hará que el contador que posee el microcontrolador en el módulo de cuadratura se reinicie.

D. Reconstrucción de Señales mediante un conversor Digital Análogo

Al igual que para el conversor análogo digital este módulo posee pines específicos por ende no debe haber unas configuraciones de pines solamente configuración de registros. Algo importante que se debe considerar es que pines del conversor análogo digital son usados para este módulo esta característica es propia del conversor análogo digital.

Como parte de la configuración de este módulo se debe escoger la referencia de voltaje que tendrá este conversor con el fin de tener un voltaje en función de la misma, en este caso internamente el microcontrolador ya posee una referencia propia de la cual se hará uso.

Las señales a reconstruir serán:

- Corriente
- Posición (Angulo Eléctrico y Mecánico)

E. Generación de Modulaciones

Para la elaboración del algoritmo de la plataforma digital se escogerá el contador de tipo Up-Down, esto debido a que con este tipo de contador se puede realizar un evento de interrupción el cual permitirá realizar el sensado de los parámetros después de haber alcanzado el medio periodo del contador. Este tipo de configuración está destinada para sincronizar la señal de salida de corriente y obtener así la señal fundamental. Además, que se usará esta configuración con el fin de tener lo más alejado posible el sensado y la conmutación ya que dicha conmutación genera ruido que causará interferencia.

Para el caso de la modulación PWM se hará uso de una frecuencia variable que va en un rango de 1KHz a 10 KHz y tendrá una variación de relación de trabajo entre el 10% y el 99%. Además, esta poseerá una opción para modificar los tiempos muertos de la señal PWM. Dicho tiempo muerto estará en rangos de 1 a 15us y este podrá ser modificado independientemente tanto en el encendido como en el apagado.

Para la modulación SPWM se usará el contador propio de módulo ePWM. En este caso dicho contador será la señal portadora y para la señal moduladora se usará la

función trigonométrica "Sin" que se encuentra en el microcontrolador. Luego de esto se procederá a realizar la comparación entre las dos señales dando como resultado la SPWM con una frecuencia variable que tiene un rango de 6Hz a 100Hz en pasos de 1Hz. Para este caso particular la frecuencia de la portadora será de 5KHz y se podrá agregar tiempos muertos tanto en el encendido o apagado del dispositivo semiconductor de potencia dependiendo de los requerimientos.

F. Comunicación Paralela Microcontrolador

Se elaboró una comunicación en paralelo de 16 bits, de los cuales 4bits son la cabecera de la trama mientras los 12bits restantes corresponden al dato que se obtuvo del sensado y procesamiento de las diferentes variables.

En este caso el microcontrolador será el dispositivo maestro y este enviará dos tramas de 8bits cada una para que el dispositivo esclavo pueda procesar la información y formar la palabra de 16bits. Para que se pueda dar la recepción de las dos tramas se usaron 2bits adicionales los cuales corresponden a la trama a enviar.

G. Comunicación Paralela FPGA

El FPGA será el encargado de procesar la información proveniente del microcontrolador para que en este se puedan realizar diferentes controles y cálculos de forma paralela, lo cual es imposible en un microcontrolador por su configuración secuencial. Este al ser el dispositivo esclavo enviara el resultado de la modulación al microcontrolador y este generara las señales PWM.

V. PRUEBAS Y RESULTADOS

Se presentarán los resultados obtenidos mediante la experimentación después de la implementación de los diferentes algoritmos.

A. Formas de ondas obtenidas

En la Figura 8, 9 y 10 se muestran las formas de onda reconstruidas por medio del conversor Digital Análogo, las cuales corresponden a la corriente sensada por el conversor Análogo Digital de aproximaciones Sucesivas, corriente sensado por el conversor Análogo Digital Delta Sigma y el ángulo eléctrico y mecánico sensado por el encoder en cuadratura respectivamente.

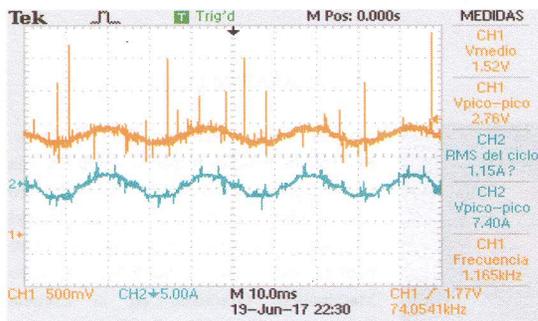


Figura 8 A/D SAR (Naranja) vs señal sensada por una pinza amperimétrica (azul)

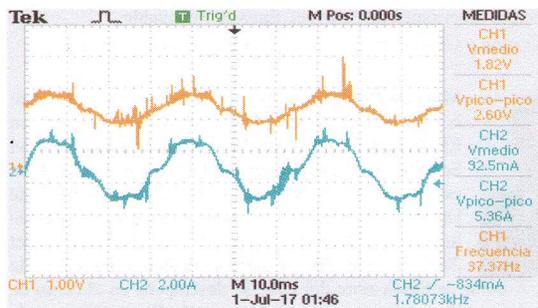


Figura 9 Señal A/D ΔΣ (Naranja) vs señal sensada (Azul)

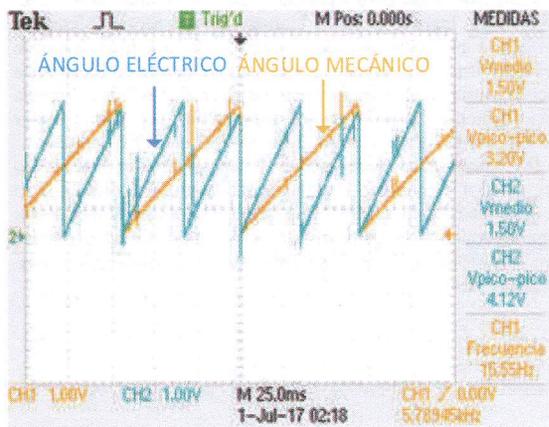


Figura 10 Ángulo eléctrico y mecánico

En la Figura 11 se muestra la generación de la señal SPWM a una frecuencia de 60Hz.

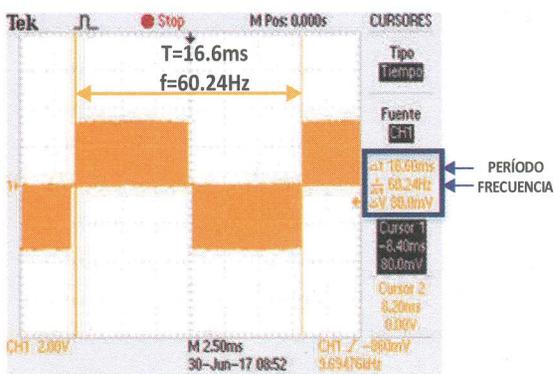


Figura 11 Señal SPWM a 60Hz

Además, se implementó un interfaz hombre maquina (HMI) (véase la Figura 12) para que se tenga acceso a las diferentes configuraciones para llevar a cabo el funcionamiento de la plataforma digital.



Figura 12 Interfaz Hombre Máquina (HMI)

B. Plataforma digital

En la Figura 13 se muestra un esquema de cómo está constituida la plataforma digital y los diferentes periféricos a los que se pueden acceder.

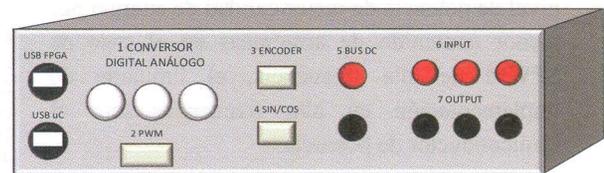


Figura 13 Plataforma Digital

VI. CONCLUSIONES

- A pesar de las características que poseen los nuevos microcontroladores de última generación siguen siendo limitados por la forma de procesamiento. Al ser procesamiento secuencial es lento comparado con el procesamiento paralelo que realiza un FPGA, sobre todo para nuevas estrategias de control, en donde la programación y procesamiento paralelo es muy importante.
- Se puede concluir que, a pesar de las limitaciones de procesamiento de un microcontrolador de última generación, a medida que avanza la tecnología estos presentan varios núcleos los cuales permitirían un par de procesamientos en paralelo, pero de igual potencial que un FPGA ya que poseen diferentes formas de procesar información, en especial para aplicaciones de potencia.
- A pesar de que un FPGA posee características superiores a un microcontrolador este tiene limitaciones en su hardware de entradas y salidas para aplicaciones de potencia, lo que lleva a acoplar diferentes módulos para diferentes aplicaciones dando como resultado un incremento

en el costo y aumento en el espacio físico de la PCB.

- Al hacer la comparación entre un conversor Análogo Digital de Aproximaciones sucesivas y un Conversor Delta Sigma se llegó a la conclusión que un conversor Delta sigma tiene características superiores ya que la resolución es muy superior, en el orden 10^3 a 10^5 veces mejor, pese a que este cambia velocidad de muestreo por resolución.
- Al ser un conversor Delta Sigma un conversor inmune al ruido por muestreo (no ruido electromagnético) se pueden sensar diferentes variables que necesitan un sensado fino ni necesidad de filtros analógicos.
- Los microcontroladores para aplicaciones de potencia de 200Mhz, 32bits, conversores AD de 16bits tienen la característica de tener la generación de pulsos PWM mejorado, esto quiere decir que se puede aumentar la resolución de dichas señales lo que daría como resultado una señal PWM de mayor frecuencia y por tanto a nivel de potencia de mejor calidad de energía por menor contenido de armónicas en el caso de SPWM de alta frecuencia, el limitante de implementación en alta frecuencia será el semiconductor de potencia.

REFERENCIAS

- [1] H. U. V. Gonzáles, «MÓDULO DE MICROPROCESADORES & MICROCONTROLADORES,» Julio 2009. [En línea]. Available: http://repository.unad.edu.co/bitstream/10596/6933/1/M_3096_96_Microp%20%26%20Microc_ing%20Electronica.pdf.
- [2] N. M. K. Parnell, Programmable Logic Design Quick Start Hand Book, 2003.
- [3] D. C. Q. Graña, «Estructuras Avanzadas de Conversión Analógico-Digital: Metodologías de Diseño, Simulación y Enseñanza,» Madrid, 2008.
- [4] W. Kester, «ADC Architectures III: Sigma-Delta ADC Basics,» Analog Device, 2009.
- [5] D. Jarman, «A Brief Introduction to Sigma Delta Conversion,» Intersil, Melbourne, 1995.
- [6] T. Instruments, «Datasheet,» [En línea]. Available: <http://www.ti.com/lit/ds/symlink/ads1204.pdf>.
- [7] J. B. W. Kester, «Data Converter Architectures,» [En línea]. Available: <http://www.analog.com/media/en/training-seminars/design-handbooks/Data-Conversion-Handbook/Chapter3.pdf>. [Último acceso: 15 Enero 2017].

VII. BIOGRAFÍA



Andrés Vega, nació en Quito-Ecuador. Realizó sus estudios primarios en la Escuela La Victoria en la ciudad de Ibarra. Realizó sus estudios secundarios en la Unidad Educativa Teodoro Gómez de la Torre graduándose de Bachiller Físico Matemático. Graduado en la Escuela Politécnica Nacional de Ingeniero en Electrónica y Control.

Áreas de Interés: Sistemas Embebidos, Programación. Electrónica de Potencia, Energía Renovable, Automatización y Control Industrial. (andres.vega01@epn.edu.ec)



Marcelo Pozo, nació en Quito-Ecuador. Se graduó en la Escuela Politécnica Nacional como Ingeniero en Electrónica y Control en 1999. Gracias a una beca del Servicio Alemán de Intercambio Académico (DAAD), estudió su Masterado en la Universidad Técnica de Dresden-Alemania obteniendo el título de Master en Ingeniería Eléctrica (M.Sc.E.E) en Septiembre del 2002. Entre el 2003 y 2009 se dedicó al trabajo en la industria. A partir de Septiembre del 2009 se desempeña en el cargo de Profesor Principal a tiempo completo en el Departamento de Automatización y Control Industrial (DACI) de la Facultad de Ingeniería Eléctrica y Electrónica de la Escuela Politécnica Nacional-Quito, Ecuador. Entre finales del 2010 y principios del 2015 realizó su proyecto de Doctorado en Ingeniería en la Universidad de Siegen-Alemania, especializándose en Electrónica de Potencia y Control Electrónico de Máquinas Eléctricas. Actualmente es Jefe del Laboratorio de Electrónica de Potencia, Control de Máquinas y Smart Grids en el DACI de la Escuela Politécnica Nacional. Además, es presidente 2019 del Joint Chapter Industrial Electronics-IES & Control Systems-CSS del IEEE-Ecuador. Sus áreas de interés son: Electrónica de Potencia, Control Electrónico Industrial, Control Electrónico de Máquinas Eléctricas, Calidad y Uso Eficiente de la Energía, Control y Conversión Estática a partir de Fuentes de Energía Alternativas, Regenerativas y Renovables, Redes Eléctricas Inteligentes-Smart Grids, Sistemas de Transporte y Movilidad Eléctricos. (marcelo.pozo@epn.edu.ec)