

ESCUELA POLITECNICA NACIONAL

ESCUELA DE INGENIERIA ELECTRICA

DISEÑO Y CONSTRUCCION DE UN PROTOTIPO DE UN SISTEMA DE
CONTROL PARA LA TRANSFERENCIA AUTOMATICA DE ENERGIA
A 220V/60Hz.

PROYECTO PREVIO A LA OBTENCION DEL TITULO DE

INGENIERO EN ELECTRONICA Y TELECOMUNICACIONES
HECTOR WILLIAM ALBUJA BARRENO

INGENIERO EN ELECTRONICA Y CONTROL
JORGE ANIBAL BALLAGAN COSTALES

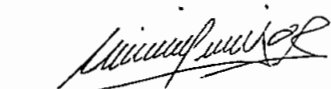
Director: Ing. Jaime Velarde.

Quito, ABRIL/ 2001

DECLARACION

Nosotros, HECTOR WILLIAM ALBUJA BARRENO y JORGE ANIBAL BALLAGAN COSTALES, declaramos bajo juramento que el trabajo aquí descrito es de nuestra autoría; que no ha sido previamente presentada para ningún grado o calificación profesional; y, que hemos consultado las referencias bibliográficas que se incluyen en este documento.

A través de la presente declaración cedemos nuestros derechos de propiedad intelectual correspondientes a este trabajo, a la Escuela Politécnica Nacional, según lo establecido por la Ley de Propiedad Intelectual, por su Reglamento y por la normatividad institucional vigente.



William Albuja B.



Jorge Ballagán C.

CERTIFICACIÓN

Certifico que el presente trabajo fue desarrollado por HECTOR WILLIAM ALBUJA BARRENO y JORGE ANIBAL BALLAGAN COSTALES, bajo mi supervisión.



Ing. JAIME-VELARDE.
DIRECTOR DE PROYECTO

AGRADECIMIENTO

A la Escuela Politécnica Nacional, por todos los conocimientos brindados a través de los años de vida universitaria.

*A todos nuestros compañeros, amigos y hermanos,
por compartir parte de sus vidas.*

*Al Ing. Jaime Velarde Director del Proyecto de Titulación,
que gracias a su apoyo hizo posible la realización de este Proyecto.*

DEDICATORIA

*Al Creador de la vida, quien en su infinita
sabiduría nos brinda la oportunidad de aprender a crecer,
de aprender a transitar por el sendero.*

*A nuestros padres por su apoyo constante e incondicional
motivados por un solo ideal, nuestro bienestar.*

*A nuestros queridos hermanos que siempre han estado
en los momentos más necesarios.*

CONTENIDO

CAPÍTULO I

TRANSFERENCIA AUTOMÁTICA DE ENERGÍA ELÉCTRICA.....1

1.1.	Sistemas de transferencia de energía eléctrica.....	2
1.2.	Ventajas del sistema de transferencia automático.....	6
1.3.	Consideraciones para la instalación de un sistema de transferencia....	8
1.3.1.	Sistema de transferencia manual.....	9
1.3.1.1.	Grupo electrógeno.....	9
1.3.1.2.	Tablero de distribución principal.....	9
1.3.1.3.	Disyuntores principales.....	11
1.3.2.	Sistema de transferencia semiautomático.....	12
1.3.2.1.	Módulo electrónico de automatización.....	12
1.3.2.2.	Sistemas de precalentamiento.....	15
1.3.3.	Sistema de transferencia automática.....	16
1.4.	El sistema de control propuesto.....	17
1.4.1.	Características del sistema.....	21
1.4.1.1.	Trabajar con dos fuentes.....	21
1.4.1.2.	Proteger a la carga de niveles altos y bajos de voltaje.....	21
1.4.1.3.	Detectar la inversión de fase.....	22
1.4.1.4.	Detectar la pérdida de fase.....	23
1.4.1.5.	Medir la frecuencia.....	23
1.4.1.6.	Detectar si se realizó o no la transferencia.....	23
1.4.1.7.	Encender el grupo electrógeno.....	24

1.4.1.8.	Establecer el tiempo de espera en caso de falla de fuente normal.....	24
1.4.1.9.	Establecer el tiempo de espera antes de realizar la transferencia de energía eléctrica proveniente de la fuente de reserva.....	24
1.4.1.10.	Establecer el tiempo de espera en el caso de que el grupo electrógeno no se haya encendido.....	25
1.4.1.11.	Detectar el retorno de la fuente normal.....	25
1.4.1.12.	Establecer el tiempo de espera para retransferencia.....	25
1.4.1.13.	Establecer el tiempo de apagado del motogenerador.....	25
1.4.1.14.	Trabajar ininterrumpidamente.....	26

CAPÍTULO II

DISEÑO DEL HARDWARE	27
2.1. Diagrama de bloques del sistema.....	28
2.1.1. Diagrama de bloques de la fuente normal.....	28
2.1.2. Diagrama de bloques de la fuente reserva.....	29
2.1.3. Diagrama de bloques de los acondicionadores de señal de entrada.....	29
2.1.4. Diagrama de bloques de las fuentes de poder.....	31
2.1.5. Diagrama de bloques del circuito central de procesamiento.....	32
2.2. Circuitos acondicionadores de señal de entrada.....	34

2.2.1.	Convertor ac/dc de 6 pulsos con divisores de tensión para alimentación (V_{cc1}).....	34
2.2.2.	Señales de referencia.....	38
2.2.3.	Convertor AC/DC de 6 pulsos con divisores de tensión para señal de entrada.....	40
2.2.4.	Comparador para máximo nivel de voltaje.....	44
2.2.5.	Comparadores para mínimo nivel de voltaje	46
2.2.6.	Circuito detector de inversión de fase.....	49
2.2.7.	Circuito disparador y optoacopladores.....	51
2.2.8.	Circuito detector de cruce por cero.....	51
2.3.	Circuito central de procesamiento.....	53
2.3.1.	Microprocesador PIC 16F877.....	53
2.3.2.	Teclado.....	53
2.3.3.	Display.....	54
2.4	Circuitos de las fuentes de poder y acondicionadores de salida.....	55
2.4.1.	Circuitos de las fuentes de poder.....	55
2.4.2.	Circuitos acondicionadores de salida.....	56

CAPITULO III

DISEÑO DEL SOFTWARE.....	57
3.1. Introducción a los microprocesadores PIC.....	58
3.1.1. Introducción.....	58
3.1.2. El microprocesador PIC16F877.....	60
3.1.3. Manejo del PIC en el prototipo.....	62
3.2. Diagramas de flujo del programa principal.....	64

3.3.	Diagramas de flujo de las subrutinas.....	67
3.3.1.	Diagrama de flujo de la subrutina para la transferencia	67
3.3.2.	Diagramas de flujo de las subrutinas de inicialización del display	70
3.3.3.	Diagramas de flujo de las subrutinas para retardos de tiempos.....	74
3.4.	Diagramas de flujo de las subrutinas de atención a la interrupción.....	75
3.4.1.	Diagrama de flujo de la subrutina de atención a la interrupción del Timer 1.....	76
3.4.2.	Diagrama de flujo de la subrutina de atención a la interrupción externa RB0/INT.....	77
3.4.3.	Diagrama de flujo de la subrutina de atención a la interrupción del pórtico B.....	78

CAPÍTULO IV

CONSTRUCCIÓN Y PRUEBAS.....80

4.1.	Construcción y pruebas de la tarjeta del circuito acondicionador de señales.....	81
4.1.1.	Construcción de la tarjeta del circuito acondicionador de señales.....	81
4.1.2.	Pruebas con la tarjeta del circuito acondicionador de señales.....	84
4.1.2.1.	Señales en el circuito conversor AC/DC de 6 pulsos para la fuente alimentación V_{cc1}	84

4.1.2.2. Señales en el circuito detector de inversión de fase.....	84
4.1.2.3. Señales en el circuito conversor AC/DC de 6 pulsos para la señal de entrada a los comparadores de mínimo y máximo nivel de voltaje.....	85
4.1.2.4. Señales en el circuito detector de cruce por cero.....	86
4.2. Construcción y pruebas de la tarjeta de potencia.....	87
4.2.1. Construcción de la tarjeta de potencia.....	87
4.2.2. Pruebas con la tarjeta de potencia.....	89
4.3. Construcción y pruebas de la tarjeta central de procesamiento.....	90
4.3.1. Construcción de la tarjeta central de procesamiento.....	90
4.3.2. Pruebas con la tarjeta central de procesamiento.	92
4.4. Montaje del prototipo.....	93
4.4.1. Montaje de la tarjeta de Potencia.....	93
4.4.2. Montaje de la tarjeta del circuito acondicionador de señales.....	94
4.4.3. Montaje de la tarjeta del circuito central de procesamiento.....	94
4.4.4. Montaje del equipo completo.....	97

CAPÍTULO V

CONCLUSIONES Y RECOMENDACIONES.....98

5.1. Análisis de costos.....	99
5.1.1. Costo del prototipo.....	99

5.1.1.1.	Costo en elementos y materiales.....	99
5.1.1.2.	Costo del diseño e implementación.....	100
5.1.2.	Análisis comparativo con equipos similares.....	101
5.2.	Conclusiones.....	102
5.3.	Recomendaciones.....	103
5.4.	Bibliografía.....	105

CAPÍTULO VI

ANEXOS.....	106
--------------------	------------

Anexo I: Manual de operación e instalación de un sistema de transferencia.

Anexo II: Set de instrucciones del PIC 16F877.

Anexo III: Especificaciones de los componentes.

Anexo IV: Manual de usuario.

Anexo V: Cotizaciones de monitores de transferencia.

Anexo VI: Especificaciones de cajas y conectores.

RESUMEN

Se presenta el diseño y construcción de un prototipo del sistema de control para la transferencia automática de energía eléctrica a 220V/60Hz, el mismo que permite realizar la transferencia de energía entre dos fuentes, una normal (Empresa Eléctrica) y una fuente de Reserva (Motogenerador).

Se estudian inicialmente los diferentes tipos de transferencia de energía y las características de los monitores de transferencia; extendiendo esto, al prototipo propuesto, e indicando las ventajas que tiene éste al ser un equipo automático, explicándose después cada una de las características del prototipo; con esto se tendrá una idea general del proceso de transferencia y los requerimientos para implementar un sistema de control automático.

Para este propósito, se explica en diagramas de bloque los requerimientos de un acondicionador de señal, de un detector de cruce por cero, de las fuentes a emplear y los circuitos de la etapa de procesamiento de señales. Se realiza el diseño (con los respectivos cálculos), de todos los circuitos requeridos para las tarjetas acondicionadoras de señales, central de procesamiento y acondicionadora de salida, así como también de las tres fuentes a emplear, explicando en forma rápida el funcionamiento de cada uno de ellos.

Después de que las señales son acondicionadas se introducen a la tarjeta central de procesamiento a fin de realizar el análisis de las mismas; esto se lleva a cabo empleando un microprocesador PIC. Se estudia rápidamente a los microprocesadores PICs y específicamente el PIC16F877, como dispositivo base. Se presentan una tabla de utilización de los recursos del PIC en el prototipo (señales vs. pins), y finalmente los diagramas de flujo del programa principal, de las subrutinas y de las subrutinas de atención a las interrupciones, con sus respectivas explicaciones.

Un capítulo de pruebas y montaje del prototipo, pone en consideración las diferentes tarjetas empleadas y sus circuitos correspondientes, se muestran los esquemáticos de conexión y circuito impreso de las tarjetas, las formas de onda de las señales, en diferentes puntos de los circuitos empleados en las tarjetas, con una descripción de las pruebas realizadas en las mismas. En el proceso del montaje del prototipo se explica la forma en la que éste se llevo a acabo, esto es, se realiza el montaje de dispositivos tales como relés, transformador y batería, así como también el de las tres tarjetas; cada una de ellas posee conectores para la comunicación con las otras. El prototipo a su vez tiene dos regletas de conexión una de entrada y otra de salida.

Finalmente, dentro de las conclusiones y recomendaciones, se elabora adicionalmente un análisis de costos tanto de elementos y materiales, así como de diseño y construcción realizando un análisis comparativo con equipos de transferencia de energía similares. Dentro de los anexos se incluyen entre otras especificaciones de los dispositivos empleados y el manual del operador.

PRESENTACION

Los procesos productivos requieren un fluido ininterrumpido de energía eléctrica, lo que vuelve necesario emplear adicionalmente a las fuentes de la empresa eléctrica, fuentes alternativas de energía para mantenerlos funcionando frente a cortes o fallas en los fluidos eléctricos. Grupos electrógenos operan en forma intermitente (stand- by), y su propósito es mantener el fluido eléctrico constante en la cualquier carga industrial o empresarial mientras se restablezca la energía de la Empresa Eléctrica.

En ese sentido, los monitores de transferencia automática, facilitan el proceso de transferencia de energía de la Empresa Eléctrica (fuente de reserva) o del grupo electrógeno (fuente de reserva), y lo convierten en un proceso más eficiente.

El presente trabajo consiste en diseñar y construir un prototipo de un monitor para la transferencia de energía eléctrica; cuando existan fallas en el fluido eléctrico protegiendo a carga cualquiera que ésta sea, para ello se acondicionan las señales provenientes de las fuentes empleándose una etapa de acondicionamiento de señales. Estas señales sirven para efectuar un análisis de los parámetros de las fuentes en una etapa de procesamiento de señales a través de un microprocesador, que es quien finalmente toma una decisión de acuerdo al estado del sistema. Los parámetros a monitorear son: estado de fuente activa, fallas por mínimos y máximos niveles de voltaje, pérdida e inversión de fases y pérdida total de energía eléctrica, los mismos que son analizados con el microprocesador PIC 16F877, gracias al cual se le otorga también al prototipo la ventaja adicional de medición de frecuencia y manejo de dos periféricos uno de entrada (teclado 4x3) y uno de salida (Display 1x16) para mayor conocimiento del estado del sistema y comunicación con el operador del equipo.

Este trabajo contiene herramientas para automatizar los sistemas de transferencia que actualmente poseemos en el país, considerando las fallas más comunes en nuestros sistemas eléctricos con un bajo costo de inversión.

CAPÍTULO I

TRANSFERENCIA AUTOMÁTICA DE ENERGÍA ELÉCTRICA.

- 1.1 SISTEMAS DE TRANSFERENCIA DE ENERGÍA ELÉCTRICA.**
- 1.2 VENTAJAS DEL SISTEMA DE TRANSFERENCIA AUTOMÁTICO.**
- 1.3 CONSIDERACIONES PARA LA INSTALACIÓN DE UN SISTEMA DE TRANSFERENCIA.**
- 1.4 EL SISTEMA DE CONTROL PROPUESTO.**

1.1. SISTEMAS DE TRANSFERENCIA DE ENERGÍA ELÉCTRICA.

Para las diferentes actividades que realiza el hombre y más aún para las grandes industrias y sus procesos productivos, siempre ha sido necesaria la optimización de medios y recursos, pues permite mejores estándares de calidad y rendimientos más elevados.

En este sentido, desde que fue un requerimiento mantener equipos y más aún procesos trabajando ininterrumpidamente, se desarrollaron unidades que suplieran la carencia del fluido de energía eléctrica ante cortes sostenidos e inesperados de las empresas eléctricas. Algunas de estas unidades tales como generadores a vapor o generadores termoeléctricos y grupos electrógenos fueron instalados en nuestro país, siendo utilizados para operación en "stand-by" o trabajo en condiciones intermitentes. Las unidades más utilizadas en el país en el ámbito industrial, comercial y residencial son los grupos electrógenos.

Un grupo electrógeno esta compuesto de un motor de combustión interna y un generador de energía eléctrica acoplado a este, el conjunto es llamado también motogenerador.

La transferencia de energía hacia la carga, ya sea desde la red de alimentación normal (fuente normal) o desde un grupo electrógeno (fuente de reserva), es un proceso con el que se suplen los cortes de fluido eléctrico evitando demoras prolongadas en cualquier actividad productiva.

En el diagrama de la figura 1, se describen las etapas del proceso de una transferencia de energía eléctrica.

En una transferencia de energía, la **etapa de detección** requiere de elementos acondicionadores de señal, que toman los distintos parámetros eléctricos de las fuentes y los preparan para que ingresen a la etapa del **procesamiento de la información**, en el que se realiza un análisis y una evaluación, es decir; los

parámetros eléctricos son comparados con **datos referenciales** y los resultados ayudan a tomar una acción específica comandada por la **etapa de decisión**. Una vez tomada la decisión, ésta es acoplada y acondicionada a la etapa de **transferencia de energía eléctrica a la carga**, en esta última etapa se emplean elementos de potencia que realizan la transferencia de energía eléctrica de acuerdo al requerimiento que el sistema necesite para su normal funcionamiento.

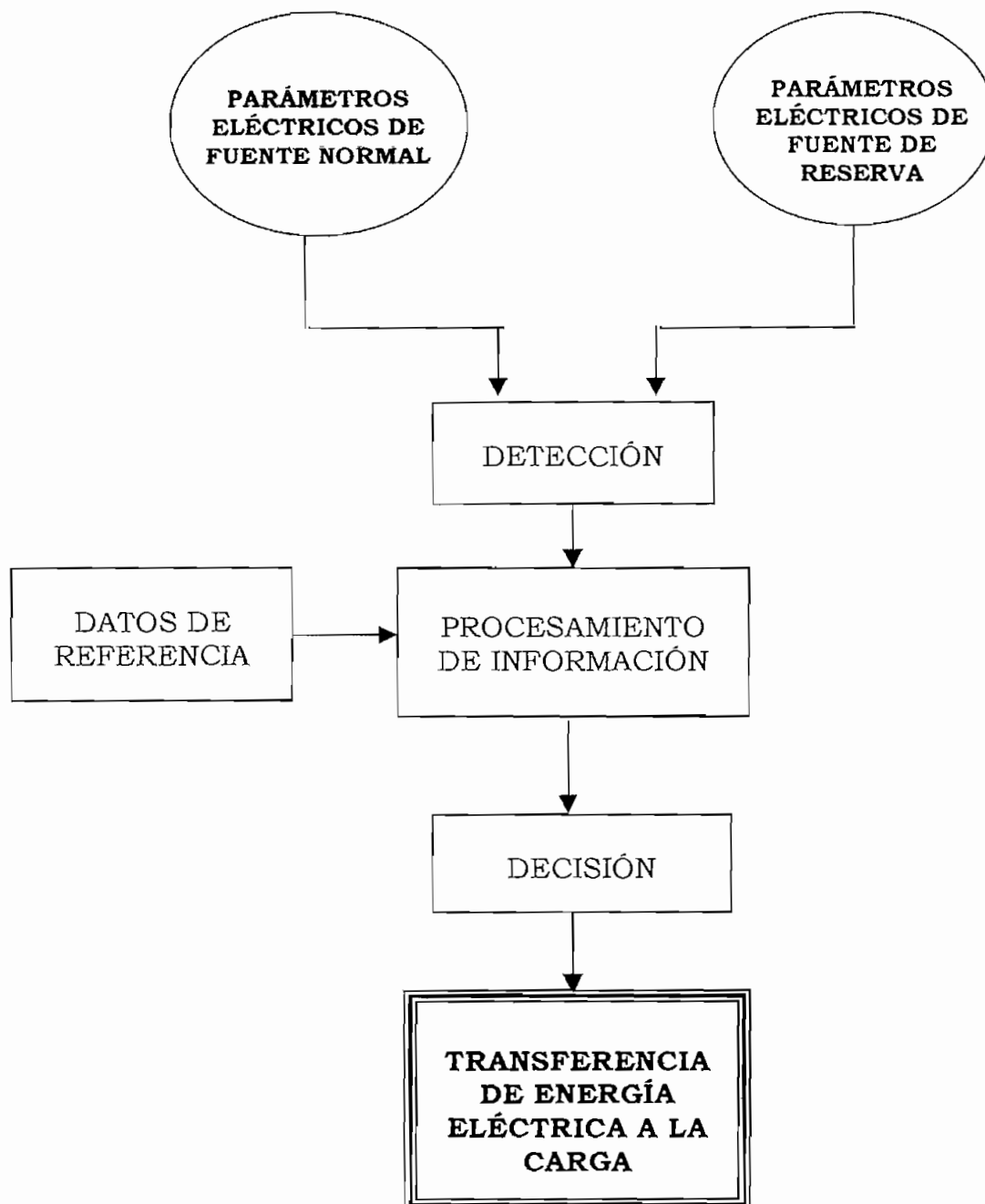


Fig. 1. Diagrama de bloques de un proceso de transferencia de energía eléctrica.

Generalmente todas estas etapas excepto la etapa de transferencia de energía eléctrica a la carga, se encuentran implementadas en elementos conocidos como **monitores**.

Un monitor es un agente que detecta cualquier cambio que se presente en los parámetros eléctricos y toma una decisión para suplir las deficiencias que esta variación genere e inicia alguna acción o secuencia de trabajo comúnmente predeterminados por programación; siempre la medida de este parámetro está relacionada a un punto de referencia.

Un monitor electrónico de características avanzadas, como lo es uno basado en microprocesadores, tendrá que ser diseñado y programado para detectar fallas que podrían ser originadas por las siguientes causas:

- Ausencia total de voltaje.
- Voltaje menor al mínimo valor de la tolerancia que la carga necesita para trabajar nominalmente.
- Voltaje mayor al máximo valor de la tolerancia que la carga necesita para trabajar nominalmente.
- Inversión de fase o cambio de secuencia.
- Pérdida de fase
- Frecuencia diferente de 60 Hz.

Las diferentes tolerancias estarán dadas por recomendación del fabricante de las distintas cargas, es decir, por el tipo de carga.

Así, un ser humano cuya funcionalidad sea la de monitor de un sistema de transferencia, tendrá que ser un técnico calificado en el tema, con equipos de medida y capacidad de diagnóstico necesaria para poder detectar las fallas antes mencionadas.

Los monitores que son basados en elementos electromecánicos, tienen la gran desventaja de ser sistemas muy limitados en capacidad de programación y de manejo de señales, además que en comparación a monitores basados en elementos microprocesados son muy caros, lo cual los vuelve prácticamente no utilizables.

Dependiendo del tipo de carga y la velocidad de respuesta del sistema de transferencia a una falla del fluido eléctrico (ambos factores que dependen de la actividad o proceso productivo), se tienen tres tipos de sistemas de transferencia de energía:

- **Manual.-** Detección de fallas en el fluido eléctrico y operación de transferencia a través de un ser humano.
- **Semiautomático.-** Monitor automático, transferencia manual.
- **Automático.-** Monitor automático, transferencia automática.

Sin importar el tipo de sistema de transferencia, luego de que se ha detectado una falla de fuente de energía se inicia una secuencia de operación, encendiendo la fuente de reserva de energía eléctrica y verificando que ésta alcance los parámetros normales de funcionamiento, dando paso finalmente al cambio de fuente de energía que alimentará a la carga.

Cuando el monitor detecta el retorno del fluido eléctrico en la fuente normal, verifica que los parámetros eléctricos de la red estén dentro de rangos adecuados, luego de lo cual se toma una nueva decisión; si los parámetros de la fuente normal están en condiciones normales, se realiza la retransferencia del fluido de energía eléctrica de la fuente normal hacia la carga, apagando posteriormente el grupo electrógeno, después de un tiempo necesario para su enfriamiento; en caso contrario se mantiene el fluido eléctrico que entrega el grupo hasta que la fuente normal tenga los parámetros adecuados de funcionamiento.

1.2. VENTAJAS DEL SISTEMA DE TRANSFERENCIA AUTOMÁTICO.

Los sistemas de transferencia automática ofrecen un conjunto de ventajas que permiten evaluar parámetros, procesar información y ejecutar tareas específicas que para cualquier sistema no automático implicarían grandes cantidades de tiempo, adquisición de equipos para detección relativamente caros y empleo de recurso humano especializado, más aún cuando la carga es crítica y necesite de un fluido eléctrico ininterrumpido las 24 horas, ya que en tal caso es necesario contar con grupos de personas vigilando constantemente posibles fallas en la fuente normal de energía eléctrica. Esto conduce a que cualquier actividad o proceso productivo, sea susceptible de errores humanos y consecuentemente se genere un incremento en tiempos muertos (paradas de producción) difícilmente recuperables en los procesos productivos.

Una ventaja substancial de los sistemas de transferencia automática es su capacidad de rápida respuesta; el hecho de ser manejado por dispositivos electrónicos, logra que el sistema tenga una velocidad de respuesta mucho mayor que la del ser humano y considerablemente mayor que los equipos de control electromecánicos, siendo que además estos últimos son muy limitados por su capacidad física y falta de inteligencia.

Estas ventajas se potencializan cuando se emplea en el control elementos microprocesados, pues su gran versatilidad, precisión, exactitud, confiabilidad y capacidad de adaptación, hacen que el sistema sea prácticamente autónomo.

Un control automático que trabaja con microprocesadores nunca descansa, siempre se encuentra alerta y trabajando con gran precisión, incluso en condiciones extremas de operación; permiten aplicar mecanismos de control de fallas en cada etapa de la transferencia, y tienden a que el operador pueda acceder en cualquier instante a cambiar parámetros de control dependiendo de

las condiciones específicas de trabajo y como un complemento adicional, toma decisiones rápidas actuando en consecuencia y previniendo daños graves a los sistemas que regulan.

El mantenimiento de un sistema de transferencia automático basado en microprocesadores es casi nulo, pues estos tienen tiempos de vida extremadamente largos en comparación con los dispositivos mecánicos o electromecánicos; sin lugar a dudas a partir de su instalación la revisión y limpieza de partes y elementos se planifican a largo plazo; la planificación del mantenimiento por ejemplo en el área industrial, contempla planes en los que los equipos de transferencia automática requieren atención especializada una vez al año, en probar protecciones tanto del control como del motogenerador, verificar la respuesta del sistema a fallas, limpieza de contactos de los relés y contactores, limpieza y engrase de piñones de los motoreductores, mantenimiento general de breakers y por último ajuste general de pernos, tuercas y tornillos.

Adicionalmente a esto se realiza una limpieza exterior y Chek list semanal (por sugerencia de la mayoría de fabricantes), entendiéndose como check list a una revisión e inspección del grupo electrógeno, del sistema de transferencia, tablero de distribución y cámara del motogenerador, así como también incluye una revisión y calibración de todos los parámetros eléctricos del generador, funcionando éste en vacío (sin carga).

Las ventajas de un sistema de transferencia automática son superiores a cualquier otro tipo de sistema, sin embargo, en el diseño el circuito de control se debe considerar la presencia de transitorios y sobre picos de voltaje y de corriente, tratando de proteger y aislar lo mejor posible al sistema de control. Para esto tenemos algunos métodos como son:

- **A través de transformadores.-** En este método la detección de los parámetros en una línea de fluido eléctrico se realiza a través de transformadores, luego rectificando la señal y filtrándola con capacitores, logrando con esto un aislamiento efectivo entre la red y el circuito de

detección y control. Además, la unión del transformador y el capacitor forman una red LC que es un filtro pasa bajos que bloquea el rápido incremento de voltajes transitorios.

De igual manera la salida del sistema de control se acopla al circuito de potencia, compuesto de contactores que manejan a los motoredutores, los que a su vez activarán o desactivarán a los disyuntores principales que son los que realizarán en sí la transferencia; así también, el sistema de control debe acoplarse al circuito de encendido del motogenerador por medio de un relé, aislando así eléctricamente el control de la potencia.

- **A través de retardos de tiempo.-** Para evitar el ingreso de falsos datos a la tarjeta de control ocasionados por los transitorios en la línea de fluido eléctrico, se utilizan circuitos para lograr demoras de tiempo; es decir, el monitor debe tener circuitos integradores comparadores conocidos como accionamientos análogos, que retardan la toma de datos de la señal de entrada al monitor, o también se utilizan retardadores programables a través de circuitos específicos, o con el empleo de microcontroladores los mismos que son conocidos como accionamiento digital.

En este método, para aislar eléctricamente al circuito de control en su entrada, se utilizan acondicionadores de señal analógicos y optoacopladores, en tanto que en su salida se emplea el mismo mecanismo del método anterior.

1.3. CONSIDERACIONES PARA LA INSTALACIÓN DE UN SISTEMA DE TRANSFERENCIA.

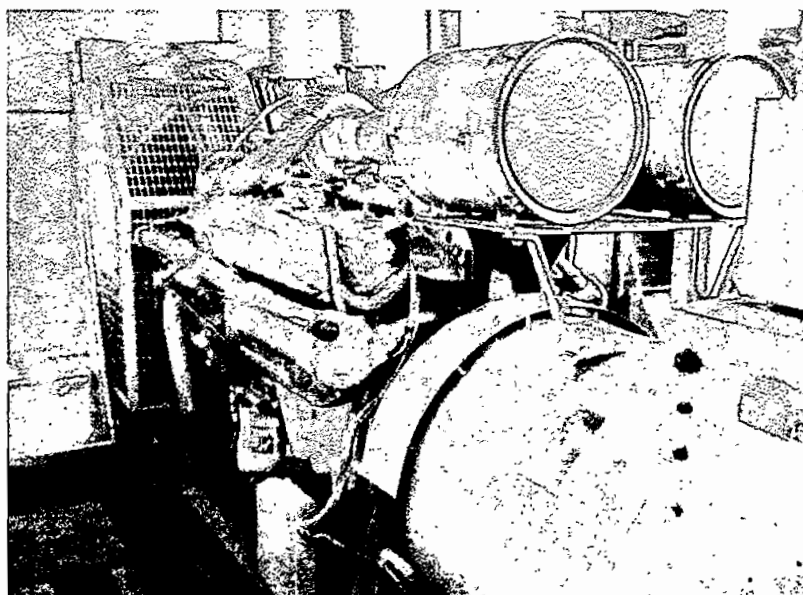
Después de haber abordado temas necesarios para poder conocer y comprender de mejor manera los sistemas de transferencia, y así también habiendo resaltado las ventajas de los sistemas automáticos basados en elementos microprocesados, es necesario ahora tomar en cuenta ciertas consideraciones para la instalación e implementación de un sistema de transferencia en general.

En primer lugar, es necesario realizar un análisis técnico de carga crítica y un estudio de costos en base a las necesidades del usuario, que determinarán si es necesario contar con algún tipo de sistema de transferencia.

1.3.1. SISTEMA DE TRANSFERENCIA MANUAL

Si la evaluación requiere de un **sistema de transferencia manual** se deberá contar con los siguientes elementos:

1.3.1.1. Grupo electrógeno, cuya capacidad dependerá de la carga. Este deberá estar ubicado lo más cerca posible del tablero de distribución principal, dentro de una cámara adecuada y en la que se respete las normas de seguridad industrial (ver gráfico1).

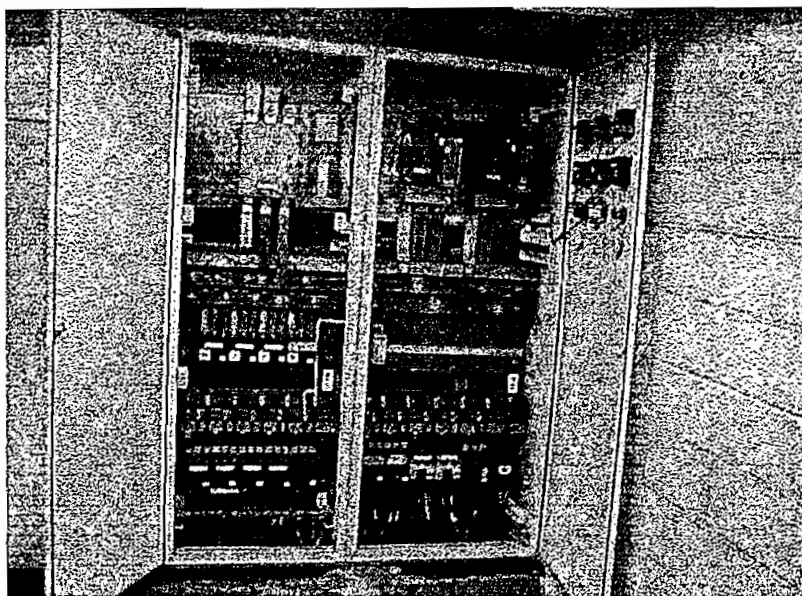


Gráf. 1.- Fotografía de un Grupo electrógeno marca CUMMINS

Generalmente los grupos electrógenos se hallan en el mercado en una variedad de marcas y capacidades, dependiendo de las necesidades del usuario con características que bien pueden acoplarse a los requerimientos de la mayoría de actividades empresariales e industriales.

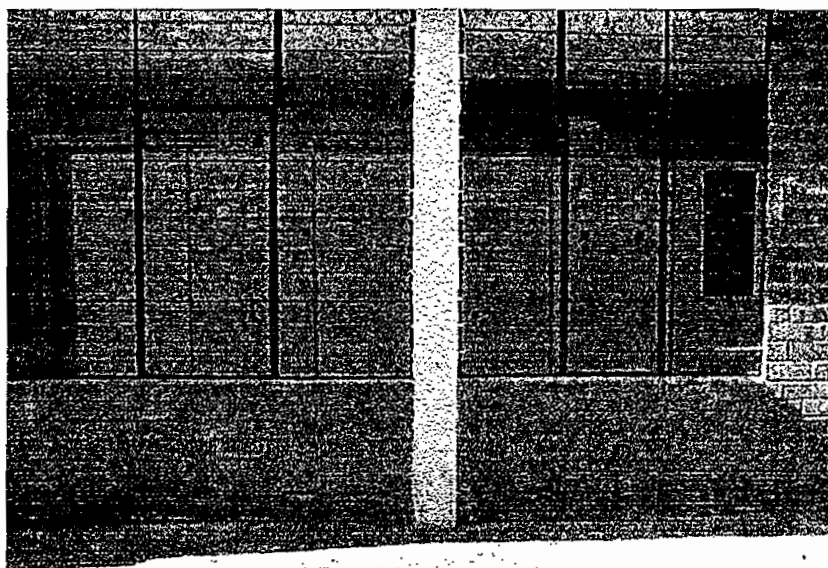
1.3.1.2. Tablero de distribución principal, con el espacio adecuado para contener a los disyuntores de transferencia y breakers de conmutación. Se deberá

prever que el tablero se encuentre con una conexión a tierra correctamente realizada, y con cableado distribuido y señalizado de manera ordenada. Un ejemplo de esto se puede observar en el gráfico 2.



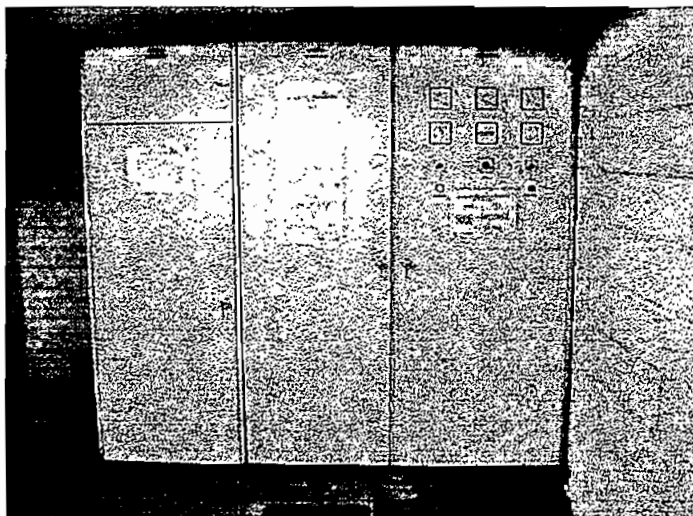
Gráf. 2.- Fotografía de un tablero de distribución principal.

Además es necesario por precaución mantener las cámaras de transformación y los tableros de distribución perfectamente cerrados, así como también señalizaciones de peligro con alta tensión. (Ver gráfico 3).



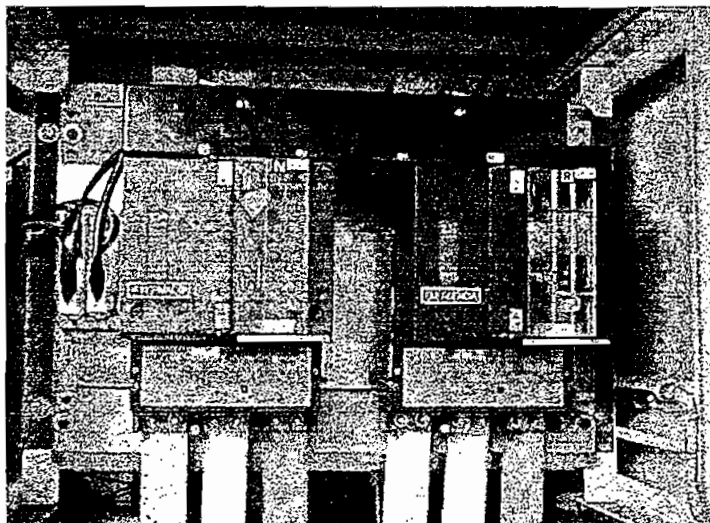
Gráf. 3.- Fotografía de una cámara de distribución con sus respectivos tableros.

Adicionalmente el tablero de distribución debe estar provisto de los suficientes instrumentos de medida y sistemas de señalización que faciliten el control visual del estado del sistema de transferencia, se incluirá también una administración visual del manejo del equipo y precauciones que se deberán tomar antes, durante y después del encendido del motogenerador y de la transferencia de energía. (Gráf. 4).



Gráf. 4.- Fotografía de un tablero de distribución con sus respectivos indicadores y administración visual.

1.3.1.3. Disyuntores principales, que son los encargados de conectar y desconectar la carga a cualquiera de las dos fuentes (normal o reserva), es necesario en este punto guardar todas las precauciones para evitar que las dos fuentes vayan a ser conmutadas a la vez, esto se logra mediante trabamientos mecánicos (gráfico 5).



Gráf. 5.- Fotografía de los disyuntores de transferencia con su respectivo trabamiento mecánico.

1.3.2. SISTEMA DE TRANSFERENCIA SEMIAUTOMÁTICO

Si la evaluación requiere implementar un **sistema de transferencia semiautomático**, se requiere acondicionar y añadir a los elementos anteriormente nombrados lo siguiente:

1.3.2.1. Módulo electrónico de automatización.- La mayoría de grupos electrógenos que existen en el país son antiguos por lo que los paneles de control no tienen el módulo electrónico de automatización que es necesario para realizar un arranque automático. En este tipo de grupos electrógenos el arranque es similar al de cualquier automóvil de combustión interna, es decir manteniendo al motor de arranque (motor DC) encendido hasta que el motogenerador alcance su velocidad nominal de trabajo esto se realiza manualmente y visualizando el medidor de velocidad.

Para el sistema de transferencia semiautomático es necesario que el arranque del grupo electrógeno sea automático, por lo cual adicionalmente se debe contar con un módulo electrónico que, a través de un selector disponga de dos modos de trabajo; como se muestra en la figura 2.

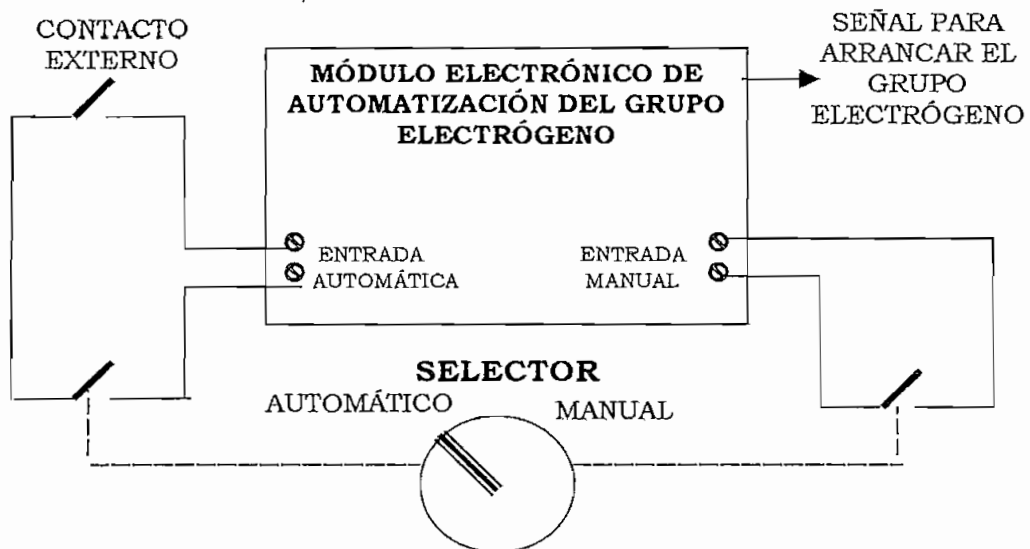


Fig. 2. Diagrama de bloques para selección de modo de trabajo del grupo electrógeno.

En el modo manual el motogenerador arranca instantáneamente; en el modo automático la tarjeta espera que se cierre un contacto externo al grupo electrógeno que puede ser dado por un monitor, para que de esta manera arranque el motogenerador.

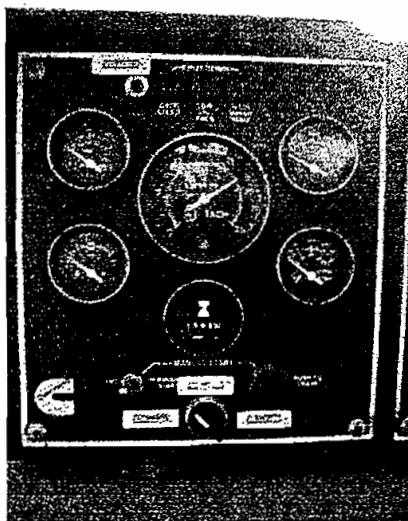
El módulo electrónico de automatización centraliza y controla todos los sensores para protección del grupo electrógeno, tales como sobret temperatura de agua, sobret temperatura de aceite, sobrepresión de aceite, baja presión de aceite y sobrevelocidad del motor (over crank). Este módulo además da la posibilidad de elegir el número de arranques automáticos que tendrá el motogenerador en caso de no encenderse, así como también el tiempo de espera antes de intentar nuevamente otro arranque, luego de lo cual el control se bloqueará hasta que se realice un chequeo del sistema, lo mismo sucederá en caso de que alguna protección antes descrita falle.



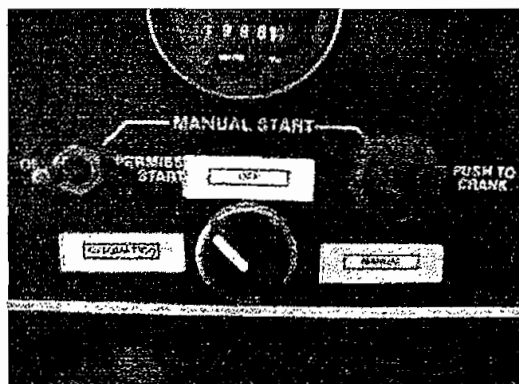
Graf. 6 Panel de control marca CUMMINS antes de insertar módulo automático.

Para realizar la instalación del módulo electrónico de automatización, es necesario acondicionar el panel de control, así como también realizar el cableado a las diferentes borneras donde se encuentran los terminales de los sensores. En los gráficos 6 y 7, se ilustra un panel de control antes y

después de insertar el módulo de control; En el gráfico 8, se muestra el selector manual/automático adaptado al panel de control.

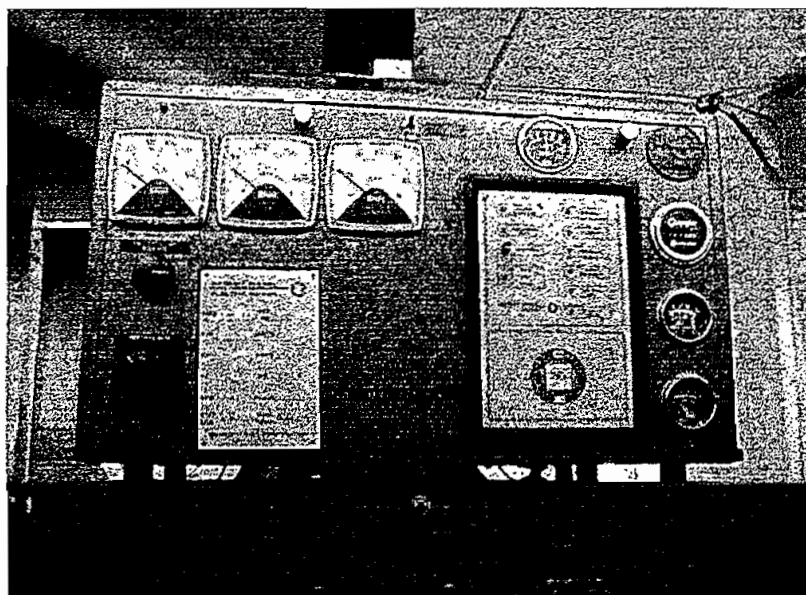


Gráf. 7 Panel de control después de insertar módulo automático.



Gráf. 8 Selector manual - automático

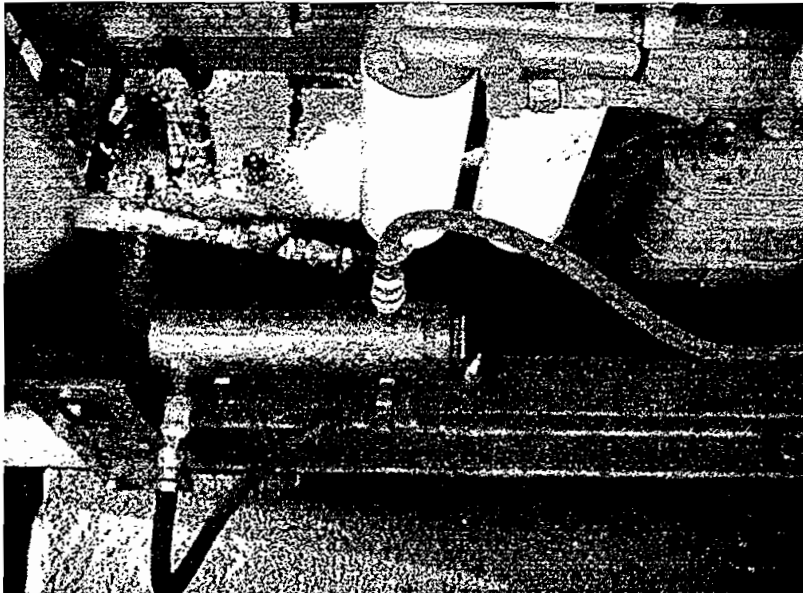
Algunas marcas y modelos de grupos electrógenos, tienen por defecto en el panel de control el módulo electrónico de automatización e incluyen precalentadores para el motor, los mismos que sirven para mejorar las condiciones de arranque del grupo electrógeno. Un tipo de panel de control se ilustra en el gráfico 9.



Gráf. 9.- Fotografía de un panel de control automático marca DETROIT DIESEL..

1.3.2.2. Sistemas de precalentamiento.- Para realizar una transferencia semiautomática, el motor necesariamente debe contar con un mecanismo de acondicionamiento que le permita al sistema mecánico arrancar en condiciones iniciales óptimas, esto es, el motor antes del arranque necesariamente debe estar precalentado, evitándose con esto cambios bruscos de temperatura que originan desgastes excesivos y pérdidas de las características propias de los metales que conforman las cámaras donde se realiza la combustión.

Los precalentadores pueden ser a base de bombas mecánicas o por el efecto termosifón (ver gráfico 10), esto dependerá del tamaño del motor.



Gráf. 10. Fotografía de un precalentador que utiliza el principio termosifón para la circulación de agua.

Al realizar previamente un precalentamiento antes del arranque del grupo electrógeno, se asegura que el motor pueda encender y desarrollar de mejor manera, así el generador podrá llegar a los parámetros óptimos de funcionamiento en menor tiempo; para poder realizar este objetivo se utiliza el sistema de circulación de agua, que todos los motores de combustión interna poseen para enfriar el sistema mecánico y mantener al motor en condiciones estables de funcionamiento. Hay que señalar que el calentador de agua trabaja únicamente cuando el generador esta

apagado, es decir que mantiene al motor caliente antes de que éste comience a trabajar, luego de lo cual se desconectará automáticamente para dar paso al funcionamiento del sistema de enfriamiento.

Es necesario acotar que el circuito de enfriamiento trabaja por contacto con las paredes de los cilindros, ya que por efectos de fricciones propias las cámaras del motor se encuentran muy calientes, por lo que es necesario que este sistema enfríe a estas cámaras para lograr mantener al motor en temperaturas estables de funcionamiento dentro del rango que va desde los 80° C hasta los 90° C.

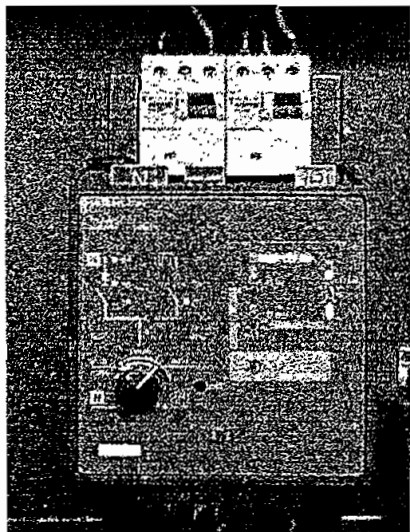
Utilizando este sistema de enfriamiento, se instala un calentador en serie al circuito, con lo cual se asegura que las paredes de las cámaras estén calientes y así el motor desarrolle rápidamente y no se vea afectado por el cambio brusco de velocidad. Para que exista circulación de agua es necesario colocar una bomba, que bien puede ser electromecánica o natural como lo es la que se obtiene por el efecto termosifón (ver gráfico 10) que se utiliza en motores pequeños y medianos.

1.3.3. SISTEMA DE TRANSFERENCIA AUTOMÁTICA

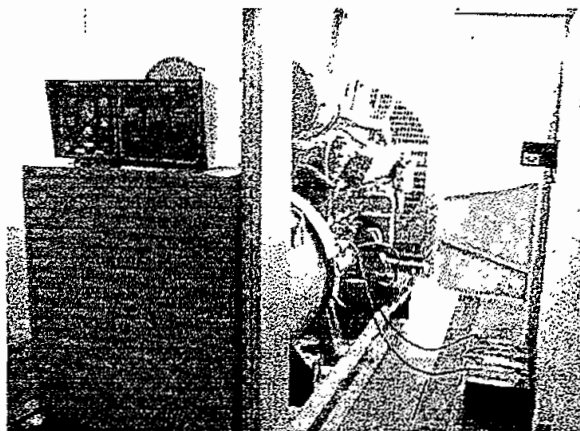
Si la evaluación requiere implementar un **sistema de transferencia automática**, todo el equipo referido anteriormente debe adaptarse a un módulo de control que dirija todas las etapas de la transferencia automática de energía eléctrica, esto es, realice el trabajo de detección, evaluación, transferencia y retransferencia, así como también manejar alarmas e indicadores.

En el gráfico 11, se puede observar a un monitor análogo marca MERLIG GERIN, el cual comanda la transferencia automática de la fuente normal y la fuente de reserva que es provista por el generador marca CUMMINS (gráfico 12), en el gráfico 13, se ilustra un tablero de transferencia automática de energía eléctrica, en el cual constan los disyuntores principales y sobre estos los motoredutores

que realizarán el esfuerzo mecánico para el encendido y apagado de los disyuntores.



Gráf. 11. Fotografía de un monitor analógico



Gráf. 12. Fotografía del grupo electrógeno acondicionado con arranque automático



Gráf. 13. Fotografía del tablero de transferencia automática.

1.4. EL SISTEMA DE CONTROL PROPUESTO

Los sistemas de transferencia automática de energía están compuestos de dos partes básicas, el sistema de control y el sistema de potencia, mientras el sistema

de control, acondiciona la señal, analiza la información, verifica los resultados y toma decisiones, el sistema de potencia en cambio enciende el grupo electrógeno y principalmente realiza y mantiene la transferencia de energía eléctrica.

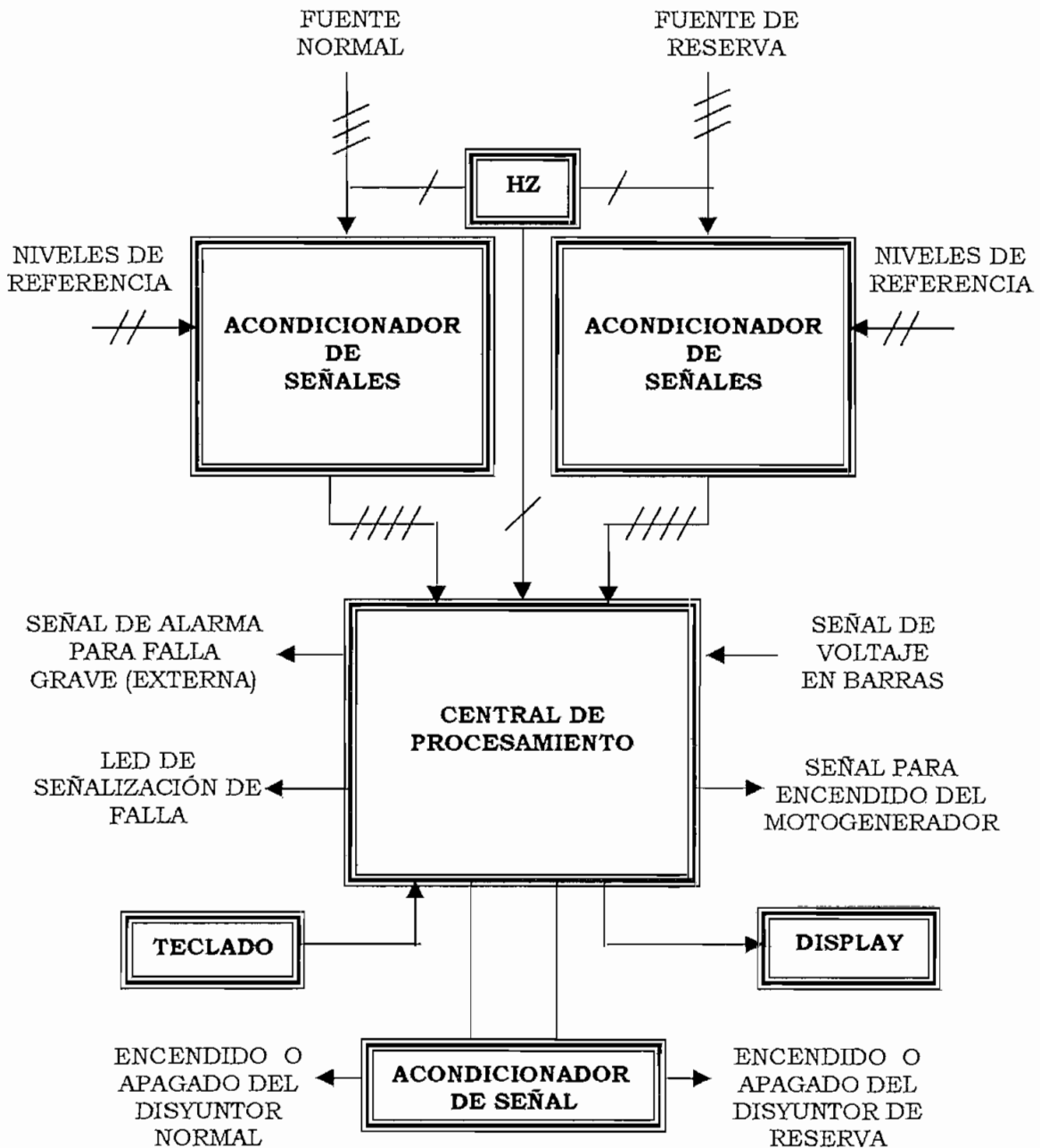


Fig. 3. Diagrama de bloques del monitor.

En el presente trabajo se realizará el diseño e implementación de un sistema de control, definido anteriormente como monitor, el mismo que estará basado en un

microprocesador, el monitor a desarrollarse podrá ser utilizado en un sistema de transferencia automática de energía eléctrica.

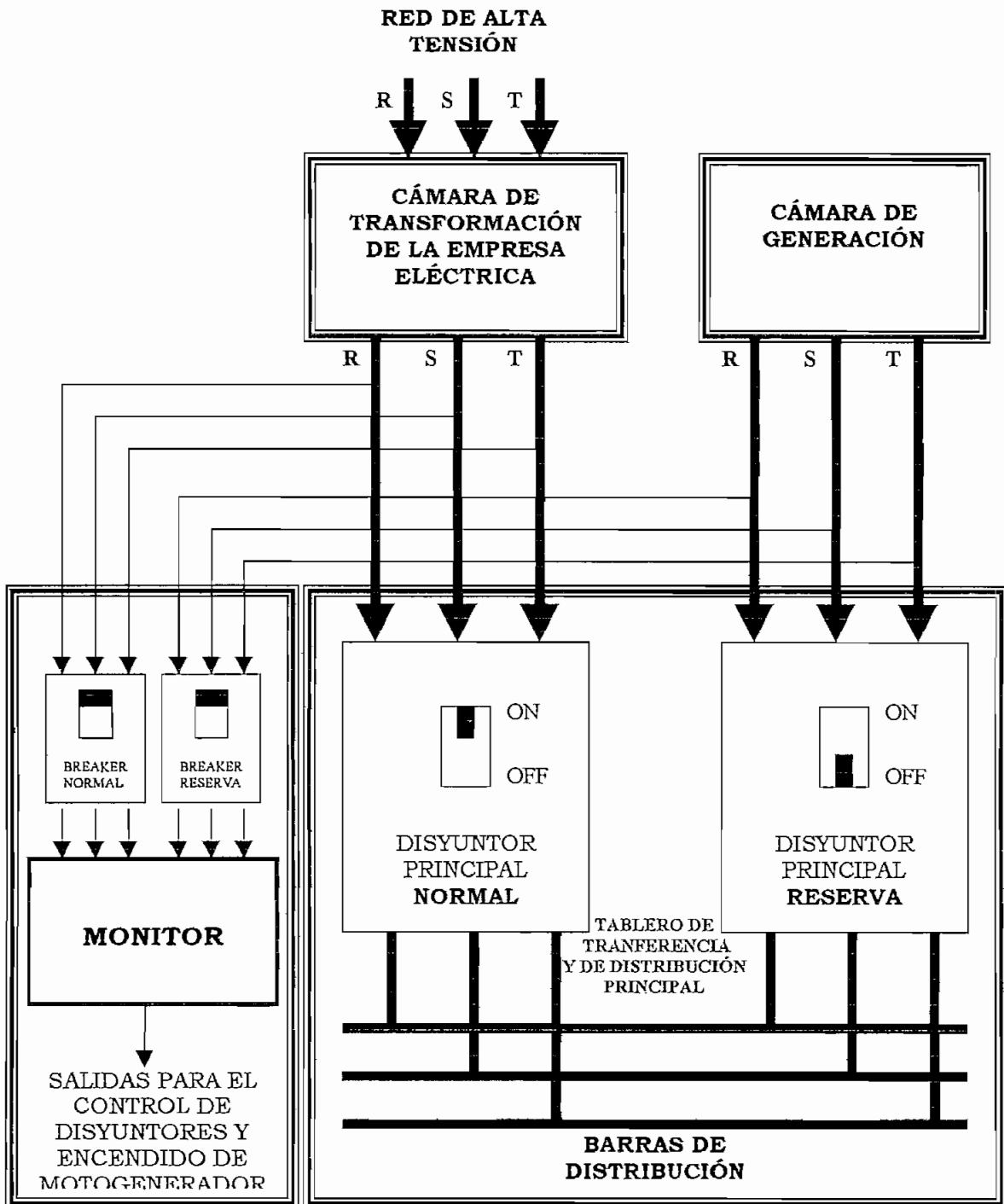


Fig. 4. Diagrama de bloques para la conexión del monitor.

En la figura 3, se puede observar las diferentes etapas que conformarán el sistema de control propuesto y todas las señales tanto de entrada como de salida. Se incluye además las señales de manejo de dispositivos para mejor acceso, utilización y visualización del proceso de transferencia de energía, como son led de señalización, teclado y display. Además se dispondrá de una salida de relé ya sea contacto abierto o cerrado para alarma de falla grave, que podría servir para usar algún indicador audible y/o visual.

Las fuentes trifásicas tanto normal como de reserva ingresarán directamente a los breaker`s que protegerán al monitor. Las señales de estas fuentes se tomarán antes de los disyuntores principales de transferencia, es decir, en la línea que viene de la cámara de transformación al tablero de distribución principal. Esto se puede visualizar mejor en el figura 4.

Una vez que se tiene los voltajes trifásicos en los breakers del monitor, estos pasan a la etapa de acondicionamiento de señales. En esta etapa se utilizarán elementos analógicos, para sensar los diferentes parámetros eléctricos a monitorear, luego de lo cual pasará a la siguiente etapa que es la encargada de analizar, verificar y tomar las decisiones, activando posteriormente a los relés que serán los encargados de encender al grupo electrógeno y realizar la transferencia y retransferencia.

La etapa central de procesamiento se encuentra conformada por un elemento inteligente, un microprocesador, el cual constantemente estará vigilando todas las señales que a éste ingresen para así tomar una decisión previamente programada y realizar o no una determinada acción (ver figura 3).

Dentro de la etapa de acondicionamiento de señales, se encuentra un circuito detector de cruce por cero (Hz), el mismo que proporcionará un tren de pulsos que ingresará a la etapa central de procesamiento, para poder de esta manera medir la frecuencia con la que trabaja la carga.

1.4.1. CARACTERÍSTICAS DEL SISTEMA

1.4.1.1. Trabajar con dos fuentes.- El monitor está compuesto de dos circuitos acondicionadores de señal (ver figura 3), los cuales supervisarán que todos los parámetros a sensar se encuentren dentro de los rangos predeterminados; en condiciones normales, se encuentra trabajando el circuito correspondiente a la fuente Normal; en caso de existir cualquier tipo de falla en el fluido eléctrico, el monitor encenderá el motogenerador, alimentando al segundo circuito acondicionador de señal (fuente de reserva), éste al supervisar que todos los parámetros a sensar estén correctos, realizará la transferencia de energía eléctrica.

Una vez que se restablezca la fuente normal, el monitor tendrá alimentación simultánea en los dos circuitos acondicionadores de señal, si el monitor detecta que la fuente normal se encuentra dentro de los parámetros predeterminados por el usuario, realizará la retransferencia del fluido eléctrico.

1.4.1.2. Proteger a la carga de niveles altos y bajos de voltaje.- El voltaje con el que trabajan la mayoría de industrias se encuentra en un rango aproximado del -10% al 10% del voltaje nominal¹ (220 V), medido directamente a la entrada del tablero de distribución principal, esto obedece a que las plantas industriales han crecido mucho con respecto a su carga nominal desde el diseño original, lo cual a sobrecargado al transformador principal, provocando variaciones de voltaje y sobrepicos transitorios en el encendido y apagado de cargas grandes. Para el diseño del prototipo, en las tarjetas acondicionadoras de señal no se tomará en cuenta el rango de variación antes descrito.

En la presente aplicación se protegerá a la carga de niveles altos y bajos de voltaje en condiciones constantes de trabajo.

¹ Éste dato se pudo observar en las industrias: Omnibus Botar, General Motors, Navec, Tceno papcl, Agromoro, Celcc.

Con respecto al mínimo voltaje que el monitor aceptará como normal, el usuario tendrá opción a cambiarlo dentro de un rango que va desde el -10% al -25% del valor nominal, lo que dependerá exclusivamente de las condiciones en las cuales trabaje la carga, cuando el nivel de voltaje sea menor o igual a este valor preestablecido, el monitor lo detectará como falla de mínimo voltaje, luego de lo cual encenderá el grupo electrógeno y realizará la transferencia de energía eléctrica proveniente de la fuente de reserva.

Con respecto al máximo voltaje que el monitor aceptara como normal, éste dependerá del valor preestablecido por el usuario, el cual se encontrará dentro del rango del 10% al 25% del voltaje nominal, en el caso de que el nivel de voltaje sobrepase el nivel preestablecido, el monitor lo detectará como falla de alto voltaje y procederá de igual manera como en el caso anterior.

1.4.1.3. Detectar la inversión de fase.- En el ámbito industrial es necesario mantener constante el orden de la secuencia de fases con las cuales trabajarán las cargas en un proceso productivo, ya que estas cargas están conformadas por motores, los mismos que cambian su sentido de giro al existir una inversión de fases, lo que provocará problemas graves en producción.

La secuencia puede ser afectada por un error en la reconexión de la línea de distribución o en la cámara de transformación, después de cualquier reparación o mantenimiento realizado por la empresa eléctrica.

Para que el monitor detecte fallas en la secuencia, se utiliza un circuito detector de inversión de fase, el cual constantemente esta verificando que las fases que ingresan al monitor se encuentren en la secuencia correcta, si la secuencia esta invertida se disparará un comparador en la tarjeta de acondicionamiento de señal, el cual indicará al microprocesador que

existe una falla de inversión de fase. Una vez que el microprocesador recibe la señal de falla de la etapa anterior, realizará la transferencia de energía eléctrica y emitirá las señales de falla correspondiente

1.4.1.4. Detectar la pérdida de fase.- Cuando se pierde una de las fases, el monitor debe estar en la capacidad de detectar la falla; en el presente trabajo el monitor está provisto de comparadores de nivel de voltaje, los cuales detectarán dicha falla y la procesarán como falla por mínimo voltaje; luego de lo cual se procederá a reemplazar la fuente, de la misma manera que se explicó anteriormente.

1.4.1.5. Medir la frecuencia.- Para medir la frecuencia se utilizará un detector de cruce por cero, el que se encuentra ubicado en la tarjeta acondicionadora de señales; este circuito generará un tren de pulsos, los que ingresarán directamente al microprocesador, y finalmente este se encargará de efectuar una rutina para establecer el valor de la frecuencia de la fuente activa en el display.

1.4.1.6. Detectar si se realizó o no la transferencia.- Como se explico anteriormente, el monitor toma las señales de voltaje antes de los disyuntores principales, ya que si no fuera de esta manera, no se podría saber el momento en el que las fuentes se restablezcan. Al tomar las señales antes de los disyuntores surge el inconveniente de que no se podría saber si se realizó o no la transferencia de energía eléctrica, razón por la cual se utilizará como una señal de entrada al monitor el voltaje en las barras de distribución, después de los disyuntores principales.

La señal de voltaje tomada desde las barras, activará la bobina de un relé cuyo contacto es normalmente abierto, cuando existe energía eléctrica en las barras se cerrará el contacto, con lo cual el microprocesador sabrá que si se realizó la transferencia automática de energía eléctrica con cualquiera de las dos fuentes. En el caso de que no se haya realizado la transferencia el monitor dará una señal de falla.

1.4.1.7. Encender el grupo electrógeno.- El grupo electrógeno requiere de una señal que provoque el encendido del mismo, tal señal puede ser obtenida a través del contacto normalmente abierto de un relé, cuya bobina al activarse cierra dicho contacto, y a través del cual se envía al módulo electrónico de automatización del motogenerador la señal de disparo requerida para este propósito.

La señal que permite realizar este proceso proviene del microcontrolador, el mismo que la enviará a la bobina del relé, luego de evaluar por programa las condiciones del sistema y si este requiere el encendido del generador ante una falla del fluido eléctrico de fuente normal.

1.4.1.8. Establecer el tiempo de espera en caso de falla de fuente normal.- Si existiera cualquier tipo de falla en la fuente normal, el monitor tendrá la opción de esperar un tiempo predeterminado por el operador, para luego del cual, desconectar al disyuntor de fuente normal y restablecer el fluido eléctrico a la carga proveniente de la fuente de reserva.

El tiempo de espera es necesario ya que la falla que presenta la fuente normal puede durar un corto tiempo o ser instantánea, con este tiempo evitamos encender el grupo electrógeno innecesariamente. Este tiempo puede ser preestablecido por el usuario a través de un teclado y los datos ingresados podrán ser visualizados en el display.

1.4.1.9. Establecer el tiempo de espera antes de realizar la transferencia de energía eléctrica proveniente de la fuente de reserva.- Una vez que el monitor cierre el contacto que encenderá el grupo electrógeno, es necesario tener un tiempo de espera para que el motogenerador alcance todos sus parámetros de funcionamiento nominal. Al igual que en el caso anterior los parámetros serán preestablecidos a través del teclado y visualizados en el display. Después de que se cumpla este tiempo y la fuente de

reserva se encuentre en condiciones normales de trabajo se realizará la transferencia de energía eléctrica a fuente de reserva.

- 1.4.1.10. Establecer el tiempo de espera en el caso de que el grupo electrógeno no se haya encendido.-** En el caso de que el grupo electrógeno no haya alcanzado todos sus parámetros que serán constantemente sensados por el monitor, éste esperará otro tiempo, luego del cual, si no se ha restablecido la fuente de reserva, el monitor generará la señal de falla.

Este nuevo tiempo también será establecido por el usuario a través del teclado y visualizado en el display.

- 1.4.1.11. Detectar el retorno de la fuente normal.-** Una vez que la carga este trabajando con la fuente de reserva, el monitor siempre estará vigilando que la fuente normal se restablezca para realizar la retransferencia de energía eléctrica a la carga proveniente de esta fuente.

- 1.4.1.12. Establecer el tiempo de espera para retransferencia.-** De la misma manera que en el caso de pérdida de fuente normal, será necesario preestablecer un tiempo de espera para la retransferencia, ya que la fuente normal se puede restablecer de manera instantánea.

Al igual que en los casos anteriores este tiempo será establecido a través del teclado y visualizado en el display.

- 1.4.1.13. Establecer el tiempo de apagado del motogenerador.-** Una vez que se ha realizado la retransferencia de energía eléctrica a fuente normal, es necesario esperar un tiempo antes de apagar el grupo electrógeno, para que el sistema mecánico se enfríe y no sea brusco el cambio de estado. Los fabricantes de motogeneradores recomiendan que el tiempo de espera antes de apagar sea por lo menos de 5 minutos.

1.4.1.14. Trabajar ininterrumpidamente.- El problema que se genera al trabajar con elementos microprocesados durante la pérdida total o parcial del fluido eléctrico, es la desconexión del mismo y por ende el colapso del proceso a controlar, por lo que en el prototipo a realizar, se ha incluido la posibilidad de trabajar con baterías, de esta manera no se verá afectada en ningún momento la tarjeta del microprocesador y por ende el proceso de transferencia de energía eléctrica.

Adicionalmente, la función específica de la etapa de potencia es la de manejar los motoredutores, que son los encargados de accionar por medios mecánicos a los disyuntores y así transferir el fluido eléctrico a la carga desde cualquiera de las dos fuentes.

La potencia de los motores que conforman los motoredutores dependerá, directamente del torque que estos tengan que aplicar a las palancas de activación de los disyuntores principales; en base a está potencia se calculará la corriente máxima que tendría que soportar tanto los cables de alimentación como los contactos encargados de la conmutación.

Para la presente aplicación se comandará la transferencia a través de relés, en el caso de que la corriente sea mayor a la que los contactos de los relés soportan, simplemente se utilizarán a estos como control de las bobinas de los contactores (figura 5).

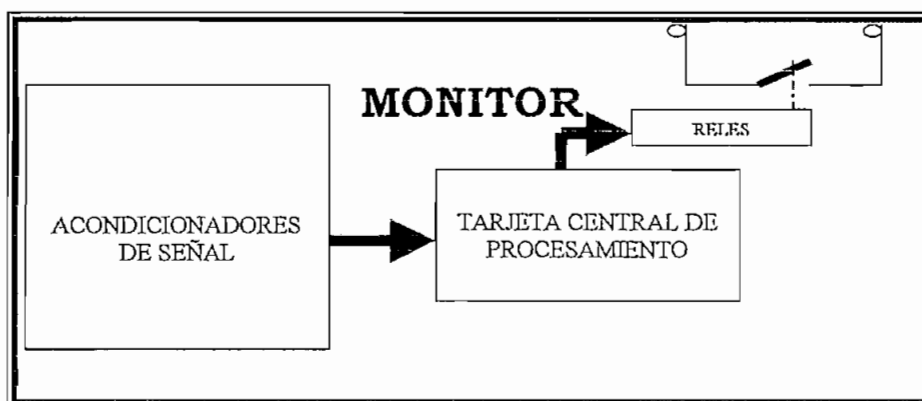


Fig. 5. Diagrama de bloques del proceso de activación externa.

CAPÍTULO II

DISEÑO DEL HARDWARE

- 2.1 DIAGRAMA DE BLOQUES DEL SISTEMA.**
- 2.2 CIRCUITOS ACONDICIONADORES DE SEÑAL DE ENTRADA.**
- 2.3 CIRCUITO CENTRAL DE PROCESAMIENTO.**
- 2.4 CIRCUITOS DE FUENTES Y ACONDICIONADORES DE SALIDA.**

2.1 DIAGRAMA DE BLOQUES DEL SISTEMA.

Como se explicó anteriormente, el presente trabajo consiste en realizar un prototipo de monitor basado en microprocesadores para una transferencia automática de energía eléctrica.

En el capítulo I se ilustró un diagrama de bloques general para dicho monitor, explicándose posteriormente el funcionamiento y las características generales de cada uno de ellos (figura 3). En el presente capítulo se estudiará detalladamente el circuito de control propuesto. Para una mejor visualización se estudiará cada uno de los bloques por separado, partiendo de la figura 3, antes expuesta.

2.1.1. DIAGRAMA DE BLOQUES DE LA FUENTE NORMAL

En la figura 6, se muestra el diagrama de bloques de la acometida, llamada fuente normal de energía eléctrica.

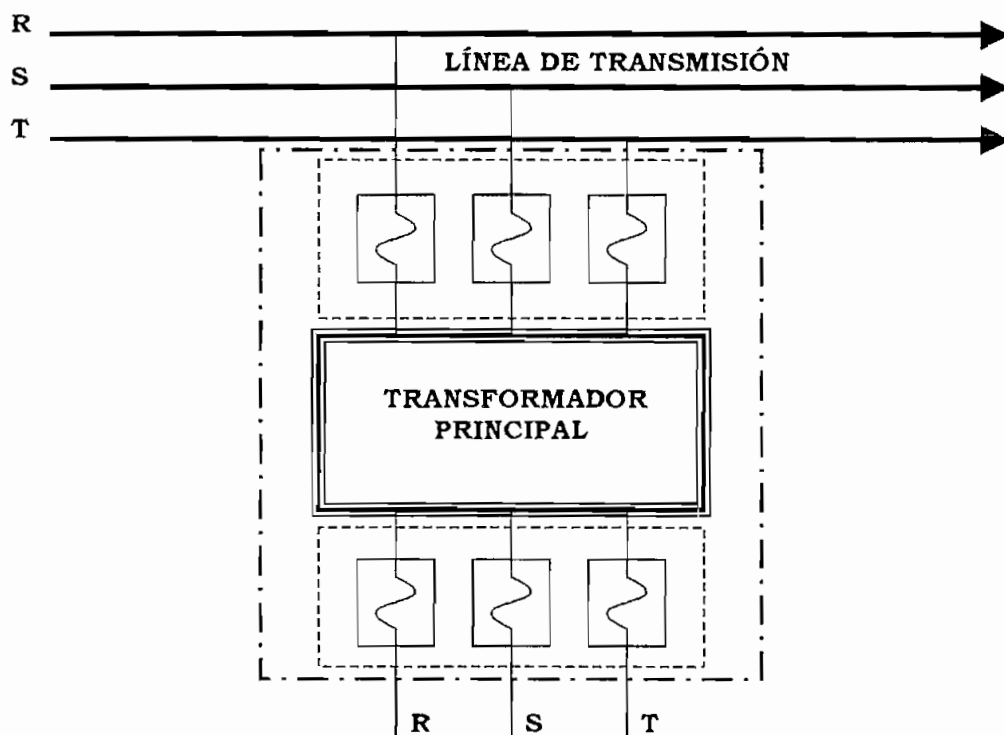


Fig. 6.- Diagrama de bloques de una fuente normal (cámara de transformación)

En esta figura se puede observar que la alimentación al transformador principal está dada por la línea de transmisión (alta tensión) de la empresa eléctrica, cabe notar las protecciones que existen, tanto en alta como en baja tensión. Todo este conjunto se encuentra ubicado en una cámara de transformación.

2.1.2. DIAGRAMA DE BLOQUES DE LA FUENTE DE RESERVA

En la figura 7, se muestra el diagrama de bloques de la fuente de reserva, que está constituida por un grupo electrógeno y al igual que en el caso anterior con las respectivas protecciones a la línea de potencia.

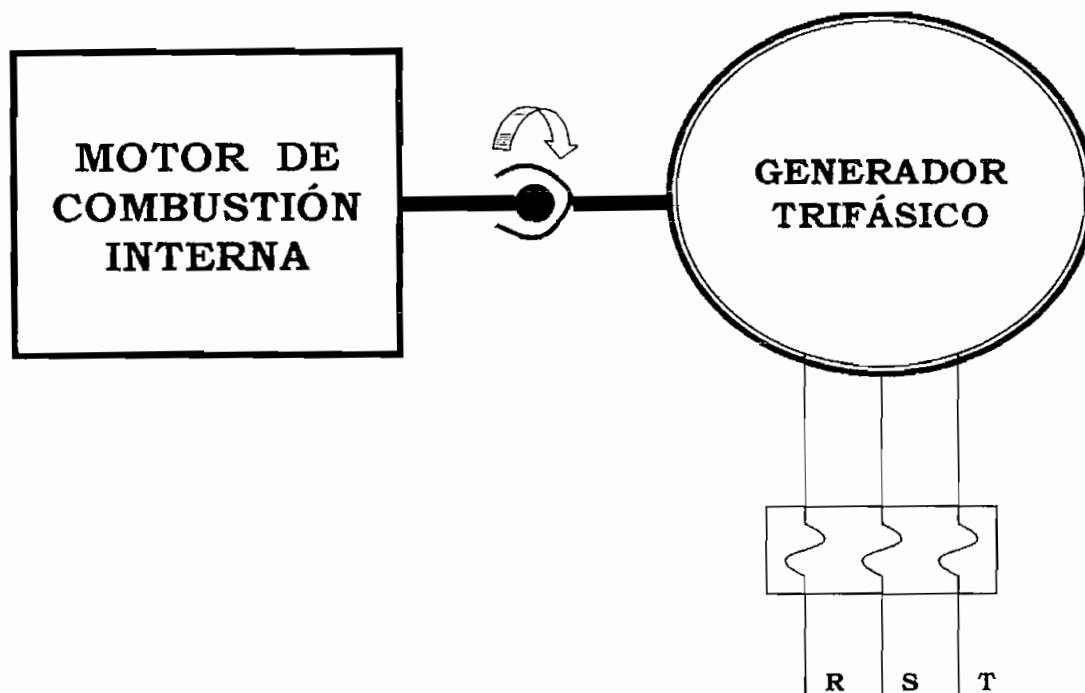


Fig. 7.- Diagrama de bloques de una fuente de reserva (cámara de generación)

2.1.3. DIAGRAMA DE BLOQUES DE LOS ACONDICIONADORES DE SEÑAL DE ENTRADA

En la figura 8, se muestra el diagrama de bloques del acondicionador de señal, diseñado para detectar cambio de secuencia, mínimo y máximo voltaje, así como también una señal que indicará que la tarjeta se encuentra trabajando

normalmente; este tipo de acondicionador es el mismo tanto para la fuente normal como para la fuente de reserva.

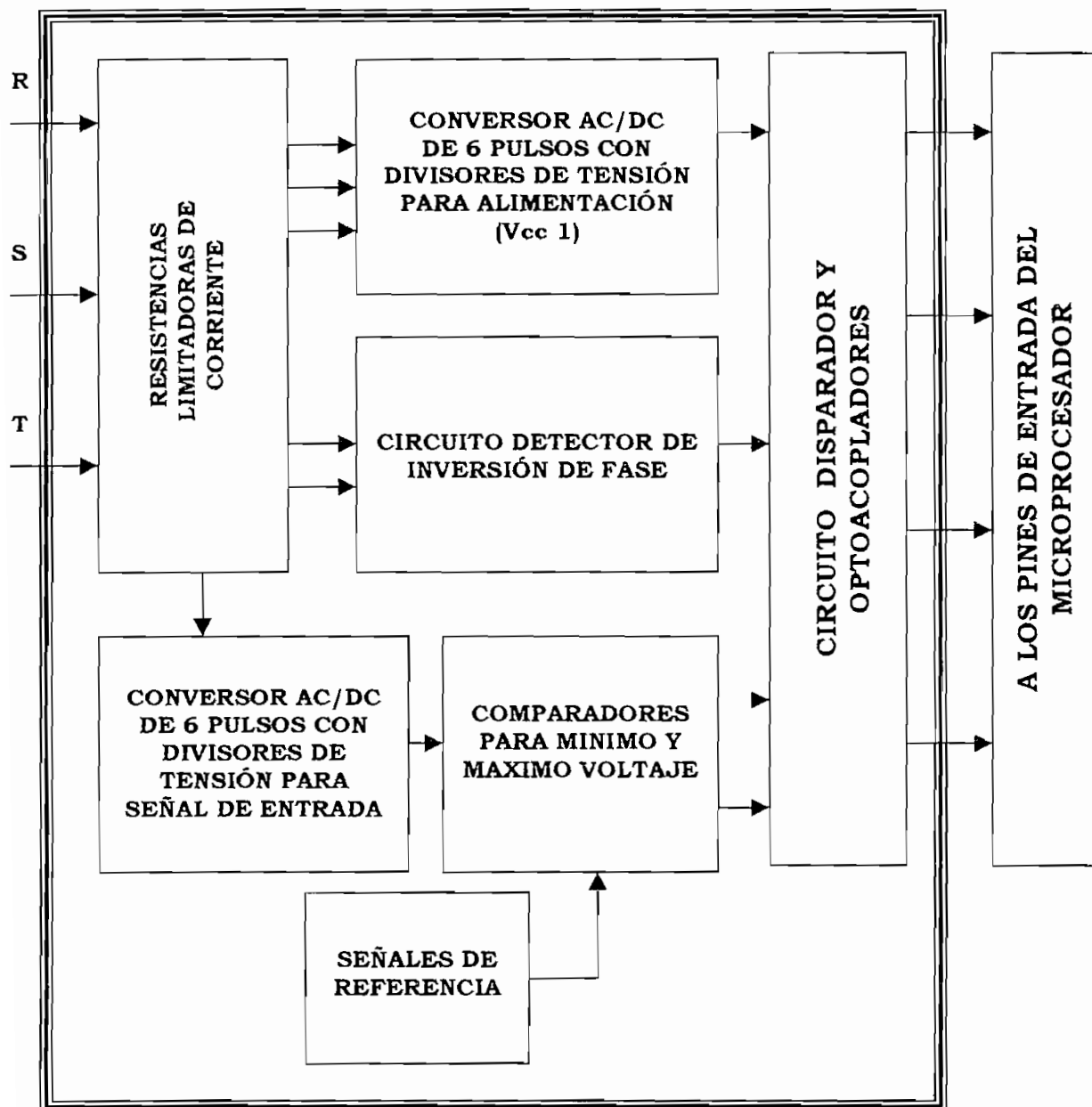


Fig. 8.- Diagrama de bloques de un acondicionador de señal para detectar inversión de fase, mínimo y máximo voltaje.

En la figura 9, se muestra el diagrama de bloques del detector de cruce por cero, circuito necesario para acondicionar la señal que el microprocesador utilizará para supervisar y medir la frecuencia a la cual se encuentre la carga. Cabe resaltar que

la señal que ingresa al detector, proviene de la salida del rectificador de onda completa de la fuente de poder que alimenta a la tarjeta del microprocesador.

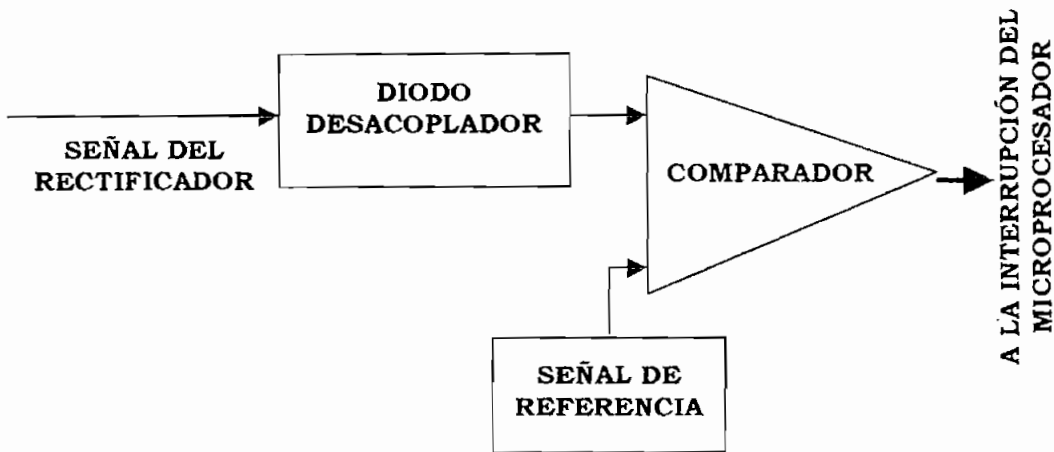


Fig. 9.- Diagrama de bloques del detector de cruce por cero.

2.1.4. DIAGRAMA DE BLOQUES DE LAS FUENTES DE PODER

Para la operación del equipo es necesario tener dos fuentes de poder adicionales a la fuente del acondicionador (V_{cc1}), la primera proveerá de energía al circuito de control (circuito central de procesamiento) y la segunda alimentará a las bobinas de cuatro relés encargados de entregar:

- Señal para activar o desactivar al disyuntor principal de la fuente NORMAL.
- Señal para activar o desactivar al disyuntor principal de la fuente RESERVA.
- Señal para encender o apagar el grupo electrógeno.
- Señal de salida para falla grave.

Las fuentes de poder estarán alimentadas de dos fases provenientes de la fuente normal y cuando ésta falle, por medio de un contacto de relé se tomará el voltaje de la fuente de reserva. Durante la transición de una fuente a otra (normal y reserva) se utilizará una batería para evitar que la tarjeta del microprocesador se desconecte y la transferencia de energía eléctrica colapse. En la figura 10 se puede observar el diagrama de bloques de las fuentes de poder.

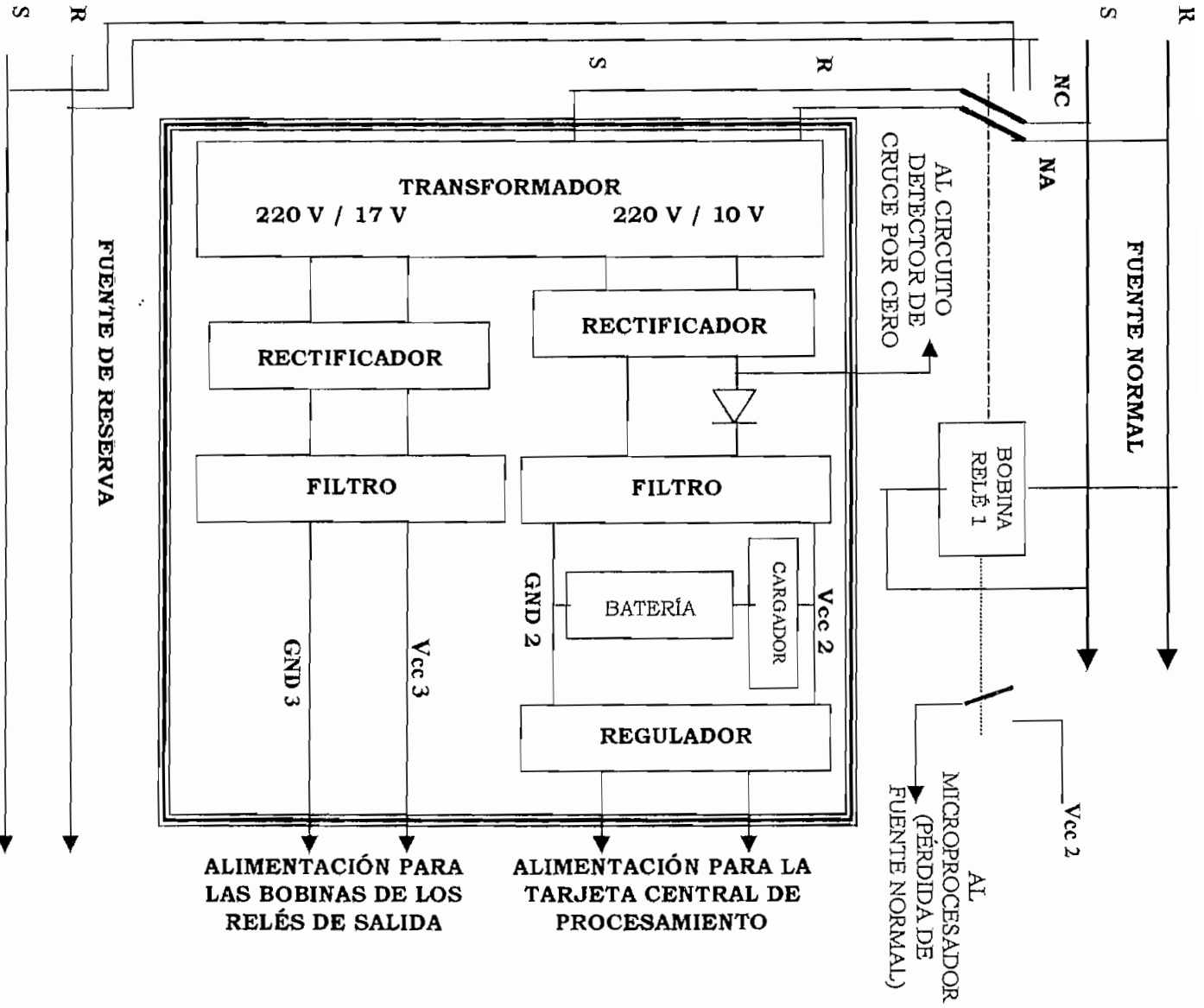


Fig. 10.- Diagrama de bloques de las fuentes de poder, tanto para el circuito central de procesamiento como para las bobinas de los relés de salida.

2.1.5. DIAGRAMA DE BLOQUES DEL CIRCUITO CENTRAL DE PROCESAMIENTO

En la figura 11, se muestra el diagrama de bloques del circuito central de procesamiento, con todas las señales de entrada y salida que utilizará, así como

también los periféricos necesarios para ingreso de datos por parte del usuario y visualización.

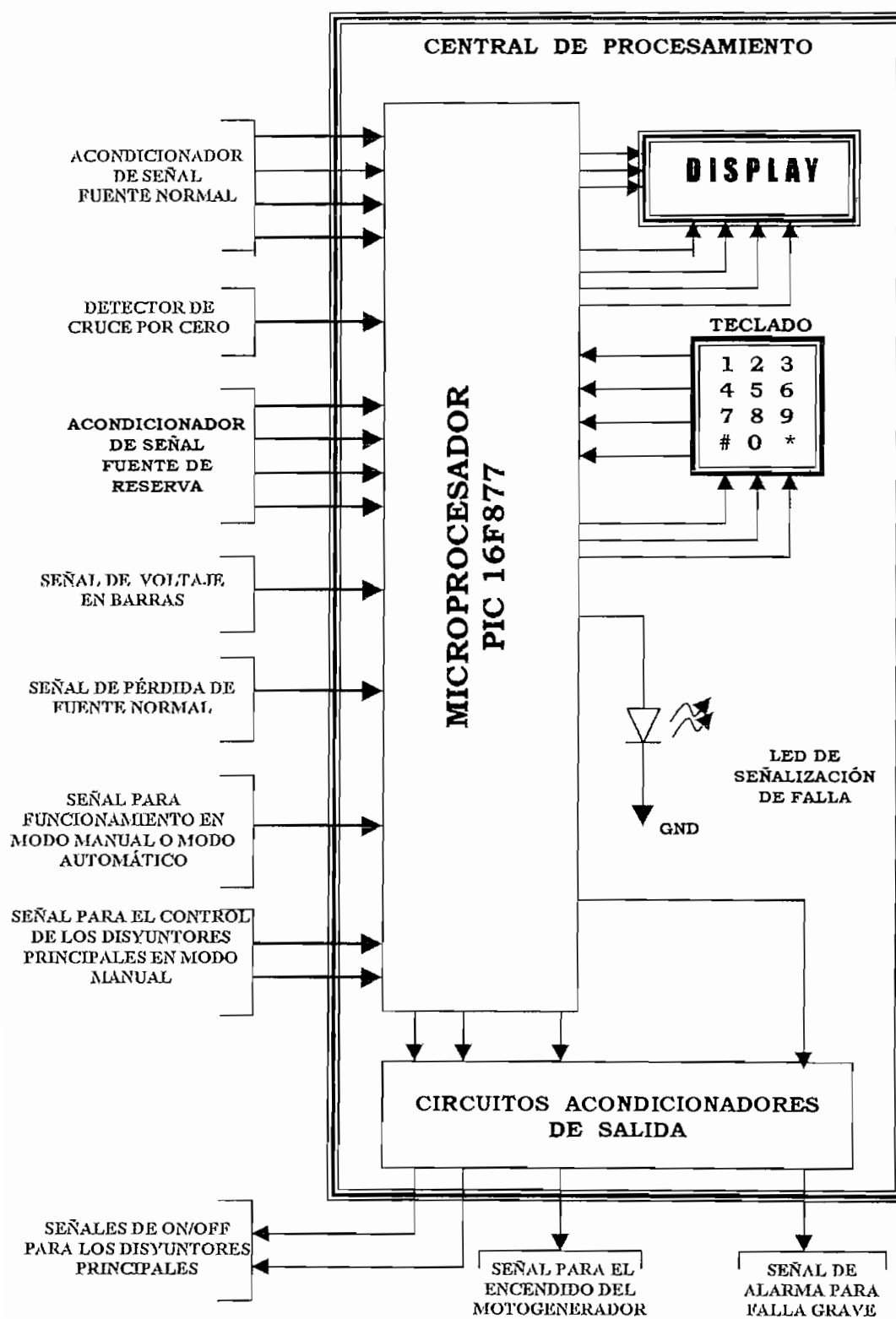


Fig. 11- Diagrama de bloques del circuito central de procesamiento con todas las señales de trabajo.

2.2. CIRCUITOS ACONDICIONADORES DE SEÑAL DE ENTRADA.

Como se describió anteriormente los acondicionadores de señal preparan y acondicionan los diferentes parámetros eléctricos a sensar, para que así el circuito central pueda procesar la información y tomar una decisión, la misma que estará de acuerdo a un algoritmo previamente programado.

Para el presente trabajo y de acuerdo a los objetivos planteados, el acondicionador de señal para una fuente de energía eléctrica, tendrá que proveer las siguientes señales:

1. Señal de que la fuente de energía se encuentra bien.
2. Señal de que ha producido inversión de fase.
3. Señal de que se ha sobrepasado el máximo nivel de voltaje previamente establecido.
4. Señal de que el voltaje de la fuente se encuentra por debajo del mínimo nivel de voltaje previamente establecido.
5. Señal pulsatoria dada por un detector de cruce por cero para poder supervisar y medir la frecuencia.

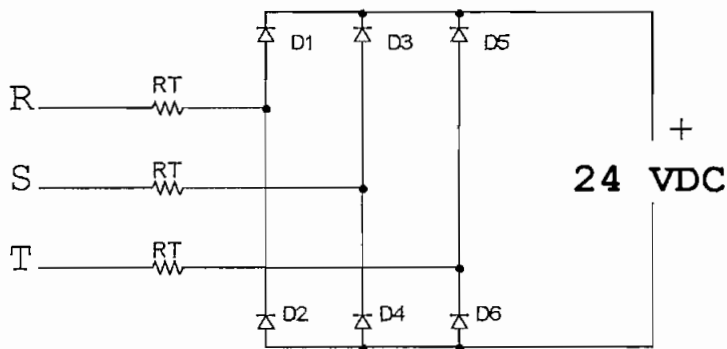
Los circuitos necesarios para cumplir estos requerimientos son:

2.2.1. CONVERTOR AC/DC DE 6 PULSOS CON DIVISORES DE TENSION PARA ALIMENTACION (Vcc 1)

Primeramente es necesario contar con una fuente de voltaje DC que alimentará a todos los circuitos, para lo cual se utilizará un convertor AC/DC de 6 pulsos, con la ventaja de que este circuito tiene un mínimo nivel de rizado, adicionalmente si se utiliza este circuito convertor con divisores de tensión no existe la necesidad de utilizar transformadores para cada fase, lo cual volvería al equipo demasiado robusto y caro; además, con divisores de tensión la variación de voltaje es lineal.

Para esta aplicación se utilizará el máximo valor de voltaje que los elementos a polarizar lo permitan ya que entre menos voltaje tengamos en la fuente DC, mayor será el voltaje y por ende la potencia que disiparán las resistencias del circuito divisor de tensión. El máximo voltaje DC con el que puede trabajar un circuito integrado comparador **LM 324** en condiciones normales es de 25 [V], por lo que se utilizará un zener regulador de voltaje de 24[V].

El circuito necesario para este propósito es el siguiente:



Calculando el voltaje DC de un conversor AC/DC de 6 pulsos se obtiene:

$$V_{DC} = \frac{6}{2\pi} \cdot \int_{-\pi/6}^{\pi/6} \sqrt{6} \cdot V_f \cdot \cos(\omega t) \delta(\omega t)$$

$$V_{DC} = \frac{6\sqrt{6}}{\pi} \cdot V_f \cdot \text{sen}(\omega t)$$

$$V_{DC} = 2.3391 \cdot V_f$$

Si: $V_{DC} = 24$ [V], se tiene:

$$24$$
 [V] = 2.3391 • V_f

$$\rightarrow V_f = 10.26$$
 [V]

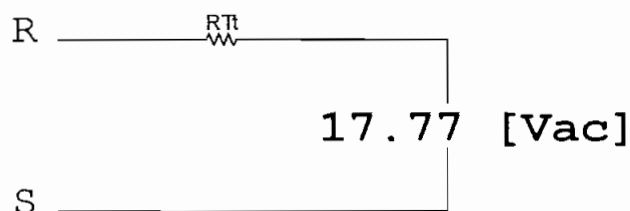
Como:

$$V_l = \sqrt{3} \cdot V_f$$

Entonces:

$$\Rightarrow V_l = 17.77$$
 [V]

El circuito equivalente bifásico es:



Donde R_{Tt} es la resistencia total equivalente bifásica. Sobre la base de este circuito se puede calcular la caída de tensión en R_{Tt} .

$$\text{Siendo: } V_{RS} = 220 \text{ [V]}$$

entonces:

$$V_{RTt} = (220 - 17.77) \text{ [V]}$$

$$V_{RTt} = 202.23 \text{ [V]}$$

la corriente con la que el circuito trabajará es aproximadamente de 25 [mA], con lo que se obtendrá:

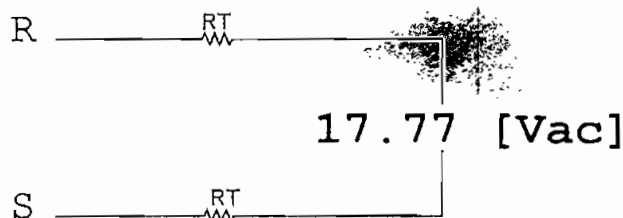
$$R_{Tt} \approx \frac{202.23 \text{ [V]}}{25 \text{ [mA]}}$$

$$\Rightarrow R_{Tt} \approx 8089.2 \text{ [\Omega]}$$

Como el circuito es simétrico en las dos fases, se tiene:

$$R_T = \frac{R_{Tt}}{2}$$

con lo que el circuito equivalente es:

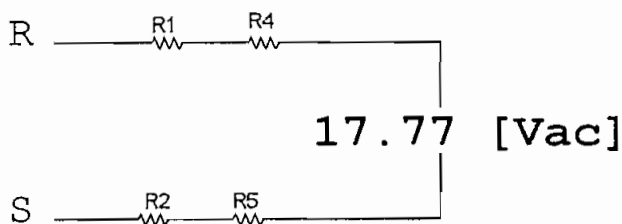


Por lo tanto:

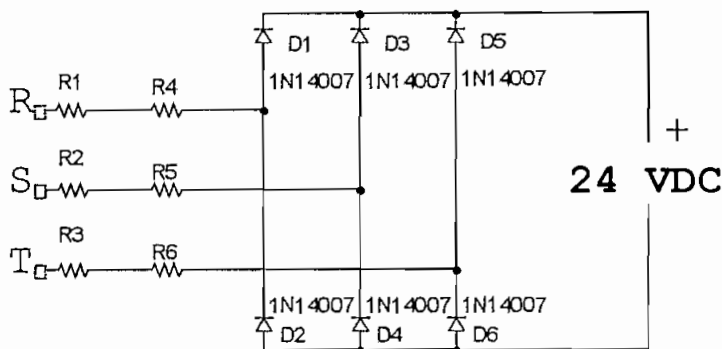
$$\Rightarrow R_T \approx 4044.6 \text{ [\Omega]}$$

Como se utilizará la misma acometida trifásica para los circuitos de detección y comparación, es necesario poner resistencias limitadoras de corriente por fase y después de estas se distribuirá a los circuitos antes descritos.

Por lo que el circuito equivalente bifásico a utilizarse es:



Extendiendo al circuito trifásico se obtiene:



Donde R_1 , R_2 y R_3 son las resistencias limitadoras de corriente, y:

$$R_T = R_1 + R_4 = R_2 + R_5 = R_3 + R_6 \approx 4044.6 [\Omega]$$

Es recomendable utilizar valores pequeños para las resistencias limitadoras de corriente, ya que así la caída de tensión en estas resistencias se la podrá considerar despreciable. De acuerdo a los valores de resistencias normalizadas se tiene que:

$$\rightarrow R_1 = R_2 = R_3 = 47 [\Omega]$$

$$\rightarrow R_4 = R_5 = R_6 = 3900 [\Omega]$$

Con estos valores de resistencia, la corriente con la que trabajarán los circuitos de comparación y detección será de:

$$I_{RMS} = \frac{202.23 [V]}{2 \cdot 3947 [\Omega]}$$

$$I_{RMS} = 25.62 [mA]$$

La potencia que disipan las resistencias divisoras de tensión es:

$$\Rightarrow P_{R=47[\Omega]} = I_{RMS}^2 \cdot R$$

$$P_{R=47[\Omega]} = 0.65638 [mA] \cdot 47 [\Omega]$$

$$P_{R=47[\Omega]} = 30.85 [mW]$$

$$\Rightarrow P_{R=3.9[K\Omega]} = I_{RMS}^2 \cdot R$$

$$P_{R=3.9[K\Omega]} = 0.65638 [mA] \cdot 3900 [\Omega]$$

$$P_{R=3.9[K\Omega]} = 2.56 [W]$$

Por lo tanto las resistencias que se utilizarán son:

$$\begin{aligned} \rightarrow R1 = R2 = R3 &= 47 [\Omega] \quad 1/4 [W] \\ \rightarrow R4 = R5 = R6 &= 3900 [\Omega] \quad 5 [W] \end{aligned}$$

2.2.2. SEÑALES DE REFERENCIA

De acuerdo con lo visto en el capítulo 1, en el presente trabajo se realizará un control del mínimo y máximo nivel de voltaje en el rango del [-25% al -10%] y del [10% al 25%] del voltaje nominal RMS respectivamente.

Previamente es necesario conocer con que nivel de voltaje nominal equivalente DC se trabajará, así como también la equivalencia DC del rango de control.

Para esto se escogió un regulador de voltaje de 5 [V], cuya numeración es el LM336-Z5, diseñándose un circuito en el que el máximo nivel de referencia sea de 5 [V], y este el equivalente DC al voltaje nominal RMS sobrepasado en un 25%, entonces se tiene que las cotas de referencia son:

$$5 [V] = V_{NOMINAL DC} + V_{NOMINAL DC} \cdot 0.25$$

\Rightarrow

$$V_{NOMINAL DC} = 4 [V]$$

Por lo tanto :

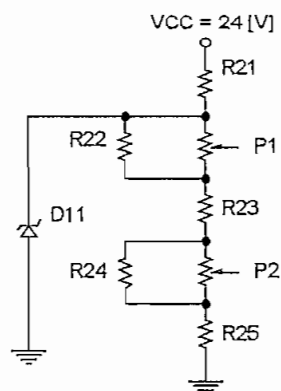
$$\rightarrow V_{+25\%} = 5 [V]$$

$$\rightarrow V_{+10\%} = 4.4 [V]$$

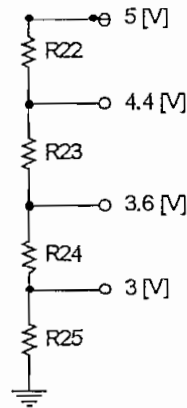
$$\rightarrow V_{-10\%} = 3.6 [V]$$

$$\rightarrow V_{-25\%} = 3 [V]$$

Por lo tanto el circuito encargado de proveer los diferentes niveles de referencia es:



Como se puede ver en este circuito los niveles de referencia están dados por los potenciómetros P1 y P2, además se tiene un regulador de voltaje para que los niveles de referencia sean independientes de cualquier variación de tensión existente en la red de alimentación. En el cálculo de las resistencias que serán necesarias para que el circuito trabaje dentro de los rangos antes descritos se utilizará el siguiente circuito:



Donde:

Sea :

$$R22 = R24 = 4220 \text{ } [\Omega]$$

entonces :

$$\frac{R25}{4220 \text{ } [\Omega] + R25} \cdot 3.6 \text{ } [V] = 3 \text{ } [V]$$

→

$$R25 = 21100 \text{ } [\Omega]$$

la resistencia más aproximada que existe en el mercado es :

⇒

$$R25 = 21000 \text{ } [\Omega]$$

La caída de tensión en R23 es 0.8 [V], entonces :

$$\frac{R23}{4220 \text{ } [\Omega] + R23} \cdot 1.4 \text{ } [V] = 0.8 \text{ } [V]$$

→

$$R23 = 5626.7 \text{ } [\Omega]$$

la resistencia más aproximada que existe en el mercado es :

⇒

$$R23 = 56 \text{ } 00 \text{ } [\Omega]$$

Con estos valores de resistencias se obtienen aproximadamente los rangos de variación antes preestablecidos. Los valores de resistencia para los potenciómetros serán de:

$$P1 = P2 = 500 [K\Omega]$$

ya que se necesitan que sean de valores altos para que no alteren el valor de resistencia equivalente y por ende los valores de voltaje referenciales que se obtiene del paralelo de las resistencias con los potenciómetros. Para el cálculo de la resistencia divisora de tensión R21, se tiene que:

$V_{R21} = 19 [V]$ y la corriente mínima para que el regulador trabaje es aproximadamente de $3.5 [mA]$

Entonces :

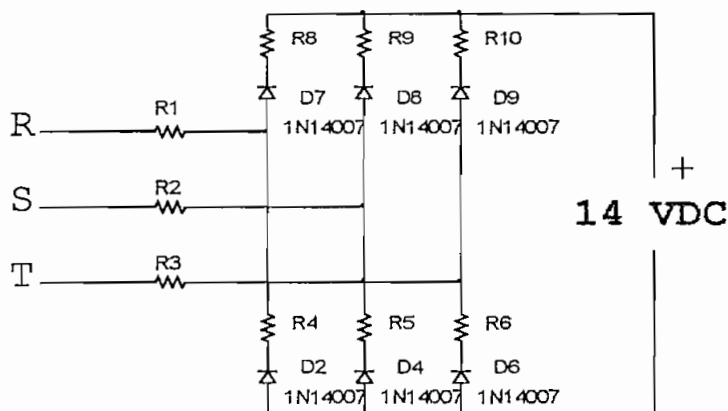
$$R21 \approx 5428.6 [\Omega]$$

la resistencia más cercana que encuentra en el mercado es de :

$$\Rightarrow R21 = 5100 [\Omega] \quad 1/4 [W]$$

2.2.3. CONVERTOR AC/DC DE 6 PULSOS CON DIVISORES DE TENSIÓN PARA SEÑAL DE ENTRADA

Ahora para sensar la señal, se debe primeramente reducir, convertir y rectificar la onda de voltaje de acometida trifásica para así utilizarle como señal de entrada a los diferentes comparadores. Para que se pueda realizar la comparación es necesario tener un voltaje DC equivalente al voltaje nominal RMS y que este varíe proporcionalmente a la acometida principal. De los cálculos anteriores, el voltaje nominal DC equivalente es de $4 [V]$. Para obtener una señal de las características antes descritas, nuevamente se utilizará un convertor AC/DC de 6 pulsos con resistencias divisoras de tensión, el circuito que se utilizará es el siguiente:



Para el cálculo se asume el mismo método del caso anterior ya que en los instantes en los que trabajan los pares de diodos queda como un circuito serie. Calculando el voltaje DC de un conversor AC/DC de 6 pulsos se obtiene:

Se sabe que:

$$V_{DC} = 2.3391 \cdot Vf$$

Si: $V_{DC} = 14 [V]$, se tiene:

$$14 [V] = 2.3391 \cdot Vf$$

$$\rightarrow Vf = 5.985 [V]$$

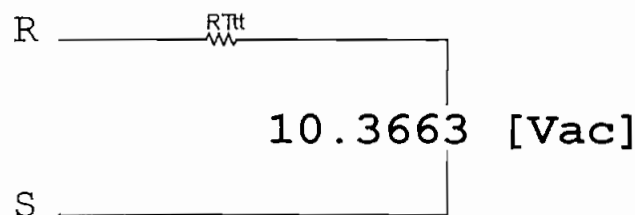
Como:

$$VI = \sqrt{3} \cdot Vf$$

Entonces:

$$\Rightarrow VI = 10.3663 [V]$$

El circuito equivalente bifásico es:



Donde R_{Tt} es la resistencia total equivalente bifásica. Sobre la base de este circuito se puede calcular la caída de tensión en R_{Tt} .

Siendo: $V_{RS} = 220 [V]$

entonces:

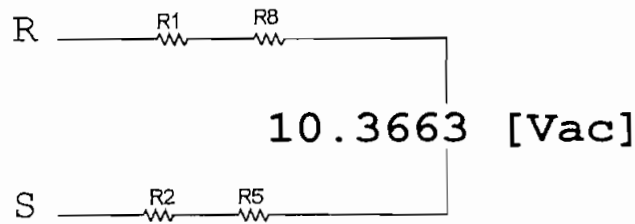
$$V_{R_{Tt}} = 209.63 [V]$$

el voltaje que este circuito entregará será utilizado como señal de entrada a los comparadores, como estos tienen una impedancia de entrada muy alta entonces la corriente de entrada es muy baja por lo que se asumirá una corriente aproximada de $0.5 [mA]$, que servirá para polarización.

Con lo que se obtiene:

$$\Rightarrow R_{Tt} \approx 419267.4 [\Omega]$$

Como se utilizará la misma acometida trifásica después de las resistencias limitadoras de corriente por fase entonces se tiene el siguiente circuito equivalente bifásico:



Dónde R1, R2 y R5 son ya conocidas, con lo que el valor de R8 es de:

$$R8 \approx (209633.7 - R1 - R2 - R5) \text{ } [\Omega]$$

$$\Rightarrow R8 \approx 415273.4 \text{ } [\Omega]$$

El valor de resistencia más cercano que existe en el mercado es de:

$$\Rightarrow R8 = 423 \text{ } [K\Omega] \quad 1/4 \text{ } [W]$$

$$\Rightarrow R9 = 423 \text{ } [K\Omega] \quad 1/4 \text{ } [W]$$

$$\Rightarrow R10 = 423 \text{ } [K\Omega] \quad 1/4 \text{ } [W]$$

Cabe señalar que las resistencias limitadoras R1, R2, R3 y las resistencias R4, R5, R6 tendrán que soportar esta corriente extra, pero al ser tan pequeña no altera mucho la potencia calculada anteriormente, y más aún si esta se encuentra muy por debajo de la potencia máxima a la cual están diseñadas las resistencias.

Como se necesita 4 [V] en condiciones normales y se tiene 14 [V], es necesario tener un circuito divisor de tensión, cuyos valores de resistencia serán:

$$\frac{R12}{R11 + R12} \cdot 14 \text{ } [V] = 4 \text{ } [V]$$

Sea:

$$R12 = 11 \text{ } [K\Omega]$$

Entonces:

$$R11 = 27500 \text{ } [\Omega]$$

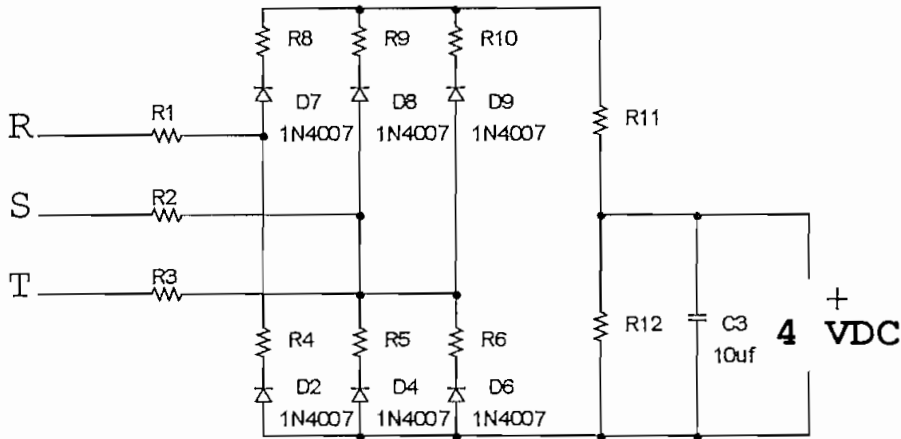
La resistencia más aproximada que existe en el mercado es:

$$\Rightarrow R11 = 27400 \text{ } [\Omega]$$

dando un voltaje nominal DC de:

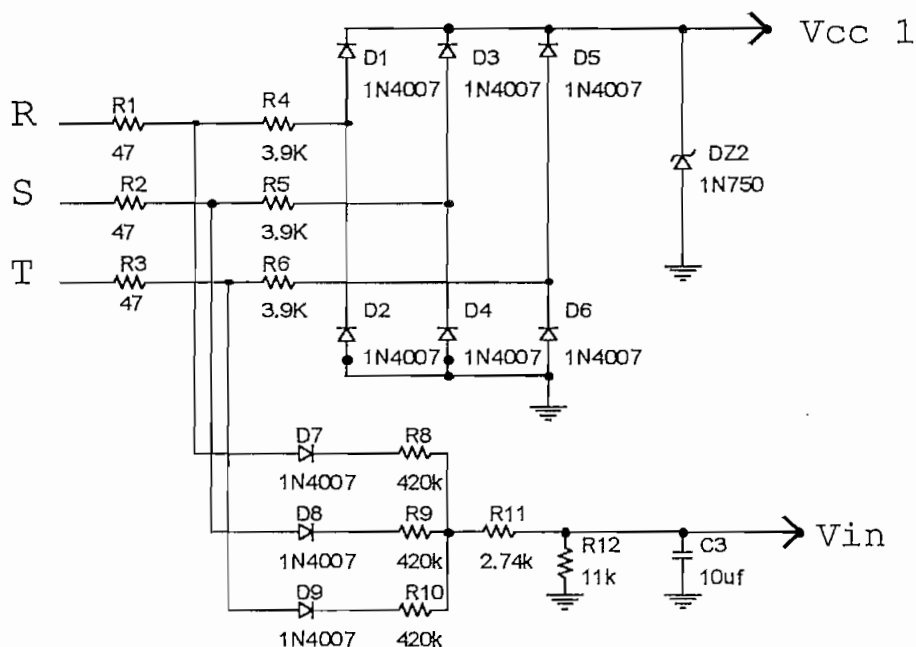
$$\Rightarrow V_{DC} = 4.0102 \text{ } [V]$$

A este voltaje DC nominal es necesario filtrarlo para evitar que el rizado afecte la comparación, con la precaución de no poner un capacitor cuyo valor sea muy grande por lo que aumentaría el tiempo de respuesta a cualquier variación de tensión, escogiéndose para este diseño un capacitor electrolítico C3 de 10 [uf], cuyo tiempo de carga es de 0.11 [s]. Entonces el circuito que se utilizará para sensar las variaciones de voltaje es:



De la salida de este circuito ingresa directamente a los comparadores, tanto para mínimo como para máximo nivel de voltaje equivalente DC.

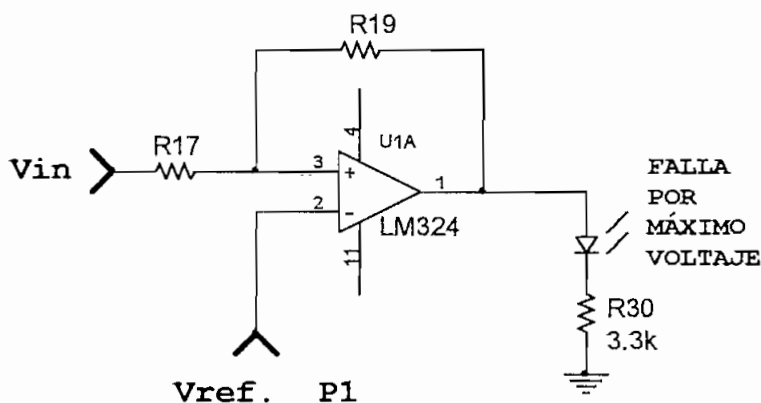
Los circuitos de fuente y señal de entrada parten de la misma acometida por lo que se tiene el siguiente circuito:



Para realizar la comparación, como se indica en la figura 8 se toma como valores referenciales a las señales provenientes del circuito referencial y como señal de entrada al comparador, el voltaje proveniente del circuito conversor AC/DC antes descrito.

2.2.4. COMPARADOR PARA MÁXIMO NIVEL DE VOLTAJE

Para realizar el control de máximo voltaje permitido, se utilizará un circuito **disparador de Schmitt** no inversor con una fuente, ya que este circuito tiene la característica de ser un comparador con histéresis, es decir que ayuda a que la respuesta del sistema sea más estable eliminando los problemas que se suscitan por el ruido y específicamente para este caso eliminando los problemas que se suscitarían en la comparación por el voltaje de rizado. El circuito a utilizarse es el siguiente:



Para calcular el valor de las resistencias primeramente se debe conocer entre que límites de tensión trabajará en histéresis el disparador, entonces es necesario primeramente calcular el voltaje de rizado:

Se sabe que :

$$V_{\text{rizado}} = \frac{\Delta Q}{C}; \quad \Delta Q = I_{DC} \cdot T$$

Como se trata de un conversor de 6 pulsos, el periodo es $T/6$, entonces :

$$V_{\text{rizado}} = \frac{V_{DC} \cdot T/6}{C3 \cdot R12}, \text{ con } V_{DC} = 4 [V]$$

$$V_{\text{rizado}} = 0.101010 [V]$$

donde ΔQ es la variación de la carga, I_{DC} es la corriente media que circula por la carga; se supone que R12 es la carga, ya que la impedancia de entrada al circuito operacional es muy grande; para poder utilizar estas fórmulas se supone también que la tensión en el capacitor varía linealmente con el tiempo.

El valor del voltaje de rizado va a ser igual al voltaje de histéresis que se tomará como condición de trabajo más el porcentaje máximo al cual se va a controlar. Entonces:

$$\begin{aligned} \text{Sea: } V_H &= 0.12 [V] \\ \rightarrow V_H &= \frac{R17}{R19} (V_{0MAX} - V_{0MIN}) \\ \text{como se tiene una sola fuente } V_{0MIN} &= 0 [V] \text{ y } V_{0max} = 24 [V] \\ 0.12 \cdot R19 &= 24 \cdot R17 \\ R19 &= 200 \cdot R17 \\ \rightarrow \text{sea: } R17 &= 10 [K\Omega] \\ \Rightarrow R19 &= 2 [M\Omega] \end{aligned}$$

Los voltajes límites son:

$$\begin{aligned} V_{IN1} &= \frac{R17 + R19}{R19} V_{REF} - \frac{R17}{R19} V_{0MAX} \\ \rightarrow V_{IN1} &= 1.005 \cdot V_{REF} - 0.12 \\ V_{IN2} &= \frac{R17 + R19}{R19} V_{REF} \\ \rightarrow V_{IN2} &= 1.005 \cdot V_{REF} \end{aligned}$$

Como el V_{REF} varía en este circuito dentro del rango [4.4 ; 5] voltios, de acuerdo al rango preestablecido de [10% ; 25%], se tiene que :

$$\begin{aligned} \Rightarrow V_{IN1} &= [4.302 ; 4.905] [V] \\ \Rightarrow V_{IN2} &= [4.422 ; 5.025] [V] \end{aligned}$$

El equivalente en red de acometida es :

$$\begin{aligned} \Rightarrow V_{IN1} &= [236.61 ; 269.775] [V] \\ \Rightarrow V_{IN2} &= [243.21 ; 276.375] [V] \end{aligned}$$

Por lo tanto el porcentaje de trabajo es:

$$\Rightarrow V_{IN1} = [7.55\% ; 22.625\%]$$

$$\Rightarrow V_{IN2} = [10.55\% ; 25.625\%]$$

Entonces graficando el control por histéresis y como ejemplo para un valor de referencia de +10% del voltaje nominal (4.4 [V]) de referencial se tiene:

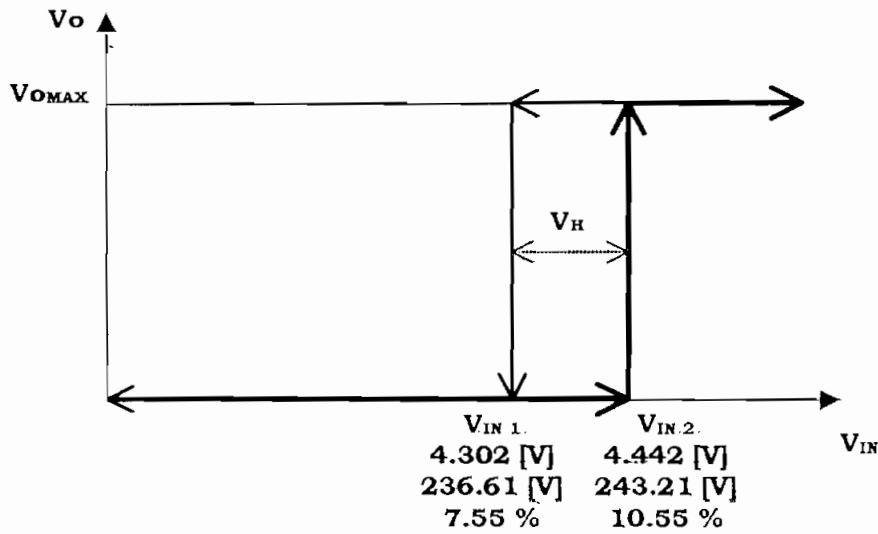


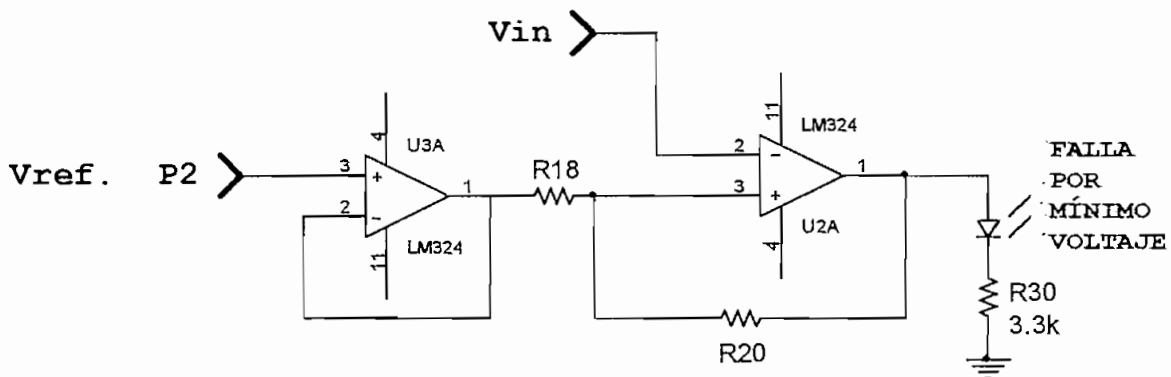
Fig. 12.- Gráfico del disparador de Schmitt utilizado para monitorear fallas por máximo nivel de voltaje.

Como se puede ver en la figura 12, cuando se tenga un nivel de referencia, que para el ejemplo es del 10 % del voltaje nominal (242 [V] con voltaje nominal de 220 [V]), el circuito comparador mantendrá la salida en 0 [V] hasta que el voltaje de acometida sobrepase de 243.21 [V] (que es el 10.55 % del valor nominal), luego de lo cual se mantendrá en 24 [V], hasta que el voltaje de acometida esté menor a 236.61 [V] (que es el 7.55 % del valor nominal), pasando nuevamente al estado de 0[V]. Con esto se ha logrado eliminar los problemas de rizado que ocasionaría inestabilidad en el circuito, lográndose así el objetivo del control.

2.2.5. COMPARADORES PARA MÍNIMO NIVEL DE VOLTAJE

Para realizar el control del mínimo voltaje permitido, se utilizará un circuito **disparador de Schmitt** inversor con una fuente, utilizándose adicionalmente un

seguidor de emisor a la entrada de referencia para desacoplar impedancias. El circuito a utilizarse es el siguiente:



Utilizando la misma formula que en el circuito anterior el voltaje de rizado para el rango de variación a controlar (-10% al -25%) tiene un valor máximo de 0.0909 [V] con un V_{DC} de 3.6 [V], entonces:

$$\text{Sea: } V_H = 0.1 [V]$$

$$\rightarrow V_H = \frac{R18}{R18 + R20} (V_{0MAX} - V_{0MIN})$$

como se tiene una sola fuente $V_{0MIN} = 0 [V]$ y $V_{0max} = 24 [V]$

Entonces:

$$0.1 \cdot (R18 + R20) = 24 \cdot R18$$

$$R20 = 239 \cdot R18$$

$$\rightarrow \text{sea: } R18 = 8.1 [K\Omega]$$

$$\Rightarrow R20 = 2 [M\Omega]$$

Los voltajes límites son:

$$V_{IN1} = \frac{R18}{R18 + R20} V_{0MAX} + \frac{R20}{R18 + R20} V_{REF}$$

$$\rightarrow V_{IN1} = 0.09689 + 0.996 \cdot V_{REF}$$

$$V_{IN2} = \frac{R20}{R18 + R20} V_{REF}$$

$$\rightarrow V_{IN2} = 0.996 \cdot V_{REF}$$

Como el V_{REF} varía en este circuito dentro del rango [3 ; 3.6] voltios, de acuerdo al rango preestablecido de [-25% ; -10%], se tiene que :

$$\Rightarrow V_{IN1} = [3.085 ; 3.6825] [V]$$

$$\Rightarrow V_{IN2} = [2.988 ; 3.5856] [V]$$

El equivalente en red de acometida es :

$$\Rightarrow V_{IN1} = [169.68 ; 202.54] [V]$$

$$\Rightarrow V_{IN2} = [164.34 ; 197.21] [V]$$

Por lo tanto el porcentaje de trabajo es :

$$\Rightarrow V_{IN1} = [-22.87\% ; -7.94\%]$$

$$\Rightarrow V_{IN2} = [-25.3\% ; -10.36\%]$$

Por lo tanto el gráfico del control por histéresis será parecido al de control por máximo nivel de tensión con la diferencia de que en éste se controla la disminución del voltaje en acometida y pérdida de una fase, cabe notar que si se tiene pérdida de dos fases el circuito entenderá como pérdida trifásica de acometida.

El gráfico del control por histéresis y como ejemplo para un valor de referencia de -25% del voltaje nominal (3 [V] de referencial) es:

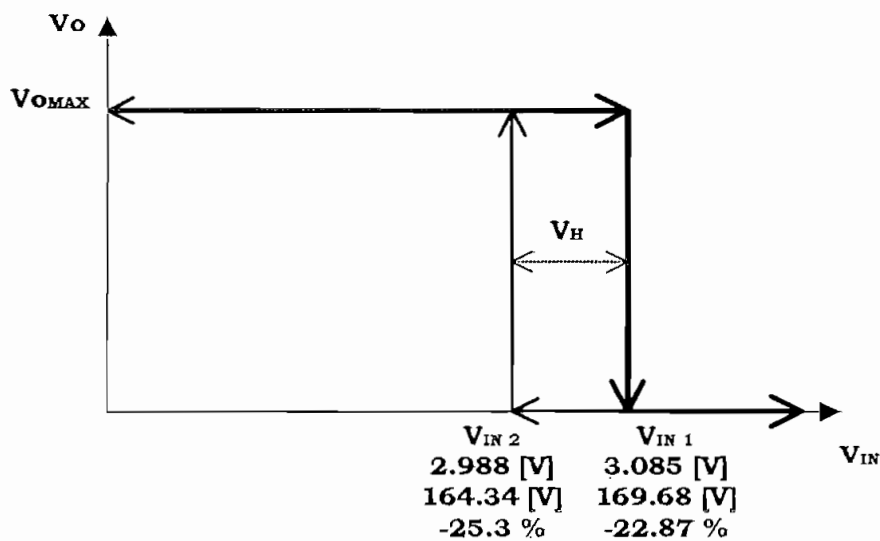
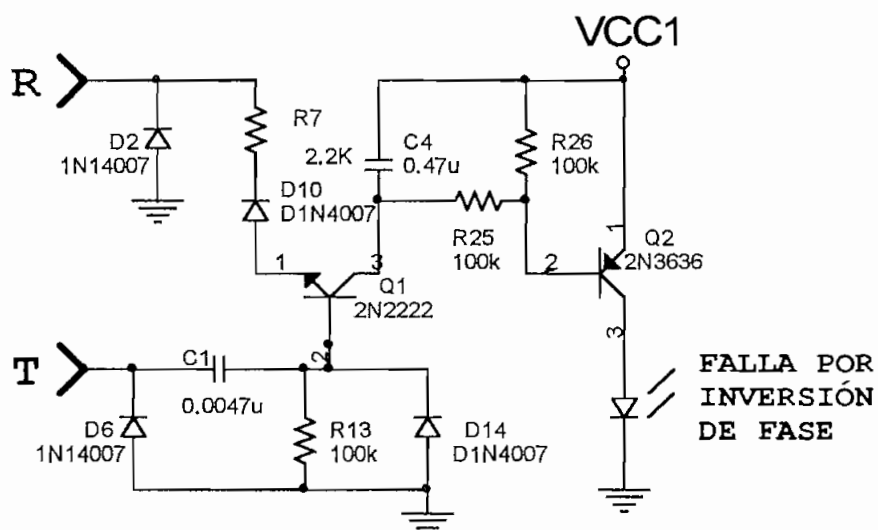


Fig. 13.- Gráfico del disparador de Schmitt utilizado para monitorear fallas por mínimo nivel de voltaje.

Como se puede ver en la figura 13, se realiza el control de mínimo nivel de tensión, con un rango de histéresis de 2.43% y bajo el mismo criterio que el utilizado en el control de máximo nivel de voltaje.

2.2.6. CIRCUITO DETECTOR DE INVERSIÓN DE FASE.

Para detectar una falla por inversión de fase se utiliza el siguiente circuito:



Este circuito es utilizado como seguridad para evitar inversión de giro en los motores trifásicos de los tecles KITO, con la diferencia de que en lugar del led optoacoplador que se utiliza en el prototipo como interfase, se tiene la bobina de un relé que mediante un contacto que activa o desactiva las bobinas de los contactores que ponen en marcha al motor (ver anexo III).

El circuito trabaja comparando las dos fases R y T, con los diodos D2 y D6 se tiene semiciclos positivos en los punto R y T respectivamente, el diodo D10 permite solamente el paso de un pulso negativo que se produce antes de la conmutación del diodo D2 y polariza instantáneamente a Q1.

Con los elementos C1 y R13, D14 se tiene un filtro pasa altos el cual deja pasar únicamente un pulso positivo sincronizado al inicio del semiciclo positivo, esta señal ingresa a la base de Q1.

En el caso de tener condiciones normales de trabajo, es decir una secuencia de fases correcta el pulso de la base no coincide con el del emisor por lo que Q1 no se polariza por lo tanto no se detecta falla de inversión de fase, esto se puede visualizar en la figura 14.

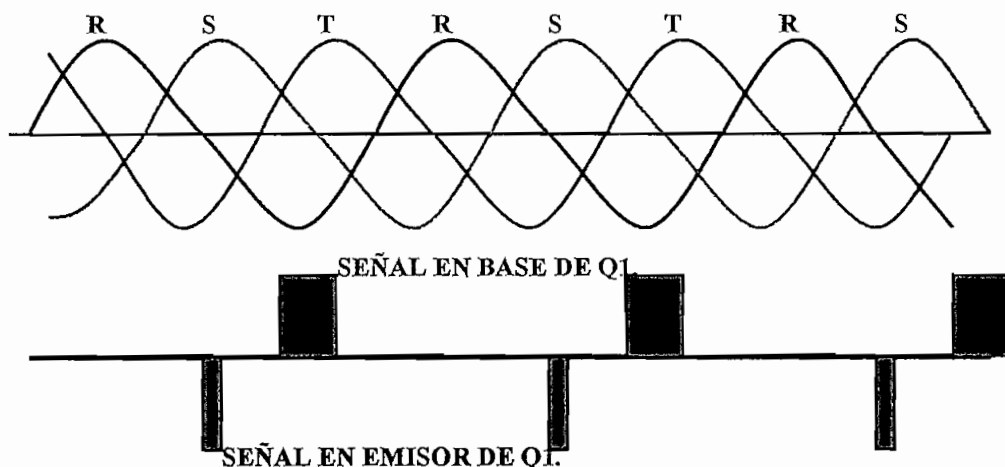


Fig. 14.- Gráfico de las señales presentes en Q1 en el caso de condiciones normales.

En el caso de que dos fases se intercambiadas o invertidas las dos señales a comparar coinciden entrando en conducción el transistor Q1 y cargando al capacitor electrolítico C4, con una constante de tiempo dada tanto por el valor del mismo, como por el de las resistencias R25 y R26, produciéndose un voltaje DC con cierto rizado en la base de Q2 (efecto parecido al de un rectificador de media onda filtrado), con esta señal Q2 entra en conducción, polarizando al led optoacoplador y dando de esta manera la falla de inversión de fase. Este efecto se muestra en la figura 15.

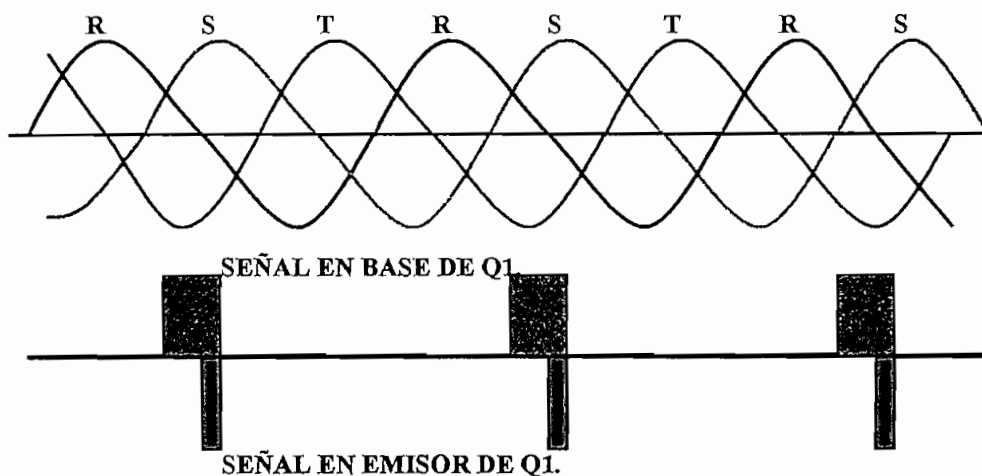
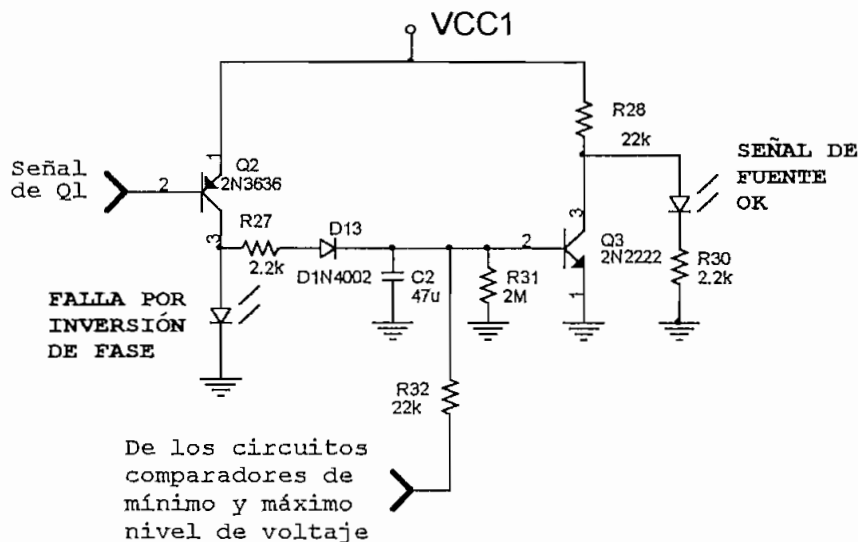


Fig. 15.- Gráfico de las señales presentes en Q1 en el caso de condición de falla.

2.2.7. CIRCUITO DISPARADOR Y OPTOACOPADORES.

El circuito disparador es el encargado de emitir la señal de fuente OK, es decir que la fuente se encuentra en condiciones normales y dentro de los rangos preestablecidos, El circuito utilizado es el siguiente:



cuando no existe ninguna falla, Q3 se encuentra en corte por lo que se polariza y enciende el led de fuente OK; cuando existe alguna falla de las antes descritas se encenderá el led de falla correspondiente, dando adicionalmente un voltaje a la base de Q3 saturando al mismo y apagando el led de fuente OK.

Para realizar la interfase entre el acondicionador de señales y el microprocesador se utilizará en lugar de los led's de salida, elementos optoacopladores con transistor NPN cuya numeración es ECG 3086.

2.2.8. CIRCUITO DETECTOR DE CRUCE POR CERO.

Este circuito proveerá una señal pulsatoria que ingresará al microprocesador cada vez que la señal sinusoidal a pasado por la referencia, la misma que es necesaria para saber la frecuencia a la cual se encuentra la red de fluido eléctrico; las formas de onda necesarias se muestra en la figura 16.

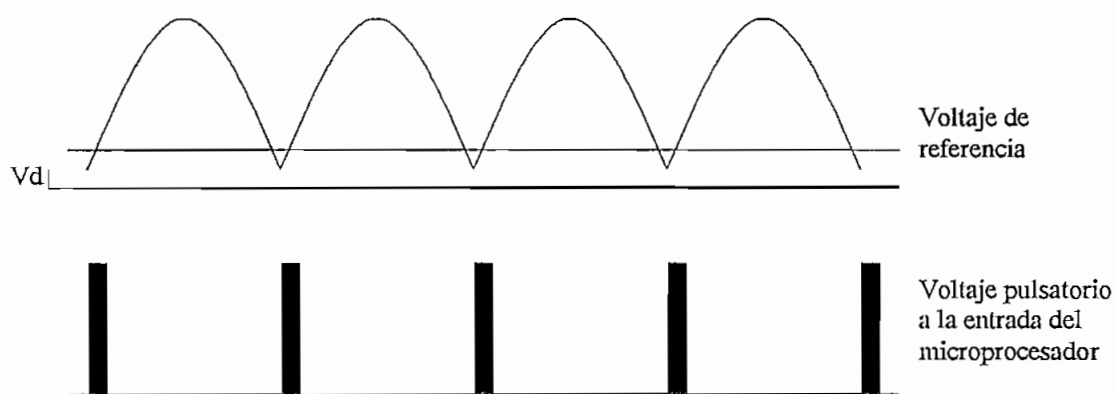
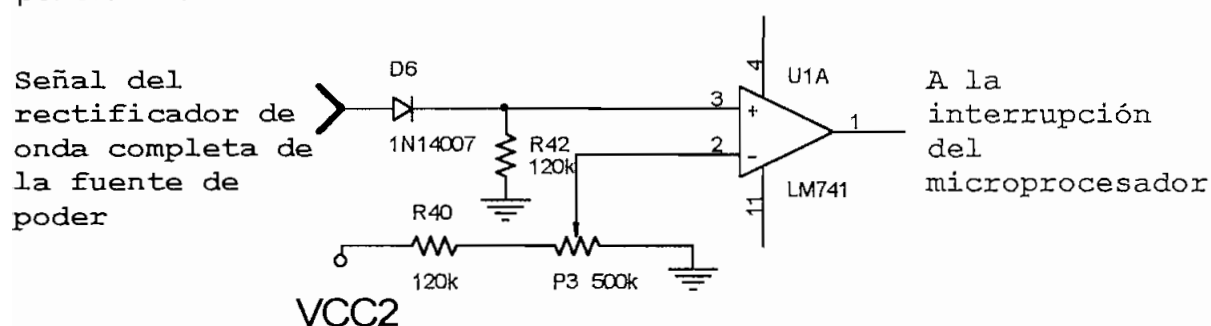


Fig. 16.- Gráfico de las formas de onda que se obtendrá del detector de cruce por cero

Para esto, es necesario contar con la señal rectificada (rectificador de onda completa) de la fuente de poder V_{cc2} que alimentará a la tarjeta del microprocesador, desacoplada de la etapa de filtración a través de los diodos D15 de la tarjeta de potencia y D6 del circuito detector de cruce por cero (Ver circuito).

La señal del rectificador de onda completa será comparada con un voltaje de referencia, el mismo que estará dado por el divisor de tensión que se forma de R40 y P3. Es necesario comparar con un nivel de referencia mayor que cero por la presencia del voltaje de polarización de los diodos V_d (ver figura 16); con P3 se podrá variar el ancho del pulso ya que con este se varia la señal de referencia. R42 es utilizado para estabilizar la señal de entrada. El circuito detector de cruce por cero es:



Donde el comparador es un inversor en lazo abierto, es decir que en el caso de que la señal de entrada sea mayor que el voltaje de referencia se tendrá en la salida cero voltios y en el caso de que la señal de entrada sea menor que el voltaje de referencia se tendrá en la salida V_{cc2} o 5 [V], señal necesaria para activar una interrupción externa del microprocesador.

2.3. CIRCUITO CENTRAL DE PROCESAMIENTO.

Para procesar las diferentes señales proporcionadas por los circuitos acondicionadores de señal se emplea un elemento inteligente como lo es el microprocesador PIC 16F877 con su oscilador de cristal y para comunicación con el usuario los periféricos: teclado y display.

2.3.1. MICROPROCESADOR PIC 16F877.

El microprocesador que se utilizará en el prototipo es el PIC 16F877, ya que este tiene la ventaja de poseer 33 pines de entrada y salida, que son las necesarias de acuerdo a lo descrito en la **figura 11**, pag. 36 y demás ventajas que se profundizarán en el capítulo 3. La distribución de pines se muestra en la figura 17.

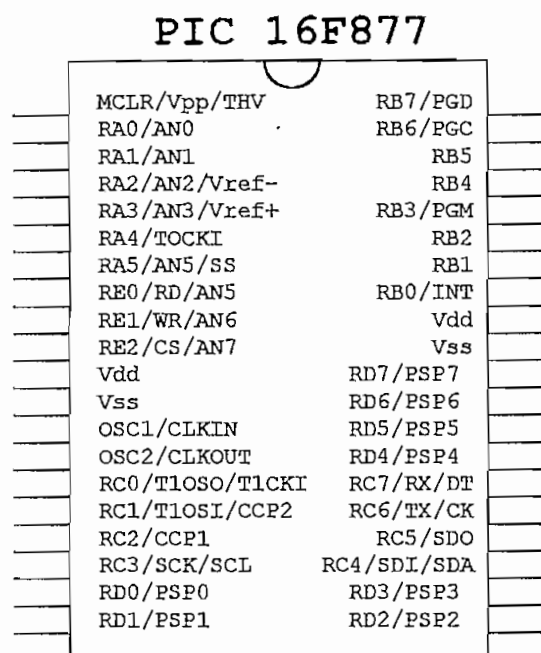


Fig. 17.- Distribución de pines del microprocesador PIC 16F877

2.3.2. TECLADO.

Con el propósito de que el equipo permita el acceso a cambiar los tiempos de espera antes de realizar una acción predeterminada y modificar los parámetros de trabajo, se emplea un teclado matricial de 4 filas por 3 columnas (4x3).

Para que éste periférico pueda utilizarse de manera adecuada, se emplea un grupo de resistencias de pull-down con valores de $100\text{ K}\Omega$, las mismas que son conectadas a las entradas del microprocesador, cuando se presiona una tecla se forma un divisor de tensión con las resistencias de $2.2\text{ K}\Omega$, que están conectadas a los pines de salida de microprocesador, obteniéndose un uno lógico en el pin del puerto de entrada (fig. 18). El microprocesador por medio del software será el encargado de reconocer que tecla ha sido presionada.

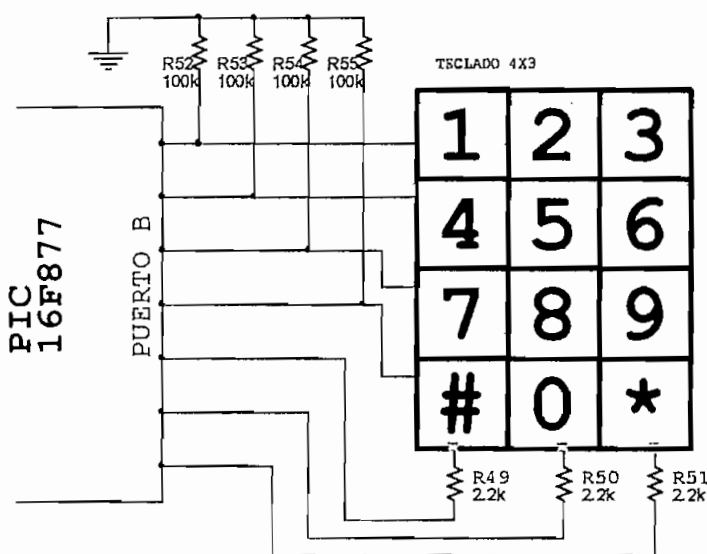


Fig. 18.- Gráfico de conexión del teclado.

2.3.3. DISPLAY.

El control visual proceso, así como el estado en el que se encuentra el equipo y el sistema en sí, será presentado a través de un display, para este objetivo se utilizará un dispositivo de una fila por 16 caracteres con un controlador HITACHI HD44780, el mismo que se ilustra en la figura 19.

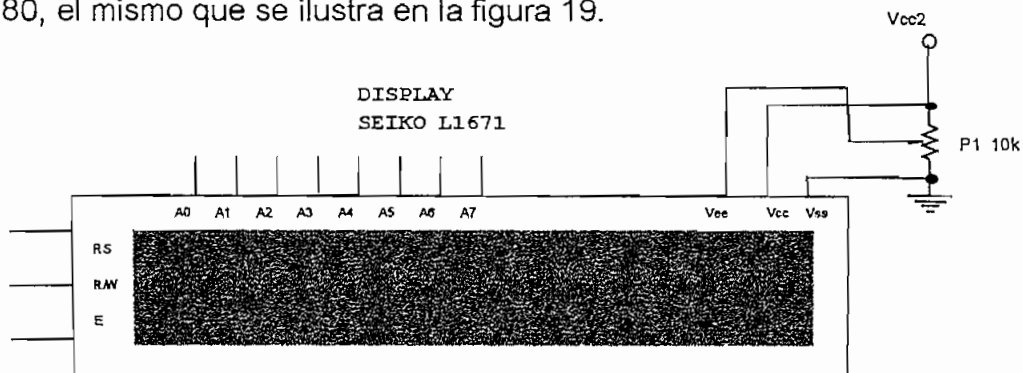


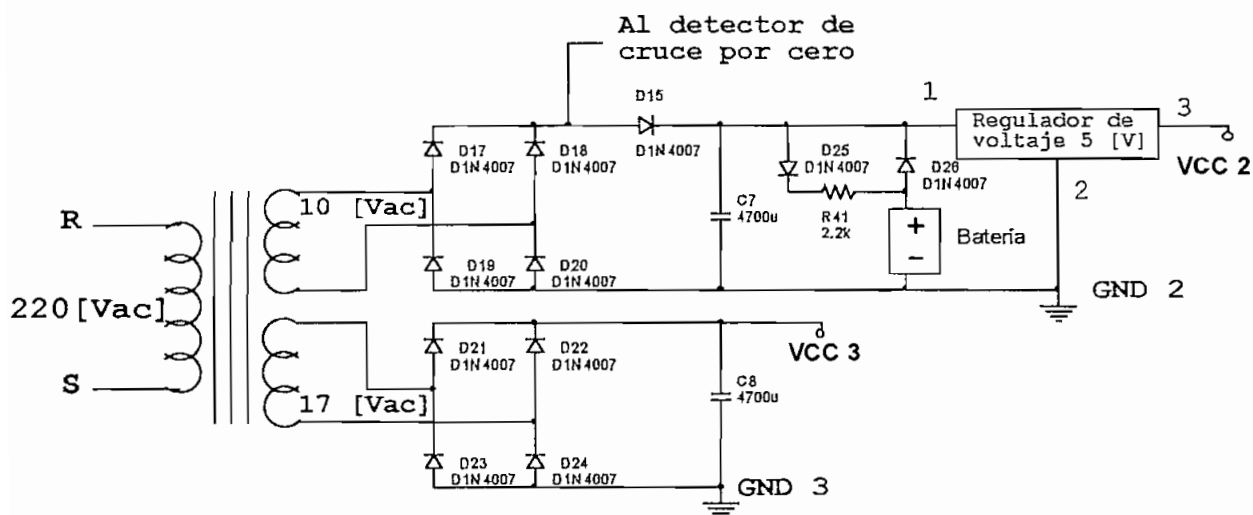
Fig. 19.- Distribución de pines y conexión de ajuste de contraste del display SEIKO L1671.

2.4. CIRCUITOS DE LAS FUENTES DE PODER Y DE LOS ACONDICIONADORES DE SALIDA.

2.4.1. CIRCUITOS DE LAS FUENTES DE PODER.

Para la presente aplicación es necesario contar con tres fuentes de poder diferentes:

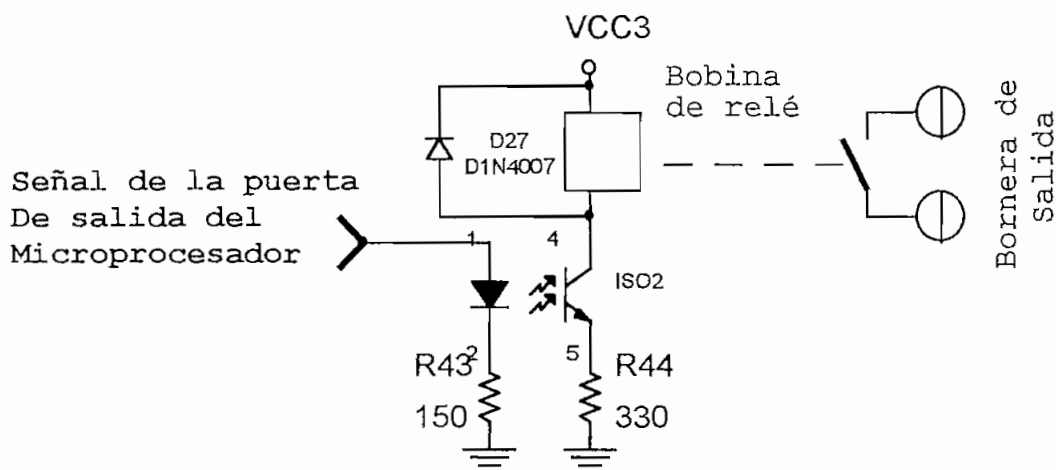
- La primera fuente llamada Vcc1 será la encargada de polarizar a los circuitos acondicionadores de señal para fuente OK, falla por mínimo nivel de voltaje, falla por máximo nivel de voltaje y falla por inversión de fase en fuente de alimentación principal. El diseño de esta fuente se encuentra en el **subcapítulo 2.2.1.** (pag. 37)
- La segunda fuente llamada Vcc2 será la encargada de polarizar tanto al microprocesador y periféricos como al circuito detector de cruce por cero y a los transistores de los optoacopladores. Esta fuente será regulada y como tiene que proporcionar voltaje constante para evitar que el microprocesador se apague y el proceso de transferencia de energía eléctrica colapse, es necesario contar con una batería la misma que será de 9,6 [V] y 1,7 [A/h], con un proceso de carga lenta dado por los elementos D25, D26 y R41 como se puede ver en el siguiente circuito:



- La tercera fuente llamada Vcc3 (ver circuito anterior) será la encargada de polarizar a los circuitos acondicionadores de salida y sus diferentes bobinas de relé descritas en el **subcapítulo 2.1.4.** (pag 34).

2.4.2. CIRCUITOS ACONDICIONADORES DE SALIDA.

Los circuitos acondicionadores de salida son los encargados de acoplar la señal de control a la etapa de potencia, para esto se utiliza los mismos elementos optoacopladores del circuito acondicionador de señal de entrada, el circuito a utilizarse es el siguiente:



De acuerdo al catálogo la corriente máxima que fluirá por el led es de 60 [mA] y para el optotransistor de 30 [mA], para el circuito se utilizará una resistencia R43 de 150 [Ω] para que fluya una corriente de aproximadamente 21 [mA] y R44 de 330 [Ω] con una corriente aproximada de 20 [mA]. D27 sirve para evitar daños en el optotransistor por el arco de apertura, protegiendo de esta manera al optoacoplador. El relé es de marca OMRON y código G4S-112P-B de 12 V_{DC}.

CAPITULO III

DISEÑO DEL SOFTWARE

- 3.1 INTRODUCCIÓN A LOS MICROPROCESADORES PIC's.**
- 3.2 DIAGRAMAS DE FLUJO DEL PROGRAMA PRINCIPAL.**
- 3.3 DIAGRAMAS DE FLUJO DE LAS SUBRUTINAS.**
- 3.4 DIAGRAMAS DE FLUJO DE LAS SUBRUTINAS DE ATENCION A LA INTERRUPCIÓN.**

3.1. INTRODUCCIÓN A LOS MICROPROCESADORES PICS.

3.1.1. INTRODUCCIÓN.

Dentro de la gama de dispositivos diseñados para la automatización de los diferentes procesos productivos, los fabricantes han desarrollado dispositivos en chips cada vez más poderosos, cuya rapidez y rendimiento son mejorados continuamente; así diferentes facilidades que se les confieren a la variedad de modelos tales como altas velocidades de funcionamiento, capacidades altas de almacenamiento de información y factibilidad de trabajar en varios procesos a la vez, adicionalmente, existen en el mercado un alto grado de selectividad para resolver problemas específicos y requerimientos de los diferentes diseñadores.

Los microcontroladores se emplean para dichos propósitos, y a medida que las necesidades de crecimiento de las empresas e industrias va aumentando, surge el empleo de los microprocesadores, los cuales se van encontrando con más continuidad en el interior de los equipos de automatización.

Por ello, una primera alternativa es emplear un microcontrolador, que posee las características de un computador de limitadas prestaciones, permite acceder a ellos solo a través de sus salidas para manejo de periféricos, lo que hace generalmente necesario potencializarlos, representando aquellos altos costos de manufactura. Sin embargo, a partir del desarrollo de los microprocesadores el diseño y construcción de equipos toma un nuevo rumbo, cada día hay mejores desarrollos con características que resuelven variedad de problemas en todos los campos de la ciencia. En este contexto, en la última década se ha venido desarrollando la familia de microprocesadores PIC, quienes se vienen comercializando en diferentes tipos y características, más acordes con las necesidades del medio en el que se requieren los microprocesadores. Un microprocesador PIC, posee tres características que a diferencia de sus similares los vuelve especiales.

La **Arquitectura tipo Harvard**, en la cual la memoria de programa y la de datos son independientes disponiendo cada una de ellas de buses separados para su acceso (Fig. 20).

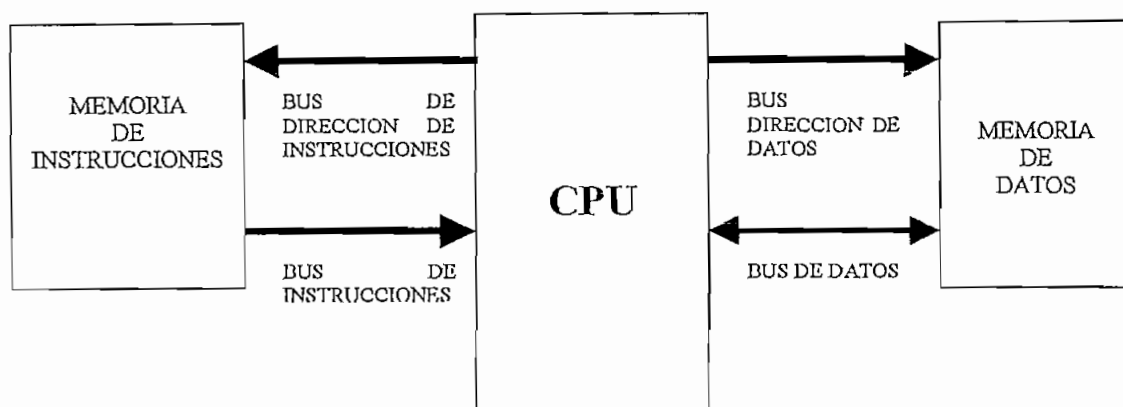


Fig.20 Arquitectura Harvard. Muéstrase la independencia de la memoria de datos e instrucciones.

Esto último permite, manejar independientemente las memorias, manejar el tamaño de las palabras de instrucciones a gusto del diseñador, manejar el tamaño de los buses que ellas requieren, y manejar con mayor facilidad la capacidad de las memorias. Otro aspecto importante de los microprocesadores PIC, es su **Arquitectura tipo RISC** (Computadoras de Juego de Instrucciones Reducido), en la que destaca un repertorio simple y pequeño de instrucciones para su programación. Finalmente la técnica de segmentación del procesador (**pipe-line**), introducida en los nuevos procesadores, hace que los PIC's manejen varias instrucciones a la vez, a través de las etapas en las que esta técnica descompone al procesador, optimizando así la fase de ejecución de una instrucción y la búsqueda de la siguiente como se muestra en la Fig. 21. Todo esto hace de los microcontroladores PIC dispositivos de mayor rendimiento y elevadas velocidades de funcionamiento.

Los PIC's al igual que la gran variedad de microprocesadores no son los mejores, los más de 50 fabricantes brindan muchas alternativas de elección; sin embargo, y sin restar las facilidades de otros, los PIC's a más de las ventajas citadas poseen características tales como sencillez de manejo o programación, velocidad, consumo de energía, tamaño, alimentación o código compacto.

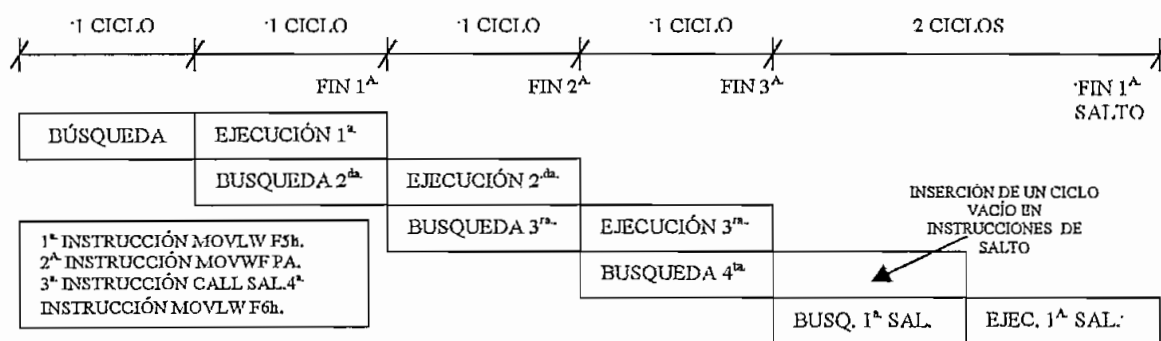


Fig.21 La técnica pipe-line permite solapar la fase de búsqueda de una instrucción y la de ejecución de la siguiente, excepto en las instrucciones de salto.

Cada variedad, posee recursos que solo la visión de conjunto que el técnico posea le dará a éste la idea del dispositivo más adecuado para cualquier diseño que se le presente combinando optimización y rentabilidad de su trabajo.

3.1.2. EL MICROPROCESADOR PIC 16F877.

Dentro de la gama de los microprocesadores PIC's, el fabricante establece 4 tipos: 1) Gama enana, 2) Gama pequeña, 3) Gama media, y 4) Gama alta; estos dispositivos están disponibles en tamaños que van desde los 8 a los 68 pins, con instrucciones de 12, 14 o 16 bits, sets de instrucciones entre 33 y 35 y velocidades de entre 4 a 33MHz. La gama más completa y variada de PIC's dentro de las que ofrece el fabricante Microchip Inc., es la de los PIC's 16CXXX de 14 bits en la gama media. Para el prototipo de transferencia automática de energía se utiliza el PIC 16F877 de la gama media de microprocesadores PIC, este dispositivo de 14 bits perteneciente al subgrupo de los PIC's 16X8XX cuyas características se pueden observar en la Tabla1, en relación con las de otro de similares características.

Al igual que la mayoría de los PIC's, el 16F877 posee circuitos auxiliares adicionales tales como circuito de reloj, temporizadores, perro guardián(<<watchdog timer>>), protección contra fallos de operación y estado de reposo de bajo consumo. En el Anexo III, se puede ver el diagrama de bloques del microprocesador, encontrándose adicionalmente la funcionalidad del microprocesador para adaptarse a cualquier

necesidad. Una característica especial del PIC16F877, es su memoria de programa tipo Flash, en esta memoria (al igual que la memoria EEPROM comúnmente usada para memoria de instrucciones), es posible grabar y borrar eléctricamente sin emplear rayos ultravioleta y sin retirar el chip del zócalo de la aplicación, permite adicionalmente la grabación y el borrado serie lo que facilita la depuración, grabación y borrado a criterio del técnico. A diferencia de la EEPROM que permite hasta un millón de ciclos de borrado/escritura, la memoria flash con sus 1000 ciclos técnicamente aventaja en varios aspectos a la EEPROM.

DESCRIPCIÓN	PIC16F877	PIC16F873
Frecuencia de operación.	DC-20MHz	DC-20MHz
Resets (y Retardos).	POR,BOR(PWRT, OST)	POR,BOR(PWRT, OST)
Mem. FLASH de Programa (14 bits).	8K	4K
Memoria de Datos (bytes).	368	192
Memoria de Datos EEPROM.	256	128
Interrupciones.	14	13
Puertas de I/O	Puertas A, B, C, D, E.	Puertas A, B, C.
Timers.	3	3
Módulos PWM captura/comparación	2	2
Comunicación Serial.	MSSP, USART.	MSSP, USART.
Comunicación paralela.	PSP	----
Modulo de conversión A/D 10bit	8 Canales de entrada	8 Canales de entrada
Set de instrucciones.	35 Instrucciones.	35 Instrucciones.

Tabla 1. Características del PIC 16F877.

La memoria Flash es una memoria no volátil, de bajo consumo y de mayor capacidad que las memorias EEPROM, OTP, EPROM o ROM; permiten solo el borrado de bloques completos; lo que les hace recomendables en aplicaciones en las que es

necesario cambiar la programación a lo largo de la vida del equipo a consecuencia del desgaste o cambios de piezas; se las emplea por ejemplo en el control de puertas, instrumentación, inmovilizadores de vehículos, pequeños sensores; la grabación en propio circuito les hace recomendables para almacenamiento de datos de calibración.

3.1.3. MANEJO DEL PIC EN EL PROTOTIPO.

Para desarrollar los programas en lenguaje assembler (de bajo nivel), el diseñador debe conocer primero las características que se le darán al programa, ello viene de las condiciones físicas que se posean y de las necesidades del equipo a desarrollar; queda claro que en la medida en la que se desee desarrollar un pequeño programa para el microprocesador puede ser que se requiera de mayor hardware para cumplir con la condición primera, y viceversa. Sin embargo, se debe considerar también todas las facilidades que tiene el microprocesador en general para emplear las que más se acoplen al diseño. Y finalmente debe contar con una técnica de programación que le facilite la organización adecuada de los recursos del microprocesador y reúna tanto facilidad de comprensión y factibilidad de cambios en el programa. El prototipo emplea los pins del PIC16F877 de acuerdo a la Tabla 2, la cual especifica el pórtilo y la señal de salida o entrada que maneja.

No.	PUERTA	PIN	DESCRIPCIÓN	Op.	OBSERVACIONES
1	RA0	2	SWITCH MANUAL/AUTOMÁTICO	IN	
2	RA1	3	CONTROL BREAKER MAN/ OP. NORMAL	OUT	
3	RA2	4	CONTROL BREAKER MAN/ OP. RESERVA.	OUT	
4	RA3	5	FALLA FUENTES FUENTE NORMAL.	IN	
5	RA4	6	INTERRUPCIÓN FRECUENCIA	IN	Interrupción RA4/TMRO.
6	RA5	7	FALLA MAYOR/ MENOR	OUT	
7	RBO	33	SEÑAL VOLTAJE EN BARRAS	IN	Interrupción externa
8	RB1	34	MANEJO DE TECLADO.COLUMNA	OUT	C1

9	RB2	35	MANEJO DE TECLADO.COLUMNA	OUT	C2
10	RB3	36	MANEJO DE TECLADO.COLUMNA	OUT	C3
11	RB4	37	MANEJO TECLADO.FILA.	IN	F1.
12	RB5	38	MANEJO TECLADO. FILA	IN	F2
13	RB6	39	MANEJO TECLADO.FILA.	IN	F3
14	RB7	40	MANEJO TECLADO.FILA.	IN	F4
15	RC0	15	SEÑAL SUPERVISOR FTE. RESERVA.	IN	Fuente de Reserva.
16	RC1	16	SEÑAL SUPERVISOR FTE. RESERVA.	IN	Inversión fase 2.
17	RC2	17	SEÑAL SUPERVISOR FTE. RESERVA.	IN	Voltaje Alto 2.
18	RC3	18	SEÑAL SUPERVISOR FTE. RESERVA.	IN	Voltaje Bajo 2.
19	RC4	23	CONTROL ON/OFF BREAKER NORMAL	OUT	
20	RC5	24	CONTROL ON/OFF BREAKER RECERVA	OUT	
21	RC6	25	GENERADOR ON/OFF.	OUT	
22	RC7	26	ALARMA FALLA GRAVE.	OUT	
23	RD0	19	SEÑAL SUPERVISOR FTE. NORM	IN	Fuente Normal.
24	RD1	20	SEÑAL SUPERVISOR FTE. NORM	IN	Inversión fase 1.
25	RD2	21	SEÑAL SUPERVISOR FTE. NORM	IN	Voltaje Alto 1.
26	RD3	22	SEÑAL SUPERVISOR FTE. NORM	IN	Voltaje Bajo 1.
27	RD4	27	MANEJO DEL DISPLAY	OUT	DO. Modo 4 Bits.
28	RD5	28	MANEJO DEL DISPLAY	OUT	D1
29	RD6	29	MANEJO DEL DISPLAY	OUT	D2
30	RD7	30	MANEJO DEL DISPLAY	OUT	D3
31	RE0	8	CONTROL DEL DISPLAY	OUT	E
32	RE1	9	CONTROL DEL DISPLAY	OUT	RW
33	RE2	10	CONTROL DEL DISPLAY.	OUT	RS
34	OSC1	13	OSCILADOR		
35	OSC2	14	OSCILADOR		
36		12,31	GND		
37		11,32	VCC		
38	MCLR	1	Reset externo,		

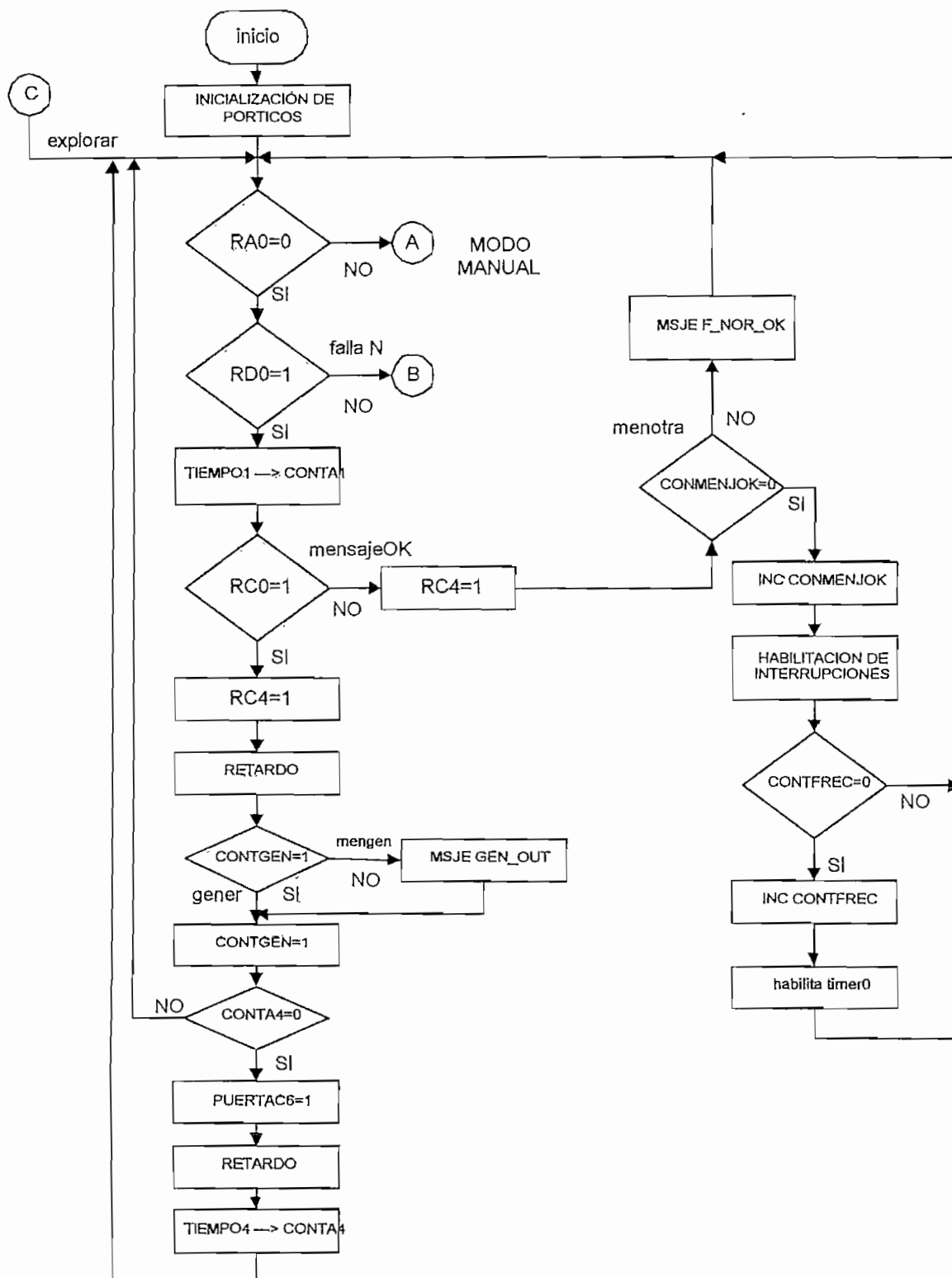
Tabla 2. Distribución de pines del PIC 16F877 en el prototipo de Transferencia Automática.

3.2. DIAGRAMAS DE FLUJO DEL PROGRAMA PRINCIPAL.

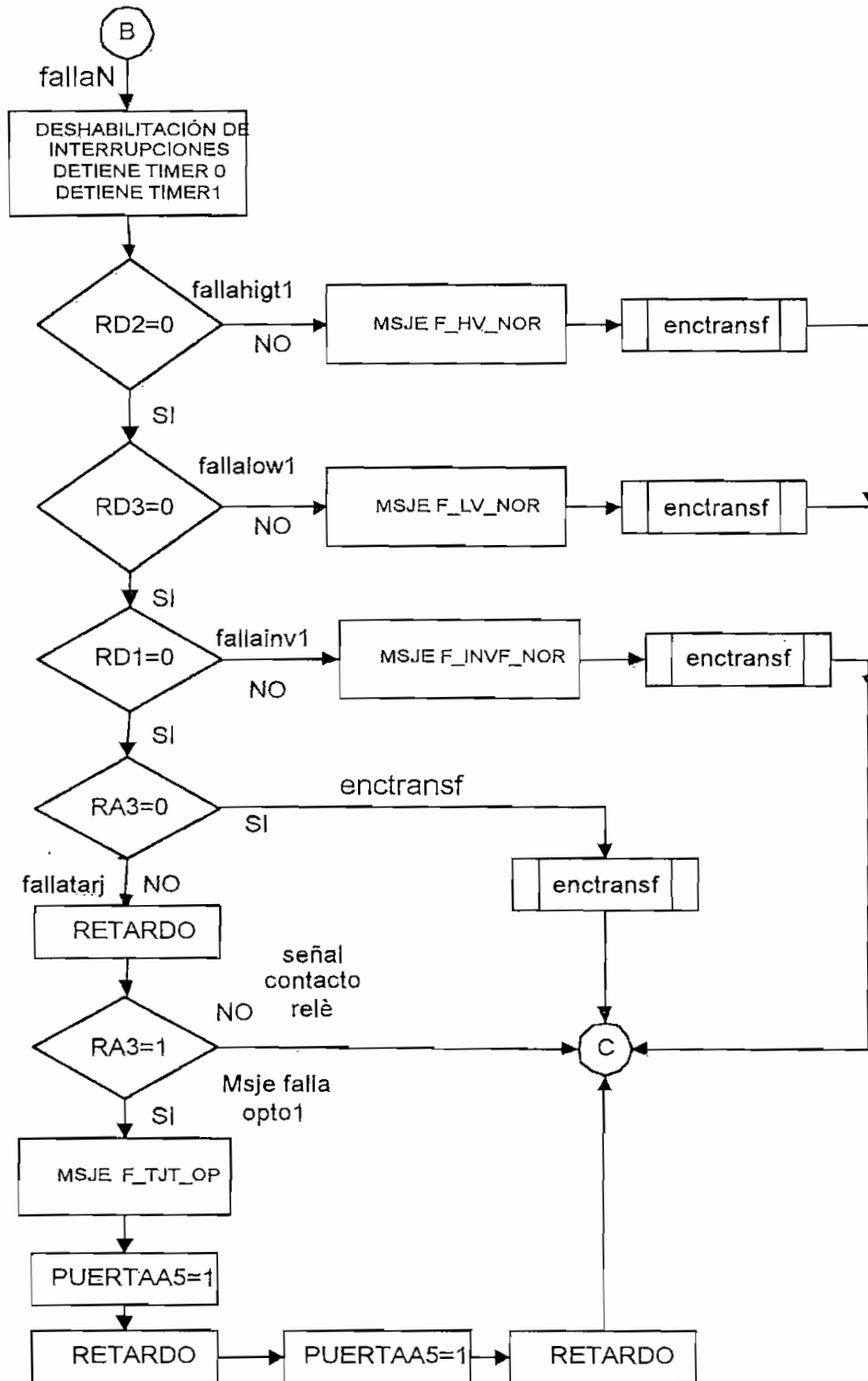
El programa principal está diseñado para revisar las señales enviadas por los circuitos que supervisan los diferentes parámetros eléctricos de cada una de las fuentes. El programa revisa el pin RA0 (interruptor externo manual / automático) para trabajar en uno de los modos de operación del prototipo. En el modo automático, el programa verifica el estado de la fuente normal (pin RD0) y luego el estado de la fuente de reserva (pin RC0). En estado estable, el display presenta el mensaje indicando el adecuado funcionamiento de la fuente normal. En el caso de existir una falla en la fuente normal, se exploran las señales enviadas por los circuitos supervisores, para identificar el tipo de falla, desplegar el respectivo mensaje en display (MSJEF_HV_NOR, MSJEF_INVF_NOR, etc.) y llamar a la subrutina de transferencia (subrutina enctransf).

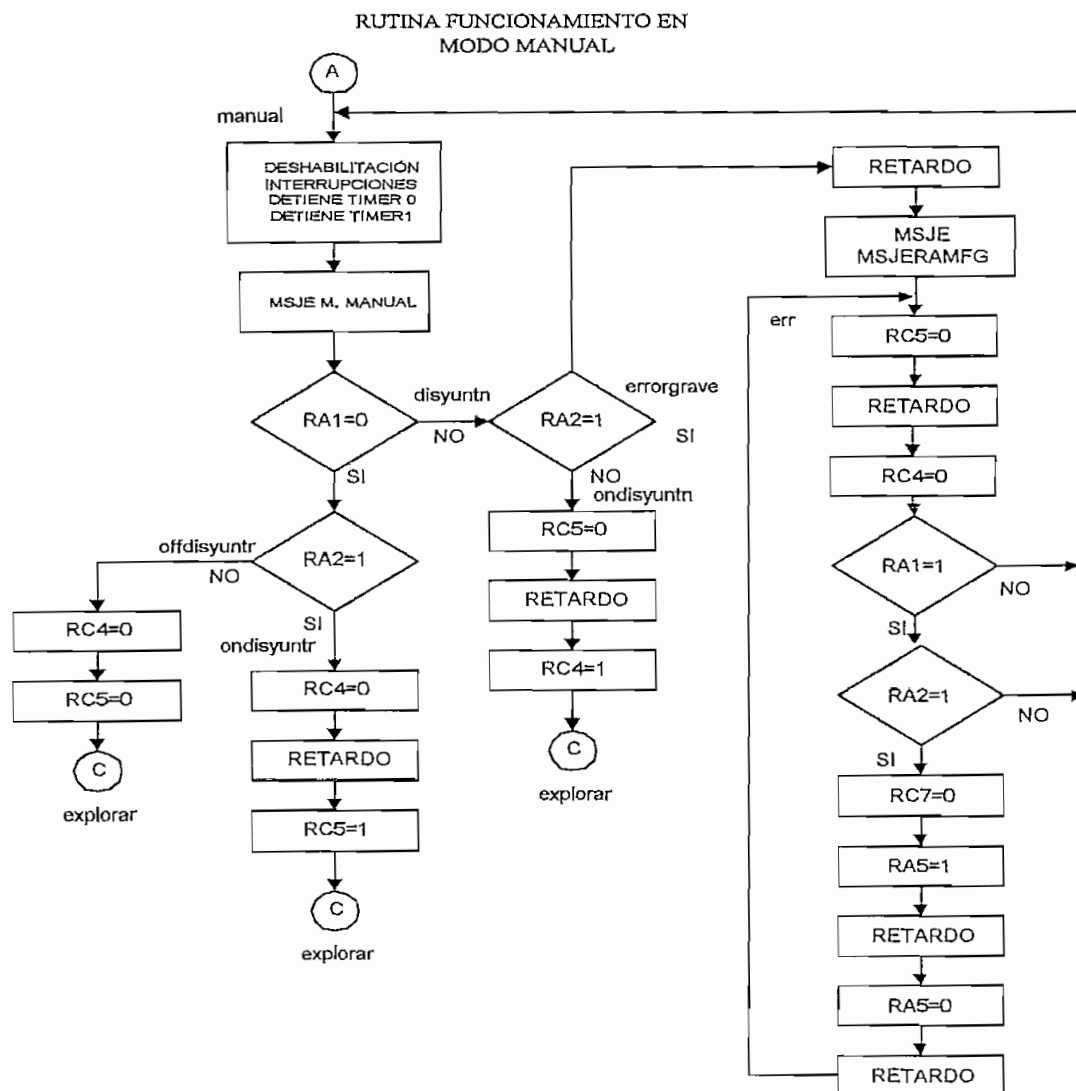
En el modo automático, en el caso del retorno al programa principal después de una retransferencia, se presenta un mensaje del generador en proceso de apagado y se ejecuta el tiempo de espera para el apagado del mismo (TIEMPO 4). Adicionalmente, el programa activa el disyuntor normal, apaga las señales de falla y activa las interrupciones, permaneciendo en el lazo mientras no exista una interrupción o la presencia de una falla en la fuente normal. En modo manual, al manejar el interruptor respectivo el programa despliega un mensaje y revisa las señales externas que ingresan por los pins RA1 y RA2 para el manejo de los disyuntores manual y de reserva respectivamente. Si la operación manual de los disyuntores es adecuada, el display presenta en pantalla el mensaje confirmando la activación de uno de los disyuntores. En el caso de activar los dos interruptores (para el control de los disyuntores), se habilitará la señal de falla grave (RC7), la señal visual (led) de falla (RA5), y se despliega el mensaje respectivo en el display. Esta condición se mantiene mientras persista la falla.

PROGRAMA PRINCIPAL



PROGRAMA PRINCIPAL (Cont.)





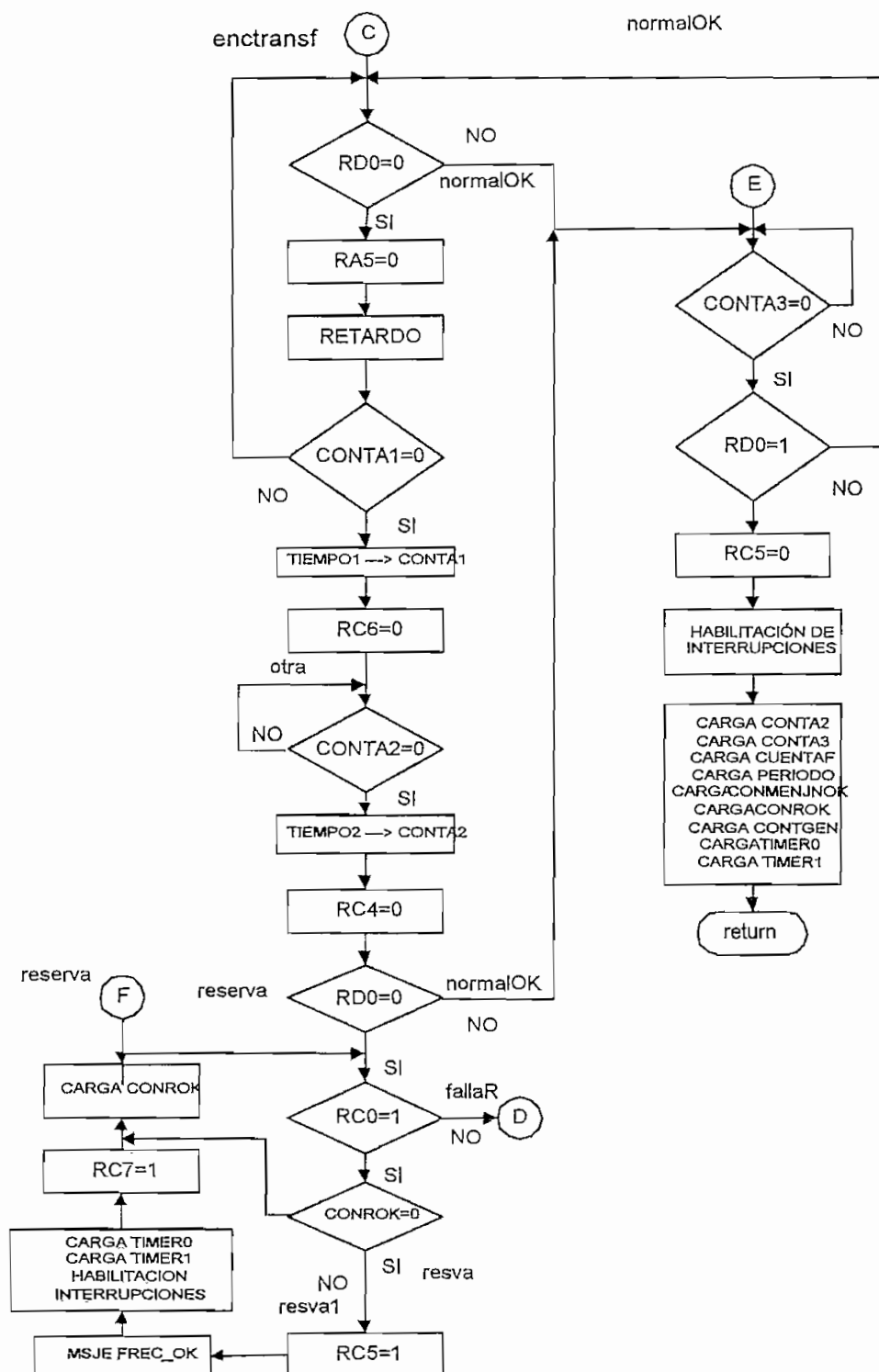
3.3. DIAGRAMAS DE FLUJO DE LAS SUBROUTINAS.

3.3.1. DIAGRAMA DE FLUJO DE LA SUBROUTINA PARA LA TRANSFERENCIA DE ENERGÍA.

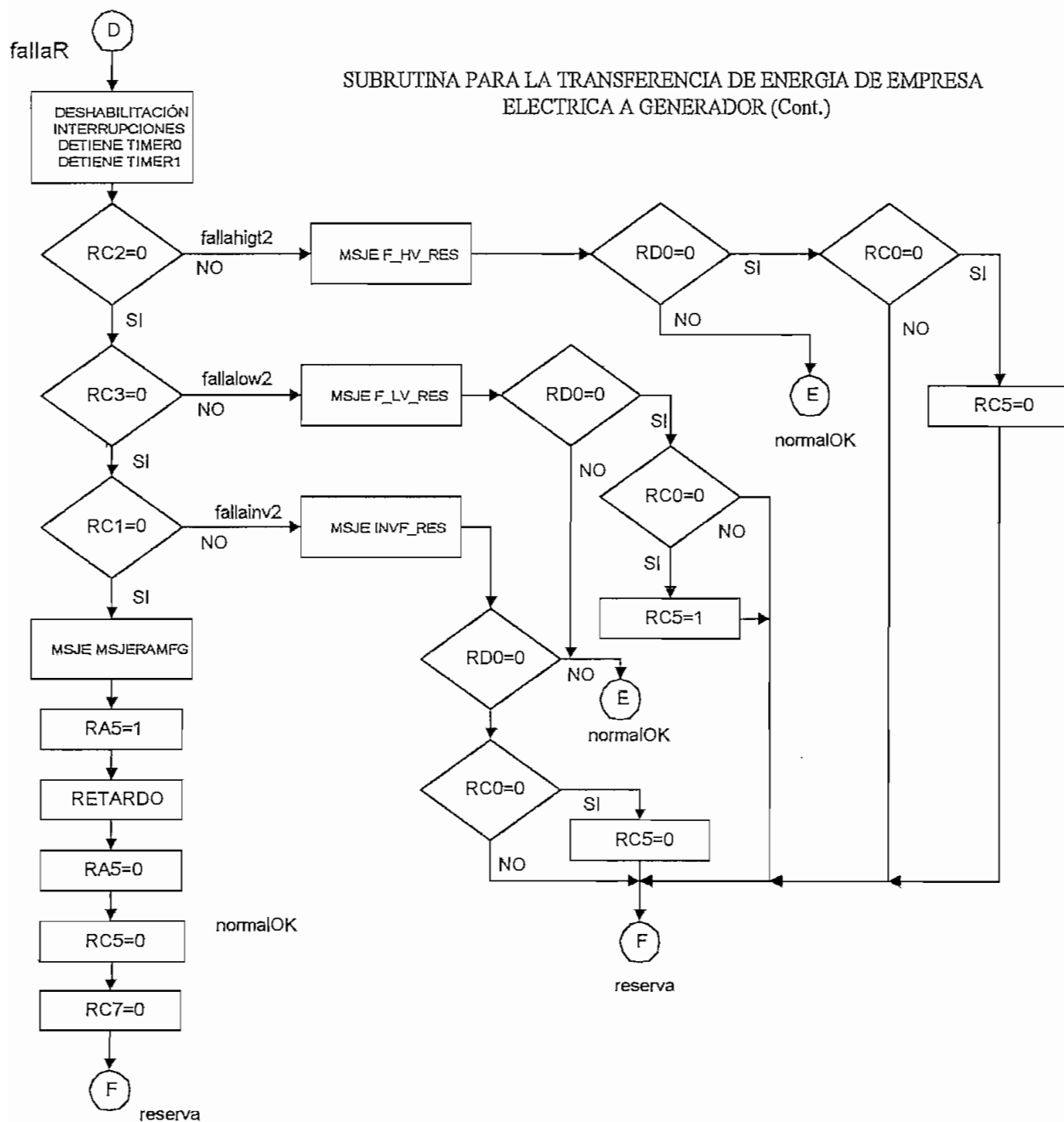
En modo automático, la presencia de una falla sostenida hace que el microprocesador entre a la subrutina de transferencia de energía. Si el estado de la señal RD0 es 0L, se ejecuta el tiempo a la espera de la recuperación de fuente normal (CONTA1); al término del cual, se carga el registro, se enciende el generador (RA5=0), y se ejecuta el tiempo de espera del encendido del generador (todo este proceso se muestra al través de los respectivos mensajes en display), al termino de

este tiempo, se apaga el disyuntor de fuente normal (RC4=1L), y se revisa fuente normal.

SUBROUTINA PARA LA TRANSFERENCIA DE ENERGIA DE EMPRESA ELECTRICA A GENERAD



Si la falla persiste en la fuente normal se revisa la fuente de reserva y si ésta opera adecuadamente se activa el disyuntor de reserva (RC5=0L), realizándose la transferencia, desplegándose en display el mensaje de fuente de reserva en funcionamiento y habilitándose las interrupciones.



En el caso de que la fuente normal retorne, se ejecuta el tiempo de espera para retorno de fuente normal CONTA3, después de lo cual se realiza la retransferencia (

si la señal de fuente normal es 1L), y finalmente se activan las interrupciones, retornando al programa principal. En el caso de que la fuente normal, se haya perdido al ejecutarse el tiempo en CONTA3, la subrutina inicia nuevamente el proceso de transferencia. Si la fuente de reserva falla completamente, se generan las señales de falla grave, señal visual de falla y se despliega en el display el mensaje respectivo retornando después al inicio de la subrutina de transferencia. Cuando el microprocesador no recibe la señal de la fuente de reserva se exploran las señales enviadas por los circuitos supervisores, para identificar el tipo de falla y desplegar el respectivo mensaje en display (MSJEF_HV_RES, MSJEF_INVF_RES, etc.); en todos estos casos luego de presentar el mensaje se revisa el estado de la fuente normal y el de la fuente de reserva; si la señal de la fuente normal está presente (retorno de fuente normal), se realiza la retransferencia, se habilitan las interrupciones y se retorna al programa principal; si la fuente de reserva está presente (retorno de fuente de reserva), la subrutina retorna al proceso de funcionamiento del sistema con fuente de reserva, despliega en pantalla el mensaje de fuente de reserva funcionando y se mantiene hasta el retorno de la fuente normal.

3.3.2. DIAGRAMA DE FLUJO DE LA SUBROUTINA DE INICIALIZACIÓN DEL DISPLAY.

Para el manejo del display se usan los pins más significativos de la Puerta D (RD1-RD7), conjuntamente con todos los pins de la Puerta RE para realizar por medio de ellos el control del display. Como periférico de salida para la presentación de la información y control visual del estado del sistema de transferencia, como se anotó en el capítulo II, se emplea un display de 1 línea por 16 caracteres; el modo de operación de 4 bits empleado reduce el número de líneas para el manejo de dicho periférico y permite optimizar los recursos del microprocesador dando así más facilidades al equipo de incluir señales visuales del estado del sistema, de las fuentes activas, de falla y de programación de parámetros de transferencia. Los pins RC7-RC4 del PIC, sirven para el envío de datos al display. En tanto que el control del

display se consigue manejando las entradas E, RS y R/W del microprocesador pins RE0-RE2, en donde la entrada E (RE0) habilita o no el display y la entrada RS (RE2) selecciona el tipo de palabra que ingresa al display (RS=0 Instrucción, RS=1 dato) y la entrada R/W (RE1) permite grabar o leer la memoria del display (Ver anexo III).

En cada pulso que envía el microprocesador por el pin RE0, el display recibe un dato o una instrucción dependiendo del valor presente en la entrada RS del display. Después de cada envío se introduce un retardo de 125 μ s para que el display maneje en su circuitería interna los datos. La subrutina de envío de mensajes deshabilita en primera toda interrupción, para los timers y seguidamente realiza un blanqueo, generación del mensaje y final envío del mismo. Hay que recalcar que para establecer una mejor comunicación con el display, en esta subrutina se introduce también un chequeo de la bandera BF del display que asegura que los datos recibidos por el mismo sean empleados adecuadamente. La tabla 3 muestra un resumen de la rutina de inicialización del display.

PASO	OPERACIÓN	INSTRUCCIONES	ESTADO DISPLAY	T. OPERAC.
1.	INICIALIZACION	SECUENCIA DE RESET	INICIALIZACION	20ms
2.	INTERFAZ DE DATOS	0X38H	INICIALIZACION	125 μ s
3.	MODO DE OPERACION	0X06H	INICIALIZACION	125 μ s
6.	CONTROL DISPLAY	0X0EH	INICIALIZACION	125 μ s
7.	LIMPIEZA DISPLAY	0X01H	INICIALIZACION	1.7ms
8.	SELECCION DDRAM	0X80H	OPERACION NORMAL	125 μ s

Tabla 3. Instrucciones de inicialización del display en el prototipo.

En la subrutina de inicialización del prototipo se envían al display las instrucciones para trabajo en formato de 4 bits, caracteres en un tamaño de 5x7 pixels y finalmente las instrucciones para manejo de pantalla tales como la de borrado. Hay que considerar que para enviar los datos, es necesario ubicar el cursor en la localidad de la memoria DDRAM del display deseada, aquí habrá que remitirse al manual del display para verificar las localidades de la memoria de datos del display y la posición física que ocupan, las del display empleado son las que se muestran en la figura 22.

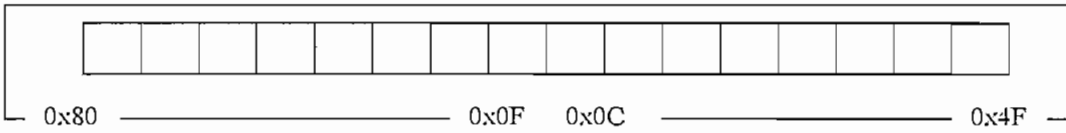
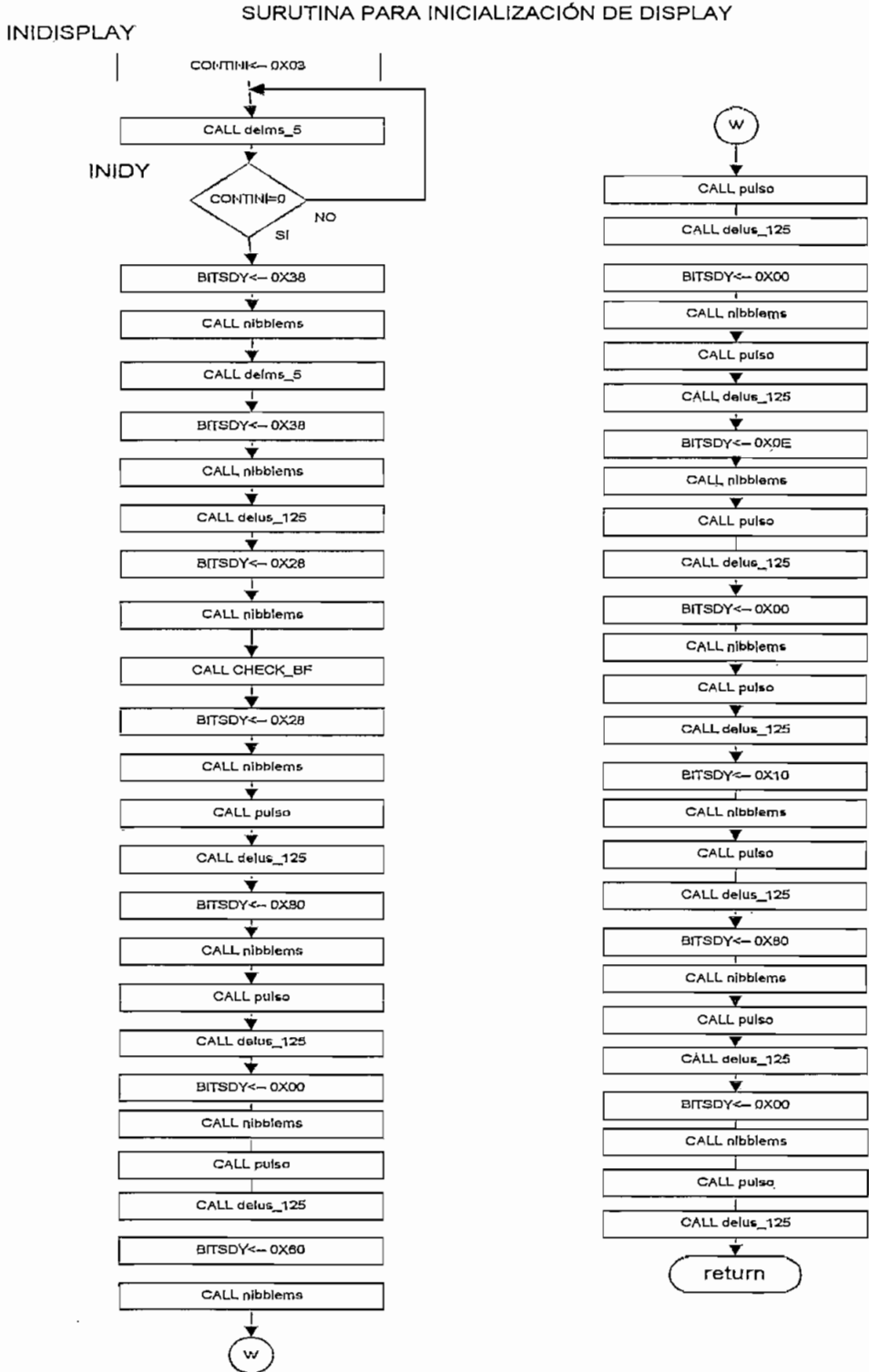
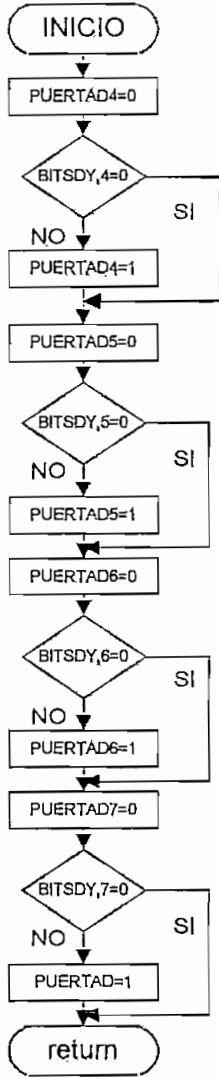


Fig.22 Ubicación de la memoria de datos en el Display SEIKO L1671- SERIES.

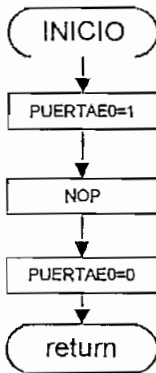


SUBROUTINA DE INICIALIZACION DEL DISPLAY
(Cont.)

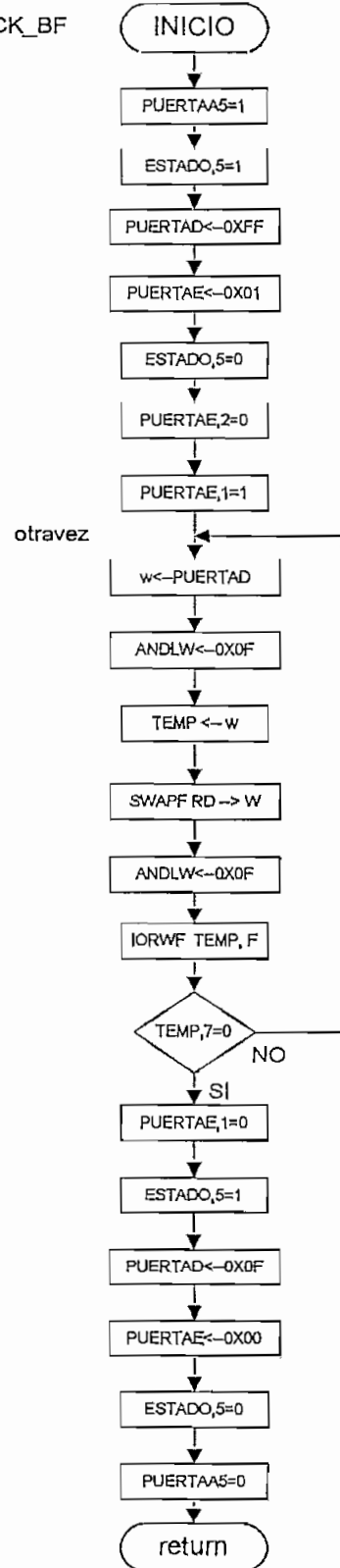
nibbles



pulso



CHECK_BF

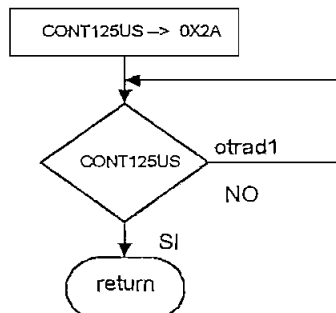


3.3.3. DIAGRAMAS DE FLUJO DE LAS SUBROUTINAS PARA RETARDOS DE TIEMPO.

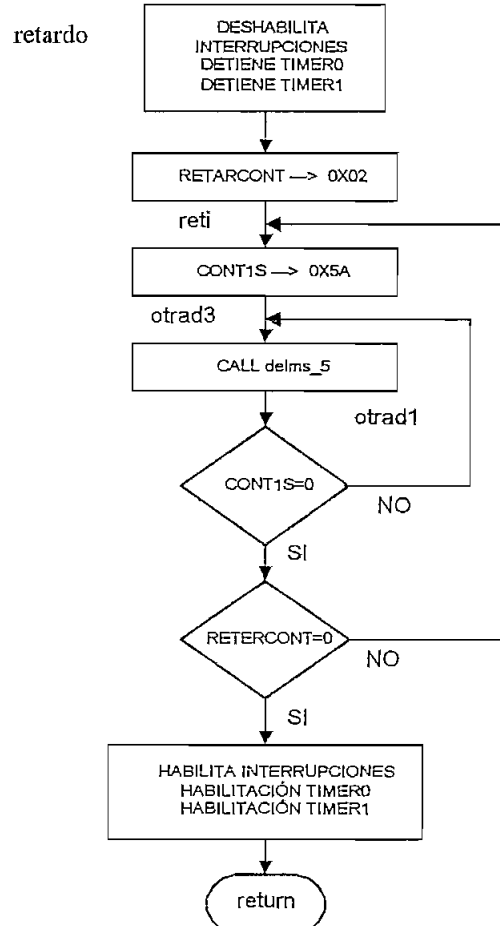
En el programa se emplean 3 subrutinas para el retardo de tiempo; la subrutina `del μ s_125`(retardo de 125 microsegundos), carga el registro `CONT125US` y lo decrementa en uno mientras éste sea diferente de cero; la subrutina termina cuando `CONT125US` es cero. La subrutina `delms_5` (retardo de 5 milisegundos)carga el registro `CONT5MS` y ejecuta la subrutina de retardo `del μ s_125` mientras `CONT5MS` es diferente de cero, la subrutina termina cuando éste registro es cero. La subrutina `retardo`, carga los registros `RETARCONT` y `CONT1S` emplea la subrutina `del5_ms` y sale de ella cuando los registros toman el valor de cero.

SUBROUTINA DE RETARDOS

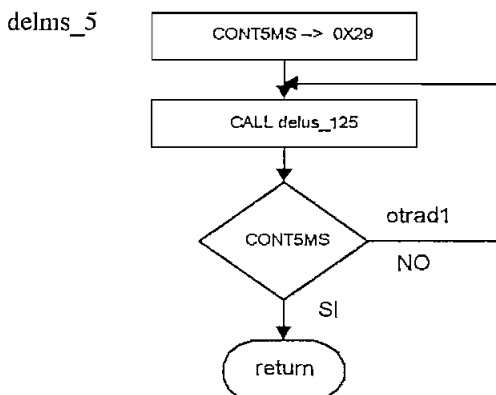
SUBROUTINA DE RETARDO DE 125 μ s



SUBROUTINA DE RETARDO DE 1s



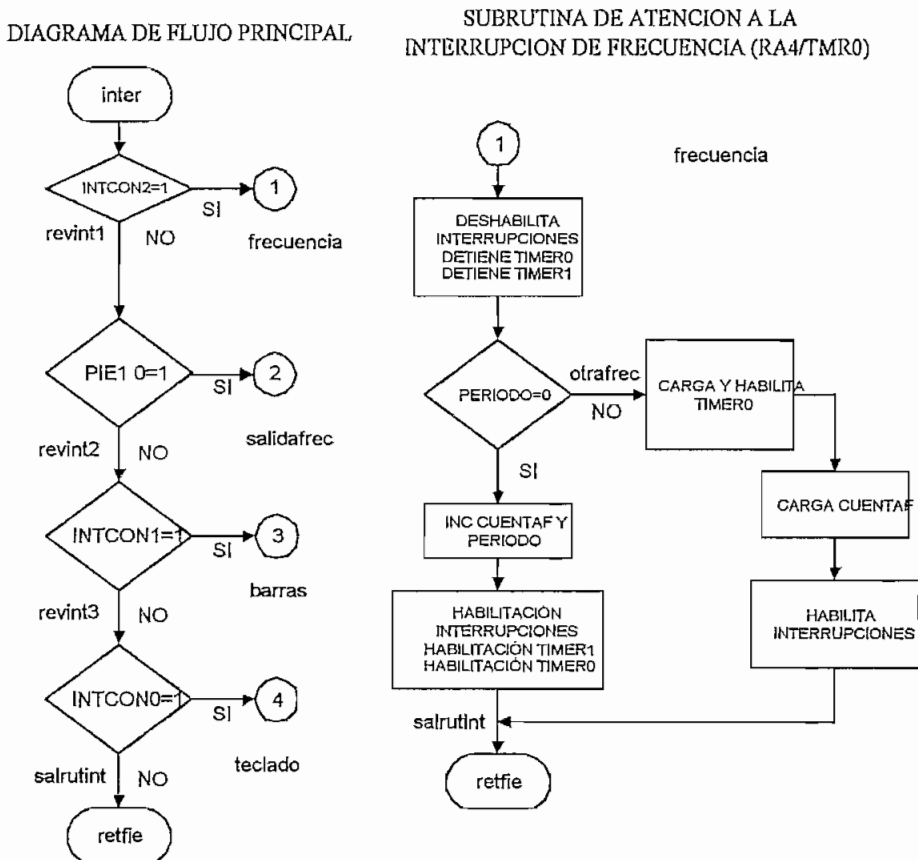
SUBROUTINA DE RETARDO DE 5ms



3.4. DIAGRAMAS DE FLUJO DE ATENCION A LAS INTERRUPCIONES.

El programa posee cuatro subrutinas de servicio de atención a la interrupción, dos por desbordamiento de Timers (Timer0 y Timer1), una por cambio en uno de los pins más significativos de la puerta B y una última debida a una señal externa en el pin RB0.

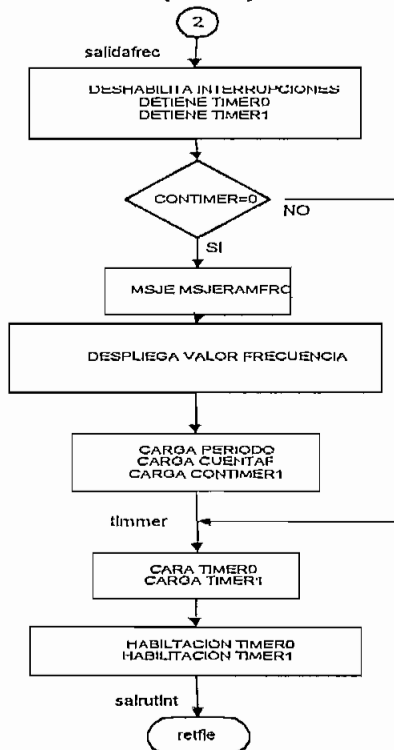
SUBROUTINAS DE ATENCION A LAS INTERRUPCIONES



El programa posee cuatro subrutinas de servicio de atención a la interrupción, dos por desbordamiento de Timers (Timer0 y Timer1), una por cambio en uno de los pins más significativos de la puerta B y una última debida a una señal externa en el pin RB0. Cuando el programa ingresa a una cualquiera de estas interrupciones detiene todo el proceso de revisión de los parámetros eléctricos a excepción de la debida al pin RB0 y lo reiniciará al salir de las mismas.

3.4.1. DIAGRAMA DE FLUJO DE LA SUBROUTINA DE ATENCIÓN A LA INTERRUPTIÓN DEL TIMER1.

SUBROUTINA DE ATENCION A LA INTERRUPTION DE FRECUENCIA (TIMER1)



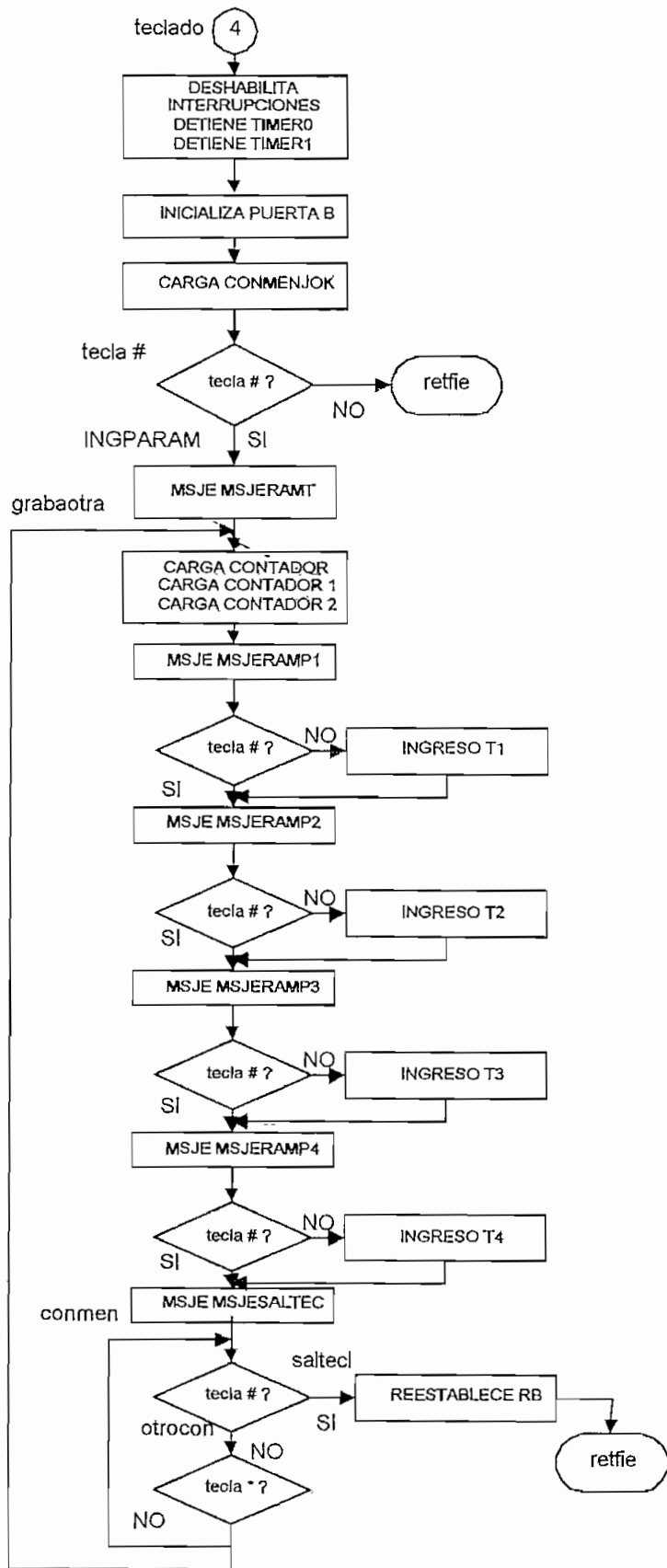
El llamado a de atención a la interrupción ocurre en el desbordamiento de uno de lo Timers situación en la cual el programa ingresa a verificar el estado actual de la frecuencia. La subrutina de interrupciones analiza la causa del desbordamiento, pudiéndose tener por un lado la sincronización con la base de tiempo o la recepción de un pulso externo proveniente de la fuente activa (pin RA4). Por otro lado se puede tener una interrupción debido al desbordamiento del Timer1 es quien determina la base de tiempo para la medición del valor de la frecuencia. En efecto el tren de pulsos provenientes de la tarjeta acondicionadora de señal ingresa al microprocesador a través del pin RA4 como fuente de reloj externo, haciendo que cada flanco positivo provoque una interrupción por desbordamiento del timer0 (empleado en el programa como contador de eventos). La subrutina de atención a la interrupción efectúa una sincronización, de este tren de pulsos y la base de tiempo, esto es; la primera interrupción por desbordamiento del Timer0 que ocurra inicializa el Timer 1 (empleado como temporizador). En tanto que al pasar desde la segunda

En la subrutina de atención a la interrupción por pérdida de señal en barras; para el efecto se toma el cambio de nivel en el pin RB0/INT (Puerta B,0). Una señal presente en este pin indica al microprocesador una falla por la pérdida de la energía originada por los disyuntores o por estado de funcionamiento de las tarjetas del prototipo, la subrutina de atención a esta interrupción revisa los parámetros eléctricos en las dos fuentes y retorna al programa principal enviando un mensaje (debido a las fuentes o a la tarjeta acondicionadora de señales), y una señal de falla de acuerdo a este análisis.

3.4.3. DIAGRAMA DE FLUJO DE LA SUBROUTINA DE ATENCIÓN A LA INTERRUPTIÓN DEL PÓRTICO B.

Para el manejo de teclado se emplea la Puerta B (pins RB7-RB4), el cambio de estado a la entrada de uno de estos pins origina el llamado al servicio de la interrupción de teclado. La subrutina de interrupciones detecta este cambio y ejecuta una subrutina adicional en la que se establece una comunicación entre el usuario y el prototipo a través de un teclado de 4 filas por 3 columnas (4x3), conectado a la tarjeta central de procesamiento y en comunicación directa con el microprocesador. Al ingresar el programa a la subrutina de teclado, se realiza un barrido por columnas para detectar que se haya presionado la tecla adecuada (Ver manual de usuario), que permite inicializar la rutina de reprogramación de parámetros de transferencia.

A través del empleo del teclado, se puede ingresar el nuevo valor que el programa principal toma para establecer un tiempo determinado según el orden programado en el proceso de transferencia de energía; para ello se emplea subrutinas que permiten acondicionar el valor de la tecla pulsada y por otro lado subrutinas para desplegar el valor ingresado en el display. La subrutina permite salir de la misma o volver al establecimiento de los parámetros de transferencia para lo cual se requiere pulsar las teclas adecuadas.



CAPÍTULO IV

CONSTRUCCIÓN Y PRUEBAS

- 4.1 CONSTRUCCIÓN Y PRUEBAS DE LA TARJETA DEL CIRCUITO ACONDICIONADOR DE SEÑALES.**
- 4.2 CONSTRUCCIÓN Y PRUEBAS DE LA TARJETA DE POTENCIA.**
- 4.3 CONSTRUCCIÓN Y PRUEBAS DE LA TARJETA CENTRAL DE PROCESAMIENTO.**
- 4.4 MONTAJE DEL PROTOTIPO.**

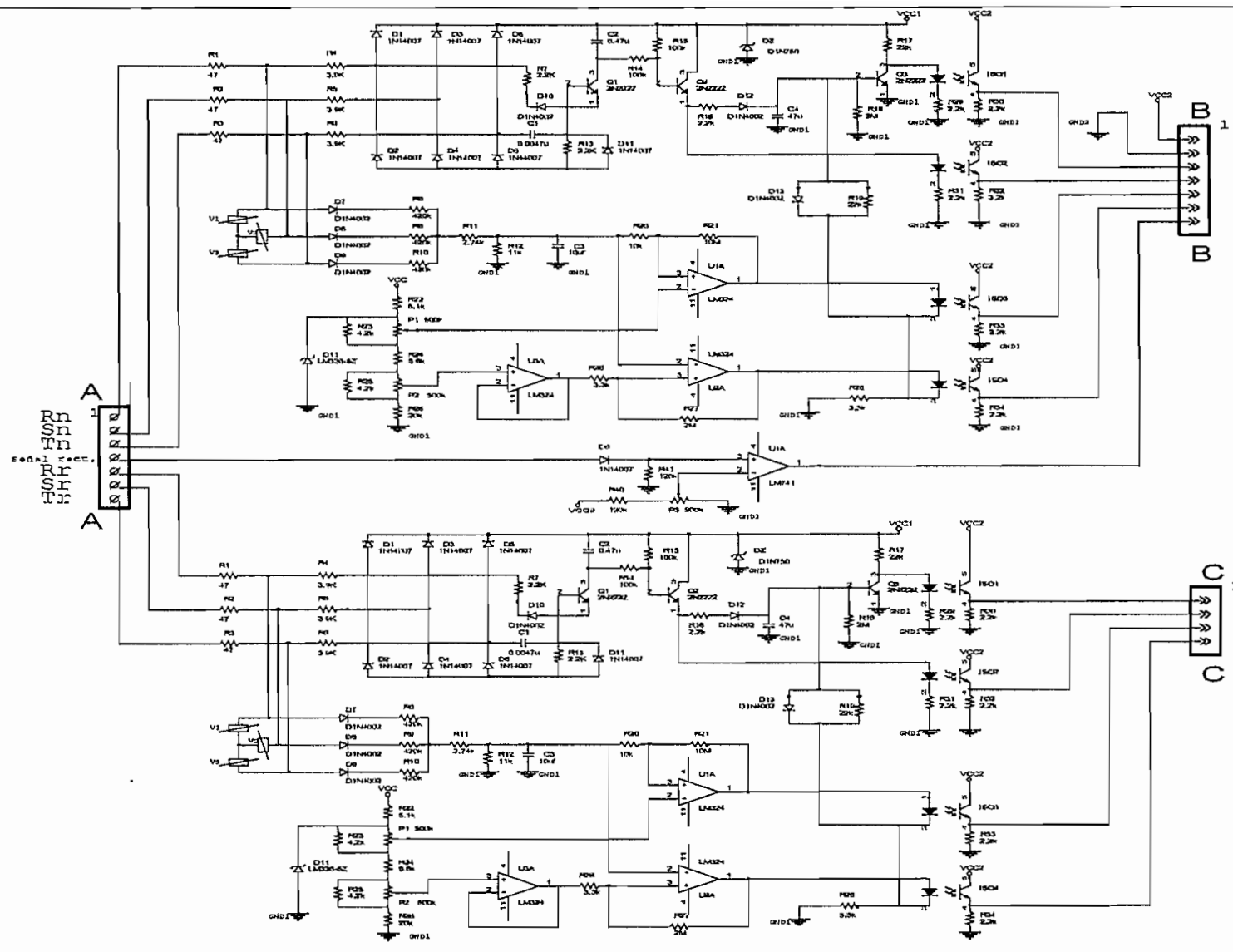
4.1 CONSTRUCCIÓN Y PRUEBAS DE LA TARJETA DEL CIRCUITO ACONDICIONADOR DE SEÑALES.

4.1.1. CONSTRUCCIÓN DE LA TARJETA DEL CIRCUITO ACONDICIONADOR DE SEÑALES.

En esta tarjeta se implementarán los siguientes circuitos:

- Dos circuitos conversores AC/DC de 6 pulsos con divisores de tensión para la fuente de alimentación (V_{cc1}); uno para fuente principal Normal y otro para fuente de reserva.
- Dos circuitos detectores de inversión de fase, uno para fuente principal Normal y otro para fuente de reserva.
- Dos circuitos conversores de 6 pulsos con divisores de tensión para señal de entrada a los comparadores, uno para fuente principal Normal y otro para fuente de reserva.
- Dos circuitos comparadores de mínimo nivel de voltaje, uno para fuente principal Normal y otro para fuente de reserva.
- Dos circuitos comparadores de máximo nivel de voltaje, uno para fuente principal Normal y otro para fuente de reserva.
- Dos circuitos de señales de referencia, uno para fuente principal Normal y otro para fuente de reserva.
- Dos circuitos disparador y optoacopladores, uno para fuente principal Normal y otro para fuente de reserva.
- Circuito detector de cruce por cero, el mismo que trabajará tanto para fuente principal Normal como reserva, ya que como se describió anteriormente este detector toma la señal del rectificador de la fuente de poder V_{cc2} .

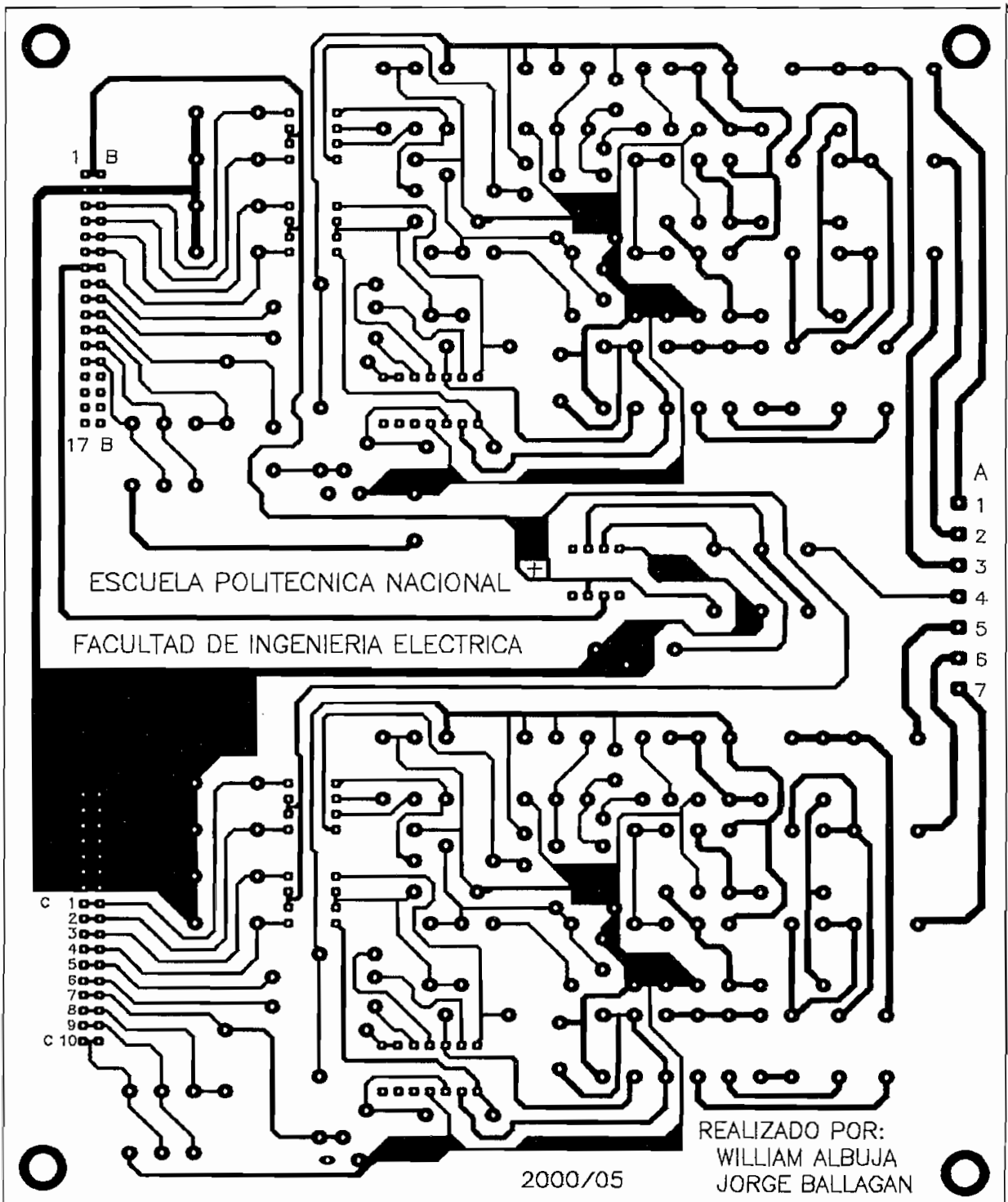
El circuito acondicionador de señal completo que se encontrará en la tarjeta respectiva, la misma que se muestra en el Esquemático 01; con borneras de entrada y salida necesarias para interconectarla con las demás tarjetas:



OBSERVACIONES:

- * Los potenciómetros P1, P2, P3, P4; se encuentran ubicados en la tarjeta central de procesamiento.
- * P1 y P2 se conectan a esta tarjeta a través del conector B, por los pines B8, B9, B10, B11, B12, B13.
- * P3 y P4 se conectan a esta tarjeta a través del conector C, por los pines C12, C13, C14, C15, C16, C17.
- * Los pines del B14 al B17 no tienen conexión.
- * Los pines del C1 al C7 están conectados a GND 2.

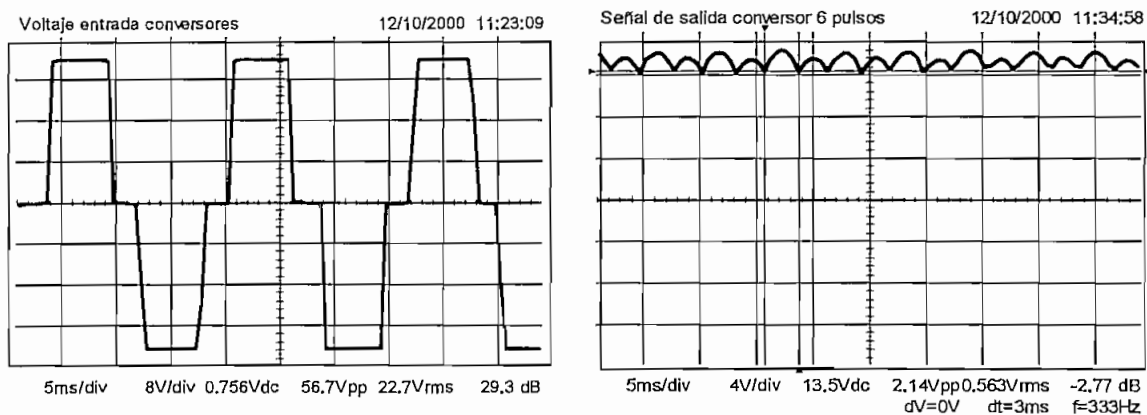
El diseño de la tarjeta correspondiente al circuito anterior es:



4.1.2. PRUEBAS CON LA TARJETA DEL CIRCUITO ACONDICIONADOR DE SEÑALES.

4.1.2.1. Señales en el circuito conversor AC/DC de 6 pulsos para la fuente de alimentación Vcc1.

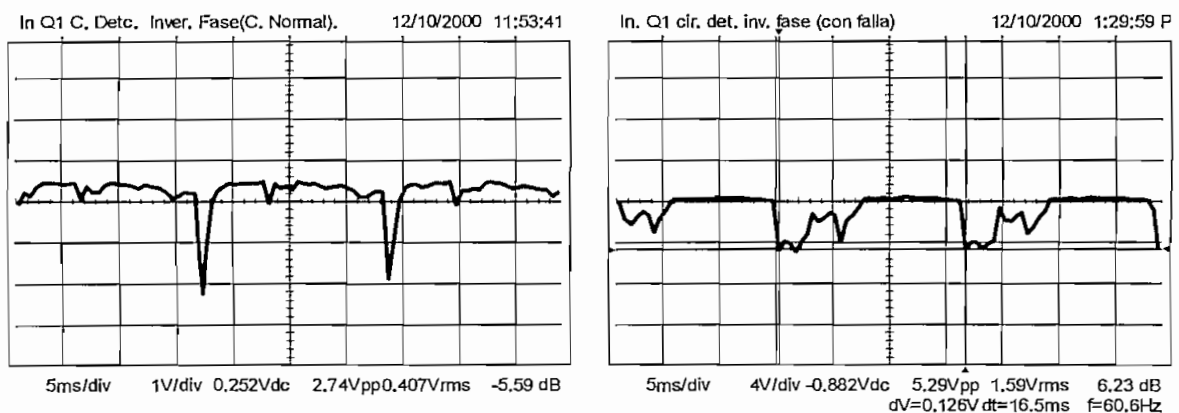
La señal que ingresa a los conversores de 6 pulsos, luego de pasar a través de los divisores de tensión se ilustra en el siguiente gráfico abajo izquierda (Gráf. 14). Del conversor, se obtiene la señal que se muestra en el gráfico abajo derecha (Gráf. 14), ésta es la que se emplea para obtener la fuente de alimentación Vcc1.



Gráf. 14. Señales en el circuito conversor de 6 pulsos para la obtención de Vcc1.

4.1.2.2. Señales en el circuito detector de inversión de fase.

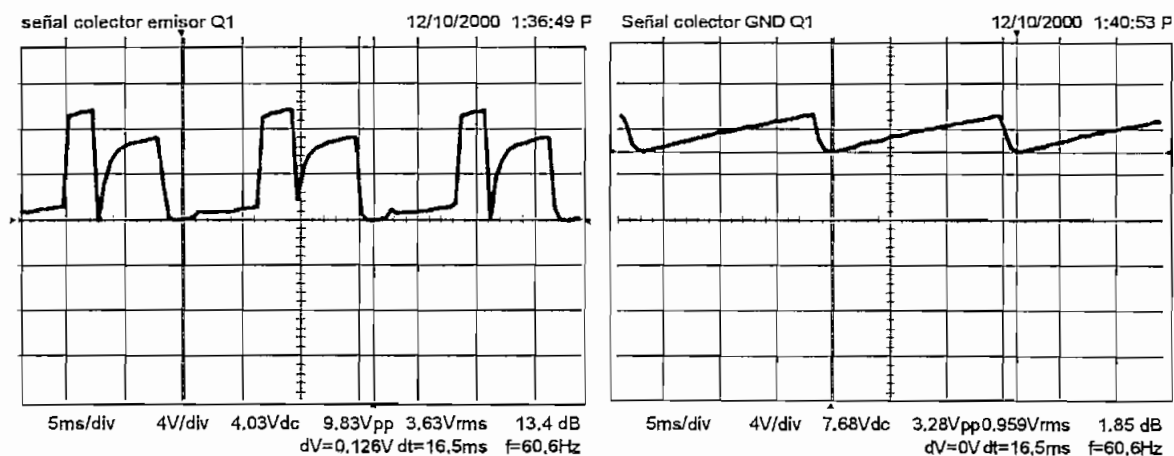
El gráfico abajo izquierda (Gráf.15) presenta la señal a la entrada del transistor



Gráf. 15. Señales en el circuito detector de inversión de fase en condiciones normales.

Q1 (emisor-base), del circuito detector de inversión de fase en condiciones de trabajo normales; la señal tanto en amplitud como en duración no es suficiente como para disparar al transistor Q1.

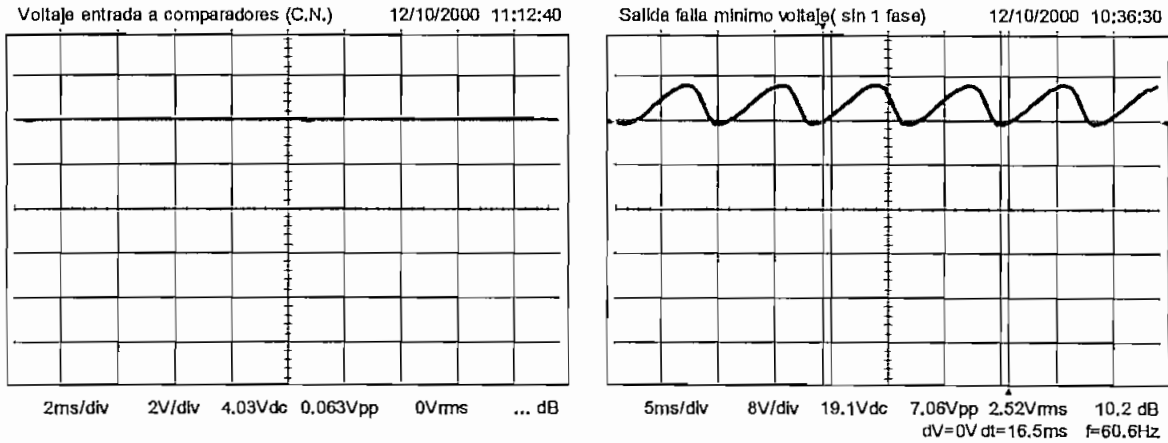
Cuando el circuito detecta la inversión de fases (Gráfico 15 derecha); la señal presente a la entrada de Q1 se incrementa tanto en amplitud como en duración; esto hace que el transistor se dispare periódicamente como se muestra en el gráfico 16 (abajo izquierda). El capacitor electrolítico de 0.47 μ F se carga y descarga como se muestra en el Gráfico 16 (abajo derecha), esta señal dispara al transistor Q2 activando al led del optoacoplador de falla de inversión de fase.



Gráf. 16. Señales en el circuito conversor de inversión de fase ante una pérdida de una fase.

4.1.2.3. Señales en el circuito conversor AC/DC de 6 pulsos para señal de entrada a los comparadores de mínimo y máximo nivel de voltaje.

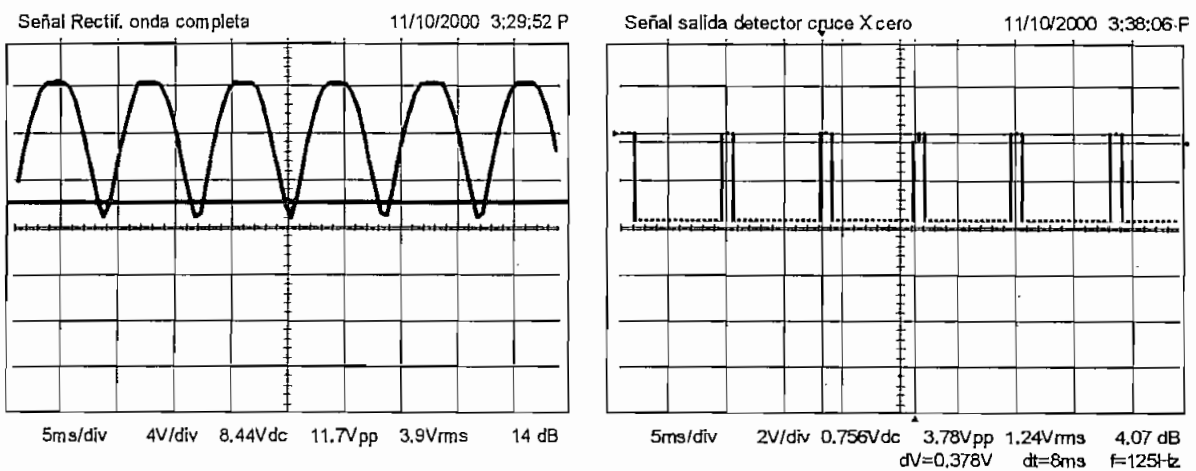
El conversor de 6 pulsos para señal de entrada, entrega una señal en condiciones normales de 4 VDC como se puede ver en el Gráfico 17 (abajo izquierda), este nivel de tensión variará proporcionalmente con el voltaje presente en la fuente de alimentación principal normal o de reserva según el caso. En el Gráfico 17 (abajo derecha), se muestra la señal a la salida del comparador de mínimo voltaje ante la pérdida de una de las fases.



Gráf. 17. Señales de entrada a los comparadores de mínimo y máximo voltaje.

4.1.2.4. Señales en el circuito detector de cruce por cero.

La señal del rectificador de onda completa V_{cc2} (Gráfico 18 abajo izquierda), que entrega la tarjeta de potencia se toma como señal de entrada para el circuito detector de cruce por cero; la salida de este circuito se presenta en el Gráfico 18 abajo derecha.



Gráf. 18. Señales en el circuito detector de cruce por cero.

4.2: CONSTRUCCIÓN Y PRUEBAS DE LA TARJETA DE POTENCIA.

4.2.1 CONSTRUCCIÓN DE LA TARJETA DE POTENCIA.

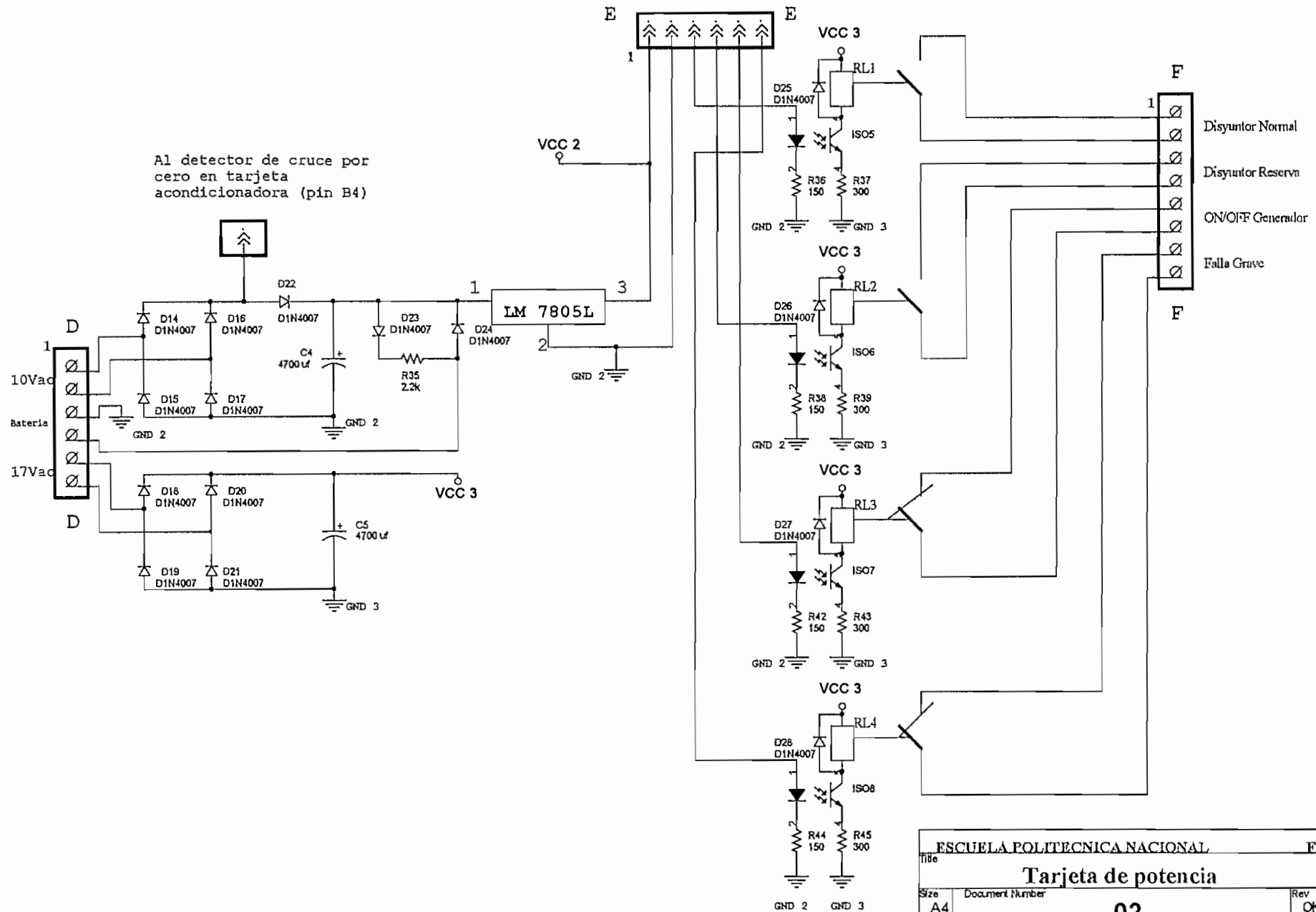
El circuito de potencia toma como alimentación las salidas del transformador T1 a través de una bornera (Esquemático 02), con voltajes de entrada a la tarjeta de 17Vac y 10Vac. Así también de ésta tarjeta sale la señal de entrada para el circuito detector de cruce por cero, la misma que se toma de la salida del rectificador de la fuente Vcc2, desacoplada del resto del circuito por un diodo.

En esta tarjeta se encontrarán los siguientes circuitos:

- Circuito de fuente de poder Vcc2 de 5 V_{DC}, para polarización de: tarjeta central de procesamiento y optoacopladores tanto de entrada y salida de la misma.
- Circuito de fuente de poder Vcc3 de 19 V_{DC}, para polarizar a los relés de salida, los mismos que darán las diferentes señales para controlar los elementos de transferencia y señales de falla grave.
- Circuitos acondicionadores de señal de salida, que incluye 4 relés de 12V_{DC} de dos contactos (un normalmente abierto y un normalmente cerrado), que controlan los elementos de transferencia y señales de falla grave.

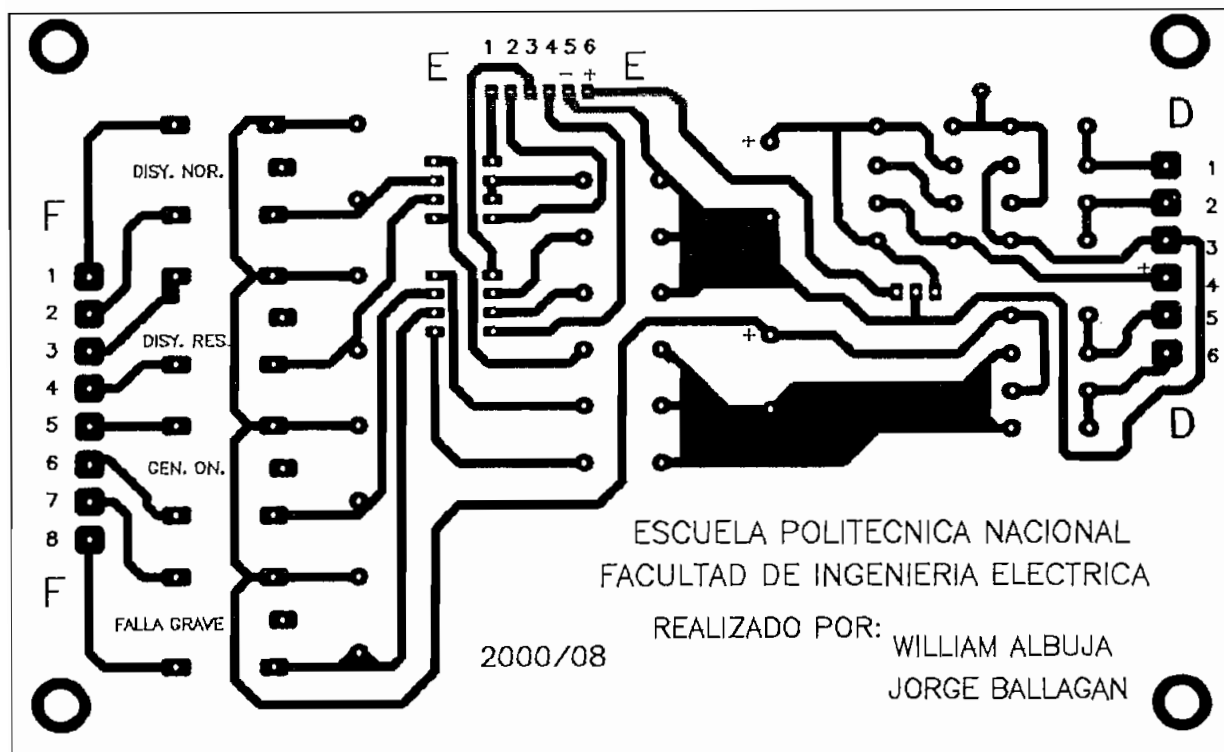
Estos circuitos se encontrarán en la tarjeta de potencia que se muestra en el Esquemático 02, con borneras de entrada y salida necesarias para interconectarla con las demás tarjetas:

Al detector de cruce por
cero en tarjeta
acondicionadora (pin B4)



ESCUELA POLITECNICA NACIONAL		E.L.
Tarjeta de potencia		
Size A4	Document Number 02	Rev OK
Date:	Wednesday, November 22, 2000	Sheet 1 of 1

El diseño de la tarjeta de potencia se muestra a continuación:

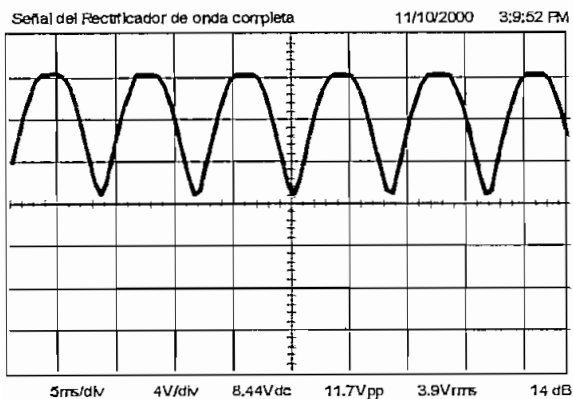


4.2.2. PRUEBAS CON LA TARJETA DE POTENCIA.

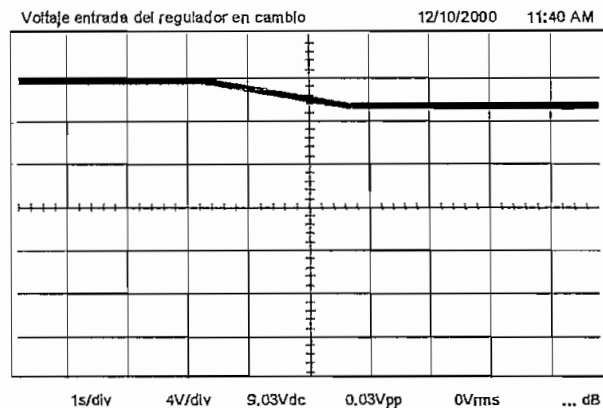
En esta tarjeta se verificaron los voltajes tanto de entrada como de salida, de los circuitos rectificadores tanto para V_{cc2} como para V_{cc3} (gráfico 19). En la fuente V_{cc2} regulada se comprobó la necesidad de contar con voltajes de entrada al regulador mayor al voltaje a regular, de esta manera la fuente V_{cc2} no se verá afectada por las variaciones de voltaje de la línea de alimentación.

Como se recalcó anteriormente para evitar pérdida de la fuente V_{cc2} ante cortes del fluido eléctrico fue necesario incluir una batería de 9.6 V_{DC} 1.7 A/H, a la entrada del regulador con su respectivo circuito de carga (ver Capítulo 2 o Esquemática 2). En caso de existir cortes en el fluido eléctrico el filtro capacitor se va descargando hasta tener valores de voltaje menores al de la batería, con lo que entra a trabajar esta fuente alternativa hasta tener nuevamente restablecido el fluido eléctrico a la entrada del transformador T1, proveniente de la fuente Normal o de reserva. Con este proceso implementado en un circuito se logra

tener siempre presente la fuente de voltaje V_{cc2} , esto se puede observar en el gráfico 20 tomado a la entrada del regulador.



Gráf. 19. Señales a la salida de los rectificadores.



Gráf. 20. Señales a la entrada al regulador.

Para probar el acondicionador de salida, se cortocircuitó con V_{cc2} los pines correspondientes a las entradas (ánodos) de los led's optoacopladores para cada una de las salidas (ver Esquemático 02), de ésta manera se fuerza la polarización de los led's optoacopladores, con lo que los relés de salida se accionan.

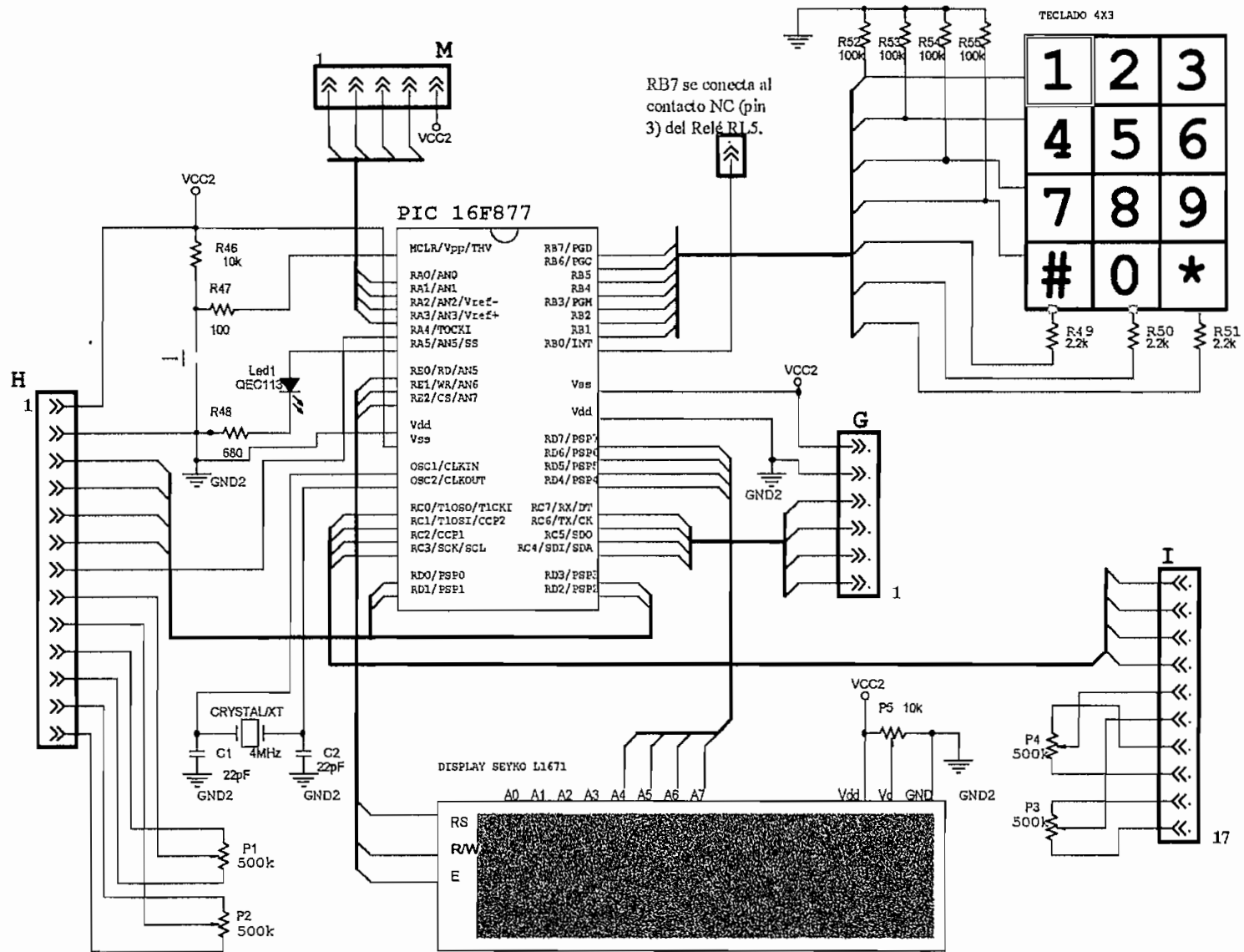
4.3 CONSTRUCCIÓN Y PRUEBAS DE LA TARJETA CENTRAL DE PROCESAMIENTO.

4.3.1 CONSTRUCCIÓN DE LA TARJETA CENTRAL DE PROCESAMIENTO.

En esta tarjeta se encontrarán los siguientes dispositivos:

- Microprocesador PIC16F877.
- Display AND671GST.
- Teclado 4 filas x 3 columnas.
- Potenciómetros de ajuste de alto y bajo nivel de voltaje.

El circuito completo de la tarjeta central de procesamiento en el que se muestra adicionalmente los potenciómetros para la calibración de los circuitos de detección de mínimo y máximo voltaje se presenta en el esquemático 03:



RB7 se conecta al contacto NC (pin 3) del Relé RL5.

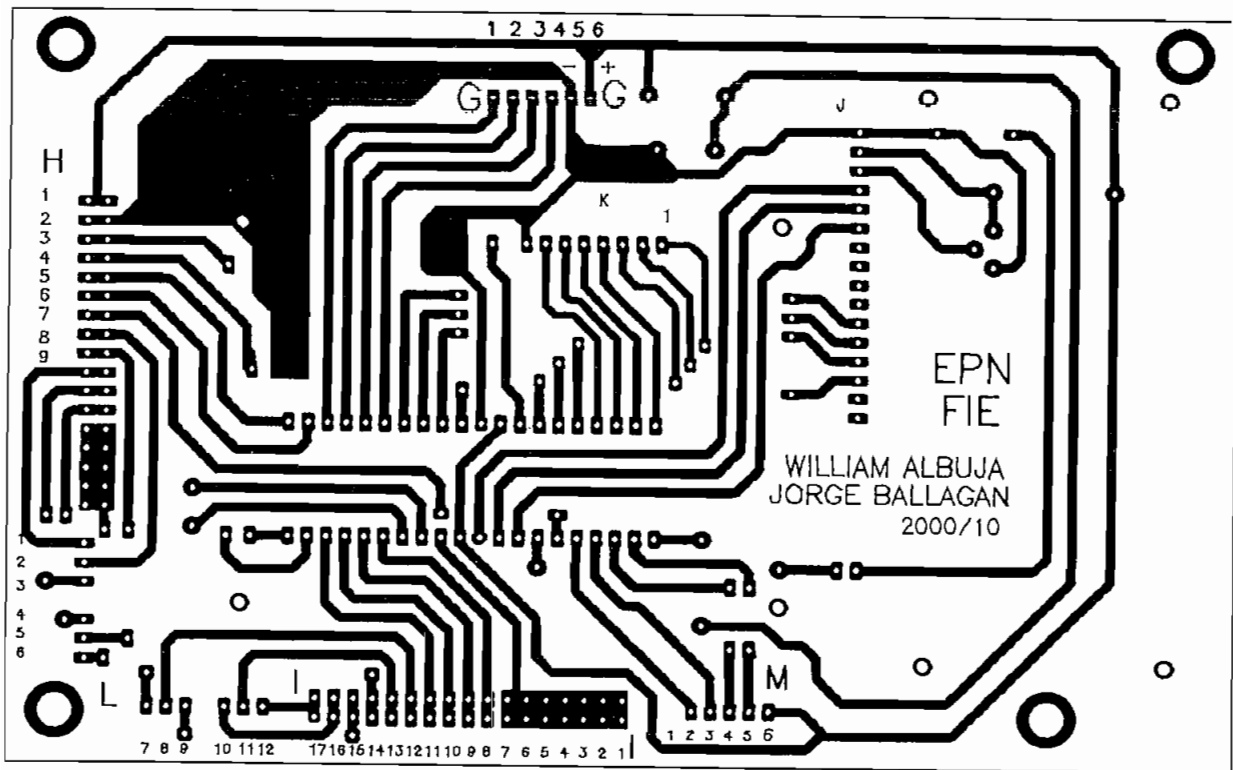
OBSERVACIONES:

* Los conectores He I, son para las señales del acondicionador de fuente normal y fuente de reserva; la señas del detector de cruce por cero ingresa por el pin 7 del conector H.

* Los potenciómetros P1, P2, P3, P4, son elementos de los circuitos acondicionadores de señal.

ESCUELA POLITÉCNICA NACIONAL		E.I.E.	
Tarjeta central de procesamiento			
Size	Document Number		Rev
A4	03		OK
Date:	Thursday, March 22, 2001	Sheet	1 of 1

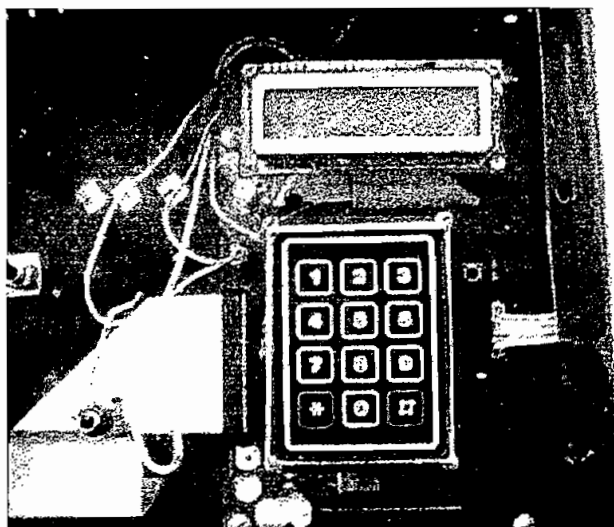
El diseño del circuito de la tarjeta central de procesamiento es la siguiente:



4.3.2 PRUEBAS CON LA TARJETA CENTRAL DE PROCESAMIENTO.

En la tarjeta que se presenta en el Gráfico 22, se verificó los niveles de voltajes de polarización del microprocesador y sus periféricos, adicionalmente los voltajes presentes a la entrada de los puertos destinados a los acondicionadores de señales tanto de entrada como de salida y demás señales de usuario como manual/automático, control de disyuntores en manual, señales internas de voltaje en barras (proveniente del relé R5) y señal de presencia de fuente Normal.

Se verificaron de igual manera las señales de salida de la tarjeta hacia los relés de salida ubicados en la tarjeta de potencia, lo cual muestra la adecuada aplicación del programa que contiene el microprocesador de esta tarjeta; ello se refuerza con los mensajes de salida que se muestran por el display y la posibilidad a través de teclado de ingresar a la programación de los tiempos de espera que el prototipo incluye.

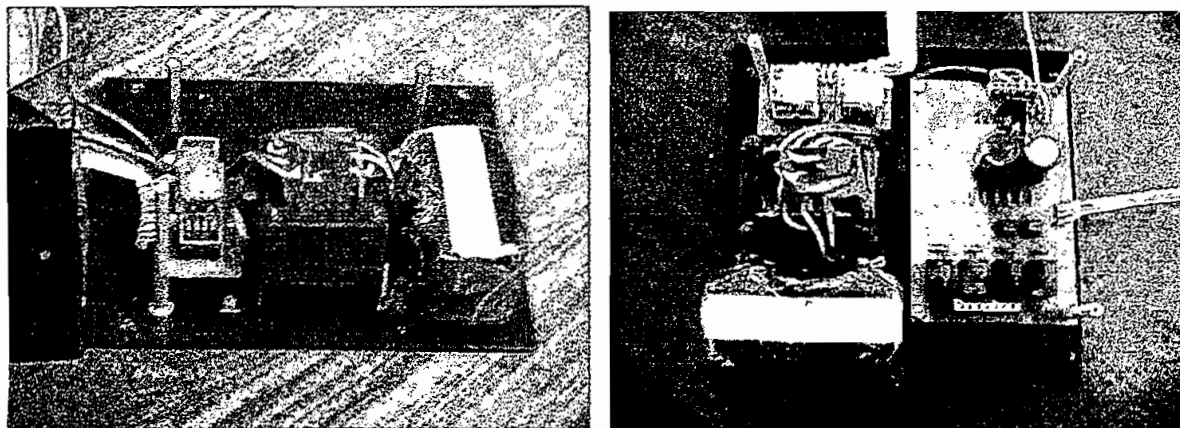


Gráf. 22. Tarjeta central de procesamiento.

4.4 MONTAJE DEL PROTOTIPO.

4.4.1. MONTAJE DE LA TARJETA DE POTENCIA.

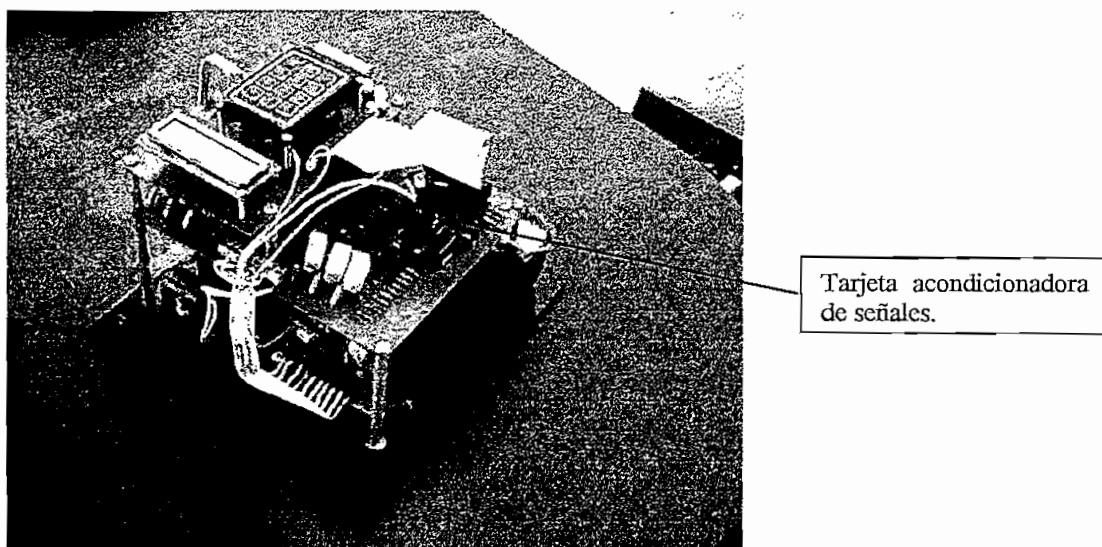
Antes de montar la tarjeta de potencia, se inserta la batería, el transformador y los relés de mando para las señales de fuente activa y voltaje en barras (Gráfico 24 abajo izquierda), sobre una base rectangular; junto a estos y a través de separadores la tarjeta de potencia se monta a un nivel adecuado de la base (Gráfico 24 abajo derecha), como se muestra en el gráfico respectivo:



Gráf. 24. Fotografía del montaje de la tarjeta de potencia.

4.4.2. MONTAJE DE LA TARJETA DEL CIRCUITO ACONDICIONADOR DE SEÑALES.

Sobre la tarjeta de potencia, se monta la tarjeta acondicionadora de señales, el Gráfico 25, muestra uno de los circuitos acondicionadores.

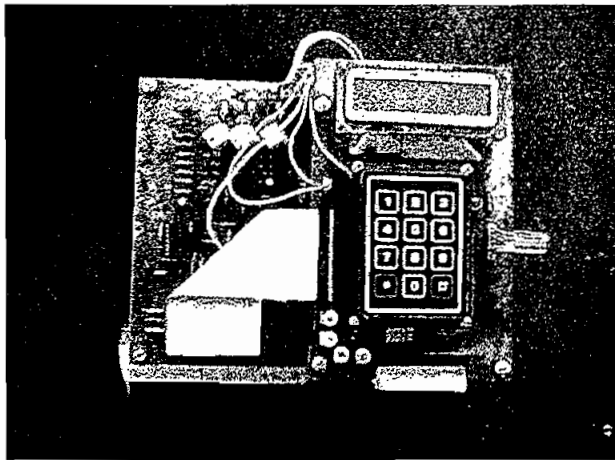


Gráf. 25. Fotografía del montaje de la Tarjeta acondicionadora de señales.

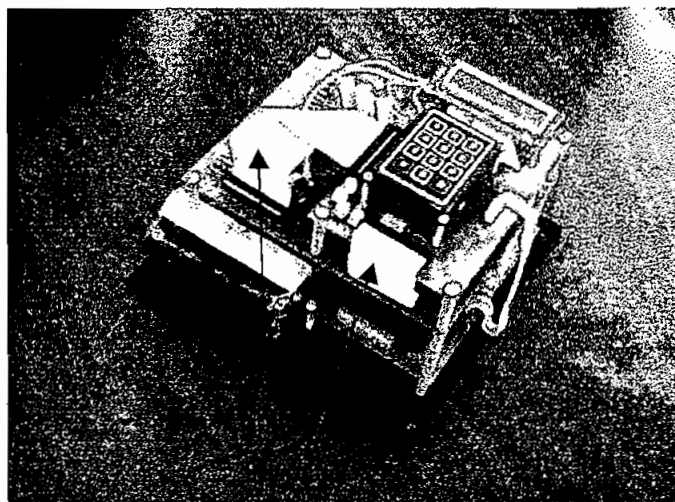
Se muestra también los terminales de entrada y el bus de señales de salida hacia la tarjeta central de procesamiento.

4.4.3. MONTAJE DE LA TARJETA DEL CIRCUITO CENTRAL DE PROCESAMIENTO.

La Tarjeta central de procesamiento (Gráficos 26), se monta sobre la tarjeta acondicionadora de señales a través de separadores. En las fotografías se puede observar el display y el teclado montados sobre la tarjeta central de procesamiento y conectada esta tarjeta a las demás a través de los buses de señales respectivos.



Gráf. 26. Fotografía del montaje de la Tarjeta central de procesamiento.

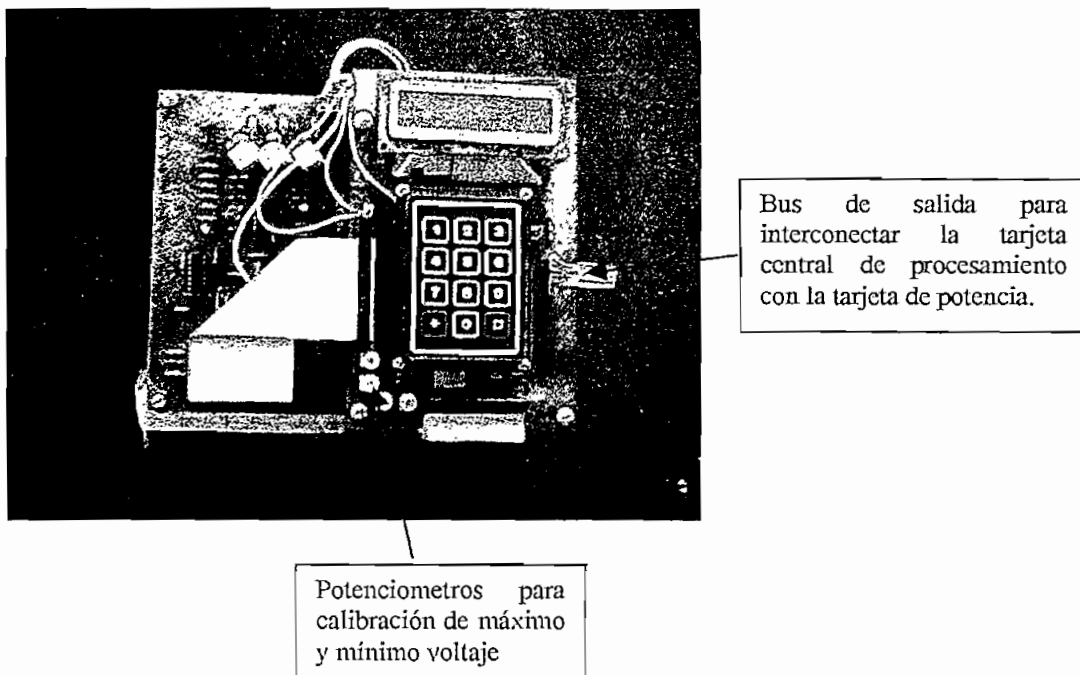


Buses de conexiones de entrada a la tarjeta central de procesamiento.

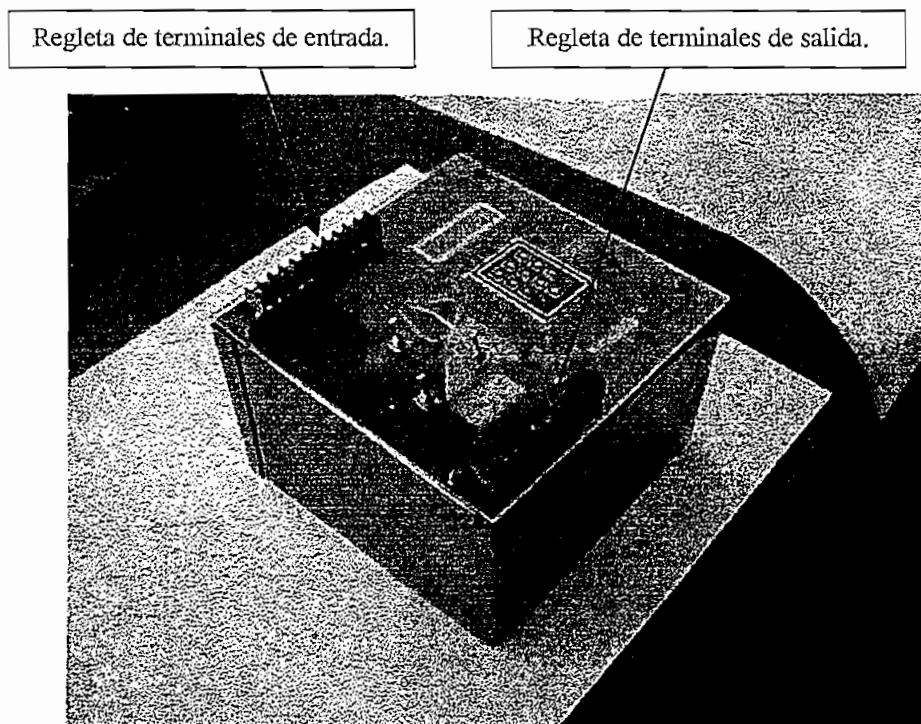
Gráf. 27. Fotografía del montaje de la Tarjeta central de procesamiento.

En el gráfico 27 se puede observar también los buses que conectan las señales de salida de la tarjeta acondicionadora de señal tanto de fuente de Normal como de fuente reserva y la tarjeta central de procesamiento.

En el gráfico 28, se muestra la tarjeta central de procesamiento, donde se puede observar los potenciómetros de calibración de los niveles de máximo y mínimo voltaje tanto de fuente de Normal como de fuente reserva. Adicionalmente se observa el conector de salida de la tarjeta central de procesamiento, el mismo que une a esta tarjeta con la de potencia mediante un bus de 6 líneas, para así acondicionar la salida a través de los optoacopladores y relés de salida.



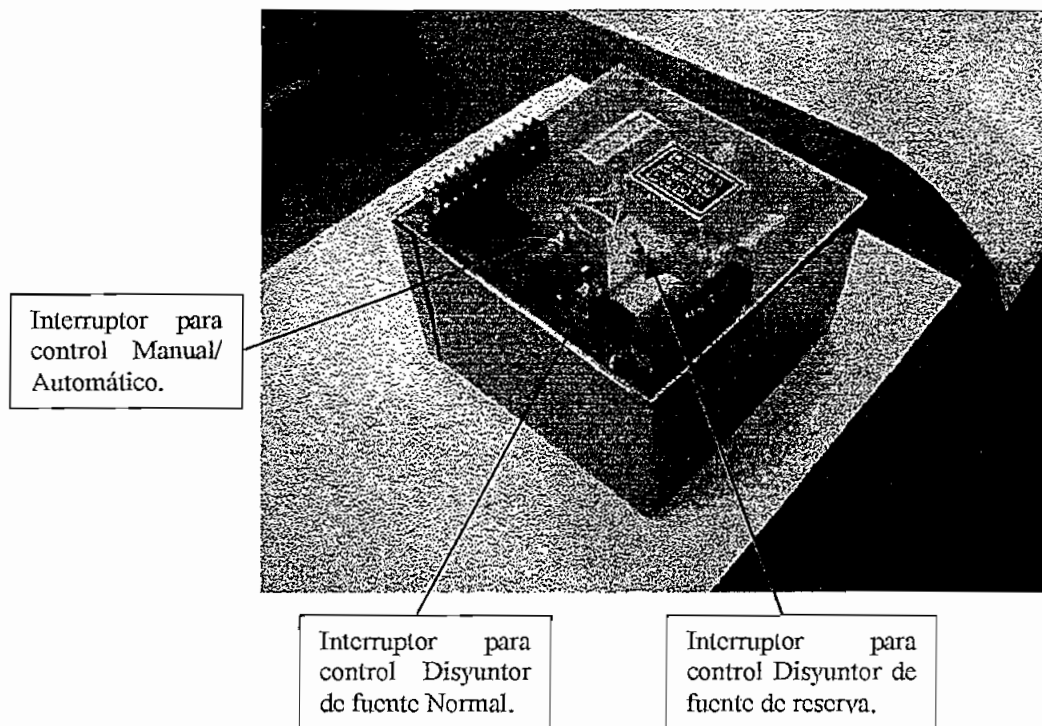
Gráf. 28. En la fotografía, se muestra los potenciómetros para calibración de mínimo y máximo voltaje.



Gráf. 29. En la fotografía, las regletas para la entrada y salida de señales del prototipo.

4.4.4. MONTAJE DEL EQUIPO COMPLETO.

Todo el prototipo se monta sobre una caja abierta de tal manera que permita la fácil implantación del prototipo. En el gráfico 29 se observa la tapa superior del prototipo, la misma que es una placa de acrílico en la que se ha realizado un orificio para tener acceso al teclado. Para el acceso tanto a las entradas como a las salidas del prototipo se tiene dos regletas de terminales. Se incluye adicionalmente 3 switches empleados para seleccionar el modo de trabajo ya sea manual o automático y control de los dos disyuntores principales el modo manual (Gráfico 29).



Gráf. 29. En la fotografía, se muestra los interruptores para selección de modo manual/automático y manejo de los disyuntores de fuente normal y reserva en modo manual.

Finalmente, el prototipo tiene un peso de 9.63kg, cuyas dimensiones son de 24cm de largo x 24 cm de ancho y 18cm de alto.

5.1 ANÁLISIS DE COSTOS.

5.1.1. COSTO DEL PROTOTIPO.

5.1.1.1. Costo en elementos y materiales.

En la Tabla 4. Se presenta un listado en el que se detallan los elementos empleados en el prototipo así como el costo de los mismos.

Cant.	ELEMENTO	DESCRIPCION	PRECIO U. (USD)	TOTAL (USD)
66	RESISTENCIA	RESISTENCIA ¼ W 5%TOL.	0.015	1
8	RESISTENCIA	RESISTENCIA DE PRESICION ¼ W	0.12	0.96
6	RESISTENCIA	POTENCIA 3.9K 5W	0.54	3.22
4	POTENCIÓMETRO	500k ¼ W	0.29	1.16
2	POTENCIOMETRO	PRESICIÓN 500k	0.4	0.8
1	POTENCIOMETRO	10k ¼ W	0.27	0.27
34	DIODO	1N4007 2A	0.04	1.36
8	DIODO	1N4140 ECG519	0.08	0.24
2	DIODO ZENER	24V 1W	0.12	0.24
1	LED	COLOR ROJO	0.15	0.15
3	BAQUELITA	SIN PERFORAR	2.25	6.75
3	FOTOGABADO		2	6
2	REGULADOR	5V	0.20	0.4
6	VARISTORES	120v	0.72	4.32
2	FILTRO	0.47 uf 50V	0.056	0.12
2	CONDENSADOR	0.0047uF 472K 50V	0.12	0.24
2	FILTRO	47uF 35V	0.048	0.1
2	FILTRO	100 uf 50V	0.12	0.24
2	FILTRO	4700 uf 50V	3.88	7.76
2	CONDENSADOR	22 uf 50V	0.04	0.08
3	OPERACIONAL	LM324	0.3	0.9
6	OPTOACOPLADOR	ECG 3086	4.75	28.5
3	BORNERA	3 TERMINALES	0.7	2.1
10	BORNERA	2 TERMINALES	0.6	6
2	REGLETAS	1 FILA 50 A	2	4
1	RELE	110Vac	3.16	3.16
1	RELE	220Vac	3.57	3.57
5	RELE	12VDC	1.20	4.80
1	PULSADOR	DE UNA VIA	0.62	0.62
3	INTERRUPTORES	1 POLO DOBLE TIRO 120V 3A	1.75	5.25
35	ESPACIADORES	ALUMINIO AUTORROSCABLES	0.35	12.25
4	TRANSISTOR	123 AP NPN	0.08	0.32
2	TRANSISTOR	ECG288 PNP	0.232	0.464
3	ZOCALO	7 PINESXLADO	0.068	0.204
6	ZOCALO	4 PINESXLADO	0.06	0.36

1	ZOCALO	40 PINES	1.1	1.1
6	CONECTOR	1 FILA 2 PINES HEMBRA	0.23	1.38
1	POSTE	1 FILA 50 PINES MACHO	0.7	0.7
4	POSTES	2 FILAS 50 PINES MACHO	1	4
4	CONECTOR	2 FILAS 50 PINES HEMBRA	0.8	3.2
1m.	FLAT	CABLE PLANO DE 40 HILOS	1.7	1.7
1	MICROPROCESADOR	PIC16F877	13	13
1	TECLADO	4X3	7	7
1	DISPLAY	AND671GST	18	18
8	PERNOS	½" M6	0.2	1.6
1	ACRÍLICO	24X24	1.2	1.2
1	MÓDULO	METÁLICO 24X24X15 AZUL	10	10
1	TRANSFORMADOR	220V / 17V / 10V 2A	8	8
1	BATERÍA	9.6V 1.7A/H	20	20

VALOR (USD):		198.788
12% IVA (USD):		23.85
TOTAL (USD):		222.64

Tabla 4. Listado de elementos y costos del prototipo de transferencia.

5.1.1.2. Costo del diseño e implementación

Para el estudio, diseño e implementación fueron necesarias 45 semanas, lo que da 3600 horas hombre (H/H) con dos personas 8 horas de trabajo; suponiendo un trabajo real de aproximadamente el 40%, da un total de 1440 H/H.

Los ingresos a un estudiante egresado de Ingeniería sin experiencia esta alrededor de \$ 0.25 por H/H trabajada, lo que daría un costo total de diseño e implementación de \$ 360.

Por lo que el valor del prototipo es de **\$ 577.27**; hay que notar que para el segundo equipo se tendría un costo de implementación de \$80, ya que se elimina el tiempo de investigación y diseño, quedando únicamente el tiempo necesario para la implementación y pruebas, dando así un valor total de **\$ 297.27**; si se implementaran 10 equipos se tendría un valor unitario de **\$ 220**, ya que los elementos y materiales disminuyen su valor al comprarlos al por mayor en alrededor de un 20%, disminuyendo también el costo del diseño e implementación en un 40%.

Estos serían los valores reales del equipo sin tomar en cuenta la ganancia del producto, lo cual dependerá de las políticas de la institución.

5.1.2. ANALISIS COMPARATIVO CON EQUIPOS SIMILARES.

Las cotizaciones de equipos que cumplen funciones similares al prototipo se muestran en el anexo 5, estos en esencia son equipos analógicos cuyo manejo de señales y parámetros eléctricos son a través de elementos electromecánicos y electrónicos, el prototipo emplea para el control básicamente un microprocesador que ofrece una facilidad para adaptarlo a esta aplicación en particular.

Los equipos analógicos realizan una revisión de los parámetros de voltaje, efectuando la transferencia a la pérdida de tensión en cualquiera de las tres fases o ausencia total de voltaje, con la opción de incluir módulos para supervisar mínimos y máximos de voltaje e inversión de fase, para supervisar la frecuencia se necesita un módulo externo. El prototipo en cambio, monitorea todos los parámetros eléctricos e incluye un medidor de frecuencia en un solo modulo.

En los equipos analógicos, el establecimiento de los tiempos de transferencia y retransferencia prácticamente se realizan a través de potenciómetros. En el prototipo los tiempos son establecidos a través de un teclado, el diálogo con el usuario se logra empleando un display.

En cuanto a los standards de cajas y conectores de los módulos de transferencia, se puede decir que, cada fabricante posee libertad en el diseño, y está en función de los requerimientos de expansión de los módulos de voltaje y frecuencia y de conexión de los disyuntores (motoreductores). En el anexo VI se encuentran algunos tipos de cajas y conectores más utilizados.

Con respecto a costos, el prototipo es más económico que los existentes en el mercado, esto le hace competitivo cuando se requiere adaptar nuevas tecnologías a un sistema de transferencia existente.

5.2 CONCLUSIONES.

- Con el conocimiento de los diferentes sistemas de transferencia de energía, se ha diseñado e implementado un prototipo que cubre las necesidades de monitoreo y control de dos fuentes diferentes de energía eléctrica y cuya funcionalidad es la de mantener una alimentación constante de fluido eléctrico a cualquier tipo de carga trifásica a 220Vac 60 Hz, mejorando con ello el tiempo de reposición del fluido de energía eléctrica en forma automática ante cualquier falla del sistema eléctrico principal, lo cual disminuye en último las pérdidas en los sistemas productivos y molestias a los usuarios.
- El prototipo monitorea constantemente a las fuentes de energía eléctrica principal o en su defecto a la fuente de respaldo, para asegurar que los parámetros eléctricos de voltaje y frecuencia, así como también la secuencia de fases, sean los más adecuados, con ello se asegura el correcto funcionamiento de cualquier tipo de cargas, ya sean eléctricas, electromecánicas o electrónicas.
- Dentro de los propósitos más relevantes en el diseño del prototipo se encuentra la utilización de elementos microprocesados, como una necesidad de aprendizaje de nuevas tecnologías, es que se emplea un microcontrolador PIC 16F877 que resulta ser más versátil y robusto que los microprocesadores comunes, haciendo del diseño del hardware y software más compacto y sencillo.
- Al Incorporar al prototipo dispositivos periféricos, se establece una comunicación con el usuario, lográndose por este medio un conocimiento del estado del sistema paso a paso y en todo momento.
- Comparando el monitor desarrollado en el presente trabajo con los equipos de similares características, se destaca claramente que el costo de

prototipo, se encuentra muy por debajo inclusive de un equipo estándar, que no cuentan con monitoreo de parámetros como voltaje máximo y mínimo, inversión de fase y frecuencia, efectuando únicamente un control por pérdida de fase o por corte de energía eléctrica. Esto confirma sin lugar a dudas que el presente trabajo podría ser comercializado a cualquier nivel industrial con una importante utilidad hacia la EPN.

5.3 RECOMENDACIONES.

- El equipo está diseñado para trabajar ininterrumpidamente, siempre que el sistema en el cual se instale posea todas las características señaladas en el Capítulo I de este trabajo, de no ser así será necesario proveerle al sistema de esos requerimientos adaptando las tecnologías existentes en el mercado; todo esto debe contar con un estudio costo – beneficio para obtener la mejor solución.
- Como se describió anteriormente, las salidas del monitor son contactos de relé, por lo que es necesario realizar un circuito adicional para controlar el funcionamiento de los motoredutores de los disyuntores principales, lo cual dependerá del tipo de mecanismo de accionamiento y de las características del sistema.
- El prototipo requiere de mínimo mantenimiento, el técnico a cargo debe efectuar tan solo una revisión completa del equipo una vez cada año, sin embargo es necesario realizar pruebas de funcionalidad cada 6 meses para asegurar el correcto funcionamiento de todo el sistema de transferencia automática.

- Si el monitor no es utilizado por más de 6 meses es necesario realizar una recarga de la batería de soporte antes de ponerlo en funcionamiento.
- De lo que se observa, los nuevos dispositivos microprocesadores PICs que existen en el mercado obligan a los diseñadores, a contar con conocimientos básicos de estos, porque ello permite adaptar nuevas tecnologías a los sistemas existentes en el país; en ese sentido hay que reforzar estos requerimientos con los respectivos planes de estudio y la implementación de prácticas que vayan en ese sentido.

5.4 BIBLIOGRAFIA.

- 30-800 Amp Series R38 Automatic Transfer Switch; **Operation and Installation Manual**; KOLHER Transfer Switches; Wisconsin; USA; 1983; págs. 1-6.
- Service Manual Cummins Generator Set; **Specifications**; Cummins Engine Company, Inc., Columbus; Indiana; USA; 1974; págs. 1-7.
- Service Manual Cummins Generator Set; **Schedule Maintenance**; Cummins Engine Company, Inc., Columbus, Indiana, USA. 1974; págs 1-2.
- Service Manual Cummins Generator Set; **Set up Procedure**; Cummins Engine Company, Inc., Columbus, Indiana, USA. 1974; págs 1-13.
- Service Manual Cummins Generator Set; **Basic Instruction**; Cummins Engine Company, Inc., Columbus, Indiana, USA. 1974; págs. 1-15.
- Picmicro Devices; **Datasheet PIC16F877**; Microchip Technology Inc.; USA; 1999; Capítulos I, II, III, V y VI.
- Microcontroladores <<PIC>>; **Diseño práctico de Aplicaciones**; Angulo Usategui, José; MacGraw-Hill; Madrid, España, 1998. Capítulo I, II y VI.
- PIC'n Up The Pace; **PIC16/17 MICROCONTROLLER APPLICATIONS GUIDE**; Versión 1.0; Benson David; Square Electronics Publisher; Kelseyville CA; USA; 1997; págs. 51-124.

CAPÍTULO VI

ANEXOS

**ANEXO I: MANUAL DE OPERACION E INSTALACION
DE UN SISTEMA DE TRANSFERENCIA .**

ANEXO II: SET DE INSTRUCCIONES DEL PIC 16F877.

**ANEXO III: ESPECIFICACIONES DE LOS
COMPONENTES.**

ANEXO IV: MANUAL DE USUARIO.

**ANEXO V: COTIZACIONES DE MONITORES DE
TRANSFERENCIA.**

**ANEXO VI: ESPECIFICACIONES DE CAJAS Y
CONECTORES.**

ANEXO I

**MANUAL DE OPERACION E INSTALACION
DE UN SISTEMA DE TRANSFERENCIA .**

30-800 Amp
Series R38™
Automatic Transfer Switch

Operation and
Installation
Manual

KOHLER
Transfer Switches

© Kohler Company, 1983. All Rights Reserved.

Introduction

Function

An Automatic Transfer Switch is an emergency device used for transferring critical loads from a normal (preferred) source to an emergency (standby) source of power. This transfer automatically occurs when the normal source voltage fails or is substantially reduced, and the emergency source voltage has reached an acceptable level.

Upon normal source failure, the Automatic Transfer Switch signals the start of the generator set. The Automatic Transfer Switch continuously senses for the presence of an acceptable normal source, and will retransfer the load to the normal source after it has been restored to an acceptable level. After retransfer of the load, the start signal from the Automatic Transfer Switch is cancelled and the generator set is allowed to shut down.

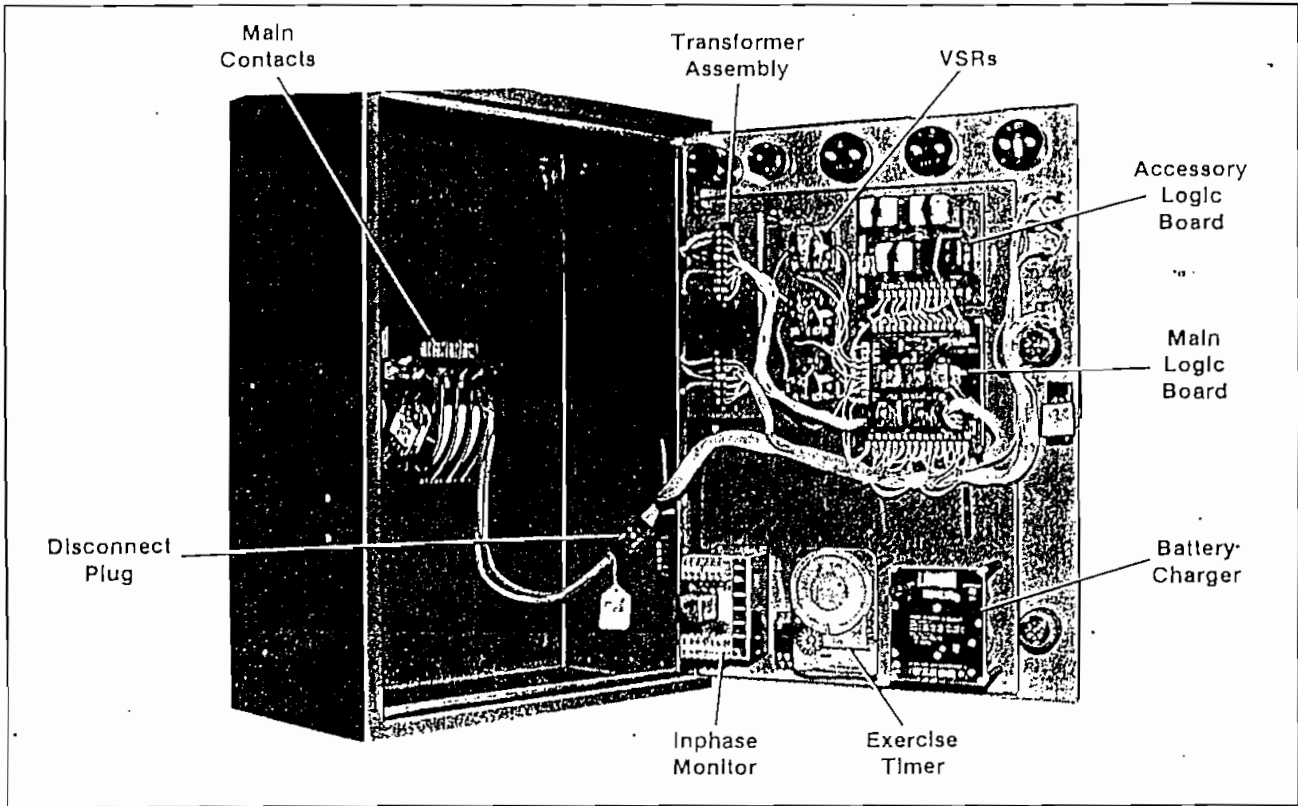


Figure 1. Typical Automatic Transfer Switch

Ratings

The rating label is prominently affixed to the Transfer Switch. Data relating to each specific switch is included on the nameplate. Long and trouble-free equipment life is assured by using the switch within the limits shown on the rating label and nameplate.

Figure 2 shows the location of the Automatic Transfer Switch in the system. The switch should be as close as possible to the critical electrical loads connected to it.

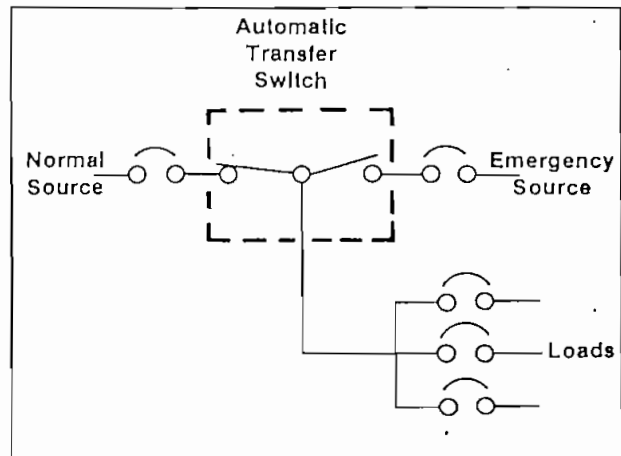


Figure 2. Transfer Switch Connection

Installation

Kohler Transfer Switches are factory wired and tested. Installation simply requires mounting, and connection of service cables and auxiliary control circuits. Do not remove protective packing until ready for complete installation. Protect switch at all times from excessive moisture, construction grit, and metal chips.

Unpacking

Carefully unpack or uncrate switch and check for damage. Report any damage immediately to the Kohler Distributor.

Any lifting devices must be attached to the switch mounting holes only. Do not lift Transfer Switch at any other points. Protect arc barriers at all times from impact.

Mounting

The Transfer Switch must be mounted vertically to a rigid supporting structure. Level all mounting points by using flat washers behind holes to avoid forced distortion of switch. Enclosed switches have the Control Panel mounted on the cabinet door. For open type switches, mount the Control Panel to the right of the Transfer Switch, preferably on the inside surface of the enclosure door. See Installation Drawings for open switch mounting dimensions and spacing requirements.

CAUTION

De-energize the normal source branch to be connected to the Transfer Switch before making any line or auxiliary circuit connections.

Line Connections

Wiring Diagrams are furnished at the back of this manual. One diagram is for 3 pole Transfer Switches and the other is for 2 pole Transfer Switches. Two Harness Wiring Diagrams are furnished to show actual point-to-point wiring. A 3 pole and a 2 pole are provided.

All conductors should enter enclosure adjacent to the Transfer Switch terminals. Protect the Transfer Switch from metal chips and construction grit at all times. Standard terminal lugs are solderless screw type and will accept the conductor sizes listed on the Installation Drawing.

Connect source and load conductors to clearly marked Transfer Switch terminal lugs. Remove surface oxides from conductors by cleaning with wire brush. When aluminum conductor is used, apply joint compound to conductor. Tighten conductor and carefully wipe away excess compound.

Do not run cables behind the Transfer Switch. Cables can be bundled to the side of the switch. Maintain proper electrical clearance between the live metal parts and grounded metal. Use cable spacers provided, on 70, 104 and 150 Amp, 600 Volt class switches. Spacers are not required on 240 Volt class switches.

All internal connections are made at the factory. The Transfer Switch and the Control Panel each have their own wire harness. The two harnesses are joined together by the In-Line Disconnect Plug. The plug is already engaged on enclosed Automatic Transfer Switches. For open type switches, the plug must be engaged after installation is completed.

Auxiliary Connections

Connect auxiliary circuit wires to appropriate Control Panel terminals as shown on the appropriate diagram. External circuits can include generator set start signal, auxiliary contacts, signal lights, and Test Switch. The Test Switch is already installed on enclosed Automatic Transfer Switches. For open type switches, the Test Switch is supplied loose.

Note any Optional Accessories that may have been furnished on this switch, and make auxiliary connections if necessary.

Functional Test

Read and understand all instructions and labels affixed to the Automatic Transfer Switch. Note any Optional Accessories that may have been furnished on this switch, and review their operation. See "Accessories". The following Manual Operation must be checked before proceeding to Electrical Operation.

WARNING

SHOCK HAZARD! De-energize both normal and emergency sources before proceeding!

Manual Operation

A detachable manual operator handle is provided on the Transfer Switch for maintenance purposes only. Select the appropriate switch amperage size and follow directions for installing the handle. See Figures 3-5.

Move the installed handle up and down to manually operate the Transfer Switch. The switch should operate smoothly without binding. Return the Transfer Switch to the Normal position. Remove manual operator handle and store it on the Transfer Switch in the place provided.

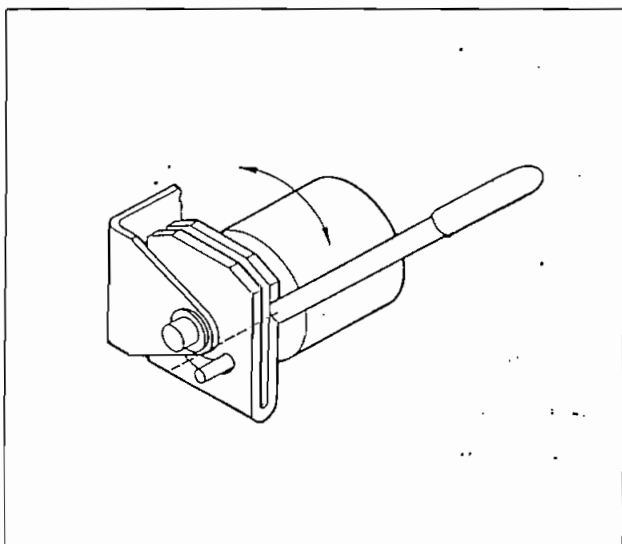


Figure 3. 30-150 Ampere

Insert manual handle between pivot and offset pin.

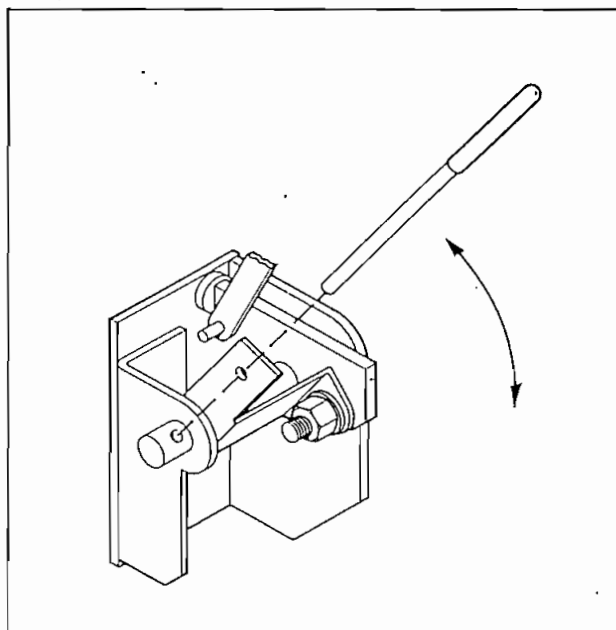


Figure 4. 225-400 Ampere

Insert manual handle in shaft hole as shown.

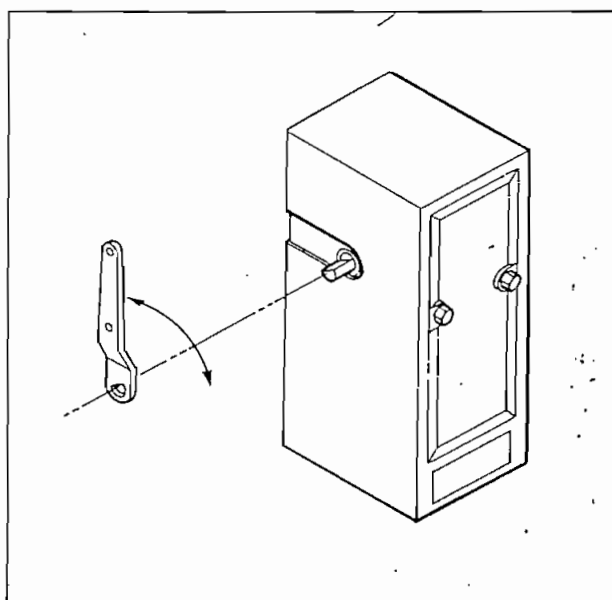


Figure 5. 600-800 Ampere

Insert manual handle into pivot shaft extension, left side of operator.

Electrical Operation

First check Transfer Switch nameplate for rated voltage. It should be the same as the normal and emergency line voltages. The Transfer Switch should be in the Normal position. The following procedure will check the electrical operation of the Automatic Transfer Switch.

WARNING

SHOCK HAZARD! The Transfer Switch will now be energized. Proceed with care!

1. Close normal source circuit breaker.
2. Use an accurate voltmeter to check phase-to-phase and phase-to-neutral voltages present at the Transfer Switch normal source terminals.
3. Close emergency source circuit breaker.
4. Manually start the generator set.
5. Use an accurate voltmeter to check phase-to-phase and phase-to-neutral voltages present at the Transfer Switch emergency source terminals.
6. If necessary, adjust the voltage regulator on the generator set according to the manufacturer's recommendations. The Transfer Switch will respond only to rated voltage and frequency specified on the nameplate.
7. Shut down the generator set, then put starting control in AUTOMATIC position.
8. Place door-mounted Auto-Test Switch in TEST position, the generator set starts and runs. This should happen within 15 seconds.
9. The Transfer Switch will operate to the emergency position. If accessory 1A is used, the transfer will occur after a time delay (up to 60 seconds) depending upon the setting, Time Delay Normal to Emergency (TDNE).
10. Place the selector switch in the AUTO position. The Transfer Switch will operate back to normal after time delay (up to 30 minutes) if Accessory 3C Time Delay Emergency to Normal (TDEN) is used.
11. Acc. 4C Time Delay Engine Cooloff (TDEC) allows the engine to continue to run for an additional unloaded running time (up to 30 minutes).

This completes the functional test of the automatic Transfer Switch. The generator set starting control should be left in the AUTOMATIC position.

General Maintenance

Reasonable care in preventive maintenance will insure high reliability and long life for the Automatic Transfer Switch.

Operate Transfer Switch at Least Once a Month. Use the Test Switch to check the electrical operation of the Transfer Switch. Because the Test Switch only simulates failure of the normal source, service is interrupted only during the actual transfer of the load.

Keep Automatic Transfer Switch Clean. During installation protect the switch from construction grit and metal chips. Once a year brush and vacuum away any excessive dust accumulation.

Maintain Transfer Switch Lubrication. The Transfer Switch has been properly lubricated, and under normal operating conditions no further lubrication is required. Renew factory lubrication if the switch is subjected to abnormal operating conditions. Relubricate the operator if the TS coil is replaced.

Inspect Main Current Carrying Contacts. Once a year de-energize all sources, then remove barriers to check condition of contact material. Replace contacts when pitted or worn excessively.

Troubleshooting

WARNING

SHOCK HAZARD! The Automatic Transfer Switch is energized; proceed with care!

Note any Optional Accessories that may have been furnished on this switch, and review their operation. See "Accessories."

GENERATOR SET DOES NOT START WHEN TEST SWITCH IS OPERATED.

1. Check Operation. Make sure the Test Switch is placed in TEST position.
2. Check Generator Set Start Switch. Make sure switch is in AUTOMATIC position. Make sure batteries are charged and connected.
3. Check Wiring. Make sure start signal wires from generator set controller are connected to terminals 3 and 4 on the contactor. See "Wiring Diagram."
4. Check Single Circuit. Disconnect and tape engine start wires. Connect ohmmeter between terminals 57 and 58 on main logic board. Reading should indicate an open circuit. Place Test Switch in TEST position. After Time Delay Engine Start (TDES) operates, ohmmeter should indicate a closed circuit.

NOTE

Engine start contacts and circuit may be disabled by removing wires from terminals 57 and 58 at main logic board.

TRANSFER SWITCH DOES NOT RETRANSFER THE LOAD AFTER NORMAL RETURNS OR AFTER TEST SWITCH IS PLACED IN AUTO POSITION.

1. Check Operation. Make sure at least 30 minutes have passed to allow for time delay to operate if this accessory is used.
2. Check Normal Source Voltage Levels. This reading can be taken on the transformer assembly terminals. On a 3-phase system, voltmeter should read phase-to-phase voltage between terminals NA and NB, NA and NC, NB and NC. On a 1-phase system, voltmeter should read system voltage between terminals NA and NC.
3. Check Low AC Voltage Circuits. Check voltage on transformer secondaries. On 3-phase systems voltage at T2-T3 (should be 24 Volts), with 12 Volts at T1-T4 and T1-T5. No voltage at these points indicates a defective transformer. If these voltages are correct, check the circuit board voltages, at terminals 62-S3 — 24 Volts 62-63 — 12 Volts. No voltage at these points indicates interconnection harness problems.

WITH GENERATOR SET RUNNING, TRANSFER SWITCH DOES NOT TRANSFER THE LOAD TO EMERGENCY.

1. Check Operation. Make sure at least sufficient time has passed to allow for time delay on transfer to emergency to operate if this accessory is used.
2. Check Engine Controls. Check generator output frequency and voltage. Output should be at least 90% of nominal voltage and 95% of nominal frequency. Make sure generator output circuit breaker is closed.
3. Check Wiring. Voltmeter should read phase-to-phase voltage between Transfer Switch terminals EA and EC, and also between terminals EA and EC on transformer assembly.
4. Check Low Voltage Circuit. With the proper voltage on the transformer primaries, check the secondary voltage at T6-T7 (should be 24 AC Volts). If this voltage is correct, check the circuit board voltage at terminals 63-67, 12-VAC; 63-55, 12-VDC. No voltage here indicates interconnection harness problems.

TRANSFER SWITCH RETRANSFERS THE LOAD, BUT GENERATOR CONTINUES TO RUN.

1. **Check Operation.** Make sure that sufficient time has passed to allow for time delay (emergency to normal) to time out if this accessory is used.
2. **Check Engine Controls.** Make sure generator set starting switch is in AUTOMATIC position.
3. **Check Signal Circuit.** Disconnect and tape wires to terminals 57 and 58 on main logic board. Connect ohmmeter between these terminals; reading should indicate an open circuit.

If the problem is isolated to signal circuits on the Control Panel of the Transfer Switch, call your local Kohler Distributor.

Sequence of Operation

Note any Optional Accessories that may have been furnished on this switch, and review their operation. See "Accessories".

Normal Source Failure

Load transfer to the emergency source automatically begins when the voltage sensing relays (VSRs) detect reduced voltage or total loss of the normal source. A VSR will de-energize whenever the voltage level falls below the pre-set dropout point. An under-voltage condition on any phase of a three-phase system, is detected by the VSRs.

When any VSR de-energizes, signaling a failure, relays NR and NR1 are de-energized.

A contact on the NR1 relay signals the generator set to start. When the emergency source is accepted by the emergency relay EFR it becomes energized and closes the circuit to relay ER.

ER relay energizes and the TS coil is energized, the Transfer Switch operates, and all switch contacts (mains,

controls auxiliaries) reverse position. The Transfer Switch is now supplying the load from the emergency source.

The switch will remain in this position until the normal source is restored.

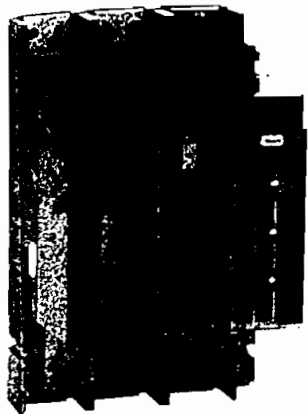
Normal Source Restoration

Load retransfer to the normal source automatically begins when the VSRs detect restoration of the normal source. The voltage level must rise above the present pick-up point on all phases before the relays will accept the normal source again.

When the normal source is accepted by the VSRs, NR and NR1 relays energize. The TS coil is energized, the Transfer Switch operates, and all switch contacts (mains, controls, auxiliaries) reverse position. The Transfer Switch is now supplying the load from the normal source.

The de-energization of relay NR1 signals the engine-driven generator to shut down. All circuits are reset for any future normal source failure

mando eléctrico para Compact C801 a C1251



Compact C801N con mando eléctrico tipo T

Los Compact C801 a C1251 admiten un mando eléctrico adaptable en la cara frontal, que puede ser de dos tipos:

- mando eléctrico estándar, tipo T ;
 - mando eléctrico de cierre rápido, para los sincrocoplamientos, tipo TS.
- Todas las informaciones que figuran en los interruptores automáticos permanecen visibles y accesibles, incluidas las regulaciones y señalizaciones de las unidades de disparo. Se conservan el seccionamiento con corte plenamente aparente, así como el doble aislamiento en la cara frontal.

Aplicaciones

- mando eléctrico local, mando centralizado, automatización de la distribución ;
 - inversión de redes normal/emergencia o basculamiento a una red alternativa para optimizar el costo de la energía;
 - desconexión/reconexión de cargas para optimizar el costo de la energía ;
 - sincrocoplamiento (con el tipo TS).
- Funcionamiento automático**
- apertura y cierre mandados por órdenes eléctricas impulsionales o mantenidas;
 - rearme automático después de disparo voluntario (por MN o MX) según el cableado estándar;

- rearme manual obligatorio después de disparo por defecto eléctrico (cableados especiales posibilitan la realización de un rearme voluntario a distancia).

Funcionamiento manual (tipo T)

- paso a modo manual al abrir la tapa transparente;
- apertura, cierre y rearme mediante empuñadura de tres posiciones;
- enclavamiento en posición O por candados.

Instalación y conexionado

- el aparato conserva todas las posibilidades de instalación (fijo, seccionable) y de conexión;
- conexión bajo la tapa mediante regleta de bornes integrada, para cables de sección hasta 2,5 mm² (14 AWG).

Accesorios

- cerradura para enclavamiento en posición O (en el Tipo T) ;
- un contacto SDE permite el rearme a distancia.

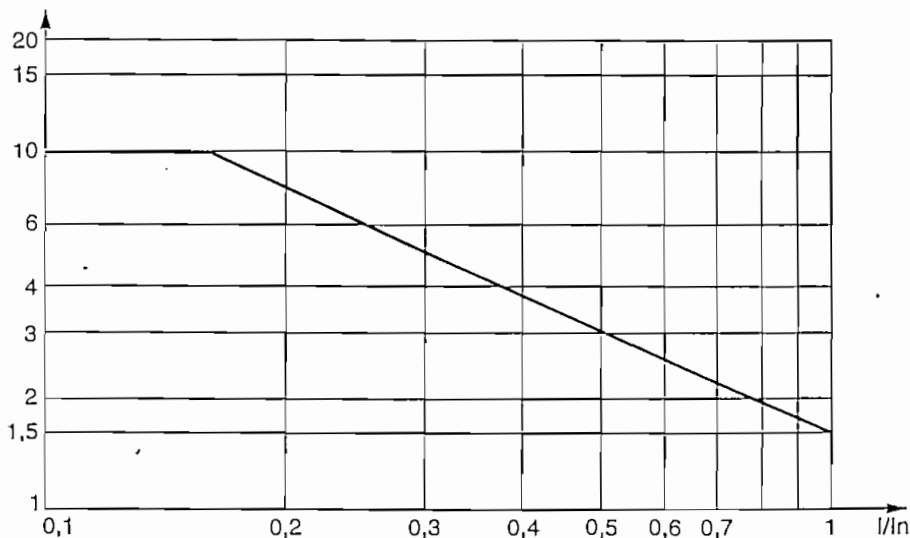
Características

mando eléctrico		Tipo T		Tipo TS801/1001/1251 (para sincrocoplamiento)	
tiempo de respuesta (ms)	apertura	500		1500	
	cierre	400		60	
cadencia de maniobra (ciclos/minuto máximo)		2		2	
tensión de mando (V)	CC	24 - 48/60 - 110/125 220/250		24/30 - 110/125	
	CA 50/60 Hz	110/127 - 220/240 380/415 - 440/480		110/127 - 220/240	
consumo	CC (W)	apertura	500		400
		cierre	500		220
	CA (VA)	110 a 240 V		380 a 480 V	110 a 240 V
		apertura	750	1000	400
cierre	750	1000	220		

resistencia eléctrica

(interruptor automático + mando eléctrico : en miles de ciclos OC IEC 947-2, a 440 V, con $\cos \varphi = 0,8$).

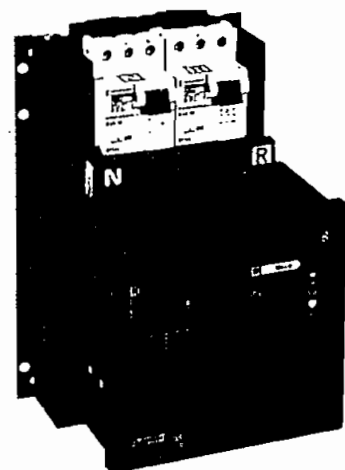
La resistencia eléctrica a 660 V es la resistencia eléctrica a 440 V multiplicada por 0,7.



inversores de red por telemando

elección de la opción automatismo (continuación)

automatismo BA



El automatismo BA permite realizar junto con interruptores automáticos Compact NS una transferencia automática de redes simple (basculamiento de una red a otra en función de la presencia de tensión UN sobre la red «Normal»)

Características eléctricas

Alimentación por la platina de mando auxiliar ACP. La tensión de alimentación debe ser la misma que para la platina ACP, la IVE y los telemandos. Si esta tensión de alimentación es idéntica a la tensión red, la alimentación puede hacerse directamente por las redes principales «Normal» y «Emergencia». Si no, el uso de un transformador de aislamiento es imperativo.

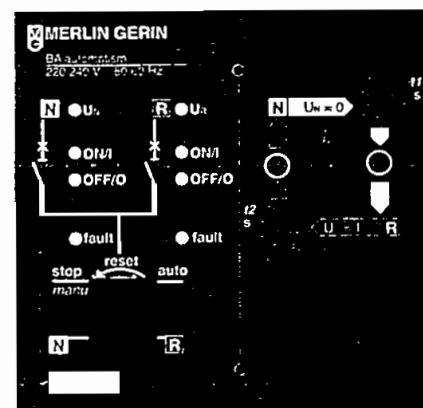
Tensión de mando

- 220 a 240 V 50/60 Hz;
- 380 a 415 V 50/60 Hz - 440 V 60 Hz

Funcionamiento

- un conmutador con 4 posiciones permite elegir:
 - funcionamiento automático,
 - marcha forzada en la fuente N («Normal»)
 - marcha forzada en la fuente R («Emergencia»)
 - parar (apertura de los interruptores automáticos «Normal» y «Emergencia»)
- ajuste de las temporizaciones en cara frontal
 - t1: 0,1...30s
 - t2: 0,1...240s;
- señalización del estado de los interruptores automáticos en cara frontal: abierto, cerrado, disparado por falla eléctrica

- una bornera integrada permite conectar las siguientes señales:
 - entradas:
 - orden de permutación voluntaria hacia la fuente R (ej.: señal EJP)
 - contacto de control suplementario (no efectuado por el automatismo). La transferencia a «Emergencia» se hará sólo si el contacto está cerrado (ej.: control de frecuencia de UR)
 - salidas:
 - señalización del funcionamiento en modo automático.
- Conexión a la bornera: ver p. 226
- la apertura del interruptor automático P25M de alimentación del automatismo por la fuente N permite testear el funcionamiento del automatismo BA simulando la ausencia de tensión UN. Ver detalle de las etapas de transferencia en página 89.

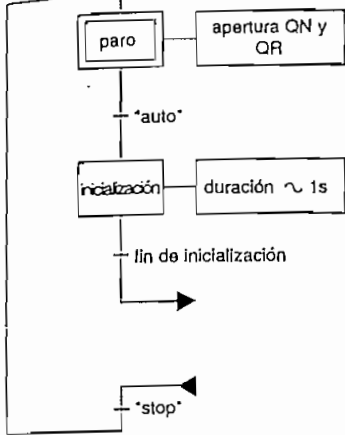


cara frontal del automatismo BA

Temporizaciones:

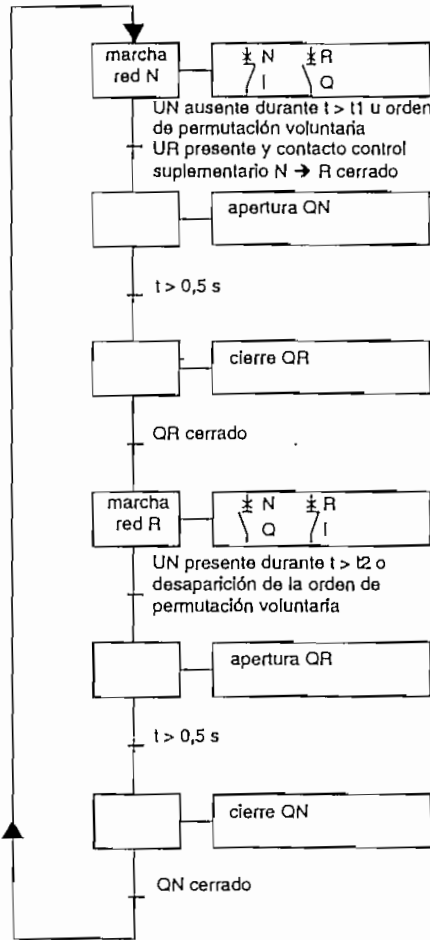
- ON: interruptor automático Compact con telemando en red «Normal»
- OR: interruptor automático Compact con telemando en red «Emergencia»
- t1: temporización antes de la apertura de ON si la tensión «Normal» UN desaparece,
- t2: temporización antes de la apertura de ON si la tensión «Normal» UN reaparece.

■ conmutador 4 posiciones en «stop»
(posición parar)

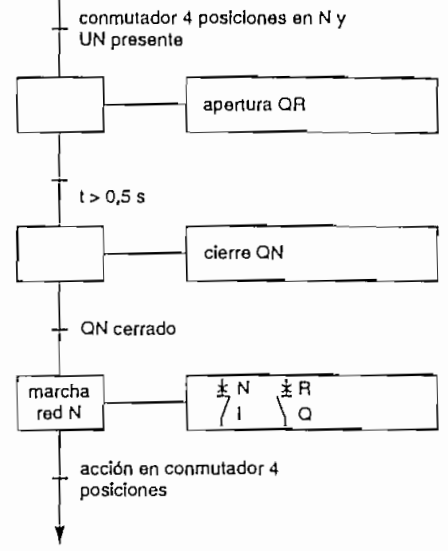


No es necesario poner el automatismo BA en posición «stop» para intervenir manualmente sobre los interruptores automáticos QN y QR. Cada interruptor automático retoma su estado inicial cuando su telemando está de nuevo programado en marcha automática.

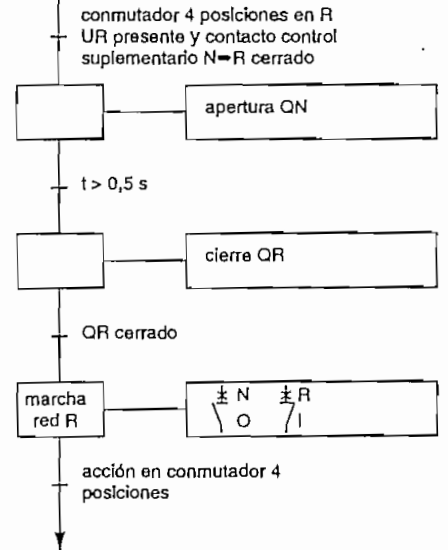
■ conmutador 4 posiciones en «auto»
(marcha automática)



■ conmutador 4 posiciones en «N»
(marcha forzada en red «Normal»)



■ conmutador 4 posiciones en «R» (marcha forzada en red «Emergencia»)



13.0 INSTRUCTION SET SUMMARY

Each PIC16CXXX instruction is a 14-bit word divided into an OPCODE which specifies the instruction type and one or more operands which further specify the operation of the instruction. The PIC16CXX instruction set summary in Table 13-2 lists byte-oriented, bit-oriented, and literal and control operations. Table 13-1 shows the opcode field descriptions.

For byte-oriented instructions, 'f' represents a file register designator and 'd' represents a destination designator. The file register designator specifies which file register is to be used by the instruction.

The destination designator specifies where the result of the operation is to be placed. If 'd' is zero, the result is placed in the W register. If 'd' is one, the result is placed in the file register specified in the instruction.

For bit-oriented instructions, 'b' represents a bit field designator which selects the number of the bit affected by the operation, while 'f' represents the number of the file in which the bit is located.

For literal and control operations, 'k' represents an eight or eleven bit constant or literal value.

TABLE 13-1 OPCODE FIELD DESCRIPTIONS

Field	Description
f	Register file address (0x00 to 0x7F)
w	Working register (accumulator)
b	Bit address within an 8-bit file register
k	Literal field, constant data or label
x	Don't care location (= 0 or 1) The assembler will generate code with x = 0. It is the recommended form of use for compatibility with all Microchip software tools.
d	Destination select; d = 0: store result in W, d = 1: store result in file register f. Default is d = 1
PC	Program Counter
TO	Time-out bit
PD	Power-down bit

The instruction set is highly orthogonal and is grouped into three basic categories:

- Byte-oriented operations
- Bit-oriented operations
- Literal and control operations

All instructions are executed within one single instruction cycle, unless a conditional test is true or the program counter is changed as a result of an instruction. In this case, the execution takes two instruction cycles with the second cycle executed as a NOP. One instruction cycle consists of four oscillator periods. Thus, for an oscillator frequency of 4 MHz, the normal instruction execution time is 1 μ s. If a conditional test is true or the program counter is changed as a result of an instruction, the instruction execution time is 2 μ s.

Table 13-2 lists the instructions recognized by the MPASM assembler.

Figure 13-1 shows the general formats that the instructions can have.

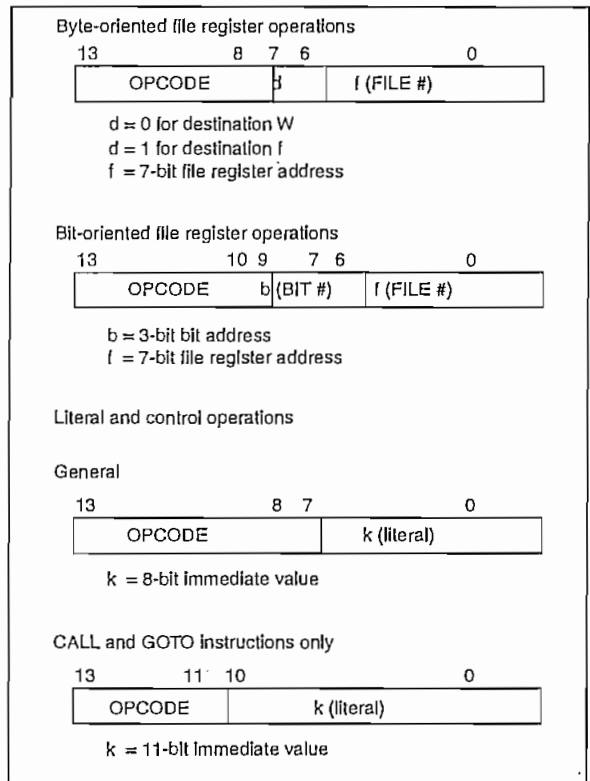
Note: To maintain upward compatibility with future PIC16CXXX products, do not use the OPTION and TRIS instructions.

All examples use the following format to represent a hexadecimal number:

0xhh

where h signifies a hexadecimal digit.

FIGURE 13-1: GENERAL FORMAT FOR INSTRUCTIONS



A description of each instruction is available in the PICmicro™ Mid-Range Reference Manual, (DS33023).

PIC16F87X

TABLE 13-2 PIC16CXXX INSTRUCTION SET

Mnemonic, Operands	Description	Cycles	14-Bit Opcode			Status Affected	Notes
			MSb	LSb			
BYTE-ORIENTED FILE REGISTER OPERATIONS							
ADDWF	f, d Add W and f	1	00	0111	dfff ffff	C,DC,Z	1,2
ANDWF	f, d AND W with f	1	00	0101	dfff ffff	Z	1,2
CLRF	f Clear f	1	00	0001	1fff ffff	Z	2
CLRWF	- Clear W	1	00	0001	0xxx xxxx	Z	
COMF	f, d Complement f	1	00	1001	dfff ffff	Z	1,2
DECf	f, d Decrement f	1	00	0011	dfff ffff	Z	1,2
DECFSZ	f, d Decrement f, Skip if 0	1(2)	00	1011	dfff ffff		1,2,3
INCF	f, d Increment f	1	00	1010	dfff ffff	Z	1,2
INCFSZ	f, d Increment f, Skip if 0	1(2)	00	1111	dfff ffff		1,2,3
IORWF	f, d Inclusive OR W with f	1	00	0100	dfff ffff	Z	1,2
MOVF	f, d Move f	1	00	1000	dfff ffff	Z	1,2
MOVWF	f Move W to f	1	00	0000	1fff ffff		
NOP	- No Operation	1	00	0000	0xx0 0000		
RLF	f, d Rotate Left f through Carry	1	00	1101	dfff ffff	C	1,2
RRF	f, d Rotate Right f through Carry	1	00	1100	dfff ffff	C	1,2
SUBWF	f, d Subtract W from f	1	00	0010	dfff ffff	C,DC,Z	1,2
SWAPF	f, d Swap nibbles in f	1	00	1110	dfff ffff		1,2
XORWF	f, d Exclusive OR W with f	1	00	0110	dfff ffff	Z	1,2
BIT-ORIENTED FILE REGISTER OPERATIONS							
BCF	f, b Bit Clear f	1	01	00bb	bfff ffff		1,2
BSF	f, b Bit Set f	1	01	01bb	bfff ffff		1,2
BTFSZ	f, b Bit Test f, Skip if Clear	1(2)	01	10bb	bfff ffff		3
BTFSZ	f, b Bit Test f, Skip if Set	1(2)	01	11bb	bfff ffff		3
LITERAL AND CONTROL OPERATIONS							
ADDLW	k Add literal and W	1	11	111x	kkkk kkkk	C,DC,Z	
ANDLW	k AND literal with W	1	11	1001	kkkk kkkk	Z	
CALL	k Call subroutine	2	10	0kkk	kkkk kkkk		
CLRWDT	- Clear Watchdog Timer	1	00	0000	0110 0100	$\overline{TO}, \overline{PD}$	
GOTO	k Go to address	2	10	1kkk	kkkk kkkk		
IORLW	k Inclusive OR literal with W	1	11	1000	kkkk kkkk	Z	
MOVLW	k Move literal to W	1	11	00xx	kkkk kkkk		
RETFIE	- Return from interrupt	2	00	0000	0000 1001		
RETLW	k Return with literal in W	2	11	01xx	kkkk kkkk		
RETURN	- Return from Subroutine	2	00	0000	0000 1000		
SLEEP	- Go into standby mode	1	00	0000	0110 0011	$\overline{TO}, \overline{PD}$	
SUBLW	k Subtract W from literal	1	11	110x	kkkk kkkk	C,DC,Z	
XORLW	k Exclusive OR literal with W	1	11	1010	kkkk kkkk	Z	

Note 1: When an I/O register is modified as a function of itself (e.g., `MOVF PORTB, 1`), the value used will be that value present on the pins themselves. For example, if the data latch is '1' for a pin configured as input and is driven low by an external device, the data will be written back with a '0'.

- If this instruction is executed on the TMR0 register (and, where applicable, $d = 1$), the prescaler will be cleared if assigned to the Timer0 Module.
- If Program Counter (PC) is modified or a conditional test is true, the instruction requires two cycles. The second cycle is executed as a NOP.



MICROCHIP

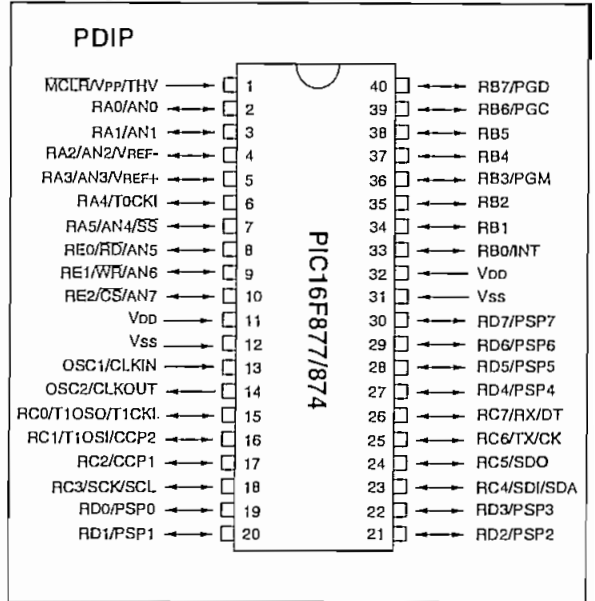
PIC16F87X

28/40-pin 8-Bit CMOS FLASH Microcontrollers

Microcontroller Core Features:

- High-performance RISC CPU
- Only 35 single word instructions to learn
- All single cycle instructions except for program branches which are two cycle
- Operating speed: DC - 20 MHz clock input
DC - 200 ns instruction cycle
- Up to 8K x 14 words of FLASH Program Memory,
Up to 368 x 8 bytes of Data Memory (RAM)
Up to 256 x 8 bytes of EEPROM data memory
- ★ Pinout compatible to the PIC16C73/74/76/77
- Interrupt capability (up to 14 internal/external interrupt sources)
- Eight level deep hardware stack
- Direct, indirect, and relative addressing modes
- Power-on Reset (POR)
- Power-up Timer (PWRT) and Oscillator Start-up Timer (OST)
- Watchdog Timer (WDT) with its own on-chip RC oscillator for reliable operation
- Programmable code-protection
- Power saving SLEEP mode
- Selectable oscillator options
- Low-power, high-speed CMOS FLASH/EEPROM technology
- Fully static design
- In-Circuit Serial Programming™ via two pins
- ★ Only single 5V source needed for programming
- ★ In-Circuit Debugging via two pins
- Processor read/write access to program memory
- Wide operating voltage range: 2.0V to 5.5V
- High Sink/Source Current: 25 mA
- Commercial and Industrial temperature ranges
- Low-power consumption:
 - < 2 mA typical @ 5V, 4 MHz
 - 20 µA typical @ 3V, 32 kHz
 - < 1 µA typical standby current

Pin Diagram



Peripheral Features:

- Timer0: 8-bit timer/counter with 8-bit prescaler
- Timer1: 16-bit timer/counter with prescaler, can be incremented during sleep via external crystal/clock
- Timer2: 8-bit timer/counter with 8-bit period register, prescaler and postscaler
- Two Capture, Compare, PWM modules
- Capture is 16-bit, max. resolution is 12.5 ns, Compare is 16-bit, max. resolution is 200 ns, PWM max. resolution is 10-bit
- ★ 10-bit multi-channel Analog-to-Digital converter
- ★ Synchronous Serial Port (SSP) with SPI™ (Master Mode) and I²C™ (Master/Slave)
- ★ Universal Synchronous Asynchronous Receiver Transmitter (USART/SCI) with 9-bit address detection
- Parallel Slave Port (PSP) 8-bits wide, with external \overline{RD} , \overline{WR} and \overline{CS} controls (40/44-pin only)
- Brown-out detection circuitry for Brown-out Reset (BOR)

Key Features PICmicro™ Mid-Range Reference Manual (DS33023)	PIC16F873	PIC16F874	PIC16F876	PIC16F877
Operating Frequency	DC - 20 MHz	DC - 20 MHz	DC - 20 MHz	DC - 20 MHz
Resets (and Delays)	POR, BOR (PWRT, OST)	POR, BOR (PWRT, OST)	POR, BOR (PWRT, OST)	POR, BOR (PWRT, OST)
FLASH Program Memory (14-bit words)	4K	4K	8K	8K
Data Memory (bytes)	192	192	368	368
EEPROM Data Memory	128	128	256	256
Interrupts	13	14	13	14
I/O Ports	Ports A,B,C	Ports A,B,C,D,E	Ports A,B,C	Ports A,B,C,D,E
Timers	3	3	3	3
Capture/Compare/PWM modules	2	2	2	2
Serial Communications	MSSP, USART	MSSP, USART	MSSP, USART	MSSP, USART
Parallel Communications	—	PSP	—	PSP
10-bit Analog-to-Digital Module	5 input channels	8 input channels	5 input channels	8 input channels
Instruction Set	35 Instructions	35 Instructions	35 Instructions	35 Instructions

1.0 DEVICE OVERVIEW

This document contains device-specific information. Additional information may be found in the PICmicro™ Mid-Range Reference Manual, (DS33023), which may be obtained from your local Microchip Sales Representative or downloaded from the Microchip website. The Reference Manual should be considered a complementary document to this data sheet, and is highly recommended reading for a better understanding of the device architecture and operation of the peripheral modules.

There are four devices (PIC16F873, PIC16F874, PIC16F876, and PIC16F877) covered by this data sheet. The PIC16F876/873 devices come in 28-pin packages and the PIC16F877/874 devices come in 40-pin packages. The 28-pin devices do not have a Parallel Slave Port implemented.

The following two figures are device block diagrams sorted by pin number; 28-pin for Figure 1-1 and 40-pin for Figure 1-2. The 28-pin and 40-pin pinouts are listed in Table 1-1 and Table 1-2, respectively.

FIGURE 1-1: PIC16F873 AND PIC16F876 BLOCK DIAGRAM

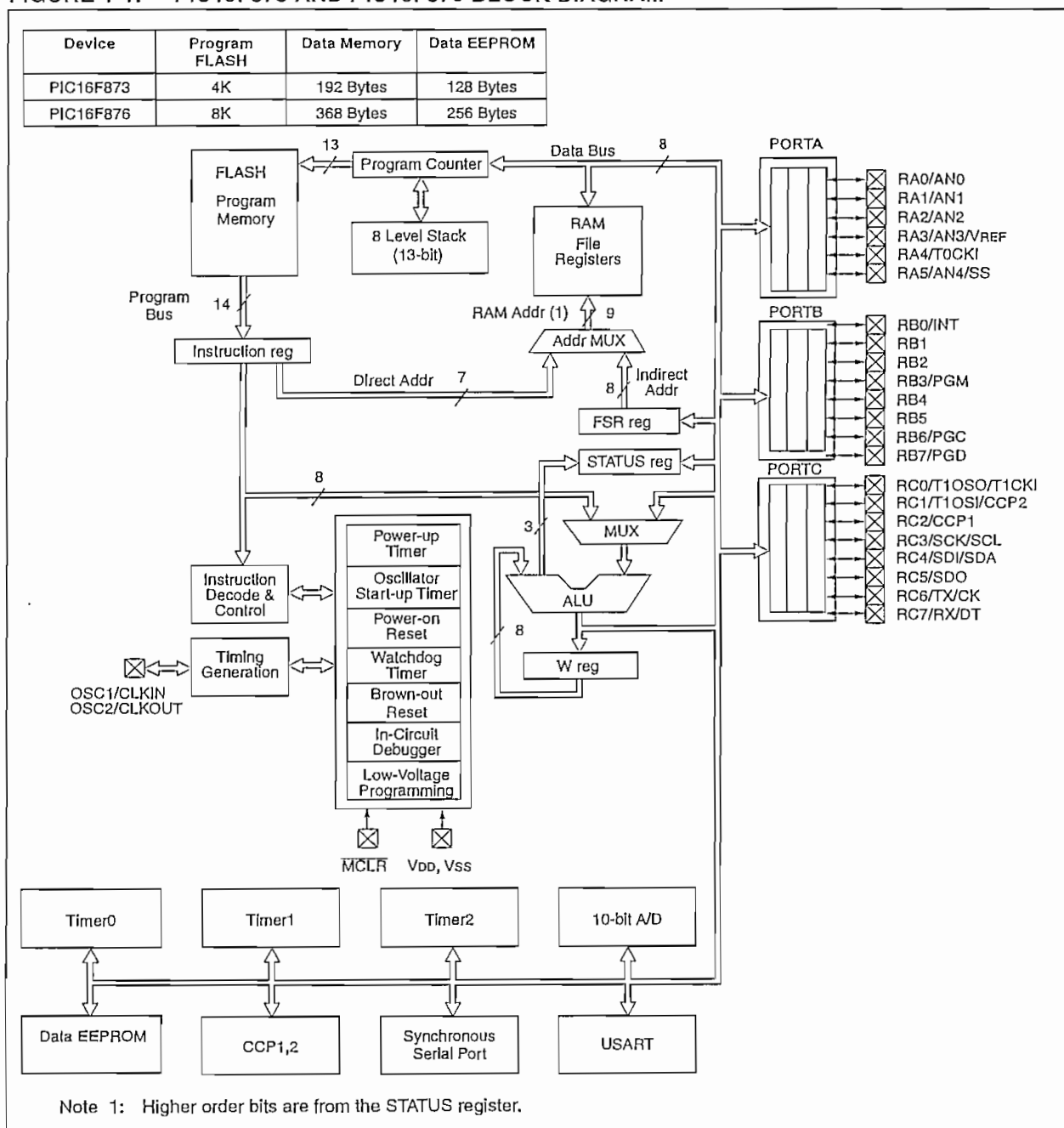


TABLE 1-2 PIC16F874 AND PIC16F877 PINOUT DESCRIPTION (Cont'd)

Pin Name	DIP Pin#	PLCC Pin#	QFP Pin#	I/O/P Type	Buffer Type	Description
RC0/T1OSO/T1CKI	15	16	32	I/O	ST	<p>PORTC is a bi-directional I/O port.</p> <p>RC0 can also be the Timer1 oscillator output or a Timer1 clock input.</p> <p>RC1 can also be the Timer1 oscillator input or Capture2 input/Compare2 output/PWM2 output.</p> <p>RC2 can also be the Capture1 input/Compare1 output/PWM1 output.</p> <p>RC3 can also be the synchronous serial clock input/output for both SPI and I²C modes.</p> <p>RC4 can also be the SPI Data In (SPI mode) or data I/O (I²C mode).</p> <p>RC5 can also be the SPI Data Out (SPI mode).</p> <p>RC6 can also be the USART Asynchronous Transmit or Synchronous Clock.</p> <p>RC7 can also be the USART Asynchronous Receive or Synchronous Data.</p>
RC1/T1OSI/CCP2	16	18	35	I/O	ST	
RC2/CCP1	17	19	36	I/O	ST	
RC3/SCK/SCL	18	20	37	I/O	ST	
RC4/SDI/SDA	23	25	42	I/O	ST	
RC5/SDO	24	26	43	I/O	ST	
RC6/TX/CK	25	27	44	I/O	ST	
RC7/RX/DT	26	29	1	I/O	ST	
RD0/PSP0	19	21	38	I/O	ST/TTL ⁽³⁾	<p>PORTD is a bi-directional I/O port or parallel slave port when interfacing to a microprocessor bus.</p>
RD1/PSP1	20	22	39	I/O	ST/TTL ⁽³⁾	
RD2/PSP2	21	23	40	I/O	ST/TTL ⁽³⁾	
RD3/PSP3	22	24	41	I/O	ST/TTL ⁽³⁾	
RD4/PSP4	27	30	2	I/O	ST/TTL ⁽³⁾	
RD5/PSP5	28	31	3	I/O	ST/TTL ⁽³⁾	
RD6/PSP6	29	32	4	I/O	ST/TTL ⁽³⁾	
RD7/PSP7	30	33	5	I/O	ST/TTL ⁽³⁾	
RE0/RD $\bar{}$ /AN5	8	9	25	I/O	ST/TTL ⁽³⁾	<p>PORTE is a bi-directional I/O port.</p> <p>RE0 can also be read control for the parallel slave port, or analog input5.</p> <p>RE1 can also be write control for the parallel slave port, or analog input6.</p> <p>RE2 can also be select control for the parallel slave port, or analog input7.</p>
RE1/W \bar{R} /AN6	9	10	26	I/O	ST/TTL ⁽³⁾	
RE2/ $\bar{C}S$ /AN7	10	11	27	I/O	ST/TTL ⁽³⁾	
Vss	12,31	13,34	6,29	P	—	Ground reference for logic and I/O pins.
VDD	11,32	12,35	7,28	P	—	Positive supply for logic and I/O pins.
NC	—	1,17,28,40	12,13,33,34	—	—	These pins are not internally connected. These pins should be left unconnected.

Legend: I = Input O = output I/O = input/output P = power
 — = Not used TTL = TTL input ST = Schmitt Trigger input

- Note 1: This buffer is a Schmitt Trigger input when configured as an external interrupt.
 2: This buffer is a Schmitt Trigger input when used in serial programming mode.
 3: This buffer is a Schmitt Trigger input when configured as general purpose I/O and a TTL input when used in the Parallel Slave Port mode (for interfacing to a microprocessor bus).
 4: This buffer is a Schmitt Trigger input when configured in RC oscillator mode and a CMOS input otherwise.

2.0 MEMORY ORGANIZATION

There are three memory blocks in each of these PIC-micros. The Program Memory and Data Memory have separate buses so that concurrent access can occur and is detailed in this section. The EEPROM data memory block is detailed in Section 4.0.

Additional information on device memory may be found in the PICmicro™ Mid-Range Reference Manual, (DS33023).

2.1 Program Memory Organization

The PIC16F87X PIC-micros have a 13-bit program counter capable of addressing an 8K x 14 program memory space. The PIC16F877/876 devices have 8K x 14 words of FLASH program memory and the PIC16F873/874 devices have 4K x 14. Accessing a location above the physically implemented address will cause a wraparound.

The reset vector is at 0000h and the interrupt vector is at 0004h.

FIGURE 2-1: PIC16F877/876 PROGRAM MEMORY MAP AND STACK

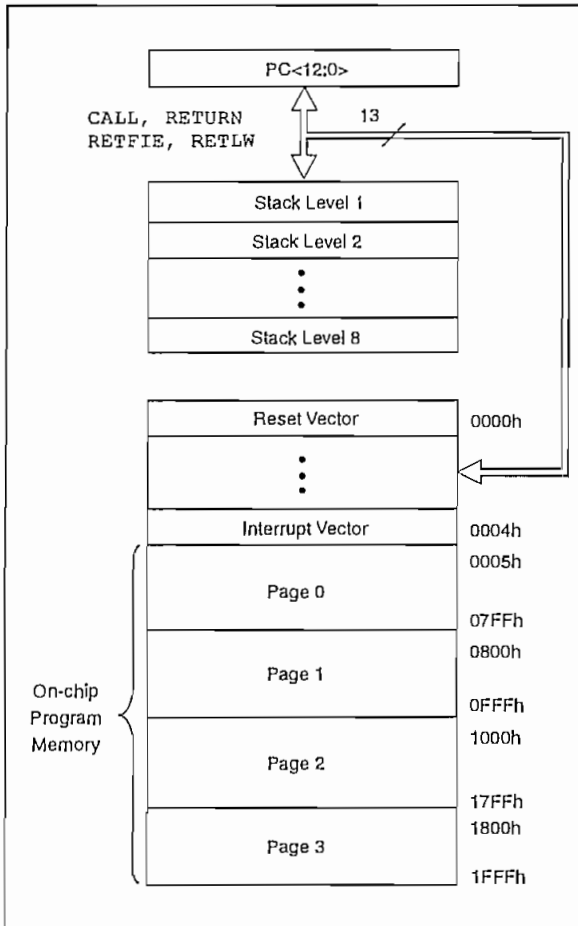


FIGURE 2-2: PIC16F874/873 PROGRAM MEMORY MAP AND STACK

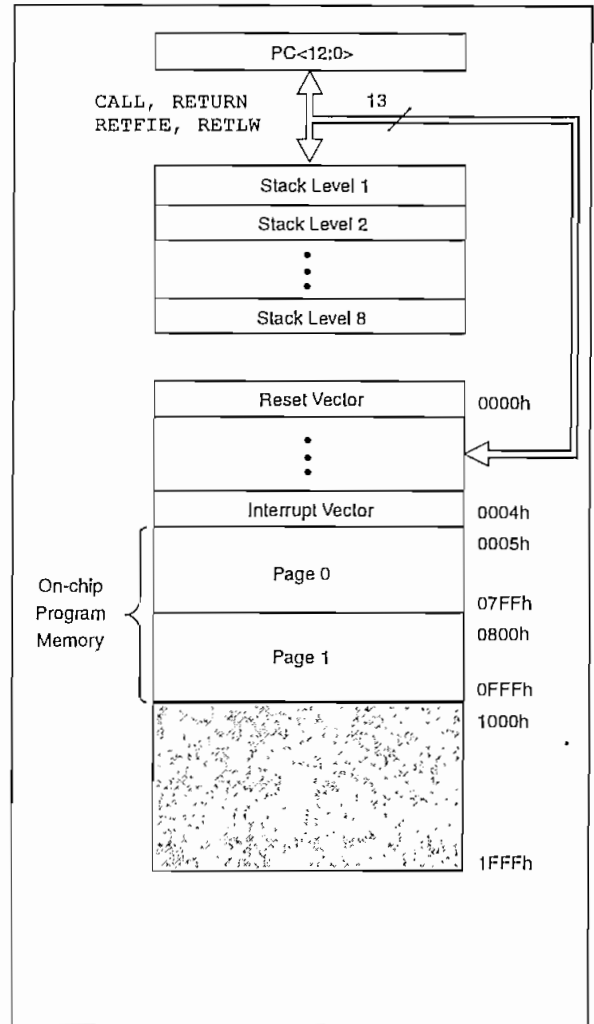



FIGURE 2-3: PIC16F877/876 REGISTER FILE MAP

						File Address	
Indirect addr. ^(*)	00h	Indirect addr. ^(*)	80h	Indirect addr. ^(*)	100h	Indirect addr. ^(*)	180h
TMR0	01h	OPTION_REG	81h	TMR0	101h	OPTION_REG	181h
PCL	02h	PCL	82h	PCL	102h	PCL	182h
STATUS	03h	STATUS	83h	STATUS	103h	STATUS	183h
FSR	04h	FSR	84h	FSR	104h	FSR	184h
PORTA	05h	TRISA	85h		105h		185h
PORTB	06h	TRISB	86h	PORTB	106h	TRISB	186h
PORTC	07h	TRISC	87h		107h		187h
PORTD ⁽¹⁾	08h	TRISD ⁽¹⁾	88h		108h		188h
PORTE ⁽¹⁾	09h	TRISE ⁽¹⁾	89h		109h		189h
PCLATH	0Ah	PCLATH	8Ah	PCLATH	10Ah	PCLATH	18Ah
INTCON	0Bh	INTCON	8Bh	INTCON	10Bh	INTCON	18Bh
PIR1	0Ch	PIE1	8Ch	EEDATA	10Ch	EECON1	18Ch
PIR2	0Dh	PIE2	8Dh	EEADR	10Dh	EECON2	18Dh
TMR1L	0Eh	PCON	8Eh	EEDATH	10Eh	Reserved ⁽²⁾	18Eh
TMR1H	0Fh		8Fh	EEADRH	10Fh	Reserved ⁽²⁾	18Fh
T1CON	10h		90h	General Purpose Register 16 Bytes	110h	General Purpose Register 16 Bytes	190h
TMR2	11h	SSPCON2	91h		111h		191h
T2CON	12h	PR2	92h		112h		192h
SSPBUF	13h	SSPADD	93h		113h		193h
SSPCON	14h	SSPSTAT	94h		114h		194h
CCPR1L	15h		95h		115h		195h
CCPR1H	16h		96h		116h		196h
CCP1CON	17h		97h		117h		197h
RCSTA	18h	TXSTA	98h		118h		198h
TXREG	19h	SPBRG	99h		119h		199h
RCREG	1Ah		9Ah		11Ah		19Ah
CCPR2L	1Bh		9Bh		11Bh		19Bh
CCPR2H	1Ch		9Ch		11Ch		19Ch
CCP2CON	1Dh		9Dh		11Dh		19Dh
ADRESH	1Eh	ADRESL	9Eh		11Eh		19Eh
ADCON0	1Fh	ADCON1	9Fh		11Fh		19Fh
General Purpose Register 96 Bytes	20h		A0h	General Purpose Register 80 Bytes	120h	General Purpose Register 80 Bytes	1A0h
		General Purpose Register 80 Bytes			16Fh		1EFh
			accesses 70h-7Fh		170h		1F0h
			FFh	17Fh	1FFh		
Bank 0	7Fh	Bank 1	FFh	Bank 2		Bank 3	

 Unimplemented data memory locations, read as '0'.
 * Not a physical register.
 Note 1: These registers are not implemented on 28-pin devices.
 2: These registers are reserved, maintain these registers clear.

2.2.2.1 STATUS REGISTER

The STATUS register, shown in Figure 2-5, contains the arithmetic status of the ALU, the RESET status and the bank select bits for data memory.

The STATUS register can be the destination for any instruction, as with any other register. If the STATUS register is the destination for an instruction that affects the Z, DC or C bits, then the write to these three bits is disabled. These bits are set or cleared according to the device logic. Furthermore, the \overline{TO} and \overline{PD} bits are not writable. Therefore, the result of an instruction with the STATUS register as destination may be different than intended.

For example, `CLRF STATUS` will clear the upper-three bits and set the Z bit. This leaves the STATUS register as `000u u1uu` (where u = unchanged).

It is recommended, therefore, that only `BCF`, `BSF`, `SWAPF` and `MOVWF` instructions are used to alter the STATUS register because these instructions do not affect the Z, C or DC bits from the STATUS register. For other instructions, not affecting any status bits, see the "Instruction Set Summary."

Note 1: The C and DC bits operate as a borrow and digit borrow bit, respectively, in subtraction. See the `SUBWF` and `SUBWF` instructions for examples.

FIGURE 2-5: STATUS REGISTER (ADDRESS 03h, 83h, 103h, 183h)

	R/W-0	R/W-0	R/W-0	R-1	R-1	R/W-x	R/W-x	R/W-x
	IRP	RP1	RP0	\overline{TO}	\overline{PD}	Z	DC	C
	bit7							bit0

R = Readable bit
 W = Writable bit
 U = Unimplemented bit, read as '0'
 - n = Value at POR reset

bit 7: IRP: Register Bank Select bit (used for indirect addressing)
 1 = Bank 2, 3 (100h - 1FFh)
 0 = Bank 0, 1 (00h - FFh)

bit 6-5: RP1:RP0: Register Bank Select bits (used for direct addressing)
 11 = Bank 3 (180h - 1FFh)
 10 = Bank 2 (100h - 17Fh)
 01 = Bank 1 (80h - FFh)
 00 = Bank 0 (00h - 7Fh)
 Each bank is 128 bytes

bit 4: \overline{TO} : Time-out bit
 1 = After power-up, `CLRWDI` instruction, or `SLEEP` instruction
 0 = A WDT time-out occurred

bit 3: \overline{PD} : Power-down bit
 1 = After power-up or by the `CLRWDI` instruction
 0 = By execution of the `SLEEP` instruction

bit 2: Z: Zero bit
 1 = The result of an arithmetic or logic operation is zero
 0 = The result of an arithmetic or logic operation is not zero

bit 1: DC: Digit carry/borrow bit (`ADDWF`, `ADDLW`, `SUBLW`, `SUBWF` instructions) (for borrow the polarity is reversed)
 1 = A carry-out from the 4th low order bit of the result occurred
 0 = No carry-out from the 4th low order bit of the result

bit 0: C: Carry/borrow bit (`ADDWF`, `ADDLW`, `SUBLW`, `SUBWF` instructions)
 1 = A carry-out from the most significant bit of the result occurred
 0 = No carry-out from the most significant bit of the result occurred
 Note: For borrow the polarity is reversed. A subtraction is executed by adding the two's complement of the second operand. For rotate (`RRF`, `RLF`) instructions, this bit is loaded with either the high or low order bit of the source register.

2.2.2.2 OPTION_REG REGISTER

The OPTION_REG register is a readable and writable register which contains various control bits to configure the TMR0 prescaler/WDT postscaler (single assignable register known also as the prescaler), the External INT Interrupt, TMR0, and the weak pull-ups on PORTB.

Note: To achieve a 1:1 prescaler assignment for the TMR0 register, assign the prescaler to the Watchdog Timer.

FIGURE 2-6: OPTION_REG REGISTER (ADDRESS 81h, 181h)

R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
RBPU	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0
bit7							bit0

R= Readable bit
 W= Writable bit
 U= Unimplemented bit, read as '0'
 - n= Value at POR reset

bit 7: **RBPU**: PORTB Pull-up Enable bit
 1 = PORTB pull-ups are disabled
 0 = PORTB pull-ups are enabled by individual port latch values

bit 6: **INTEDG**: Interrupt Edge Select bit
 1 = Interrupt on rising edge of RB0/INT pin
 0 = Interrupt on falling edge of RB0/INT pin

bit 5: **T0CS**: TMR0 Clock Source Select bit
 1 = Transition on RA4/T0CKI pin
 0 = Internal instruction cycle clock (CLKOUT)

bit 4: **T0SE**: TMR0 Source Edge Select bit
 1 = Increment on high-to-low transition on RA4/T0CKI pin
 0 = Increment on low-to-high transition on RA4/T0CKI pin

bit 3: **PSA**: Prescaler Assignment bit
 1 = Prescaler is assigned to the WDT
 0 = Prescaler is assigned to the Timer0 module

bit 2-0: **PS2:PS0**: Prescaler Rate Select bits

Bit Value	TMR0 Rate	WDT Rate
000	1:2	1:1
001	1:4	1:2
010	1:8	1:4
011	1:16	1:8
100	1:32	1:16
101	1:64	1:32
110	1:128	1:64
111	1:256	1:128

2.2.2.3 INTCON REGISTER

The INTCON Register is a readable and writable register which contains various enable and flag bits for the TMR0 register overflow, RB Port change and External RB0/INT pin interrupts.

Note: Interrupt flag bits get set when an interrupt condition occurs regardless of the state of its corresponding enable bit or the global enable bit, GIE (INTCON<7>). User software should ensure the appropriate interrupt flag bits are clear prior to enabling an interrupt.

FIGURE 2-7: INTCON REGISTER (ADDRESS 0Bh, 8Bh, 10Bh, 18Bh)

	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-x
	GIE	PEIE	TOIE	INTE	RBIE	TOIF	RBIF
	bit7						bit0

R= Readable bit
 W= Writable bit
 U= Unimplemented bit, read as '0'
 - n= Value at POR reset

bit 7: **GIE:** Global Interrupt Enable bit
 1 = Enables all un-masked interrupts
 0 = Disables all interrupts

bit 6: **PEIE:** Peripheral Interrupt Enable bit
 1 = Enables all un-masked peripheral interrupts
 0 = Disables all peripheral interrupts

bit 5: **TOIE:** TMR0 Overflow Interrupt Enable bit
 1 = Enables the TMR0 interrupt
 0 = Disables the TMR0 interrupt

bit 4: **INTE:** RB0/INT External Interrupt Enable bit
 1 = Enables the RB0/INT external interrupt
 0 = Disables the RB0/INT external interrupt

bit 3: **RBIE:** RB Port Change Interrupt Enable bit
 1 = Enables the RB port change interrupt
 0 = Disables the RB port change interrupt

bit 2: **TOIF:** TMR0 Overflow Interrupt Flag bit
 1 = TMR0 register has overflowed (must be cleared in software)
 0 = TMR0 register did not overflow

bit 1: **INTF:** RB0/INT External Interrupt Flag bit
 1 = The RB0/INT external interrupt occurred (must be cleared in software)
 0 = The RB0/INT external interrupt did not occur

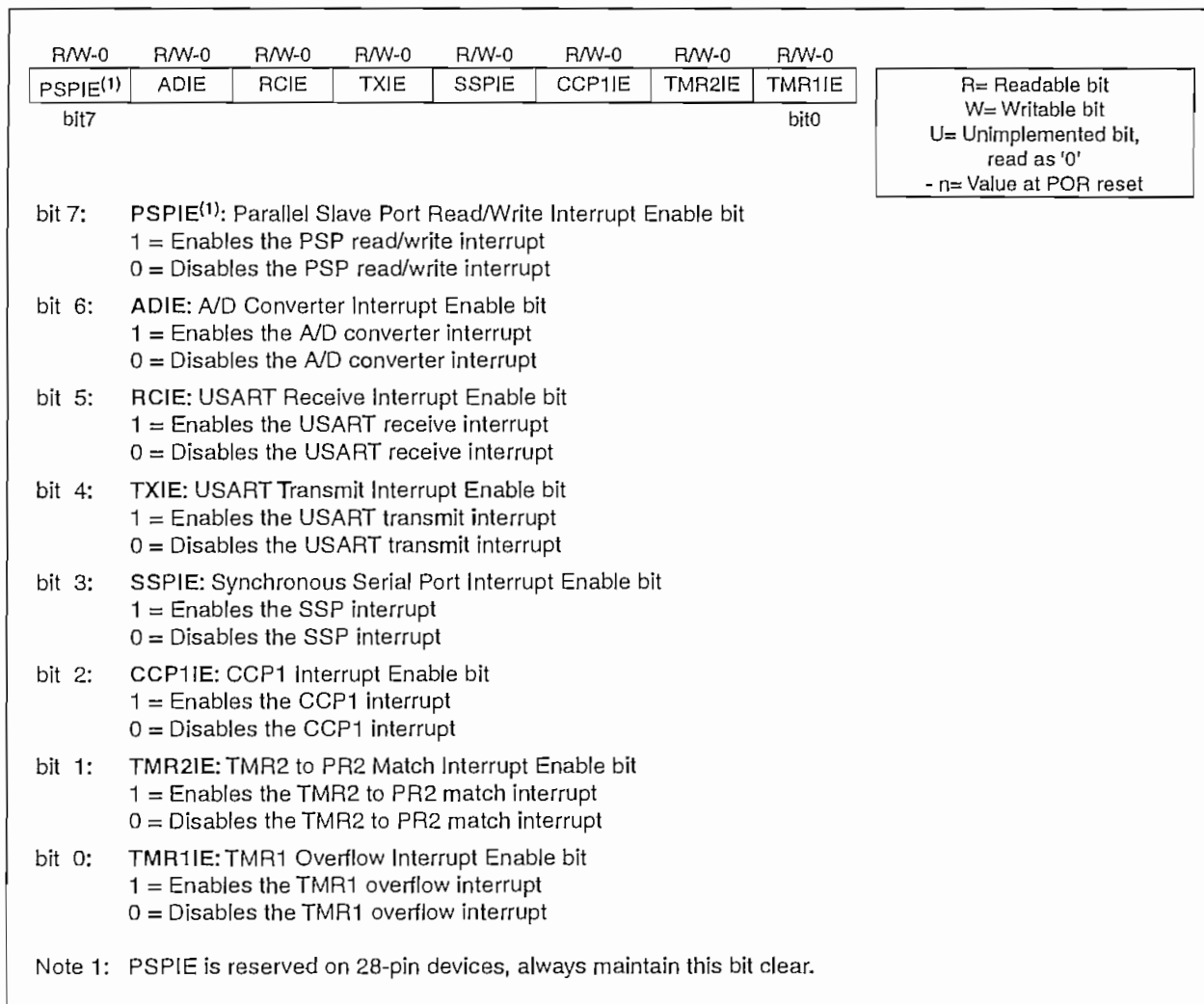
bit 0: **RBIF:** RB Port Change Interrupt Flag bit
 1 = At least one of the RB7:RB4 pins changed state (must be cleared in software)
 0 = None of the RB7:RB4 pins have changed state

2.2.2.4 PIE1 REGISTER

This register contains the individual enable bits for the peripheral interrupts.

Note: Bit PEIE (INTCON<6>) must be set to enable any peripheral interrupt.

FIGURE 2-8: PIE1 REGISTER (ADDRESS 8Ch)



2.2.2.5 PIR1 REGISTER

This register contains the individual flag bits for the Peripheral interrupts.

Note: Interrupt flag bits get set when an interrupt condition occurs regardless of the state of its corresponding enable bit or the global enable bit, GIE (INTCON<7>).

FIGURE 2-9: PIR1 REGISTER (ADDRESS 0Ch)

	R/W-0	R/W-0	R-0	R-0	R/W-0	R/W-0	R/W-0	R/W-0
bit7	PSPIF ⁽¹⁾	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF
								bit0

R= Readable bit
W= Writable bit
- n= Value at POR reset

bit 7: **PSPIF⁽¹⁾:** Parallel Slave Port Read/Write Interrupt Flag bit
 1 = A read or a write operation has taken place (must be cleared in software)
 0 = No read or write has occurred

bit 6: **ADIF:** A/D Converter Interrupt Flag bit
 1 = An A/D conversion completed
 0 = The A/D conversion is not complete

bit 5: **RCIF:** USART Receive Interrupt Flag bit
 1 = The USART receive buffer is full
 0 = The USART receive buffer is empty

bit 4: **TXIF:** USART Transmit Interrupt Flag bit
 1 = The USART transmit buffer is empty
 0 = The USART transmit buffer is full

bit 7: **SSPIF:** Synchronous Serial Port (SSP) Interrupt Flag
 1 = The SSP interrupt condition has occurred, and must be cleared in software before returning from the interrupt service routine. The conditions that will set this bit are:
SPI
 A transmission/reception has taken place.
I²C Slave
 A transmission/reception has taken place.
I²C Master
 A transmission/reception has taken place.
 The initiated start condition was completed by the SSP module.
 The initiated stop condition was completed by the SSP module.
 The initiated restart condition was completed by the SSP module.
 The initiated acknowledge condition was completed by the SSP module.
 A start condition occurred while the SSP module was idle (Multimaster system).
 A stop condition occurred while the SSP module was idle (Multimaster system).
 0 = No SSP interrupt condition has occurred.

bit 2: **CCP1IF:** CCP1 Interrupt Flag bit
Capture Mode
 1 = A TMR1 register capture occurred (must be cleared in software)
 0 = No TMR1 register capture occurred
Compare Mode
 1 = A TMR1 register compare match occurred (must be cleared in software)
 0 = No TMR1 register compare match occurred
PWM Mode
 Unused in this mode

bit 1: **TMR2IF:** TMR2 to PR2 Match Interrupt Flag bit
 1 = TMR2 to PR2 match occurred (must be cleared in software)
 0 = No TMR2 to PR2 match occurred

bit 0: **TMR1IF:** TMR1 Overflow Interrupt Flag bit
 1 = TMR1 register overflowed (must be cleared in software)
 0 = TMR1 register did not overflow

Note 1: PSPIF is reserved on 28-pin devices, always maintain this bit clear.

2.3 PCL and PCLATH

The program counter (PC) specifies the address of the instruction to fetch for execution. The PC is 13 bits wide. The low byte is called the PCL register. This register is readable and writable. The high byte is called the PCH register. This register contains the PC<12:8> bits and is not directly readable or writable. All updates to the PCH register go through the PCLATH register.

2.3.1 STACK

The stack allows a combination of up to 8 program calls and interrupts to occur. The stack contains the return address from this branch in program execution.

Midrange devices have an 8 level deep x 13-bit wide hardware stack. The stack space is not part of either program or data space and the stack pointer is not readable or writable. The PC is PUSHed onto the stack when a CALL instruction is executed or an interrupt causes a branch. The stack is POPed in the event of a RETURN, RETLW or a RETFIE instruction execution. PCLATH is not modified when the stack is PUSHed or POPed.

After the stack has been PUSHed eight times, the ninth push overwrites the value that was stored from the first push. The tenth push overwrites the second push (and so on).

2.4 Program Memory Paging

PIC16F87X devices are capable of addressing a continuous 8K word block of program memory. The CALL and GOTO instructions provide only 11 bits of address to allow branching within any 2K program memory page. When doing a CALL or GOTO instruction the upper 2 bits of the address are provided by PCLATH<4:3>. When doing a CALL or GOTO instruction, the user must ensure that the page select bits are programmed so that the desired program memory page is addressed. If a return from a CALL instruction (or interrupt) is executed, the entire 13-bit PC is pushed onto the stack. Therefore, manipulation of the PCLATH<4:3> bits are not required for the return instructions (which POPs the address from the stack).

The INDF register is not a physical register. Addressing INDF actually addresses the register whose address is contained in the FSR register (FSR is a *pointer*). This is indirect addressing.

EXAMPLE 2-1: INDIRECT ADDRESSING

- Register file 05 contains the value 10h
- Register file 06 contains the value 0Ah
- Load the value 05 into the FSR register
- A read of the INDF register will return the value of 10h
- Increment the value of the FSR register by one (FSR = 06)
- A read of the INDF register now will return the value of 0Ah.

Reading INDF itself indirectly (FSR = 0) will produce 00h. Writing to the INDF register indirectly results in a no-operation (although STATUS bits may be affected).

A simple program to clear RAM locations 20h-2Fh using indirect addressing is shown in Example 2-2.

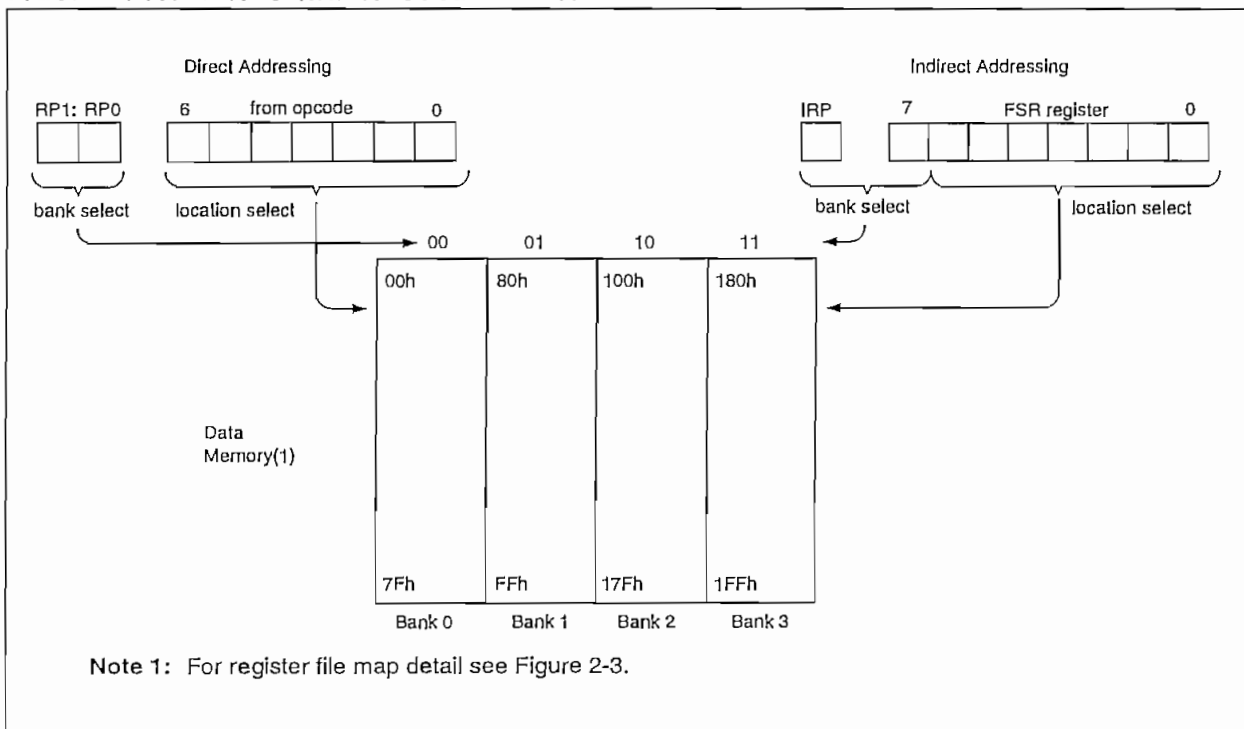
EXAMPLE 2-2: HOW TO CLEAR RAM USING INDIRECT ADDRESSING

```

movlw 0x20 ;initialize pointer
movwf FSR ; to RAM
NEXT   clrf INDF ;clear INDF register
       incf FSR ;inc pointer
       btfss FSR,4 ;all done?
       goto NEXT ;NO, clear next
CONTINUE
:      ;YES, continue
    
```

An effective 9-bit address is obtained by concatenating the 8-bit FSR register and the IRP bit (STATUS<7>), as shown in Figure 2-13.

FIGURE 2-13: DIRECT/INDIRECT ADDRESSING



3.0 I/O PORTS

Some pins for these I/O ports are multiplexed with an alternate function for the peripheral features on the device. In general, when a peripheral is enabled, that pin may not be used as a general purpose I/O pin.

Additional information on I/O ports may be found in the PICmicro™ Mid-Range Reference Manual, (DS33023).

3.1 PORTA and the TRISA Register

PORTA is a 6-bit wide bi-directional port. The corresponding data direction register is TRISA. Setting a TRISA bit (=1) will make the corresponding PORTA pin an input, i.e., put the corresponding output driver in a hi-impedance mode. Clearing a TRISA bit (=0) will make the corresponding PORTA pin an output, i.e., put the contents of the output latch on the selected pin.

Reading the PORTA register reads the status of the pins whereas writing to it will write to the port latch. All write operations are read-modify-write operations. Therefore a write to a port implies that the port pins are read, this value is modified, and then written to the port data latch.

Pin RA4 is multiplexed with the Timer0 module clock input to become the RA4/T0CKI pin. The RA4/T0CKI pin is a Schmitt Trigger input and an open drain output. All other RA port pins have TTL input levels and full CMOS output drivers.

Other PORTA pins are multiplexed with analog inputs and analog VREF input. The operation of each pin is selected by clearing/setting the control bits in the ADCON1 register (A/D Control Register1).

Note: On a Power-on Reset, these pins are configured as analog inputs and read as '0'.

The TRISA register controls the direction of the RA pins, even when they are being used as analog inputs. The user must ensure the bits in the TRISA register are maintained set when using them as analog inputs.

EXAMPLE 3-1: INITIALIZING PORTA

```
BCF STATUS, RP0 ;
CLRF PORTA ; Initialize PORTA by
; clearing output
; data latches
BSF STATUS, RP0 ; Select Bank 1
MOVLW 0xCF ; Value used to
; initialize data
; direction
MOVWF TRISA ; Set RA<3:0> as inputs
; RA<5:4> as outputs
; TRISA<7:6> are always
; read as '0'.
```

FIGURE 3-1: BLOCK DIAGRAM OF RA3:RA0 AND RA5 PINS

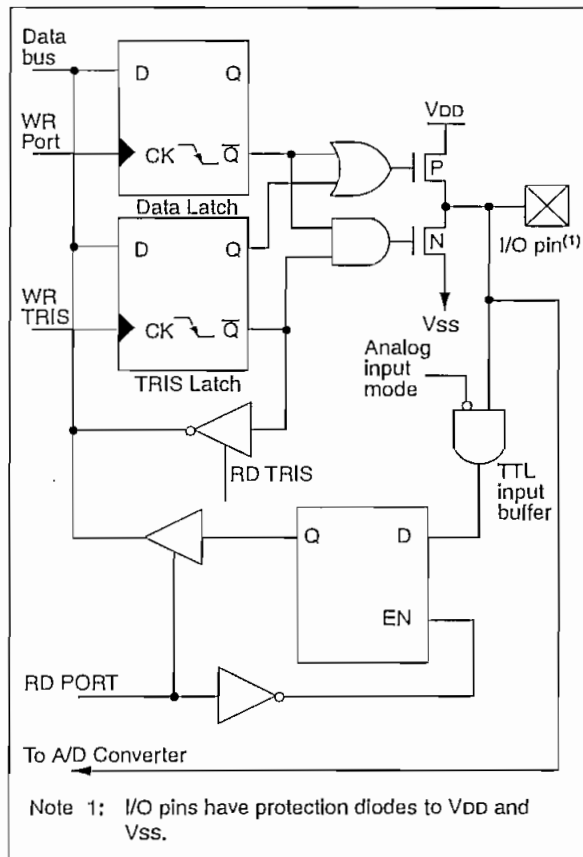
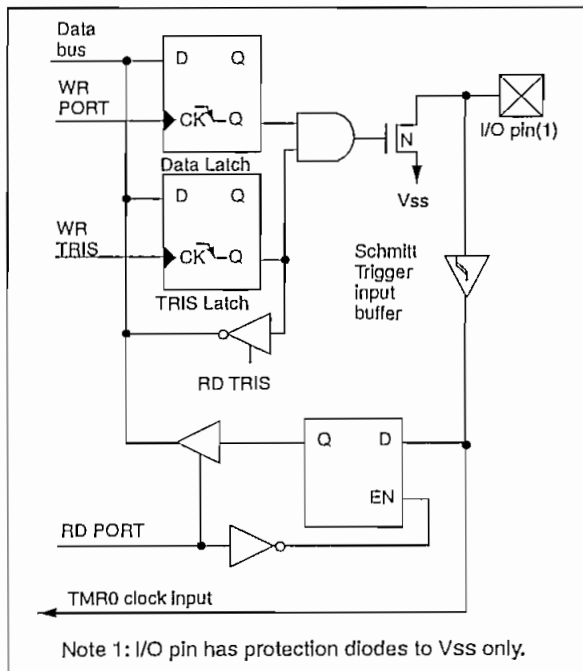


FIGURE 3-2: BLOCK DIAGRAM OF RA4/T0CKI PIN



3.2 PORTB and the TRISB Register

PORTB is an 8-bit wide bi-directional port. The corresponding data direction register is TRISB. Setting a TRISB bit (=1) will make the corresponding PORTB pin an input, i.e., put the corresponding output driver in a hi-impedance mode. Clearing a TRISB bit (=0) will make the corresponding PORTB pin an output, i.e., put the contents of the output latch on the selected pin.

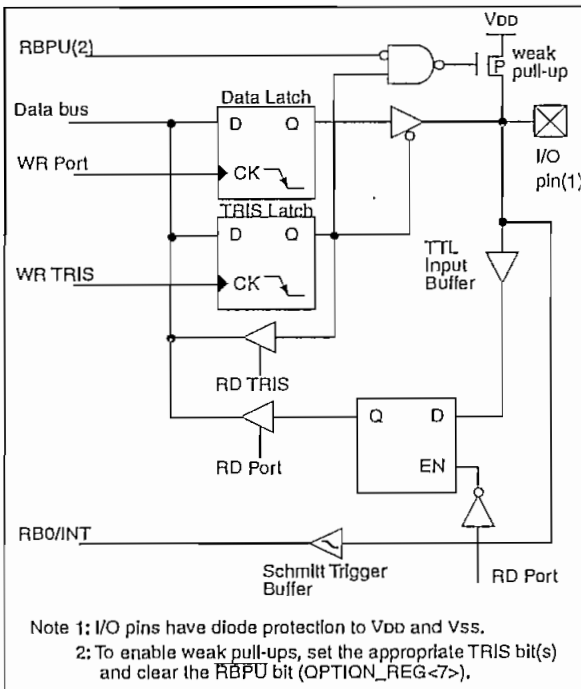
Three pins of PORTB are multiplexed with the Low Voltage Programming function; RB3/PGM, RB6/PGC and RB7/PGD. The alternate functions of these pins are described in the Special Features Section.

EXAMPLE 3-1: INITIALIZING PORTB

```
BCF STATUS, RP0 ;
CLRF PORTB      ; Initialize PORTB by
                 ; clearing output
                 ; data latches
BSF STATUS, RP0 ; Select Bank 1
MOVLW 0xCF      ; Value used to
                 ; initialize data
                 ; direction
MOVWF TRISB     ; Set RB<3:0> as inputs
                 ; RB<5:4> as outputs
                 ; RB<7:6> as inputs
```

Each of the PORTB pins has a weak internal pull-up. A single control bit can turn on all the pull-ups. This is performed by clearing bit \overline{RBPU} (OPTION_REG<7>). The weak pull-up is automatically turned off when the port pin is configured as an output. The pull-ups are disabled on a Power-on Reset.

FIGURE 3-3: BLOCK DIAGRAM OF RB3:RB0 PINS



Four of PORTB's pins, RB7:RB4, have an interrupt on change feature. Only pins configured as inputs can cause this interrupt to occur (i.e. any RB7:RB4 pin configured as an output is excluded from the interrupt on change comparison). The input pins (of RB7:RB4) are compared with the old value latched on the last read of PORTB. The "mismatch" outputs of RB7:RB4 are OR'ed together to generate the RB Port Change Interrupt with flag bit RBIF (INTCON<0>).

This interrupt can wake the device from SLEEP. The user, in the interrupt service routine, can clear the interrupt in the following manner:

- Any read or write of PORTB. This will end the mismatch condition.
- Clear flag bit RBIF.

A mismatch condition will continue to set flag bit RBIF. Reading PORTB will end the mismatch condition, and allow flag bit RBIF to be cleared.

The interrupt on change feature is recommended for wake-up on key depression operation and operations where PORTB is only used for the interrupt on change feature. Polling of PORTB is not recommended while using the interrupt on change feature.

FIGURE 3-4: BLOCK DIAGRAM OF RB7:RB4 PINS

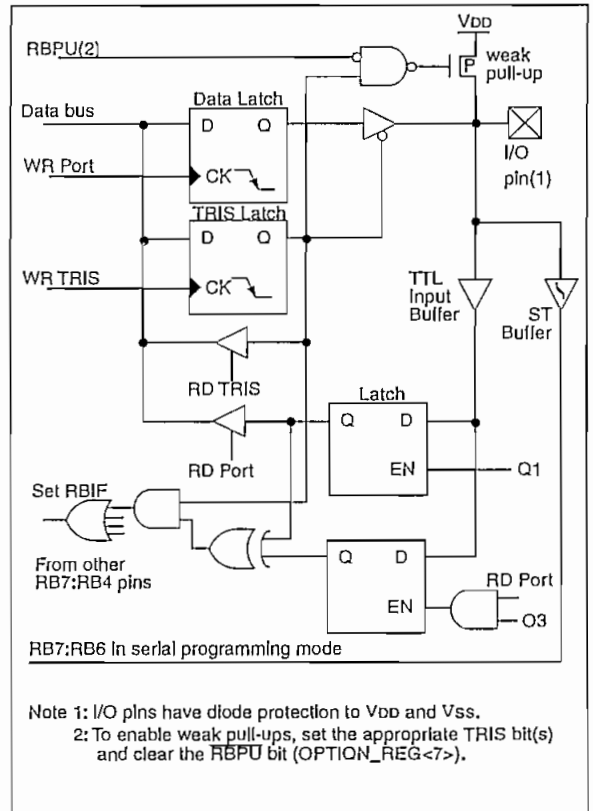


TABLE 3-3 PORTB FUNCTIONS

Name	Bit#	Buffer	Function
RB0/INT	bit0	TTL/ST ⁽¹⁾	Input/output pin or external interrupt input. Internal software programmable weak pull-up.
RB1	bit1	TTL	Input/output pin. Internal software programmable weak pull-up.
RB2	bit2	TTL	Input/output pin. Internal software programmable weak pull-up.
RB3/PGM	bit3	TTL	Input/output pin or programming pin in LVP mode. Internal software programmable weak pull-up.
RB4	bit4	TTL	Input/output pin (with interrupt on change). Internal software programmable weak pull-up.
RB5	bit5	TTL	Input/output pin (with interrupt on change). Internal software programmable weak pull-up.
RB6/PGC	bit6	TTL/ST ⁽²⁾	Input/output pin (with interrupt on change) or In-Circuit Debugger pin. Internal software programmable weak pull-up. Serial programming clock.
RB7/PGD	bit7	TTL/ST ⁽²⁾	Input/output pin (with interrupt on change) or In-Circuit Debugger pin. Internal software programmable weak pull-up. Serial programming data.

Legend: TTL = TTL input, ST = Schmitt Trigger input

Note 1: This buffer is a Schmitt Trigger input when configured as the external interrupt.

Note 2: This buffer is a Schmitt Trigger input when used in serial programming mode.

TABLE 3-4 SUMMARY OF REGISTERS ASSOCIATED WITH PORTB

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Value on: POR, BOR	Value on all other resets
06h, 106h	PORTB	RB7	RB6	RB5	RB4	RB3	RB2	RB1	RB0	xxxx xxxx	uuuu uuuu
86h, 186h	TRISB	PORTB Data Direction Register								1111 1111	1111 1111
81h, 181h	OPTION_ REG	RBPU	INTEDG	TOCS	TOSE	PSA	PS2	PS1	PS0	1111 1111	1111 1111

Legend: x = unknown, u = unchanged. Shaded cells are not used by PORTB.

3.3 PORTC and the TRISC Register

PORTC is an 8-bit wide bi-directional port. The corresponding data direction register is TRISC. Setting a TRISC bit (=1) will make the corresponding PORTC pin an input, i.e., put the corresponding output driver in a hi-impedance mode. Clearing a TRISC bit (=0) will make the corresponding PORTC pin an output, i.e., put the contents of the output latch on the selected pin.

PORTC is multiplexed with several peripheral functions (Table 3-5). PORTC pins have Schmitt Trigger input buffers.

When the I²C module is enabled, the PORTC (3:4) pins can be configured with normal I²C levels or with SMBUS levels by using the CKE bit (SSPSTAT <6>).

When enabling peripheral functions, care should be taken in defining TRIS bits for each PORTC pin. Some peripherals override the TRIS bit to make a pin an output, while other peripherals override the TRIS bit to make a pin an input. Since the TRIS bit override is in effect while the peripheral is enabled, read-modify-write instructions (BSF, BCF, XORWF) with TRISC as destination should be avoided. The user should refer to the corresponding peripheral section for the correct TRIS bit settings.

EXAMPLE 3-1: INITIALIZING PORTC

```
BCF STATUS, RP0 ; Select Bank 0
CLRF PORTC ; Initialize PORTC by
; clearing output
; data latches

BSF STATUS, RP0 ; Select Bank 1
MOVLW 0xCF ; Value used to
; initialize data
; direction

MOVWF TRISC ; Set RC<3:0> as inputs
; RC<5:4> as outputs
; RC<7:6> as inputs
```

FIGURE 3-5: PORTC BLOCK DIAGRAM (PERIPHERAL OUTPUT OVERRIDE) RC<0:2> RC<5:7>

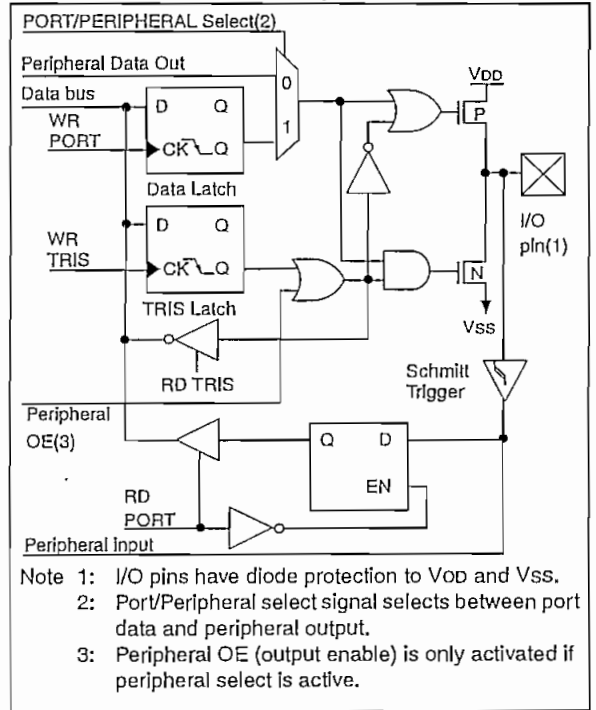


FIGURE 3-6: PORTC BLOCK DIAGRAM (PERIPHERAL OUTPUT OVERRIDE) RC<3:4>

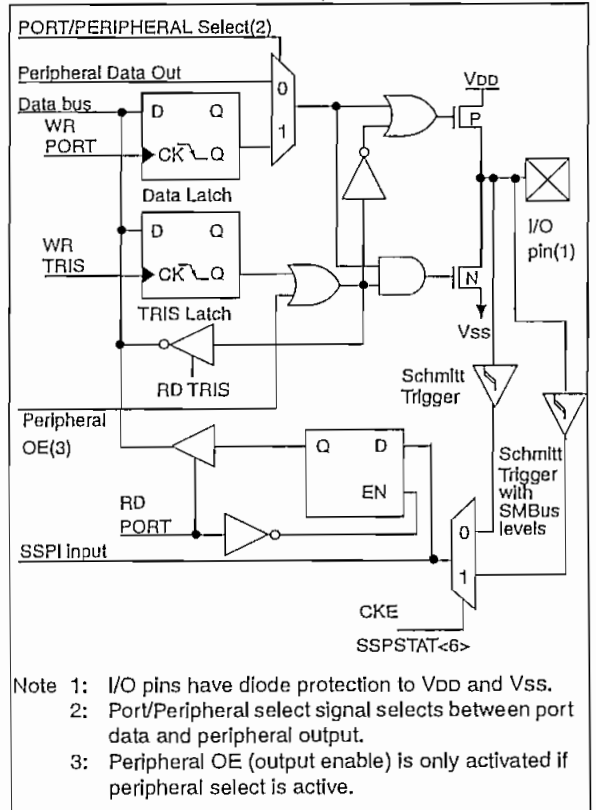


TABLE 3-5 PORTC FUNCTIONS

Name	Bit#	Buffer Type	Function
RC0/T1OSO/T1CKI	bit0	ST	Input/output port pin or Timer1 oscillator output/Timer1 clock input
RC1/T1OSI/CCP2	bit1	ST	Input/output port pin or Timer1 oscillator input or Capture2 input/Compare2 output/PWM2 output
RC2/CCP1	bit2	ST	Input/output port pin or Capture1 input/Compare1 output/PWM1 output
RC3/SCK/SCL	bit3	ST	RC3 can also be the synchronous serial clock for both SPI and I ² C modes.
RC4/SDI/SDA	bit4	ST	RC4 can also be the SPI Data In (SPI mode) or data I/O (I ² C mode).
RC5/SDO	bit5	ST	Input/output port pin or Synchronous Serial Port data output
RC6/TX/CK	bit6	ST	Input/output port pin or USART Asynchronous Transmit or Synchronous Clock
RC7/RX/DT	bit7	ST	Input/output port pin or USART Asynchronous Receive or Synchronous Data

Legend: ST = Schmitt Trigger input

TABLE 3-6 SUMMARY OF REGISTERS ASSOCIATED WITH PORTC

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Value on: POR, BOR	Value on all other resets
07h	PORTC	RC7	RC6	RC5	RC4	RC3	RC2	RC1	RC0	xxxx xxxx	uuuu uuuu
87h	TRISC	PORTC Data Direction Register								1111 1111	1111 1111

Legend: x = unknown, u = unchanged.

3.4 PORTD and TRISD Registers

This section is not applicable to the 28-pin devices.

PORTD is an 8-bit port with Schmitt Trigger input buffers. Each pin is individually configurable as an input or output.

PORTD can be configured as an 8-bit wide microprocessor port (parallel slave port) by setting control bit PSPMODE (TRISE<4>). In this mode, the input buffers are TTL.

FIGURE 3-7: PORTD BLOCK DIAGRAM (IN I/O PORT MODE)

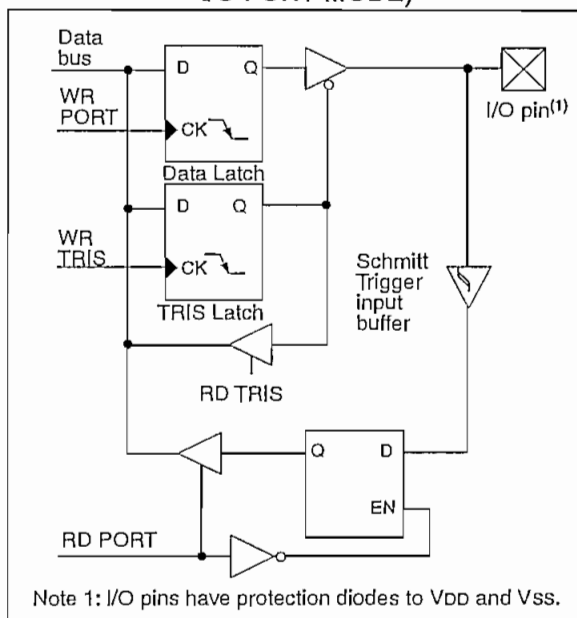


TABLE 3-7 PORTD FUNCTIONS

Name	Bit#	Buffer Type	Function
RD0/PSP0	bit0	ST/TTL ⁽¹⁾	Input/output port pin or parallel slave port bit0
RD1/PSP1	bit1	ST/TTL ⁽¹⁾	Input/output port pin or parallel slave port bit1
RD2/PSP2	bit2	ST/TTL ⁽¹⁾	Input/output port pin or parallel slave port bit2
RD3/PSP3	bit3	ST/TTL ⁽¹⁾	Input/output port pin or parallel slave port bit3
RD4/PSP4	bit4	ST/TTL ⁽¹⁾	Input/output port pin or parallel slave port bit4
RD5/PSP5	bit5	ST/TTL ⁽¹⁾	Input/output port pin or parallel slave port bit5
RD6/PSP6	bit6	ST/TTL ⁽¹⁾	Input/output port pin or parallel slave port bit6
RD7/PSP7	bit7	ST/TTL ⁽¹⁾	Input/output port pin or parallel slave port bit7

Legend: ST = Schmitt Trigger input TTL = TTL input

Note 1: Input buffers are Schmitt Triggers when in I/O mode and TTL buffer when in Parallel Slave Port Mode.

TABLE 3-8 SUMMARY OF REGISTERS ASSOCIATED WITH PORTD

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Value on: POR, BOR	Value on all other resets
08h	PORTD	RD7	RD6	RD5	RD4	RD3	RD2	RD1	RD0	xxxx xxxx	uuuu uuuu
88h	TRISD	PORTD Data Direction Register								1111 1111	1111 1111
89h	TRISE	IBF	OBF	IBOV	PSPMODE	PORTE Data Direction Bits				0000 -111	0000 -111

Legend: x = unknown, u = unchanged, - = unimplemented read as '0'. Shaded cells are not used by PORTD.

3.5 PORTE and TRISE Register

This section is not applicable to the 28-pin devices.

PORTE has three pins RE0/ \overline{RD} /AN5, RE1/ \overline{WR} /AN6 and RE2/ \overline{CS} /AN7, which are individually configurable as inputs or outputs. These pins have Schmitt Trigger input buffers.

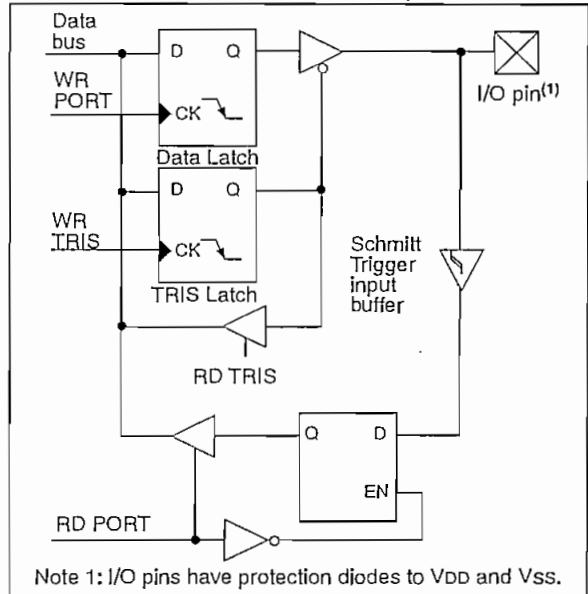
I/O PORTE becomes control inputs for the microprocessor port when bit PSPMODE (TRISE<4>) is set. In this mode, the user must make sure that the TRISE<2:0> bits are set (pins are configured as digital inputs). Ensure ADCON1 is configured for digital I/O. In this mode the input buffers are TTL.

Figure 3-9 shows the TRISE register, which also controls the parallel slave port operation.

PORTE pins are multiplexed with analog inputs. When selected as an analog input, these pins will read as '0's.

TRISE controls the direction of the RE pins, even when they are being used as analog inputs. The user must make sure to keep the pins configured as inputs when using them as analog inputs.

FIGURE 3-8: PORTE BLOCK DIAGRAM (IN I/O PORT MODE)



Note: On a Power-on Reset these pins are configured as analog inputs.

FIGURE 3-9: TRISE REGISTER (ADDRESS 89h)

R-0	R-0	R/W-0	R/W-0	U-0	R/W-1	R/W-1	R/W-1	
IBF	OBF	IBOV	PSPMODE	-	bit2	bit1	bit0	R= Readable bit W= Writable bit U= Unimplemented bit, read as '0' - n= Value at POR reset
bit7								
<p>bit 7: IBF: Input Buffer Full Status bit 1 = A word has been received and is waiting to be read by the CPU 0 = No word has been received</p> <p>bit 6: OBF: Output Buffer Full Status bit 1 = The output buffer still holds a previously written word 0 = The output buffer has been read</p> <p>bit 5: IBOV: Input Buffer Overflow Detect bit (in microprocessor mode) 1 = A write occurred when a previously input word has not been read (must be cleared in software) 0 = No overflow occurred</p> <p>bit 4: PSPMODE: Parallel Slave Port Mode Select bit 1 = Parallel slave port mode 0 = General purpose I/O mode</p> <p>bit 3: Unimplemented: Read as '0'</p> <p style="text-align: center;">PORTE Data Direction Bits</p> <p>bit 2: Bit2: Direction Control bit for pin RE2/\overline{CS}/AN7 1 = Input 0 = Output</p> <p>bit 1: Bit1: Direction Control bit for pin RE1/\overline{WR}/AN6 1 = Input 0 = Output</p> <p>bit 0: Bit0: Direction Control bit for pin RE0/\overline{RD}/AN5 1 = Input 0 = Output</p>								

TABLE 3-9 PORTE FUNCTIONS

Name	Bit#	Buffer Type	Function
RE0/ \overline{RD} /AN5	bit0	ST/TTL ⁽¹⁾	Input/output port pin or read control input in parallel slave port mode or analog input: \overline{RD} 1 = Not a read operation 0 = Read operation. Reads PORTD register (if chip selected)
RE1/ \overline{WR} /AN6	bit1	ST/TTL ⁽¹⁾	Input/output port pin or write control input in parallel slave port mode or analog input: \overline{WR} 1 =Not a write operation 0 =Write operation. Writes PORTD register (if chip selected)
RE2/ \overline{CS} /AN7	bit2	ST/TTL ⁽¹⁾	Input/output port pin or chip select control input in parallel slave port mode or analog input: \overline{CS} 1 = Device is not selected 0 = Device is selected

Legend: ST = Schmitt Trigger input TTL = TTL input

Note 1: Input buffers are Schmitt Triggers when in I/O mode and TTL buffers when in Parallel Slave Port Mode.

TABLE 3-10 SUMMARY OF REGISTERS ASSOCIATED WITH PORTE

Addr	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Value on: POR, BOR	Value on all other resets
09h	PORTE	---	---	---	---	---	RE2	RE1	RE0	---- -xxx	---- -uuu
89h	TRISE	IBF	OBF	IBOV	PSPMODE	---	PORTE Data Direction Bits			0000 -111	0000 -111
9Fh	ADCON1	ADFM	---	---	---	PCFG3	PCFG2	PCFG1	PCFG0	--0- 0000	--0- 0000

Legend: x = unknown, u = unchanged, - = unimplemented read as '0'. Shaded cells are not used by PORTE.

5.0 TIMER0 MODULE

The Timer0 module timer/counter has the following features:

- 8-bit timer/counter
- Readable and writable
- Internal or external clock select
- Edge select for external clock
- 8-bit software programmable prescaler
- Interrupt on overflow from FFh to 00h

Figure 5-1 is a simplified block diagram of the Timer0 module.

Additional information on timer modules is available in the PICmicro™ Mid-Range Reference Manual, (DS33023).

5.1 Timer0 Operation

Timer0 can operate as a timer or as a counter.

Timer mode is selected by clearing bit T0CS (OPTION_REG<5>). In timer mode, the Timer0 module will increment every instruction cycle (without prescaler). If the TMR0 register is written, the increment is inhibited for the following two instruction cycles. The user can work around this by writing an adjusted value to the TMR0 register.

Counter mode is selected by setting bit T0CS (OPTION_REG<5>). In counter mode, Timer0 will increment either on every rising or falling edge of pin RA4/T0CKI. The incrementing edge is determined by the Timer0 Source Edge Select bit T0SE (OPTION_REG<4>). Clearing bit T0SE selects the rising edge. Restrictions on the external clock input are discussed below.

When an external clock input is used for Timer0, it must meet certain requirements. The requirements ensure the external clock can be synchronized with the internal phase clock (T0sc). Also, there is a delay in the actual incrementing of Timer0 after synchronization.

Additional information on external clock requirements is available in the PICmicro™ Mid-Range Reference Manual, DS33023.

5.2 Prescaler

An 8-bit counter is available as a prescaler for the Timer0 module, or as a postscaler for the Watchdog Timer (Figure 5-2). For simplicity, this counter is being referred to as "prescaler" throughout this data sheet. Note that there is only one prescaler available which is mutually exclusively shared between the Timer0 module and the Watchdog Timer. Thus, a prescaler assignment for the Timer0 module means that there is no prescaler for the Watchdog Timer, and vice-versa.

The prescaler is not readable or writable.

The PSA and PS2:PS0 bits (OPTION_REG<3:0>) determine the prescaler assignment and prescale ratio.

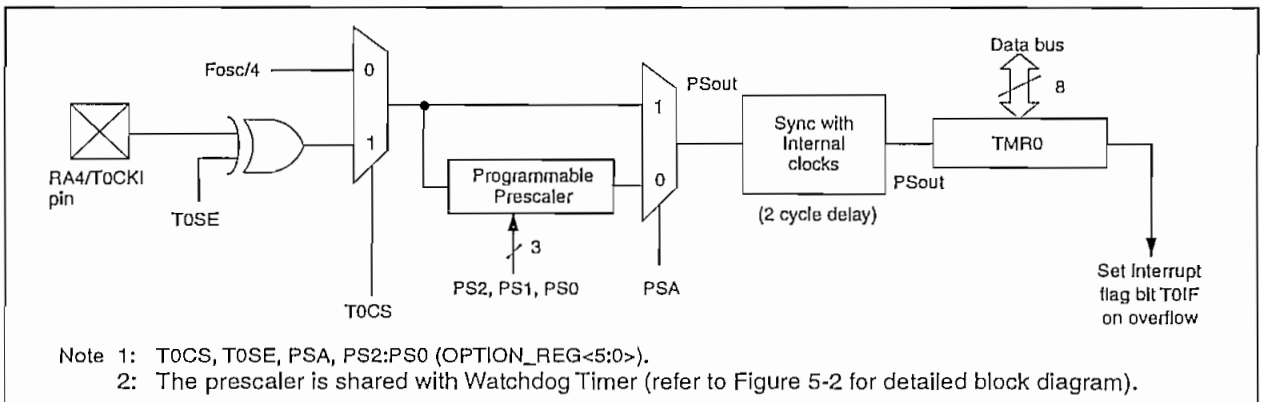
Clearing bit PSA will assign the prescaler to the Timer0 module. When the prescaler is assigned to the Timer0 module, prescale values of 1:2, 1:4, ..., 1:256 are selectable.

Setting bit PSA will assign the prescaler to the Watchdog Timer (WDT). When the prescaler is assigned to the WDT, prescale values of 1:1, 1:2, ..., 1:128 are selectable.

When assigned to the Timer0 module, all instructions writing to the TMR0 register (e.g. CLRF TMR0, MOVWF TMR0, BSF TMR0,x...etc.) will clear the prescaler. When assigned to WDT, a CLRWDT instruction will clear the prescaler along with the WDT.

Note: Writing to TMR0 when the prescaler is assigned to Timer0 will clear the prescaler count, but will not change the prescaler assignment.

FIGURE 5-1: TIMER0 BLOCK DIAGRAM



5.2.1 SWITCHING PRESCALER ASSIGNMENT

The prescaler assignment is fully under software control, i.e., it can be changed "on the fly" during program execution.

Note: To avoid an unintended device RESET, a specific instruction sequence (shown in the PICmicro™ Mid-Range Reference Manual, DS33023) must be executed when changing the prescaler assignment from Timer0 to the WDT. This sequence must be followed even if the WDT is disabled.

5.3 Timer0 Interrupt

The TMR0 interrupt is generated when the TMR0 register overflows from FFh to 00h. This overflow sets bit T0IF (INTCON<2>). The interrupt can be masked by clearing bit T0IE (INTCON<5>). Bit T0IF must be cleared in software by the Timer0 module interrupt service routine before re-enabling this interrupt. The TMR0 interrupt cannot awaken the processor from SLEEP since the timer is shut off during SLEEP.

FIGURE 5-2: BLOCK DIAGRAM OF THE TIMER0/WDT PRESCALER

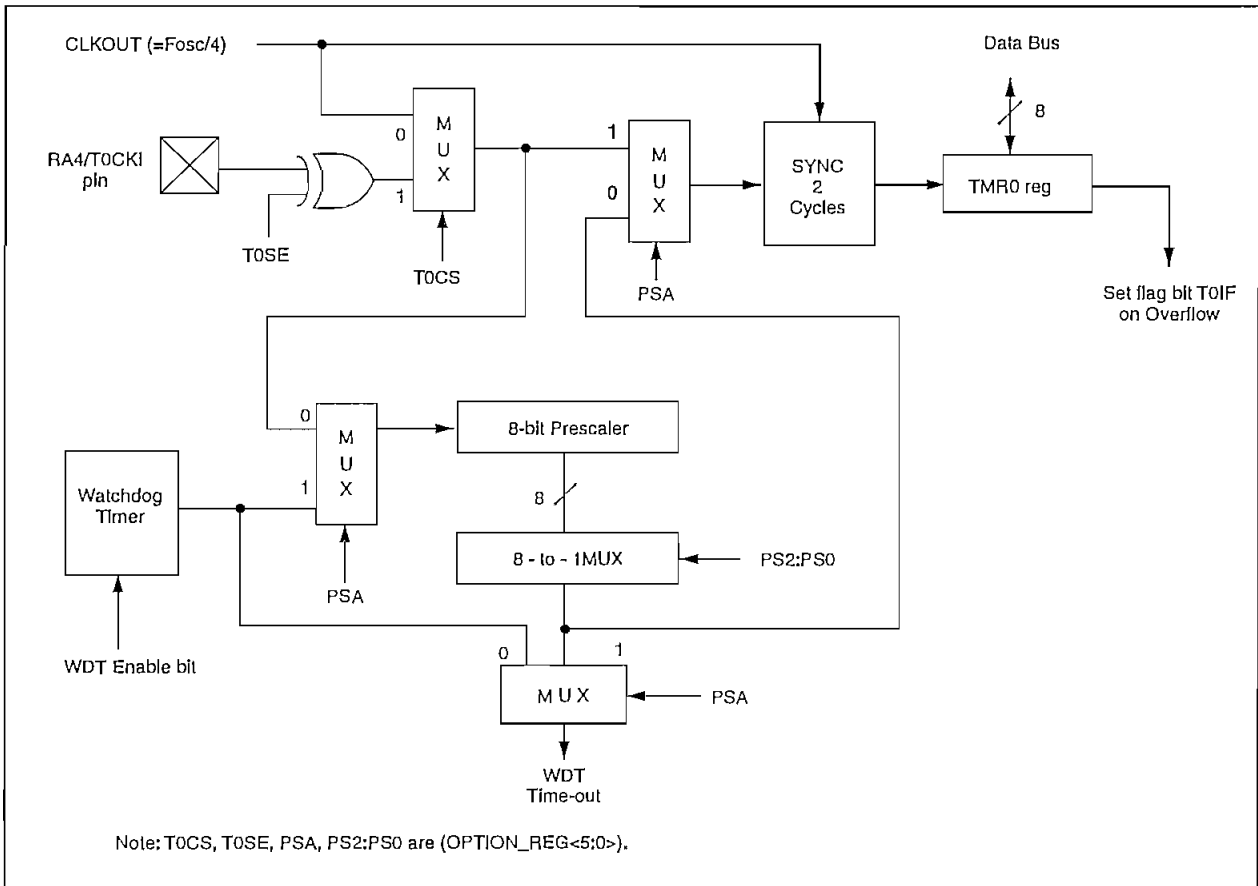


TABLE 5-1 REGISTERS ASSOCIATED WITH TIMER0

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Value on: POR, BOR	Value on all other resets
01h,101h	TMR0	Timer0 module's register								xxxx xxxx	uuuu uuuu
0Bh,8Bh, 10Bh,18Bh	INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTE	RBIF	0000 000x	0000 000u
81h,181h	OPTION_REG	RBPV	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1.1.1.1 1.1.1.1	1.1.1.1 1.1.1.1
85h	TRISA	PORTA Data Direction Register								--1.1 1.1.1.1	--1.1 1.1.1.1

Legend: x = unknown, u = unchanged, - = unimplemented locations read as '0'. Shaded cells are not used by Timer0.

6.0 TIMER1 MODULE

The Timer1 module timer/counter has the following features:

- 16-bit timer/counter (Two 8-bit registers; TMR1H and TMR1L)
- Readable and writable (Both registers)
- Internal or external clock select
- Interrupt on overflow from FFFFh to 0000h
- Reset from CCP module trigger

Timer1 has a control register, shown in Figure 6-1. Timer1 can be enabled/disabled by setting/clearing control bit TMR1ON (T1CON<0>).

Figure 6-3 is a simplified block diagram of the Timer1 module.

Additional information on timer modules is available in the PICmicro™ Mid-Range Reference Manual, (DS33023).

6.1 Timer1 Operation

Timer1 can operate in one of these modes:

- As a timer
- As a synchronous counter
- As an asynchronous counter

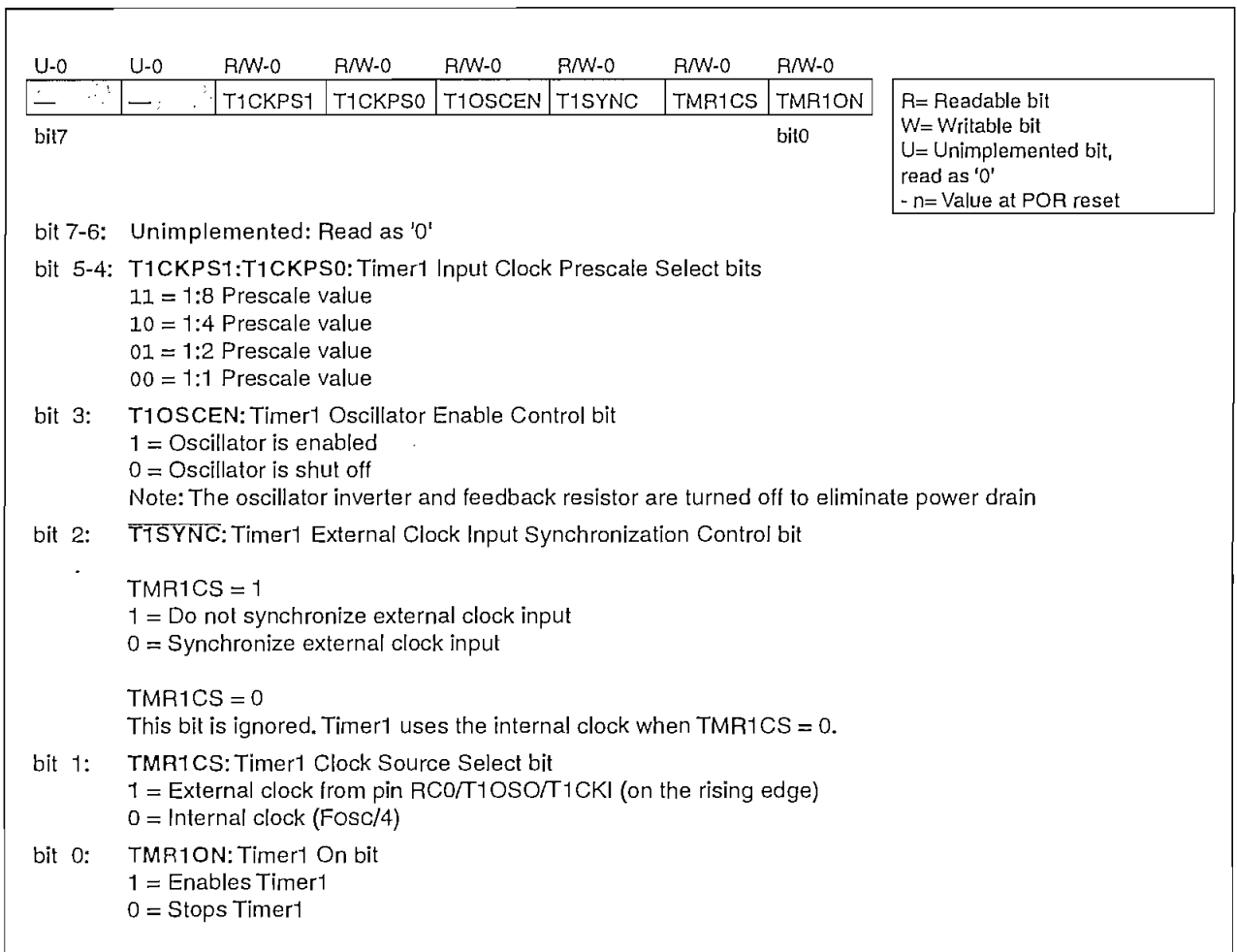
The operating mode is determined by the clock select bit, TMR1CS (T1CON<1>).

In timer mode, Timer1 increments every instruction cycle. In counter mode, it increments on every rising edge of the external clock input.

When the Timer1 oscillator is enabled (T1OSCEN is set), the RC1/T1OSI and RC0/T1OSO/T1CKI pins become inputs. That is, the TRISC<1:0> value is ignored.

Timer1 also has an internal "reset input". This reset can be generated by the CCP module (Section 8.0).

FIGURE 6-1: T1CON:TIMER1 CONTROL REGISTER (ADDRESS 10h)



PIC16F87X

6.1.1 TIMER1 COUNTER OPERATION

In this mode, Timer1 is being incremented via an external source. Increments occur on a rising edge.

Timer1 is enabled in counter mode, the module must first have a falling edge before the counter begins to increment.

FIGURE 6-2: TIMER1 INCREMENTING EDGE

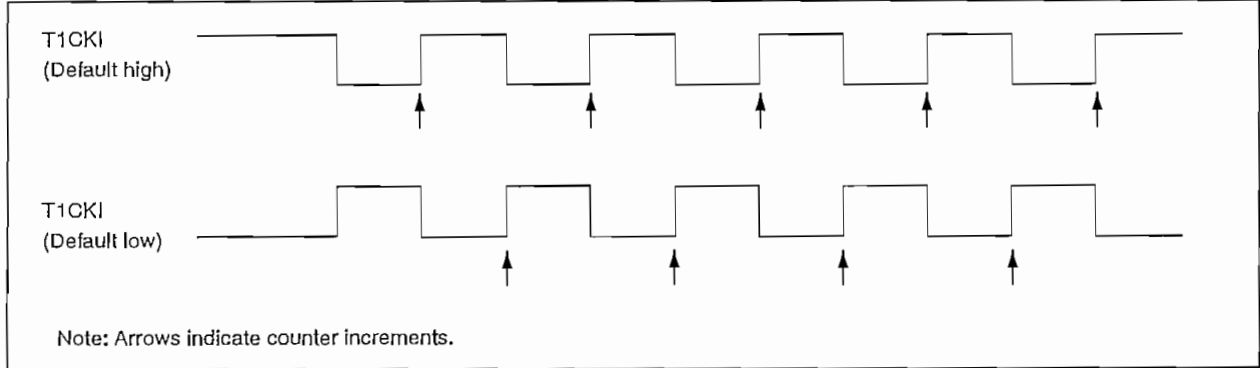
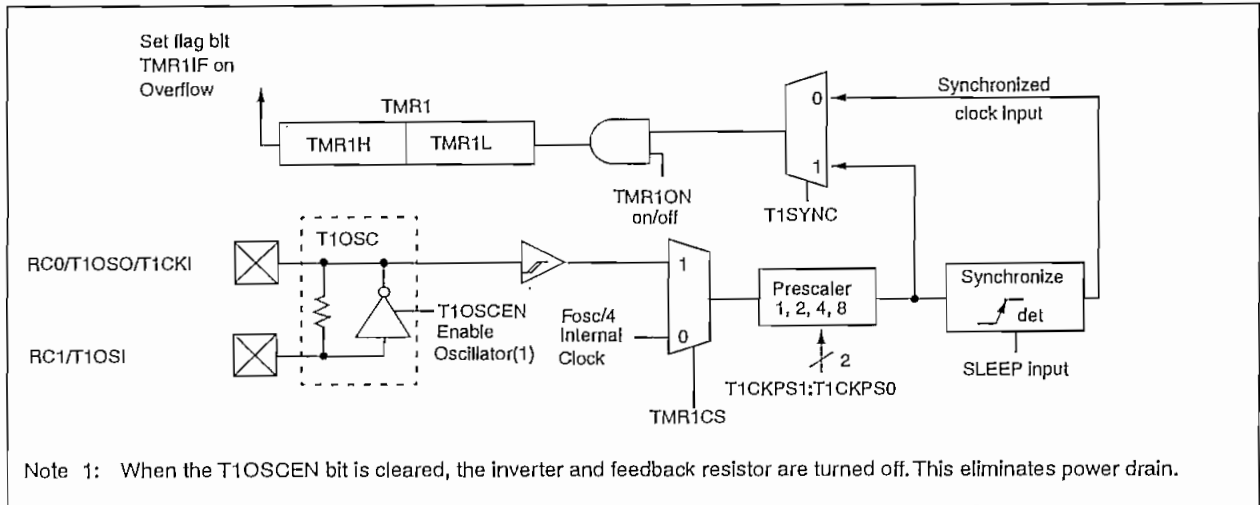


FIGURE 6-3: TIMER1 BLOCK DIAGRAM



6.2 Timer1 Oscillator

A crystal oscillator circuit is built in between pins T1OSI (input) and T1OSO (amplifier output). It is enabled by setting control bit T1OSCEN (T1CON<3>). The oscillator is a low power oscillator rated up to 200 kHz. It will continue to run during SLEEP. It is primarily intended for a 32 kHz crystal. Table 6-1 shows the capacitor selection for the Timer1 oscillator.

The Timer1 oscillator is identical to the LP oscillator. The user must provide a software time delay to ensure proper oscillator start-up.

TABLE 6-1 CAPACITOR SELECTION FOR THE TIMER1 OSCILLATOR

Osc Type	Freq	C1	C2
LP	32 kHz	33 pF	33 pF
	100 kHz	15 pF	15 pF
	200 kHz	15 pF	15 pF
These values are for design guidance only.			
Crystals Tested:			
32.768 kHz	Epson C-001R32.768K-A	± 20 PPM	
100 kHz	Epson 6-2 100.00 KC-P	± 20 PPM	
200 kHz	STD XTL 200.000 kHz	± 20 PPM	
Note 1: Higher capacitance increases the stability of oscillator but also increases the start-up time. Note 2: Since each resonator/crystal has its own characteristics, the user should consult the resonator/crystal manufacturer for appropriate values of external components.			

6.3 Timer1 Interrupt

The TMR1 Register pair (TMR1H:TMR1L) increments from 0000h to FFFFh and rolls over to 0000h. The TMR1 Interrupt, if enabled, is generated on overflow which is latched in interrupt flag bit TMR1IF (PIR1<0>). This interrupt can be enabled/disabled by setting/clearing TMR1 interrupt enable bit TMR1IE (PIE1<0>).

6.4 Resetting Timer1 using a CCP Trigger Output

If the CCP module is configured in compare mode to generate a "special event trigger" (CCP1M3:CCP1M0 = 1011), this signal will reset Timer1, and for CCP2 only, start an A/D conversion (if the A/D module is enabled).

Note: The special event triggers from the CCP1 module will not set interrupt flag bit TMR1IF (PIR1<0>).

Timer1 must be configured for either timer or synchronized counter mode to take advantage of this feature. If Timer1 is running in asynchronous counter mode, this reset operation may not work.

In the event that a write to Timer1 coincides with a special event trigger from CCP1, the write will take precedence.

In this mode of operation, the CCPR1H:CCPR1L registers pair effectively becomes the period register for Timer1.

TABLE 6-2 REGISTERS ASSOCIATED WITH TIMER1 AS A TIMER/COUNTER

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Value on: POR, BOR	Value on all other resets
0Bh,8Bh,10Bh,18Bh	INTCON	GIE	PEIE	TOIE	INTE	RBIE	TOIF	INTF	RBIF	0000 000x	0000 000u
0Ch	PIR1	PSPIE(1)	ADIF	RCIF	TXIF	SSPIE	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
8Ch	PIE1	PSPIE(1)	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
0Eh	TMR1L	Holding register for the Least Significant Byte of the 16-bit TMR1 register								xxxx xxxx	uuuu uuuu
0Fh	TMR1H	Holding register for the Most Significant Byte of the 16-bit TMR1 register								xxxx xxxx	uuuu uuuu
10h	T1CON			T1CKPS1	T1CKPS0	T1OSCEN	T1SYNC	TMR1CS	TMR1ON	--00 0000	--uu uuuu

Legend: x = unknown, u = unchanged, - = unimplemented read as '0'. Shaded cells are not used by the Timer1 module.

Note 1: These bits are reserved on the 28-pin devices, always maintain these bits clear.

11.0 ANALOG-TO-DIGITAL CONVERTER (A/D) MODULE

The analog-to-digital (A/D) converter module has five inputs for the 28-pin devices, and eight for the other devices.

The analog input charges a sample and hold capacitor. The output of the sample and hold capacitor is the input into the converter. The converter then generates a digital result of this analog level via successive approximation. This A/D conversion, of the analog input signal, results in a corresponding 10-bit digital number.

The A/D converter has a unique feature of being able to operate while the device is in SLEEP mode. To operate in sleep, the A/D clock must be derived from the A/D's internal RC oscillator.

The A/D module has four registers. These registers are:

- A/D Result High Register (ADRESH)
- A/D Result Low Register (ADRESL)
- A/D Control Register0 (ADCON0)
- A/D Control Register1 (ADCON1)

The ADCON0 register, shown in Figure 11-1, controls the operation of the A/D module. The ADCON1 register, shown in Figure 11-2, configures the functions of the port pins. The port pins can be configured as analog inputs (RA3 can also be the voltage reference) or as digital I/O.

FIGURE 11-1: ADCON0 REGISTER (ADDRESS: 1Fh)

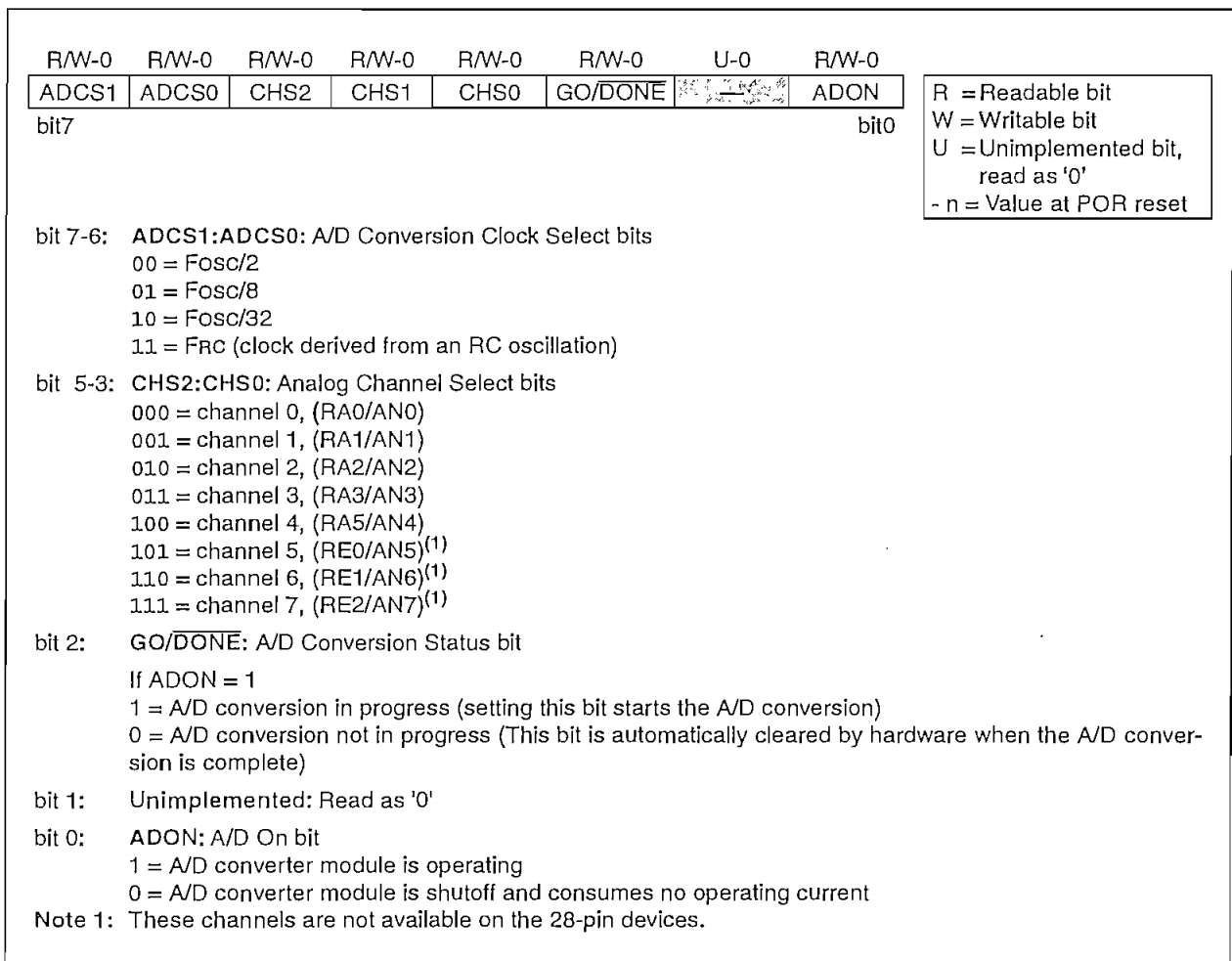


FIGURE 11-2: ADCON1 REGISTER (ADDRESS 9Fh)

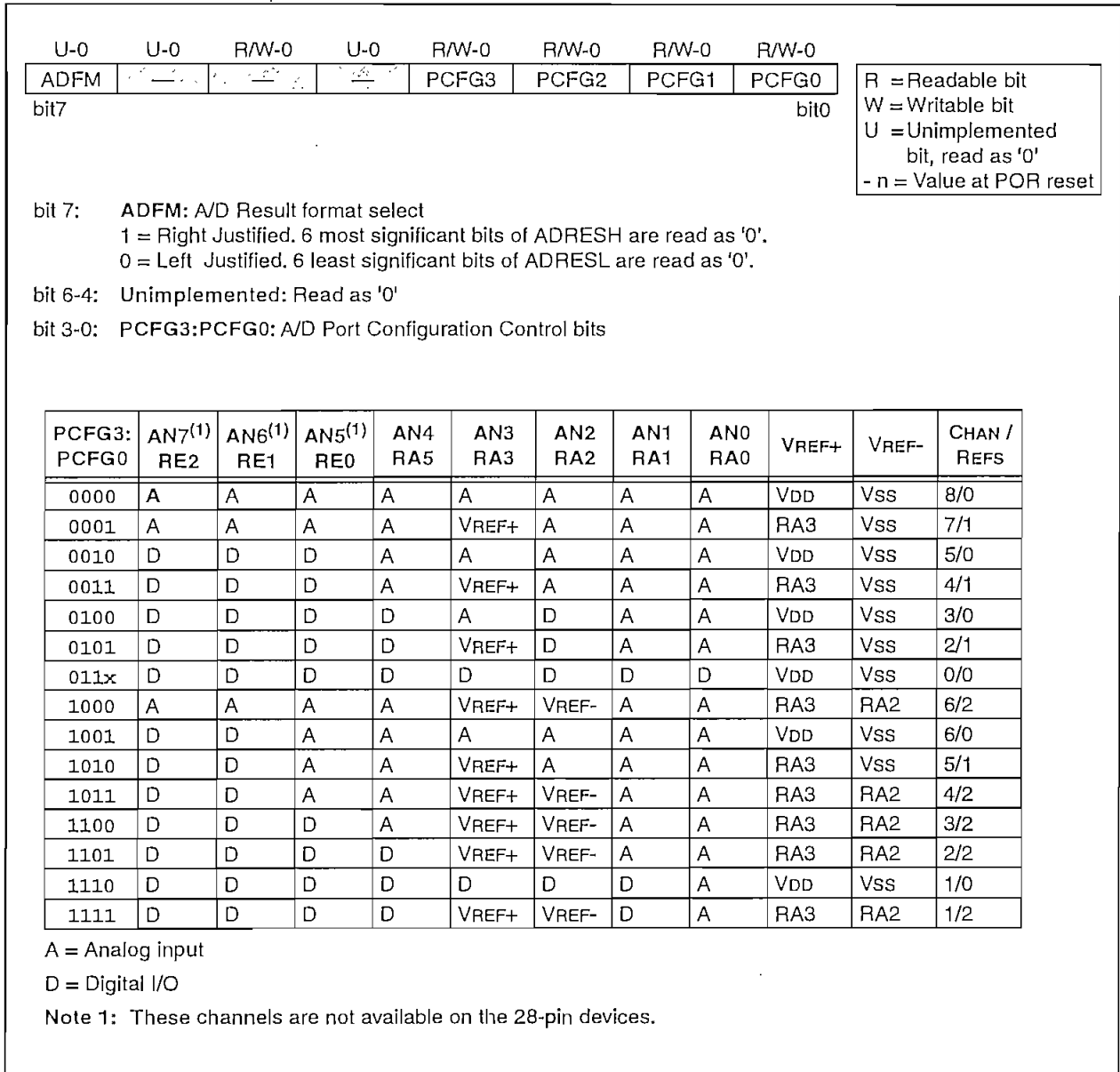


FIGURE 12-1: CONFIGURATION WORD

CP1	CP0	BKBUG	WRT	CPD	LVP	BODEN	CP1	CP0	PWRTÉ	WDTE	FOSC1	FOSC0	Register: CONFIG
												Address 2007h	
bit13												bit0	
bit 13-12:													
bit 5-4: CP1:CP0: Flash Program Memory Code Protection bits ⁽²⁾													
11 = Code protection off													
10 = 1F00h to 1FFFh code protected (PIC16F877, 876)													
10 = 0F00h to 0FFFh code protected (PIC16F874, 873)													
01 = 1000h to 1FFFh code protected (PIC16F877, 876)													
01 = 0800h to 0FFFh code protected (PIC16F874, 873)													
00 = 0000h to 1FFFh code protected (PIC16F877, 876)													
00 = 0000h to 0FFFh code protected (PIC16F874, 873)													
bit 11: DEBUG: In-Circuit Debugger Mode													
1 = In-Circuit Debugger disabled, RB6 and RB7 are general purpose I/O pins.													
0 = In-Circuit Debugger enabled, RB6 and RB7 are dedicated to the debugger.													
bit 10: Unimplemented: Read as '1'													
bit 9: WRT: Flash Program Memory Write Enable													
1 = Unprotected program memory may be written to by EECON control													
0 = Unprotected program memory may not be written to by EECON control													
bit 8: CPD: Data EE Memory Code Protection													
1 = Code protection off													
0 = Data EEPROM memory code protected													
bit 7: LVP: Low voltage programming Enable bit													
1 = RB3/PGM pin has PGM function, low voltage programming enabled													
0 = RB3 is digital I/O, HV on MCLR must be used for programming													
bit 6: BODEN: Brown-out Reset Enable bit ⁽¹⁾													
1 = BOR enabled													
0 = BOR disabled													
bit 3: PWRTÉ: Power-up Timer Enable bit ⁽¹⁾													
1 = PWRT disabled													
0 = PWRT enabled													
bit 2: WDTE: Watchdog Timer Enable bit													
1 = WDT enabled													
0 = WDT disabled													
bit 1-0: FOSC1:FOSC0: Oscillator Selection bits													
11 = RC oscillator													
10 = HS oscillator													
01 = XT oscillator													
00 = LP oscillator													
Note 1: Enabling Brown-out Reset automatically enables Power-up Timer (PWRT) regardless of the value of bit PWRTÉ. Ensure the Power-up Timer is enabled anytime Brown-out Reset is enabled.													
2: All of the CP1:CP0 pairs have to be given the same value to enable the code protection scheme listed.													

12.2 Oscillator Configurations

12.2.2 CRYSTAL OSCILLATOR/CERAMIC RESONATORS

12.2.1 OSCILLATOR TYPES

The PIC16F87X can be operated in four different oscillator modes. The user can program two configuration bits (FOSC1 and FOSC0) to select one of these four modes:

- LP Low Power Crystal
- XT Crystal/Resonator
- HS High Speed Crystal/Resonator
- RC Resistor/Capacitor

In XT, LP or HS modes a crystal or ceramic resonator is connected to the OSC1/CLKIN and OSC2/CLKOUT pins to establish oscillation (Figure 12-2). The PIC16F87X Oscillator design requires the use of a parallel cut crystal. Use of a series cut crystal may give a frequency out of the crystal manufacturers specifications. When in XT, LP or HS modes, the device can have an external clock source to drive the OSC1/CLKIN pin (Figure 12-3).

FIGURE 12-2: CRYSTAL/CERAMIC RESONATOR OPERATION (HS, XT OR LP OSC CONFIGURATION)

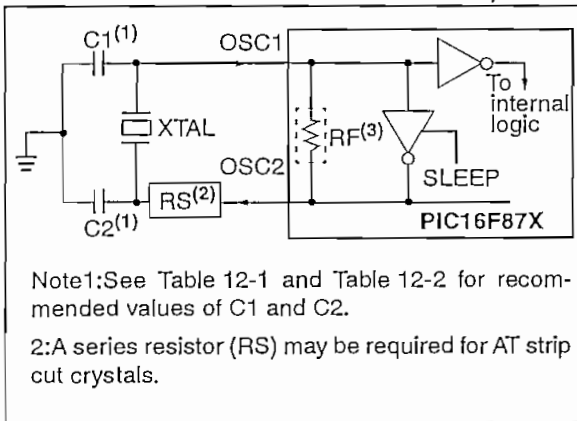


FIGURE 12-3: EXTERNAL CLOCK INPUT OPERATION (HS, XT OR LP OSC CONFIGURATION)

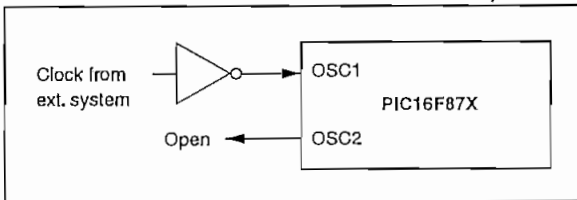


TABLE 12-1 CERAMIC RESONATORS

Ranges Tested:			
Mode	Freq	OSC1	OSC2
XT	455 kHz	68 - 100 pF	68 - 100 pF
	2.0 MHz	15 - 68 pF	15 - 68 pF
	4.0 MHz	15 - 68 pF	15 - 68 pF
HS	8.0 MHz	10 - 68 pF	10 - 68 pF
	16.0 MHz	10 - 22 pF	10 - 22 pF

These values are for design guidance only. See notes at bottom of page.

Resonators Used:		
455 kHz	Panasonic EFO-A455K04B	± 0.3%
2.0 MHz	Murata Erie CSA2.00MG	± 0.5%
4.0 MHz	Murata Erie CSA4.00MG	± 0.5%
8.0 MHz	Murata Erie CSA8.00MT	± 0.5%
16.0 MHz	Murata Erie CSA16.00MX	± 0.5%

All resonators used did not have built-in capacitors.

TABLE 12-2 CAPACITOR SELECTION FOR CRYSTAL OSCILLATOR

Osc Type	Crystal Freq	Cap. Range C1	Cap. Range C2
LP	32 kHz	33 pF	33 pF
	200 kHz	15 pF	15 pF
XT	200 kHz	47-68 pF	47-68 pF
	1 MHz	15 pF	15 pF
	4 MHz	15 pF	15 pF
HS	4 MHz	15 pF	15 pF
	8 MHz	15-33 pF	15-33 pF
	20 MHz	15-33 pF	15-33 pF

These values are for design guidance only. See notes at bottom of page.

Crystals Used		
32 kHz	Epson C-001R32.768K-A	± 20 PPM
200 kHz	STD XTL 200.000KHz	± 20 PPM
1 MHz	ECS ECS-10-13-1	± 50 PPM
4 MHz	ECS ECS-40-20-1	± 50 PPM
8 MHz	EPSON CA-301 8.000M-C	± 30 PPM
20 MHz	EPSON CA-301 20.000M-C	± 30 PPM

Note 1: Recommended values of C1 and C2 are identical to the ranges tested (Table 12-1).
2: Higher capacitance increases the stability of oscillator but also increases the start-up time.
3: Since each resonator/crystal has its own characteristics, the user should consult the resonator/crystal manufacturer for appropriate values of external components.
4: Rs may be required in HS mode as well as XT mode to avoid overdriving crystals with low drive level specification.

12.2.3 RC OSCILLATOR

For timing insensitive applications the "RC" device option offers additional cost savings. The RC oscillator frequency is a function of the supply voltage, the resistor (REXT) and capacitor (CEXT) values, and the operating temperature. In addition to this, the oscillator frequency will vary from unit to unit due to normal process parameter variation. Furthermore, the difference in lead frame capacitance between package types will also affect the oscillation frequency, especially for low CEXT values. The user also needs to take into account variation due to tolerance of external R and C components used. Figure 12-4 shows how the R/C combination is connected to the PIC16F87X.

12.10 Interrupts

The PIC16F87X family has up to 14 sources of interrupt. The interrupt control register (INTCON) records individual interrupt requests in flag bits. It also has individual and global interrupt enable bits.

Note: Individual interrupt flag bits are set regardless of the status of their corresponding mask bit or the GIE bit.

A global interrupt enable bit, GIE (INTCON<7>) enables (if set) all un-masked interrupts or disables (if cleared) all interrupts. When bit GIE is enabled, and an interrupt's flag bit and mask bit are set, the interrupt will vector immediately. Individual interrupts can be disabled through their corresponding enable bits in various registers. Individual interrupt bits are set regardless of the status of the GIE bit. The GIE bit is cleared on reset.

The "return from interrupt" instruction, `RETFIE`, exits the interrupt routine as well as sets the GIE bit, which re-enables interrupts.

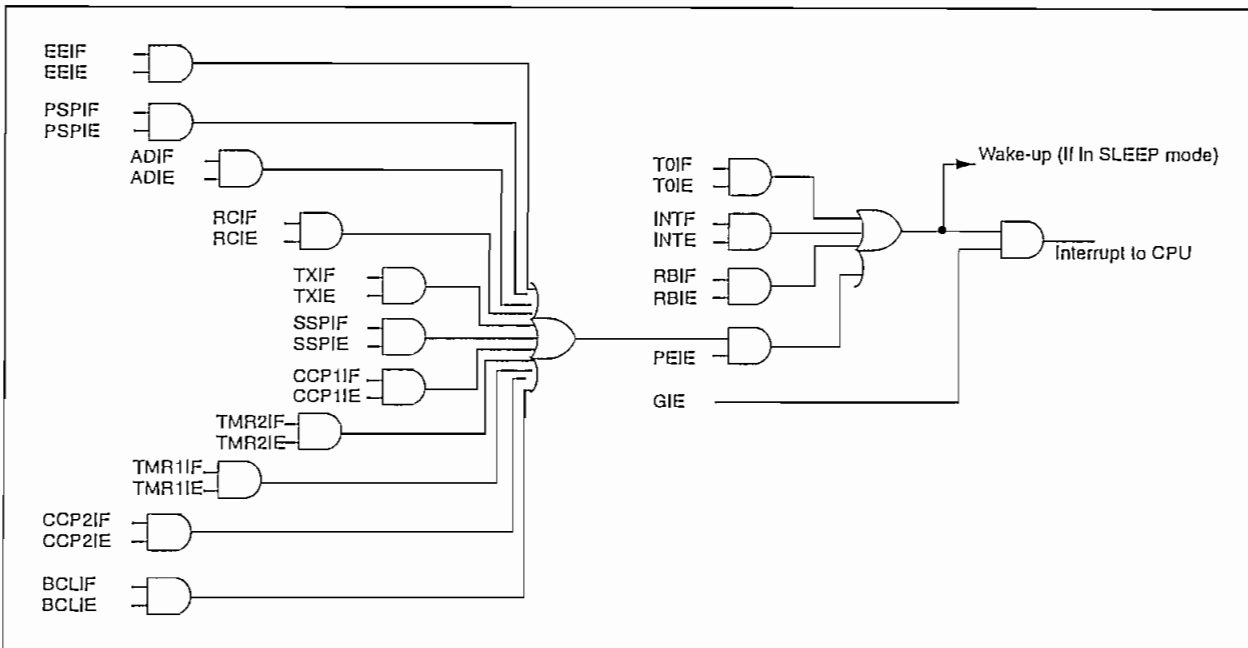
The RBO/INT pin interrupt, the RB port change interrupt and the TMR0 overflow interrupt flags are contained in the INTCON register.

The peripheral interrupt flags are contained in the special function registers PIR1 and PIR2. The corresponding interrupt enable bits are contained in special function registers PIE1 and PIE2, and the peripheral interrupt enable bit is contained in special function register INTCON.

When an interrupt is responded to, the GIE bit is cleared to disable any further interrupt, the return address is pushed onto the stack and the PC is loaded with 0004h. Once in the interrupt service routine the source(s) of the interrupt can be determined by polling the interrupt flag bits. The interrupt flag bit(s) must be cleared in software before re-enabling interrupts to avoid recursive interrupts.

For external interrupt events, such as the INT pin or PORTB change interrupt, the interrupt latency will be three or four instruction cycles. The exact latency depends when the interrupt event occurs. The latency is the same for one or two cycle instructions. Individual interrupt flag bits are set regardless of the status of their corresponding mask bit or the GIE bit

FIGURE 12-11: INTERRUPT LOGIC



The following table shows which devices have which interrupts.

Device	TOIF	INTF	RBIF	PSPIF	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	EEIF	BCLIF	CCP2IF
PIC16F876/873	Yes	Yes	Yes	-	Yes	Yes	Yes	Yes	Yes	Yes	Yes	Yes	Yes	Yes
PIC16F877/874	Yes	Yes	Yes	Yes	Yes	Yes	Yes	Yes	Yes	Yes	Yes	Yes	Yes	Yes

12.10.1 INT INTERRUPT

External interrupt on RBO/INT pin is edge triggered: either rising if bit INTEDG (OPTION_REG<6>) is set, or falling, if the INTEDG bit is clear. When a valid edge appears on the RBO/INT pin, flag bit INTF (INTCON<1>) is set. This interrupt can be disabled by clearing enable bit INTE (INTCON<4>). Flag bit INTF must be cleared in software in the interrupt service routine before re-enabling this interrupt. The INT interrupt can wake-up the processor from SLEEP, if bit INTE was set prior to going into SLEEP. The status of global interrupt enable bit GIE decides whether or not the processor branches to the interrupt vector following wake-up. See Section 12.13 for details on SLEEP mode.

12.10.2 TMR0 INTERRUPT

An overflow (FFh → 00h) in the TMR0 register will set flag bit TOIF (INTCON<2>). The interrupt can be enabled/disabled by setting/clearing enable bit TOIE (INTCON<5>). (Section 5.0)

12.10.3 PORTB INTCON CHANGE

An input change on PORTB<7:4> sets flag bit RBIF (INTCON<0>). The interrupt can be enabled/disabled by setting/clearing enable bit RBIE (INTCON<4>). (Section 3.2)

12.11 Context Saving During Interrupts

During an interrupt, only the return PC value is saved on the stack. Typically, users may wish to save key registers during an interrupt, i.e., W register and STATUS register. This will have to be implemented in software.

Example 12-1 stores and restores the W and STATUS registers. The register, W_TEMP, must be defined in each bank and must be defined at the same offset from the bank base address (i.e., if W_TEMP is defined at 0x20 in bank 0, it must also be defined at 0xA0 in bank 1).

The example:

- a) Stores the W register.
- b) Stores the STATUS register in bank 0.
- c) Stores the PCLATH register.
- d) Executes the interrupt service routine code (User-generated).
- e) Restores the STATUS register (and bank select bit).
- f) Restores the W and PCLATH registers.

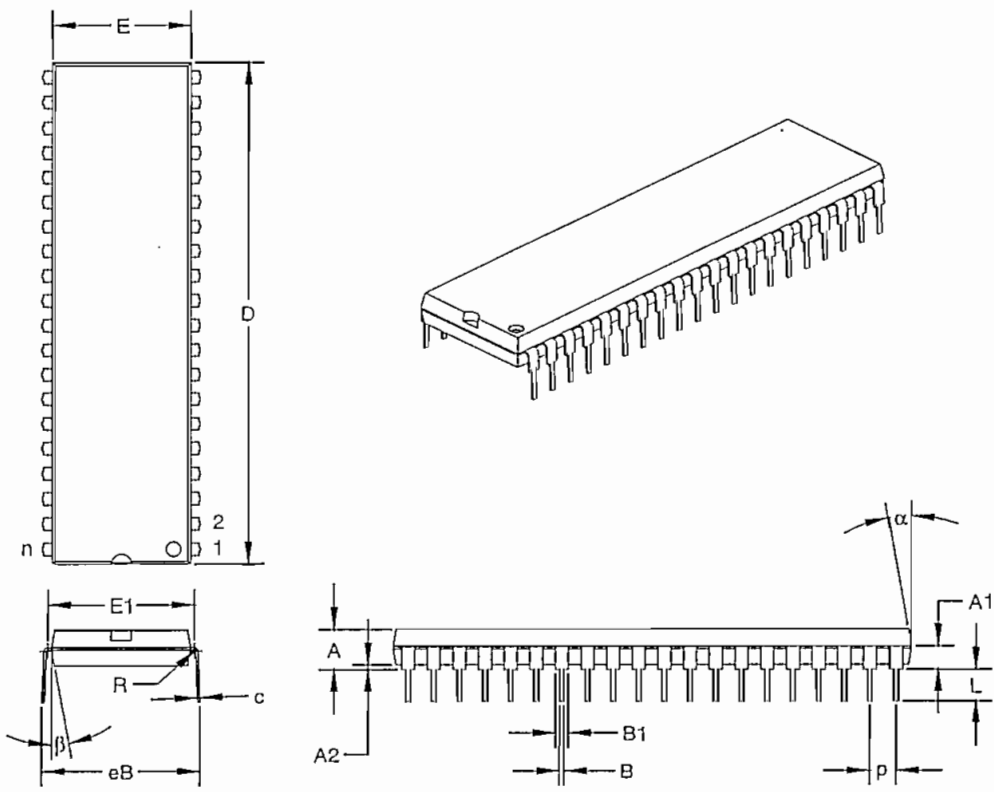
EXAMPLE 12-1: SAVING STATUS, W, AND PCLATH REGISTERS IN RAM

```

MOVWF    W_TEMP          ;Copy W to TEMP register
SWAPF    STATUS,W        ;Swap status to be saved into W
CLRF     STATUS          ;bank 0, regardless of current bank, Clears IRP,RP1,RP0
MOVWF    STATUS_TEMP     ;Save status to bank zero STATUS_TEMP register
MOVF     PCLATH, W       ;Only required if using pages 1, 2 and/or 3
MOVWF    PCLATH_TEMP    ;Save PCLATH into W
CLRF     PCLATH          ;Page zero, regardless of current page
BCF      STATUS, IRP     ;Return to Bank 0
MOVF     FSR, W          ;Copy FSR to W
MOVWF    FSR_TEMP       ;Copy FSR from W to FSR_TEMP
:
: (ISR)
:
MOVF     PCLATH_TEMP, W  ;Restore PCLATH
MOVWF    PCLATH          ;Move W into PCLATH
SWAPF    STATUS_TEMP,W  ;Swap STATUS_TEMP register into W
                        ;(sets bank to original state)
MOVWF    STATUS          ;Move W into STATUS register
SWAPF    W_TEMP,F        ;Swap W_TEMP
SWAPF    W_TEMP,W        ;Swap W_TEMP into W

```

17.4 K04-016 40-Lead Plastic Dual In-line (P) – 600 mil



Units		INCHES*			MILLIMETERS		
		MIN	NOM	MAX	MIN	NOM	MAX
Dimension Limits							
PCB Row Spacing			0.600			15.24	
Number of Pins	n		40			40	
Pitch	p		0.100			2.54	
Lower Lead Width	B	0.016	0.018	0.020	0.41	0.46	0.51
Upper Lead Width	B1†	0.045	0.050	0.055	1.14	1.27	1.40
Shoulder Radius	R	0.000	0.005	0.010	0.00	0.13	0.25
Lead Thickness	c	0.009	0.010	0.011	0.23	0.25	0.28
Top to Seating Plane	A	0.110	0.160	0.160	2.79	4.06	4.06
Top of Lead to Seating Plane	A1	0.073	0.093	0.113	1.85	2.36	2.87
Base to Seating Plane	A2	0.020	0.020	0.040	0.51	0.51	1.02
Tip to Seating Plane	L	0.125	0.130	0.135	3.18	3.30	3.43
Package Length	D‡	2.013	2.018	2.023	51.13	51.26	51.38
Molded Package Width	E‡	0.530	0.535	0.540	13.46	13.59	13.72
Radius to Radius Width	E1	0.545	0.565	0.585	13.84	14.35	14.86
Overall Row Spacing	eB	0.630	0.610	0.670	16.00	15.49	17.02
Mold Draft Angle Top	α	5	10	15	5	10	15
Mold Draft Angle Bottom	β	5	10	15	5	10	15

* Controlling Parameter.

† Dimension "B1" does not include dam-bar protrusions. Dam-bar protrusions shall not exceed 0.003" (0.076 mm) per side or 0.006" (0.152 mm) more than dimension "B1."

‡ Dimensions "D" and "E" do not include mold flash or protrusions. Mold flash or protrusions shall not exceed 0.010" (0.254 mm) per side or 0.020" (0.508 mm) more than dimensions "D" or "E."

Display

OPERATING INSTRUCTIONS

INTRODUCTION

Seiko Instruments intelligent dot matrix liquid crystal display modules have on-board controller and LSI drivers, which display alpha numerics, Japanese KATA KANA characters and a wide variety of other symbols in either 5 x 7 dot matrix.

The internal operation in the KS0066 controller chip is determined by signals sent from the MPU. The signals

include: 1) Register select RS input consisting of instruction register (IR) when RS = 0 and data register (DR) when RS = 1; 2) Read/write (R/W); 3) Data bus (DB7- DB0); and 4) Enable strobe (E) depending on the MPU or through an external parallel I/O port. Details on instructions data entry, execution times, etc. are explained in the following sections.

READ AND WRITE TIMING DIAGRAMS AND TABLES

The following timing characteristics are applicable for all of Seiko's LCD dot matrix character modules.

READ TIMING CHARACTERISTICS

V_{DD} = 5.0V ± 5%, V_{EE} = 0V, T = 0°C to 50°C

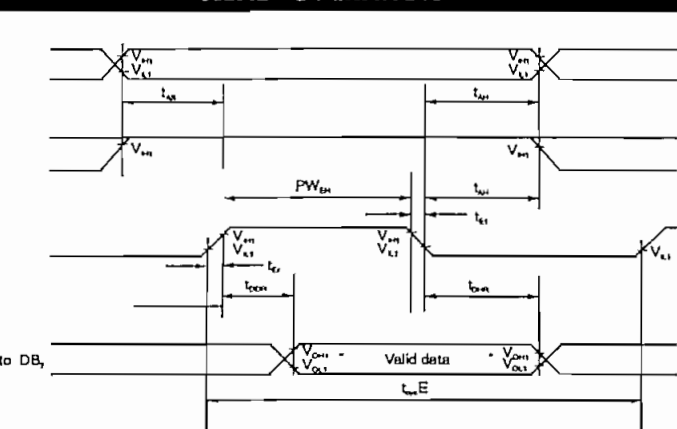
Item	Symbol	Standard		Unit
		Min.	Max.	
Enable cycle time	t _{CYCE}	500	—	ns
Enable pulse width High Level	PW _{EH}	230	—	ns
Enable rise and fall time	t _{ER} , t _{EF}	—	20	ns
Address setup time RS,R/W—E	t _{AS}	40	—	ns
Address hold time	t _{AH}	10	—	ns
Data delay time	t _{DDR}	—	160	ns
Data hold time	t _H	5	—	ns

WRITE TIMING CHARACTERISTICS

V_{DD} = 5.0V ± 5%, V_{EE} = 0V, T = 0°C to 50°C

Item	Symbol	Standard		Unit
		Min.	Max.	
Enable cycle time	t _{CYCE}	500	—	ns
Enable pulse width High Level	PW _{EH}	230	—	ns
Enable rise and fall time	t _{ER} , t _{EF}	—	20	ns
Address setup time RS,R/W—E	t _{AS}	40	—	ns
Address hold time	t _{AH}	10	—	ns
Data setup time	t _{DSW}	80	—	ns
Data hold time	t _H	10	—	ns

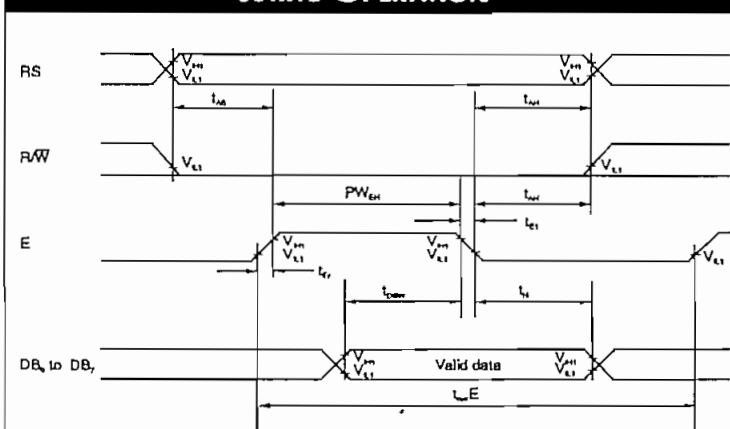
READ OPERATION



Note: * VOL1 is assumed to be 0.8V at 2 MHz operation.

DATA READ FROM MODULE TO MPU

WRITE OPERATION



DATA WRITE FROM MPU TO MODULE

OPERATING INSTRUCTIONS

PRODUCTION CODES

Instruction	Set		Instruction Code								Description	Execution Time (when f_{op} or f_{osc} is 250 kHz)	
	RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0			
Clear Display	0	0	0	0	0	0	0	0	0	0	1	Clears all display memory and returns the cursor to the home position (Address 0).	82 μ s ~ 1.64ms
Return Home	0	0	0	0	0	0	0	0	0	1	*	Returns the cursor to the home position (Address 0) shifted to the original position. DD RAM contents remain unchanged.	40 μ s ~ 1.6ms
Cursor Move Direction Set	0	0	0	0	0	0	0	1	I/D	S		Sets the cursor move direction and specifies to or not to shift the display. These operations write and read.	40 μ s ~ 1.64ms
Display ON/OFF Control	0	0	0	0	0	0	1	D	C	B		(D) is display ON/OFF control; memory remains unchanged in OFF condition. (C) cursor ON/OFF (B) blinking cursor.	40 μ s
Cursor or Display Shift	0	0	0	0	0	1	S/C	R/L	*	*		Moves the cursor and shifts the display without changing DD RAM contents.	40 μ s
Interface Set	0	0	0	0	1	DL	N	F	*	*		Sets interface data length (DL), number of display lines (N), and character font (F).	40 μ s
CG RAM Address	0	0	0	1	A_{CG}							Sets the CG RAM address. CG RAM data is sent and received after this setting.	40 μ s
DD RAM Address	0	0	1	A_{DD}							Sets the DD RAM address. DD RAM data is sent and received after this setting.	40 μ s	
Busy Flag Address	0	1	BF	AC							Reads Busy Flag (BF) indicating internal operation is being performed and reads address counter contents.	1 μ s	
Write Data to CG or DD RAM	1	0	Write Data									Writes data into DD RAM or CG RAM.	40 μ s
Read Data from CG or DD RAM	1	1	Read Data									Reads data from DD RAM or CG RAM.	40 μ s

doesn't matter

RAM: Display data RAM	I/D = 1: Increment	C = 1: Cursor ON	R/L = 1: Right shift
RAM: Character generator RAM	I/D = 0: Decrement	C = 0: Cursor OFF	R/L = 0: Left shift
CG RAM address	S = 1: Display shift	B = 1: Blink ON	DL = 1: 8 bits
DD RAM address corresponds to cursor address	S = 0: No display shift	B = 0: Blink OFF	DL = 0: 4 bits
Address counter used for both DD RAM and CG RAM address	D = 1: Display ON	S/C = 1: Display shift	N = 1: 2 lines (L1671)
	D = 0: Display OFF	S/C = 0: Cursor movement	F = 0: 5 x 7 dot matrix
		BF = 1: Internal operation in progress	
		BF = 0: Instruction can be accepted	

Execution times in the above table indicate the minimum values when operating frequency is 250 kHz.

When f_{osc} is 270 kHz: $40 \mu s \times 250/250 = 37 \mu s$

OPERATING INSTRUCTIONS

INTRODUCTION CODE EXPLANATIONS

The two registers 1) Instruction Register (IR) and the Data Register (DR) in the KS0066 controller chip are directly controlled by the MPU. Control information is temporarily stored in these registers prior to internal operation start. This allows interface to various types of MPUs which operate at different

speeds from that of the KS0066, and allows interface from peripheral control ICs. Internal operations of the KS0066 are determined from the signals sent from the MPU. These signals, including register selection signals (RS), Read/Write (R/W) and data bus signals (DB0 - DB7) are polled instructions.

REGISTER SELECTION		
RS	R/W	Operation
0	0	IR selection, IR write. Internal operation: Display clear
0	1	Busy flag (DB7) and address counter (DB0 to DB6) read
1	0	DR selection, DR write. Internal operation: DR to DD RAM or CG RAM
1	1	DR selection, DR read. Internal operation: DD RAM or CG RAM to DR

ADDRESS COUNTER (AC)

The counter specifies an address when data is written to DD RAM or CG RAM and the data stored in DD RAM or CG RAM is read out. If an Address Set instruction (for DD RAM or CG RAM) is written in the IR, the address information is transferred from the IR to the AC. When display data is writ-

ten into or read from DD RAM or CG RAM, the AC is automatically incremented or decremented by one according to the Entry Mode Set. The contents of the AC are output to DB0 to DB6; refer to above "Register Selection Table" when RS = 0 and R/W = 1.

CLEAR DISPLAY

RS R/W DB7 _____ DB0
 0 0 0 0 0 0 0 0 0 0 1

Clear all display memory and return the cursor to the

home position. In other words, the cursor returns to the first character block on the first line on all 1, 2, and 4 line character modules except L4044. If the above is entered on E2 (the second controller for lines 3 and 4), the cursor will return to the first character on the third line.

CURSOR HOME

RS R/W DB7 _____ DB0
 0 0 0 0 0 0 0 0 0 1 *

*Doesn't matter

Returns cursor to home position. First line first character

blocks on all 1, 2 and 4 line display; except L4044 refer "clear display": (Address 0; A₀₀ "80"). The contents of the DD RAM remain unchanged.

RESTRICTIONS ON EXECUTION OF DISPLAY CLEAR AND CURSOR HOME INSTRUCTIONS

Conditions of use	Restrictions
When executing the Display Clear or Cursor Home instruction when the display is shifted (after execution of Display Shift instruction).	The Cursor Home instruction should be executed again immediately after the Display Clear or Cursor Home instruction is executed. Do not leave an interval of a multiple of $400/f_{osc}$ * second after the first execution. • L4052: $f_{osc} = 250$ kHz • The other modules: $f_{osc} = 270$ kHz * f_{osc} : Oscillation frequency
When 23 _H , 27 _H , 63 _H , or 67 _H is used as a DD RAM address to execute Cursor Home instruction.	Before executing the Cursor Home instruction, the data of the four DD RAM addresses given at the left should be read and saved. After execution, write the data again in DD RAM. (This restriction is necessary to prevent the contents of the DD RAM addresses from being destroyed after the Cursor Home instruction has been executed.)

OPERATING INSTRUCTIONS

TRY MODE SET

RS	R/W	DB7 _____							DB0
0	0	0	0	0	0	0	1	I/D	S

I/D: Increments (I/D = 1) or decrements (I/D = 0) the DD RAM address by one block when writing or reading a character code from DD RAM or CG RAM. The cursor automatically moves to the right when incremented by one or to the left if decremented by one.

S: Shifts the entire display to either the right or left when S = 1 (high). When S = 1 and I/D = 1 the display shifts one position to the left. When S = 1 and I/D = 0 the display shifts one position to the right. This right or left shift occurs after each data write to DD RAM. Display is not shifted when reading from DD RAM. Display is not shifted when S = 0.

DISPLAY AND CURSOR ON/OFF CONTROL

RS	R/W	DB7 _____							DB0
0	0	0	0	0	0	1	D	C	B

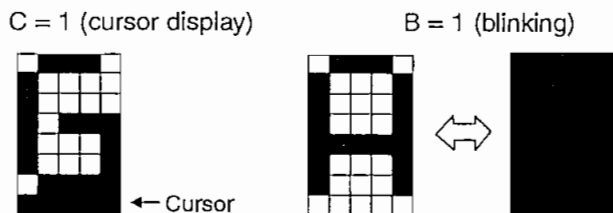
D: Display is turned ON when D = 1 and OFF when D = 0. When display is OFF, display data in DD RAM remains unchanged. Information comes back immediately when D = 1 is entered.

does not change during display data write. In a 5 x 7 dot matrix there is an eighth line which functions as the cursor.

C: Cursor is displayed when C = 1 and not displayed when C = 0. If the cursor disappears, function of I/D etc.

B: When B = 1, the character at the cursor position starts blinking. When B = 0 the cursor does not blink. The blink is done by stiching between the all black dot matrix and displayed character at 0.4 seconds intervals. The cursor and the blink can be set at the same time (fosc = 250 kHz).

5 X 7 DOT MATRIX



CURSOR OR DISPLAY SHIFT

RS	R/W	DB7 _____							DB0
0	0	0	0	0	1	S/C	R/L	*	*

* Doesn't Matter

Cursor/Display Shift moves the cursor or shifts the display without changing the DD RAM contents.

The cursor position and the AC contents match. This instruction is available for display correction and retrieval because the cursor position or display can be shifted without writing or reading display data. In case of a 2-line display, the

cursor is shifted from character block 40 of line 1 to character block 1 of line 2. Displays of lines 1 and 2 are shifted at the same time. In case of a 4-line display, the cursor does not move continuously from line 2 to line 3. The cursor is shifted from character block 40 of line 3 to character block 1 of line 4. Displays of lines 3 and 4 are shifted at the same time. The display pattern of line 2 or 4 is not shifted to line 1 or 3.

S/C	R/L	Operation
0	0	The cursor position is shifted to the left (the AC decrements one)
0	1	The cursor position is shifted to the right (the AC increments one)
1	0	The entire display is shifted to the left with the cursor
1	1	The entire display is shifted to the right with the cursor

OPERATING INSTRUCTIONS

X 7 + CURSOR

Relationships between CG RAM addresses and character codes (DD RAM) and character patterns (CG RAM data),
 (7 dot matrix).5 X 7 Table

Character code (DD RAM data)								CG RAM address								Character pattern (CG RAM data)								
7	6	5	4	3	2	1	0	5	4	3	2	1	0	7	6	5	4	3	2	1	0			
Upper bit				Lower bit R				Upper bit				Lower bit R				Upper bit				Lower bit R				
												0	0	0	* * *									Example of character pattern (R)
0 0 0 0 * 0 0 0								0 0 0				1	0	0										r Cursor position
												1	0	1	* * *									
												1	1	0										Example of character pattern (¥)
0 0 0 0 * 0 0 1								0 0 1				1	0	1										
												1	1	0										
												1	1	1	* * *									
												0	0	0	* * *									
												0	0	1										
0 0 0 0 * 1 1 1								1 1 1				1	0	0										
												1	0	1										
												1	1	0										
												1	1	1	* * *									

- NOTES:**
- ▶ In CG RAM data, 1 corresponds to Selection and 0 to Non-selection on the display.
 - ▶ Character code bits 0 to 2 and CG RAM address bits 3 to 5 correspond with each other (three bits, eight types).
 - ▶ CG RAM address bits 0 to 2 specify a line position for a character pattern. Line 8 of a character pattern is the cursor position where the logical sum of the cursor and CG RAM data is displayed. Set the data of line 8 to 0 to display the cursor. If the data is charged to 1, one bit lights, regardless of the cursor.
 - ▶ The character pattern column position corresponds to CG RAM data bits 0 to 4 and bit 4 comes to the left end. CG RAM data bits 5 to 7 are not displayed but can be used as general data RAM.
 - ▶ When reading a character pattern from CG RAM, set to 0 all of character code bits 4 to 7. Bits 0 to 2 determine which pattern will be read out. Since bit 3 is not valid, 00H and 08H select the same character.

OPERATING INSTRUCTIONS

PROGRAMMING THE CHARACTER GENERATOR RAM (CG RAM)

The character generator RAM (CG RAM) allows the user to create up to eight custom 5 x 7 characters + cursor (5 x 8). Once programmed, the custom characters or symbols are processed exactly as if they were in ROM. However since the RAM is a volatile memory, power must be continually maintained. Otherwise, the custom characters/symbols must be programmed into non-volatile external ROM and sent to the display after each display initialization. All dots in the 5 x 8 matrix can be programmed, which includes the cursor position.

The modules RAM are divided into two parts: data display RAM (DD RAM) and custom character generator RAM (CG RAM). This is not to be confused programming the custom character generator RAM with the 192 character generator ROM. The CG RAM is located between hex 40 and 7F and is contiguous. Locations 40 thru 47 hold the first custom character (5 x 8), 48 thru 4F hold the second custom character, 50 thru 57 hold the third CG, and so forth to 78 thru 7F for the eighth CG character/symbol.

If during initialization the display was programmed to automatically increment, then only the single initial address, 40, need be sent. Consecutive row data will automatically appear at 41, 42, etc. until the completed character is formed. All eight custom CG characters can be programmed in 64 consecutive "writes" after sending the single initial 40 address.

The CG RAM is 8 bits wide, although only the right-most 5-bits are used for a custom CG character row. The left-most dot of programming the CG RAM character corresponds to D4 in the most significant nibble (XXXD4) of the data bus code, with the remaining 4 dots in the row corresponding to the least significant nibble (D3 thru D0), D0 being the right-most dot. Thus, hex 1F equals all dots on and hex 00 equals all dots off. Examples include hex 15 (10101) equal to 3 dots on the hex 0A (01010) equal 2 dots on. In each case the key 5-bits of the 8-bit code program one row of a custom CG character. When all 7 or 8 rows are programmed, the character is complete. A graphic example is shown below:

RS	R/W	Data	Display	Description
0	0	40	—	addresses 1st row, 1st CG character
1	0	11	* *	result of 11, 1st row
1	0	0A	* *	result of 0A, 2nd row
1	0	1F	*****	result of 1F, 3rd row
1	0	04	*	result of 04, 4th row
1	0	1F	*****	result of 1F, 5th row
1	0	04	*	result of 04, 6th row
1	0	04	*	result of 04, 7th row
1	0	00	—	result of 00, 8th row (cursor position)
1	0	15	***	1st row, 2nd CG character. Note: Addressing not now required; hex 48 is next in the sequence.

OPERATING INSTRUCTIONS

ADDRESS LOCATIONS

L1671-SERIES (16 characters x 1 line)

	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16
line 1	80	81	82	83	84	85	86	87	C0	C1	C2	C3	C4	C5	C6	C7

NOTE: L1671 series is initialized as a 2 line display, because of the absence of an LCD driver. You must address character no. 9 as you would the first position on the 2nd line which is (C0).

L1672-SERIES (16 characters x 2 lines)

L1682-SERIES

L1692-SERIES

	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16
line 1	80	81	82	83	84	85	86	87	88	89	8A	8B	8C	8D	8E	8F
line 2	C0	C1	C2	C3	C4	C5	C6	C7	C8	C9	CA	CB	CC	CD	CE	CF

L1634-SERIES (16 characters x 4 lines)

	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16
line 1	80	81	82	83	84	85	86	87	88	89	8A	8B	8C	8D	8E	8F
line 2	C0	C1	C2	C3	C4	C5	C6	C7	C8	C9	CA	CB	CC	CD	CE	CF
line 3	90	91	92	93	94	95	96	97	98	99	9A	9B	9C	9D	9E	9F
line 4	D0	D1	D2	D3	D4	D5	D6	D7	D8	D9	DA	DB	DC	DD	DE	DF

L2032-SERIES (20 characters x 2 lines)

	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20
line 1	80	81	82	83	84	85	86	87	88	89	8A	8B	8C	8D	8E	8F	90	91	92	93
line 2	C0	C1	C2	C3	C4	C5	C6	C7	C8	C9	CA	CB	CC	CD	CE	CF	D0	D1	D2	D3

L2034-SERIES (20 characters x 4 lines)

	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20
line 1	80	81	82	83	84	85	86	87	88	89	8A	8B	8C	8D	8E	8F	90	91	92	93
line 2	C0	C1	C2	C3	C4	C5	C6	C7	C8	C9	CA	CB	CC	CD	CE	CF	D0	D1	D2	D3
line 3	94	95	96	97	98	99	9A	9B	9C	9D	9E	9F	A0	A1	A2	A3	A4	A5	A6	A7
line 4	D4	D5	D6	D7	D8	D9	DA	DB	DC	DD	DE	DF	E0	E1	E2	E3	E4	E5	E6	E7

L2462-SERIES (24 characters x 2 lines)

	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24
line 1	80	81	82	83	84	85	86	87	88	89	8A	8B	8C	8D	8E	8F	90	91	92	93	94	95	96	97
line 2	C0	C1	C2	C3	C4	C5	C6	C7	C8	C9	CA	CB	CC	CD	CE	CF	D0	D1	D2	D3	D4	D5	D6	D7

L4052-SERIES (40 characters x 2 lines)

L4044-SERIES (40 characters x 4 lines)

	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25	26	27	28	29	30	31	32	33	34	35	36	37	38	39	40
line 1	80	81	82	83	84	85	86	87	88	89	8A	8B	8C	8D	8E	8F	90	91	92	93	94	95	96	97	98	99	9A	9B	9C	9D	9E	9F	A0	A1	A2	A3	A4	A5	A6	A7
line 2	C0	C1	C2	C3	C4	C5	C6	C7	C8	C9	CA	CB	CC	CD	CE	CF	D0	D1	D2	D3	D4	D5	D6	D7	D8	D9	DA	DB	DC	DD	DE	DF	E0	E1	E2	E3	E4	E5	E6	E7
line 3	80	81	82	83	84	85	86	87	88	89	8A	8B	8C	8D	8E	8F	90	91	92	93	94	95	96	97	98	99	9A	9B	9C	9D	9E	9F	A0	A1	A2	A3	A4	A5	A6	A7
line 4	C0	C1	C2	C3	C4	C5	C6	C7	C8	C9	CA	CB	CC	CD	CE	CF	D0	D1	D2	D3	D4	D5	D6	D7	D8	D9	DA	DB	DC	DD	DE	DF	E0	E1	E2	E3	E4	E5	E6	E7

Note: Address locations on lines 1 & 2 are controlled by enabling E1.

Address locations on lines 3 & 4 are controlled by enabling E2.

OPERATING INSTRUCTIONS

CHARACTER FONT CODES (5 X 7 DOT MATRIX)

Upper 4 Bit Hexadecimal

Lower 4 bits Upper 4 bits	0000 (0)	0010 (2)	0011 (3)	0100 (4)	0101 (5)	0110 (6)	0111 (7)	1010 (A)	1011 (B)	1100 (C)	1101 (D)	1110 (E)	1111 (F)
x x x x 0000 (0)	CG RAM (1)												
x x x x 0001 (1)		!	1	Q	Q	@	@	#	P	#	4	@	Q
x x x x 0010 (2)		:"	2	B	R	b	L	7	Y	3	3	B	B
x x x x 0011 (3)		#	3	O	S	e	@	1	O	7	4	@	3
x x x x 0100 (4)		*	4	D	T	Q	4	/	H	4	4	3	Q
x x x x 0101 (5)		%	5	E	D	e	U	.	N	7	7	3	O
x x x x 0110 (6)		&	6	E	D	4	U	P	B	4	4	3	N
x x x x 0111 (7)		:	7	B	B	@	3	P	#	N	4	3	4
x x x x 1000 (8)		<	8	B	H	K	X	4	Q	#	3	3	X
x x x x 1001 (9)		3	9	I	N	4	3	4	7	3	4	3	3
x x x x 1010 (A)		+	#	5	N	3	N	H	7	Q	4	3	4
x x x x 1011 (B)		+	#	K	L	X	<	4	5	4	4	3	4
x x x x 1100 (C)		:	<	L	#	1	4	4	3	4	4	4	4
x x x x 1101 (D)		...	=	N	7	E	3	4	N	4	4	4	4
x x x x 1110 (E)		#	>	N	<	K	4	@	B	4	4	4	4
x x x x 1111 (F)		>	?	O	_	O	4	3	3	4	4	4	4

Lower 4 Bit Hexadecimal

OPERATING INSTRUCTIONS

EXAMPLES OF 8-BIT AND 4-BIT DATA TRANSFER OPERATION

DISPLAY INITIALIZATION

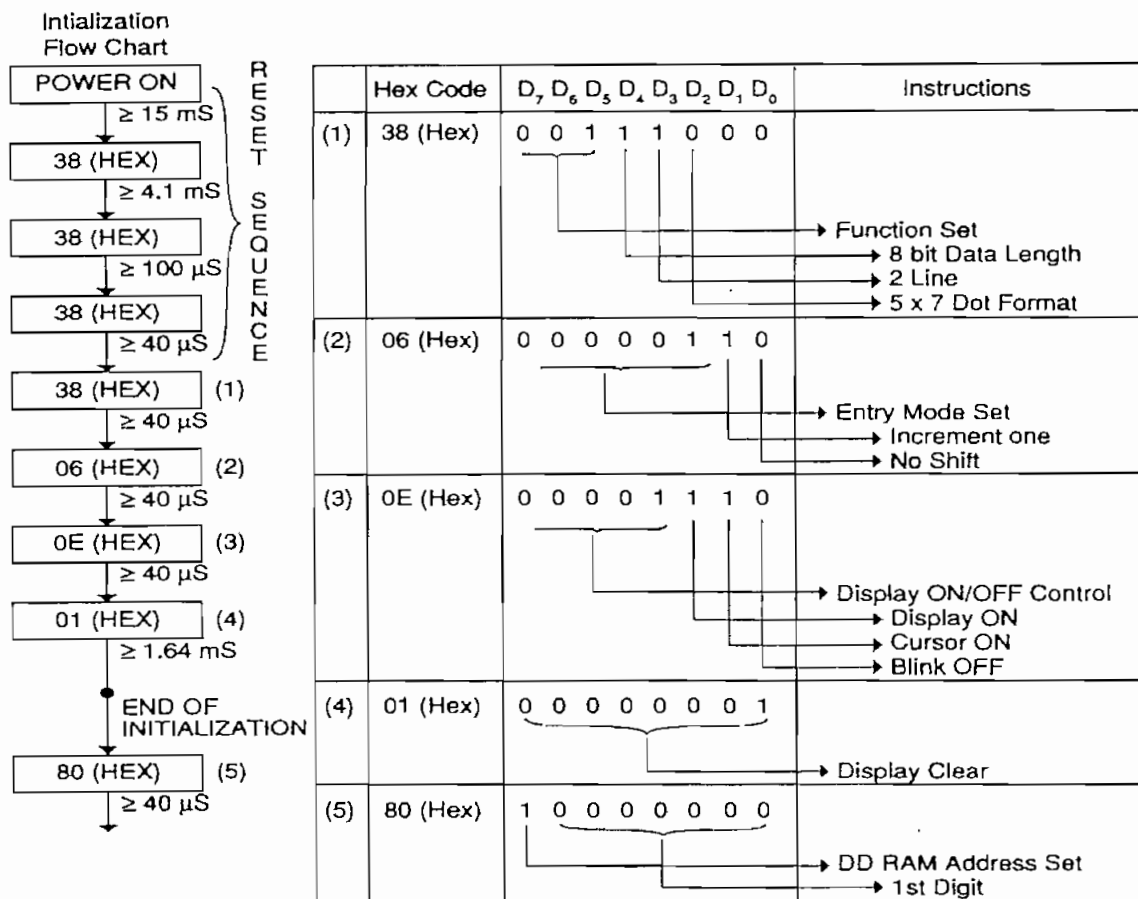
Each time the module is turned on or reset, an initialization procedure must be executed. The procedure consists of sending a sequence of hex codes from the microprocessor or parallel I/O port. The initialization sequence turns on the cursor, clears the display, and sets the module onto an auto-increment mode.

The initial hex code 30, 34, or 38 is sent two or more times to ensure the module enters the 8-bit or 4-bit data

mode. All the initialization sequences are performed under the condition of Register Select (RS) = 0 (low) and Read/Write (R/W) = 0 (low).

The 4-bit data bus microcontroller may operate the display module by sending the initialization sequence in 4-bit format. Since 4-bit operation requires the data to be sent twice over the higher 4-bit bus lines (D4-D7), memory requirements are doubled.

EXAMPLE FOR THE MODULE WITH 5 x 7 Character Format Under 8-Bit Data Transfer

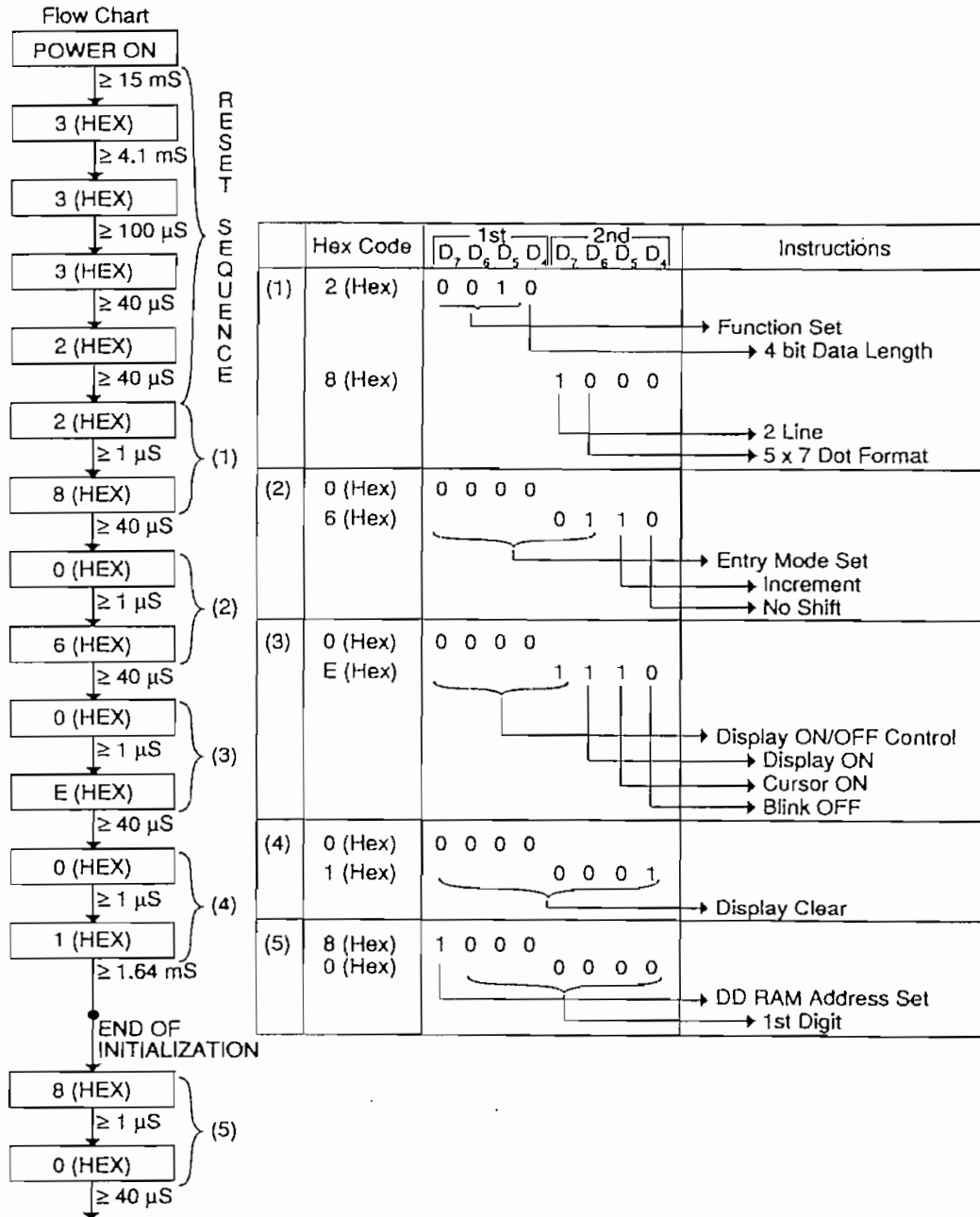


- te:
- 1) Both RS and R/W terminals shall be "0" in this sequence.
 - 2) RS, R/W and Data are latched at the falling edge of the Enable signal, (falling edge is typically 10nSec; Max: 20nSec).
 - 3) L4044 has to be initialized on E1 and E2 respectively.

OPERATING INSTRUCTIONS

EXAMPLES OF 8-BIT AND 4-BIT DATA TRANSFER OPERATION

EXAMPLE FOR THE MODULE WITH 5 x 7 Character Format Under 4-Bit Data Transfer



- e:
- 1) Both RS and R/W terminals shall be "0" in this sequence.
 - 2) RS, R/W and Data are latched at the falling edge of the Enable signal,
 - 3) Enable signal has to be sent after every 4-bit Data transfer.

- 1) Display "THIS IS SEIKO LCD MODULE" on L1672.
 - ▶ Set RS = R/W = 0 (low), then send hex codes 38, 38, 06, 0E, 01, 80. (80 is the home position of the DD RAM)
 - ▶ Set RS = 1 and R/W = 0, then send hex codes 54, 48, 49, 53, 20, 49, 53, 20, 53, 45, 49, 4B, 4F.
 - ▶ Set RS = R/W = 0, then send hex code C0 to start from beginning of the second line.
 - ▶ Set RS = 1 and R/W = 0, then send hex codes 4C, 43, 44, 20, 4D, 44, 55, 4C, 45.
- 2) Display "ONE", "TWO", "THREE", and "FOUR" on each line of L4044.
 - ▶ Set RS = R/W = E2 = 0, E1 = 1, then send hex codes 38, 38, 06, 0E, 01, 80.
 - ▶ Set RS = R/W = E1 = 0, E2 = 1, then send hex codes 38, 06, 0C, 01.
 - ▶ Set RS = E1 = 1, R/W = E2 = 0, then send hex codes 4F, 4E, 45.
 - ▶ Set RS = R/W = E2 = 0, E1 = 1, then send hex code C0.
 - ▶ Set RS = E1 = 1, R/W = E2 = 0, then send hex codes 54, 57, 4F.
- ▶ Set RS = R/W = E2 = 0, E1 = 1, then send hex code 0C.
- ▶ Set RS = R/W = E1 = 0, E2 = 1, then send hex codes 0E, 80.
- ▶ Set RS = E2 = 1, R/W = E1 = 0, then send hex codes 45, 48, 52, 45, 45.
- ▶ Set RS = R/W = E1 = 0, E2 = 1, then send hex code C0.
- ▶ Set RS = E2 = 1, R/W = E1 = 0, then send hex code 46, 4F, 55, 52.

- 2) Display "L1671 LCD MODULE" on L1671. (Special case in the LCD modules)
 - ▶ Set RS = R/W = 0, then send hex codes 38, 38, 06, 0E, 01, 80.
 - ▶ Set RS = 1 and R/W = 0, then send hex codes 38, 06, 0C, 01.
 - ▶ Set RS = R/W = 0, then send hex code C0 to start from 9th character.
 - ▶ Set RS = 1 and R/W = 0, then send hex codes 44, 20, 4D, 4F, 44, 55, 4C, 45.

INTERFACE PROBLEMS AND POSSIBLE SOLUTIONS

Although the following problems and possible solutions are not all inclusive, they do represent the most common problems experienced not only by the first-time user, but also experienced users. If the user is experiencing problems, please review all of the following information. If the user still has problems, please call **Seiko Instruments** in Torrance, California at (310) 517-7771.

Symptoms

- 1) Display is blank after power ON and initialization: Check 1- 6.
- 2) Wrong information being displayed: Check 3,4,6,7,8,9.
- 3) Symptoms same as 2, except multiple components are tied to the data bus: Check 8,9,10.
- 4) ICs become HOT: Check 1,11,12,13.
- 5) Cannot enter information to the 2nd line or lines 3 and 4 of the 4-line display: Check 4,14,15.

Possible Solution(s)

- 1) Check +5 VDC and ground lines and connections.
- 2) A variable resistor or fixed resistor must be used on the V_{Lc} pin for all LCD modules. V_{Lc} voltage range is: 0~.7 volts (ref: Contrast Adjustment Circuit).
- 3) Data is being transmitted too fast:
 - ▶ Wait 4.5 mS after Power ON, or until V_{DD} reaches 4.5 volts. Wait more than 15 mS after V_{DD} reaches 4.5 volts.

- ▶ Allow 1.6mS, after entering hexadecimal 01 or 02 at the end of the initialization sequence, then enter data.
 - ▶ Time interval between other data entries should be 50uS or greater.
- 4) Failure to properly initialize the display: Check initialization examples for either 4 or 8-bit. Make sure to enter first hexadecimal entry at least twice in the initialization sequence. This sets the LCD to either a 1 or 2 line display.
 - 5) LCD Input assumed to be configured as an IC. (This is not correct.)
 - 6) Check the time interval on the falling edge of the enable pulse. Should not exceed 20nS (typical is 10nS).
 - 7) Enable pulse width is shorter than 230nS.
 - 8) More than one external bus being selected: Check data bus connection.
 - 9) Signal levels are too low: Insure that V(IH & OH) is more than 2.4 volts.
 - 10) All data bus components do not have TTL type outputs.
 - 11) V_{DD} and V_{SS} pins are reversed.
 - 12) Too much voltage on V_{DD} - (Max. 7VDC).
 - 13) Load being put on data lines, when power is OFF on the V_{DD} pin.
 - 14) Check address locations for the first position on the second line for each 2 lines (ref: Address Location Chart).
 - 15) L4044 has two controllers: E1 for lines 1 & 2 and E2 for lines 3 & 4. Initialization must be done for E1 and the same for E2.

HANDLING and MAINTENANCE INSTRUCTIONS

for

KITO ES SERIES

ELECTRIC CHAIN HOIST

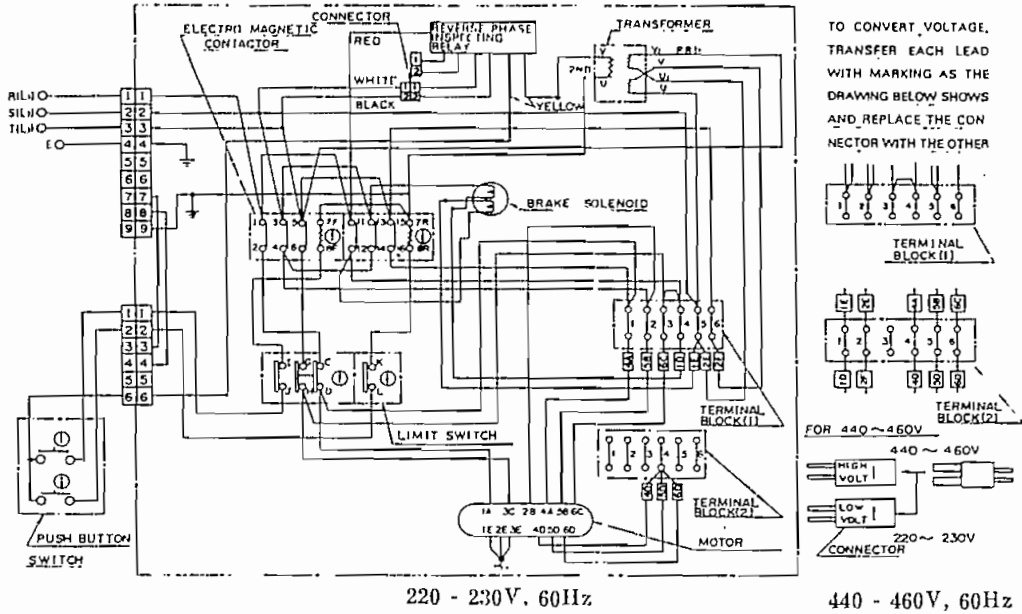
ES3_B MODEL



KITO CORPORATION

VII. WIRING DIAGRAM

(a) Three Phase Model (230/460V, 60HZ)



(b) Single Phase Model (115/230V, 60HZ)

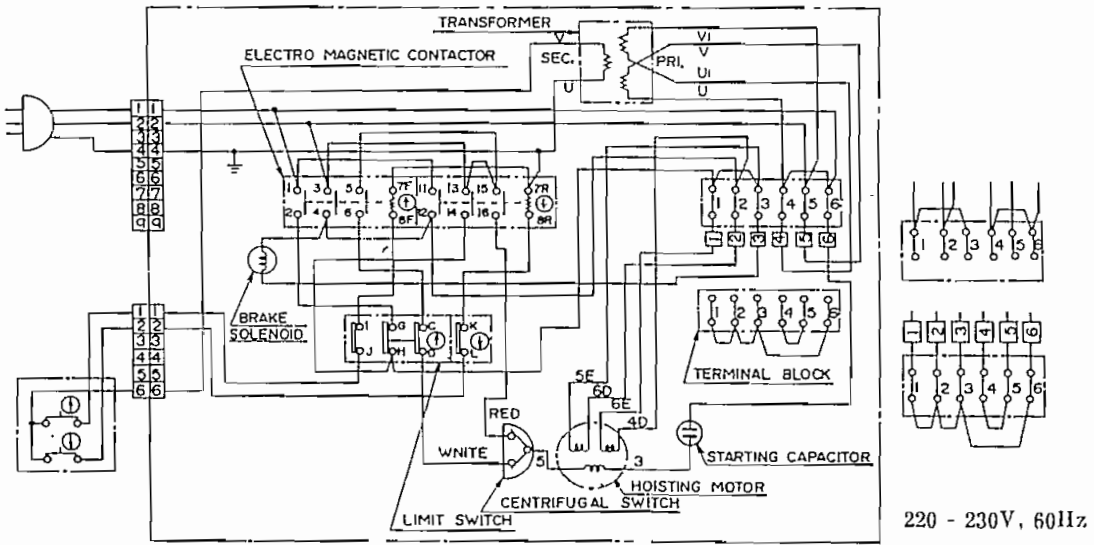


Fig. 11 Wiring Diagram

VIII. LIST OF REPAIR PARTS

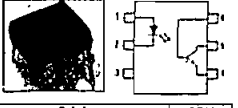
When ordering repair parts, it is absolutely necessary to state the following details :

1. MFG. NO. stamped on the name plate.
2. Model of the hoist or dealer's stock no.
3. Part no. of the each part according to the list of repair parts.

** CUSTOMERS ARE REQUESTED TO UNDERSTAND THAT SHAPES OF PARTS MAY DIFFER FROM THOSE SHOWN IN THIS MANUAL BASED ON THE MANUFACTURER'S REVISION AS AN IMPROVEMENT OF THE EQUIPMENT.

Photo Transistors General Purpose (6-Pin DIP)

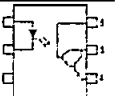
- Base lead connected
- I_{CEO} (dark) $V_{CE} = 10V$; 50nA max.
- Isolation test voltage (KV): 7.5 (pk); 5.3 (rms)



Part Number	Product Number	Curr. Transfer Ratio (Min%)	Cont. Fwd. Curr. Max. (mA)	Vce (Sat) Min. (V)	Pricing				OEM
					1-9	10-99	100-499	500	
10985	4N25*	20		0.5	\$.27	\$.25	\$.22	\$.17	
41005	4N26	20		(If = 50mA)	.27	.25	.22	.19	
144240	4N27	10		(Ic = 2mA)	.27	.25	.22	.19	
41013	4N28	10	50		.27	.25	.22	.15	
41056	4N35*	100		0.3 (If = 10mA)	.29	.27	.25	.19	
95011	4N37	100		(Ic = 0.5mA)	.29	.27	.25	.22	

Photo Darlington With Base Connection (6-Pin DIP)

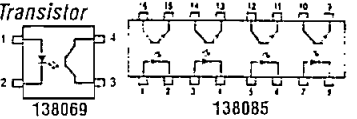
- Photo darlington transistor detector base lead connected
- BV_{CEO} $I_C = 1mA$; 30V min • Current transfer ratio $I_F = 10mA$ $V_{CE} = 10V$
- Isolation voltage (KV): 7.5 (pk); 5.3 (rms)



Part Number	Product Number	Curr. Transfer Ratio (Min%)	Cont. Fwd. Curr. Max. (mA)	Vce (Sat) Max. (V)	Pricing				OEM
					1-9	10-99	100-499	500	
41021	4N32	500	80	1.0 (If = 8mA)	\$.35	\$.29	\$.25	\$.17	
41030	4N33*			(Ic = 2mA)	.35	.29	.25	.19	

Photo Transistor Low Input Photo Transistor

- Isolation voltage (KV): 7.5 (pk); 5.3 (rms)
- 138085: Four independent in-line isolators in one package (16-pin DIP)
- 138069: 4-pin DIP



Part Number	Product Number	BVceo Ic = 1mA	Curr. Trans. Ratio Min (%) Vce = 0.4V If = 0.5/1mA	VBR If = 10mA	Pricing				OEM
					1-9	10-99	100-499	500	
138069	ISP817-3	70V	70/100	10V (min)	\$.89	\$.79	\$.65	\$.59	
138085	ISP847-3	min			2.95	2.75	2.49	2.25	

Photo Transistors Single Channel (6-Pin DIP)

- Base lead connected
- Isolation test voltage (KV): 7.5 (pk); 5.3 (rms)



Part Number	Product Number	Curr. Trans. Ratio (Min%)	Cont. Fwd. Curr. Max. (mA)	Vce (Sat) If = 16mA Ic = 2mA	Pricing				OEM
					1-9	10-99	100-499	500	
24900	MCT2	20%	50	0.4V (max)	\$.35	\$.29	\$.23	\$.19	
115861	SFH600	70-210%			*		2500 (min)	.09	

Photo Transistor Dual Channel (8-Pin DIP)

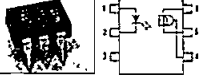
- Two independent isolators in one package
- Isolation breakdown voltage (KV): 7.5 (pk); 5.3 (rms)



Part Number	Product Number	Curr. Trans. Ratio (Min%)	Cont. Fwd. Curr. Max. (mA)	Vce (Sat) If = 16mA Ic = 2mA	Pricing				OEM
					1-9	10-99	100-499	500	
24918	MCT6	20%	50	0.4V (max)	\$.59	\$.55	\$.49	\$.45	

Schmitt Triggers Single Channel (6-Pin DIP)

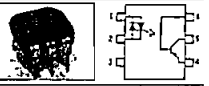
- Microprocessor compatible
- Isolation breakdown volt (KV): 7.5 (pk); 5.3 (rms)



Part Number	Product Number	Threshold Current RL = 270Ω Vcc = 5V		Output Volt (low) RL = 270Ω Vcc = 5V	Pricing				OEM
		Turn-On (max)	Turn-Off (min)		Max. (V)	1-9	10-99	100-499	
113988	H11L1	1.6mA	0.3mA	0.4	\$.79	\$.75	\$.69	\$.59	

AC Input Isolator Single Channel (6-Pin DIP)

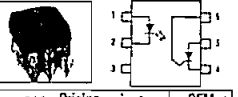
- Isolation breakdown voltage (KV): 7.5 (pk); 5.3 (rms)
- Vf (LED) If = 10mA; 1.5V max. • BV_{CEO} $I_C = 1mA$; 30V min.



Part Number	Product Number	Curr. Transfer Ratio (Min%)	Cont. Fwd. Curr. Max. (mA)	Vce (Sat) If = 10mA Ic = 0.5mA	Pricing				OEM
					1-9	10-99	100-499	500	
18825	H11AA1	20	100	0.4V (max)	\$.39	\$.35	\$.32	\$.29	

Photo SCR Single Channel (6-Pin DIP)

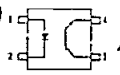
- Infrared LED emitter and light activated SCR
- Isolation voltage (KV): 7.5 (pk); 5.3 (rms)
- Continuous forward current: 60mA max.



Part Number	Product Number	Input Trig. Curr. Vfm = 3V	Peak Off SL Rev. Curr. (max) Vfm-rated Rca = 10KΩ	Vce (Sat) If = 10mA Ic = 0.5mA	Pricing				OEM
					1-9	10-99	100-499	500	
8833	H11C3	14mA	200nA		\$.85	\$.79	\$.69	\$.65	
14008	H11C4	11mA	400nA				700 (min)	.59	

Single Channel Transistor Slotted Interrupter (4-Pin DIP)

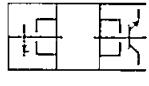
- 114091: With mounting tabs • 114104: Without mounting tabs
- Vf: 1.7V max. @ 60mA



Part Number	Product Number	BVceo Ic = 1mA	BVceo Ic = 100mA	Icso (max) Vce = 25V Ith = 0	Pricing				OEM
					1-9	10-99	100-499	500	
114091	H21A1	30V min	6.0V/min	100nA	\$.99	\$.89	\$.79	\$.69	
114104	H22A1	30V max	6.0Vmax		1.09	.99	.89	.75	

Slotted Photointerrupter Single Channel (4-Pin DIP)

- Non-contact switching
- For direct PC board or dual-in-line socket mounting
- Peak forward current (Pulse wide=10μs, 300PPS): $I_{CP} = 1A$



Part Number	Product Number	Cont. Fwd Curr. If (mA)	Rev. Volt. Vr (V)	Pwr. Dissipation Po (mW)	Pricing			
					1-9	10-99	100-499	500
144215	LTH306-1	60	5	75	*		1600 (min)	\$.13

General Purpose Photocoupler High Isolation Voltage Type

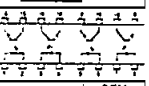
- Directly connectable to TTL • 6-pin DIP
- Peak forward current (pulse wide=100μs, duty ratio:0.001): $I_{FM} = 1A$



Part Number	Product Number	Cont. Fwd Curr. If (mA)	Rev. Volt. Vr (V)	Pwr. Dissipation Po (mW)	Pricing			
					1-9	10-99	100-499	500
142914	LTV713V	50	6	70	*		500 (min)	\$.09

Quad Channel High Isolation Voltage/CTR/Sensitivity

- Four independent isolators in one package • 16-pin DIP
- Isolation breakdown voltage (KV): 7.5 (pk); 5.3 (rms)



Part Number	Product Number	Curr. Trans. Ratio (Min%) If = 10mA	Cont. Fwd. Curr. Max. (mA)	Vce = 10V	Pricing				OEM
					1-9	10-99	100-499	500	
114083	ISQ203	225-450 / 50'		50	\$2.95	\$2.49	\$2.29	\$1.95	
114075	ISQ204	200-400 / 100'			2.95	2.49	2.29	1.95	

High Speed Transistor Coupler Single Channel (8-Pin DIP)

- Isolation voltage: 2.5KV (rms) min.
- Propagation delay time $V_{CC} = 5V$; $I_F = 16mA$: 0.8 ($R_L = 1.9KΩ$) μs max.



Part Number	Product Number	Curr. Transfer Ratio (Min%)	Specified Input Current (mA)	Typical Data Rate (NRZ)	Pricing				OEM
					1-9	10-99	100-499	500	
42471	6N136	19	16	1Mbits/s	\$.89	\$.79	\$.69	\$.59	

High Speed, High Gain Couplers Single Channel (8-Pin DIP)

- Isolation voltage: 2.5KV (rms) min.
- P/N 42489: Propagation delay time t_{PHL} : 10 (If=1.6mA) ($R_L = 2.2KΩ$)
- P/N 113929: Propagation delay time t_{PHL} : 25 (If=0.5mA) ($R_L = 4.7KΩ$)



Part Number	Product Number	Curr. Transfer Ratio (Min%)	Specified Input Current (mA)	Typical Data Rate (NRZ)	Pricing				OEM
					1-9	10-99	100-499	500	
42489	6N138	300	1.6	300kbits/s	\$.89	\$.79	\$.69	\$.55	
113929	6N139	400	0.5		.99	.89	.75	.59	

Very High Speed Logic Coupler Single Channel (8-Pin DIP)

- Isolation voltage: 2.5KV (rms) min.
- Propagation delay time $R_L = 350Ω$; $C_L = 15pF$; $I_F = 7.5mA$: t_{PHL} 75ns max. • LSTTL/TTL compatible



Part Number	Product Number	Curr. Transfer Ratio (Min%)	Specified Input Current (mA)	Typical Data Rate (NRZ)	Pricing				OEM
					1-9	10-99	100-499	500	
113911	6N137	700	5	10Mbits/s	\$.99	\$.88	\$.79	\$.69	

FET Coupler Single Channel (6-Pin DIP)

- Optically coupled pair with symmetrical bilateral silicon detector
- On state resistance $I_F = 16mA$; $I_{AS} = 100μA$; 200Ω max
- Isolation breakdown voltage (KV): 7.5 (pk); 5.3 (rms)



Part Number	Product Number	Output Brkdn Volt. Ias = 10μA	Cont. Fwd. Curr. Max. (mA)	Off State Curr. Ias = 15V	Pricing				OEM
					1-9	10-99	100-499	500	
113996	H11F1	30V (min)	60	50nA (max)	\$2.25	\$1.95	\$1.75	\$1.55	

FET Coupler High collector-Emitter Voltage (6-Pin DIP)

- Optically coupled pair with infrared emitting diode and silicon high voltage transistor • Isolation test voltage peak (KV): 7.5 (pk); 5.3 (rms)
- Current transfer ratio $I_F = 10mA$ $R_{EE} = 1MΩ$; 20% min



Part Number	Product Number	Cont. Fwd. Curr. Max. (mA)	Fwd. Voltage If = 10mA	Vce (Sat) If = 10mA Ic = 0.5mA	Pricing			
					1-9	10-99	100-499	500
138026	H11D1SM	60	1.5V (max)	0.4V (max)	200 (min)			\$.19

Zero Crossing Triac Couplers Single Channel (6-Pin DIP)

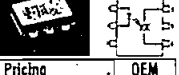
- Performs the function of a zero voltage crossing bilateral triac driver
- Isolation voltage (KV): 7.5 (pk); 5.3 (rms)



Part Number	Product Number	Input Trig. Curr. Vfm = 3V (Max)	Cont. Fwd. Curr. Max (mA)	Peak Block Volt. Min (V)	Pricing				OEM
					1-9	10-99	100-499	500	
26294	MOC3031	15mA		250	\$.99	\$.89	\$.69	\$.49	
113953	MOC3032	10mA	50	250	1.09	.99	.85	.79	
113961	MOC3042	10mA		400	1.15	1.05	.95	.85	
133874	MOC3063	5mA		600	1.49	1.25	1.09	.95	

Triac Couplers Single Channel (6-Pin DIP)

- Infrared emitter and light activated silicon bilateral switch
- Isolation voltage (KV): 7.5 (pk); 5.3 (rms)



Part Number	Product Number	Input Trig. Curr. Vfm = 3V (Max)	Cont. Fwd. Curr. Max (mA)	Peak Block Volt. Min (V)	Pricing				OEM
					1-9	10-99	100-499	500	
26278	MOC3010*	15mA		250	\$.49	\$.45	\$.39	\$.35	
95020	MOC3011	10mA		250	.55	.49	.45	.35	
95038	MOC3021	15mA	60	400	.49	.45	.39	.35	
113937	MOC3022	10mA		400			500 (min)	.35	

Order Toll-Free 24-hours a day 7-days a week!

Also available at your local JIM-PAK retailer

Order Toll Free 1-800-831-4242

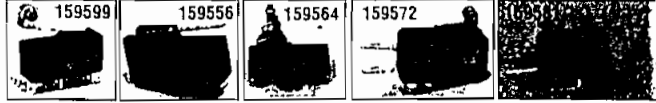
Website <http://www.jameco.com>



Switches, Relays, Relay Cases and Relay Sockets

Basic Precision Switches (Type SS / VS / Z)

- 3 terminals: common; normal closed; normal open
- Dielectric strength: 1000VAC 50/60Hz for 1 min.
- Insulation resistance: 100MΩ min. (@ 500VDC) • Type: ND-NC common



Product Number	Description	Rating	Contact Resistance (initial)	Service Life		Terminals Type	Agency Approval	Pricing		
				Mechanically	Electrically			1-9	10-99	100
SS0505A	Subminiature	5A @ 125VAC	30milliΩ max.	10 million	200,000	.127" quick discon.	UL	\$1.95	\$1.49	\$.99
Z15G1702	General purpose	15A @ 250VAC	15milliΩ max.	1 million	100,000	Screw type	UL	5.95	4.95	3.95
Z15G1318	General purpose	15A @ 250VAC	15milliΩ max.	1 million	100,000	Screw type	UL	6.95	5.95	4.95
VS10N051C	Micro	10A @ 250VAC	15milliΩ max.	10 million	100,000	.183" quick discon.	UL/CSA	1.95	1.49	.99
VS11N021C2	Micro	10A @ 250VAC	15milliΩ max.	10 million	100,000	.183" quick discon.	UL/CSA	1.95	1.49	.99

T90 Series

Inexpensive means of switching loads up to 30 amps. While these small, low-cost relays are designed primarily for the appliance industry and heating, ventilating and air conditioning markets, they are also well suited for automotive load management and other applications.

- Mechanical life expectancy is 100,000 operations at rated loads
- Meets UL class F insulation standard
- Board terminals
- Terminal type: PCB solder
- Weight: .06 lbs.
- Operating temperature: -40°C to +85°C
- Dielectric strength: 1,500Vrms (between contact and coil)
- Insulation resistance: 100MΩ min. (@ 500VDC)



1949: -40°C to +85°C; 104926/129349: -40°C to +125°C 134949/104926/129349/145752 104926 129349 153445 153445
 1926: Open frame relay • 129349: Immersion cleanable, plastic sealed case • 144186: For use with universal relay card (P/N 128910 - pg 78)

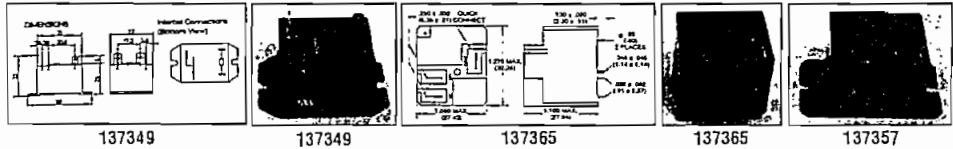
Product Number	Jameco Product Number	Potter & Brumfield Cross Reference	Coil Voltage	Coil (Ohms)	Contact Voltage	Contact Current	Pins	L x W x H (in.)	Style	Pricing			
										1-9	10-49	50-99	100
49	FKD130P5DC5V	T90S5D12-5	5VDC	27	240VAC/28VDC	30A	6	1.3 x 1.1 x .80	SPDT	\$2.95	\$2.49	\$1.95	\$1.49
26	733SPDT12VDC	T90N5D12-12	12VDC	155	240VAC/28VDC	30A/20A	6	1.2 x .90 x .63	SPDT	2.49	2.25	1.95	1.49
49	832-IC-S	T90S5D12-12	12VDC	155	277VAC/28VDC	20A/10A	6	1.2 x 1.0 x .75	SPDT	2.49	2.25	1.95	1.49
52	T90S1D12-12	T90S1D12-12	12VDC	155	240VAC	30A	5	1.2 x 1.0 x .77	SPST	3.95	3.49	3.25	2.95
86	JZC-22F	VR15M121C	12VDC	337	120VAC/28VDC	15A	5	0.8 x .64 x .80	SPDT	3.95	3.49	3.25	2.95
45	VKP15F42	FRA2C1DC12V	12VDC	90	75VDC	40A	7	0.9 x .71 x .70	SPDT			300 left!	.99

Cost 30 Amp PC Board or Panel Mount Only

T9A Series

Mechanical life expectancy is 10 million operations
 Weight: 0.1 lbs.

- Operating temperature: -40°C to +70°C
- Dielectric strength: 1200VAC (between open contacts)
- 55/137357: • Operating temperature: -55°C to +85°C
- Dielectric strength: 1500VAC (between open contacts)



Product No.	Jameco Product No.	Potter & Brumfield Cross Reference	Coil Voltage	Coil (Ohms)	Contact Voltage	Contact Current	Pins	Terminal Type	L x W x H (In.)	Style	Pricing			
											1-9	10-49	50-99	100
49	949-1A-12D	T9AP1D52-12	12VDC	120	250VAC/28VDC	30A	4	.25" disconnect(2) .187" disconnect(2)	2.0 x 1.25 x 1.25	SPST(NO)	\$3.95	\$3.49	\$2.95	\$2.49
65	953-IC-12DA	T9AS5D22-12	12VDC	155	240VAC/28VDC	NO: 20A NC: 10A	5	PCB Solder (5) .25" disconnect(3)	1.25 x 1.0 x 1.25	SPDT	2.49	2.25	1.95	1.45
57	953-IC-12DM	T9AS5D52-12	12VDC	155	240VAC/28VDC	NO: 20A NC: 10A	5	Solderless Quick Connect	2.0 x 1.16 x 1.8	SPDT	2.95	2.49	2.25	1.75

General Purpose Relays

Type Terminals - Series 250

- Contact voltage: 120/240VAC, 28VDC @ 10 amp
- In mounting with see-through dust covers
- Dielectric strength • AC or DC operated coils
- Ambient temp. operating: -10°C to +50°C • Size: 1.4"L x 1.4"W x 2.7"H • Weight: 0.1 lbs.



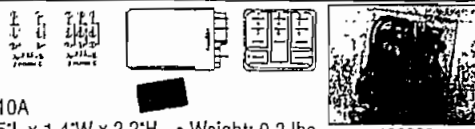
Product Number	Jameco Product Number	NTE Cross Reference	Coil (voltage)	Coil (Ohms)	Pins	Style	Pricing		
							1-9	10-24	25-49
66	BTA1-2C-12VDC	R02-11D10-12	12VDC	120Ω	8	DPDT	\$6.95	\$5.95	\$5.25
40	BTA1-2C-120VAC	R02-11A10-120	120VAC	1.9KΩ	8	DPDT	6.95	5.95	5.25

Type Project Cases for above Relays

Product No.	Product No.	No. of Pins	Compatible Sockets	1-9	10-99	100
96	RC8	8	141145/152590	\$2.95	\$2.49	\$2.25
88	RC11	11	141153	2.95	2.49	2.25

Connect Blade Terminals - Series 388

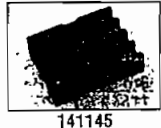
- Terminals (0.187" x 0.020") for standard
- In mounting also accept quick-connect
- Sockets or direct soldering.
- Contact voltage: 120VAC/28VDC @ 13A/240VAC @ 10A
- Ambient temp. operating: -30°C to +50°C • Size: 1.5"L x 1.4"W x 2.2"H • Weight: 0.2 lbs.



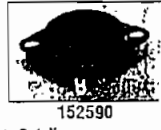
Product Number	Jameco Product Number	NTE Cross Reference	Coil (voltage)	Coil (Ohms)	Pins	Style	Pricing		
							1-9	10-24	25-49
54	BTA1-2C-24VDC	R02-11D10-12	24VDC	460Ω	8	DPDT	\$6.95	\$5.95	\$4.79
52	BTA2-3C-24VDC	R10-14D10-24	24VDC	470Ω	11	3PDT	7.49	6.49	\$4.95
58	BTA2-3C-120VAC	R10-14A10-120	120VAC	2.13KΩ	11	3PDT	7.49	6.49	\$4.95

Relay Series 250 Socket

- 250VAC • Current: 20 amps
- 141145: Screwdown terminals
- #8 screws for mounting
- Size: 2.0"L x 1.6"W x 0.8"H
- Weight: 0.08 lbs.



- 152590: Solder eyelet terminals
- Size (mount): 1.6"L x 1.3"H
- Size (socket): 1.2" diameter
- Weight: 0.03 lbs.



- 141153: Screwdown terminals
- #8 screws for mounting
- Size: 2.0"L x 1.7"W x 1.2"H • Weight: 0.1 lbs.

Part No.	Terminals	Pins	1-9	10-49	50-99
141145	#6 screwdown	8	\$2.95	\$2.49	\$2.25
152590	Solder eyelet	8	2.95	2.49	1.95
141153	#6 screwdown	11	3.95	3.49	2.25

Relay Series 388 Socket

- 250VAC • Current: 20 amps
- #8 screws for mounting
- Size: 3.0"L x 1.4"W 1.0"H • Weight: 0.2 lbs.



Part No.	Terminals	Pins	1-9	10-49	50-99
141181	#6 screwdown	11	\$4.95	\$4.49	\$3.4

1. INSTALACION DEL PROTOTIPO.

El prototipo de transferencia automática de energía posee, para su instalación y puesta en funcionamiento de dos regletas de terminales, una de entrada nueve terminales y otra de salida de 8 terminales. En la regleta de terminales de entrada (ver figura 1), se conectarán la línea trifásica proveniente del fluido Normal de energía eléctrica de la Empresa, la línea trifásica de la fuente de Reserva (Motogenerador), una línea de neutro, y finalmente dos líneas para señal de barras, tomada después de los disyuntores, como se explico en el Capítulo II.

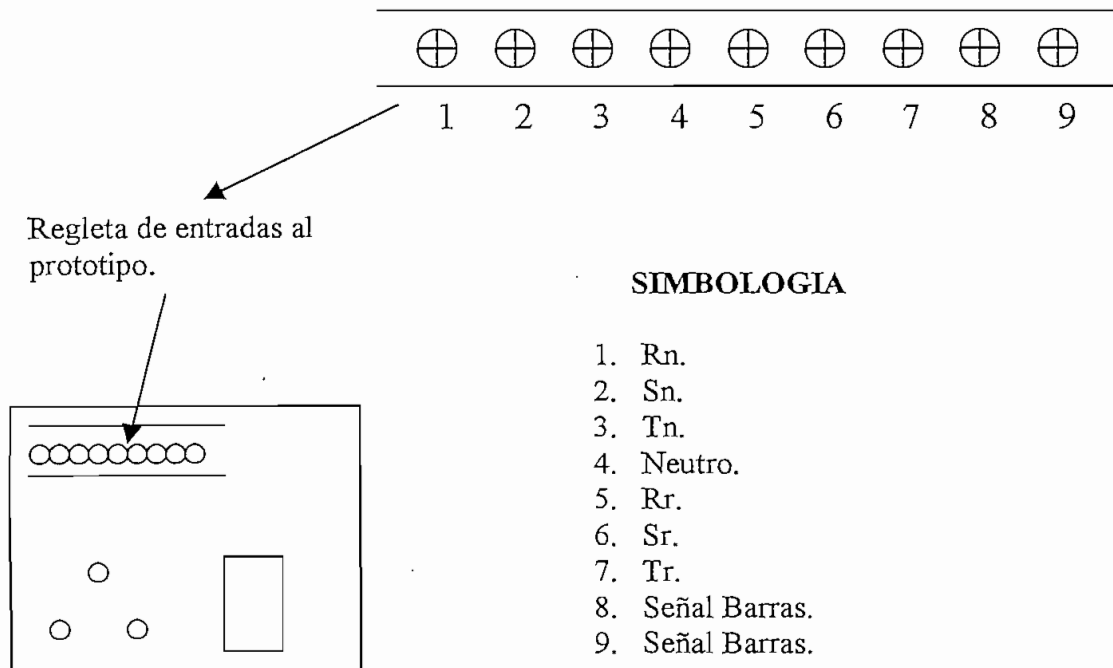
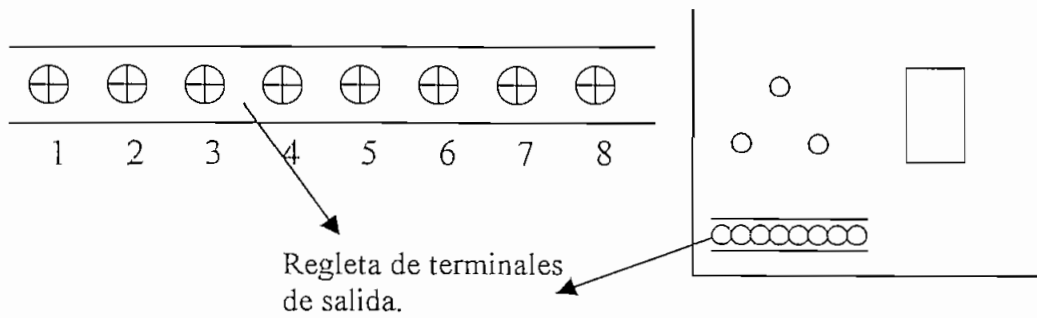


Figura 1. Conexiones en la regleta de entrada.

Debido a que los voltajes con los que se trabajan en este punto son de 220V, es necesario tener cuidado en la conexión de las líneas, evitando producir daños por cortocircuitos al equipo.

De la regleta de salida, se obtendrán las respectivas señales como se muestra en la figura 2; estas permiten manejar el sistema de transferencia.



SIMBOLOGIA

- 1.2. Señal de contacto de relé para manejo del disyuntor de fuente Normal.
- 3.4. Señal de contacto de relé para manejo del disyuntor de fuente Reserva.
- 5.6. Señal de contacto de relé para control de encendido del Grupo Electrónico.
- 7.8. Señal de contacto de relé para encendido de señal de falla grave.

figura 2. Conexiones en la regleta de salida.

Por otro lado y para darle al cableado facilidad en su manejo, en lo referente a su conexión al prototipo, puede emplearse terminales tipo riel como se muestra en el figura 3.

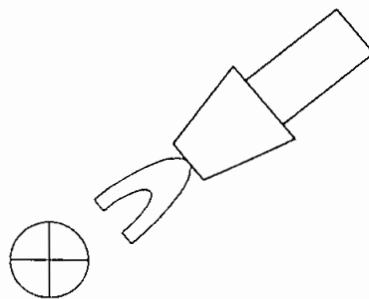


figura 3. Conexiones cable a terminal.

Es importante adicionalmente asegurarse de que el tablero tenga una buena conexión a tierra.

2. OPERACION DEL PROTOTIPO.

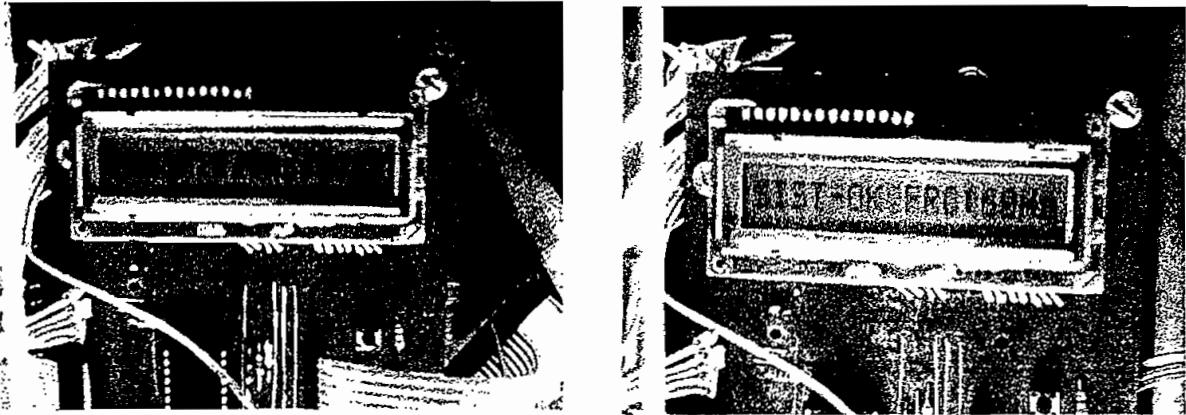


Gráfico 1. Mensaje al encender el prototipo.

Al encender el prototipo de transferencia automática en el display, se observa una línea de presentación (Gráfico 1 izquierda), luego de lo cual si el sistema de transferencia se encuentra funcionando correctamente pasará a desplegar en pantalla el valor de frecuencia actual de la fuente activa (Gráfico 1 derecha); en caso contrario el display presentará un mensaje que especifica la posible causa de la falla en el sistema (Gráfico 2), y por salida de relé se activa la señal de falla grave a la cual se le puede adaptar una alarma auditiva o visual opcional.

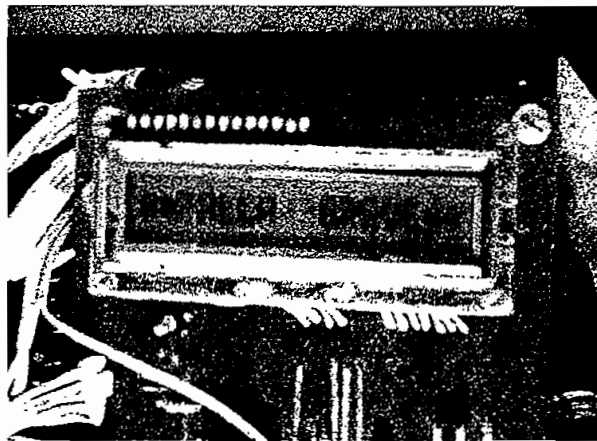


Gráfico 2. Mensaje de falla grave.

Luego de la puesta en operación del equipo y asegurándose de que todas las conexiones estén adecuadamente realizadas, el manejo del prototipo se puede

realizar siguiendo los indicadores visuales presentes en la placa superior; si se requiere efectuar una transferencia manual o automática se emplea el primer interruptor superior, y para el manejo de los disyuntores de Fuente normal o de reserva los dos interruptores adicionales dispuestos bajo el switch de manual automático; el mensaje que se despliega en el display se muestra en la Gráfico 3.

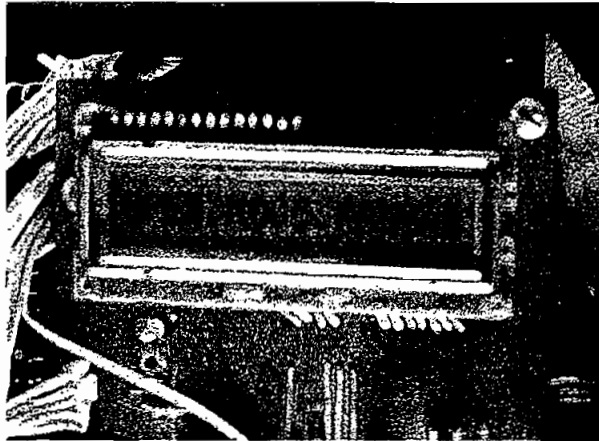


Gráfico 3. *El prototipo de transferencia trabajando en Modo Manual .*

Adicionalmente el prototipo permite establecer los valores para los diferentes tiempos de la transferencia a través del teclado, los mismos que se ingresan de la siguiente manera:

- Al pulsar la tecla # se despliega un mensaje en pantalla, indicativo de haber ingresado al modo de establecimiento de parámetros (Ver Gráfico 4), se inicializa en forma inmediata el establecimiento de los diferentes valores.

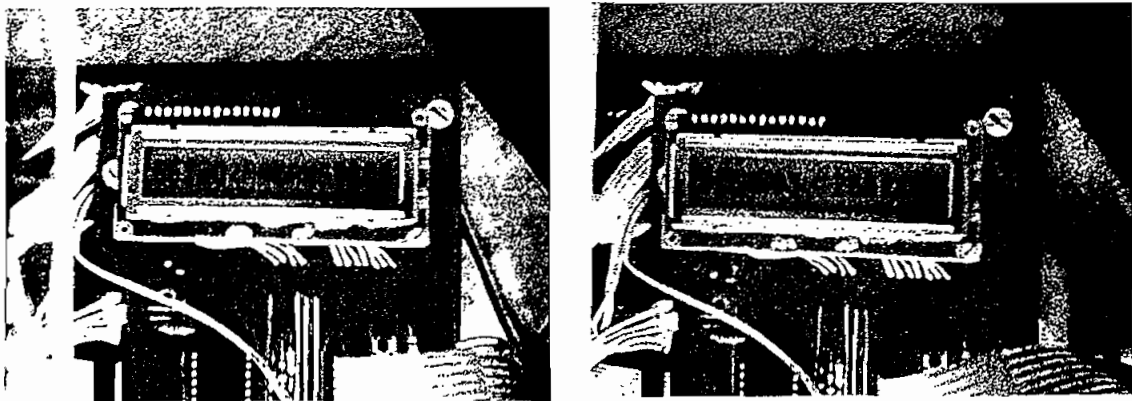


Gráfico 4. *Mensaje de establecimiento de parámetros.*

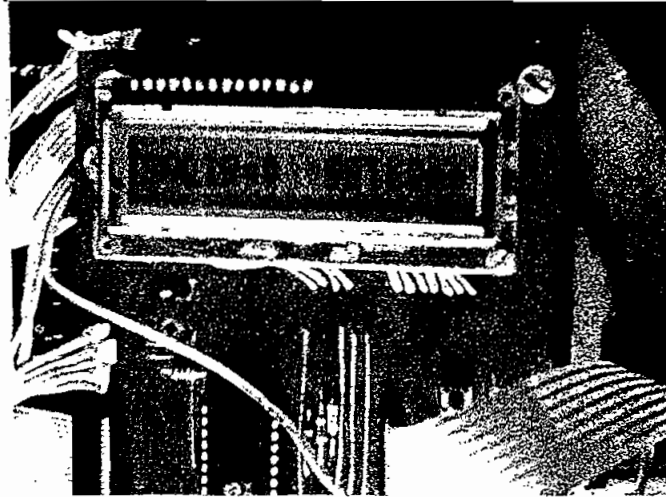
- Luego de presentarse el mensaje para ingreso de uno los siguientes cuatro parámetros descritos a continuación; el equipo quedará a la espera del ingreso de un valor menor a 255 segundos:
 - Tiempo de espera antes de enviar una señal para el encendido del generador, después de haber detectado una falla en la fuente normal (T1).
 - Tiempo de espera para arranque del motogenerador y estabilización de fuente de reserva, luego del cual se realizará la transferencia de energía eléctrica (T2).
 - Tiempo de espera antes de realizar la retransferencia después de haber detectado que ya no existe falla en la fuente normal (T3).
 - Tiempo de espera antes de enviar una señal para el apagado del generador (T4).

Debido a las limitaciones del programa el valor máximo ingresado por teclado es de 255, si se introduce por teclado un valor mayor a este el programa asume por defecto el valor 255.

Luego del ingreso de todos los valores se despliega en pantalla un mensaje para operación, el prototipo quedará a la espera de que se presione la tecla # (Enter) para salir de la subrutina de seteo de parámetros o la tecla * (retorno) para regresar al inicio de la subrutina de establecimiento de los parámetros de transferencia (ver Gráfico 5).

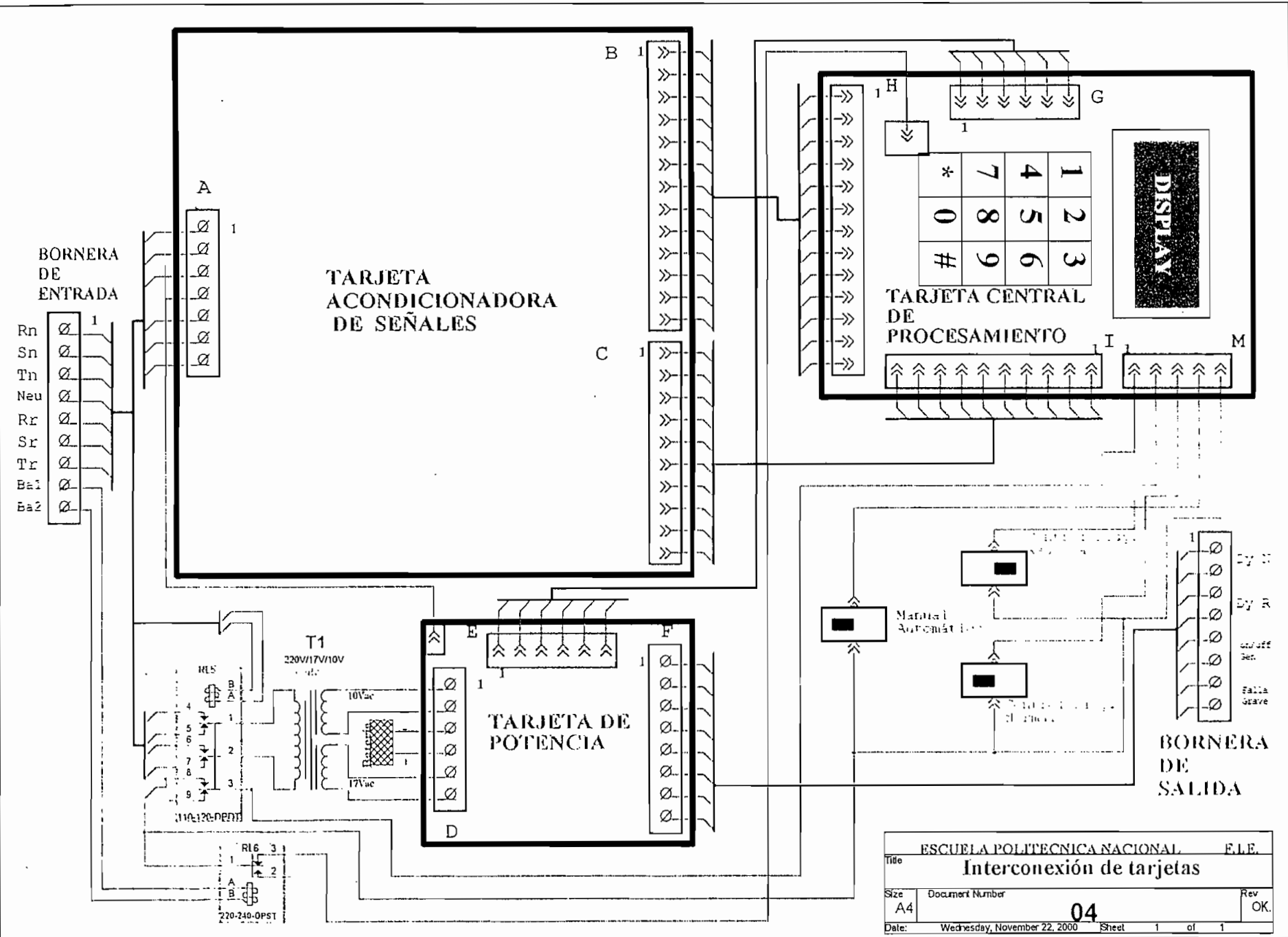
De ser este último el caso o por el hecho de ingresar a establecer los parámetros de transferencia, se presenta en cada mensaje de ingreso el valor actual empleado en la transferencia.

Para establecer los niveles de referencia de mínimo y máximo voltaje el prototipo posee dos pares de potenciómetros dos para cada fuente, tanto para fuente normal como para fuente de reserva.



Graf.5. Mensaje de final de teclado.

Finalmente el esquemático de interconexión de las diferentes tarjetas se muestra a continuación.



GONZALO HIDALGO LIS Y GUALBERTO PEREZ
 TELEFAX: (593-2) 658-223 ~ TELE: 641-598
 E-mail: bracero@wacom.net.ec

PROFORMA

Nº 000101

Fecha: Quito, 01 de Febrero del 2001Cliente: Sr. Jorge BallagánDirección: PANAMERICANA NORTE Km 5 1/2

Orden de Compra No. _____

Nota de Pedido No. _____

VERBAL

CODIGO	CANT.	DESCRIPCION	V. UNITARIO	V. TOTAL
001	1	MODULO PARA LA TRANSFERENCIA AUTOMATICA	500,00	500,00
002	1	MODULO ELECTRONICO TRIFASICO DE DETECCION DE PERDIDA DE FASE, ALTO Y BAJO VOLTAJE, SECUENCIA DE FASE Y PERDIDA DE FASE	120,00	120,00
003	1	MODULO MONITOR DE FRECUENCIA LADO GENERADOR	180,00	180,00
TIEMPO: DE ENTREGA 4 A 6 SEMANAS SON: OCHOCIENTOS NOVENTA Y SEIS USD				
_____ RECIBI CONFORME			SUBTOTAL I.V.A. 0% I.V.A. % TOTAL	800,00 _____ 96,00 896,00

Fecha de entrega: 01/02/2001Preparado por: MCCondiciones de Pago: CONTADOAprobado por: Alexis Bracero

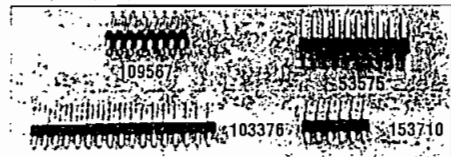
Bracero & Bracero
CIA LTDA.

.100" Headers, Housing, Pins and Shorting Blocks 45

We carry major manufacturers - call for large OEM pricing.

.100" Male Headers (Gold)

- Snap apart to fit your application
- Solder to PC boards for instant plug-in access via shorting blocks (right)
- .025" square posts on a .100" x .100" matrix
- Weight: .01 lbs.
- Use with crimp connector housing (right)
- Prepackaged; please order in increments of 10, 100 or 1000
- Contact material: phosphor bronze
- Contact area: gold
- Current rating: 1 amp
- Temperature range: -55°C to +120°C
- Insulation material: glass filled polyester



.100" Straight Male Headers

Single Row 109575

Part No.	Product No.	Contacts	1-9	10	100	1000
108337	SMH02	2*	\$.10	\$.06	\$.04
109575	SMH03	3*	.10	.06	.04
117559	SMH04	4*	.10	.06	.03
153699	SMH06	6*	.10	.06	.04
108901	SMH08T(Tr)	8*	.11	.06	.04
153701	SMH08	8*	.12	.07	.05
103392	SMH10	10*	.12	.07	.05
103376	SMH17	1722	.15	.10	.06
103368	SMH20	2022	.15	.10	.06
103350	SMH25	2525	.19	.12	.07
103341	SMH30	3029	.22	.15	.10
68339	SMH36	3635	.29	.22	.15
160881	SMH40	4039	.32	.25	.17

.100" Straight Male Headers

Double Row 67820

Part No.	Product No.	Contacts	1-9	10	100	1000
115027	923804R	4*	\$.12	\$.07	\$.03
115035	923806R	6*	.15	.10	.05
109516	923808R	8*	.15	.10	.05
67820	923810R	1025	.19	.12	.07
118455	923714R	1429	.22	.15	.09
109567	923816R	1629	.22	.15	.09
53479	923862R	2032	.25	.19	.10
53495	923863R	2635	.29	.22	.12
53516	923864R	3435	.29	.22	.15
53532	923865R	4039	.32	.25	.17
53559	923866R	5039	.32	.25	.17
68574	923860R	6045	.35	.25	.17
103405	923772R	7249	.39	.29	.19
117196	923780	8065	.55	.45	.25

.100" Right Angle Male Headers

Single Row 153710

Part No.	Product No.	Contacts	1-9	10	100	1000
153710	RMH06	6*	1000 Part	\$.05	
153728	RMH08	829	.22	.15	.10
103270	RMH36	3655	.45	.35	.22

.100" Right Angle Male Headers

Double Row 53575

Part No.	Product No.	Contacts	1-9	10	100	1000
53575	923872R	20\$.45	\$.35	\$.29	\$.17
53583	923873R	2649	.39	.32	.22
53604	923875R	4059	.49	.39	.25
53612	923876R	5065	.55	.39	.25
103413	923672R	7285	.69	.49	.39
139563	923680R	8085	.69	.59	.39

.100" and 2mm Shorting Blocks Mate with Male Headers (left)

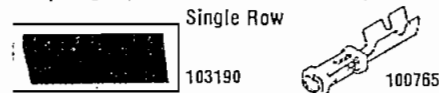
- Pin material: phosphor bronze
- Shorting socket jumper to address or code strip line plugs (male header, left below)
- Mates to .025" square posts on .100" centers
- 22023 is open on top to allow for a test point while 19140 is closed - functionally they are the same
- 119263, 119458 2mm shorting blks (for disk drives)
- Prepackaged; please order in increments of 10, 100 or 1000



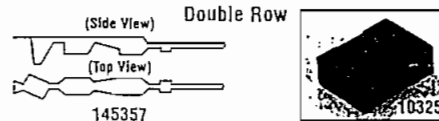
Part No.	Description	1-9	10	100	1000
22023	Top open, black*	\$.10	\$.06	\$.04
119263	Top open, black (2mm)*	.15	.10	.05
112424	Top open, blue*	.12	.07	.05
112416	Top open, red*	.12	.07	.04
19140	Top closed, black*	.12	.07	.04
112441	Top closed, blue*	.15	.10	.05
112432	Top closed, red*	.15	.10	.05

.100" Non-Polarized Connector Housings and Crimp Pins

- Mates with .025" square post on pattern of .100" centers (male headers, see left)
- Current rating: 1A • Pin material: tin plated brass
- Pin wire gauge: 26-22 AWG • Plastic • Wt.: .004 lbs.
- Temperature rating: -55°C to +105°C
- Use 99442 pin crimper (pg 48) for 100765 pins
- Prepackaged; please order in increments of 10, 100 or 1000



Part No.	Product No.	Contacts	1-9	10	100	1000
100811	SCH2	2*	\$.15	\$.10	\$.06
157382	SCH3	3*	.15	.10	.05
100802	SCH4	425	.19	.12	.06
163686	SCH5	525	.19	.12	.06
103211	SCH6	625	.19	.12	.06
103202	SCH8	825	.19	.12	.07
103190	SCH10	1029	.22	.15	.10
157391	SCH17	1732	.25	.15	.10
103181	SCH20	2032	.25	.19	.15
157403	SCH25	2539	.32	.19	.15
157411	SCH30	3039	.32	.19	.15
103157	SCH36	3645	.35	.29	.17
100765	FCH1	Female pin*	.10	.06	.04
145357	MCH1	Male pin*	.12	.07	.05



Part No.	Product No.	Contacts	1-9	10	100	1000
103253	DCH8	8\$.25	\$.19	\$.12	\$.07
157420	DCH10	1029	.22	.15	.10
157438	DCH14	1432	.25	.17	.12
103237	DCH16	1632	.25	.17	.12
103229	DCH20	2032	.25	.19	.12
157446	DCH26	2632	.25	.15	.12
157454	DCH34	3439	.32	.19	.17
157462	DCH40	4045	.35	.25	.19
157471	DCH50	5065	.55	.45	.35
100765	FCH1	Female pin*	.10	.06	.04
145357	MCH1	Male pin*	.12	.07	.05

OS7 .100" Shorting Block w/ Handle Mates with .100" Male Headers

- Accessible test point in handle • Current: 3A
- Contact resistance: 20mΩ max.
- Insulator resistance: 100MΩ max.
- Dielectric strength: AC 650V RMS for 1 min.
- Material:
 - Plastic: PBT, glass filled • Color: black
 - Contact: phosphor bronze
- Prepackaged; please order in increments of 10, 100 or 1000

Part No.	Description	1-9	10	100	1000
152670	Shorting block w/handle*	\$.19	\$.12	\$.08

.100" and 2mm IDC Socket Connectors

- Mates with 2 rows of .025" Sq. or Dia. posts on patterns of .100" centers (male headers, see left & pg 47)
- (100386): 2mm pin spacing • Current rating: 1A
- Industry standard IDC socket (plastic)
- Temperature rating: -55°C to +105°C • Weight: .02 lbs.
- Use P/N 73251 (pg 49), insulation displacement connection crimper for these connectors

Part No.	Product No.	Contacts	1-9	10	100	1000
32491	S10	10\$.29	\$.22	\$.17	\$.12
153947	S14	1432	.25	.19	.12
119466	S16	1632	.25	.19	.15
32521	S20	2035	.29	.22	.15
32563	S26	2645	.35	.29	.19
32643	S34	3445	.35	.29	.19
32678	S40	4055	.45	.35	.22
100386	IDC440	44(2mm)99	.79	.65	.55
32707	S50	5065	.55	.45	.29
32758	S60	6075	.59	.39	.35

Non-Polarized IDC Socket Connectors

Part No.	Product No.	Contacts	1-9	10	100	1000
138376	SN10	10\$.29	\$.22	\$.17	\$.12
138325	SN20	2035	.29	.22	.12
138333	SN26	2645	.35	.22	.17
138341	SN34	3445	.35	.22	.17
138350	SN40	4055	.45	.29	.22
138368	SN50	5065	.55	.35	.29

.100" Straight Low-Profile Shrouded Male Headers

- Features: UL recognized, CSA certified; .025" square post mates with sockets 68179 on .100" x .100" grid
- Housing material: glass filled polyester, gray, UL94V-0
- Contact: phosphor bronze, gold-plated • Wt.: .01 lbs.
- Use with IDC socket connectors (see above)

Part No.	Description	1-9	10-99	100-999	1000
67811	10-pin\$.29	\$.22	\$.15	\$.10
68179	16-pin32	.25	.19	.12
68291	20-pin35	.29	.22	.15
68371	26-pin45	.35	.29	.17
68582	34-pin45	.35	.29	.17

.100" IDC Plug Connectors

- Shrouded header w/o mounting ears
- .100" x .100" grid
- Current rating: 1A
- Plastic • Weight: 0.02 lbs.
- Contact: gold-plated phosphor bronze
- Use with IDC socket for connectors (see above)

Part No.	Product No.	Contacts	1-9	10-99	100
29170	P34	34\$1.49	\$1.09	\$.89
29188	P40	401.75	1.49	1.09
29217	P50	501.95	1.75	1.35

Order Toll-Free 24-hours a day 7 days a week!

Also available at your local JIM-PAK retailer

Order Toll-Free 1-800-831-4242

Website <http://www.jameco.com>

JAMECO

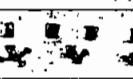
Prototype Builder Boards, Enclosures and Hardware

The Jameco Prototype builder boards are specifically designed to fit into our ABS speedy boxes, die cast aluminum enclosures, aluminum boxes, metal cabinets and heavy duty instrument cases. These pre-cut boards will allow the builder an immediate start on prototyping circuits. Each board has 2 or 4 mounting holes compatible with P/N 106551, PC board mounting hardware.

Board description: laminated glass epoxy 1/16" thick fire retardant per FR-4 specs. Copper clad and solder mask one side. Drilled holes: .040" diameter on .080" square pad. Pads spaced on .10" x .10" grid. PC board mounting hardware listed bottom right.

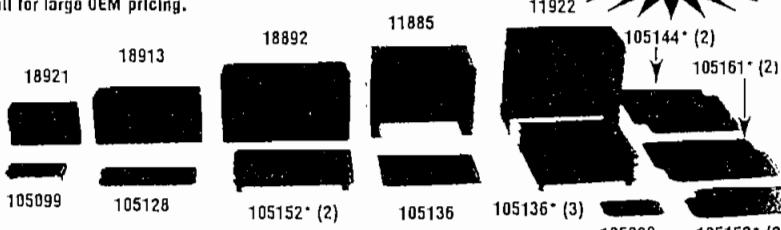


119618 Rubber Feet (4)



106551 Hardware Set (20) (used with all boards)

Call for large OEM pricing.



See page 60 for hardware and pages 39 for knobs

*All boards sold individually

Jameco ABS Speedy Boxes

Will not crack or split when drilled or punched. PCB mounting slots on all four sides and the lid has a lip for precision fit (adds 0.4" height). Complete with four screws and lid. All sizes below are for interior dimensions. • Color: black • ABS plastic

Part No.	Product No.	Size (L x W x D)	Weight (lbs.)	1-9	10-49	50-99	100
18921	H2855 ★	3.1" x 2.0" x 0.9"	0.1	\$2.25	\$1.95	\$1.59	\$1.25
18913	H2853	4.9" x 2.5" x 1.5"	0.2	2.49	2.15	1.79	1.49
18892	H2851	6.0" x 3.5" x 1.9"	0.4	2.95	2.49	2.15	1.79
18905	H2852 ★	7.5" x 4.3" x 2.3"	0.5	3.49	2.95	2.49	2.15

Printed Circuit Boards for ABS Speedy Boxes

- Peripheral ground/power busses (except P/N 105099)
- Plated one side holes • Weight: 0.1 lbs.

Part No.	Product No.	Size (L x W)	No. of Holes	1-9	10-49	50-99	100
105099	2855PCB ★	2.7" x 1.6"	288	\$2.75	\$2.35	\$1.95	\$1.69
105128	2853PCB	4.4" x 2.0"	671	4.95	4.49	3.95	3.49
105152	2851PCB	5.5" x 3.1"	1450	5.95	4.95	4.49	3.95
105161	2852PCB ★	7.0" x 3.6"	2225	7.95	6.95	5.95	4.95

Jameco Die Cast Aluminum Enclosures

High quality die cast aluminum cases come with channeled walls for easy PCB mounting. Ideal for RF circuits because the lid forms an effective screen against RFI interference. Made from aluminum, an excellent heat-sink, these cases are great for high temp circuits (up to 600°C). Complete with screws.

Part No.	Product No.	Size (L x W x D)	Weight (lbs.)	1-9	10-49	50-99	100
11957	B5002	3.9" x 2.0" x 1.0"	0.2	\$3.95	\$3.35	\$2.85	\$2.49
11965	B5004	4.7" x 2.4" x 1.6"	0.4	4.95	4.49	3.95	3.49
11973	B5006	7.5" x 4.3" x 2.4"	1.2	9.95	8.95	7.95	6.95

Printed Circuit Boards for Die Cast Aluminum Enclosures

- Peripheral ground/power busses
- Plated one side holes • Weight: 0.1 lbs.

Part No.	Product No.	Size (L x W)	No. of Holes	1-9	10-49	50-99	100
105101	5002PCB	3.5" x 1.5"	365	\$3.49	\$2.95	\$2.49	\$2.15
105128	5004PCB	4.4" x 2.0"	671	4.95	4.49	3.95	3.49
105161	5006PCB ★	7.0" x 3.6"	2225	7.95	6.95	5.95	4.95

Jameco Aluminum Boxes

Ideal boxes for those projects that get left lying around! Put them in an economical aluminum box. The boxes come in two pieces which slide together.

Part No.	Product No.	Size (L x W x D)	Weight (lbs.)	1-9	10-49	50-99	100
11869	B2300	4.0" x 2.0" x 2.8"	0.2	\$3.49	\$2.95	\$2.49	\$1.95
11885	B2320	5.0" x 4.0" x 3.0"	0.4	4.95	4.49	3.95	3.49
11893	B2335	7.0" x 6.2" x 4.6"	0.8	6.95	5.95	4.95	4.29

Printed Circuit Boards for Aluminum Boxes and Rubber Feet

- Peripheral ground/power busses
- Plated one side holes • Weight: 0.1 lbs.

Part No.	Product No.	Size (L x W)	No. of Holes	1-9	10-49	50-99	100
105110	2300PCB	3.4" x 2.4"	637	\$3.95	\$3.35	\$2.85	\$2.49
105136	2320PCB	4.5" x 3.3"	1266	4.95	4.49	3.95	3.49
105179	2335PCB ★	6.5" x 5.0"	2766	8.95	7.95	6.95	5.95
119618	Adhesive blk./rubber feet, .493" Dia. x .14" H (4)			1.25	0.99	0.75	0.55

Jameco ABS Cases w/ Clear Tops

Case is made of a gray ABS plastic body with a clear polycarbonate top cover. Includes screws for mounting boards or electronic components, rubber gasket for a tight seal on your equipment and drilled holes for mounting.

Part No.	Product No.	Size (L x W x D)	Weight (lbs.)	1-9	10-49	50-99	100
141831	203C1	4.6" x 3.2" x 1.8"	0.3	\$6.49	\$5.85	\$4.95	\$4.49
141840	203D1	6.3" x 3.2" x 1.8"	0.4	6.95	6.25	5.59	4.95
141858	203F1	7.0" x 5.5" x 2.5"	0.8	9.95	8.95	7.95	7.25

Jameco Metal Cabinets

High quality metal cabinets are made to suit a large variety of electronics projects and applications. The base is made of aluminum. Slots are located on the sides of the cases for maximum cooling. Cases screw together and come with an attractive two-tone finish.

- Mounting screws and rubber feet included

Part No.	Product No.	Size (L x W x D)	Weight (lbs.)	1-9	10-49	50-99	100
11914	B2741	4.0" x 3.3" x 2.2"	0.4	\$4.95	\$4.49	\$3.95	\$3.25
11922	B2743	5.9" x 5.3" x 3.0"	0.8	6.95	5.95	4.95	4.29
11949	B2744	7.3" x 6.3" x 2.8"	1.1	7.95	6.95	5.95	4.49

Printed Circuit Boards for Metal Cabinets

- Peripheral ground/power busses
- Plated one side holes
- Weight: 0.1 lbs.

Part No.	Product No.	Size (L x W)	No. of Holes	1-9	10-49	50-99	100
105110	2741PCB	3.4" x 2.4"	637	\$3.95	\$3.35	\$2.85	\$2.49
105144	2743PCB	4.7" x 4.5"	1868	7.95	6.95	5.95	4.95
105179	2744PCB ★	6.5" x 5.0"	2766	8.95	7.95	6.95	5.95

Jameco Heavy Duty Instrument Cases

Both cases split apart for ease of working. Four plastic feet molded on unit. P/N 18876 includes ventilation and speaker sound slots.

Part No.	Product No.	Size (L x W x D)	Wt. (lbs.)	Color	1-9	10-49	50-99	100
18868	H2505	7.9" x 6.3" x 2.5"	0.8	gray	\$6.49	\$5.75	\$4.95	\$4.49
18876	H2507 ★	10.0" x 7.5" x 3.1"	1.4	gray	7.95	6.95	5.95	4.95

Printed Circuit Boards for Heavy Duty Instrument Cases

Part No.	Product No.	Size (L x W)	Wt. (lbs.)	Holes	1-9	10-49	50-99	100
105152	2851PCB	5.5" x 3.1"	0.1	1450	\$5.95	\$4.95	\$4.49	\$3.95
105179	2505PCB ★	6.5" x 5.0"	0.1	2766	8.95	7.95	6.95	5.95
105187	2507PCB ★	8.8" x 6.1"	0.2	4771	13.95	12.49	11.25	9.95

Jameco Instrument Case with 9-volt Battery Compartment

- Molded black plastic with two metal face plates
- Separate 9 volt battery compartment
- Weight: 0.3 lbs.

Part No.	Height	Size (L x W)	1-9	10-49	50-99	100
118869	2.2"(H2) x 1.2"(H1)	5.7" x 3.4"	\$12.95	\$11.49	\$10.25	\$8.95

PCBs & Hardware for Above Instrument Case

- Weight: 0.1 lbs.

Part No.	Product No.	Description	Size (L x W)	1-9	10-49	50-99	100
105099	2107PCB2 ★	Sloping panel (H2)	2.7" x 1.6"	\$2.75	\$2.35	\$1.95	\$1.69
118885	2107PCB1	Horizontal panel (H1)	3.4" x 2.9"	5.95	4.95	4.49	3.95
106551	PC board mounting hardware (set of 4)	20 pcs		1.49	1.19	0.99	0.79