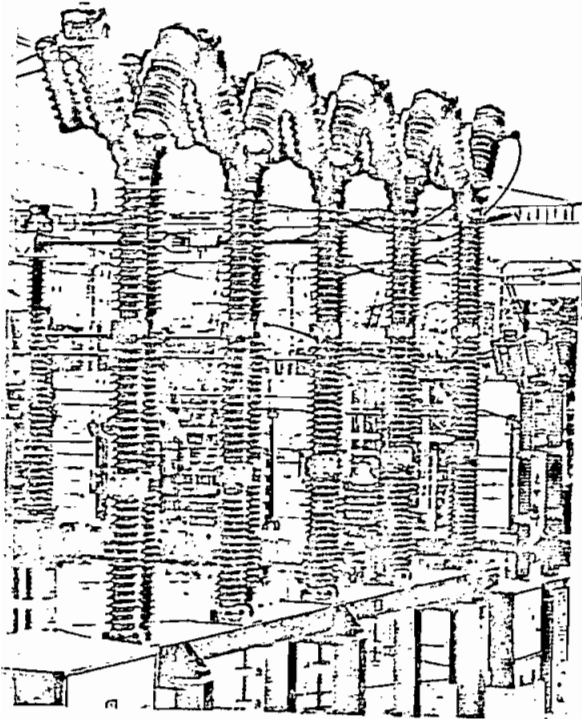
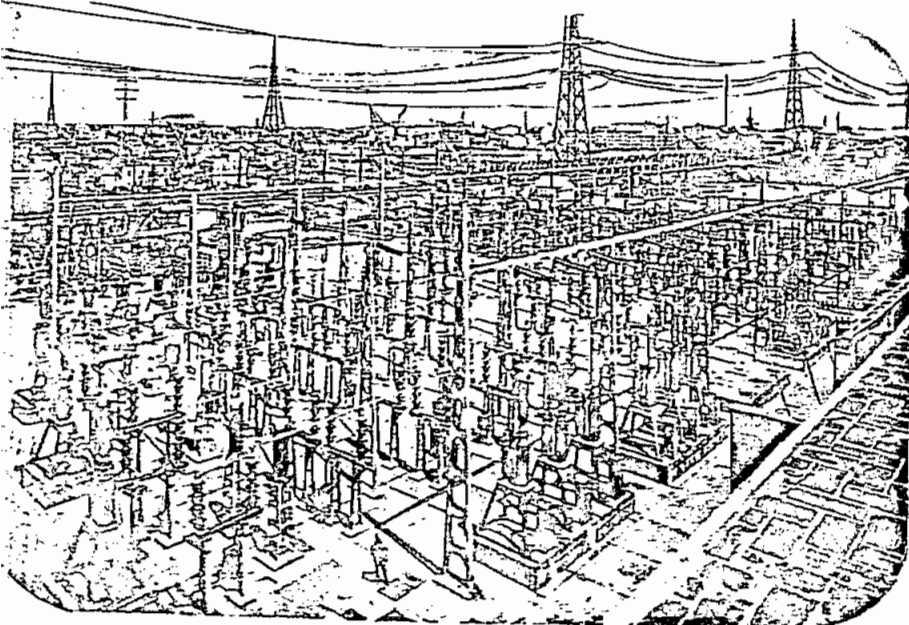


Escuela
Politécnica
Nacional

Facultad de Ingeniería Eléctrica



ESTUDIO DE LOS FENOMENOS
TRANSITORIOS PRODUCIDOS
POR CORTO-CIRCUITOS
EN UN MODELO DE
LINEA DE TRANSMISION



Carlos A Gavidia C
Quito-Ecuador
1981

*ESTUDIO DE LOS FENOMENOS TRANSITORIOS
PRODUCIDOS POR CORTO-CIRCUITOS EN UN
MODELO DE LINEA DE TRANSMISION.*

*TESIS PREVIA A LA OBTENCION DEL TITULO
DE INGENIERO ELECTRICO EN LA ESPECIALI-
ZACION DE POTENCIA DE LA ESCUELA POLITEC-
NICA NACIONAL.*

CARLOS A. GAVIDIA CASTILLO

Quito - 1981.

CERTIFICADO

*Certifico que el presente trabajo de tesis
ha sido realizado en su totalidad por el
señor Carlos Antonio Gavidia Castillo.*

Patricio Orbe

Ing. Patricio Orbe G.

Director Tesis

Quito - 1981

A Alguien con mucho valor

A mi madre,

mi primera maestra,

¡gratitud!

A MIS PADRES . . .

. . . A MIS HERMANOS . . .

. . . A MIS COMPAÑEROS
Y AMIGOS.

A MI ESCUELA Y A MIS MAESTROS

CON AGRADECIMIENTO.

CONTENIDO

CAPITULO 1.

1.1. INTRODUCCION	5
-------------------------	---

CAPITULO 2.

CARACTERISTICAS DEL MODELO DE LINEA DE TRANSMISION PARA EL ESTUDIO

2.1. Inroducción	7
2.2. Características del Modelo	9
2.3. Escalas a utilizarse	12

CAPITULO 3.

OBTENCION DE LOS VOLTAJES Y CORRIENTES TRANSITORIOS

3.1. Introducción	16
3.2. Análisis de los voltajes de excitación	16
3.3. Fenómenos transitorios producidos por maniobras	22
3.4. Fenómenos transitorios producidos por fallas	38

CAPITULO 4.

COMENTARIOS Y CONCLUSIONES	66
----------------------------------	----

APENDICE A

Diseño y detalles de construcción del circuito electrónico trifásico para el cierre de la línea con ángulo controlado	69
---	----

APENDICE B

Manual de utilización del programa " ESPECTRO/ PROG "	93
---	----

REFERENCIAS BIBLIOGRAFICAS	96
----------------------------------	----

CAPITULO 1

Con el incremento en tamaño y en complejidad en los Sistemas de Potencia, el estudio de los fenómenos causados por maniobras y por condiciones de falla ha adquirido gran importancia.

Son dos áreas en las cuales, los fenómenos transitorios son de gran interés, éstas son: el sistema de protección y el sistema del aislamiento.

En el área de diseño del aislamiento, hasta hace pocos años, cuando los voltajes de transmisión fueron menores que 400 KV., las descargas atmosféricas fueron el factor determinante en el aislamiento de una línea. Ahora con el incremento de los niveles de voltaje de transmisión, el diseño del aislamiento está determinado por el comportamiento del sistema en condiciones de cierre y apertura de interruptores. Para voltajes mayores que 1.000 KV., el aislamiento del sistema está limita-

do por el comportamiento del sistema en condiciones de falla, principalmente debido a los sobrevoltajes que se producen en las fases sanas con fallas asimétricas.^{1,2,4,8,17}

Muchas investigaciones están dirigiéndose hacia la reducción de los niveles de aislamiento, por mejoramientos en el diseño del equipo de extra - alto - voltaje (EHV).^{1,5} Los resultados fueron que el aislamiento en líneas de transmisión pueden basarse ahora en factores de sobrevoltaje mucho menores a los usados anteriormente, haciendo posible un ahorro económico en la construcción de líneas de transmisión. Se pueden obtener grandes beneficios en futuros sistemas de ultra - alto - voltaje (UHV), donde la reducción del nivel de aislamiento y por lo tanto el costo son importantes. Como los factores de sobrevoltajes son reducidos, también se incrementa la importancia de los sobrevoltajes en el sistema debido a fallas.¹⁸

De aquí que los sobrevoltajes debido a fallas deben obtenerse con precisión para una valoración real del nivel de aislamiento del sistema.

En el área de la protección de alta velocidad el desarrollo de nuevas técnicas digitales^{10,14,23} han abierto la posibilidad de tiempos ultracortos para el despeje de fallas. Para el desarrollo de estas técnicas es necesario conocer las formas de onda de los voltajes y corrientes de falla con un alto grado de precisión en el lado de protección del sistema.²² Para obtener esta precisión los componentes del sistema tienen que ser representados detalladamente y además el estudio de los fenómenos transitorios debe implicar un rango de frecuencias muy por encima de la frecuencia

nominal.

Los modernos relés estáticos de distancia tienen un tiempo mínimo de operación de tres cuartos de ciclo en condiciones ideales¹¹, pero la presencia de componentes de alta frecuencia en la señal de los relés tienden a disminuir la velocidad de operación.

Muchas veces es conveniente que un relé de protección opere tan rápido como sea posible para evitar daños en el equipo o para preservar la estabilidad del sistema.

Aunque ni el mejor disyuntor interrumpe la corriente de falla en menos tiempo que dos ciclos, se espera que mejorando los relés sea posible lograr tiempos menores a un ciclo.^{14,15}

Las modernas técnicas de protección requieren de un conocimiento completo del espectro de frecuencias del sistema en condiciones de falla¹³; debido a que en el futuro las actuales subestaciones de maniobra con equipo convencional serán reemplazadas con equipo digital de alta - velocidad^{17,24,25}. Es evidente que debido a la alta velocidad de operación requerida, la detección de la falla y la consiguiente operación de los equipos es todavía muy difícil.

Se han realizado una gran cantidad de investigaciones tendientes a reducir los tiempos de operación al orden de un ciclo a frecuencia nominal, es probable que en el futuro, la reducción de los tiempos de despeje dependerán mucho de la aparición de nuevas técnicas de protección ultra -

rápidas (u. h. s.) ²⁶

Se han conseguido beneficios considerables en los despejes de fa-
lla ultra - rápidos.

Para lograr tiempos de operación más cortos, existe continuo traba-
jo en el diseño que forma parte de la cadena de despeje - rápido de fa-
lla. Actualmente los tiempos de operación de los disyuntores han sido reduci-
dos en una escala limitada. Pero últimamente se han logrado mejoramien-
tos significativos en los tiempos de operación de los relés de protección.

Un relé que emplea los principios de detección direccional de on-
da, ha alcanzado tiempos de operación de menos de tres milisegundos ²⁷.

Aunque estas dos áreas de interés están bien definidas y modera-
damente separadas desde el punto de vista de ingeniería, hasta las técni-
cas de solución matemáticas respectivas son indistintas, los voltajes transi-
torios son indispensables en ambas áreas. Muchas han sido las técnicas u-
tilizadas para el cálculo de los transitorios en los Sistemas de Potencia.
Las mismas que cada vez han aumentado su eficiencia. Se han desarrollado
algunos métodos para calcular numéricamente los voltajes y corrientes transi-
torios, basándose en que una red eléctrica puede ser definida con un grupo
de ecuaciones simultáneas. Debido a la complejidad de las soluciones anali-
ticas se han buscado soluciones numéricas aplicables al computador digi-
tal así como al analizador de transitorios (T.N.A.).

Las técnicas computacionales usadas pueden claramente clasificar-
se en: métodos en el dominio de frecuencia, basados en la Transformada de

Fourier, y métodos en el dominio del tiempo, basados en la técnica de las ondas viajeras, en ambos casos se ha dedicado especial esfuerzo a verificar la exactitud de los resultados obtenidos.

En el presente trabajo de tesis se realiza el estudio de los fenómenos transitorios causados por disturbios de maniobra y falla en un modelo de línea de transmisión.

Para cumplir con este cometido se ha basado en el trabajo presentado por Kimbark¹, donde presenta los resultados de un estudio de los sobrevoltajes transitorios causados por cortocircuitos monofásicos a tierra en una línea de transmisión, presenta también un posible método para reducir tales sobrevoltajes, los resultados son obtenidos en el T.N.A. y en un estudio teórico.

Es propósito de este trabajo realizar este estudio y además extenderlo a todos los tipos de falla analizando tanto los sobrevoltajes como las corrientes transitorias, incluye además el estudio de los disturbios causados por maniobra.

Un paso previo para la realización del presente estudio ha constituido la tesis " Estudio de una línea de transmisión mediante un modelo ".³

En el capítulo 3 se presentan los resultados obtenidos y algunos métodos para reducir los sobrevoltajes transitorios producidos por maniobras.

Es propósito de este estudio presentar, además de las formas de onda de los voltajes y corrientes transitorios, identificar las posibles frecuencias de oscilación superiores a 60 Hz., con miras a lograr una introducción a la protección digital de alta - velocidad en la línea de transmisión.

Se realiza el análisis de las ondas de los voltajes y corrientes transitorios con el programa " ESPECTRO / PROG " , implementado en lenguaje BASIC para encontrar el contenido de las frecuencias armónicas como se describe en el apéndice B.

En el apéndice A se describe el diseño y detalles de construcción del interruptor electrónico trifásico para el cierre de la línea con ángulo controlado.

CAPITULO 2

CARACTERISTICAS DEL MODELO DE LINEA DE TRANSMISION.

2.1. INTRODUCCION.

La necesidad de lograr mayor precisión en el cálculo de voltajes y corrientes transitorias en sistemas trifásicos de potencia, ha sido catalogada como una materia de prioritario interés dentro de la Ingeniería Eléctrica en los últimos años.

Muchas técnicas han sido utilizadas para el cálculo de los transitorios en sistemas de potencia, las mismas que cada vez han ido aumendo su eficiencia. Técnicas que permiten estudiarlos en sus orígenes, en sus efectos y al mismo tiempo permitan encontrar caminos viables para su control.

Actualmente el analizador de transitorios y las computadoras e -

electrónicas constituyen las herramientas más poderosas para el estudio de los Sistemas Eléctricos de Potencia.

El analizador de transitorios T.N.A., es uno de los sistemas usa dos para la investigación de los fenómenos transitorios. Son modelos a escala de los sistemas, en los cuales, se representan todos los parámetros a- de cuadramente y mediante el adecuado equipo de medición se pueden regis-
trar los fenómenos transitorios de voltajes y corrientes.

El presente estudio trata de introducir en nuestro medio, la u- tilización de esta técnica de análisis para los sistemas de transmisión, técnica sumamente útil cuando se trata de líneas de considerable longitud o sistemas complejos de transmisión.⁹

La parte principal de este estudio se realiza en el modelo de lí- nea de transmisión construido en la referencia (3), para simular la línea del estudio de prefactibilidad del Proyecto Jubones - Paute, realizado por la Compañía de Ingenieros Consultores Ches T. Main Int. En este trabajo se contempla la instalación de la línea de transmisión desde la central de Co- la de San Pablo a la ciudad de Guayaquil.

En el presente trabajo de tesis no se consideran conectados a la línea, capacitores serie, reactores en paralelo con la línea y transforma-
dores.

Las observaciones se realizan en forma de oscilogramas, de tal manera, que sea muy fácil la visualización y comparación de los fenómenos.

Los oscilogramas se obtienen fotografiando la pantalla del osciloscopio, TEKTRONIX tipo 564B. El voltaje en el extremo transmisor de la línea se mantiene siempre ajustado al valor cresta de 0.5 cm., que representa 1.0 p.u.

2.2 CARACTERISTICAS DEL MODELO DE LINEA DE TRANSMISION.

En el siguiente cuadro se presenta en forma tabulada las características de la línea de transmisión antes onotada.

TABLA 1.

Características de la línea de transmisión

Potencia a transmitirse	1.000 Mw.
Voltaje de transmisión	345 KV.
Número de circuitos	2
Distancia a transmitirse	200 Km.
Conductores por fase	2
Calibre de los conductores	954 MCM.
Tipo de conductor	ACSR
Distancia entre los conductores del haz	0,3 m.
Distancia entre fases	7.0 m.
Distancia media a tierra	18.0 m.
Disposición de los conductores	Fig. 2.1.

La siguiente tabla presenta las características físicas y eléc-

tricas del conductor³.

TABLA 2.

Características del conductor

Calibre del conductor	954 MCM
Número de hilos de Aluminio	54
Número de hilos de Acero	7
Diámetro exterior	3,037 cm.
Radio medio geométrico(RMG)	1,228 cm.
Capacidad de corriente	1010 Amp.
Resistencia (50 grad.cent. y 60 Hz) ..	0,07 Ohms/Km.

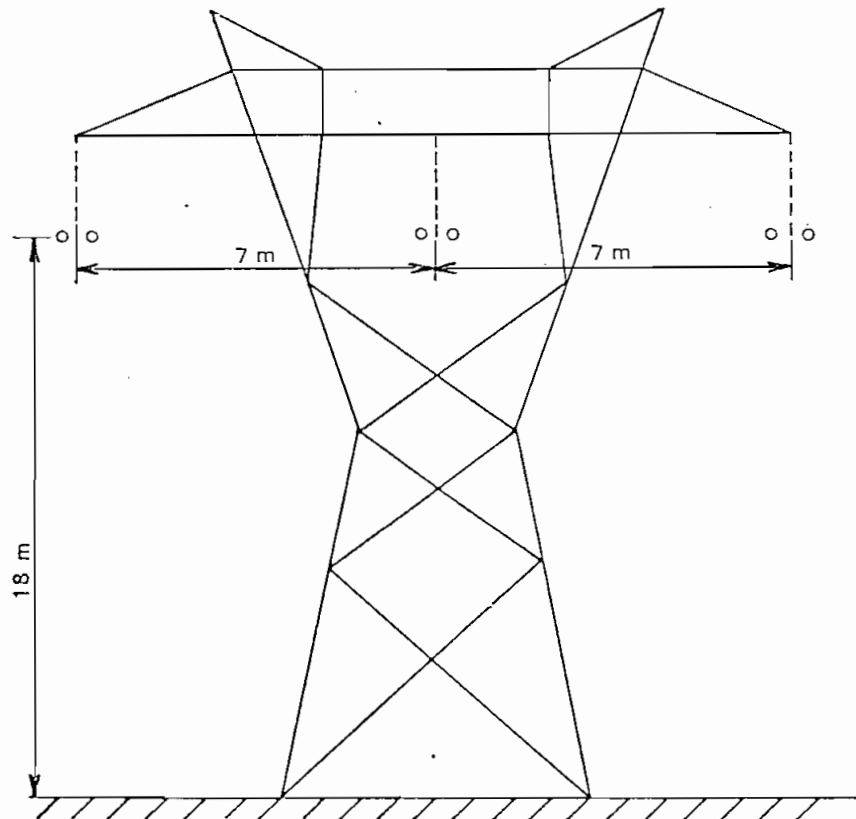


Fig. 2.1. Disposición de los conductores en las torres.

A continuación se presenta un resumen de las constantes de la línea (200 Km.)³

Resistencia de la línea	$R = 7 \text{ ohm./fase}$
Reactancia inductiva	$X_L = 75.64 \text{ ohm./fase}$
Susceptancia capacitiva	$B = 867 \mu\text{mho/fase neutro}$
Impedancia característica	$Z_0 = 295.42 \angle -2^\circ 38' \text{ ohm}$
Constante de propagación	$\gamma = 12.81 \times 10^{-4} \angle 87^\circ 22'$
Constante de atenuación	$\alpha = 0.01177 \text{ neper}$
Constante de fase	$\beta = 14^\circ 38'$
Velocidad de propagación	$v = 295000 \text{ Km /seg.}$

Constantes generales del cuadripolo:

A	$0.968 \angle 10.4^\circ$
B	$74.74 \angle 84^\circ 32'$
C	$8.57 \times 10^{-4} \angle 89^\circ 48'$
D	$0.968 \angle 10.4^\circ$

El modelo construido consta de dos secciones de circuitos equivalentes π que representan 100 Km. de línea y una sección π que representa 200 Km. de línea. Para la realización de este estudio se conectan en serie las tres etapas, lo que equivale a realizar las pruebas en una línea de transmisión de 400 Km.

En la Fig. 2.2 se muestran las secciones π que representan los 200 Km. y 100 Km. de línea para una fase.

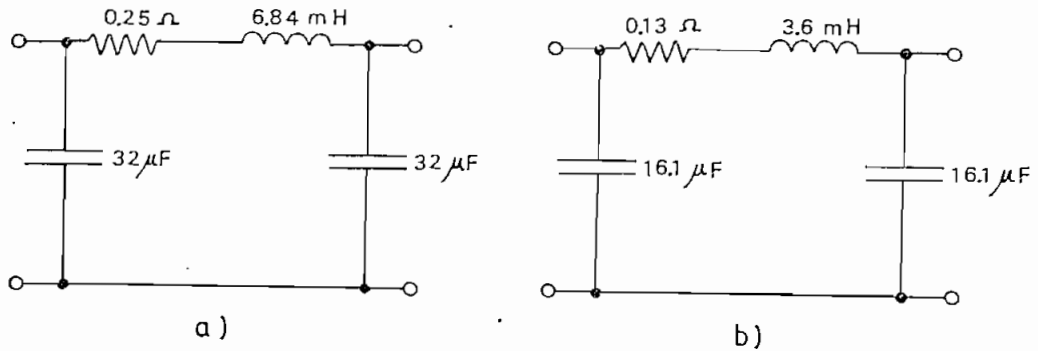


Fig. 2.2. Secciones π del modelo de línea de transmisión que representan a) 200 Km. y b) 100 Km. , tolerancia de los elementos del orden del 2 %.

2.3 ESCALAS A UTILIZARSE EN EL MODELO.

Si los dos circuitos, el real y el circuito del modelo, son semejantes, sus impedancias en por unidad deben ser iguales (referidas a sus propias bases); lo que significa que*:

$$Z_{pu}(m) = Z_{pu}(n)$$

$$\frac{Z(m)}{Z_{base}(m)} = \frac{Z(n)}{Z_{base}(n)}$$

$$\frac{Z(m)}{\frac{(KV_{base}(m))^2 \times 10^3}{KVA_{base}(m)}} = \frac{Z(n)}{\frac{(KV_{base}(n))^2 \times 10^3}{KVA_{base}(n)}}$$

entonces:

$$Z(m) = Z(n) \left(\frac{KV_{base}(m)}{KV_{base}(n)} \right)^2 \left(\frac{KVA_{base}(n)}{KVA_{base}(m)} \right)$$

* ref. 9 pág. 172

en donde:

$Z(m)$ = Impedancia del modelo a escala (ohm)

$Z(r)$ = Impedancia real (ohm)

$KV \text{ base}(m)$ = Voltaje del modelo (KV)

$KV \text{ base}(r)$ = Voltaje real de transmisión (KV)

$KVA \text{ base}(m)$ = Potencia del modelo (KVA)

$KVA \text{ base}(r)$ = Potencia real de transmisión (KVA)

si hacemos:

$$K = \left(\frac{KV \text{ base}(m)}{KV \text{ base}(r)} \right)^2 \left(\frac{KVA \text{ base}(r)}{KVA \text{ base}(m)} \right)$$

en donde: $K = 0.036$, factor de reducción corregido que transforma el circuito real de la línea de transmisión en los elementos constitutivos del circuito equivalente a escala ³.

Utilizando como alimentación al modelo el voltaje de la red pública de distribución, a la cual se la considera como una barra infinita.

Voltaje nominal: 70 voltios A.C. fase neutro

Frecuencia: 60 Hz.

Se obtiene una potencia nominal de trabajo de 0.035 KVA, calculada como sigue:

$$KVA \text{ base}(m) = \frac{KVA \text{ base}(r)}{K} \left(\frac{KV \text{ base}(m)}{KV \text{ base}(r)} \right)^2$$

$$KVA \text{ base}(m) = 0.035 \text{ KVA.}$$

En la cual se utiliza 500 KVA como KVA base(r) que corresponde a la mitad de la potencia a transmitirse del proyecto que se ha tomado como referencia.

Los valores del proyecto de referencia, se tomaron como base para escoger las características del modelo de línea de transmisión a doble circuito de 200 Km. Se analiza en este estudio un circuito de 400 Km.

Para lo cual, las lecturas de voltaje del modelo deben multiplicarse por:

$$O_v = \frac{345 \text{ KV}}{17.32 \text{ V}} = 19.919$$

y leerse directamente en KV.

En cambio la constante de multiplicación de la corriente C_i será:

$$C_i = \frac{I(r)}{I(m)} = \frac{KVA(r) KV(m)}{KVA(m) KV(r)}$$

$$C_i = 717.18$$

En resumen se tiene:

$$V \text{ real en KV.} = V \text{ modelo. } O_v$$

$$I \text{ real en A.} = I \text{ modelo. } C_i$$

La fotografía de la Fig. 2.3. da una idea concreta de la forma cómo se ha construido el modelo de línea de transmisión, así como la distribución de sus elementos.

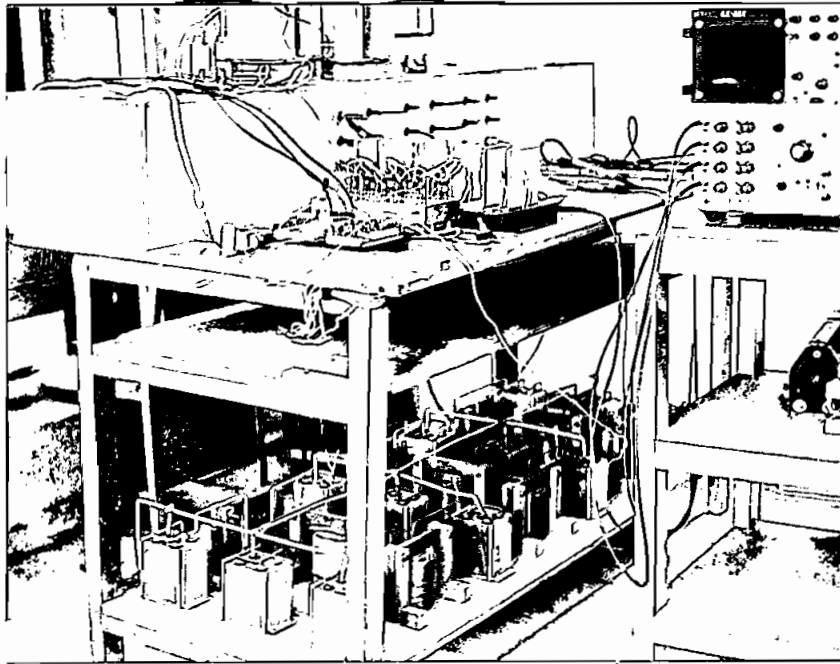


Fig. 2.3. Aspecto físico del modelo de la línea de transmisión utilizado para las pruebas.

CAPITULO 3

OBTENCION DE LOS VOLTAJES Y CORRIENTES TRANSITORIOS.

3.1. INTRODUCCION.

Antes de proceder al estudio de los fenómenos transitorios que se presentan en las líneas de transmisión, es necesario conocer, además de las características de los elementos que constituyen el circuito, las particularidades del voltaje que se utiliza como excitación.

3.2. ANALISIS DE LOS VOLTAJES DE EXCITACION.

Con el objeto de acercarse a las idealizaciones teóricas, se utiliza como excitación del sistema el voltaje de red pública de distribución, a través de una fuente regulable, a la cual se lo considera como una barra infinita.

Con el fin de conocer mejor el voltaje antes indicado, se realiza el análisis digital de dicha onda de voltaje, para encontrar el contenido de frecuencias armónicas (Espectro de frecuencias), usando el método de la " Transformada rápida de Fourier ".

La resolución del espectro de frecuencias es 60 Hz. y en los gráficos del espectro que se obtienen en el computador aparecen, en la escala de la frecuencia, la componente de continua 0. Hz., la componente fundamental 60 Hz., y seguidamente múltiplos de ésta, limitadas al muestreo de un ciclo de onda en el dominio del tiempo. La escala de la amplitud está en valores relativos de la componente fundamental de 60 Hz. que tiene el valor 1.0

Las curvas resultantes para el análisis anterior se muestran: en la Fig. 3.1. los oscilogramas de voltajes que se aplican a la línea y en la Fig. 3.2. a) la forma de onda del voltaje en la fase a V_a , obtenida por digitización en el computador y su correspondiente análisis en dominio de la frecuencia (espectro de Fourier), en la Fig. 3.2. b). Los resultados indican que el muestreo y la resolución son adecuados para el análisis.

Aparentemente, observando las formas de onda, parecen sinusoidales pero no es así; el análisis que se realiza demuestra lo contrario: no existe componente continua, a la siguiente frecuencia que es la fundamental aparecen cuatro armónicas con valores inferiores al 10 % de la componente fundamental. Concluyendo que el voltaje utilizado es prácticamente el más adecuado para el presente estudio.

Algunas pruebas preliminares fueron hechas para comparar el algoritmo usado para obtener los espectros de frecuencia con transformaciones de funciones características muy conocidas.

También se compararon los resultados que se obtienen en la referencia (15) Fig. 7. pág. 943, reproducidos en la Fig. 3.4. Para el caso a) la PRUEBA 2 y para el caso e) la PRUEBA 1. Las formas de onda y sus correspondientes espectros de frecuencia se muestran en la Fig. 3.3. Nótese la similitud existente con los resultados de la referencia.

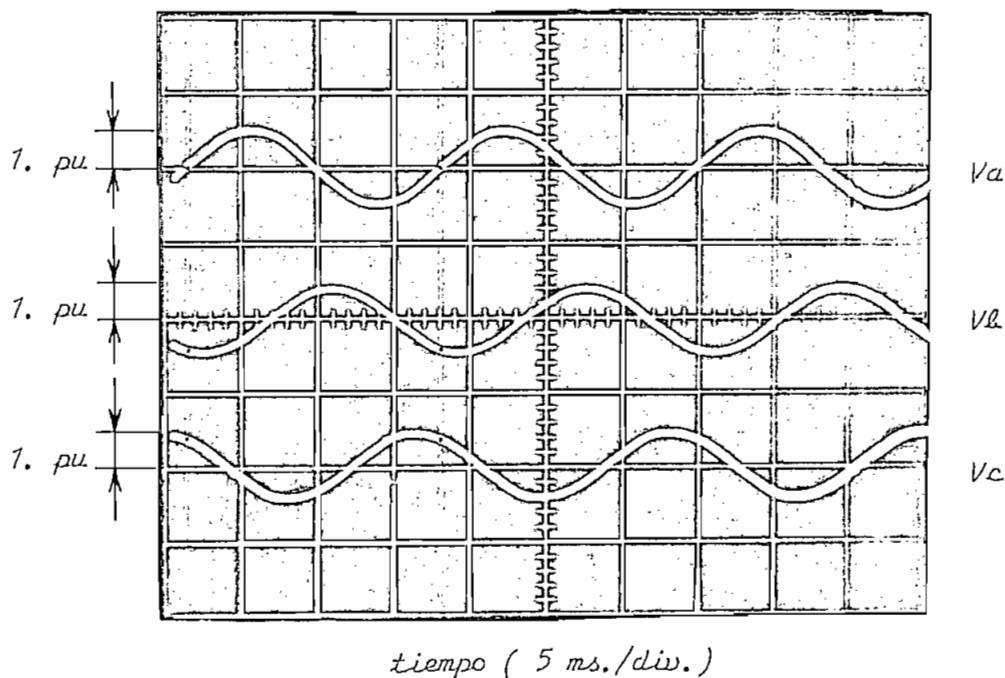


Fig. 3.1. Oscilogramas de los voltajes fase-tierra, que se aplican al modelo de línea (fuente).

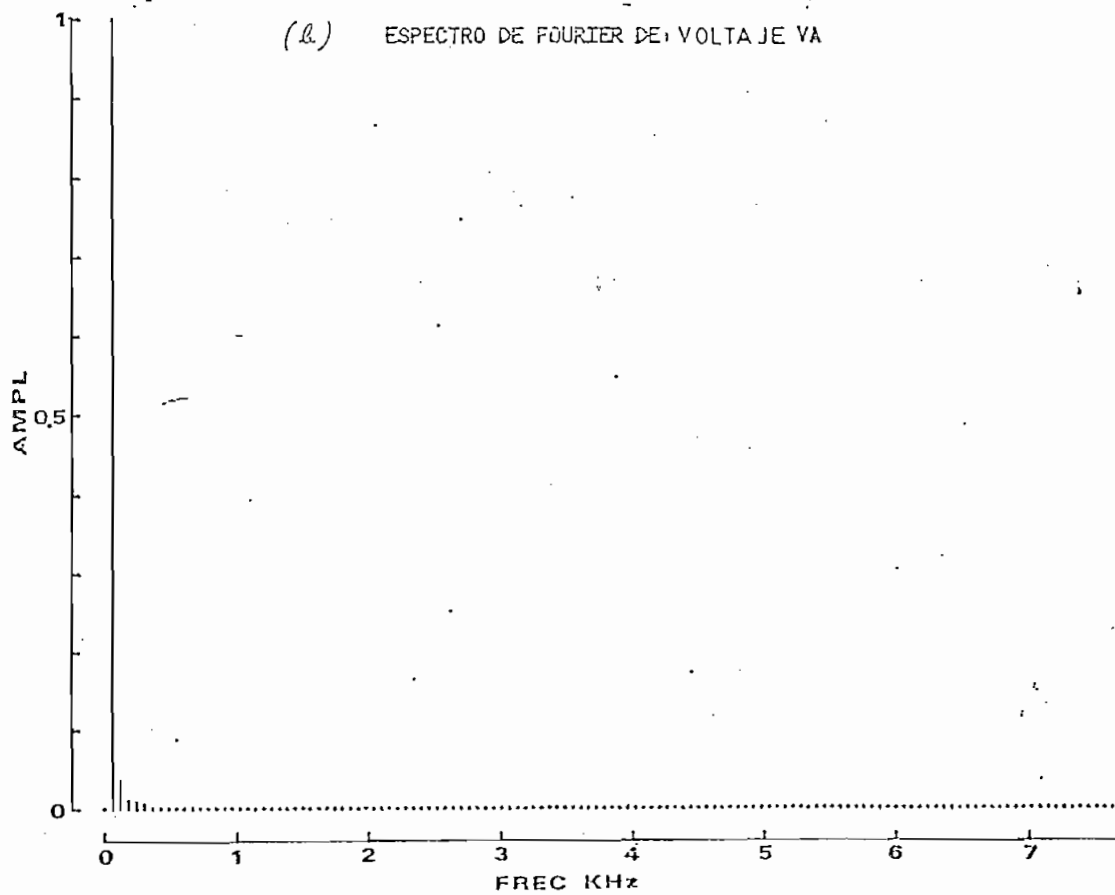
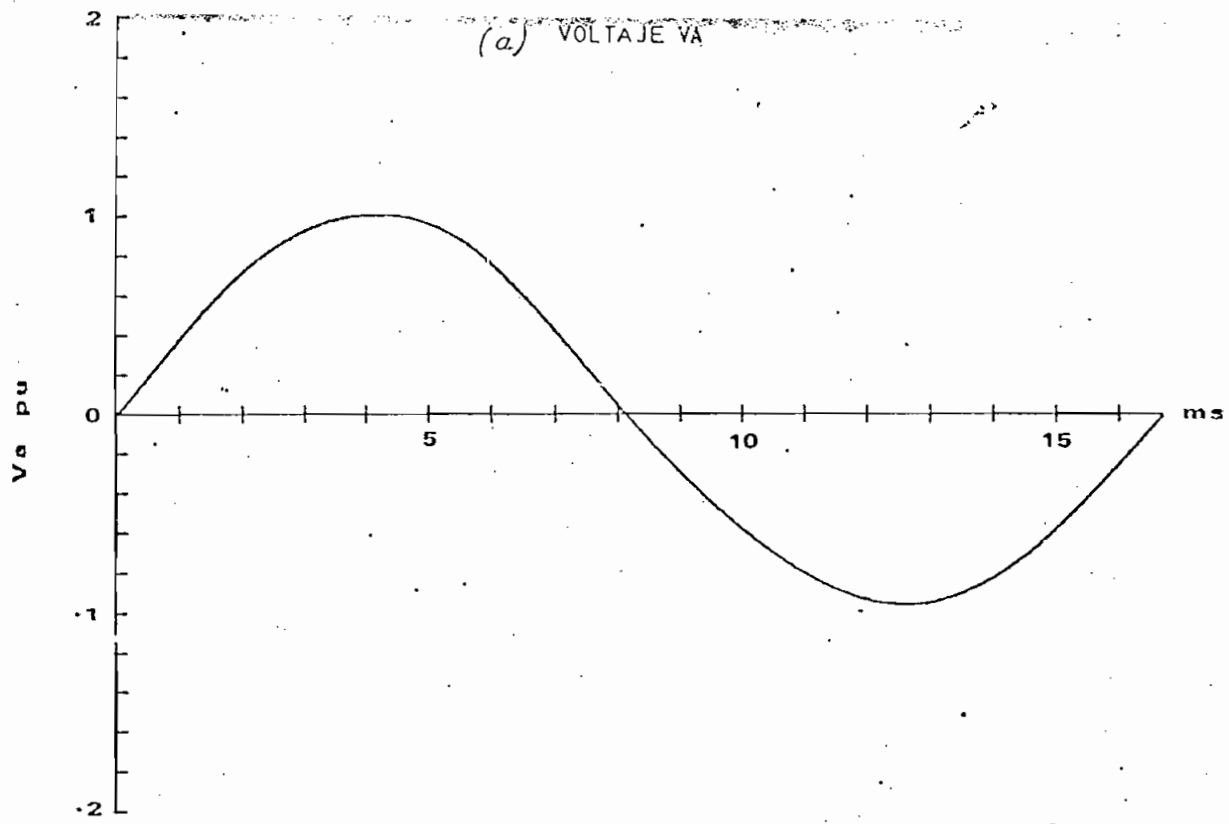


Fig. 3.2 Forma de onda de Voltaje en la fase a V_a y su correspondiente espectro de frecuencias.

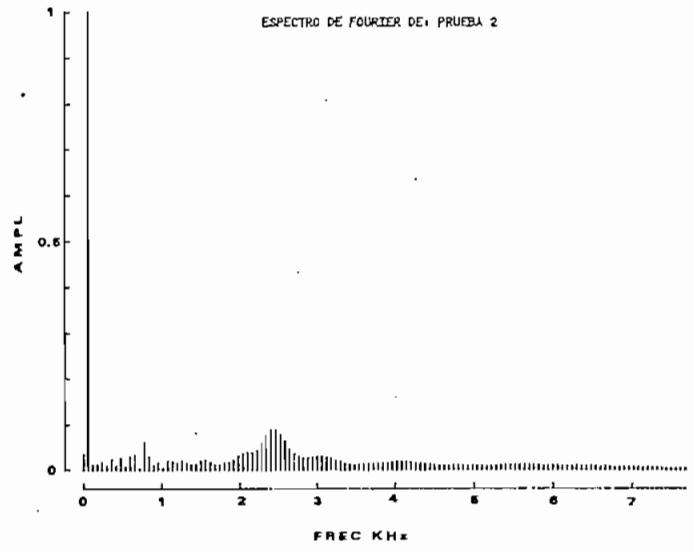
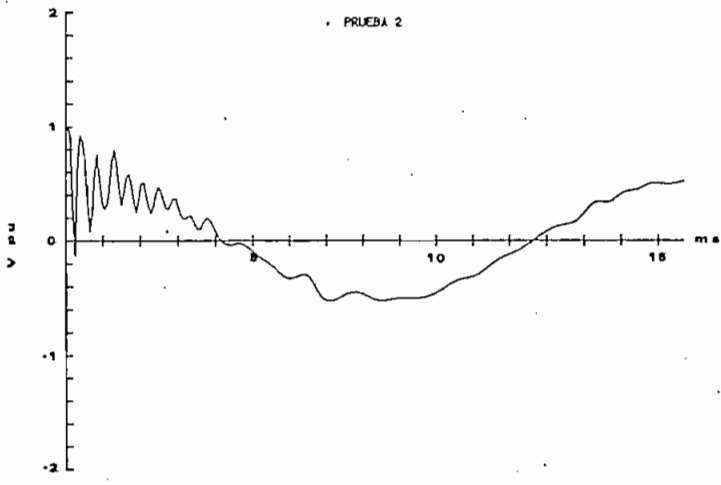
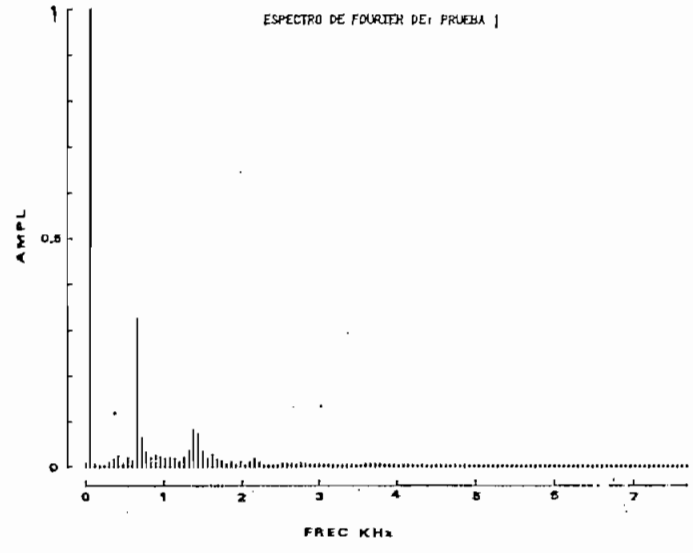
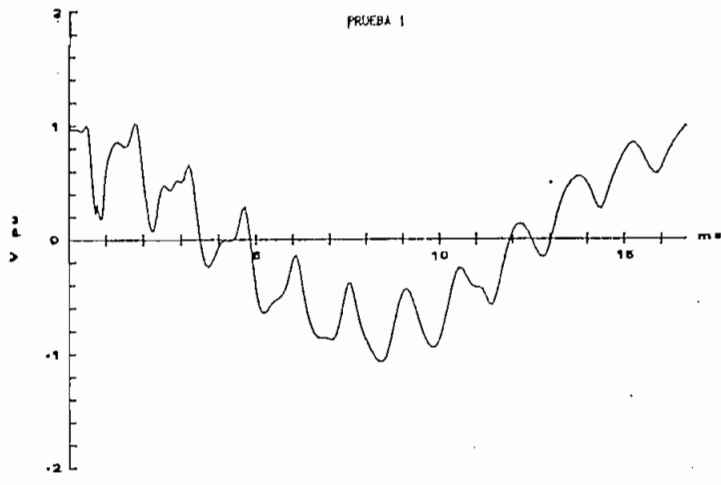


Fig. 3.3. Pruebas realizadas con el programa " ESPECTRO/PROG " .

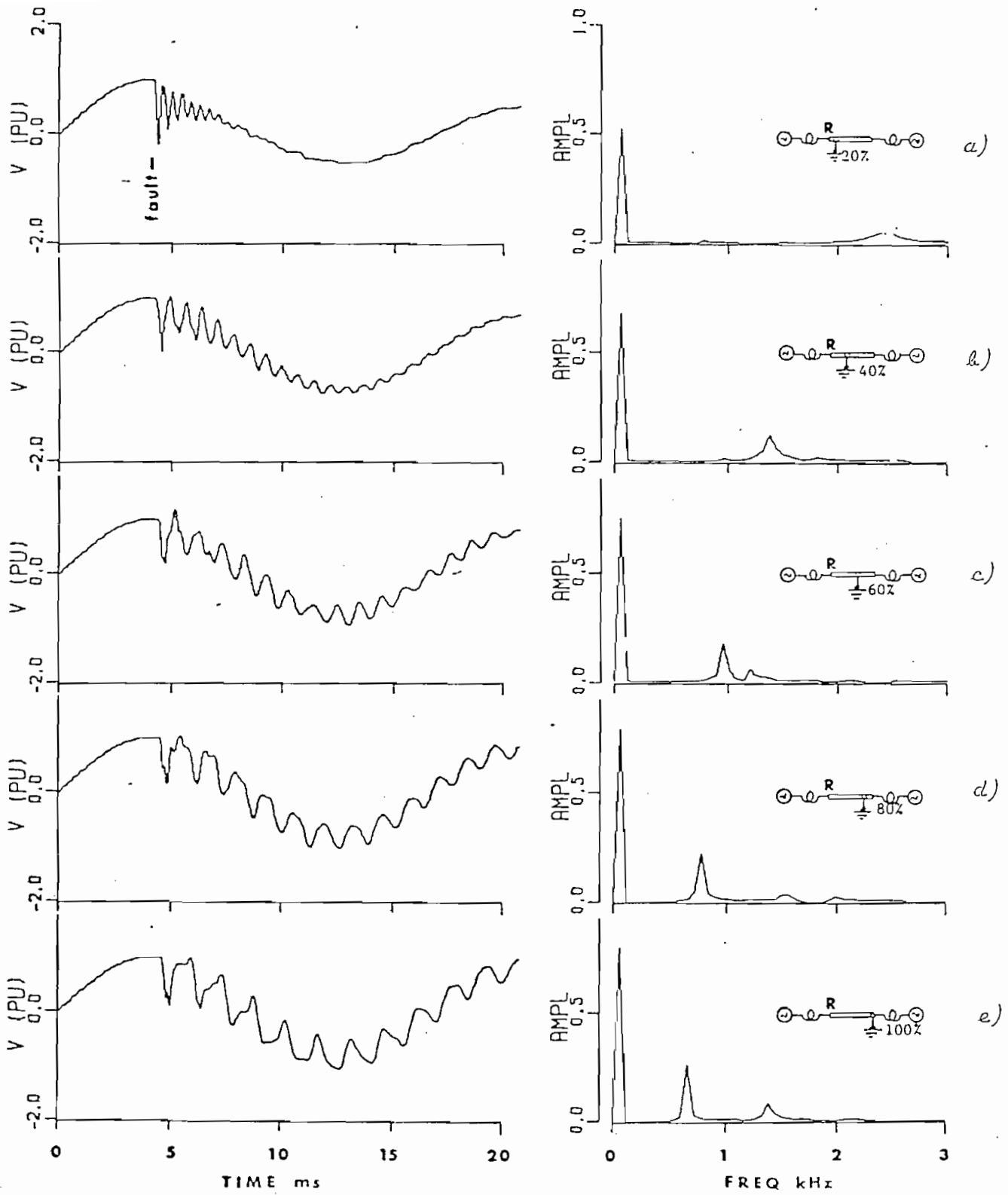


Fig. 3.4

Voltage waveforms at R for various fault locations.
 $X_{S1} = 20$ ohms

3.3. FENOMENOS TRANSITORIOS PRODUCIDOS POR MANIOBRAS .

La consideración de los disturbios causados por maniobras es de suma importancia especialmente en los sistemas de extra - alto - voltaje ya que constituyen un factor importante en la determinación del nivel de aislamiento del sistema.

ENERGIZACION DE LA LINEA DE TRANSMISION.

Una de las situaciones en que se producen mayores sobrevoltajes es aquella al energizar la línea de transmisión cuando está en vacío. De la teoría de ondas viajeras se conoce que, cuando la onda de voltaje se propaga a lo largo de una línea de transmisión en circuito abierto, ésta es reflejada con el mismo signo y el voltaje en el terminal abierto llega a duplicar el valor de la onda incidente.

En la presente tesis, los voltajes y corrientes transitorios se obtienen cuando la línea de transmisión trabaja en vacío.

Aunque teóricamente, el mayor sobrevoltaje en el extremo receptor de la línea de transmisión debería ser igual a dos veces el voltaje nominal. Debido principalmente al voltaje residual o carga atrapada, este sobrevoltaje alcanza valores muy superiores al doble del valor nominal. Así lo demuestra el oscilograma d) de la Fig. 3.5. en la fase a. Donde se observa una elevación de su magnitud igual a 2.7 p.u.

En sistemas de transmisión reales, cuando la elevación de volta

je toma valores demasiado grandes, 5 p.u.⁵, se pone en paralelo en los ex tremos de la línea de transmisión inductorcias compensadoras de tal manera que reduciendo el efecto capacitivo, se reduce el voltaje a un valor adecua do.

Factores que influyen en la magnitud de los sobrevoltajes de energización

1. Tipo de fuente desde la cual se energiza la línea
2. Longitud de la línea
3. Cierre no simultáneo de los tres polos del dis -
yuntor
4. Compensación reactiva
5. Carga atrapada y su relación de decrecimiento
6. Pérdidas
7. Angulo de cierre

Con objeto de ilustrar la influencia de algunos de los factores anteriormente mencionados se presenta a continuación resultados del estudio de las maniobras de energización en la línea, bajo diferentes condiciones.

EFEECTO DEL ANGULO DE CIERRE.

Para este estudio se considera el fenómeno de energización de la línea en vacío desde una barra infinita, tomando como referencia el ángu-
lo de cierre del voltaje de la fase a.

Datos del sistema:

Barra infinita: Voltaje: 1.0 p.u.

Frecuencia: 60 Hz.

Línea: 400 Km.

Al analizar la Fig. 3.5. y considerando solamente la fase a, se observa que el voltaje transitorio se vuelve más crítico conforme aumenta el ángulo de cierre, acercándose a la peor condición cuando el ángulo de cierre alcanza el pico de la onda, pues el valor del sobrevoltaje aumenta y las oscilaciones son más fuertes.

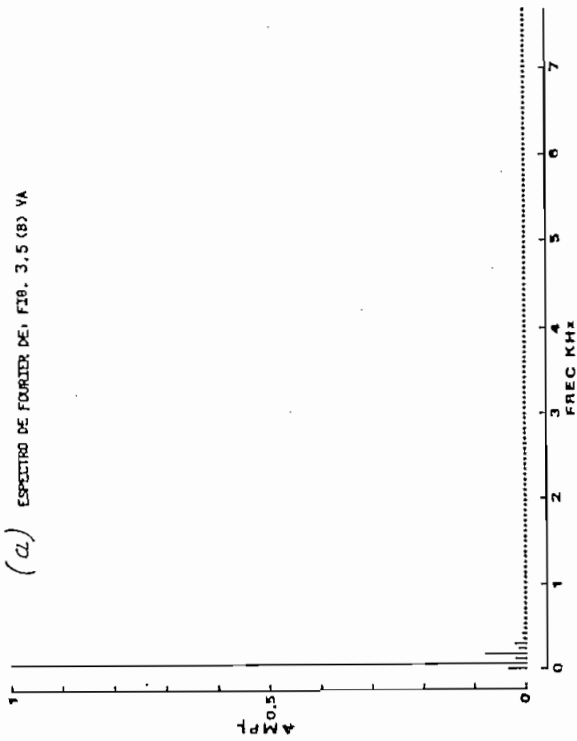
Debido a la clase de interruptor utilizado en las pruebas no se llega a obtener valores fijos de ángulo de cierre.

En el caso de las corrientes, Fig. 3.7., se ratifica lo anterior, donde se tomó como referencia el ángulo de cierre del voltaje de la fase a, ocurriendo la peor condición cuando éste alcanza aproximadamente 82.8 grados.

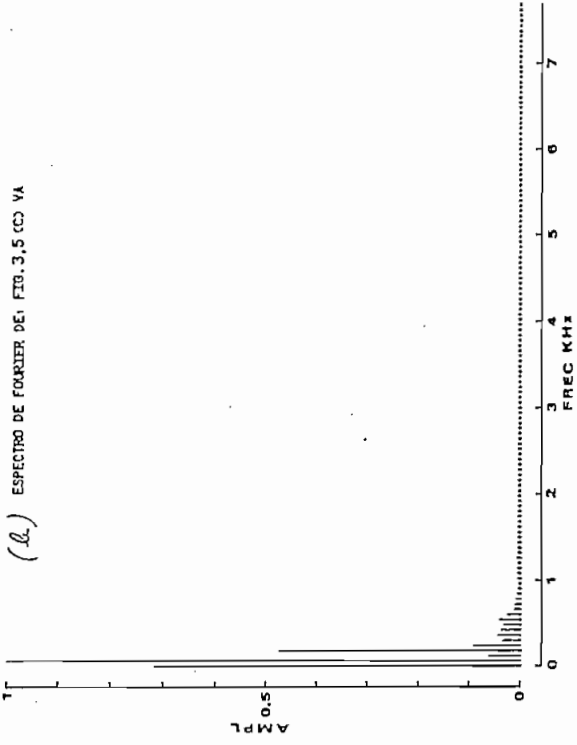
Evaluando los transitorios en las tres fases se puede notar que el caso más desfavorable, tanto para los voltajes como para las corrientes transitorias se presenta cuando el ángulo de cierre de la fase a es de : 82.8 grados, pues se presentan oscilaciones más fuertes en las tres fases.

Analizando el respectivo espectro de frecuencias para el voltaje en la fase a en las condiciones anteriores se puede notar que, conforme aumenta el ángulo de cierre aumenta también el contenido de frecuencias mayo

(a) ESPECTRO DE FOURIER DE, FIG. 3.5 (B) VA



(b) ESPECTRO DE FOURIER DE, FIG. 3.5 (C) VA



(c) ESPECTRO DE FOURIER DE, FIG. 3.5 (D) VA

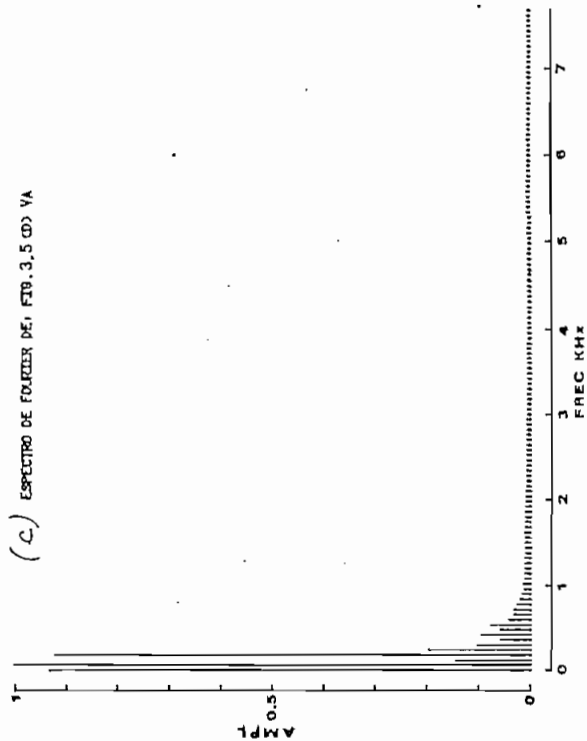
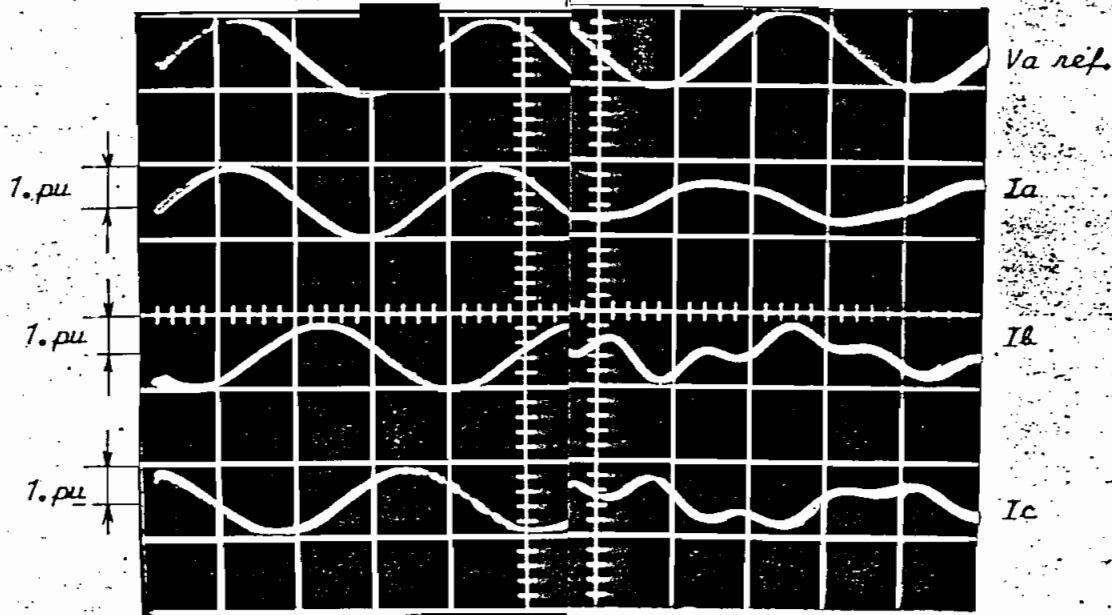
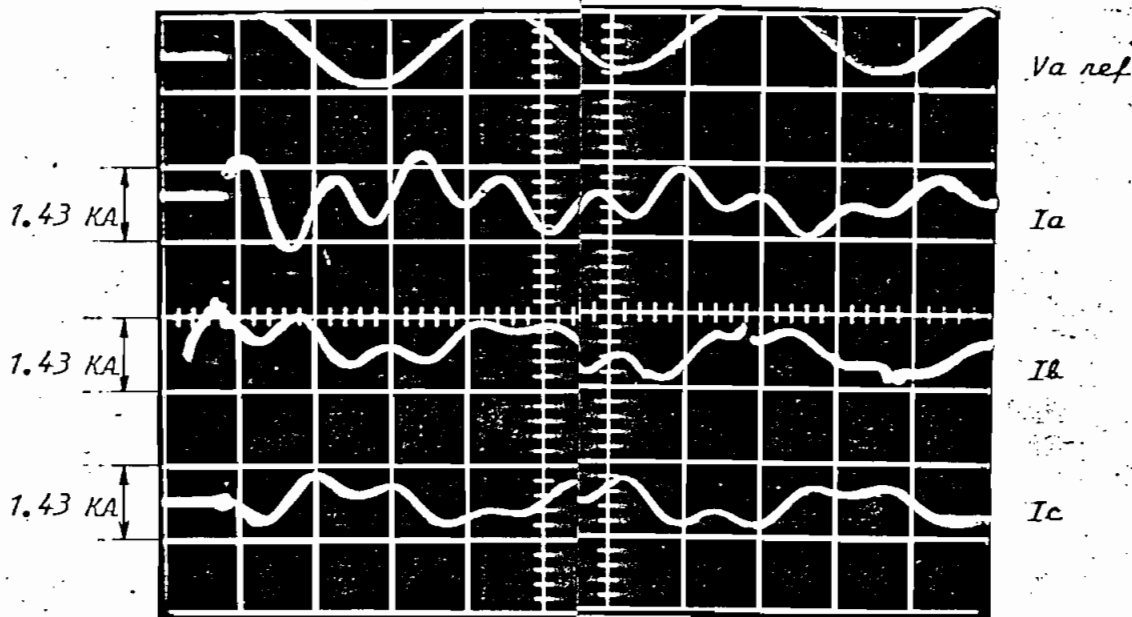


Fig. 3.6. Espectros de frecuencia de los voltajes transitorios de la fase a, en el extremo receptor en la energización de la línea en vacío.
ángulo de cierre fase a: a) 0°
b) 72°
c) 82.8°



(a) tiempo (5 ms/div.)

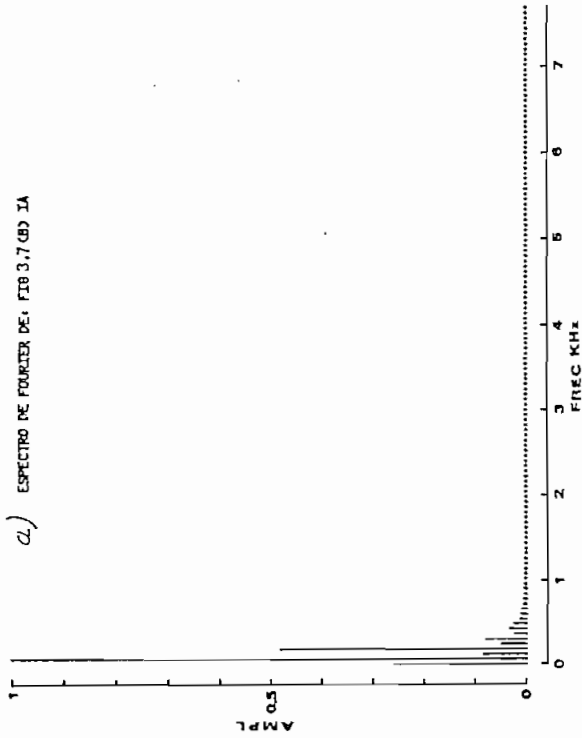


(c) tiempo (5 ms/div.)

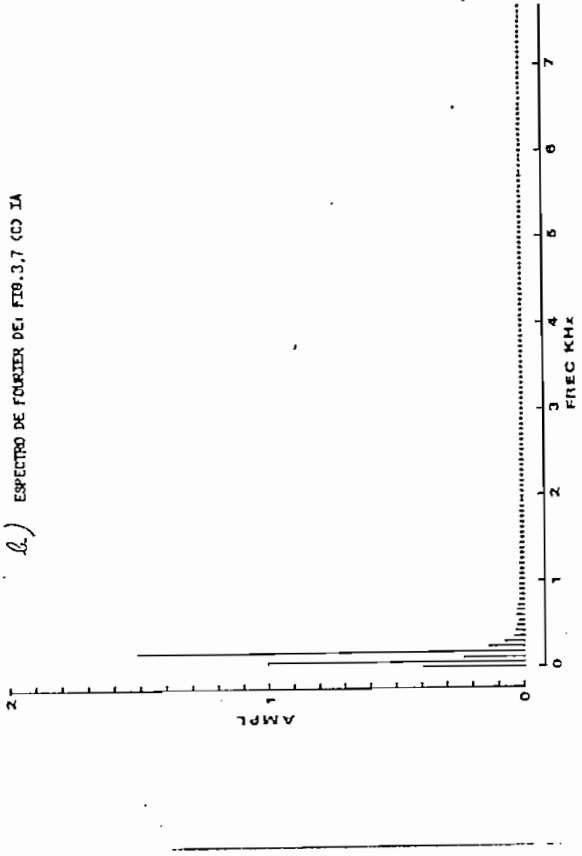
Fig. 3.7 Oscilogramas que de la línea en vacío.
Long. = 400 Km.

- erre fase a (ref) = 18 grados
- erre fase a (ref) = 61.2 grados
- erre fase a (ref) = 82.8 grados

c.) ESPECTRO DE FOURIER DE: FIG. 3.7 (B) IA



b.) ESPECTRO DE FOURIER DE: FIG. 3.7 (C) IA



c.) ESPECTRO DE FOURIER DE: FIG. 3.7 (D) IA

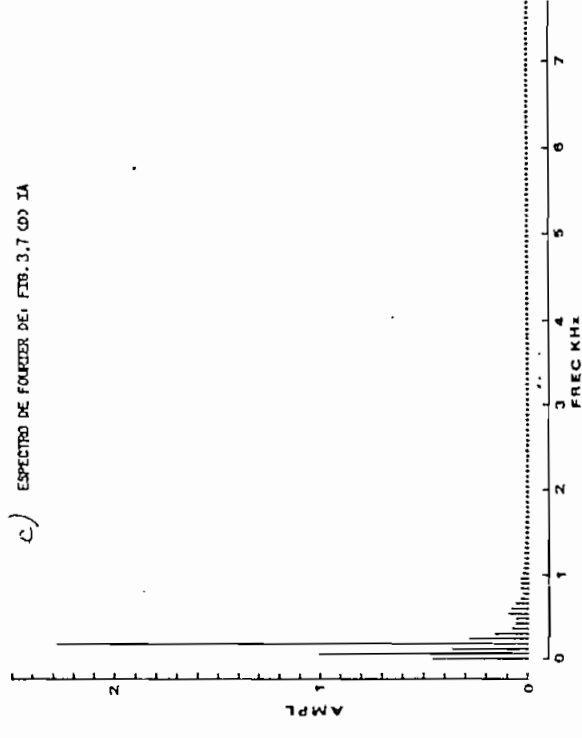


Fig. 3.8. Espectros de frecuencia de las corrientes transitorias de la fase a, en el extremo transmisor en la energización de la línea en vacío.

- ángulo de cierre fase a: a) 78°
b) 67.2°
c) 82.8°

res a la componente fundamental Fig. 3.6., observándose también la presencia predominante de la tercera armónica en todos los casos.

El análisis de la componente de continua no es muy confiable, debido principalmente al error introducido en la digitización de la curva original.

En el caso de las corrientes Fig. 3.8., se constató así mismo, el efecto antes mencionado, pero la magnitud de la tercera armónica para el caso de cierre a 61.2 grados y 82.8 grados, alcanza valores mayores a la componente fundamental en un 51 % y 127 % respectivamente.

EFFECTO DE LA LONGITUD DE LA LINEA

En este caso se realiza el análisis para diferentes longitudes de línea y un ángulo de cierre para la fase a. cercano al pico de la onda.

De los resultados que se obtienen en la Fig. 3.9., para los voltajes y Fig. 3.11., para las corrientes, se observa que conforme disminuye la longitud de la línea, aumentan las frecuencias de oscilación, lo cual se puede atribuir al número de reflexiones sucesivas que aumentan al disminuir la longitud de la línea. Se nota también que los sobrevoltajes y las sobrecorrientes aparecen más rápidamente cuando la línea es más corta ya que el tiempo de propagación también disminuye.

En cuanto a las oscilaciones se puede también apreciar que, su atenuación es menor para una línea de menor longitud.

En el caso de las corrientes transitorias se observa además, una reducción apreciable en cuanto a su magnitud al disminuir la longitud de la línea, este hecho se debe a que al estar la línea en vacío, la única corriente transitoria que existe es la debida a la corriente de carga de la línea, la misma que se reduce al disminuir la longitud de la línea.

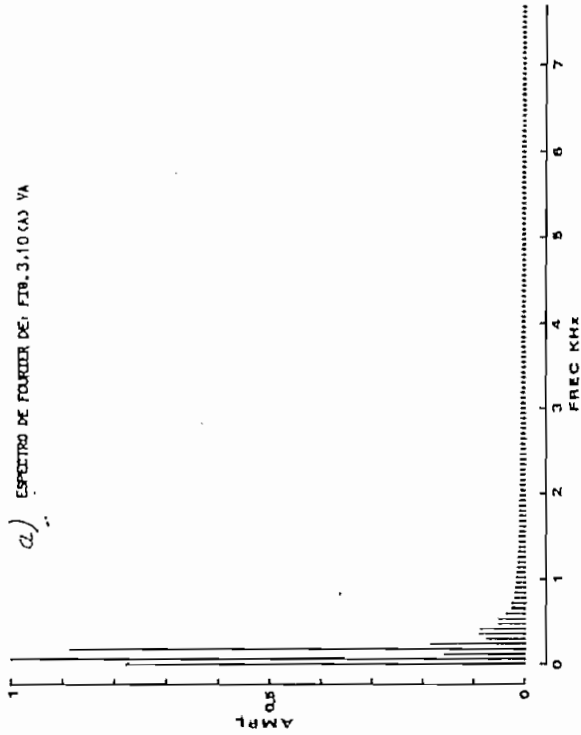
En el correspondiente análisis de los espectros de frecuencias, Fig. 3.10., para los voltajes y Fig. 3.12., para las corrientes, se llega a las siguientes conclusiones:

Conforme disminuye la longitud de la línea un grupo de componentes armónicos se desplazan hacia la derecha (componentes de alta frecuencia), encontrándose para cada caso una frecuencia dominante, que en resumen son:

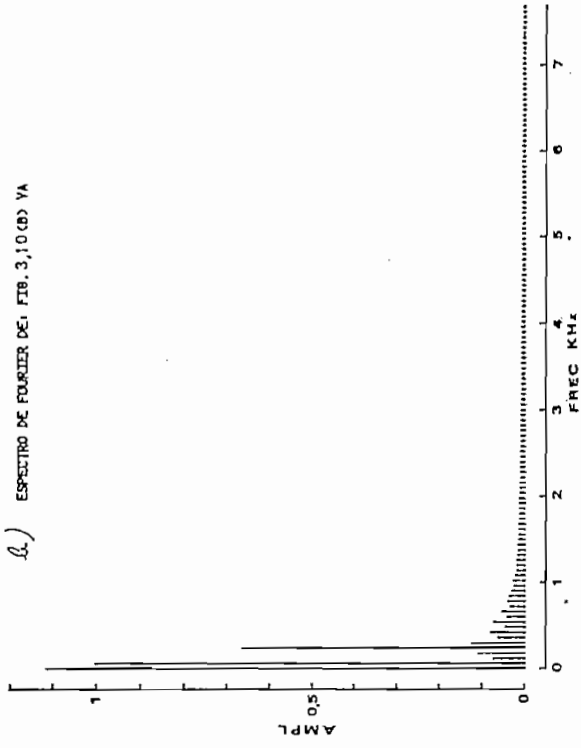
Longitud de línea Km.	componente dominante Hz.	armónica
400	180	3 ^o
300	240	4 ^o
200	360	6 ^o
100	660	11 ^o

En el análisis de los espectros de frecuencia de las corrientes transitorias Fig. 3.12., se nota también que, para cada caso la magnitud de la frecuencia dominante toma valores superiores a la magnitud de la componente fundamental.

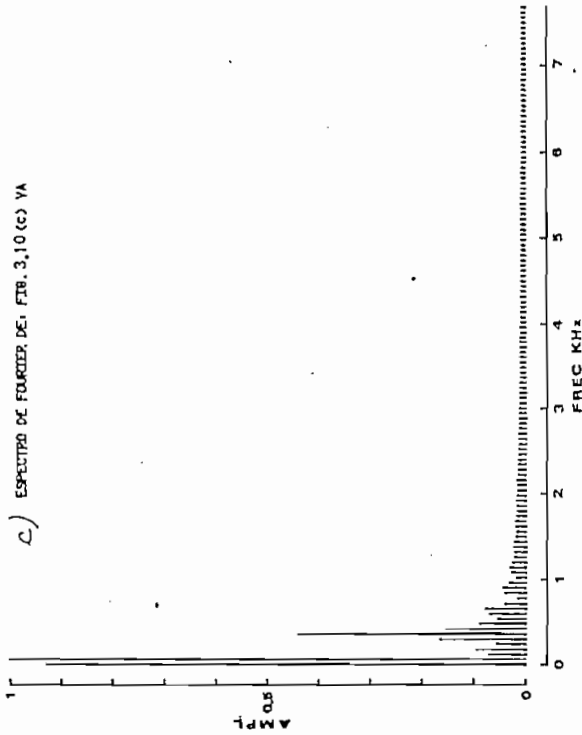
a.) ESPECTRO DE FOURIER DE: FIG. 3.10 (A) VA



b.) ESPECTRO DE FOURIER DE: FIG. 3.10 (B) VA



c.) ESPECTRO DE FOURIER DE: FIG. 3.10 (C) VA



d.) ESPECTRO DE FOURIER DE: FIG. 3.10 (D) VA

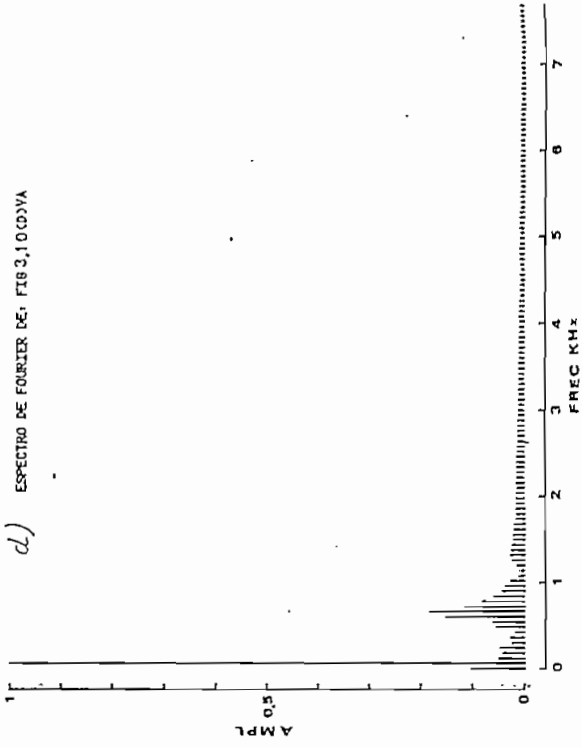
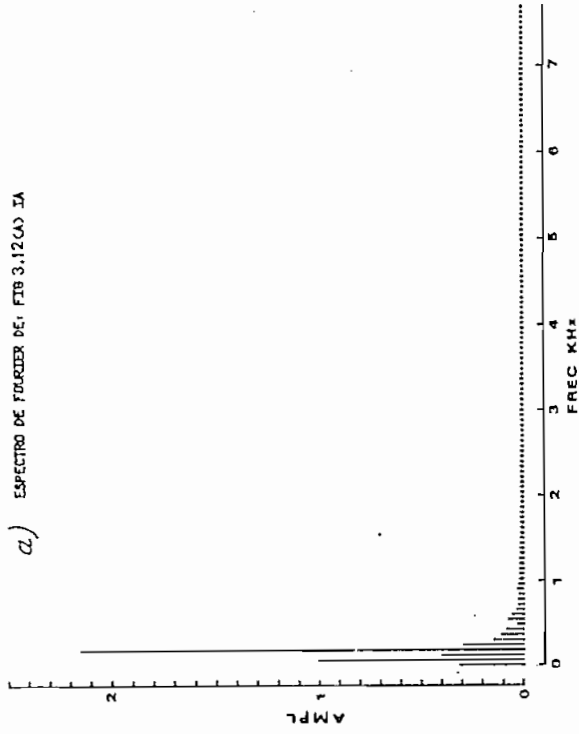
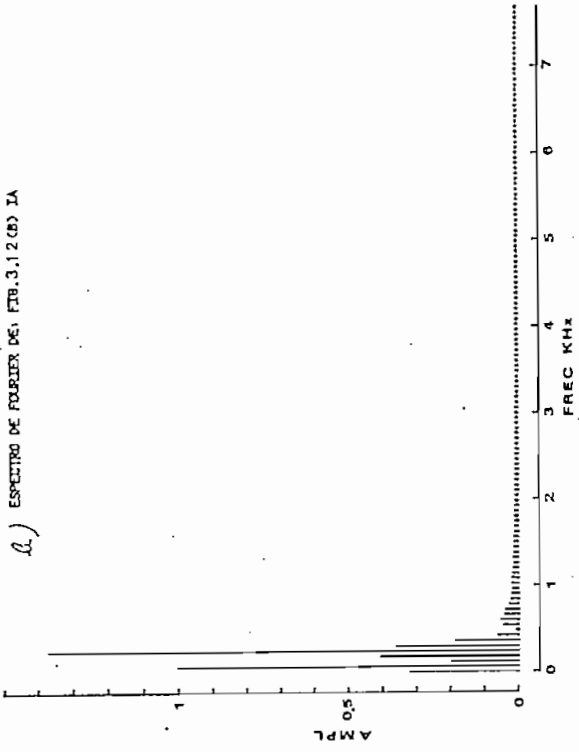


Fig. 3.10. Espectros de frecuencia de los voltajes transitorios de la fase a, en el extremo receptor en la energización de la línea en vacío. Longitud de la línea: a) 400 Km. b) 300 Km. c) 200 Km. d) 100 Km

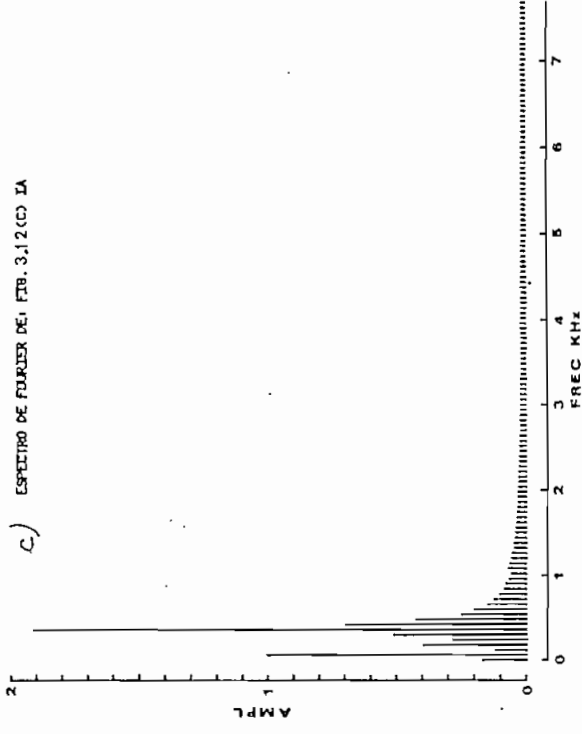
a.) ESPECTRO DE FOURIER DE: FIG. 3.12 (A) IA



b.) ESPECTRO DE FOURIER DE: FIG. 3.12 (B) IA



c.) ESPECTRO DE FOURIER DE: FIG. 3.12 (C) IA



d.) ESPECTRO DE FOURIER DE: FIG. 3.12 (D) IA

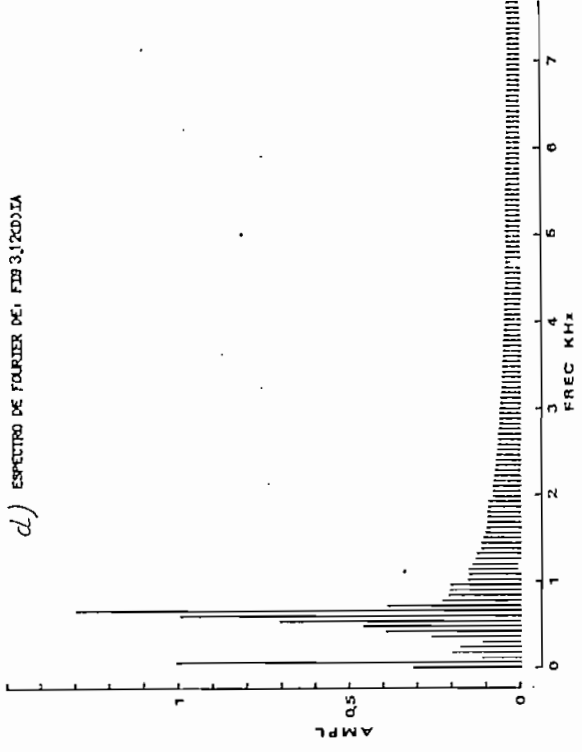


Fig. 3.12. Espectros de frecuencia de las corrientes transitorias de la fase a, en el extremo transmisor en la energización de la línea en vacío. Longitud de la línea (Km.) a) 400. b) 300. c) 200. d) 100.

Luego de un estudio preliminar de los transitorios producidos por maniobras y esperando que una comprensión de las causas de los fenómenos, faciliten descubrir métodos para reducirlos, en este estudio se señalan algunos métodos los mismos que se analizarán a continuación.

MÉTODOS PARA LIMITAR LOS SOBREVOLTAJES PRODUCIDOS POR MANIOBRAS.

El propósito de reducir los sobrevoltajes debido a la energización de las líneas de transmisión es la reducción del nivel de aislamiento del sistema.

1. Cierre secuencial de fases.

En este caso el cierre de los contactos del disyuntor se hace en el preciso instante en que el voltaje en sus terminales es cero⁵. Se sabe que los sobrevoltajes llegan a alcanzar hasta 5 p.u., cuando se cierra una línea en vacío y particularmente cuando se produce el recierre de alta velocidad en una línea que tiene carga residual atrapada. La solución propuesta en la referencia (5), provee el cierre sincronizado de los contactos del disyuntor en un instante óptimo del voltaje del sistema, dependiendo del valor de la carga atrapada.

Es conocido que, la amplitud de la onda está directamente relacionada con el instante de cierre, y obviamente si se selecciona el momento más favorable para el cierre de los contactos, la amplitud de la onda se reduce considerablemente.

Esta sincronización puede ser tan buena en disyuntores provistos

con resistencias de cierre como en disyuntores sin resistencias de cierre.⁵

La utilización de este método se ha objetado en sistemas compensados.⁶

2. Pararrayos Modernos.

Aunque en los últimos años los pararrayos han progresado en su funcionamiento siendo capaces de descargar la energía de las ondas de larga duración, como las producidas por maniobras, su capacidad de protección es posible que sea perjudicada ya que actúan durante toda la maniobra.

3. Disyuntores provistos con resistencias de cierre.

Este tercer método es el más empleado por ser el más eficaz. Se requiere de un circuito que permita insertar una resistencia en serie con la línea de transmisión para que después de cierto tiempo ésta sea conto - circuitada Fig. 3.13.

Se energiza la línea a través de la resistencia R , por medio del disyuntor $D1$, después de un cierto tiempo se cierra el disyuntor $D2$, conto circuitando la resistencia.

De la forma de funcionamiento antes indicada se desprende que el voltaje en el lado receptor, se establece en pasos sucesivos, o lo que es lo mismo se presentan dos estados transitorios.

La magnitud del sobrevoltaje depende del valor de la resistencia.

Un punto de comparación adecuado es el valor de la impedancia característica de la línea, encontrándose como óptimo el caso en que la resistencia del disyuntor R , tiene un valor igual a la impedancia característica de la línea Z_0 , Fig. 3.13. b.), para un valor mayor que la impedancia característica se tienen valores reducidos de sobrevoltajes Fig. 3.13. a), luego que se cortocircuita la resistencia se establecen nuevas condiciones transitorias. Cuando el valor de la resistencia es menor que la impedancia característica el voltaje en el extremo receptor tiene oscilaciones cuyos valores pico exceden el voltaje de la fuente Fig. 3.13. c).

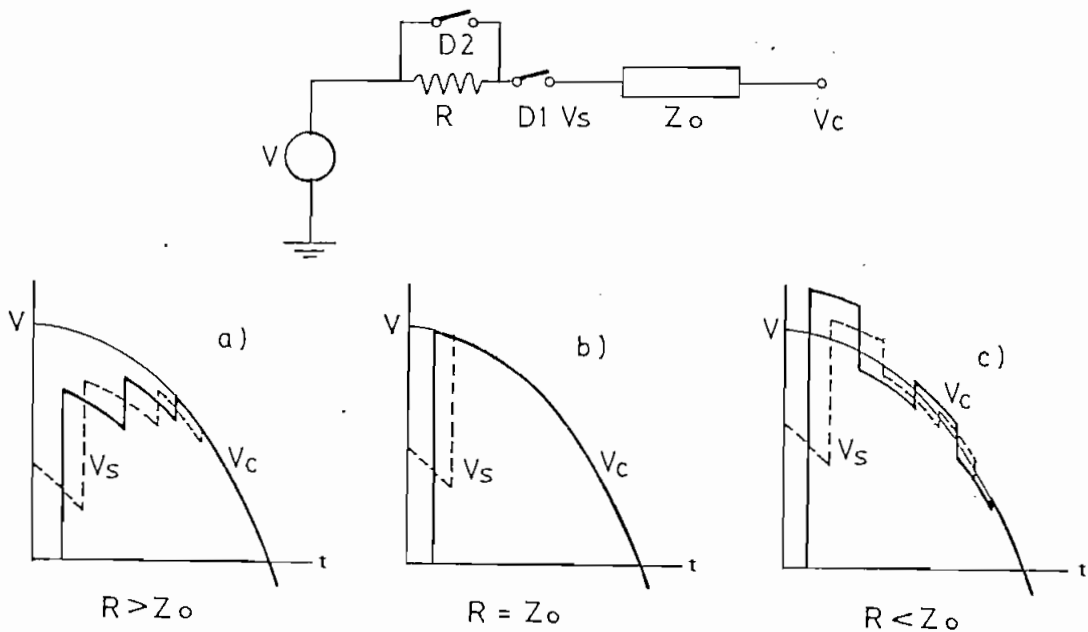


Fig. 3.13. Circuito para la energización a través de resistencias.

El valor óptimo de la resistencia debe encontrarse de tal manera que los sobrevoltajes del primero y segundo estados transitorios sean mínimos. En la referencia (4), se da la teoría física para esta aplicación.

Una vez que se ha visto la influencia del valor de la resistencia,

es necesario conocer el tiempo que debe permanecer insertada en la línea de transmisión. En la práctica un tiempo de inserción de la resistencia de 10 ms. es adecuado⁴. E. Maury en su reporte del CIGRE, menciona lo siguiente:

" El estudio por medio de analizador de transitorios provee resultados para cada caso particular, siendo el tiempo de inserción entre 6 ms. y 8 ms. adecuado en muchos casos !"⁵

Generalmente, en los sistemas reales la resistencia de cierre va protegida mediante un descargador, el cual impide que se eleve el voltaje entre los bornes de la misma a un valor peligroso. Este procedimiento provee una reducción en los costos del disyuntor con resistencias de cierre.

El provecho derivado del cierre secuencial es comparativamente mayor para un disyuntor sin resistencias de cierre que para el disyuntor equipado con resistencias, especialmente para el cierre de la línea que tiene carga residual atrapada.

3.4. FENOMENOS TRANSITORIOS PRODUCIDOS POR FALLAS.

La determinación de la magnitud de la corriente en los distintos tipos de falla, es un procedimiento bastante conocido y que con la aplicación de las componentes simétricas que han constituido una herramienta poderosa, su cálculo no es complicado. En esta sección no se trata de repetir esta aplicación sino la de presentar algo diferente, como son las formas de onda de los voltajes y corrientes durante las fallas y su conres

pendiente análisis en dominio de la frecuencia.

La operación de un sistema de protección puede ser seriamente afectado por las componentes transitorias de los voltajes y corrientes en condiciones de falla. El adecuado funcionamiento del relé depende de las magnitudes y frecuencias de estas componentes.

Las recientes investigaciones por parte de los ingenieros de sistemas de potencia han estado inclinadas a lograr tiempos de despeje de falla ultra - rápidos, para lo cual, se necesita tiempos de respuesta rápida del mecanismo de protección. En consecuencia la presencia de las compo nentes en la corriente de falla han llegado a ser importantes tanto en el funcionamiento efectivo del relé y como un posible medio de detección rá pido de falla.

En el presente estudio se asume que la línea está inicialmente con falla en diferentes puntos a lo largo de ésta, y que los voltajes y corrientes transitorios son iniciados por el cierre de los tres polos del disyuntor en el extremo de la fuente, en el instante cercano al pico de la onda de voltaje de la fase a. El modelo para el estudio se muestra en la Fig. 3.14. a).

FALLA LINEA - TIERRA.

Esta falla es una de las más comunes en sistemas de transmisión, constituyen el 90 % o más de todas las fallas, especialmente en líneas de alto voltaje. Se pone atención en los voltajes transitorios que ocurren en

las fases no fallosas.

En la Fig. 3.14., se muestra los sobrevoltajes que ocurren a lo largo de la línea de transmisión para diferentes localizaciones de falla. Notándose las siguientes características en los oscilogramas de las Figs. 3.15. y 3.16., 1) Oscilaciones que se superponen a las ondas sinusoidales de las fases no fallosas 2) Las ondas se incrementan en amplitud.

La condición que da mayor sobrevoltaje transitorio se encuentra a los 400 Km., extremo receptor, para una falla localizada en la fuente, extremo transmisor, Fig. 3.14. f), llegando a 2.6 p.u. en la fase a y a 2.0 p.u. en la fase b, otro pico de sobrevoltaje se observa a los 400 Km. para una falla localizada a 100 Km. Fig. 3.14 e), donde la fase a alcanza 2.5 p.u. , la Fig. 3.15. muestra las formas de onda para este caso y la Fig. 3.16. muestra el oscilograma de los sobrevoltajes a 200 Km., para una falla localizada en la fuente.

También, se observan las siguientes características en los perfiles de los sobrevoltajes de la fase a, la presencia de un lomo cuando la falla ocurre en la mitad de la línea, Fig. 3.14. d), y dos lomos para una localizada fuera del centro de la línea, Figs. 3.14 c) y e), uno en punto de falla y otro a la misma distancia en el extremo opuesto.

Con relación a las corrientes transitorias, en la Fig. 3.17., se muestran los perfiles de éstas para diferentes localizaciones de falla en las que se puede notar, como es evidente, que las corrientes en las fases no fallosas tienden a cero en el lado receptor, mientras que la corriente

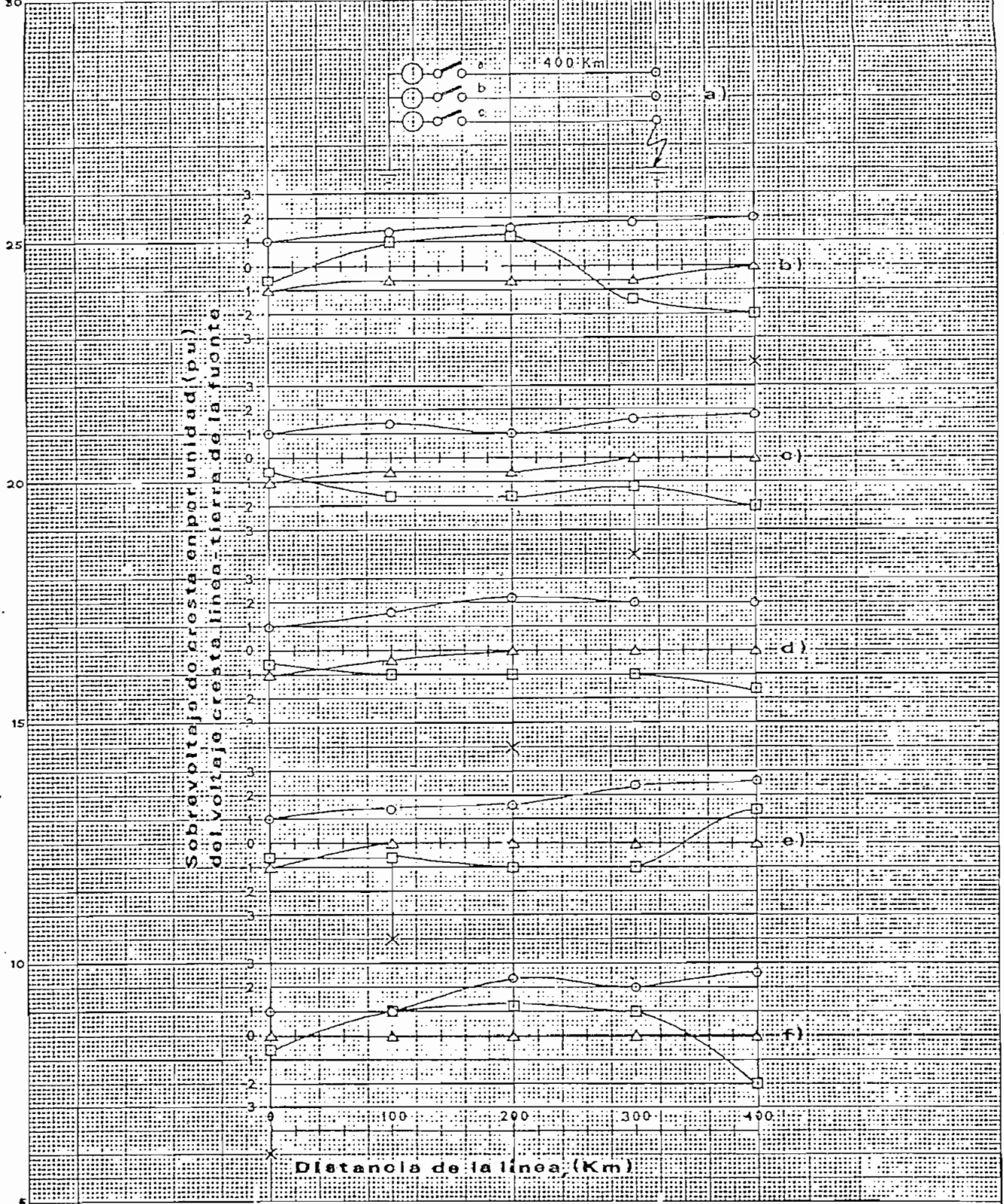


Fig. 3.14 Perfiles de los Sobrevoltajes transitorios fase - tierra producidos por una falla simple fase - tierra, entre 0 y 400 Km. Su localización está señalada con una X.

- V_a
- V_r
- △ V_c

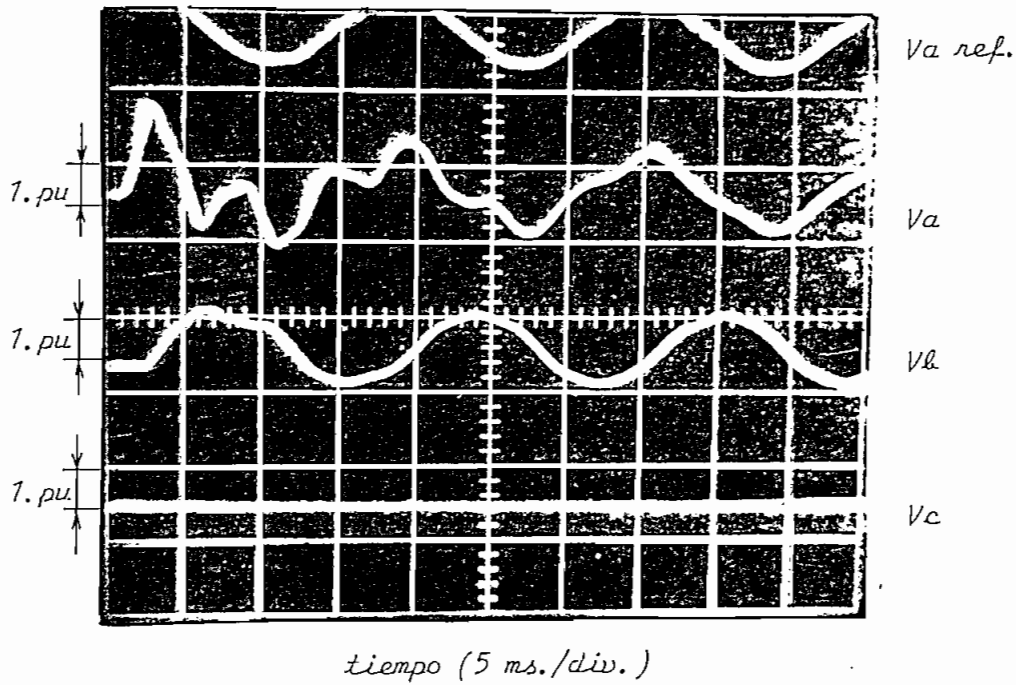


Fig. 3.15 : Oscilogramas de Sobrevoltajes transitorios a los 400 Km. para una falla fase - tierra localizada a 100 Km. Longitud de la línea 400Km.

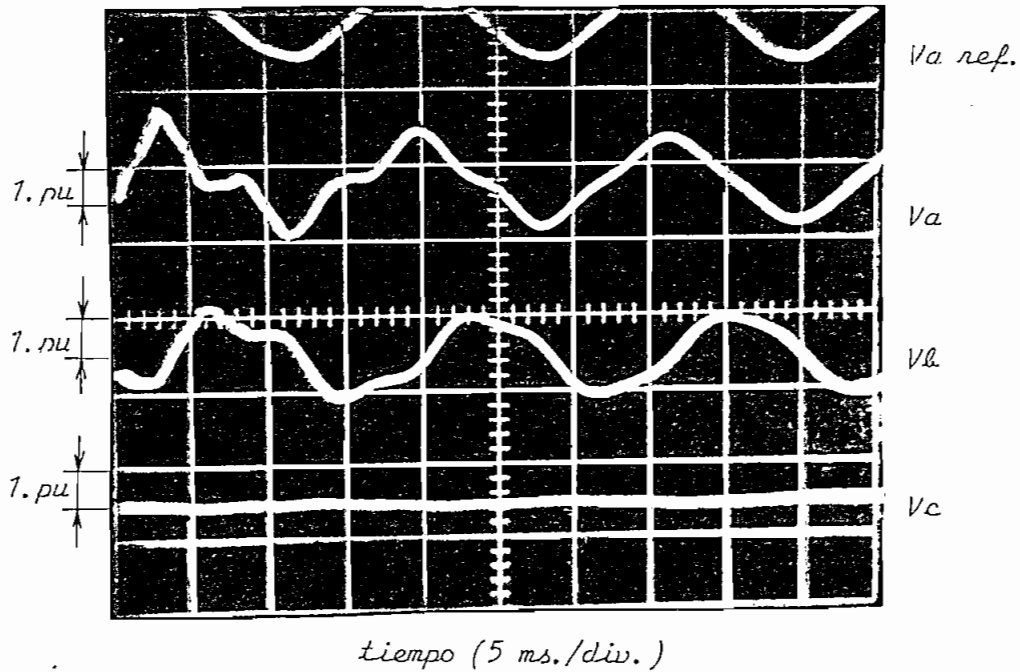


Fig. 3.16 : Oscilograma de Sobrevoltajes transitorios a 200 Km. para una falla fase - tierra localizada en la fuente (0 Km.). Longitud de la línea 400 Km.

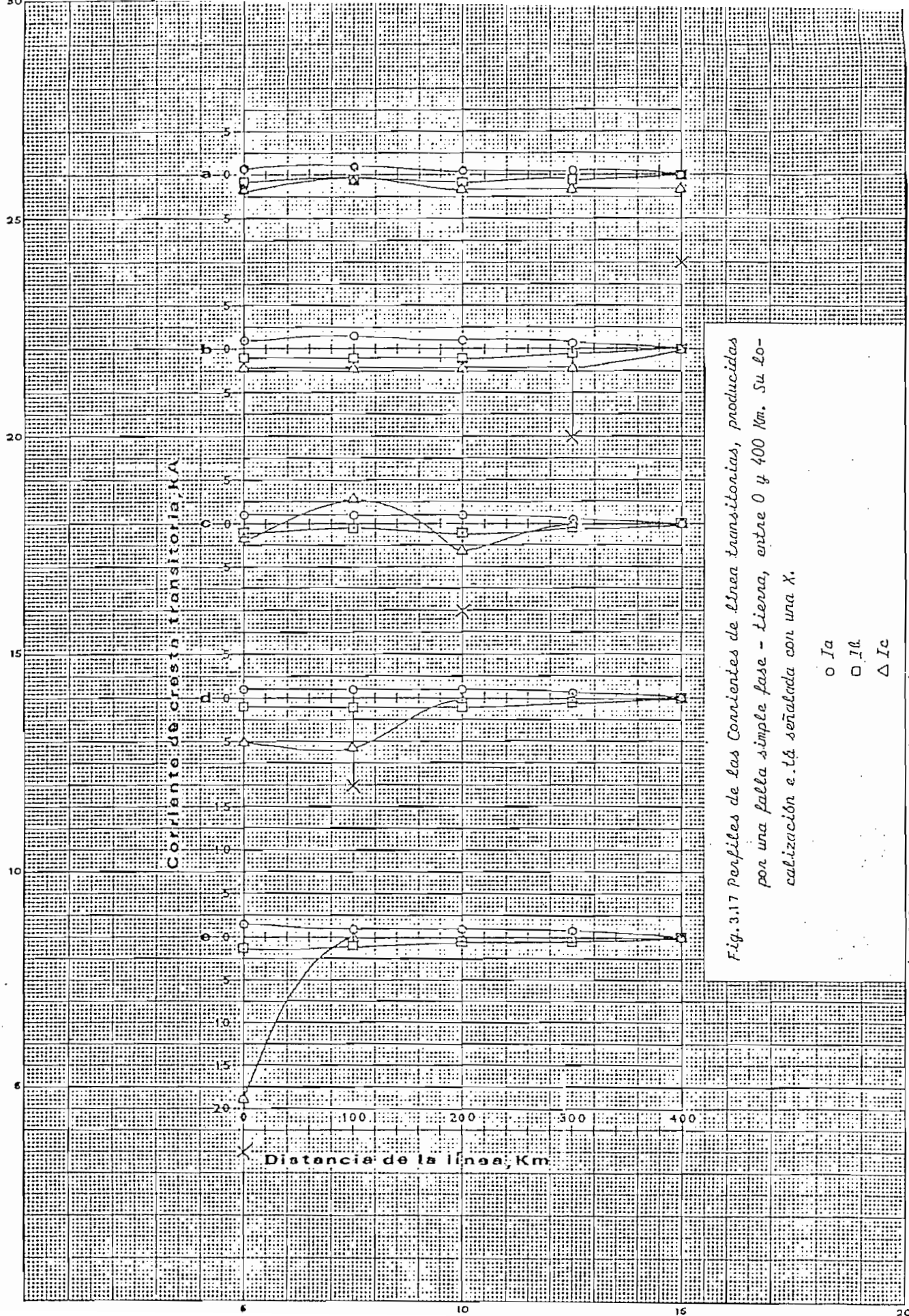


Fig. 3.17 perfiles de las Corrientes de línea transitorias, producidas por una falla simple fase - tierra, entre 0 y 400 Km. Su localización e.t.d señalada con una X.

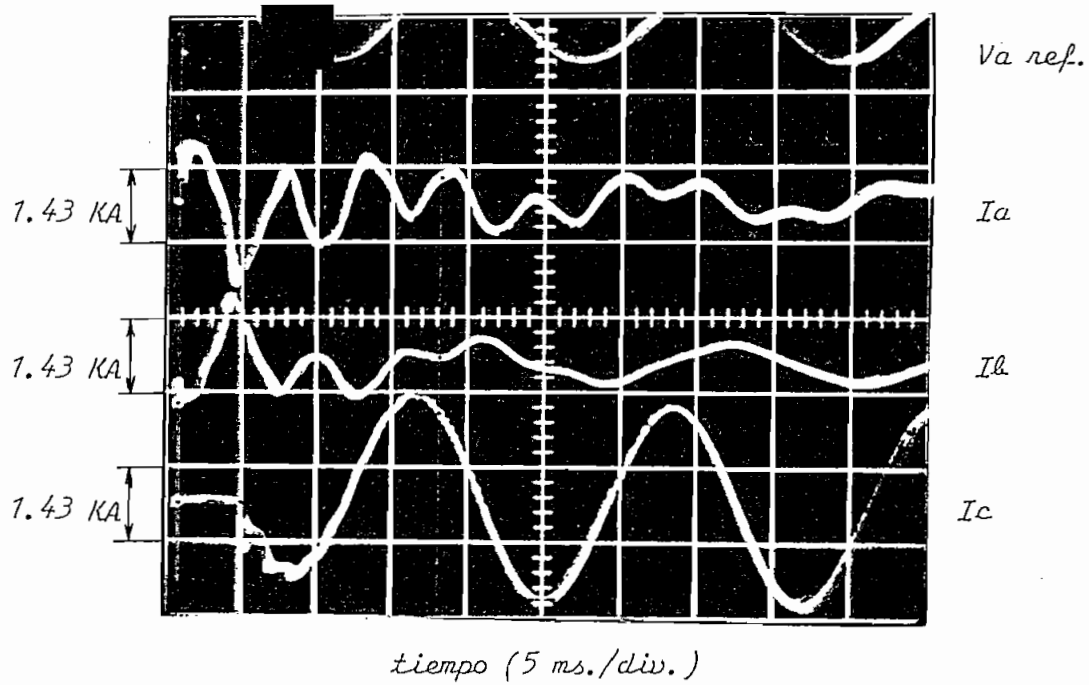


Fig. 3.18 Oscilogramas de Corrientes transitorias en el extremo transmisor de la línea para una falla fase-tierra localizada a 200 Km.
Longitud de la línea 400 Km.

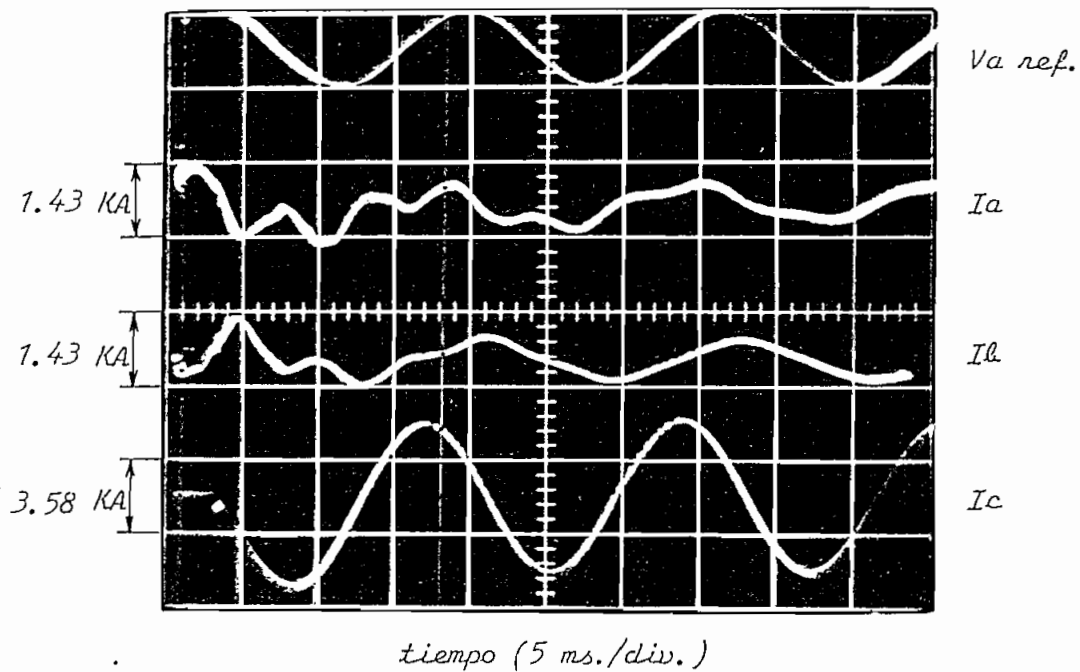


Fig. 3.19 Oscilogramas de Corrientes transitorias en el extremo transmisor de la línea para una falla fase-tierra localizada a 100 Km.
Longitud de la línea 400 Km.

de falla va aumentando su valor en el punto de falla cuando este se acerca a la fuente, siendo mayor para una falla que ocurre en la fuente Fig. 3.17. e).

Dos oscilogramas de corrientes transitorias en el extremo transmisor para una falla localizada a 200 Km. y a 700 Km., son mostrados en las Figs. 3.18. y 3.19. respectivamente.

Observando los espectros de frecuencias correspondientes a las corrientes transitorias que ocurren en el extremo transmisor de la línea de transmisión para las diferentes localizaciones de falla, en la fase no fallosa se nota que, la componente de tercera armónica a partir de los 200 Km., alcanza valores mayores al de la componente fundamental, y que existe un grupo de frecuencias armónicas con la presencia predominante de la octava armónica que tienden a crecer en magnitud conforme la falla se aleja de la fuente, ocurriendo la mayor elevación para una falla localizada a 300 Km., pues, para una falla localizada a 400 Km. estas disminuyen su valor, la Fig. 3.20., ilustra este fenómeno.

Con relación a la corriente de falla que ocurre asimismo en el extremo transmisor de la línea de transmisión, se observa que, las componentes de alta frecuencia tienden a atenuarse con ligeros cambios en la magnitud de las mismas, conforme la falla se acerca a la fuente, Fig. 3.20.

FALLA ENTRE DOS FASES.

El modelo para este estudio se muestra en la Fig. 3.21. a). En

este tipo de falla se observa que, el mayor sobrevoltaje, 3.0 p.u., en la fase no fallosa tiene lugar a los 400 Km., para una localización de falla a 100 Km., Fig. 3.21. e). Para este caso la Fig. 3.22., muestra las formas de onda de los sobrevoltajes transitorios.

El oscilograma de voltajes transitorios que ocurren a 200 Km. para una falla localizada en la fuente se muestra en la Fig. 3.23., donde se observa que, la magnitud en la fase no fallosa alcanza 2.8 p.u. Ambos oscilogramas muestran sobrevoltajes transitorios iguales en las dos fases fallosas.

En la Fig. 3.21., se observa que, el valor cresta de los sobrevoltajes en las fases no fallosas tienden a ser iguales, existiendo una relativa diferencia debido principalmente a la diferencia de tiempo de cierre entre las fases.

El análisis de las corrientes de falla muestra que, son mayores en el extremo transmisor cuando la falla está localizada en la fuente, Fig. 3.24. e).

En los oscilogramas de corrientes transitorias mostrados en las Figs. 3.25. y 3.26., para dos casos, diferentes, se observa que, las corrientes transitorias de falla se encuentran desfasadas 180 grados.

En el análisis en dominio de la frecuencia de las corrientes que ocurren en el extremo transmisor, se observa la presencia de la tercera armónica de valor mayor que la componente fundamental en todos los casos, y

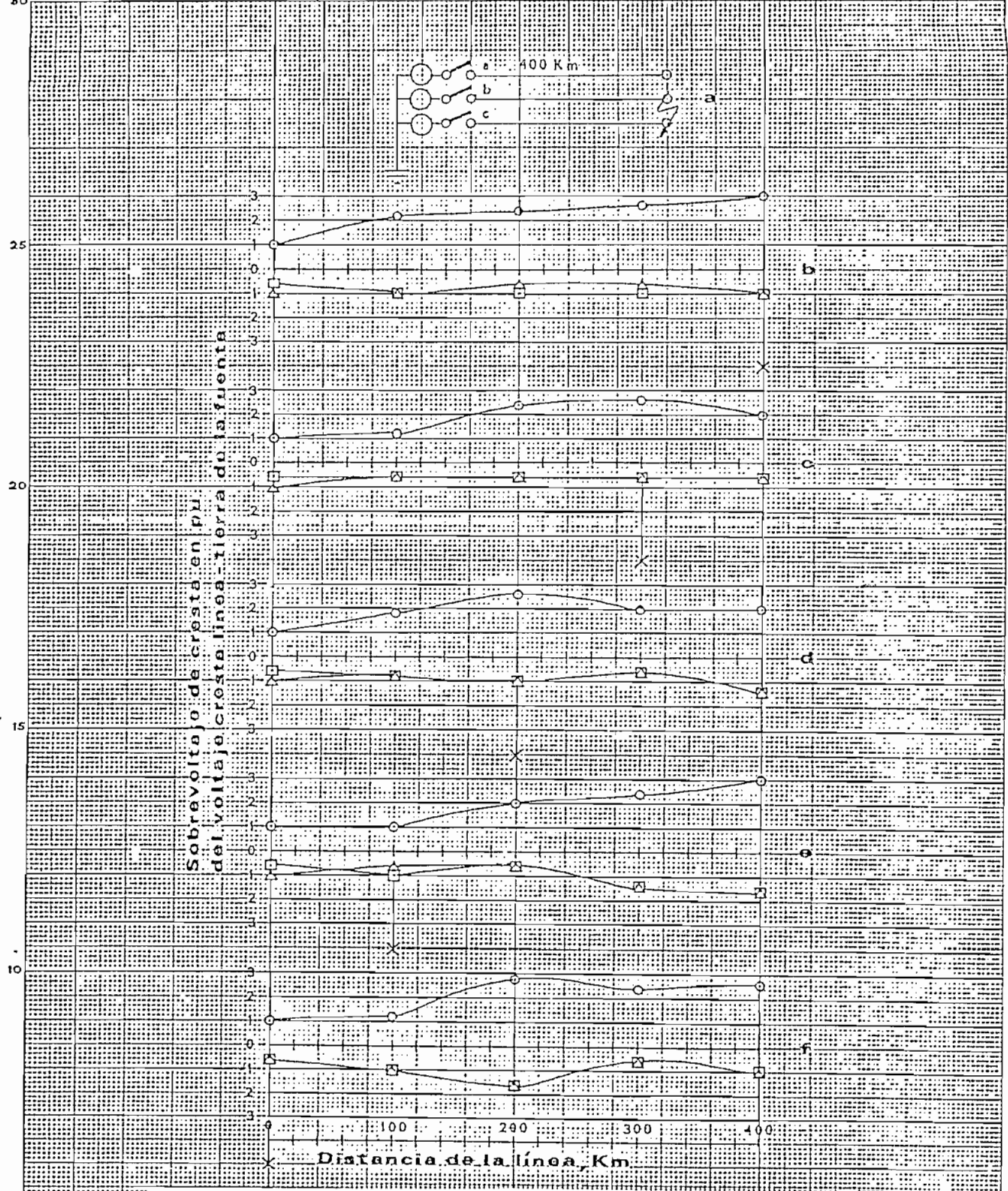


Fig. 3.21 Perfiles de los Sobrevoltajes transitorios fase - tierra producidos por una falla entre dos fases, entre 0 y 400 Km. Su localización está señalada con una X.

○ V_a
 □ V_b
 △ V_c

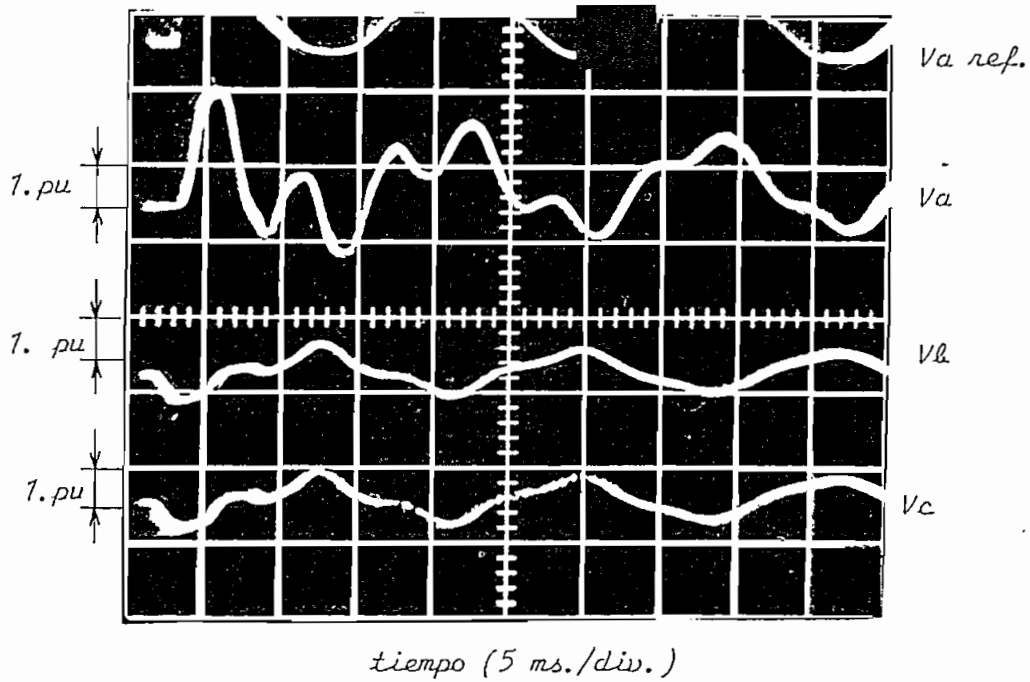


Fig. 3.22 Oscilograma de Sobrevoltajes transitorios a los 400 Km. para una falla entre dos fases localizada a 400 Km. Longitud de la línea 400 Km.

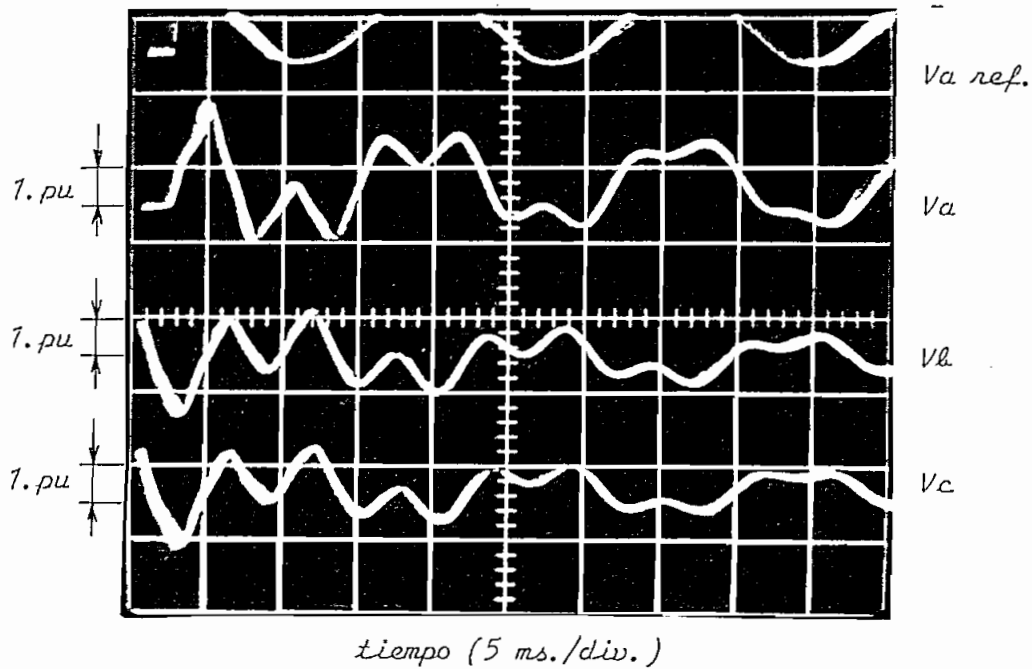


Fig. 3.23 Oscilograma de Sobrevoltajes transitorios a los 200 Km. para una falla entre dos fases localizada en la fuente (0Km.). Longitud de la línea 400 Km.

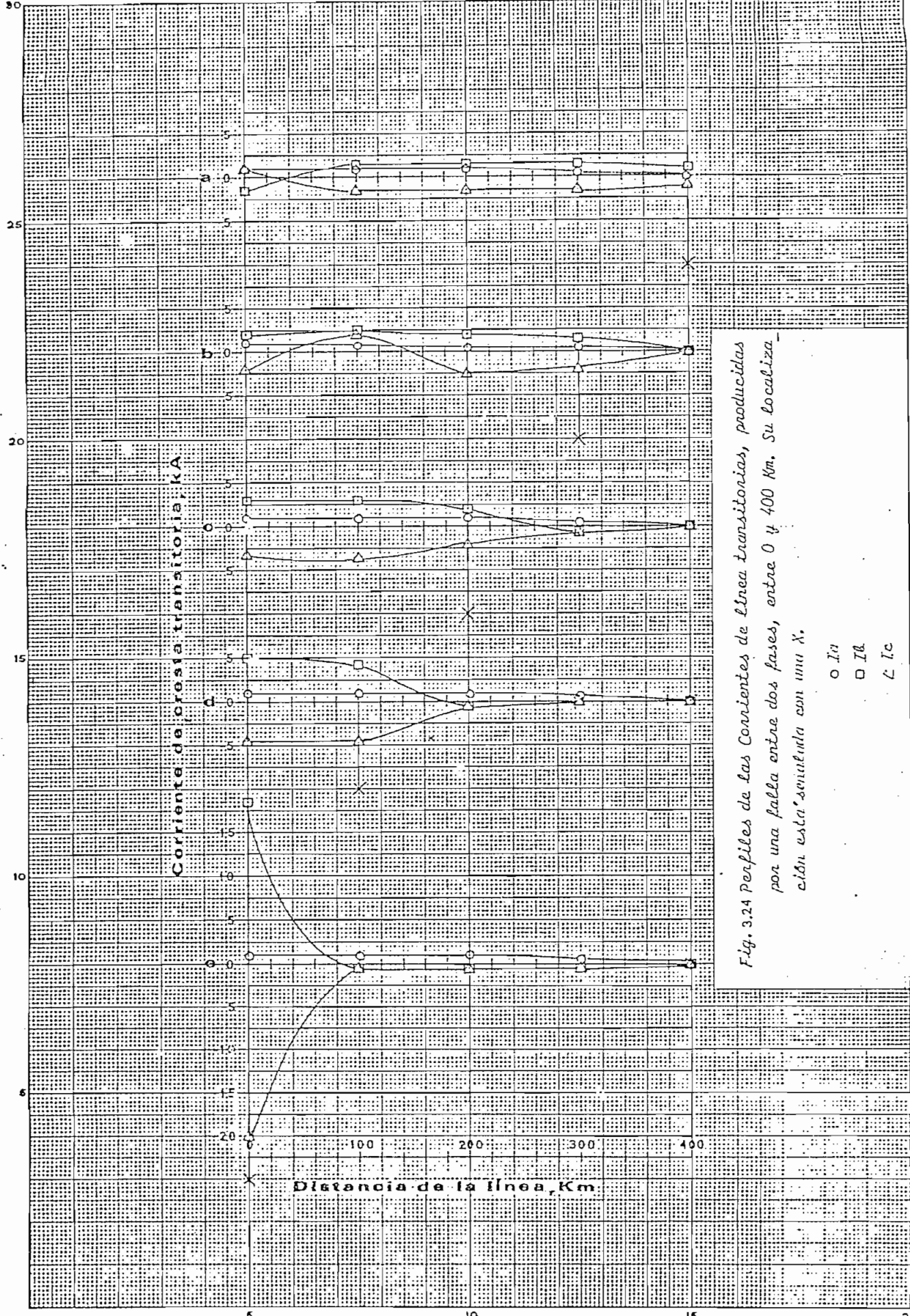


Fig. 3.24 Perfiles de las Corrientes de línea transitorias, producidas por una falla entre dos fases, entre 0 y 400 Km. Su localización esta señalada con un X.

- o Ia
- Ib
- △ Ic

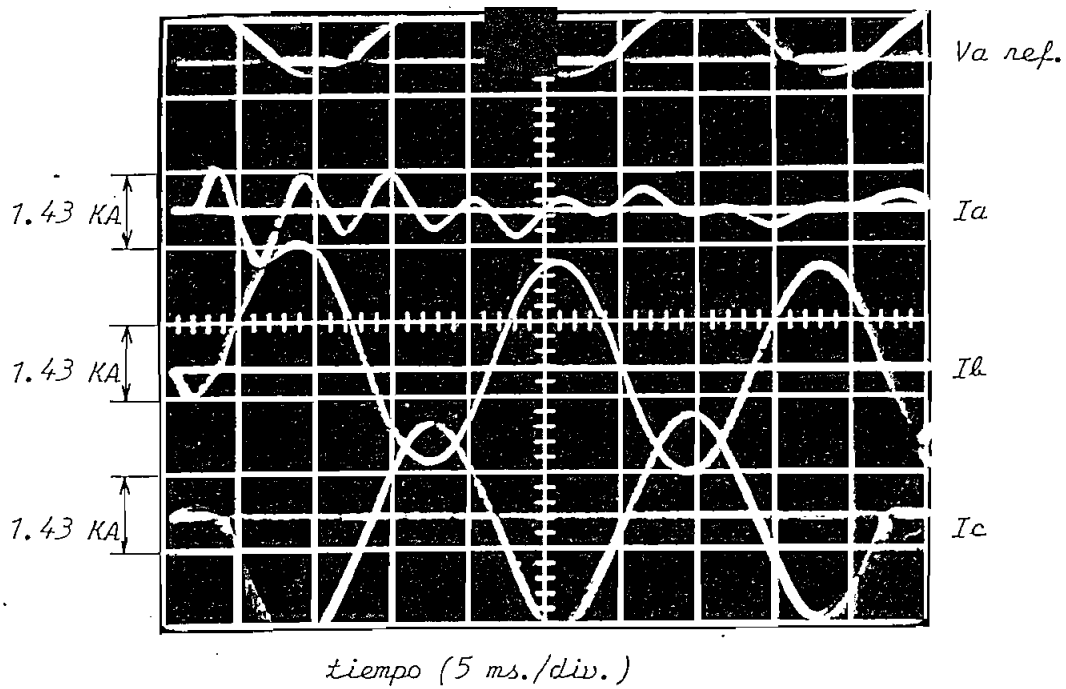


Fig. 3.25 Oscilograma de Corrientes transitorias a los 200 Km. para una falla entre dos fases localizada a 200 Km. Longitud de la línea 400 Km.

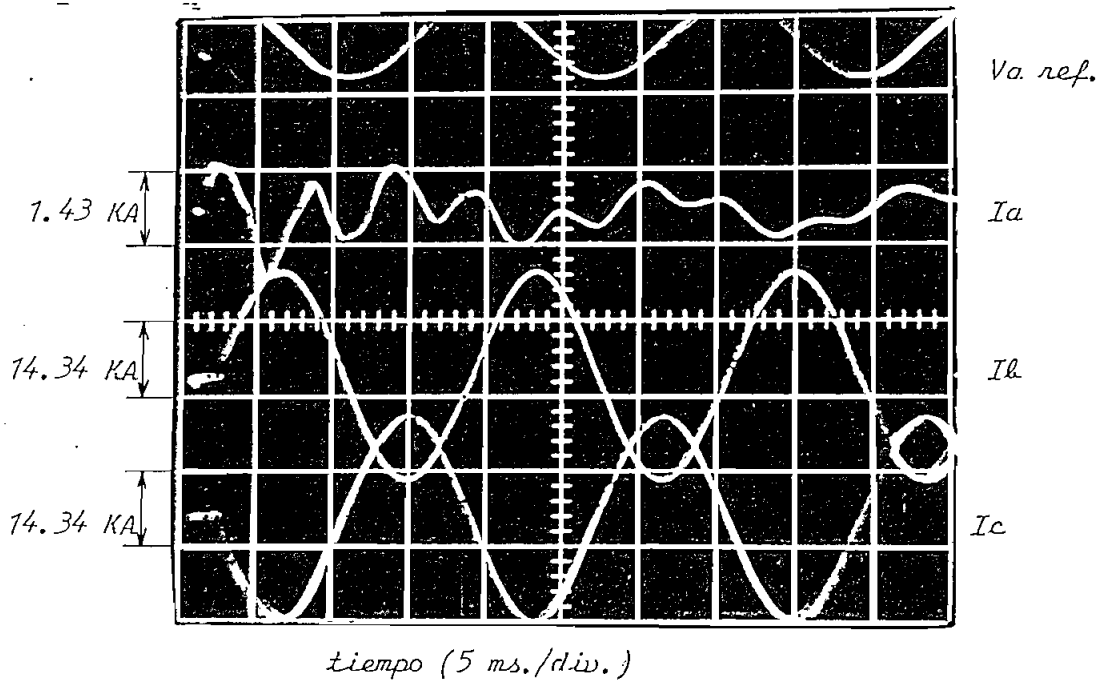


Fig. 3.26 Oscilogramas de Corrientes transitorias en la fuente para una falla entre dos fases localizada en la fuente (0 Km.) Longitud de la línea 400 Km.

el efecto del grupo de frecuencias con la dominante de la octava armónica igual que el tipo de falla anterior Fig. 3.27.

Con relación a la corriente en la fase fallosa se observa el mismo efecto que se produce en el tipo de falla anterior, pues tiende a disminuir el contenido de armónicas cuando la falla se acerca a la fuente, notándose ligeros cambios en las magnitudes de las mismas.

FALLA ENTRE DOS FASES Y TIERRA.

Los perfiles de voltaje de cresta transitorias se muestran en la Fig. 3.28., donde se observan las siguientes características: Cuando ocurre la falla, las dos fases que se cortocircuitan a tierra, tienen voltaje igual a cero, el mayor sobrevoltaje en la fase no fallosa, 3.4 p.u., se obtiene a los 400 Km. para una falla localizada a 100 Km. Fig. 3.28. e).

Los oscilogramas de sobrevoltajes transitorios para la condición antes anotada se muestran en la Fig. 3.30.

Los oscilogramas de la Fig. 3.29., muestran las características de los sobrevoltajes transitorios a los 100 Km. para una falla localizada a 400 Km.

Con relación a las corrientes transitorias, Fig. 3.31., se observa que, la fase no fallosa tiende a cero conforme aumenta la longitud de la línea, en todos los casos, como en los tipos de falla anteriores.

El punto crítico de falla se produce en la fuente, para una fa-

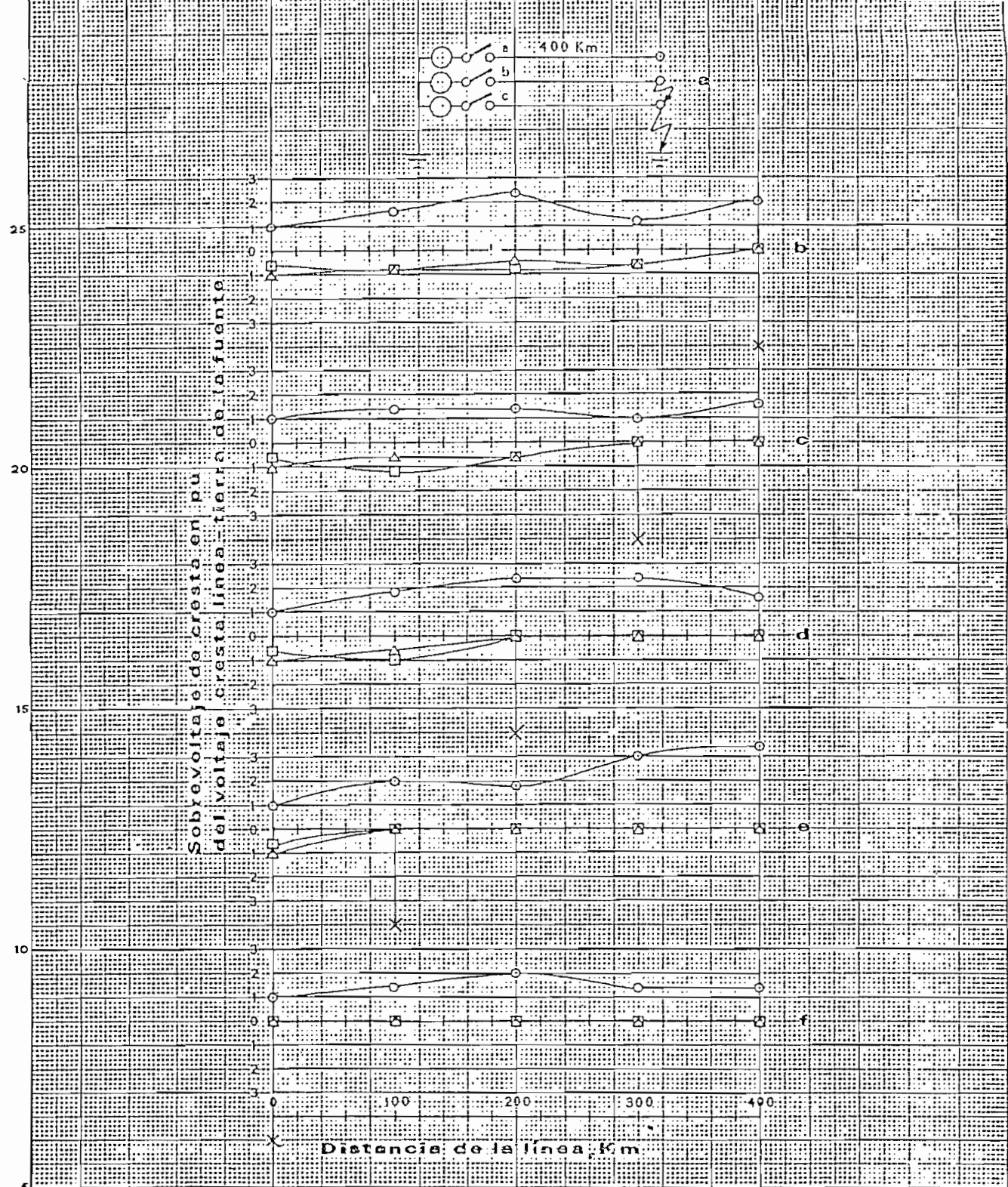


Fig.3.28 Perfiles de los Sobrevoltajes transitorios fase - tierra producidos por una falla entre dos fases y tierra, entre 0 y 400 Km. Su localización está señalada con una X.

- V_a
- V_b
- △ V_c

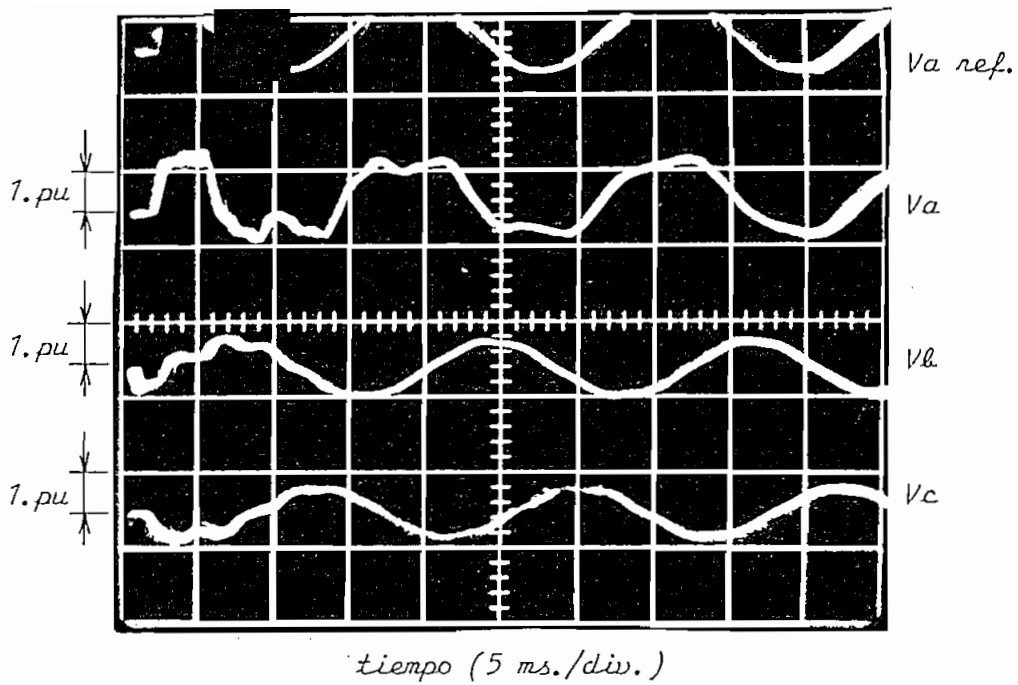


Fig. 3.29 Oscilogramas de Sobrevoltajes transitorios a los 700 Km. para una falla entre dos fases y tierra localizada a 400 Km. Longitud de la línea 400 Km.

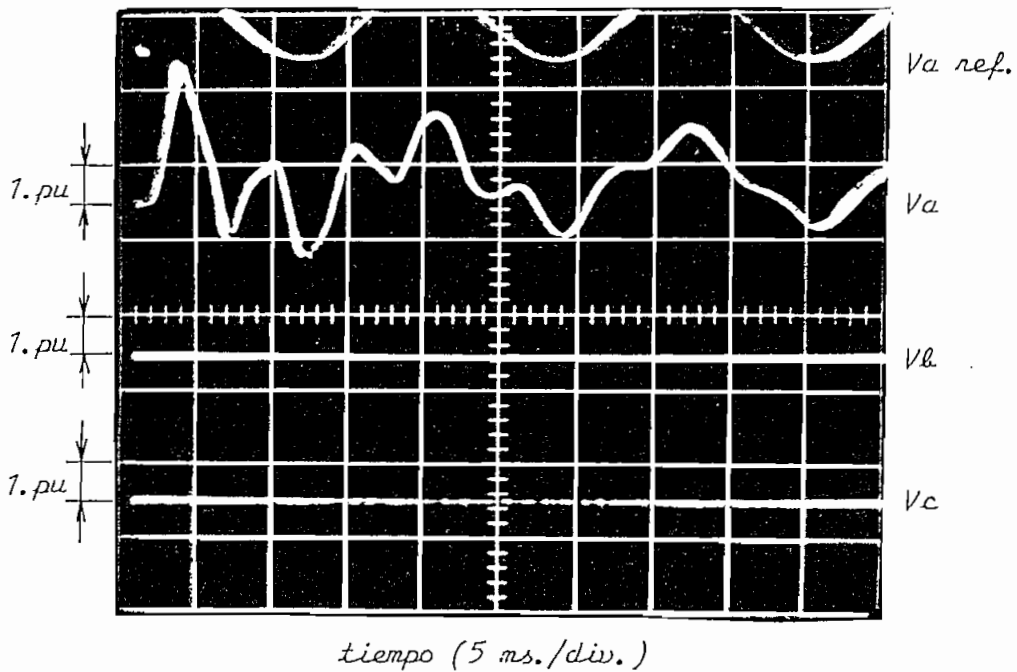


Fig. 3.30 Oscilogramas de Sobrevoltajes transitorios a los 400 Km. para una falla entre dos fases y tierra localizada a 100 Km. Longitud da la línea 400 Km.

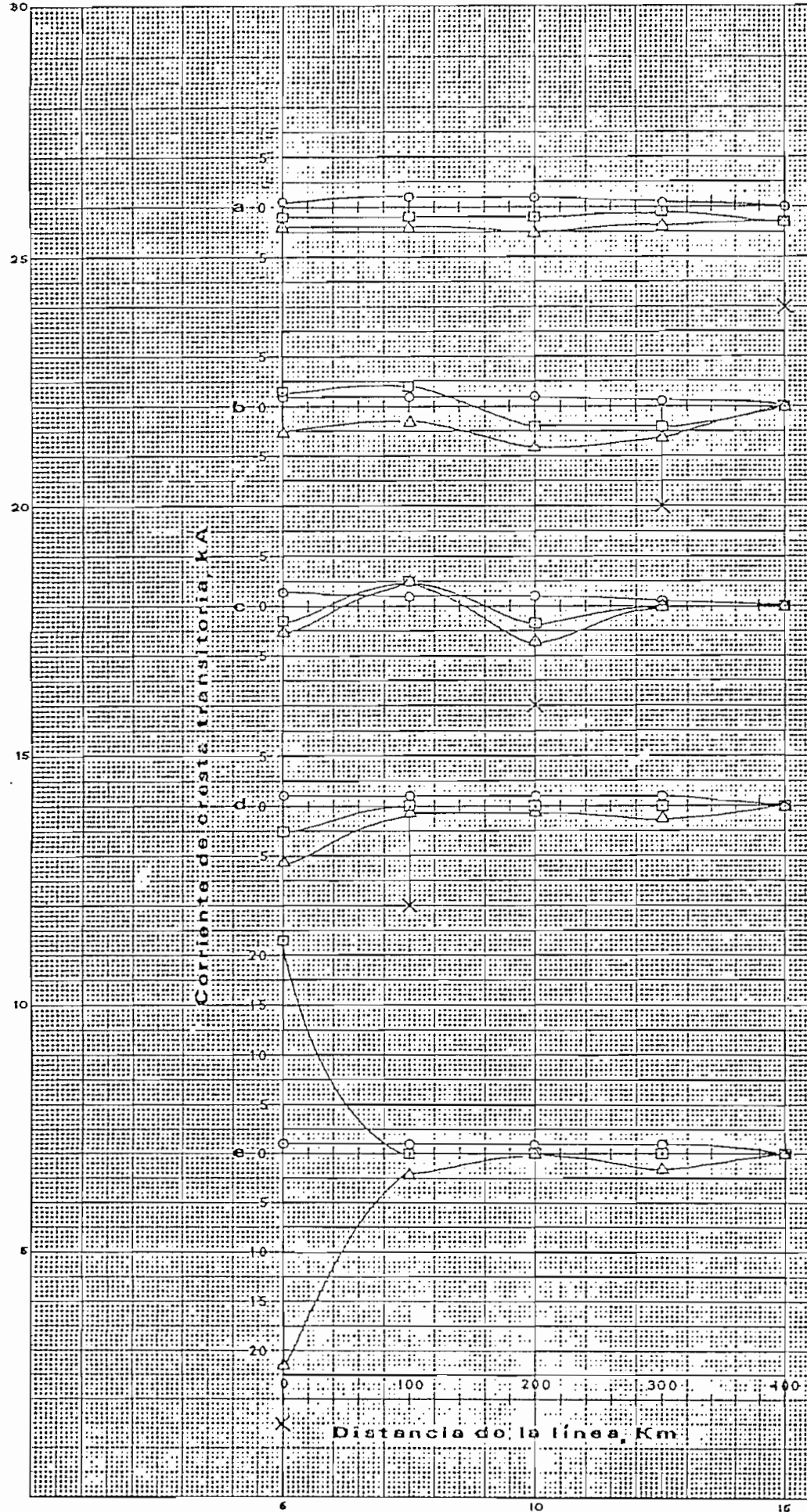


Fig. 3.31 Perfiles de las Corrientes de la Línea transitorias, producidas por una falla entre dos fases y tierra, entre 0 y 400 Km. Su localización está señalada con una X.

- I_u
- I_x
- △ I_c

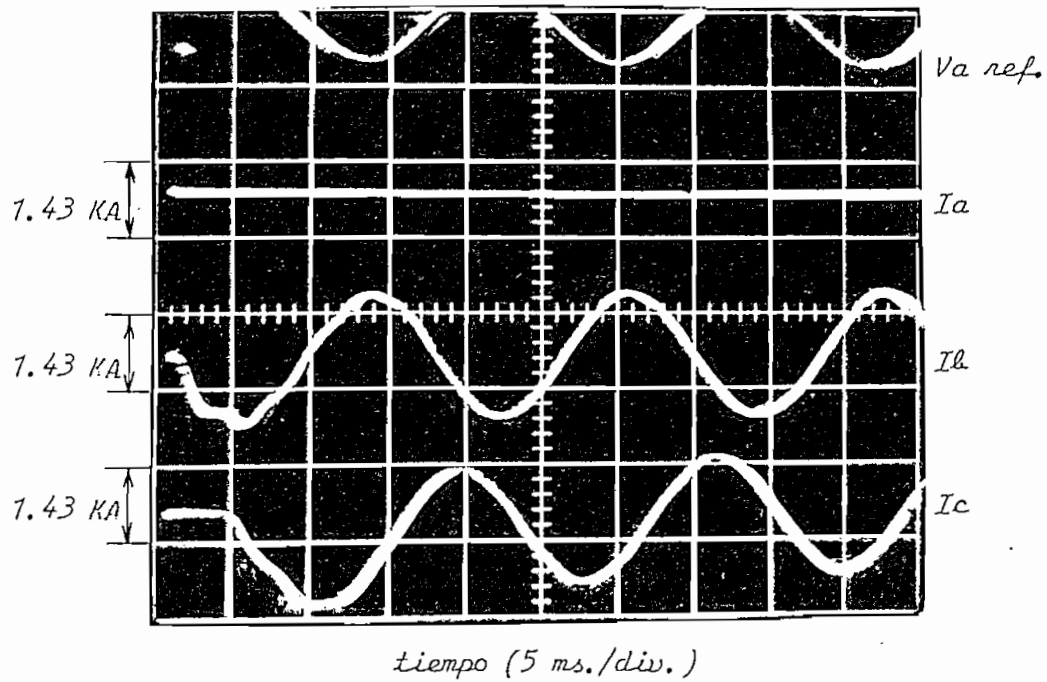


Fig. 3.32 Oscilogramas de Corrientes transitorias a los 400 Km. para una falla entre dos fases y tierra localizada a 400 Km. Longitud de la línea 400 Km.

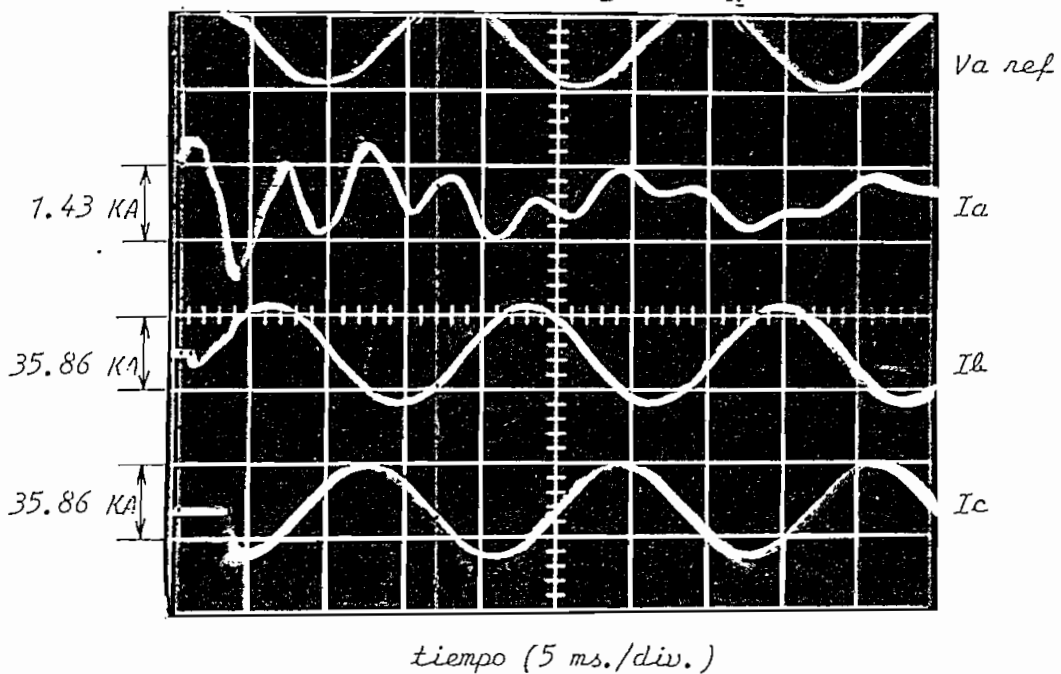


Fig. 3.33 Oscilogramas de Corrientes transitorias en la fuente (0 Km.) para una falla entre dos fases y tierra localizada en la fuente Longitud de la línea 400 Km.

lla localizada en la fuente, pues las dos corrientes de falla alcanzan su mayor valor, Fig. 3.31. e). El oscilograma de la Fig. 3.33. , muestra las formas de onda para este caso.

En la Fig. 3.32., se observa las formas de onda que se producen a los 400 Km., para una falla localizada a 400 Km. En ambos oscilogramas se aprecia que el desfaseamiento de las corrientes de falla es normal.

Del análisis de los espectros de frecuencia de las corrientes transitorias producidas en el extremo transmisor de la línea, Fig. 3.34. , se desprenden las siguientes observaciones: En la fase no fallosa, la presencia predominante de la tercera armónica en todos los casos, no se presenta la formación del grupo de frecuencias con la octava armónica como frecuencia dominante, existiendo cambios más pronunciados en las componentes armónicas de oscilación.

Analizando la corriente fallosa se nota en cambio, a diferencia de los otros tipos de falla anteriores, mayores oscilaciones conforme la falla se acerca a la fuente.

FALLA TRIFASICA SOLIDA.

Los resultados mostrados en la Fig. 3.35., presentan los sobrevoltajes a lo largo de la línea, para diferentes localizaciones de falla. Se observa que los voltajes son cero en el punto de falla, éstos disminuyen de su valor inicial en la fuente hasta anularse en el punto de falla. Concluyéndose que para esta condición no existen sobrevoltajes mayores a

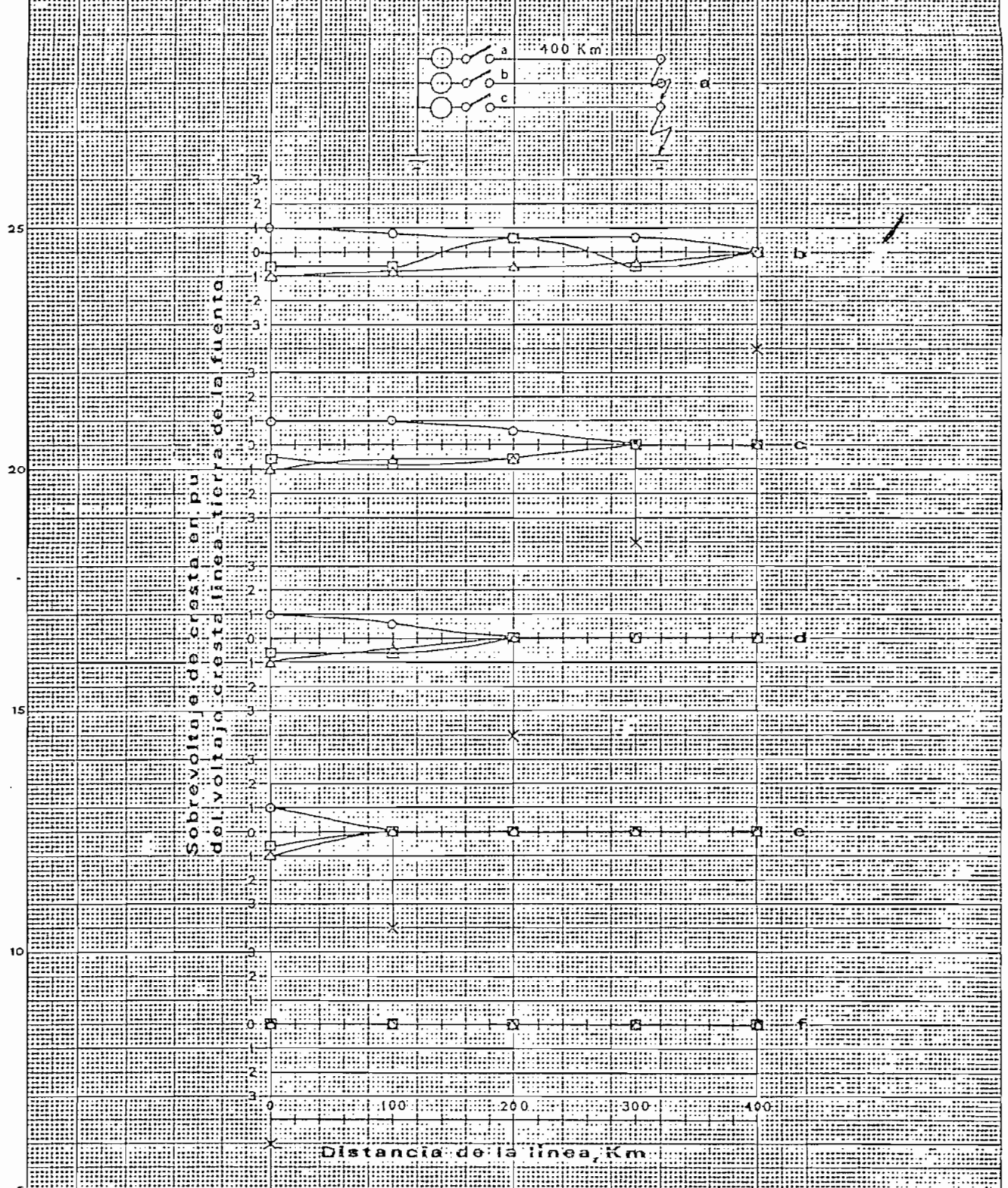


Fig. 3.35 Perfiles de los Sobrevoltajes transitorios fase - tierra producidos por una falla trifásica sblida, entre 0 y 400 Km. Su localización está señalada con una X.

- V_a
- V_b
- △ V_c

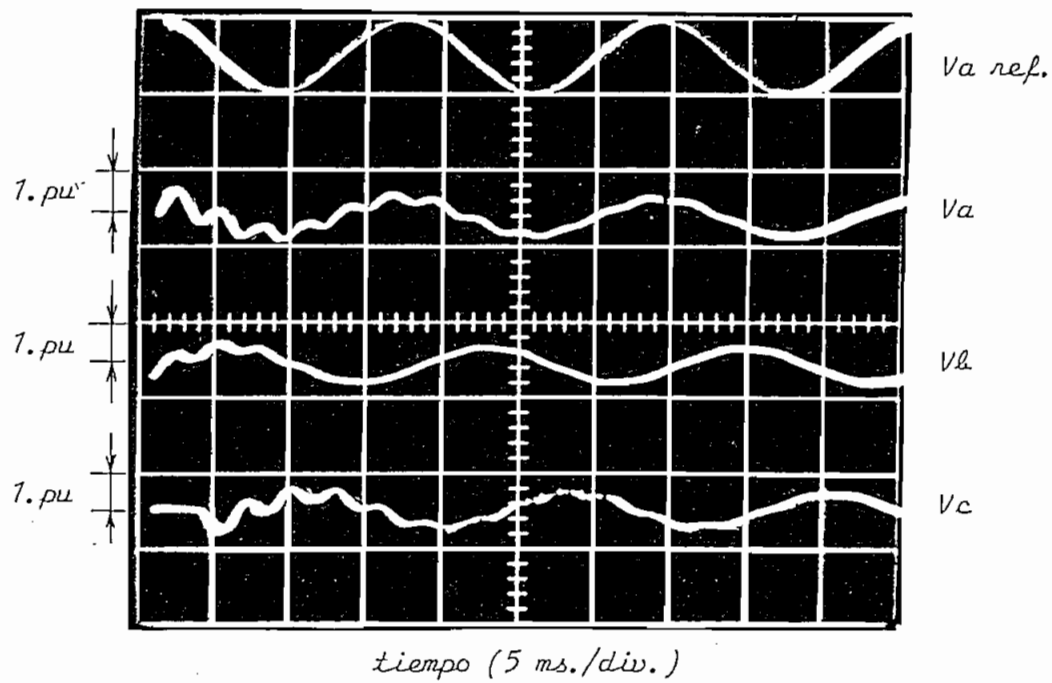


Fig. 3.36 Oscilogramas de Sobrevoltajes transitorios a los 200 Km. para una falla trifásica sólida localizada a 400 Km. Longitud de la línea 400 Km.

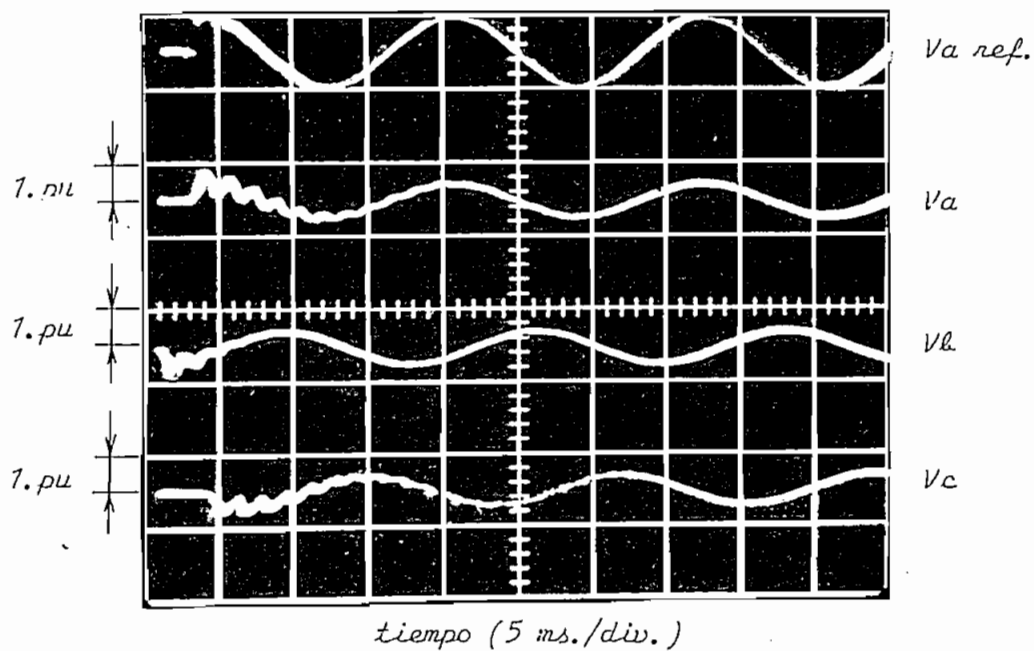


Fig. 3.37 Oscilogramas de Sobrevoltajes transitorios a los 100 Km. para una falla trifásica sólida localizada a 200 Km. Longitud de la línea 400 Km.

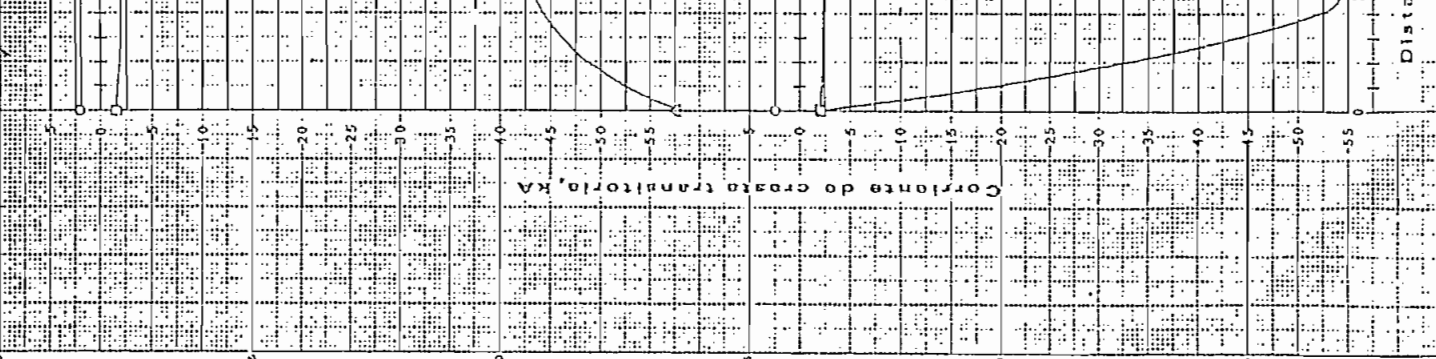
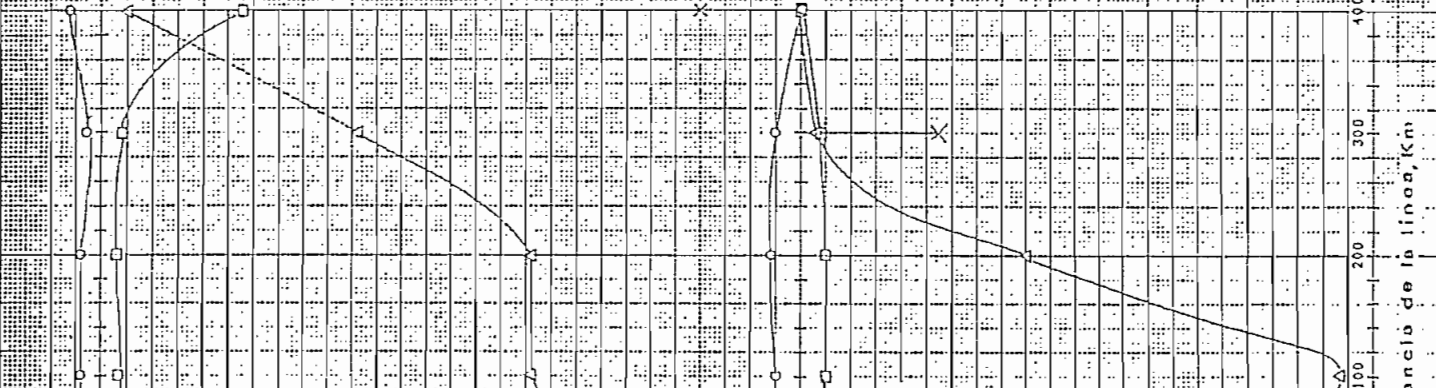
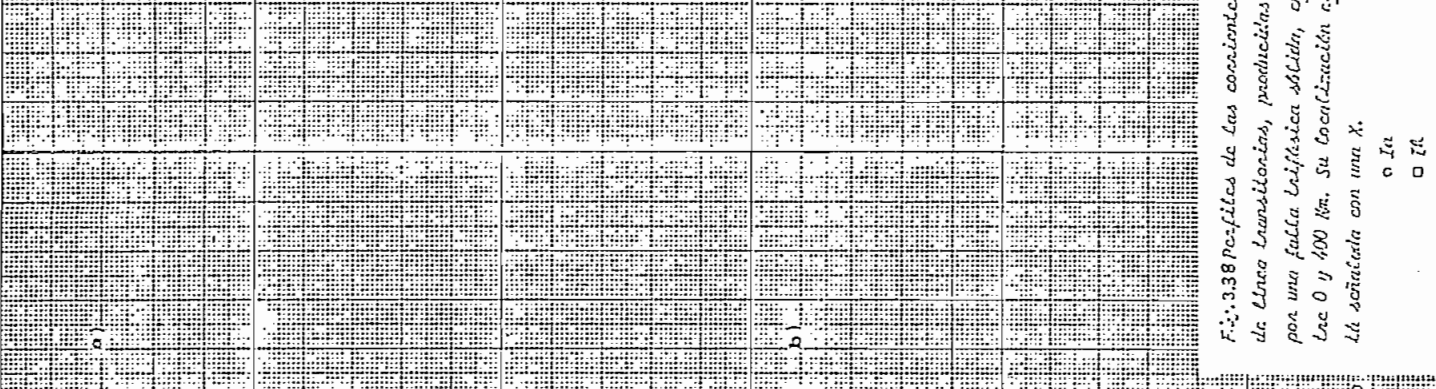
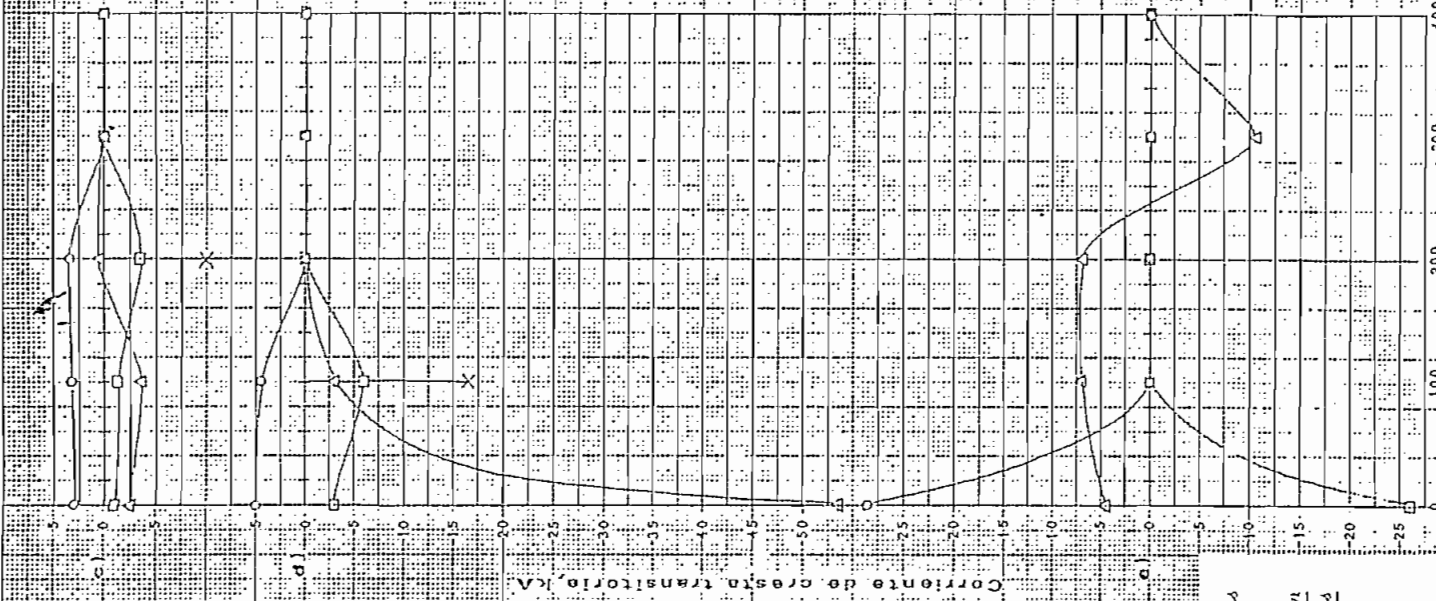


Fig. 3.38 Perfiles de las corrientes de línea transitorias, producidas por una falla trifásica sólida, en las 0 y 400 Km. Su localización es la señalada con una X.

○ I_a
 □ I_b
 △ I_c

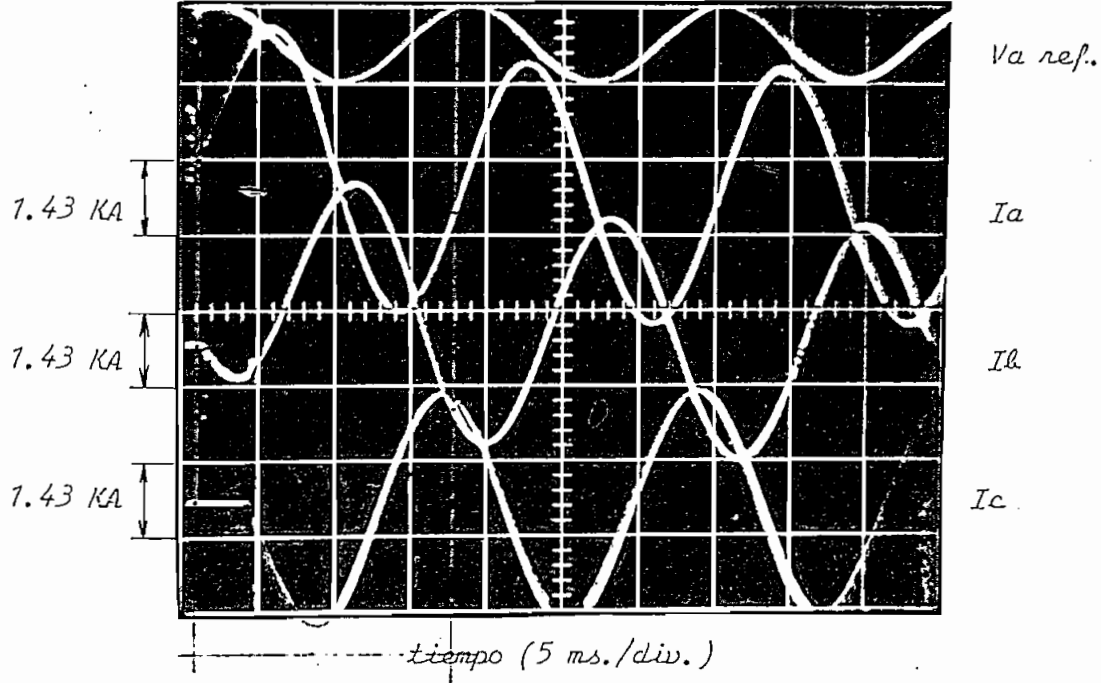


Fig. 3.39 Oscilogramas de Corrientes transitorias en el extremo transmisor de la línea para una falla trifásica sólida, localizada a 200 Km.
 Longitud de la línea 400 Km.

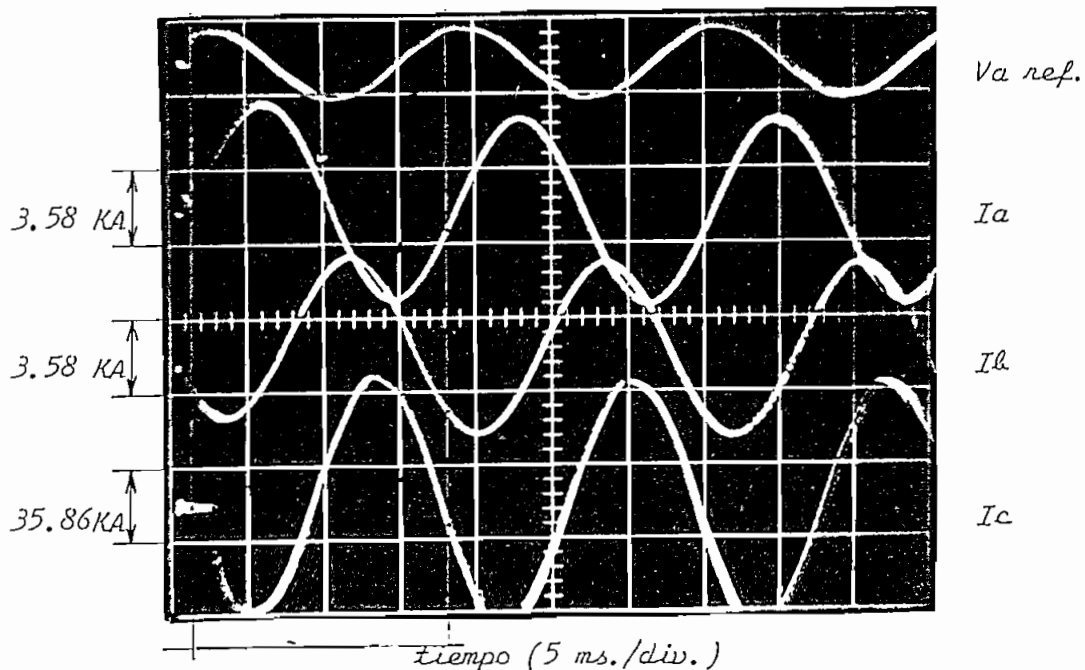
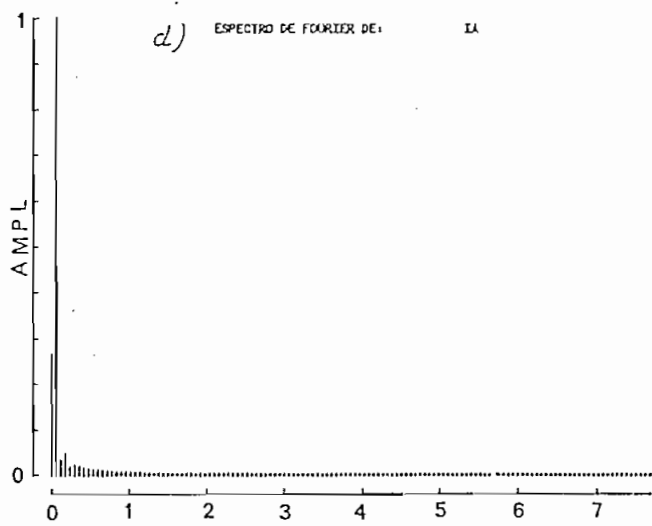
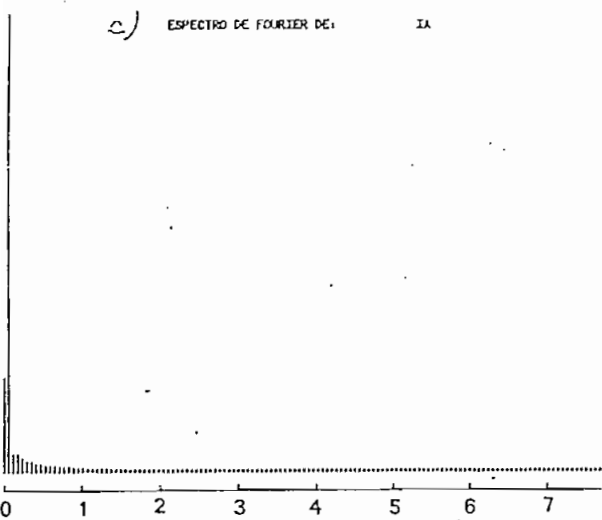
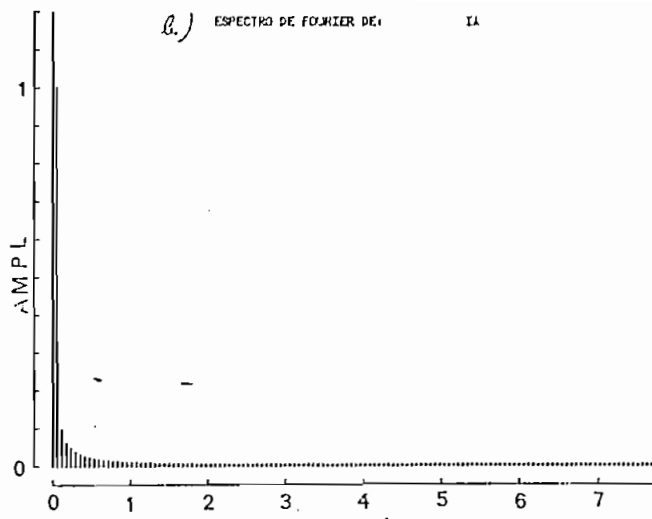
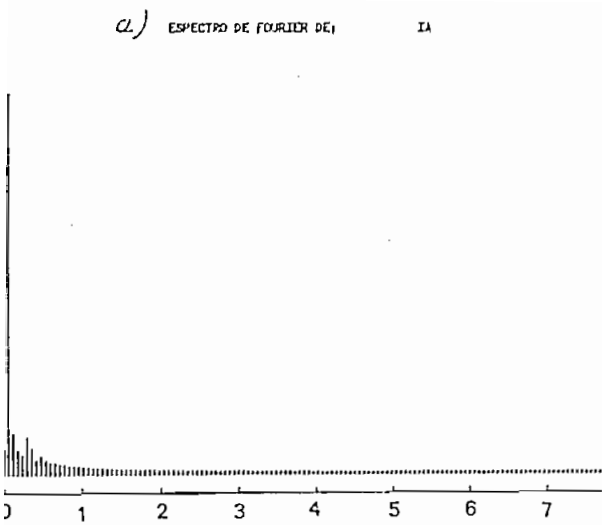


Fig. 3.40 Oscilogramas de Corrientes transitorias en la fuente (0 Km.) para una falla trifásica sólida localizada a 100 Km.
 Longitud de la línea 400 Km.



FREC KHz

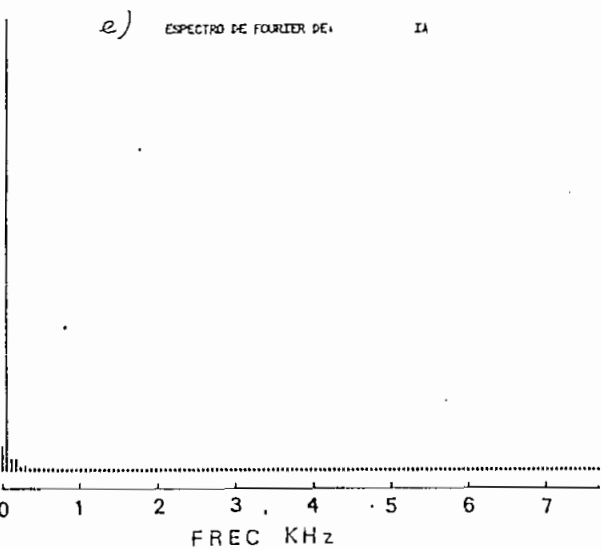


Fig. 3.41. Espectros de frecuencia de las corrientes transitorias en el extremo transmisor de la línea, producidas por una falla trifásica sólida. Localización de la falla:

- a) 400 Km.
- b) 300 Km.
- c) 200 Km.
- d) 100 Km.
- e) 0 Km.

1.0 p.u.

El oscilograma de la Fig. 3.36., muestra los sobrevoltajes transitorios a los 200 Km., para una falla localizada a 400 Km. y la Fig. 3.37. los oscilogramas de sobrevoltajes a 100 Km., para una falla localizada a 200 Km. Ambos oscilogramas muestran sobrevoltajes menores a 1.0 p.u.

Con relación a las corrientes transitorias, Fig. 3.38., existen corrientes de falla elevadas a: 0 Km. para una falla localizada a 400 Km. la mayor, Fig. 3.38. a), a 200 Km., para una falla localizada a 300 Km., Fig. 3.38. b), en la fuente para una falla a los 100 Km., Fig. 3.38. d) y en la fuente para una falla localizada en la fuente, Fig. 3.38. e).

Para una falla localizada en la mitad de la línea, Fig. 3.38. c) no se observan corrientes transitorias de alto valor.

El oscilograma mostrado en la Fig. 3.39., muestra las características de las corrientes transitorias en el extremo transmisor de la línea para una falla localizada a 200 Km. y el oscilograma de la Fig. 3.40., las corrientes en el extremo transmisor, para una falla localizada a 100 Km.

En el análisis de los espectros de frecuencia de las corrientes de falla transitorias, que se producen en el extremo transmisor de la línea Fig. 3.41., se observa que, el contenido de armónicas se atenúa conforme la falla se acerca a la fuente.

CAPITULO 4

CONCLUSIONES Y RECOMENDACIONES

La evaluación de resultados del capítulo 3, bien podrían formar parte de esta sección, ya que todas las observaciones que se han anotado se pueden aplicar a todo el presente estudio.

Basados en los estudios experimentales realizados en el modelo de línea de transmisión descrito antes, se pueden mencionar las siguientes conclusiones:

- Sobre las ventajas que tienen los análisis digitales en los estudios de los Sistemas de Potencia, el analizador de transitorios es una mejor herramienta, cuando van a investigarse un gran número de variables.
- Los sobrevoltajes producidos por maniobras pueden ser reducidos y controlados con el mejoramiento en el diseño de disyuntores.
- Durante la energización de una línea de transmisión en vacío, se presentan en los voltajes y en las corrientes transitorias en el extremo receptor componentes de alta frecuencia que distorcionan las ondas, incrementando su amplitud.
- El mayor sobrevoltaje en el extremo receptor de una línea de transmisión en vacío, alcanza valores superiores a dos veces el valor del voltaje nominal, debido principalmente a la carga residual atrapada y a

la diferencia del tiempo de cierre entre las fases.

- Conforme el ángulo de cierre alcanza el pico de la onda se producen oscilaciones más fuertes y la amplitud aumenta, en los voltajes y corrientes transitorias.
- Conforme varía la longitud de la línea de transmisión, se producen oscilaciones de alta frecuencia con la presencia de una dominante, en los voltajes y corrientes transitorios. Por ejemplo: (estudio realizado)

Long. línea Km.	componente dominante Hz.	armónica
400	180	3.
300	240	4.
200	360	6.
100	660	11.

- La reducción de los sobrevoltajes de maniobra permiten una reducción del nivel de aislamiento del sistema y por lo tanto determinan un gran ahorro económico.
- Para una condición de falla se pueden producir sobrevoltajes en la fase no fallosa, llegando a ser mayor que el voltaje nominal del sistema. Las corrientes transitorias sufren una deformación en el instante de la falla.

- En las fallas que no involucran tierra, generalmente, las corrientes transitorias tienen formas de onda más distorsionadas.
- La mayor parte de las líneas de transmisión son compensadas por lo tanto, se requiere especial atención al problema de los transitorios en líneas compensadas.
- Lejos de considerar el presente estudio como un trabajo terminado constituye en realidad el inicio para posteriores estudios y pruebas que pueda permitir el modelo de línea de transmisión, los mismos que se nen de gran valor en los Sistemas Eléctricos de Potencia.

A P E N D I C E S

APENDICE A

"DISEÑO Y DETALLES DE CONSTRUCCION DEL
CIRCUITO ELECTRONICO TRIFASICO PARA
EL CIERRE DE LA LINEA CON ANGULO CON-
TROLADO"

1. *INTRODUCCION*
- 1.1 *Descripción General*
2. *DISEÑO DEL SISTEMA*
- 2.1 *Diagrama de Bloques*
- 2.2 *Diseño del circuito generador de señal*
- 2.3 *Diseño del circuito comparador*
- 2.4 *Diseño del circuito de disparo*
- 2.5 *Circuito de acoplamiento*
3. *CONSTRUCCION Y PRUEBAS*
- 3.1 *Construcción del circuito electrónico trifásico para el cierre de la línea con ángulo controlado*
- 3.2 *Pruebas*
- 3.3 *Lista de elementos*
4. *RESULTADOS OBTENIDOS Y CONCLUSIONES*
5. *CARACTERISTICAS DE LOS ELEMENTOS UTILIZADOS*
6. *REFERENCIAS*

1.

INTRODUCCION

1.1 DESCRIPCION GENERAL

La idea de construir un circuito electrónico para el cierre de la línea de transmisión con ángulo controlado surgió como un deseo de tener un control en el instante de energización de la línea de transmisión experimental y observar sus efectos en el estudio de los fenómenos transitorios. Tomando como referencia el ángulo de cierre del Voltaje de la fase a.

En las siguientes secciones se hallan detallados cada uno de los pasos que se siguieron para la elaboración de este trabajo. Comenzando con una introducción, continuando luego con el diseño y construcción del equipo electrónico y finalizando con una descripción de las pruebas realizadas, las cuales demostrarán la utilidad del equipo construido, así como también las lógicas limitaciones a las cuales está sujeto debido a su diseño y construcción.

2.

DISEÑO DEL SISTEMA

2.1. DIAGRAMA DE BLOQUES

En la Fig. 2.1, se puede ver detalladamente, mediante el diagrama de bloques, cada una de las etapas que comprende el sistema electrónico.

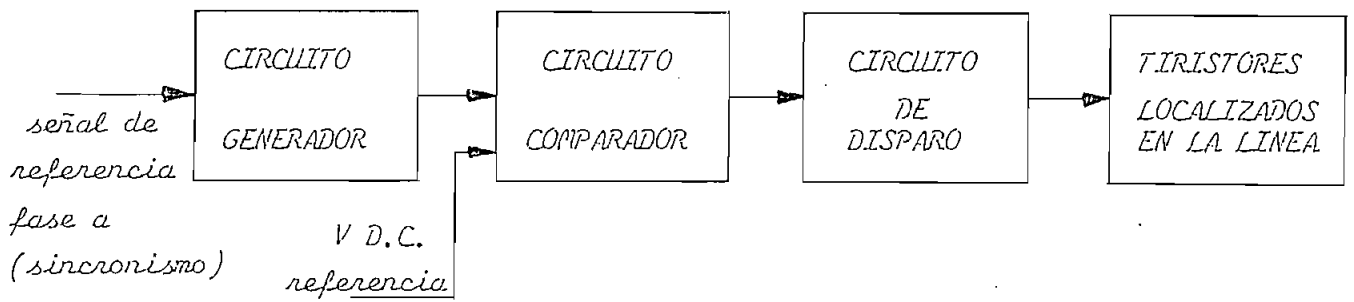


Fig. 2.1 Diagrama de bloques del sistema de cierre electrónico.

2.2 DISEÑO DEL CIRCUITO GENERADOR DE SEÑAL

Este circuito debe generar con la señal de sincronismo (fase a) una onda diente de sierra, como se muestra en la Fig. 2.2. Para el diseño de esta etapa y para las siguientes se utilizaron amplificadores operacionales que aunque no tienen características ideales, los errores producidos por ellos pueden ser minimizados para la obtención de un buen sistema.

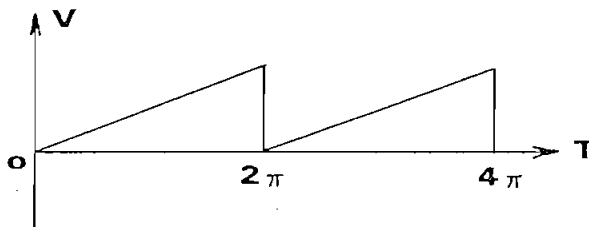


Fig. 2.2 Señal que debe generar el circuito generador de onda.

El diagrama de bloques para el circuito generador de esta señal comprende:

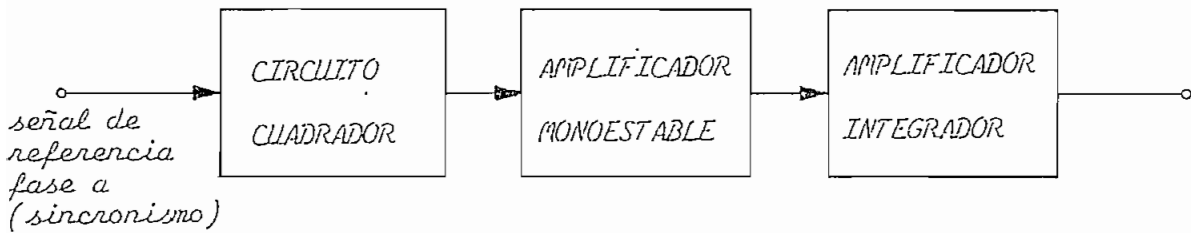
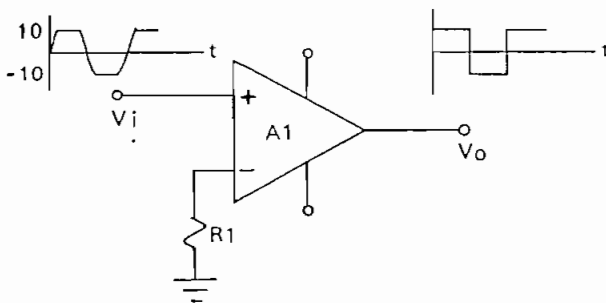


Fig. 2.3 Diagrama de bloques del circuito generador de señal.

CIRCUITO CUADRADOR.

La Fig. 2.4 muestra un circuito cuadrador a partir de la onda característica de la señal de referencia, que luego del transformador T emplea dos diodos zener evitando así los cambios debidos a las variaciones de tensión de la fuente de alimentación. Ver Fig. 3.2 (Diagrama completo).

Si se emplea un detector de paso por cero, resulta una onda cuadrada simétrica como indica la Fig. 2.4 Esta forma de onda idealizada tiene lados verticales que, en realidad, se deberán extender sobre un margen de unos pocos milivoltios de la tensión de entrada V_i .



ESPECIFICACIONES

Para esta etepa utilizo el
amp. op. $\mu A741$

$R1 = 10 \text{ K}\Omega$

Fig. 2.4. Circuito generador de onda cuadrada.

AMPLIFICADOR MONOESTABLE.

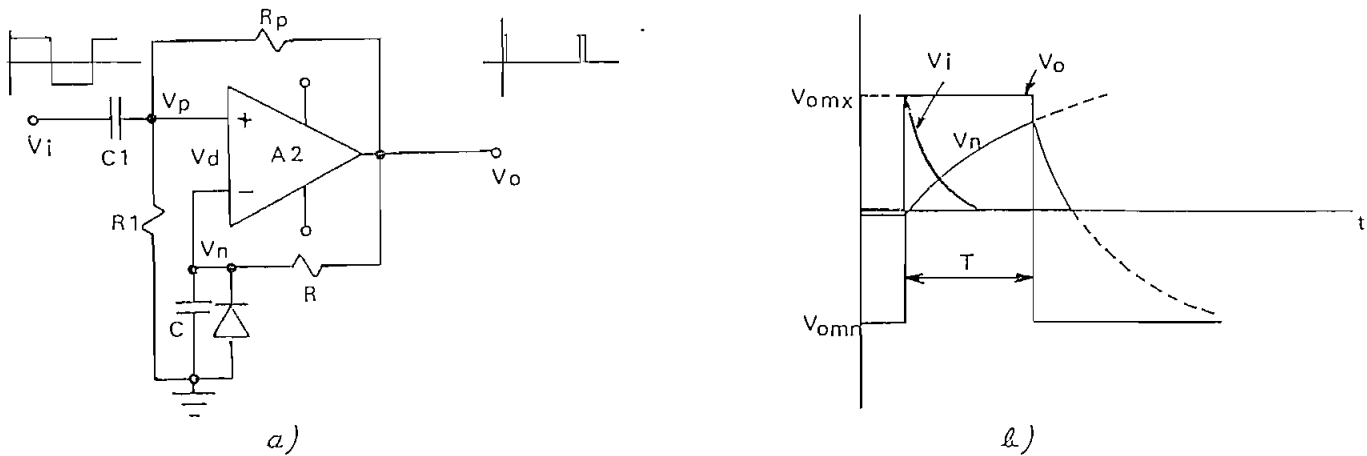


Fig. 2.5. Amplificador Monoestable

a) Circuito

b) Curva característica

El diodo tiene por objeto impedir que V_n llegue a ser más negativo que V_p , por lo que V_o tiende a estabilizarse en V_{omn} .

Si a través de C_1 se introduce un pulso positivo de disparo, V_d se hace positivo y $V_o = V_{omx}$, entonces $V_p = (R_1 / (R_1 + R_p)) V_{omx}$, y el condensador comienza a cargarse. Cuando se llega al valor: $V_n = (R_1 / (R_1 + R_p)) V_{omx}$, V_d es negativo y $V_o = V_{omn}$. Como el diodo impide que el condensador se cargue a un valor más negativo que $(R_1 / (R_1 + R_p)) V_{omn}$, se tiene que el valor de V_o queda estable en V_{omn} .

El impulso de disparo ha producido, por lo tanto, un pulso de duración fija:

$$T = R C \ln(1 + R_1 / R_p) \quad 2.1$$

y para: $R_1 = R_p$

$$T = 0.7 R C \quad 2.2$$

ESPECIFICACIONES

$$R1 = R_p = 10 \text{ k}\Omega$$

$$T = 1 \text{ ms.}$$

$$C1 = 0.01 \mu\text{F}$$

$$\text{amp. op.} = \mu\text{A741}$$

DISEÑO

1. Cálculo de R y C

De ec. 2.2

$$T = 0.7 R C$$

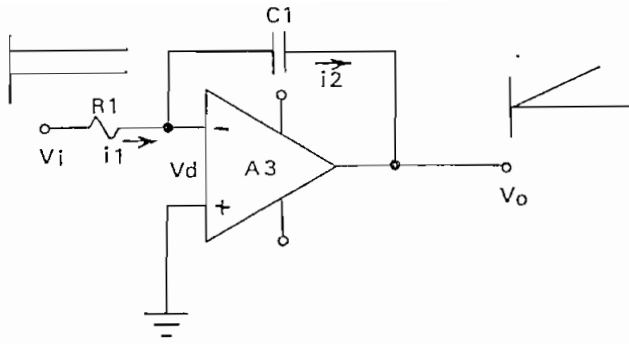
En amplificadores operacionales $10 \text{ k}\Omega \leq R \leq 100 \text{ k}\Omega$ y debido a que estos elementos no son de precisión, en vez de R coloco un potenciómetro P1 de $100 \text{ k}\Omega$ para tener la posibilidad de calibración.

entonces :

$$C = 0.01428 \mu\text{F}$$

CIRCUITO INTEGRADOR

La función rampa se la obtiene integrando una función paso, entonces utilizo un integrador que tenga como entrada una señal de voltaje D.C. variable de 0 a - 15 volt. El voltaje de entrada es variable para tener un control sobre la pendiente de la función rampa, como se verá en el siguiente análisis.



ESPECIFICACIONES

$$R_{in} = \infty \Rightarrow i_1 = i_2$$

$$A_v = \infty \Rightarrow V_d = 0$$

amp. op. μA 741

$$V_i = 0 - -15 \text{ v.}$$

$$T = 16.666 \text{ ms.}$$

Fig. 2.6. Circuito integrador.

$$i_1 = i_2$$

$$\frac{V_i}{R_1} = - \frac{d V_o}{dt} C_1$$

entonces :

$$V_o = - \frac{1}{R_1 C_1} \int_0^t V_i dt + K$$

DISEÑO

1. Cálculo de R_1 y C_1

$$V_i = -15 \text{ v.} = -V_c$$

entonces :

$$V_o = \frac{V_c}{R_1 C_1} t + K$$

para

$$V_o(t=0) = 0$$

entonces :

$$K = 0.$$

para

$$V_o(t=T) = V_c$$

entonces :

$$R1 C1 = T$$

$$10 \text{ K}\Omega \leq R1 \leq 100 \text{ K}\Omega$$

En vez de $R1$ coloco un potenciómetro $P2$ de $100 \text{ K}\Omega$ para tener la posibilidad de calibrar la pendiente del integrador.

entonces :

$$C1 = 0.166 \mu\text{F}$$

ACOPLAMIENTO DEL MONOESTABLE CON EL INTEGRADOR.

Para obtener la forma de onda prevista por el generador de señal es necesario añadir un circuito externo o "reset" del integrador que se lo hace con la señal de salida del monoestable a través de la resistencia de $10 \text{ K}\Omega$ y del transistor $T1$ ver Fig. 3.2 $T1$ es el '0408 RCA.

2.3 DISEÑO DEL CIRCUITO COMPARADOR

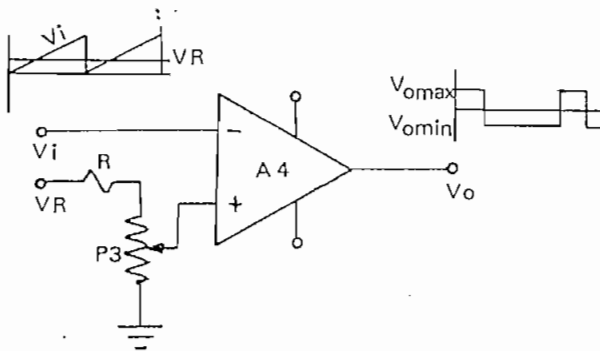


Fig. 2.7. Circuito Comparador.

El comparador presentado en la Fig. 2.7 es un circuito que compara una señal de entrada $V_i(t)$ con una tensión de referencia V_R .

$$V_o = \begin{cases} V_o \text{ mín} & \text{para } V_i > V_R \\ V_o \text{ máx} & \text{para } V_i < V_R \end{cases}$$

Donde el voltaje de referencia V_R es variable en un rango de 0 a 15 voltios. V_R es variable para tener un control del instante de cierre del sistema electrónico. Para variar V_R utilizo un potenciómetro P3 de 2.7 K Ω para fijar niveles de voltaje bastante exactos.

ACOPLAMIENTO DIGITAL CON EL CIRCUITO DE DISPARO

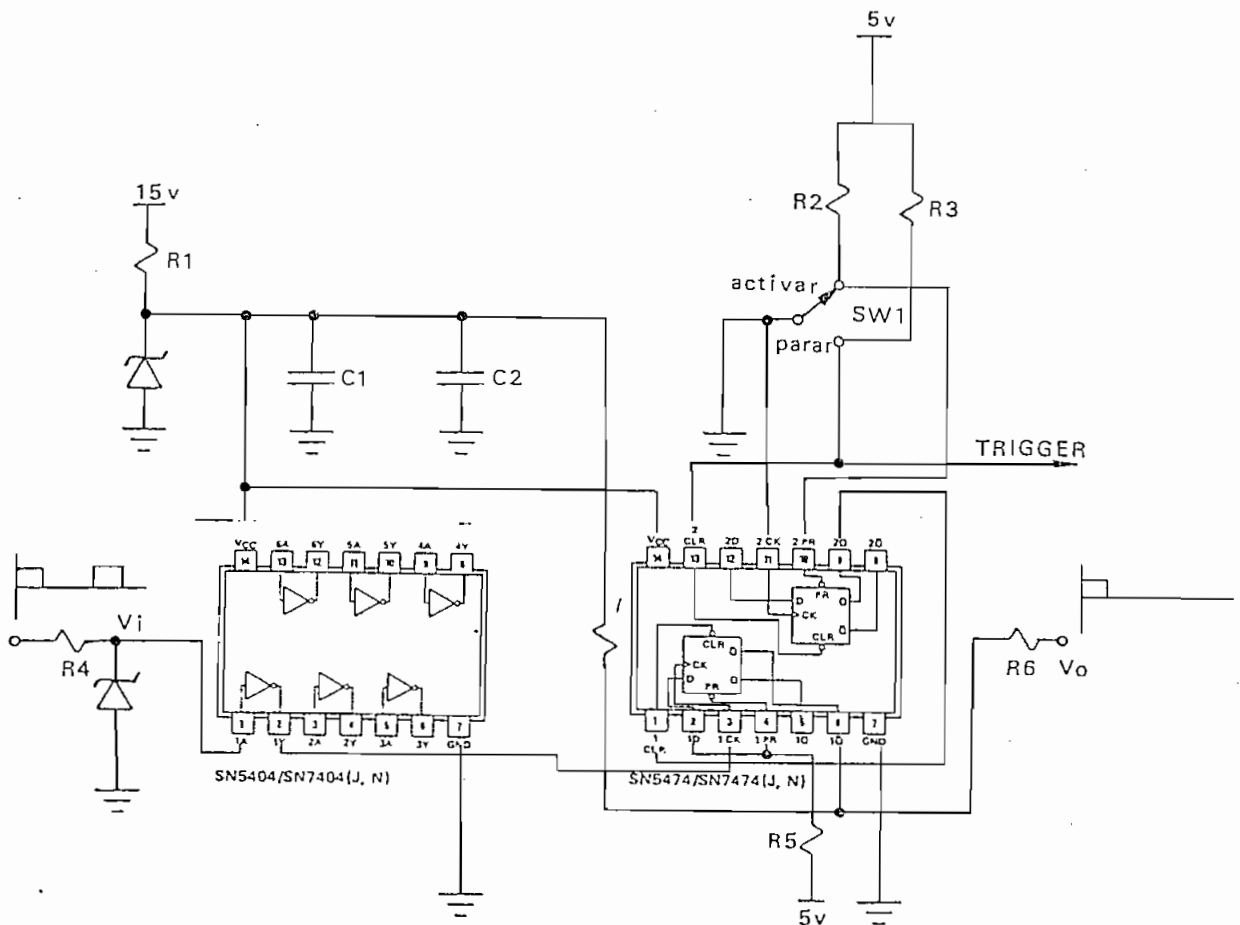
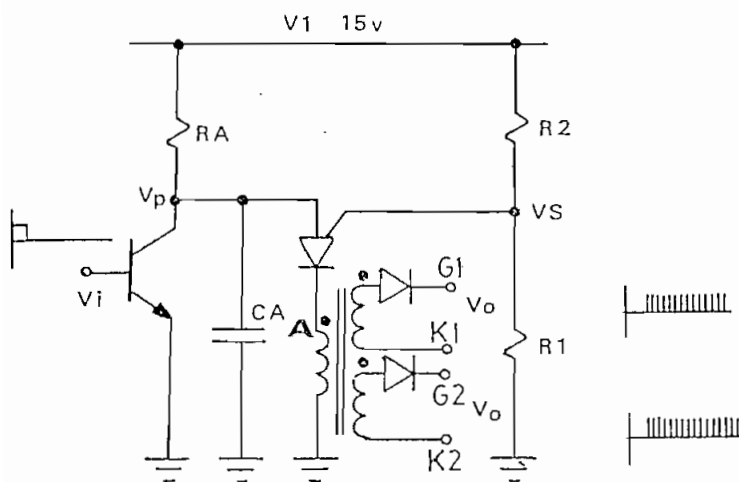


Fig. 2.8. Circuito digital de acoplamiento.

La Fig. 2.8 muestra el sistema digital de acoplamiento con el circuito de disparo, con la finalidad de mantener con el interruptor SW1 el transitorio por un periodo de tiempo mayor al correspondiente a un ciclo en la energización de la línea de transmisión. Los circuitos integrados TTL empleados son el SN7404(N) y el SN7474(N). Para sus características ver la sección 5, y para los valores de R y C ver la Fig. 3.2, SW1 activa y desactiva la línea en el instante determinado por P3.

2.4 DISEÑO DEL CIRCUITO DE DISPARO.

La Fig. 2.9 muestra un oscilador de relajación utilizando el P.U.T. que genera el tren de pulsos, señal de acoplamiento con los tiristores localizados en la línea de transmisión. Ver PROGRAMABLE UNIJUNCTION TRANSISTOR en Características de los elementos, sección 5.



ESPECIFICACIONES

$$V1 = 15 \text{ v.}$$

$$VS = 10 \text{ v.}$$

$$RG = 10 \text{ K}\Omega$$

$$Vv = 1 \text{ v.}$$

De las figs. 4 y 5 de las características de P.U.T. (sección 5) obtenemos:

$$Ip = 0.45 \mu\text{A}, Iv = 100 \mu\text{A}$$

Fig. 2.9. Circuito de disparo que emplea las características del P.U.T.

DISEÑO

1. Cálculo de R1 y R2

Para la aplicación típica (Fig. 10 (a) sección 5) la relación de R1 y R2 debería ser escogida para obtener el deseado η o V_p . La resistencia equivalente teverin R_G es escogida para los requerimientos de I_p e I_v . El valor práctico más alto de R_G es $1\text{ M}\Omega$. Esto producirá una baja I_p e I_v . El valor práctico menor de R_G es 200Ω . Esto producirá una alta I_p e I_v .

Para nuestro cálculo tomamos el valor de $R_G = 10\text{ K}\Omega$.

entonces de la Fig. 2.8

$$V_s = 10\text{ v} = V_1 \frac{R_1}{R_1 + R_2} \quad (1)$$

$$4 \quad R_G = \frac{R_1 R_2}{R_1 + R_2} \quad (2)$$

De ec. (1) y (2) obtenemos :

$$R_1 = 30\text{ K}\Omega, \quad R_2 = 15\text{ K}\Omega$$

2. Cálculo de RA y CA

De las ecuaciones (3) y (4) de las características del P.U.T. ver sección 5

$$\begin{aligned} R_{A\text{MIN}} &= \frac{V_1 - V_v}{I_v} & (3) \\ &= \frac{(15 - 1)\text{ v}}{100\text{ }\mu\text{A}} = 140\text{ K}\Omega \end{aligned}$$

$$R_{A_{MAX}} = \frac{V_1 R_2 - (R_1 + R_2) V_T}{(R_1 + R_2) I_p} \quad (4)$$

tenemos:

$$V_p = V_s + 0.6 \text{ v.}$$

$$V_p = 10.6 \text{ v.}$$

entonces :

$$V_T = V_p - V_s$$

$$V_T = 0.6 \text{ v.}$$

por lo tanto :

$$R_{A_{MAX}} = 10 \text{ M}\Omega$$

El tiempo requerido para un periodo completo (determinado por el capacitor C_A) puede ser determinado de la ecuación (9) de la referencia 5, sección 5 de este trabajo.

$$\frac{1}{f} = T = R_A C_A \ln \frac{R_1 + R_2}{R_2} \quad (5)$$

El circuito de disparo trabajará a una frecuencia :

$$f = 2.500 \text{ Hz} ; \quad T = 0.4 \text{ ms.}$$

y con una resistencia $R_A = 36 \text{ K}\Omega$ con la cual se obtuvo mejores resultados de la ec. (5) tenemos :

$$C_A = 0.070193 \mu\text{F}$$

2.5 CIRCUITO DE ACOPLAMIENTO

La onda generada en el punto **A** (tren de pulsos) del oscilador de relajación, es llevada a través de los transformadores de pulsos TF1, TF2 y

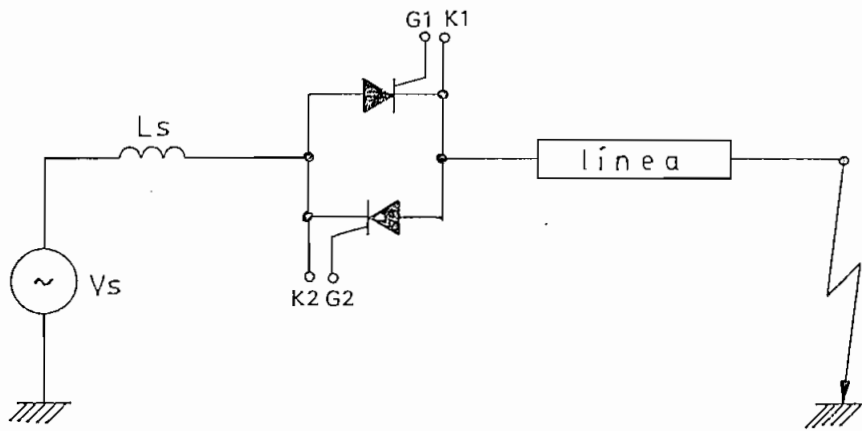


Fig. 2. 10. Localización de los S.C.R. en la línea de transmisión.

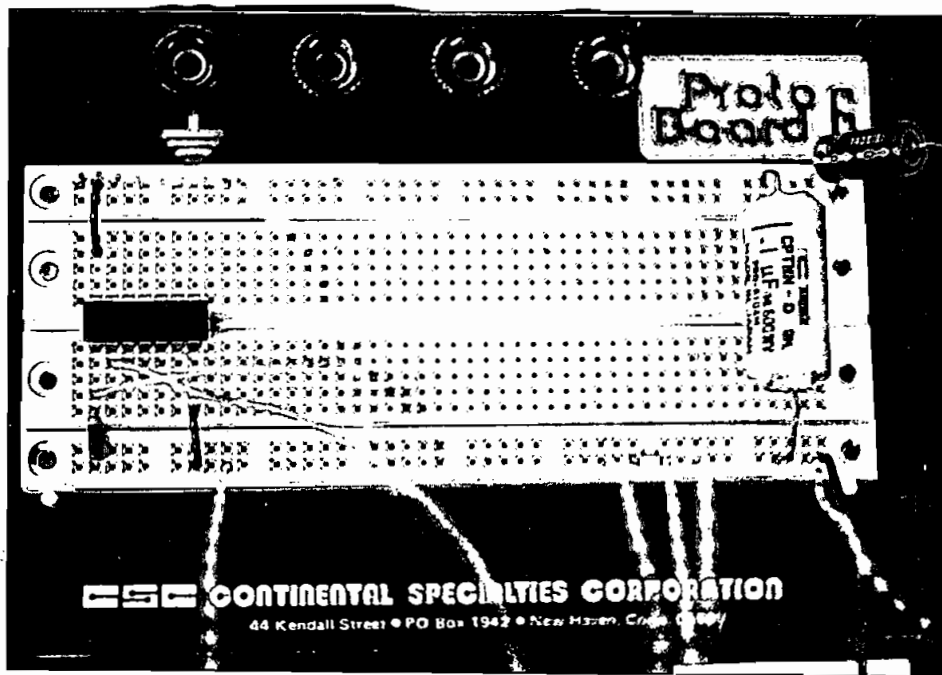
TF3 Fig. 3.2 a las compuertas G y cátodos K de los S.C.R. localizados en las tres fases de la línea. La Fig. 2.10 nos muestra un diagrama para una fase de la línea de transmisión en estudio.

3. CONSTRUCCION Y PRUEBAS

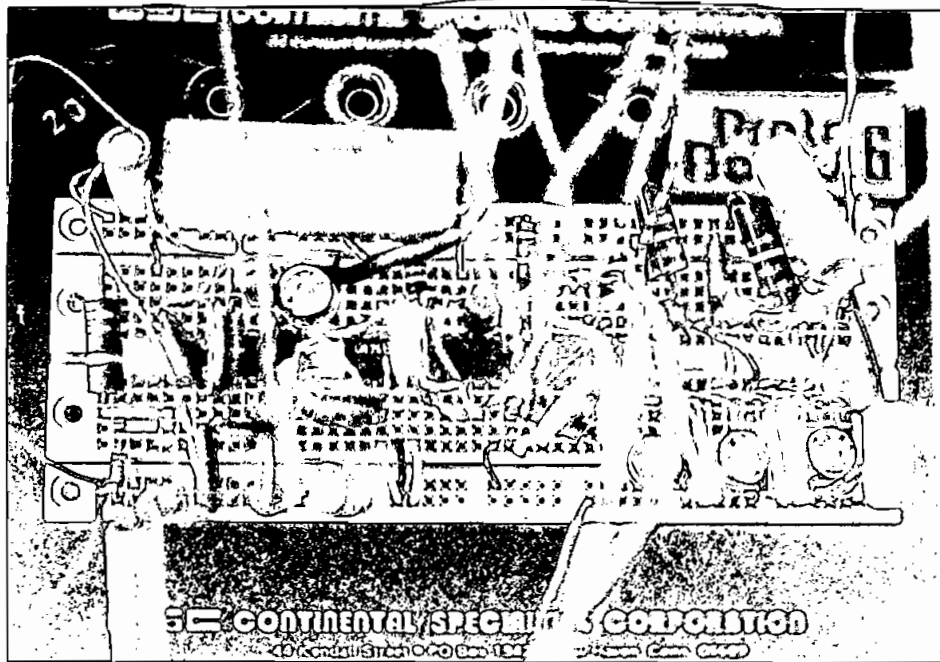
3.1 CONSTRUCCION DEL CIRCUITO ELECTRONICO TRIFASICO PARA EL CIERRE DE LA LINEA CON ANGULO CONTROLADO.

El equipo construido consta de dos PROTO BOARD 6, fotografías a) y b) de la Fig. 3.1 uno principal b) en el cual se encuentran los controles para la calibración y el control del instante del cierre, éste se lo hace de manera visual en la pantalla del osciloscopio de rayos catódicos, superponiendo la onda de referencia con la onda del transformador de pulsos correspondiente, constan también los terminales de fuente de alimentación y de la señal de referencia y otro a) en el que se encuentra uno de los circuitos digitales.

En la Fig. 3.2 se presenta el diagrama completo del circuito de cierre electrónico.



(a)



(b)

Fig. 3.7 Disposición física de los elementos componentes del circuito electrónico para el control de cierre del relé de estado sólido.

En la fotografía de la Fig. 3.3 se puede observar toda la disposición del equipo, el transformador T de entrada que nos da la señal de referencia, los dos PRTO BOARD 6, seguidamente una caja de aluminio donde se encuentran ensamblados los transformadores de pulsos, en la parte inferior está localizado el switch SW1 de activado y desactivado de la línea de transmisión, por último los S.C.R. que se localizan en la línea.

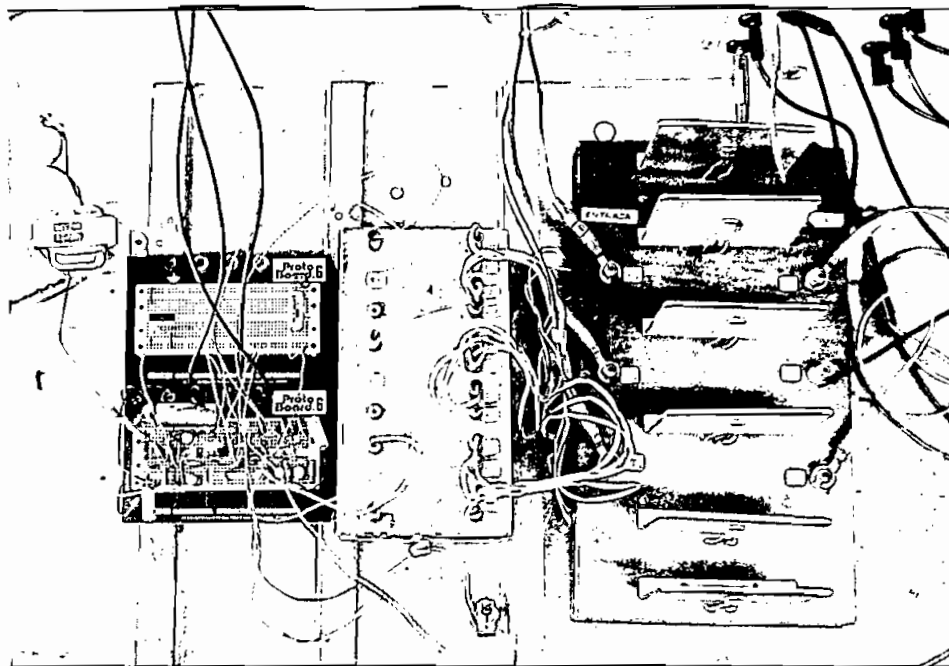


Fig. 3.3. Aspecto físico del circuito electrónico trifásico para el cierre de la línea con ángulo controlado.

3.2 PRUEBAS

Luego de calibrado el equipo electrónico se procedió a realizar algunas pruebas.

Con la disposición de la línea para doble circuito de 200 Km. se energizó la línea se energizó la línea en vacío para obtener los oscilogra-

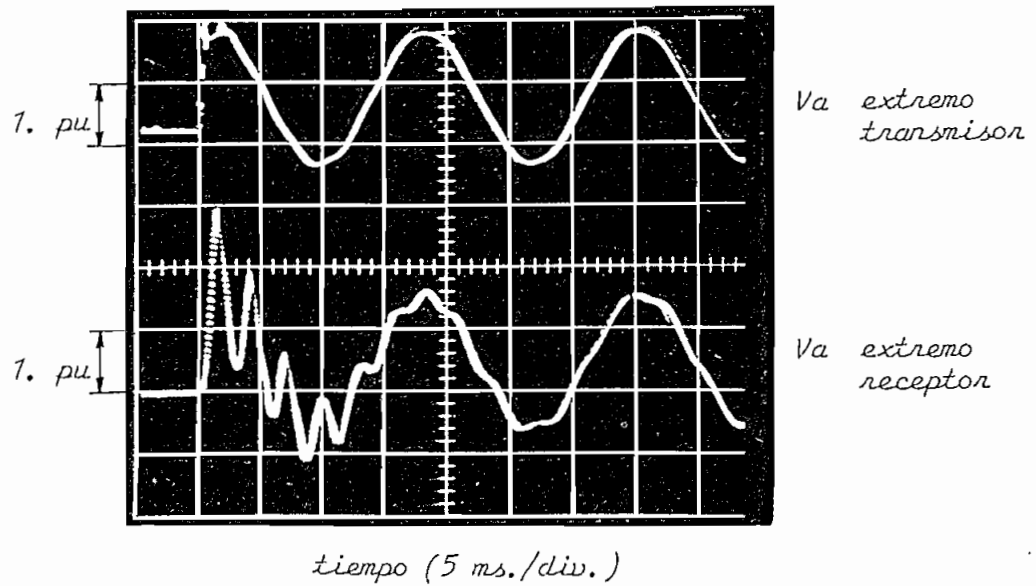


Fig. 3.4. Oscilogramas de los Sobrevoltajes transitorios en la energización de la línea en vacío, a doble circuito de 200 Km. Angulo de cierre para la fase a = 61.2 grados con el interruptor mecánico.

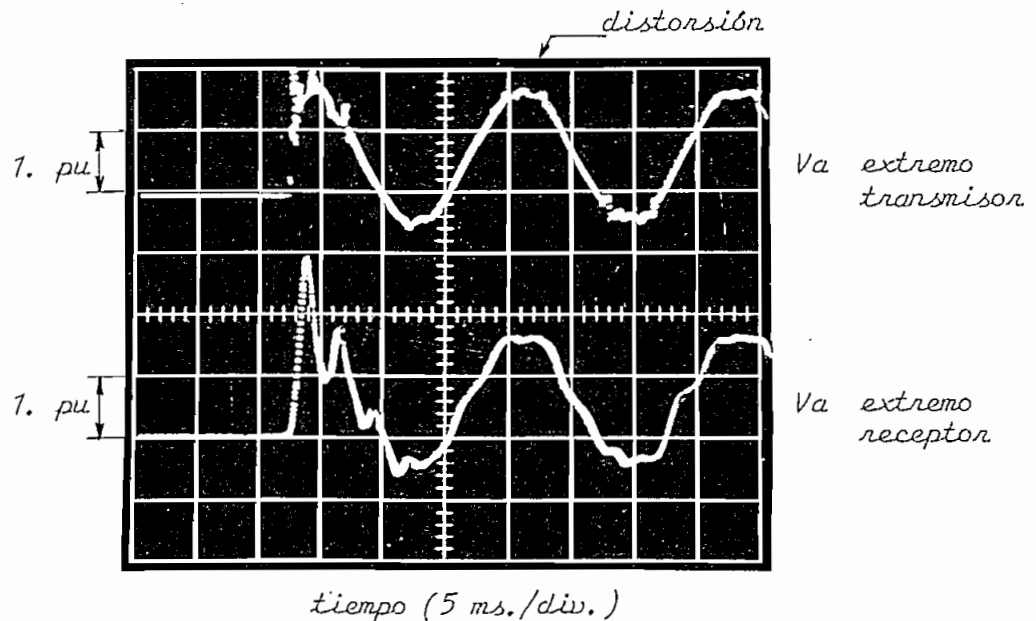


Fig. 3.5. Oscilogramas de los Sobrevoltajes transitorios en la energización de la línea en vacío, a doble circuito de 200 Km. Angulo de cierre para la fase a = 61.2 grados con el interruptor electrónico.

mas de la Fig. 3.4 con el interruptor mecánico de accionamiento manual y de la Fig. 3.5 con el equipo electrónico, en la parte superior de los oscilogramas se muestra el voltaje en el extremo transmisor de la línea y en la parte inferior el voltaje transitorio en el extremo receptor para un mismo ángulo de cierre igual a 61.2 grados.

3.3 LISTA DE ELEMENTOS

N.º	DENOMINACION	TIPO	ESPECIFICACION
6	Resistencia	carbón	10 K Ω , 1/2 watt, 10% (tolerancia)
1	Resistencia	carbón	430 Ω , 1/2 watt, 10%
1	Resistencia	carbón	270 Ω , 1/2 watt, 10%
4	Resistencia	carbón	2.2K Ω , 1/2 watt, 10%
3	Resistencia	carbón	36K Ω , 1/2 watt, 10%
3	Resistencia	carbón	15 K Ω , 1 watt, 5%
3	Resistencia	carbón	30 K Ω , 1/2 watt, 10%
1	Resistencia	carbón	1.1 K Ω , 1 watt, 10%
2	Potenciómetro		100 K Ω
1	Potenciómetro		2.7 K Ω
7	Diodos		1N4151
2	Diodos Zener		1N 4740 Vz= 10v.
2	Diodos Zener		1N 5231 B Vz = 5 v.
1	Condensador	electrolítico	0.22 μ F, 50 v.
1	Condensador	electrolítico	0.1 μ F, 50 v.
1	Condensador	electrolítico	25 μ F, 25 v.
2	Condensador	cerámico	0.01 μ F, 50 v. ERIE 7423
3	Condensador	cerámico	0.01 μ F, 225p
4	Transistores	40408 RCA	

LISTA DE ELEMENTOS

(continuación)

N.º	DENOMINACION	TIPO	ESPECIFICACION
3	Transistor Unijuntura Programable	TM 6402	
4	Amp. Operacionales	µA 741 CP	
1	Transformador		110 V r.m.s. ; 35 V r.m.s.
1	Caja Fusible		
1	Circuito Integrado TTL	S N 7404 (J,N)	
1	Circuito Integrado TTL	S N 7474 (J,N)	
1	switch (SW)	2 vias, 2 posiciones	
1	switch (SW1)	3 vias, 2 posiciones	
3	Transformador(TF1, TF2, TF3)	3 devanados	relación 1:1
1	Fuente de alimentación (± 15 V r.l.c. regulados)		
6	Tiristores (S.C.R.)	IR 122D1	

De los gráficos de las Figs. 3.4 y 3.5 obtenidos en las pruebas se puede analizar el comportamiento del sistema electrónico empleado para el cierre de la línea.

Se puede observar que las ondas obtenidas con el sistema electrónico son similares a las obtenidas con el cierre mecánico, pero no perfectamente iguales. Esto se debe a que el sistema electrónico introduce una distorsión en la onda del extremo transmisor, señalada en la Fig 3.5 , perdiendo de esta manera en el extremo receptor importante información con relación al estudio de los fenómenos transitorios producidos por la energización de la línea de transmisión en vacío.

De estos resultados se concluye que el sistema electrónico no es muy confiable . El buen funcionamiento del sistema depende por su puesto de la aplicación para otros objetivos, obteniéndose de esta manera mejores resultados.

Todos los problemas presentados en cada una de las etapas de diseño y luego de construcción fueron superados, el sistema puede ser mejorado ya que es bastante versátil. Y no siendo el alcance del presente trabajo enfatizar en el funcionamiento y comportamiento de las partes más importantes del sistema , puede ser tema de un trabajo posterior el mismo que será de mucho valor para posteriores investigaciones.

5. *CARACTERISTICAS DE LOS ELEMENTOS UTILIZADOS*

LETTER SYMBOLS, TERMS, AND DEFINITIONS

These symbols, terms, and definitions are in accordance with those currently agreed upon by the JEDEC Council of the Electronic Industries Association (EIA) for use in the USA and by the International Electrotechnical Commission (IEC) for international use. The definitions are grouped into sections applying to voltages, currents, switching characteristics, and classification of circuit complexity.

VOLTAGES

V_{IH} High-level input voltage

An input voltage level within the more positive (less negative) of the two ranges of values used to represent the binary variables. A minimum value is specified which is the least-positive (most-negative) value of high-level input voltage for which operation of the logic element within specification limits is guaranteed.

V_{IL} Low-level input voltage

An input voltage level within the less positive (more negative) of the two ranges of values used to represent the binary variables. A maximum value is specified which is the most-positive (least-negative) value of low-level input voltage for which operation of the logic element within specification limits is guaranteed.

V_{T+} Positive-going threshold voltage

The voltage level at a transition-operated input that causes operation of the logic element according to specification as the input voltage rises from a level below the negative-going threshold voltage, V_{T-} .

V_{T-} Negative-going threshold voltage

The voltage level at a transition-operated input that causes operation of the logic element according to specification as the input voltage falls from a level above the positive-going threshold voltage, V_{T+} .

V_{OH} High-level output voltage

The voltage at an output terminal for a specified output current I_{OH} with input conditions applied that according to the product specification will establish a high level at the output.

V_{OL} Low-level output voltage

The voltage at an output terminal for a specified output current I_{OL} with input conditions applied that according to the product specification will establish a low level at the output.

$V_{O(on)}$ On-state output voltage

The voltage at an output terminal for a specified output current with input conditions applied that according to the product specification will cause the output switching element to be in the on state.

Note: This characteristic is usually specified only for outputs not having internal pull-up elements.

$V_{O(off)}$ Off-state output voltage

The voltage at an output terminal for a specified output current with input conditions applied that according to the product specification will cause the output switching element to be in the off state.

Note: This characteristic is usually specified only for outputs not having internal pull-up elements.

CURRENT

I_{IH} High-level input current

The current flowing into* an input when a specified high-level voltage is applied to that input.

I_{IL} Low-level input current

The current flowing into* an input when a specified low-level voltage is applied to that input.

I_{OH} High-level output current

The current flowing into* the output with a specified high-level output voltage V_{OH} applied.

Note: This parameter is usually specified for open-collector outputs intended to drive other logic circuits.

*Current flowing out of a terminal is a negative value.

CURRENTS (continued)

$I_{O(off)}$ Off-state output current

The current flowing into* an output with a specified output voltage applied and input conditions applied that according to the product specification will cause the output switching element to be in the off state.

Note: This parameter is usually specified for open-collector outputs intended to drive devices other than logic circuits or for three-state outputs.

I_{OS} Short-circuit output current

The current flowing into* an output when that output is short-circuited to ground (or other specified potential) with input conditions applied to establish the output logic level farthest from ground potential (or other specified potential).

I_{OCH} Supply current, output(s) high

The current flowing into* the V_{CC} supply terminal of a circuit when the reference output(s) is (are) at a high-level voltage.

I_{OCL} Supply current, output(s) low

The current flowing into* the V_{CC} supply terminal of a circuit when the reference output(s) is (are) at a low-level voltage.

DYNAMIC CHARACTERISTICS

f_{max} Maximum clock frequency

The highest rate at which the clock input of a bistable circuit can be driven through its required sequence while maintaining stable transitions of logic level at the output with input conditions established that should cause a change of output state with each clock pulse.

t_{HZ} Output disable time (of a three-state output) from high level

The time between the specified reference points on the input and output voltage waveforms with the three-state output changing from the defined high level to a high-impedance (off) state.

t_{LZ} Output disable time (of a three-state output) from low level

The time between the specified reference points on the input and output voltage waveforms with the three-state output changing from the defined low level to a high-impedance (off) state.

t_{PLH} Propagation delay time, low-to-high-level output

The time between the specified reference points on the input and output voltage waveforms with the output changing from the defined low level to the defined high level.

t_{PHL} Propagation delay time, high-to-low-level output

The time between the specified reference points on the input and output voltage waveforms with the output changing from the defined high level to the defined low level.

t_{TLH} Transition time, low-to-high-level output

The time between a specified low-level voltage and a specified high-level voltage on a waveform that is changing from the defined low level to the defined high level.

t_{THL} Transition time, high-to-low-level output

The time between a specified high-level voltage and a specified low-level voltage on a waveform that is changing from the defined high level to the defined low level.

t_w Average pulse width

The time between 50-percent-amplitude points (or other specified reference points) on the leading and trailing edges of a pulse.

t_{hold} Hold time

The time interval for which a signal or pulse is retained at a specified input terminal after an active transition occurs at another specified input terminal.

* Current flowing out of a terminal is a negative value.

DYNAMIC CHARACTERISTICS (continued)

t_{release} Release time

The time interval between the release from a specified input terminal of data intended to be recognized and the occurrence of an active transition at another specified input terminal.

Note: When specified, the interval designated "release time" falls within the setup interval and constitutes, in effect, a negative hold time.

t_{setup} Setup time

The time interval for which a signal is applied and maintained at a specified input terminal before an active transition occurs at another specified input terminal.

t_{ZH} Output enable time (of a three-state output) to high level

The time between the specified reference points on the input and output voltage waveforms with the three-state output changing from a high-impedance (off) state to the defined high level.

t_{ZL} Output enable time (of a three-state output) to low level

The time between the specified reference points on the input and output voltage waveforms with the three-state output changing from a high-impedance (off) state to the defined low level.

CLASSIFICATION OF CIRCUIT COMPLEXITY

Gate equivalent circuit

A basic unit-of-measure of relative digital-circuit complexity. The number of gate equivalent circuits is that number of individual logic gates that would have to be interconnected to perform the same function.

LSI: Large-scale integration

A concept whereby a complete major subsystem or system function is fabricated as a single microcircuit. In this context a major subsystem or system, whether logical or linear, is considered to be one that contains 100 or more equivalent gates or circuitry of similar complexity.

MSI: Medium-scale integration

A concept whereby a complete subsystem or system function is fabricated as a single microcircuit. The subsystem or system is smaller than for LSI, but whether digital or linear, is considered to be one that contains 12 or more equivalent gates or circuitry of similar complexity.

SSI: Small-scale integration

Integrated circuits of less complexity than medium-scale integration (MSI).

June
June
Spec

54/74 FAMILIES OF COMPATIBLE TTL CIRCUITS

SSI GATES: ... LOGIC AND PIN ASSIGNMENTS (TOP VIEWS)

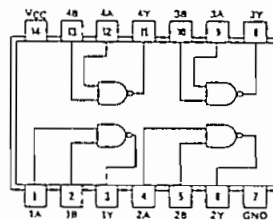
03

QUADRUPLE 2-INPUT
POSITIVE-NAND GATES
WITH OPEN-COLLECTOR OUTPUTS

positive logic:

$$Y = \overline{AB}$$

See page 88



SN5403/SN7403(J, N)
SN54L03/SN74L03(J, N)
SN54LS03/SN74LS03(J, N, W)
SN54S03/SN74S03(J, N, W)

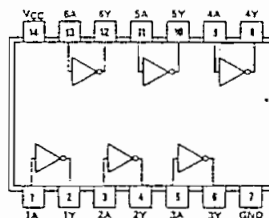
04

HEX INVERTERS

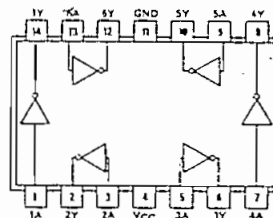
positive logic:

$$Y = \overline{A}$$

See page 86



SN5404/SN7404(J, N)
SN54H04/SN74H04(J, N)
SN54L04/SN74L04(J, N)
SN54LS04/SN74LS04(J, N, W)
SN54S04/SN74S04(J, N, W)



SN5404/SN7404(W)
SN54H04/SN74H04(W)
SN54L04/SN74L04(T)

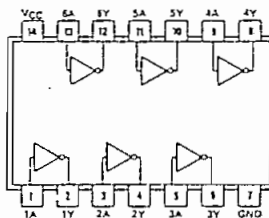
05

HEX INVERTERS
WITH OPEN-COLLECTOR OUTPUTS

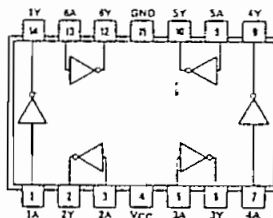
positive logic:

$$Y = \overline{A}$$

See page 88



SN5405/SN7405(J, N)
SN54H05/SN74H05(J, N)
SN54LS05/SN74LS05(J, N, W)
SN54S05/SN74S05(J, N, W)



SN5405/SN7405(W)
SN54H05/SN74H05(W)

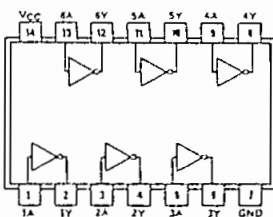
06

HEX INVERTER BUFFERS/DRIVERS
WITH OPEN-COLLECTOR
HIGH-VOLTAGE OUTPUTS

positive logic:

$$Y = \overline{A}$$

See page 106



SN5406/SN7406(J, N, W)

54/74 FAMILIES OF COMPATIBLE TTL CIRCUITS

FLIP-FLOPS ... LOGIC AND PIN ASSIGNMENTS (TOP VIEWS)

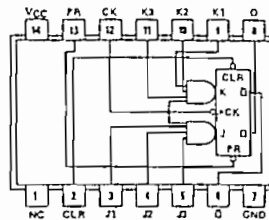
72

AND-GATED J-K MASTER-SLAVE FLIP-FLOPS WITH PRESET AND CLEAR

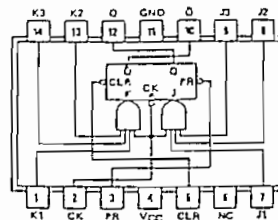
FUNCTION TABLE						
INPUTS			OUTPUTS			
PRESET	CLEAR	CLOCK	J	K	Q	\bar{Q}
L	H	X	X	X	H	L
H	L	X	X	X	L	H
L	L	X	X	X	H*	H*
H	H	\square	L	L	Q_0	\bar{Q}_0
H	H	\square	H	L	H	L
H	H	\square	L	H	L	H
H	H	\square	H	H	TOGGLE	TOGGLE

positive logic: J = J1-J2-J3; K1-K2-K3

See pages 120, 124, and 128



SN5472/SN7472(J, N)
SN54H72/SN74H72(J, N)
SN54L72/SN74L72(J, N)



SN5472/SN7472(W)
SN54H72/SN74H72(W)
SN54L72/SN74L72(T)

NC—No internal connection

73

DUAL J-K FLIP-FLOPS WITH CLEAR

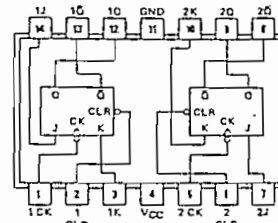
'73, 'H73, 'L73
FUNCTION TABLE

FUNCTION TABLE					
INPUTS			OUTPUTS		
CLEAR	CLOCK	J	K	Q	\bar{Q}
L	X	X	X	L	H
H	\square	L	L	Q_0	\bar{Q}_0
H	\square	H	L	H	L
H	\square	L	H	L	H
H	\square	H	H	TOGGLE	TOGGLE

See pages 120, 124, 128, and 130

'LS73
FUNCTION TABLE

FUNCTION TABLE					
INPUTS			OUTPUTS		
CLEAR	CLOCK	J	K	Q	\bar{Q}
L	X	X	X	L	H
H	\square	L	L	Q_0	\bar{Q}_0
H	\square	H	L	H	L
H	\square	L	H	L	H
H	\square	H	H	TOGGLE	TOGGLE
H	H	X	X	Q_0	\bar{Q}_0



SN5473/SN7473(J, N, W)
SN54H73/SN74H73(J, N, W)
SN54L73/SN74L73(J, N, T)
SN54LS73/SN74LS73(J, N, W)

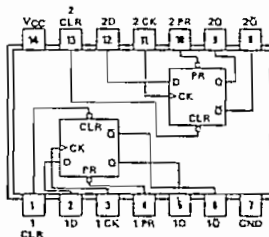
74

DUAL D-TYPE POSITIVE-EDGE-TRIGGERED FLIP-FLOPS WITH PRESET AND CLEAR

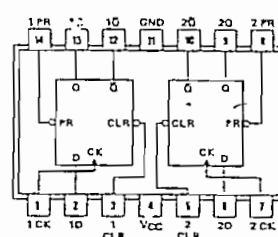
FUNCTION TABLE

FUNCTION TABLE					
INPUTS			OUTPUTS		
PRESET	CLEAR	CLOCK	D	Q	\bar{Q}
L	H	X	X	H	L
H	L	X	X	L	H
L	L	X	X	H*	H*
H	H	\uparrow	H	H	L
H	H	\uparrow	L	L	H
H	H	\uparrow	X	Q_0	\bar{Q}_0

See pages 120, 124, 128, 130, and 132



SN5474/SN7474(J, N)
SN54H74/SN74H74(J, N)
SN54L74/SN74L74(J, N)
SN54LS74/SN74LS74(J, N, W)
SN54S74/SN74S74(J, N, W)



SN5474/SN7474(W)
SN54H74/SN74H74(W)
SN54L74/SN74L74(T)

H = high level (steady state), L = low level (steady state), X = irrelevant
 \square = high-level pulse; data inputs should be held constant while clock is high; data is transferred to output on the falling edge of the pulse.
 \uparrow = transition from low to high level, \downarrow = transition from high to low level
 Q_0 = the level of Q before the indicated input conditions were established.
 TOGGLE: Each output changes to the complement of its previous level on each active transition (pulse) of the clock.
 *This configuration is nonstable; that is, it will not persist when preset and clear inputs return to their inactive (high) level.

LATCHES . . . LOGIC AND PIN ASSIGNMENTS (TOP VIEW)

279

QUADRUPLE \bar{S} - \bar{R} LATCHES

FUNCTION TABLE

INPUTS		OUTPUT
\bar{S}	\bar{R}	Q
H	H	Q_0
L	H	H
H	L	L
L	L	H^*

H = high level

L = low level

Q_0 = the level of Q before the indicated input conditions were established.

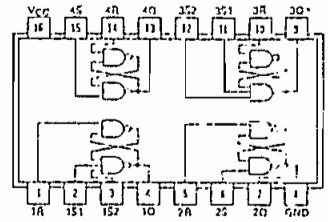
*This output level is pseudo stable; that is, it may not persist when the

\bar{S} and \bar{R} inputs return to their inactive (high) level.

†For latches with double \bar{S} inputs:

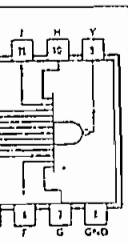
H → both \bar{S} inputs high

L → one or both \bar{S} inputs low

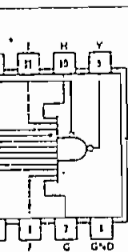


SN54279/SN74279(J, N, W)

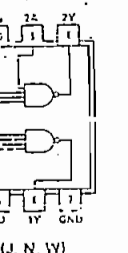
See page 141



(J, N, W)

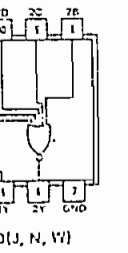


(J, N, W)



(J, N, W)

ection



(J, N, W)

1272 1772

POSITIVE-NAND GATES AND INVERTERS WITH TOTEM-POLE OUTPUTS

recommended operating conditions

PARAMETER	TEST CONDITIONS ¹	64 FAMILY		SERIES 64H		SERIES 64L		SERIES 64LS		SERIES 64S		UNIT
		SERIES 64	SERIES 74	SERIES 64H	SERIES 74H	SERIES 64L	SERIES 74L	SERIES 64LS	SERIES 74LS	SERIES 64S	SERIES 74S	
Supply voltage, V _{CC}		'00, '04, '10, '20, '30		'H00, 'H04, 'H10, 'H20, 'H30		'L00, 'L04, 'L10, 'L20, 'L30		'LS00, 'LS04, 'LS10, 'LS20, 'LS30		'S00, 'S04, 'S10, 'S20, 'S30, 'S133		
		MIN NOM MAX	MIN NOM MAX	MIN NOM MAX	MIN NOM MAX	MIN NOM MAX	MIN NOM MAX	MIN NOM MAX	MIN NOM MAX	MIN NOM MAX		
High-level output current, I _{OH}		4.5 5 5.5	4.5 5 5.5	4.5 5 5.5	4.5 5 5.5	4.5 5 5.5	4.5 5 5.5	4.5 5 5.5	4.5 5 5.5	4.5 5 5.5		V
Low-level output current, I _{OL}		4.75 5 5.25	4.75 5 5.25	4.75 5 5.25	4.75 5 5.25	4.75 5 5.25	4.75 5 5.25	4.75 5 5.25	4.75 5 5.25	4.75 5 5.25		V
Operating free-air temperature, T _A		-400	-400	-500	-500	-100	-100	-400	-400	-1000		μA
		16	16	20	20	2	2	4	4	20		mA
		16	16	125	125	-55	-55	125	125	-65		°C
		0	70	0	70	0	70	0	70	0		70

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER	TEST CONDITIONS ¹	64 FAMILY		SERIES 64H		SERIES 64L		SERIES 64LS		SERIES 64S		UNIT
		SERIES 64	SERIES 74	SERIES 64H	SERIES 74H	SERIES 64L	SERIES 74L	SERIES 64LS	SERIES 74LS	SERIES 64S	SERIES 74S	
V _{IH} High-level input voltage	1, 2			0.8	0.8	0.7	0.7	0.7	0.7	0.8		V
V _{IL} Low-level input voltage	1, 2			0.8	0.8	0.7	0.7	0.8	0.8	0.8		V
V _I Input clamp voltage	3			-1.5	-1.5			-1.5	-1.5	-1.2		V
V _{OH} High-level output voltage	1	V _{CC} - MIN, V _{IL} = V _{IL} max		2.4 3.4	2.4 3.5	2.4 3.3	2.5 3.4	2.5 3.4	2.5 3.4	2.5 3.4		V
V _{OL} Low-level output voltage	2	V _{CC} - MIN, V _{IH} = 2 V, I _{OL} - MAX		2.4 3.4	2.4 3.5	2.4 3.2	2.7 3.4	2.7 3.4	2.7 3.4	2.7 3.4		V
I _I Input current at maximum input voltage	4	V _{CC} - MAX, V _I = 6.5 V		0.2 0.4	0.2 0.4	0.15 0.3	0.25 0.4	0.25 0.4	0.25 0.4	0.5		V
I _{IH} High-level input current	4	V _{CC} - MAX		1	1	0.1	0.1	0.1	0.1	1		mA
I _{IL} Low-level input current	5	V _{CC} - MAX		40	50	10	10	20	20	50		μA
I _{OS} Short-circuit output current*	6	V _{CC} - MAX		V _{IH} = 2.4 V V _{IL} = 2.7 V								mA
I _{CC} Supply current	7	V _{CC} - MAX		V _{IH} = 0.3 V V _{IL} = 0.4 V V _I = 0.5 V								mA

¹ For conditions shown at MIN or MAX, use the appropriate value specified under recommended operating conditions.

² All typical values are at V_{CC} = 5 V, T_A = 25°C.

³ I_I = -12 mA for SN54/SN74*, -8 mA for SN54H/SN74H*, and -18 mA for SN64LS/SN74LS* and SN64S/SN74S*.

⁴ Not more than one output should be shorted at a time, and for SN64H/SN74H* and SN64S/SN74S*, duration of short-circuit should not exceed 1 second.

⁵ The input clamp voltage specification is effective for Series 64/74 and 64H/74H parts date-coded 7032 or higher.

See table on next page

	70			'72, '73, '76, '107			74			109			'110			'111			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	MIN	NOM	MAX	MIN	NOM	MAX	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V _{CC}	Series 54			Series 54			Series 54			Series 54			Series 54			Series 54			V
	4.5	5	5.5	4.5	5	5.5	4.5	5	5.5	4.5	5	5.5	4.5	5	5.5	4.5	5	5.5	
	Series 74			Series 74			Series 74			Series 74			Series 74			Series 74			V
	4.75	5	5.25	4.75	5	5.25	4.75	5	5.25	4.75	5	5.25	4.75	5	5.25	4.75	5	5.25	
High-level output current, I _{OH}	-1(X)			-1(X)			-400			-800			-8(X)			-8(X)			μA
Low-level output current, I _{OL}	16			16			16			16			16			16			mA
Pulse width, t _w	Clock high	20	20	30	30	20	25	25											ns
	Clock low	30	47	37	37	20	25	25											
	Preset or clear low	25	25	30	30	20	25	25											
		20†	0†	20†	10†	20†	0†	20†											
Input setup time, t _{setup}	5†	0†	5†	6†	5†	30†													ns
Input hold time, t _{hold}	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	ns
Operating free-air temperature, T _A	Series 54			Series 54			Series 54			Series 54			Series 54			Series 54			°C
	-55	125	-55	-55	125	-55	125	-55	125	-55	125	-55	125	-55	125	-55	125	-55	
† The arrow indicates the edge of the clock pulse used for reference: ↑ for the rising edge, ↓ for the falling edge.																			

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER	TEST CONDITIONS†	70			'72, '73, '76, '107			74			'109			'110			'111			UNIT		
		MIN	TYP‡	MAX	MIN	TYP‡	MAX	MIN	TYP‡	MAX	MIN	TYP‡	MAX	MIN	TYP‡	MAX	MIN	TYP‡	MAX			
V _{IH}	High-level input voltage	2		2	2		2	2		2	2		2	2		2	2		V			
V _{IL}	Low-level input voltage		0.8			0.8			0.8			0.8			0.8			0.8	V			
V _I	Input clamp voltage	V _{CC} - MIN, I _I = -12 mA																				
			-1.5			-1.5			-1.5			-1.5			-1.5			-1.5	V			
V _{OH}	High-level output voltage	V _{CC} - MIN, V _{IH} = 2 V, V _{IL} = 0.8 V, I _{OH} = MAX																				
		2.4	3.4	2.4	3.4	2.4	3.4	2.4	3.4	2.4	3.4	2.4	3.4	2.4	3.4	2.4	3.4	2.4	V			
V _{OL}	Low-level output voltage	V _{CC} - MIN, V _{IH} = 2 V, V _{IL} = 0.8 V, I _{OL} = 16 mA																				
		0.2	0.4	0.2	0.4	0.2	0.4	0.2	0.4	0.2	0.4	0.2	0.4	0.2	0.4	0.2	0.4	0.2	V			
I _I	Input current at maximum input voltage	V _{CC} - MAX, V _I = 5.5 V																				
		1		1	1		1	1		1	1		1	1		1	1	1	mA			
I _{IH}	High-level input current	D, J, K, or R	Clear	V _{CC} - MAX, V _I = 2.4 V																		
				Preset	40	80	40	80	40	80	40	80	40	80	40	80	40	80	40	80	μA	
				Preset	80	80	80	80	80	80	80	80	80	80	80	80	80	80	80	80	80	
				Clock	40	80	40	80	40	80	40	80	40	80	40	80	40	80	40	80	120	
I _{IL}	Low-level input current	D, J, K, or R	Clear	V _{CC} - MAX, V _I = 0.4 V																		
				Preset	-1.6	-3.2	-1.6	-3.2	-1.6	-3.2	-1.6	-3.2	-1.6	-3.2	-1.6	-3.2	-1.6	-3.2	-1.6	-3.2	mA	
				Preset	-3.2	-3.2	-3.2	-3.2	-3.2	-3.2	-3.2	-3.2	-3.2	-3.2	-3.2	-3.2	-3.2	-3.2	-3.2	-3.2	-3.2	
				Clock	-1.6	-3.2	-1.6	-3.2	-1.6	-3.2	-1.6	-3.2	-1.6	-3.2	-1.6	-3.2	-1.6	-3.2	-1.6	-3.2	-1.6	
I _{OS}	Short-circuit output current*	V _{CC} = MAX																				
		-20	-57	-20	-57	-20	-57	-20	-57	-20	-57	-20	-57	-20	-57	-20	-57	-20	-57	mA		
I _{CC}	Supply current (Average per flip-flop)	V _{CC} = MAX, See Note 1																				
		13	26	10	20	6.5	15	9	15	20	34	14	20.5						mA			

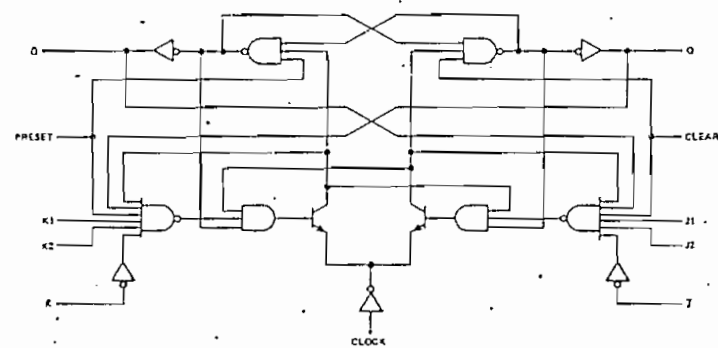
† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.
 ‡ All typical values are at V_{CC} = 5 V, T_A = 25°C.
 * Not more than one output should be shorted at a time.
 NOTE 1: With all outputs open, I_{CC1} is measured with the Q and Q̄ outputs high in turn. At the time of measurement, the clock input is at 4.5 V for the '70, '110, and '111; and is grounded for all the others.
 * The input clamp voltage specification is effective for Series 54/74 parts date-coded 7332 or higher.

switching characteristics, V_{CC} = 5 V, T_A = 25°C

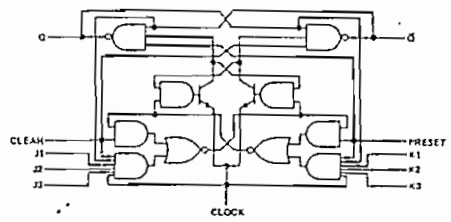
PARAMETER†	FROM (INPUT)	TO (OUTPUT)	TEST CONDITIONS	70			'72, '73, '76, '107			74			'109			'110			'111			UNIT	
				MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX		
f _{max}			C _L = 15 pF, R _L = 400 Ω, See Note 2	20	35	15	20	15	25	25	33	20	25	20	25	20	25	20	25	20	25	ns	
t _{PLH}	J, K, or R	Q		50	16	25	40	25	40	25	35	18	25	12	23	18	25	12	23	18	25	ns	
t _{PHL}	as applicable	Q̄		50	25	40	40	40	40	40	35	18	25	18	25	18	25	18	25	18	25	ns	
t _{PLH}	Clear	Q		50	16	25	40	25	40	25	35	18	25	12	23	18	25	12	23	18	25	ns	
t _{PHL}	as applicable	Q̄		50	25	40	40	40	40	40	35	18	25	18	25	18	25	18	25	18	25	ns	
t _{PLZ}	Clock	Q or Q̄		10	21	50	10	16	25	10	11	15	4	10	16	10	20	30	6	12	17	17	ns
t _{PHL}				10	18	50	10	25	40	10	21	40	9	18	28	6	13	20	10	20	30	30	

† f_{max} = maximum clock frequency; t_{PLH} = propagation delay time, low-to-high-level output; t_{PHL} = propagation delay time, high-to-low-level output.
 NOTE 2: Load circuit and voltage waveforms are shown on page 148.

functional block diagram:



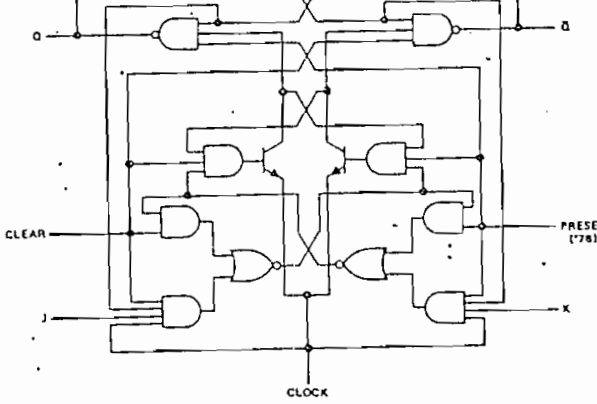
70-GATED J-K WITH CLEAR AND PRESET



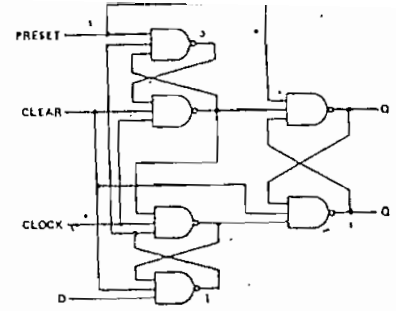
72-GATED J-K WITH CLEAR AND PRESET

See following pages for:
 73-DUAL J-K WITH CLEAR
 74-DUAL D WITH CLEAR AND PRESET
 76-DUAL J-K WITH CLEAR AND PRESET
 109-DUAL J-K WITH CLEAR AND PRESET
 110-GATED J-K WITH CLEAR AND PRESET
 111-DUAL J-K WITH CLEAR AND PRESET

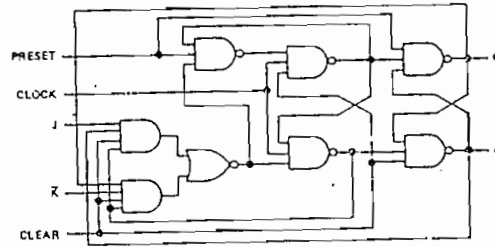
TEXAS INSTRUMENTS
INCORPORATED
POST OFFICE BOX 5012 • DALLAS, TEXAS 75212



73-DUAL J-K WITH CLEAR
76-DUAL J-K WITH CLEAR AND PRESET
107-DUAL J-K WITH CLEAR



74-DUAL D WITH CLEAR AND PRESET

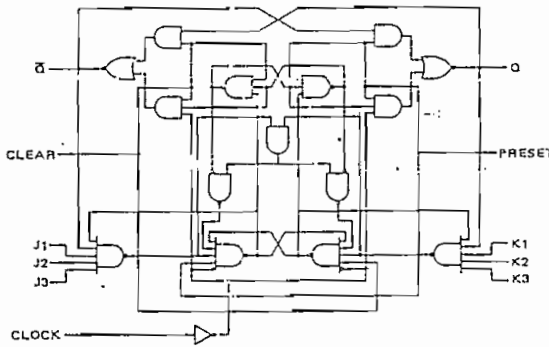


109-DUAL J-K WITH CLEAR AND PRESET

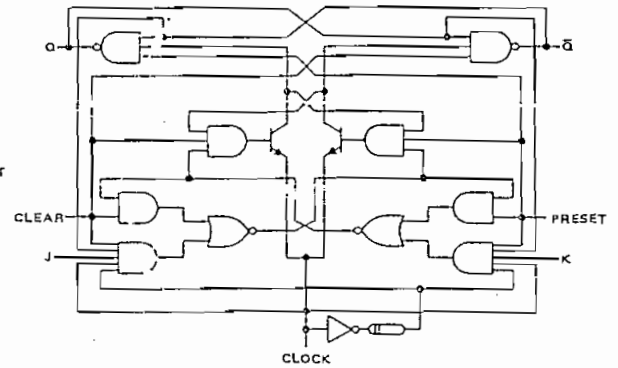
1211

1212

functional block diagrams (continued)



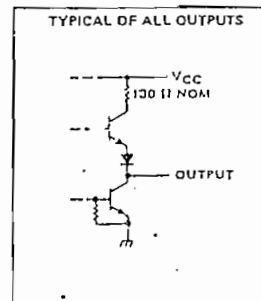
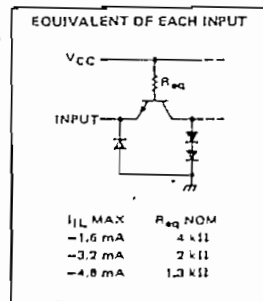
110-GATED J-K WITH CLEAR AND PRESET



111-DUAL J-K WITH CLEAR AND PRESET

TEXAS INSTRUMENTS
INCORPORATED
POST OFFICE BOX 5012 • DALLAS, TEXAS 75212

schematics of inputs and outputs



TIMING COMPONENT CONNECTIONS WHEN $C_{ext} > 1000$ pF AND CLEAR IS USED

TIMING COMPONENT CONNECTIONS WHEN $C_{ext} < 1000$ pF

FIGURE D

FIGURE E

recommended operating conditions

	SN54279		SN74279		UNIT
	MIN	NOM MAX	MIN	NOM MAX	
Supply voltage, V_{CC}	4.5	5	4.75	5	V
High-level output current, I_{OH}		-800		-800	μ A
Low-level output current, I_{OL}		16		16	mA
Operating free-air temperature, T_A	-55	125	0	70	$^{\circ}$ C

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER	TEST CONDITIONS†	MIN	TYP‡	MAX	UNIT	
V_{IH} High-level input voltage		2			V	
V_{IL} Low-level input voltage			0.8		V	
V_I Input clamp voltage	$V_{CC} = \text{MAX}, I_I = -12$ mA		-1.5		V	
V_{OH} High-level output voltage	$V_{CC} = \text{MIN}, V_{IH} = 2$ V, $V_{IL} = 0.8$ V, $I_{OH} = -800$ μ A	2.4	3.4		V	
V_{OL} Low-level output voltage	$V_{CC} = \text{MIN}, V_{IH} = 2$ V, $V_{IL} = 0.8$ V, $I_{OL} = 16$ mA		0.2	0.4	V	
I_I Input current at inhibitions input voltage	$V_{CC} = \text{MAX}, V_I = 5.5$ V		1		mA	
I_{IH} High-level input current	$V_{CC} = \text{MAX}, V_I = 2.4$ V		40		μ A	
I_{IL} Low-level input current	$V_{CC} = \text{MAX}, V_I = 0.4$ V		-1.8		mA	
I_{OS} Short-circuit output current§	$V_{CC} = \text{MAX}$	-18	-55		mA	
I_{CC} Supply current	$V_{CC} = \text{MAX}$, See Note 1	-18	-57	18	30	mA

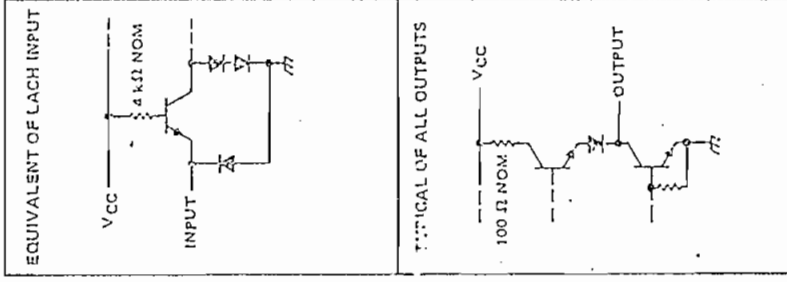
† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.
 ‡ All typical values are at $V_{CC} = 5$ V, $T_A = 25^{\circ}$ C.
 § Not more than one output should be shorted at a time.
 NOTE 1: I_{CC} is measured with all R inputs grounded, all S inputs at 4.5 V, and all outputs open.

switching characteristics, $V_{CC} = 5$ V, $T_A = 25^{\circ}$ C

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT
t_{PLH} Propagation delay time, low-to-high-level output from S input	$C_L = 15$ pF,		12	22	ns
t_{PHL} Propagation delay time, high-to-low-level output from S input	$R_L = 400$ Ω ,		9	15	ns
t_{PHL} Propagation delay time, high-to-low-level output from J input	See Note 2		15	27	ns

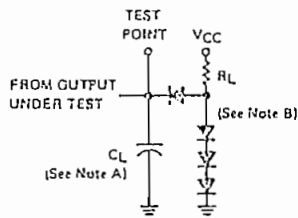
NOTE 2: Load circuit and voltage waveforms are shown on page 148

schematics of inputs and outputs

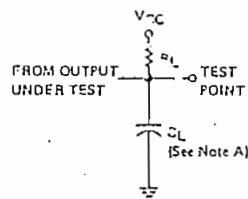


SERIES 54/74, 54H/74H, 54S/74S, AND SPECIFIED[†] SERIES 54L/74L DEVICES

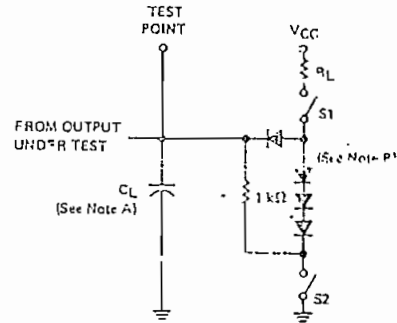
PARAMETER MEASUREMENT INFORMATION



LOAD CIRCUIT FOR BI-STATE TOTEM-POLE OUTPUTS

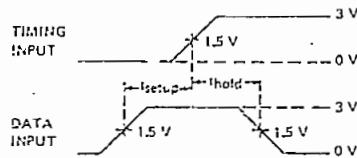


LOAD CIRCUIT FOR OPEN-COLLECTOR OUTPUTS

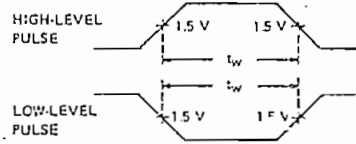


LOAD CIRCUIT FOR THREE-STATE OUTPUTS

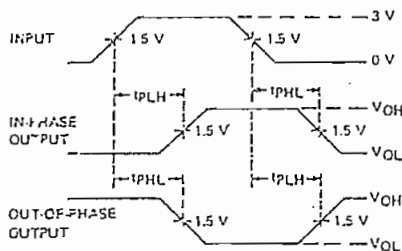
NOTES: A. C_L includes probe and jig capacitance.
B. All diodes are 1N916 or 1N3064.



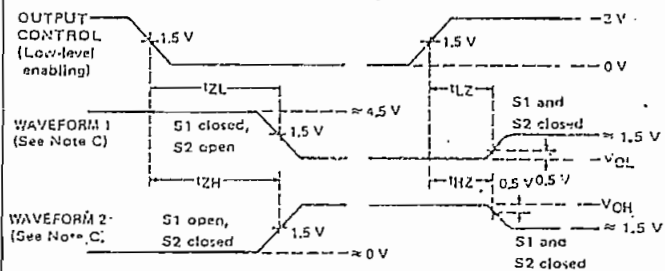
VOLTAGE WAVEFORMS SETUP AND HOLD TIMES



VOLTAGE WAVEFORMS PULSE WIDTHS



VOLTAGE WAVEFORMS PROPAGATION DELAY TIMES



VOLTAGE WAVEFORMS ENABLE AND DISABLE TIMES, THREE-STATE OUTPUTS

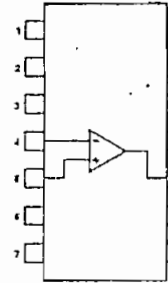
NOTES: C. Waveform 1 is for an output with internal conditions such that the output is low except when disabled by the output control. Waveform 2 is for an output with internal conditions such that the output is high except when disabled by the output control.
D. In the examples above, the phase relationships between inputs and outputs have been chosen arbitrarily.
E. All input pulses are supplied by generators having the following characteristics: PRR \leq 1 MHz, $Z_{out} \approx 50 \Omega$ and:
For Series 54/74 and 54H/74H, $t_r \leq 7$ ns, $t_f \leq 7$ ns;
For Specified[†] Series 54L/74L devices: $t_r \leq 10$ ns, $t_f \leq 10$ ns;
For Series 54S/74S, $t_r \leq 2.5$ ns, $t_f \leq 2.5$ ns.

[†]L42, L43, L44, L45, L47, L75, L77, L96, L121, L122, L123, L153, L154, L157, L164

LINEAR INTEGRATED CIRCUITS

PIN CONFIGURATIONS (TOP VIEW)

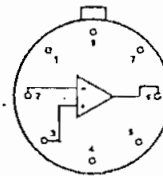
A PACKAGE



1. NC
2. NC
3. Offset Null
4. Inv. Input
5. Non-Inv. Input
6. V⁻
7. NC
8. NC
9. Offset Null
10. Output
11. V⁺
12. NC
13. NC
14. NC

ORDER PART NO. $\mu A741CA$

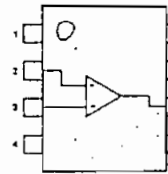
T PACKAGE



1. Offset Null
2. Inverting Input
3. Non-Inverting Input
4. V⁻
5. Offset Null
6. Output
7. V⁺
8. NC

ORDER PART NOS. $\mu A741T/\mu A741CT$

V PACKAGE



1. Offset Null
2. Inv. Input
3. Non-Inv. Input
4. V⁻
5. Offset Null
6. Output
7. V⁺
8. NC

ORDER PART NO. $\mu A741CV$

DESCRIPTION

The $\mu A741$ is a high performance operational amplifier with high open loop gain, internal compensation, high common mode range and exceptional temperature stability. The $\mu A741$ is short-circuit protected and allows for nulling of offset voltage.

FEATURES

- INTERNAL FREQUENCY COMPENSATION
- SHORT CIRCUIT PROTECTION
- OFFSET VOLTAGE NULL CAPABILITY
- EXCELLENT TEMPERATURE STABILITY
- HIGH INPUT VOLTAGE RANGE
- NO LATCH-UP

ABSOLUTE MAXIMUM RATINGS

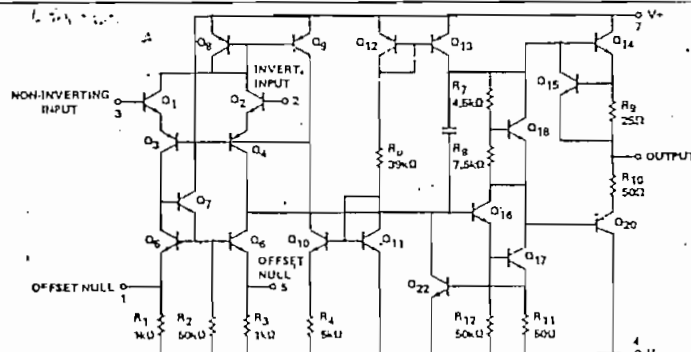
	$\mu A741C$	$\mu A741$
Supply Voltage	$\pm 18V$	$\pm 22V$
Internal Power Dissipation (Note 1)	500mW	500mW
Differential Input Voltage	$\pm 30V$	$\pm 30V$
Input Voltage (Note 2)	$\pm 15V$	$\pm 15V$
Voltage between Offset Null and V ⁻	$\pm 0.5V$	$\pm 0.5V$
Operating Temperature Range	0°C to +70°C	-55°C to +125°C
Storage Temperature Range	-65°C to +150°C	-65°C to +150°C

Lead Temperature (Solder, 60 sec)	300°C	300°C
Output Short Circuit Duration (Note 3)	Indefinite	Indefinite

Notes

1. Rating applies for case temperatures to 125°C; derate linearly at 5.0mW/°C for ambient temperatures above +75°C.
2. For supply voltages less than $\pm 15V$, the absolute maximum input voltage is equal to the supply voltage.
3. Short circuit may be to ground or either supply. Rating applies to +125°C case temperature or +75°C ambient temperature.

INTERNAL CIRCUIT



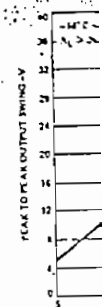
SIGNETICS GENERAL PURPOSE OPERATIONAL AMPLIFIER $\mu A741$

ELECTRICAL CHARACTERISTICS ($V_S = \pm 15V$, $T_A = 25^\circ C$ unless otherwise specified)

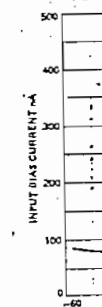
PARAMETER	MIN.	TYP.	MAX.	UNITS	TEST CONDITIONS
$\mu A741C$					
Input Offset Voltage		2.0	6.0	mV	$R_S < 10k\Omega$
Input Offset Current		20	200	nA	
Input Bias Current		80	500	nA	
Input Resistance	0.3	2.0		M Ω	
Input Capacitance		1.4		pF	
Offset Voltage Adjustment Range		± 15		mV	
Input Voltage Range	± 12	± 13		V	
Common Mode Rejection Ratio	70	90		dB	$R_S < 10k\Omega$
Supply Voltage Rejection Ratio		10	150	$\mu V/V$	$R_S < 10k\Omega$
Large-Signal Voltage Gain	20,000	200,000			$R_L > 2k\Omega$, $V_{out} = \pm 10V$
Output Voltage Swing	± 12	± 14		V	$R_L > 10k\Omega$
	± 10	± 13		V	$R_L > 2k\Omega$
Output Resistance		75		Ω	
Output Short-Circuit Current		25		mA	
Supply Current		1.4	2.8	mA	
Power Consumption		50	85	mW	
Transient Response (unity gain)					$V_{in} = 20mV$, $R_L = 2k\Omega$, $C_L < 100pF$
Risetime		0.3		μs	
Overshoot		5.0		%	
Slew Rate		0.5		V/ μs	$R_L > 2k\Omega$
The following specifications apply for $0^\circ C < T_A < +70^\circ C$					
Input Offset Voltage			7.5	mV	
Input Offset Current			300	nA	
Input Bias Current			800	nA	
Large-Signal Voltage Gain	15,000				$R_L > 2k\Omega$, $V_{out} = \pm 10V$
Output Voltage Swing	± 10	± 13		V	$R_L > 2k\Omega$
$\mu A741$					
Input Offset Voltage		1.0	5.0	mV	$R_S < 10k\Omega$
Input Offset Current		10	200	nA	
Input Bias Current		80	500	nA	
Input Resistance	0.3	2.0		M Ω	
Input Capacitance		1.4		pF	
Offset Voltage Adjustment Range		± 15		mV	
Large-Signal Voltage Gain	50,000	200,000			$R_L > 2k\Omega$, $V_{out} = \pm 10V$
Output Resistance		75		Ω	
Output Short Circuit Current		25		mA	
Supply Current		1.4	2.8	mA	
Power Consumption		50	85	mW	
Transient Response (unity gain)					$V_{in} = 20mV$, $R_L = 2k\Omega$, $C_L < 100pF$
Risetime		0.3		μs	
Overshoot		5.0		%	
Slew Rate		0.5		V/ μs	$R_L > 2k\Omega$
The following specifications apply for $-55^\circ C < T_A < +125^\circ C$					
Input Offset Voltage		1.0	6.0	mV	$R_S < 10k\Omega$
Input Offset Current		7.0	200	nA	$T_A = +125^\circ C$
		20	500	nA	$T_A = -55^\circ C$
Input Bias Current		0.03	0.5	μA	$T_A = +125^\circ C$
		0.3	1.5	μA	$T_A = -55^\circ C$
Input Voltage Range	± 12	± 13		V	
Common Mode Rejection Ratio	70	90		dB	$R_S < 10k\Omega$
Supply Voltage Rejection Ratio		10	150	$\mu V/V$	$R_S < 10k\Omega$
Large-Signal Voltage Gain	25,000				$R_L > 2k\Omega$, $V_{out} = \pm 10V$
Output Voltage Swing	± 12	± 14		V	$R_L > 10k\Omega$
	± 10	± 13		V	$R_L > 2k\Omega$
Supply Current		1.5	2.5	mA	$T_A = +125^\circ C$
		2.0	3.3	mA	$T_A = -55^\circ C$
Power Consumption		45	75	mW	$T_A = +125^\circ C$
		45	100	mW	$T_A = -55^\circ C$

TYPICAL C

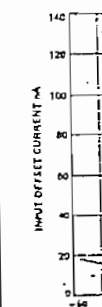
OUT



IN
A



IN
A



TYPICAL CHARACTERISTIC CURVES

ST CONDITIONS

$V_{out} = \pm 10V$

$R_L = 2k\Omega, C_L < 100pF$

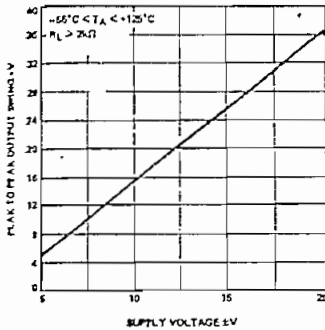
$V_{out} = \pm 10V$

$V_{out} = \pm 10V$

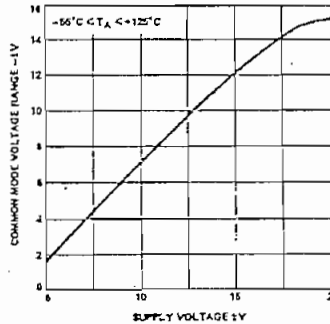
$R_L = 2k\Omega, C_L < 100pF$

$V_{out} = \pm 10V$

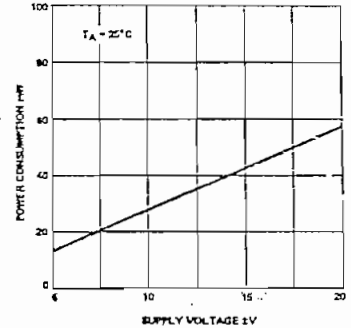
OUTPUT VOLTAGE SWING AS A FUNCTION OF SUPPLY VOLTAGE



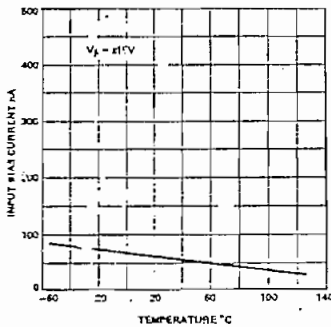
INPUT COMMON MODE VOLTAGE RANGE AS A FUNCTION OF SUPPLY VOLTAGE



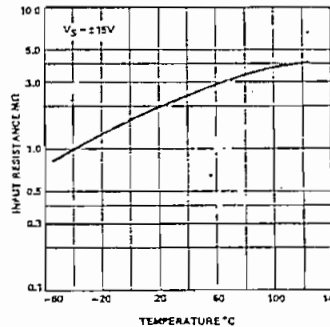
POWER CONSUMPTION AS A FUNCTION OF SUPPLY VOLTAGE



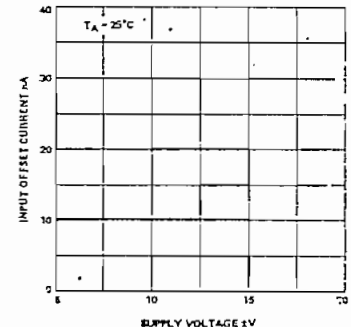
INPUT BIAS CURRENT AS A FUNCTION OF AMBIENT TEMPERATURE



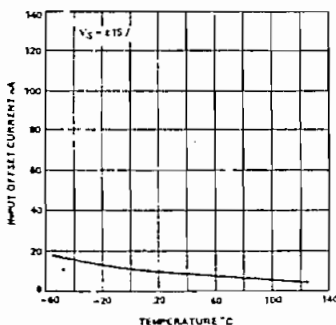
INPUT RESISTANCE AS A FUNCTION OF AMBIENT TEMPERATURE



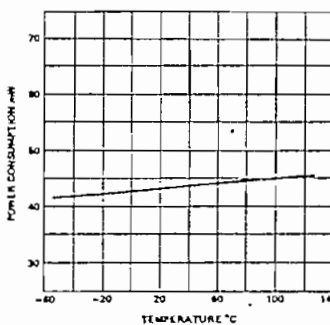
INPUT OFFSET CURRENT AS A FUNCTION OF SUPPLY VOLTAGE



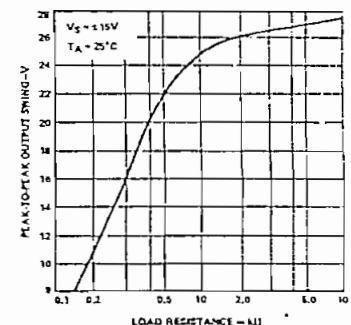
INPUT OFFSET CURRENT AS A FUNCTION OF AMBIENT TEMPERATURE



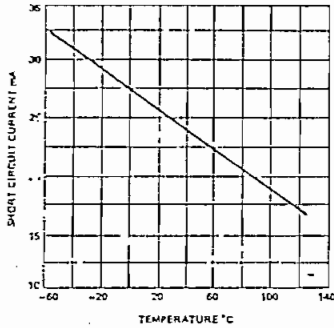
POWER CONSUMPTION AS A FUNCTION OF AMBIENT TEMPERATURE



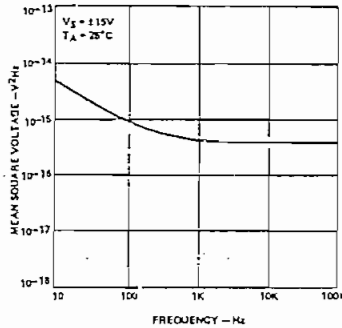
OUTPUT VOLTAGE SWING AS A FUNCTION OF LOAD RESISTANCE



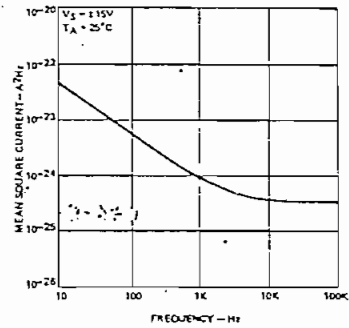
OUTPUT SHORT-CIRCUIT CURRENT AS A FUNCTION OF AMBIENT TEMPERATURE



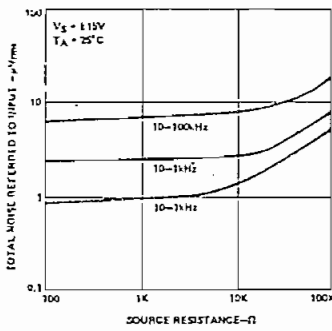
INPUT NOISE VOLTAGE AS A FUNCTION OF FREQUENCY



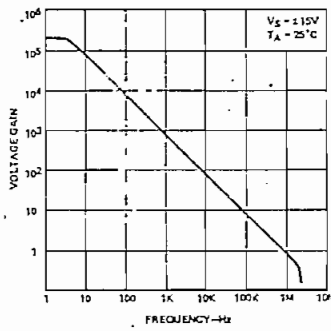
INPUT NOISE CURRENT AS A FUNCTION OF FREQUENCY



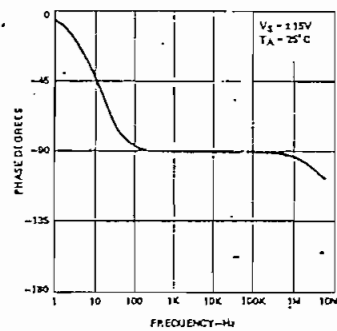
BROADBAND NOISE FOR VARIOUS BANDWIDTHS



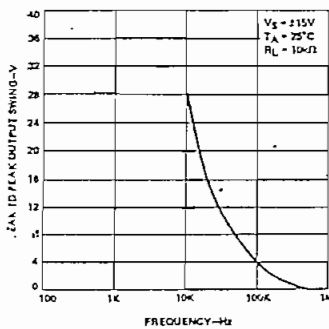
OPEN LOOP VOLTAGE GAIN AS A FUNCTION OF FREQUENCY



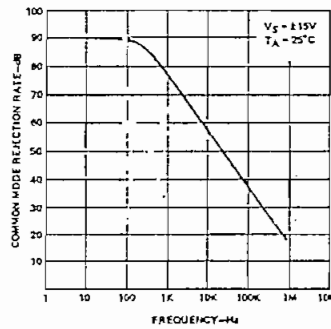
OPEN LOOP PHASE RESPONSE AS A FUNCTION OF FREQUENCY



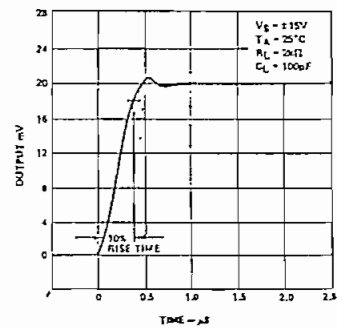
OUTPUT VOLTAGE SWING AS A FUNCTION OF FREQUENCY



COMMON MODE REJECTION RATIO AS A FUNCTION OF FREQUENCY



TRANSIENT RESPONSE



DESCRIPT
The μ A741 is
tional amolifi
are intended
board space
voltage range
ideal for use
range of op
in integrator
applications.
quires no exte
The internal
loop applica
 μ A741 data s

- FEATURES
- NO FREQ
 - SHORT-CH
 - OFFSET V
 - LARGE CO
 - VOLTAGE
 - LOW POW
 - NO LATC

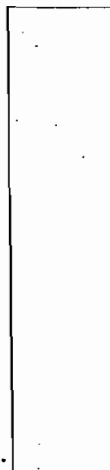
ABSOLUT
Supply Volta

Internal Pow

Differential I
Input Voltag
Voltage betw
Storage Temp
Operating Te

Lead Temper
Output Shor

EQUIVAL

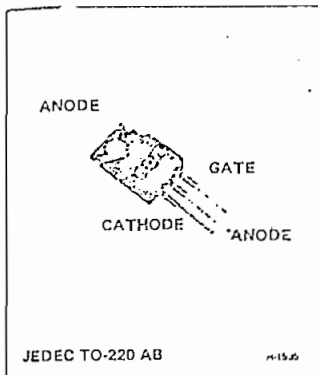


RCA
Solid State
Division

Thyristors

40867

40868 40869



6-Ampere Silicon Controlled Rectifiers

For Power Switching, Power Control, and
Ignition Applications

Features:

- Glass passivated chip
- 8-A (RMS) on-state current ratings
- 100-A peak surge capability
- Shorted-emitter gate-cathode construction . . . contains an internally diffused resistor between gate and cathode
- Center gate construction . . . provides rapid uniform gate-current spreading for faster turn-on with substantially reduced heating effects
- Package design suitable for mounting on a printed-circuit board
- High dv/dt capability
- Low on-state voltage at high current levels
- Low thermal resistance

RCA types 40867, 40868,* and 40869* are medium-power silicon controlled rectifiers designed for switching ac and dc currents. These reverse-blocking thyristors switch from the off-state to the on-state when both the anode and gate voltages are positive. Negative anode voltages make these devices revert to the blocking state regardless of gate-voltage polarity.

The unique plastic package design provides easy package mounting and low thermal resistance, allowing operation at high case temperatures and permitting reduced heat-sink size. These SCRs can be used in lighting and motor-speed control, capacitor-discharge ignition circuits, high-voltage generators, automotive applications, and power-switching systems.

* Formerly RCA Dev.-types TA7464 and TA7465, respectively.

MAXIMUM RATINGS, Absolute-Maximum Values:

NON-REPETITIVE PEAK REVERSE VOLTAGE*		40867	40868	40869	
Gate Open	V_{RSOM}	125	250	500	V
NON-REPETITIVE PEAK FORWARD VOLTAGE*					
Gate Open	V_{DSOM}	125	250	500	V
REPETITIVE PEAK REVERSE VOLTAGE*					
Gate Open	V_{RROM}	100	200	400	V
REPETITIVE PEAK OFF-STATE VOLTAGE*					
Gate Open	V_{DROM}	100	200	400	V
RMS ON-STATE CURRENT					
For T_C of +80°C and Conduction Angle of 180°	$I_T(RMS)$	8	8	8	A
PEAK SURGE (NON-REPETITIVE) ON-STATE CURRENT:†	I_{TSM}				
For one cycle of 400-Hz applied principal voltage		200	200	200	A
For one cycle of 60-Hz applied principal voltage		100	100	100	A
For one cycle of 50-Hz applied principal voltage		50	85	50	A
For more than one full cycle of applied principal voltage			See Fig. 7.		
RATE OF CHANGE OF ON-STATE CURRENT					
$V_D = V_{DROM}$, $I_{GT} = 80$ mA, $t_r = 0.5$ μ s (See Fig. 3)	di/dt	100	100	100	A/ μ s
GATE POWER DISSIPATION‡:					
PEAK FORWARD (for 10 μ s max.)	PGM	16	16	16	W
PEAK REVERSE	PRGM		See Fig. 13.		
AVERAGE (averaging time = 10 ms max.)	PG(A ²)	0.5	0.5	0.5	W
TEMPERATURE RANGE‡:					
Storage			-65 to +150		°C
Operating (Case)			-65 to +100		°C
Soldering (10 sec. max.)			250		°C

* These values do not apply if there is a positive gate signal. Gate must be open or negatively biased.

† Any values of peak gate current or peak gate voltage which result in an equal or lower power are permissible.

‡ For information on the reference point of temperature measurement, see Dimensional Outline.

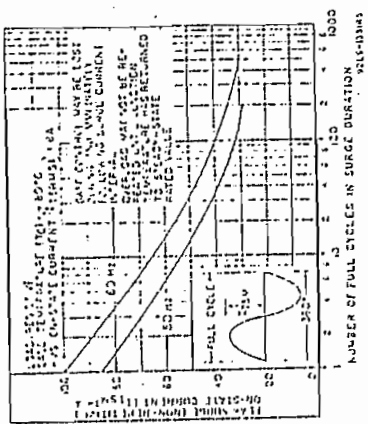


Fig. 7-Allowable peak surge on-state current vs. surge duration.

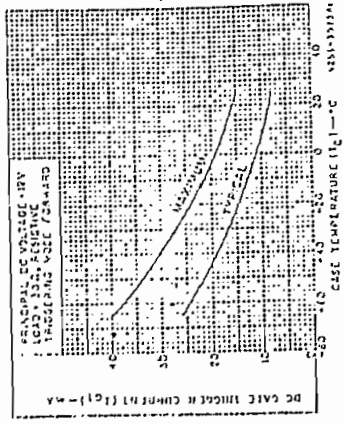


Fig. 9-DC gate-trigger current (forward) vs. case temperature.

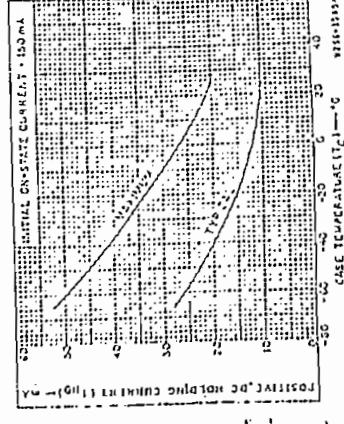


Fig. 11-Holding current (positive) vs. case temperature.

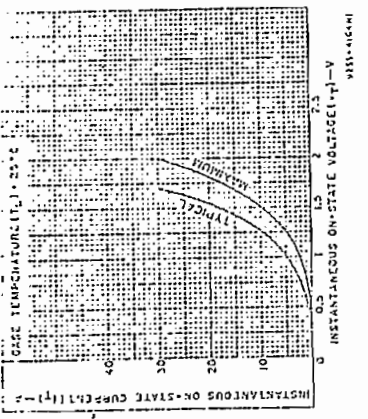


Fig. 8-Instantaneous on-state current vs. on-state voltage.

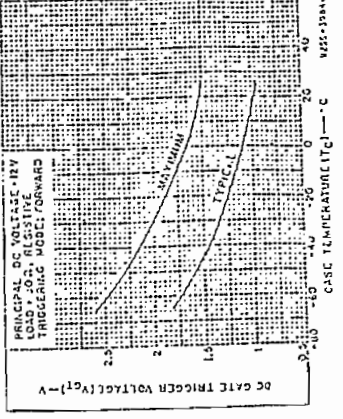


Fig. 10-DC gate-trigger voltage (forward) vs. case temperature.

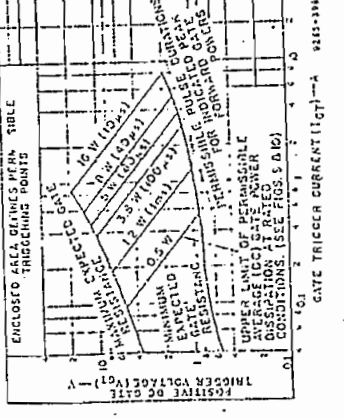


Fig. 12-Typical forward-biased gate characteristics.

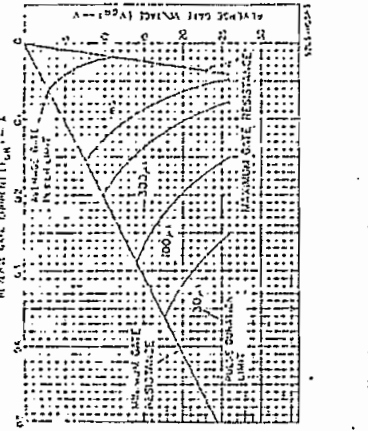


Fig. 13-Reverse gate voltage vs. reverse gate current.

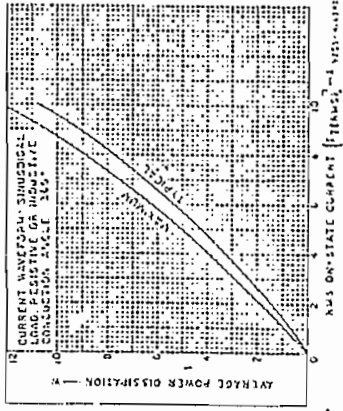


Fig. 15-Power dissipation vs. on-state current.

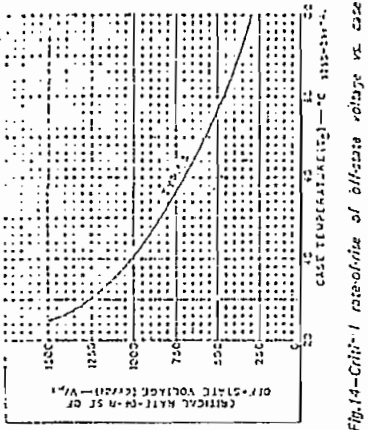
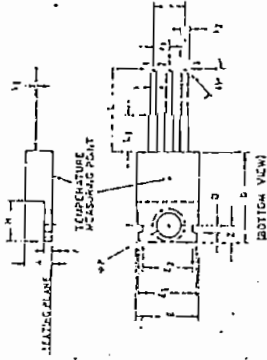


Fig. 14-Critical rate-of-rise of off-state voltage vs. case temperature.

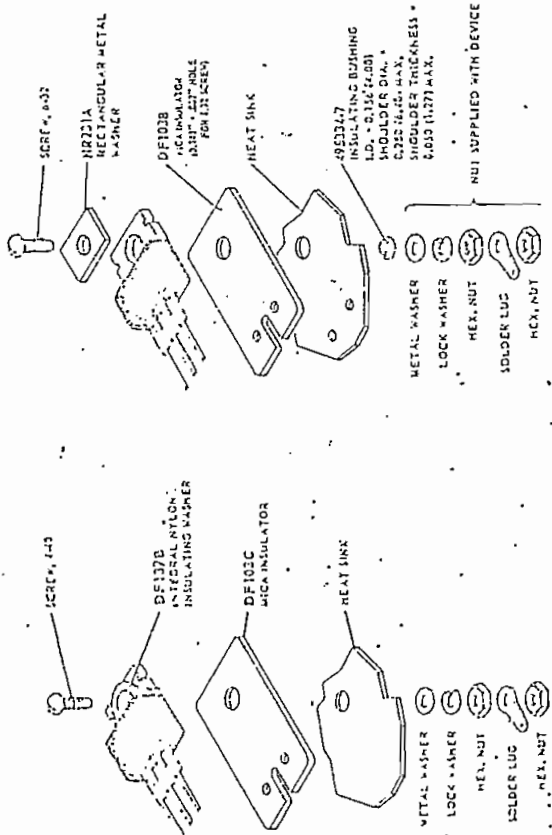
DIMENSIONAL OUTLINE (JEDEC TO-220 AB)



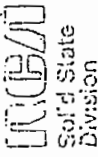
SYMBOL	UNIT	MIN.	TYP.	MAX.
A	mm	1.27	1.27	1.27
B	mm	1.27	1.27	1.27
C	mm	1.27	1.27	1.27
D	mm	1.27	1.27	1.27
E	mm	1.27	1.27	1.27
F	mm	1.27	1.27	1.27
G	mm	1.27	1.27	1.27
H	mm	1.27	1.27	1.27
I	mm	1.27	1.27	1.27
J	mm	1.27	1.27	1.27
K	mm	1.27	1.27	1.27
L	mm	1.27	1.27	1.27
M	mm	1.27	1.27	1.27
N	mm	1.27	1.27	1.27
O	mm	1.27	1.27	1.27
P	mm	1.27	1.27	1.27
Q	mm	1.27	1.27	1.27
R	mm	1.27	1.27	1.27
S	mm	1.27	1.27	1.27
T	mm	1.27	1.27	1.27
U	mm	1.27	1.27	1.27
V	mm	1.27	1.27	1.27
W	mm	1.27	1.27	1.27
X	mm	1.27	1.27	1.27
Y	mm	1.27	1.27	1.27
Z	mm	1.27	1.27	1.27

Dimensions are shown in millimeters unless otherwise indicated.

SUGGESTED MOUNTING ARRANGEMENTS
(Part Numbers Are RCA Part Numbers)



ALL DIMENSIONS IN INCHES UNLESS OTHERWISE SPECIFIED.
DIMENSIONS IN PARENTHESES ARE METRIC EQUIVALENTS.

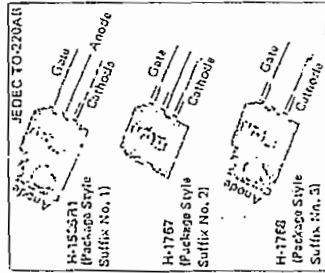


Thyristors
106, 107 Series

**4-Ampere Sensitive-Gate
Silicon Controlled Rectifiers**
For Power Switching and Control Applications

Features:

- Microampere gate sensitivity
- 600-V capability
- 4-A (rms) on-state current ratings
- 35-A peak surge capability
- Glass-passivated chip for stability
- Low thermal resistances
- Surge capability curves
- Three package configurations for heat-sink and PC board mounting



RCA-106 and 107 series are sensitive-gate silicon controlled rectifiers designed for switching ac and dc currents. These SCR's are divided into the 106 series and the 107

series according to gate sensitivity. The types within each series differ in their voltage ratings; the voltage ratings are identified by suffix letters in the type designations. (Circuit 106, 107A, 107B, 107C, 107D, 107E, 107F, 107G, 107H, 107I, 107J, 107K, 107L, 107M, 107N, 107P, 107Q, 107R, 107S, 107T, 107U, 107V, 107W, 107X, 107Y, 107Z)

MAXIMUM RATINGS, Absolute-Maximum Values:

NON-REPETITIVE PEAK REVERSE VOLTAGE	100 V
Peak - 1000 Hz, TC = -40 to 110°C	100 V
NON-REPETITIVE PEAK FORWARD VOLTAGE	100 V
Peak - 1000 Hz, TC = -40 to 110°C	100 V
REPETITIVE PEAK REVERSE VOLTAGE	100 V
Peak - 1000 Hz, TC = -40 to 110°C	100 V
REPETITIVE PEAK OFF-STATE VOLTAGE	100 V
Peak - 1000 Hz, TC = -40 to 110°C	100 V
ON-STATE CURRENT	4 A
Conduction angle - 180°, TC = 25°C	4 A
Average dc value	4 A
RMS value	4 A
DC operation	4 A
PEAK SURGE (NON-REPETITIVE) ON-STATE CURRENT	35 A
For one cycle of applied sinusoidal voltage	35 A
50 Hz fundamental	35 A
For more than one cycle of applied sinusoidal voltage	See Fig. 5.
PEAK GATE CURRENT	0.5 A
PEAK GATE REVERSE VOLTAGE	0.1 V
RATE OF CHANGE OF ON-STATE CURRENT:	
V _{GM} - V _{GM} of 0.1 μs, I _G = 1 mA, T _C = 110°C	150 V/μs
GATE POWER DISSIPATION:	
PEAK FORWARD (for 10 μs max.)	0.5 W
AVERAGE (averaging time = 10 ms, max.)	0.1 W
TEMPERATURE RANGE:	
Storage	-40 to +150 °C
Operating (case)	-40 to +110 °C
LEAD TEMPERATURE (During soldering):	
For 10 s max.	350 °C

PROGRAMMABLE UNIJUNCTION TRANSISTOR

by
Glen Coers

The programmable unijunction transistor, PUT, is a general purpose low power thyristor. It is a three terminal device which exhibits a negative resistance region under certain operating conditions. The most numerous PUT applications are in relaxation oscillator and, trigger and timing circuits. This device, however, can also be used as a lower power complementary SCR in applications as a lamp driver and ring counter.

The PUT has characteristics similar to that of a conventional unijunction transistor (UJT). However, when compared to a conventional unijunction transistor, the PUT offers many advantages. It's programmable, η , I_p , I_V , R_{GB} . It has low leakage, high sensitivity, and high breakdown voltage. It operates with low voltage. It provides fast high energy trigger pulses, and it's low cost.

The device is available from Texas Instruments in a low cost TO-92 plastic package (A7T6027 and A7T6028) and TO-18 metal can (2N6116, 2N6117, and 2N6118).

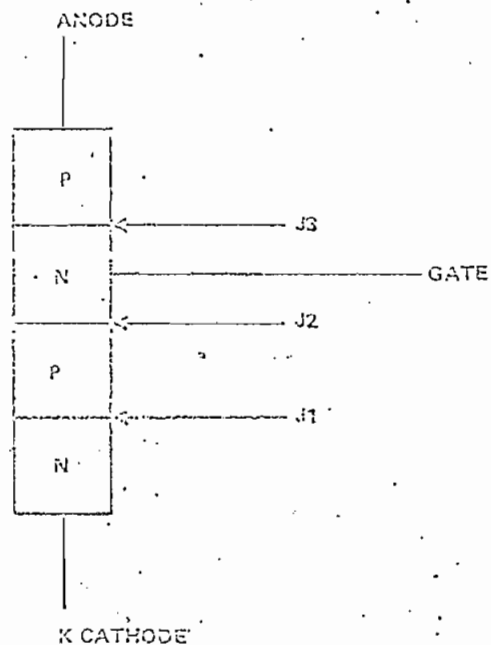
CHARACTERISTICS OF UNIJUNCTION TRANSISTORS

PUT Device Physics

The programmable unijunction transistor is a solid state semiconductor device composed of four layers of alternate conductivity type semiconductor material.¹ Figure 1 shows the physical construction of a PUT. Three junctions, J1, J2, and J3, are formed by the four layers of P and N-type silicon. To see more clearly the operation of the device, an equivalent structure is illustrated in Figure 2. The model of Figure 2 is a two transistor analog and the device can be analyzed in terms of parameters of two transistors. The junction J1 acts as the emitter-base junction for the NPN transistor. J3 acts as the emitter-base junction for the PNP transistor. J2 serves as collector-base junction for both devices.

The NPN transistor has a current gain β_N . The PNP section has a current gain β_P . These current gains will increase with increasing current flow in their respective equivalent transistors. Figure 3 illustrates the V-I characteristic developed at the anode by this circuit.

As seen in Figure 3, when the anode voltage is less than V_S , only a small leakage current flows from gate to anode. As the anode voltage is raised above the gate voltage, gate current will begin to flow from the anode to the gate. This is emitter current for the PNP transistor which will

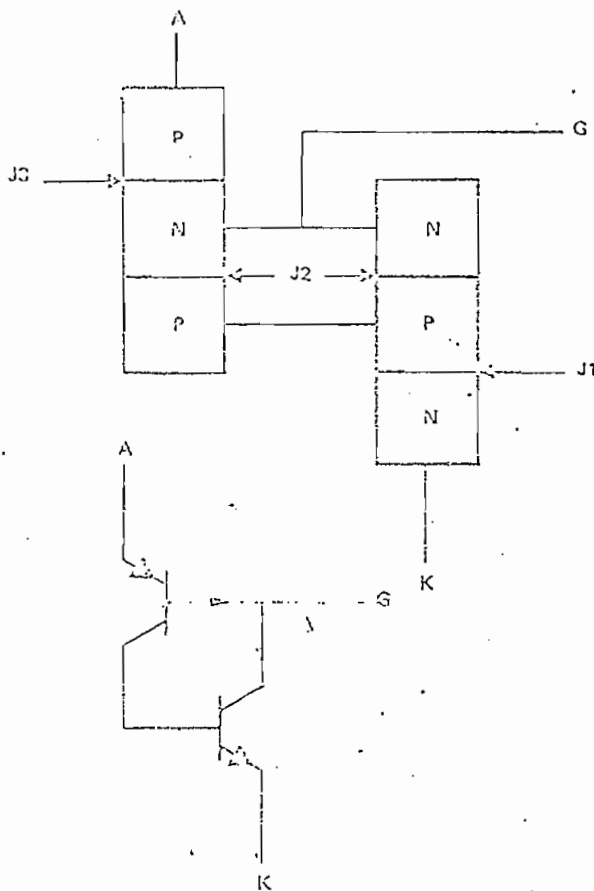


CA31141

FIGURE 1. Construction of a Programmable Unijunction Transistor

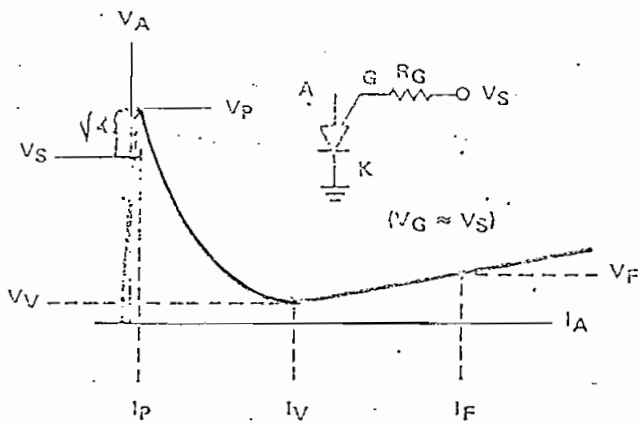
cause PNP collector current to flow ($\beta_P I_A$). The NPN base current times β_N is collector current for the NPN and is also base current for the PNP. This re-enforces the initial gate current. At low currents, the NPN and PNP current gains are low. However, as the currents increase, the gain of both transistors increases and regenerative action results. When this occurs, a negative resistance is developed between the anode and cathode and the device goes into a high conduction state. The current at which this regenerative action takes place is called peak-point current, I_p . I_p is strongly dependent on R_G . Figure 4 illustrates how I_p and R_G are related. Increasing R_G causes I_p to decrease.

Valley current, I_V , is also a function of R_G . Figure 5 illustrates valley current versus R_G . For large values of anode current the NPN-PNP transistors have enough current gain to sustain the regenerative conditions and supply NPN collector current to R_G . As the anode current is lowered, a point is reached where the current within the NPN-PNP loop and the current supplied to R_G is just enough to sustain conduction. This is the holding current level. It is not the valley-point current (I_V). The valley current can be



CA31142

FIGURE 2. Equivalent Structure of a Programmable Unijunction Transistor



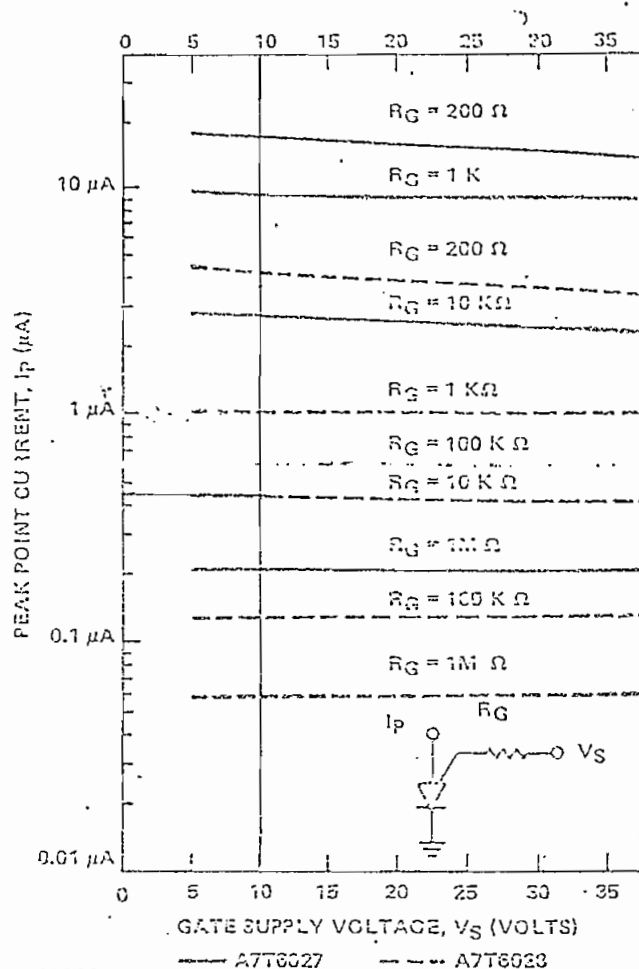
CA31143

FIGURE 3. Anode - Cathode Characteristic's of the Circuit in Figure 2

defined as the point where $dv/dI = 0$. Refer to Figure 3.

$$I_V = \left(\frac{1 + \beta_P}{\beta_P \beta_N - 1} \right) \left(\frac{V_S - V_{CE(Sat)}}{R_G} \right) \quad (1)$$

Equation 1 shows that I_V is inversely proportional to R_G . Keeping in mind that current gain of the transistors is a function of current, equation 1 is used only to illustrate the relationship between I_V to R_G .



CA31144

FIGURE 4. Relationship of Peak-Point Current, I_P , and Gate Resistance R_G

Comparison of Standard UJT and PUT

The operating characteristics can be easily understood by comparing the PUT with the conventional UJT.² Figure 6(a) illustrates a basic conventional unijunction transistor circuit. Figure 6(c) is the same circuit except the UJT has been replaced by the PUT and two resistors, R_1 and R_2 . The equivalent circuits are also shown [Figure 6(b) and 6(d)]. Let's look at operation of the UJT circuit in Figure 6(b). When the diode becomes forward biased, R_1 (equivalent emitter-base resistance) is modulated to a lower value of resistance. This results in a negative resistance characteristic between the emitter and base I .

The PUT operates similarly but instead of using conductive modulation, the negative resistance is developed by the regeneration inherent in a PNP device as shown in Figure 6(d). The resistors R_1 and R_2 control the voltage at which the diode conducts. η (em) and therefore, V_p (refer to Figure 3) are determined by the value of R_1 and R_2 .

$$\eta = \frac{R_1}{R_1 + R_2} \quad (2)$$

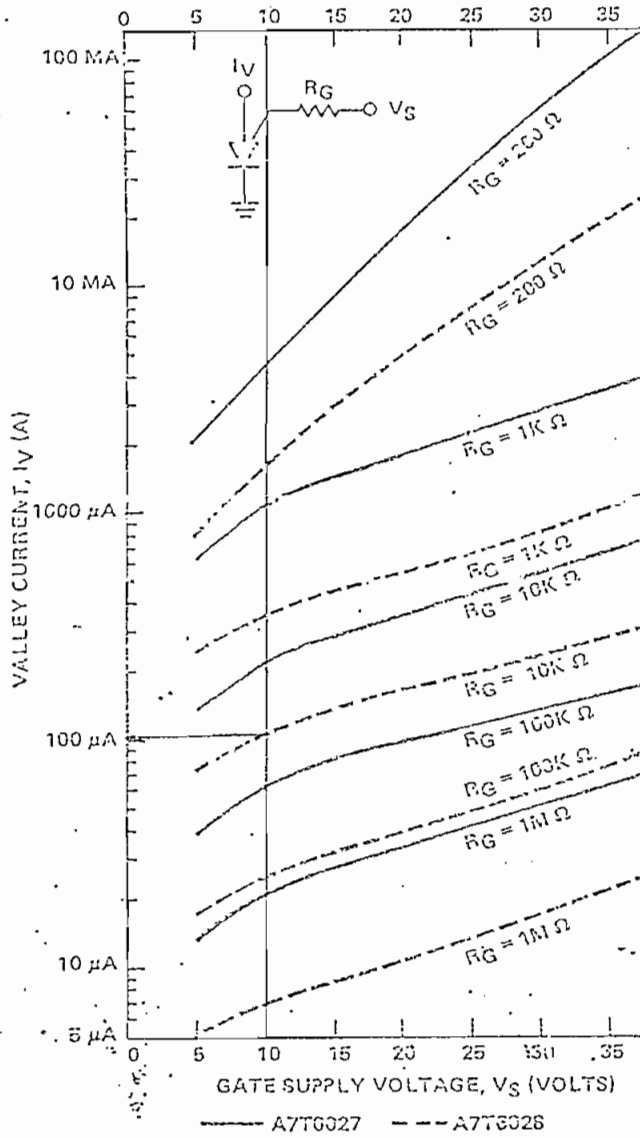
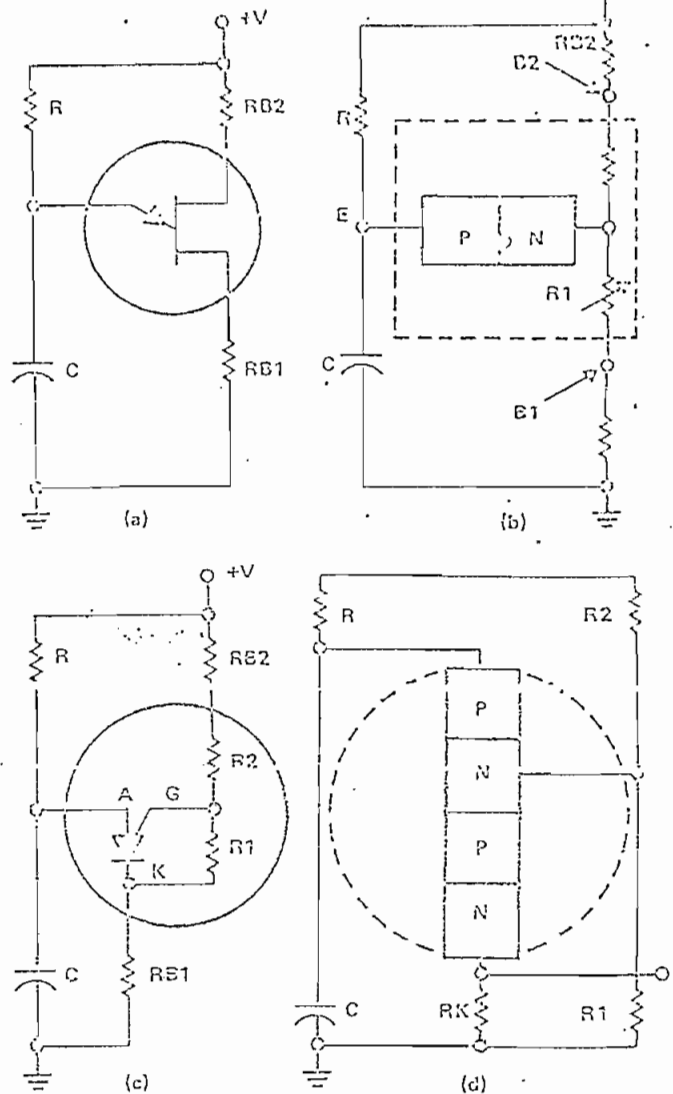


FIGURE 5. Valley Current, I_V , versus Gate Resistance, R_G

BASIC PUT OSCILLATOR CHARACTERISTICS

How To Select R and C Values

The basic PUT relaxation oscillator circuit, which is the basic building block in most PUT timer and oscillator circuits, is shown in Figure 7. When power is applied, capacitor C_A charges exponentially through resistor R_A until the voltage on the capacitor equals the anode firing voltage, V_P . At this voltage, the anode gate junction becomes forward biased and the anode goes into the



CA31146

FIGURE 6(a). Basic Unijunction Transistor Circuit. (b) Equivalent Circuit of (a). (c) Basic PUT Circuit. (d) Equivalent Circuit of (c)

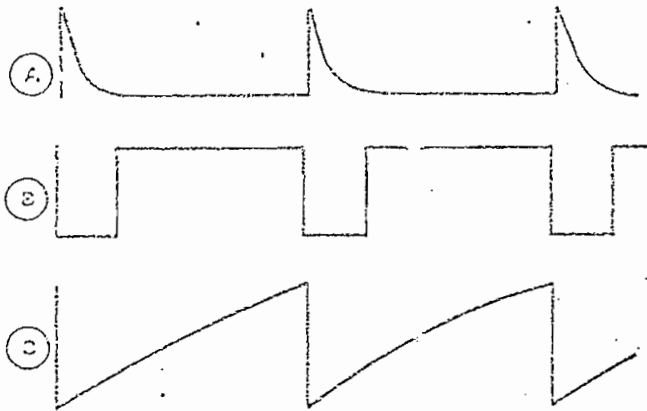
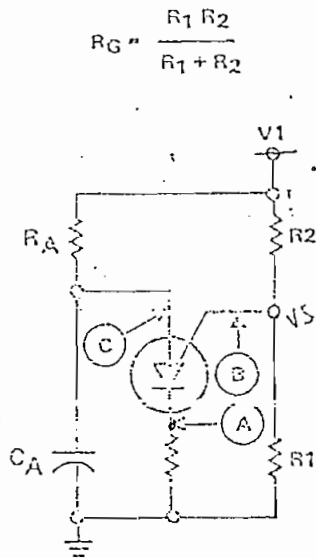
negative resistance region. Capacitor C_A discharges through the anode (POINT C) and a positive pulse is available at the cathode (POINT A). Also, a negative pulse is available at the gate (POINT B).

After the capacitor has discharged the PUT will turn off if resistor R_A meets certain conditions. Capacitor C_A will start to charge up again and the cycle will be repeated.

For this sequence to occur, the value of R_A must meet certain requirements. These requirements are illustrated by the curve in Figure 8. (To show greater detail, this curve is not drawn to scale.)

In the PUT oscillator circuit, capacitor C_A will charge until the anode voltage is equal to V_P . At this point on the characteristic curve, I_A will be flowing. For the PUT to fire, the value of resistor R_1 must be small enough to allow I_P to flow. Resistor R_A must, therefore, meet the following requirements:

$$R_A < R_{MAX} = \frac{V_1 R_2 - (R_1 + R_2) V_T}{(R_1 + R_2) I_p} \quad (3)$$

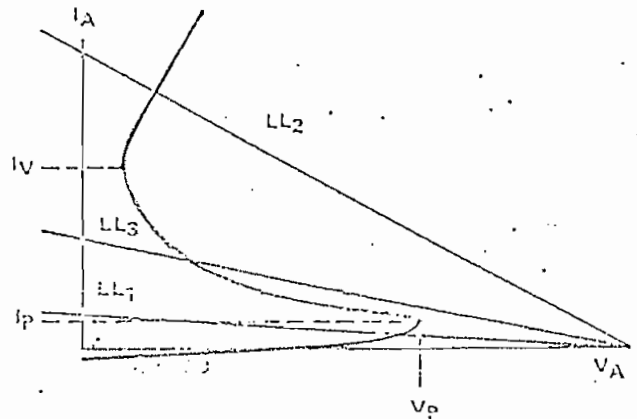


CA31147

FIGURE 7. PUT in a Typical Relaxation Oscillator Circuits with Pulse Waveforms Available

Figure 8 illustrates the anode characteristics for the PUT in three different regions. Load line number one (LL1) intercepts the characteristic curve in the cutoff region. This does not allow enough current to trigger the PUT. The reason for this is that the resistance value is too large. If R_A is selected less than R_{MAX} the PUT will turn on, and C_A will discharge through the anode. If R_A is too small and allows anode current larger than valley current, I_V , to flow, a stable state in the saturation region will result and load line number two (LL2) will intersect the anode characteristic curve in the positive resistance region. The minimum R_A that can be used to assure oscillation can be defined by this equation:

$$R_A > R_{MIN} = \frac{V_1 - V_V}{I_V} \quad (4)$$



CA31148

FIGURE 8. PUT Operation in Oscillator Depends Upon Value of R_1 which Determines Load Line Region

Under actual operating conditions, the variation in valley voltage with respect to valley current in the area of the valley point is so small that to assure turn off, R_A should be selected to be two to three times larger than R_{MIN} .

If the anode resistance is selected properly, load line number three (LL3) will be in the negative resistance region. This is ideal for device oscillation.

The time required for a complete period (determined by Capacitor C_A) can be derived from the following equations. The voltage across the capacitor is given by

$$e_C = \frac{1}{C} \int i dt \quad (5)$$

The voltage between the anode and ground with respect to time is given by:

$$V_A = V_V + (V_1 - V_V) \left(1 - e^{-t/R_A C_A} \right) \quad (6)$$

where $V_A = V_C$

Substitute :

$$V_A = V_T + \left(\frac{R_1}{R_1 + R_2} \right) V_1$$

and solve for T:

$$\frac{1}{f} = T = R_A C_A \ln \frac{V_1 - V_V}{V_1 - V_T - \left(\frac{R_1 V_1}{R_1 + R_2} \right)} \quad (7)$$

If switching times are included the equation becomes:

$$\frac{1}{f} = T = R_A C_A \ln \frac{V_1 - V_V}{V_1 - V_T - \left(\frac{R_1 V_1}{R_1 + R_2} \right)} \quad (8)$$

+ t_{on} + t_{off}

A simplification of this equation which is more practical is:

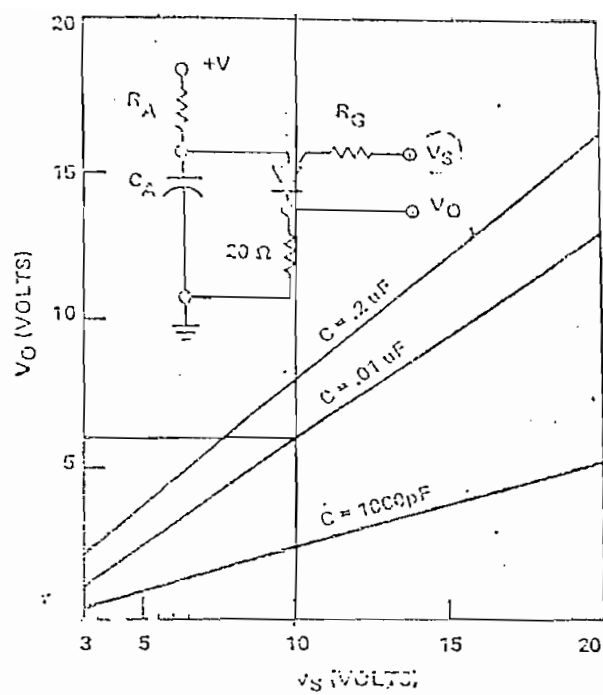
$$\frac{1}{f} = T = R_A C_A \ln \left(\frac{R_1 + R_2}{R_2} \right) \quad (9)$$

or

$$\frac{1}{f} = T = R_A C_A 2.3 \log \left(\frac{R_1 + R_2}{R_2} \right) \quad (10)$$

OUTPUT CHARACTERISTICS OF PUT CIRCUIT

The dynamic resistance of a PUT in saturation is approximately 3 ohms. This results in high peak pulse output. This can be seen by referring to the characteristics shown in Figure 9. This is attributed to the PNPN nature of this device (as opposed to the conductivity modulation of the conventional UJT). The forward conductance is high and the risetime is fast. Risetime is typically 65 nanoseconds with a maximum of 80 nanoseconds specified.

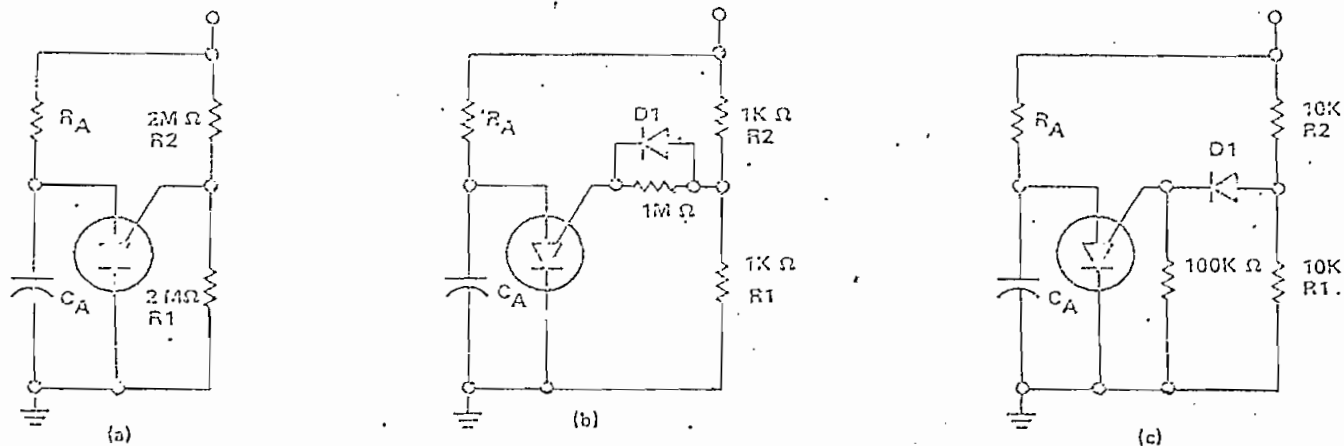


CA31149

FIGURE 9. Pulse Output Voltage for Various Capacitor Values

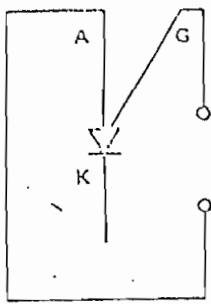
A conventional UJT dissipates power depending on R_{B30} and V (E231). The current flow in the PUT during the off condition is leakage and therefore, there is essentially no power dissipation.

There are several ways in which the PUT can be connected to obtain different combinations of parameters. Figure 10 shows three possible ways of connecting the PUT in order to satisfy different requirements. For the typical application [Figure 10(a)] the resistor ratio R_1 and R_2

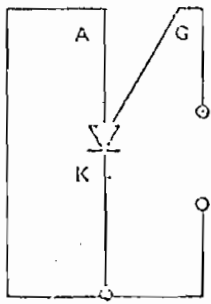


CA31150

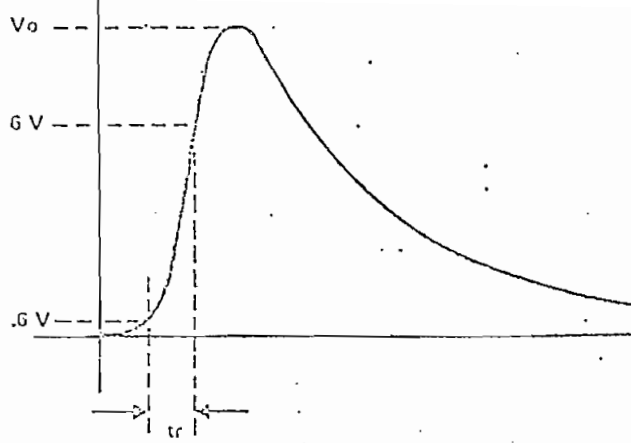
FIGURE 10. Three Different PUT Circuit Configurations to Achieve Different Parameter Combinations



(a)



(b)



(c)

CA31151

FIGURE 11. Illustrations to Clarify Definition of Parameters, (a) IGAO, (b) IGKS, and (c) V_O and t_r .

would be chosen to obtain the desired η or V_p . The Thevenin equivalent resistance (R_G) is chosen to meet the I_p and I_V requirement. The highest practical value of R_G is 1 megohm. This will yield a low I_p and low I_V . The lowest practical of R_G value is 200 ohms. This will yield a high I_p and high I_V .

Figure 10(b) shows a slightly different configuration to obtain a low I_p and a high I_V . When the device is off, the effective value of R_G is 1 megohms and therefore meets the requirement for low I_p . When the device turns on, the gate approaches ground. This forward biases the diode D_1 . The diode impedance is now very low and the effective value of R_G is the parallel combination of R_1 and R_2 which are low in value meeting the requirement for high valley current. Figure 19(c) illustrates a circuit possible with a PUT but difficult with a standard UJT — that of temperature compensation.

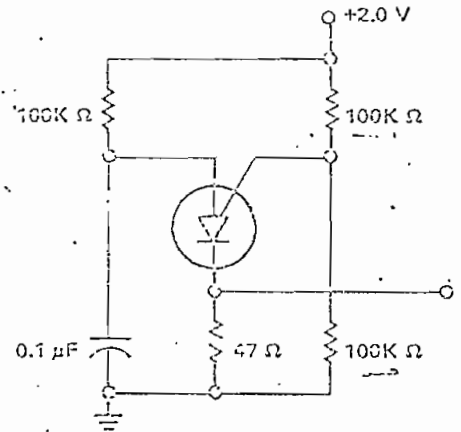
CIRCUIT APPLICATIONS OF THE PUT

The following circuits show the wide range of applications in which the PUT can be used.

Figure 12 shows the PUT used in a basic relaxation oscillator. This circuit is the same circuit described earlier. This one, however, shows typical components values. Note the low voltage operation of this circuit. The PUT can be used in circuits with supply voltages as low as 2.0 volts and as high as 40.0 volts.

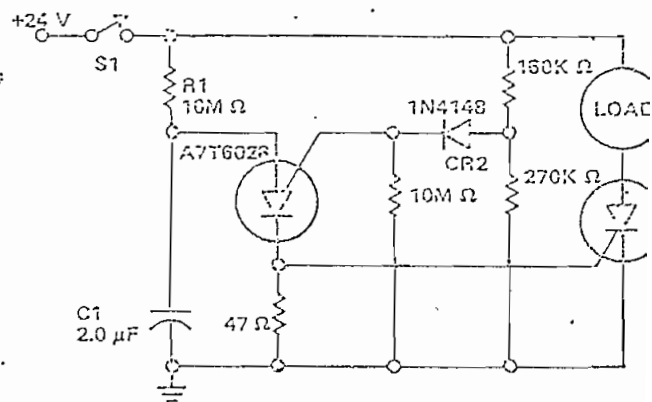
Figure 13 shows the PUT used in a typical timing circuit. In this circuit, when S_1 is closed, capacitor C_1 charges to V_p and triggers the PUT. The positive output pulse at the anode turns on the SCR which supplies a ground for the load.

The long delay timer shown in Figure 14 utilizes the low leakage of the Texas Instruments A7T6027 PUT. The current provided by the 500 megohm resistor is not enough to cause the Q_2 to fire. But at 60 second intervals Q_1



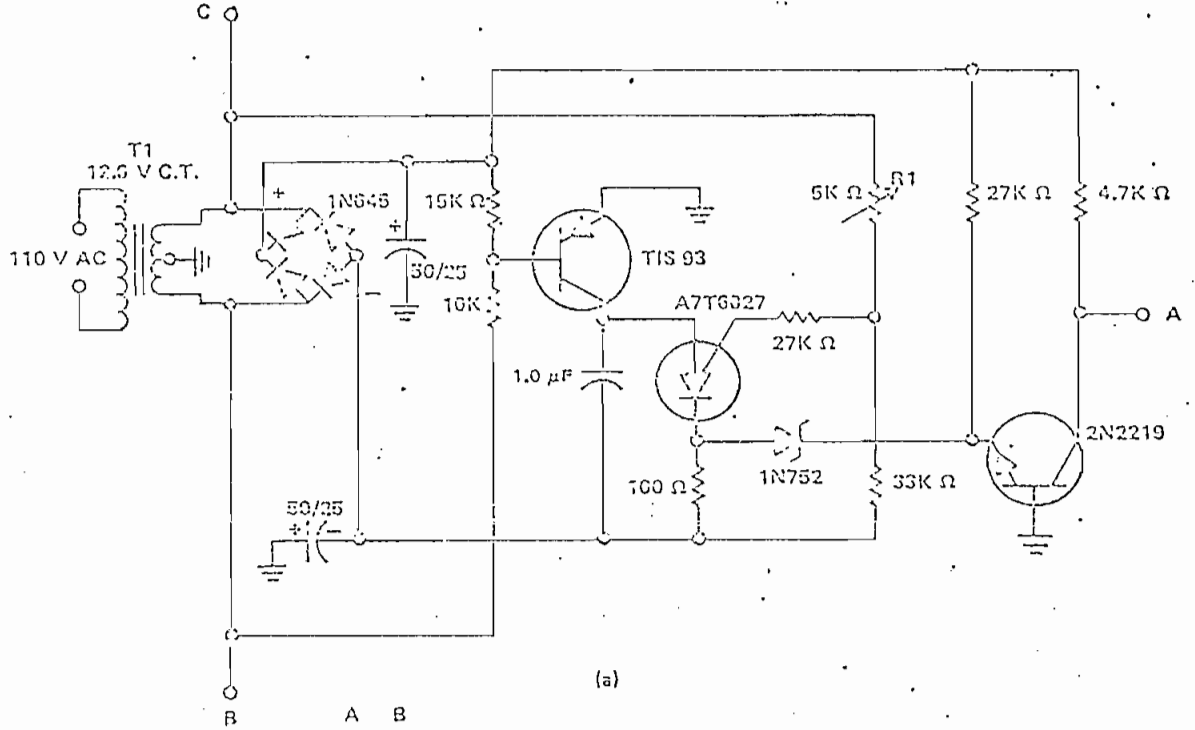
CA31152

FIGURE 12. Basic Relaxation Oscillator Circuit Using PUT



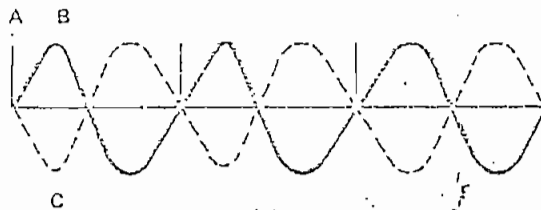
CA31153

FIGURE 13. Typical PUT Timing Circuit



(a)

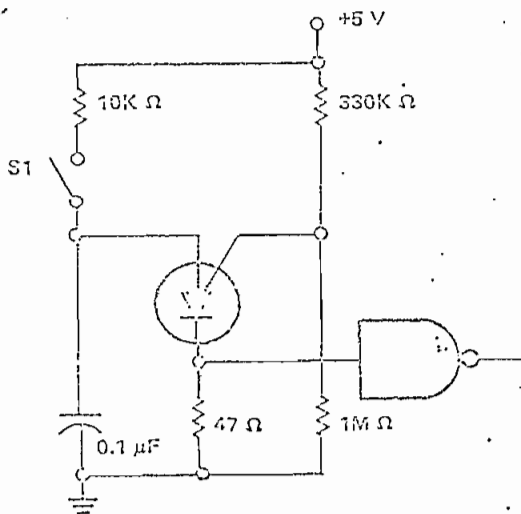
A = SPIKE
 B = POSITIVE
 C = NEGATIVE



(b)

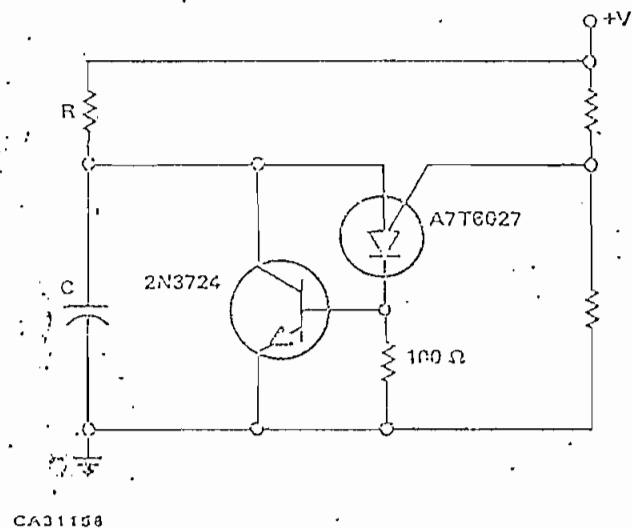
CA31156

FIGURE 16. Low Cost Zero Crossing Detector



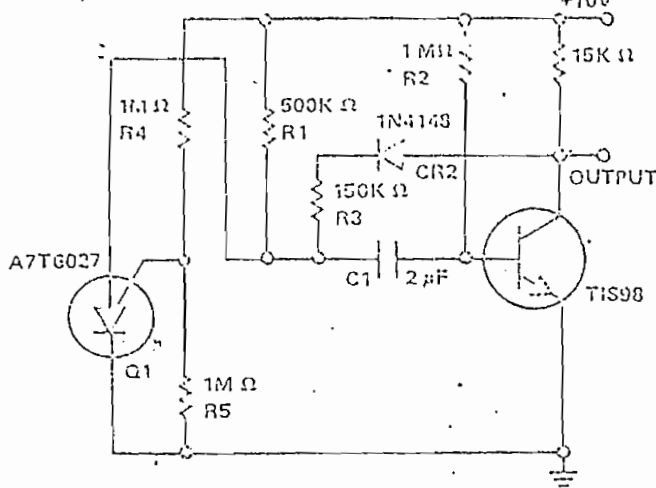
CA31157

FIGURE 17. Switch Bounce Eliminator Circuit



CA31158

FIGURE 18. PUT Circuit To Extend Operating Range of Conventional UJT



CA31159

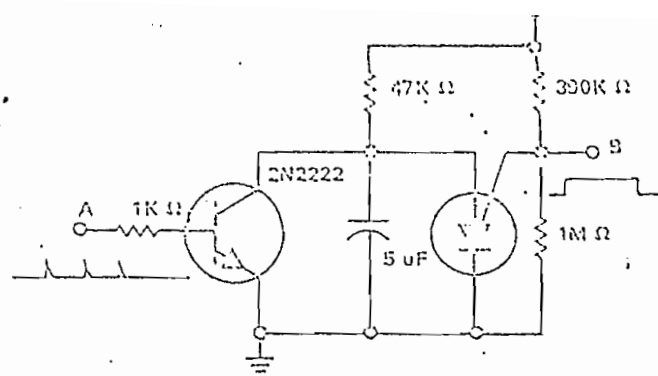
FIGURE 19. Inexpensive One-Capacitor Multivibrator

IGAO Anode to Gate Leakage — Anode to gate leakage current with the cathode open. (Figure 11(a).)

IGKS Gate to Cathode Leakage — Gate to cathode leakage with the cathode and anode shorted together. (Figure 11(b).)

VF Forward Voltage — Voltage between the anode and cathode at a specified current. (Figure 3.)

VO Pulse output Voltage — The peak voltage measured across a resistor in series with the cathode when the PUT is operating as a relaxation oscillator under specified conditions. (Figure 11(c).)



CA31160

FIGURE 20. PUT Retriggerable One Shot Circuit

t_r Rise Time — The time required for the output voltage taken across a resistor in series with the cathode, to go from one specified value to another (Figure 11(c).) while operating under specific conditions.

REFERENCES

1. Texas Instruments Application Report CA-66, "Switching Methods," Smith, Carroll, August, 1969.
2. Texas Instruments Application Report CA-68, "The How and Why of Unijunction Transistors," Crawford, R. H. and Dean, R. T., March, 1969.



TEXAS INSTRUMENTS
INCORPORATED
COMPONENTS GROUP
POST OFFICE BOX 5012 • DALLAS, TEXAS 75222

6.

REFERENCIAS

1. ESPINOSA R. ALFONSO , Apuntes de Electrónica 2 , Escuela Politécnica Nacional, Quito (1977).
2. MILLMAN JACOB y HALKIAS CH RISTOS, Electrónica Integrada, Mc Graw Hill Book Company, New York , (1976).
3. GRAEME J.G. , TOBEY G.E., y HUELSMAN L.D., Operational Amplifiers Design and Applications , Mc Graw Hill , New York, (1976).
4. SIGNETICS CORPORATION , Data Book , (1974).
5. COERS GLEN, Programable Unijunction Transistor , A Texas Instruments Applications Report, C A 169 , Septiembre, (1972).
6. TEXAS INSTRUMENTS INCORPORATED, The TTL Data Book for Design Engineers , First Edition , U.S.A. (1973).

APENDICE B

"MANUAL DE UTILIZACION DEL PROGRAMA
ESPECTRO/PROG"

MANUAL DE UTILIZACION DEL PROGRAMA

Con la finalidad de familiarizar a todas aquellas personas que no han estado anteriormente ligadas con éste y que deseen utilizar el programa de cálculo del espectro de frecuencias, " ESPECTRO / PROG " , se ha visto la necesidad de detallar la manera de utilizarlo. El programa ha sido elaborado para la microcomputadora TEKTRONIX modelo 4051 o una similar de la Facultad de Ingeniería Electrónica.

Se deberá entonces seguir los pasos que a continuación se detallan :

1. Prenda el computador
2. Coloque el disco correspondiente en una de las unidades
3. Inicialice el sistema de reloj del computador desde el teclado, mediante la instrucción :

CALL "SETTIM", "DD-~~MMM~~-AA~~HH~~:MM:SS

y luego aplaste la tecla RETURN,

donde :

DD : día

MMM : mes (iniciales en Inglés)

AA : año

 : espacio en blanco

HH : hora

MM : minutos

SS : segundos (opcional)

4. Monte el disco en el sistema mediante la instrucción :

CALL "MOUNT", N, A\$

↑
número de la unidad en la que se ha colocado el disco

luego aplaste la tecla RETURN

5. UNIT N

↑
número de la unidad en la que se ha colocado el disco

luego aplaste la tecla RETURN

6. Cargue a la memoria del computador el programa maestro; utilice la instrucción :

OLD "ESPECTRO/PROG"

luego aplaste la tecla RETURN

7. Corra el programa con la instrucción :

RUN

y aplaste la tecla RETURN

8. Continúe adelante siguiendo las instrucciones que le da el computador a través de la pantalla. Como se aprecia en los pasos anteriores, cada vez que se le da un comando o ingresar un dato al computador, estos deben ser tecleados y enseguida se debe aplastar la tecla RETURN.

9. Si en algún momento durante la ejecución desea interrumpirla, basta con aplastar dos veces la tecla BREAK.

10. Una vez que se ha cargado el programa maestro a la memoria del computador, y luego de que se ha terminado una ejecución completa o se ha interrumpido la misma, puede iniciarse una nueva ejecución aplastando la tecla definible 1.

AGRADECIMIENTO

Mi sincero agradecimiento al M. Sc. Ing. Patricio Orbe Garces, de quien fue tomado el presente trabajo de Tesis, y por su ayuda prestarla a lo largo del mismo. A los Ingenieros Hugo Banda y Jaime Velarde del Departamento de Electrónica, por su invaluable ayuda en el diseño y construcción del relé de estado sólido con cierre de ángulo controlado.

Quiero también dejar constancia de mi agradecimiento al Sr. Ing. Efraín del Pino por la contribución prestada en el desarrollo del programa "ESPECTRO/PROG", que realiza el cálculo del espectro de frecuencias, para el objetivo que persigue el presente trabajo.

Al Ph. D., M. Sc., Ing. Ramiro Rodas cuyas sugerencias han sido aprovechadas para mejorar el trabajo.

A todas las personas que en una u otra forma me brindaron su apoyo.

A TODOS.

GRACIAS.

REFERENCIAS BIBLIOGRAFICAS

1. KIMBARK, E. W., LEGATE, C. A., Fault Surge versus Switching Surge :
A Study of Transient Overvoltages caused by Line - to - Ground Faults,
IEEE Trans, vol PAS 87, September (1968), pp 1762 - 69.
2. MADZAREVIC V. , TSENG, F.K. et. al. , Overvoltages on EHV Transmission
lines due to Faults and Subsequent Bypassing of series capacitors, *IEEE*
vol PAS 96, Nov/Dic(1977), pp 1847 - 55.
3. RODAS RAMIRO., Estudio de una Línea de Transmisión mediante un Modelo,
Tesis de Grado, Escuela Politécnica Nacional, Quito, (1969).
4. BICKFORD, J. P., Computation of Power Systems Transients, *IEE Monograph*
Series 18, (1976).
5. MAURY, E. , Synchronous closing of 525 and 765 KV. circuit breakers :
A means of reducing switching surges on unloaded lines., *CIGRE paper #*
143, (1966).
6. BALTENSPERGER, P.A. DJURDJEVIC, P. , Damping of switching overvoltage
in EHV networks , *Trans. papers, IEEE winter power meeting, Jan. (1969)*

7. GARCIA, JARRIN, F., Cálculo Digital de Voltajes y Corrientes Transitorias., Tesis de Grado, Escuela Politécnica Nacional, Quito (1978).
8. BATTISON, J.P., et. al., British investigation on the switching of long EHV transmission lines, CIGRE paper # 13 - 02, (1970).
9. PETERSON, L.A. , Transients in Power Systems., Dover Publications Inc New York, USA (1966).
10. JOHNS, A.T., AGGARGUAL, B., Digital simulation of faulted EHV transmission lines with particular reference to very - high - speed protection., PROC. IEE., vol 123 # 4, April, (1976). pp 353 -59
11. JOHNS, A.T., Generalised - phase - comparator techniques for distance protection. Theory and operation of multi - input devices., PROC. IEE., vol 119, N. 11 (1972), pp 1595 - 1603.
12. ROCKEFELLER, G.D., Fault protection with a digital computer., IEEE, Trans vol PAS 88 (1969), pp 438 -564.
13. CARR, J., and JACKSON R.V., Frequency domain analysis applied to digital transmission lines protection., IEEE., Trans., vol PAS 94, N. 4 (1975), pp 1157 - 1166.
14. RANJBAR A.M., An improved method for the digital protection of high voltage transmission lines., IEEE., Trans. vol. PAS 94, N. 2, March/April (1975), pp 544 - 50.

15. SHIFF G.W., The spectra of fault - induced transients., IEEE., Trans. vol. PAS 98, May/ June (1979), pp 940 - 947.
16. BICKFORD, J.P., SANDERSON., J.V., et. al., Developments in the calculation of waveforms and frequency spectra for transient fault currents and voltages., PROC. IEE vol. 127, Pt C, N. 3, May (1980), pp 145 - 152.
17. ORBE GARCES P., Analisis of digital methos to calculate voltages and currents transients., Thesis of Master of Science., The Victoria University of Manchester., England., July (1976).
18. CORNICK, K.J., et. al., Power systems transients caused by arcing faults, PROC., IEE., vol. 128, Pt C, N. 1, Enero, (1981).
19. STEVENSON. W.D., Análisis de Sistemas Eléctricos de Ptencia., Libros Mc Graw - Hill de México S.A. (1976).
20. BICKFORD , J.P., ABDEL - RAHMAN, M.H., Application of traveling-wave to the calculation of transients - fault currents and voltages in power - systems networks., PROC., IEE., vol 127, Pt C, N. 3 , May , (1980). pp. 135 - 168.
21. ESZTERGALYOS., J. , YEE, M.T. , et. al., The development and operation of an ultra high speed relaying systems for EHV lines., CIGRE., paper N. 34 - 04 , (1978).
22. HOPE, G.S., and UMAMAHESWARAN, V.S. , Sampling for computer protection of transmission lines., IEEE., Trans. vol. PAS 93, N.5, (1974).

23. BREINGAM, W.D. et. al. , The laboratory investigation of a digital system for the protection of transmission lines ., IEEE., Trans. vol. PAS 98, March/ April (1979), pp. 350 - 368.
24. TANAKA, K. et. al. , Application of microprocessors to the control and protection systems at substation., IEEE., Trans. Vol. PAS 99, N. 1, Enero/Febrero, (1980), pp. 344 - 351.
25. YAMAGUCHI, H. , HORI , A., The use of microprocessors in digital protection and control in Substations., Developments in Power Systems Protection., IEE., Conference publication N. 185, U.K. (1980).
26. JOHNS, A.T. , New ultra - high - speed directional comparison technique for the protection of EHV transmission lines ., PROC., IEE., vol. 127, Pt C ; N. 4 , July (1980). pp. 228 - 239.
27. CARTER, P.P. , Ultra - high - speed relay for EHV/UHV lines based on directional wave detection principles., Developments in Power Systems Protection., IEE., Conference Publication N. 185 U.K. (1980).