

ESCUELA POLITECNICA NACIONAL
FACULTAD DE INGENIERIA ELECTRICA

DISEÑO Y CONSTRUCCION DE UN INVERSOR TRIFASICO
TIPO PUENTE CONTROLADO MEDIANTE MICROCONTROLADOR
POR MEDIO DE TECNICAS DE MODULACION SENOIDAL PWM
DE DOS Y TRES NIVELES

TESIS PREVIA LA OBTENCION DEL TITULO EN
INGENIERIA EN LA ESPECIALIZACION DE
ELECTRONICA Y CONTROL

JOSE XAVIER ANDA LOPEZ
JUAN RAMON PONCE ROSERO

QUITO, AGOSTO DE 1993

*Certifico que este trabajo de
Tesis ha sido elaborado en su
totalidad por los señores:*

José Anda y Juan Ponce

A handwritten signature in black ink, appearing to be 'B. Ledesma G.', written in a cursive style.

Ing. Bolívar Ledesma G.

DIRECTOR DE TESIS

AGRADECIMIENTO

Nuestro más sincero agradecimiento a la Escuela Politécnica Nacional, en especial al Ing. Bolívar Ledesma quien con su invaluable ayuda ha contribuido a la realización del presente trabajo.

Dejamos también constancia de nuestro sentimiento de gratitud hacia todos aquellos que de una u otra manera han aportado desinteresadamente a la culminación de esta tesis.

*A Dios por darme la Vida,
y a mis padres por enseñarme a vivir.
A Paty por ser mi alegría,
y a todos los que luchan por un mundo mejor.*

J.X.A.L.

*A mis padres y hermanos
quienes siempre me han ofrecido
su apoyo y cariño.
J.R.P.R.*

INDICE

PROLOGO	1
 CAPITULO I : GENERALIDADES	
1.1. Introduccion	3
1.2. El inversor trifásico tipo puente	6
1.2.1. Funcionamiento del inversor trifásico tipo puente	8
1.2.2. Expresiones en Series de Fourier de los voltajes de un inversor trifásico	11
1.3. Técnicas de control para inversores	13
1.3.1. Onda cuadrada	13
1.3.2. Modulación del ancho de pulso único	15
1.3.3. Modulación del ancho de pulso múltiple	18
1.3.4. Modulación senoidal de ancho de pulso (PWM)	21
1.3.5. Modulación por onda trapezoidal o sobremodulación	29
1.3.6. Modulación de ancho de pulso senoidal modificada	32
1.3.7. Control de desplazamiento de fase	33
 CAPITULO II : MODULACION PWM DE DOS NIVELES	
2.1. Descripción de la técnica de control	36
2.1.1. Control de los switches del inversor para generar PWM de dos niveles	38
2.2. Descripción del circuito de control	42
2.3. Implementación del programa de control	46
2.3.1. Algoritmo de control	46
2.3.2. Diagrama de bloques del programa	50
2.3.3. Diagrama de flujo del programa	56
 CAPITULO III : MODULACION PWM DE TRES NIVELES	
3.1. Descripción de la técnica de control	60
3.1.1. Generación de las señales de control	65
3.2. Descripción del circuito de control	77
3.3. Descripción del programa de control	86

CAPITULO IV : DISEÑO DEL INVERSOR TRIFASICO TIPO PUENTE

4.1.	Especificaciones del inversor	92
4.2.	Diseño de la etapa de potencia	93
4.3.	Circuitos de mando	98
4.3.1.	Circuito para el "Blanking Time"	103
4.4.	Protecciones del inversor	106
4.4.1.	Snubber de encendido	108
4.4.2.	Snubber de apagado	111
4.4.3.	Snubber de sobrevoltaje	114
4.4.4.	Protección de sobrecorriente	116
4.4.5.	Protecciones contra cortocircuitos	119

CAPITULO V : RESULTADOS EXPERIMENTALES

5.1.	Resultados experimentales de la modulación PWM de dos niveles	121
5.1.1.	Operación del circuito de control	121
5.1.2.	Operación del inversor para PWM de dos niveles	132
5.1.3.	Discusión de los resultados	139
5.2.	Resultados experimentales de la modulación PWM de tres niveles	164
5.1.1.	Operación del circuito de control	164
5.1.2.	Operación del inversor para PWM de tres niveles	175
5.1.3.	Discusión de los resultados	184

CAPITULO VI : CONCLUSIONES Y RECOMENDACIONES

6.1.	Conclusiones	211
6.2.	Recomendaciones	217

REFERENCIAS	220
-------------------	-----

BIBLIOGRAFIA	221
--------------------	-----

ANEXO 1
ANEXO 2
ANEXO 3
ANEXO 4
ANEXO 5
ANEXO 6
ANEXO 7

APENDICE

PROLOGO

En la actualidad, el desarrollo de la tecnología moderna se encamina cada día más al control automático de los procesos, gracias a la enorme ayuda que presentan los computadores y la microelectrónica en general, que se constituyen en instrumentos sumamente importantes cuando se requiere aumentar la calidad, eficiencia, rapidez y seguridad de cualquier sistema industrial, reduciendo el número de elementos empleados y permitiendo que el diseño sea más preciso y estable.

Por otra parte la Electrónica de Potencia se está aplicando con éxito a un sinnúmero de campos, siendo uno de ellos el de los inversores o conversores DC/AC, que tienen una gran cantidad de aplicaciones, siendo las principales las fuentes de alimentación ininterrumpidas (UPS) y el control de la velocidad de las máquinas eléctricas, al permitir variar en forma efectiva la magnitud y la frecuencia del voltaje AC de salida, optimizando así el funcionamiento de las distintos aparatos de corriente alterna.

El trabajo a desarrollarse en esta tesis tiene como objetivo básico el generar las señales de control para la modulación senoidal PWM de dos y tres niveles utilizando un microcontrolador, que sirva para el manejo adecuado de un inversor trifásico tipo puente, cuyo diseño y construcción permita efectuar las pruebas de las señales digitales generadas.

Inicialmente se plantean los fundamentos teóricos indispensables para la mejor comprensión del convertidor implementado y de las diferentes técnicas de control que se pueden utilizar para el mismo. Más tarde se explica en forma más detallada los métodos de modulación por ancho de pulso (PWM) de dos y tres niveles, que resultan muy ventajosos en la sintetización de ondas, pues se tiene armónicos de orden elevado que facilitan el filtrado, además que permiten variar el voltaje de la onda de salida controlando el índice de modulación respectivo. Dentro de este esquema se incluyen en forma pormenorizada los diagramas de flujo y las instrucciones que constituyen los programas de control para el uC.

Luego se explica de manera sencilla el diseño de la parte de potencia y de los circuitos de mando para la conducción de los transistores, que se usan como switches del inversor, poniendo especial interés en las protecciones del mismo. A continuación se presentan los resultados experimentales obtenidos a partir de la operación del equipo lo cual sirve de base para las conclusiones y recomendaciones generales sobre el tema.

CAPITULO I

GENERALIDADES.

1.1. INTRODUCCION.

En términos generales, un inversor es un conversor DC - AC, cuya función consiste en transformar un voltaje continuo de entrada en un voltaje alterno de salida de magnitud y frecuencia variable.

Idealmente se deberían obtener voltajes y corrientes sinusoidales, desfasadas un ángulo ϕ (dependiendo del tipo de carga utilizada), pero en la práctica los elementos de switcheo que se usan para la conversión trabajan en régimen de conmutación por lo que las formas de onda son no sinusoidales y contienen ciertos armónicos, los cuales podrían reducirse con la ayuda de filtros.

Para aplicaciones de potencia mediana o baja, los

voltajes de onda cuadrada o rectangular pueden ser aceptables, en tanto que para las de alta potencia o para cargas especiales, se requieren formas de onda sinusoidales de baja distorsión. Si los elementos de conversión trabajan en la zona lineal se obtendría una onda sinusoidal a la salida pero su rendimiento sería muy bajo con grandes pérdidas de energía.

Actualmente se dispone de semiconductores de potencia de alta velocidad, los cuales con el empleo de técnicas de switcheo adecuadas disminuyen significativamente el contenido armónico en los voltajes de salida de un inversor, con un mayor rendimiento.

Los inversores pueden clasificarse en dos grandes grupos: monofásicos y trifásicos. Cada uno de ellos se subdivide a su vez en varias categorías dependiendo de la técnica de conmutación que se utilice:

- Inversor resonante
- Inversor por conmutación auxiliar
- Inversor por conmutación complementaria

Otra clasificación hace referencia a los inversores alimentados con fuente de voltaje o de corriente, dependiendo si permanece constante el voltaje o la corriente de entrada.

Las configuraciones básicas de los convertidores DC-AC son: inversor con toma central en la fuente, inversor con toma central en la carga (o push-pull), inversor tipo puente. En esta tesis se desarrollará el último esquema mencionado en forma trifásica.

Para evaluar el trabajo del convertidor DC-AC se tienen

varios factores llamados "parámetros de operación", los mismos que permiten calificar el funcionamiento de los inversores, que de acuerdo a la referencia 2 son:

- Factor armónico (HF) : se define como la medida de la contribución de cada uno de los armónicos a la forma de onda que se está analizando.

$$HF_n = \frac{V_n}{V_1} \quad (1-1)$$

donde: V_1 = valor rms de la componente fundamental

V_n = valor rms del n-ésimo componente armónico

- Distorsión armónica total (THD) : es la medida de la cercanía en forma entre una onda analizada y su componente fundamental.

$$THD = \frac{1}{V_1} \left(\sum_{n=2,3,\dots} V_n^2 \right)^{\frac{1}{2}} \quad (1-2)$$

- Factor de distorsión (DF) : nos proporciona una medida de la efectividad en reducir armónicos indeseados luego de haber pasado por un filtro pasivo de segundo orden.

$$DF = \frac{\left(\sum_{n=2} \left(\frac{V_n}{n^2} \right)^2 \right)^{\frac{1}{2}}}{V_1} \quad (1-3)$$

- Armónico de mínimo orden (LOH) : es aquel componente armónico cuya frecuencia se encuentra más cercana a la frecuencia fundamental y su amplitud es más grande o igual al

3% de la magnitud de la componente fundamental. Es muy importante determinar este parámetro, puesto que un mayor LOH se relaciona con armónicos de orden elevado cuyo filtrado es más sencillo.

1.2 EL INVERSOR TRIFÁSICO TIPO PUENTE.

Los inversores trifásicos son comúnmente usados en aplicaciones de alta potencia, como por ejemplo: fuentes de alimentación no interrumpida (UPS), control de máquinas AC (especialmente motores), entre otras.

Para implementar un inversor trifásico se pueden utilizar varias configuraciones, una de las cuales consiste en el uso de tres inversores monofásicos; en este caso las señales de control de cada inversor tienen que estar desfasadas 120° una respecto a la otra de modo que se consigan los voltajes trifásicos balanceados. Este arreglo requiere de tres transformadores monofásicos, doce transistores o tiristores, y doce diodos, lo que significa un número excesivo de elementos, además de que se dificulta la obtención de voltajes de salida completamente balanceados cuando los voltajes resultantes de los tres inversores monofásicos no están equilibrados en magnitud y fase. Otra manera de constituir un inversor trifásico es usando la configuración de tap central en la carga o en la fuente, pero por inconvenientes prácticos de implementación y de costo, no se aconsejan estos modelos.

En consecuencia, el inversor trifásico más empleado es el denominado "tipo puente" compuesto de tres ramas, una por

cada fase, con seis elementos de switcheo y seis diodos volantes que funcionan en presencia de carga inductiva.

La figura 1.1. representa la forma más sencilla de un inversor trifásico tipo puente, donde los elementos que realizan la conmutación se consideran como switches ideales.

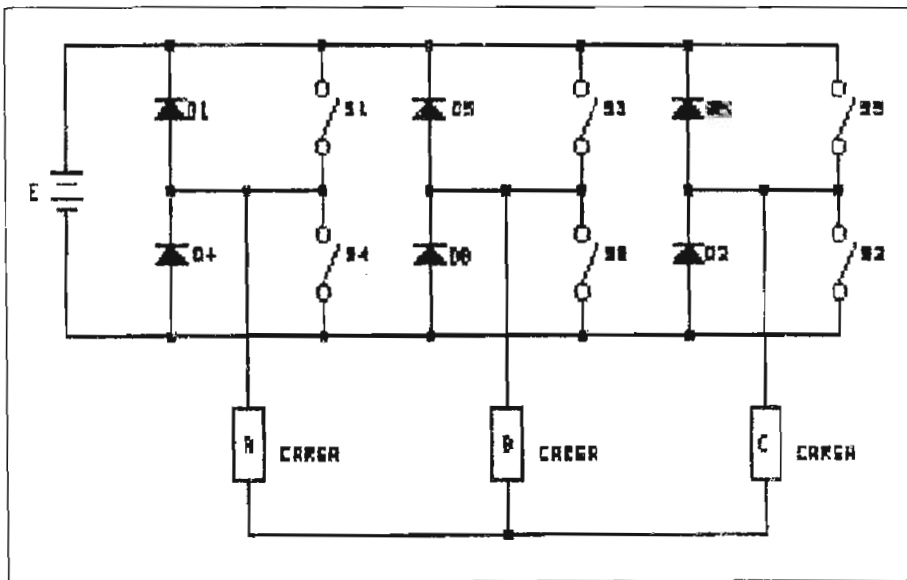


FIG. 1.1 : Inversor trifásico tipo puente

Los elementos utilizados como switches en el inversor ya indicado pueden ser tiristores, transistores de efecto de campo (TMOs), transistores bipolares de potencia (BJT); dependiendo de la aplicación se recomienda el uso de uno u otro, en especial atendiendo al rango de frecuencia de trabajo

Para nuestro caso de modulación por ancho de pulso (PWM) requerimos de portadoras de alta frecuencia (1-2 KHz), razón por la cual el inversor trifásico tipo puente se construirá con transistores bipolares de potencia que tienen una alta velocidad, y las características adecuadas para el manejo de las corrientes y voltajes especificados para este trabajo de tesis.

1.2.1. Funcionamiento del inversor trifásico tipo puente.

Dependiendo del modo de activado de los switches se tendrán diferentes formas de onda de voltaje a la salida del inversor trifásico. A continuación se detalla el funcionamiento básico del mismo para ángulos de conducción de 120° y 180° .

u
o
>

a) INVERSOR TRIFASICO CON UN ANGULO DE CONDUCCION DE 120° .

En la figura 1.2. se muestra la secuencia de switcheo para este caso.

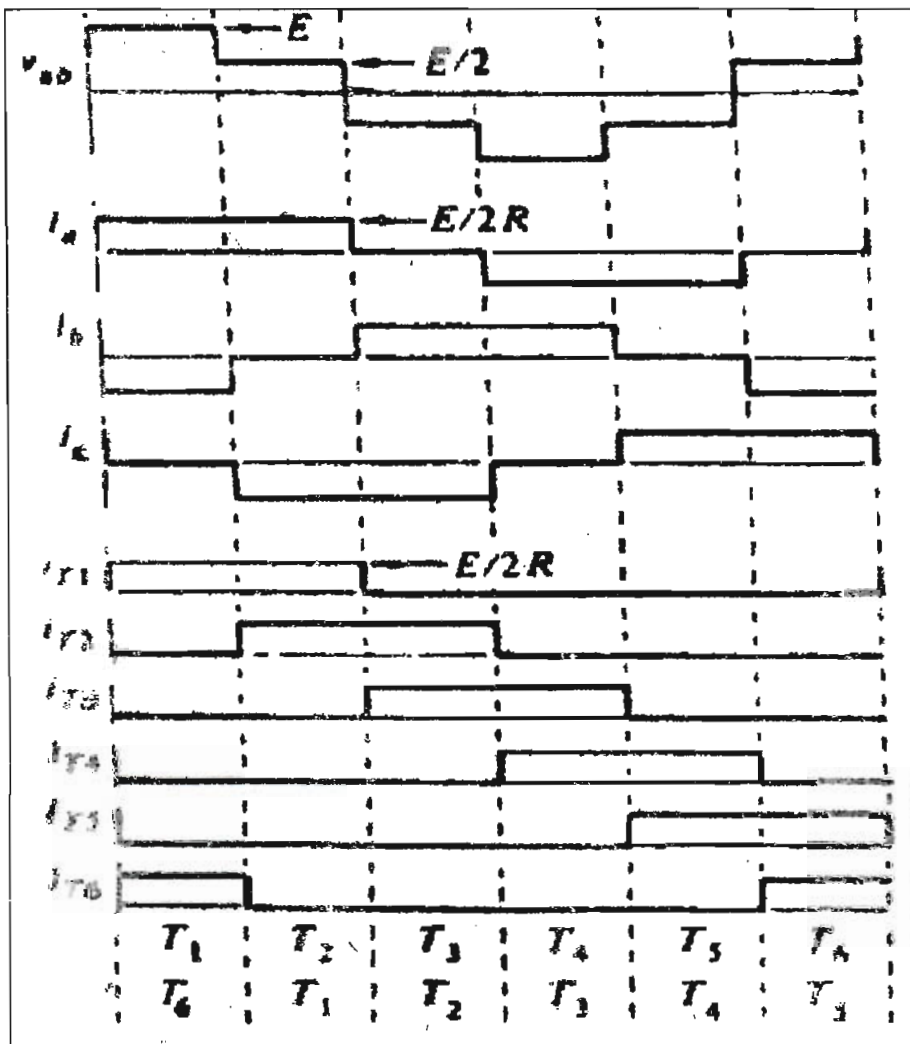


FIG. 1.2. Formas de onda con ángulo de conducción de 120°

Cada elemento de potencia utilizado para el switcheo conduce 120° de cada ciclo de salida. Inicialmente conducen S1 y S6 durante 60° , de forma que el voltaje V_{ab} es $+E$. Cuando se apaga el switch S6, la energía almacenada en la inductancia de la carga debe disiparse de algún modo, situación que se consigue por medio del diodo volante (D3). Durante el tiempo que actúa el diodo volante (o "free-wheeling"), el voltaje de salida V_{ab} es cero.

Cuando S1 se apaga entra a conducir el diodo D4 que junto a D3 determinan que el voltaje entre líneas V_{ab} sea $-E$, mientras se devuelve energía de la carga a la fuente. Más tarde conducen S3 y S4, repitiéndose otra vez el ciclo ya señalado anteriormente.

Se obtiene de esta manera una onda cuadrada de 3 niveles con una zona muerta de 60° , eliminando así el tercer armónico y permitiendo una menor distorsión.

Los voltajes de línea a la salida V_{bc} y V_{ca} son idénticos a V_{ab} , pero desfasados 120° uno de otro.

Las formas de onda de la figura 1.2 permiten apreciar que la corriente de fase (I_a) está retrasada respecto de su correspondiente voltaje (V_a) un cierto ángulo ϕ dependiendo del factor de potencia de la carga.

b) INVERSOR TRIFÁSICO CON UN ÁNGULO DE CONDUCCION DE 180° .

En la figura 1.3. se ilustra la secuencia de switcheo del inversor trifásico para este caso, considerando una carga resistiva.

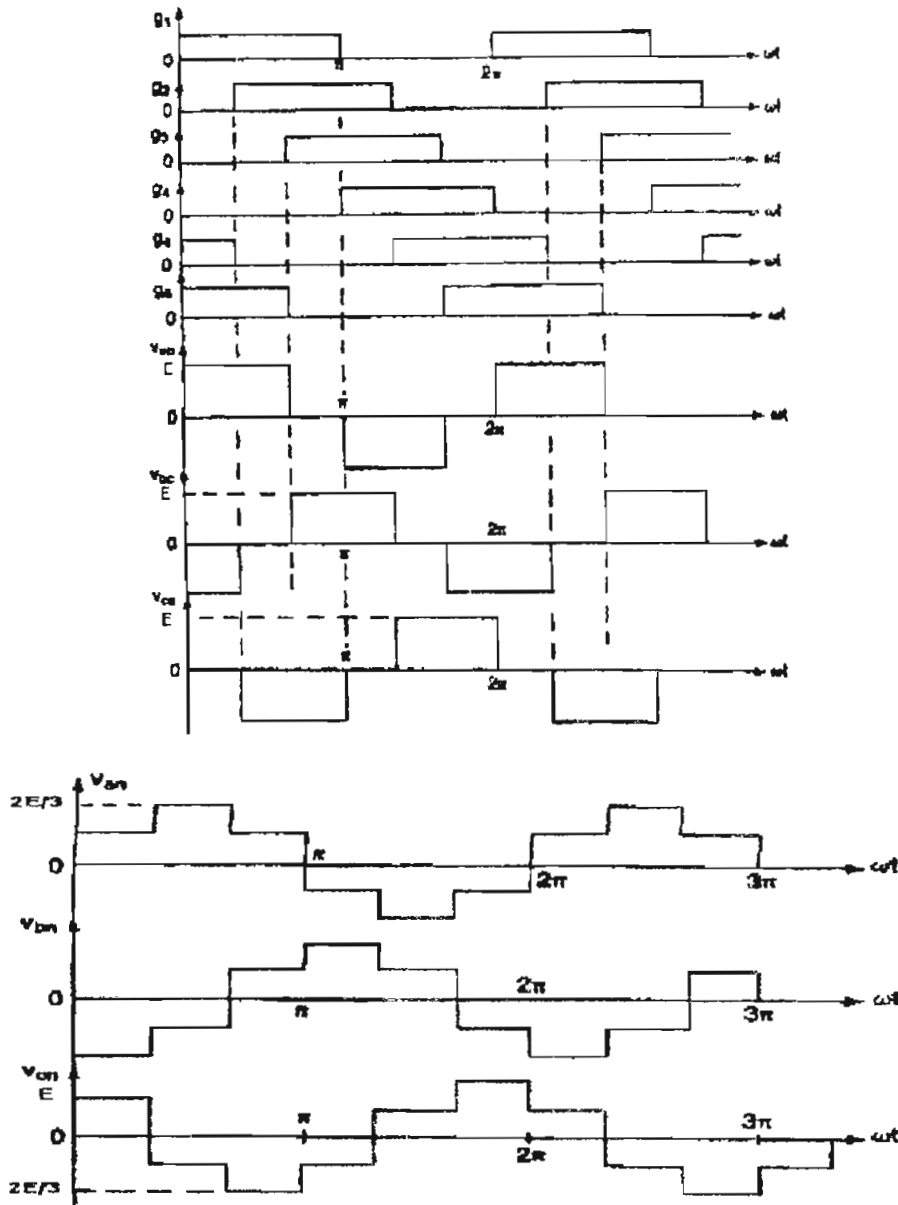


FIG. 1.3. Formas de onda con ángulo de conducción de 180°

Puede apreciarse que las señales de control para un ángulo de conducción de 180° son muy fáciles de obtener pues sólo necesitan de tres señales, mientras que las restantes son complemento de las anteriores. Además se debe considerar por tratarse de una carga R, los diodos volantes no cumplen función alguna.

En cuanto a la forma de operación de los switches y

diodos "free-wheeling" en el caso de carga RL, podemos señalar que es muy similar a cuando se tiene un disparo de 120° , es decir que en el instante en que se apaga un switch, la corriente circula por un diodo volante para luego ir por el correspondiente elemento de potencia.

Como se puede observar las señales de control están desfasados 60° una respecto a la otra de modo que se puedan obtener voltajes trifásicos balanceados.

1.2.2. Expresiones en Series de Fourier de los voltajes de un inversor trifásico.

Partiendo de las formas de onda obtenidas para cuando se tiene un ángulo de conducción de 180° , que se puede considerar como el caso más sencillo, tenemos que los voltajes de línea a línea instantáneos se expresan en Series de Fourier de la siguiente manera (ver referencia 2):

$$V_{ab} = \sum_{n=1,3,5,\dots} \frac{4E}{n\pi} \cos \frac{n\pi}{6} \sin n(\omega t + \frac{\pi}{6}) \quad (1-4)$$

Los voltajes V_{bc} y V_{ca} se obtienen de la anterior ecuación con un desfase de 120° y 240° respectivamente:

$$V_{bc} = \sum_{n=1,3,5,\dots} \frac{4E}{n\pi} \cos \frac{n\pi}{6} \sin n(\omega t - \frac{\pi}{2}) \quad (1-5)$$

$$V_{ca} = \sum_{n=1,3,5,\dots} \frac{4E}{n\pi} \cos \frac{n\pi}{6} \sin n(\omega t - \frac{7\pi}{6}) \quad (1-6)$$

Si se toma un eje de referencia desfasado $\pi/6$ respecto al voltaje de línea V_{ab} , los armónicos de orden par son cero.

De las tres ecuaciones anteriores se puede notar que los armónicos múltiplos de tres ($n=3,9,15,\dots$) deberían ser cero.

Además, para este caso la distorsión armónica total (THD) es elevada.

El voltaje eficaz línea a línea corresponde a la siguiente expresión:

$$V_L = \left[\frac{2}{2\pi} \int_0^{2\pi} E^2 d(\omega t) \right]^{\frac{1}{2}} \quad (1-7)$$

Para $n=1$, el valor rms de al componente fundamental es:

$$V_{L1} = \frac{4E \cos 30^\circ}{\sqrt{2\pi}} \quad (1-8)$$

$$V_{L1} = 0.7797 E \quad (1-9)$$

El valor rms del voltaje de fase viene determinado por:

$$V_N = \frac{V_L}{\sqrt{3}} \quad (1-10)$$

$$V_N = 0.4714 E \quad (1-11)$$

Como puede notarse, los voltajes de salida del inversor presentan dos características importantes de destacar: su magnitud, que es menor que la del voltaje de alimentación E , y su contenido armónico. Estos aspectos pueden mejorarse dependiendo de la técnica de control que se utilice.

1.3. TECNICAS DE CONTROL PARA INVERSORES.

Las principales técnicas utilizadas para el control de inversores son:

- Onda cuadrada
- Modulación del ancho de pulso único
- Modulación de ancho de pulso múltiple
- Modulación senoidal de ancho de pulso
- Modulación por onda trapezoidal
- Modulación de ancho de pulso senoidal modificada
- Control de desplazamiento de fase

Conviene señalar que las ecuaciones que se especifican para cada técnica, han sido tomadas de la referencia 2.

1.3.1. Onda Cuadrada.

Es la forma más simple de control de un inversor, donde no se tiene ningún parámetro variable.

El voltaje de salida eficaz (V_{rms0}) en la carga siempre se mantiene constante e igual al valor de la fuente de continua E . Por lo tanto si queremos variar en magnitud el voltaje V_{rms0} tenemos que cambiar el voltaje de entrada E .

La forma de onda en la carga corresponde a la de la figura 1.4.

Debemos anotar que en esta técnica se tiene la presencia

de armónicos de orden impar.

El contenido espectral para este tipo de técnica se muestra en detalle en la figura 1.5., donde se observa que en efecto aparecen los armónicos impares únicamente.

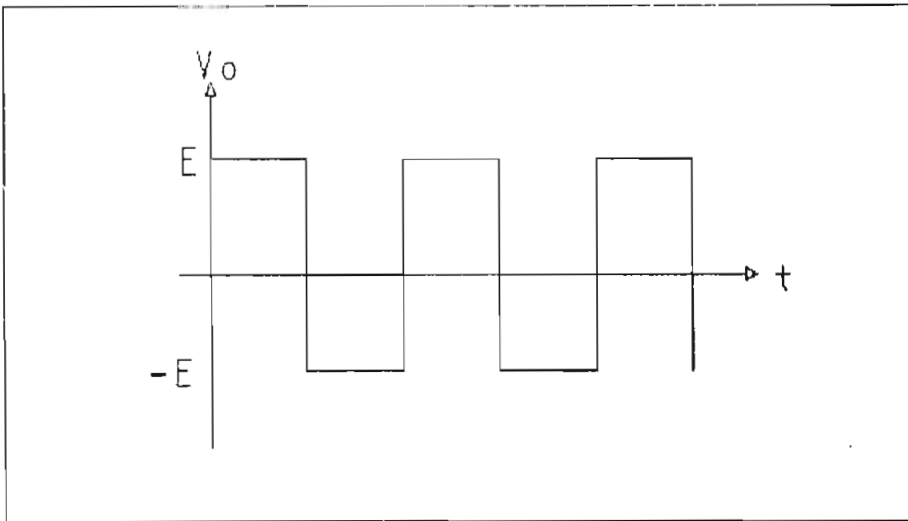


FIG. 1.4. Onda cuadrada entre los valores de la fuente E.

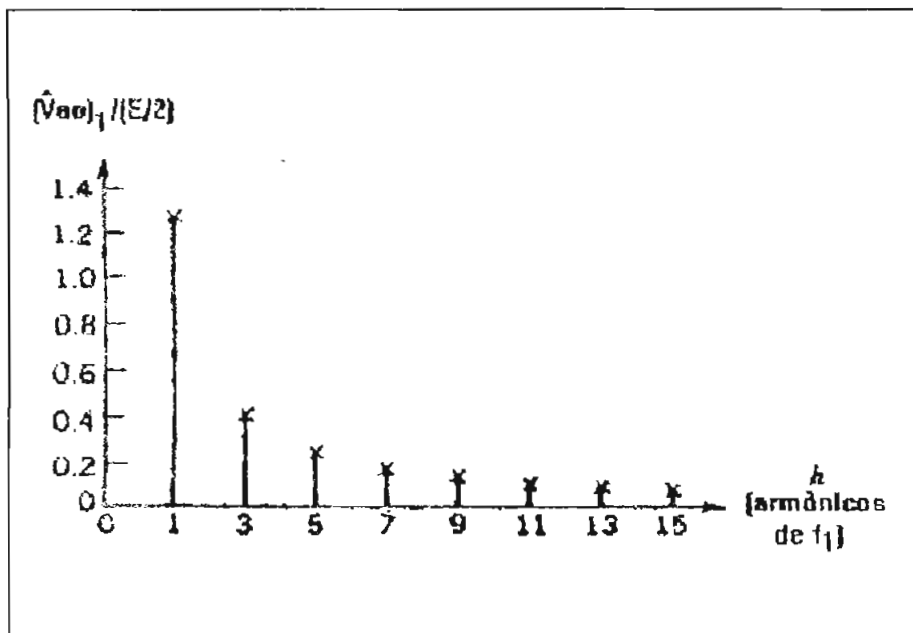


FIG. 1.5. Contenido armónico en la técnica de control por onda cuadrada

1.3.2. Modulación del ancho de pulso único.

En este tipo de control se varía el ancho de pulso con el fin de modificar el voltaje a la salida del inversor. Cabe señalar que en esta modulación únicamente se tiene un pulso por cada medio ciclo.

La generación de las señales de control se logra comparando una señal rectangular de referencia de amplitud A_m , con una onda portadora triangular de amplitud A_p . La frecuencia fundamental del voltaje de salida viene dada por la frecuencia de la onda portadora.

La figura 1.6. nos detalla la modulación por ancho de pulso único.

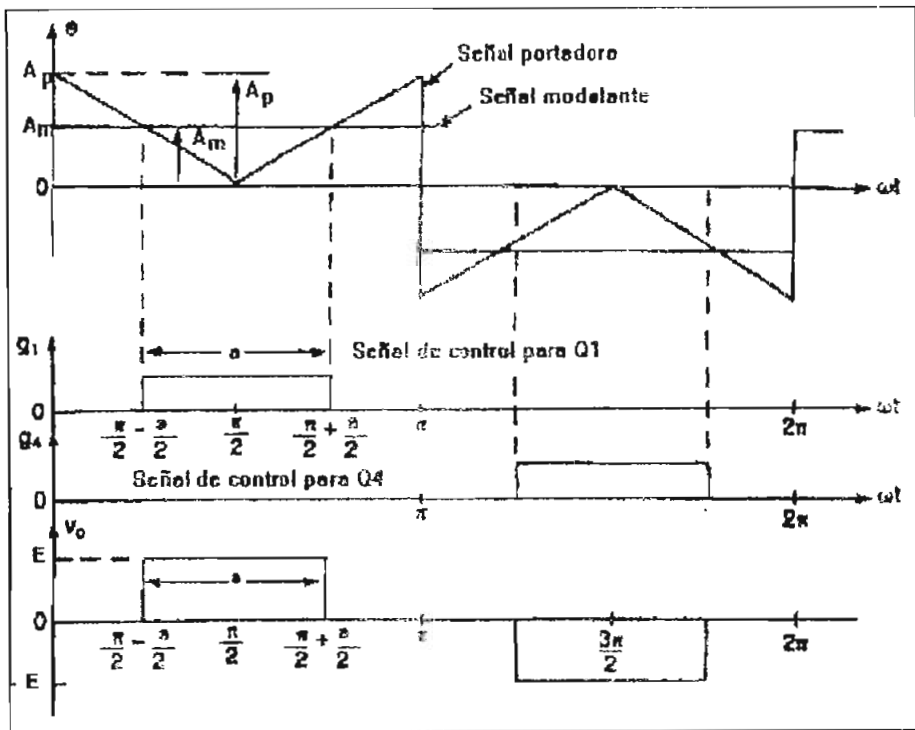


FIG. 1.6. Formas de onda para la modulación por ancho de pulso único

La relación de las amplitudes de la onda rectangular

(modulante) respecto a la triangular (portadora) se define como el INDICE DE MODULACION (I_m), así:

$$I_m = \frac{A_m}{A_p} \quad (1-12)$$

El voltaje de salida rms puede ser calculado como:

$$V_{rms_o} = E \sqrt{\frac{\theta}{\pi}} \quad (1-13)$$

El contenido armónico es función del parámetro de control variable θ , de modo que según el valor de este ángulo tenemos diferentes resultados para el armónico de mínimo orden (LOH).

A continuación se analiza los armónicos de la onda de salida utilizando Series de Fourier, donde para simplificar los cálculos se escoge un eje de referencia adecuado como se indica en la figura 1.7.

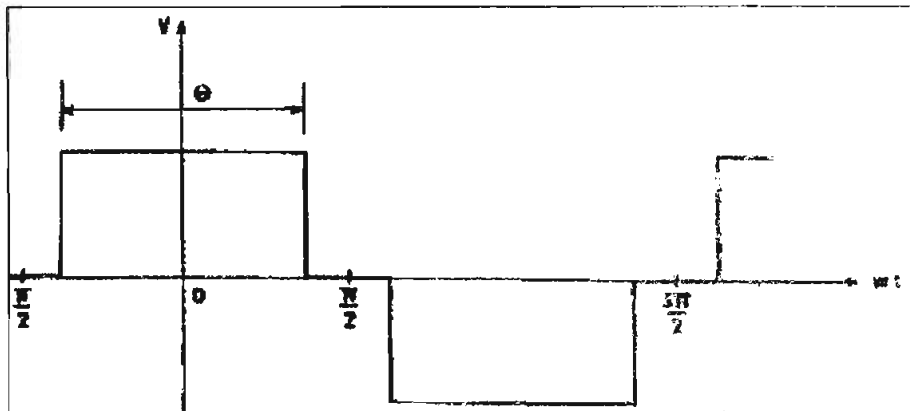


FIG. 1.7. Gráfica de ayuda para hallar los armónicos de la modulación del ancho de pulso único.

Como se puede apreciar en el gráfico de la figura 1.7 tenemos una función par ($B_n = 0$), con simetría respecto al eje de las X ($A_0 = 0$) y simetría cada medio período (es decir que

$A_2 = A_4 = A_6 = \dots = 0$). Según esto resulta:

$$A_n = \frac{4E}{\pi} \int_0^{\frac{\theta}{2}} \cos n\omega t d(\omega t) \quad (1-14)$$

de donde:

$$v_o(\omega t) = \sum_{n=1}^{\infty} \frac{4E}{n\pi} \left(\text{sen } \frac{n\theta}{2} \right) (\cos n\omega t) \quad (1-15)$$

El contenido armónico de la onda modulada por ancho de pulso único está normalizado respecto a la componente fundamental ($4E/\pi$) tal como se observa en la figura 1.8.

Independientemente del ancho de pulso θ , los armónicos de la onda cuadrada que aparecen corresponden a los de orden impar. Como ejemplo se puede mencionar que con un ángulo de 120° desaparece el tercer armónico y se tiene un 80% de la fundamental; para un ángulo de 140° desaparece el quinto armónico mientras se consigue un 85% de la fundamental.

Se debe llegar a un compromiso entre la distorsión armónica total (THD) y los armónicos de mínimo orden (LOh) que dificultan el filtrado de la señal; así en 120° desaparece el tercer armónico y se facilita el diseño del filtro aunque la distorsión armónica no es mínima, lo que no ocurre para un ángulo de aproximadamente 130° donde THD es lo más pequeña posible a pesar de que están presentes el tercero y quinto armónicos.

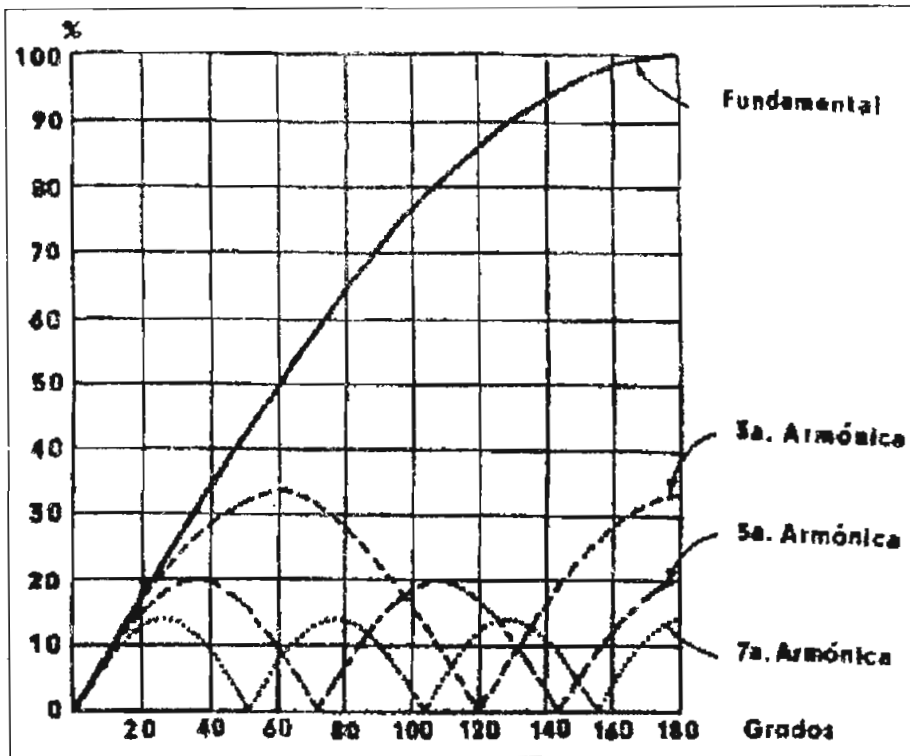


FIG. 1.8. Contenido armónico de la modulación de ancho de pulso único

1.3.3. Modulación de ancho de pulso múltiple.

Este método resulta adecuado para la reducción del contenido armónico del voltaje de salida, puesto que se emplea varios pulsos de igual ancho en cada medio ciclo.

En la figura 1.9. se ilustra la forma en que se genera la señal de control para el encendido y apagado de los switches de potencia del inversor.

A diferencia con el caso anterior de pulso único, la frecuencia de la portadora determina el número de pulsos por cada medio ciclo (ρ), en tanto que la frecuencia de la modulante es la que fija la frecuencia de salida.

El índice de modulación controla el voltaje de salida, al comparar las amplitudes de las ondas portadora y modulante. Al variar I_m desde 0 hasta 1, el voltaje en la carga lo hace desde 0 hasta E.

El ángulo máximo para θ es aquel que corresponde a una onda cuadrada cuyo valor es:

$$\theta_{\text{MAX}} = \frac{\pi}{p} \quad (1-16)$$

donde: p = número de pulsos por cada medio ciclo.

El voltaje eficaz a la salida viene dado por:

$$V_{\text{RMS}_o} = E \sqrt{\frac{p\theta}{\pi}} \quad (1-17)$$

Para el voltaje de salida instantáneo, su expresión en Series de Fourier es:

$$v_o(t) = \sum_{n=1,3,\dots}^{\infty} (A_n \cos n\omega t + B_n \sen n\omega t) \quad (1-18)$$

Considerando los efectos de todos los pulsos, los coeficientes A_n y B_n pueden hallarse a partir de las siguientes ecuaciones:

$$A_n = \sum_{m=1}^p \frac{4E}{n\pi} \sen \frac{n\theta}{2} \cos n(\alpha_m + \frac{\theta}{2}) \quad (1-19)$$

$$B_n = \sum_{m=1}^p \frac{4E}{n\pi} \sen \frac{n\theta}{2} \sen n(\alpha_m + \frac{\theta}{2}) \quad (1-20)$$

donde α_m representa el ángulo de inicio del m-ésimo par de

pulso positivo.

El factor de distorsión (DF) se reduce en comparación con el método de modulación del ancho de pulso único. Sin embargo las pérdidas dinámicas se incrementan debido a la frecuencia a la cual trabaja el elemento de switcheo.

Al elevar el número de pulsos las amplitudes de los armónicos de bajo orden disminuyen, en tanto que los armónicos de orden superior incrementan su magnitud, pero éstos en último caso pueden ser fácilmente filtrados lo cual se constituye en una ventaja apreciable.

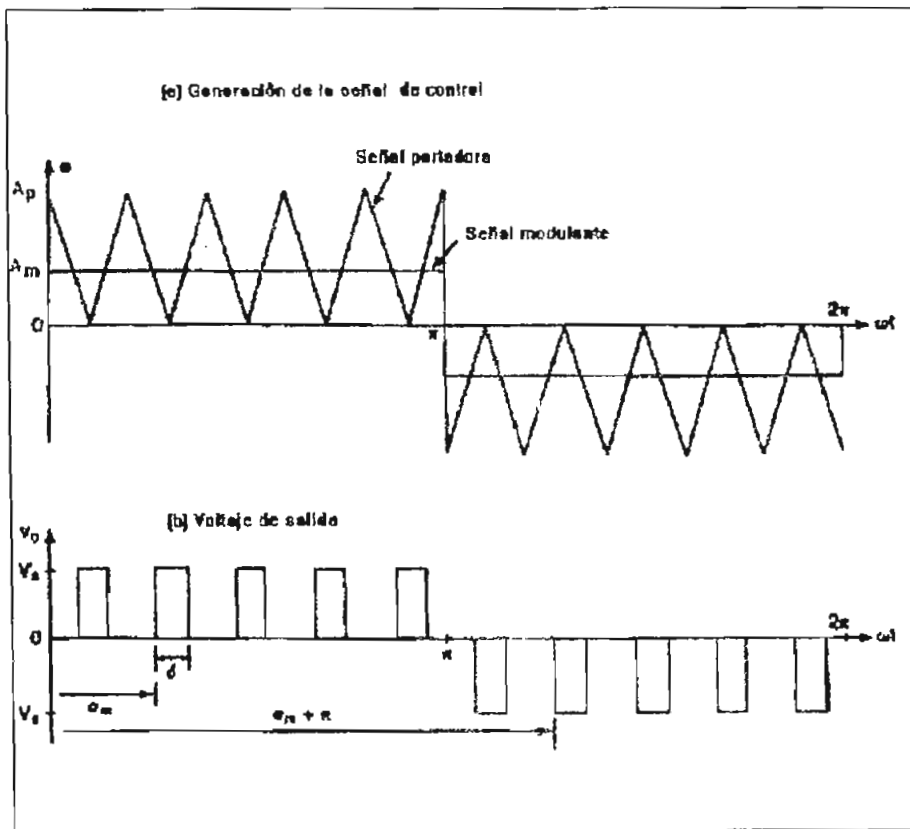


FIG. 1.9. Modulación por ancho de pulso múltiple.

La figura 1.10 muestra el perfil armónico versus el índice de modulación para el caso de cinco pulsos por cada medio ciclo.

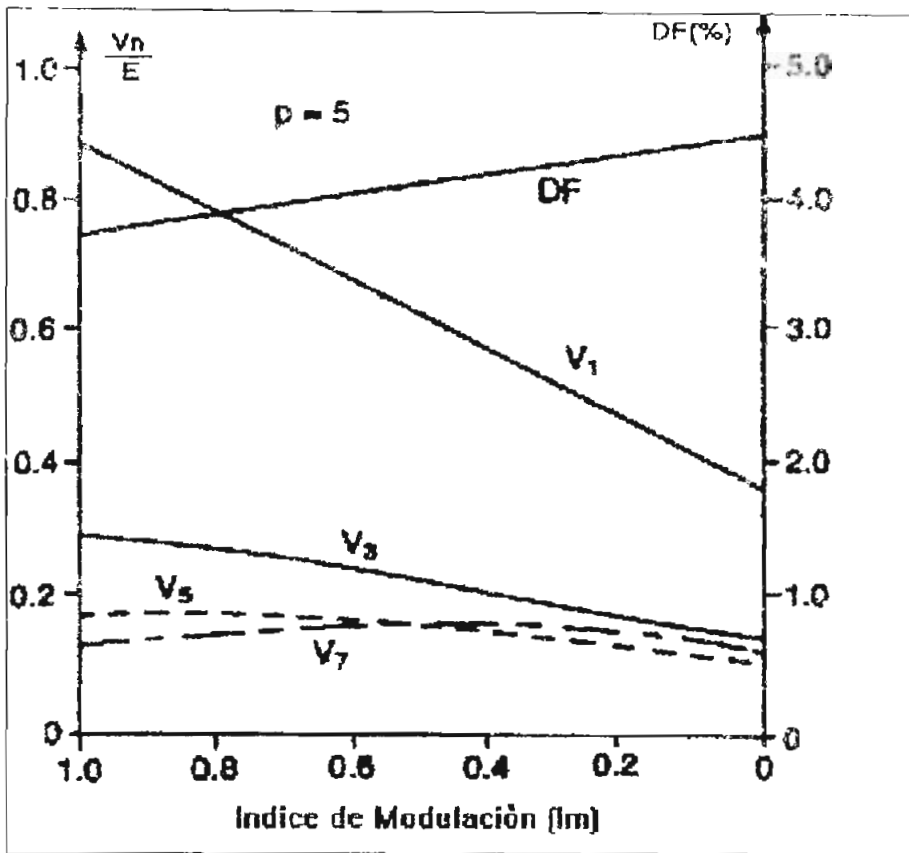


FIG. 1.10. Perfil armónico para la modulación de ancho de pulso múltiple

1.3.4. Modulación senoidal de ancho de pulso (PWM).

A diferencia de los casos anteriores donde el ancho de los pulsos se mantiene constante para cada semiciclo, en la modulación senoidal PWM el ancho de cada pulso varía en forma proporcional a la amplitud de la componente fundamental requerida evaluada en el centro de cada pulso.

La modulación senoidal de ancho de pulso genera pulsos rectangulares de voltaje a la salida a una frecuencia mucho mayor que la frecuencia de la fundamental de forma que la duración de cada pulso se pueda modular sinusoidalmente, lo

cual se consigue encendiendo y apagando los switches del inversor varias veces durante cada medio ciclo, variando el ancho de dichos pulsos.

Gracias a este método no se requiere modificar el voltaje continuo de entrada al inversor, pues si se desea variar el voltaje en la carga únicamente se cambia en la misma proporción el ancho de todos los pulsos aplicados.

En la figura 1.11. se muestra las formas de onda resultantes de la modulación senoidal PWM para un inversor trifásico, donde en un período de la señal se aplica un cierto número de pulsos igualmente espaciados cuyo ancho varía de acuerdo a una regla sinusoidal de modo que el valor promedio de los pulsos seguirá la forma de la función seno.

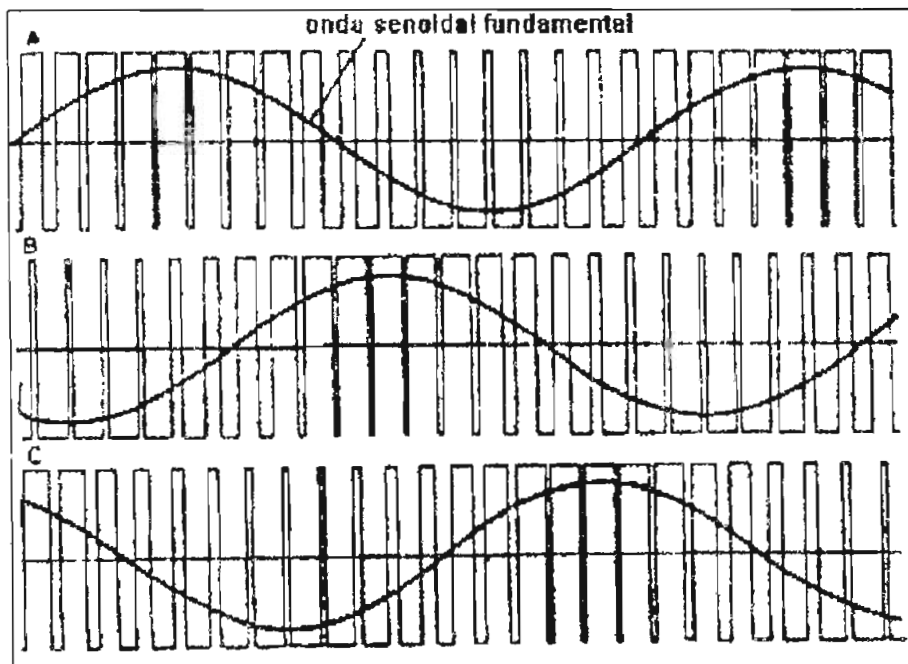


FIG. 1.11. Modulación por ancho de pulso PWM.

Se debe tomar en cuenta que la máxima amplitud de la sinusoidal (pico) corresponde al nivel de voltaje DC escogido. De hecho el valor máximo absoluto será cuando el pico de la

onda seno igual al valor de la fuente de continua aplicado. Si se reduce este voltaje, los anchos de los pulsos deberán reducirse en la misma proporción.

Un método adoptado comúnmente para definir el ancho de los pulsos se ilustra en la figura 1.12., donde se muestra el caso más sencillo de la modulación senoidal PWM.

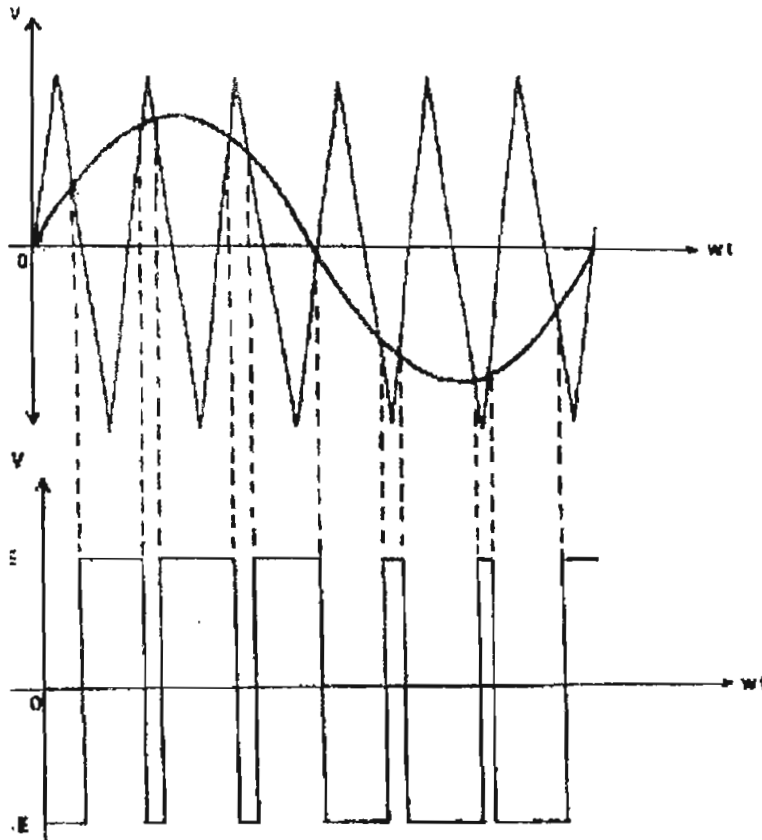


FIG. 1.12. Obtención de la onda modulada senoidalmente mediante la técnica de PWM

En la parte superior del gráfico, la onda modulante (senoidal) se compara con la onda portadora (triangular) a una frecuencia que corresponde a la de repetición de los pulsos. Las amplitudes de las dos señales están en proporción al voltaje de salida y al voltaje de suministro DC del inversor respectivamente. Los instantes de encendido se determinan por

el sistema de control en los puntos de coincidencia de las dos formas de onda, de ese modo el ancho de cada pulso se acerca al valor promedio del voltaje de salida requerido durante el período del pulso.

Cabe señalar que a mayor número de pulsos (p) por cada medio ciclo, la aproximación a la onda senoidal deseada será más óptima.

Además esta técnica de modulación es muy útil para mejorar la forma de onda previo al filtraje, ya que se reducen notoriamente los armónicos de bajo orden y el factor de distorsión.

Este tipo de modulación elimina todos los armónicos que son menores o iguales a $2p-1$; por ejemplo si se tiene que $p=6$, entonces el armónico de menor orden sería el onceavo.

La relación existente entre la frecuencia de la portadora (f_p) y la de la modulante (f_m) se denomina INDICE DE FRECUENCIA o también razón de la modulación de frecuencia y su expresión corresponde a:

$$N = \frac{f_p}{f_m} \quad (1-21)$$

Dependiendo si el índice de frecuencia N es entero o no se tiene la modulación PWM sincrónica o asincrónica respectivamente.

a) PWM SINCRONICO : esta técnica requiere que N sea un valor entero, tal como se ilustra en la figura 1.13.

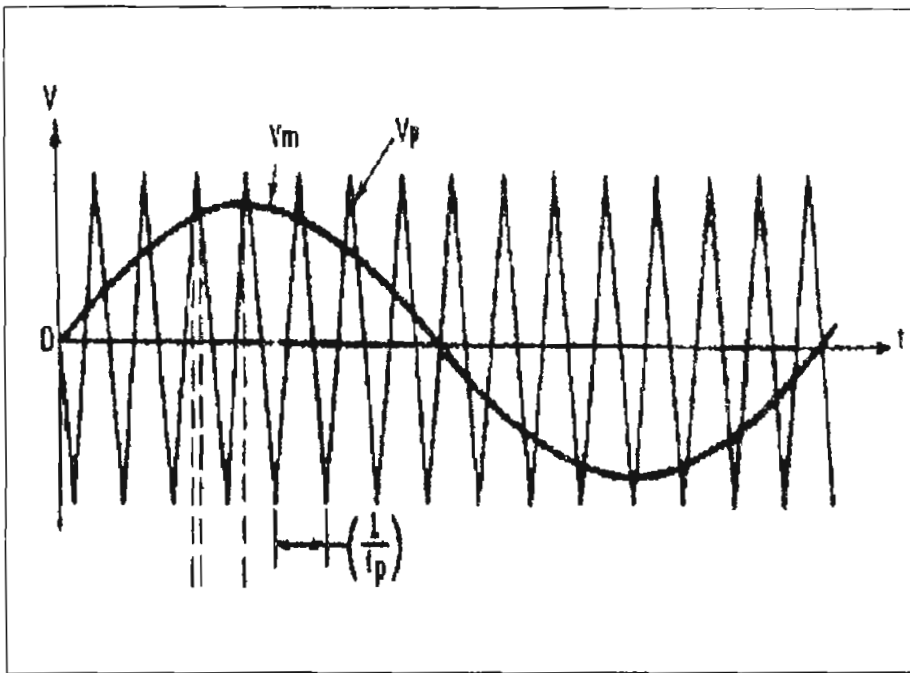


FIG. 1.13. Característica de un PWM Sincrónico

Con la modulación PWM sincrónica se superan las limitaciones que tiene su contraparte asincrónica. Este método nos asegura la ausencia de subarmónicos (respecto a la frecuencia fundamental), los cuales sí se presentan en el PWM asíncrono.

El inconveniente de esta técnica es la necesidad de lograr una alta precisión para lograr el sincronismo deseado. Este objetivo se puede obtener a través de circuitos integrados a gran escala o desde sistemas con microprocesadores.

b) PWM ASINCRÓNICO : en este caso N no es un entero, tal como nos indica la figura 1.14., y por ende se presentan subarmónicos cuya amplitud disminuye conforme aumentamos N . Por eso se recomienda que N sea por lo menos igual a 20.

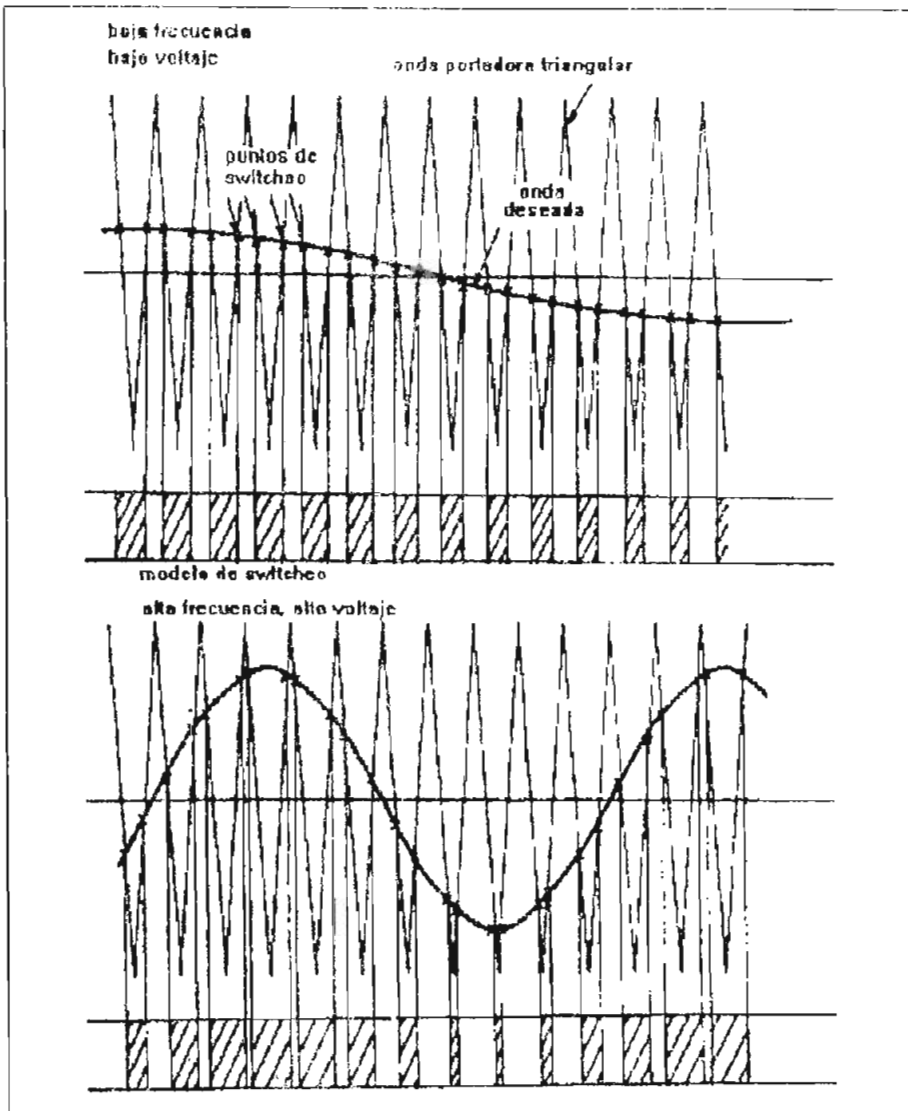


FIG. 1.14. Característica de un PWM Asincrónico

Para altas potencias éste método no puede ser utilizado por las siguientes razones:

- La frecuencia de trabajo de los switches de alta potencia no permite conseguir un índice de frecuencia lo suficientemente elevado como para disminuir los subarmónicos de la modulación asincrónica.
- Cuando un switch de potencia está en el estado de

conducción, debe permanecer en este estado por un tiempo mínimo antes de apagarse completamente, y viceversa, es decir que el switch no puede ir del estado de encendido al de apagado en forma instantánea. Como resultado de lo anterior, el voltaje de salida se reduce notablemente.

Cabe señalar que si el inversor tiene como carga un motor AC, los subarmónicos cercanos a la frecuencia cero, aunque sean pequeños en amplitud, generan grandes corrientes que son totalmente indeseables.

Los problemas causados por la generación de los pulsos y la interferencia entre la onda portadora y la modulante han propiciado el desarrollo de métodos donde las dos ondas se sincronizan todo el tiempo.

Para mejorar el contenido armónico de la señal PWM resultante a la salida del inversor se debe usar la modulación sincrónica. Considerando el caso trifásico la relación entre la frecuencia de la portadora y de la modulante debe ser:

$$N=6n \quad (1-22)$$

donde n es un número entero.

Los armónicos a la salida del inversor aparecen como anchos de banda centrados alrededor de la frecuencia de switcheo y sus correspondientes múltiplos (N, 2N, 3N, etc.). Este criterio no es aplicable para el caso de sobremodulación.

El armónico h-ésimo ubicado en el k-ésimo ancho de banda y para el j-ésimo índice de frecuencia es:

$$h=j(N) \pm k \quad (1-23)$$

donde la frecuencia fundamental corresponde a $h=1$.

Para valores impares de N , los armónicos existen únicamente para valores pares de k . En el caso de que se tengan N pares, el contenido armónico aparecerá sólo cuando k sea impar.

La figura 1.15. muestra el contenido armónico de la técnica de control por modulación senoidal PWM.

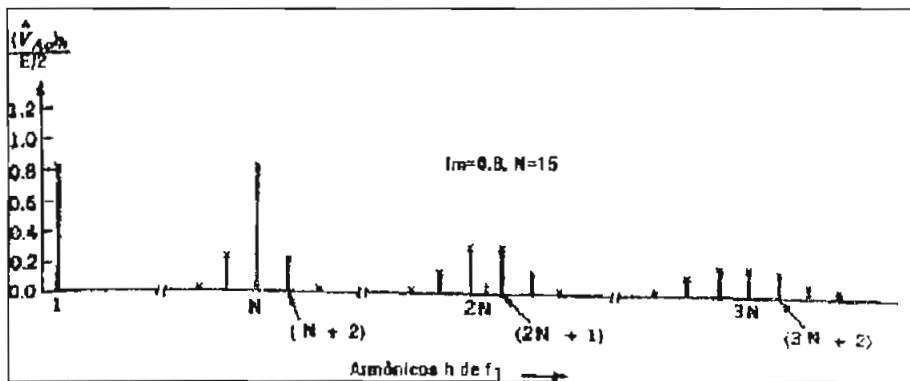


FIG. 1.15. Contenido espectral de la modulación senoidal PWM.

Considerando que el ancho del m -ésimo pulso es a_m , el voltaje rms de salida es:

$$V_{RMS_o} = E \left(\sum_{m=1}^p \frac{a_m}{\pi} \right)^{\frac{1}{2}} \quad (1-24)$$

Aplicando las ecuaciones (1-23) y (1-24), los coeficientes de Fourier para el voltaje de salida resultan:

$$A_n = \sum_{m=1}^p \frac{2E}{n\pi} [\text{sen } n(\alpha_m + a_m) - \text{sen } n\alpha_m] \quad (1-25)$$

$$B_n = \sum_{m=1}^p \frac{2E}{n\pi} [\cos n\alpha_m - \cos n(\alpha_m + a_m)] \quad (1-26)$$

En la tabla 1.1. se ubica en forma rápida la amplitud normalizada (respecto al voltaje DC) de los armónicos (h) del voltaje de salida para diferentes índices de modulación ($I_m = A_m/A_p$) y de frecuencia ($N = f_p/f_m$).

ARMONICO	INDICE DE MODULACION (I_m)				
	0.2	0.4	0.6	0.8	1.0
h					
1	0.2	0.4	0.6	0.8	1.0
N	1.242	1.150	1.006	0.818	0.601
$N \pm 2$	0.016	0.061	0.131	0.220	0.318
$N \pm 4$					0.018
$2N \pm 1$	0.190	0.326	0.370	0.314	0.181
$2N \pm 3$		0.024	0.071	0.139	0.212
$2N \pm 5$				0.013	0.033
3N	0.335	0.123	0.083	0.171	0.113
$3N \pm 2$	0.044	0.139	0.203	0.176	0.062
$3N \pm 4$		0.012	0.047	0.104	0.157
$3N \pm 6$				0.016	0.044
$4N \pm 1$	0.163	0.157	0.008	0.105	0.068
$4N \pm 3$	0.012	0.070	0.132	0.115	0.009
$4N \pm 5$			0.034	0.084	0.119
$4N \pm 7$				0.017	0.050

TABLA 1.1. Amplitud Normalizada de los Armónicos de Salida,

Cabe mencionar que si el índice de modulación es mayor que 1 tenemos el caso de SOBREMULACION. En esta condición la magnitud del voltaje de salida aumenta, pero a costo de un mayor contenido armónico.

1.3.5. Modulación por onda trapezoidal o sobremodulación.

Si se usa una señal modulante mayor en amplitud que la

respectiva portadora se pierde información en aquellos intervalos en los cuales sucede lo mencionado, obteniéndose sobre la carga la forma de onda de la figura 1.16.

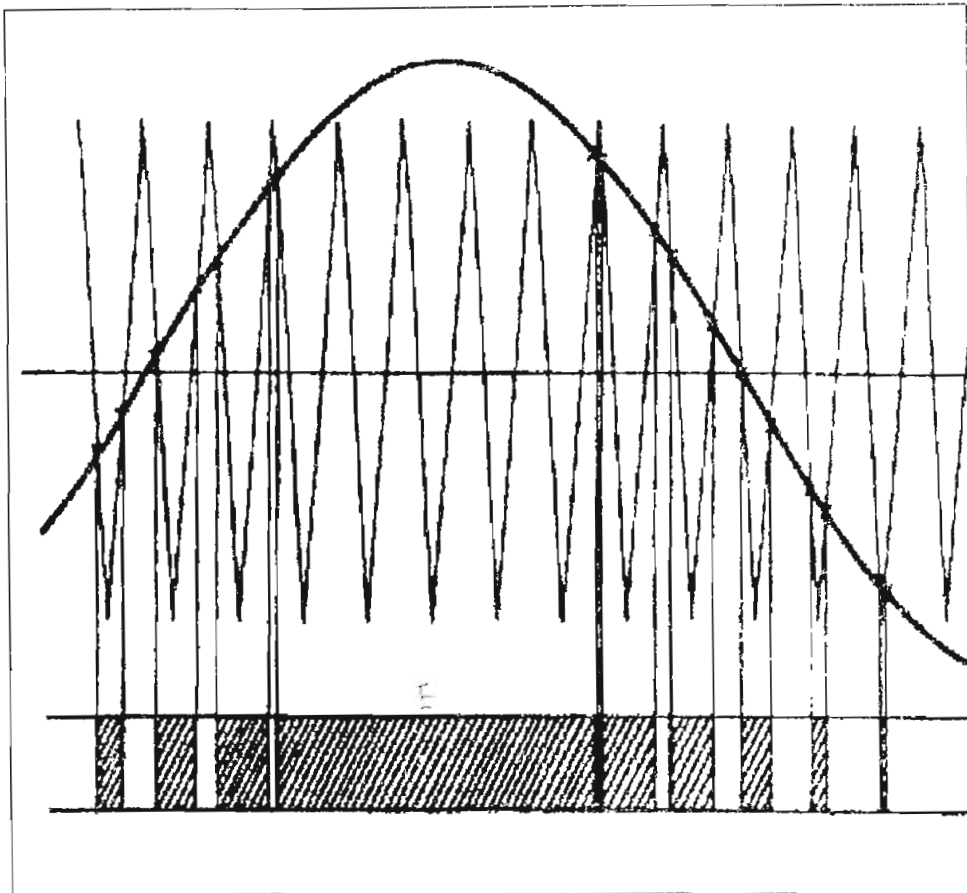


FIG. 1.16. Ondas obtenidas con la técnica de sobremodulación

En el momento de la sobremodulación se introduce una distorsión en la modulante, que ya no es sinusoidal sino que se asemeja a una trapezoide, empeorando el contenido armónico de la onda de salida, lo cual dificulta el filtraje de la señal.

Cuando los valores del índice de modulación son demasiado grandes, los voltajes a la salida del inversor degeneran a una onda cuadrada. Cabe señalar que el contenido armónico en la sobremodulación es mayor que en el de la técnica de PWM

normal, tal como lo señalaba la figura 1.17.

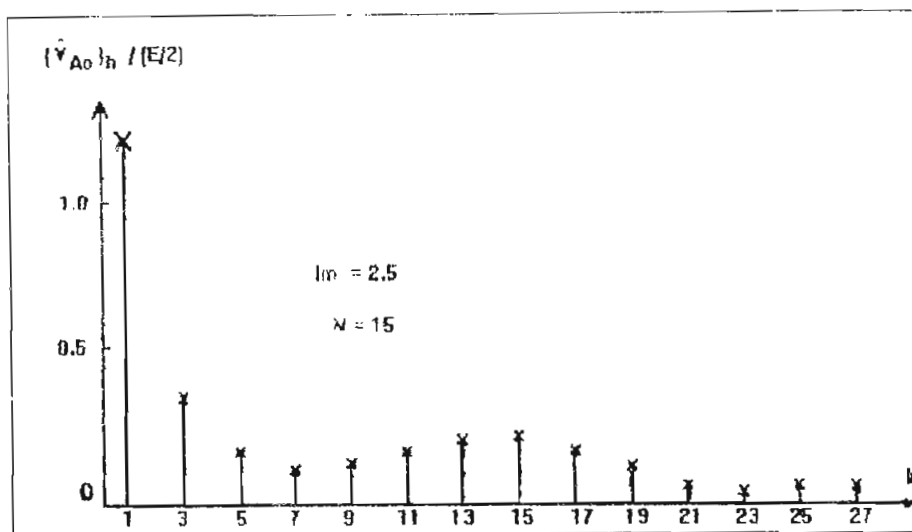


FIG. 1.17. Contenido armónico en la sobremodulación

A pesar de lo anteriormente indicado, con la sobremodulación es posible obtener voltajes eficaces a la salida en la carga más altos respecto a la modulación PWM senoidal, considerando la misma fuente de voltaje E de alimentación del inversor. Es decir, se obtiene un mejor aprovechamiento de la fuente.

Mientras más sobremodulamos, el valor eficaz V_{rms0} se aproxima a la fuente DC (E). En el caso de PWM senoidal se tiene que la amplitud del voltaje de la fundamental es en el mejor de los casos un 70% de E, en cambio en la modulación trapezoidal se puede conseguir hasta un 90% de E.

Dependiendo de las condiciones en que la carga soporta en mayor o menor grado la distorsión armónica, se recomienda aplicar o no esta técnica.

En fuentes de alimentación ininterrumpida (UPS) se recomienda no utilizar la sobremodulación, porque en este tipo de aplicaciones se requiere minimizar la distorsión en el

voltaje de salida.

Este método resulta mucho más sencillo de aplicar si se usa metodologías digitales para el circuito de control; para mayor información de este aspecto se sugiere revisar el ANEXO 7.

1.3.6. MODULACION DE ANCHO DE PULSO SENCIDAL MODIFICADA.

En la anterior técnica, los anchos de aquellos pulsos que se encuentran cerca al pico de la onda seno no sufren una variación significativa al modificarse el índice de modulación. Esto nos permite efectuar un cambio en la aplicación de la onda portadora de modo que se presente tan solo en los primeros y últimos 60° de cada semiciclo.

Para aclarar esta técnica de control se presenta el diagrama de la figura 1.18.

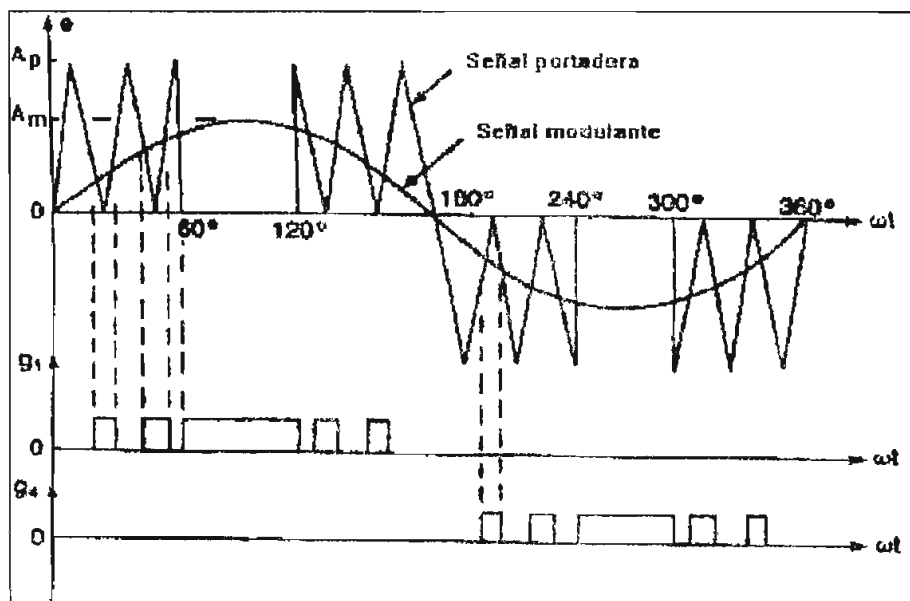


FIG. 1.18. Modulación por ancho de pulso senoidal modificada

Con esta modificación, la componente fundamental se incrementa y las características armónicas de la misma se mejoran respecto a la modulación senoidal por ancho de pulso. Además se reduce el número de switcheos de los dispositivos de potencia, disminuyendo en igual proporción las pérdidas dinámicas.

El número de pulsos para el período de 60° señalado (q), se relaciona con el índice de frecuencia (I_m), especialmente para inversores trifásicos, así:

$$I_m = 6q + 3 \quad (1-27)$$

1.3.7. Control de desplazamiento de fase.

Este tipo de control sirve para cuando se tiene inversores múltiples donde el voltaje de salida es la suma de los respectivos voltajes de los inversores individuales. Por ejemplo un inversor trifásico se puede asumir como la suma de tres monofásicos para este caso.

Un gráfico explicativo de esta técnica se muestra en la figura 1.19., en la cual se puede apreciar que un desfase de 180° produce un voltaje a la salida como el ilustrado en el literal (c), en tanto que un retardo correspondiente al ángulo β genera un voltaje como el indicado en el literal (e) de la figura.

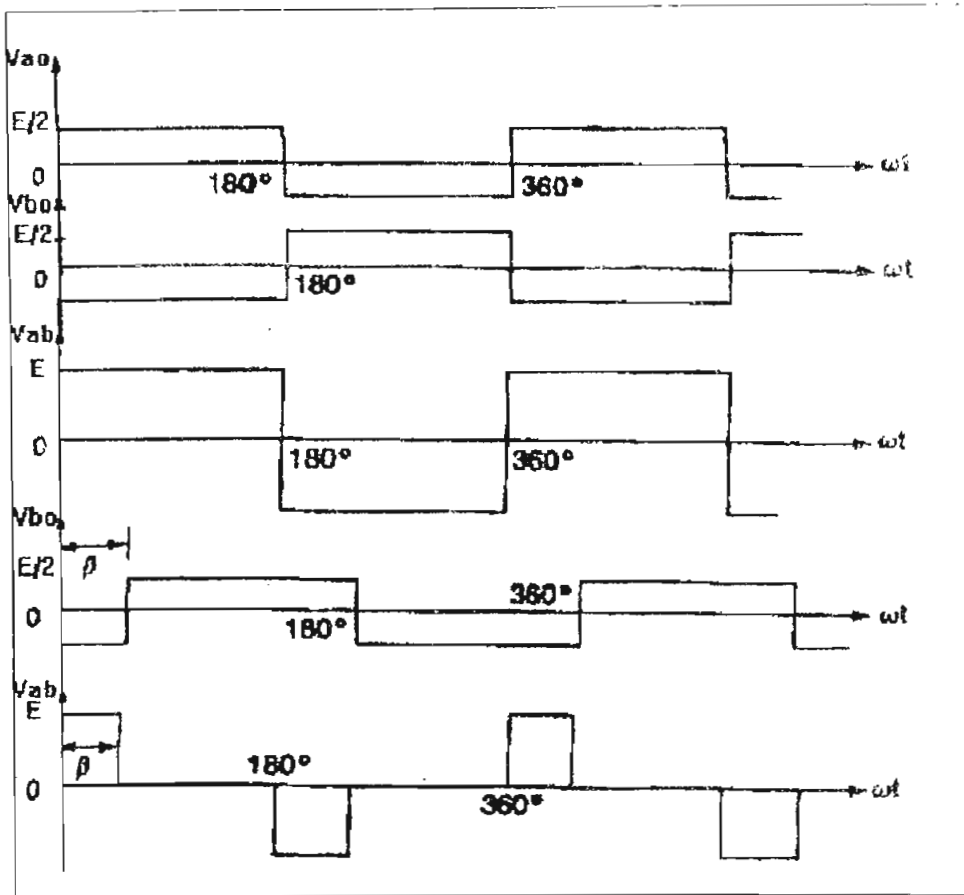


FIG. 1.19. Control de desplazamiento de fase.

El voltaje eficaz de salida para esta situación es:

$$V_{rms} = E \sqrt{\frac{\beta}{\pi}} \quad (1-28)$$

En el caso de un puente monofásico constituido por la suma de dos ramas, tenemos que los voltajes instantáneos son:

$$v_{ao} = \sum_{n=1,3,5,\dots} \frac{2E}{n\pi} \text{sen } n\omega t \quad (1-29)$$

$$v_{bo} = \sum_{n=1,3,5,\dots} \frac{2E}{n\pi} \text{sen } n(\omega t - \beta) \quad (1-30)$$

El voltaje de salida instantáneo corresponde a:

$$v_{at} = \sum_{n=1,3,\dots} \frac{4E}{n\pi} \operatorname{sen} \frac{n\beta}{2} \cos n\left(\omega t - \frac{\beta}{2}\right) \quad (1-31)$$

El valor rms del voltaje de salida de la fundamental queda:

$$V_1 = \frac{4E}{\sqrt{2}\pi} \operatorname{sen} \frac{\beta}{2} \quad (1-32)$$

De la ecuación anterior se puede decir que el voltaje de salida varía conforme lo hace el ángulo β .

La ventaja de este tipo de control radica en que es muy útil para aplicaciones de alta potencia, pero como un aspecto negativo es que requiere de un alto número de elementos de potencia en paralelo.

CAPITULO II

MODULACION PWM DE DOS NIVELES

2.1. DESCRIPCION DE LA TECNICA DE CONTROL.

En términos generales la modulación PWM de dos niveles consiste en obtener sobre la carga una onda cuadrada modulada sinusoidalmente cuyos topes son el voltaje de la fuente (+E) y su inverso (-E), sin ningún tiempo muerto.

Antes de analizar las principales características de este tipo de modulación, es necesario definir lo que es la RELACION DE TRABAJO (δ), que se refiere a la proporción entre el ancho del pulso respecto del período del mismo, tal como se indica en el esquema de la figura 2.1., donde δ viene determinado por :

$$\delta = \frac{a}{T} \quad (2-1)$$

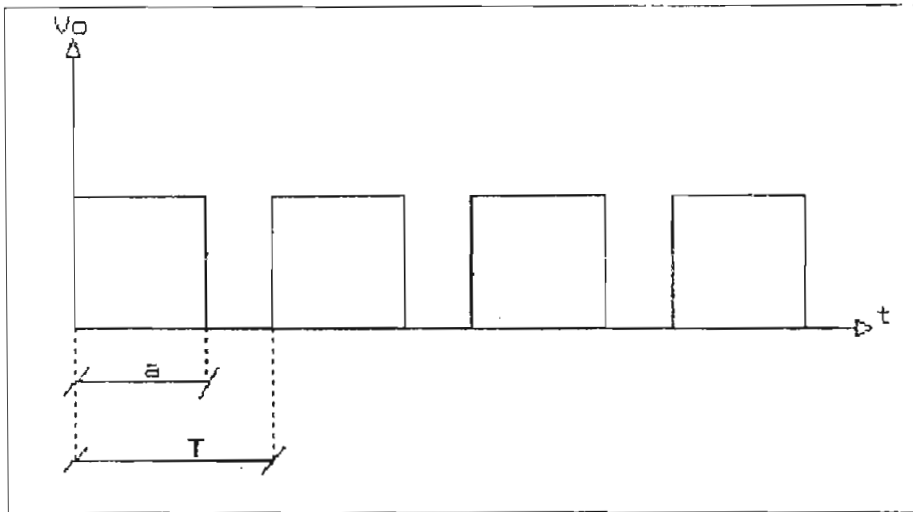


FIG.2.1. : Esquema que muestra la relación de trabajo (δ)

Como resultado de esta técnica de control para el caso de un inversor trifásico se obtienen las formas de onda correspondientes a los pulsos de activado de los elementos de potencia, que se muestran en la figura 2.2., las cuales son el resultado de comparar la señal portadora con la modulante para cada una de las fases.

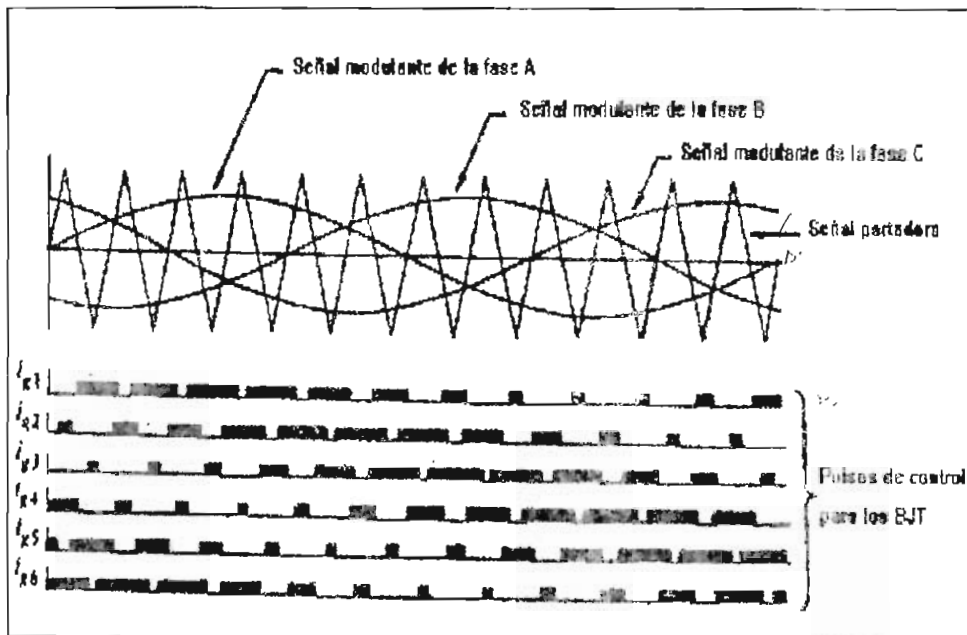


FIG.2.2. Pulsos de activado de los BJT usando la técnica PWM.

Se nota claramente que se va variando la relación de trabajo, modulando cada período de muestreo con respecto al siguiente, para conseguir un período de repetición correspondiente a la frecuencia de la fundamental de salida, sintetizando la onda sinusoidal que se quiere.

Para modular se mantiene constante el periodo de switcheo (de la onda portadora), y se va modificando el ancho de cada pulso (α), de tal manera que para sintetizar el ciclo positivo δ debe variar entre 0.5 y 1, mientras que para el semiciclo negativo δ varía entre 0 y 0.5.

Si hacemos una modulación más intensa, cubriendo δ todo el rango de trabajo se obtendría una onda sinusoidal más grande y por consiguiente se aumenta el voltaje eficaz tanto de la fundamental como de la onda completa. En el caso de no hacer ninguna modulación se tendrá a la salida una señal sinusoidal de amplitud cero, que se consigue cuando en todos los períodos de muestreo la relación de trabajo es $\delta=0.5$.

2.1.1. Control de los switches del inversor para generar PWM de dos niveles.

Si se hace referencia a un inversor trifásico tipo puente, el control de los switches para conseguir la modulación senoidal PWM de dos niveles consiste en variar el ancho de los pulsos en forma proporcional al valor medio de la onda seno de salida durante todo un período, complementando la señal de control entre los elementos de potencia de la misma rama y desplazándola 120° para los otros brazos del puente.

El resultado final de la aplicación de esta técnica se ilustra en el gráfico de la figura 2.3. correspondiente a las formas de onda en la carga para un inversor trifásico.

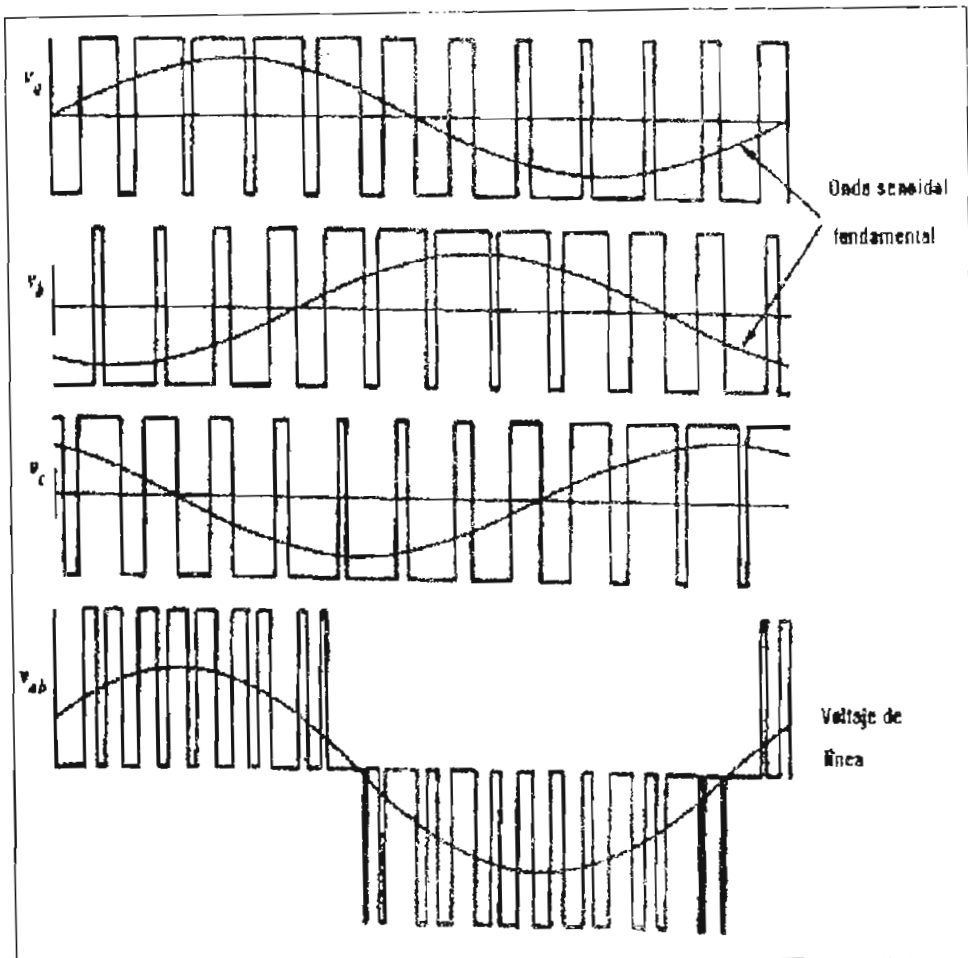


FIG. 2.3. Formas de onda en la carga para un inversor trifásico, con control PWM de 2 Niveles

Como se puede observar, las tres fases operan de una manera similar a una misma frecuencia de switcheo, pero sus formas de onda moduladas se encuentran desplazadas 120° eléctricos basados en la frecuencia de salida fundamental.

Para lograr este efecto se comparan las siguientes señales:

- Una onda sinusoidal cuya frecuencia equivale a la de la

salida (señal modulante).

- Una onda diente de sierra (señal portadora), cuyo período de repetición es igual al de los pulsos de ancho variable usados en esta técnica de control.

La frecuencia de la portadora para este caso debe ser mucho mayor que la de la modulante.

Para que la comparación entre las dos señales sea efectiva, las dos ondas deben tener el mismo valor medio; por eso se pone a la modulante con referencia a la mitad de la amplitud de la portadora y así conseguir una señal PWM con referencia cero, tal como se indica en la figura 2.4.

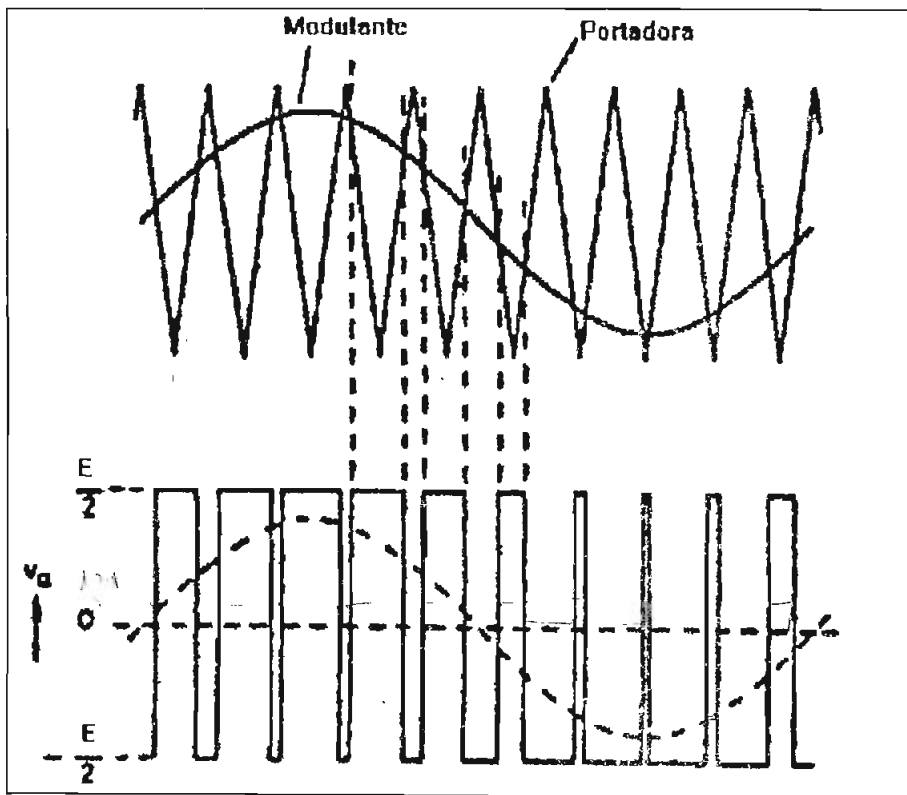


FIG.2.4. Comparación entre la señal portadora y modulante

La relación de trabajo varía de acuerdo a la amplitud de la modulante. El período de la portadora (T_p) se mantiene

siempre constante pero su ancho variable modulado por la señal senoidal.

Se ha elegido la onda diente de sierra como portadora en lugar de una señal triangular puesto que el período T_p si bien en ambos casos se mantiene fijo, en el segundo se desplaza a lo largo del eje del tiempo. En consecuencia si la portadora es una onda diente de sierra se modula el ancho de pulso (PWM), mientras que si tenemos una portadora triangular además del ancho de pulso también se modula la posición relativa del mismo (PPWM).

La comparación entre la portadora y la modulante para el caso trifásico de modulación PWM se ilustra en la figura 2.5.

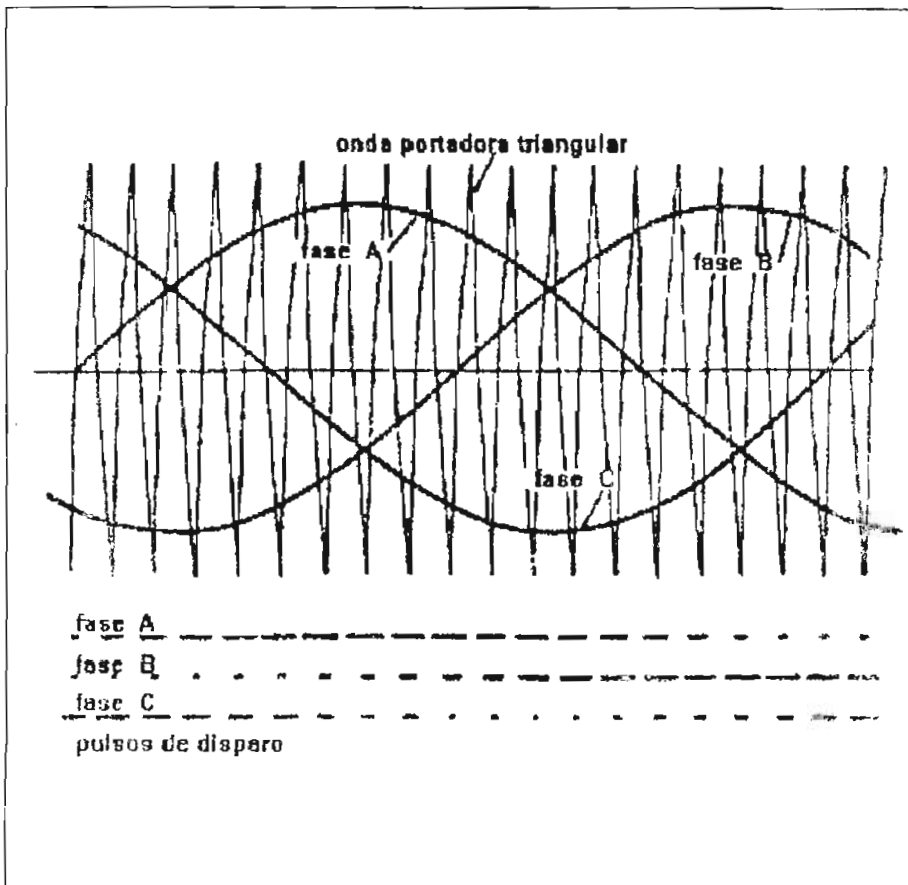


FIG. 2.5. Pulsos de disparo usando control PWM

2.2. DESCRIPCIÓN DEL CIRCUITO DE CONTROL.

El esquema de control utilizado para realizar la modulación senoidal por ancho de pulso (PWM) de dos niveles se basa en el diagrama de bloques que se presenta en la figura 2.6.

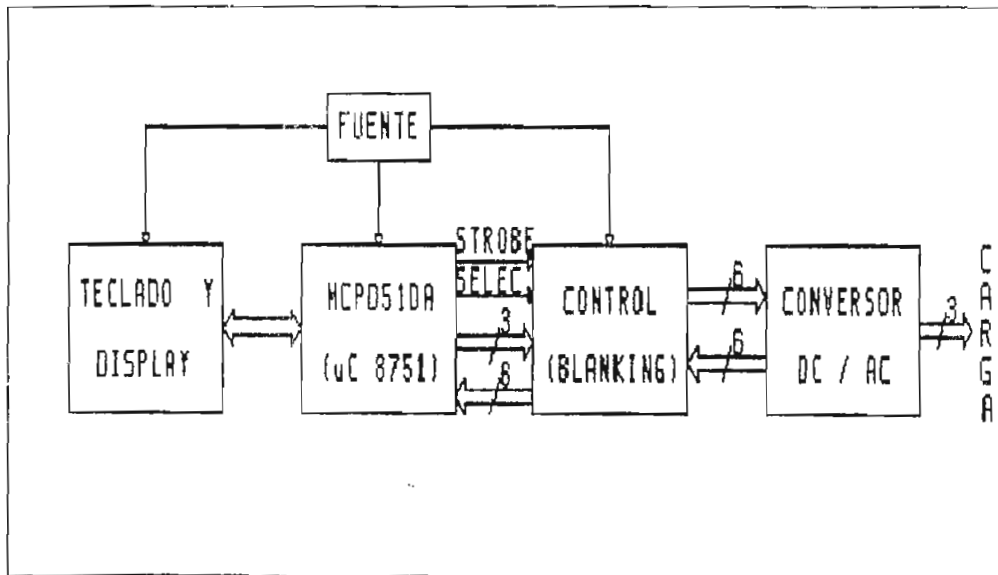


FIG. 2.6. Diagrama de bloques para el control PWM de 2 Niveles

Una breve explicación de los distintos bloques de dicho diagrama se presenta a continuación:

1) TARJETA DE "TECLADO Y DISPLAY" : sirve para el ingreso de datos y salida de mensajes adecuados al display según el programa de control.

En efecto, los datos que se necesitan son ingresados mediante 3 teclas, y mostrados inmediatamente en el módulo LCD: LTN211 (conformado por una doble fila de displays de cristal líquido) para una mejor manipulación del equipo por

parte del usuario.

El módulo LCD es manejado en forma directa por el pórtico P1 del μ C8751 de modo que pueda visualizarse los valores de ingreso de datos o las respectivas indicaciones de falla de operación y errores cometidos al introducir los mismos.

La información de entrada de las teclas va al pórtico P0 donde se procesa adecuadamente. Cabe señalar que la interrupción generada con el teclado se invierte de modo que la señal que llega al microcontrolador (INT1) sea un cero lógico, pues esta interrupción es activa en bajo.

2) TARJETA "MCPD51DA" : sirve fundamentalmente para generar las señales de control adecuadamente moduladas y desfasadas, cuyas características técnicas y guía de uso se detallan en el ANEXO 2.

De acuerdo a la información de dicho anexo y a los requerimientos de nuestro diseño de control, los elementos de la tarjeta "MCPD51DA" utilizados son los siguientes :

- Microcontrolador INTEL 8751.
- C.I. 74LS244 (Buffer de 8 bits).
- C.I. 74LS138 (Decodificador de 3 a 8).
- C.I. 7430 (NAND de 8 entradas).
- C.I. 74HC14 (Inversor).
- C.I. 74LS373 (Buffer de 8 bits)
- Cristal de cuarzo de 12 MHz.
- Elementos adicionales: resistencias, diodos, capacitores, conectores, jumpers.

Como es evidente, el funcionamiento general del circuito de control se basa en el empleo del microcontrolador 8751, que es accionado con un cristal de 12 Mhz para tener una mayor velocidad de operación y lograr así una exactitud más alta en los resultados finales.

Con el fin de generar las señales adecuadas de control mediante la técnica de modulación PWM de dos niveles se utilizan 3 pines del pòrtico P0, para las fases F1, F2 y F3 respectivamente. Adicionalmente se emplean las señales pertinentes de habilitación y selección que van a la otra tarjeta denominada de "BLANKING".

Todas las señales anteriores se encuentran conectadas a uno de los pòrticos de salida disponibles en la tarjeta "MCPD51DA". De la tarjeta de "BLANKING" en cambio recibe las 6 señales de sobrecorriente provenientes de cada subrama del inversor trifásico.

Es necesario recalcar que para el tratamiento de la detección de sobrecorriente se emplean las entradas de interrupción externa, cualquiera de las cuales activan la interrupción INTO del microcontrolador, la misma que se habilita en bajo.

3) TARJETA DE "BLANKING" : que se emplea en términos generales para conseguir el llamado "blanking time", el cual es indispensable en los circuitos tipo puente para evitar cruces en la conducción de los transistores que forman el inversor.

Las salidas de la tarjeta "MCPD51DA" ingresan a un arreglo de diodos, resistencias, capacitores e inversores que se tiene en la tarjeta de "BLANKING", para así conseguir un apropiado "blanking time" que impida la existencia de cortocircuitos entre los dos transistores que conforman cada una de las ramas del inversor tipo puente. Como se sabe tales elementos de potencia estarán funcionando siempre en forma complementaria y de no haber el suficiente tiempo de retardo o tiempo "blanking" entre el apagado del uno y el encendido del otro, ambos BJT's estarían conduciendo al mismo instante lo cual es indeseable.

Además a la tarjeta de "BLANKING" llegan la señal de habilitación (STROBE) y de selección (SELEC) de las salidas correspondientes a la modulación senoidal PWM de dos niveles, que luego son encaminadas a los optoacopladores de cada uno de los drives que manejan el inversor trifásico.

Por otro lado esta tarjeta recibe del conversor DC/AC las 6 señales de sobrecorriente para luego enviarlas al μ C8751, el cual en caso de activarse alguna de ellas inmediatamente hará que se apague todo el inversor.

4) FUENTE : se trata de una fuente regulada de continua de 5 voltios y 2 amperios, que sirve para alimentar a las tarjetas de "TECLADO Y DISPLAY", "MCPD51DA" y "BLANKING". En su diseño se utiliza un transformador de 110:8v, cuya señal es rectificadas y filtrada para posteriormente fijar su valor en 5v gracias al regulador UA7805.

2.3. IMPLEMENTACION DEL PROGRAMA DE CONTROL.

Para comprender mejor la implementación del programa de control de la modulación PWM de dos niveles es conveniente resaltar algunos aspectos importantes tales como:

- El Algoritmo de Control.
- El Diagrama de Bloques del Programa
- El Diagrama de Flujo del Programa

2.3.1. Algoritmo de Control.

El algoritmo de control para realizar la modulación PWM de dos niveles se basa en la simulación digital mediante tablas de la implementación análoga correspondiente, que resulta de comparar una onda sinusoidal (señal modulante) con una diente de sierra (señal portadora), cuyas ecuaciones son:

a) ECUACION DE LA SEÑAL PORTADORA:

$$v(t) = \frac{1}{T} (iT - t) \quad (2-2)$$

donde: T = Período de la Portadora

i = Intervalo analizado

b) ECUACION DE LA SEÑAL MODULANTE:

$$v(t) = 0.5 + \frac{I_m}{2} \text{sent} \quad (2-3)$$

donde: I_m = Índice de Modulación

Igualando las ecuaciones 2.2 y 2.3 tenemos:

$$0.5 + \frac{I_m}{2} \text{sent} = \frac{1}{T} (iT - t) \quad (2-4)$$

de lo que resulta:

$$I_m \text{sent} + \frac{2}{T} t - 2i + 1 = 0 \quad (2-5)$$

Por otro lado sabemos que:

$$T = \frac{360}{N} \quad (2-6)$$

donde: N = Índice de frecuencia

Reemplazando en la ecuación 2.5 tenemos:

$$180 I_m \text{sent} + Nt - 360i + 180 = 0 \quad (2-7)$$

De la ecuación 2.7 se halla los puntos de corte en el eje del tiempo (t_c), que permiten obtener los anchos de los pulsos (a) y la relación de trabajo (δ) así:

$$\delta = \frac{a}{T} = \frac{iT - t_c}{T} \quad (2-8)$$

Sustituyendo la ec. 2.6 tenemos finalmente:

$$\delta = i - \frac{N t_c}{360} \quad (2-9)$$

Por otro lado, si el inversor tiene como carga un motor de inducción se debe tomar en cuenta su característica voltaje-frecuencia, mostrada en la figura 2.7., para el cálculo del índice de modulación.

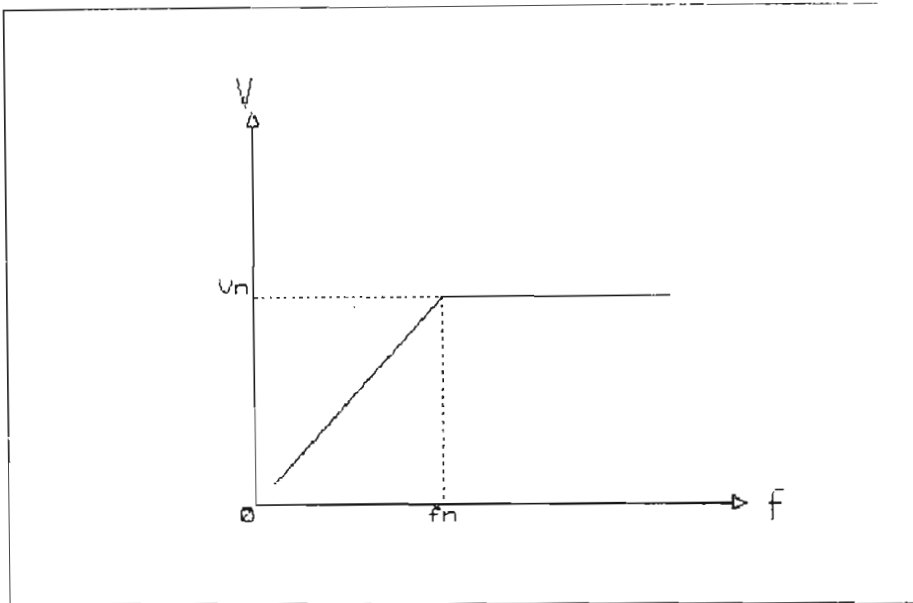


FIG. 2.7. Característica V vs f de un motor

En base a la curva V vs. f del motor, el índice de modulación requerido se calcula de la siguiente forma:

$$I_m = \frac{V_m}{V_N} \quad (2-10)$$

donde:

V_m = Voltaje a la frecuencia modulante

V_N = Voltaje nominal de alimentación del motor

Empleando la pendiente (m) del gráfico V vs. f se tiene:

$$V_m = m f_m = \frac{V_N}{f_N} f_m \quad (2-11)$$

donde: f_N = frecuencia nominal de trabajo.

Reemplazando la ec. 2.11 en la ec. 2.10 obtenemos una expresión simplificada para el índice de modulación en un

Reemplazando la ec. 2.11 en la ec. 2.10 obtenemos una expresión simplificada para el índice de modulación en un motor:

$$I_m = \frac{f_N}{f_m} \quad (2-12)$$

De lo anterior se deduce que para frecuencias iguales o mayores que la nominal el índice de modulación es 1. Con la resolución de las ecuaciones 2.7, 2.9 y 2.12 se procede a establecer unas tablas de gran utilidad para el programa donde se indicará los puntos de corte, la relación de trabajo y el ancho de los pulsos para cada frecuencia modulante, índice de frecuencias, índice de modulación e intervalo considerado (i). Como ejemplo se presenta la tabla 2.1. que se refiere al caso en que se tiene una frecuencia modulante $f_m = 10$ Hz, un índice de frecuencias $N=6$, un índice de modulación $I_m = 0.166$ y un período de la señal portadora $T_p = 16666.67 \mu s$.

i	t_{ci}	δ_i	a_i (CM)	af_{1i}	af_{2i}	af_{3i}
1	27.68	0.539	8978.33	7655.33	9683.67	7550.33
2	85.02	0.583	9716.67	6917.00	8945.33	9050.33
3	147.29	0.545	9083.33	7550.33	7655.33	9683.67
4	212.70	0.455	7583.33	9050.33	6917.00	8945.33
5	274.98	0.417	6950.00	9683.67	7550.33	7655.33
6	332.32	0.461	7688.33	8945.33	9050.33	6917.00

TABLA 2.1. Puntos de corte, relación de trabajo y anchos de pulso para $f_m=10$ Hz e $I_m=0.166$

De la tabla 2.1. conviene señalar que el ancho de pulso para cada intervalo ($a_i = \delta_i \times T_p$) está dado en ciclos de máquina (CM) que equivalen a:

$$1 \text{ CM} = \frac{12}{f_{\text{cristal}}} = \frac{12}{12 \text{ MHz}} = 1 \mu\text{s} \quad (2-13)$$

Cabe mencionar también que af_{11} , af_{21} y af_{31} representan los anchos de pulso para cada una de las fases del inversor trifásico y sus valores en ciclos de máquina se obtienen de los anchos de pulso generales (a_1) a los cuales se les ha restado los CM que se demora el programa en la carga de datos antes de iniciar el conteo de dichos tiempos, tal como se explica en el siguiente diagrama de bloques.

2.3.2. Diagrama de bloques del programa.

Un diagrama de bloques general del programa que ayude a una mejor comprensión del mismo se presenta en la figura 2.8.

Como puede observarse en dicho diagrama de bloques, lo primero que se realiza en el programa de control es inicializar todos los registros y banderas a usarse; inmediatamente se da paso a la inicialización del display de cristal líquido (LCD), para lo cual se siguen todas las instrucciones dadas en el APENDICE 3.

A continuación se procede a ingresar los datos utilizando las teclas de la siguiente manera:

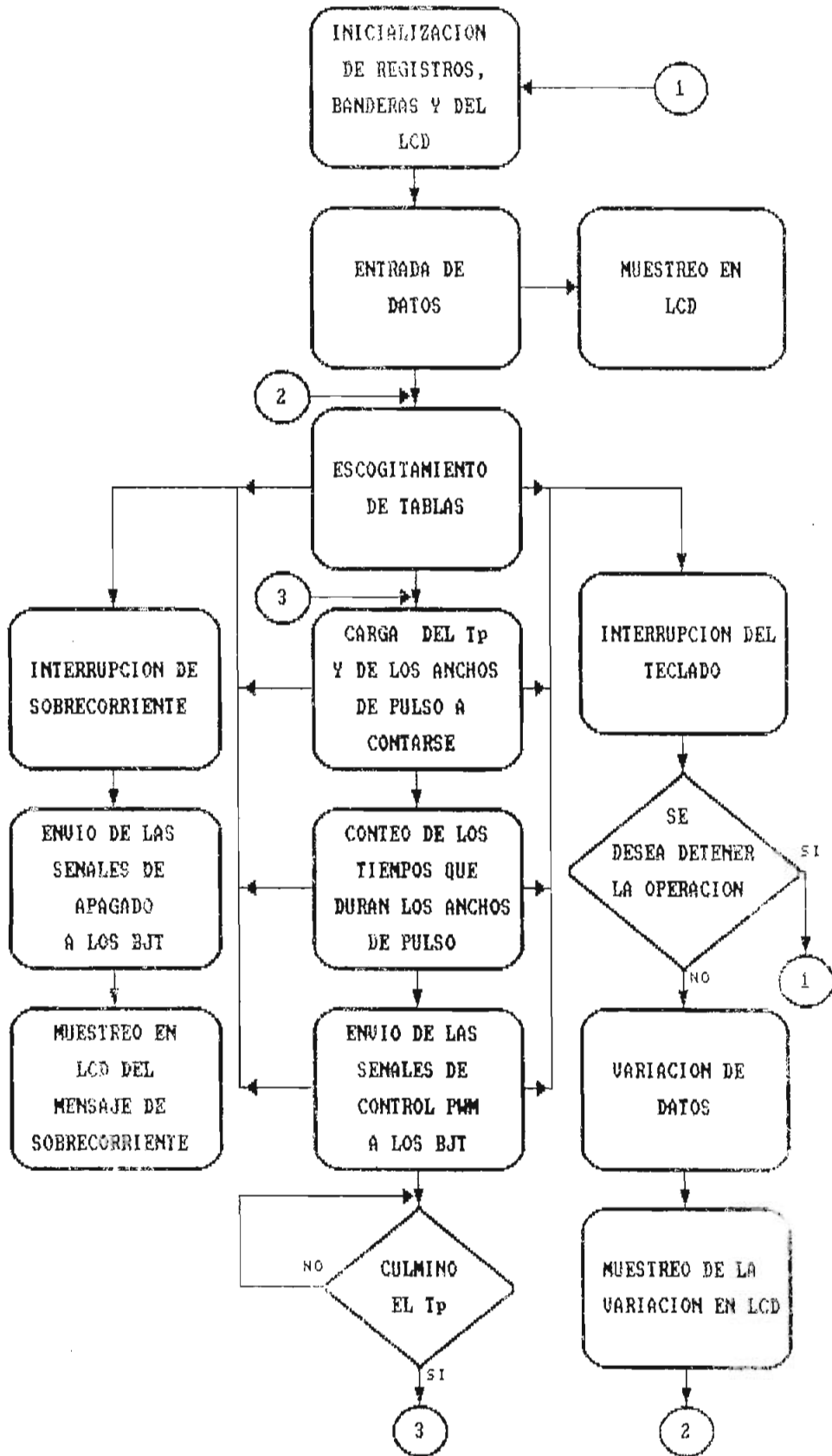
TECLA 1: Ingreso de datos.

TECLA 2: Confirmación del dato ingresado.

TECLA 3: Corrección del dato ingresado.

Para el caso de modulación senoidal PWM de dos niveles dichas teclas se usan así:

FIG. 2.8. DIAGRAMA DE BLOQUES DEL PROGRAMA DE 2 NIVELES.



1) SE ESCOGE LA TECNICA DE CONTROL (NIV=) : en este caso como se trata de la técnica de dos niveles, se debe pulsar una vez la tecla 1 y luego la tecla 2.

2) SE ESCOGE LA CARGA (C=) : en este punto podemos elegir entre una carga RL o un motor.

2.1) Si se desea que el inversor funcione con un MOTOR como carga, se debe pulsar una vez la tecla 1 y a continuación la tecla 2.

2.2) Si se desea que la carga sea RL, se debe pulsar dos veces la tecla 1 y luego la tecla 2.

3) SE ESCOGE EL INDICE DE FRECUENCIAS (N=) : para el control PWM de dos niveles se puede tener la posibilidad de que $N=6$ o de que $N=12$.

3.1) Si se desea que $N=6$, se debe pulsar una vez la tecla 1 y después la tecla 2.

3.2) Si se desea que $N=12$, se debe pulsar dos veces la tecla 1 seguida de la tecla 2.

Cabe indicar que conforme se van introduciendo los datos por las teclas, éstos paulatinamente se muestran en el LCD, bajo el siguiente formato:

NIV = ?	C = ?	N = ?
I N T R O D U C A D A T O S		

Con todos los parámetros necesarios para el programa, ingresados anteriormente, se procede a escoger las tablas del período de la portadora (T_p) y del ancho de los pulsos (a), que para el caso de motor inicialmente corresponde a una frecuencia modulante de 10 Hz, con el fin de que al arrancar lo haga a baja frecuencia y por lo tanto a bajo voltaje, consiguiendo de esta manera disminuir significativamente la corriente de arranque que en condiciones nominales de V y de f llega a ser bien alta (alrededor de 6 a 8 veces la corriente nominal); en cambio si se trata de carga RL la frecuencia modulante es fija e igual a 60 Hz y en un primer momento, se trabaja con un índice de modulación

$$I_m = 0.4.$$

Posteriormente se carga los valores de las tablas escogidas (que están en hexadecimal) en uno de los "timers" del microcontrolador, para el caso del " T_p ", y en ciertas localidades de memoria, para el caso de los anchos de pulso correspondientes a cada una de las fases (a_{f1} , a_{f2} y a_{f3}).

Luego de esto se procede al conteo de los tiempos que duran los anchos de pulso, ya que al final de los mismos las fases que estaban activadas se apagan de acuerdo a la modulación PWM de dos niveles realizada. En esta parte es donde se envían las señales del control PWM a los drivers de los transistores de potencia.

Finalmente se espera la culminación del período de la portadora para repetir todo el proceso de carga, conteo y envío de señales.

Si se desea variar la frecuencia modulante para de esta manera poder cambiar la velocidad del motor, o modificar el

índice de modulación con el propósito de analizar su efecto sobre las formas de onda de corriente y voltaje en una carga R-L, se debe hacer uso nuevamente de las teclas produciendo así una interrupción del teclado que permite realizar la variación de los datos iniciales ($f_m=10$ Hz o $I_m=0.4$) según lo requiera el usuario.

El código del teclado para el caso anterior es distinto al de introducción general de datos que se lleva a efecto en un principio, pues las teclas tienen ahora el siguiente significado:

TECLA1: Incrementa f_m o I_m .

TECLA2: Disminuye f_m o I_m .

TECLA3: Detiene la operación del inversor.

En forma detallada, cuando no se desea detener la operación del inversor sino más bien variar los datos de f_m o I_m se debe usar las teclas 1 y 2. La primera sirve para aumentar la frecuencia modulante desde 10 Hz hasta 80 Hz en pasos de 5 Hz o para subir de índice de modulación, mientras que la segunda se utiliza para disminuir la frecuencia modulante en pasos de 5 Hz dentro del mismo rango de frecuencias anterior o para bajar el índice de modulación.

Cabe señalar que para la carga R-L, por cuestiones demostrativas, se emplean 5 índices de modulación: 0.4, 0.6, 0.8, 1.0 y 1.2, siendo el último caso el de sobremodulación.

Cada modificación de datos introducida se muestra en la pantalla de LCD en forma inmediata siguiendo el formato que se presenta a continuación:

a) FORMATO DE VARIACION DE DATOS EN EL CASO DE UN MOTOR

$$\begin{array}{l} F_m = ? \quad (2 / \text{MOT} / 6) \\ F_m = 10 - 80 \text{ Hz} \end{array}$$

donde el mensaje (2/MOT/6) significa que se ha escogido la técnica de control de 2 niveles, teniendo como carga un MOTOR y para una relación de frecuencias $N=6$ (que también podría ser $N=12$).

b) FORMATO DE VARIACION DE DATOS EN EL CASO DE CARGA R-L

$$\begin{array}{l} I_m = ? \quad (2 / \text{RL} / 6) \\ I_m = 0.4 - 1.2 \end{array}$$

donde el mensaje (2/RL/6) quiere decir que se ha escogido la técnica de control de 2 niveles para carga R-L y con un $N=6$.

En cuanto a la tecla3, si ésta se oprime, el inversor deja de funcionar y se vuelve a inicializar todo el programa en espera de un nuevo ingreso de valores, en especial cuando se quiere cambiar de $N=6$ a $N=12$, o viceversa, primero se deberá parar el equipo y entonces sí hacer dicha modificación.

Para este caso aparece el siguiente mensaje en el LCD:

O P E R A C I O N
S U S P E N D I D A

Cabe indicar que en cualquier parte del programa se puede producir una interrupción de sobrecorriente originada cuando

circula una corriente superior a 20 A por el emisor de cualesquiera de los transistores de potencia del inversor trifásico. Si esto sucede inmediatamente se envía las señales de apagado a los BJT para evitar cualquier daño en el aparato. Adicionalmente se muestra en el LCD el mensaje de sobrecorriente respectivo:

* S O B R E C O R R I E N T E *
A P A G U E E L E Q U I P O

2.3.3. Diagrama de flujo del programa.

En el ANEXO 1 se presentan los diagramas de flujo del programa principal y de las subrutinas más importantes que sirven para realizar la modulación PWM de dos niveles.

A su vez en la Tablas 2.2, 2.3 y 2.4 se detallan los registros, banderas y localidades de memoria respectivamente, que se han utilizado en el programa de control de 2 niveles.

REGISTROS USADOS EN EL PROGRAMA DE DOS NIVELES

REGISTRO	DIRECCION	SIGNIFICADO
R0	00H	Frecuencia modulante (fm)
R1	01H	Relación de frecuencias (N)
R2	02H	Valor menos significativo a cargarse en el timer que cuenta el Tp
R3	03H	Valor más significativo a cargarse en el timer que cuenta el Tp
R4	04H	Contador del tiempo de arranque
R5	05H	Contador del número de fases
R6	06H	Contador de los elementos de la tabla
R7	07H	Contador del número de pulsos
Acc	0EH	Contador del ancho de los pulsos

TABLA 2.2. Registros usados en el programa

BANDERAS USADAS EN EL PROGRAMA DE DOS NIVELES

BANDERA	DIRECCION	SIGNIFICADO
FLAG1	20H	Indica si ha culminado el período Tp
FLAG	21H	Indica si ya se va a operar el equipo
PARO	22H	Bandera de paro del inversor
CARGAM	23H	Para el caso de tener una carga motor
MOTOR	24H	Para cuando se arranca el motor
INTER	25H	Bandera de interrupción de operación
INTER1	26H	Bandera de inicio de rebote dinámico
TABDOS	2FH	Si tenemos el caso de PWM de 2 niveles
TECLA	30H	Indica una interrupción de teclado
TECLA1	31H	Evita el teclado, si no han terminado de mostrarse los mensajes iniciales.
OVERC	32H	Bandera de sobrecorriente
TODOS	33H	Indica si ya se han introducido todos los datos requeridos por el programa.
MAYOR	34H	Se refiere al caso $N=12$ y $f_m \geq 60$ Hz
SOBREM	35H	Bandera de sobremodulación

TABLA 2.3. Banderas usadas en el programa

LOCALIDADES DE MEMORIA USADAS PARA PWM DE DOS NIVELES

LOCALIDAD	DIRECCION	SIGNIFICADO
FINTAB	0030H	Guarda el fin de la tabla de los ancho de pulso
FASE1	0031H	Almacena el valor del ancho de pulso de la fase A
FASE2	0032H	Almacena el valor del ancho de pulso de la fase B
FASE3	0033H	Almacena el valor del ancho de pulso de la fase C
STOREH	0034H	Guarda el valor más significativo de la dirección de la tabla correspondiente al ancho de pulso
STOREL	0035H	Guarda el valor menos significat. de la dirección de la tabla correspondiente al ancho de pulso
REG3-REG10	0036H-003DH	Se usan en el programa para el almacenamiento de ciertos valores a manera de registros auxiliares.
REG11 a REG13	003EH-003FH	Guarda el tiempo de atraso a partir del cruce por cero de voltaje
REGIS	0033H	Guarda el contenido de las teclas para usarse en la subrutina DATOS
REGIS1	003FH	Guarda el contenido de las teclas para usarse en las subrutinas de DATOS1 o DATOS2.

TABLA 2.4. Localidades de memoria usadas en el programa de la modulación PWM de dos niveles

CAPITULO III

MODULACION PWM DE TRES NIVELES

3.1 DESCRIPCION DE LA TECNICA DE CONTROL.

En forma sencilla esta técnica se basa en la generación de una onda conformada por una sucesión de pulsos rectangulares, de modo que entre dos pulsos cualesquiera exista un tiempo muerto, es decir un cierto intervalo en el cual no existe señal alguna. Estos pulsos cambian de positivos a negativos en una secuencia periódica de medio ciclo.

Se debe mencionar que existen dos métodos generales de obtener las señales de control para la modulación senoidal PWM, la sincrónica y la asincrónica. Las dos son posibles de obtener al comparar dos ondas: una sinusoidal, denominada modulante, y otra triangular, denominada portadora.

La frecuencia de la portadora (F_p), es mayor que la

frecuencia de la modulante (F_m), pero en la técnica asincrónica no es una proporción entera, a diferencia del segundo método, el sincrónico, en donde se mantiene constante el número de pulsos que ocurren en cada medio ciclo de la modulante, de modo que la proporción entre las dos frecuencias se mantenga constante y entera; además así se logra que los subarmónicos que aparecen en el caso asincrónico se eliminen.

Es necesario que se tome en cuenta la siguiente definición a fin de poder explicar con mayor simplicidad la técnica empleada para generar los pulsos de control. El concepto al que se hace referencia es el denominado: relación de trabajo: δ , el mismo que se define como la relación entre la duración del ancho de pulso y el período de la portadora así:

$$\delta = \frac{a}{T_p}$$

La variación de δ representa en definitiva la forma en que se está modulando la señal a la salida del inversor.

En cuanto a la amplitud, la relación entre los valores máximos de las dos señales que se comparan para obtener los pulsos de control, determina la amplitud final de la onda fundamental que se requiere. El concepto que se maneja en esta situación es el de índice de modulación, el mismo que se define como la relación del valor pico de la señal modulante con el valor pico de la portadora, así:

$$Im = \frac{V_m}{V_p}$$

Al variar el índice de modulación desde 0 a 1, el voltaje

eficaz de salida varía desde cero hasta el valor de la fuente de alimentación E.

En la técnica de modulación que nos ocupa, se obtienen a la salida varios pulsos durante cada medio ciclo de la modulante, de modo que se simule una onda sinusoidal para el voltaje al variar el ancho de duración de los mismos. De esta manera no es necesario cambiar el voltaje de alimentación DC de la fuente para variar la amplitud de la forma de onda de la salida; esta situación se logra variando los anchos de los pulsos.

En la figura 3.1 se muestra el principio ya indicado:

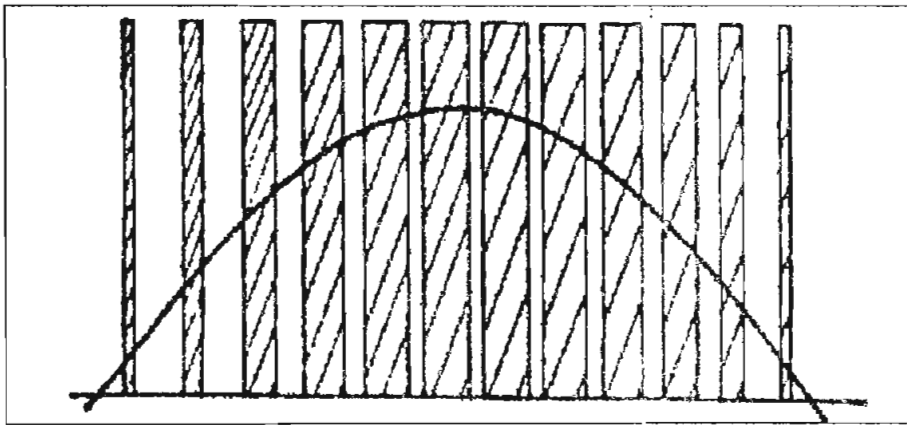


FIG. 3.1 Modulación sinusoidal de tres niveles.

En la figura 3.1 los anchos de los pulsos, varían de acuerdo a una regla sinusoidal. Si la forma de onda conformada por los pulsos perteneciera a un voltaje aplicado a una carga R-L, entonces la corriente que se haría presente sería casi sinusoidal.

Si se requiere reducir la magnitud del voltaje de salida, se procede a reducir el ancho de todos los pulsos en la misma proporción en que se desea disminuir el mencionado parámetro a

la salida del inversor; para visualizar esta situación tenemos las figuras 3.2.

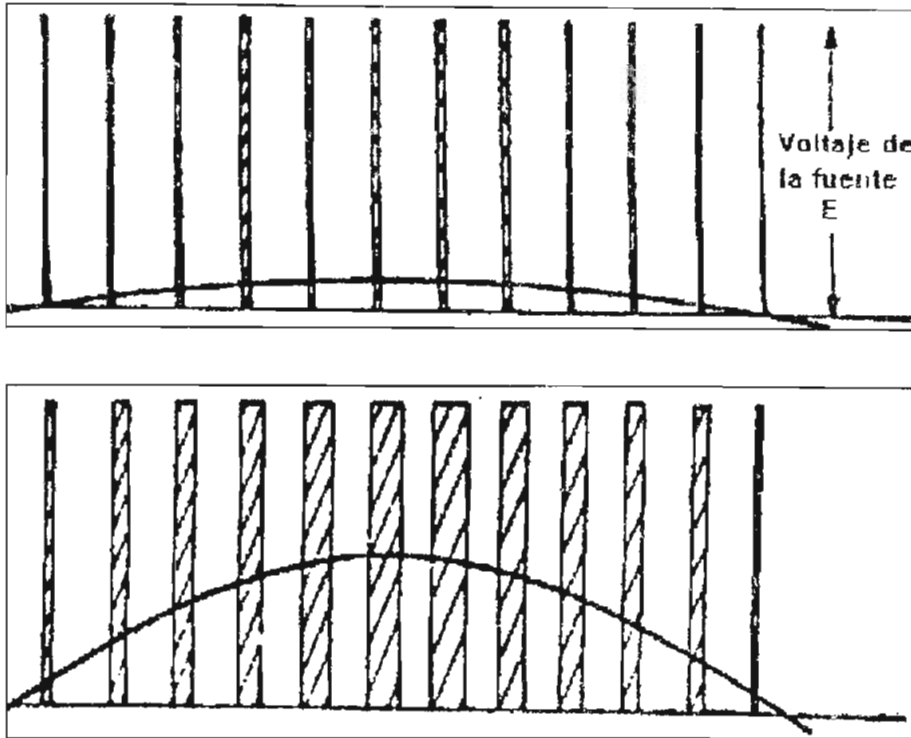


FIG. 3.2 Variación de la amplitud en la onda de la salida del inversor

Cabe mencionar que en las zonas muertas el voltaje real que se tiene no corresponde a cero ya que usamos elementos, diodos y transistores, que no son ideales.

En cuanto a la frecuencia deseada a la salida, ésta puede variar si se altera el número de pulsos, (manteniendo constante el período de la portadora: señal triangular), o si cambiamos la frecuencia de la portadora. Se recomienda que si se desea en la salida del inversor bajas frecuencias, se utilice un alto número de pulsos, mientras que para altas frecuencias se propone utilizar un bajo número de pulsos; lo que se quiere hacer con esto, es que no se tengan mayores problemas debido

al ruido generado por las componentes armónicas.

La modulación que se utiliza en la presente tesis, mantiene constante la frecuencia de la onda portadora, en tanto que el ancho de pulso, correspondiente al encendido de los transistores de potencia, varía de acuerdo al valor medio de la porción de la onda modulante contenida en un período de la portadora. Esta situación se extiende a todo el lapso de tiempo que le corresponde a un período de la modulante.

Como anteriormente se anotaba la configuración donde se puede aplicar la técnica de modulación de tres niveles es la del tipo puente, por lo que se usará un inversor de esa clase pero monofásico para explicar el modo en que se operan los transistores de potencia.

En la figura 3.3 se expone el modo de obtener las señales de control en forma análoga.

Se puede observar que se están comparando dos señales: una triangular y otra sinusoidal. Como ya se dijo la señal triangular corresponde a la onda portadora, en tanto que la onda sinusoidal corresponde a la modulante.

La señal sinusoidal representa a la onda que se requiere a la salida del inversor trifásico tanto en frecuencia como en amplitud, es decir que la frecuencia de esta señal es la frecuencia de la onda fundamental en la salida. Con respecto a la amplitud, tenemos que si el índice de modulación crece, la amplitud de la modulante tiende a la amplitud de la portadora, lo que se traduce en un aumento de la amplitud de la onda fundamental a la salida del inversor. Por el otro lado, si el índice de modulación disminuye, provoca una disminución de la magnitud de la onda que se obtiene a la salida.

En la Fig.3.3 se ve claramente que los pulsos de control están determinados por los instantes en que la señal sinusoidal es mayor que la triangular en términos absolutos; en los intervalos en donde ocurre lo contrario aparecen los tiempos muertos

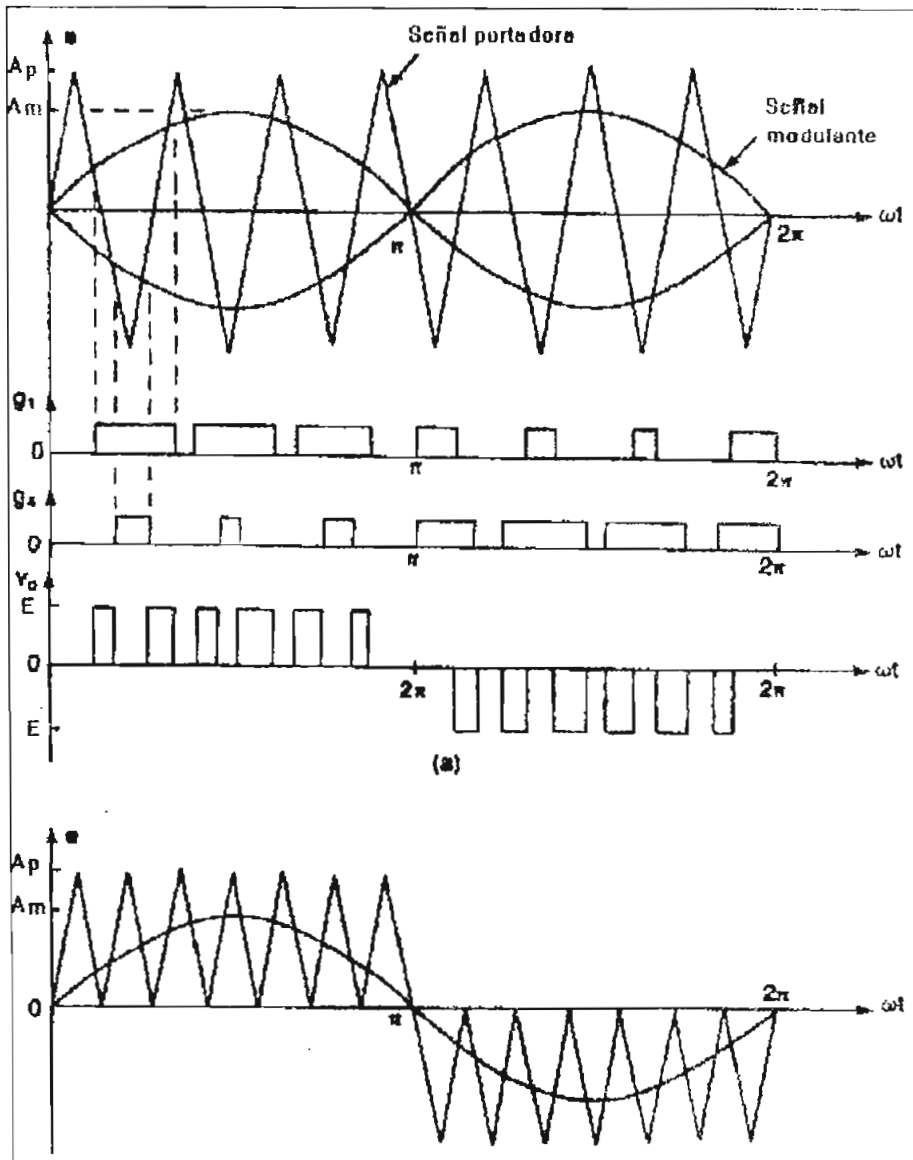


FIG. 3.3 Determinación de las señales de control.

Se puede observar que el área bajo cada ancho de pulso corresponde aproximadamente al área bajo la onda sinusoidal contenida en el período de la portadora que se sucede en ese

instante de tiempo.

Analizando aún más profundamente la Fig. 3.3, se puede ver que los pulsos en el semiperíodo positivo de la modulante son exactamente los mismos del semiperíodo negativo. Esto se debe a que la relación de trabajo δ , varía de 0 a 1 en forma creciente hacia el pico del semiperíodo, y luego va decreciendo de 1 a 0 conforme se aleja del mencionado pico en el mismo semiperíodo de la modulante.

Debemos anotar que la señal triangular puede ser cambiada por una señal diente de sierra, la que nos permitiría una mejor operación ya que en todo momento la portadora conservaría constante su período, y su posición relativa dentro de cada semiciclo.

El caso de la sobremodulación se presenta cuando los anchos de los pulsos que se encuentran junto al centro del semiperíodo de la modulante, experimentan un aumento en su duración superando incluso su valor máximo: T_p . En definitiva la modulación, propiamente dicha, estaría presente únicamente al inicio y al final del semiciclo.

Nuevamente diremos que una de las características más importantes de la sobremodulación es que la componente fundamental se incrementa en su magnitud. Este hecho es de utilidad en aquellas aplicaciones donde se requiere de un alto voltaje de alimentación.

3.1.1 Generación de las señales de control.

A continuación se analiza en detalle la forma en que se

determinan las señales de control para el inversor trifásico, partiendo del uso de un inversor monofásico. Debemos señalar que en el equipo, la modulación PWM de tres niveles se efectúa de manera similar para las tres fases del puente, respetando el desfaseamiento de 120 grados entre ellas.

Para la posterior explicación se debe tener en cuenta que para probar el inversor, se usa un motor trifásico de inducción; bajo este punto de vista debemos considerar que una de las características importantes del mismo es que necesita mantener una proporción constante entre el voltaje y la frecuencia de alimentación al estator, de modo que el flujo electromagnético se mantenga constante. Esto quiere decir que cuando ocurra un cambio en la frecuencia, el índice de modulación debe fijarse automáticamente a un valor, que genere un cambio de la misma proporción en la magnitud del voltaje de salida. Para cuando la frecuencia es mayor que la nominal, el índice de modulación se lo mantiene en 1, de acuerdo a las necesidades del mismo motor.

La técnica empleada se basa en que el área bajo la parte de la onda deseada evaluada en un período de la portadora sea igual al área cubierta por el pulso en ese mismo lapso de tiempo, tal como se lo demuestra en la Fig.3.4. A diferencia del método reseñado en la Fig.3.3, en ésta técnica no se hace ninguna comparación entre dos señales, por lo que éste último método es más directo para producir las señales que se requieren para obtener la modulación PWM de tres niveles.

El análisis de las expresiones que se desarrollan a continuación se pueden revisar en la referencia 5.

La forma de onda a la salida queda así:

$$V_o = V_m \sin Wt \quad (3-1)$$

donde:

V_o = Voltaje a la salida.

V_m = Máximo valor del voltaje de salida.

$W = 2\pi f$ = Frecuencia deseada de la forma de onda de salida.

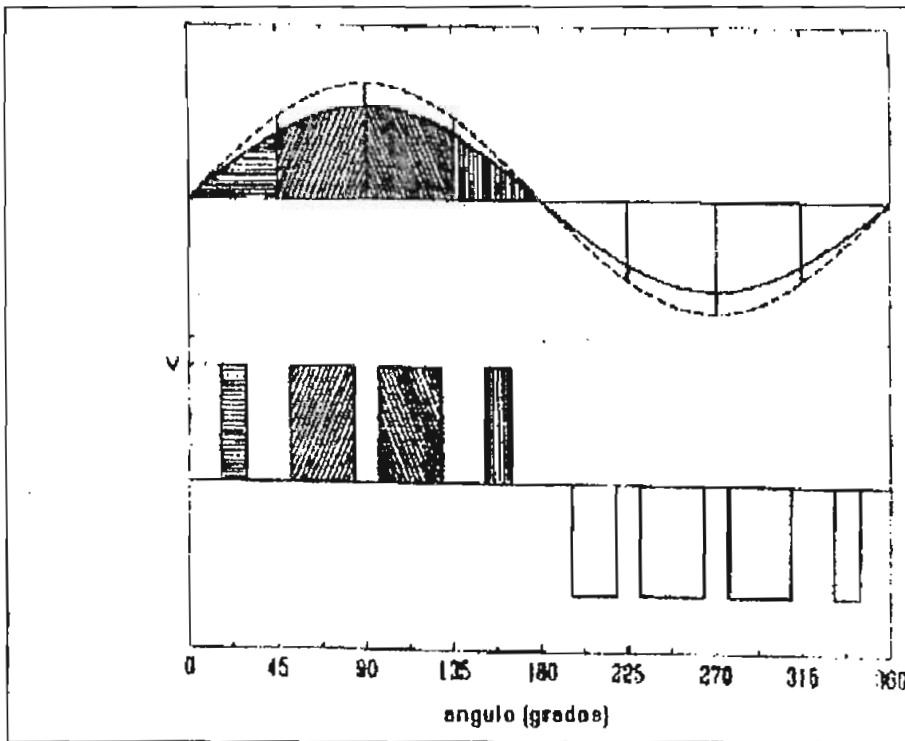


FIG. 3.4 Técnica de modulación de ancho de pulso en tres niveles

Considerando dos intervalos de tiempo t_a y t_b , el área entre éstos quedaría así:

$$V_n \int_{t_a}^{t_b} \sin \omega t \, dt = \frac{V_n}{\omega} [\cos \omega t_a - \cos \omega t_b] \quad (3-2)$$

Para determinar el área bajo los pulsos a la salida del inversor monofásico, debemos recordar que la fuente de DC se la ha denominado E. Así tenemos:

$$A = E \times \Delta T \quad (3-3)$$

donde:

A = Área de un determinado pulso.

E = Valor de la fuente DC usada en el inversor trifásico.

T = Ancho de pulso

Igualando las dos últimas ecuaciones tenemos:

$$E \times \Delta T = \frac{V_n}{\omega} [\cos \omega t_a - \cos \omega t_b] \quad (3-4)$$

De donde:

$$\Delta T = \frac{V_n}{\omega E} [\cos \omega t_a - \cos \omega t_b] \quad (3-5)$$

La última ecuación se puede simplificar si se introduce el concepto de índice de modulación y si se considera que la relación entre la frecuencia de la portadora y la frecuencia de la modulante, se puede expresar por N.

De los análisis precedentes se puede decir que el ancho de pulso es directamente proporcional a la relación entre la amplitud de la señal deseada a la salida y la amplitud de la

fuerza DC utilizada. Esta se constituye en una característica muy interesante, ya que nos permite obtener los anchos de pulso que se requieren a partir de una simple operación, conocidos, claro está, algunos datos previos como son la frecuencia de salida que se desea, la relación entre las frecuencias de la modulante y de la portadora, y la relación entre las amplitudes de la señal de salida y de la fuente DC que se usa (éste último aspecto resulta en la aplicación del concepto de índice de modulación).

Otra característica que salta a la vista es que el ancho de pulso es inversamente proporcional a la frecuencia de salida deseada.

Como se puede apreciar existe una relación directa entre la magnitud de la onda de salida respecto de la magnitud de la onda modulada de acuerdo al esquema presentado.

De las ecuaciones previas se desprende que el cálculo de los anchos de pulso puede ser resuelto fácilmente y luego esos valores se cargarían en una memoria, de donde podrían ser tomados para su uso posterior.

Incluso se debe recalcar el hecho de que si se requiere que exista una proporción constante entre la amplitud y la frecuencia de la onda generada, característica que se emplea para alimentar a un motor trifásico de inducción, las fórmulas expresadas se simplifican más.

Seguidamente se explica un ejemplo en donde se muestra con mayor claridad la manera en que se generan las señales de control para $N=12$ y $F_m=60$ Hz, cuando la carga es un motor.

Para este caso, aplicamos la ecuación (3-5), tomando en cuenta que el ancho de pulso se lo puede expresar en radianes

si se lo multiplica por W , que representa el producto de $2\pi f_p$, donde f_p es la frecuencia de la portadora.

Usando la referida ecuación tenemos:

$$\Delta T.W = I_m (\cos wt_a - \cos wt_b) \quad (3-6)$$

En la ecuación (3-6), la relación entre V_m y E se ha reemplazado por el índice de modulación, cuya definición ya se ha explicado con anterioridad.

Reemplazando en la ecuación (3-6) los datos suministrados tenemos:

$$\beta = \cos \alpha_a - \cos \alpha_b$$

donde:

β = ancho del pulso

α_a = ángulo inicial del período de la portadora que se considere.

α_b = ángulo final en el período de la portadora que se considere.

Para el ejemplo que se analiza, los valores que se obtienen para los diferentes ángulos, luego de los respectivos cálculos son:

β_1	δ
7.676°	0.256
20.972°	0.699
28.648°	0.955
28.648°	0.955
20.972°	0.699
7.676°	0.256

TABLA 3.1

Tabla con los anchos de pulso para la generación de señales de control en tres niveles.

$$N=12 \quad F_m=60\text{Hz}$$

En la tabla 3.1, se tabulan los diferentes anchos de pulso que se han encontrado para cuando N es 12 y Fm es 60 Hz.

Se puede observar que además de los anchos de pulso, en la segunda columna de la tabla 3.1 se han colocado las relaciones de trabajo (δ) que les corresponde a cada ángulo. Se muestran en total 6 valores para β , ya que los otros 6 que faltan son del semiciclo negativo que es totalmente simétrico al semiciclo positivo, por lo tanto le corresponden los mismos números que se han tabulado. Conociendo los datos mencionados en la tabla 3.1 y el período de la portadora expresado en ciclos de máquina del microcontrolador utilizado, se procede a determinar los retardos de tiempo que se necesitan generar a fin de obtener la modulación senoidal que se busca, así:

$$f_p = 1389 \mu\text{seg}$$

Lo anterior es el período de la portadora, considerando que cada ciclo de máquina del microcontrolador toma 1 μ seg. Obtenemos los retardos de tiempo siguientes para cada fase, (en este caso sólo se muestra el semiciclo positivo, puesto

que el negativo es simétrico):

FASE A	FASE B	FASE C
517	3503	3681
355	1327	971
517	3503	3681
3681	3503	3989
971	1327	355
3681	3503	3989
3503	3681	3989
1327	971	355
3503	3681	3989
3503	3989	3681
1327	355	971
3503	3989	3681
3681	3989	3503
971	355	1327
3681	3989	3503
3989	3681	3503
355	971	1327
3989	3681	3503

TABLA 3-2

Tabla de retardos para las señales trifásicas.

En la tabla 3-2 se puede apreciar claramente el desfasaje entre cada una de las señales que se quieren generar. Además debemos decir que los retardos anotados están en μseg .

Para generar los pulsos de control, se han implementado dos tipos de tablas que el microcontrolador debe leer: una que contiene las señales que activan o no a los transistores de potencia, y otra que se encarga de generar los respectivos anchos de pulso para la modulación senoidal. Para el ejemplo

que se discute tenemos los siguientes resultados:

+A	-A	+B	-B	+C	-C
0	0	0	1	1	0
0	0	0	1	0	0
0	0	0	1	0	0
0	0	0	0	0	0
0	0	0	1	0	0
1	0	0	1	0	0
1	0	0	1	1	0
1	0	0	1	0	0
0	0	0	1	0	0
0	0	0	1	0	0
0	0	0	0	0	0
1	0	0	0	0	0
1	0	0	1	0	0
1	0	0	1	0	1
1	0	0	1	0	0
1	0	0	0	0	0
1	0	0	0	0	0
0	0	0	0	0	0
1	0	0	0	0	0
1	0	0	0	0	1
1	0	0	1	0	1

**TABLA 3-3
SEÑALES PWM**

En la tabla 3-3 se ha colocado una parte de las señales generadas a partir de la tarjeta MCPD51DA para activar o no a los respectivos transistores de potencia que pertenecen a cada una de las fases (1: el transistor se activa; 0: el transistor se desactiva). En la tabla 3.3 se observa que cada switch de potencia trabaja sólo en un semiciclo de la fase a la que pertenece, de modo que en una misma rama del inversor jamás se accionan los dos transistores a la vez.

Para $N=12$ y $F_m=60\text{Hz}$ los retardos de tiempo se reducen a la siguiente secuencia en μseg : 62,178,308,355,308,y 178.

Siguiendo la secuencia mostrada en el ejemplo reseñado, se han desarrollado todas las tablas que se necesitaban.

Una característica que es muy importante resaltar, es que en la modulación senoidal de tres niveles **NO SE REQUIERE DE NINGUN TIPO DE "BLANKING TIME"**, ya que al momento de la conmutación, el transistor que se encontraba operando pasa sin mayores problemas a un estado inactivo, en tanto que el correspondiente de la misma rama entra en operación luego de un período de tiempo que en el peor de los casos corresponde a un 80% del período de la portadora involucrada.

Para lograr una perspectiva adecuada del funcionamiento completo del inversor trifásico, se ha pensado en la utilización de una carga R-L adicional, a más del motor trifásico. De ese modo se tendría la posibilidad de tener una idea clara de lo que ocurre cuando usamos la sobremodulación en una determinada carga.

La operación del inversor para carga R-L, se ha fijado en los siguientes términos:

Frecuencia de la modulante: 60 Hz.

Relación entre F_p y F_m : 24.

Rango de variación de I_m : 0.2 a 1.2.

Para completar el desarrollo de la técnica de modulación senoidal para tres niveles se tiene que hablar del análisis armónico de las formas de onda resultantes con éste método.

Para evitar en lo posible la acción perjudicial de las

componentes armónicas, se ha procurado que los anchos de pulso generados a partir de las señales de control queden justamente en los centros de los correspondientes períodos de la portadora; de ese modo obtenemos una simetría de cuarto de ciclo que asegura la eliminación de los subarmónicos.

El análisis armónico presentado, que se detalla en la referencia 2, se basa en la implementación de un inversor monofásico, pero sus resultados se pueden hacer extensivos a los inversores de varias fases.

Para poder determinar el valor RMS total de la forma de onda entregada desde la salida del inversor aplicamos la siguiente fórmula:

$$V_o = E \left(\sum_{m=1}^p \frac{\delta_m}{\pi} \right)^{1/2} \quad (3-7)$$

donde:

δ_m = Ancho del m-ésimo pulso

p = número de pulsos por medio ciclo.

V_o = Valor RMS de la onda de salida.

E = Magnitud de la fuente DC.

Para determinar los coeficientes de Fourier a la salida tenemos:

$$A_n = \sum_{m=1}^p 2 \frac{E}{n\pi} [\sin n(\alpha_m + \delta_m) - \sin n\alpha_m] \quad (3-8)$$

$$B_n = \sum_{m=1}^p 2 \frac{E}{n\pi} [\cos n\alpha_m - \cos n(\alpha_m + \delta_m)] \quad (3-9)$$

Con las ecuaciones anteriores es posible determinar en forma teórica la magnitud de la componente RMS total (o verdadero valor RMS), y la amplitud y fase de todos y cada una de las componentes armónicas que se requieran. Podemos aplicar el criterio señalado para el ejemplo anterior en donde se calcularon los retardos de tiempo para $N=12$ y una frecuencia modulante de 60 Hz:

A partir de las ecuaciones (3-7), (3-8) y (3-9) se determinan la magnitud y fase de la componente fundamental:

$$C_1 = 0.9795 \times E$$

$$\theta_1 = 0^\circ$$

Usando las ecuaciones adecuadas, se pueden analizar los resultados experimentales que se han obtenido.

En esta técnica de modulación PWM de tres niveles, la necesidad de un filtro a la salida que nos ayude a obtener una onda sinusoidal pura sobre la carga se elimina, debido a la característica de operación de los switches de potencia, los mismos que trabajan a frecuencias mucho más altas que la frecuencia modulante, de modo que las componentes armónicas de la onda de salida resultan ser de alto orden colocándose junto a la frecuencia de la portadora.

Hablando de las configuraciones en donde se puede aplicar la modulación PWM de tres niveles, tenemos que mencionar que esta técnica es muy restringida en este aspecto, puesto que si la carga más habitual de un inversor es R-L, necesitamos del diodo volante que permita la circulación de la corriente reactiva una vez que su correspondiente transistor haya sido

desactivado. Debido a lo anterior, esta técnica de control se puede aplicar sin problemas y en forma práctica únicamente en la configuración trifásica tipo puente.

3.2 DESCRIPCION DEL CIRCUITO DE CONTROL

En el siguiente esquema de bloques se muestra la forma en que se implementa el hardware de control a fin de generar las señales respectivas para tres niveles:

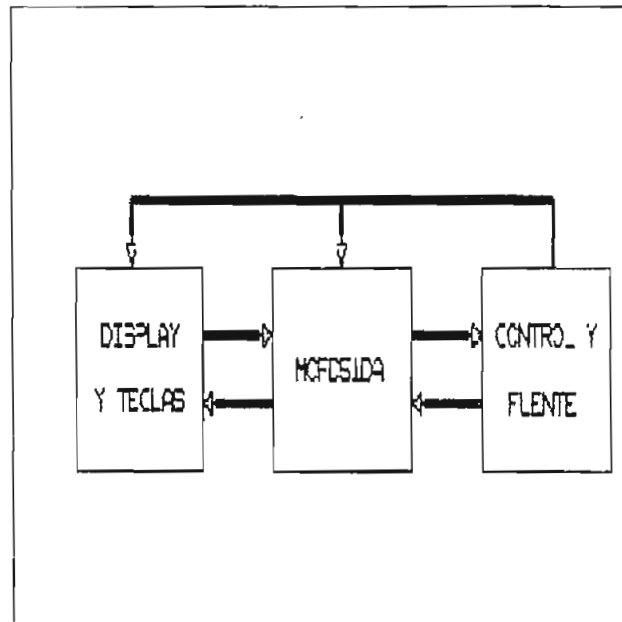


FIG. 3.5 Diagrama de bloques para el circuito de control.

Se han diferenciado tres bloques principales :

1.-En este primer bloque nos referimos a la tarjeta de control MCPD51DA, la misma que se compone de varios elementos, destacándose de entre ellos el microcontrolador Intel 8751.

2.-Este bloque se refiere a la introducción, variación y visualización de los datos, por medio del uso de la tarjeta correspondiente (display y teclado).

3.-Este último bloque engloba a la tarjeta de Control y Fuente, diseñada para obtener el "blanking time" que se necesita si se está empleando el método de modulación de dos niveles. En esta misma tarjeta se encuentra implementada la fuente de 5 V necesaria para que funcione la parte del equipo correspondiente al control.

BLOQUE 1.-

En esta parte debemos explicar la forma en que se utiliza la tarjeta MCPD51DA.

Las especificaciones generales acerca de la tarjeta, y de los correspondientes elementos que se usan en la generación de las señales de control para el inversor trifásico, se encuentran redactados en el capítulo II de ésta tesis, por lo que no se cree necesario volver a repetir este aspecto nuevamente.

Como se puede apreciar claramente en el apéndice 2, la tarjeta MCPD51DA, posee las características que hacen posible su uso en la aplicación requerida.

En el caso específico de la modulación senoidal de tres niveles usamos la parte del circuito que corresponde al gráfico 3.6:

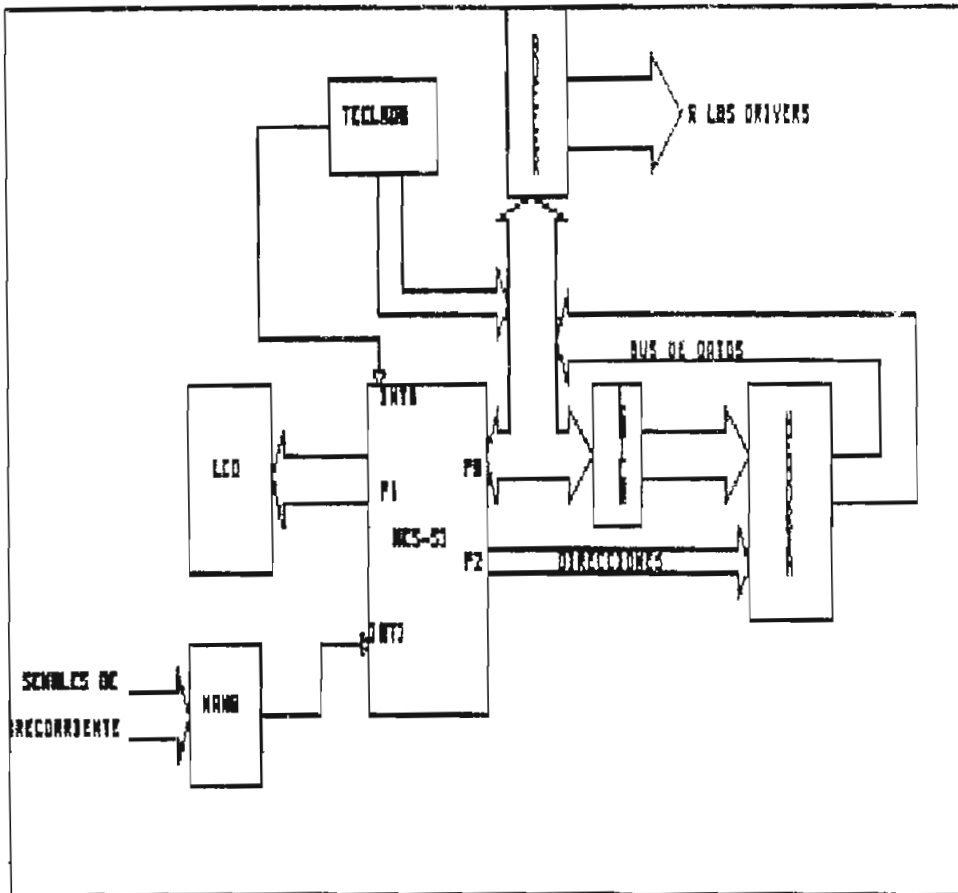


FIG. 3.6 Diagrama del circuito de control usado.

Las señales de control para la modulación *PWM* se encuentran grabadas en tablas colocadas en la memoria, el microcontrolador las lee y envía los datos a través del buffer correspondiente hacia la tarjeta de Control y Fuente para luego dirigirse hacia los drivers respectivos. Para cumplir esta secuencia, la técnica de tres niveles emplea un pórtico digital de salida (OUT8 a OUT15), cuya dirección es 2000H.

Hacia el microcontrolador también llegan las señales de interrupción externa: INTO e INT1. INTO se ocupa de la detección de la presencia de una sobrecorriente en cualquiera de los transistores de potencia que se usan; esta señal llega al micro a través de una compuerta NAND.

La interrupción INT1 señala el uso del teclado para el ingreso o variación de la información.

El microcontrolador 8751, a través de su pòrtico 1 (P1) maneja el display de cristal líquido, de modo que se pueda leer en cualquier momento lo que ocurre con el inversor trifásico.

Para la presente tesis la tarjeta MCPD51DA usa, además del microcontrolador Intel 8751, una memoria EPROM de 4 Kb de capacidad (2732), la misma que sumada a los 4Kb de ROM del microcontrolador, completan los requerimientos de memoria que demanda el programa.

Lo anterior se puede anotar como una desventaja, por cuanto se necesitaría de un componente con mayor memoria, si se quiere ampliar las capacidades del programa, y por ende del inversor.

BLOQUE2.-

La utilización de este bloque por parte de la técnica de modulación senoidal de tres niveles, sólo tiene que ver con la fuente de 5V que se encuentra en la mencionada tarjeta. Esta tarjeta genera un tiempo de retardo ("blanking time"), de modo que se pueda evitar un corto circuito al momento de la conmutación en una rama cualquiera del inversor trifásico, cuando se está empleando la técnica de modulación senoidal de dos niveles.

Las señales de control para la modulación senoidal de tres niveles, pasan por los multiplexer 74LS157 que se ubican en la tarjeta de Control y Fuente, para luego dirigirse directamente a los drivers. Se debe indicar, sin embargo, que

éstas señales pueden ser enviadas, sólo si la señal Selec de los multiplexer ha sido colocada en 1 de modo que las salidas de los mismos contengan la información respectiva del control para tres niveles.

BLOQUE3.-

Nos referimos aquí al modo en que:

- se introducen los datos al inicio de la operación del programa,
- se varían dinámicamente la frecuencia de la modulante o el índice de modulación, y,
- la forma en que se pueden visualizar todas las situaciones ya indicadas.

Para tal efecto, la tarjeta correspondiente se halla conformada, principalmente, de un display de cristal líquido LCD y tres teclas de función variable.

Empezaremos señalando que el inversor trifásico ha sido concebido para operar con dos técnicas de modulación senoidal por ancho de pulso: en dos niveles y en tres niveles. Para los dos casos anteriores, se tienen dos posibilidades para seleccionar el tipo de carga:

- motor trifásico de inducción o,
- R-L.

En cada uno de los mismos podemos seleccionar la relación entre la frecuencias de la modulante y de la portadora, N, del siguiente modo:

- 6 ó 12 para el caso de dos niveles, y
- 12 ó 24 para los tres niveles.

En vista de que tenemos que ocuparnos de la modulación senoidal de tres niveles, nos referiremos a los casos que le conciernen.

Luego de que en un inicio, aparecen los mensajes de presentación incluidos en el programa de control, se pide que se ingresen los datos así:

NIV= C= N= INTRODUZCA DATOS

Para este caso las teclas tienen una función específica:

TECLA 1: INGRESO DE DATOS

TECLA 2: VALIDACION DE DATOS

TECLA 3: ANULA EL INGRESO PREVIO DE DATOS

Con las consideraciones hechas, procedemos a elegir NIV=3 pulsando 2 veces la primera tecla y 1 vez la segunda. En el manual que se tiene del programa implementado en el microprocesador Intel 8751, se menciona la manera en que se debe proceder para el ingreso de datos, por lo que más adelante, no se mencionará más este aspecto.

Una vez que se ha escogido la técnica de modulación, se

procede a decidir el tipo de carga que se colocará a las salidas del inversor trifásico. En este punto se debe tener mucho cuidado al escoger la carga, puesto que si se señala que la carga es R-L, y en realidad se trata de un motor, podría darse lugar a una falla del equipo.

Luego de que se ha determinado el tipo de carga del inversor, la leyenda en el display de cristal líquido quedaría, tomando como ejemplo el motor trifásico de inducción, de la siguiente manera:

```
NIV=3 C=MOT N=  
INTRODUZCA Fp/Fm
```

Más tarde determinamos la relación entre la frecuencia de la modulante y la frecuencia de la portadora; para el ejemplo supongamos que se ha escogido $N=24$.

```
NIV=3 C=MOT N=24  
INTRODUZCA Fp/Fm
```

Como se puede apreciar todos los datos necesarios para la operación se han introducido.

Antes de iniciar la ejecución del programa contenido en el microprocesador, se emite un mensaje en display que brinda al operador la oportunidad de cambiar los datos ya introducidos:

```
CAMBIAR: TECLA 3  
OPERAR : TECLA 2
```

Una vez que se ha decidido iniciar la operación con los datos revisados, la función de cada una de las teclas cambia de la siguiente manera:

TECLA1:Aumenta la frecuencia modulante o el índice de modulación, según sea el caso.

TECLA2:Disminuye la frecuencia de la modulante o el índice de modulación, según sea el caso.

TECLA3:Determina el fin de la operación en curso del equipo. Al usarse ésta tecla nuevamente se pide el ingreso de otros datos iniciales.

Cuando se ha escogido la técnica de modulación de tres niveles, el mensaje que aparece en pantalla, depende del tipo de carga que se haya escogido, así para cuando la carga es un motor:

Fm=10 (3/MOT/24) Fm= 10 - 120 Hz

En el mensaje del display de cristal líquido, se presenta en la parte inferior el rango en que se puede variar la frecuencia de la modulante. En la parte superior se observa la información referente a la frecuencia que se está usando, además entre paréntesis se ha colocado de manera resumida los datos que se introdujeron en un principio:

-3: Programa de modulación de tres niveles.

-MOT: La carga del inversor es un motor.

-24: La relación entre F_p y F_m es 24.

Cada vez que se produce una variación en la frecuencia de la modulante, dicho cambio se muestra en el display.

Si se ha elegido una carga R-L, en el display tendremos:

$I_m=0.4 (3/RL/24)$ $I_m=0.4 - 1.2$
--

Se puede ver que en la parte inferior, se tiene el rango de variación del índice de modulación, en tanto que en la parte superior tenemos la información actualizada del mismo, y en forma resumida, los datos inicialmente escogidos para la operación del equipo:

-3: Programa de modulación de tres niveles.

-RL: Se usa la carga R-L.

-24: La relación entre F_p y F_m es 24.

De igual manera que en el caso del motor, cuando se varía el índice de modulación, ese cambio se visualiza en el display de cristal líquido.

Cuando se ha decidido finalizar la acción del inversor para una determinada aplicación, usamos la tercera tecla. Entonces, se observarán los mensajes iniciales precedidos por la información explicando que la operación ha sido suspendida.

3.3. DESCRIPCION DEL PROGRAMA DE CONTROL.

En el programa de control que se ha desarrollado para la modulación senoidal en tres niveles, se ha implementado la misma técnica que se ha explicado previamente, pero con la consideración de que se requieren señales trifásicas.

El programa, a breves rasgos, lo que hace es barrer las tablas que se encuentran en la memoria 8732. Las tablas que se usan en nuestro caso son de dos tipos:

-las que se encargan de enviar a cada uno de los transistores de potencia, las señales de control que les corresponden, y,

-aquellas donde se colocan los retardos de tiempo que generan los respectivos anchos de pulso para las señales PWM.

Los dos tipos de tablas se han estructurado de modo que sean tablas trifásicas, es decir que los valores que pertenecen a cada una de las tres fases que se requieren, se colocan uno a continuación del otro.

El barrido de las mencionadas tablas, se lleva a efecto con el uso de un sólo puntero. Por medio de éste, vamos cargando las señales PWM en diferentes etiquetas y registros, en tanto que los retardos de tiempos se van situando en diferentes contadores, los que al finalizar la cuenta que les corresponde permiten el paso de la señal PWM que se necesite.

Cabe decir que cuando los periodos de tiempo que se

requieren generar, sobrepasan la capacidad de los contadores, se usa al Timer/Counter 1 como un contador adicional.

Las señales que se obtienen a partir del microcontrolador guardan la siguiente relación con la acción de los drivers:

-1 lógico: el transistor de potencia se activa.

-0 lógico: el transistor de potencia se desactiva.

Se ha procurado obtener el mejor provecho de las capacidades que nos brindan, tanto la tarjeta de control MCPD51DA como el microcontrolador Intel 8751, ya que debido a la baja capacidad de velocidad de procesamiento del microcontrolador, se hace prácticamente imposible una solución que involucre operaciones en línea para obtener dinámicamente los anchos de pulso que se necesitan para la técnica de control de tres niveles que se quiere desarrollar.

La limitación anotada en la velocidad del microcontrolador, dificulta sobre todo alcanzar altas frecuencias, las mismas que involucran períodos de tiempo más cortos; ésto en definitiva significa que se cuenta con un menor tiempo para poder ejecutar aquellas instrucciones que se consideren dentro del desarrollo de un programa.

Mediante el uso de subrutinas se ha querido estructurar el programa de control, hasta donde ésto sea posible.

En este punto se hace necesario poner atención a los rangos de trabajo, a los que se ha podido llegar en cuanto a la generación de control:

-Para la relación $N = 12$, el programa puede llegar a

generar, sin problemas, las señales de control que permitan al inversor trifásico alcanzar los 120 Hz como frecuencia de salida.

-Cuando se ha escogido $N=24$, el programa permite obtener en la salida del equipo 100 Hz como máxima frecuencia.

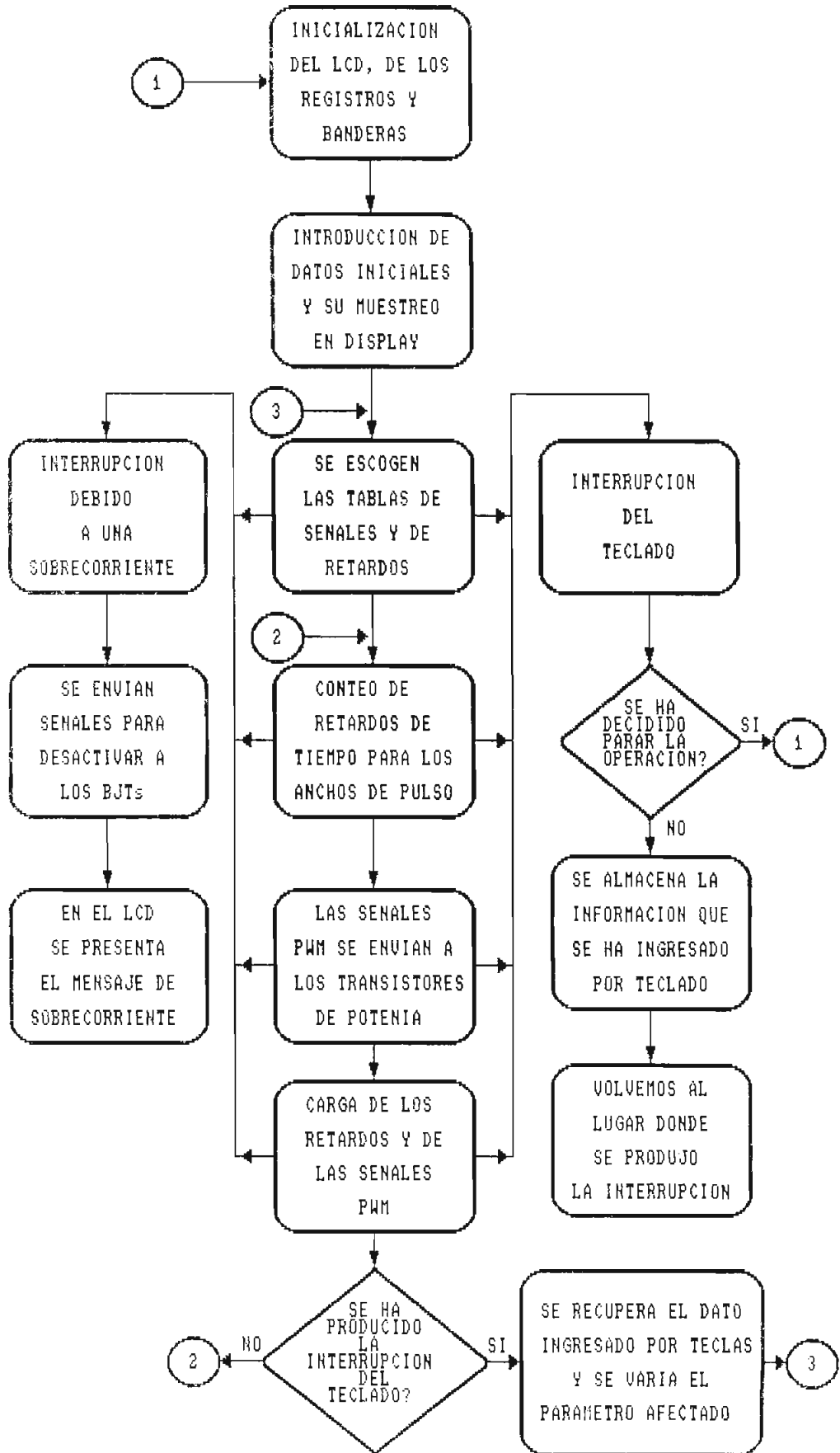
El programa para un motor trifásico usado como carga, fija automáticamente el índice de modulación de acuerdo a la frecuencia que se está alimentando al mismo; así si la frecuencia es menor a 60 Hz, el índice de modulación se varía en forma proporcional. Cuando la frecuencia de salida supera los 60 Hz, el índice de modulación se mantiene constante e igual a 1.

Si consideramos una carga R-L, a diferencia de lo que se expresa en el párrafo anterior, la frecuencia de la modulante y N se mantienen constantes e iguales a 60 Hz y 24 respectivamente.

Las características del programa se expresan a través de los resultados que se puedan obtener en la parte experimental. En la parte correspondiente al análisis de resultados se recoge éste criterio.

Más adelante, en el anexo correspondiente, se tienen los diagramas de flujo que corresponden al programa de modulación senoidal PWM de tres niveles.

DIAGRAMA DE FLUJO DEL PROGRAMA DE TRES NIVELES



REGISTROS USADOS EN EL PROGRAMA DE TRES NIVELES

REGISTRO	DIRECCION	FUNCION
R0	00H	Contador para generar anchos de pulso
R1	01H	Contiene las señales que se envían a los transistores de potencia
R2	02H	Valor menos significativo a cargarse en el T/C 1
R3	03H	Valor más significativo a cargarse en el T/C 1
R4	04H	Contador para generar anchos de pulso
R5	05H	Contiene las señales que se envían a los transistores de potencia
R6	06H	Contador para generar anchos de pulso
R7	07H	Contiene las señales que se envían a los transistores de potencia

TABLA 3.4. Registros usados para el programa de tres niveles

BANDERAS USADAS EN EL PROGRAMA DE TRES NIVELES

BANDERA	DIRECCION	FUNCION
PARO	22H	Para la operación del inversor
CARGAM	23H	Indica que la carga es un motor
MOTOR	24H	Se usa cuando se arranca el motor
INTER	25H	Se usa para interrumpir la operación
TECLA	30H	Indica que se ha utilizado el teclado
TECLA1	31H	Evita el uso del teclado, si no han terminado de mostrarse los mensajes iniciales.
OVERC	32H	Bandera que indica la presencia de sobrecorriente
TODOS	33H	Indica que se han introducido todos los datos requeridos por el programa.
FUND	36H	Bandera que indica el fin de la cuenta en el T/C 1
FAG1	37H	Indica que la relación N es 12
BANDX	38H	Señala el uso del T/C 1
FUND2	39H	Acciona el rebote dinámico

TABLA 3.5. Banderas usadas en el programa de tres niveles

LOCALIDADES DE MEMORIA USADAS PARA PWM DE 3 NIVELES

LOCALIDAD	DIRECCION	FUNCION
POLN	0048H	Guarda el valor del contador de la tabla de señales PWM
POLN1	0056H	Contador de la tabla de señales PWM
CONTP4	0052H	Almacena el valor del contador de la tabla de retardos de tiempo
CONTP3	0051H	Contador de la tabla de retardos de tiempo
CONT2-CONT5	0049H-004CH	Contadores que generan los anchos de pulso
MENS1-MENS4	004DH-0050H	Almacenan las señales PWM que van a los drivers.

TABLA 3.5. Localidades de memoria más importantes en el programa de la modulación PWM de dos niveles

CAPITULO IV

DISEÑO DEL INVERSOR TRIFASICO TIPO PUNTE

4.1. ESPECIFICACIONES DEL INVERSOR.

El inversor trifásico tipo puente se realizará en base a transistores bipolares, y su diseño y construcción se lo hará para satisfacer las siguientes especificaciones :

Potencia de salida P_o : 2 KVA

Voltaje de salida V_o : 190 VAC trifásico

Alimentación de entrada E : 270 VDC

Frecuencia de operación variable

Indice de modulación variable

Las funciones básicas que va a tener el control digital es seleccionar la frecuencia de operación y la frecuencia de

conmutación de los interruptores de potencia.

Un diagrama de bloques que resume todo el equipo a implementarse se presenta en la figura 4.1.

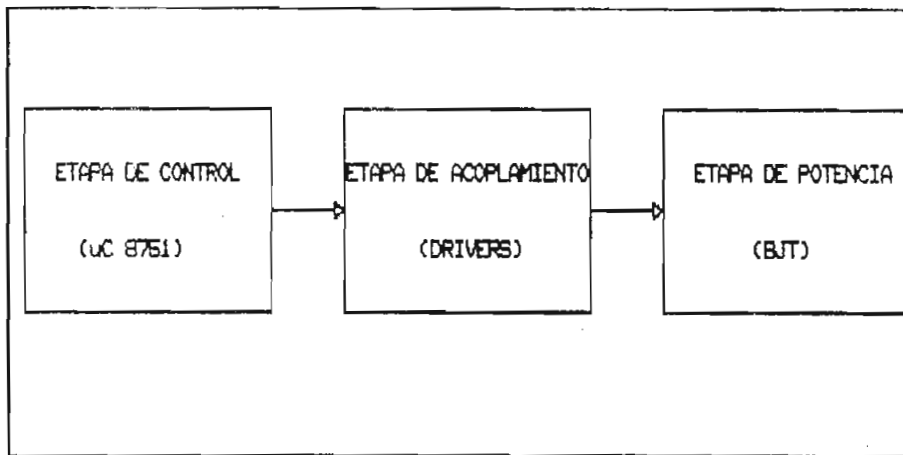


FIG.4.1. : Diagrama de bloques del equipo

- ETAPA DE CONTROL : Para la generación de las señales PWM se usará un circuito de control digital basado en el microprocesador INTEL 8751.
- ETAPA DE ACOPLAMIENTO : Suministra las señales adecuadas tanto para el encendido como para el apagado de los transistores de potencia.
- ETAPA DE POTENCIA : Conformada por los BJT junto con sus respectivas protecciones para el funcionamiento adecuado del inversor.

4.2. DISEÑO DE LA ETAPA DE POTENCIA.

En términos generales, la etapa de potencia consta

básicamente de una fuente de voltaje continuo (E) que alimenta a las tres ramas del inversor, cada una de las cuales se halla constituida por sus respectivos transistores y diodos free-wheeling, para el caso de carga inductiva, como se ilustra en la figura 4.2.

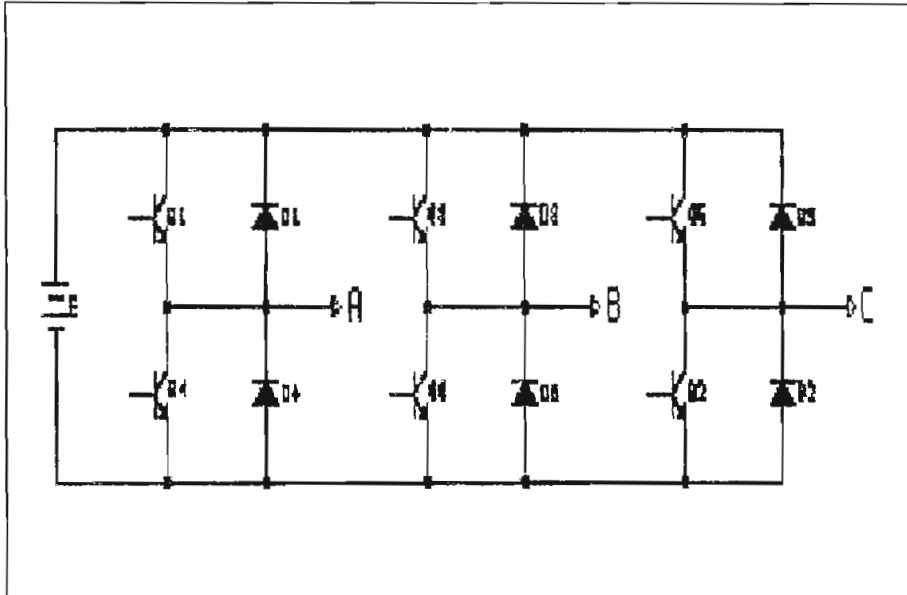


FIG. 4.2. : Circuito de potencia trifásico utilizando BJT.

Respecto a la fuente E, ésta se la implementó mediante el puente rectificador trifásico ME400803, adecuadamente protegido por un breaker 3φ de 10 A. Con el fin de disminuir el rizado a la salida y conseguir una alimentación del circuito de potencia lo más continua posible se utilizó dos capacitores en paralelo de 370 μ F y 350 V cada uno, junto a una inductancia de 23 mH, formando un filtro LC como indica la figura 4.3. Además se incluye en el circuito de fuente una resistencia de 4000 Ω en paralelo con el capacitor, con el propósito de que la energía almacenada en el mismo pueda disiparse adecuadamente en R cuando el equipo se apague, evitando así cualquier problema que pudiera presentarse si el

condensador estuviese siempre cargado.

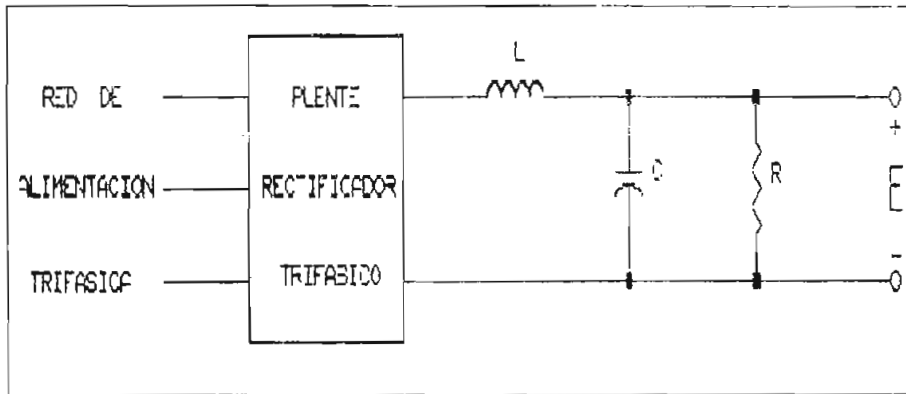


FIG. 4.3. Fuente de alimentación del inversor (E)

El voltaje resultante del proceso de rectificación y filtrado (E), que sirve de fuente principal para el inversor, resulta ser igual a 270 VDC. De acuerdo a este valor se calcula el voltaje máximo en la carga que se podría obtener:

$$V_{o_{máx}} = I_E \times E \quad (4-1)$$

Para un índice de modulación igual a 1, este valor pico sería:

$$V_{o_{máx}} = V_{o_{pico}} = E = 270 \text{ V} \quad (4-2)$$

Por consiguiente el voltaje eficaz resulta ser igual a:

$$V_{o_{efic}} = \frac{V_{o_{máx}}}{\sqrt{2}} = \frac{270 \text{ V}}{\sqrt{2}} = 190.92 \text{ V} \quad (4-3)$$

Sabemos que en un circuito trifásico la potencia total está dada por la siguiente expresión:

$$P_t = \sqrt{3} V_L I_L \cos\phi \quad (4-4)$$

donde: V_L = Voltaje de línea eficaz
 I_L = Corriente de línea eficaz
 $\cos \phi$ = factor de potencia

Para nuestro caso la potencia total que se debe entregar es de 2000 VA, por lo que si se asume un factor de potencia igual a 1 (correspondiente a carga resistiva pura), la corriente de línea rms resulta:

$$I_L = \frac{2000 \text{ VA}}{\sqrt{3} (190.92 \text{ V}) (1)} = 6.05 \text{ A} \quad (4-5)$$

Por otro lado se debe considerar que las redes de protección snubber del elemento de potencia forman con la fuente E un circuito resonante serie RLC, que podrían inducir voltajes mucho mayores que los de la fuente primaria de alimentación, por lo que el voltaje colector emisor de ruptura del transistor a utilizarse debe ser mayor que 270 V (por lo menos unos 400 V), para incluso evitar que se llegue a la denominada "Zona de Primera Avalancha" al producirse sobrevoltajes debidos a la operación de switcheo a que están sometidos continuamente por la modulación PWM.

Igualmente con el fin de no sobrepasar la peligrosa "Zona de Segunda Avalancha" del transistor, se debe asegurar que el mismo tenga una corriente pico de lo por lo menos un 50% más que la corriente máxima que va a circular por la carga y que es de 8.56 A, es decir deberá ser como mínima de unos 13 A.

Con todas estas características de voltaje y corriente máximas, y teniendo presente que para realizar la modulación

senoidal PWM se requiere de frecuencias de trabajo relativamente elevadas (2-3 KHz), se procedió a escoger un transistor adecuado, siendo el MJ10016 de la MOTOROLA que se presenta en la figura 4.4., el que mejor se ajustaba a todos los requerimientos antes señalados.

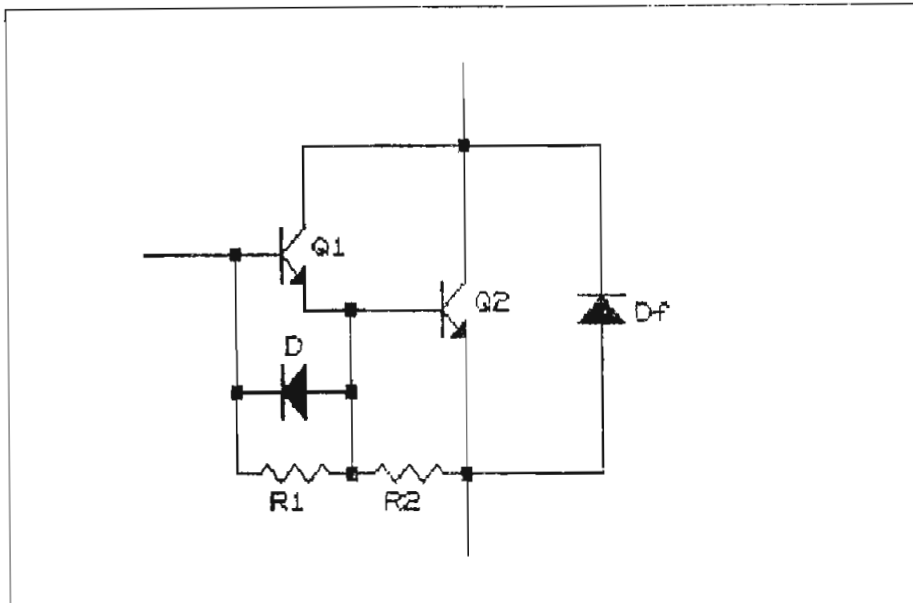


FIG.4.4. Transistor de potencia MJ10016

En efecto el MJ10016 es un transistor Darlington diseñado para altos voltajes, elevadas frecuencias y operaciones de switcheo en potencia con circuitos inductivos donde el tiempo de apagado es crítico. Además el fabricante en sus hojas de especificaciones (APENDICE 4) recomienda su uso en aplicaciones particulares tales como inversores, controles de motores, etc. Tiene la enorme ventaja de que su corriente pico llega hasta los 75 Adc y que su voltaje colector-emisor de ruptura o sustentación es de 500 Vdc. Además los tiempos de subida y bajada son bien pequeños, del orden de los microsegundos.

Por otra parte, con este tipo de transistor ya no se

necesita el diodo "free-wheeling" externo en el caso de usar carga inductiva, pues en su interior tiene incorporado un diodo de rápida recuperación con un $V_F = 2.5$ Vdc. También tiene disponible un diodo (D) para protección de polarización inversa y las respectivas resistencias de ayuda al apagado de los transistores, como indica la figura 4.4.

4.3. CIRCUITOS DE MANDO.

Los circuitos de mando (denominados también "drivers") deben cumplir con ciertos requisitos indispensables para el buen funcionamiento de la etapa de potencia:

- 1) La disipación de potencia en los drivers es significativa, por lo que deben tomarse las medidas preventivas para evitar daños a los elementos.
- 2) Es necesario que la corriente de base para el apagado del transistor de potencia sea negativa, puesto que de no ser así el tiempo de apagado puede alargarse, lo que significaría una mayor disipación de potencia en los intervalos de conmutación.
- 3) Resulta también muy importante atender a la disposición del circuito de mando para evitar las inductancias parásitas y el ruido que pueda causar sobrevoltajes y oscilaciones indeseadas a través del BJT.

Se debe recalcar de sobremesa que para el inversor

trifásico tipo puente cada driver debe tener su propia referencia, aislada de las demás y conectada al emisor del transistor que le corresponde; de esta manera se logra el aislamiento de cada circuito de mando. Igualmente para proteger al microcontrolador se usa un optoacoplador entre él y el driver respectivo.

En la figura 4.5. se encuentra graficado el circuito de manejo que se conecta a la base del Darlington de potencia para su activado o desactivado. Se puede observar en la figura que se coloca un optoacoplador para el envío de la señal modulante proveniente del μC 8751, que controla los transistores del inversor.

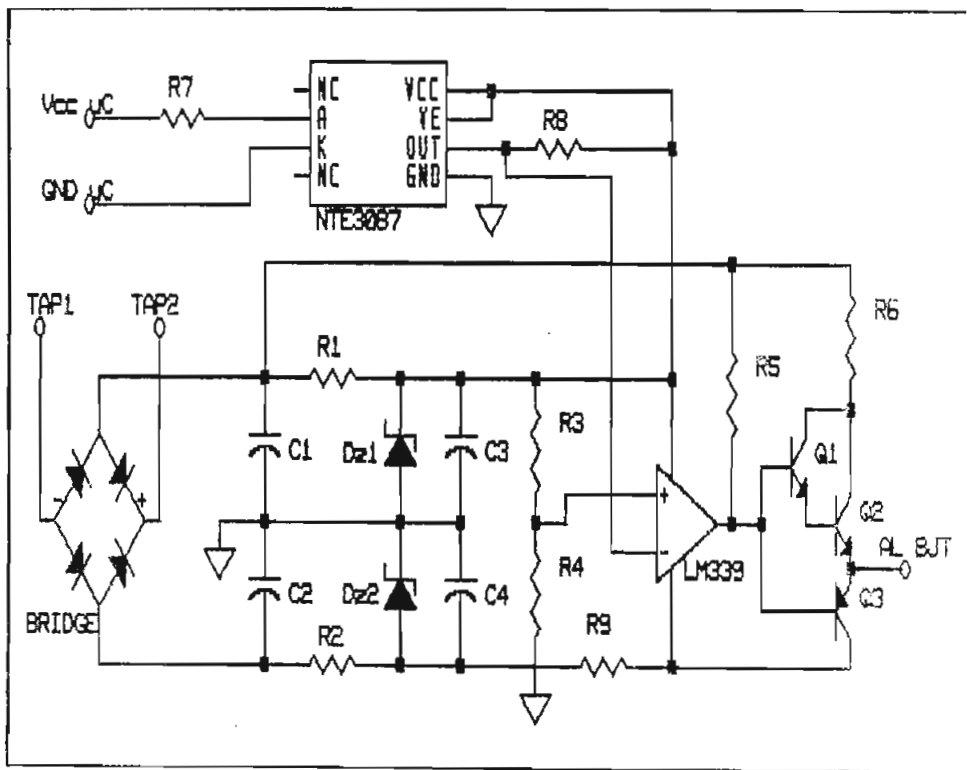


FIG. 4.5. : Circuito de mando.

Para obtener las fuentes necesarias para el driver se rectifica en primer término la señal proveniente del

transformador de 110:13v con tap central, para luego proceder a filtrarla mediante los capacitores C1 y C2, de 4700 μ F y 2200 μ F respectivamente, consiguiendo así los valores de $V_{BB+}=13$ V y $V_{BB-}=-13$ V. Posteriormente para tener una fuente de 5v que permita polarizar a los circuitos integrados usados en el "driver" se baja el valor del voltaje con las resistencias R1-R2 y se lo fija con los diodos zener que son de 5v; además con el fin de lograr una señal con menor rizado se coloca a la salida capacitores de 10 μ F (C3 y C4).

Respecto a los cálculos que permiten determinar los valores de R1 y R2, conviene indicar que éstos se realizan tomando en cuenta la corriente que circula por el diodo Zener (I_z), para su adecuada regulación, y la que se dirige al resto del circuito, que se la puede llamar corriente de carga (I_L), resultando que la corriente por cada resistencia es:

$$I_{R_{1,2}} = I_z + I_L \quad (4-6)$$

Ahora bien, las resistencias R1 y R2 pueden ser encontradas mediante la expresión:

$$R_{1,2} = \frac{V_{BB} - V_z}{I_{R_{1,2}}} \quad (4-7)$$

Con las ecuaciones 4.6. y 4.7. se llega a determinar que en forma normalizada los valores de las resistencias son:

$$R_1 = 82 \Omega$$

$$R_2 = 22 \Omega$$

Con el fin de cuadrar la señal de control se utiliza e.

comparador Schmitt Trigger LM339 de alta velocidad, cuya salida gobierna la acción de los transistores NPN y PNP que se encuentran en el driver, definiendo así el funcionamiento del transistor de potencia manejado por este circuito de mando.

Para dimensionar los elementos que forman el driver se tomaron en cuenta las siguientes expresiones (ver referencia 1):

$$R_c = \frac{V_{BB} - V_{ce(sat)} - V_{be(on)_{DNL}}}{I_{b(on)}} \quad (4-8)$$

Los datos de $V_{be(on)}$ y de $I_{b(on)}$ se pueden encontrar en el ANEXO 4. Además el voltaje V_{BB+} se aconseja que sea superior a 8 v (ver REFERENCIA 1). De esta manera R_c resulta:

$$R_c = 15 \Omega$$

Adicionalmente se recomienda en la misma referencia anterior que el V_{BB-} sea inferior que el voltaje de ruptura base-emisor del correspondiente transistor de potencia.

Con el propósito de conseguir los valores adecuados de V_{BB+} y V_{BB-} , se rectificaron las formas de onda de un transformador con tap central en el secundario, procediendo luego a su filtraje y regulación con diodos Zener, de manera que se obtengan los voltajes requeridos para las fuentes positiva y negativa del driver.

Debido a que el amplificador operacional de comparación LM339 tiene la configuración de colector abierto, es indispensable colocar a su salida una resistencia, que se calcula así :

$$R_5 = \frac{V_{BB} - V_{O_{LM339}}}{I_{R_5}} \quad (4-9)$$

siendo R_5 :

$$R_5 = 2.7 \text{ K}\Omega$$

Si la señal de control es suministrada por medio de un circuito lógico conectado entre V_{BB+} y el emisor del darlington de potencia, entonces la entrada de referencia del comparador se conecta a un potencial igual a $V_{BB+}/2$ y el terminal del emisor del BJT (referencia del respectivo driver). De acuerdo a esto las resistencias R_3 y R_4 resultan ser iguales a:

$$R_3 = R_4 = 12 \text{ K}\Omega$$

En cuanto al optoacoplador, el cual actúa sobre la señal proveniente del microcontrolador brindando el aislamiento de protección para el mismo, internamente se compone de un led emisor de luz y una compuerta NAND fotodectora de elevada frecuencia de respuesta (para mayor información referirse al APENDICE 4). A la entrada del opto NTE 3087 es necesario una corriente de aproximadamente 10 mA para una buena eficiencia del led, con lo cual la resistencia R_7 resulta:

$$R_7 = \frac{V_{CC} - V_F}{I_F} \quad (4-10)$$

de lo cual tenemos:

$$R_7 = 470 \Omega$$

A la salida del mismo opto, por ser ésta open collector, se coloca una resistencia R_8 que nos permita a la vez limitar la corriente que va a la entrada inversora del comparador. Así tenemos:

$$R_8 = \frac{V_{CC} - V_{ce(sat)}}{I_o} \quad (4-11)$$

resultando un valor normalizado de:

$$R_8 = 820 \ \Omega$$

En el Esquema No. 1 se encuentran detallados todos los elementos que pertenecen al "driver" diseñado para el transistor de potencia MJ10016 con sus respectivos valores, incluyendo además el circuito de detección digital de sobrecorriente.

4.3.1. Circuito para el "Blanking Time".

Dentro de los circuitos de mando se diseñó una tarjeta adicional a la que se le ha denominado "Tarjeta de Blanking", cuya función principal es establecer el adecuado valor del "tiempo muerto" que se necesita en la técnica de modulación PWM de dos niveles para evitar cruces de conducción entre los transistores que operan en la misma rama del puente trifásico.

Un diagrama de bloques explicativo de las partes principales que conforman esta tarjeta se detalla en la figura 4.6.

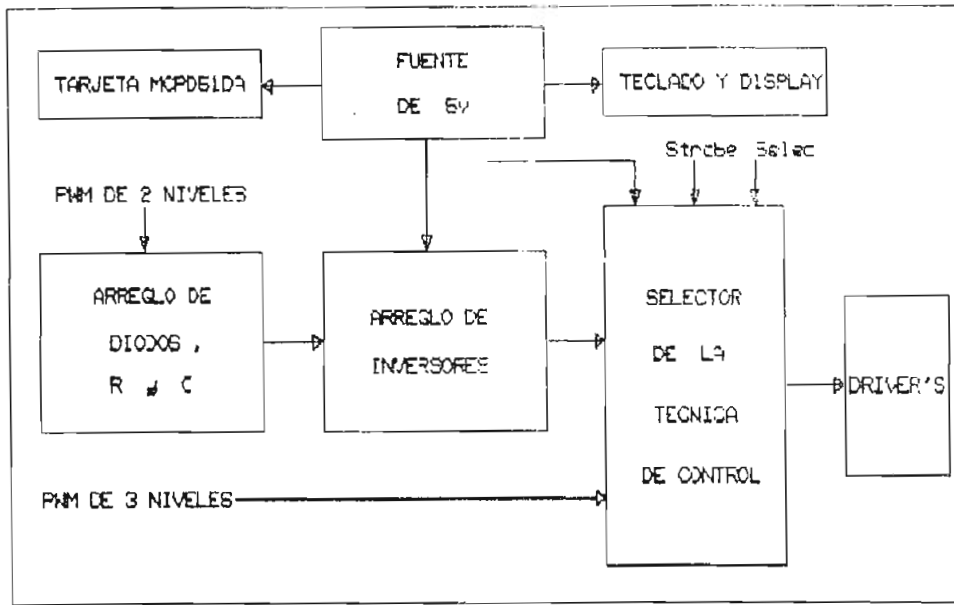


FIG. 4.6. Diagrama de bloques de la "Tarjeta de Blanking"

Una breve explicación de los distintos bloques de dicho diagrama se presenta a continuación:

1) FUENTE DE 5V : se trata de una fuente regulada de continua de 5 voltios y 2 amperios, que sirve para polarizar adecuadamente los integrados tipo TTL de la "Tarjeta de Blanking" (INVERSORES y MUX). Su implementación se la ha conseguido gracias a un transformador de 110:8v, cuya señal posteriormente se la rectificó y filtró para luego proceder a regularla con el elemento U7805 que es un regulador de 5 v y 1 A.

Además esta fuente se la utiliza también para alimentar la tarjeta "MCPD51DA", en la cual se incluye al microcontrolador 8751 con toda su circuitería de accionamiento, como se puede ver en el Esquema No. 2, y la tarjeta de "TECLADO Y DISPLAY", que se ilustra en el Esquema No. 3.

2) ARREGLO DE DIODOS, RESISTENCIAS Y CAPACITORES : este arreglo es justamente el que posibilita tener el "blanking time" adecuado cuando se realiza la generación PWM mediante la técnica de dos niveles.

En nuestro caso se utilizaron los diodos de señal 1N4148, teniendo las resistencias un valor de 4.7 K Ω mientras que los capacitores son de 0.01 μ F cada uno, con lo cual se consigue un tiempo de "blanking" de aproximadamente 47 μ s.

3) ARREGLO DE INVERSORES : se emplearon 3 inversores "Schmitt Trigger" 74HC14 por cada fase del conversor DC-AC tipo puente, correspondiendo 2 de ellas a la señal de control que maneja al transistor de potencia superior y la restante a la que se encarga del inferior.

El propósito de colocar estas compuertas inversoras es el de lograr que las señales que salen del arreglo de diodos, resistencias y capacitores, tengan flancos bien definidos y que además nunca se crucen, puesto que en la técnica de PWM de dos niveles los transistores de una misma rama operan en todo momento en forma complementaria.

Un esquema de los arreglos mencionados anteriormente se ilustra en la figura 4.7.

4) SELECTOR DE LA TECNICA DE CONTROL : esta parte de la tarjeta está conformada por el C.I. 74LS157 que contiene 4 multiplexer de 2 a 1, con una entrada de selección (SELEC) y otra de habilitación (STROBE).

Se debe indicar que cuando el STROBE está en alto (lógico), se deshabilita todas las señales de entrada,

colocando todas las salidas en bajo.

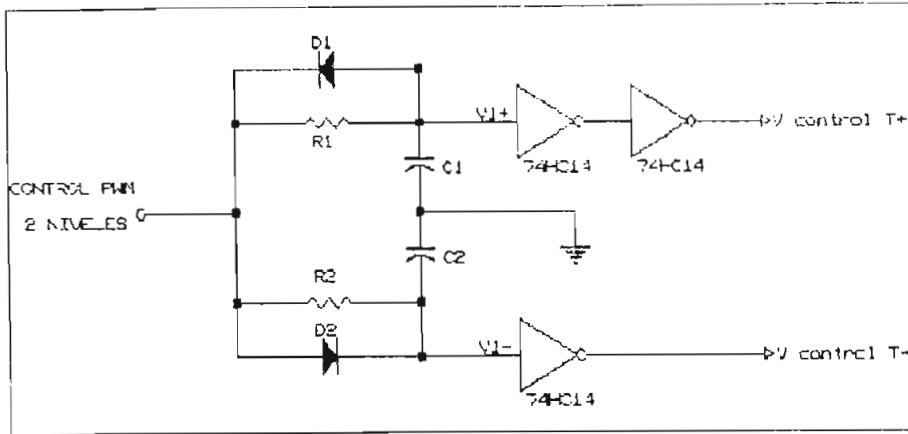


FIG. 4.7. Circuito del "blanking time"

Gracias al SELEC se tiene la posibilidad de seleccionar el tipo de control que el usuario ha escogido, ya que cuando su valor está en 0 lógico le corresponde seleccionar la modulación PWM de dos niveles, mientras que si se encuentra en 1 lógico se tendrá a la salida las señales generadas por la técnica de tres niveles.

Para una mejor comprensión de la tarjeta de "Blanking" se ha realizado el Esquema No. 4, en el cual se muestran todos los elementos y señales que conforman dicha tarjeta.

4.4. PROTECCIONES DEL INVERSOR.

Para proteger los transistores de potencia BJT, ya sea que se encuentren en configuración normal (un solo elemento) o en Darlington (dos elementos), se utilizan redes especiales para el encendido, apagado, sobrevoltaje y sobrecorriente principalmente.

Considerando un circuito de potencia con transistores

bipolares sin ningún tipo de protección, como el mostrado en la figura 4.8., se puede apreciar la presencia de las inductancias parásitas las mismas que producirían un sobrevoltaje en el momento del apagado, en tanto que en la transición para el encendido ocasionan una sobrecorriente indeseada en el circuito tal como lo indica la figura 4.9.

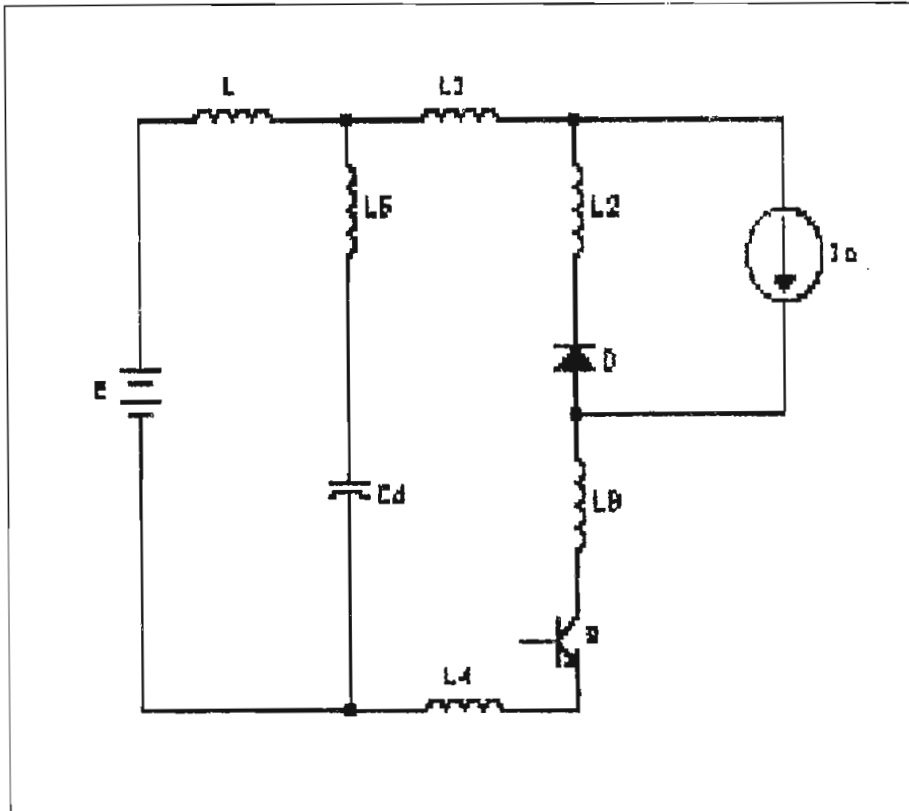


FIG. 4.8. : Inductancias parásitas en el circuito de potencia

Para simplificar el análisis de las redes de protección, conocidas como SNUBBER, se asume que la corriente del transistor cambia linealmente en el tiempo con una constante di/dt , la cual es determinada por el transistor y el circuito de mando del mismo. Esta constante puede ser diferente para el encendido como para el apagado, pero el snubber no debe afectarla. De esta manera se puede trabajar en forma más

simple para el diseño de los circuitos protectores del equipo a construir. El diseño final dependerá de las pruebas que se realicen en el Laboratorio con el fin de tener resultados más confiables.

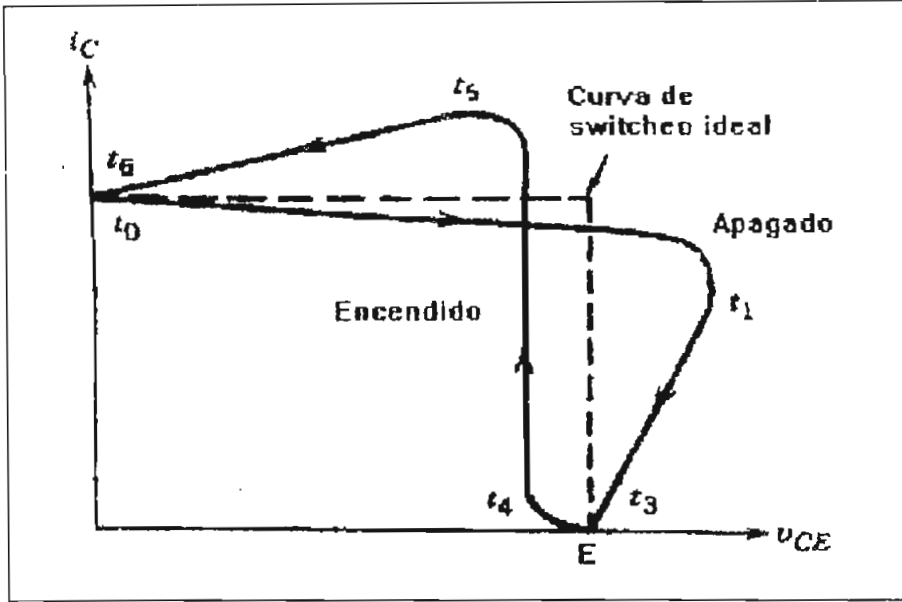


FIG. 4.9. Trayectorias de encendido y apagado de un transistor sin protección de los snubber.

Las ecuaciones correspondientes al cálculo de los snubbers, se basan en las expresiones dadas en la referencia (1).

4.4.1. Snubber de encendido.

Esta red tiene como objetivo reducir las pérdidas en el encendido que ocurren a altas frecuencias de switcheo (pérdidas dinámicas). Esto se consigue manteniendo el voltaje mínimo en el transistor en tanto que la corriente crece a través del mismo. La reducción en dicho voltaje se consigue

usando una inductancia L_s la cual provoca una caída de tensión como se expresa en 4.10.:

$$\Delta V_{CB} = \frac{L_s I_o}{t_{ri}} \quad (4-12)$$

donde t_{ri} es el tiempo de crecimiento de la corriente.

Un esquema general de un snubber de encendido se indica en la figura 4.10., mientras que en la figura 4.11. se representa las señales de voltaje colector-emisor y corriente de colector cuando actúa este tipo de snubber.

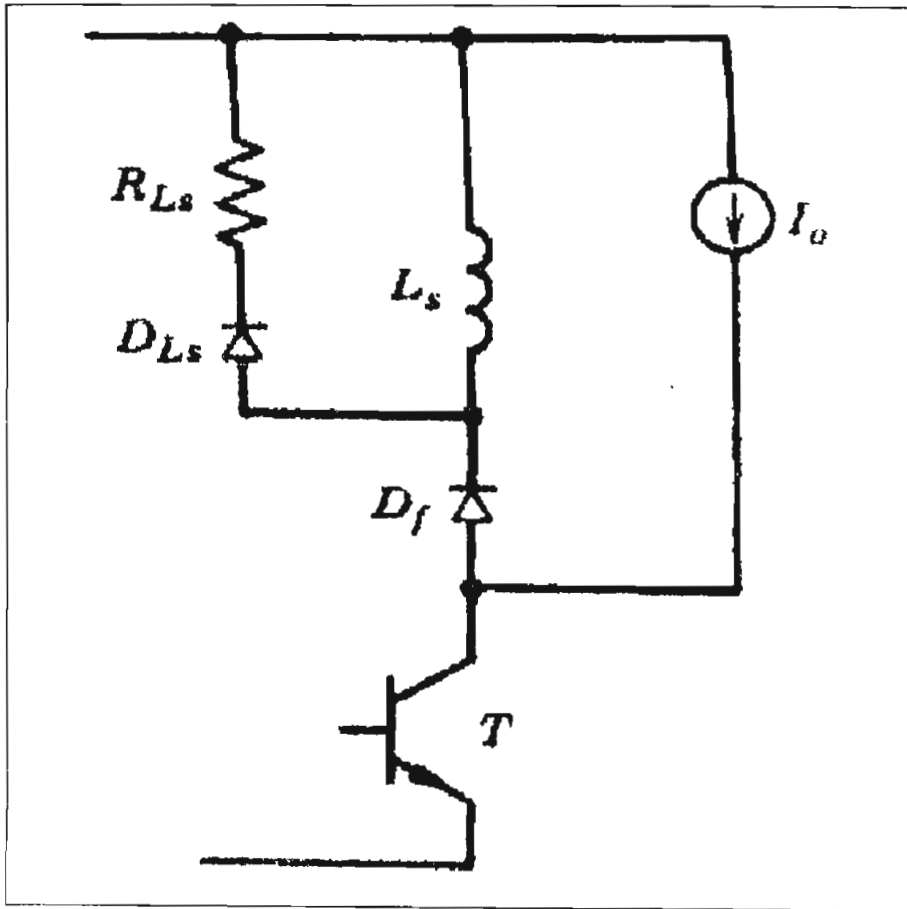


FIG. 4.10. Snubber de encendido

Durante el momento de encendido, la corriente fluye por la inductancia L_s , la misma que sirve para limitar el di/dt protegiendo al elemento de potencia. En el instante de

apagado, la energía almacenada en L_s se disipa a través de la resistencia R_{L_s} con la ayuda del diodo D_{L_s} que se pone en conducción.

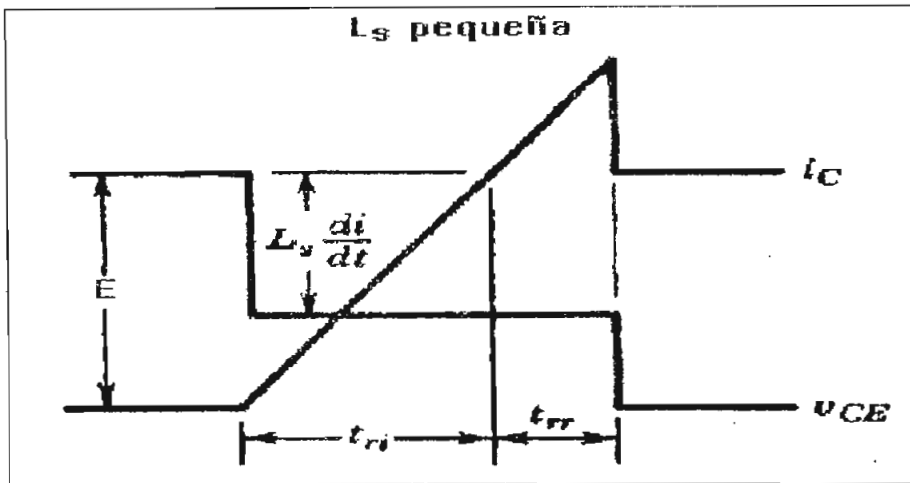


FIG. 4.11. Formas de onda de voltaje y corriente en presencia del Snubber de encendido

Para seleccionar la resistencia de este snubber debe considerarse que durante el apagado se genera un sobrevoltaje a través del transistor de un valor igual a:

$$\Delta V_{CE, \max} = R_{L_s} I_o \quad (4-13)$$

siendo:

$$\Delta V_{CE, \max} = 0.1 E \quad (4-14)$$

de lo cual resulta:

$$R_{L_s} = \frac{0.1 E}{I_o} \quad (4-15)$$

con lo que reemplazando valores se tiene:

$$R_{L_s} = 5.1 \Omega$$

Para determinar L_s se tiene que considerar que durante el

apagado la corriente en la inductancia debe decaer a un bajo valor, por ejemplo $0.1 I_0$, de manera que este snubber sea efectivo durante la siguiente transición de encendido. Así, el mínimo período para el apagado del BJT debe ser :

$$t_{off-state} > 2.3 \frac{L_S}{R_{L_S}} \quad (4-16)$$

conociendo el tiempo de apagado total del transistor darlington usado (ver resultados experimentales sobre el tiempo $t_{off-state}$), el valor de la inductancia a construir fue de:

$$L_S = 21 \mu H$$

Cabe señalar que al emplear una inductancia grande, los voltajes y pérdidas en el encendido se disminuyen pero a la vez se producen sobrevoltajes durante el apagado de modo que el mínimo intervalo de apagado que se requiere se alargue, obteniéndose pérdidas significativas en el snubber.

Puesto que la inductancia del snubber de encendido debe manejar la corriente de carga, la presencia de dicho circuito puede ser costosa, razón por la cual en algunos casos se prescinde de este tipo de protección.

4.4.2. Snubber de apagado.

La meta de este circuito es asegurar que exista un voltaje igual a cero a través del transistor mientras la corriente disminuye. Para este propósito se usa una red RCD

como se muestra en la figura 4.12.

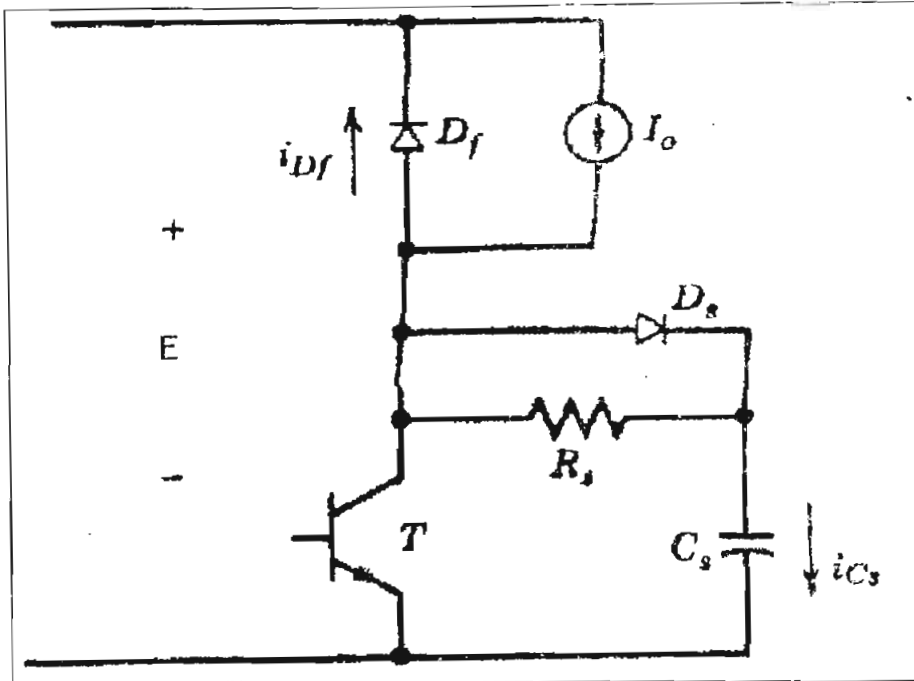


FIG. 4.12. Snubber de apagado

Para el diseño de esta parte se considera que previo al apagado, la corriente de transistor es I_o (corriente de carga altamente inductiva) y el voltaje en el transistor es cero. Al momento de apagado, la corriente de colector del BJT (I_c) decrece con una constante di/dt mientras que la corriente a través del capacitor equivale a $(I_o - I_c)$. La corriente y el voltaje para el capacitor quedan :

$$I_{c_s} = \frac{I_o t}{t_{fi}} \quad 0 < t < t_{fi} \quad (4-17)$$

$$v_{c_s} = \frac{1}{C_s} \int_0^t i_{c_s} dt = \frac{I_o t^2}{2 C_s t_{fi}} \quad (4-18)$$

En la ecuación (4-18) si se sustituye $t = t_{fi}$ y $v_{c_s} = E$, se encuentra que el valor del capacitor para este caso es:

$$C_{s1} = \frac{I_o t_{f1}}{2E} \quad (4-19)$$

de donde:

$$C_{s1} = 27.88 \text{ nF}$$

En estas condiciones, el voltaje del capacitor alcanza E exactamente en el instante en que la corriente de colector del transistor es cero.

Si se escoge un valor menor a C_{s1} , el voltaje del capacitor alcanza el valor de la fuente E antes de que la corriente i_o del BJT sea cero. Por el contrario si $C_s > C_{s1}$, el tiempo que se demora el capacitor en cargarse hasta la fuente E es mayor que t_{f1} .

Tomando en cuenta la trayectoria de switcheo durante el apagado para diferentes valores de los capacitores C_s , conviene resaltar que mientras mayor sea su magnitud nos alejamos más de las regiones de peligro consideradas en la zona de operación segura de ruptura reversa (RBSOA).

De acuerdo a los argumentos anteriores se ha escogido en la práctica un valor de C_s de:

$$C_s = 39 \text{ nF}$$

La presencia del capacitor C_s alarga el tiempo de caída de voltaje de modo que aparece una energía adicional a ser disipada en el transistor durante el período de descarga del capacitor. Este situación se corrige mediante el uso de una resistencia (R_s) en la cual se disipe la energía del capacitor en los instantes de encendido del transistor que es igual a:

$$W_R = \frac{C_S E^2}{2} \quad (4-20)$$

Una condición adicional para escoger la resistencia es que el pico de corriente que la atraviesa sea menor que la corriente de recuperación reversa del diodo free-wheeling (I_{rr}), la cual puede limitarse a $0.2 I_o$, con lo cual R_s se calcula a partir de:

$$R_s = \frac{E}{0.2 I_o} \quad (4-21)$$

Para los valores de nuestro diseño R_s , en forma normalizada, resulta:

$$R_s = 220 \Omega$$

Bajo las anteriores consideraciones, el tiempo de descarga del capacitor C_s , para que el voltaje del mismo llegue a $0.1 E$, corresponde a un intervalo de:

$$t_{\text{on-state}} > 2.3 R_s C_s \quad (4-22)$$

4.4.3. Snubber de sobrevoltaje.

El efecto de las inductancias parásitas en las anteriores redes snubber se ha omitido para facilidad de diseño, pero en este snubber se las toma en cuenta debido a que producen sobrevoltajes en el apagado del transistor. En la ilustración 4.13. se observa el snubber en mención, donde L_σ representa la suma de todas las inductancias parásitas.

En un comienzo el capacitor de sobrevoltaje C_{ov} se

carga al valor de la fuente E. Durante el apagado del BJT, la corriente a través de L_o es I_o , mientras la corriente del transistor disminuye a cero y la corriente por la carga se encierra por el diodo free-wheeling (D_f). La energía almacenada en L_o se transfiere por el diodo D_{ov} al capacitor C_{ov} cumpliéndose:

$$\frac{C_{ov} \Delta V_{CK, \max}^2}{2} = \frac{L_o I_o^2}{2} \quad (4-23)$$

La constante de descarga del capacitor debe ser sumamente pequeña de modo que el voltaje del capacitor caiga aproximadamente a E previo al siguiente momento de apagado del transistor.

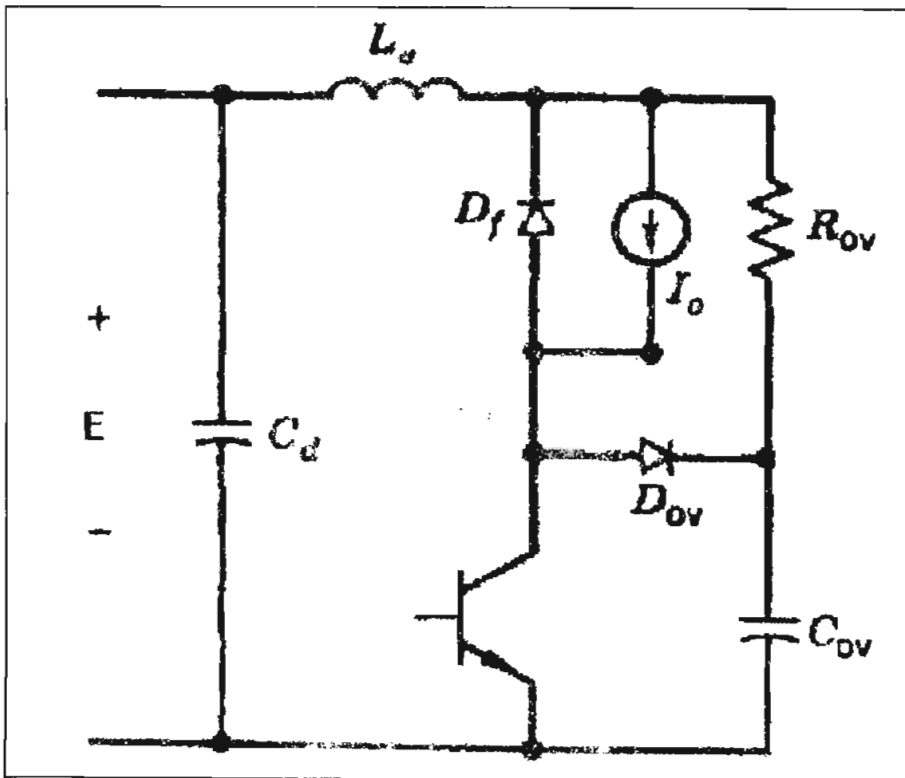


FIG. 4.13. Snubber de sobrevoltaje

L_o se puede estimar a partir de la siguiente fórmula considerando un sobrevoltaje de kE :

$$kE = \frac{L_{\sigma} I_o}{t_{fl}} \quad (4-24)$$

Considerando las ecuaciones (4-23), (4-24) y un sobrevoltaje de colector-emisor máximo de 0.1 E, tenemos que el capacitor C_{ov} se calcula como:

$$C_{ov} = \frac{100kI_o t_{fl}}{E} \quad (4-25)$$

Resultando en este caso un capacitor de:

$$C_{ov} = 0.68 \mu F$$

Se puede ver que la energía disipada en la resistencia del snubber de sobrevoltaje está en el mismo orden de aquella energía disipada en el snubber de apagado.

Para mayor seguridad de los elementos de potencia en lo que tiene que ver a los sobrevoltajes, se ha dispuesto el uso de 3 diodos zener en serie (2 de 180v y 1 de 87v) para que limiten el voltaje máximo colector-emisor dado en las curvas del transistor darlington usado.

Un diagrama general de la etapa de potencia con todas las protecciones anteriormente mencionadas para los transistores de potencia de una misma rama del puente se ilustra en el Esquema No. 5.

4.4.4. Protección de sobrecorriente.

Para el caso de los transistores de potencia empleados, en los diseños de alta frecuencia no se aconseja el uso de

fusibles para establecer una protección de sobrecorriente, sino que se trata más bien de utilizar un circuito como el de la figura 4.14, que sense continuamente la corriente de carga de tal forma que en presencia de corrientes elevadas que puedan afectar a los elementos se envíe una señal al control para que se tomen las medidas adecuadas, tales como el apagado inmediato de todo el circuito de potencia junto al establecimiento de una indicación visual al usuario de la falla que se ha producido.

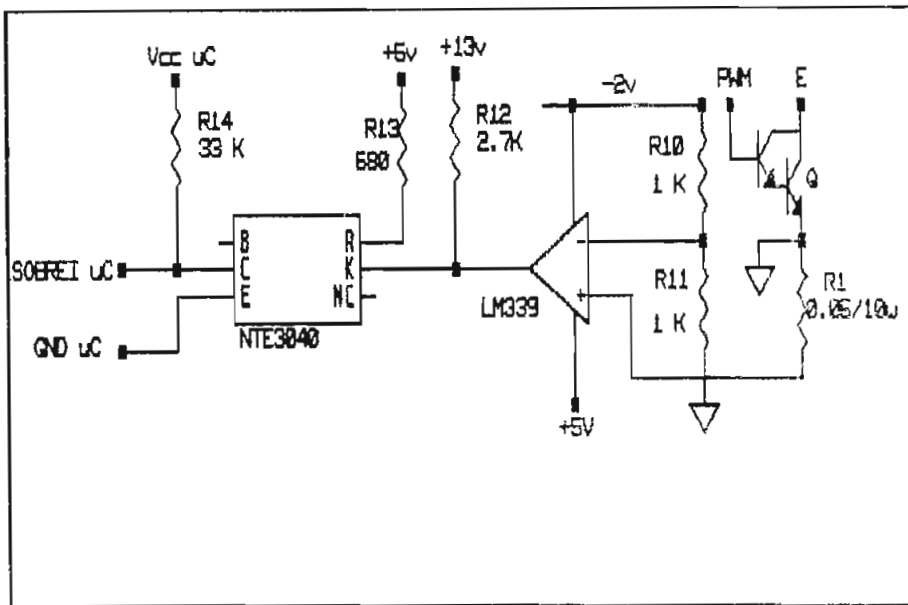


FIG. 4.14. Circuito de detección de sobrecorriente

El diseño del circuito de detección de sobrecorriente se basa en la comparación con un nivel de voltaje de referencia dado por la corriente máxima permitida para una correcta protección del inversor y la resistencia de detección, que es de $0.05 \Omega/10w$. Conviene señalar que se escogió un valor de 20 A para permitir la corriente de arranque del motor sin que con ello se perjudique al MJ10016, que soporta hasta 50 A. Con estos valores el voltaje referencial resulta:

$$V_{REF} = 20A * 0.05\Omega = 1V$$

Haciendo un divisor de tensión, teniendo como fuente -2v, las resistencias de comparación equivalen a:

$$R_{10} = R_{11} = 1 K\Omega \quad (4-26)$$

Por tener el comparador LM339 la configuración de colector abierto se necesita colocar a su salida una resistencia que se calcula así:

$$R_{12} = \frac{V_{BB} - V_{O_{LM339}}}{I_{R_{12}}} \quad (4-27)$$

de lo cual se tiene que:

$$R_{12} = 2.7 K\Omega$$

Finalmente las resistencias del optoacoplador se diseñan empleando las siguientes expresiones:

$$R_{13} = \frac{V_{CC} - (V_{diodo} + V_{O_{LM339}})}{I_{R_{13}}} \quad (4-28)$$

$$R_{14} = \frac{V_{CC} - V_{ce_{sat}}}{I_{R_{14}}} \quad (4-29)$$

De las ecuaciones 4.28 y 4.29. los valores de las resistencias en forma normalizada son:

$$R_{13} = 680 \Omega$$

$$R_{14} = 33 K\Omega$$

4.4.5. Protecciones contra cortocircuitos.

Para proteger al equipo de posibles corrientes de cortocircuito se usan tres fusibles en la entrada (uno por fase), los que adicionalmente se hallan coordinados con un breaker trifásico, y un fusible en la salida de la fuente de alimentación E, para una protección más completa del inversor, tal como se muestra en la figura 4.15.

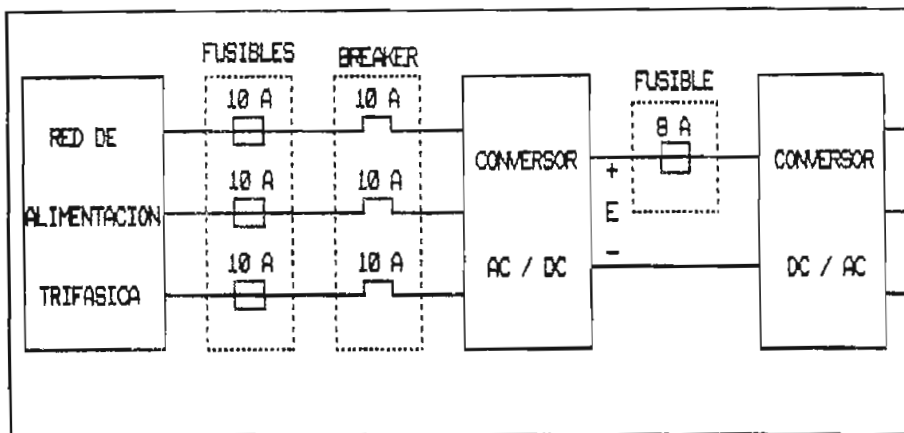


FIG. 4.15. Protecciones contra cortocircuitos

Adicionalmente se establece el uso de un relé a la salida de la fuente E, de manera que se evite una secuencia indeseable en el encendido del aparato que involucre el peligro de un cortocircuito en cualquiera de las ramas del inversor. Este relé es activado a través de una señal de control generada directamente desde el microcontrolador, tal como se ilustra en la figura 4.16., con lo cual aseguramos que la parte de potencia entra en funcionamiento una vez que el control se halla completamente estable. De esta forma se obtiene una secuencia lógica de encendido: primero control y luego potencia.

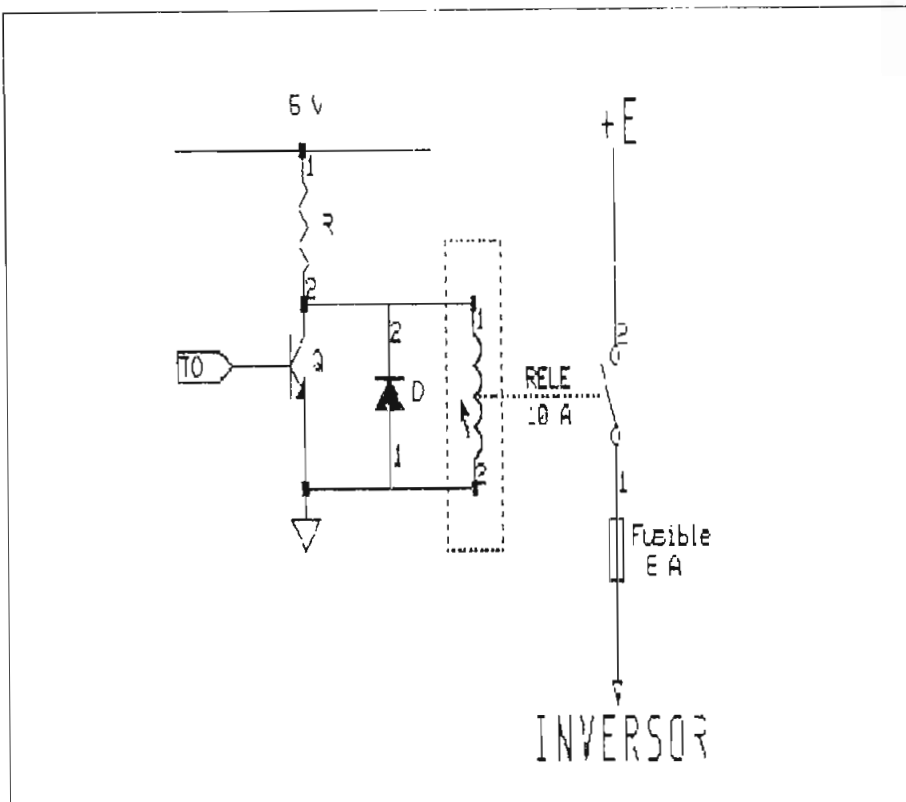


FIG. 4.16. Relé de protección

Conviene indicar que todos los esquemas gráficos de este capítulo, correspondientes a los circuitos de mando, a la tarjeta "MCPD51DA", a la tarjeta de "TECLADO Y DISPLAY" y a la tarjeta de "BLANKING" en la parte de control, así como el diagrama general de la parte de potencia, se encuentran ubicados en el ANEXO 2, referente a esquemas circuitales.

CAPITULO V

RESULTADOS EXPERIMENTALES

5.1. RESULTADOS EXPERIMENTALES DE LA MODULACION PWM DE DOS NIVELES.

En esta primera parte del Capítulo V se muestran todos los resultados que se obtuvieron para la modulación PWM de dos niveles, tanto en la parte de control como en la de potencia, con sus respectivos comentarios para una mejor comprensión.

5.1.1. Operación del circuito de control.

El circuito de control es el encargado de generar las señales adecuadas para realizar la modulación senoidal por ancho de pulso (PWM), siendo su operación muy aceptable pues

las formas de onda obtenidas en el proceso experimental se aproximan en gran medida a las esperadas teóricamente.

Con el propósito de mostrar algunos de los resultados prácticos más significativos correspondientes a la parte de control, se procedió a grafizar en papel las señales captadas por el osciloscopio en determinados puntos de importancia del circuito, utilizando el plotter disponible en el Laboratorio de Electrónica de Potencia de la F.I.E.. De esta manera se consiguieron las ilustraciones que se encuentran en las páginas siguientes, cuyas cuadrículas referenciales pertenecen a las del osciloscopio Tektronic 2200 usado y sirven para medir los valores de voltaje y de tiempo deseados gracias a la ayuda de la escala colocada debajo de cada figura.

Para el caso de la modulación PWM de dos niveles, las señales de control se generan mediante el programa ejecutado por el microcontrolador luego de haber introducido los datos adecuados de carga, relación de frecuencias (N) y frecuencia modulante (f_m).

Si se trata de un motor, como carga del inversor trifásico, la relación N es de 6 o de 12, mientras que la frecuencia de la modulante varía desde 10 Hz hasta 50 Hz en pasos de 5 Hz. Así por ejemplo las figuras 5.1.1, 5.1.2 y 5.1.3 corresponden a $N=6$, y las figuras 5.1.4, 5.1.5 y 5.1.6 a $N=12$.

En forma más específica, la figura 5.1.1 hace referencia a la señal PWM de la fase A del inversor, para cuando se tiene como carga un motor, con un índice de frecuencias de $N=6$, una modulante de 10 Hz y un índice de modulación de 0.167. Como puede apreciarse existen 6 pulsos por cada período de la

modulante, el cual según la escala es de aproximadamente 100 ms lo que da una frecuencia de aproximadamente 10 Hz que es la que se desea obtener. En este caso los anchos de los pulsos son muy similares y no se observa muy bien el efecto de la modulación PWM, lo que si se nota en la figura 5.1.2 que se refiere a una modulante de 60 Hz con un índice de modulación unitario.

El límite superior de la frecuencia modulante es de 80 Hz, cuya situación es mostrada en la figura 5.1.3, donde al igual que en las dos gráficas anteriores la carga es un motor, con una relación de frecuencias $N=6$. Puede notarse que existen 6 pulsos por cada periodo de la señal, siendo éste de casi doce y medio milisegundos, lo que da una frecuencia de alrededor de 80.25 Hz que es bastante aceptable pues se tiene un error de 0.31%.

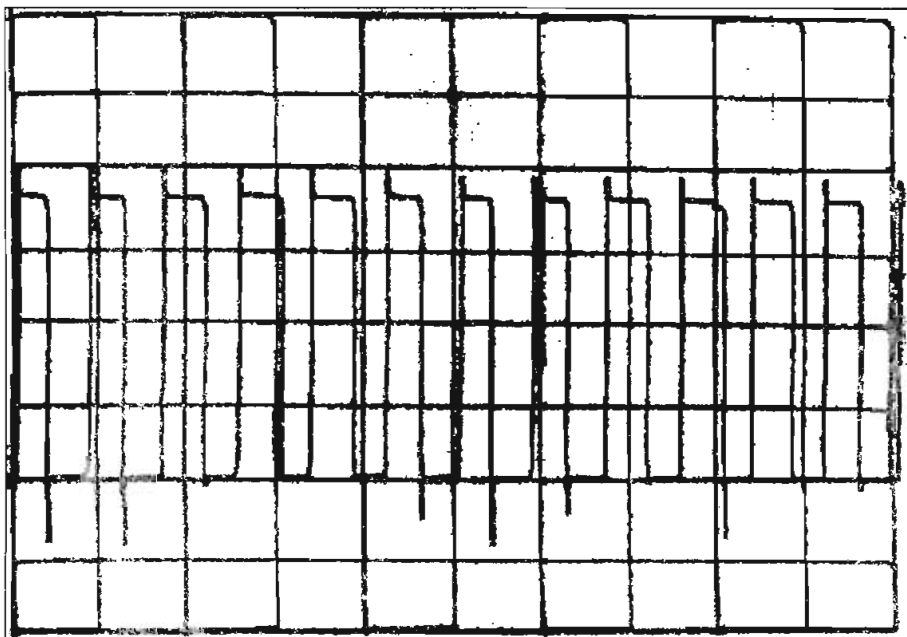


FIG. 5.1.1: Señal de control para la fase A, a la salida de la tarjeta MCPD51DA. Niveles=2; $N=6$; $f_m=10$ Hz; $I_m=0.167$

ESCALA : Vertical = 1 v /div.
Horizontal = 20 ms/div.

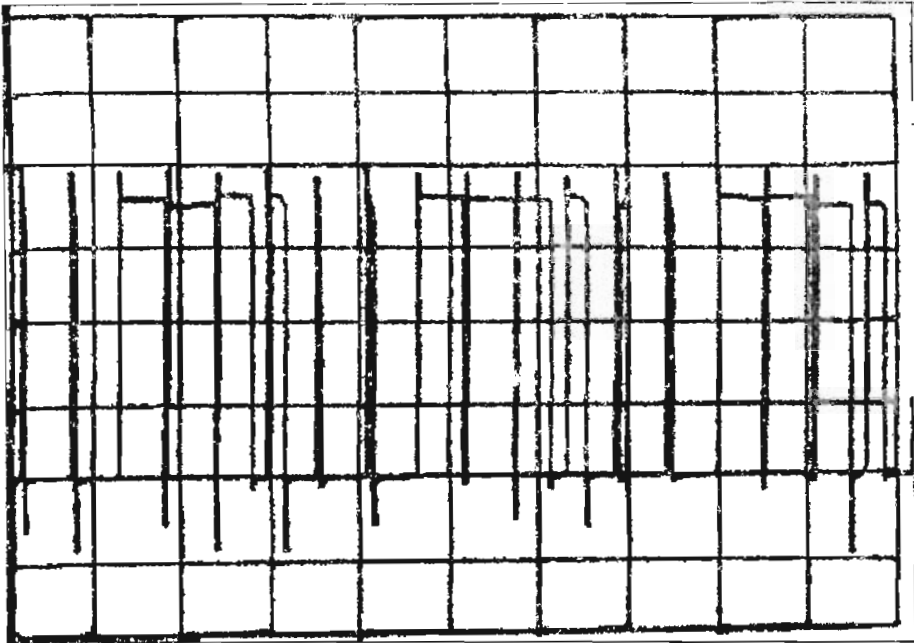


FIG. 5.1.2: Señal de control para la fase A,
a la salida de la tarjeta MCPD51DA.
Niveles=2; N=6; $f_m=60$ Hz; $I_m=1.0$

ESCALA : Vertical = 1 v /div.
Horizontal = 5 ms/div.

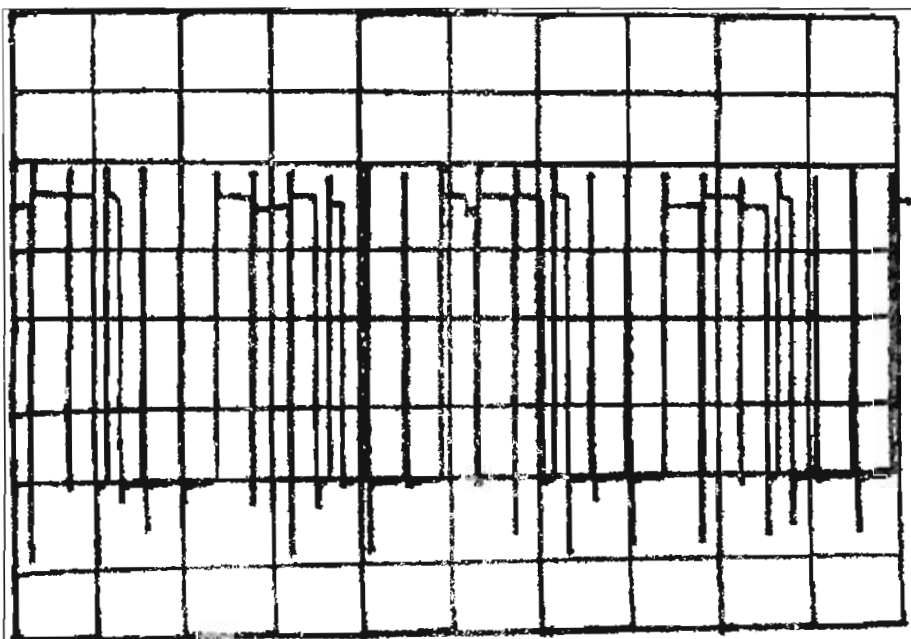


FIGURA 5.1.3: Señal de control para la fase A,
a la salida de la tarjeta MCPD51DA.
Niveles=2; N=6; $f_m=80$ Hz; $I_m=1.0$

ESCALA : Vertical = 1 v /div.
Horizontal = 5 ms/div.

Cuando la relación de frecuencias es de $N=12$, el número de pulsos se duplica respecto al de las figuras 5.1.1, 5.1.2 y 5.1.3, tal como se observa desde la figura 5.1.4 hasta la 5.1.6.

En la figura 5.1.4 la forma de onda corresponde a una carga motor, con una frecuencia $f_m = 10$ Hz, donde el período de la portadora es de 8.33 ms. Aparentemente no se ve claramente la modulación realizada por ser los anchos de pulsos muy similares, pero ya en la figura 5.1.5 que se refiere a una frecuencia de 60 Hz se puede apreciar que el período de la portadora (T_p) se mantiene constante e igual a 1.39 ms, mientras que varían los anchos de pulso (a) de acuerdo a la expresión $a=\delta T_p$, siendo δ la relación de trabajo.

Para el máximo valor de la frecuencia modulante (80 Hz), que se ilustra en la figura 5.1.6 para $N=12$, se obtuvo experimentalmente un resultado de 79.58 Hz que corresponde a un error de -0.53%. Aquí se puede destacar que aparentemente existen 10 pulsos bien definidos, pero que en verdad son 12 pues dos de ellos tienen relaciones de trabajo iguales a 0 y 1 respectivamente. Cabe señalar que esta situación se presenta para todas las frecuencias mayores o iguales a 60 Hz, con $N=12$.

Como una forma didáctica de ver la influencia del índice de modulación en la onda de salida se presentan las figuras 5.1.7 y 5.1.8. Así, la figura 5.1.7 se refiere a una carga resistiva-inductiva (R-L) para un índice de modulación de 1.2, una frecuencia modulante de 60 Hz y un $N=6$, donde puede apreciarse el efecto de la sobremodulación con relaciones de trabajo (δ) mayores a la unidad lo que influencia para que tan

sólo aparezcan dos pulsos de diferente duración, el uno con un gran tiempo en alto y el otro con un tiempo pronunciado en bajo. La figura 5.1.8 en cambio muestra el caso de un índice de modulación de 0.8 para las mismas condiciones anteriores de carga, de frecuencia modulante y relación de frecuencias (N), lo cual permite distinguir que en éste último caso existe menos distorsión en la onda de salida, pues se advierte claramente la presencia de 6 pulsos, lo que no sucedía con la sobremodulación.

El defasaje entre las señales es analizado con la ayuda de la figura 5.1.9, en la cual se ilustran las formas de onda de las fases B (en la parte superior) y C (en la parte inferior), para cuando se tiene una carga motor, con una frecuencia modulante de 60 Hz, una relación de $N=6$ y un índice de modulación unitario; aquí puede notarse que las dos señales están defasadas un ángulo de 120° (aproximadamente 5.5 ms).

El efecto del "blanking-time" es mostrado en la figura 5.1.10, en la cual se presentan las señales de las subramas 5 (superior) y 2 (inferior) del puente trifásico, correspondientes a la fase C, para una frecuencia modulante de 60 Hz, un $N=6$ y un $I_m=1$. Como puede observarse las dos formas de onda están complementadas y existe un intervalo de tiempo muerto de aproximadamente 47 μs , que evita que los dos transistores de potencia conduzcan al mismo instante produciendo graves consecuencias al equipo.

Cabe indicar que el "blanking-time" se logra mediante un arreglo de resistencias, capacitores, diodos e inversores que se encuentran en la denominada tarjeta de "Blanking", analizada en el Capítulo IV.

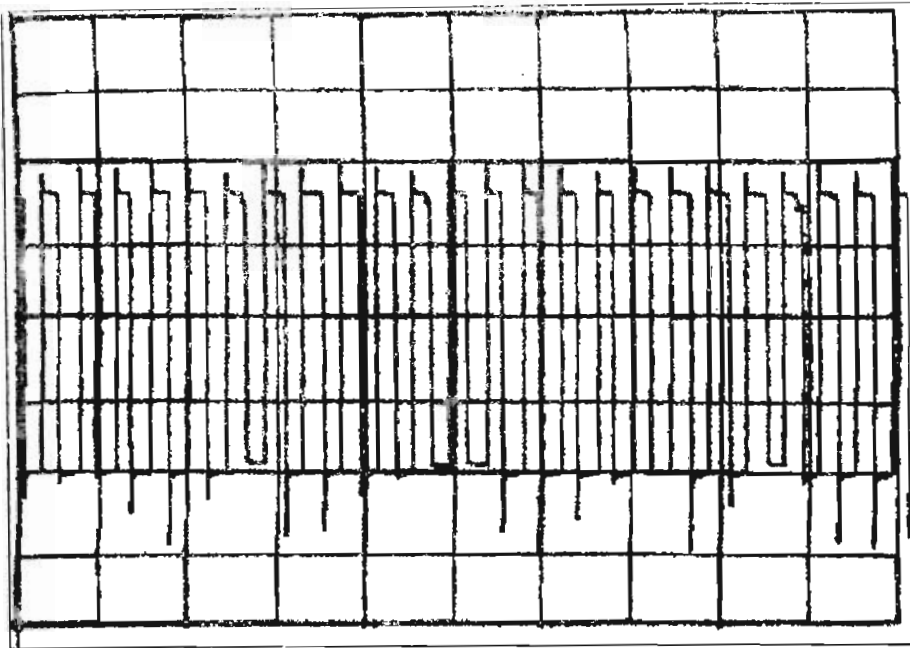


FIGURA 5.1.4: Señal de control para la fase A,
a la salida de la tarjeta MCPD51DA.
Niveles=2; N=12; $f_m=10$ Hz; $I_m=0.167$

ESCALA : Vertical = 1 v /div.
Horizontal = 20 ms/div.

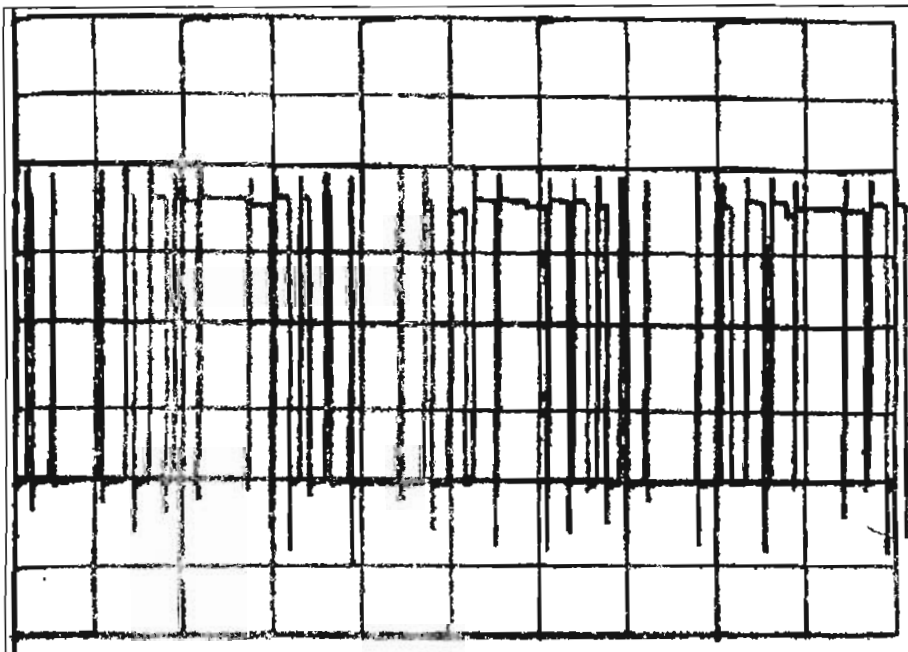


FIGURA 5.1.5: Señal de control para la fase A,
a la salida de la tarjeta MCPD51DA.
Niveles=2; N=12; $f_m=60$ Hz; $I_m=1.0$

ESCALA : Vertical = 1 v /div.
Horizontal = 5 ms/div.

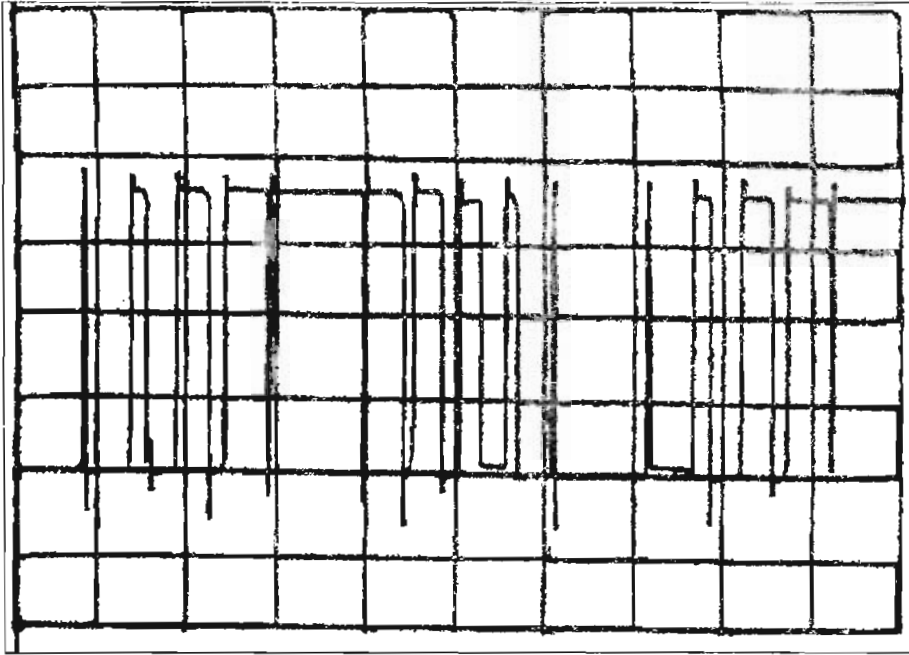


FIGURA 5.1.6: Señal de control para la fase A,
a la salida de la tarjeta MCPD51DA.
Niveles=2; N=12; $f_m=80$ Hz; $I_m=1.0$

ESCALA : Vertical = 1 v /div.
Horizontal = 2 ms/div.

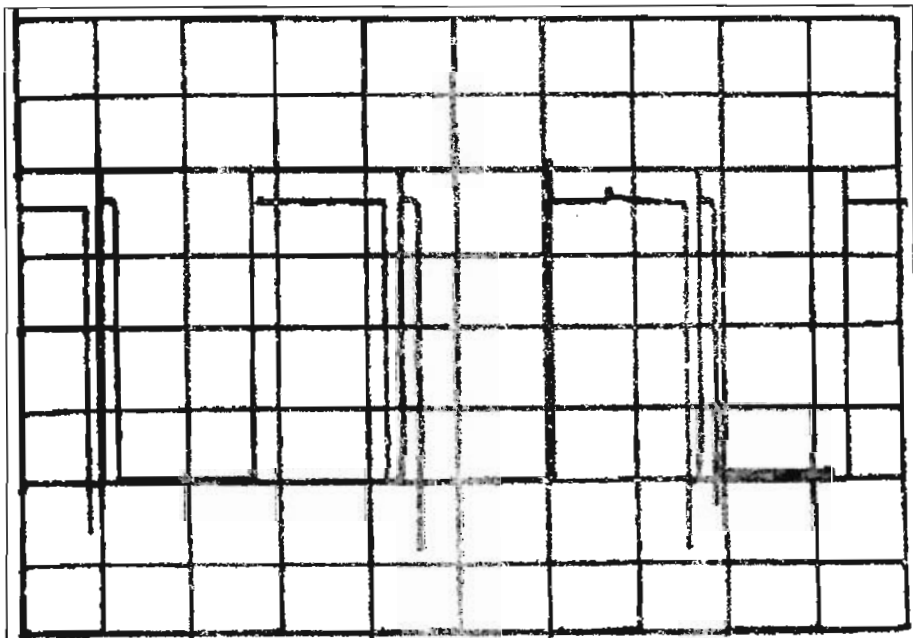


FIGURA 5.1.7: Señal de control para la fase A,
a la salida de la tarjeta MCPD51DA.
Niveles=2; N=6; $f_m=60$ Hz; $I_m=1.2$

ESCALA : Vertical = 1 v /div.
Horizontal = 5 ms/div.

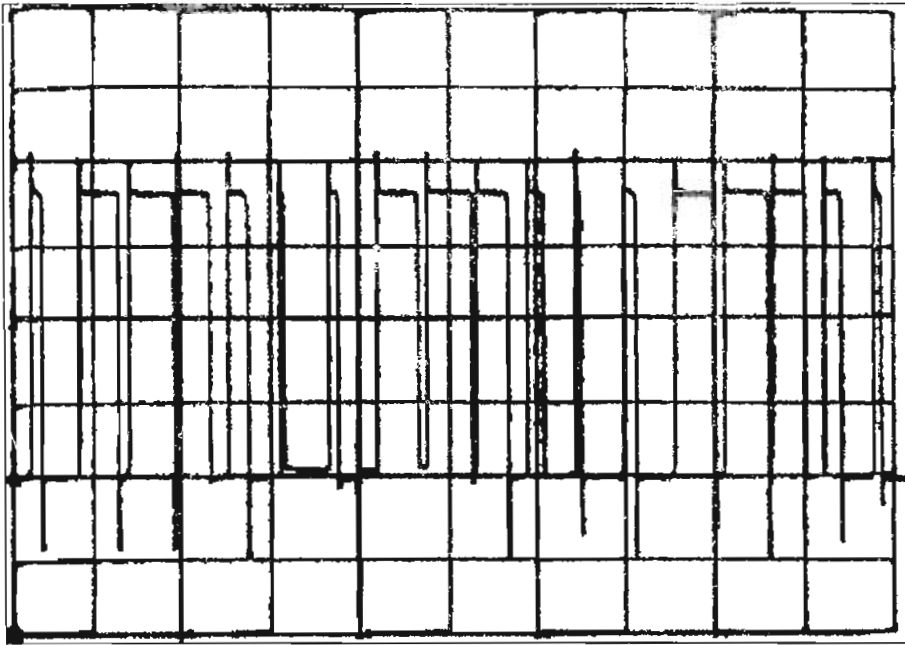


FIGURA 5.1.8: Señal de control para la fase A,
a la salida de la tarjeta MCPD51DA.
Niveles=2; N=6; $f_m=60$ Hz; $I_m=0.8$

ESCALA : Vertical = 1 v /div.
Horizontal = 5 ms/div.

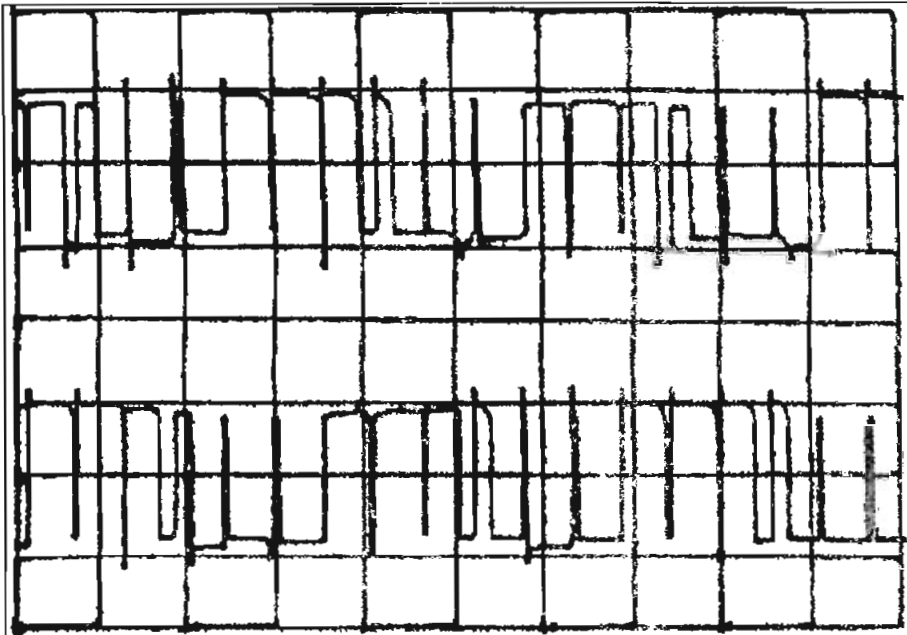


FIGURA 5.1.9: Señales de control para las fases B y C,
a la salida de la tarjeta MCPD51DA.
Niveles=2; N=6; $f_m=60$ Hz; $I_m=1.0$

ESCALA: Vertical = 1 v /div.
Horizontal = 5 ms/div.

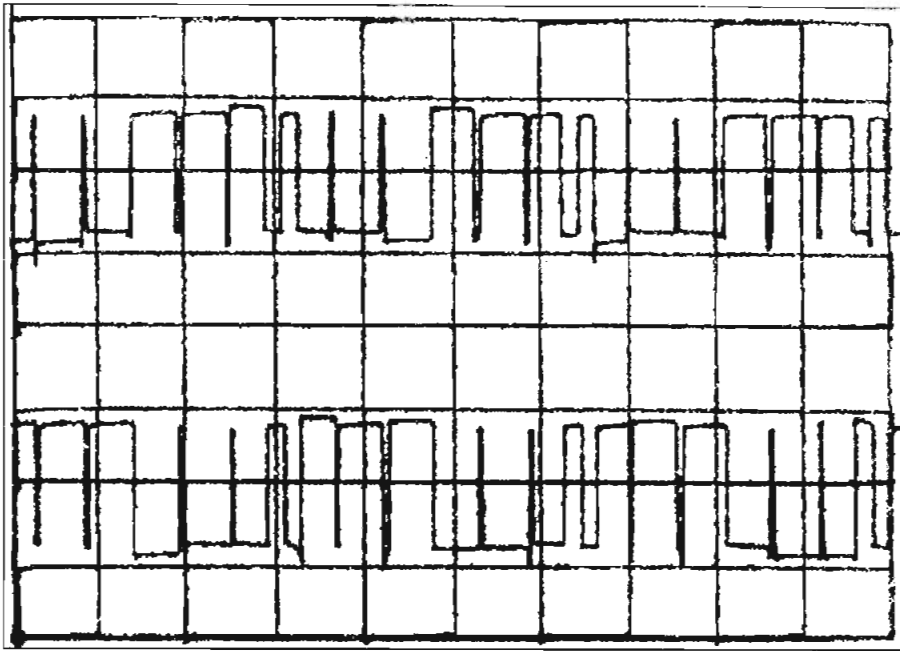


FIGURA 5.1.10: Señales de control para las subramas 5 y 2 de la fase C, a la salida de la tarjeta de "Blanking".
Niveles=2; N=6; $f_m=60$ Hz; $I_m=1.0$

ESCALA : Vertical = 2 v /div.
Horizontal = 5 ms/div.

La figura 5.1.11 ilustra la señal que se consigue a la salida del comparador LM339, para una frecuencia modulante de 60 Hz y una relación de frecuencias $N=6$. En este caso existe un voltaje positivo (+4 v), que sirve para colocar en región activa al transistor NPN (2N657), y un negativo (-2.2 v), que es necesario para encender al transistor PNP (2N1132).

La forma de onda que va a la base del transistor de potencia MJ10016 y que corresponde a la salida de los emisores de los transistores NPN y PNP del circuito "driver" se presenta en la figura 5.1.12, para una frecuencia modulante de 60 Hz y una relación de frecuencias $N=6$. En dicho gráfico la señal varía entre +1.5 v y -1.5 v, que es suficiente para prender y apagar al respectivo transistor de potencia.

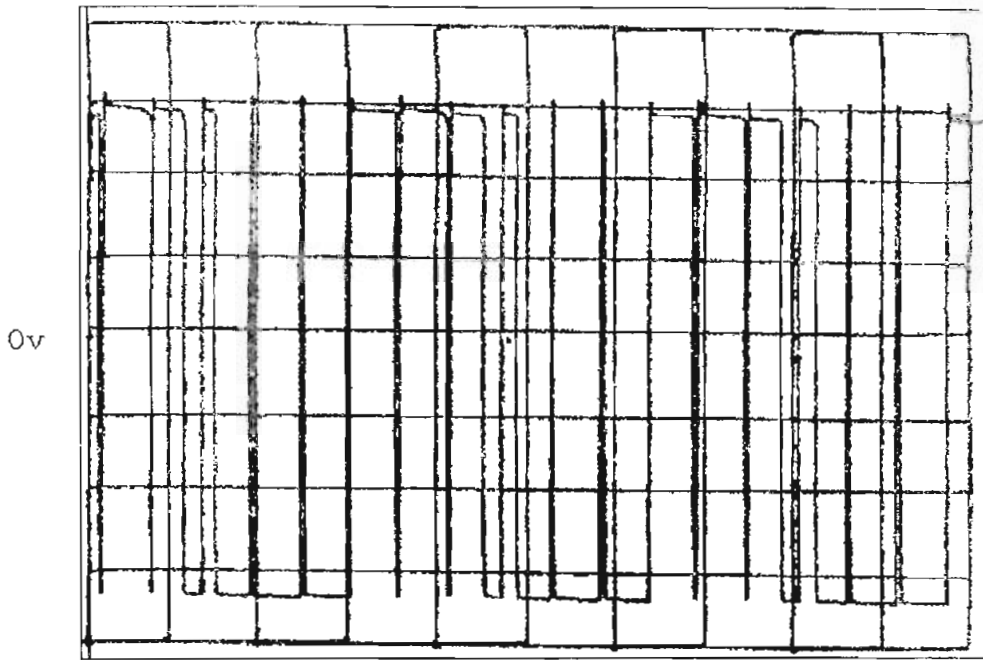


FIGURA 5.1.11: Señal de control para la fase A, a la salida del comparador LM339. Niveles=2; N=6; $f_m=60$ Hz; $I_m=1.0$

ESCALA : Vertical = 1 v /div.
Horizontal = 5 ms/div.

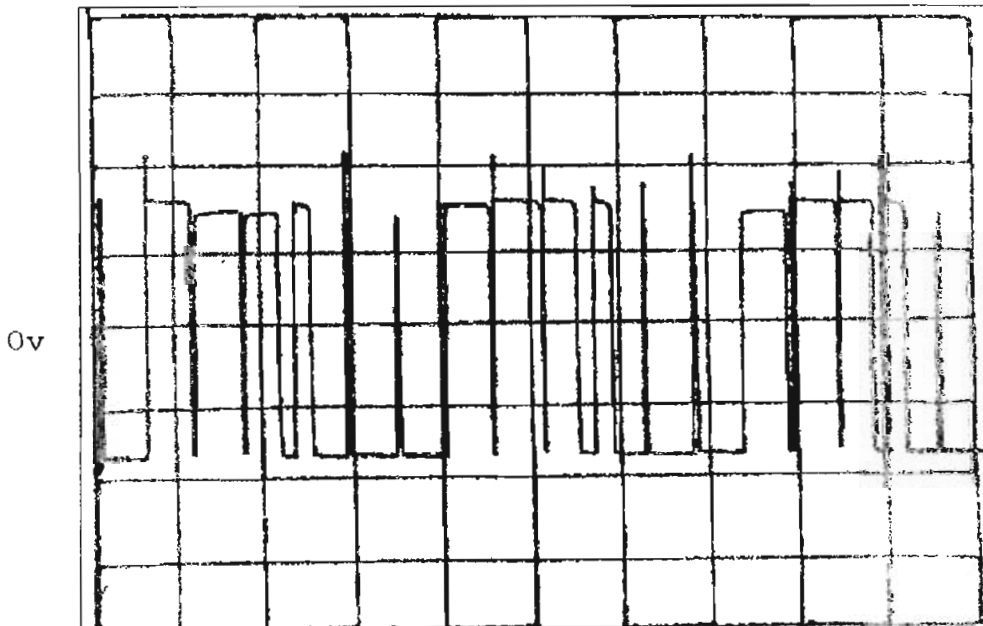


FIGURA 5.1.12: Señal de control para la fase A, que va a la base del transistor de potencia MJ10016. Niveles=2; N=6; $f_m=60$ Hz; $I_m=1.0$

ESCALA : Vertical = 1 v /div.
Horizontal = 5 ms/div.

5.1.2. Operación del inversor para PWM de dos niveles.

La parte de potencia del inversor tipo puente fue construida para probar la efectividad del control realizado y verificar así las ventajas que presenta la modulación senoidal por ancho de pulso PWM. Adicionalmente se planteó el objetivo de manejar un motor trifásico con el fin de variar su velocidad en un rango adecuado.

El equipo opera aceptablemente con diferentes cargas, tanto resistivas como resistivas-inductivas, donde se puede variar el índice de modulación para comprobar sus efectos; también permite el manejo de un motor, en el cual es posible modificar la frecuencia modulante con el fin de cambiar su velocidad. Las fotos 5.1.1 a 5.1.3 se refieren a carga resistiva mientras que el resto corresponden a las formas de onda en un motor.

En lo que respecta a la foto 5.1.1, se debe mencionar que se trata del voltaje entre líneas de una carga resistiva pura de alrededor de 100Ω conectada en estrella, para una frecuencia modulante de 60 Hz con una relación de frecuencias $N=6$ y un índice de modulación unitario. En este caso el nivel de voltaje positivo es igual al de la fuente $+E$ (270 v), y el negativo al de $-E$ (-270 v).

La forma de onda de corriente es la misma que la de voltaje cuando se trata de una resistencia, y en ella existe un tiempo muerto entre el apagado y encendido de los transistores pertenecientes a la misma rama del puente dado por el "blanking-time".

El efecto de la sobremodulación es mostrado en la foto

5.1.2 para una carga resistiva con una frecuencia modulante de 60 Hz y un $N=6$, en la cual se puede apreciar que con un índice de modulación de 1.2 ya no aparecen bien definidos todos los pulsos correspondientes a la relación señalada entre la frecuencia portadora y la modulante.

El voltaje fase-neutro para la misma carga, frecuencia modulante e índice de frecuencias anterior es presentado en la foto 5.1.3 pero para un índice de modulación de 0.8. Aquí se puede observar que la onda tiende a ser una senoide que es justamente lo que se pretende con la modulación PWM senoidal.

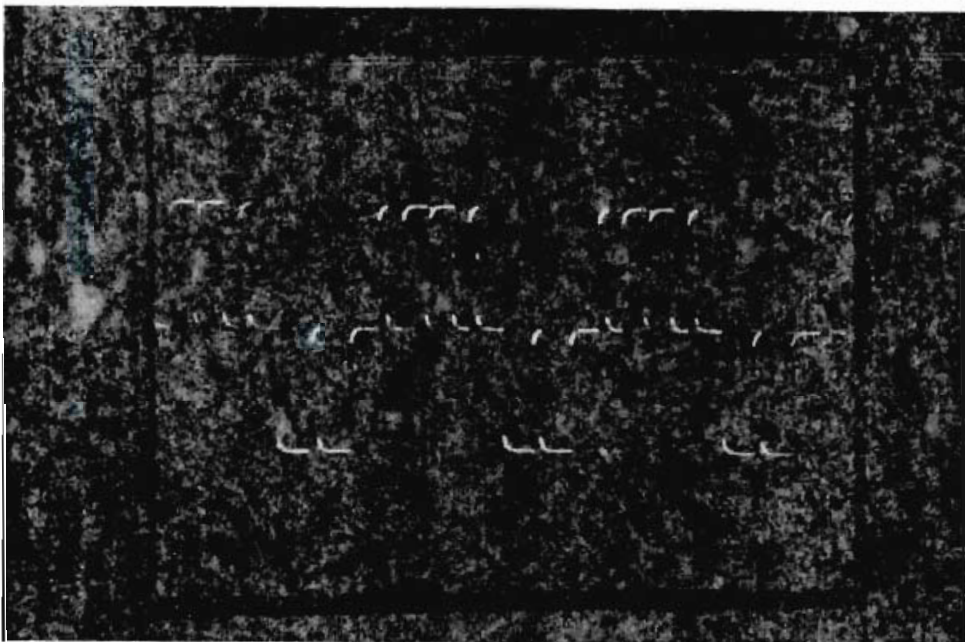


FOTO 5.1.1: Voltaje de línea para una carga resistiva conectada en estrella.
Niveles=2; $N=6$; $f_m=60$ Hz; $I_m=1$

ESCALA : Vertical = 150 v/div.
Horizontal = 5 ms/div.

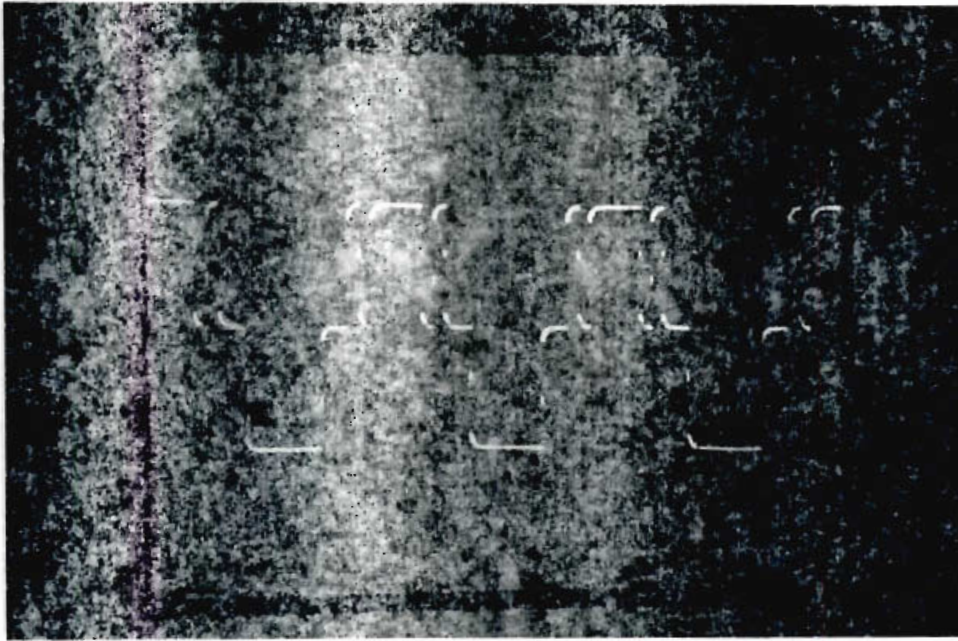


FOTO 5.1.2: Voltaje de línea para una carga resistiva conectada en estrella
Niveles=2; N=6; $f_m=60$ Hz; $I_m=1.2$

ESCALA : Vertical = 150 v /div.
Horizontal = 5 ms/div.

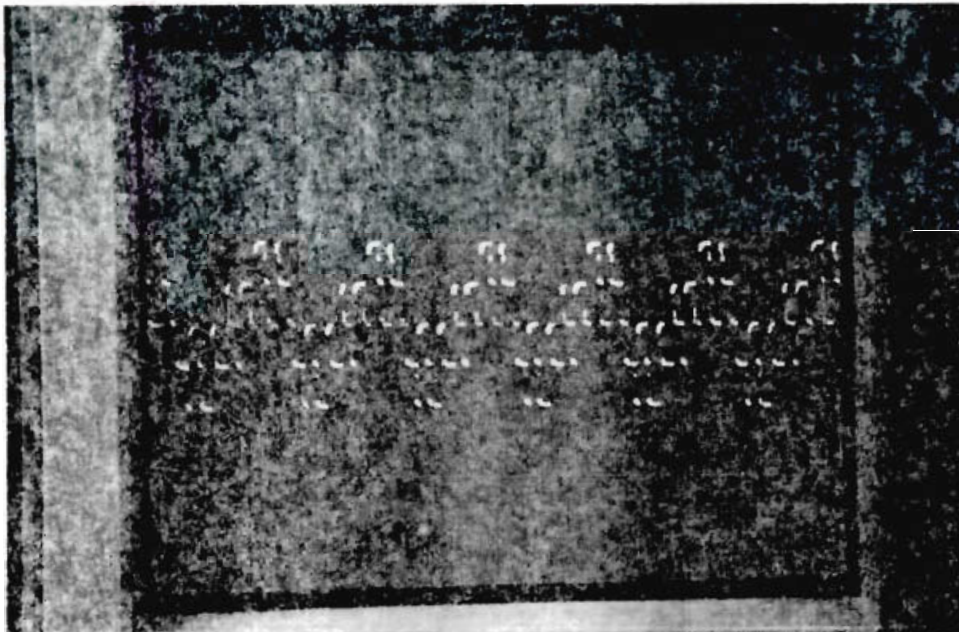


FOTO 5.1.3: Voltaje fase-neutro para una carga resistiva conectada en estrella.
Niveles=2; N=6; $f_m=60$ Hz; $I_m=0.8$

ESCALA : Vertical = 150 v/div.
Horizontal = 10 ms/div.

Las formas de onda de voltaje y corriente sobre un motor asincrónico trifásico se muestran en las fotos 5.1.4 a 5.1.7. En la foto 5.1.4 se ha escogido una frecuencia modulante de 60 Hz con un índice de modulación $I_m=1$ y una relación de frecuencias $N=6$, mientras que en la foto 5.1.5 los índices I_m y N son idénticos pero para una frecuencia $f_m=80$ Hz.

Con la ayuda de la escala adecuada del osciloscopio se llega a determinar que los periodos de las señales resultantes son de aproximadamente 16.6 ms y 12.5 ms respectivamente, lo cual nos indica que el inversor tiene una gran exactitud en frecuencia.

La foto 5.1.6 considera las formas de onda de voltaje y corriente de línea del motor para una relación de frecuencias de $N=12$ con un índice de modulación unitario y una frecuencia modulante de 60 Hz. Puede notarse con claridad los doce pulsos necesarios, seis en el semiciclo positivo y los otros seis en el negativo. Además la señal de corriente es mucho más senoidal que en el caso de $N=6$, lo que demuestra que mientras mayor sea la relación entre la frecuencia portadora y la modulante mejor será la sintetización senoidal deseada.

El voltaje y la corriente de línea del motor para un índice de modulación y una relación N similares al caso anterior ($I_m=1$ y $N=12$) pero para una frecuencia modulante de 80 Hz son tomados en cuenta en la foto 5.1.7, en la cual se observa que existen 6 pulsos por cada semiciclo lo que da un total de 12 pulsos distribuidos entre los valores límites de la señal que son: $+E$ y $-E$. Puede verse que la corriente ha disminuido un poco su valor con respecto al caso en que la frecuencia de salida del inversor era de 60 Hz.

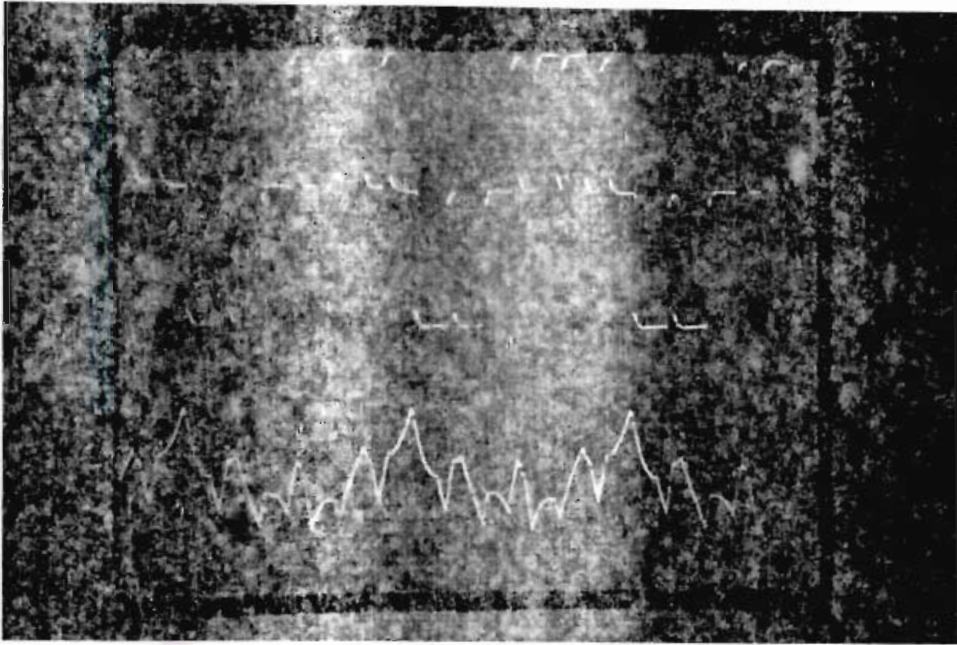


FOTO 5.1.4: Voltaje y corriente de línea
para un motor trifásico
Niveles=2; N=6; $f_m=60$ Hz; $I_m=1$

ESCALA : Vertical = 135 v/div (5A/div)
Horizontal = 5 ms/div.

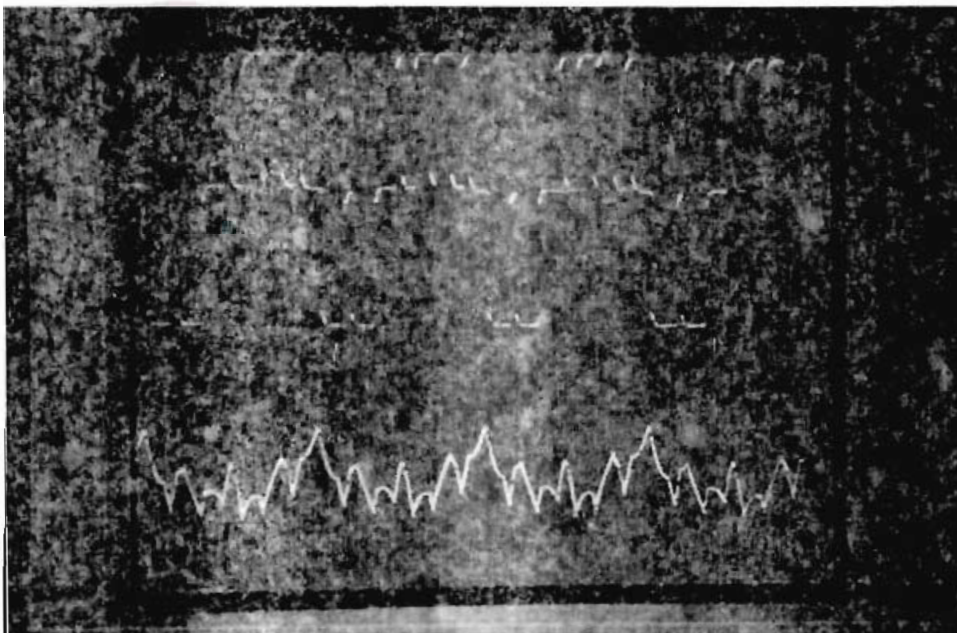


FOTO 5.1.5: Voltaje y corriente de línea
para un motor trifásico
Niveles=2; N=6; $f_m=80$ Hz; $I_m=1$

ESCALA : Vertical = 135 v/div (5A/div)
Horizontal = 5 ms/div.

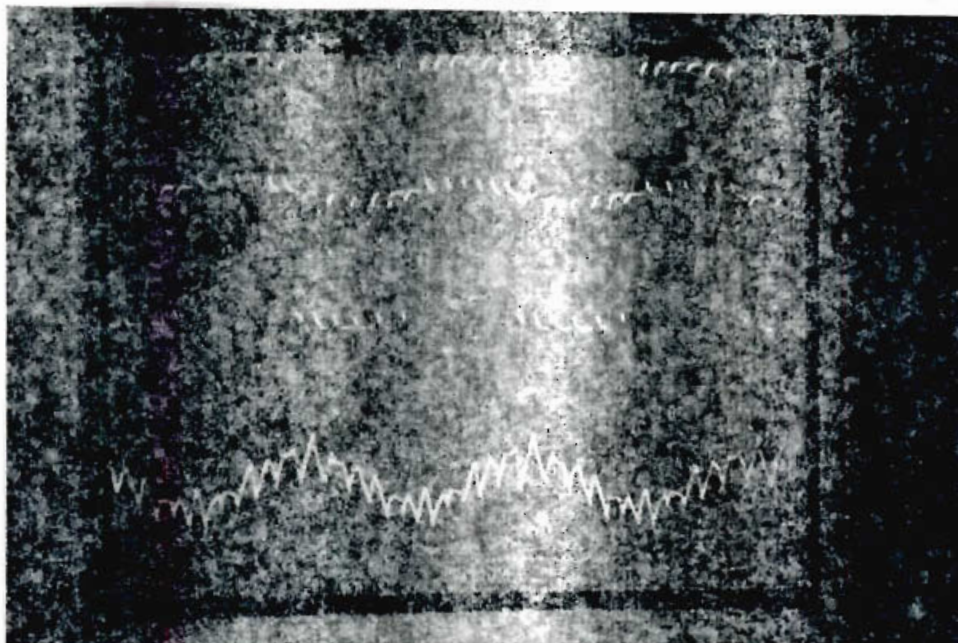


FOTO 5.1.6: Voltaje y corriente de línea
para un motor trifásico
Niveles=2; N=12; $f_m=60$ Hz; $I_m=1$

ESCALA : Vertical = 135 v/div (5A/div)
Horizontal = 5 ms/div.

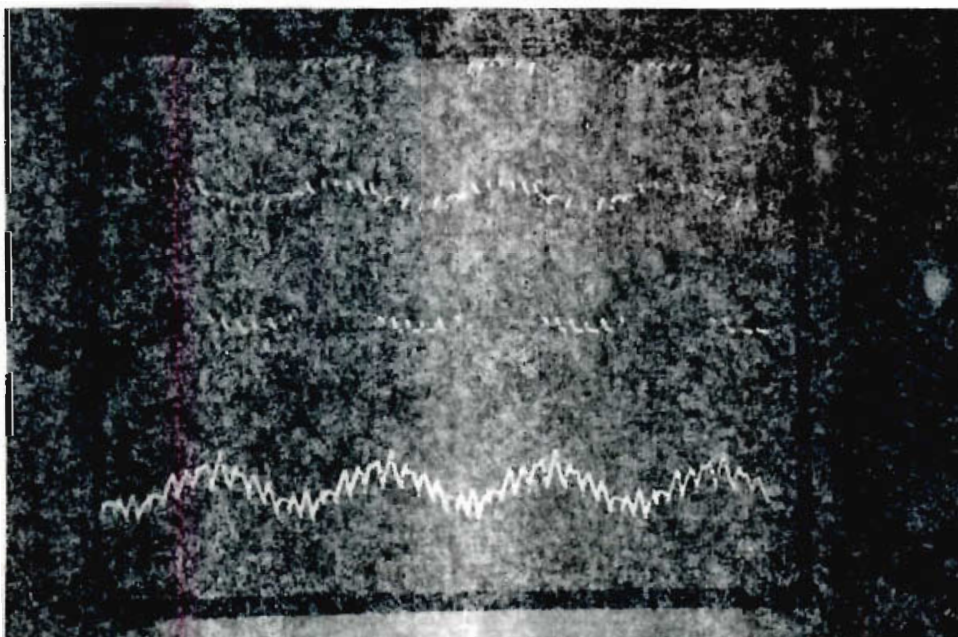


FOTO 5.1.7: Voltaje y corriente de línea
para un motor trifásico
Niveles=2; N=12; $f_m=80$ Hz; $I_m=1$

ESCALA : Vertical = 135 v/div (5A/div)
Horizontal = 5 ms/div.

En cuanto al defasaje de voltaje, la foto 5.1.8 nos permite visualizar que efectivamente existen 120° de desfase entre el voltaje de las líneas A-B y B-C del motor, lo que se puede confirmar con el uso de la escala del osciloscopio captada por la foto, la misma que nos indica que hay una separación entre las dos ondas de aproximadamente 5.5 ms que corresponden a los 120° eléctricos deseados para la correcta operación del inversor trifásico.

De igual forma se cumple que el defasaje de corriente es el adecuado tal como nos ilustra la foto 5.1.9, donde se presenta las señales de corriente por las líneas A y B del motor, las cuales tienen la misma forma tanto en amplitud como en frecuencia (60 Hz), pero están defasadas alrededor de 5.5 milisegundos, lo que da los 120° eléctricos necesarios entre cada una de las corrientes que salen del equipo hacia el motor.

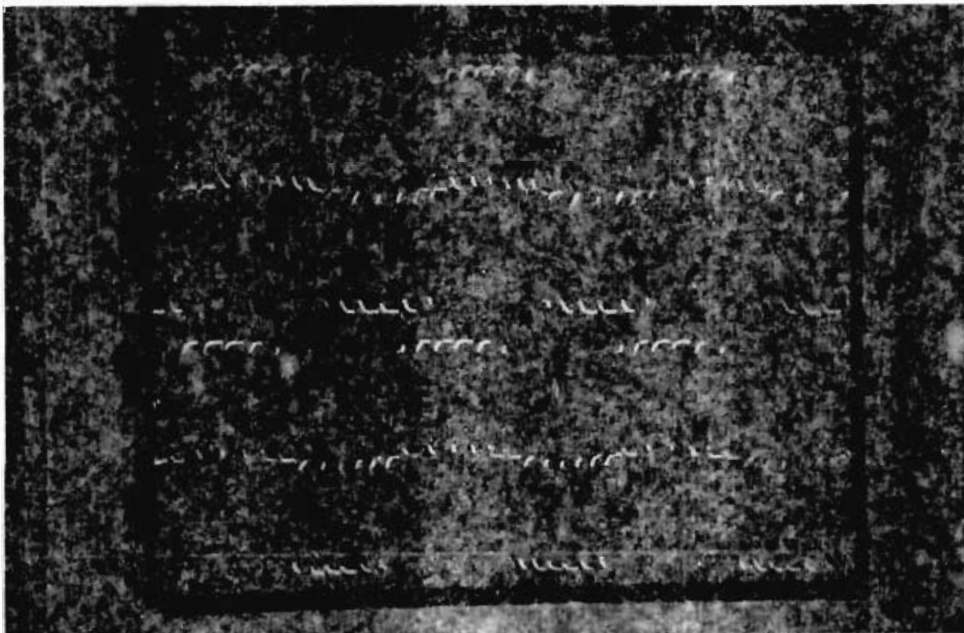


FOTO 5.1.8: Defasaje entre los voltajes de línea para un motor trifásico.
Niveles=2; N=12; $f_m=60$ Hz; $I_m=1$

ESCALA : Vertical = 150 v/div
Horizontal = 5 ms/div.

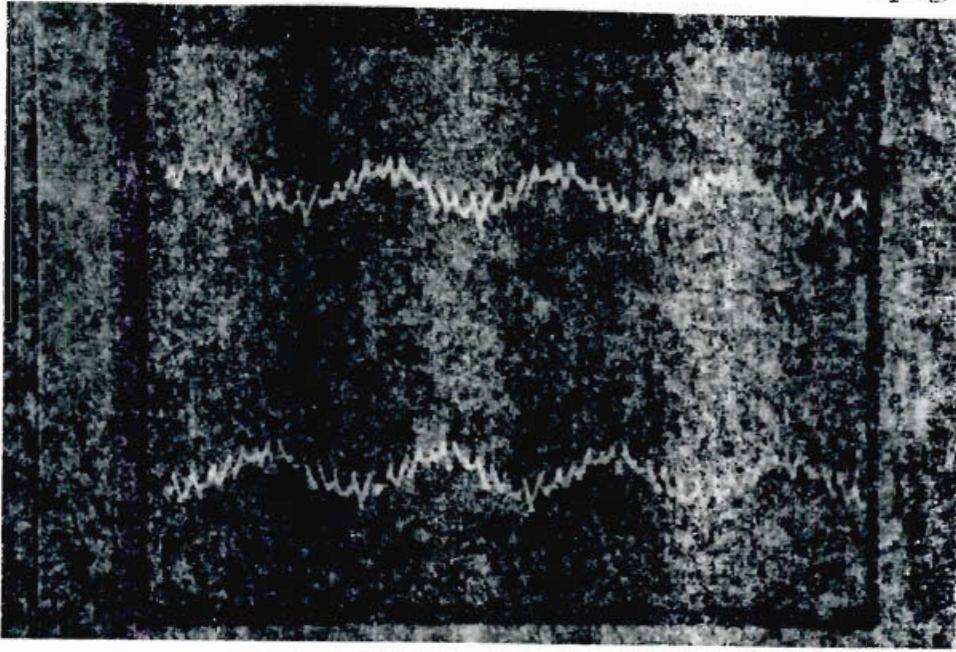


FOTO 5.1.9: Defasaje entre las corrientes de línea para un motor trifásico
Niveles=2; $N=12$; $f_m=60$ Hz; $I_m=1$

ESCALA : Vertical = 10 A/div
Horizontal = 5 ms/div.

5.1.3. Discusión de los resultados.

Los resultados experimentales de la modulación senoidal por ancho de pulso (PWM) de dos niveles son satisfactorios, como lo testimonian las diferentes gráficas de la parte de control y de potencia expuestas anteriormente.

En efecto, analizando las diferentes formas de onda obtenidas del circuito de control podemos aseverar que cumplen en gran medida con todo lo previsto en la teoría y lo que es más importante, con las exigencias de diseño requeridas para el normal funcionamiento de las distintas ramas del inversor trifásico.

Así, es necesario remarcar que las señales generadas por

el programa ejecutado mediante el microcontrolador se acercan con bastante exactitud a las ideales, en cuanto al número de pulsos y frecuencia modulante se refiere. Las Tablas 5.1.1 y 5.1.2 muestran de manera pormenorizada cada uno de los valores de frecuencia modulante, tanto teóricos como experimentales, junto al error correspondiente.

$f_{teórica}$	$f_{experimental}$	Error
(Hz)	(Hz)	(%)
10	9.96	-0.40
15	14.93	-0.47
20	20.00	0
25	24.75	-1.00
30	29.94	-0.20
35	34.60	-1.14
40	39.80	-0.50
45	45.14	+0.31
50	49.75	-0.50
55	55.00	0
60	59.52	-0.80
65	64.94	-0.90
70	69.44	-0.80
75	75.18	+0.24
80	80.25	+0.31

TABLA 5.1.1. Error en la frecuencia modulante para N=6

fteórica	fexperimental	Error
(Hz)	(Hz)	(%)
10	10.00	0
15	14.89	-0.73
20	19.92	-0.40
25	25.00	0
30	29.66	-1.13
35	34.68	-0.91
40	40.00	0
45	44.64	-0.80
50	49.88	-0.24
55	55.22	+0.40
60	59.72	-0.47
65	64.62	-0.58
70	69.84	-0.23
75	74.76	-0.32
80	79.58	-0.53

TABLA 5.1.2. Error en la frecuencia modulante para N=12

Como puede notarse el máximo error cometido es del orden del 1.14%, lo cual es muy aceptable desde el punto de vista técnico pues significa que el método utilizado para realizar la generación digital PWM de dos niveles es adecuado. El error que se presenta en los datos de la frecuencia modulante, el mismo que incluso puede variar de acuerdo al grado de

apreciación que se tenga en la escala de tiempo del osciloscopio, es debido principalmente a la Subrutina de Conteo que efectúa comparaciones entre un contador y un valor previamente cargado en una tabla del programa, el cual es distinto para cada fase y por ende existe una cierta separación en ciclos de máquina (en nuestro caso por emplear un cristal de 12 MHz se tiene que 1 ciclo de máquina es igual a 1 μ s) entre la presente y la siguiente comparación de tiempo que se realiza para una determinada fase, lo que induce en ocasiones a no tener conteos totalmente exactos.

La Tabla 5.1.3 pone de manifiesto lo expuesto hasta aquí en lo concerniente al "error de conteo" para dos valores de la tabla correspondiente a una frecuencia modulante de 10 Hz, siendo N=6.

FASE	VALOR A CONTAR	VALOR CONTADO	ERROR (%)
A	7655.33	7654	-0.017
	6917	6903	-0.202
B	9683.67	9694	+0.107
	8945.33	8943	-0.026
C	7550.33	7531	-0.256
	9050.33	9033	-0.191

TABLA 5.1.3. Errores por la Subrutina de Conteo

Por otro lado, cabe indicar que se limitó la frecuencia máxima de operación del inversor a 80 Hz principalmente por la falta de memoria direccionable por la tarjeta MCPD51DA usada, la cual como máximo permite trabajar hasta con 8 Kbytes. Otro factor adicional para esta limitación de frecuencia radica en el hecho de que conforme se sube en frecuencia y en la relación N, el ancho de los pulsos se hace cada vez más

pequeño impidiendo su conteo exacto, pues en la Subrutina pertinente se tuvo la necesidad de emplear ciclos de máquina de "no operación (NOP)" que si bien permitían llegar a contar los tiempos elevados que presentan los anchos de pulso de las frecuencias modulantes bajas, en cambio dificultaban el proceso cuando se utilizaban frecuencias altas.

Siguiendo con el análisis de la parte de control se debe resaltar el buen funcionamiento que presentan los "drivers", pues son ellos los encargados de proporcionar, como efectivamente lo hacen, las señales adecuadas de voltaje y corriente para el accionamiento de cada transistor de potencia. Una muestra palpable de esto lo constituye la figura 5.1.12, donde se nos presenta la señal que va a la base del MJ10016 y en la cual se observa un voltaje positivo que polariza directamente a dicho transistor suministrándole la suficiente corriente para su saturación, y un voltaje negativo (inferior al voltaje de ruptura base-emisor) que polariza inversamente la juntura B-E del transistor permitiendo su rápido apagado.

Refiriéndonos a la parte de potencia conviene señalar que la misma cumple con todos los objetivos planteados en un inicio, cuales fueron el de permitir probar la modulación senoidal de ancho de pulso PWM en forma trifásica y el de poder variar en la carga el índice de modulación (I_m), la frecuencia modulante (f_m) y la relación de frecuencias (N).

Como se pudo apreciar en las fotografías, la operación del inversor es adecuada pues las formas de onda de voltaje y corriente sobre la carga corresponden a las esperadas teóricamente. En efecto, la señal de voltaje línea a línea

presenta una serie de pulsos de ancho variable de acuerdo a la relación de trabajo δ pero de período de la portadora constante, cuya magnitud en el semiciclo positivo es de $+E$ (alrededor de 270 v) y en el negativo de $-E$ (aproximadamente -270 v). Por su parte la señal de corriente de línea tiende a ser sinusoidal especialmente cuando la relación de frecuencias N es mayor, lo que permitió una labor eficiente del inversor ahorrando la inclusión de filtros a la salida, ya que la técnica PWM utilizada mejora el contenido espectral al acumular los armónicos alrededor de la frecuencia portadora facilitando así el filtraje de la onda, que inclusive podría hacerlo la misma máquina de AC con su inductancia propia.

La exactitud de la parte de potencia en lo que tiene que ver con la frecuencia modulante es bastante buena, existiendo un mínimo de error ocasionado en primer término por las pequeñas imprecisiones de cálculo en el conteo de los anchos de pulso en el programa de control y en segundo lugar por los propios elementos circuitales, en especial los transistores de potencia que al no ser ideales necesitan de un tiempo de retardo ("tiempo muerto"), proporcionado por la "Tarjeta de Blanking", para evitar cruces de conducción que podrían ser muy peligrosos para el inversor trifásico.

Así mismo, el número de pulsos conseguido a la salida del equipo es igual al de la relación entre la frecuencia portadora y la modulante, que para el caso de la modulación PWM de dos niveles puede ser de $N=6$ o $N=12$. Cabe resaltar que con $N=12$ los resultados del control realizado son mucho más exitosos, lo cual es razonable pues mientras mayor sea la frecuencia de switcheo comparada con la fundamental, mejor

será la sintetización senoidal que se desea obtener.

Respecto al índice de modulación, se puede advertir que al sobremodular la forma de onda de salida se distorsiona un poco, tanto en la parte de control como en la de potencia, y ya no se distinguen todos los pulsos resultantes de la relación de frecuencia N ; solamente para I_m menores o iguales que la unidad, el número de pulsos de la onda obtenida corresponde al esperado, mientras que para I_m mayores que la unidad dicho número cambia debido a que existen relaciones de trabajo mayores que uno, las cuales causan que la portadora se mantenga en alto un tiempo adicional. A pesar de lo anterior, la gran ventaja que presenta este caso es que se puede aprovechar en mayor proporción la fuente E al obtener un voltaje eficaz en la carga más alto.

Se debe resaltar que para carga R o $R-L$ se puede variar el índice de modulación manteniendo constante la frecuencia modulante en 60 Hz para así ver la influencia que tiene el I_m en la forma de onda y en los valores de voltaje y corriente, lo cual se encuentra detallado en las tablas 5.1.4 y 5.1.5.

I_m	Vrms línea	Vrms fase	Irms línea
	(v)	(v)	(A)
0.4	127.4	73.2	0.55
0.6	159.1	91.7	0.77
0.8	185.2	106.8	0.94
1.0	208.6	120.5	1.08
1.2	225.9	130.5	1.18

TABLA 5.1.4. Voltajes y corrientes en una conexión en estrella para diferentes I_m .

I_m	I_{rms} línea	I_{rms} fase	V_{rms} línea
	(A)	(A)	(v)
0.4	1.59	0.87	125.3
0.6	2.33	1.30	156.2
0.8	2.92	1.65	181.2
1.0	3.49	1.98	204.1
1.2	3.88	2.25	221.9

TABLA 5.1.5. Voltajes y corrientes en una conexión en delta para diferentes I_m .

Las **gráficas 5.1.1 a 5.1.4** representan las curvas que se obtienen con los datos tabulados referentes a la variación del voltaje y la corriente con respecto al índice de modulación, donde se puede apreciar la buena linealidad que existe entre dichas variables eléctricas y el índice de modulación, tanto si la conexión de la carga se realiza en estrella o en triángulo.

Conviene puntualizar también que los datos anteriores nos permiten confirmar que el voltaje de línea es prácticamente $\sqrt{3}$ veces el voltaje de fase cuando la carga del inversor es conectada en Y; en forma similar la corriente de línea es de manera aproximada $\sqrt{3}$ veces la corriente de fase si la conectamos en delta.

En el caso en que se tenga como carga del inversor a un motor trifásico, el índice de modulación es fijado internamente en el programa atendiendo a la característica voltaje-frecuencia del motor de donde resulta:

$$I_m = \frac{V_m}{V_N} = \frac{f_m}{f_N} \quad (5.1-1)$$

donde: V_m = Voltaje a la frecuencia modulante (f_m)

V_N = Voltaje nominal a la frecuencia nominal (f_N)

Adicionalmente sabemos que el índice de modulación está relacionado linealmente con el voltaje eficaz por la siguiente relación:

$$I_m = \frac{\sqrt{2} V_1 \text{rms}}{E} \quad (5.1-2)$$

donde: $V_1 \text{ rms}$ = Voltaje eficaz de la fundamental

Por lo tanto si queremos comprobar que el índice de modulación está correcto, debemos hallar la amplitud pico de la fundamental de voltaje (C_1), la cual se la puede obtener del análisis de los armónicos para $n=1$, así:

$$A_1 = 0 \quad \text{y} \quad B_1 = \frac{4E}{\pi} \sum_{m=1}^{p/2} \cos(\alpha_m) \quad (5.1-3)$$

$$C_1 = \sqrt{A_1^2 + B_1^2} = B_1 = \sqrt{2} V_1 \quad (5.1-4)$$

donde: α_m = Angulo desde el origen de coordenadas hasta el inicio de cada ancho de pulso.

p = Número de pulsos.

Con las ecuaciones 5.1.2 a 5.1.4 se llega a determinar el índice de modulación experimental ($I_m \text{ exp.}$), que al compararlo

con el teórico dado por la ecuación 5.1.1 se obtiene un pequeño porcentaje de error que es mostrado en la tabla 5.1.6., donde se verifica una vez más que el método de control usado es altamente confiable por su gran precisión.

f (Hz)	Im teórico	N = 6		N = 12	
		Im exp.	Error (%)	Im exp.	Error (%)
10	0.1666	0.1666	0	0.16662	-0.028
15	0.2500	0.2499	-0.039	0.25002	+0.008
20	0.3333	0.3335	-0.040	0.33332	-0.004
25	0.4166	0.4173	+0.050	0.41674	+0.018
30	0.5000	0.5014	+0.280	0.49999	-0.002
35	0.5833	0.5863	+0.509	0.58336	+0.005
40	0.6666	0.6720	+0.800	0.66665	+0.097
45	0.7500	0.7592	+1.227	0.75001	+0.001
50	0.8333	0.8477	+1.724	0.83337	+0.004
55	0.9166	0.9381	+2.338	0.91669	+0.075
>60	1.0000	1.0202	+2.020	1.00002	+0.002

TABLA 5.1.6. Errores presentados en el índice de modulación con N=6 y N=12, para diferentes frecuencias.

Con el fin de comprobar el adecuado funcionamiento del motor alimentado por nuestro inversor se procedió a tomar una serie de valores de voltaje y corriente eficaces de línea para cada una de las frecuencias de trabajo, obteniéndose los valores colocados en la tabla 5.1.7. En ella puede notarse que conforme aumenta la frecuencia modulante, el voltaje rms también lo hace debido a que paulatinamente al subir la f_m se incrementa el índice de modulación; cosa contraria sucede con la corriente que aumenta hasta cierto valor y luego desciende a medida que se eleva la frecuencia modulante. Debemos mencionar que los voltajes y corrientes tabulados, corresponden a la suma de los voltajes y corrientes de todos

los armónicos de la onda y no al valor eficaz de la fundamental.

frecuencia	N = 6		N = 12	
	Vrms línea	Irms línea	Vrms línea	Irms línea
(Hz)	(v)	(A)	(v)	(A)
10	82.3	2.26	86.2	1.49
15	102.0	2.77	107.0	1.68
20	118.9	3.09	123.3	1.75
25	133.7	3.08	138.9	1.79
30	146.5	2.97	152.2	1.79
35	163.2	2.95	163.9	1.73
40	172.3	2.65	173.6	1.69
45	183.1	2.48	184.6	1.62
50	193.6	2.35	194.7	1.56
55	204.5	2.22	204.6	1.53
60	214.8	2.07	213.1	1.50
65	215.1	1.92	213.1	1.38
70	215.2	1.78	213.7	1.29
75	216.1	1.68	213.3	1.17
80	215.8	1.57	213.1	1.11

TABLA 5.1.7. Voltajes y corrientes de línea en un motor

Las gráficas 5.1.5. y 5.1.6. ilustran el voltaje eficaz de línea cuando se opera el motor a diferente frecuencia, donde se puede notar que la característica obtenida se asemeja mucho a la curva de voltaje y frecuencia propia de un motor asincrónico, en la cual la tensión eléctrica se va paulatinamente incrementando a medida que lo hace la frecuencia modulante y por ende el índice de modulación, hasta llegar a la frecuencia nominal en la que se tiene un I_m igual a la unidad y en consecuencia el voltaje se mantendrá prácticamente constante en su valor nominal a pesar de que

aumente la frecuencia de trabajo.

Las corrientes eficaces de línea que alimentan al motor se encuentran dibujadas en las gráficas 5.1.7 y 5.1.8 en función de la frecuencia de trabajo, la misma que puede variarse en un rango de 10 Hz hasta 80 Hz en pasos de 5 Hz. Como se observa la curva se asemeja un poco a la de torque vs. velocidad rotórica, lo cual coincide con la teoría de motores asincrónicos (referencia 3), pues en un inicio la corriente debe aumentar hasta llegar a la frecuencia que produce el par máximo y entonces comenzar a descender, de la forma en que se muestra en las curvas de corriente vs. frecuencia.

Se debe resaltar el hecho de que los valores de corriente con un índice de frecuencia de $N=6$ son mayores que con $N=12$, lo cual se justifica ya que mientras menor sea la relación N existirán un número más grande de armónicos que se verán reflejados en la forma de onda y en los valores eficaces. En lo que concierne al defasaje, éste resultó óptimo para todas las frecuencias de trabajo en el rango de 10 Hz hasta 80 Hz. En todos los casos se obtuvo 120° eléctricos de defasamiento en la parte de control, gracias a las tablas del programa que fueron creadas justamente para este propósito. Igualmente a la salida del inversor se consiguió un defasaje de aproximadamente 120° tanto en voltaje como en corriente, lo cual resulta muy positivo para alimentar sin ningún problema cualquier carga trifásica. A esto se suma el hecho de que el equipo genera señales balanceadas con valores de V y de I prácticamente iguales para cada una de las fases.

Otro aspecto importante que se analizó fue la velocidad del motor asincrónico utilizado como carga del inversor

trifásico, donde para comprobar que si realmente era la esperada conforme se iba modificando la frecuencia de trabajo del equipo, se procedió a medir con un tacómetro la velocidad del rotor para cada una de las frecuencias modulantes, obteniéndose los valores dados en las Tablas 5.1.8 y 5.1.9.

f (Hz)	n teórica (rpm)	n experimental (rpm)	Error (%)
10	295.0	300.0	+1.69
15	442.5	440.0	-0.56
20	590.0	600.0	+1.69
25	737.5	730.0	-1.02
30	885.0	870.0	-1.69
35	1032.5	1020.0	-1.21
40	1180.0	1170.0	-0.85
45	1327.5	1320.0	-0.56
50	1475.0	1470.0	-0.34
55	1622.5	1620.0	-0.15
60	1770.0	1770.0	0
65	1917.5	1900.0	-0.91
70	2065.0	2050.0	-0.73
75	2212.5	2200.0	-0.56
80	2360.0	2320.0	-1.69

TABLA 5.1.8. Error en la velocidad del motor para N=6

Como puede apreciarse las velocidades obtenidas experimentalmente se aproximan bastante a las conseguidas en la teoría, existiendo un mínimo de error, que en algunos casos se debe a la falta de apreciación de las escalas del tacómetro que impiden tomar los datos con mayor exactitud. Sin embargo, los valores de velocidad son muy aceptables, por lo que podemos decir que incluso en este aspecto el inversor

funciona de manera correcta.

f (Hz)	n teórica (rpm)	n experimental (rpm)	Error (%)
10	295.0	290.0	-1.69
15	442.5	430.0	-2.82
20	590.0	580.0	-1.69
25	737.5	720.0	-2.37
30	885.0	860.0	-2.82
35	1032.5	1010.0	-2.17
40	1180.0	1150.0	-2.54
45	1327.5	1300.0	-2.07
50	1475.0	1440.0	-2.37
55	1622.5	1600.0	-1.39
60	1770.0	1750.0	-1.13
65	1917.5	1880.0	-1.96
70	2065.0	2020.0	-2.17
75	2212.5	2150.0	-2.82
80	2360.0	2300.0	-2.54

TABLA 5.1.9. Error en la velocidad del motor para N=12

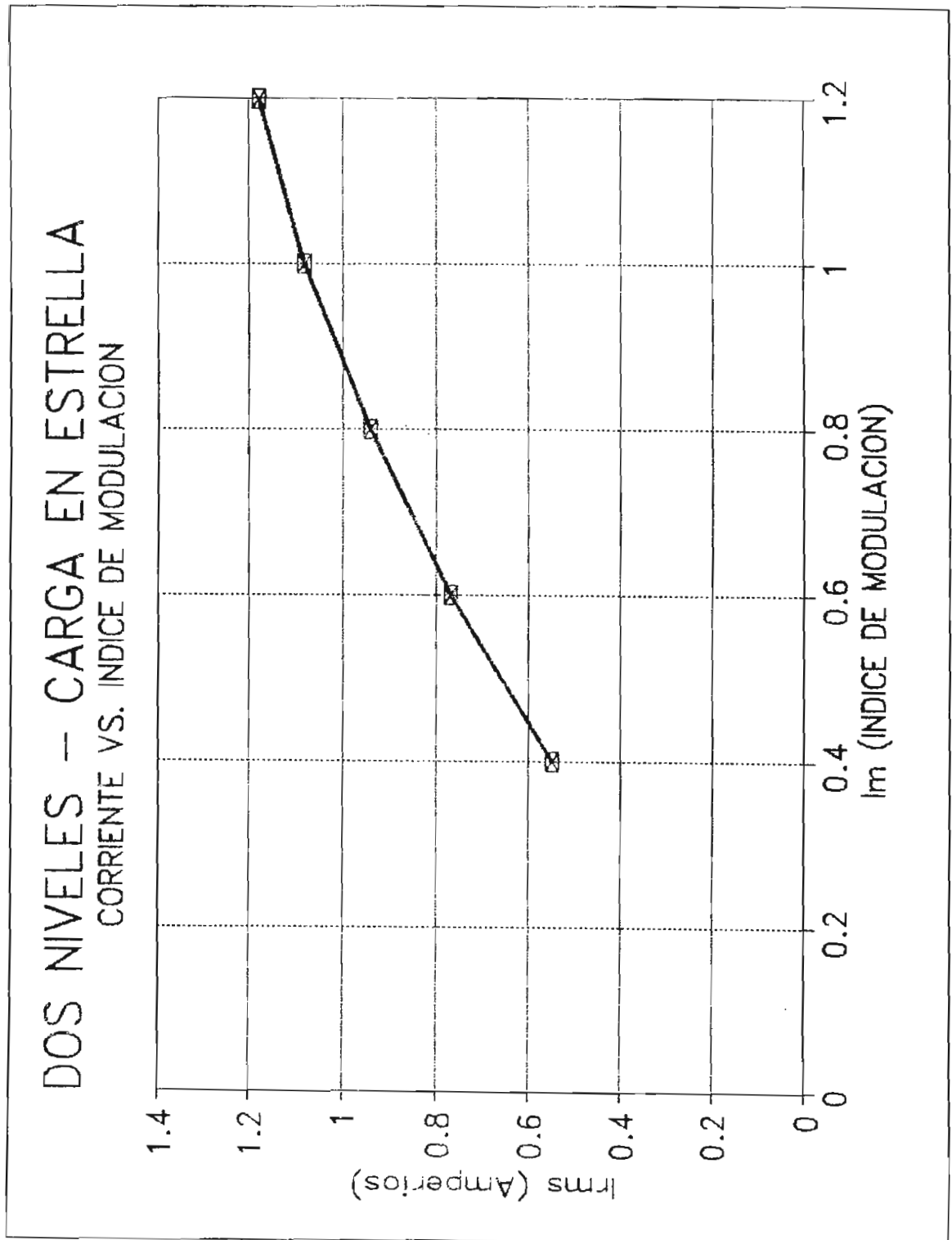
Las gráficas 5.1.9 y 5.1.10. muestran las curvas de velocidad del motor en función de la frecuencia modulante del inversor, donde se puede apreciar que la velocidad de la máquina asincrónica aumenta casi linealmente conforme lo hace la frecuencia de trabajo de la fuente de alimentación que en este caso es nuestro convertidor DC-AC trifásico. La importancia de esto merece especial realce, pues significa que con el uso de este inversor se tiene la posibilidad de variar con gran facilidad y exactitud la velocidad de un motor con tan solo apretar la tecla de control pertinente que sirva para modificar la frecuencia de operación del inversor.

Cabe señalar que todas las pruebas del equipo que se efectuaron teniendo como carga un motor, se realizaron con una máquina de las siguientes características:

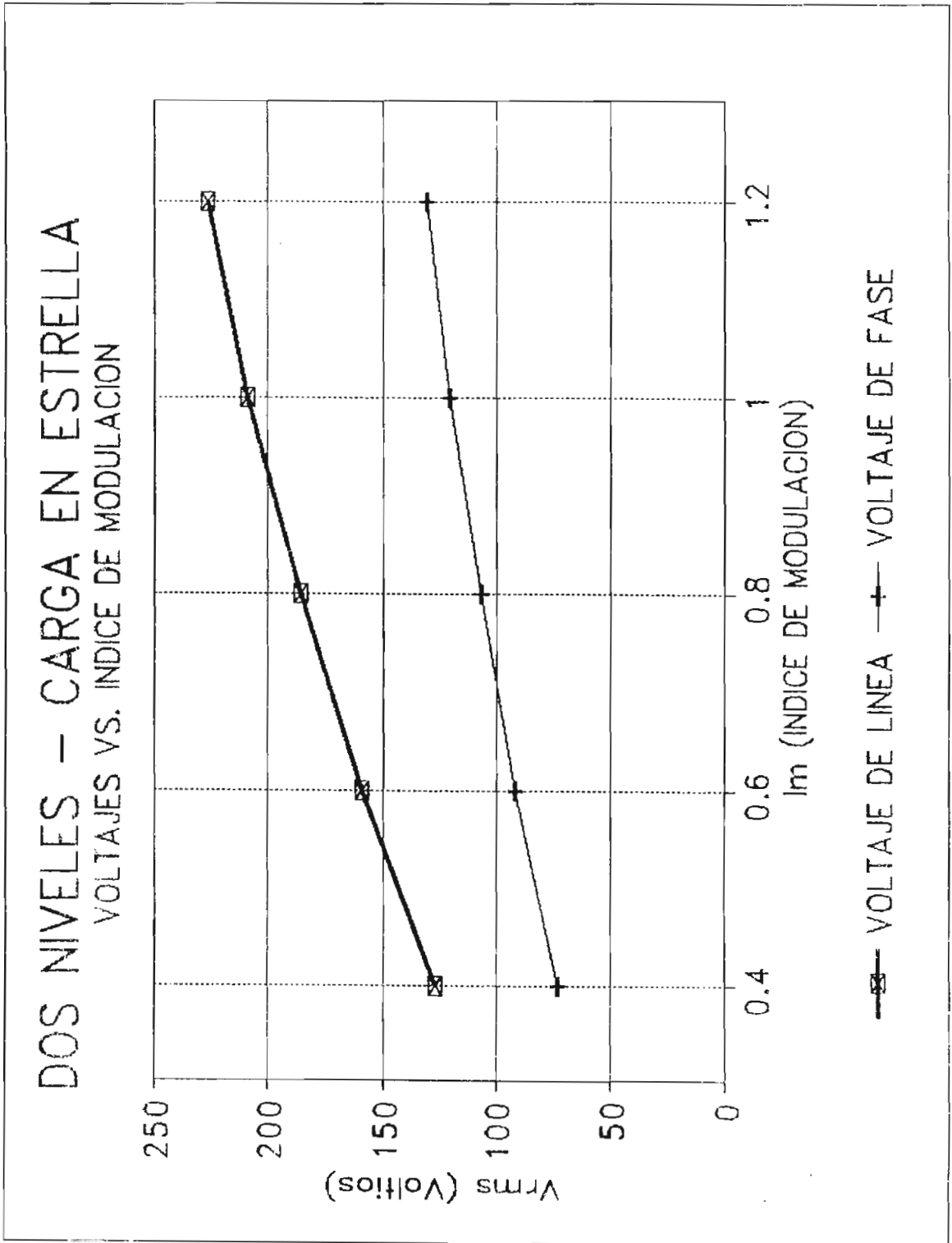
Marca: DELCROSA	Frecuencia = 60 Hz
Motor tipo: NV80A4	Voltaje = 220/240 v
Aislamiento : E	$\cos \phi = 0.9$
Corriente = 3 A	rpm = 1690

En cuanto a las protecciones del equipo, en primer lugar hay que señalar que las redes snubber se encuentran funcionando en forma adecuada pues no existe en las señales resultantes ninguna sobrecorriente y apenas se tiene un sobrevoltaje del 18% con lo cual no se llega ni a 280 v y el transistor MJ10016 puede soportar hasta 500 v. Por su parte, la protección digital de sobrecorriente, para el apagado inmediato de los transistores en caso de que se rebase los 20 A (valor tomado en base a que el transistor soporta hasta una $I_c = 50$ A), funciona correctamente a pesar del excesivo ruido que existe en la corriente de cada BJT y que se acentúa mientras mayor sea la relación de frecuencias N, por lo que tuvo que emplearse filtros para evitar que el μC detecte sobrecorrientes inexistentes por la presencia de dicho ruido.

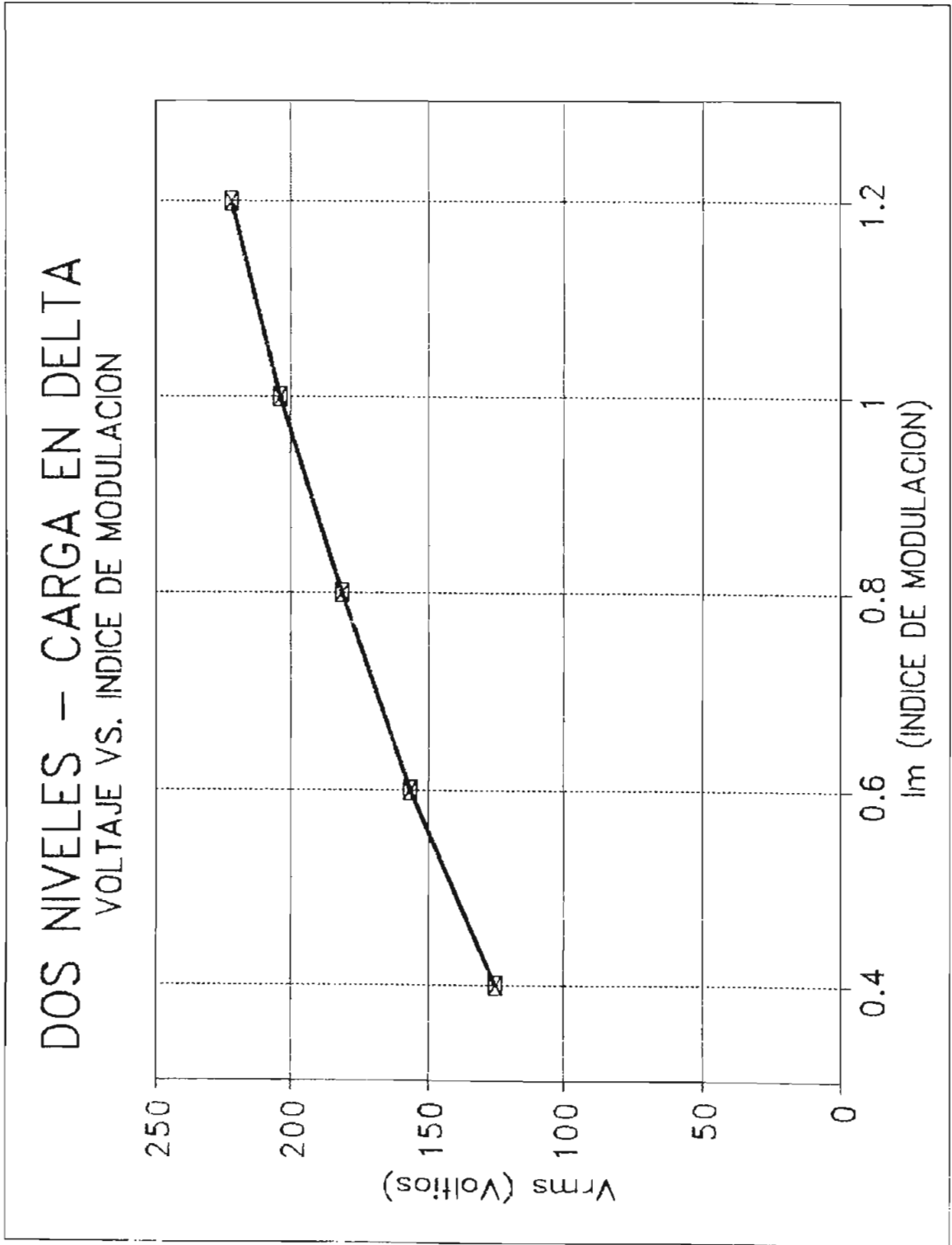
En resumen el equipo diseñado y construido cumple con todas los requerimientos planteados tanto en la parte de control como en la de potencia, resultanto muy versátil pues permite utilizar diferentes cargas para ver su funcionamiento al variar el índice de modulación, la f_m y/o la relación N, siendo además preciso y confiable ya que posee las protecciones adecuadas.



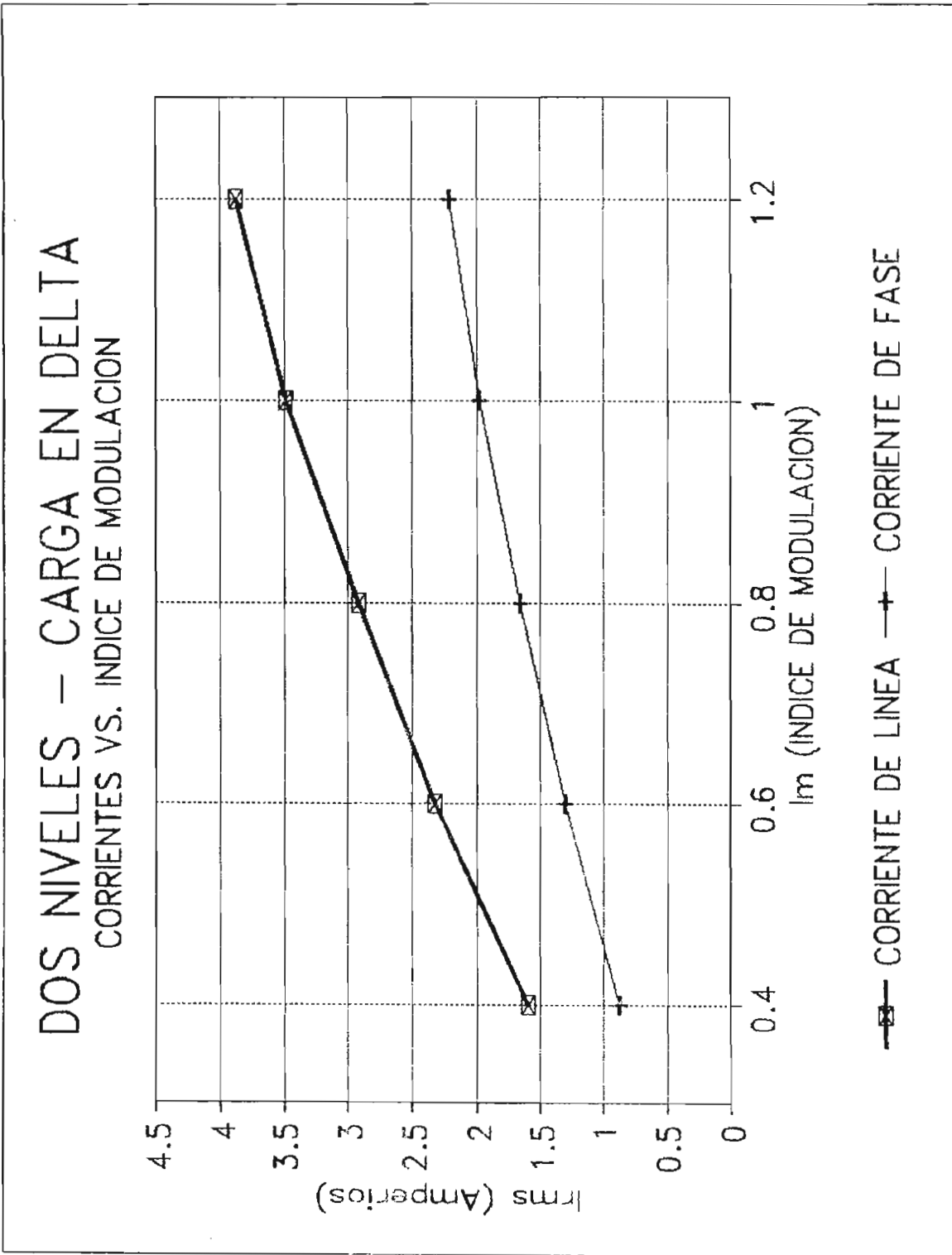
GRAFICA 5.1.1.



GRAFICA 5.1.1.2.

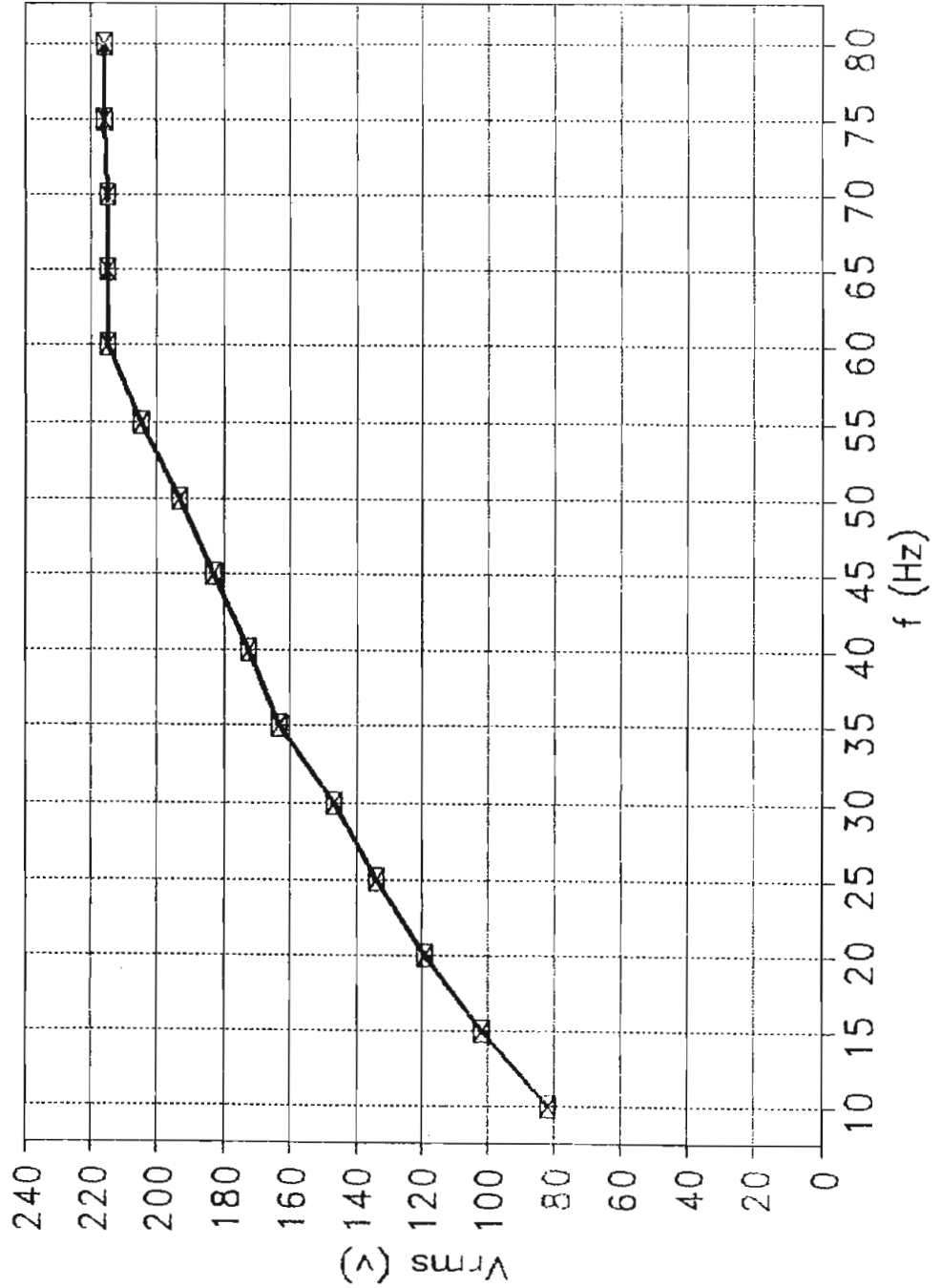


GRAFICA 5.1.3.



GRAFICA 5.1.4.

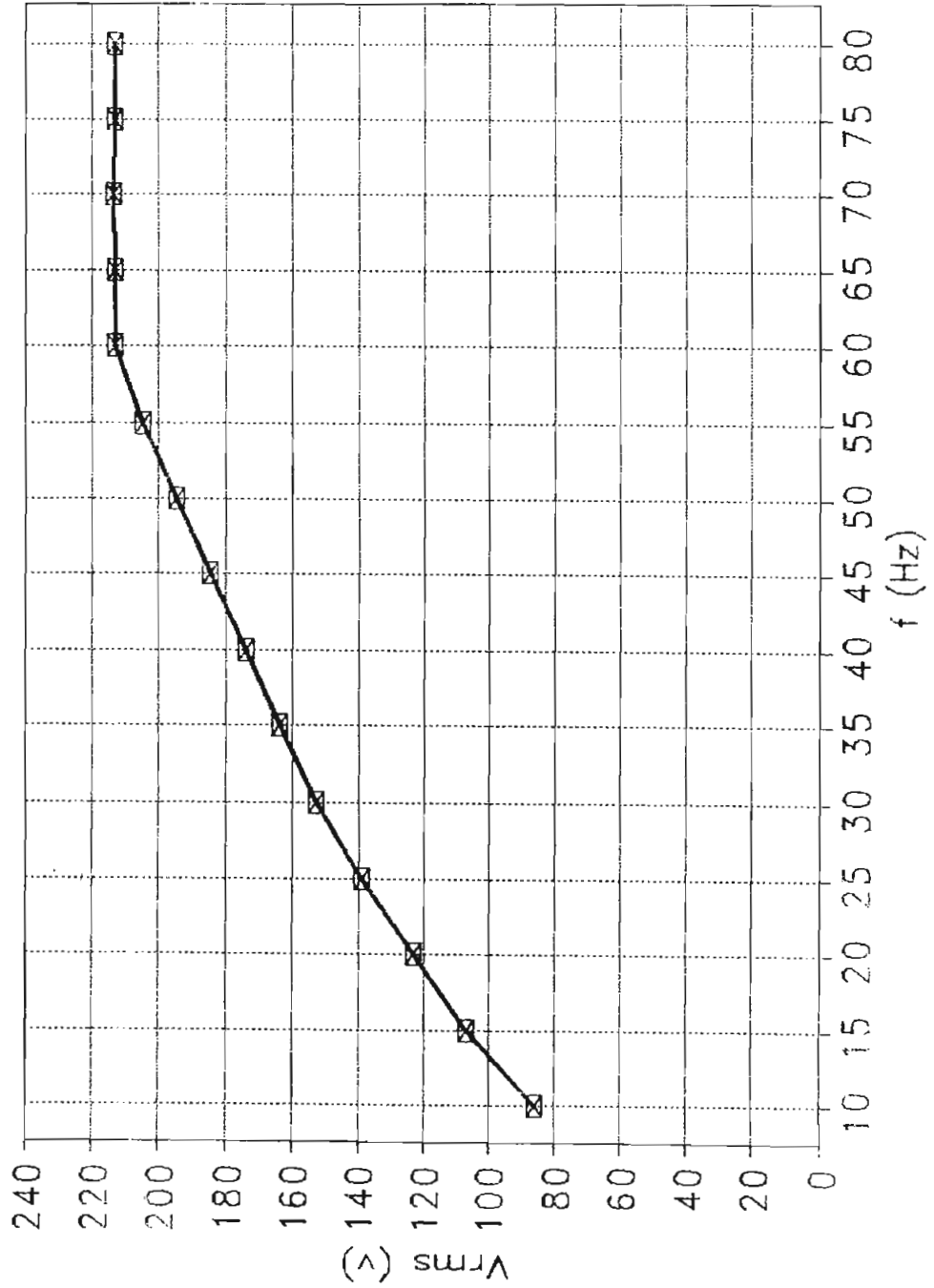
PWM DE 2 NIVELES N=6
VOLTAJE DEL MOTOR VS. FRECUENCIA



GRAFICA 5.1.5.

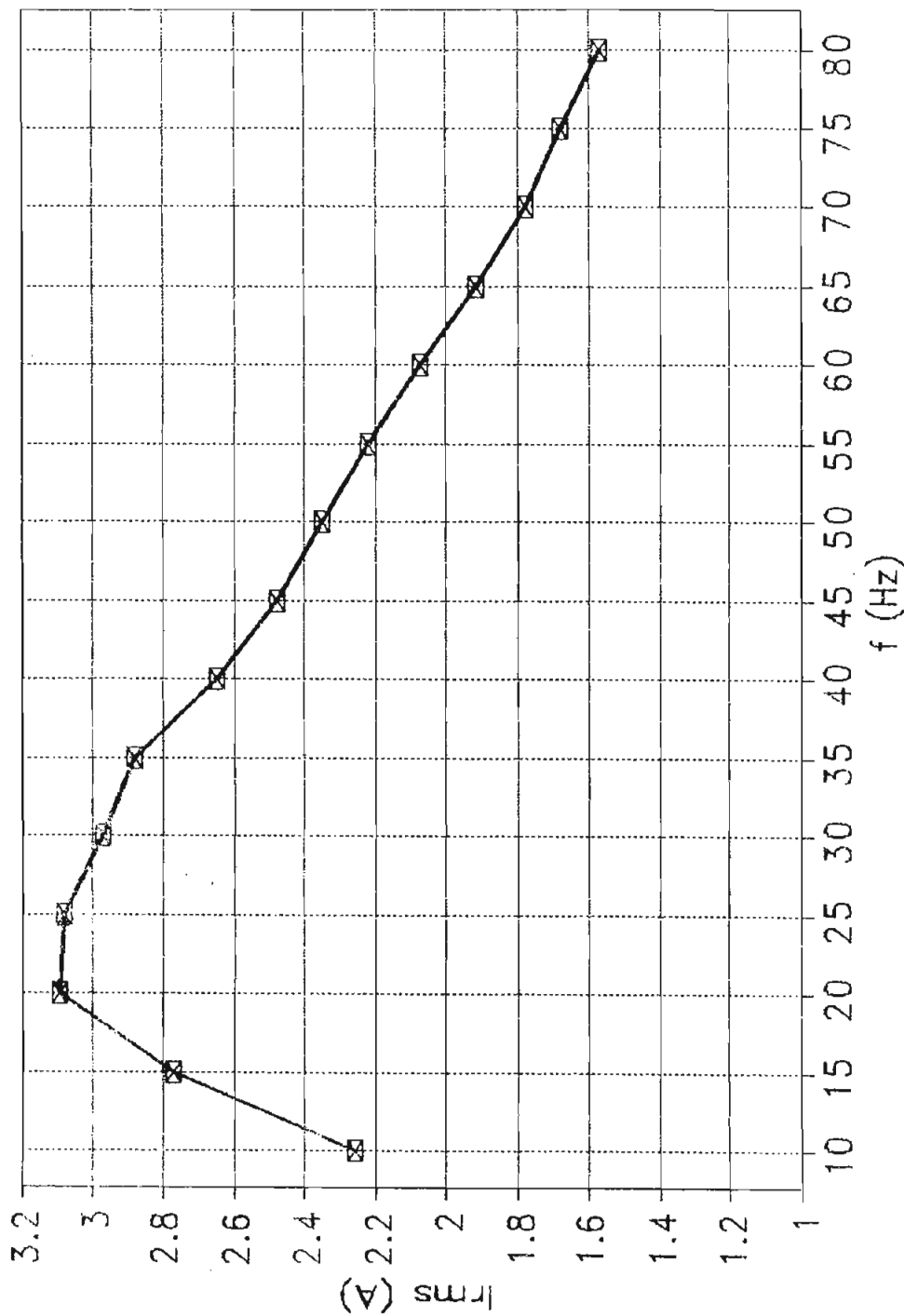
PWM DE DOS NIVELES N=12

VOLTAJE DEL MOTOR VS. FRECUENCIA



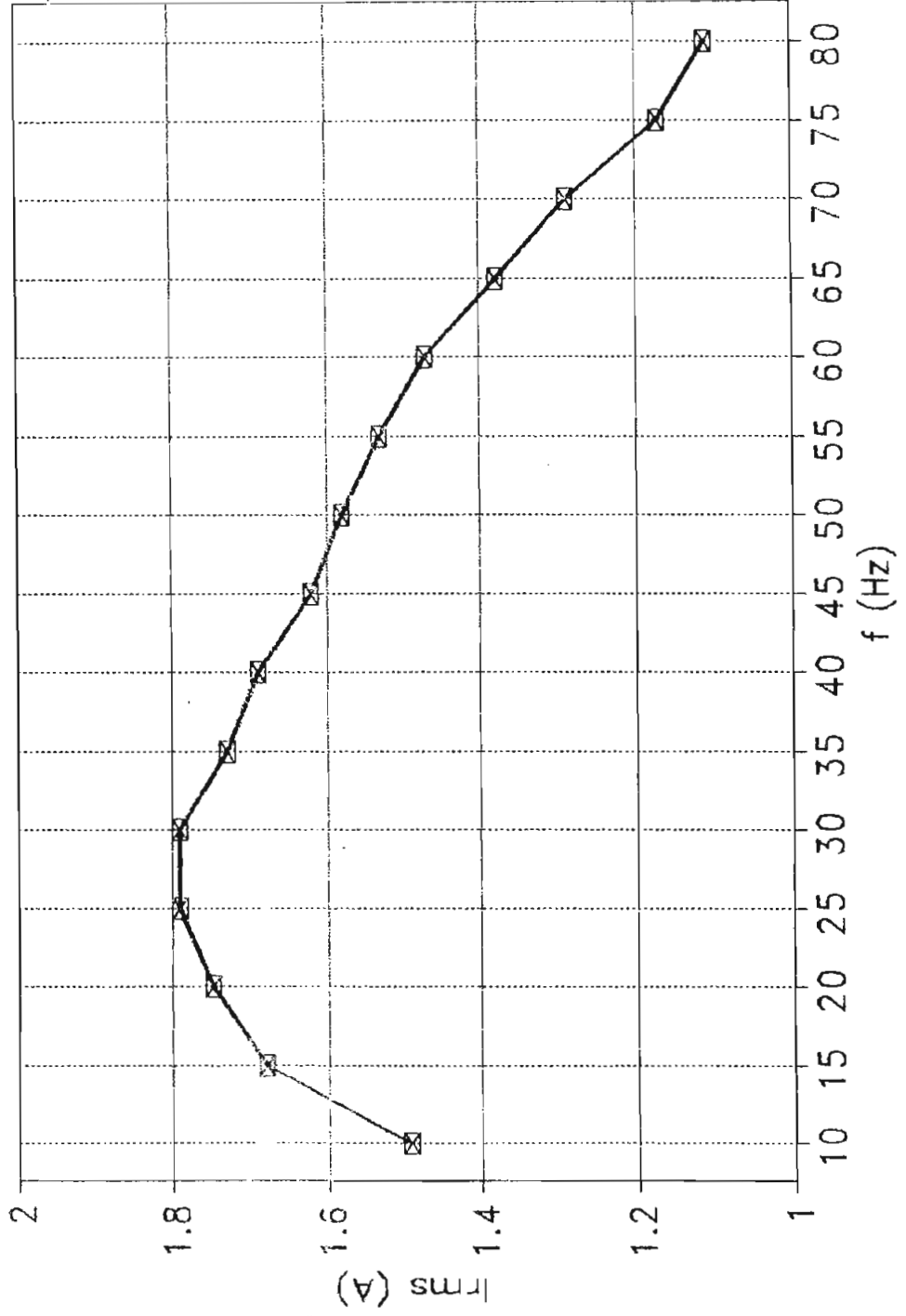
GRAFICA 5.1.6.

PWM DE DOS NIVELES N=6
CORRIENTE DEL MOTOR VS. FRECUENCIA

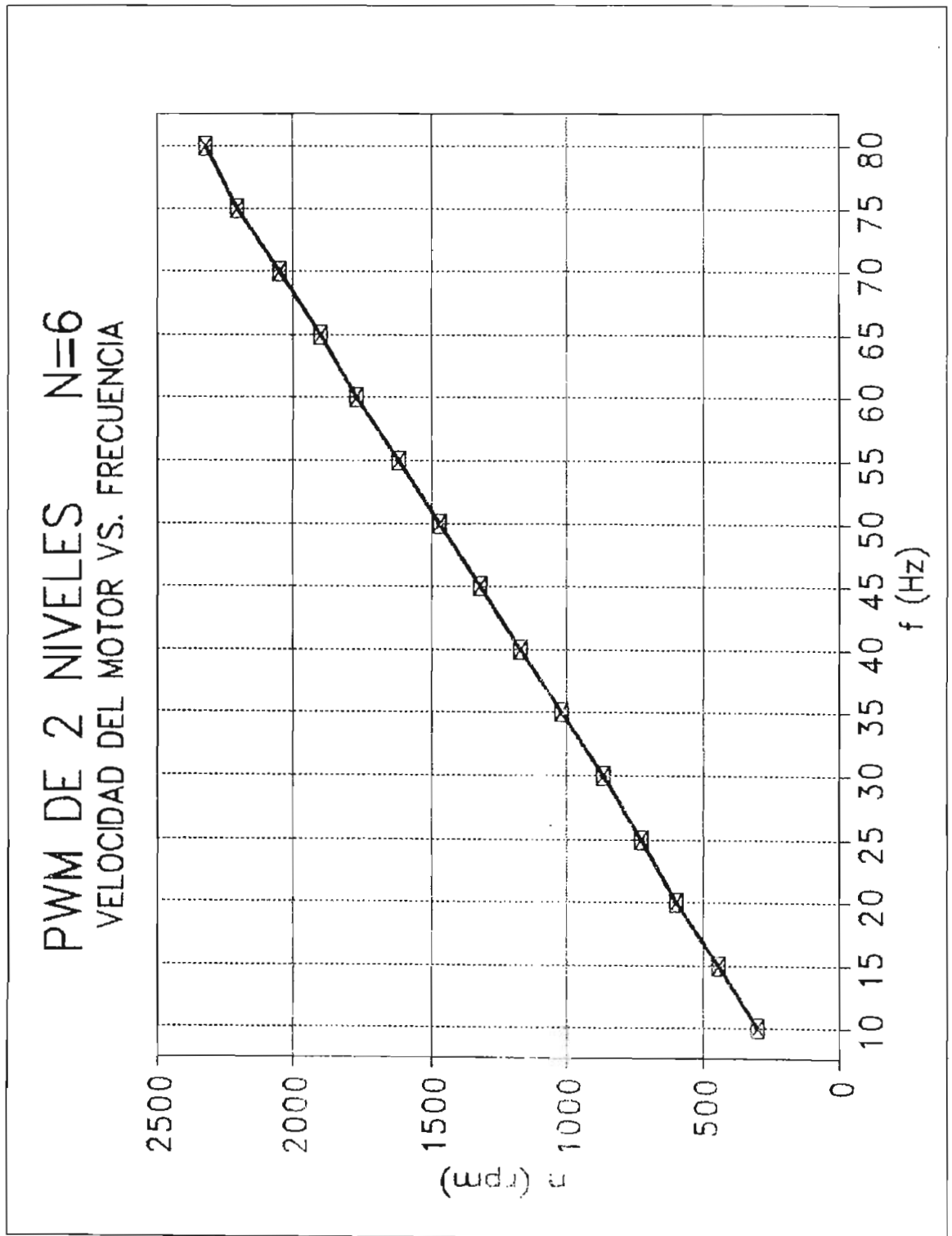


GRAFICA 5.1.7.

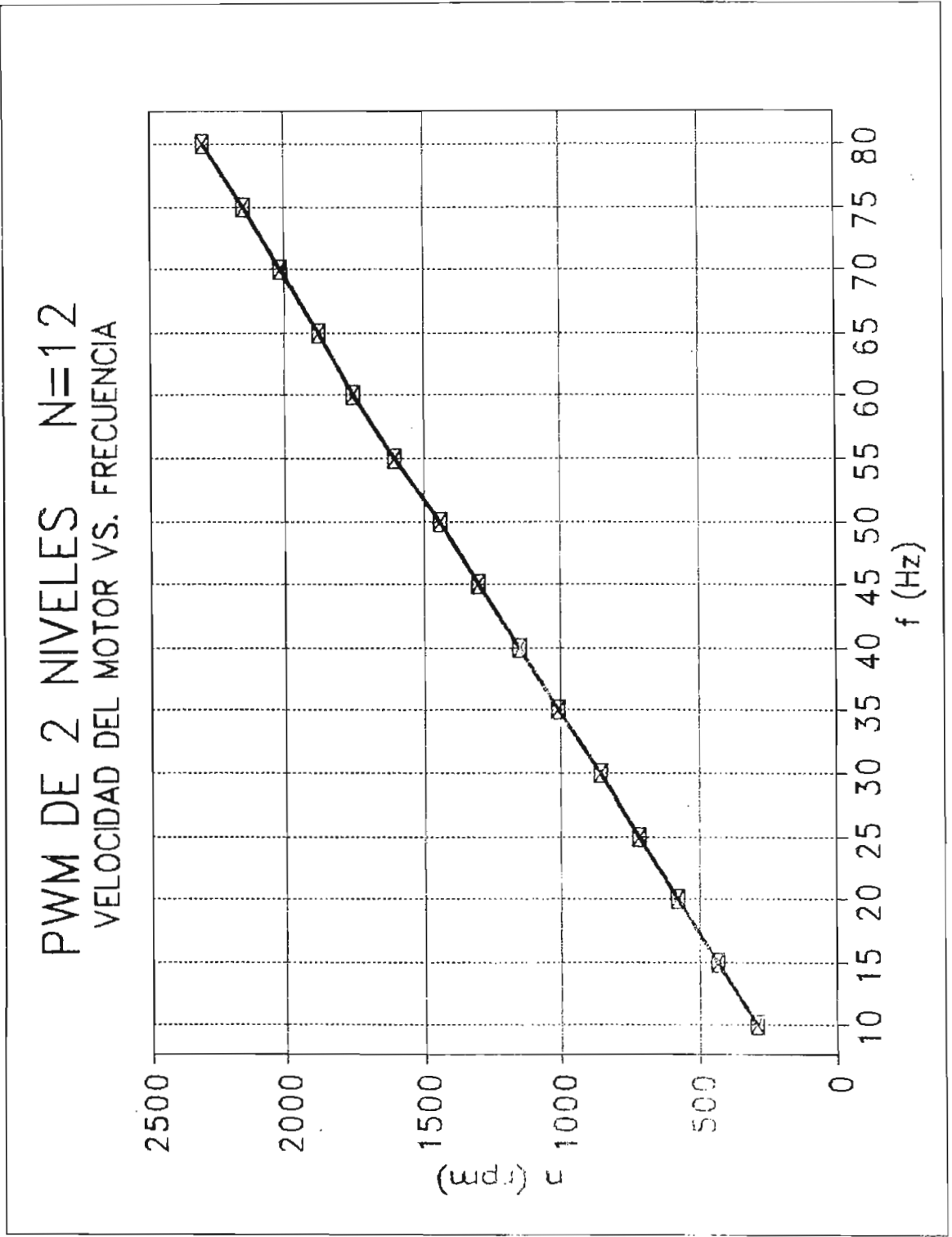
PWM DE DOS NIVELES N=12
CORRIENTE DEL MOTOR VS. FRECUENCIA



GRAFICA 5.1.8.



GRAFICA 5.1.9.



GRAFICA 5.1.10.

5.2 RESULTADOS EXPERIMENTALES DE LA MODULACION PWM DE TRES NIVELES.

En esta parte de la tesis se hace un estudio de las etapas de control y potencia del inversor trifásico al operar con la técnica de modulación senoidal PWM de tres niveles.

5.2.1. Operación del circuito de control.

A través de los resultados experimentales que se pueden observar en este apartado del capítulo V, podemos decir que la técnica de modulación senoidal PWM de tres niveles cumple con lo esperado, ésto es: generar las respectivas señales de control que se usarán posteriormente para activar o no, a los transistores de potencia usados en el inversor trifásico.

Los resultados de la operación del circuito de control se han graficado con la ayuda del plotter que existe en el Laboratorio de Electrónica de Potencia, el mismo que trabaja con las señales enviadas a partir de un osciloscopio Tektronic 2200.

Para el análisis de las señales de control de la modulación de tres niveles, se ha decidido obtener aquellas gráficas más relevantes, que ayuden a tener una idea clara sobre las características de la técnica usada.

Previamente se debe indicar que para fines de comparación entre los dos métodos de modulación senoidal, se fijó un límite para la frecuencia modulante: 80 Hz; pero con la

modulación de tres niveles se puede alcanzar, sin mayor problema, mayores rangos para la frecuencia de trabajo obteniéndose así los siguientes límites:

-Cuando N es 12, la máxima frecuencia modulante que se puede alcanzar es 120Hz.

-Si la relación N es 24, el límite superior para la frecuencia de la modulante será 100 Hz.

Las anteriores características referentes a la técnica de modulación de tres niveles, se encuentran disponibles en el programa que se halla presente en el microcontrolador, de modo que se pueda observar directamente el efecto que éstas producirían en una determinada carga que se coloque a la salida del inversor.

Además debemos tener presente las características del programa acerca del tipo de carga que se use, ya que como se ha indicado previamente, debemos cumplir con una curva VOLTAJE vs FRECUENCIA que es una característica que sirve al motor de inducción, mientras que con una carga R-L los requisitos que debe reunir el programa de control disminuyen.

La carga utilizada en los primeros resultados a discutir es un motor trifásico, cuyas características se detallan a continuación:

MARCA: DELCROSA

TIPO: NV80A4

VOLTAJE : 220/440 V

cos Φ : 0.9
FRECUENCIA: 60 Hz
CORRIENTE: 3 A
AISLAMIENTO: E
VELOCIDAD: 1690 rpm

En todas las figuras se han colocado las respectivas escalas en el eje X y eje Y, de modo que la frecuencia, la magnitud y el desfase que se mencionan más abajo, pueden fácilmente ser comprobados a través de simples cálculos matemáticos.

En la figura 5.2.1, tenemos que $N=12$ y $F_m=10$ Hz. Se observa la señal de control que le servirá a un transistor de potencia. Aquí el ancho de los pulsos es muy pequeño en relación al período de la portadora, de modo que si se usa la ecuación (3-7) tendremos que la amplitud de la onda de salida es relativamente menor a otras que resultarían de aumentar el ancho de los pulsos. Este aspecto concuerda con lo expresado teóricamente en el sentido de que si se desea reducir la magnitud de la onda a la salida del inversor, se deben reducir en la misma proporción los anchos de los pulsos de la señal involucrada.

En la figura 5.2.2, la relación N sigue fija en 12, pero la frecuencia de la modulante se aumenta hasta 60 Hz. En este punto, se aprecia una concordancia con lo que se expresaba anteriormente, es decir que al aumentar los anchos de los pulsos, efectivamente la magnitud de la onda a la salida debe corresponder a un valor mayor que el anterior.

A continuación, en la figura 5.2.3, aumentamos la

frecuencia hasta 80 Hz, manteniendo fijos los demás parámetros. En esta condición de operación, los anchos de los pulsos no aumentan más del tamaño alcanzado en 60 Hz, por lo que debe esperarse que la magnitud del voltaje deseado a la salida se mantenga constante. Esto se debe a la característica que posee el programa para un motor de inducción usado como carga; ésto es que el índice de modulación para frecuencias mayores que 60 Hz debe ser 1, y por tanto la amplitud de la onda a la salida no debe variar.

Ahora aumentamos la relación entre la frecuencia de la portadora y la frecuencia de la modulante, a 24. Comenzamos con una frecuencia de 10 Hz.

En la figura 5.2.4 se presentan las mismas características que se notaron en el caso en el cual N era 12, es decir que el ancho de los pulsos es pequeño, por lo que al valor de la magnitud de la onda a la salida del inversor, debe ser menor a la esperada como máxima.

En la figura 5.2.5, N es igual a 24 y F_m corresponde al valor de 60 Hz. Los anchos de pulsos han aumentado, lo que significa que la amplitud de la fundamental a la salida ha aumentado.

Seguidamente, manteniendo invariables los demás parámetros aumentamos la frecuencia de la modulante hasta 80 Hz.

Observando la figura 5.2.6, comprobamos los resultados que ya habían sido anotados anteriormente.

En la gráfica 5.2.7 se tienen dos señales de control generadas a partir del microcontrolador para $N=12$ y $F_m=80\text{Hz}$. Cada una de las señales de control van a un transistor de

potencia de la fase C del inversor. Se aprecia que las dos señales en ningún momento se encuentran superpuestas, de ese modo sólo un switch se halla encendido a la vez en cada una de las ramas del inversor trifásico, evitándose cualquier riesgo de producir algún cortocircuito al momento de la conmutación. Observamos también, que existe un suficiente tiempo para que se efectúe la conmutación referida entre los dos transistores de potencia que se mantienen en una misma fase.

La situación que se observa en la figura 5.2.7 se hace extensiva para las demás fases, tanto para $N=12$ como para $N=24$.

En la figura 5.2.8, se tiene dos señales de control que pertenecen a dos fases diferentes, con $N=12$ y $F_m=60$ Hz. Se ve que las dos señales se sobreponen una a la otra, la superior corresponde a la fase A, en tanto que la inferior a la fase C. La superposición de señales se debe al efecto del desfaseamiento que debe existir entre fases equilibradas. En la gráfica se tiene que la fase A atrasa con 120 grados eléctricos a la fase C. Esta relación se observa entre todas las fases existentes, lo que confirma la validez de la generación de las señales de control, puesto que determinan un balance en las tres fases que se necesitan.

Para los dos últimos gráficos de control, se cambia la carga del inversor, de modo que prescindimos del motor y en su lugar tenemos una carga resistiva trifásica con las siguientes características:

-VALOR: 100 Ω

-CONEXION: Estrella.

Se debe recordar que previamente se ha especificado que para la carga R-L, la relación entre las frecuencias de la portadora y la modulante es 24. Además F_m se queda en 60 Hz.

Para la figura 5.2.9 el índice de modulación es 0.8. En este caso se puede observar una cierta similitud, con los casos en los que se posee un motor como carga operando a frecuencias por debajo de la nominal.

A continuación tenemos que el índice de modulación se varía a 1.2.

En la figura 5.2.10 se puede apreciar como las señales de control se ven afectadas por la sobremodulación, llegando el mismo efecto a las señales a la salida del inversor. No es complicado el asumir que la forma de onda resultante difiere mucho de una senoide y se acerca a una onda más bien trapezoide. El efecto de la sobremodulación se inicia desde el centro de cada semiciclo, donde se acumulaban los pulsos, de tal modo que no se pueden apreciar el número de pulsos que debería corresponder al caso, sino que más bien se observa el apareamiento de un único pulso central que va creciendo. Como se sabe la característica de la sobremodulación es aumentar la magnitud de la onda en la salida.

El caso en el cual se tiene el índice de modulación igual a 1 corresponde a uno ya analizado: $N=24$, $F_m=60$ con el motor trifásico por carga.

En todas las figuras se nota, que los pulsos de las señales de control ocurren en una de los semiciclos del período de la modulante, de modo que la operación de los dos transistores de potencia que se hallan conformando una rama

del inversor trifásico es complementaria, tal como ya se explicó anteriormente.

Los resultados experimentales que se han anotado, como se verá más adelante, coinciden con los datos obtenidos en la salida del inversor, cuando éste se halla en operación con una determinada carga. Se debe mencionar que los resultados que se analizan se tomaron a la salida de la tarjeta MCP51DA. Hubiese sido deseable una mayor información pero lamentablemente no fue posible debido a la avería que sufrió el equipo utilizado. A continuación se presentan los resultados observados en la operación del control.

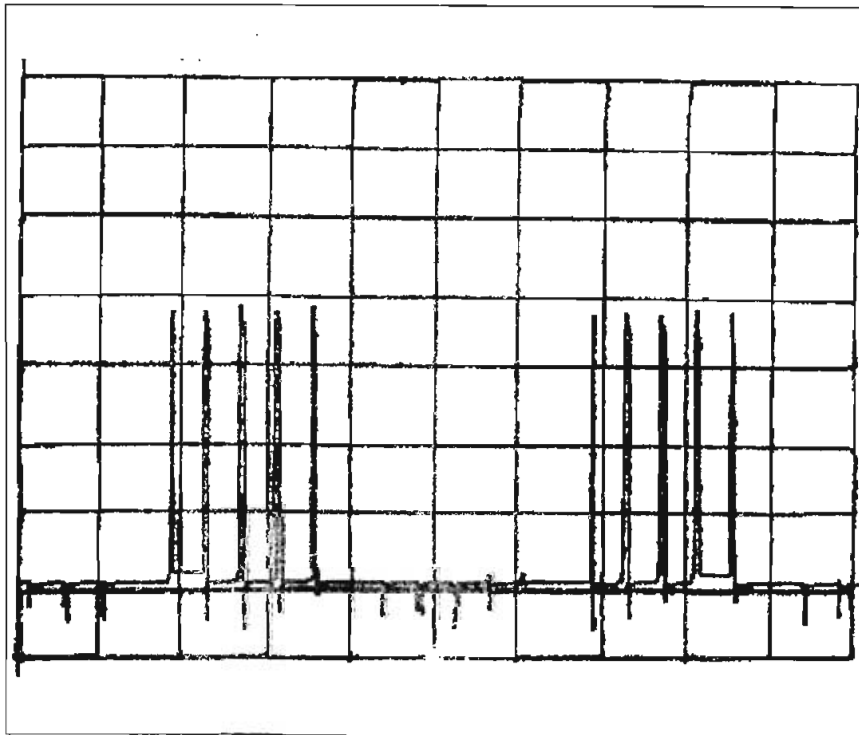


Fig. 5.2.1 $N=12$ $F_m=10$ Hz $I_m=0.167$
EJE Y: 1 V/div
EJE X: 20 msec./div

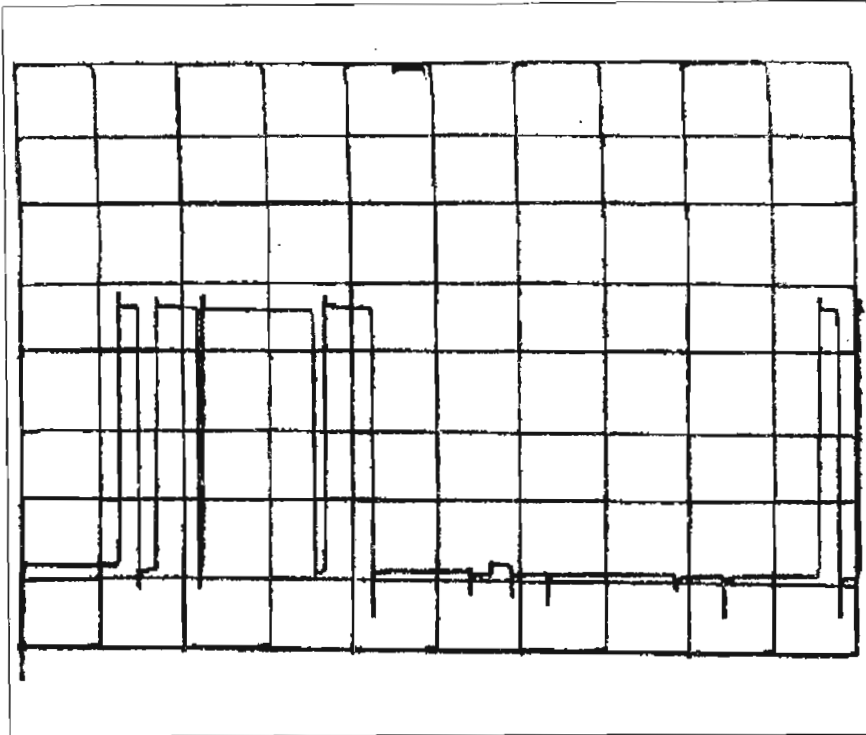


Fig. 5.2.2 $N=12$ $F_m=60\text{Hz}$ $I_m=1.0$
EJE Y : 1 V/div
EJE X : 2 mseg/div

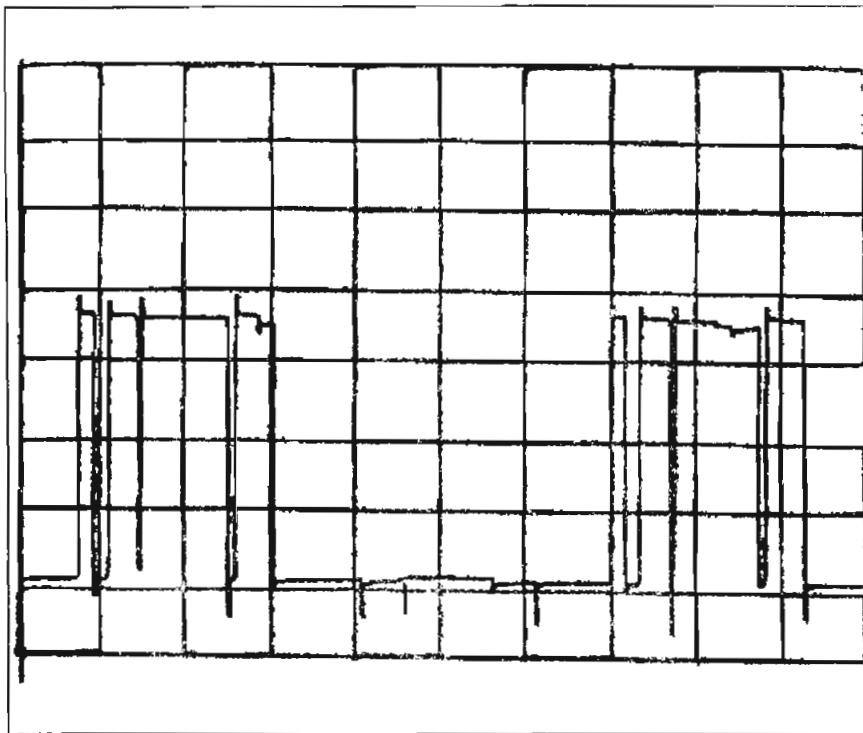


Fig. 5.2.3 $N=12$ $F_m=80\text{Hz}$ $I_m=1.0$
EJR Y : 1 V/div
EJE X : 20 mseg/div

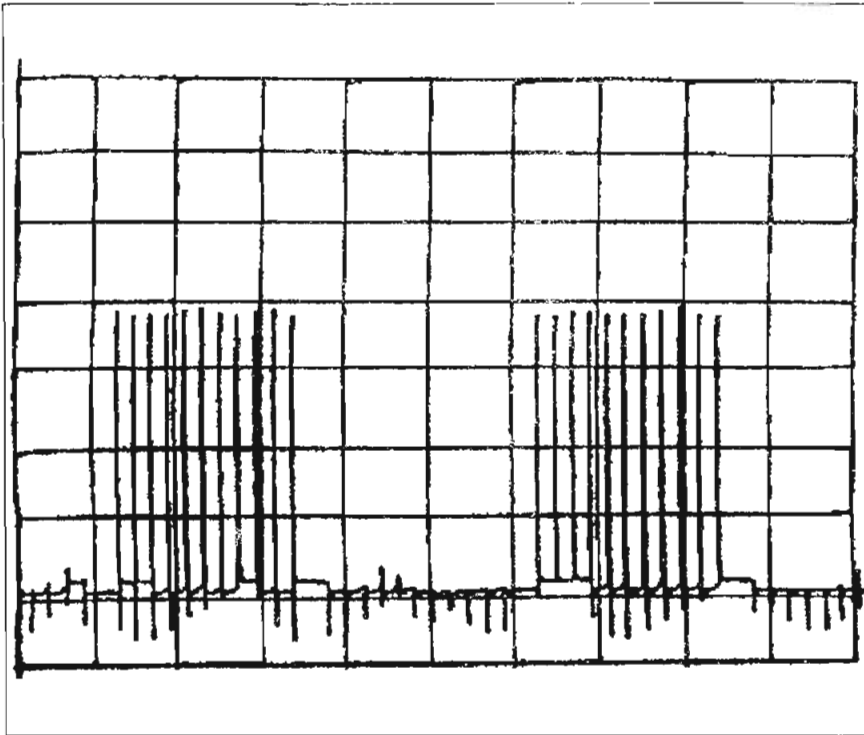


Fig. 5.2.4 $F_m=10\text{Hz}$ $I_m=0.167$
EJE Y : 1 V/div
EJE X : 20 $\mu\text{seg/div}$

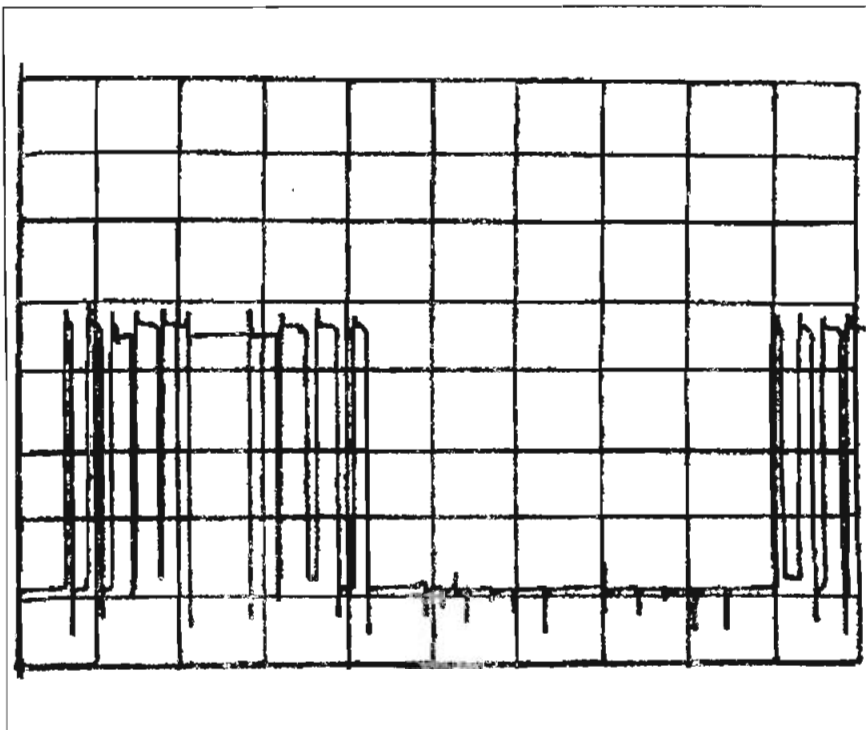


Fig. 5.2.5 $N=24$ $F_m=60\text{Hz}$ $I_m=1.0$
EJE Y: 1 V/div
EJE X: 20 $\mu\text{seg/div}$

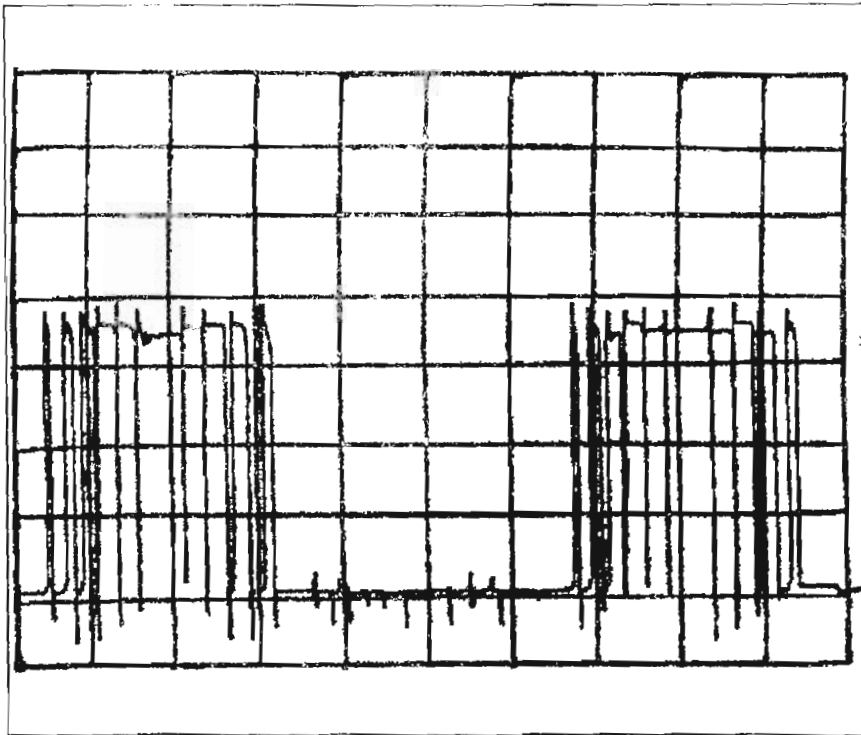


Fig. 5.2.6 N=24 Fm=80Hz Im=1.0
EJE Y: 1 V/div
EJE X: 20 mseg/div

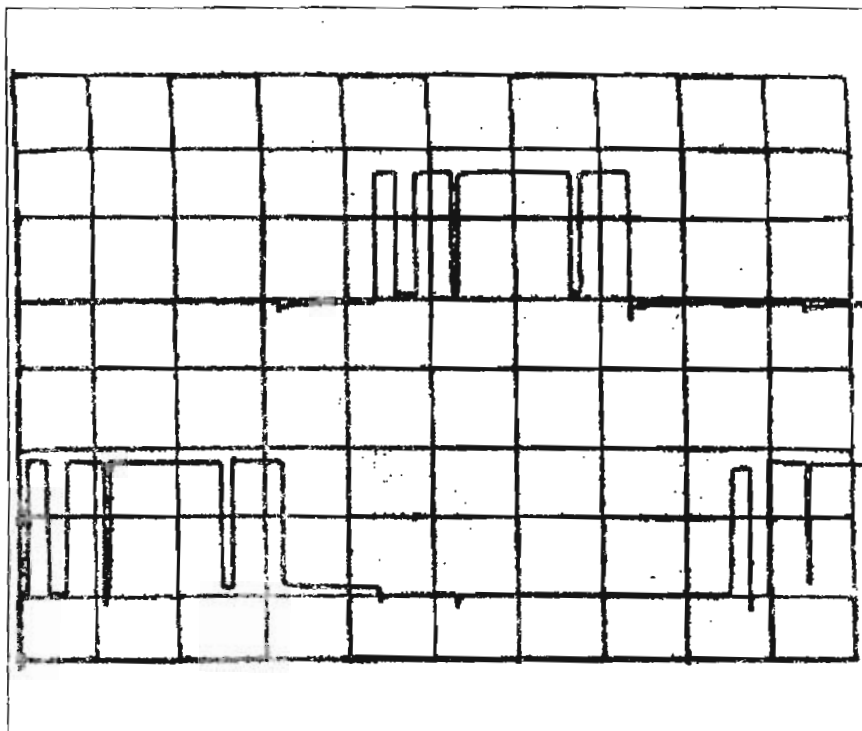


Fig. 5.2.7 N=12 Fm=80Hz Im=1.0
EJE Y: 2 V/div
EJE X: 2 mseg/div

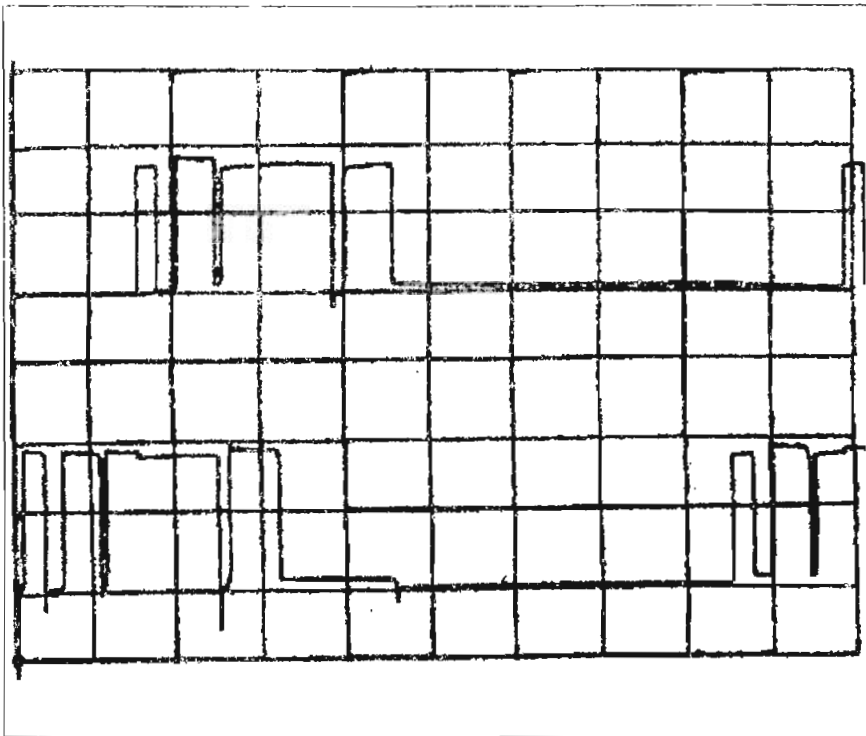


Fig. 5.2.8 N=12 Fm=60Hz Im=1.0
EJE Y : 2 V/div
EJE X : 2 mseg/div

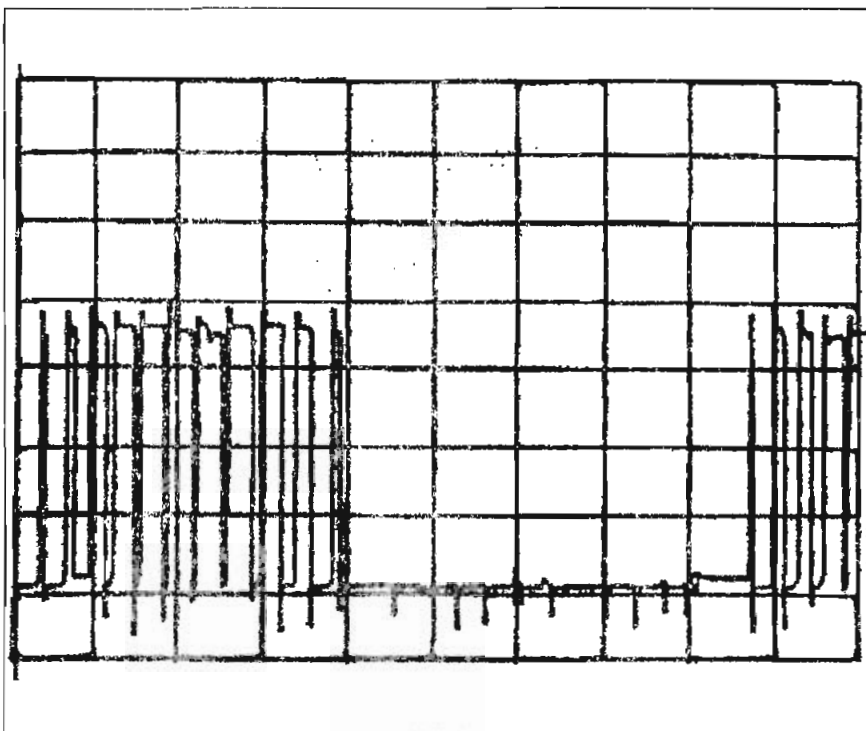


Fig. 5.2.9 N=24 Fm=60Hz Im=0.8
EJE Y : 1V/div
EJE X : 2 mseg/div

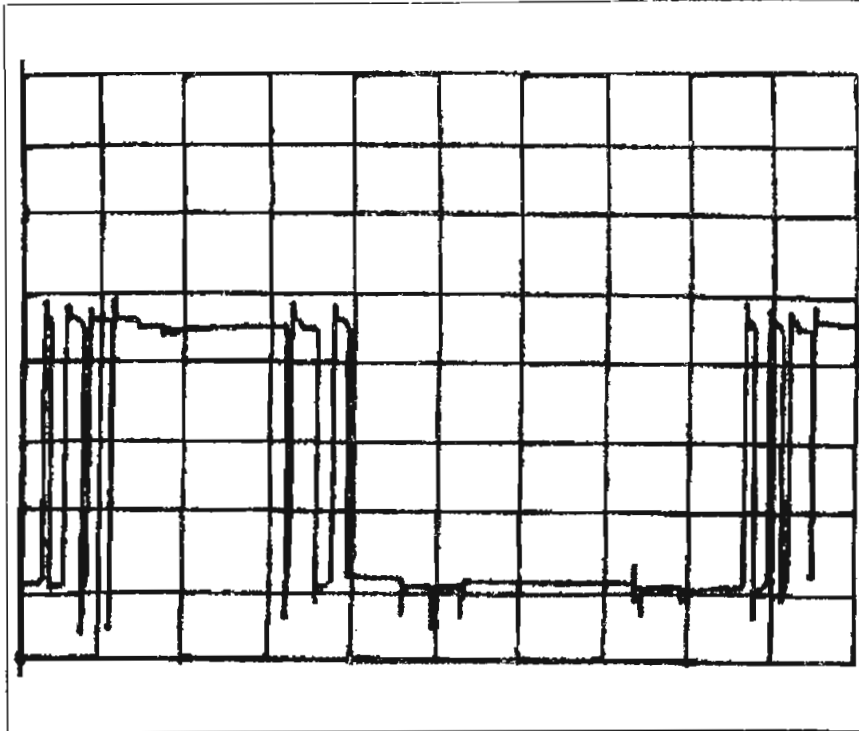


Fig. 5.2.10 $N=24$ $F_m=60$ Hz $I_m=1.2$
EJE Y : 1 V/div
EJE X : 2 mseg/div

5.2.2. Operación del inversor para PWM de tres niveles.

En esta parte de la tesis se ha puesto más énfasis en los datos que se podía obtener para evaluar adecuadamente la operación del equipo.

Se ha previsto el uso de fotografías que brinden una mejor apreciación de los resultados observados del inversor trifásico con diferentes cargas.

En las fotografías que se refieren al motor como carga, el voltaje y la corriente graficados son los observados entre

las líneas de la alimentación del motor.

La fotografía 5.2.1 corresponde al caso en donde la carga es un motor, la frecuencia de la modulante es 60Hz, y N es 12. Se tienen dos formas de onda: la superior, que corresponde al voltaje, y la inferior, que representa la corriente. La onda de voltaje es una serie de pulsos positivos y negativos de magnitud igual a +E y -E respectivamente, con 6 pulsos en cada semiciclo. La corriente se aproxima a una senoide con la presencia de ciertas irregularidades que responden a la forma en que se efectúa la conducción en un momento determinado, mediante ésta forma de onda se demuestra la efectividad de la técnica de modulación usada.

En la fotografía 5.2.1, se nota claramente que existe un desfase entre el voltaje y la corriente, de modo que ésta última se halla atrasada respecto del primero. Esto nos demuestra que las ondas a la salida del inversor trifásico, realmente están sintetizando un voltaje sinusoidal que está generando una corriente como la señalada. Además esta característica que se manifiesta en los demás resultados donde se muestran el voltaje y la corriente a la vez, comprueba el criterio que dice que la propia máquina AC utilizada como carga, puede usarse como un filtro de salida del inversor que determine el paso únicamente de las señales que poseen una baja frecuencia, eliminando la presencia de las componentes armónicas de alto orden que se generan alrededor de la frecuencia de la portadora; es decir que en definitiva obtendríamos la componente fundamental con la magnitud y fase que se necesita en la salida.

En la fotografía 5.2.2 se mantienen la carga y el valor

de N, pero se varia la frecuencia de la modulante aumentándola hasta 80Hz. La forma de onda del voltaje, (parte superior), se mantiene prácticamente igual al caso anterior, pero en la corriente, (parte inferior), se nota que la magnitud de la misma ha disminuido. En la corriente se mantiene la misma forma de onda, y el desfase respecto al voltaje.

Para las fotografías 5.2.3 y 5.2.4, la relación N es 24, en tanto que la carga sigue siendo el motor trifásico. El gráfico superior en ambos casos es el voltaje, y el inferior corresponde a la corriente.

En la fotografía 5.2.3 la frecuencia de la modulante es 60 Hz. Se observa que el voltaje se conforma de pulsos positivos y negativos, de modo que en cada semiciclo se tienen 12 de ellos con una amplitud de +E y -E. Tanto para el voltaje como para la corriente, los resultados mencionados para el caso en que N es 12 se pueden aplicar ahora para N=24, pero las formas de onda, especialmente de corriente, han mejorado mucho debido a que se ha aumentado la relación entre las frecuencias, N.

En la fotografía 5.2.4, la frecuencia se aumenta hasta 80 Hz, apreciándose una disminución en la magnitud de la onda de corriente. Este hecho concuerda con lo que se manifestó en el caso correspondiente a N = 12.

En las siguientes fotografías, números 5.2.5 y 5.2.6, se muestra el desfase entre voltajes y corrientes de línea, observándose que en los dos casos, existe entre las ondas una diferencia de 120 grados eléctricos. La relación N se ha fijado en 24, con una frecuencia modulante igual a 60 Hz.

Para las siguientes fotografías se cambia de carga al

inversor, usando para éste fin una carga trifásica resistiva, de 100 ohmios conectada en Y. Para carga R-L la frecuencia de modulante se fija en 60 Hz y N se mantiene igual a 24.

En la fotografía 5.2.7, se puede observar el voltaje entre líneas para un índice de modulación igual a 0.8. En este caso la forma de onda del voltaje se conforma de pulsos positivos y negativos, pero se detecta la presencia de dos niveles en la magnitud de los mismos. El nivel superior es igual al voltaje DC de la fuente E, y el nivel intermedio se ajusta a la mitad de E.

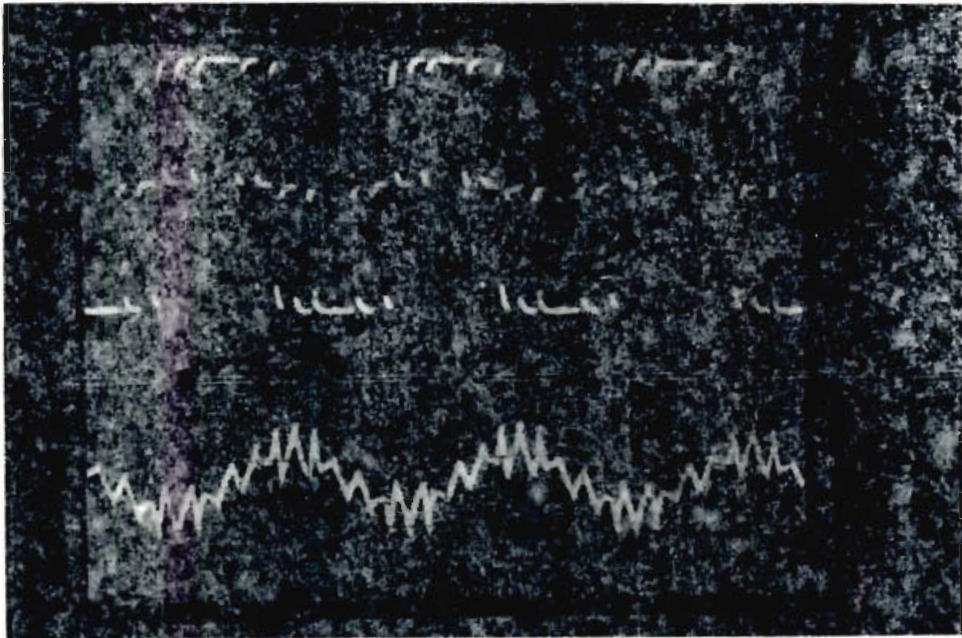
En la fotografía 5.2.8, se tiene el voltaje entre líneas para el caso de la sobremodulación ($m = 1.2$). En cuanto a la forma de onda, prácticamente es la misma que se analiza en la fotografía anterior. En este caso debemos referirnos a los valores obtenidos por medio de mediciones, de forma que se puede tener una mejor visión de los efectos reales de la sobremodulación.

En la última fotografía, la número 5.2.9, observamos el voltaje de fase para un índice de modulación igual a uno. La forma de onda aquí, es bastante sinusoidal apreciándose diferentes niveles para los diversos pulsos que se hacen presentes. Este resultado nos ratifica la validez de la técnica para obtener la modulación senoidal de tres niveles.

En todas las formas de onda que se han analizado, se detectan ciertas irregularidades, las mismas que pueden atribuirse al hecho de que se manejan elementos que no son ideales, y que tampoco existen dos dispositivos exactamente iguales, a pesar de lo cual las señales que se tienen en la

realidad difieren muy poco de aquellas que se consideran teóricas.

A continuación, se presentan las fotografías referidas anteriormente.

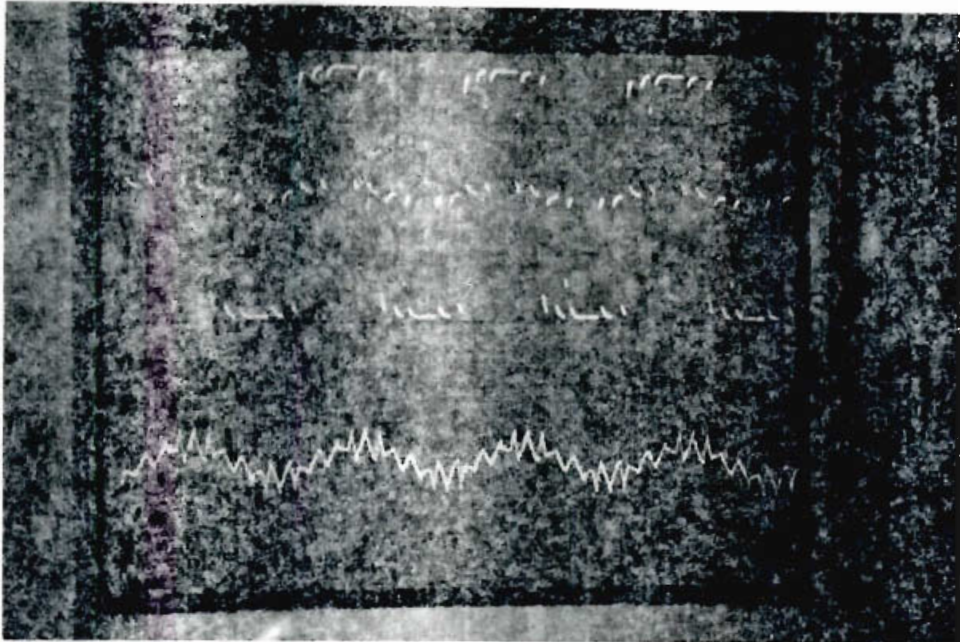


Fotografía 5.2.1

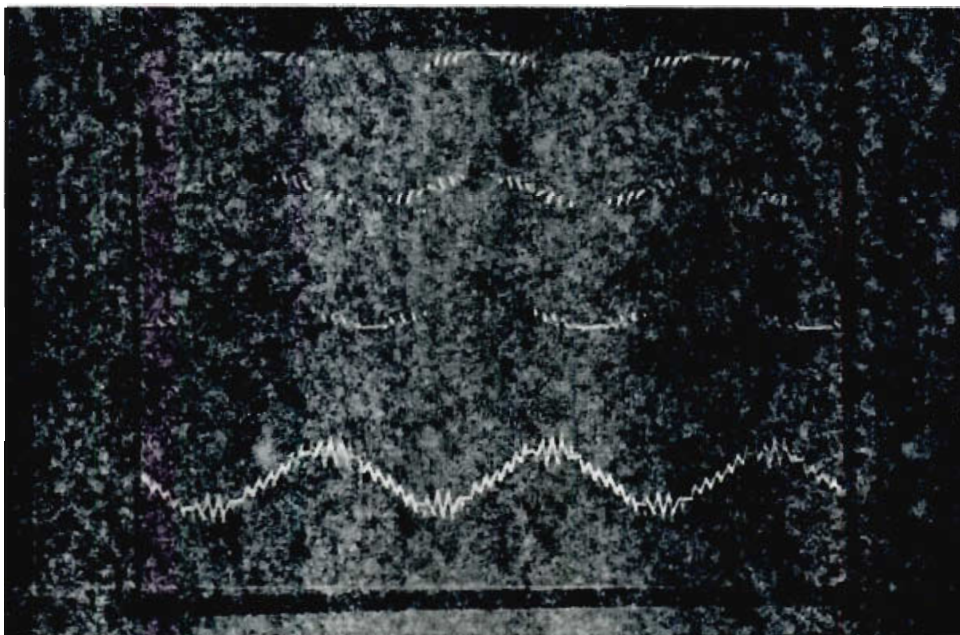
EJE X: 5mseg/div

EJE Y : Voltaje : picos superior e inferior: E.

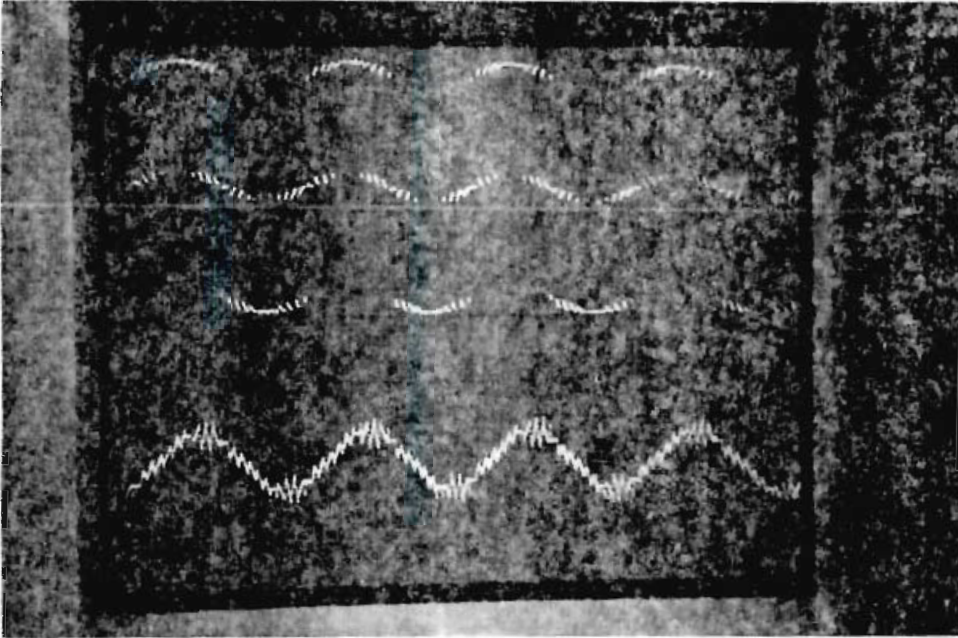
EJE Y: Corriente : 5 A /div



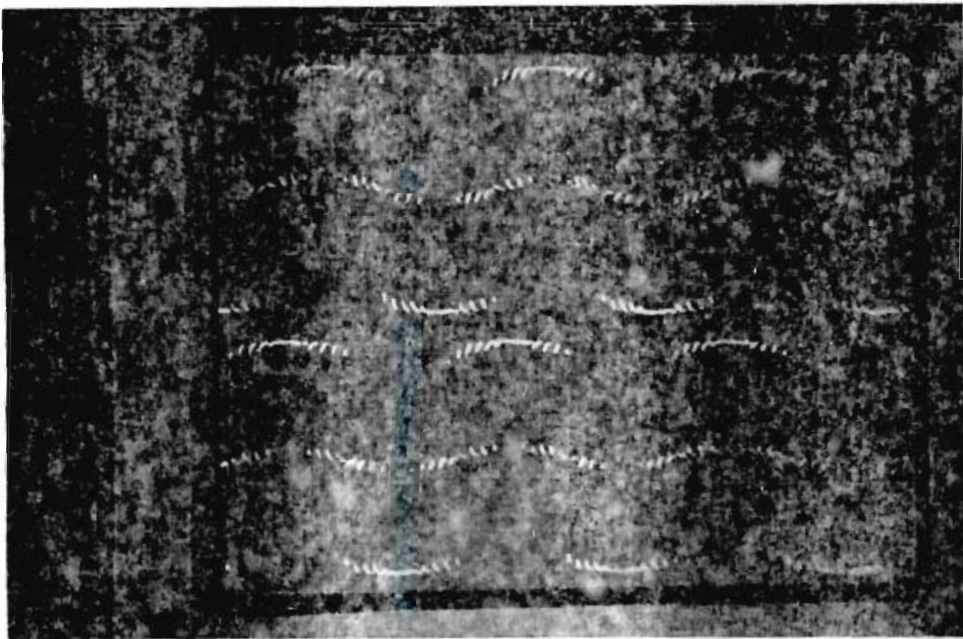
Fotografía 5.2.2
EJE X: 5mseg. por división
EJE Y: Voltaje: picos superior e inferior : E
EJE Y : Corriente: 5 A por división.



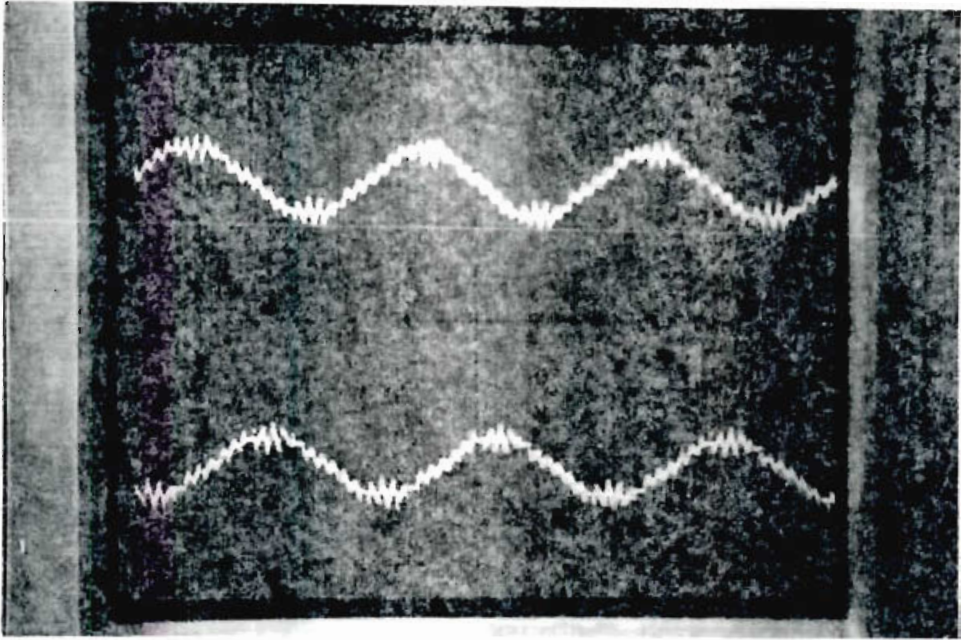
Fotografía 5.2.3
EJE X: 5 mseg. por división.
EJE Y: Voltaje: picos superior e inferior: E
EJE Y : Corriente : 5 A por división



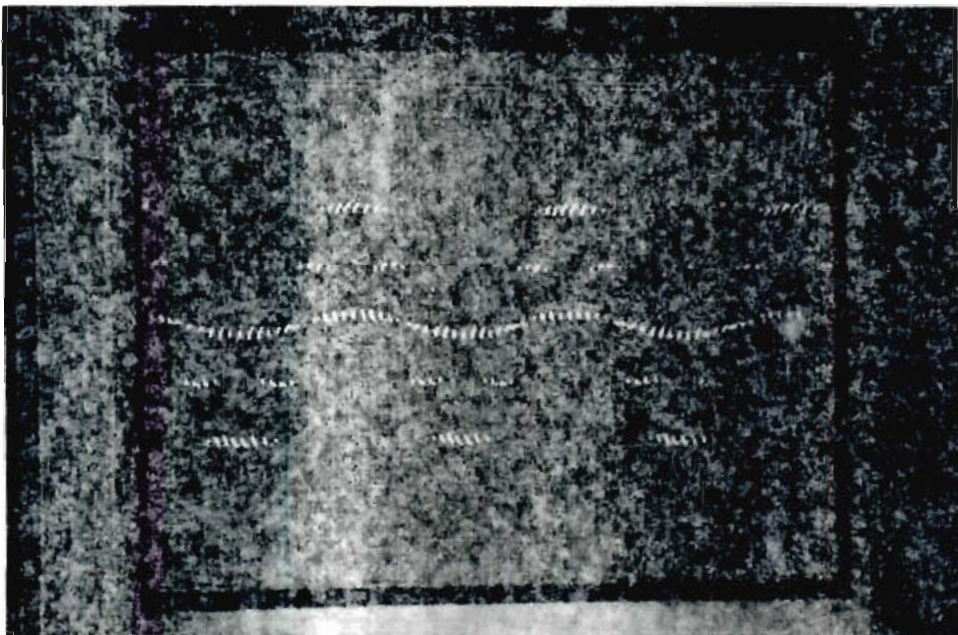
Fotografía 5.2.4
EJE X: 5 mseg. por división.
EJE Y: Voltaje: picos superior e inferior: E
EJE Y: Corriente : 5 A por división



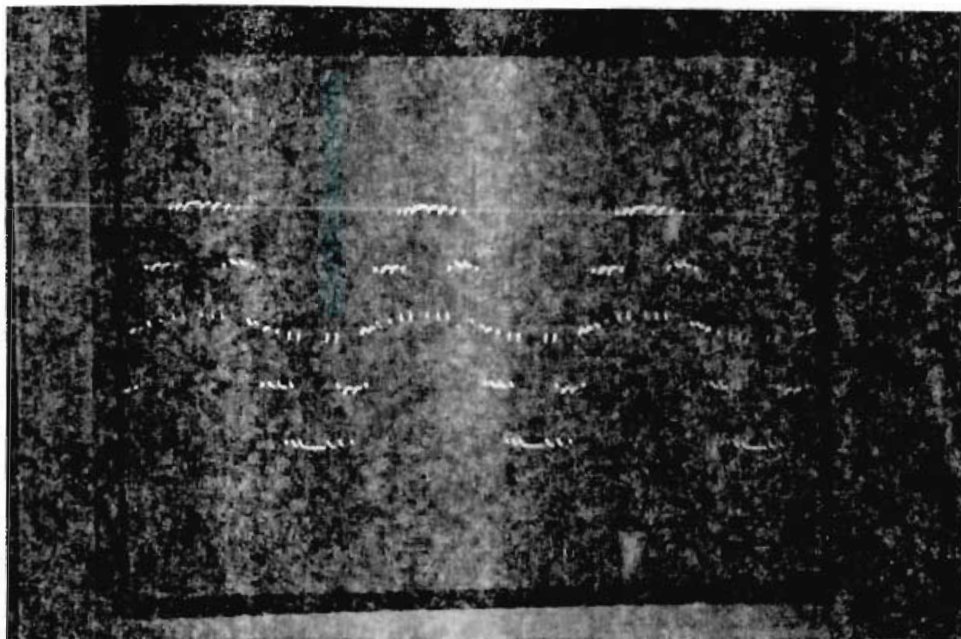
Fotografía 5.2.5.
EJE X: 5 mseg. por división
EJE Y: picos superior e inferior : E



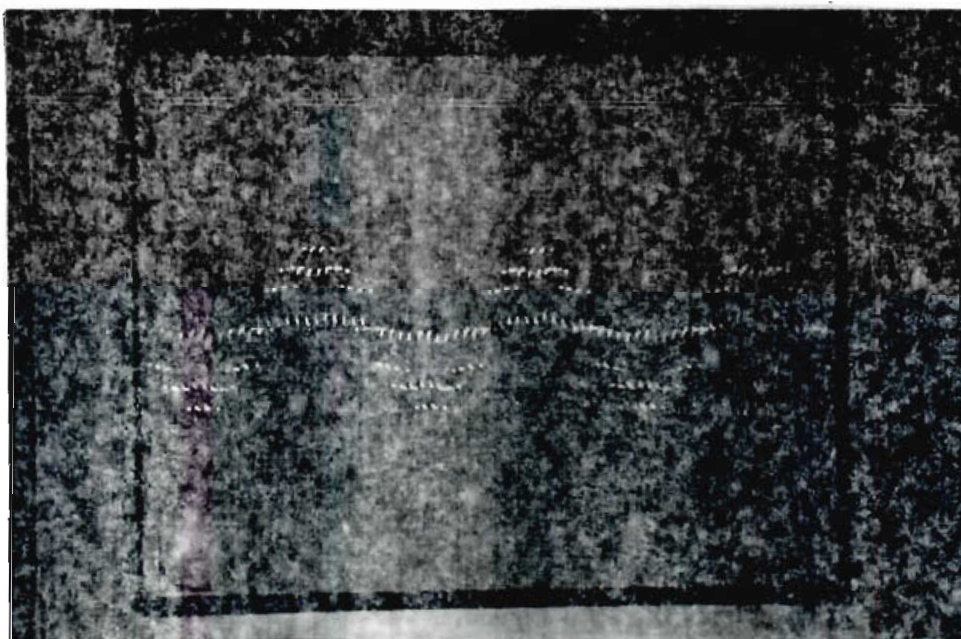
Fotografía 5.2.6
EJE X: 5 mseg. por división
EJE Y: 5 A por división



Fotografía 5.2.7.
EJE X: 5 mseg. por división.
EJE Y: picos superior e inferior: E



Fotografía 5.2.8.
EJE X: 5mseg. por división
EJE Y: picos superior e inferior : E



Fotografía 5.2.9.
EJE X: 5 mseg. por división.
EJE Y: picos superiore inferior : E

5.2.3 Discusión de resultados.

En esta parte de la tesis se discuten los resultados obtenidos, tanto en control como en potencia, para la operación del inversor trifásico con la modulación senoidal de tres niveles.

Primeramente se pone en claro que la parte de control del equipo cumple con todas las características que se demandan de la misma, en cuanto a la generación de las señales que le competen para los respectivos drivers de los transistores de potencia. Las señales de control de la modulación senoidal de tres niveles resultan ser de una precisión aceptable, la misma que se repercute en las señales de potencia que se generan a partir de éstas.

Tal como se señalaba en el análisis de los gráficos obtenidos en la parte de control, lo que se expresa teóricamente respecto de las características de las formas de onda de las señales de control se cumplen en la realidad, ya que cuando se requiere de una magnitud menor en la onda de salida debemos reducir el ancho de los pulsos que se requieran para la situación que se plantea.

Ahora, ocupándonos de la parte de potencia tenemos que en este punto se recogen y tabulan los valores obtenidos, en la acción del inversor con los dos tipos de carga ya señalados:

- motor trifásico, y,
- carga R - L.

Para completar este aspecto, se efectúa también un

análisis de los valores experimentales junto con los teóricos, a fin de resaltar las características en la operación del inversor trifásico con la técnica de modulación de tres niveles.

Es necesario explicar que en la operación del inversor con un motor asincrónico se ha fijado un paso de 5Hz en el cambio de la frecuencia modulante.

A continuación nos ocupamos de los casos en donde la relación N es 12. Primero analizamos los resultados acerca de la frecuencia de la modulante. En la tabla 5.2.1 se tabulan los valores obtenidos para la situación mencionada:

FRECUENCIA TEORICA (Hz)	FRECUENCIA EXPERIMENTAL (Hz)	ERROR(%)
10	10	0
15	15.15	1
20	20	0
25	25	0
30	29.85	-0.5
35	35.09	0.26
40	40	0
45	44.94	-0.13
50	50	0
55	54.80	-0.36
60	60.24	0.4
65	65.36	0.55
70	70.42	0.6
75	75.19	-0.25
80	80	0

TABLA 5.2.1

N=12 CARGA=MOTOR

Como se puede apreciar de la tabla 5.2.1, la generación de las señales de control en cuanto a la frecuencia F_m es bastante aceptable, puesto que el máximo error que se ha cometido es del 1 %. Ese error se puede atribuir fácilmente a los problemas de apreciación, y a la falta de exactitud en la conversión que se produce al ir de los cálculos que se hacen para un sistema continuo a discreto.

A pesar de lo expresado anteriormente, los resultados que se anotan son muy aceptables.

Consideremos ahora la presencia de carga. En primer lugar disponemos de un motor trifásico de inducción. Para este caso los resultados en cuanto a voltaje, corriente y velocidad se describen en la tabla 5.2.2.

Para analizar los resultados expresados en la tabla 5.2.2, tenemos que recurrir a los gráficos que se hacen con esos valores. En los gráficos 5.2.11, 5.2.12 y 5.2.13 tenemos la respuesta del motor en cuanto a la alimentación que recibe desde el inversor trifásico. En cuanto a la corriente vemos con claridad que la misma crece hasta llegar a un punto, a partir del cual decrece. Dicha curva de corriente tiene que ver con el comportamiento del torque de un motor asincrónico, y la misma es adecuada a la realidad, según la referencia(3).

En cuanto a los resultados de voltaje tenemos que se presenta una linealidad del mismo con la frecuencia F_m desde 10Hz hasta aproximadamente 60Hz. A partir de este punto el voltaje se mantiene en un mismo valor.

FRECUENCIA Hz	VOLTAJE V	CORRIENTE A	VELOCIDAD rpm
10	97.6	0.97	290
15	120.8	1.33	420
20	142.8	1.60	590
25	163.0	1.78	730
30	182.2	1.96	870
35	199.6	2.08	1010
40	212.0	2.03	1160
45	221.6	1.89	1310
50	228.0	1.80	1460
55	228.5	1.67	1590
60	230.0	1.63	1740
65	230.2	1.47	1890
70	230.4	1.36	2020
75	229.9	1.26	2150
80	230.1	1.18	2320

TABLA 5.2.2

N=12 CARGA=MOTOR

Aquí es factible hacer un análisis del índice de modulación que nos da la técnica de modulación de tres niveles a través de las ecuaciones del capítulo III. Según las ecuaciones (3-8) y (3-9), es posible determinar la magnitud de la fundamental para cada frecuencia de la portadora. Si relacionamos esa magnitud con el valor de la fuente DC de alimentación, estaremos determinando el índice de modulación que experimentalmente se estaría dando a la salida del

inversor trifásico.

El proceso señalado para obtener el índice de modulación experimental, que se puede comparar con el estimado como real, es del siguiente modo:

$$C_1 = \sqrt{A_1^2 + B_1^2} \quad (5-2-1)$$

Con la ecuación (5-2-1) se determina la relación entre la magnitud de la fundamental y los valores A_1 y B_1 dados por las ecuaciones (3-8) y (3-9).

Con una simple relación dada por:

$$I_{\text{teórico}} = A \cdot \frac{1}{12} \quad (5-2-2)$$

donde A es un número que toma los siguientes valores: 2,3,4,5,6,7,8,9,10,11,y 12, determinamos el índice de modulación teórico.

En base a las ecuaciones (5-2-1),(5-2-2),(3-8) y (3-9), es posible crear la tabla 5.2.3 donde se comparan los índices de modulación teórico y experimental.

Im teórico	Im experimental	Error (%)
0.1667	0.1647	-1.20
0.2500	0.2470	-1.20
0.3333	0.3292	-1.23
0.4167	0.4113	-1.29
0.5000	0.4933	-1.34
0.5833	0.5751	-1.41
0.6667	0.6566	-1.51
0.7500	0.7380	-1.60
0.8333	0.8191	-1.70
0.9167	0.8999	-1.83
1.0000	0.9795	-2.05

TABLA 5.2.3

N=12 CARGA=MOTOR

En la tabla 5.2.3 se puede leer que el máximo error cometido es del 2.05%, lo que determina un alto grado de confiabilidad en la acción del inversor trifásico cuando alimenta a un motor asíncrono. Los valores anteriores pueden visualizarse en el gráfico 5.2.11 (voltaje versus frecuencia).

Se debe aclarar una situación, en la tabla 5.2.2, los valores del voltaje RMS no se refiere únicamente al fundamental sino que representa la suma de todas las magnitudes RMS que se tengan, es decir que se toma en cuenta el valor dado por las componentes armónicas.

En cuanto a la velocidad se puede efectuar una tabla de la siguiente manera:

FRECUENCIA MODULANTE (Hz)	VELOCIDAD TEORICA (rpm)	VELOCIDAD EXPERIMENTAL (rpm)	ERROR (%)
10	295	290	-1.69
15	442.5	430	-2.82
20	590.0	590	0
25	737.5	730	-1.02
30	885.0	870	-1.69
35	1032.5	1010	-2.18
40	1180.0	1160	-1.69
45	1327.5	1310	-1.32
50	1475.0	1460	-1.02
55	1622.5	1590	-2.00
60	1770.0	1740	-1.69
65	1917.5	1890	-1.43
70	2065.0	2020	-2.17
75	2212.5	2150	-2.82
80	2360.0	2320	-1.69

TABLA 5.2.4

N=12 CARGA=MOTOR

De acuerdo a los valores expresados en los errores, y a la curva VELOCIDAD versus FRECUENCIA que demuestra la presencia de una linealidad muy acentuada al momento de variar la velocidad, se puede decir que el inversor sirve para una de las grandes aplicaciones que se da a los convertidores DC-AC: el control de máquinas AC.

Desde este punto en adelante nos ocupamos de los

resultados observados para cuando N es 24, manteniendo como carga al motor trifásico.

En la tabla 5.2.5, analizamos la precisión en la frecuencia de las señales generadas con $N=24$.

FRECUENCIA TEORICA (Hz)	FRECUENCIA EXPERIMENTAL (Hz)	ERROR(%)
10	10	0
15	14.93	-0.47
20	20	0
25	25	0
30	29.85	-0.50
35	35.09	0.26
40	40	0
45	44.94	-0.13
50	50	0
55	54.95	-0.09
60	60.24	0.4
65	64.94	-0.09
70	70.42	0.6
75	75.19	-0.25
80	80	0

TABLA 5.2.5

$N=24$ CARGA=MOTOR

Si comparamos los resultados que nos brinda la tabla 5.2.5 con los resultados anotados en el tabla 5.2.1, es evidente que al aumentar la relación entre las frecuencias de la modulante y de la portadora, se gana en exactitud puesto que el máximo error que se comete para $N=24$ es 0.5%. Esto era de esperarse por cuanto al aumentar N se logra una mejor sintetización de la onda sinusoidal que se requiere a la salida.

En la tabla 5.2.6 se tabulan los datos obtenidos para las señales de potencia en N=24:

FRECUENCIA HZ	VOLTAJE V	CORRIENTE A	VELOCIDAD rpm
10	103.6	0.62	290
15	127.3	0.82	450
20	148.2	0.99	590
25	168.1	1.15	730
30	186.8	1.28	880
35	202.8	1.38	1030
40	214.9	1.47	1190
45	220.9	1.51	1330
50	225.2	1.58	1470
55	229.6	1.64	1620
60	229.8	1.66	1760
65	229.9	1.48	1910
70	230.0	1.35	2020
75	229.9	1.26	2150
80	229.2	1.17	2300

TABLA 5.2.6

N=24 CARGA=MOTOR

Siguiendo el mismo procedimiento que se usó en N=12, procedemos a dibujar los diferentes parámetros: voltaje, corriente y velocidad en función de la frecuencia modulante.

Tal como se mencionó en el caso anterior, entre la corriente y la frecuencia se da una curva que determina el

comportamiento del torque en un motor asincrónico, el mismo que crece hasta un punto, a partir del cual disminuye su valor conforme aumenta la frecuencia. Como ya se dijo, esta curva coincide con lo expresado en la referencia (3), y tenemos que decir que al aumentar N , la curva resulta ser más precisa.

En cuanto al voltaje, se presenta una linealidad respecto de la frecuencia, hasta llegar a 60Hz de frecuencia modulante, a partir de ese valor el voltaje se mantiene constante alrededor de un valor fijo. Para completar el análisis del voltaje, colocamos la tabla 5.2.7, donde se menciona el error en cuanto al índice de modulación:

I_m teórico	I_m experimental	Error (%)
0.1667	0.1662	-0.30
0.2500	0.2493	-0.28
0.3333	0.3323	-0.30
0.4167	0.4153	-0.34
0.5000	0.4983	-0.34
0.5833	0.5812	-0.36
0.6667	0.6641	-0.39
0.7500	0.7470	-0.4
0.8333	0.8297	-0.43
0.9167	0.9124	-0.47
1.0000	0.995	-0.5

TABLA 5.2.7

$N=12$ CARGA=MOTOR

En base a los valores de la tabla 5.2.7, se puede afirmar nuevamente que al aumentar la relación N, se mejoran los resultados. Tomando todos los datos que se han analizado hasta este punto, sobretodo los referentes al voltaje, vemos que se ha respetado la curva VOLTAJE vs FRECUENCIA, que es una característica apropiada para el motor, ya que permite mantener aproximadamente constante el flujo magnético en la máquina.

FRECUENCIA MODULANTE (Hz)	VELOCIDAD TEORICA (rpm)	VELOCIDAD EXPERIMENTAL (rpm)	ERROR (%)
10	295	290	-1.69
15	442.5	450	1.69
20	590.0	590	0
25	737.5	730	-1.02
30	885.0	880	-0.56
35	1032.5	1030	-0.24
40	1180.0	1190	0.85
45	1327.5	1330	0.19
50	1475.0	1470	-0.34
55	1622.5	1620	-0.15
60	1770.0	1760	0.56
65	1917.5	1910	-0.39
70	2065.0	2020	-2.18
75	2212.5	2150	-2.82
80	2360.0	2300	-2.54

TABLA 5.2.8

N=24 CARGA=MOTOR

En cuanto a la velocidad, en $N=24$, se presenta una linealidad que se manifiesta más aún si tomamos en cuenta los errores que se han calculado y tabulado en la tabla 5.2.8.

Por la tabla 5.2.8, diremos nuevamente que existe una mejora en los valores experimentales debido a una mejor sintetización de la forma de onda.

Usando una carga resistiva trifásica se ha querido demostrar la linealidad del voltaje y la corriente, al variar el índice de modulación. Para lograr una análisis más completo, se ha procedido a conectar la carga referida en dos tipos de conexión: estrella y delta.

Para la carga resistiva trifásica de 100Ω , se han tomado los siguiente datos.

Carga en conexión Y.

INDICE DE MODULACION	CORRIENTE DE LINEA (A)	VOLTAJE DE LINEA (V)	VOLTAJE DE FASE (V)
0.4	0.52	122	70.2
0.6	0.69	145.1	83.6
0.8	0.84	165.4	95.3
1.0	0.97	183.1	105.8
1.2	1.10	199.1	114.9

TABLA 5.2.9

CARGA RESISTIVA

Estos resultados también han sido graficados en su totalidad demostrando la linealidad que presenta la técnica de modulación senoidal PWM de tres niveles en cuanto a la variación del índice de modulación.

Lo mismo ocurre al graficar los siguientes valores, que corresponden a la conexión en delta de la carga de 100Ω .

INDICE DE MODULACION	CORRIENTE DE LINEA (A)	CORRIENTE DE FASE (A)	VOLTAJE DE LINEA (V)
0.4	1.50	0.86	118.7
0.6	2.03	1.16	141.4
0.8	2.50	1.43	161.2
1.0	2.98	1.66	178.8
1.2	3.34	1.88	194.6

TABLA 5.2.10

CARGA RESISTIVA

Si se comparan los valores de línea con los valores de fase aplicando la relación en la que un parametro de línea es igual al producto del correspondiente parámetro de fase por la raíz cuadrada de 3, tenemos las tablas 5.2.11 y 5.2.12 en donde se han tomado como referencia a los valores de fase, es decir que en base de los valores de fase obtenemos los valores de línea que debían haberse medido, los mismos que se comparan con los valores experimentales. Primero se tomara en cuenta a los voltajes de la conexión Y:

VALOR REAL	VALOR EXPERIMENTAL	ERROR (%)
121.59 V	122 V	0.34
144.80 V	145.1 V	0.21
165.06 V	165.4 V	0.21
183.25 V	183.1 V	-0.08
199.01 V	199.1 V	0.05

TABLA 5.2.11

N=24 CARGA=R-L

Ahora nos referimos a las magnitudes de las corrientes

observadas en la conexión delta.

VALOR REAL	VALOR EXPERIMENTAL	ERROR (%)
1.49 A	1.50 A	0.67
2.01 A	2.03 A	1.00
2.48 A	2.50 A	0.81
2.88 A	2.98 A	3.47
3.26 A	3.34 A	2.45

TABLA 5.2.12

N=24 CARGA=R-L

Las tablas 5.2.11 y 5.2.12, demuestran la concordancia entre los valores de fase y de línea que se tienen para una carga resistiva. Estos últimos resultados expresan claramente la validez de la técnica de modulación en tres niveles para una carga tipo R-L.

En cuanto al desfase, según lo que se puede observar en las fotografías anteriores para las señales de potencia a la salida, la misma se cumple para todos los casos, asegurándonos que la generación de señales es la adecuada, puesto que considera el balance de todos los parámetros a la salida del inversor trifásico.

Hablando de los drivers, vemos que su diseño satisface las condiciones de operación, tanto en dos como en tres niveles, a las que han sido sometidos los transistores de potencia. Las protecciones de igual manera han cumplido plenamente con su labor, lo mismo que las fuentes que han sido diseñadas para ser utilizadas en el inversor trifásico.

Respecto de los snubbers construidos a propósito de los switches de potencia, se tiene que sus efectos se han hecho palpables al momento de activar el correspondiente driver. Visualmente el efecto de los snubber es muy claro al reducir el sobrevoltaje que se presenta en la operación de los transistores de potencia. Esa reducción es alrededor del 20%.

Resumiendo todos los resultados en cuanto a la operación del inversor con un motor, se tiene que el equipo diseñado cumple todos los requisitos y manifiesta un excelente trabajo con la carga.

En definitiva las etapas de control y de potencia operan de acuerdo a las necesidades planteadas para esta tesis, cumpliendo con la mayoría de especificaciones que de ellos se esperaba.

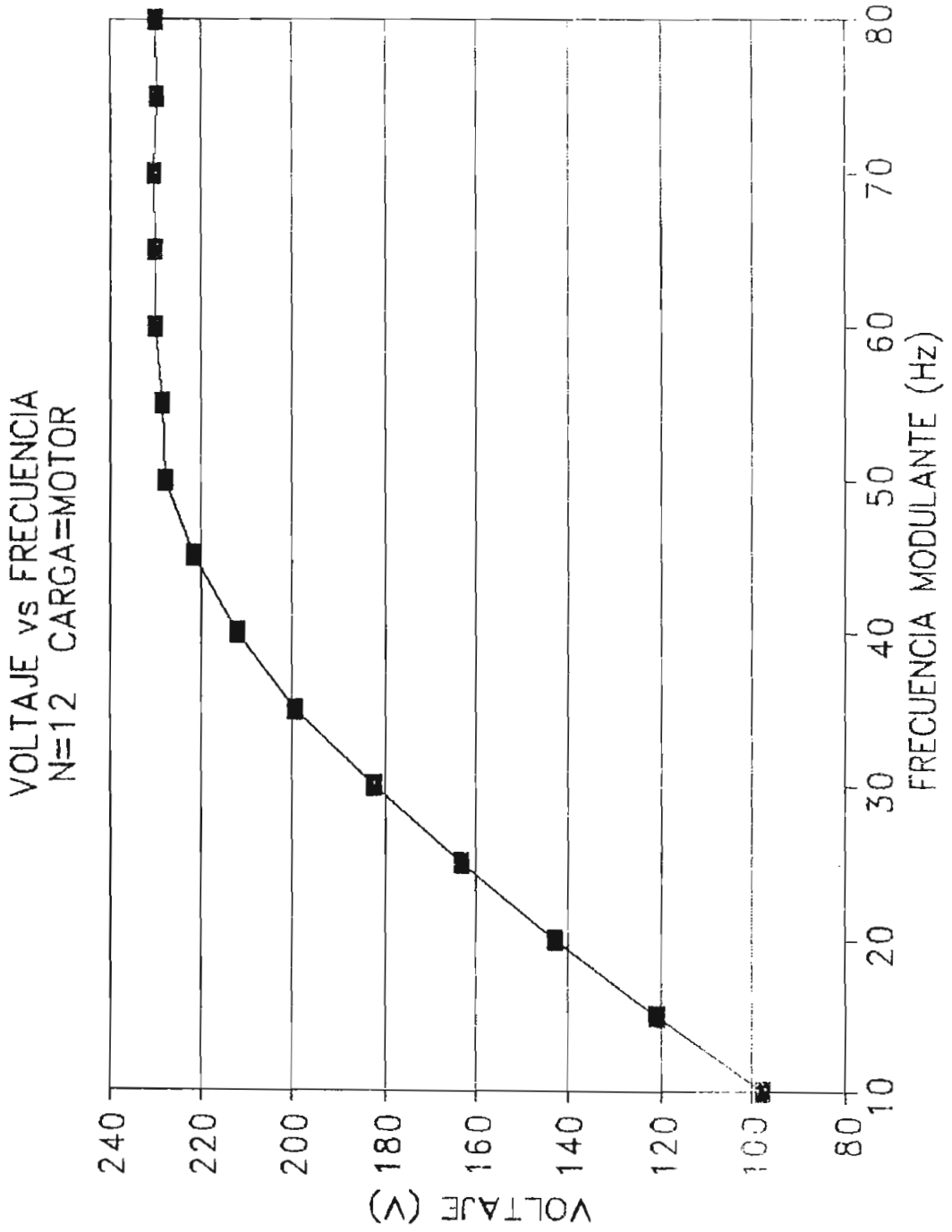


GRAFICO 5.2.11

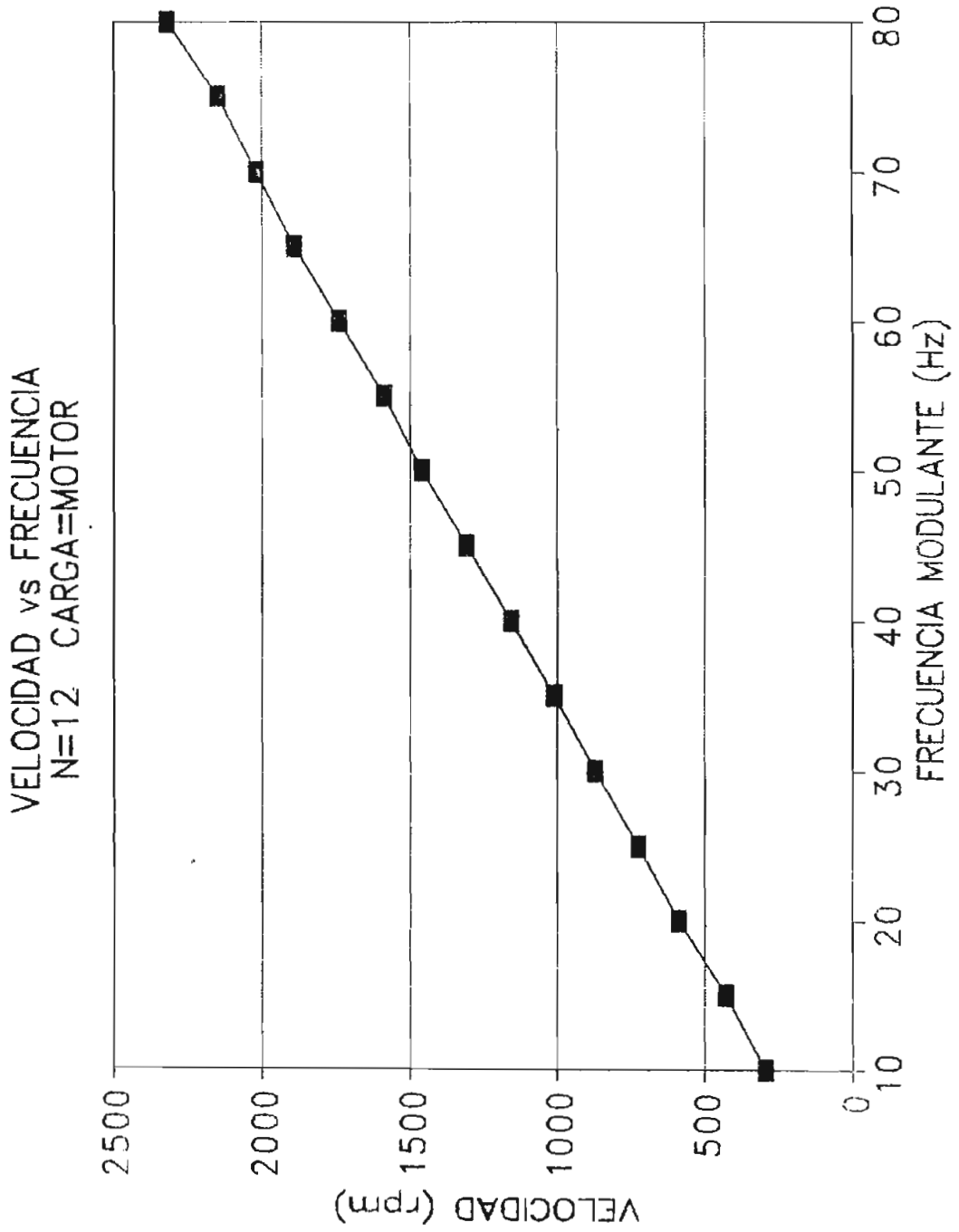


GRAFICO 5.2.12

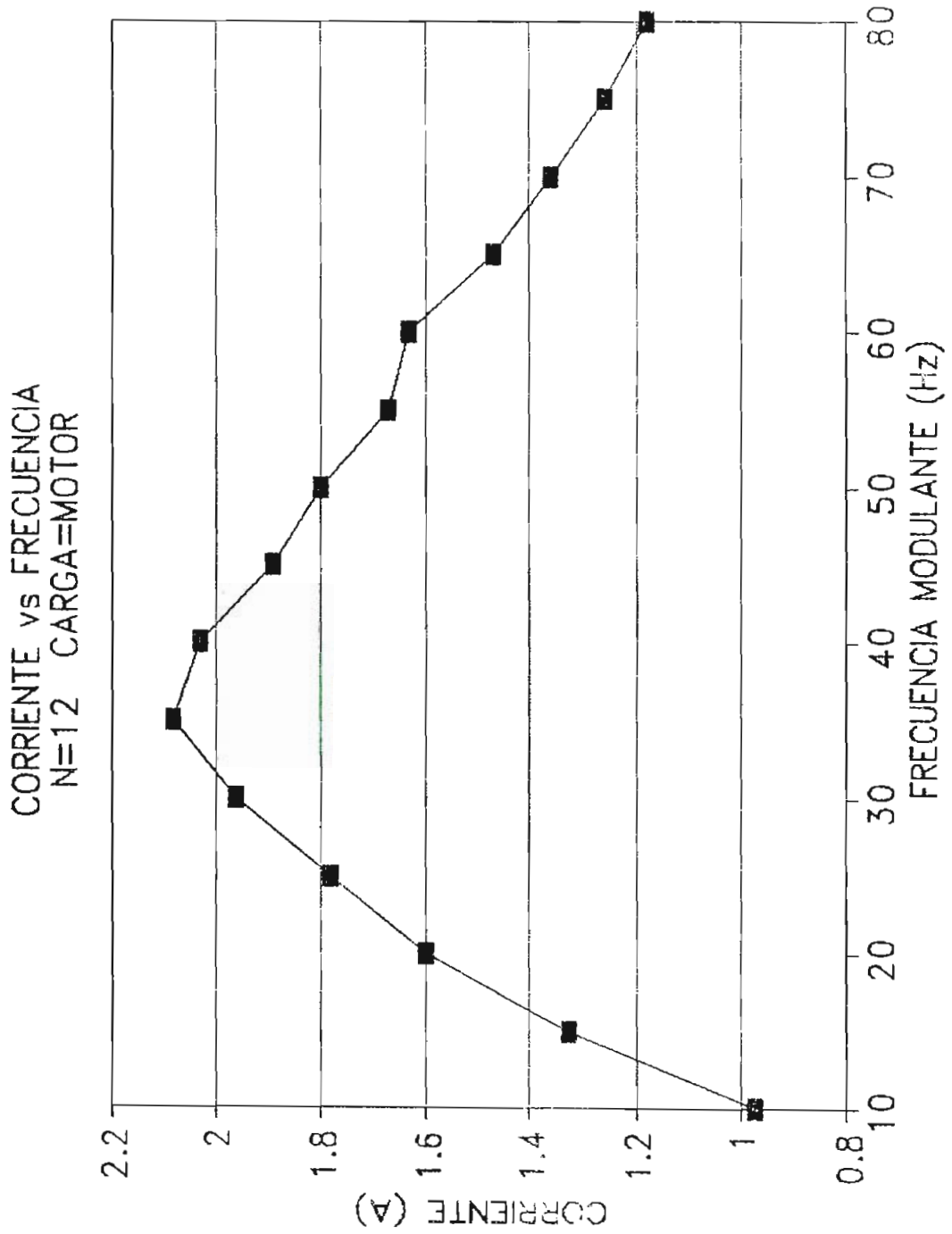


GRAFICO 5.2.13

VOLTAJE vs FRECUENCIA
N=24 CARGA=MOTOR

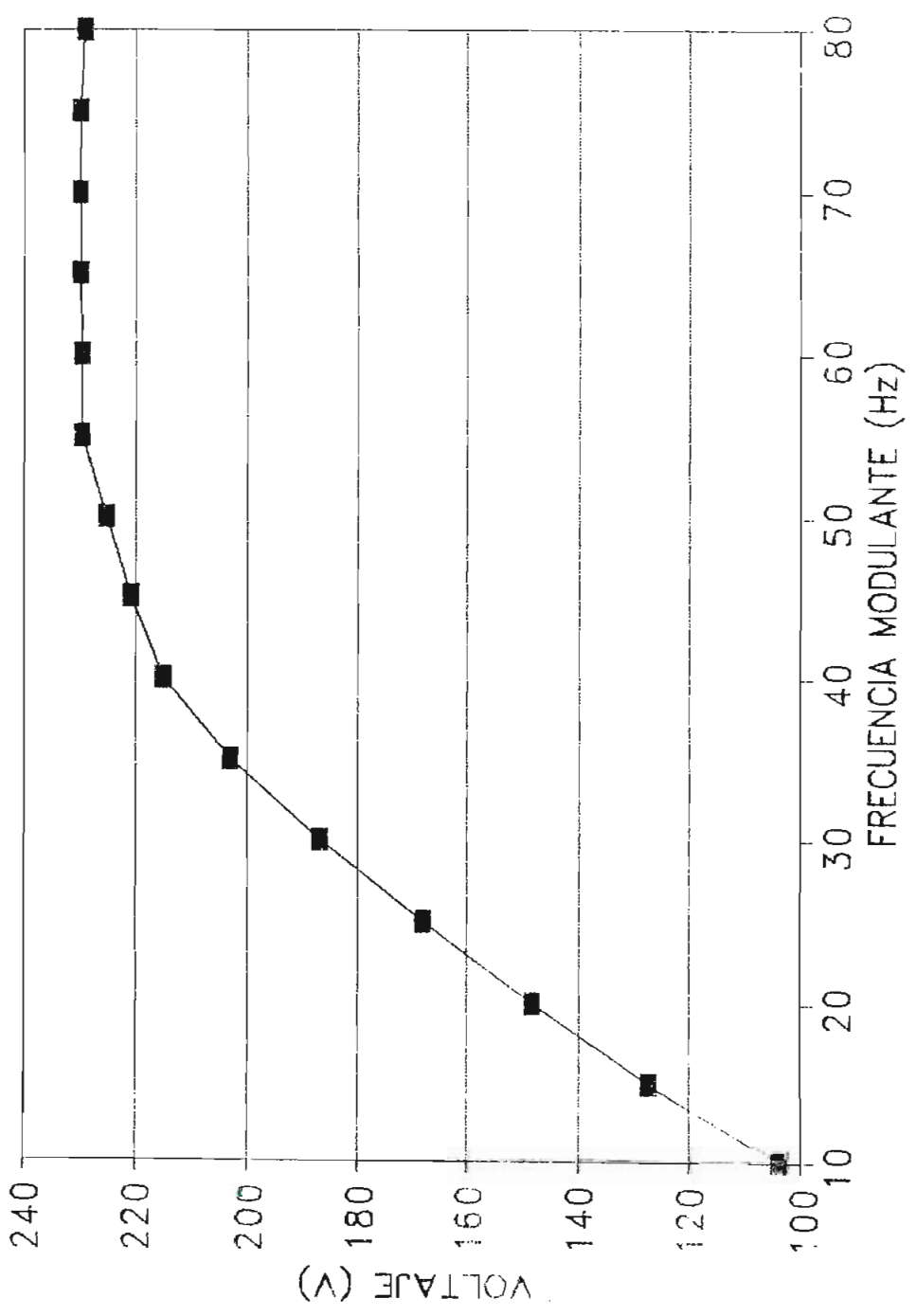


GRAFICO 5.2.14

VELOCIDAD vs FRECUENCIA
N=24 CARGA=MOTOR

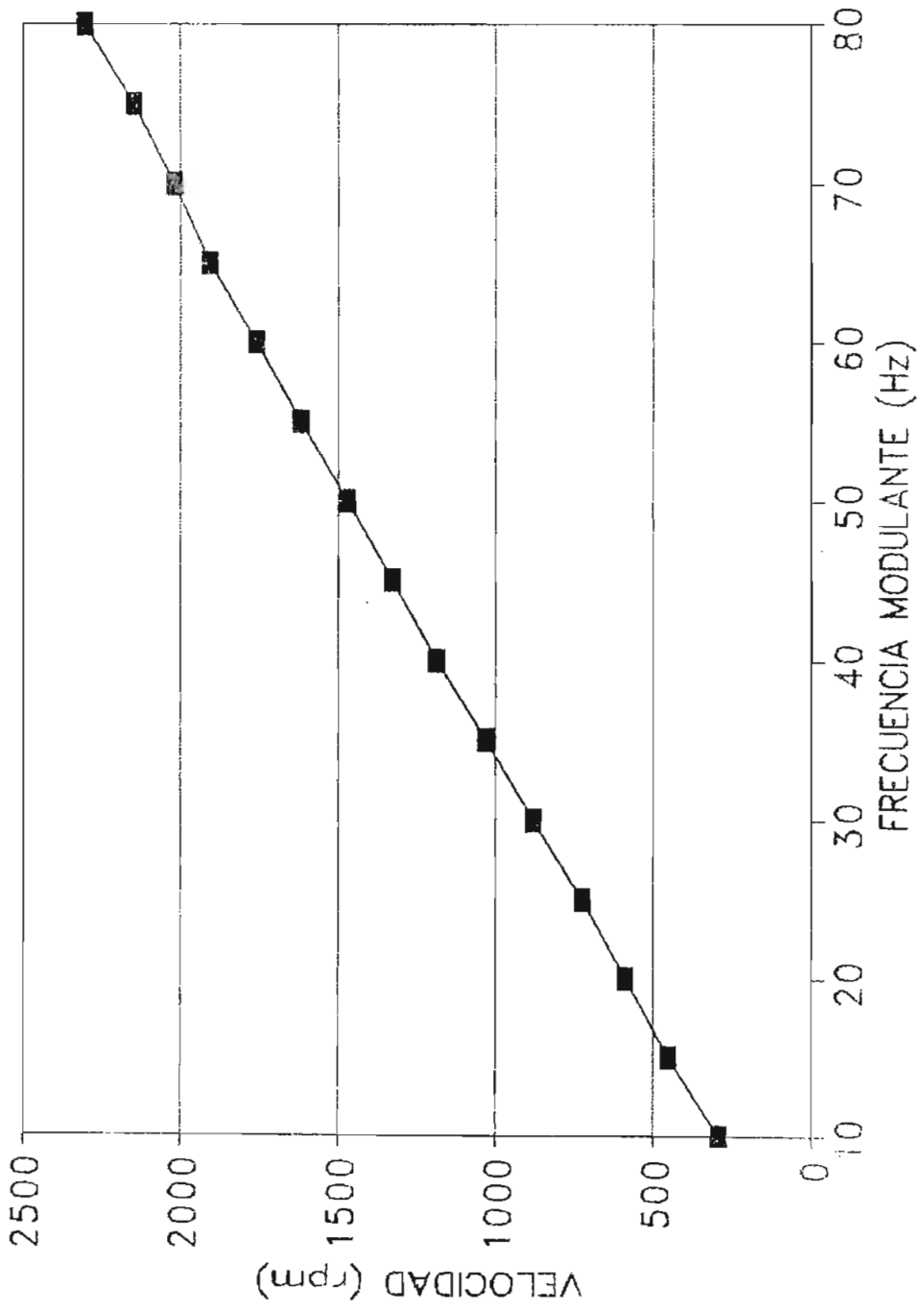


GRAFICO 5.2.15

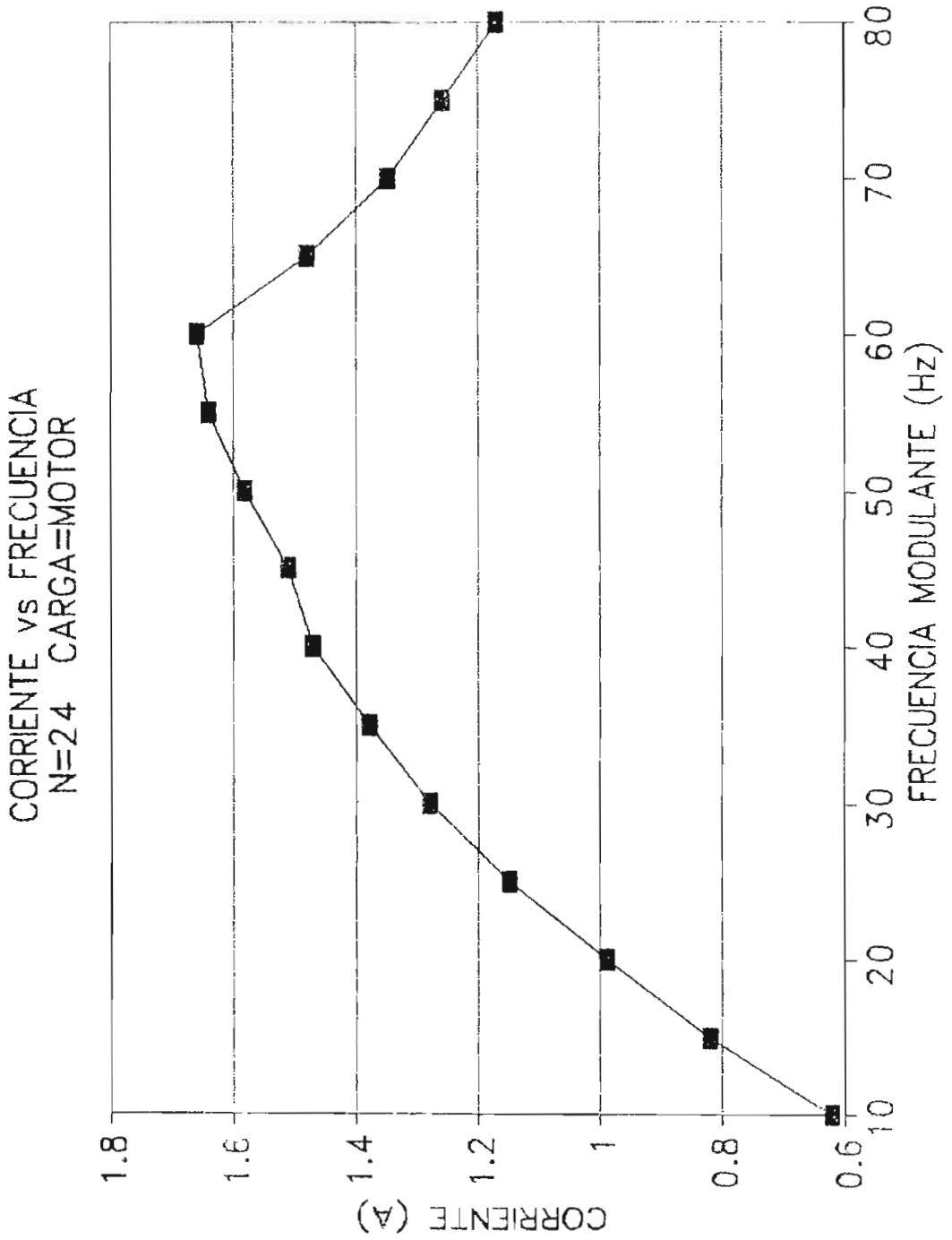


GRAFICO 5.2.16

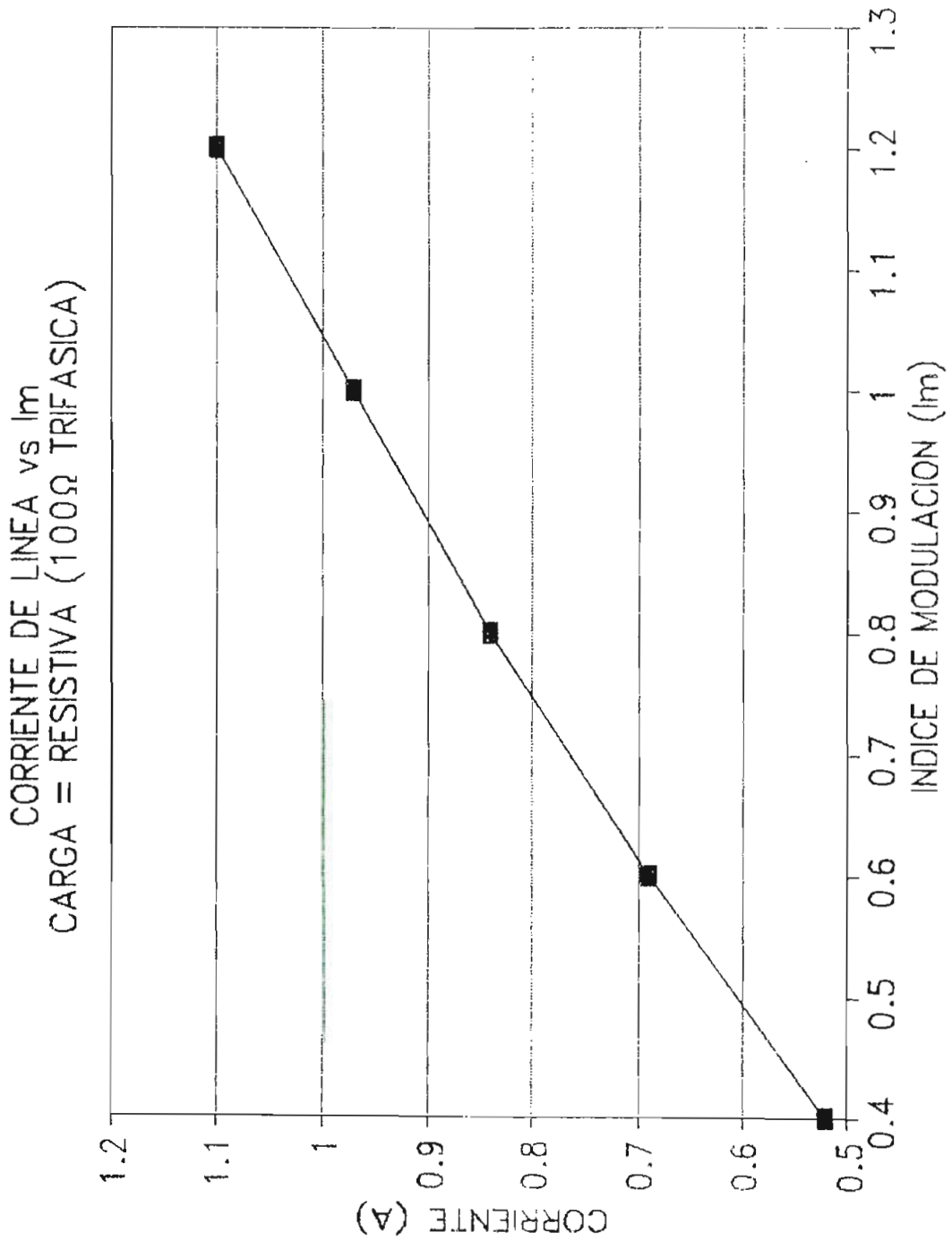


GRAFICO 5.2.17
CARGA EN ESTRELLA

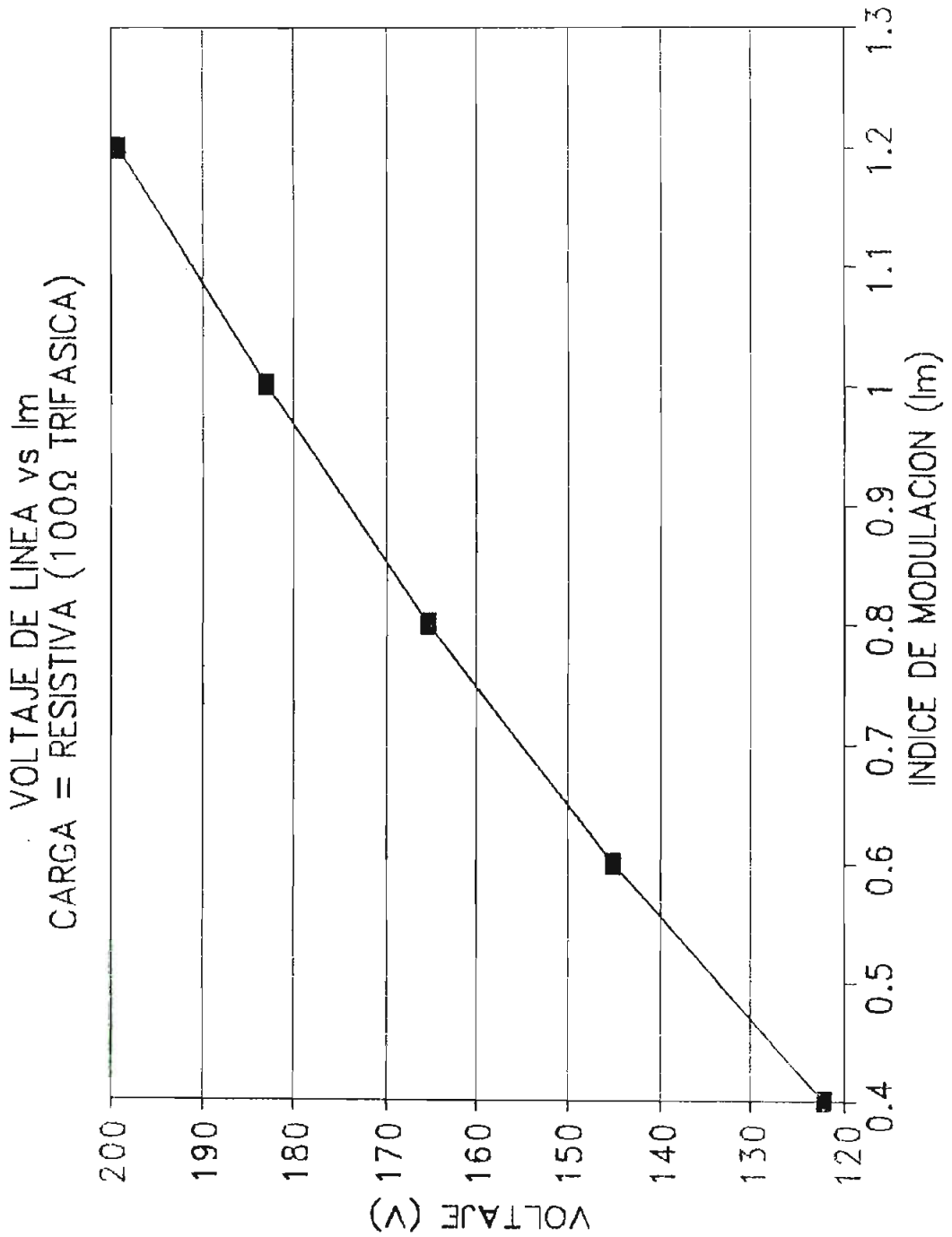


GRAFICO 5.2.18
CARGA EN ESTRELLA

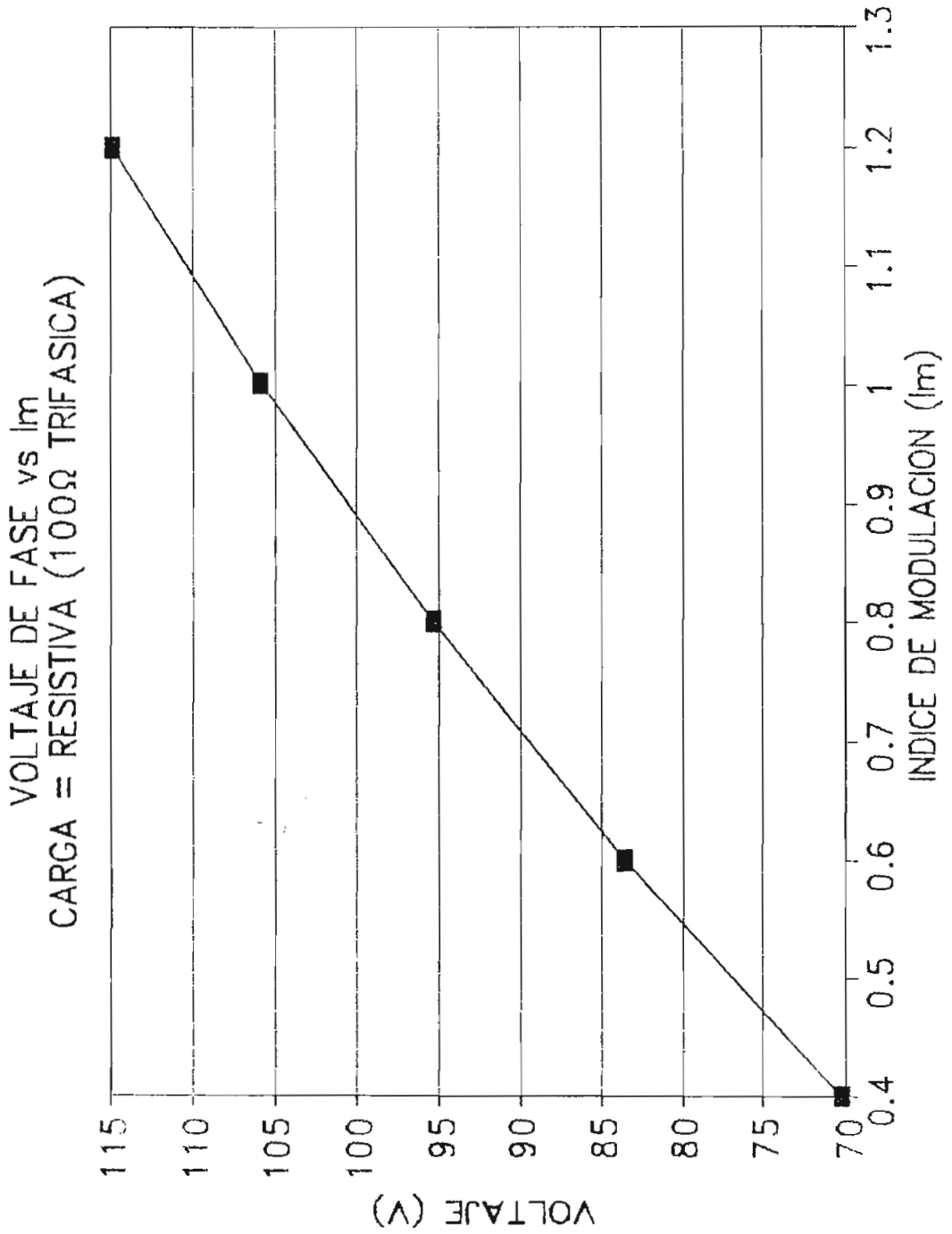


GRAFICO 5.2.19
CARGA EN ESTRELLA

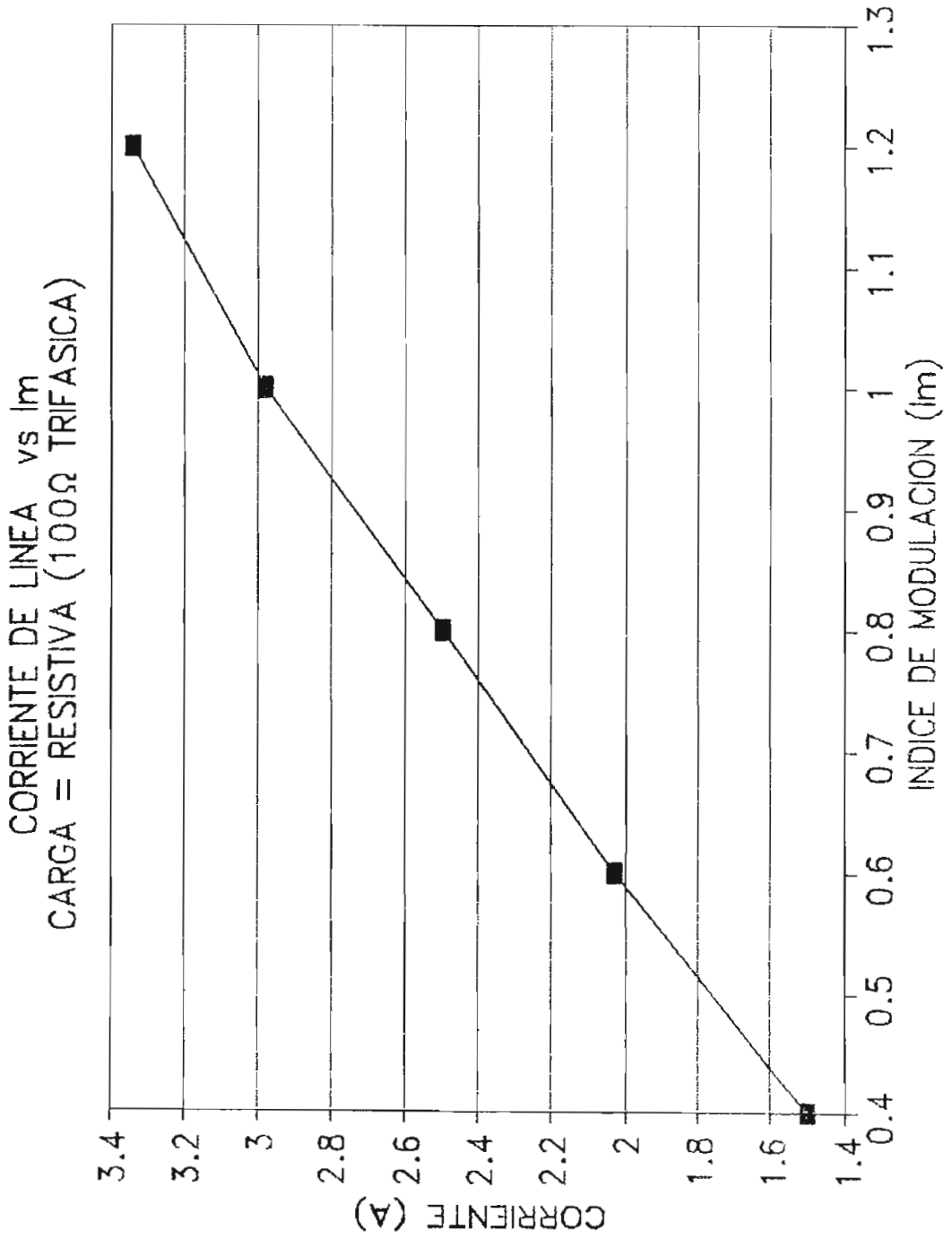


GRAFICO 5.2.20

CARGA EN DELTA

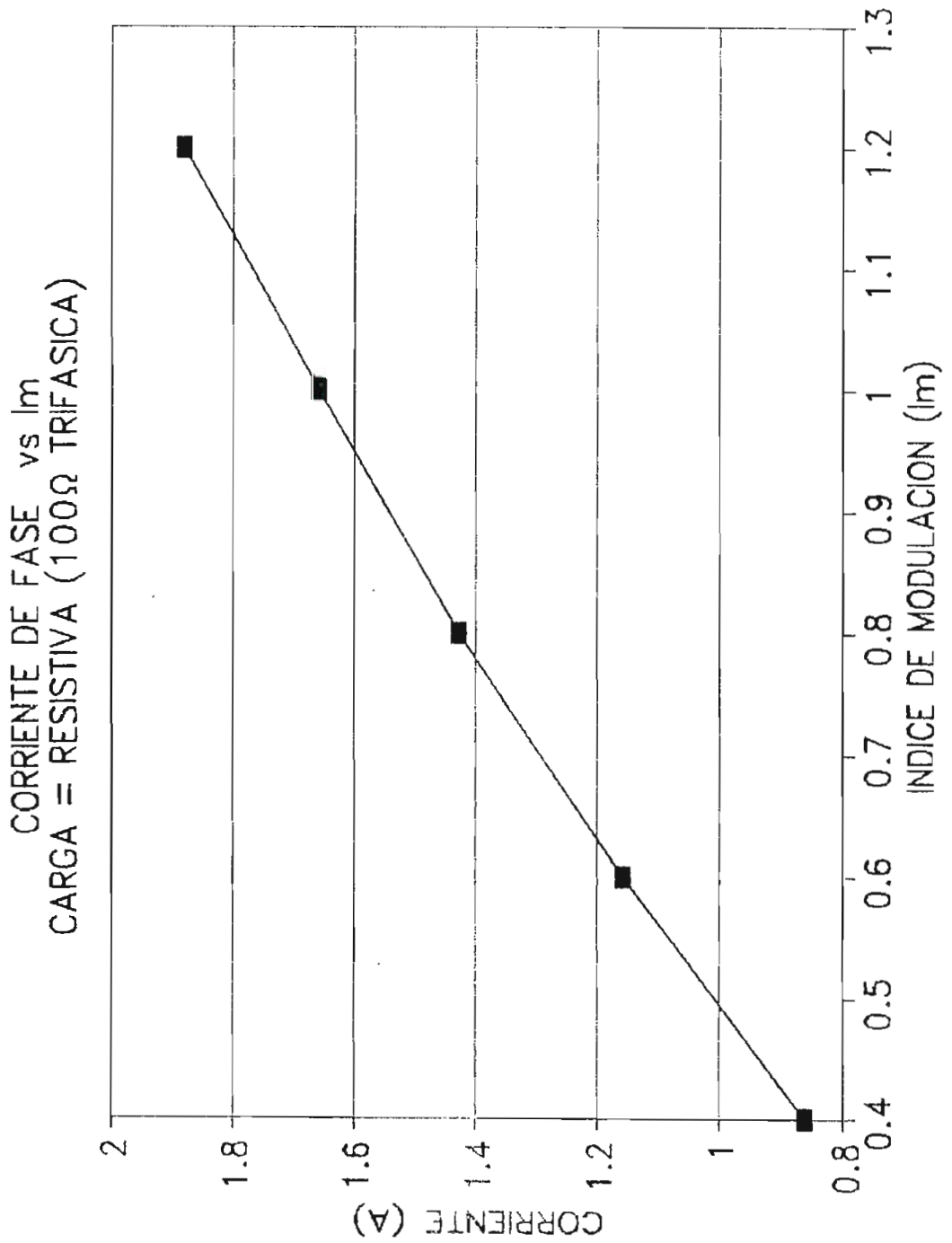


GRAFICO 5.2.21

CARGA EN DELTA

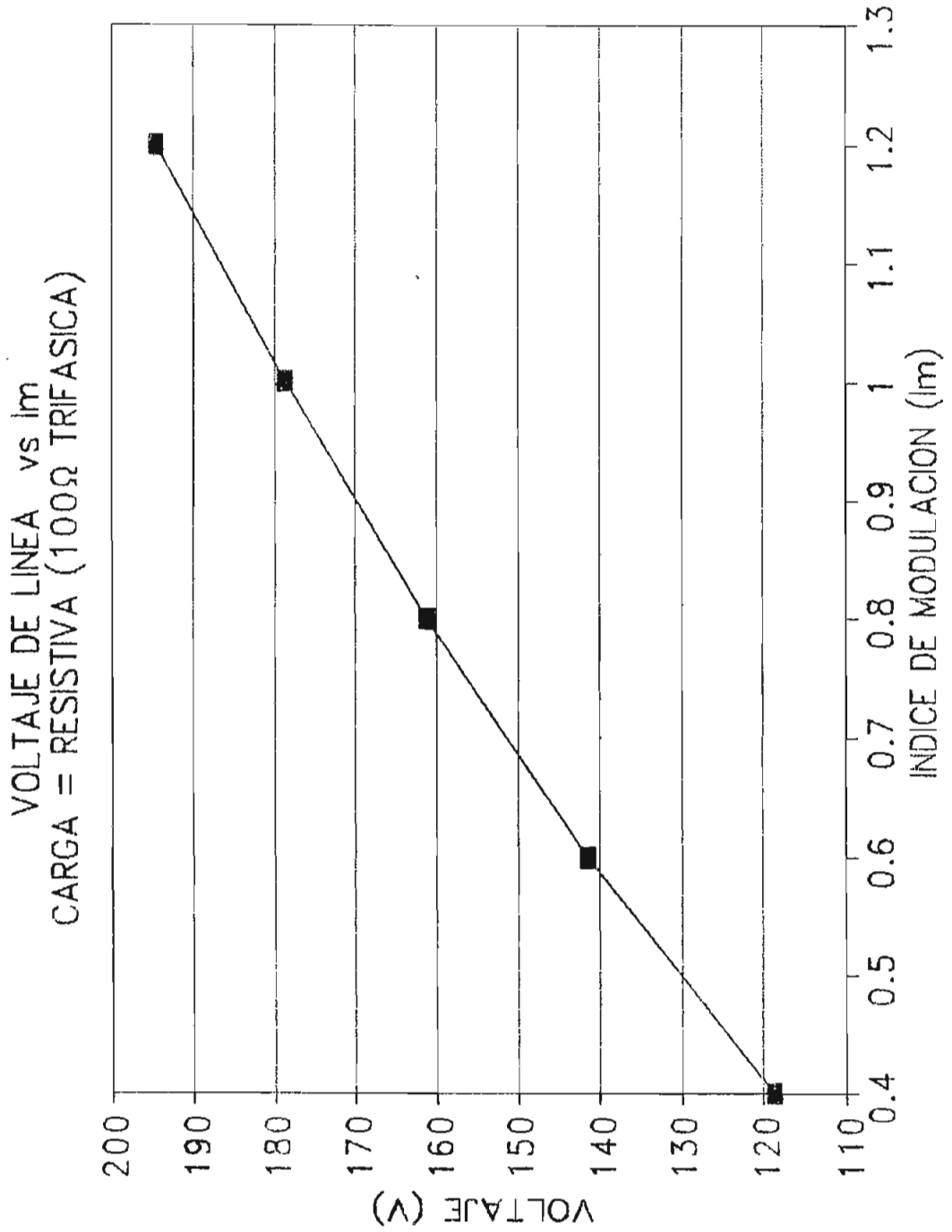


GRAFICO 5.2.22

CARGA EN DELTA

CAPITULO VI

CONCLUSIONES Y RECOMENDACIONES

6.1. CONCLUSIONES.

Luego de haber terminado este trabajo, se hace necesario anotar las siguientes conclusiones:

- El inversor diseñado y construido opera en forma satisfactoria y cumple con los requisitos planteados en un inicio, demostrando una aceptable funcionalidad para diferentes cargas en todos los rangos de frecuencia y voltaje contemplados.
- La generación digital de las señales de control resulta mucho más eficiente que su similar análoga, gracias a las enormes facilidades que presenta un microcontrolador.

principalmente en cuanto a exactitud y versatilidad se refiere, pues con un simple cambio en el código de entrada de datos se puede tener la modulación senoidal PWM de dos niveles o de tres niveles según se necesite, e incluso se tiene la posibilidad de escoger el tipo de la carga, la relación de frecuencias (N) y la frecuencia modulante con tan solo presionar la tecla correspondiente.

- El método para generar las señales de PWM senoidal tanto de dos como de tres niveles se basa en la utilización de tablas. Su principal ventaja radica en la menor cantidad de instrucciones usadas comparada con otros métodos, por ejemplo el que emplea operaciones en línea para obtener dinámicamente las respectivas señales de control. Pero tiene la limitación en la cantidad de memoria que requiere para colocar todas las tablas correspondientes a cada una de las frecuencias e índices de modulación que se necesiten.

- En cuanto a los rangos de frecuencia de operación del inversor, existe una limitación dada por la velocidad de procesamiento del microcontrolador que depende del cristal usado. Empleando un cristal de 12 MHz, para el caso de la técnica de PWM de dos niveles se tiene que la frecuencia modulante varía de 10-80 Hz, mientras que la portadora va desde 60-960 Hz. En cambio en la modulación PWM de tres niveles se puede generar entre 10-120 Hz en frecuencia modulante, teniendo un rango más amplio en frecuencia portadora que va desde 120-2400Hz.

- Los circuitos de protección de los transistores de potencia fueron diseñados siguiendo las indicaciones dadas en la referencia 1, obteniéndose resultados satisfactorios para todas las redes Snubber, lo cual se manifiesta en las formas de onda a la salida del inversor. En la misma referencia se manifiesta que en los convertidores DC-AC tipo puente con modulación PWM no se debe usar Transistores Darlington Monolíticos, que tengan incorporada una resistencia entre base y emisor por la posibilidad de que se produzca operación en la región activa inversa durante los intervalos de conmutación, con el riesgo de Segunda Avalancha durante el apagado. Sin embargo, en el presente trabajo se han utilizado los Darlington Monolíticos MJ10016 debido a las características ventajosas que ofrece, comprobándose que opera dentro de su zona segura, gracias a la polarización inversa que se aplica a la juntura B-E durante todo el intervalo de apagado (referencia 6).

- El módulo de potencia que se ha construido, corresponde a un convertidor AC-AC con enlace de continua, el mismo que puede ser útil para experimentar con otros tipos de técnicas de control para inversores, tanto monofásicos como trifásicos, dentro del límite de potencia del aparato.

- Las pruebas realizadas en esta tesis demuestran que las señales obtenidas son bastante precisas, pues existen errores mínimos en las frecuencias de operación del inversor; además el defasaje de 120° en todos los casos es el correcto y el tiempo de "blanking" de 47 μ s resulta muy adecuado e

indispensable cuando se trata de la técnica PWM de dos niveles para que los dos transistores de potencia no puedan conducir al mismo instante; por otra parte los voltajes y corrientes en la carga, especialmente en el motor, se asemejan mucho a una onda sinusoidal, por lo que el control digital efectuado resulta muy conveniente para el manejo de máquinas eléctricas.

- El "blanking time" podría generarse a partir de software, pero en este caso los requerimientos para llevar a cabo el programa podrían ser mayores, ya que se necesitaría un número más grande de instrucciones lo cual conlleva a una reducción en la precisión de las señales cuyo límite de frecuencia también se vería afectado.

- De los resultados experimentales obtenidos se comprueba las innumerables ventajas que tiene la modulación por ancho de pulso PWM, entre las cuales destaca la facilidad que presenta este método para el filtrado, debido a que la frecuencia de switcheo de los elementos de potencia siempre se elige que sea mucho mayor que la frecuencia fundamental requerida con lo cual el contenido espectral se constituye de componentes de orden más elevado, que ayudan a una mejor sintetización de la onda sinusoidal deseada. Adicionalmente con esta técnica es posible controlar el voltaje rms de salida modificando la amplitud de la señal modulante respecto a la portadora, es decir variando el índice de modulación.

- Comparando en base a diferentes parámetros las dos formas

de modulación senoidal PWM descritas en esta Tesis, podemos afirmar que la técnica de dos niveles resulta más simple de implementar, en base a tablas más sencillas ya que únicamente se requiere de tres señales de control. Además no sólo es aplicable a un inversor tipo puente sino que también se lo puede utilizar en las restantes configuraciones de inversores: en el convertor DC-AC con tap central en la fuente y en el push-pull (inversor con tap central en la carga), sin importar si usamos carga resistiva o inductiva, mientras que la otra técnica sólo se usa para carga resistiva, salvo en el tipo puente donde se puede emplear también carga inductiva a pesar de que el control sea PWM de tres niveles. En este último método, las señales de control son más precisas y pueden extenderse a un rango de frecuencias mayor que en el caso anterior, resaltando el hecho de que no se requiere de ningún "blanking time", gracias a que la naturaleza de la técnica determina que mientras un transistor se halla operando el correspondiente de la misma rama se encuentra completamente desactivado.

- En general las dos técnicas PWM empleadas, tanto la de dos como la de tres niveles, presentan resultados muy similares en cuanto a la linealidad del voltaje y corriente respecto al índice de modulación. Pero considerando una misma capacidad de memoria, se puede tener un mayor rango de índices de modulación en el método de dos niveles, ya que se usan relaciones de frecuencia (N) más bajas que facilitan el generar tablas que involucren más índices de modulación. En cambio se podrá conseguir un rango más elevado en frecuencias

modulantes utilizando la técnica de tres niveles, por cuanto el programa empleado para barrer las tablas aprovecha la característica presentada por las relaciones de trabajo para tres niveles, las mismas que resultan menos seguidas que aquellas que se dan en dos niveles. Por otra parte, ambas formas de generación son bastante precisas en lo que se refiere a la variación de la velocidad del motor, que también es lineal conforme a los cambios de frecuencia. Todo esto nos lleva a concluir la validez de los dos métodos utilizados.

- La confiabilidad del sistema es otro aspecto digno de destacarse por la seguridad que ofrecen las varias protecciones colocadas en el aparato tanto en la parte de potencia (con la red de Snubber de encendido, de apagado y de sobrevoltaje) como de control (con el aislamiento de posibles fallas mediante optoacopladores), a parte de la detección de sobrecorriente en cada Darlington por parte del microcontrolador y de la prevención de cortocircuitos con fusibles y breakers en las líneas principales de alimentación del circuito.

- En términos generales, el inversor trifásico controlado por modulación PWM senoidal de dos y tres niveles que se ha analizado en el presente trabajo presenta grandes virtudes, lo que conduce a afirmar que su campo de aplicación será cada vez mayor, en especial en el control de velocidades de motores eléctricos y en fuentes ininterrumpidas de energía.

6.2. RECOMENDACIONES.

De la experiencia adquirida recomendamos ciertas cosas importantes que se deben tomar en cuenta para futuros trabajos de este tipo y que son:

- Tratar de no enviar las señales digitales de la modulación senoidal PWM generadas por el programa que ejecuta el microcontrolador mediante el sistema de retenedores o "latches" de salida, sino que se los debería mandar directamente a través de los pórticos que dispone el μC , con el fin de evitar errores lamentables que podrían producirse tanto en el encendido del equipo como cuando se presiona el reset por un cierto tiempo, ya que en estos casos no sabríamos a ciencia cierta cuál es el valor inicial que está saliendo de la tarjeta de control hacia los "drivers", pues los retenedores almacenan siempre el último estado en que estuvieron trabajando y en ocasiones puede coincidir que se dé la misma orden de encendido a los dos transistores de potencia pertenecientes a una de las ramas del puente trifásico, ocasionando un cortocircuito. En cambio, si utilizamos los pórticos del microcontrolador estamos seguros que en un inicio éstos siempre están en alto y de acuerdo a ello debemos manejar la primera información que impida cruces de conducción de fatales consecuencias.

- En el caso de utilizar una tarjeta que mande las señales digitales generadas usando los "latches" se recomienda el uso de relés, en especial cuando el equipo tenga una sola manera

de encender o apagar la parte de control y la de potencia, por ejemplo cuando se dispone de un único breaker que activa o no al mismo tiempo las dos partes. En esta situación, para el encendido se usa un relé que permita disponer de una secuencia lógica de activado: primero control y después potencia, mientras que para el apagado se dispone de otro relé que elimine la fuente DC que va a los "drivers", para así no correr riesgos de posibles cortocircuitos en el aparato tanto al inicio como al final de la operación. (Esto se ha hecho en este trabajo).

- Con el propósito de que el inversor trifásico pueda trabajar hasta un límite de frecuencia modulante más elevado, se aconseja emplear una tarjeta de control que sea capaz de direccionar una mayor cantidad de memoria o usar un microcontrolador que posea una memoria EPROM más grande. Por otro lado también cuenta mucho la velocidad de procesamiento de la información para llegar a frecuencias y a relaciones de frecuencias más altas, por lo que sería muy importante si se consiguen versiones del $\mu C8751$ que puedan operar con una velocidad de reloj superior a 12 MHz.

- Se recomienda realizar el análisis experimental de los armónicos para cada una de las frecuencias de trabajo con el fin de determinar su influencia en las formas de onda y en los resultados prácticos, de tal manera de poder evaluar totalmente la eficiencia de la operación del inversor. Lamentablemente no se pudo hacer dicho análisis en el presente trabajo debido a la falta de disponibilidad de un analizador

de espectros.

- Al módulo de potencia se le puede añadir una etapa adicional, la misma que se ocuparía de sensar continuamente una o varias variables a la salida del inversor trifásico. De ese modo podríamos obtener un lazo cerrado de control, en el cual se aplicaría cualquiera de los sistemas y técnicas de control que puedan usar la capacidad de todo el equipo.

REFERENCIAS

- (1) MOHAN, N. / UNDELAND, T. / ROBBINS, W. "Power Electronics: Converts, Applications and Design", John Wiley & Sons, New York, 1989.
- (2) RASHID, Muhammad H. "Power Electronics: Circuits, Devices and Applications", Prentice Hall International, 1986. Páginas: 227-248.
- (3) KOSOW, Irving. "Máquinas Eléctricas y Transformadores", Prentice-Hall, New Jersey, 1974. Páginas: 362-363.
- (4) DEWAN, S. and STRAUGHEN, A. "Power Semi-conductor Circuits", Wiley, New York, 1975. Páginas: 166-184.
- (5) HO KIM, Yoone and EHSANI, Mehrdad. "An Algebraic Algorithm form Microcomputer-Based (Direct) Inverter Pulsewidth Modulation", IEEE Trans, Ind. Appl., volumen IA-23, Julio/Agosto 1982.
- (6) POWEREX SEMICONDUCTOR DATA BOOK, Powerex Inc., Pennsylvania, 1987. Páginas: 9-23.

BIBLIOGRAFIA

- RASHID, Muhammad H. "Power Electronics: Circuits, Devices and Applications", Prentice Hall International, 1986.

- MOHAN, N. / UNDELAND, T. / ROBBINS, W. "Power Electronics: Converts, Applications and Design", John Wiley & Sons, New York, 1989.

- POWEREX SEMICONDUCTOR DATA BOOK, Powerex Inc., Pennsylvania, 1987.

- BIPOLAR POWER TRANSISTOR AND THYRISTOR DATA, Motorola Inc., New York, 1984.

- DEWAN, S. and STRAUGHEN, A. "Power Semi-conductor Circuits", Wiley, New York, 1975.

- BIRD, B. and KING, K. An Introduction to Power Electronics, John Wiley & Sons, New York, 1984.

- LEONHARD, W. Control of Electrical Drives, Springer-Verlag, New York, 1985.

- LANDER, Cyril. Power Electronics, McGraw-Hill, Oxford, 1987.

- CEVALLOS, Carlos. Inversor Mc Murray con control de salida por modulación de ancho de pulso, E.P.N., Quito, 1981.

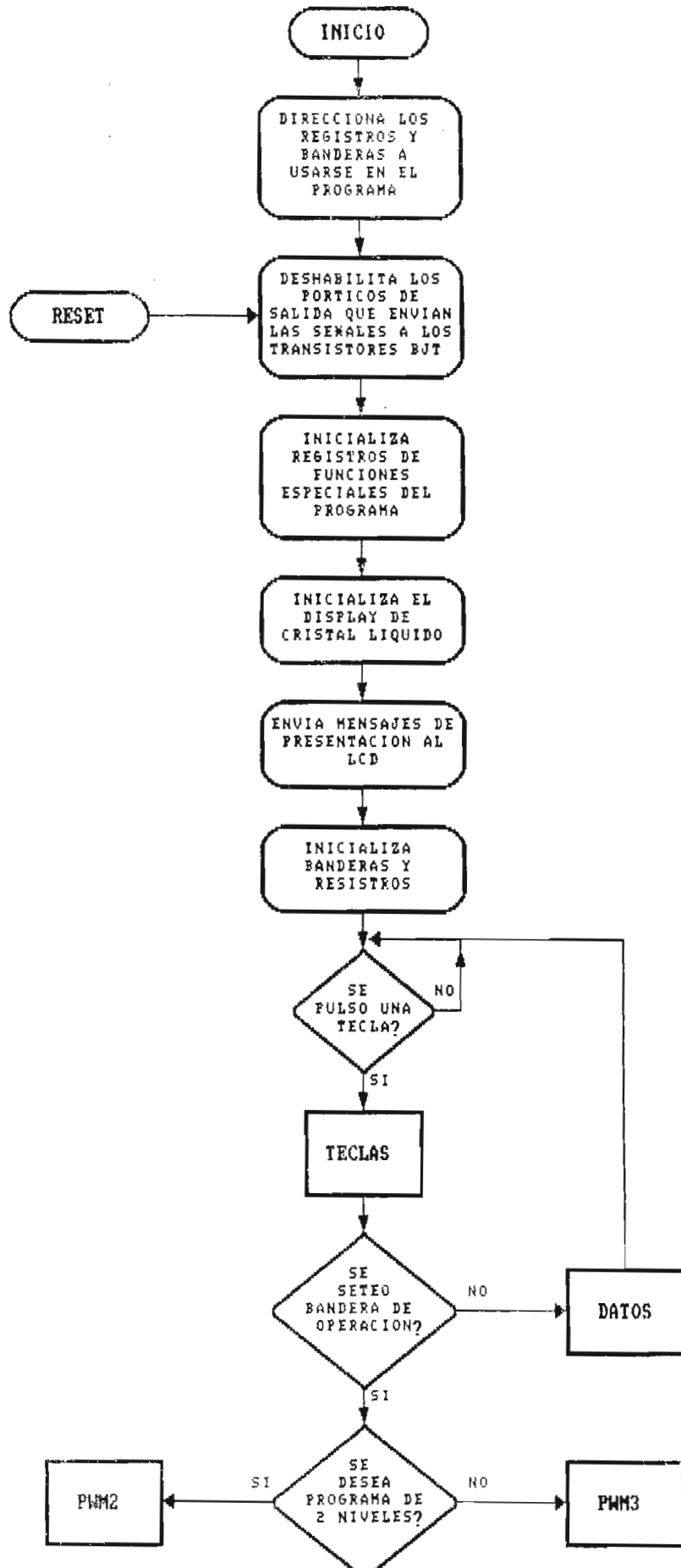
- HO KIM, Yoone and EHSANI, Mehrdad. "An Algebraic Algorithm form Microcomputer-Based (Direct) Inverter Pulsewidth Modulation", IEEE Trans. Ind. Appl., volumen IA-23, Julio/Agosto 1982.

- VARNOVITSKY, Marlen. "A Microcomputer-Based Control Signal Generator for a Three-Phase Switching Power Inverter", IEEE Trans. Ind. Appl., volumen IA-19, Marzo/Abril 1983.

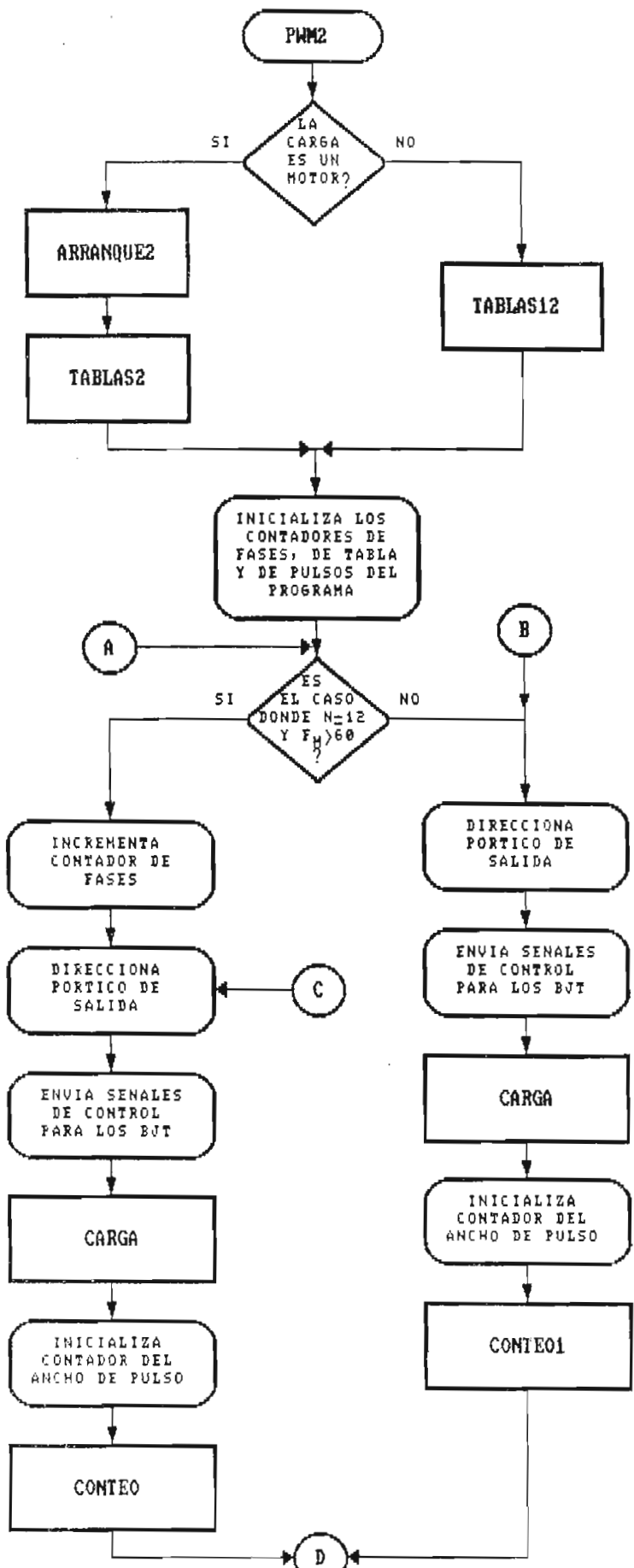
ANEXO 1

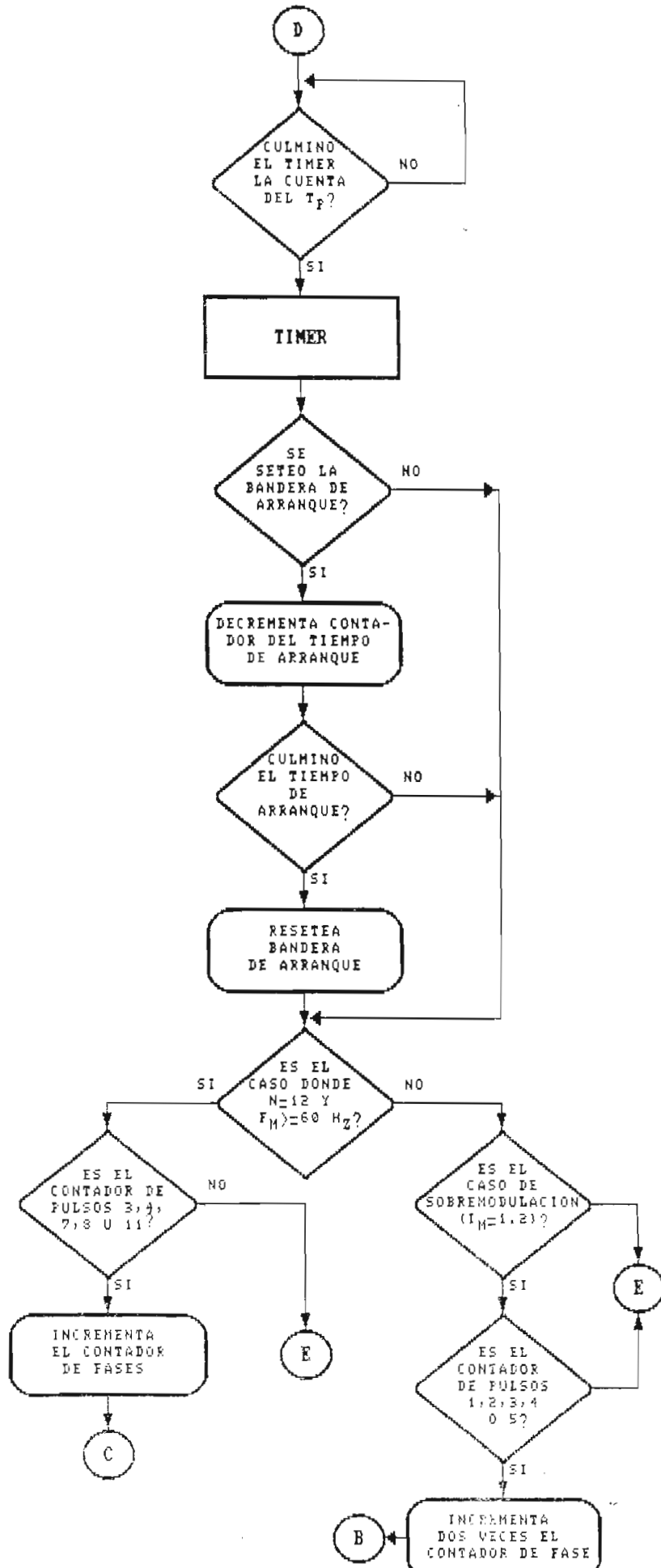
DIAGRAMAS DE FLUJO

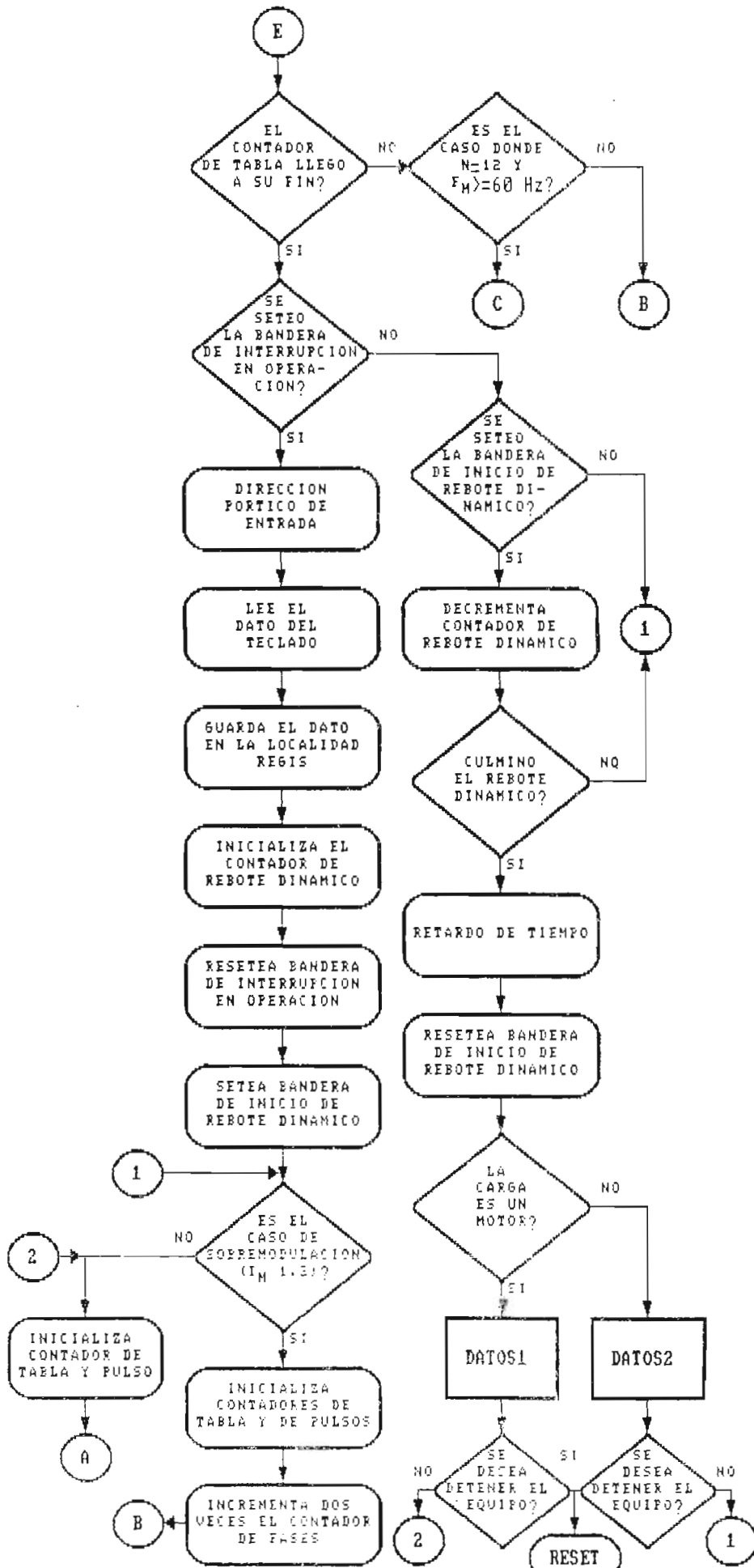
DIAGRAMA DE FLUJO DEL PROGRAMA PRINCIPAL PARA EL CONTROL PWM



PROGRAMA PRINCIPAL PARA EL CONTROL
PWM DE DOS NIVELES : PWM2

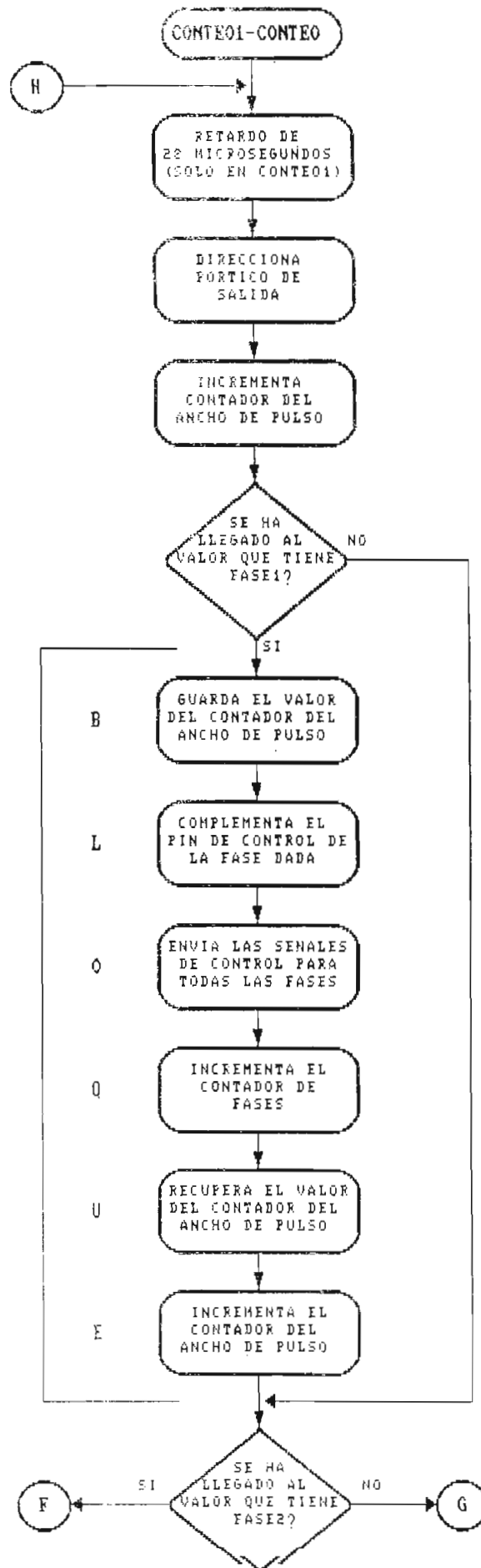


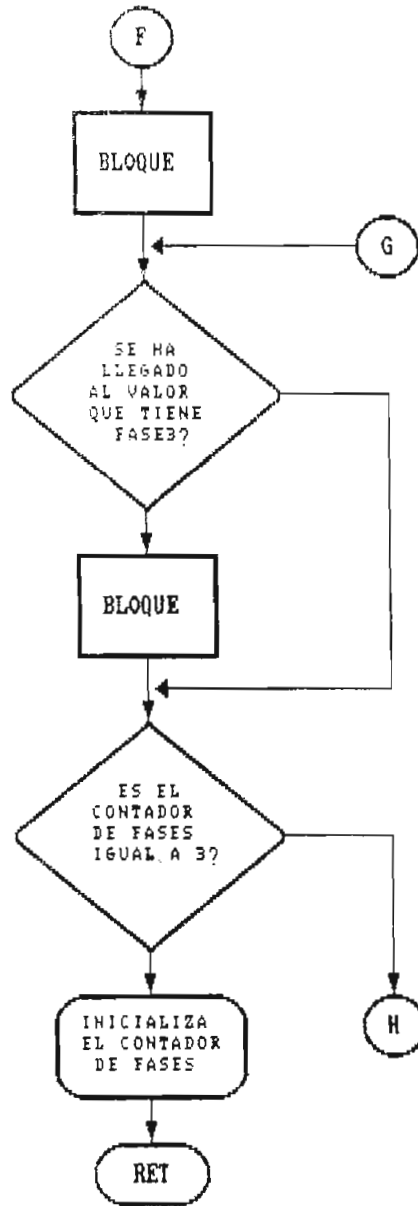




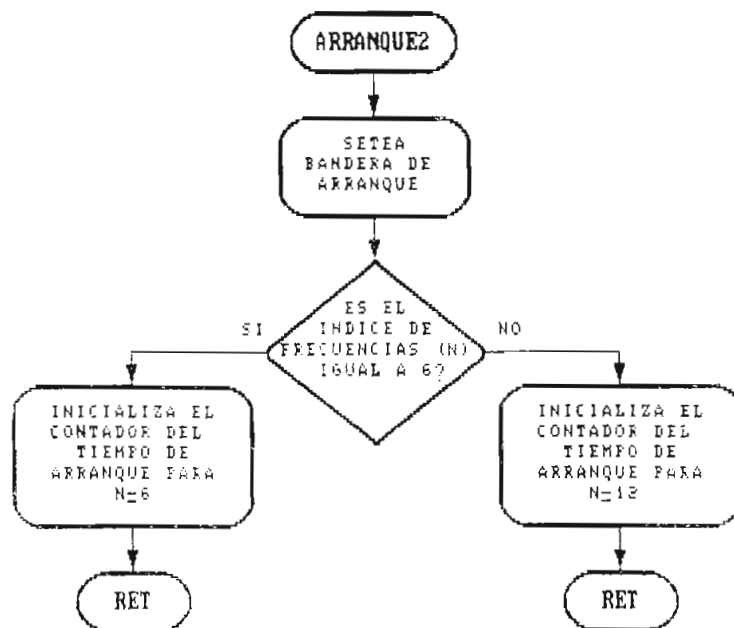
- Anexo 1. 5 -

SUBROUTINAS DE CONTEO DEL ANCHO DE PULSO (CONTEO1 Y CONTEO)

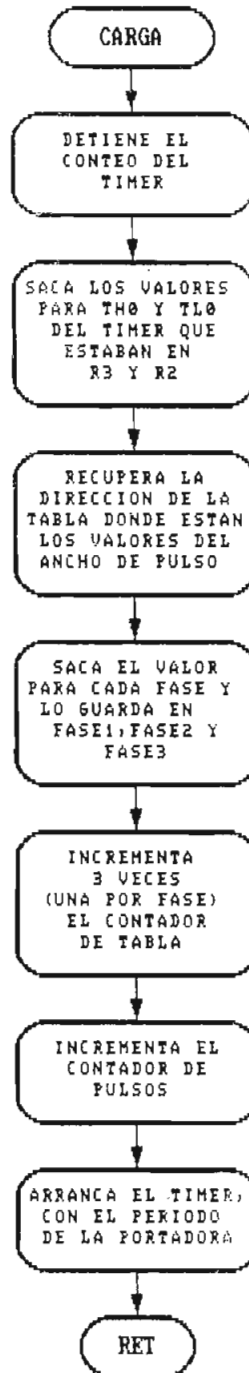




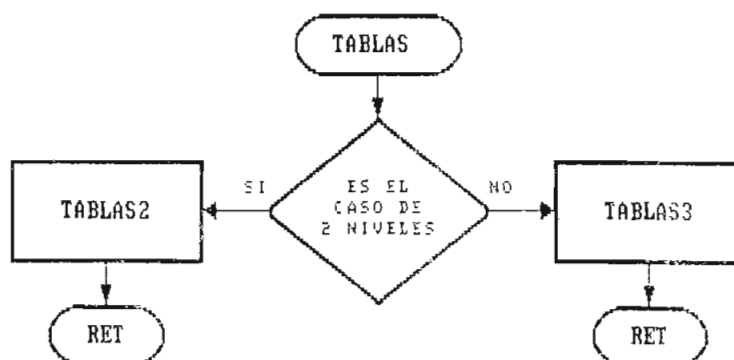
SUBROUTINA PARA CARGAR EL TIEMPO DE ARRANQUE : ARRANQUE2



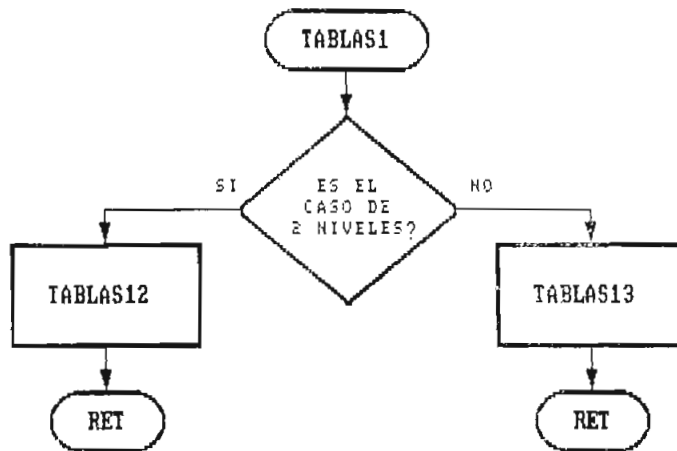
SUBROUTINA DE CARGA DE VALORES: CARGA



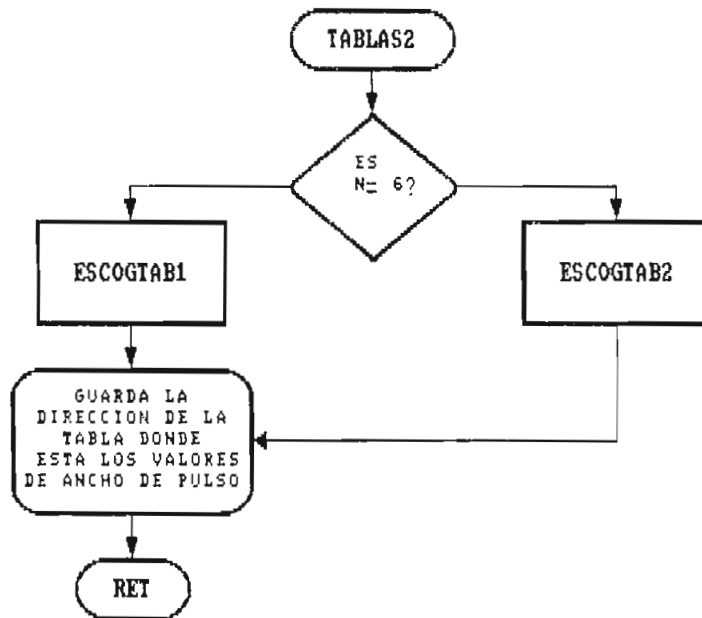
SUBROUTINA DE SALTO A LA TABLA CORRESPONDIENTE PARA MOTOR : TABLAS



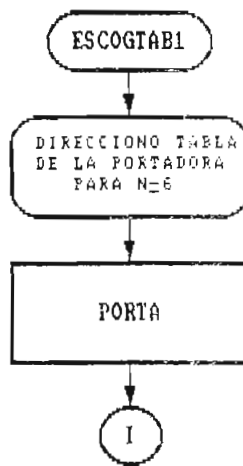
SUBROUTINA DE SALTO A LA TABLA
CORRESPONDIENTE PARA R-L : TABLAS1

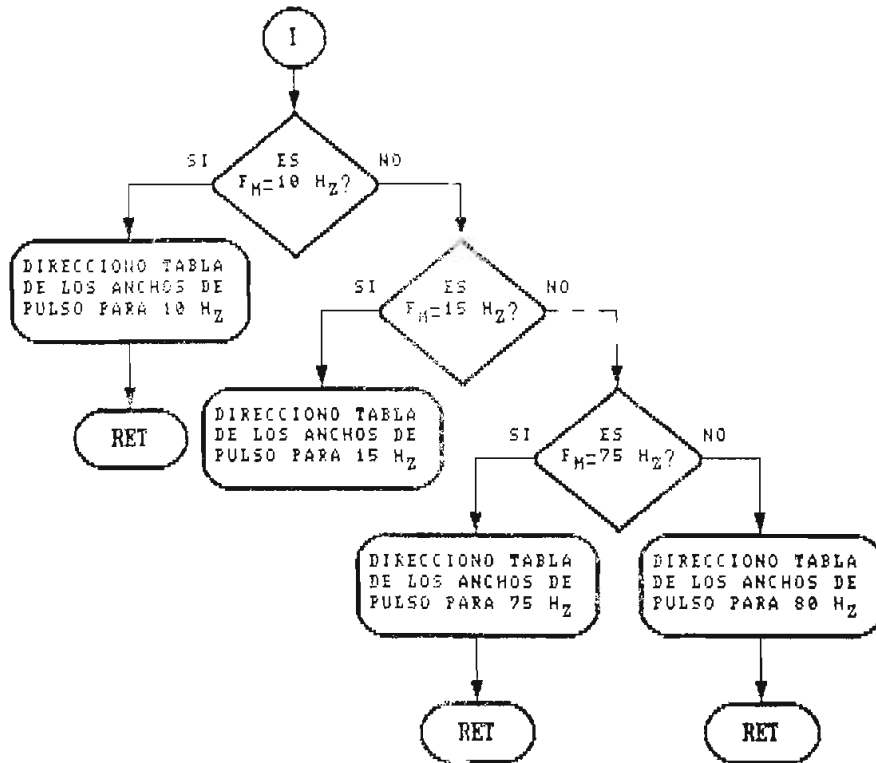


SUBROUTINA DE TABLAS PARA
EL MOTOR : TABLAS2

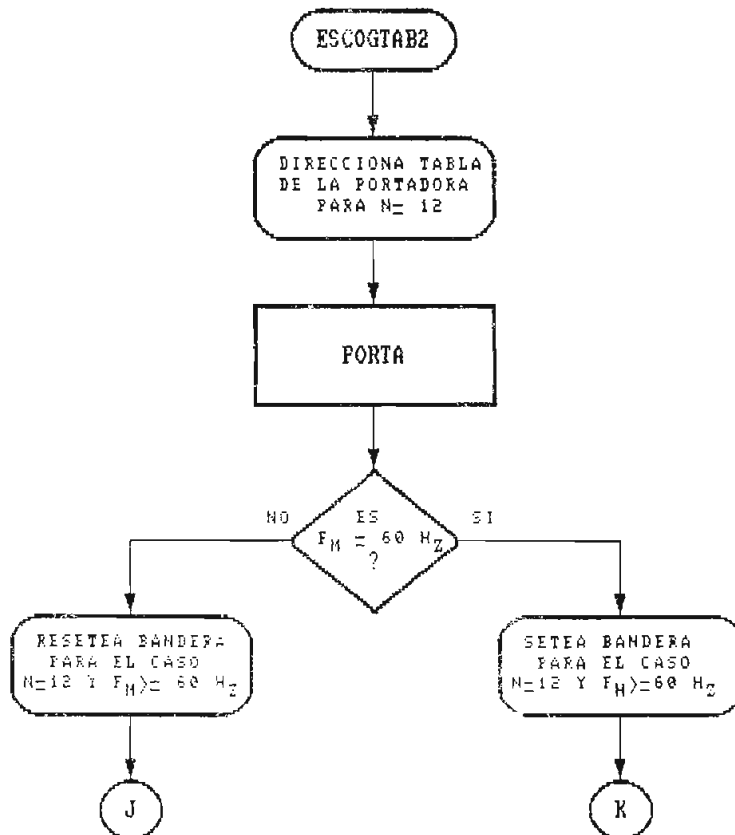


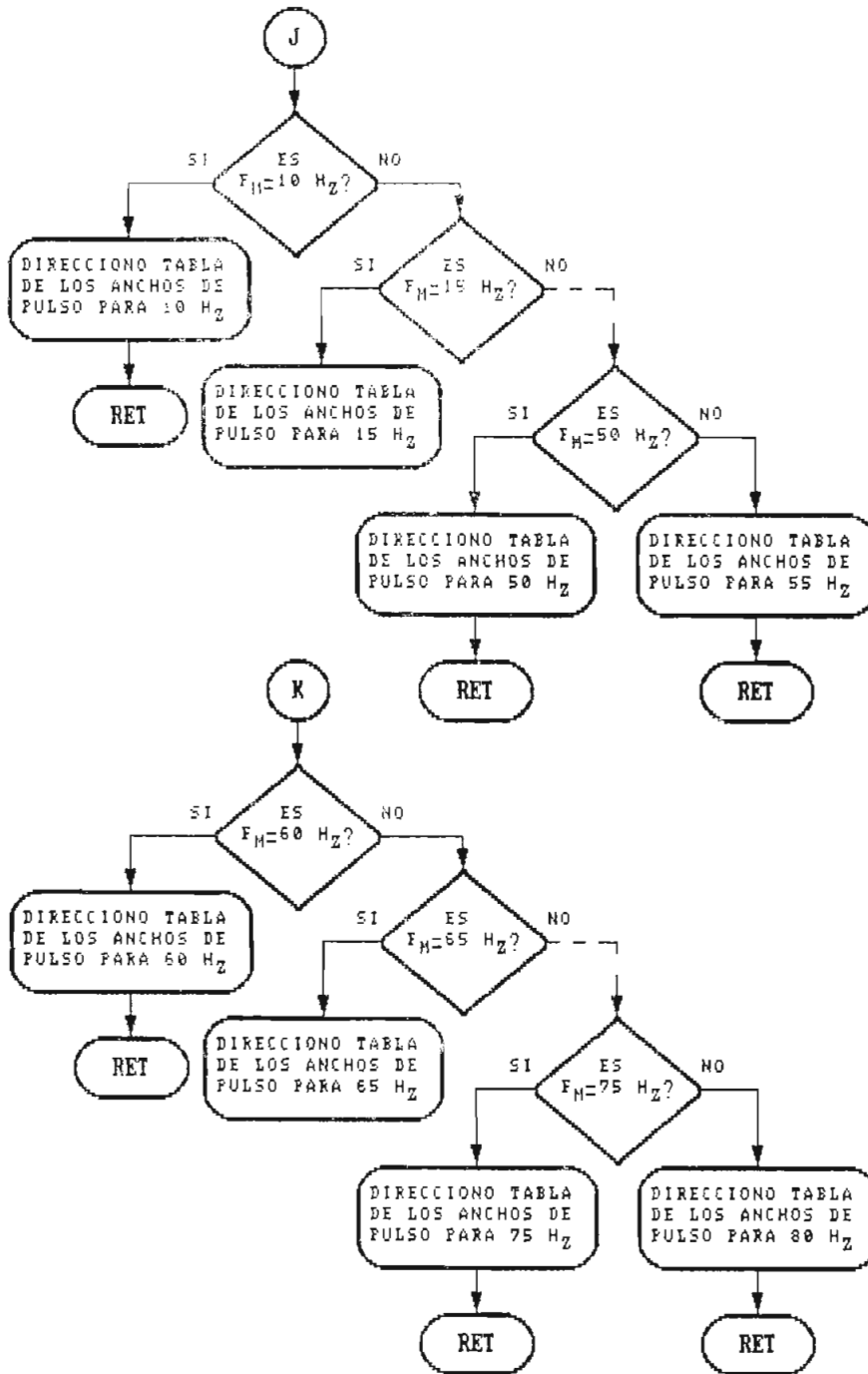
SUBROUTINA PARA ESCOGER TABLAS EN EL
CASO DE MOTOR CON N=6 : ESCOGTAB1





SUBROUTINA DE ESCOGER TABLAS PARA EL CASO DE MOTOR CON N=12 : ESCOGTAB2





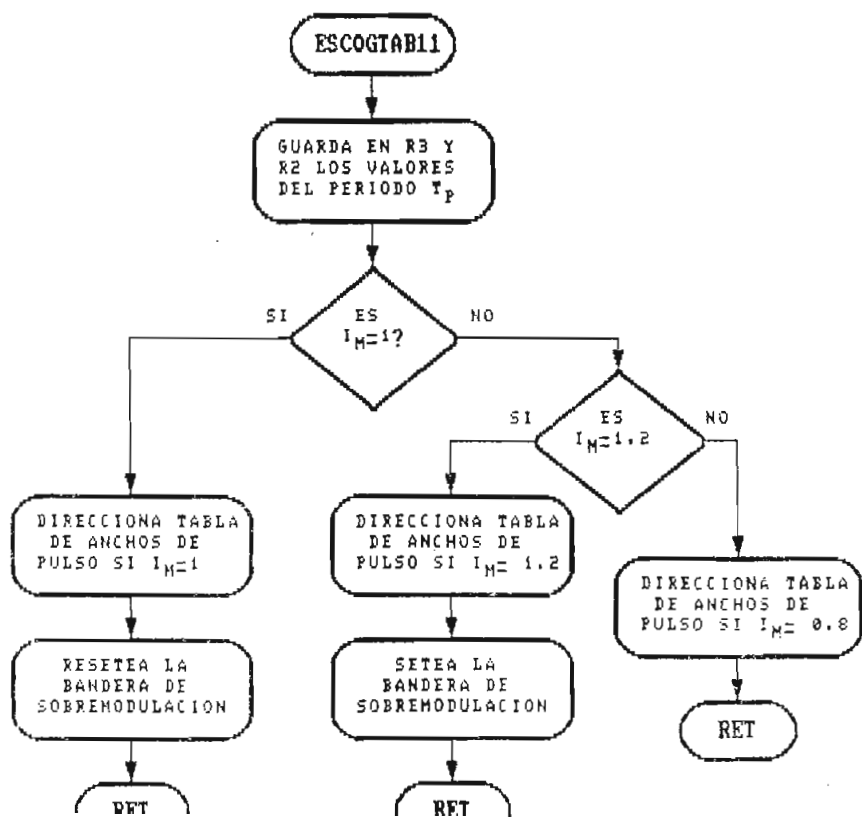
SUBROUTINA DE TABLAS PARA R-L: TABLAS12



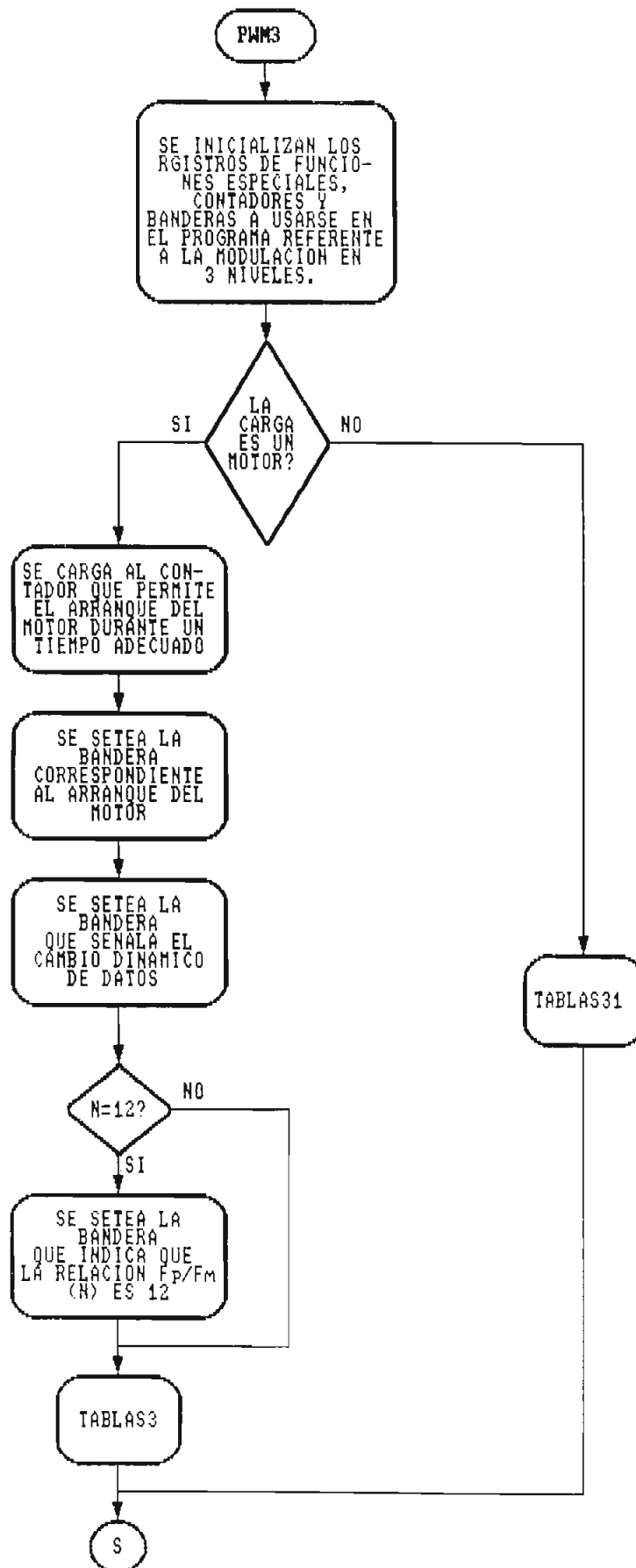
**SUBROUTINA PARA ESCOGER EL PERIODO
DE LA PORTADORA : PORTA**



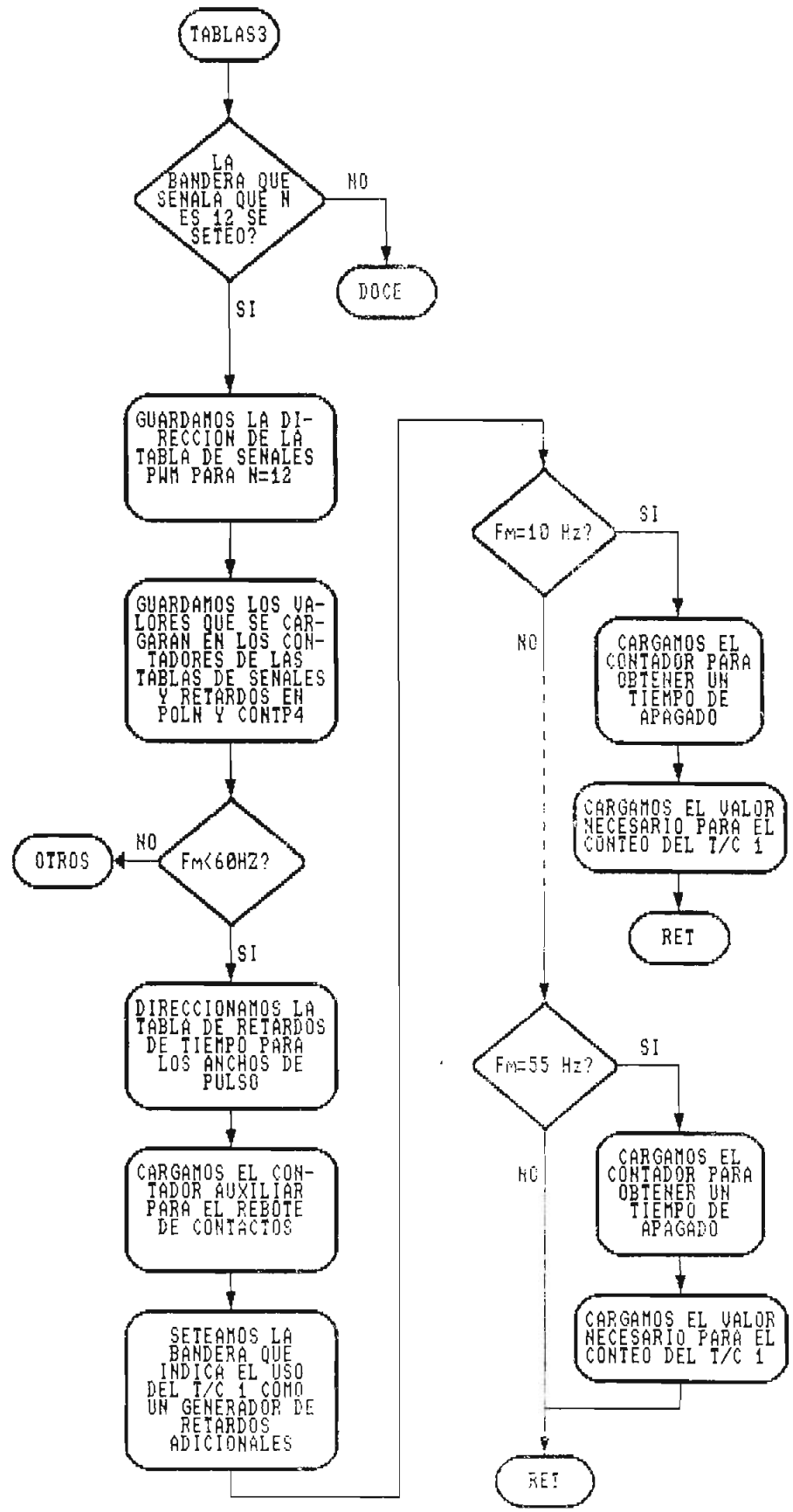
**SUBROUTINA PARA ESCOGER TABLAS PARA
EL CASO DE CARGA R-L : ESCOGTAB11**

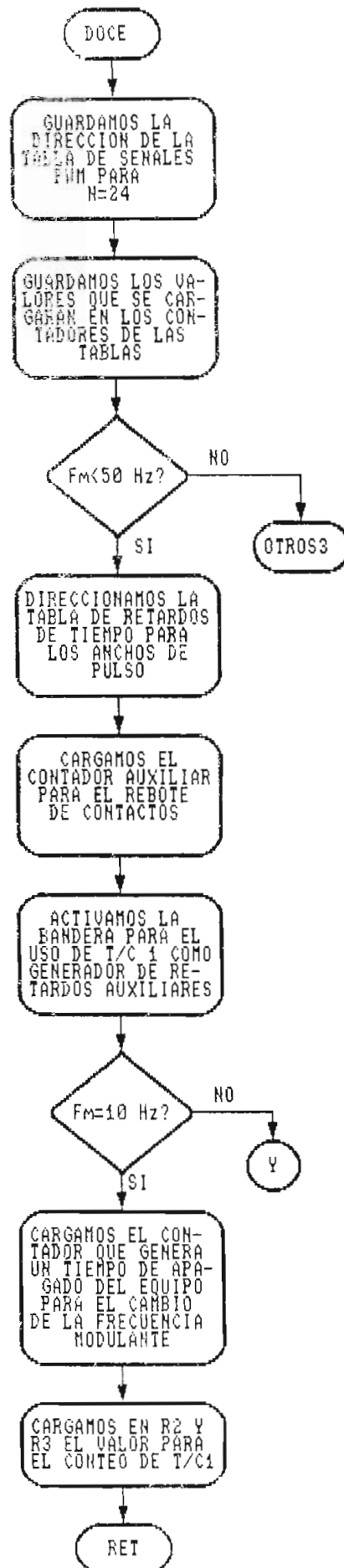
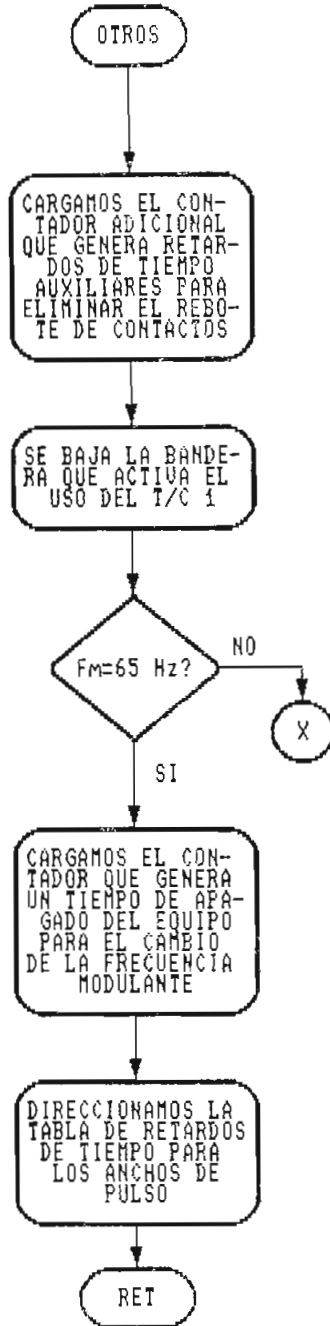


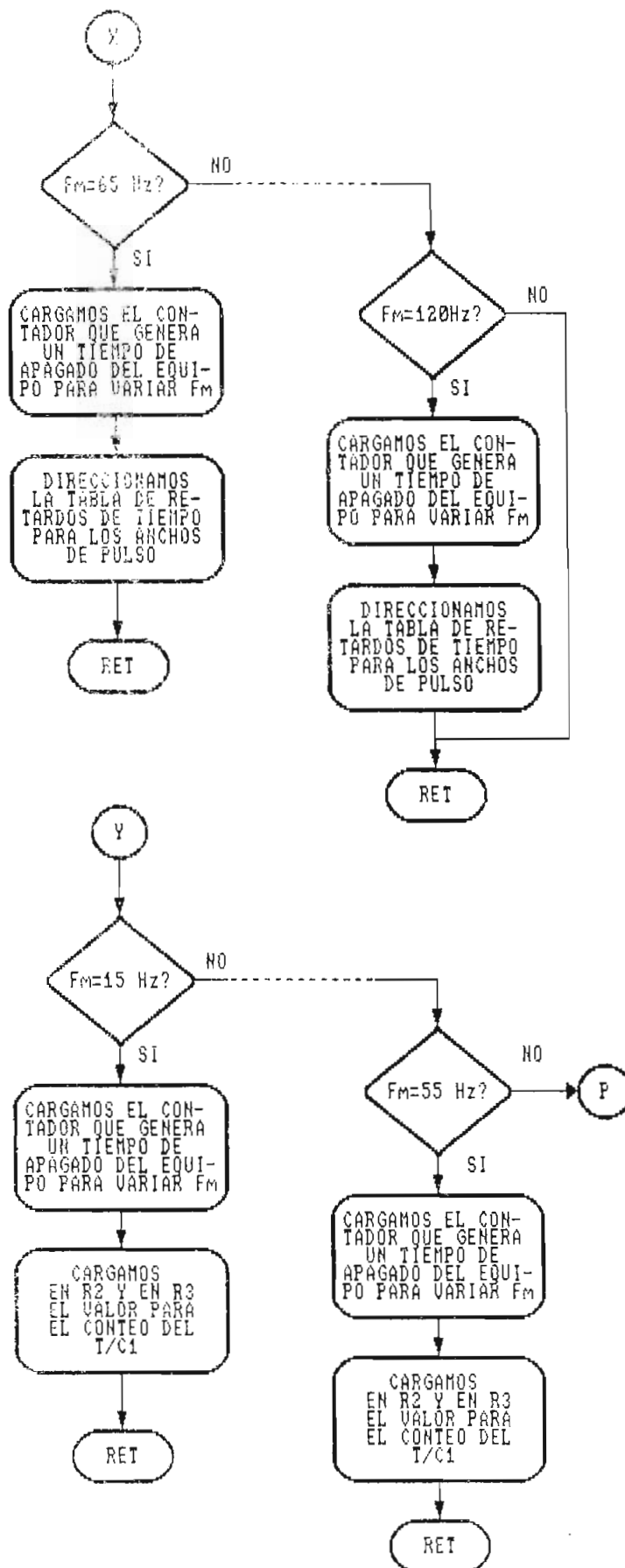
PROGRAMA PARA LA MODULACION
SENOIDAL DE TRES NIVELES: PWM3

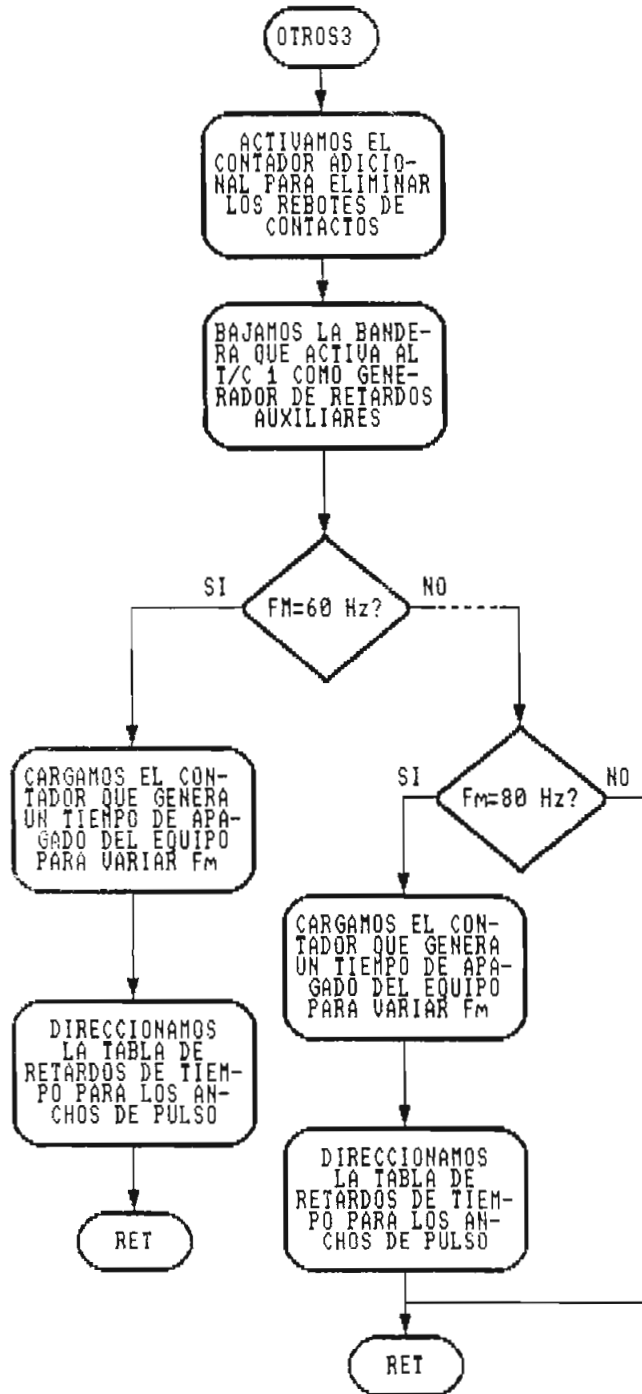


**SUBROUTINA PWM3 PARA EL INGRESO DE DATOS CUANDO LA CARGA ES UN MOTOR:
TABLAS3**

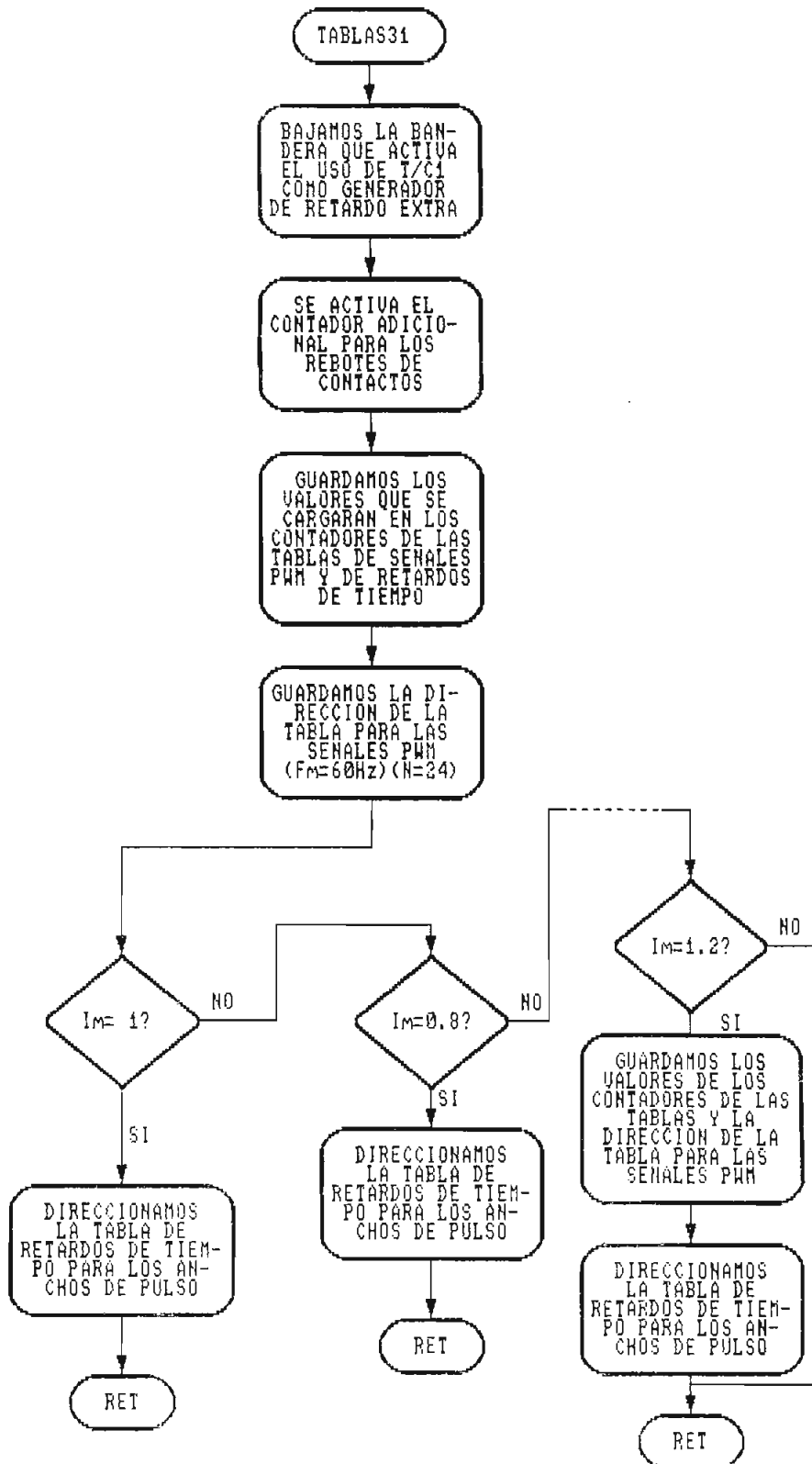


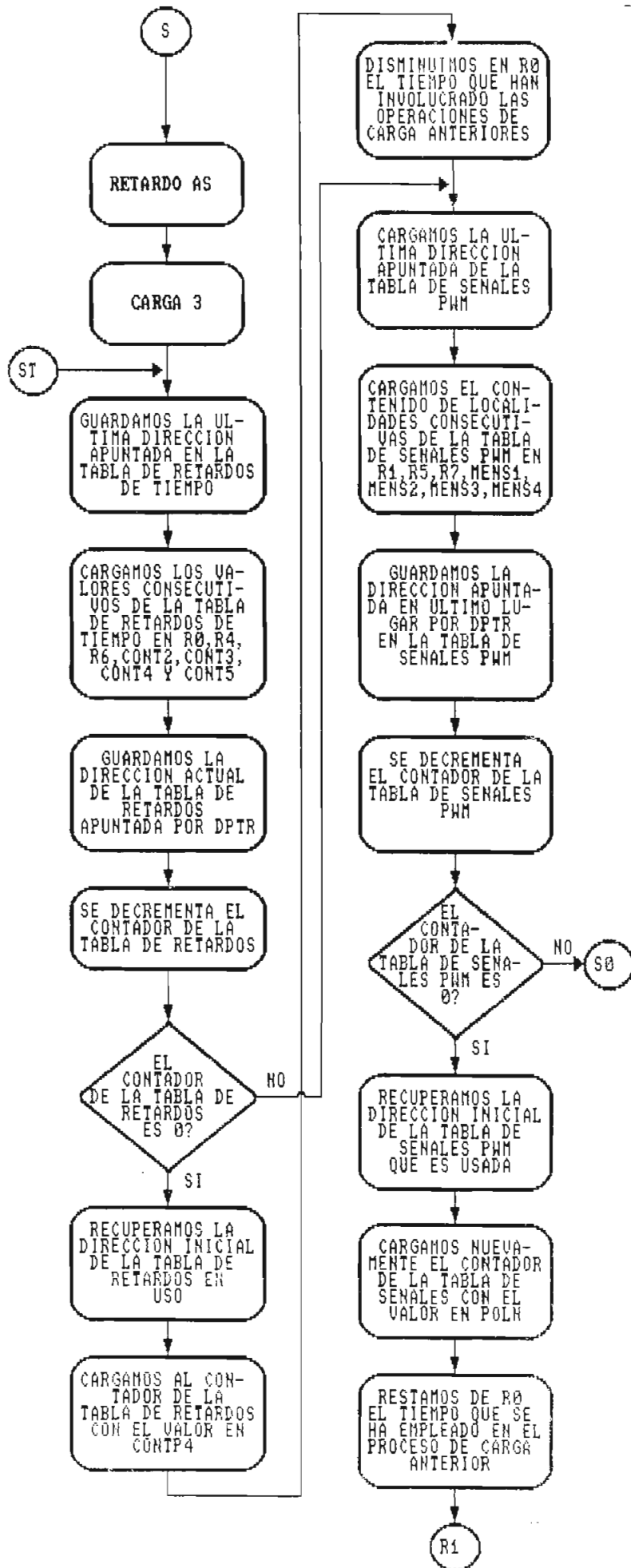






SUBROUTINA DE PWM3 PARA EL INGRESO
DE DATOS SI LA CARGA ES R-L:
TABLAS31

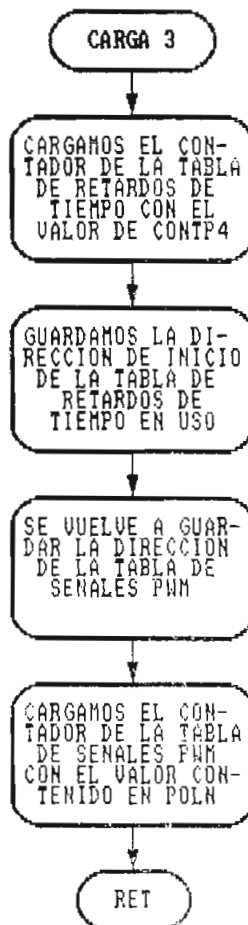


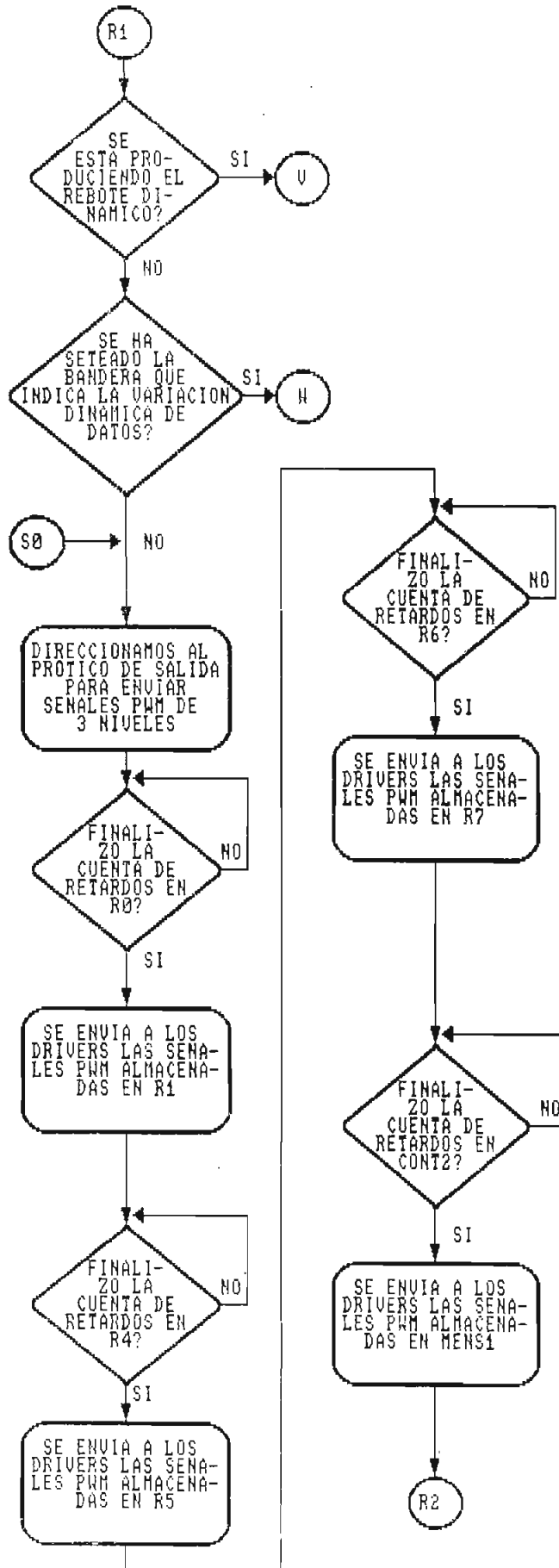


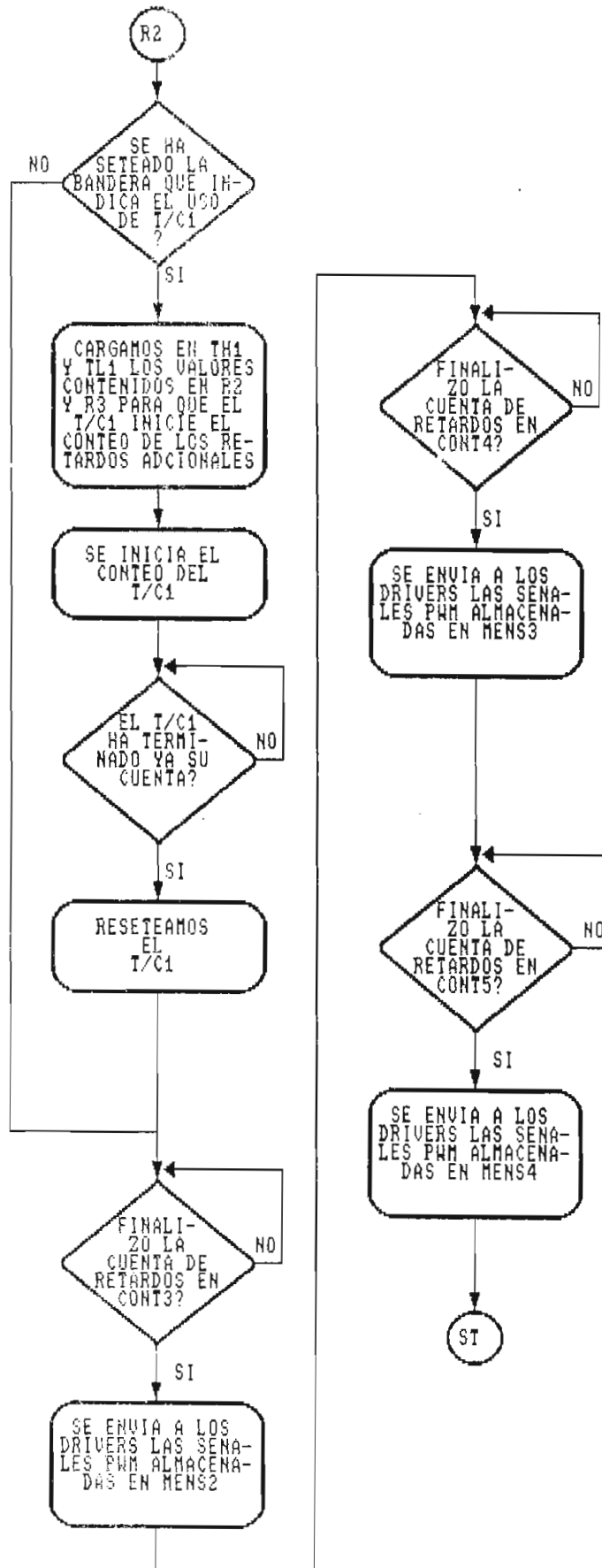
**SUBROUTINA PARA GENERAR UN TIEMPO
DE DESACTIVADO DE LOS BJTs AL
VARIAR Fm O Im : RETARDO A3**

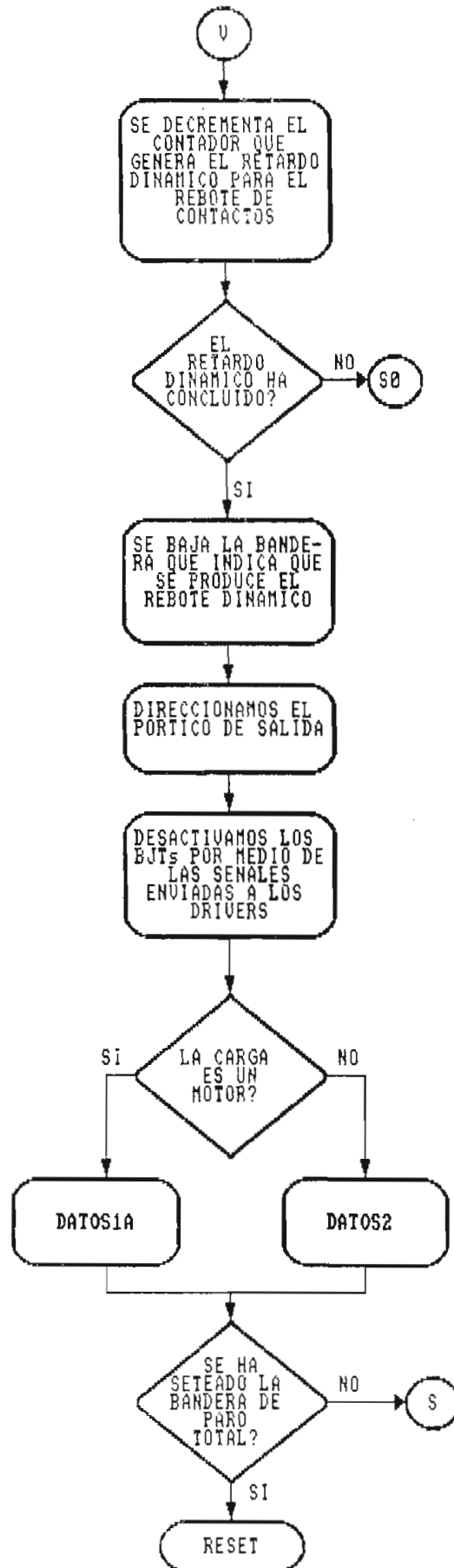


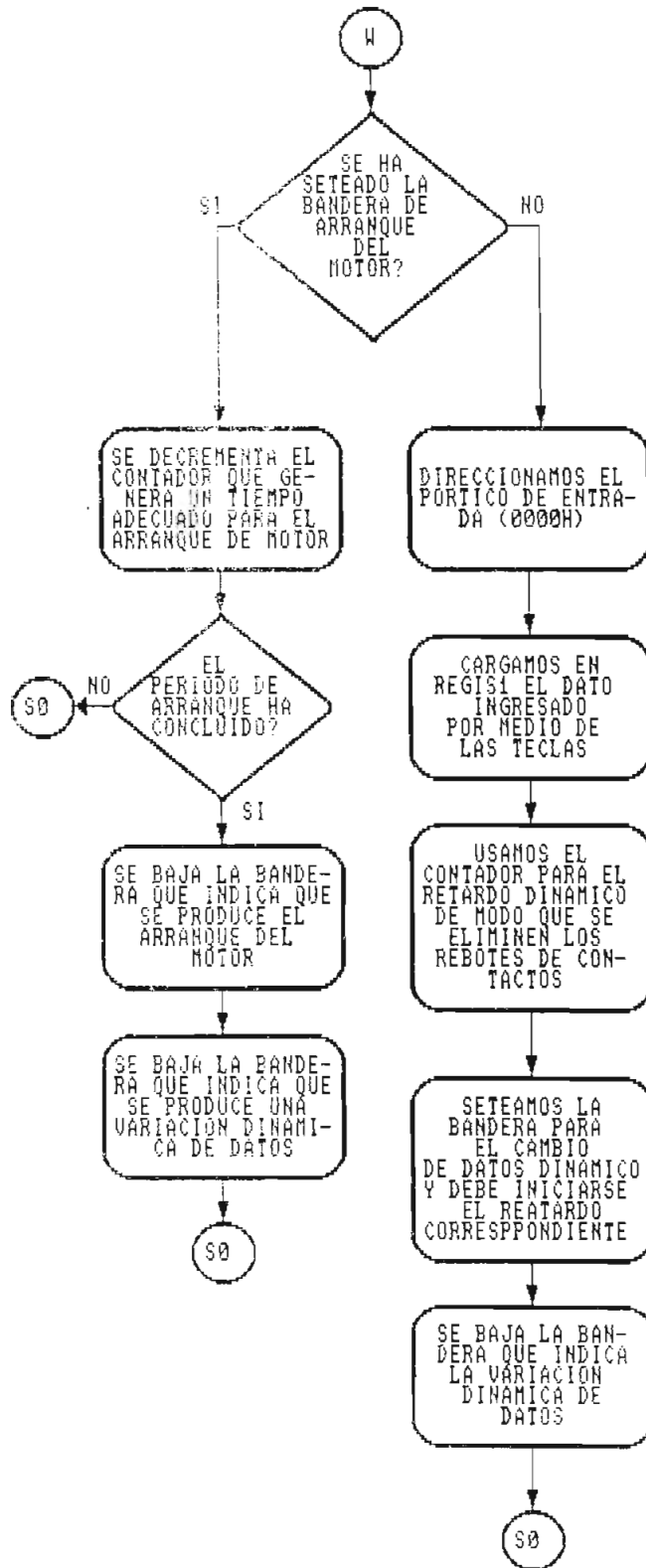
**SUBROUTINA PARA INICIALIZAR
LOS CONTADORES Y PUNTEROS
DE TABLAS EN PWM3: CARGA 3**





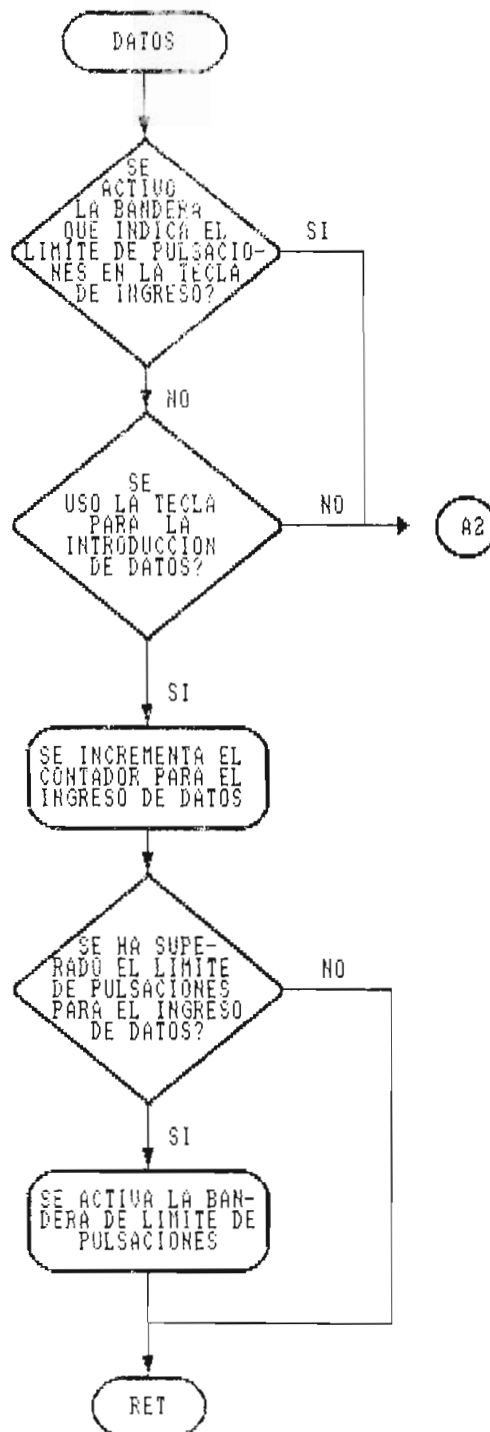


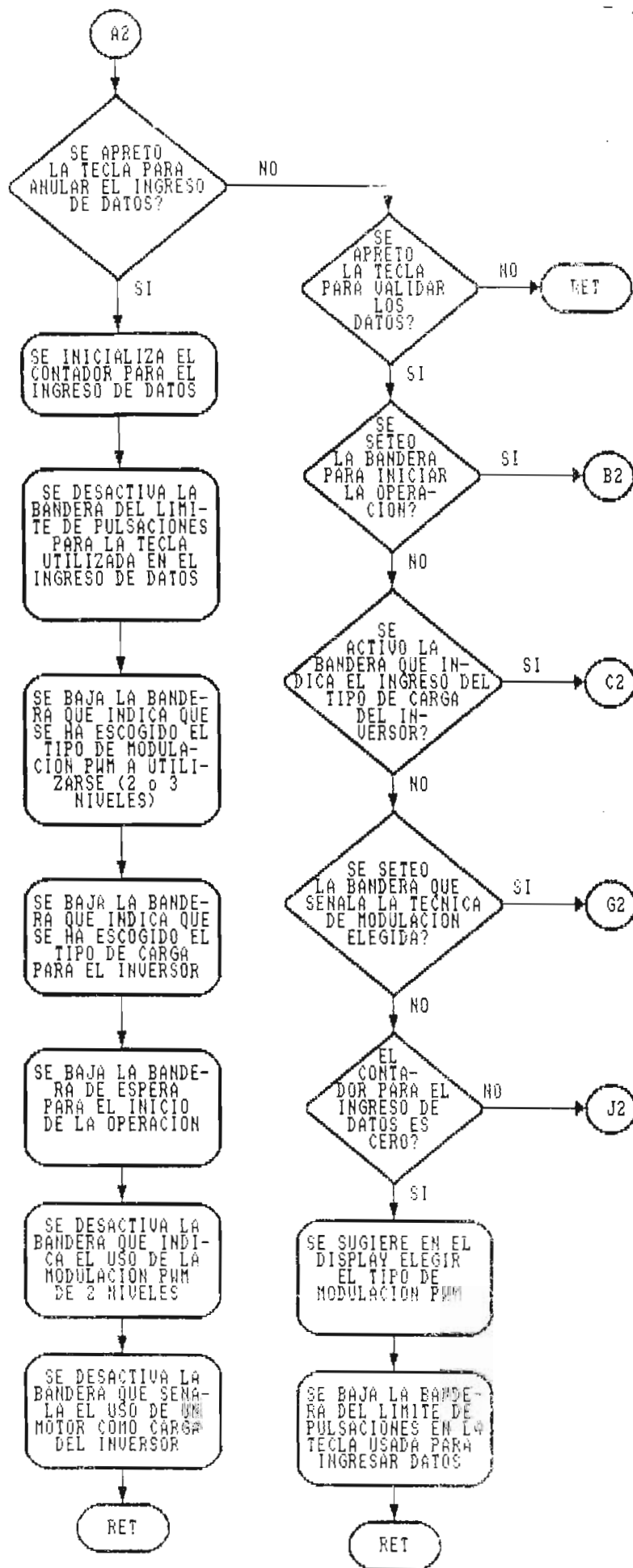


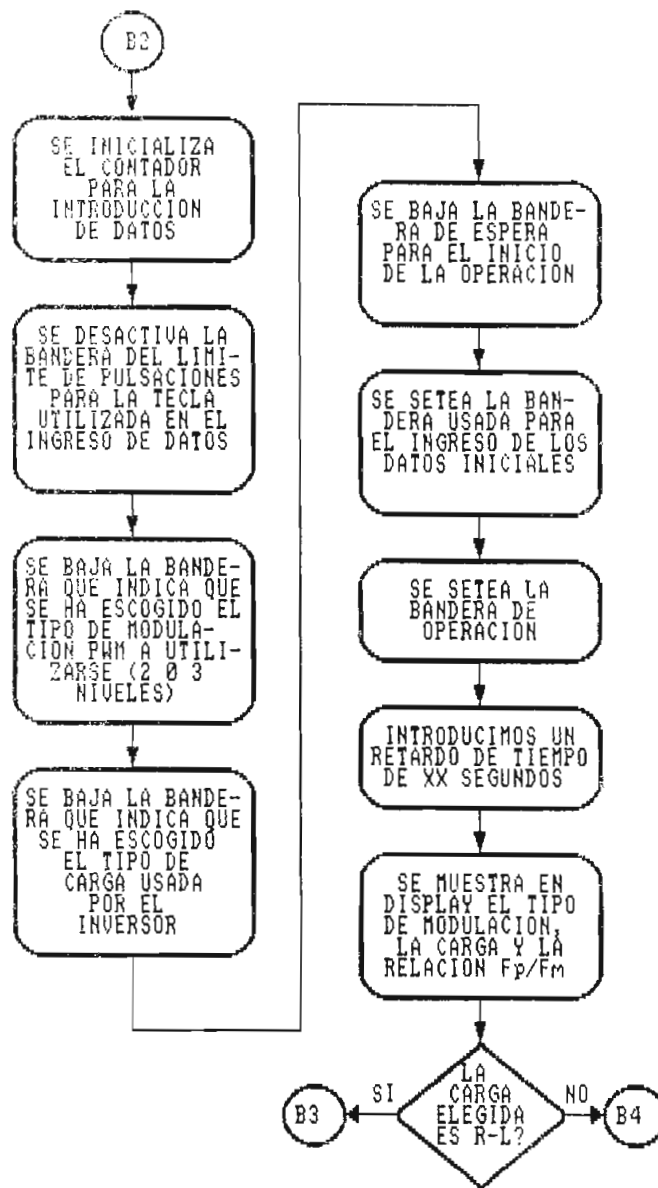


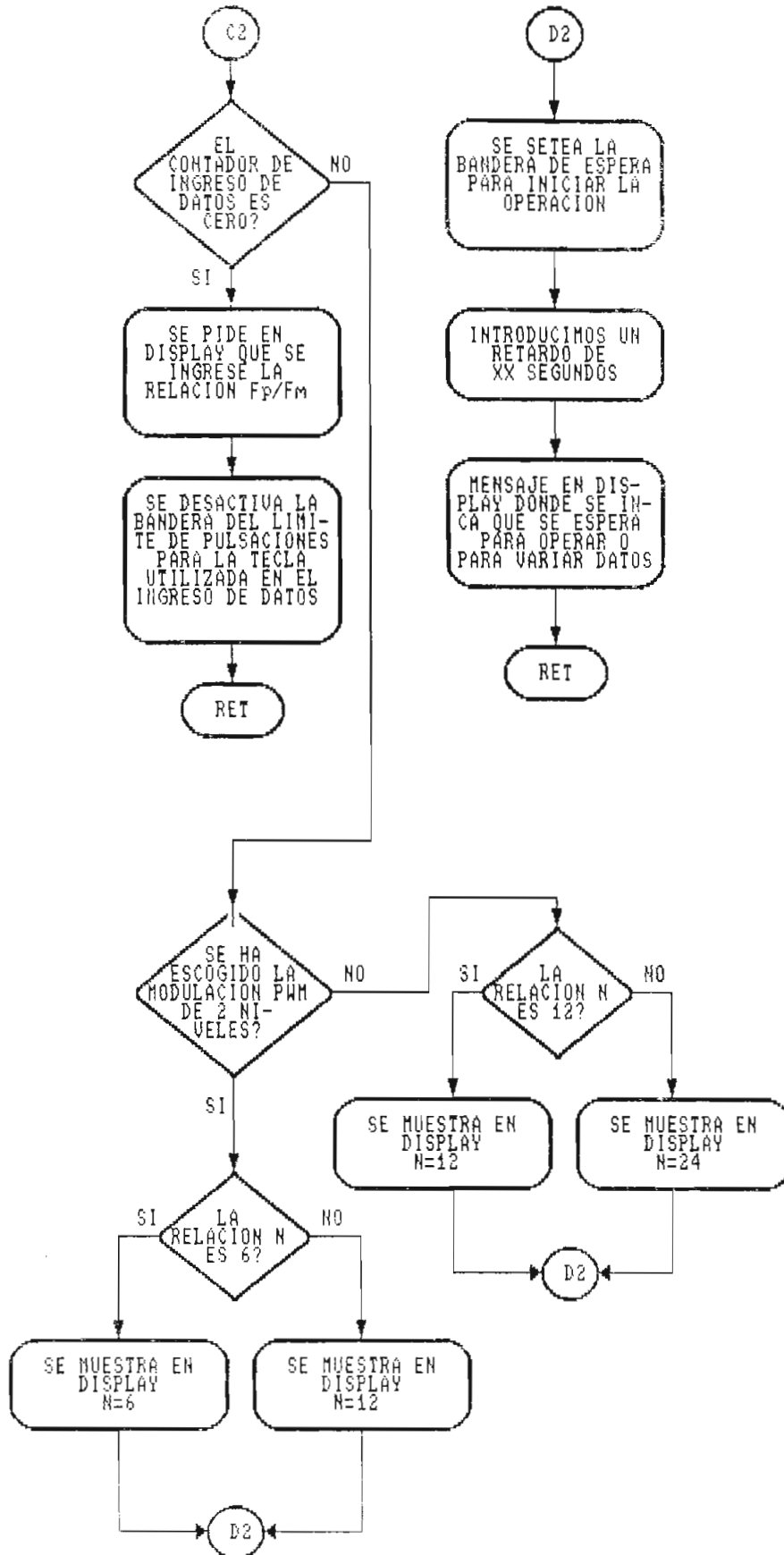
SUBROUTINA PARA EL INGRESO

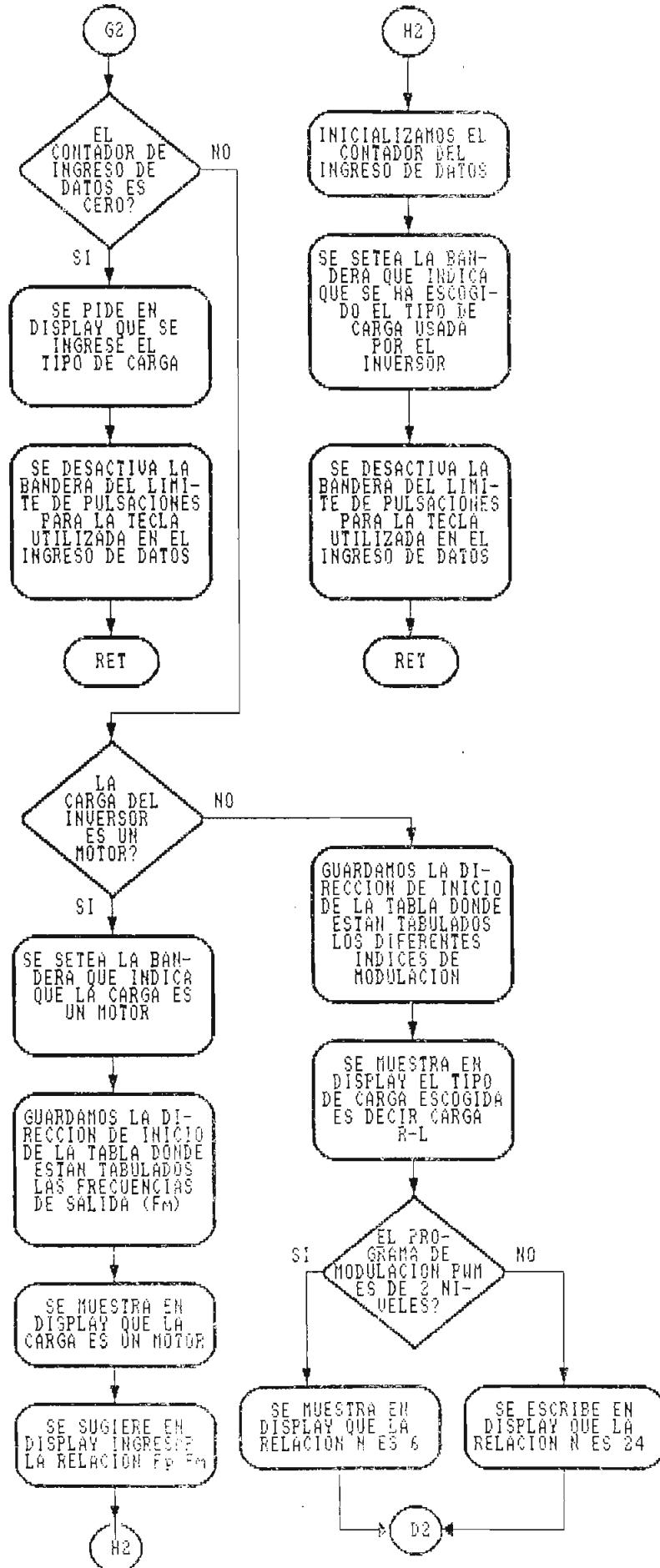
INICIAL DE DATOS: DATOS

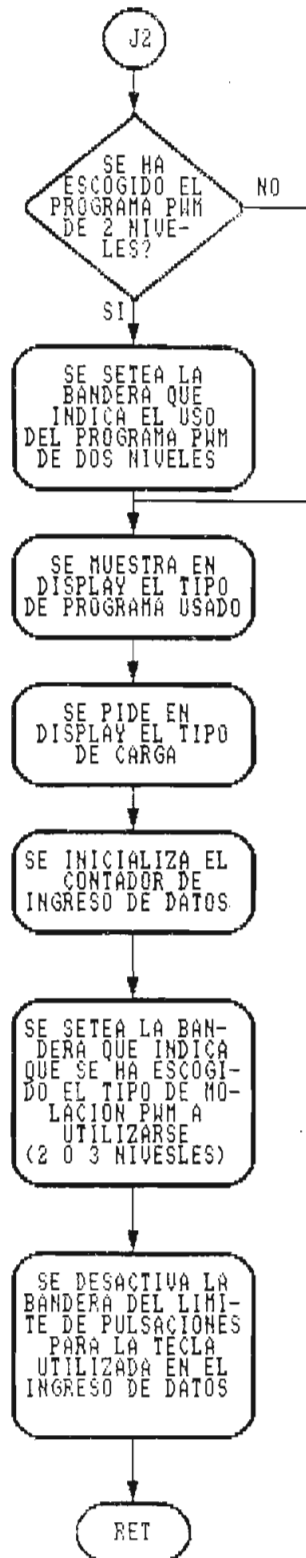




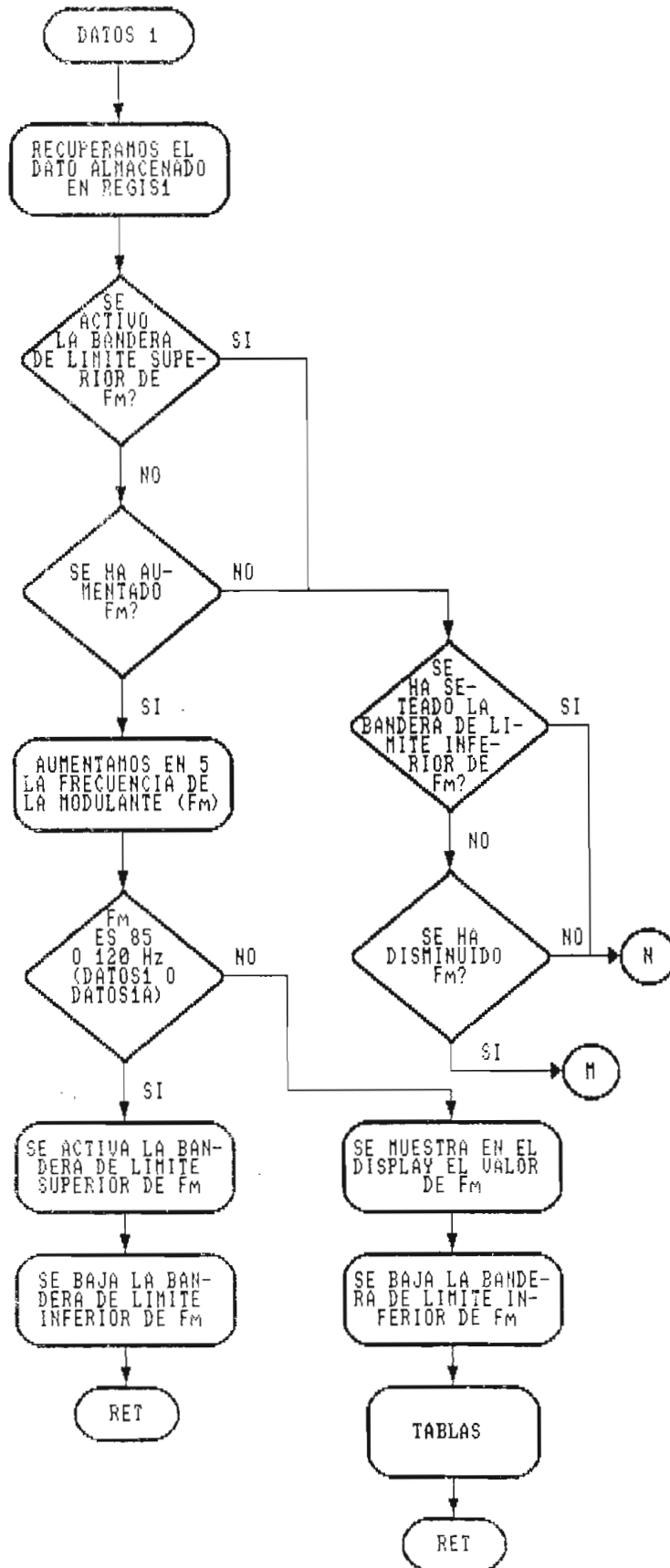


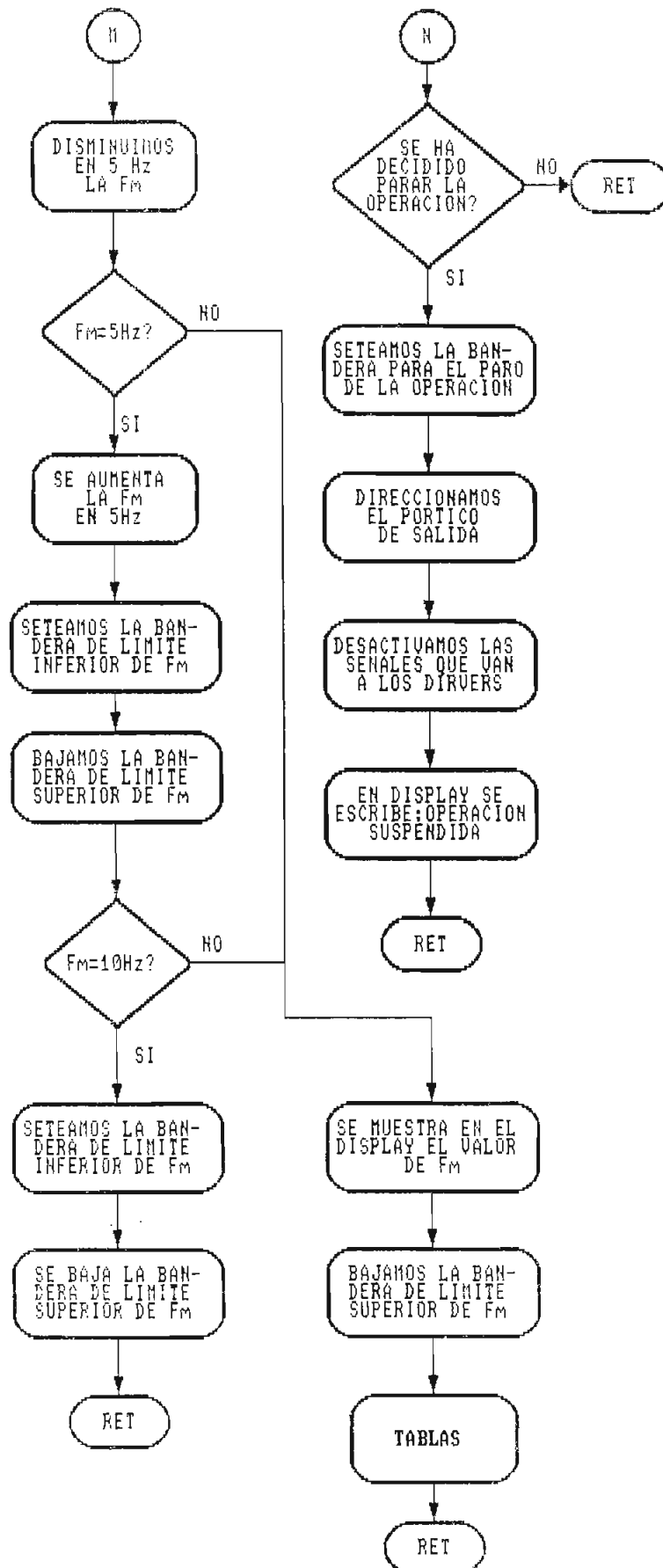




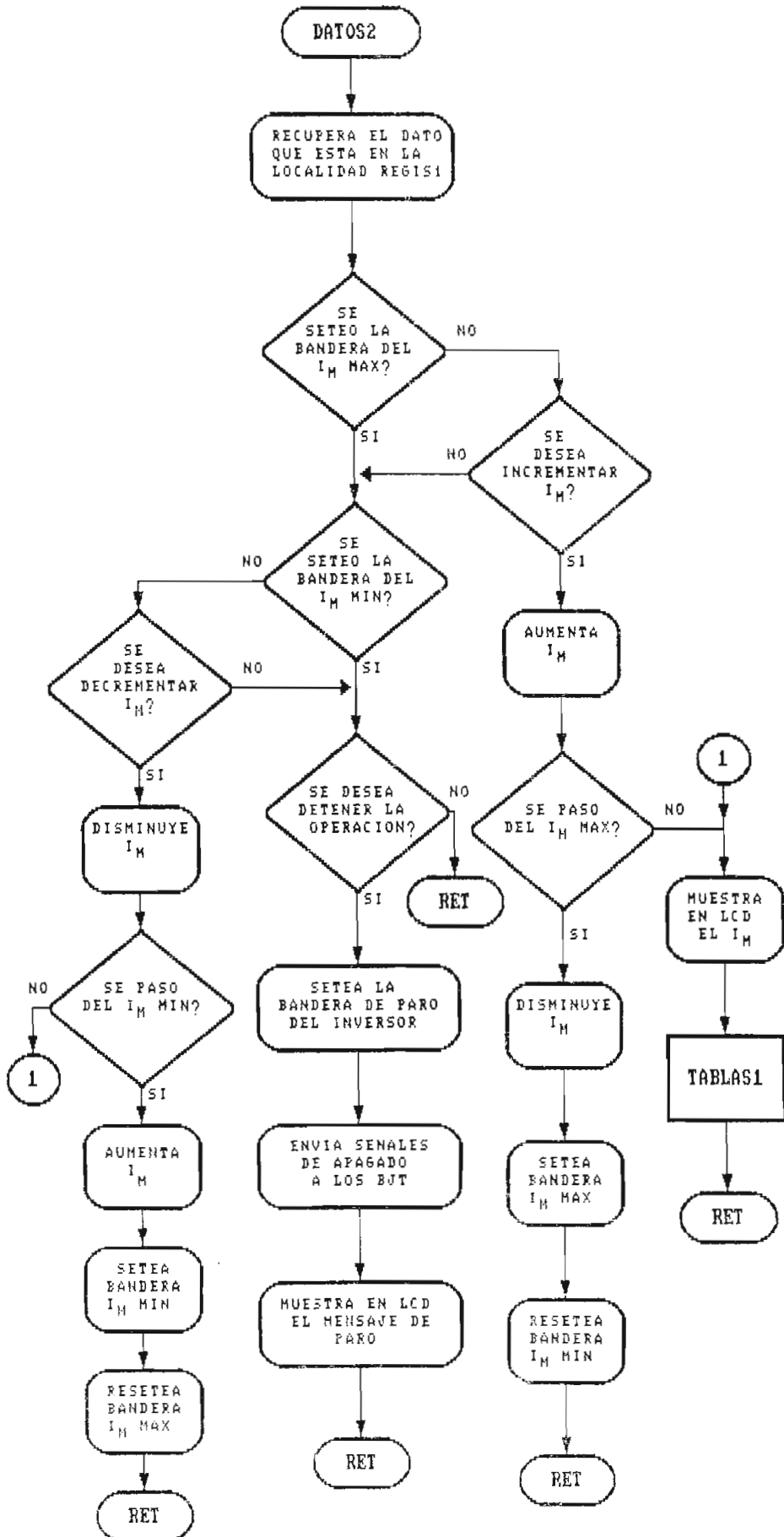


**SUBROUTINA PARA EL CAMBIO
DINAMICO DE DATOS CUANDO LA
CARGA ES UN MOTOR: DATOS1<1A>**

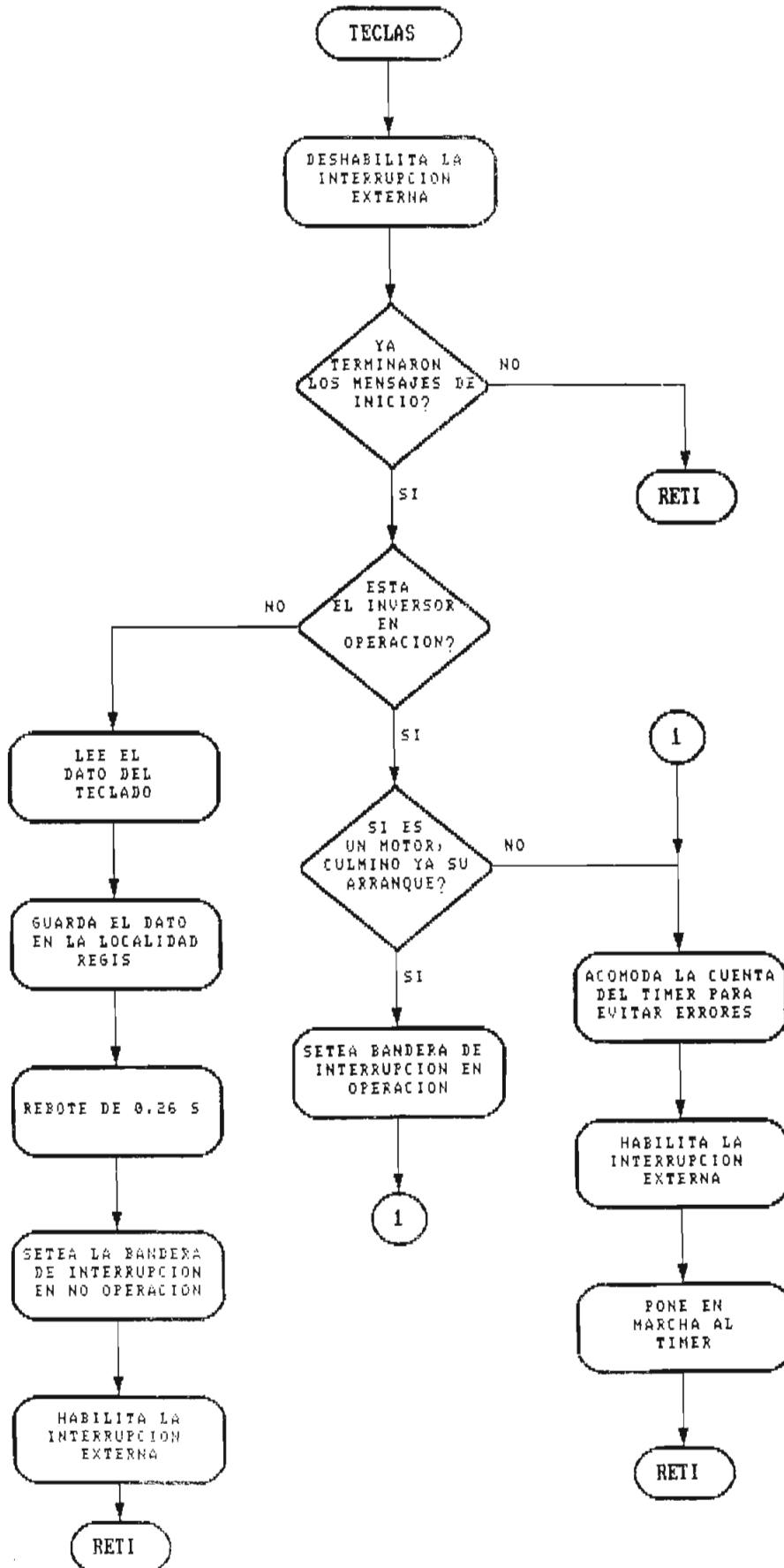




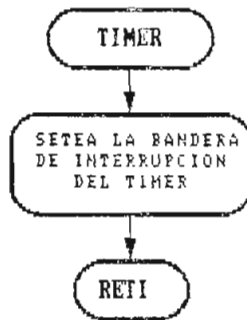
SUBROUTINA DE VARIACION DE DATOS PARA
CARGA R-L : DATOS2



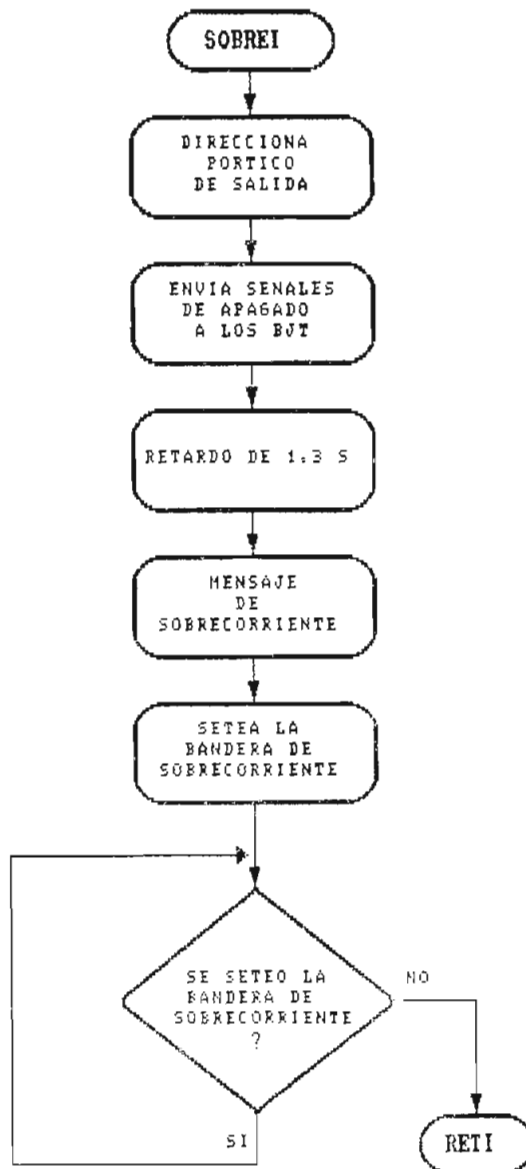
SUBROUTINA DE ATENCION AL TECLADO: TECLAS



**SUBROUTINA DE ATENCION A LA
INTERRUPCION DEL TIMER : TIMER**

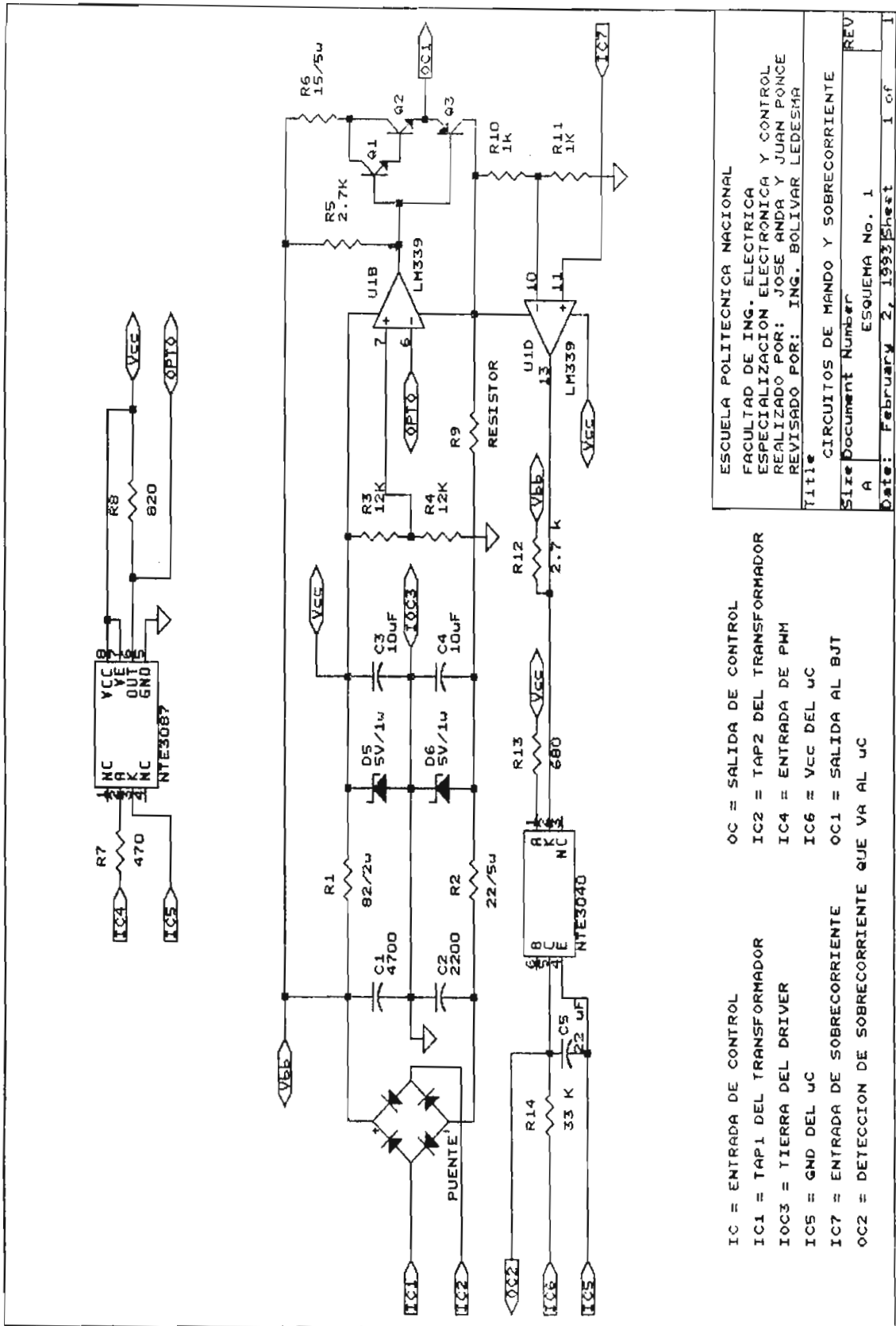


**SUBROUTINA DE INTERRUPCION DE
LA SOBRECORRIENTE : SOBREI**



ANEXO 2

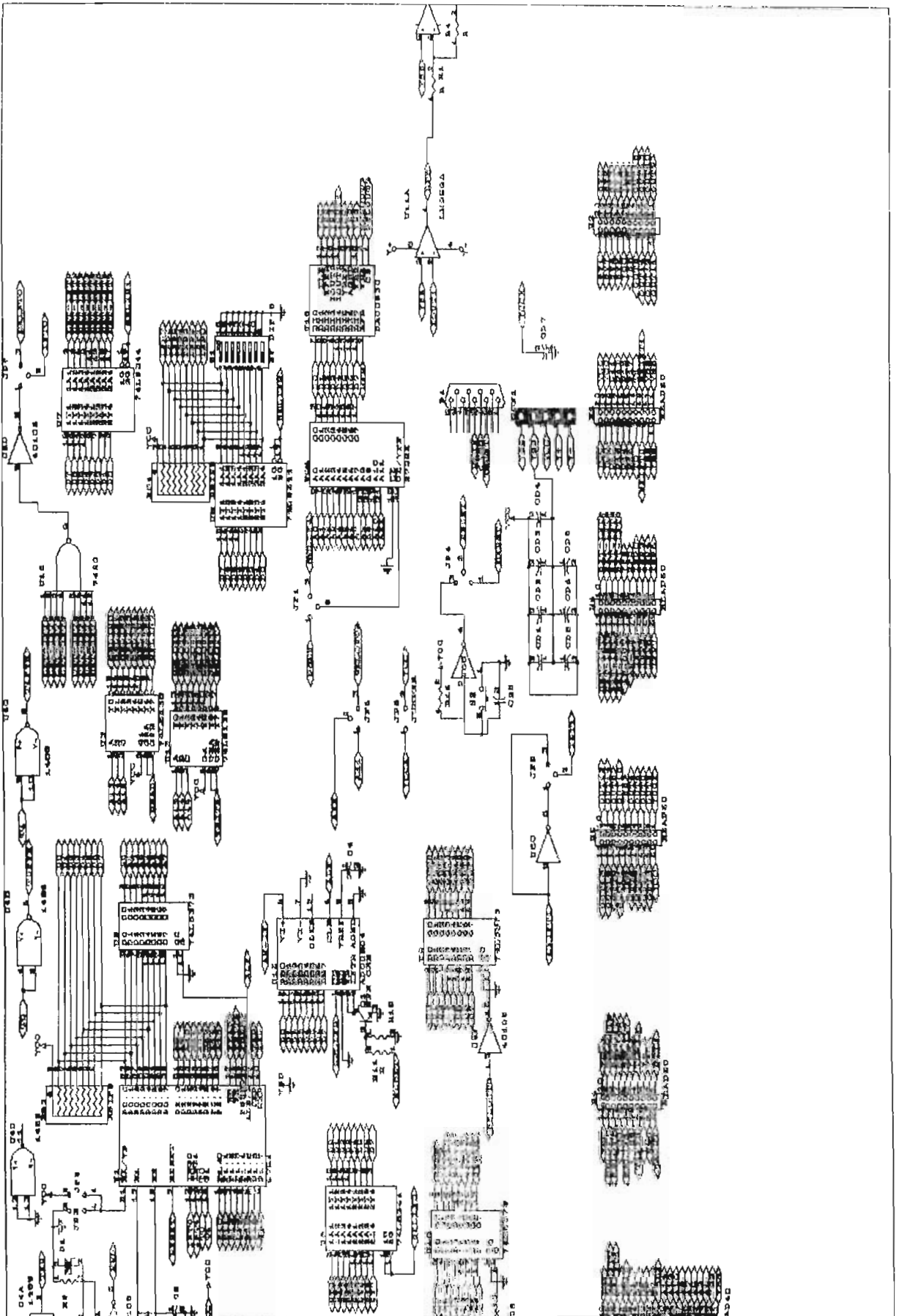
DETALLES CIRCUITALES



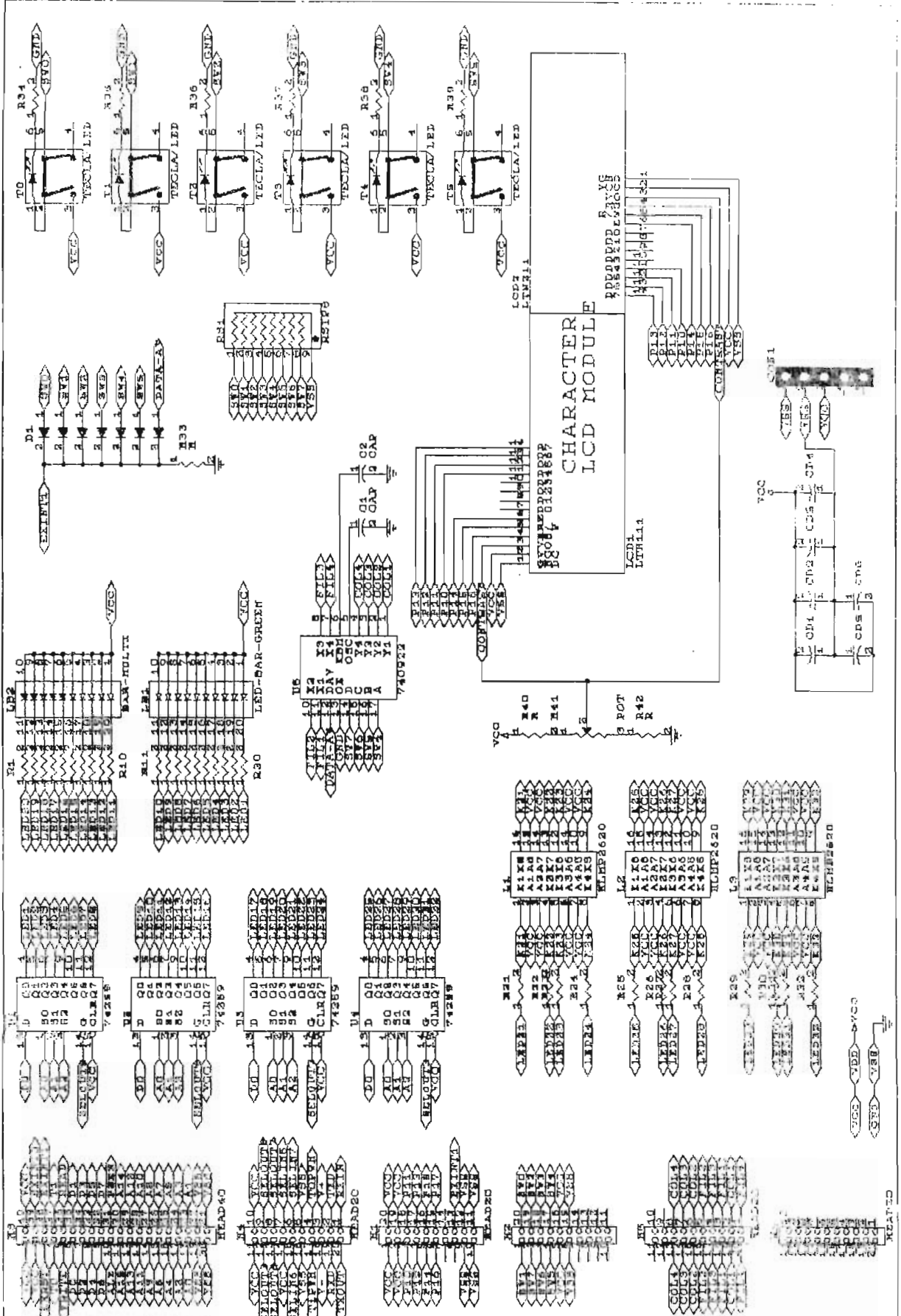
IC = ENTRADA DE CONTROL
 IC1 = TAP1 DEL TRANSFORMADOR
 IC2 = TAP2 DEL TRANSFORMADOR
 IC3 = TIERRA DEL DRIVER
 IC4 = ENTRADA DE PWM
 IC5 = VCC DEL UC
 IC6 = GND DEL UC
 IC7 = ENTRADA DE SOBRECORRIENTE
 IC2 = DETECCION DE SOBRECORRIENTE QUE VA AL UC

OC = SALIDA DE CONTROL
 OC1 = SALIDA DEL TRANSFORMADOR
 OC2 = TIERRA DE PWM
 OC3 = VCC DEL UC
 OC4 = ENTRADA AL BJT
 OC5 = SALIDA AL UC

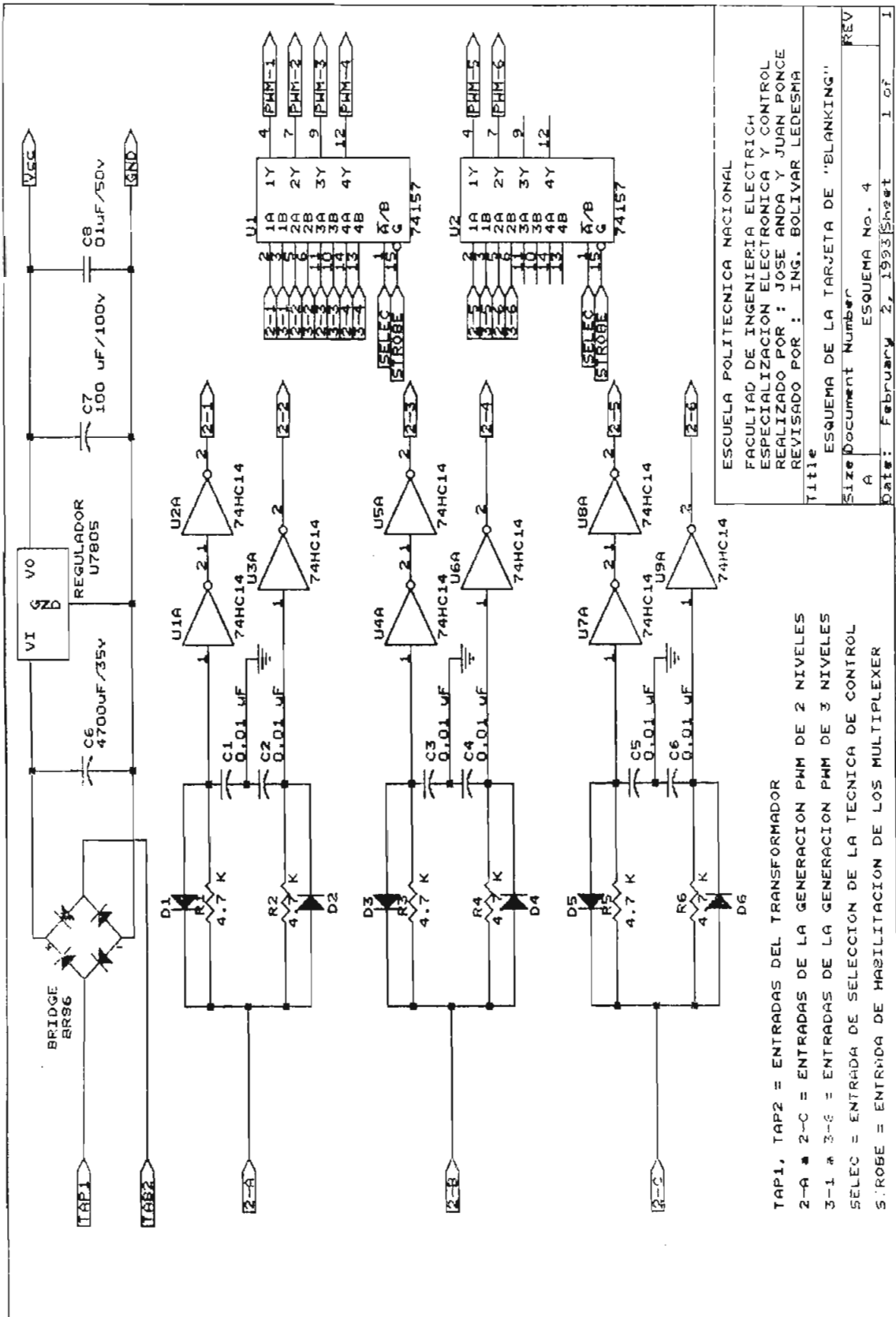
ESCUOLA POLITECNICA NACIONAL	
FACULTAD DE ING. ELECTRONICA	
ESPECIALIZACION ELECTRONICA Y CONTROL	
REALIZADO POR: JOSE ANDA Y JUAN PONCE	
REVISADO POR: ING. BOLIVAR LEDESMA	
Title: CIRCUITOS DE MANDO Y SOBRECORRIENTE	
Size	Document Number
A	ESQUEMA No. 1
Date:	February 2, 1993
Sheet	1 of 1



ESQUEMA No. 2. TARJETA MCPD51DA



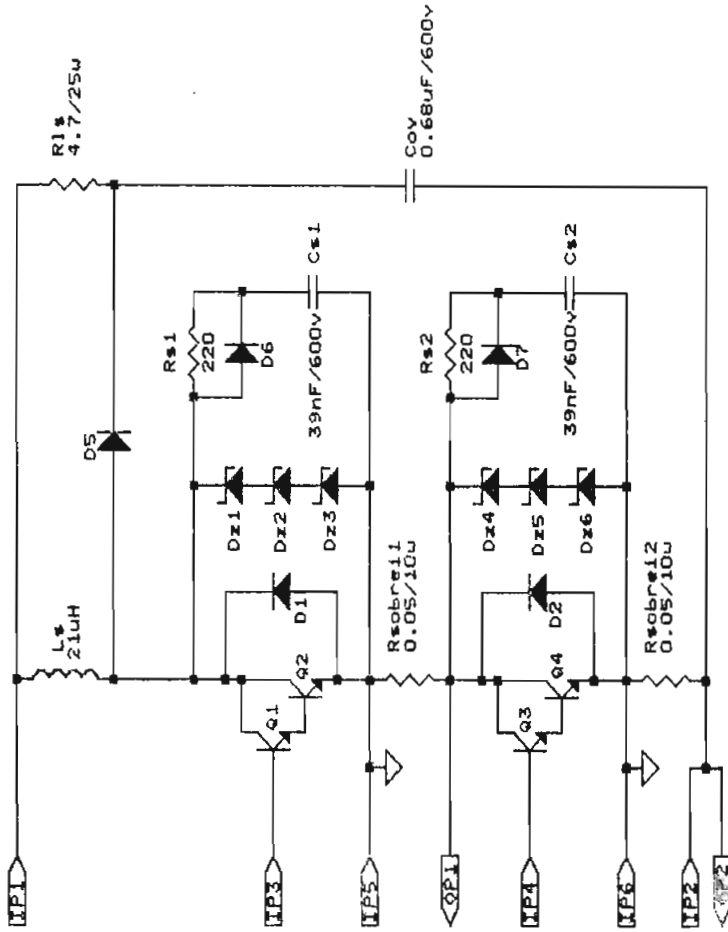
ESQUEMA No. 3. TARJETA DE DISPLAY Y TECLADO



TAP1, TAP2 = ENTRADAS DEL TRANSFORMADOR
 2-A * 2-C = ENTRADAS DE LA GENERACION PPM DE 2 NIVELES
 3-1 * 3-6 = ENTRADAS DE LA GENERACION PPM DE 3 NIVELES
 SELEC = ENTRADA DE SELECCION DE LA TECNICA DE CONTROL
 S.ROBE = ENTRADA DE HABILITACION DE LOS MULTIPLEXER

ESQUEMA DE LA TARJETA DE "BLANKING"	
Title	ESQUEMA DE LA TARJETA DE "BLANKING"
Size	Document Number
A	ESQUEMA No. 4
Date:	February 2, 1993 Sheet 1 of 1

ESUELA POLITECNICA NACIONAL
 FACULTAD DE INGENIERIA ELECTRIC
 ESPECIALIZACION ELECTRONICA Y CONTROL
 REALIZADO POR : JOSE ANDA Y JUAN PONCE
 REVISADO POR : ING. BOLIVAR LEDESMA



IP = ENTRADA DE POTENCIA OP = SALIDA DE POTENCIA
 IP1 = FUENTE +E (270V) IP2 = TIERRA DE LA FUENTE DE DC
 IP3, IP4 = CONTROL DE ACTIVADO DE LOS TRANSISTORES
 IP5, IP6 = REFERENCIAS DE TIERRA DE CADA DRIVER
 OP1, OP2 = SALIDAS DE DETECCION DE SOBRECORRIENTE

ESCUELA POLITECNICA NACIONAL FACULTAD DE INGENIERIA ELECTRICA ESPECIALIZACION ELECTRONICA Y CONTROL REALIZADO POR: JOSE ANDA Y JUAN PONCE REVISADO POR: ING. BOLIVAR LEDESMA	
Title ESQUEMA DE LA PARTE DE POTENCIA	
Size Document Number A	ESQUEMA No. 5
Date: February 27, 1993	Sheet 1 of 1

ANEXO 3

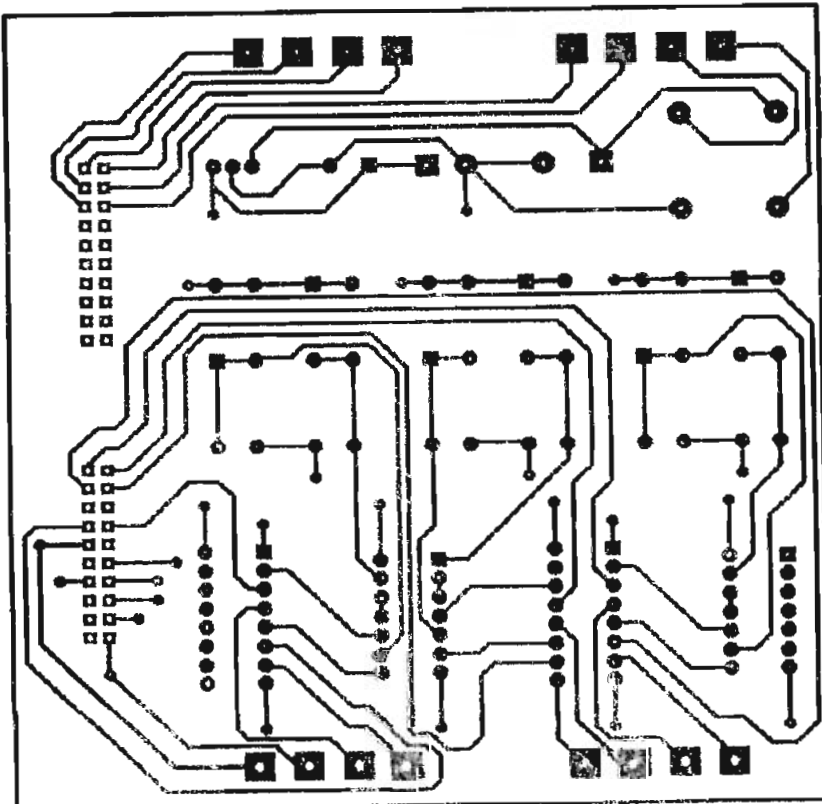
CIRCUITOS IMPRESOS

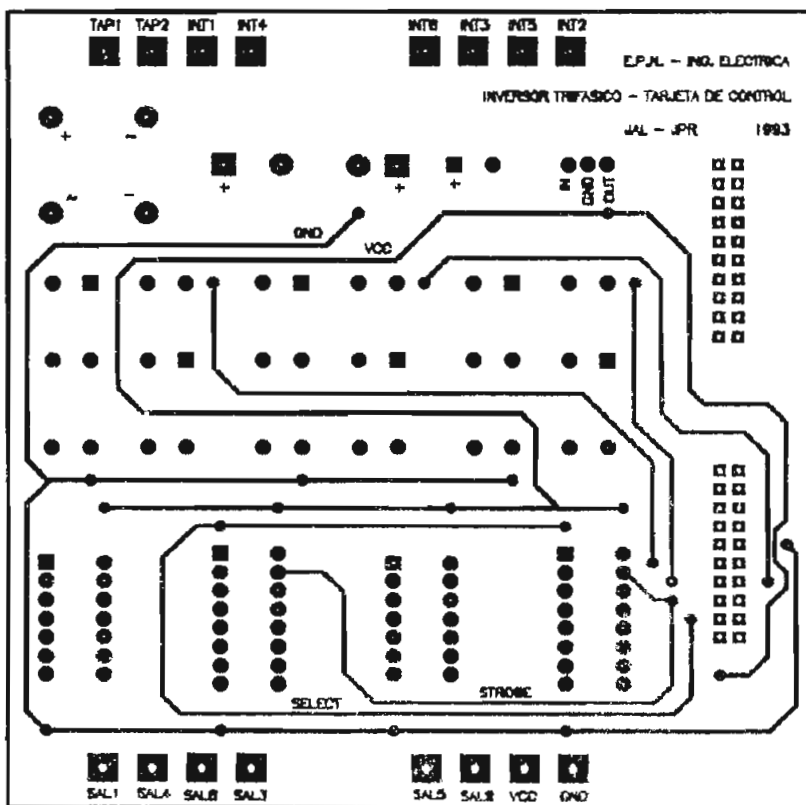
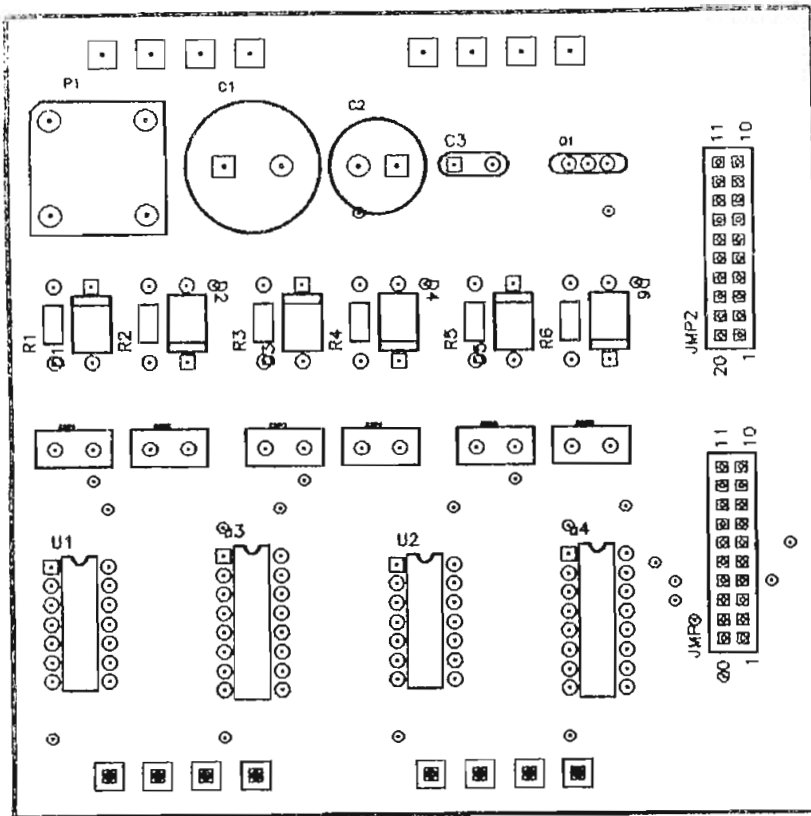
ANEXO 3

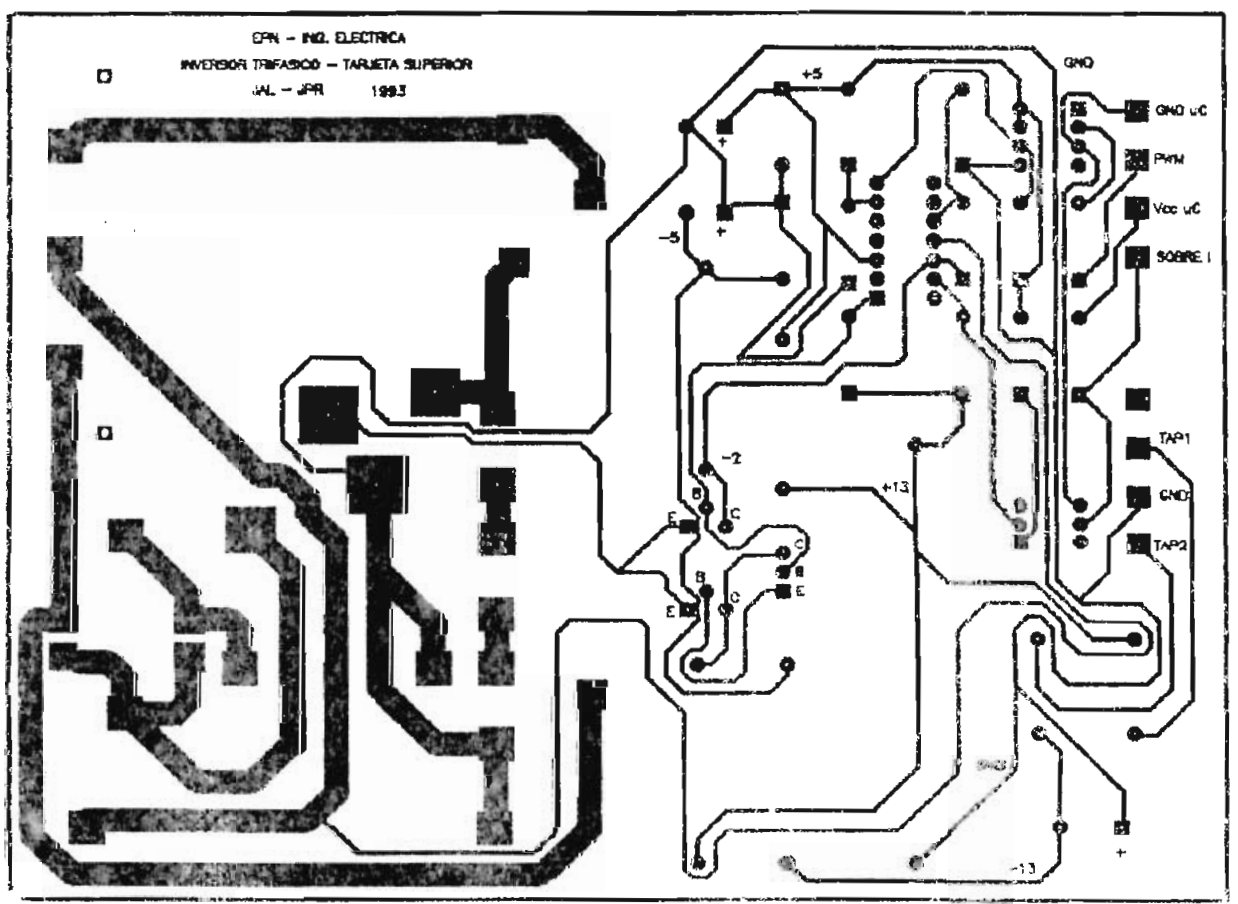
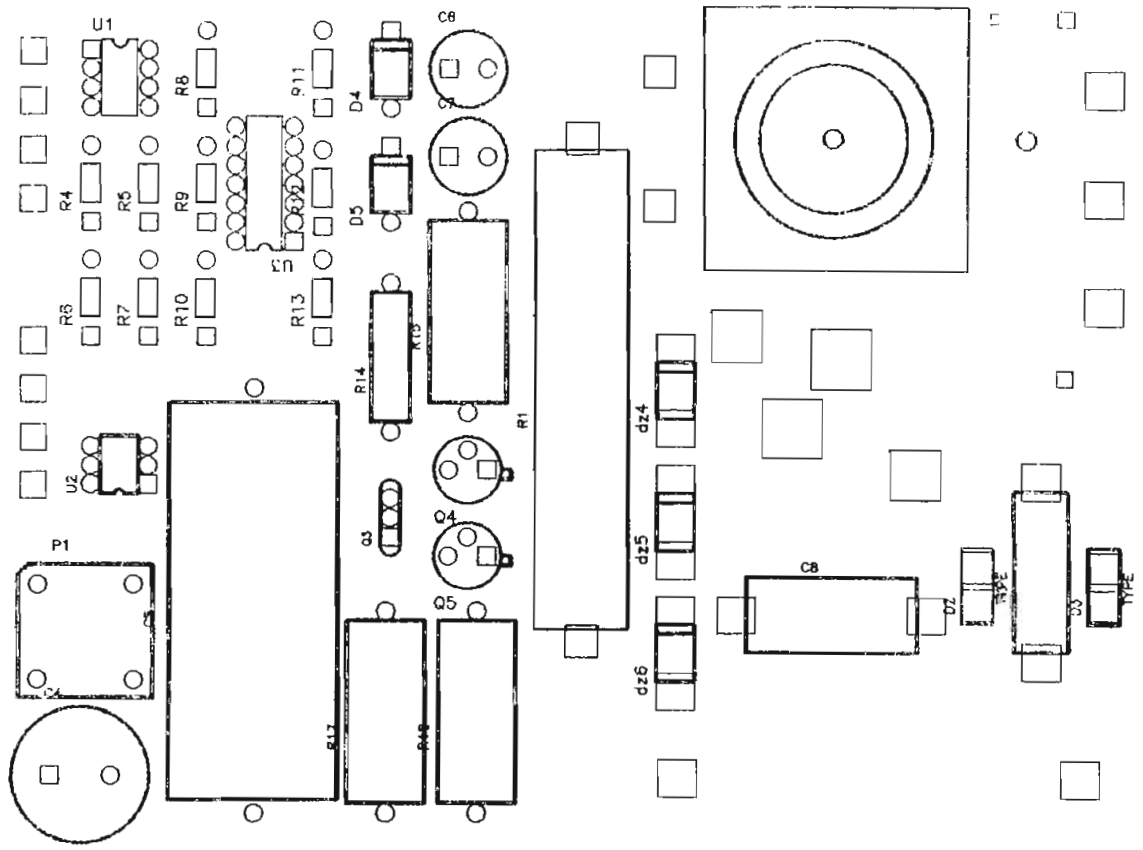
DIAGRAMAS DE LOS IMPRESOS

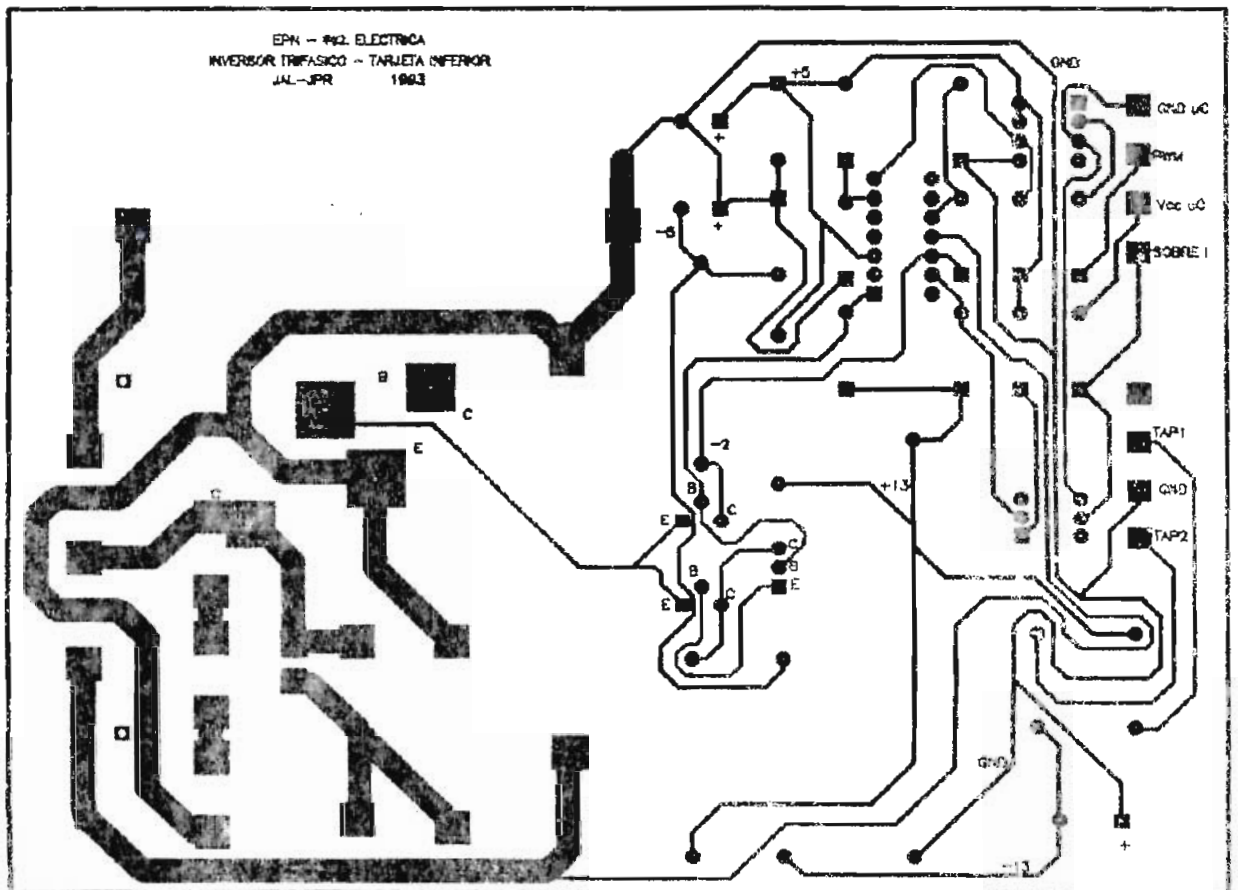
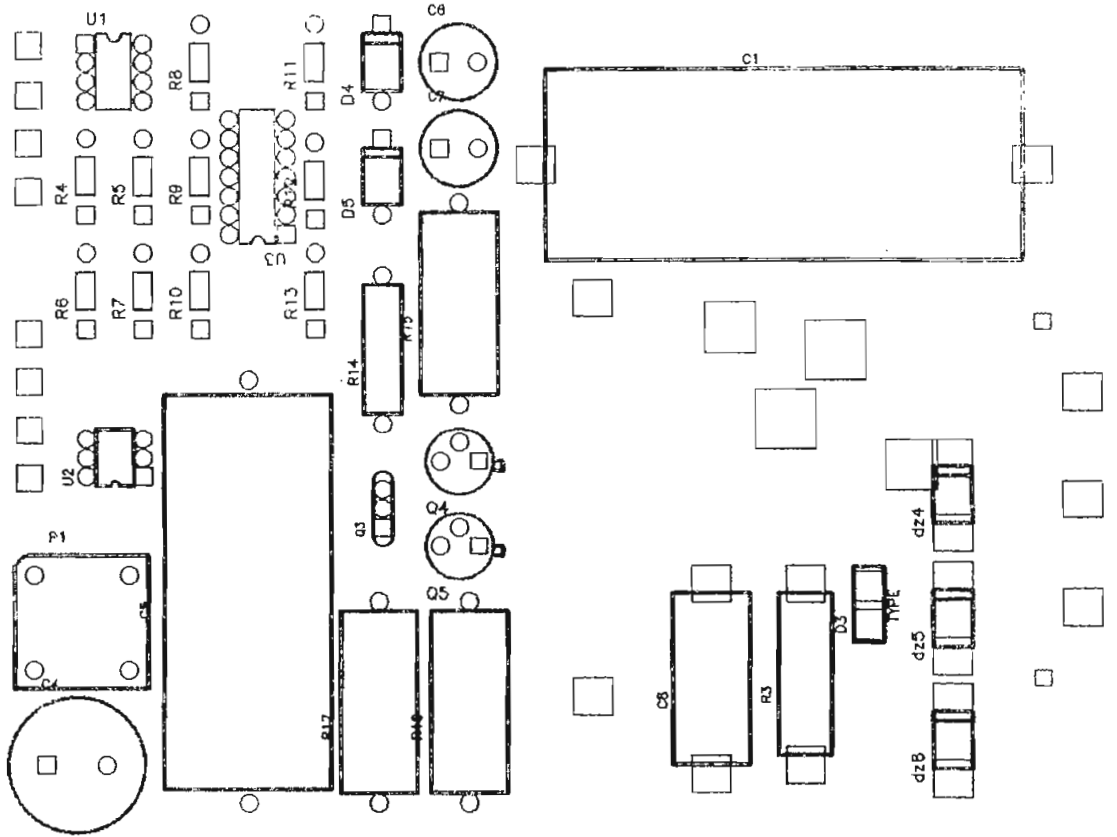
En el presente anexo se ubican los diagrama de los circuitos impresos que han sido utilizados en la Tesis, tanto los de la parte de control como los de potencia.

De esta manera tenemos que en la parte inferior de esta página se ilustra las conexiones correspondientes a una de las caras de la tarjeta de "Control", que es de doble lado, siendo la cara superior aquella que se muestra en la página siguiente (Anexo 3.2) junto a la distribución de los componentes de la tarjeta. Las restantes dos hojas (Anexos 3.3 y 3.4) muestran la distribución de los elementos en las tarjetas superior e inferior del inversor, así como el respectivo circuito de conexiones de cada una ellas.









ANEXO 4

ANALISIS TECNICO Y ECONOMICO

ANEXO 4

ANALISIS TECNICO Y ECONOMICO

El inversor trifásico tipo puente ha sido diseñado y construido con elementos digitales y analógicos, dentro de los cuales el microcontrolador es el más costoso, pero a cambio nos ofrece la enorme ventaja de reducir el tamaño y mantenimiento del equipo, ya que únicamente con una programación adecuada permite realizar la modulación senoidal por ancho de pulso (PWM), reemplazando así a un sinnúmero de componentes análogos que se necesitarían para implementar la misma técnica de control.

Cabe señalar que para conseguir la fuente de continua para el inversor se procedió a rectificar la alimentación trifásica proveniente de la red de suministro de energía utilizando un conversor AC/DC trifásico (ME400803), cuya señal de salida se filtró mediante un arreglo L-C con el fin de obtener el menor rizado posible.

Si hacemos referencia a las tarjetas de control ("MCPD51DA" y "BLANKING") cuyos integrados tienen niveles de voltaje TTL se requirió de una sola fuente regulada de polarización de +5v.

En cambio para los "drivers" que manejan a los transistores de potencia se emplearon dos fuentes de +13v y -13v conseguidas a partir de un transformador con tap central, un puente rectificador y unos filtros capacitivos. También

hubo necesidad de bajar el voltaje a +5v y -2v para cuyo efecto se usó simplemente resistencias y diodos zener; de esta manera se logró polarizar en forma adecuada al comparador LM339 con el propósito de tener en su salida un nivel positivo de voltaje que ponga en región activa al transistor NPN (formado con una configuración tipo Darlington entre el 2N3904 y el 2N657) y sature así al transistor de potencia MJ10016, y un nivel negativo de voltaje que sature al transistor PNP (2N1132) con lo que se apaga al transistor de potencia.

El resto de la parte de potencia se encuentra constituida por las redes "snubber" formadas básicamente por bobinas, capacitores, resistencias y diodos de alto voltaje y rápida recuperación.

La circuitería se completa con los circuitos de protección de sobrecorriente y cortocircuitos, donde se incluyen un breaker y algunos fusibles. Adicionalmente se dispone de un relé que sirve para tener una secuencia de encendido que no traiga inconvenientes al equipo, es decir primero se prende control y luego potencia. El relé conecta el voltaje DC del rectificador al inversor, cuando se ha realizado la inicialización del μC y se han puesto los niveles lógicos adecuados en las salidas a los drivers.

Para evitar que alguna falla en la parte de potencia pudiera afectar a los circuitos de control se dispone de optoacopladores tanto para el envío de las señales de PWM como para la recepción de la indicación de sobrecorriente.

Cabe indicar que algunos elementos utilizados no se los pudo encontrar en el mercado local, especialmente los transistores de potencia MJ10016, por lo que se los tuvo que

importar con la consiguiente demora de tiempo y aumento de costos por los envíos de fax, compra del componente al distribuidor (con el recargo por el servicio prestado) y retiro en aduana, lo que aproximadamente aumentaba el precio hasta en un 60-70% más de lo que constaba en los catálogos.

Por esta razón se constituyó en una enorme ayuda el hecho de que algunos componentes fueron facilitados por el Area de Control Electrónico de Potencia, lo cual es digno de mencionarse por el aporte inmenso que significó para la culminación de esta Tesis.

A continuación se detalla los listados de elementos, incluyendo la cantidad usada de cada uno de ellos, su costo unitario y su costo total (en sucres), teniendo actualmente un cambio de 1 US\$ = ₡/1920.

LISTA DE COSTOS DE LOS ELEMENTOS UTILIZADOS

ITEM	ELEMENTO	CANT.	COSTO UNI.	COSTO TOT.
1	Transistor MJ10016	6	80.000	480.000
2	Transistor 2N3904	7	800	5.600
3	Transistor 2N1132	6	2.000	12.000
4	Transistor 2N657	6	1.900	11.400
5	Diode Zener 87v/5w	6	800	4.800
6	Diode Zener 180v/5w	12	1.200	14.400
7	Diode Zener 5v/0.5w	13	450	5.850
8	Diode 1N400	7	400	2.800
9	Diode 1N4148	9	400	3.600
10	Diode MUR1560	15	10.000	150.000
11	Capacitor 150µF/16v	12	300	3.600
12	Capacitor 39pF/600v	12	1.200	14.400
13	Capacitor 4.7mF/35v	7	4.000	28.000

14	Capacitor 2.2mF/16v	6	3.500	21.000
15	Capacitor 680pF/600v	3	1.500	4.500
16	Capacitor 22μF/25v	6	500	3.000
17	Capacitor 10μF/25v	6	450	2.700
18	Capacitor 100μF/100v	1	700	700
19	Capacitor 0.01μF/50v	6	450	2.700
20	Capacitor 0.1μF./50v	13	450	5.850
21	Capacitor 30pF	2	400	800
22	Capacitor 47μF/15v	4	500	2.000
23	Capacitor 10μF/16v	1	450	450
24	Capacitor 370μF/350v	2	15.000	15.000
25	Resistencia 4000Ω/50w	1	4.400	4.400
26	Resistencia 5.1Ω/25w	3	2.200	6.600
27	Resistencia 0.05Ω/10w	6	1.800	10.800
28	Resistencia 22Ω/5w	6	1.000	6.000
29	Resistencia 15Ω/5w	6	1.000	6.000
30	Resistencia 47Ω/5w	6	1.000	6.000
31	Resistencia 220Ω/2w	12	600	7.200
32	Resistencia 82Ω/1w	6	300	1.800
33	Resistencia 22Ω/.25w	6	50	300
34	Resistencia 470Ω/.25w	6	50	300
35	Resistencia 33KΩ/.25w	6	50	300
36	Resistencia 820Ω/.25w	6	50	300
37	Resistencia 680Ω/.25w	6	50	300
38	Resistencia 2.7KΩ/.25	12	50	600
39	Resistencia 10KΩ/.25w	15	50	750
40	Resistencia 12KΩ/.25w	12	50	600
41	Resistencia 100Ω/.25w	1	50	50
42	Resistencia 27Ω/.25w	1	50	50
43	Resistencia 4.7KΩ/.25	6	50	300
44	Resistencia 56Ω/.25w	6	50	300
45	Resistencia 100KΩ/.25	2	50	100
46	Resistencia 330Ω/.25w	1	50	50
47	Resistencia 2KΩ/.25w	1	50	50

48	R integrada de 4.7K Ω	2	1.000	2.000
49	Potenciómetro de 10K Ω	1	1.800	1.800
50	Rectificador ME400803	1	34.000	34.000
51	Puente BR86 de 8A	7	3.500	24.500
52	Bobina de 230mH	1	10.000	10.000
53	Bobina de 21 μ H	3	3.500	3.500
54	Transformador 110v:5v	1	10.000	10.000
55	Transformador 110:13v	6	10.000	60.000
56	Microcontrolador 8751	1	90.000	90.000
57	Cristal de 12 MHz	1	9.000	9.000
58	LCD LTN211	1	68.000	68.000
59	Memoria EPROM 2732	1	20.000	20.000
60	Teclas	3	1.500	4.500
61	C.I. LM339	6	2.800	16.800
62	C.I. NTE3040	6	3.600	21.600
63	C.I. NTE3087	6	18.000	108.000
64	C.I. 74HC14	3	3.000	9.000
65	C.I. 74LS157	2	3.500	7.000
66	C.I. 74LS138	2	2.400	4.800
67	C.I. 74LS373	3	3.800	11.400
68	C.I. 74LS244	1	3.300	3.300
69	C.I. 7430	1	1.500	1.500
70	Regulador U7805 de 5v	1	4.500	4.500
71	Relé 250v/10A (6v DC)	1	5.000	5.000
72	Disipador 1N400	6	7.000	42.000
73	Ventilador	2	30.000	60.000
74	Breaker de 10A/220v	1	45.000	45.000
75	Portafusible	4	2.500	10.000
76	Fusible (de 10A y 8A)	4	250	1.120
77	Terminal	7	1.000	7.000
78	Bornera	4	2.000	8.000
79	Conector AMP 1-48070	16	2.450	39.200
80	Conector NT-412	6	500	3.000
81	Conector DB9	1	3.500	3.500

82	Conector cable plano	4	2.060	8.240
83	Cable plano de 20 l.	2m	2.500	5.000
84	Pulsante	1	2.500	2.500
85	Jumper	7	500	3.500
86	Header	8	1.500	12.000
87	Caja	1	100.000	100.000
88	Impreso del circuito	7	26.000	182.000
89	Impreso de MCFD51DA	2	40.000	80.000
90	Terminales de alambre	37	180	6.660
91	Zócalo de 6 pines	6	300	1.800
92	Zócalo de 8 pines	6	400	2.400
93	Zócalo de 14 pines	10	450	4.500
94	Zócalo de 16 pines	4	500	2.000
95	Zócalo de 20 pines	4	700	2.800
96	Zócalo de 24 pines	1	2.400	2.400
97	Zócalo de 40 pines	1	3.500	3.500
98	Postes de unión	4	300	1.200
99	Alambre cuenca # 16	10m	320	3.200
100	Alambre # 20 AWG	20m	200	4.000
101	Extras (tornillos, espirales)		5.000	5.000
T O T A L				2.052.020

ANEXO 5

MONTAJE DEL EQUIPO

ANEXO 5

DESCRIPCION DEL MONTAJE DEL EQUIPO

El montaje del inversor se lo ha hecho de forma modular, para que las diferentes etapas puedan ser usadas posteriormente de manera individual.

La foto **Ax5.1** nos muestra la vista frontal del equipo, junto con otros elementos de Laboratorio para tener una idea del tamaño del equipo.

En la vista lateral del aparato captada en la foto **Ax5.2** podemos visualizar los diferentes terminales para la conexión de la alimentación trifásica así como de la carga, destacándose el breaker de accionamiento del inversor y los fusibles de protección.

En la siguiente foto, **Ax5.3**, tenemos una vista superior del dispositivo diseñado donde se distinguen las entradas de ventilación.

A continuación, en la foto **Ax5.4** tenemos una toma de cerca del teclado y la pantalla LCD, que está a disposición del usuario para manejar adecuadamente el inversor.

El circuito de potencia se ha dividido en dos grandes grupos: las fuentes de control y de potencia en la parte inferior, en tanto que las seis tarjetas del conversor DC-AC se han ubicado en la posición superior al lado de los ventiladores, como se muestra en la foto **Ax5.5**.

Para ahorrar espacio y para lograr un mejor acoplamiento

entre el driver y el transistor de potencia se los ha ubicado en la misma tarjeta, tal como se puede ver en la foto Ax.6. En la parte posterior de la misma se han colocado los Snubber's de protección y la detección de sobrecorriente que se aprecia en la foto Ax.7.

El detalle de las fotos sobre el montaje del equipo se ha descrito en este anexo se presenta a continuación

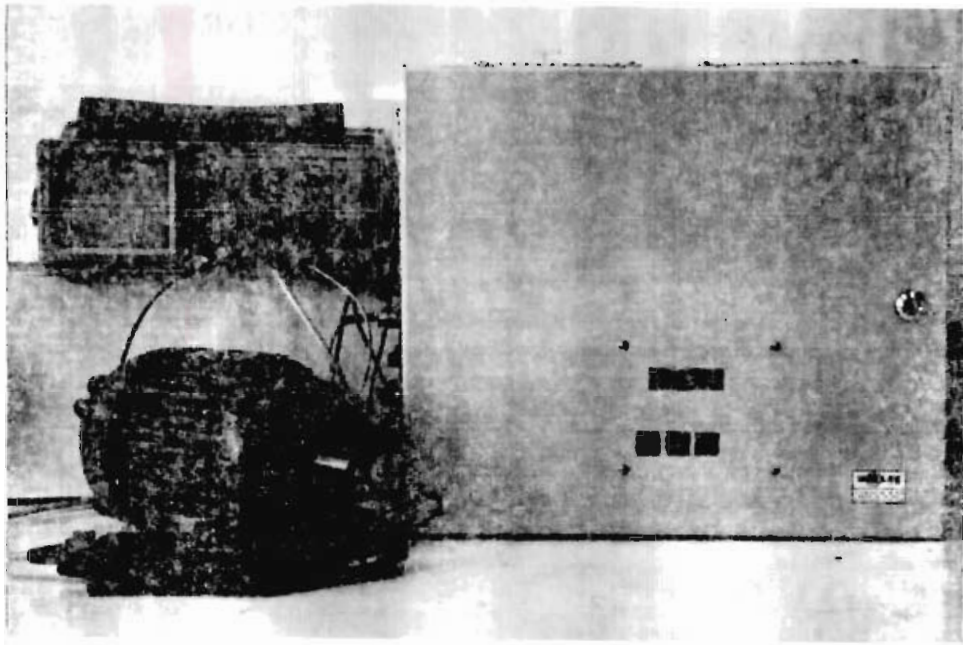


FOTO Ax5.1.

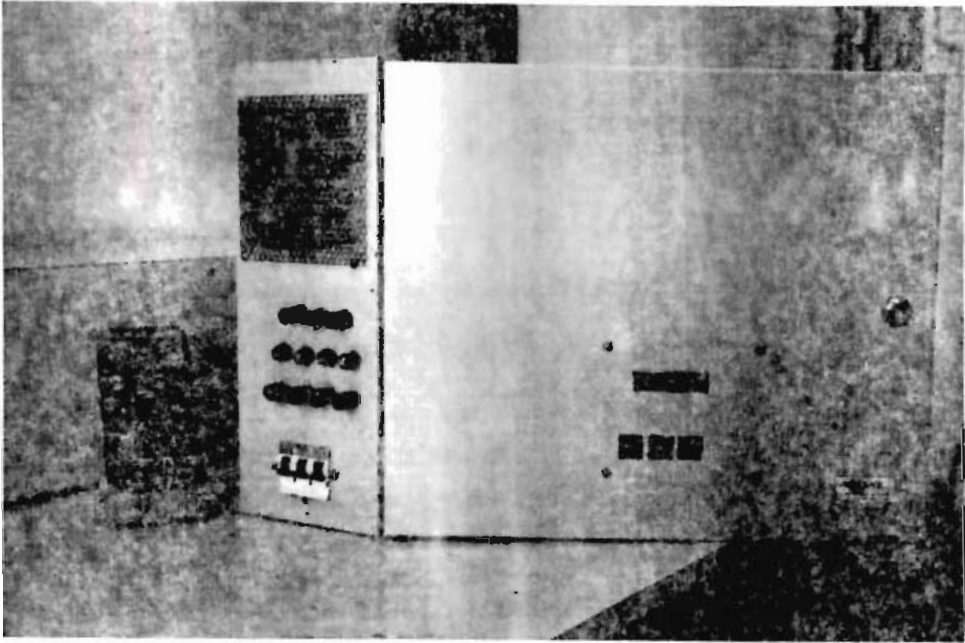


FOTO Ax5.2.

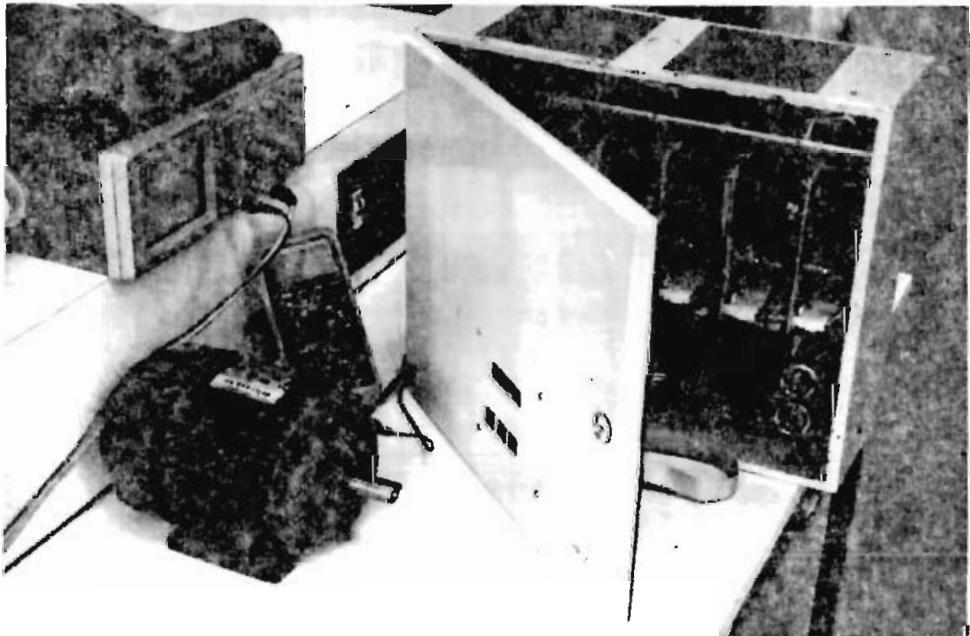


FOTO Ax5.3.

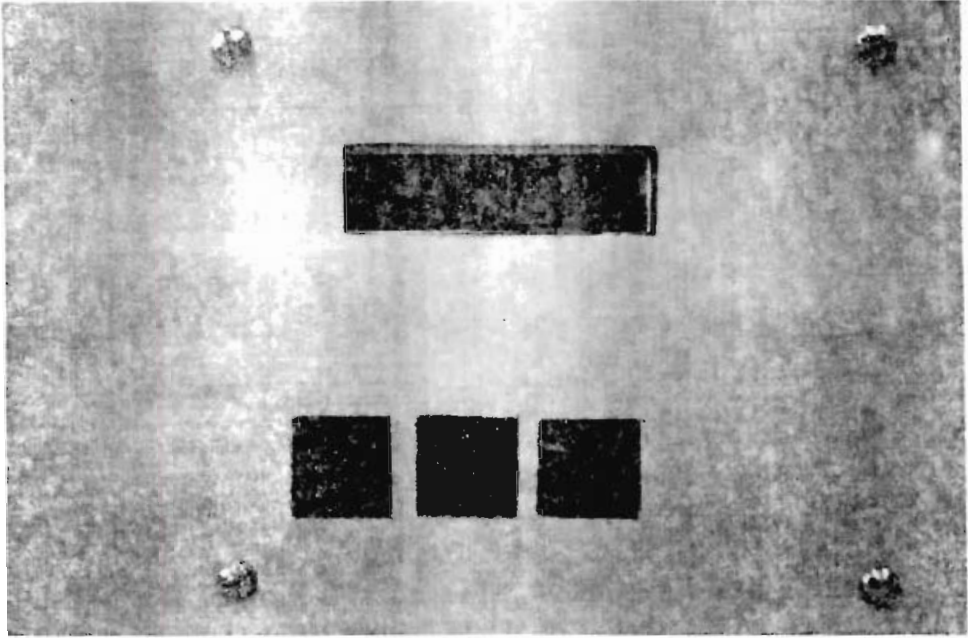


FOTO Ax5.4.

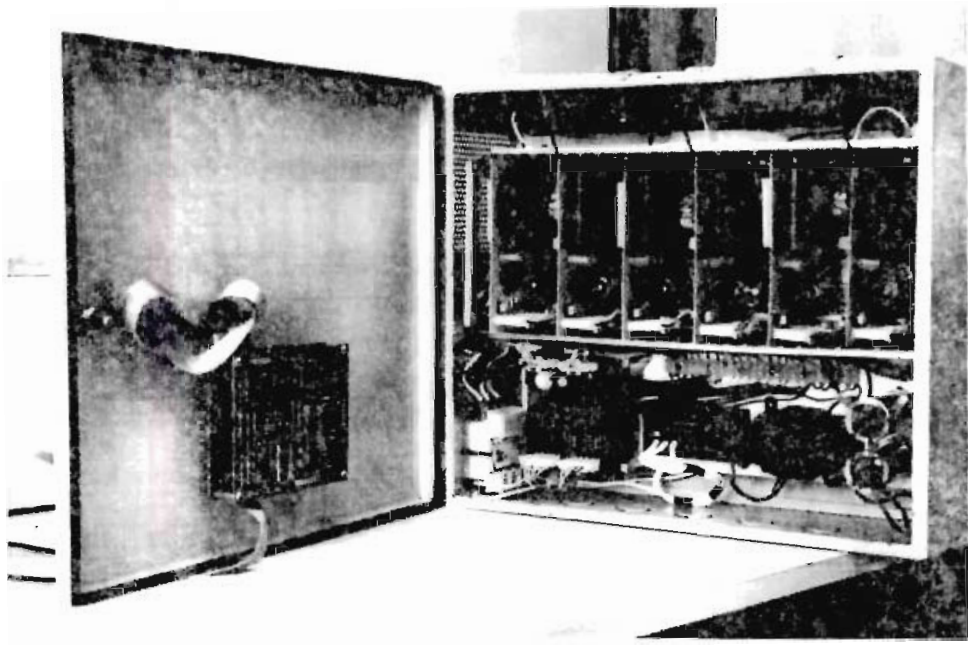


FOTO Ax5.5.

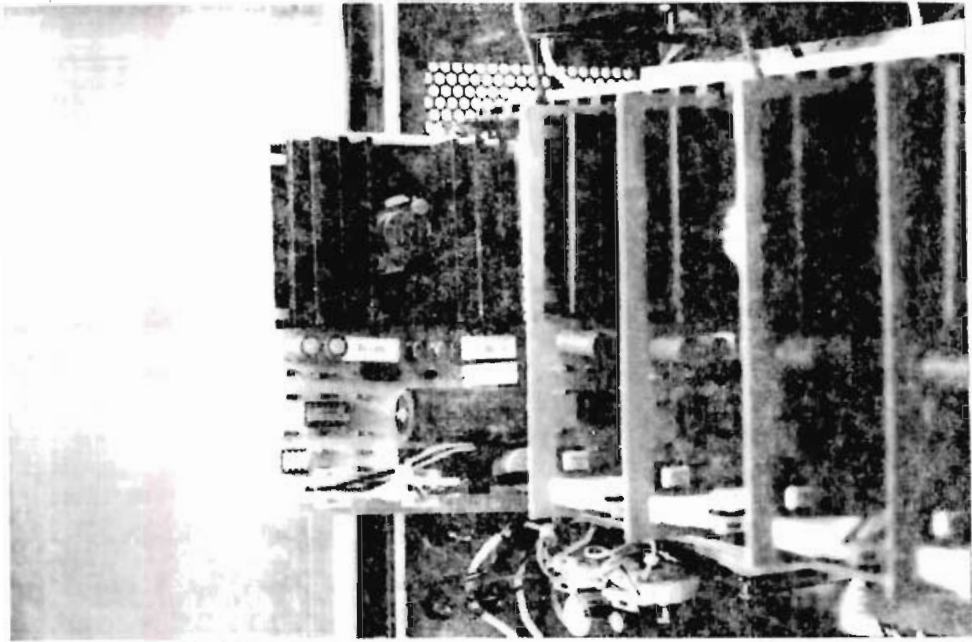


FOTO Ax5.6.

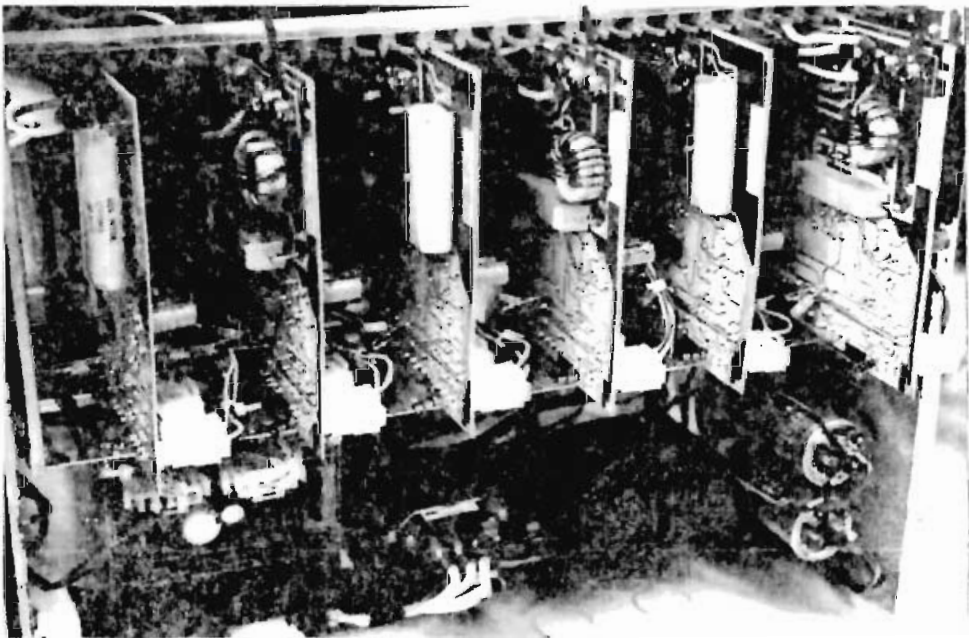


FOTO Ax5.7.

ANEXO 6

ESPECIFICACIONES

TECNICAS

ANEXO 6

ESPECIFICACIONES TECNICAS DEL EQUIPO

a) Especificaciones Eléctricas.-

Potencia:	2kVA
Voltaje de alimentación:	210 V AC
Voltaje de alimentación DC:	270 V DC +/- 5%
Voltaje de salida:	190 V AC Trifásico
Técnicas de control usada:	Modulación PWM de 2 y 3 niveles.
Rango de frecuencia modulante:	10 - 80 Hz (2 niveles) 10 - 120 Hz (3 niveles)
Rango de frecuencia portadora:	60 - 960 Hz (2 niveles) 120 - 2400 Hz (3 niveles)
Relaciones de frecuencia:	6 y 12 (2 niveles) 12 y 24 (3 niveles)

Rango de índice de modulación:	0.4 - 1.2 (carga R o R-L) 0.167 - 1.0 (motor)
Tipo de cargas a manejar:	Resistiva R-L Motor
Conexión de la carga:	Estrella Delta

b) Especificaciones Mecánicas.-

Dimensiones:	largo = 46.5 cm ancho = 40.5 cm alto = 17.7 cm
Peso aproximado:	30 Kg
Temperatura de trabajo:	5°C - 30°C
Altura de trabajo:	2800 m s.n.m.

ANEXO 7

A Microcomputer-Based Control Signal Generator for a Three-Phase Switching Power Inverter

MARLEN VARNOVITSKY, MEMBER, IEEE

Abstract—A three-phase electronic switching inverter has been firmly established as a power source for ac motors in variable-speed applications. In generating control signals for such an inverter, microcomputers are playing an increasingly important role. A microcomputer-based system (using 8051 from Intel) for the generation of pulsewidth modulated (PWM) control signals for a transistorized voltage controlled three-phase inverter is described. The computational algorithm is based on modification of the triangular modulation strategy. The polarity of the triangular timing wave is made the same as the polarity of the reference wave. This eliminates the potential hazard of a "shoot-through" at each zero crossing of the control signal. The widths of the pulses, their positions along the time axis, and the number of pulses per period of the output signal are computed in real time.

I. INTRODUCTION

THE TECHNIQUE of pulsewidth modulation (PWM) has found wide acceptance for controlling electronic switching power inverters. PWM control signals were originally generated with the help of electronic hardware, but lately microcomputers have begun to play an important role in the design of control signal generators for power inverters, gradually assuming more and more functions.

In earlier systems, as exemplified by [1], a microcomputer was used to generate the reference signal, while the timing signal and the actual PWM signals were produced by electronic hardware. Later systems were developed [2], [3] where a microcomputer was used to compute switching points for PWM patterns with selected harmonic elimination and to retrieve precomputed patterns from look-up tables. In a speed control system with a wide range of generated frequencies [4], a microprocessor was used to generate a PWM or a six-step unmodulated signal and to maintain a constant voltage/frequency ratio. Because of computation speed limitations found in many of the available microcomputers, it was concluded [3] that on-line computation of switching patterns was not practical. This point of view was probably shared by the authors of [5] and [6], because the systems described in those papers also used look-up tables for storing partially precomputed PWM patterns.

However, the latest advances in microelectronics produced new microcomputers with faster speeds, which in turn made it practical to compute the switching patterns on-line. In this

paper, a microcomputer-based system is described in which the switching patterns for a three-phase PWM control signal are generated by means of on-line computations.

II. MODULATION TECHNIQUE

The modulation technique used in a PWM signal generator should satisfy a number of requirements.

- The frequency of the generated signal (fundamental) should be varied within a wide range.
- The amplitude of the fundamental should be easily controllable with high resolution.
- The generated signal should have a low overall harmonic content.

A modulation technique which satisfies these requirements was selected for implementation. It is a modification of the popular triangular modulation technique. The PWM signal for each phase of the output is formed when a reference sine wave of a desired frequency, is compared with a timing signal, a triangular wave of higher frequency. In order to improve the harmonic contents of the resultant PWM signal, the reference and timing waves have to be synchronized, i.e., for any desired frequency of the output signal, there must be an integer number of timing wave periods per each period of the reference wave. A more detailed analysis indicates that the frequencies of the reference and timing wave should satisfy the following relation:

$$f = 6 \cdot n \cdot F \quad (1)$$

where

- f timing wave frequency,
- F reference wave frequency,
- $n \geq 1$, an integer.

When the conventional triangular modulation technique is used, the PWM signal which results from the comparison of the reference and timing waves is a bipolar signal which changes polarity many times during a half-period of the reference wave. Used as a control signal for switching inverters, it may create dangerous short circuit conditions ("shoot-through") in the inverter at each moment when the PWM signal changes polarity. To avoid this danger, a special "lock-out" time interval is usually inserted into the PWM control signal at each half-cycle crossings.

The danger of shoot-through conditions is eliminated if the polarity of the timing wave is made the same as the polarity of the reference wave (Fig. 1). The resulting PWM control signal

Paper IPCSD 82-21, approved by the Static Power Converter Committee of the IEEE Industry Applications Society for presentation at the 1982 Industry Applications Society Annual Meeting, San Francisco, CA, October 4-8. Manuscript released for publication August 16, 1982.

The author is with Corporate Research and Development, General Electric Company, P. O. Box 43, Schenectady, NY 12301.

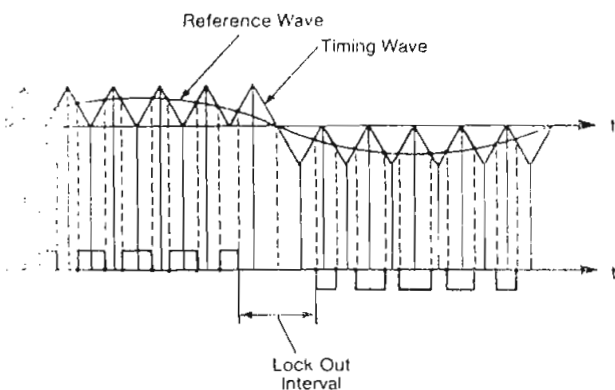


Fig. 1. (a) Reference and timing waveforms for unipolar pulsewidth modulation (one phase is shown). (b) Pulsewidth modulated control signal for switching inverter.

to toggle only one (upper or lower) transistor in each case of the inverter during a whole half-period of the reference signal for a given phase, while the other transistor would stay OFF.

The modulation technique with the properties detailed has been named unipolar modulation. It is described in more detail in [9].

III. MATHEMATICAL BACKGROUND

To describe the control signal generator to be described, the output signal is produced by means of computations. A description of the mathematical background necessary for an understanding of the computational algorithm follows.

To generate a PWM signal, determining the positions of all switching points is necessary, i.e., the abscissae of all the points of intersection of two signals: the reference wave and the timing wave. This can be done by solving the set of equations

$$y = F_1(x) \tag{2a}$$

$$y = F_2(x) \tag{2b}$$

Equation (2a) represents the reference wave, usually a sine function, and (2b) is the equation of the timing wave, usually a piecewise-linear function.

A numerical solution of (2) is possible but too time consuming. Fortunately, the solution of (2) can be greatly simplified if we substitute the sine function $F_1(x)$ by its piecewise-linear approximation. In Fig. 2, a half-period of a reference wave is shown, approximated by a trapezoid with its vertices at points corresponding to 60° and 120° (electrical). With such an approximation, both the reference and the timing waveform are made of segments of straight lines. We shall now derive the mathematical description of the reference and timing waveforms.

In a set of Cartesian coordinates where the axis of abscissae is $x = \omega t$ (ω is the angular frequency), each straight line can be described by an equation of the form

$$y = K \cdot x + b \tag{3}$$

where K is the slope of the line and $b = y$ when $x = 0$.

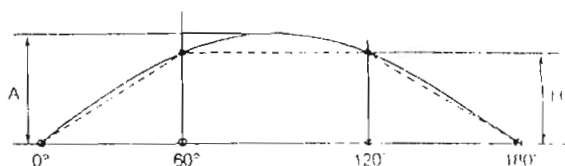


Fig. 2. Piecewise-linear approximation of reference sine wave.

The half-period of the reference wave (Fig. 2) is divided into three intervals of 60° each. Within each of these intervals, the reference wave is described by (3), but the values of the coefficients K and b are different for each interval. During the first 60° interval, the amplitude of the reference wave is linearly rising. We will denote this process as Type 1. During the second 60° interval, the amplitude of the wave stays constant. We will denote this process as Type 2. During the third 60° interval, the amplitude linearly decreases to zero. We will denote this process as Type 3. (Note: The effects of the piecewise-linear approximation of the reference wave on the harmonic contents of the output signal are discussed in [9].)

Assuming that the timing waveform is made of isosceles triangles, we shall divide its period in halves and denote each half-period TS . Within each TS interval, the equation of the timing wave is also of the form (3). For the timing wave, then, the values of K and b will depend on whether the corresponding TS interval is even (0, 2, 4, ...) or odd (1, 3, 5, ...).

If the origin of the set of coordinates is placed at the zero crossing point of the reference wave where it goes positive, we can define the values of K and b for each of the segments of the reference and timing waves. These values are presented in Fig. 3.

Selecting the proper values of K and b , the abscissa for each of the intersection points between the two straight-line segments can now be computed by solving a set of two linear equations:

$$\begin{aligned} y &= k_{1i}x + b_{1i} \\ y &= k_{2j}x + b_{2j} \end{aligned} \tag{4}$$

The abscissa is given by

$$x = \frac{b_{2j} - b_{1i}}{K_{1i} - K_{2j}} \tag{5}$$

Here, as in Fig. 3, the first digit of the subscript refers to the reference wave if it is one or to the timing wave if it is two. The second digit refers to the number of the segment.

Performing the above computations recurrently, we can obtain the abscissae of all the switching points, i.e., the location of the leading and the trailing edge of each pulse in the output PWM signal. The practical implementation of this computational algorithm is described in Section VII.

IV. THREE-PHASE SIGNAL

In Fig. 4, a three-phase reference signal is presented in its piecewise-linearly approximated form. As we can see, during any of the consecutive intervals of 60° (electrical) (1/6 of the signal period), processes of Type 1, 2, and 3 take place, but in each interval these processes are associated with different phases.

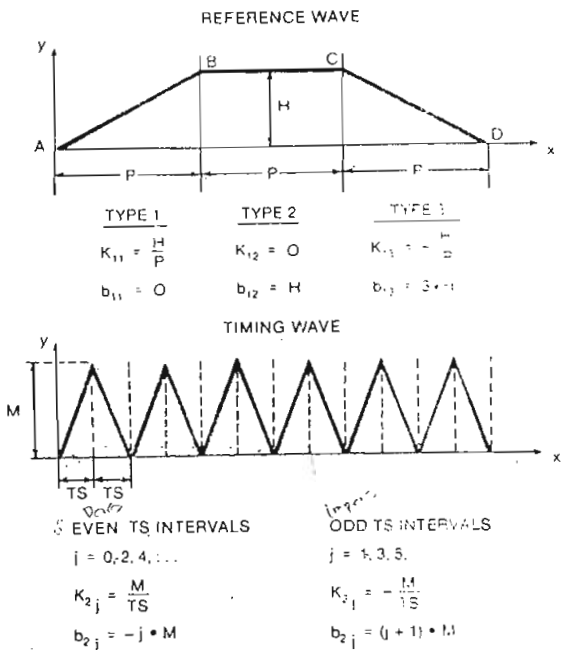


Fig. 3. Values of constants K and b for segments of reference and timing waveforms.

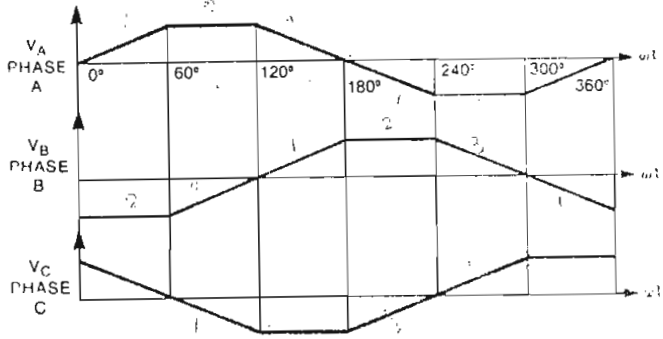


Fig. 4. Piecewise-linear approximation of three-phase reference signal.

TABLE I
ORDER OF FOLLOWING OF PROCESSES IN PHASES OF A THREE-PHASE SIGNAL

PHASE	FORWARD						REVERSE					
	PROCESS TYPE			PROCESS TYPE			PROCESS TYPE			PROCESS TYPE		
A	1	2	3	1	2	3	1	2	3	1	2	3
B	2	3	1	2	3	1	3	1	2	3	1	2
C	3	1	2	3	1	2	2	3	1	2	3	1

ferent phases of the signal. The order of following of these processes is determined by the order of following of phases, i.e., it is fixed for the forward and reverse direction of rotation (Table I). (Note: It is assumed here that the load of the power inverter is an ac motor, so we refer to the direction of rotation of the magnetic flux vector in the air gap of the motor.)

The polarities of the signal phases change in such a way that at the end of each 60° interval, only one phase signal changes its polarity (Table II).

V. HARDWARE

The block diagram of the signal generator hardware is shown in Fig. 5. The microcomputer used is the 8051 from

TABLE II
POLARITY OF OUTPUT IN PHASES OF A THREE-PHASE SIGNAL

PHASE	FORWARD						REVERSE					
	POLARITY OF OUTPUT			POLARITY OF OUTPUT			POLARITY OF OUTPUT			POLARITY OF OUTPUT		
A	+	+	+	-	-	-	+	+	+	-	-	-
B	-	-	+	+	+	-	+	-	-	-	-	+
C	+	-	-	-	+	+	-	-	+	+	+	-

Intel. For developmental purposes, a single board microcomputer SDK-51 was used.

The system timing controller is Am9513 from AMD. Micro Devices. This chip has five 16-bit timer-counters. Each timer-counter can operate in various modes which can be selected independently. In our case, timers 1, 2, and 3 have been selected for phases A, B, and C, timer 5 has been designated as system timer, and timer 4 has been reserved.

The timing controller in the system operates as follows. Computed values are loaded by the microcomputer into the input registers of the timers, whose addresses have been obtained from a look-up table. The sampling interval is then loaded into the input register of timer 5. Then, the microcomputer sends to the timing controller a command which starts the countdown in all the loaded counters. When a phase timer-counter reaches zero (terminal point counter or TPC), its output toggles and retains its state till the next TPC occurs.

When the system timer reaches its TPC, it generates a pulse at the output which causes an interrupt in the microcomputer. The same pulse causes the restart of the three phase timers. At this moment, the contents of the input registers are loaded into the timers and the countdown begins. It is easy to see that a proper sequence of numbers loaded into a timer-counter will produce a PWM signal at the output of the corresponding phase.

The countdown clock frequency can be varied by selecting a divisor in the range from 1 to 16 to the basic clock frequency of the timing controller chip, which is 2 MHz. We have selected the clock frequency of 500 kHz; to get a sampling interval of 500 μs, TS has to be equal to 250.

In order to control the polarity of the PWM signal produced by the power inverter, it is necessary to direct the output of each phase timer-counter to the upper or the lower switch element in the corresponding inverter "leg." This function is performed by a hardware multiplexer, CD4053B from Philips, which is controlled by the microcomputer. The phase at which the signal changes polarity is found in a look-up table. The output of the signal generator can be disabled by putting a high-level voltage signal on the $\overline{INHIBIT}$ line of the multiplexer.

VI. MICROCOMPUTER SOFTWARE STRUCTURE

The software of the generator is designed as an interrupt-driven multitasking system. The functional block diagram of the microcomputer software is presented in Fig. 6. The main program consists of three functional blocks:

- initialization,
- control computations,
- background.

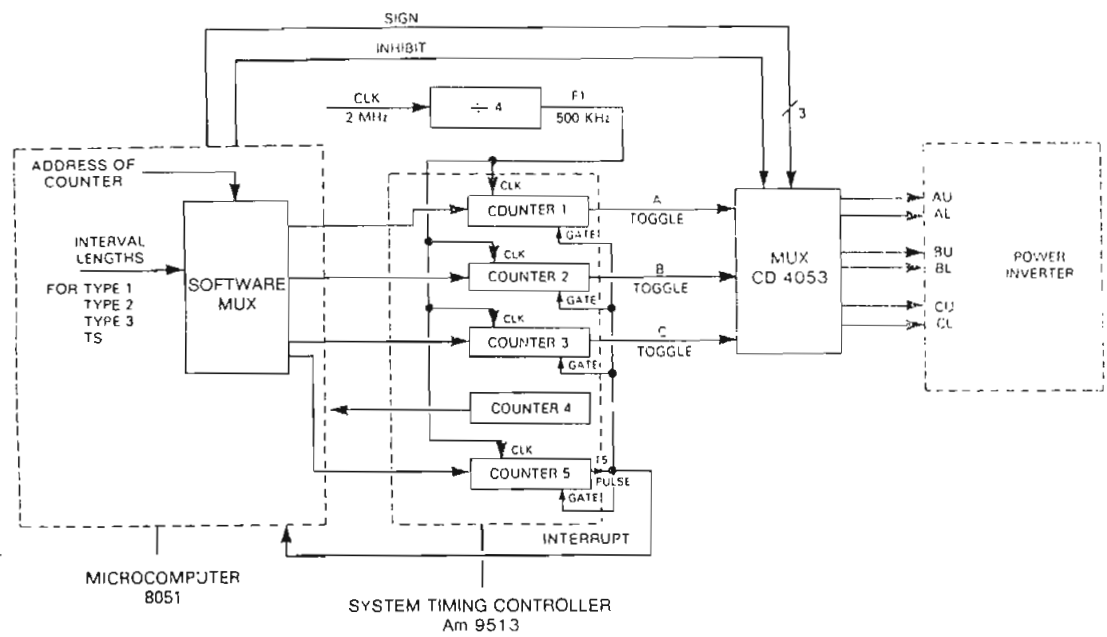


Fig. 5. Functional block diagram of PWM control signal generator hardware.

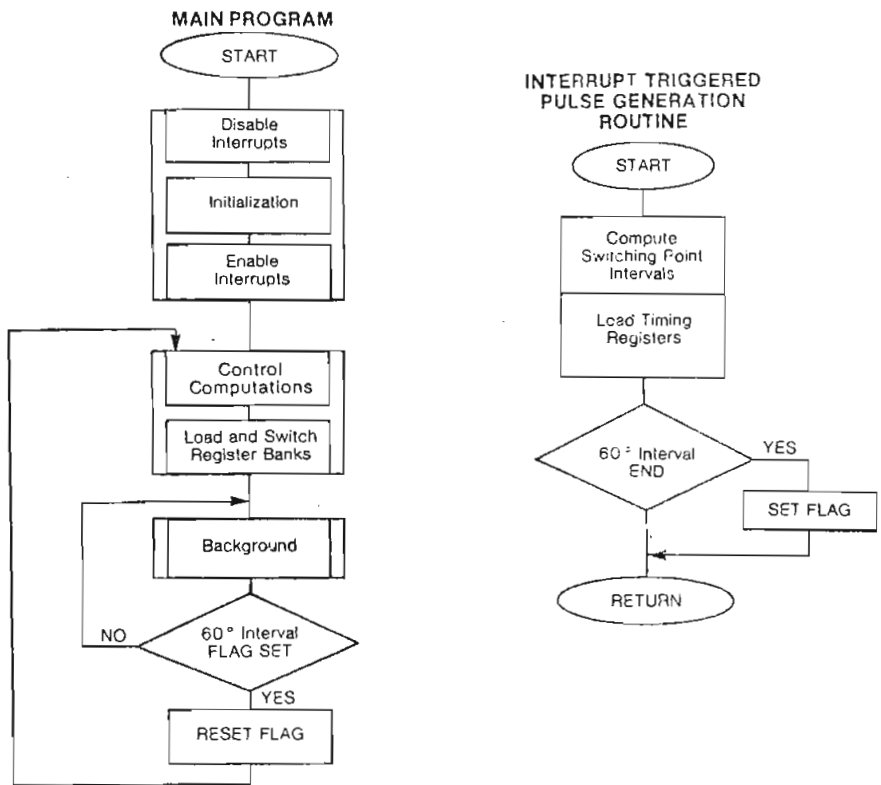


Fig. 6. Functional block diagram of PWM control signal generator software.

During initialization, the hardware timers (Fig. 5) are set in proper mode of operation, and the software variables are set to their initial values.

During control computation, the command inputs are acquired by the microcomputer, and the values of variables which determine the frequency and the amplitude of the generated PWM signal fundamental are computed. The results of the computations are loaded into one of the two banks of timing registers each, which form a "rotating buffer" used to

supply data to the pulse generation routine. The control computation routine is repeated every 60° of the reference signal.

During the background task, the program is in a loop waiting for the next interrupt and checking the status of a flag which determines the destination of the next jump.

The arrival of an interrupt from the system timer initiates the pulse generation routine. A simplified flowchart of this routine is shown in Fig. 7. During this routine, the PWM signal generation algorithm is executed.

VII. PWM SIGNAL GENERATION ALGORITHM

The computational algorithm implemented in the signal generator takes into account the following previously mentioned facts.

- There is an even integer number of TS intervals per each 60° interval of the reference signal.
- At any moment in time, all three process types are taking place in the signal phases.
- The order of following of processes and the order of changes of signal polarities are determined only by the direction of rotation.

Since there is only one switching point per each TS interval, this interval has been selected as the system sampling interval. For practical convenience, the origin of the coordinate set is placed at the beginning of each current TS interval (Fig. 8). As a result, the values of b for both reference and timing wave segments are redefined. For the timing wave and TS even, $b = 0$; for TS odd, $b = M$. The values of b for the reference wave will depend on the modulation index. The amplitude of the timing wave is assumed constant.

The location of a switching point is determined by the length of the interval from the start of the current TS interval until the moment when the intersection of segments occurs. This interval will be called the switching point interval (SPI) (Fig. 8). The SPI for process Type 1 is computed first. Then, from a look-up table similar to Table I, the phase of the output is found where, at the moment of computation, Type 1 process takes place, and the value of SPI is sent to this phase. The same operations are repeated for Type 2 and Type 3 processes. Generally, the number of phases in the output signal may be greater than three, as long as the overall computation time required does not exceed TS .

After each of the SPI's is computed and loaded into the proper timer's register, the value of the TS interval is loaded in the register of the system timer. This last operation is optional; if the value of TS remains constant, it is sufficient to load the system timer register with the value of TS once during initialization; this value will then be automatically reused at each next reloading of the system timer.

The routine keeps track of the location of the current TS interval with respect to the reference signal period by means of two pointers, $PIND \in [0, TNUM-1]$ and $PHSPTR \in [0, 5]$. $PIND$ (pulse index) is the number of the current TS interval; $PHSPTR$ (phase pointer) is the number of the current 60° interval in phase A of the output signal. $TNUM$ is the total number of TS intervals in one 60° interval of the reference signal. Obviously, $TNUM$ is an even number.

VIII. SMOOTH VARIATION OF OUTPUT FREQUENCY

In the steady-state mode of operation, the frequency of the output signal is

$$F = \frac{1}{6 \cdot TNUM \cdot TS} \quad (6)$$

If the timing wave frequency is maintained constant (which means $TS = \text{const}$), the output frequency is determined by $TNUM$, the number of half-triangles (TS intervals) of the tim-

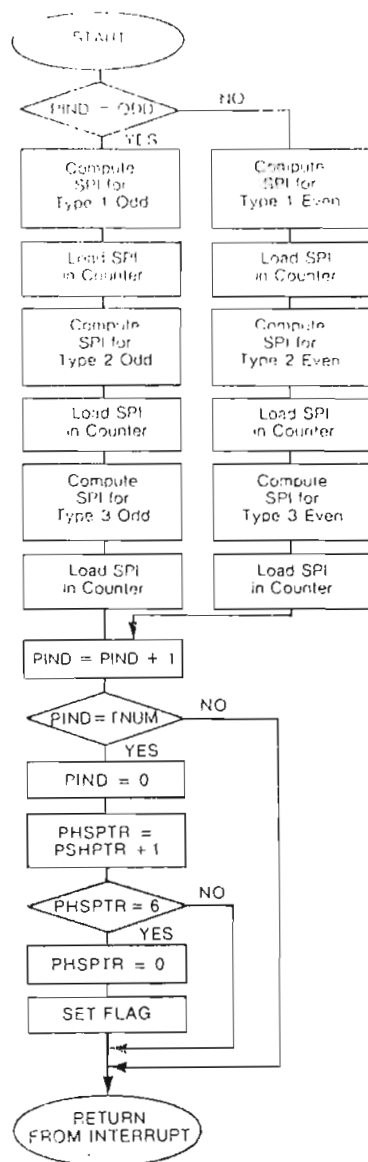


Fig. 7. Simplified flowchart of pulse generation routine.

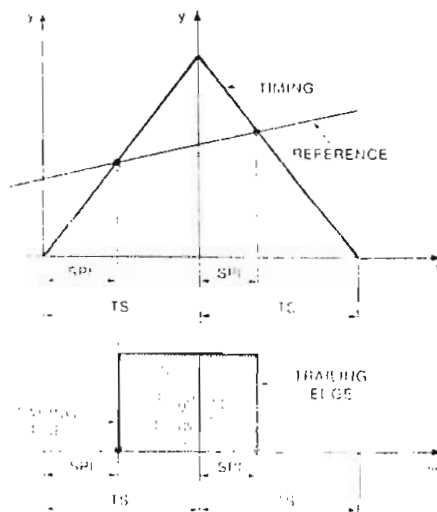


Fig. 8. Generation of pulse by means of on-line computations.

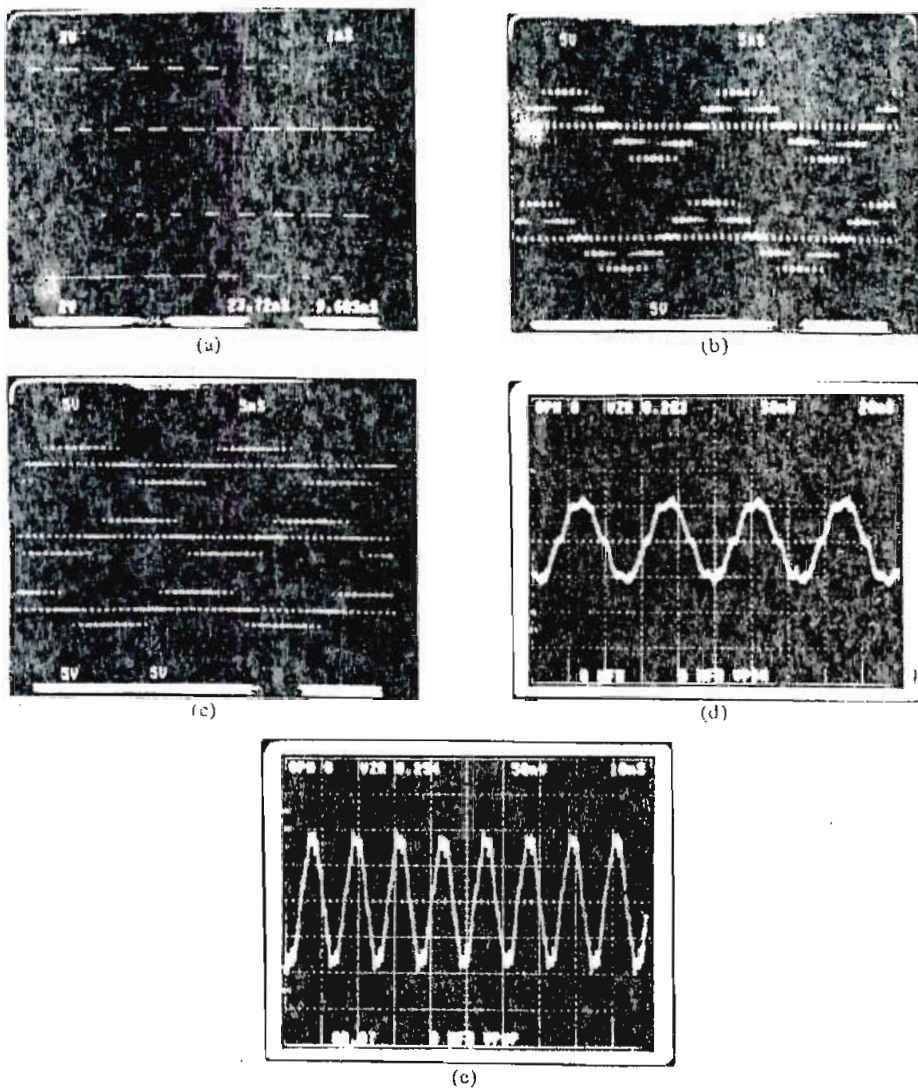


Fig. 9. (a) PWM signals at outputs of two phase timer-counters ($TS = 500 \mu s$, $TNUM = 10$). Phase-to-phase PWM signals at output of signal generator ($F = 40$ Hz). (c) Phase-to-neutral PWM signal at output ($F = 40$ Hz). (d) Phase current in load, ac induction motor ($F = 22.7$ Hz). (e) Phase current in load, ac induction motor ($F = 88$ Hz).

... wave per 1/6 part of the output signal period. When $TNUM > 10$, the output frequency increments resulting from increments of $TNUM$ are relatively small, and thus the output frequency can be varied relatively smoothly by incrementing (decrementing) $TNUM$.

For smaller values of $TNUM$ (which corresponds to higher output frequencies), a smooth variation of output frequency can be achieved by a two-step procedure. First assuming $TS = 500 \mu s$, the required value of $TNUM$ is to be computed for a given output frequency F

$$TNUM = \frac{1}{6 \cdot F \cdot TS} \quad (7)$$

Then the computed value of $TNUM$ should be rounded to the nearest even integer. In the next step, the necessary value of TS should be computed using the rounded value of $TNUM_R$.

$$TS = \frac{1}{6 \cdot F \cdot TNUM_R} \quad (8)$$

Thus, smooth variation of output frequency can be achieved in a two-step manner.

IX. EXPERIMENTAL DATA

The PWM control signal generator has been tested in the lab by driving a small transistor switching inverter with a resistive load, and then it was used as a component in a 1/2-hp induction motor drive. The electronic power inverter driven by the control signal generator was a part of a transistorized three-phase inverter from PTI Controls, Inc. (presently that company is owned by Allen-Bradley Co.). In our system, we used only the power transistors with their driver circuitry. The manufacturer's PWM generation circuit was disconnected. The inverter was used in a voltage control mode. The range of generated frequencies of the fundamental was from 1.2 Hz ($TNUM = 254$) up to 166.6 Hz ($TNUM = 2$), with $TS = 500 \mu s$. Some pictures of the actual PWM signals are shown in Fig. 9.

The outputs of two phase timer-counters are shown in Fig. 9(a) for $TNUM = 10$. Processes Types 1 and 2 can be seen at the lower traces; Types 2 and 3 at the middle trace. The phase-to-phase (Fig. 9(b)) and phase-to-neutral (Fig. 9(c)) signals were

recorded across the resistive load of the small inverter. The currents in the stator of the induction motor fed by the PWM-controlled power inverter are presented in Fig. 4(d) and (e). These currents show relatively low harmonic distortion.

X. CONCLUSION

A microcomputer-based signal generator with on-line computation of the switching pattern has been built and tested in the lab. It has a reduced hardware parts count and all the flexibility resulting from software implementation of most of its functions. In spite of the limited precision of computations possible with an eight-bit microcomputer, the harmonic contents of the generated PWM signal is comparatively low. The PWM signal generator was also used as a component of a control system for an ac motor.

ACKNOWLEDGMENT

The author gratefully acknowledges the important contributions made by his colleagues H. A. Sutherland in software structure design, E. Underkoffler and P. M. Szczesny in hardware design and implementation, and K. L. Sonin in coding and debugging the software.

REFERENCES

- [1] H. Le-Huy, "A microprocessor-controlled pulse-width modulated inverter," in *IEEE IECI Proc. Ind. Appl. of Microprocessors*, Mar. 1978, pp. 223-226.
- [2] J. M. D. Murphy, L. S. Howard, and R. G. Hoft, "Microprocessor control of a PWM inverter induction motor drive," in *Proc. IEEE Power Electronics Spec. Conf.*, 1979, pp. 344-348.
- [3] G. S. Buja and P. Fiorini, "A microcomputer-based, quasi-con-

tinuous output controller for PWM inverters," in *IEEE IECI Proc. Ind. Appl. of Microprocessors*, 1980, pp. 107-111.

- [4] V. V. Athani and S. W. Deshpande, "Microprocessor control of a three-phase inverter used in induction motor speed control system," in *IEEE IECI Proc. Ind. Appl. of Microprocessors*, 1980, pp. 45-52.
- [5] K. S. Rajashekara and J. Vithayathil, "Microprocessor based sinusoidal PWM inverter by DMA transfer," *IEEE Trans. Ind. Electron. Control Instrum.*, vol. IECI-29, Feb. 1982.
- [6] B. K. Bose and H. A. Sutherland, "A microprocessor-based pulse-width modulator for ac drive systems," GE TIS Rep. 81CRD163, July 1981.
- [7] B. J. Cook, A. Cantoni, and R. J. Evans, "A microprocessor-based, 3-phase pulse-width modulator," in *Int. Semicond. Power Converter Conf. Rec.*, 1982, pp. 375-384.
- [8] A. Pollman, "A digital pulse-width modulator employing advanced modulation techniques," in *Int. Semicond. Power Converter Conf. Rec.*, 1982, pp. 117-121.
- [9] M. Varnovitsky, "Development and comparative analysis of a pulse-width modulation strategy," submitted for publication in *IEEE Trans. Ind. Appl.*



Marlen Varnovitsky (M'81) was born in Odessa, USSR, in 1936. He received the M.S. degree in automatic control in 1966 and completed an advanced program of post-graduate studies in Automatic Control in 1971 at the Institute of Electrical Engineering, Leningrad, USSR.

In the USSR he worked as a Research Engineer in the field of industrial control and computer applications. From 1977 to 1979 he was with Texas Instruments, Inc., in Houston, TX. He is now with the Corporate Research and Development Center, General Electric Company, Schenectady, NY. His interests include microcomputer-based digital control systems, in particular digital controls of ac drives.

APENDICE

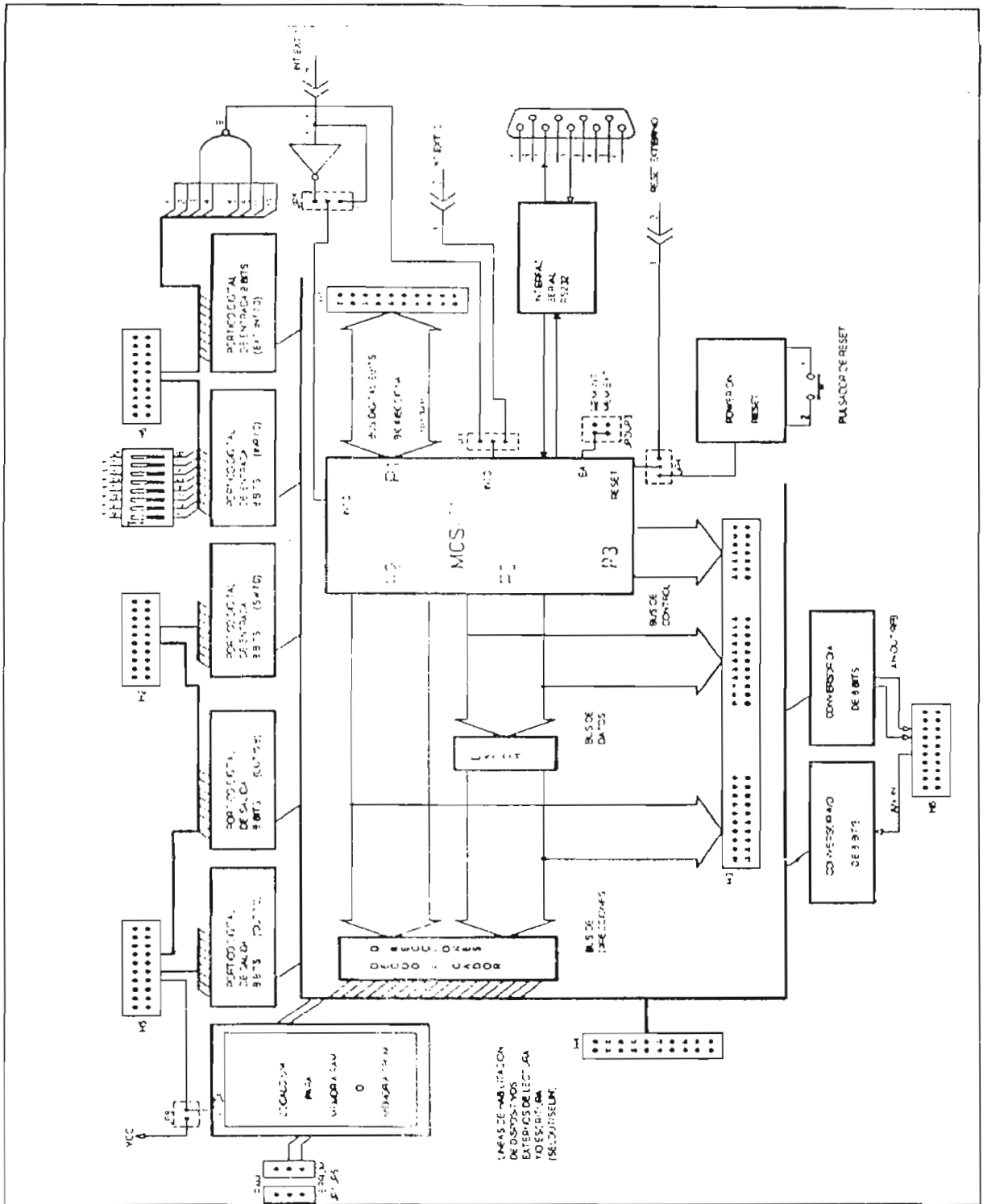


Fig. 1 DIAGRAMA DE BLOQUES TARJETA MCPD51DA

La figura 1 muestra el diagrama de bloques simplificado de la tarjeta MCPD51DA, la misma que ha sido diseñada para permitir el desarrollo de proyectos y aplicaciones de carácter general, en base a los microcontroladores INTEL de la familia MCS-51.

La tarjeta pone a disposición del usuario los siguientes recursos:

- 1 pórtico digital bidireccional de 8 bits (P1.7 a P1.0).
- 2 pórticos digitales de salida de 8 bits (OUT0 a OUT15).
- 1 pórtico digitales de entrada de 8 bits (SW0 a SW7).
- 1 pórtico digital de entrada de 8 bits con opción de colocar un dipswitch-8 en la tarjeta (INP0 a INP7).
- 1 pórtico digital de entrada de 8 bits con opción de generar interrupción externa (EXT-INT0 a EXT-INT7).
- 1 entrada analógica (0 a 5 V) y convertor A/D de 8 bits.
- 1 salida analógica (0 a 5 V) proveniente de un convertor D/A de 8 bits.
- 1 pórtico de comunicación serial RS232 (conector DB9).
- 1 Bus de datos del microcontrolador (D7 a D0).
- 1 Bus de direcciones del microcontrolador (A15 a A0).
- 1 Bus de señales de control del microcontrolador (RD, WR, T0, T1, ALE, PSEN, RESET, INT0, INT1).
- 1 Bus de señales de control para habilitación de dispositivos externos:
3 de entrada: SELIN5,6,7 y 4 de salida: SELOUT3,5,6,7.
- Memoria RAM de 2 Kbytes.
- Circuito de reset interno con pulsador.

CONFIGURACIONES:

La tarjeta MCPD51DA incluye toda la circuitería básica asociada a un microcontrolador MCS-51, permitiendo al usuario configurar la tarjeta para sus aplicaciones específicas. Para el efecto la tarjeta tiene 8 "jumpers" de configuración (JP1 a JP8) que permiten seleccionar las alternativas de la tabla No. 1.

La nomenclatura utilizada para los jumpers de dos puntos hace referencia a la colocación física del "jumper" cuando se tiene "ON" y su ausencia física cuando se tiene "OFF". Los jumpers de 3 puntos funcionan como switches de dos posiciones, donde el punto central es el común. Por ejemplo, JP6 es un jumper de 3 puntos donde los extremos se denominan "RAM" y "EPROM" respectivamente. Cuando la tabla No. 1 dice que JP6 = "RAM" ésto significa que se debe colocar un jumper entre el punto central de JP6 y el extremo "RAM".

JUMPERS	POSICION	FUNCION
JP1 y JP6	RAM	El microcontrolador trata a U14 como RAM (memoria de datos).
JP1 y JP6	EPROM	El microcontrolador trata a U14 como ROM (memoria de programa).
JP2 y JP3	JP2 = "ON" JP3 = "OFF"	El microcontrolador ejecuta el programa que reside en memoria externa.
JP2 y JP3	JP2 = "OFF" JP3 = "ON"	El microcontrolador ejecuta el programa que reside en su memoria ROM Interna.
JP4	INT-RESET	El RESET del microcontrolador queda conectado al circuito "power on reset" y al pulsador Internos.
JP4	EXT-RESET	El RESET del microcontrolador queda conectado a una entrada exterior del conector H3 (H3.3 EXRST).
JP5	0L-EX1	Interrupción externa 1 del microcontrolador activa con 0L, accesible desde conector H3.38 y H1.13.
JP5	1L-EX1	Interrupción externa 1 del microcontrolador activa con 1L, accesible desde conector H3.38 y H1.13.
JP7	0..7-EX0	Interrupción externa 0 del microcontrolador activa con 0L y accesible desde cualquier linea del pórtico EXT-INT0..7, conector H6.
JP7	EXT-EX0	Interrupción externa 0 del microcontrolador activa con 0L y accesible desde conector H3.39.
JP8	"ON"	U14 se polariza con la fuente VCC de la tarjeta.
JP8	"OFF"	U14 recibe polarización externa VCCX desde el conector H5.20.

Tabla No. 1

Alrededor de la arquitectura de la tarjeta MCPD51DA se puede desarrollar proyectos de aplicación específica, utilizando componentes de la familia MCS-51 con memoria interna de programa, como el 8051 ó el 8751, en cuyo caso el zócalo U14 queda disponible para un chip de RAM de 2 Kbytes. Si se utiliza el microcontrolador 8031 que carece de memoria interna de programa, el zócalo U14 necesariamente deberá alojar una memoria de programa como la 2716 o 2732.

La tabla No. 2 muestra la manera de configurar la tarjeta en función del tipo de microcontrolador y de la disposición de la memoria de programa.

INTEL MCS-	JUMPERS	U14	DESCRIPCION
8051 ó 8751	JP3 = "ON" JP2 = "OFF" JP1 = "RAM" JP6 = "RAM"	RAM 2 Kb (5116)	El micro ejecuta el programa residente en su ROM interna. U14 puede alojar una memoria RAM o no ser utilizado.
8051 ó 8751	JP3 = "OFF" JP2 = "ON" JP1 = "EPROM" JP6 = "EPROM"	EPROM 4 Kb (2732)	El micro ejecuta el programa residente en la EPROM externa colocada en U14.
8051 ó 8751	JP3 = "OFF" JP2 = "ON" JP1 = "EPROM" JP6 conectado a "INT" de JP3.	RAM 2Kb (6116)	El micro ejecuta el programa residente en la RAM externa colocada en U14.
8031	JP3 = "OFF" JP2 = "ON" JP1 = "EPROM" JP6 = "EPROM"	EPROM 4 Kb (2732)	El micro ejecuta el programa residente en la EPROM externa colocada en U14.

Tabla No. 2

Por otro lado, la tarjeta puede utilizarse como un sistema de desarrollo y depuración de programas de aplicación que se pueden descargar a través del puerto serial, desde un computador personal hacia la memoria RAM de la tarjeta. Luego, se reconfigura la tarjeta para que ejecute el programa residente en RAM. De esta manera se agiliza la realización de pruebas de operación sin necesidad de borrar y reprogramar EPROMS.

MAPA DE MEMORIA:

Los microcontroladores Intel de la familia MCS-51 tienen posibilidad de direccionar 64 K localidades externas a través del bus de direcciones de 16 bits. En la tarjeta MCPD51DA se ha incluido toda la circuitería que se requiere para direccionar independientemente a 8 dispositivos de entrada y 8 dispositivos de salida, dividiendo los 64K en páginas de 8K. Las líneas decodificadas para habilitación de dispositivos de entrada (lectura) se denominan SELIN0 a SELIN7. Las líneas para habilitación de dispositivos de salida (escritura), se denominan SELOUT0 a SELOUT7. Para la decodificación del bus de direcciones y la correspondiente división en páginas de 8K, se han utilizado los tres bits más

significativos A15, A14 y A13 los cuales, en combinación con las señales READ y WRITE del micro, determinan la activación de la correspondiente señal de habilitación.

Por ejemplo, si A15, A14 y A13 tienen el valor 0L, cuando el micro ejecuta una instrucción de escritura en memoria externa (MOVX @DPTR, A), la línea que se habilitará será SELOUT0. Si el micro ejecuta una instrucción de lectura de memoria externa (MOVX A,@DPTR), la línea que se habilitará será SELIN0.

De las 8 líneas de habilitación de entrada y 8 de salida existentes, varias están utilizadas para los pórticos de entrada, salida, conversor A/D y otros recursos disponibles en la tarjeta. Las restantes están accesibles para el usuario a través del conector H4.

La tabla No. 3 muestra la distribución de memoria y las líneas disponibles para el usuario.

DIRECCIONES	HABILITACION	DISPOSITIVO DE ENTRADA (LECTURA)	DISPOSITIVO DE SALIDA (ESCRITURA)
0000H-1FFFFH	SELIN0/SELOUT0	Pórt.SW0-SW7	Pórt.OUT0-OUT7
2000H-3FFFFH	SELIN1/SELOUT1	Pórt.EXT-INT0 a EXT-INT7	Pórt.OUT8-OUT15
4000H-5FFFFH	SELIN2/SELOUT2	Pórt.INP0-INP7	Conv. D/A.
6000H-7FFFFH	SELIN3/SELOUT3	Conv. A/D.	DISPONIBLE
8000H-8FFFFH	SELIN4/SELOUT4	MEMORIA RAM	MEMORIA RAM
A000H-BFFFFH	SELIN5/SELOUT5	DISPONIBLE	DISPONIBLE
C000H-DFFFFH	SELIN6/SELOUT6	DISPONIBLE	DISPONIBLE
E000H-FFFFH	SELIN7/SELOUT7	DISPONIBLE	DISPONIBLE

Tabla No. 3

BOLIVAR LEDESMA

PHILIPS

Technical publication



Electronic
components
and materials

DIGI-KEY 800 344-4539

PHILIPS DATA FOR LCD MODULE		
PART NO AMXDS-ND		CT. 1
		TYPE 138
PART NO AMXDS		DEPARTMENT CF-4370

1723672

Character type LCD modules

The visual part of an LCD is only one of several components used to produce it. The shape of the display contents needs to be defined (usually from a character generator), the sequence and position of that display needs to be controlled (timer) and changes to the display must be stored and incorporated (RAM). As can be seen from this publication, our character LCD modules have all the controls and display built into one IC. They can operate under the control of either a 4-bit or 8-bit microcomputer to display alphanumeric characters, symbols and other signs. The module provides the user with a character type dot-matrix display panel featuring simple interface circuitry.

The LCD module receives character codes (8 bits per character) from a microprocessor or microcomputer, latches the codes to its Display Data RAM (80-byte DD RAM for storing 80 characters), transforms each character code into a 5 x 7 dot-matrix character pattern, and displays the characters on its LCD screen.

The module incorporates a character generator ROM which produces 160 different 5 x 7 dot-matrix character patterns. It also provides a character generator RAM (64 bytes) through which the user may define up to eight additional 5 x 7 dot-matrix character patterns, as required by the application.

To display a character, positional data is sent via the data bus from the microprocessor to the LCD module, where it is written into the instruction register. A character code is then sent and written into the data register. The module displays the corresponding character pattern in the specified position. It can either increment or decrement the display position automatically after each character entry, so that only successive characters codes need to be entered to

display a continuous character string. The display/cursor shift instruction allows the entry of characters in either the left-to-right or right-to-left direction. Since the display data RAM (DD RAM) and the character generator RAM (CG RAM) may be accessed by the microprocessor, unused portions of each RAM may be used as general purpose data areas. The module may be operated with either dual 4-bit or single 8-bit data transfers, to accommodate interfaces with both 4-bit and 8-bit microprocessors. It can operate from logic supply voltages as low as 5 V which makes it ideal for use with CMOS microprocessors.

Features

- Interface with either 4-bit or 8-bit microprocessor.
- Display data RAM
80 x 8 bits (80 characters).
- Character generator ROM.
160 different 5 x 7 dot-matrix character patterns.
- Character generator RAM
8 different user programmed 5 x 7 dot-matrix patterns.
- Display data RAM and character generator RAM may be accessed by the microprocessor.
- Numerous instructions
Clear Display, Cursor Home, Display ON/OFF, Cursor ON/OFF, Blink Character, Cursor Shift, Display shift.
- Built-in reset circuit is triggered at power ON.
- Built-in oscillator.

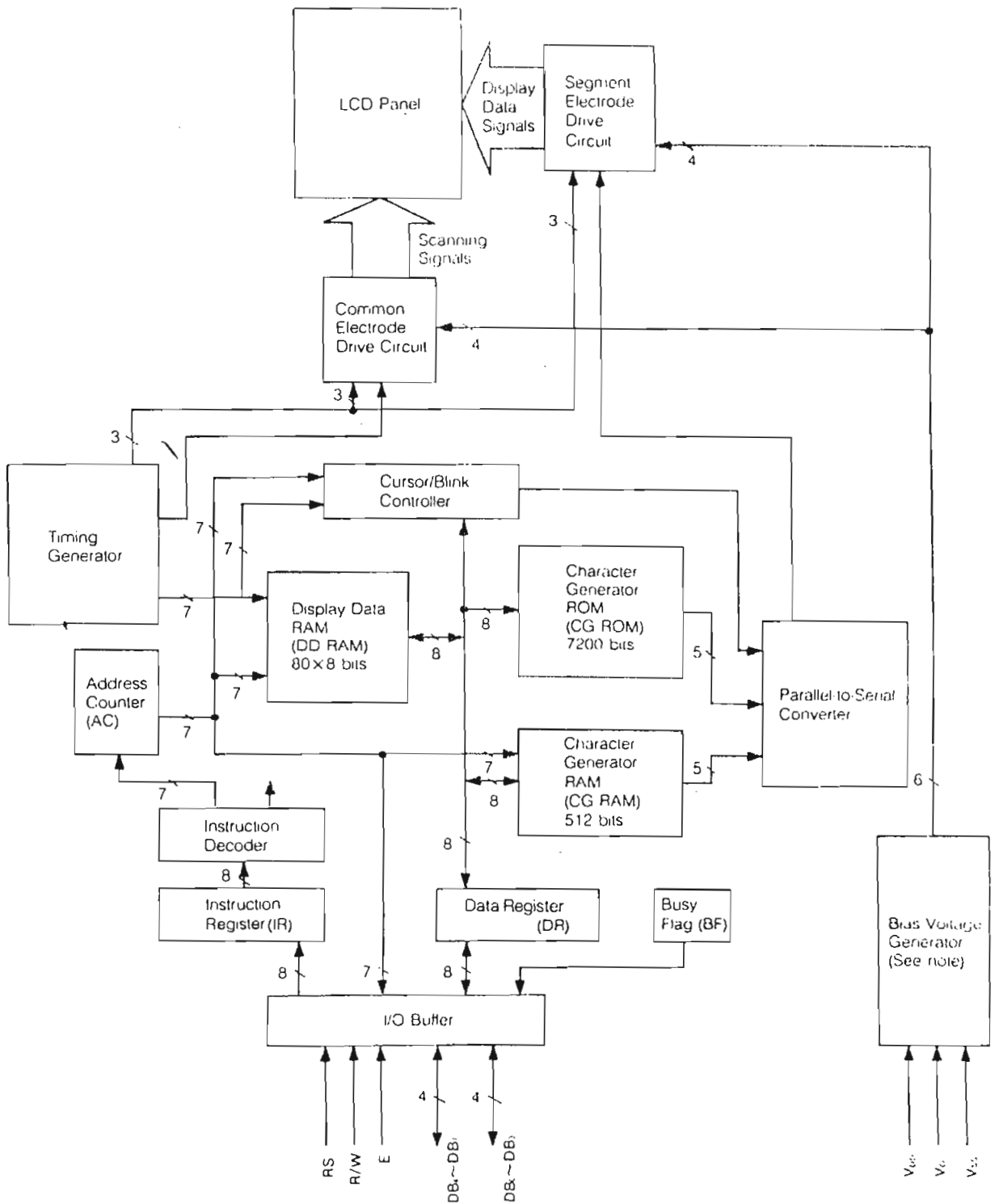


Fig. 1 Functional Block Diagram

TABLE 1
Character modules with built-in controllers

model	display format	character format	outline dimensions W x H x D (mm)	effective display area W x H (mm)	character size W x H (mm)	dot pitch W x H (mm)	operating temperature (°C)	storage temperature (°C)	supply voltage (V)	power (mW)
LTN111R-10	16 x 1	5 x 7 dot with cursor	80 x 36 x 12	61.5 x 13.8	3.07 x 5.73	0.55 x 0.75	0 to +50	-25 to +70	+5	7.5
LTN211R-10	16 x 2	5 x 7 dot with cursor	84 x 44 x 12	61 x 15.8	2.96 x 4.86	0.56 x 0.66	0 to +50	-25 to +70	+5	8
LTN241R-10	40 x 2	5 x 7 dot with cursor	182 x 33.5 x 11	154 x 15.8	3.2 x 4.85	0.6 x 0.65	0 to +50	-25 to +55	+5, -5	11

HARDWARE

Functional blocks

Registers

The LCD module has two 8-bit registers – an instruction register (IR) and a data register (DR).

The instruction register stores instruction codes such as “clear display” or “shift cursor”, and also stores address information for the display data RAM and character generator RAM. The IR can be accessed by the microprocessor only for writing.

The data register is used for temporarily storing data during data transactions with the microprocessor. When writing data to the module, the data is initially stored in the data register, and is then automatically written into either the display data RAM or character generator RAM, as

determined by the current operation. The data register is also used as a temporary storage area when reading data from the display data RAM or character generator RAM. When address information is written into the instruction register, the corresponding data from the display data RAM or character generator RAM is moved to the data register. Data transfer is completed when the microprocessor reads the contents of the data register by the next instruction. After the transfer is complete, data from the next address position of the appropriate RAM is moved to the data register, in preparation for subsequent reading operations by the microprocessor.

One of the two registers is selected by the register select (RS) signal.

TABLE 2
Interface signals

signal name	input/output	external connection	function
RS	input	MPU	Register select signal “0”: instruction register (when writing) busy flag and address counter (when reading) “1”: data register (when writing and reading)
R/W	input	MPU	Read/write select signal “0”: writing “1”: reading
E	input	MPU	Operation (data read/write) enable signal
D4-D7	input/output	MPU	High-order lines of data bus with three-state, bidirectional function for use in data transactions with the MPU.
D0 to D3	input/output	MPU	Low-order lines of data bus with three-state, bidirectional function for use in data transactions with the MPU. These lines are not used when interfacing with a 4-bit microprocessor
V _{DD} -V _{SS}		Supply voltage (logic)	V _{DD} : +5 V, V _{SS} : 0 V
V ₀		Power supply	Contrast adjustment voltage (V _{LCD} = V _{DD} - V ₀)

Busy flag (BF)

When the busy flag is set at a logical "1", the module is executing an internal operation, and no instruction will be accepted. The state of the busy flag is output on data line D7 in response to the register selection signals RS = 0, R/W = 1 as shown in Table 3. The next instruction may be entered after the busy flag is reset to logical "0".

Address counter (AC)

The address counter generates the address for the display data RAM and character generator RAM. When the address set instruction is written into the instruction register, the address information is sent to the address counter. The same instruction also determines which of the two RAMs is to be selected.

After data has been written to or read from the display data RAM or character generator RAM, the address counter is automatically incremented or decremented by one. The contents of the address counter are output on data lines D0 - D6 in response to the register selection signals RS = 0, R/W = 1 as shown in Table 3.

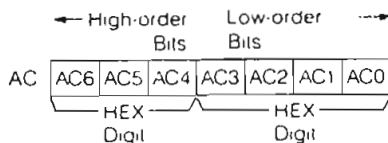
TABLE 3
Register selection

RS	R/W	operation
0	0	Write to instruction register, and execute internal operation (clear display, etc)
0	1	Read busy flag (D7) and address counter (D0-D6)
1	0	Write to data register, and execute internal operation (DR → DD RAM or DR → CG RAM)
1	1	Read data register, and execute internal operation (DD RAM → DR or CG RAM → DR)

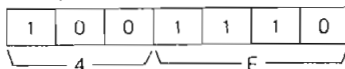
Display data RAM (DD RAM)

This 80 × 8 bit RAM stores up to 80 8-bit character codes as display data. The unused area of the RAM may be used by the microprocessor as a general purpose RAM area.

The display data RAM address, set in the address counter, is expressed in hexadecimal (HEX) numbers as follows:



Example DD RAM address "4E"



The address of the display data RAM corresponds to the display position on the LCD panel as follows:

i) Address type a For dual-line display

Digit	Display Position																				
	1	2	3	4	5	6	7	8	9											39	40
Line 1	00 _H	01 _H	02 _H	03 _H	04 _H	05 _H	06 _H	07 _H	08 _H											26 _H	27 _H
Line 2	40 _H	41 _H	42 _H	43 _H	44 _H	45 _H	46 _H	47 _H	48 _H											66 _H	67 _H

DD RAM Address (in H)

When a display shift takes place, the addresses shift as follows:

Left Shift	Display Position																				
	01 _H	02 _H	03 _H	04 _H	05 _H	06 _H	07 _H	08 _H	09 _H											27 _H	00 _H
	41 _H	42 _H	43 _H	44 _H	45 _H	46 _H	47 _H	48 _H	49 _H											67 _H	40 _H

Right Shift	Display Position																				
	27 _H	00 _H	01 _H	02 _H	03 _H	04 _H	05 _H	06 _H	07 _H											25 _H	26 _H
	67 _H	40 _H	41 _H	42 _H	43 _H	44 _H	45 _H	46 _H	47 _H											65 _H	00 _H

The addresses for the second line are not consecutive with the addresses for the first line. A 40-character RAM area is assigned to each of the two lines as follows:

line 1: 00_H - 27_H

line 2: 40_H - 67_H

For an LCD module with a display capacity of less than 40 characters per line, characters equal in number to the display capacity, as counted from display position 1, are displayed.

ii) Address type b For single-line display with logically dual-line addressing

Digit	Display Position															
	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16
Line 1	00 _H	01 _H	02 _H	03 _H	04 _H	05 _H	06 _H	07 _H	08 _H	09 _H	0A _H	0B _H	0C _H	0D _H	0E _H	0F _H

DD RAM Address (in H)

When a display shift takes place, the addresses shift as follows:

Left Shift	Display Position															
	01 _H	02 _H	03 _H	04 _H	05 _H	06 _H	07 _H	08 _H	09 _H	0A _H	0B _H	0C _H	0D _H	0E _H	0F _H	00 _H
	41 _H	42 _H	43 _H	44 _H	45 _H	46 _H	47 _H	48 _H	49 _H							

Right Shift	Display Position															
	27 _H	00 _H	01 _H	02 _H	03 _H	04 _H	05 _H	06 _H	07 _H	08 _H	09 _H	0A _H	0B _H	0C _H	0D _H	0E _H
	67 _H	40 _H	41 _H	42 _H	43 _H	44 _H	45 _H	46 _H	47 _H							

The right-hand eight characters, for the purposes of addressing and shifting, may be considered as a second display line.

For the address type of each module, see Table 10.

Character generator ROM (CG ROM)

This ROM generates a 5 x 7 dot-matrix character pattern for each of 160 different 8-bit character codes. The correspondence between character codes and character patterns is shown in Tables 4 and 5. Inquiries are invited for units with custom character patterns.

TABLE 4
Character codes

High Order Low Order 4 bit	CG ROM (1)	0010	0011	0100	0101	0110	0111	1010	1011	1100	1101	1110	1111
x x x x 0000	(1)	0	1	A	a	P	p	—	ウ	E	e	O	o
x x x x 0001	(2)	!	1	A	a	4	#	ア	チ	△	△	△	△
x x x x 0010	(3)	"	2	B	R	b	r	"	イ	ウ	×	E	e
x x x x 0011	(4)	#	3	C	S	c	s	、	ウ	テ	E	e	×
x x x x 0100	(5)	\$	4	D	T	d	t	、	エ	ト	ト	U	u
x x x x 0101	(6)	%	5	E	U	e	u	、	オ	カ	1	△	△
x x x x 0110	(7)	&	6	F	V	f	v	、	カ	ニ	△	△	△
x x x x 0111	(8)	'	7	G	W	g	w	'	キ	ヲ	△	△	△
x x x x 1000	(1)	(8	H	X	h	x	、	ク	ホ	△	△	△
x x x x 1001	(2))	9	I	Y	i	y	、	ク	レ	△	△	△
x x x x 1010	(3)	*	#	J	Z	j	z	*	コ	ノ	△	△	△
x x x x 1011	(4)	+	;	K	K	(*	ウ	ヒ	△	△	△	△
x x x x 1100	(5)	,	<	L	#	1	1	、	ク	フ	△	△	△
x x x x 1101	(6)	—	=	M	I	m)	、	ス	△	△	△	△
x x x x 1110	(7)	.	>	N	^	n	÷	.	セ	ホ	△	△	△
x x x x 1111	(8)	/	?	O	_	o	+	、	ウ	マ	△	△	△

Notes 1) The Character Generator RAM (CG RAM) generates character patterns in accordance with the user's program.
2) Last two columns indicate 5 x 8 dot character patterns (including the cursor line).

TABLE 5
Character codes

High-Order Low-Order 4 bit 4 bit	0000	0010	0011	0100	0101	0110	0111	1010	1011	1100	1101	1110	1111
xxxx0000	CG RAM (1)		0	●	P	\	p		-	σ	ε	α	ρ
xxxx0001	(2)		l	A	Q	a	q	o	T	+	Δ	σ	q
xxxx0010	(3)	"	z	B	R	b	r	Γ	Y	γ	λ	β	θ
xxxx0011	(4)	#	3	C	S	c	s	J	?	·	f	ε	∞
xxxx0100	(5)	\$	4	D	T	d	t	、	エ	r	π	μ	Ω
xxxx0101	(6)	%	5	E	U	e	u	•	オ	フ	レ	σ	∩
xxxx0110	(7)	&	6	F	V	f	v	ヲ	カ	ニ	シ	ρ	Δ
xxxx0111	(8)	'	7	G	W	g	w	〒	キ	ノ	ソ	g	π
xxxx1000	(1)	(8	H	X	h	x	+	ク	イ	リ	√	∩
xxxx1001	(2))	9	I	Y	i	y	o	〒	ノ	レ	-1	y
xxxx1010	(3)	+	:	J	Z	j	z	+	コ		レ	j	f
xxxx1011	(4)	+	;	k	(k	{	+	キ	レ	コ	x	h
xxxx1100	(5)	,	<	L	Y	l	y	〒	シ	ノ	ソ	Φ	∩
xxxx1101	(6)	-	=	M)	m	}	+	ス	ハ	ソ	ε	+
xxxx1110	(7)	.	>	N		n	-	+	セ	フ	ソ	∩	
xxxx1111	(8)	/	?	O	_	o	-	〒	ソ	ノ	ソ	∩	■

Notes: 1) The CG RAM is a Character Generator RAM which generates character patterns in accordance with the user's program.
2) Last two columns indicate 5 x 8 dot character patterns (including cursor line).

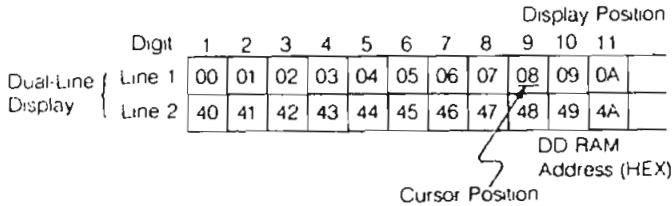
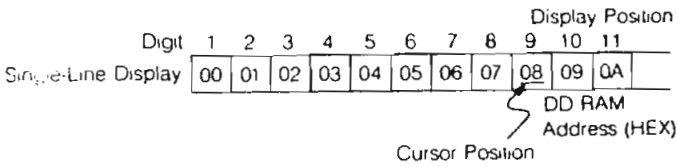
Timing generator

The timing generator produces timing signals used for the internal operation of the display data RAM, character generator ROM, and character generator RAM. Timing is controlled so that read-out of the RAM for display and access to the RAM by the external microprocessor do not interfere. Display flicker when data is written to the display data RAM is eliminated.

Cursor/blink controller

This circuit can be used to generate a cursor or blink a character in the display position indicated by the DD RAM address, which is set in the address counter (AC). The following example shows the cursor position when the address counter contains "08" (HEX).

	AC6	AC5	AC4	AC3	AC2	AC1	AC0
AC	0	0	0	1	0	0	0



Note: The address counter has the dual function of containing either a DD RAM address or a CG RAM address. The cursor/blink controller does not distinguish between these two functions, and thus, when activated, it always considers the address counter to contain a DD RAM address. To avoid spurious cursor/blink effects, the cursor/blink function should be turned off while the microprocessor writes to or reads from the CG RAM.

Parallel-to-serial converter

This circuit converts parallel data read from the CG ROM or CG RAM to serial data for use by the display driver.

Bias voltage generator

This circuit provides the bias voltage level required for driving the liquid crystal display.

LCD driver

This circuit receives display data, timing signals, and bias voltage, and produces the common and segment display signals.

LCD panel

This is, within the scope of this report, a character type dot-matrix liquid crystal display panel arranged in either 1 row of 16 characters, 2 rows of 16 characters, or 2 rows of 40 characters. For the last two displays the IC driver has to be extended with slave drivers.

Microprocessor interface

The LCD module performs either dual 4-bit or single 8-bit data transfers, allowing the user to interface with either a 4-bit or 8-bit microprocessor.

4-bit microprocessor interface (Fig.2)

Only data lines D4 – D7 are used for data transfers. Data transactions with the external microprocessor take place in two 4-bit data transfer operations. The high-order 4 bits (corresponding to D4 – D7 in an 8-bit transfer) are transferred first, followed by the low-order 4 bits (corresponding to D0 – D3 in an 8-bit transfer). The busy flag is to be checked on completion of the second 4-bit data transfer. Busy flag and address counter are output in two operations.

8-bit microprocessor interface

Each 8-bit piece of data is transferred in a single operation using the entire data bus D0 – D7.

Reset function

Initialization by internal reset circuit

The module has an internal reset circuit for implementing an automatic reset operation at power-on. During the

initialization operation, the busy flag is set. The busy state lasts for 10ms after VDD reaches 4.5 V. The following instructions are executed in initializing the module.

- 1) Clear Display
- 2) Function Set
DL = 1 8-bit data length for interface
N = 0 Single-line display
F = 0 5 x 7 dot-matrix character font
- 3) Display ON/OFF Control
D = 0 Display OFF
C = 0 Cursor OFF
B = 0 Blink function OFF
- 4) Entry Mode Set
I/D = 1 Increment Mode
S = 0 Display shift OFF.

Caution: If the power conditions stated in the section called "Power conditions applicable when internal reset circuit is used", are not satisfied, the internal reset circuit will not operate properly and the LCD module will not be initialized. In this case, the initialization procedure must be executed by the external microprocessor. See section entitled "Initialization by instructions".

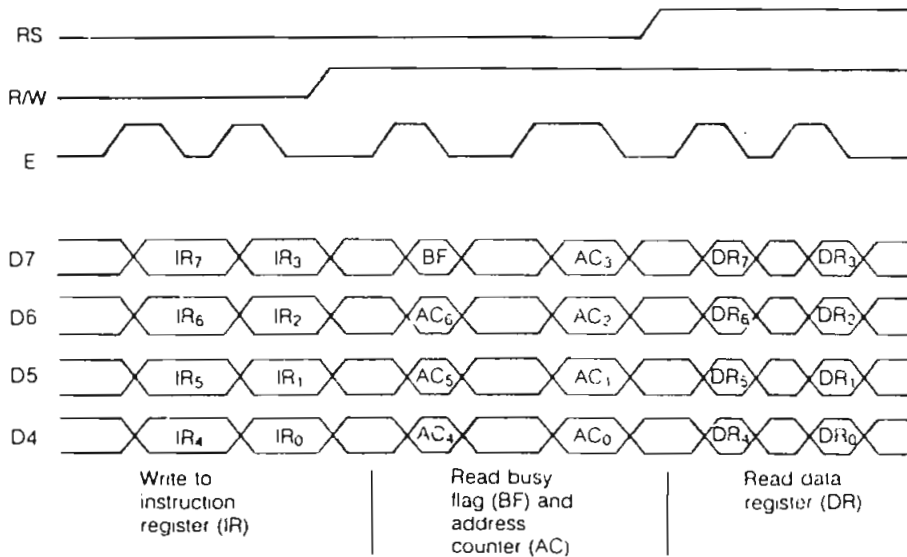


Fig. 2 4-bit Data Transfer

Initialization by instructions

If the power conditions for the normal operation of the internal reset circuit are not satisfied (see section entitled "Power conditions applicable when internal reset circuit is

used"), the module must be initialized by executing series of instructions. The procedure for this initialization process is shown in Figs 3 and 4.

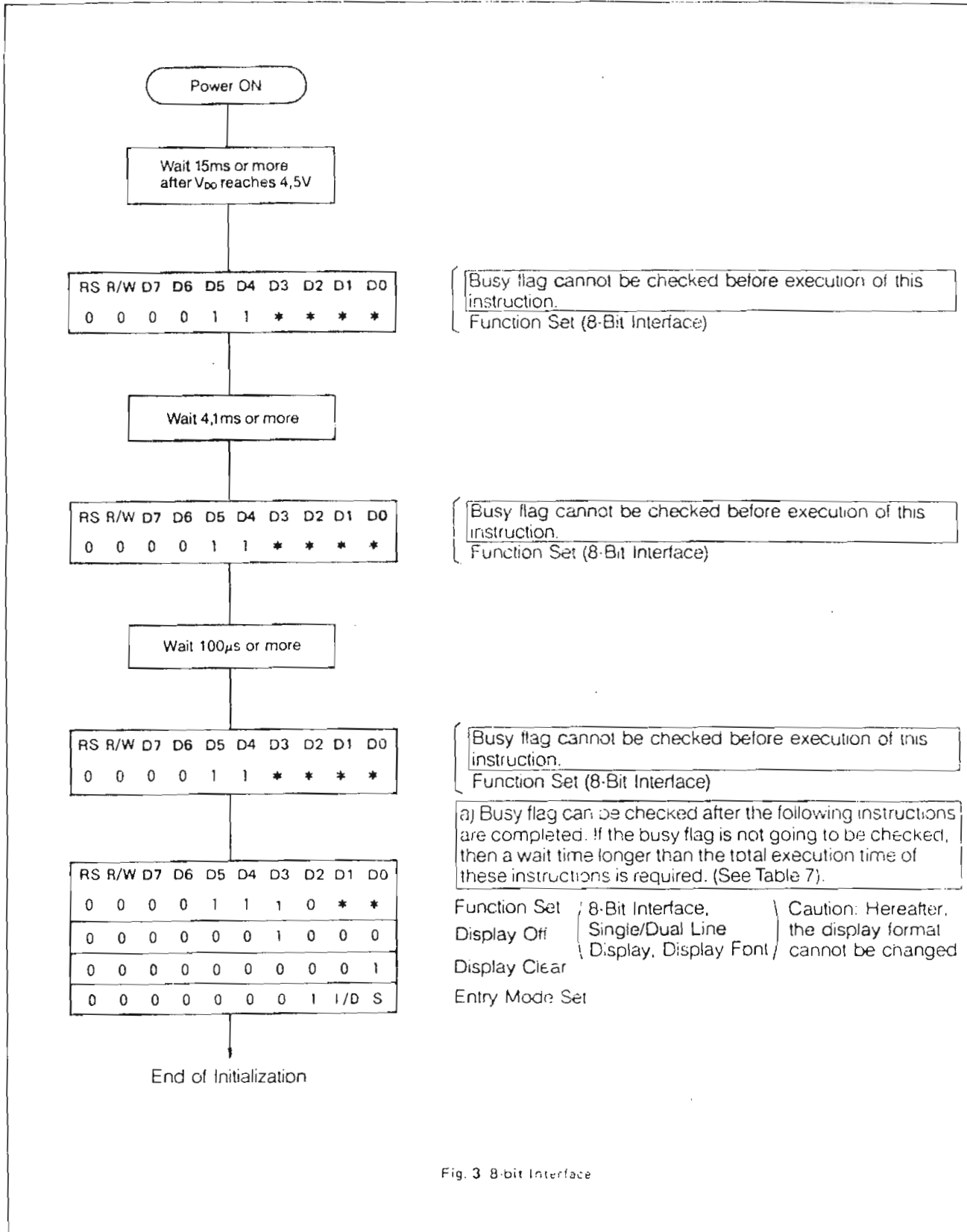
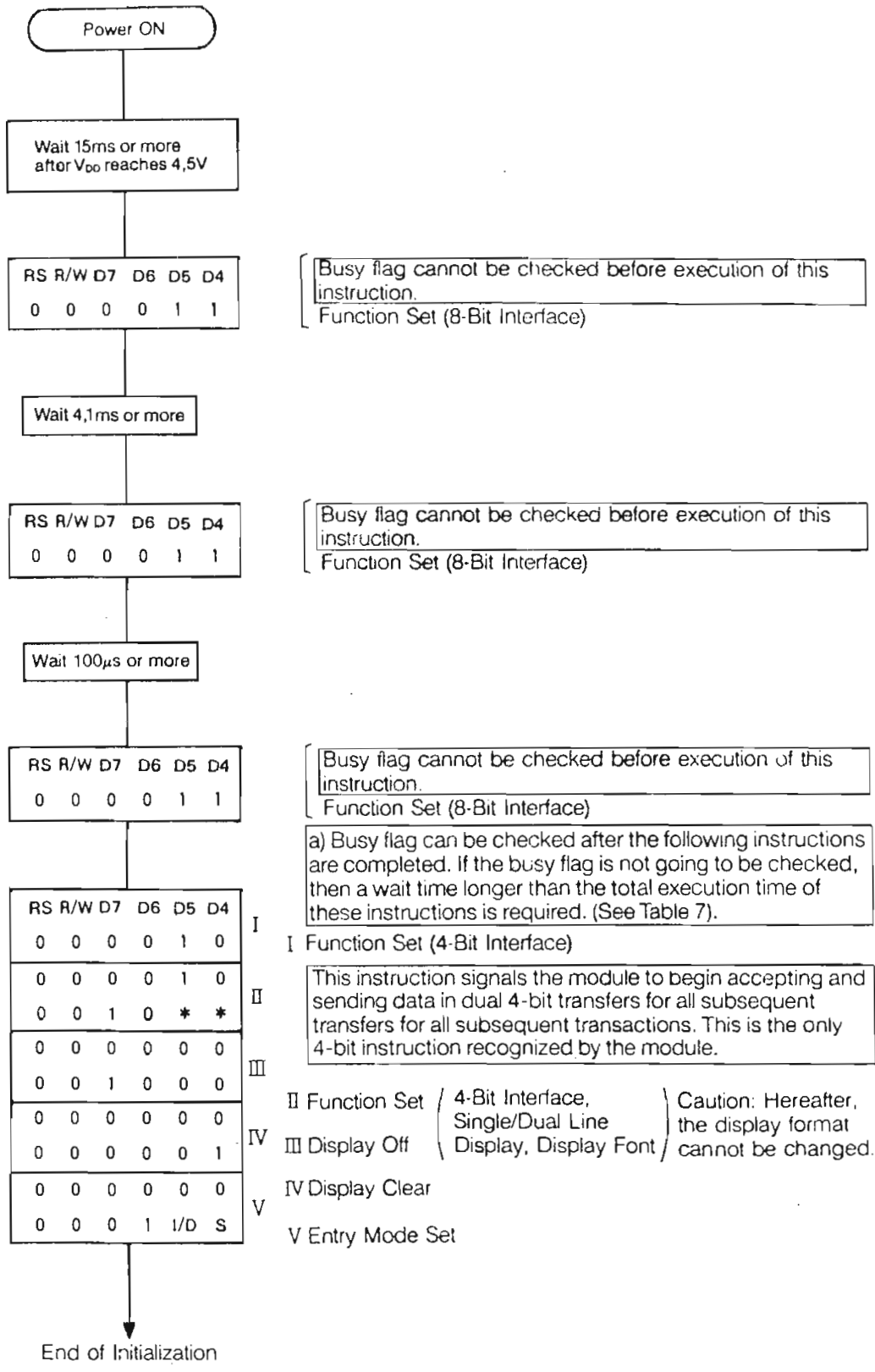


Fig. 3 8-bit Interface



Busy flag cannot be checked before execution of this instruction.
Function Set (8-Bit Interface)

Busy flag cannot be checked before execution of this instruction.
Function Set (8-Bit Interface)

Busy flag cannot be checked before execution of this instruction.
Function Set (8-Bit Interface)

a) Busy flag can be checked after the following instructions are completed. If the busy flag is not going to be checked, then a wait time longer than the total execution time of these instructions is required. (See Table 7).

I Function Set (4-Bit Interface)

This instruction signals the module to begin accepting and sending data in dual 4-bit transfers for all subsequent transfers for all subsequent transactions. This is the only 4-bit instruction recognized by the module.

II Function Set (4-Bit Interface, Single/Dual Line Display, Display Font) Caution: Hereafter, the display format cannot be changed.

III Display Off

IV Display Clear

V Entry Mode Set

Fig. 4 4-bit Interface

TABLE 7
Instruction set

instruction	code										function	execution time (max) (t_{cp} or $t_{osc} = 250 \text{ kHz}$)
	RS	R/W	D7	D6	D5	D4	D3	D2	D1	D0		
Display clear	0	0	0	0	0	0	0	0	0	1	Clear entire display area, restore display from shift, and load address counter with DD RAM address 00H.	1.64 μs
Display/cursor home	0	0	0	0	0	0	0	0	0	1	Restore display from shift and load address counter with DD RAM address 00H.	1.64 μs
Entry mode set	0	0	0	0	0	0	0	1	I/D	S	Specify cursor advance direction and display shift mode. This operation takes place after each data transfer.	40 μs
Display ON/OFF	0	0	0	0	0	0	1	D	C	B	Specify activation of display (D), cursor (C), and blinking of character at cursor position (B).	40 μs
Display/cursor shift	0	0	0	0	0	1	S/C	R/L	*	*	Shift display or move cursor.	40 μs
Function set	0	0	0	0	1	DL	N	0	*	*	Set interface data length (DL) and number of display lines (N).	40 μs
CG RAM address set	0	0	0	1						ACG	Load the address counter with a CG RAM address. Subsequent data is CG RAM data.	40 μs
DD RAM address set	0	0	1							ADD	Load the address counter with a DD RAM address. Subsequent data is DD RAM data.	40 μs
Busy flag/address counter read	0	1	BF							AC	Read busy flag (BF) and contents of address counter (AC).	0 μs
CG RAM/DD RAM data write	1	0								write data	Write data to CG RAM or DD RAM.	40 μs
CG RAM/DD RAM data read	1	1								read data	Read data from CG RAM or DD RAM.	40 μs

I/D = 1: Increment, I/D=0: Decrement
 S = 1: Display shift on
 S/C = 1: Shift display, S/C=0: Move cursor
 R/L=1: Shift right, R/L=0: Shift left
 DL = 1: 8-bit, DL=0: 4-bit
 N = 1: Dual line, N=0: Single line
 BF = 1: Internal operation, BF=0: Ready for instruction

DD RAM: Display data RAM
 CG RAM: Character generator RAM
 ACG : Character generator RAM Address
 ADD : Display data RAM Address
 AC : Address counter

Note 1: Symbol "*" signifies a "don't care" bit.

Note 2: Correct input value for "N" is predetermined for each model. (see Table 10).

INSTRUCTIONS

General information

When the module is controlled by an external microprocessor, the only registers which can be directly accessed by the microprocessor are the instruction register (IR) and data register (DR). Control information is buffered to allow the module to interface with various microprocessors and peripheral control devices with different operating speeds. The internal operation of the module is determined by the signals sent from the external microprocessor. These signals include the register select (RS) signal, read/write (R/W) signal, and data bus (D0 - D7) signals.

Table 7 lists the instructions available to the module, with their execution times. The instructions fall into the following four categories:

1. Instructions for setting module functions, such as display format and data length.
2. Instructions for addressing the internal RAMs.
3. Instructions for transferring data or to from the internal RAMs.
4. Other instructions.

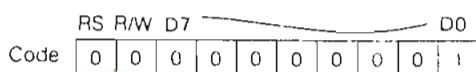
In normal operation, instructions from category 3 are used most frequently. The internal RAM address may be incremented or decremented automatically after each data transaction, to reduce the programming requirements of the microprocessor. The display may also be shifted automatically after each display write (see section "Sample instruction procedures" for examples). These features facilitate the construction of efficient systems.

During the internal execution of an instruction, no instruction other than the "busy flag/address counter read" instruction will be accepted. During internal operation the busy flag is set to "1". It is necessary for the microprocessor to check that the busy flag is reset to "0" before sending the next instruction.

Note: Either the microprocessor must check that the busy flag is not set to "1" before sending each instruction, or the interval waited before sending each instruction must be made sufficiently longer than the execution time of the previous instruction. For the execution time of each instruction, see Table 7.

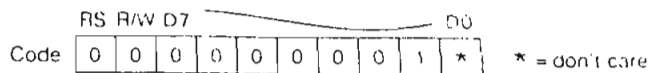
Description of instructions

1. Display Clear



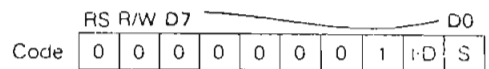
The display data RAM is filled with the "space" code, 20H. The address counter is reset to zero. If the display has been shifted, the original position is restored. By execution of this instruction, the display goes off, and the cursor and character-blink functions, if activated, are moved to the upper, leftmost display position.

2. Display/Cursor Home



The address counter is reset to zero. If the display has been shifted, the original position is restored. The content of the DD RAM is not affected. The cursor and character blink functions, if activated, are moved to the upper, leftmost display position.

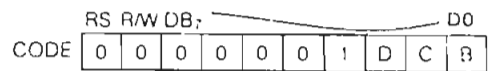
3. Entry Mode Set



I/D: The address counter is incremented (I/D = 1) or decremented (I/D = 0) by one, following the reading or writing of each display data RAM character code. The cursor and character blink functions move one display position to the right (I/D = 1) or left (I/D = 0). The same operation takes place when data is written to or read from the character generator RAM.

S: When S = 1, the entire display is shifted one position to the left (I/D = 1) or right (I/D = 0) following the writing of a display data RAM character code. The cursor and character-blink functions do not move relative to the display position. When S = 0, the display is not shifted. The display is not shifted when writing data to the character generator RAM.

4. Display ON/OFF



D: When D = 1, the display is turned on. When D = 0, the display is turned off with the display data retained in the display data RAM.

C: When C = 1, the cursor is displayed in the position specified by the address counter. When C = 0, the cursor is not displayed. The cursor is made up of five dots displayed across the 8th display row, below the 5 x 7 dot-matrix character block. Special characters can be generated employing the cursor line to form a 5 x 8 dot-matrix.

MODULE DESCRIPTION

LTN211 is a 32 character LCD module, each character consisting of a 5 x 7 dot matrix and cursor. OS controller/driver integrated circuits are incorporated. The module reads 4-bit or 8-bit character and instruction codes to display a full range of fixed, and user defined, characters and symbols on the LCD. Instructions for editing and shifting text are also featured.

Complete information regarding the operation of this LCD module is available in Philips Technical Publication #238 [TP 238]. Please contact Amprex for a copy.

Several types are available, as follows :

- LTN211R-10 - Reflective.
- LTN211F-10 - Transflective (for use with EL backlight).
- LPH3511-1 - Black bezel.
- LP-3511-E - 12 o'clock viewing direction.

The LTN211F-10 is designed to accommodate an electroluminescent [EL] backlight lamp. The recommended EL lamp is available separately as Philips Type LXL211-G, or directly from the supplier as NEC Type NEL-5L-042-G. The recommended backlight power supply [DC-to-AC converter] is NEC Type NEL-D5-006.

CHECK REFERENCE DATA

Outline Dimensions	84 x 44 x 12 mm
Viewing Area	61.0 x 15.8 mm
Character Format	5 x 7 dots and cursor
Character Size	4.86 x 2.96 mm
Dot Size [Spacing : 0.04 mm]	0.66 x 0.56 mm
Drive Method	Multiplex 1:16
Supply Voltage	+5 V
Power Consumption	8.0 mW [typ]
Viewing Mode	R-10 : Reflective F-10 : Transflective
Optimal Viewing Direction	6 O'clock
Data Interface	4- or 8-bit parallel
Character Generator	Built-in
Mass	≈ 28 g
Reliability Grade	Commercial

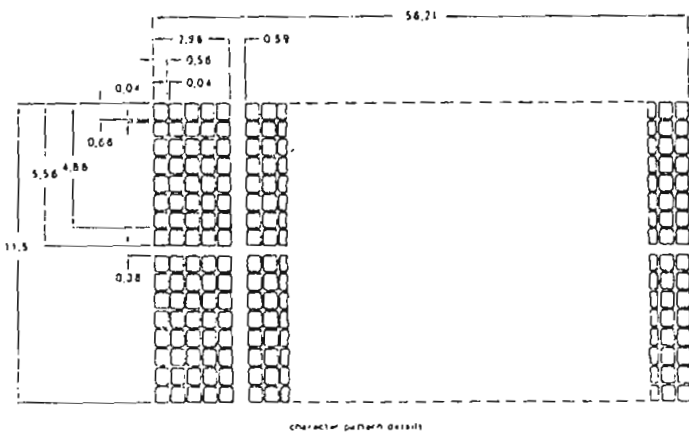
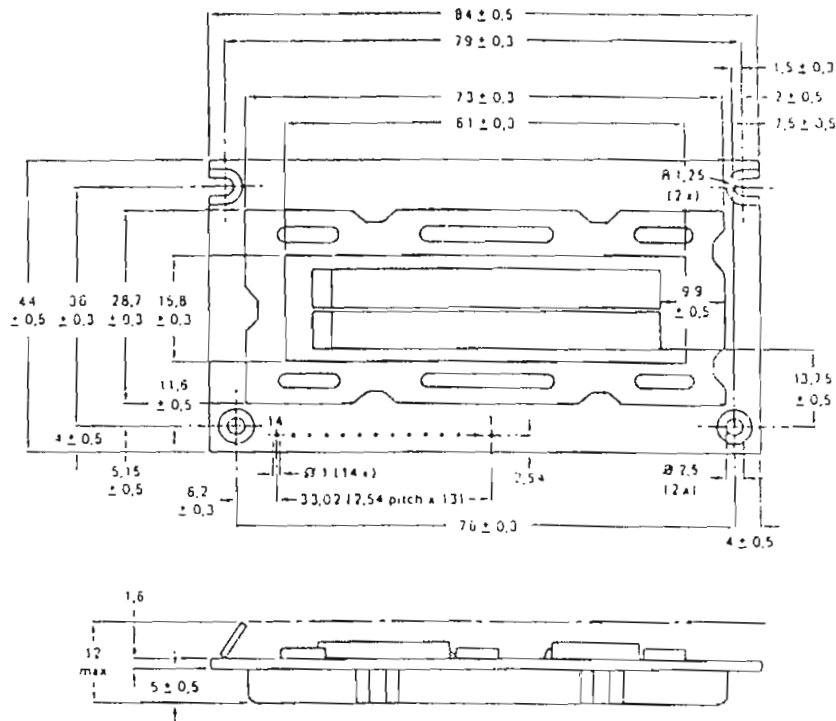
AMPEREX ELECTRONIC COMPANY
 A DIVISION OF NORTH AMERICAN PHILIPS CORP.
 OPTOELECTRONICS BUSINESS UNIT
 SMITHFIELD, RI 02917
 [401] 232 - 0500

JULY 1988

31

MECHANICAL DATA

Dimensions in mm



PIN DESCRIPTION

Pin #	Symbol	Name and Function
1	Vss	Ground
2	Vdd	Power Supply
3	V ₀	Contrast Adjustment Voltage
4	RS	Register Select
5	R/W	Read/Write Select
6	E	Enable (Data Latch)
7	D0	I/O Data LSB
8	D1	I/O Data 2nd Bit
9	D2	I/O Data 3rd Bit
10	D3	I/O Data 4th Bit
11	D4	I/O Data 5th Bit
12	D5	I/O Data 6th Bit
13	D6	I/O Data 7th Bit
14	D7	I/O Data MSB

RATINGS Limiting values in accordance with Absolute Maximum System (IEC134).

Parameter	Symbol	Min	Typ	Max	Unit
Supply voltage (logic)	Vdd - Vss	- 0.3	-	7.0	V
Supply voltage (LCD)	Vdd - Vo	0	-	13.5	V
Input voltage	Vi	- 0.3	-	Vdd + 0.3	V
Storage temperature	Tstg	- 25	-	+ 70	°C
Operating ambient temperature	Tamb	0	-	+ 50	°C

OPERATING CHARACTERISTICS

Tamb = 25 °C unless otherwise stated.

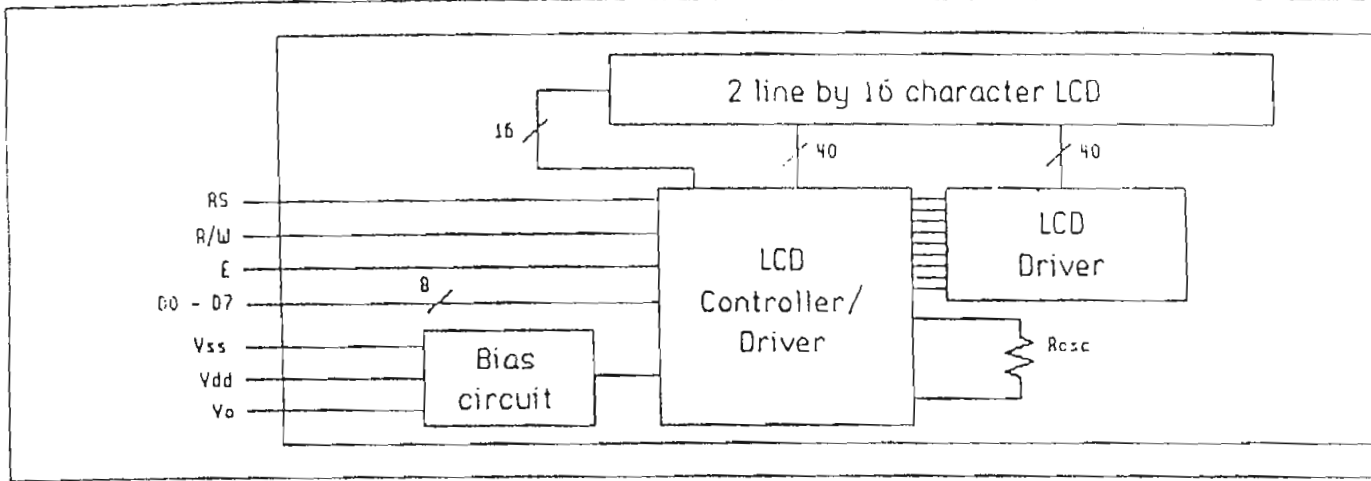
Parameter	Symbol	Min	Typ	Max	Unit
Supply voltage (logic)	Vdd - Vss	4.75	5.0	5.25	V
Contrast adjustment voltage	Vo - Vss	-	0.6	-	V
LOW level input voltage	Vil	- 0.3	-	0.6	V
HIGH level input voltage	Vih	2.2	-	Vdd	V
LOW level output voltage [Note 1]	Vol	-	-	0.4	V
HIGH level output voltage [Note 2]	Voh	2.4	-	-	V
Input leakage current	Ii	-	-	1.0	µA
Internal oscillator frequency	fosc	-	250	-	KHz
Supply current (logic) [Note 3]	Idd	-	1.6	2.2	mA
Power dissipation [Note 3]	Pd	-	8.0	11.0	mW

Note 1 : Iol = 1.2 mA.

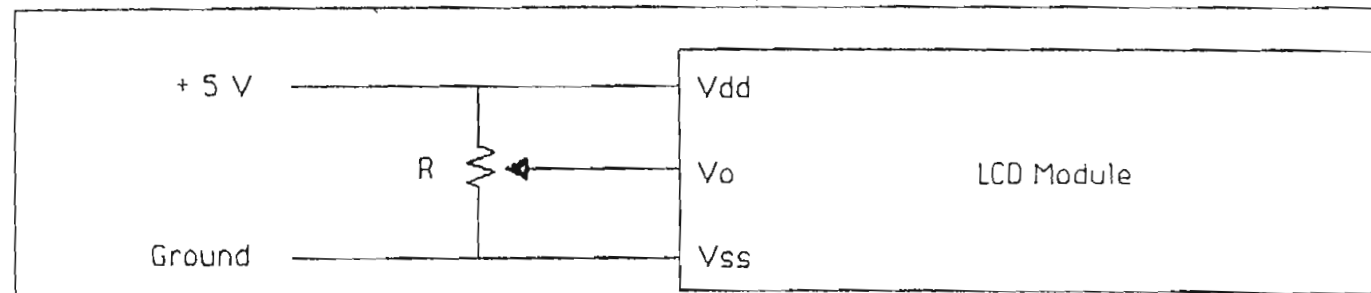
Note 2 : -Ioh = 0.205 mA.

Note 3 : Vdd = 5 V, Vo = 0 V.

LCD MODULE CIRCUIT DIAGRAM



CONTRAST ADJUSTMENT CIRCUIT



$R = 10k\Omega$ to $20k\Omega$, LCD Drive Voltage = $V_{dd} - V_o$.

ADDRESSING SCHEME

Display Position	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16
Line 1	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F
Line 2	40	41	42	43	44	45	46	47	48	49	4A	4B	4C	4D	4E	4F

DDRAM Address (HEX)

This represents the unshifted display addressing. See TP 238 for details.



HEWLETT
PACKARD

LSTTL/TTL COMPATIBLE OPTOCOUPLER

6N137

TECHNICAL DATA MARCH 1980

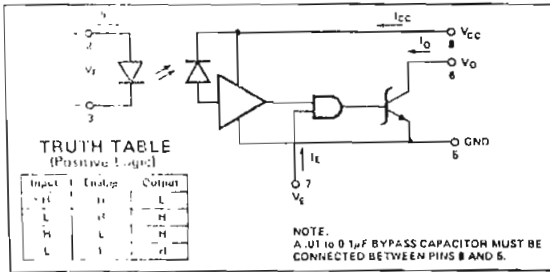


Figure 1.

Features

- LSTTL/TTL COMPATIBLE: 5V SUPPLY
- ULTRA HIGH SPEED
- LOW INPUT CURRENT REQUIRED
- HIGH COMMON MODE REJECTION
- GUARANTEED PERFORMANCE OVER TEMPERATURE
- RECOGNIZED UNDER THE COMPONENT PROGRAM OF UNDERWRITERS LABORATORIES, INC. (FILE NO. E55361)
- 3000 Vdc WITHSTAND TEST VOLTAGE

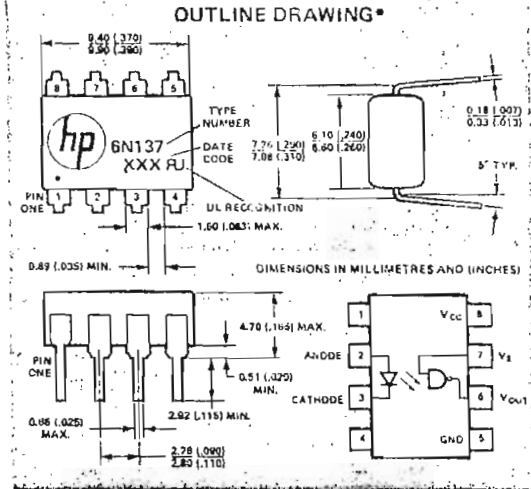
Description Applications

The 6N137 consists of a GaAsP photon emitting diode and a unique integrated detector. The photons are collected in the detector by a photodiode and then amplified by a high gain linear amplifier that drives a Schottky clamped open collector output transistor. The circuit is temperature, current and voltage compensated.

This unique isolator design provides maximum DC and AC circuit isolation between input and output while achieving LSTTL/TTL circuit compatibility. The isolator operational parameters are guaranteed from 0°C to 70°C, such that a minimum input current of 5mA will sink an eight gate fan-out (13mA) at the output with 5 volt V_{CC} applied to the detector. This isolation and coupling is achieved with a typical propagation delay of 45ns. The enable input provides gating of the detector with input sinking and sourcing requirements compatible with LSTTL/TTL interfacing and a propagation delay of 25ns typical.

The 6N137 can be used in high speed digital interfacing applications where common mode signals must be rejected, such as for a line receiver and digital programming of floating power supplies, motors, and other machine control systems. The elimination of ground loops can be accomplished in system interfaces such as between a computer and a peripheral memory, printer, controller, etc.

The open collector output provides capability for bussing, OR'ing and strobing.



Recommended Operating Conditions

	Sym.	Min.	Max.	Units
Input Current, Low Level Each Channel	I _{FL}	0	250	μA
Input Current, High Level Each Channel	I _{FH}	6.3**	15	mA
High Level Enable Voltage	V _{EH}	2.0	V _{CC}	V
Low Level Enable Voltage (Output High)	V _{EL}	0	0.8	V
Supply Voltage, Output	V _{CC}	4.5	5.5	V
Fan Out (TTL Load)	N		8	
Operating Temperature	T _A	0	70	°C

Absolute Maximum Ratings*

(No derating required up to 70°C)

Storage Temperature	-55°C to +125°C
Operating Temperature	0°C to +70°C
Lead Solder Temperature	260°C for 10s (1.6mm below seating plane)
Peak Forward Input Current	40mA (1≤ 1msec Duration)
Average Forward Input Current	20mA
Reverse Input Voltage	5V
Enable Input Voltage	5.5V (Not to exceed V _{CC} by more than 500mV)
Supply Voltage - V _{CC}	7V (1 Minute Maximum)
Output Current - I _O	50mA
Output Collector Power Dissipation	85mW
Output Voltage - V _O	7V

**6.3mA condition permits at least 20% CTR degradation guardband. Initial switching threshold is 5mA or less.

*JEDEC Registered Data.

Electrical Characteristics

OVER RECOMMENDED TEMPERATURE ($T_A = 0^\circ\text{C}$ TO 70°C) UNLESS OTHERWISE NOTED

Parameter	Symbol	Min.	Typ.**	Max.	Units	Test Conditions	Figure	Note
High Level Output Current	I_{OH}^*		50	250	μA	$V_{CC}=5.5\text{V}$, $V_O=5.5\text{V}$, $I_F=250\mu\text{A}$, $V_E=2.0\text{V}$	6	
Low Level Output Voltage	V_{OL}^*		0.5	0.6	V	$V_{CC}=5.5\text{V}$, $I_F=5\text{mA}$, $V_{EH}=2.0\text{V}$ I_{OL} (Sinking) = 13mA	3,5	
High Level Enable Current	I_{EH}		-1.0		mA	$V_{CC}=5.5\text{V}$, $V_E=2.0\text{V}$		
Low Level Enable Current	I_{EL}^*		-1.6	-2.0	mA	$V_{CC}=5.5\text{V}$, $V_E=0.5\text{V}$		
High Level Supply Current	I_{CCH}^*		7	15	mA	$V_{CC}=5.5\text{V}$, $I_F=0$ $V_E=0.5\text{V}$		
Low Level Supply	I_{CCL}^*		13	18	mA	$V_{CC}=5.5\text{V}$, $I_F=10\text{mA}$ $V_E=0.5\text{V}$		
Input-Output Insulation Leakage Current	I_{I-O}^*			1.0	μA	Relative Humidity=45% $T_A=25^\circ\text{C}$, $t=5\text{s}$ $V_{I-O}=3000\text{Vdc}$		5
Resistance (Input-Output)	R_{I-O}		10^{12}		Ω	$V_{I-O}=500\text{V}$, $T_A=25^\circ\text{C}$		5
Capacitance (Input-Output)	C_{I-O}		0.6		pF	$f=1\text{MHz}$, $T_A=25^\circ\text{C}$		5
Input Forward Voltage	V_F^*		1.5	1.75	V	$I_F=10\text{mA}$, $T_A=25^\circ\text{C}$	4	8
Input Reverse Breakdown Voltage	BV_R^*	5			V	$I_R=10\mu\text{A}$, $T_A=25^\circ\text{C}$		
Input Capacitance	C_{IN}		60		pF	$V_F=0$, $f=1\text{MHz}$		
Current Transfer Ratio	CTR		700		%	$I_F=5.0\text{mA}$, $R_L=100\Omega$	2	7

**All typical values are at $V_{CC} = 5\text{V}$, $T_A = 25^\circ\text{C}$

Switching Characteristics at $T_A=25^\circ\text{C}$, $V_{CC}=5\text{V}$

Parameter	Symbol	Min.	Typ.	Max.	Units	Test Conditions	Figure	Note
Propagation Delay Time to High Output Level	t_{PLH}^*		45	75	ns	$R_L=350\Omega$, $C_L=15\text{pF}$, $I_F=7.5\text{mA}$	7,9	1
Propagation Delay Time to Low Output Level	t_{PHL}^*		45	75	ns	$R_L=350\Omega$, $C_L=15\text{pF}$, $I_F=7.5\text{mA}$	7,9	2
Output Rise-Fall Time (10-90%)	t_r , t_f		25		ns	$R_L=350\Omega$, $C_L=15\text{pF}$, $I_F=7.5\text{mA}$		
Propagation Delay Time of Enable from V_{EH} to V_{EL}	t_{ELH}		25		ns	$R_L=350\Omega$, $C_L=15\text{pF}$, $I_F=7.5\text{mA}$, $V_{EH}=3.0\text{V}$, $V_{EL}=0.5\text{V}$	8	3
Propagation Delay Time of Enable from V_{EL} to V_{EH}	t_{EHL}		15		ns	$R_L=350\Omega$, $C_L=15\text{pF}$, $I_F=7.5\text{mA}$, $V_{EH}=3.0\text{V}$, $V_{EL}=0.5\text{V}$	8	4
Common Mode Transient Immunity at Logic High Output Level	CM_H		50		v/ μs	$V_{CM}=10\text{V}$, $R_L=350\Omega$, $V_O(\text{min.})=2\text{V}$, $I_F=0\text{mA}$	11	6
Common Mode Transient Immunity at Logic Low Output Level	CM_L		-150		v/ μs	$V_{CM}=10\text{V}$, $R_L=350\Omega$, $V_O(\text{max.})=0.8\text{V}$, $I_F=5\text{mA}$	11	6

*JEDEC Registered Data.

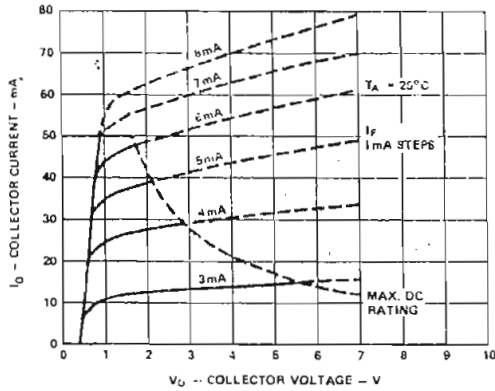
OPTO-COUPLEDERS

Operating Procedures and Definitions

Logic Convention. The GN137 is defined in terms of positive logic.

Bypassing. A ceramic capacitor (.01 to 0.1 μ F) should be connected from pin 8 to pin 5 (Figure 12). Its purpose is to stabilize the operation of the high gain linear amplifier. Failure to provide the bypassing may impair the switching properties. The total lead length between capacitor and coupler should not exceed 20mm.

Polarities. All voltages are referenced to network ground (pin 5). Current flowing toward a terminal is considered positive. **Enable Input.** No external pull-up required for a logic (1), i.e., can be open circuit.



Note: Dashed characteristics — denote pulsed operation only.

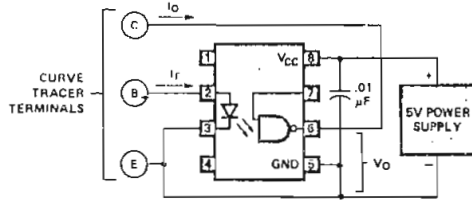


Figure 2. Optocoupler Collector Characteristics.

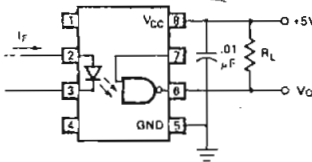
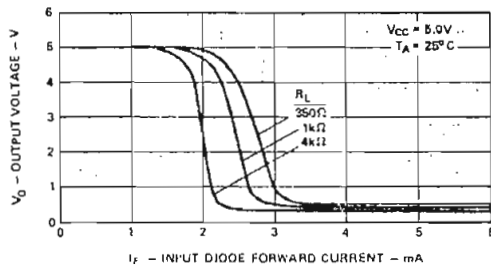


Figure 3. Input-Output Characteristics.

NOTES:

1. The t_{PLH} propagation delay is measured from the 3.75mA point on the trailing edge of the input pulse to the 1.5V point on the trailing edge of the output pulse.
2. The t_{PHL} propagation delay is measured from the 3.75mA point on the leading edge of the input pulse to the 1.5V point on the leading edge of the output pulse.
3. The t_{ELH} enable propagation delay is measured from the 1.5V point of the trailing edge of the input pulse to the 1.5V point on the trailing edge of the output pulse.
4. The t_{ELL} enable propagation delay is measured from the 1.5V point on the leading edge of the input pulse to the 1.5V point on the leading edge of the output pulse.
5. Device considered a two terminal device: pins 2 and 3 shorted together, and pins 5, 6, 7, and 8 shorted together.
6. Common mode transient immunity in Logic High level is the maximum tolerable (positive) dV_{CM}/dt on the leading edge of the common mode pulse, V_{CM} , to assure that the output will remain in a Logic High state (i.e., $V_O > 2.0V$). Common mode transient immunity in Logic Low level is the maximum tolerable (negative) dV_{CM}/dt on the trailing edge of the common mode pulse signal, V_{CM} , to assure that the output will remain in a Logic Low state (i.e., $V_O < 0.8V$).
7. DC Current Transfer Ratio is defined as the ratio of the output collector current to the forward bias input current times 100%.
8. At 10mA V_F decreases with increasing temperature at the rate of 1.6mV/°C.

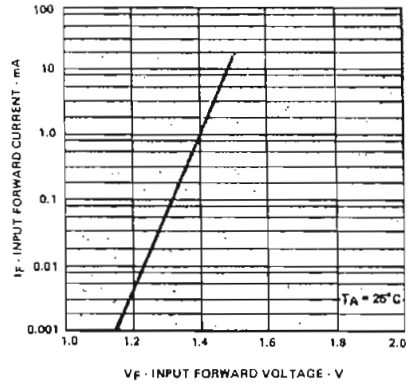


Figure 4. Input Diode Forward Characteristic.

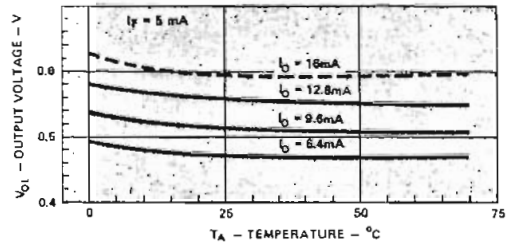


Figure 5. Output Voltage, V_{OL} vs. Temperature and Fan-Out.

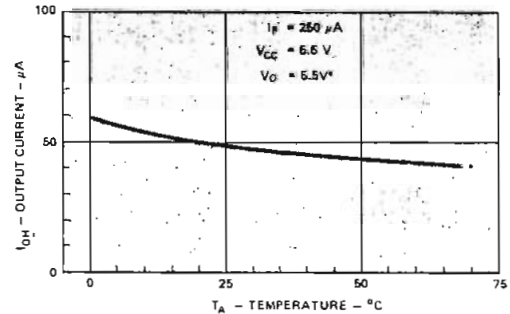
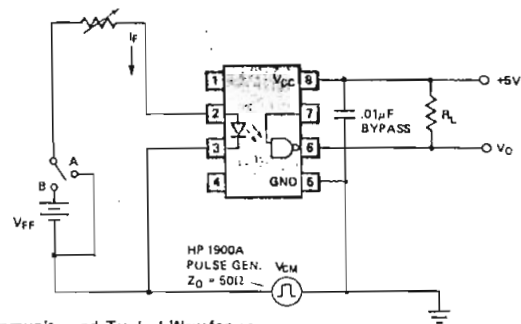
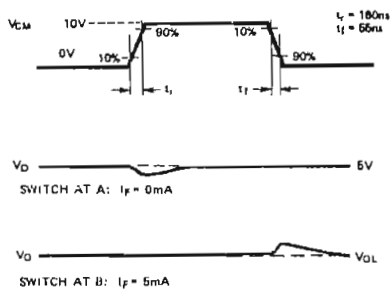
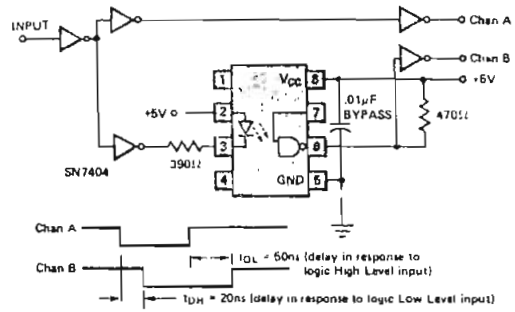
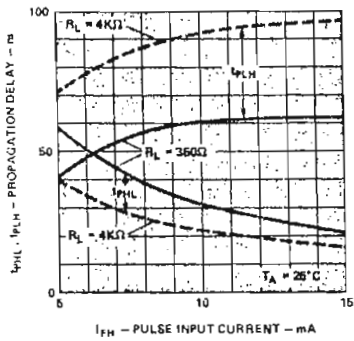
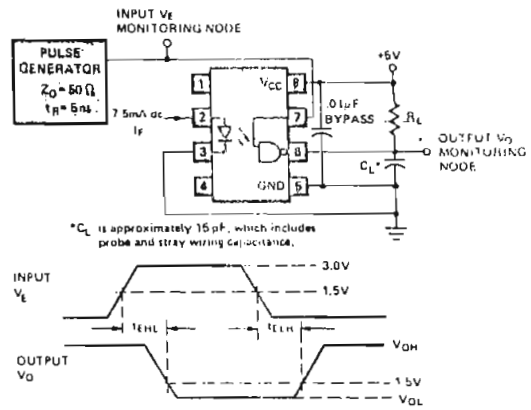
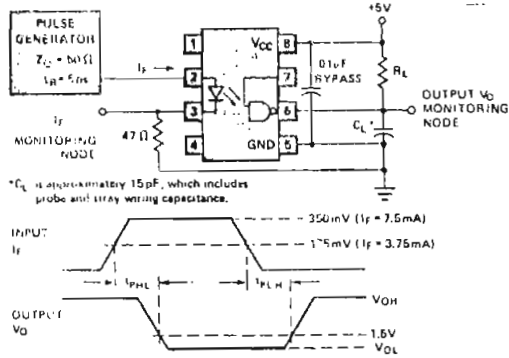


Figure 6. Output Current, I_{OH} vs. Temperature ($I_F=250\mu A$).



** JEDEC Registered Data.

OPTO-COUPLED

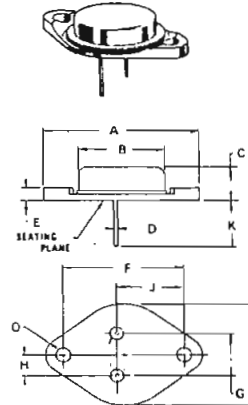
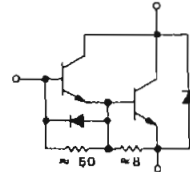
**SWITCHMODE SERIES
NPN SILICON POWER DARLINGTON TRANSISTORS
WITH BASE-EMITTER SPEEDUP DIODE**

The MJ10015 and MJ10016 Darlington transistors are designed for high-voltage, high-speed, power switching in inductive circuits where fall time is critical. They are particularly suited for line-operated switchmode applications such as:

- Switching Regulators
- Motor Controls
- Inverters
- Solenoid and Relay Drivers
- Fast Turn-Off Times
 - 1.0 μ s (max) Inductive Crossover Time – 20 Amps
 - 2.5 μ s (max) Inductive Storage Time – 20 Amps
- Operating Temperature Range –65 to +200°C
- Performance Specified for
 - Reversed Biased SOA with Inductive Loads
 - Switching Times with Inductive Loads
 - Saturation Voltages
 - Leakage Currents

**50 AMPERE
NPN SILICON
POWER DARLINGTON
TRANSISTORS**

**400 and 500 VOLTS
250 WATTS**



STYLE I.
PIN 1. BASE
2. EMITTER
CASE. COLLECTOR

DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	38.35	39.37	1.510	1.550
B	19.30	21.08	0.760	0.830
C	6.35	7.62	0.250	0.300
D	1.45	1.60	0.057	0.063
E	—	3.43	—	0.135
F	29.90	30.40	1.177	1.197
G	10.67	11.18	0.420	0.440
H	5.71	5.72	0.205	0.225
J	16.64	17.15	0.655	0.675
K	11.18	12.19	0.440	0.480
D	3.84	4.09	0.151	0.161
R	24.89	26.67	0.980	1.050

CASE 197-01
MODIFIED TO-3

MAXIMUM RATINGS

Rating	Symbol	MJ10015	MJ10016	Unit
Collector-Emitter Voltage	$V_{CE(sus)}$	400	500	Vdc
Collector-Emitter Voltage	V_{CEV}	600	700	Vdc
Emitter Base Voltage	V_{EB}	8.0		Vdc
Collector Current – Continuous	I_C	50		Adc
Collector Current – Peak (1)	I_{CM}	75		Adc
Base Current – Continuous	I_B	10		Adc
Base Current – Peak (1)	I_{BM}	15		Adc
Total Power Dissipation @ $T_C = 25^\circ\text{C}$	P_D	250		Watts
Derate above 25°C		143		
Operating and Storage Junction Temperature Range	T_J, T_{stg}	-65 to +200		$^\circ\text{C}$
		1.43		W/ $^\circ\text{C}$

THERMAL CHARACTERISTICS

Characteristic	Symbol	Max	Unit
Thermal Resistance, Junction to Case	$R_{\theta JC}$	0.7	$^\circ\text{C/W}$
Maximum Lead Temperature for Soldering Purposes: 1/8" from Case for 5 Seconds	T_L	275	$^\circ\text{C}$

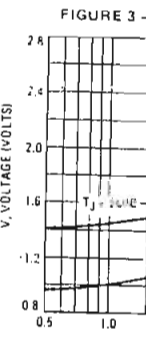
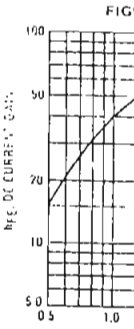
(1) Pulse Test: Pulse Width = 5 ms, Duty Cycle < 10%

ELECTRICAL CHARACTERISTICS (T_C = 25°C unless otherwise noted)

Characteristic	Symbol	Min	Typ	Max	Unit	
OFF CHARACTERISTICS (1)						
Collector-Emitter Sustaining Voltage (Table 1) (I _C = 100 mA, I _B = 0, V _{clamp} = Rated V _{CEO})	V _{CEO(sus)}	400 500	—	—	V _{dc}	
Collector Cutoff Current (V _{CEV} = Rated Value, V _{BE(off)} = 1.5 V _{dc})	I _{CEV}	—	—	0.25	mA _{dc}	
Emitter Cutoff Current (V _{EB} = 2.0 V _{dc} , I _C = 0)	I _{EBO}	—	—	350	mA _{dc}	
SECOND BREAKDOWN						
Second Breakdown Collector Current with Base Forward Biased	I _{S/D}	See Figure 7				
Clamped Inductive SOA with Base Reverse Biased	RBSOA	See Figure 8				
ON CHARACTERISTICS (1)						
DC Current Gain (I _C = 20 A _{dc} , V _{CE} = 5.0 V _{dc}) (I _C = 40 A _{dc} , V _{CE} = 5.0 V _{dc})	h _{FE}	25 10	—	—	—	
Collector-Emitter Saturation Voltage (I _C = 20 A _{dc} , I _B = 1.0 A _{dc}) (I _C = 50 A _{dc} , I _B = 10 A _{dc})	V _{CE(sat)}	—	—	2.2 5.0	V _{dc}	
Base-Emitter Saturation Voltage (I _C = 20 A _{dc} , I _B = 1.0 A _{dc})	V _{BE(sat)}	—	—	2.75	V _{dc}	
Diode Forward Voltage (2) (I _F = 20 A _{dc})	V _F	—	2.5	5.0	V _{dc}	
DYNAMIC CHARACTERISTIC						
Output Capacitance (V _{CB} = 10 V _{dc} , I _E = 0, f _{test} = 100 kHz)	C _{ob}	—	—	750	pF	
SWITCHING CHARACTERISTICS						
Resistive Load (Table 1)						
Delay Time	I _{VCC} = 250 V _{dc} , I _C = 20 A, I _{B1} = 1.0 A _{dc} , V _{BE(off)} = 5 V _{dc} , t _p = 25 μs Duty Cycle < 2%.	t _d	—	0.14	0.3	μs
Rise Time		t _r	—	0.3	1.0	μs
Storage Time		t _s	—	0.8	2.5	μs
Fall Time		t _f	—	0.3	1.0	μs
Inductive Load, Clamped (Table 1)						
Storage Time	I _C = 20 A(pk), V _{clamp} = 250 V, I _{B1} = 1.0 A, V _{BE(off)} = 5.0 V _{dc}	t _{SV}	—	1.0	2.5	μs
Crossover Time		t _c	—	0.36	1.0	μs

(1) Pulse Test: Pulse Width = 300 μs, Duty Cycle < 2%.

(2) The internal Collector-to-Emitter diode can eliminate the need for an external diode to clamp inductive loads. Tests have shown that the Forward Recovery Voltage (V_F) of this diode is comparable to that of typical fast recovery rectifiers.



TYPICAL CHARACTERISTICS

FIGURE 1 - DC CURRENT GAIN

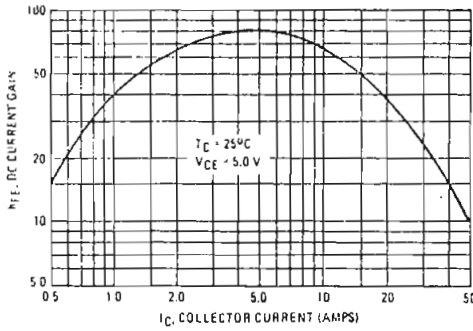


FIGURE 2 - COLLECTOR-EMITTER SATURATION VOLTAGE

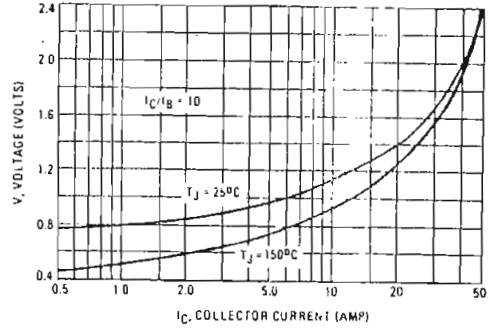


FIGURE 3 - BASE-EMITTER SATURATION VOLTAGE

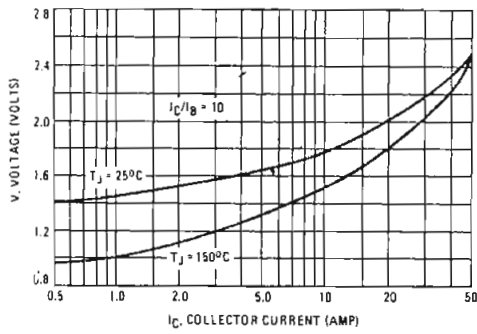


FIGURE 4 - COLLECTOR CUTOFF REGION

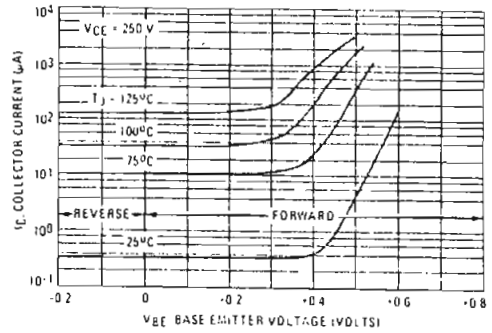
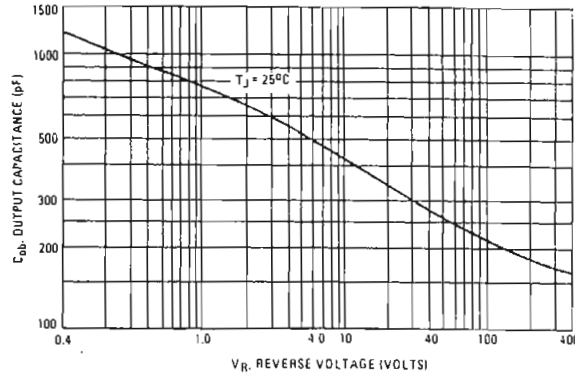


FIGURE 5 - OUTPUT CAPACITANCE



The Safe Operating Area figures shown in Figures 7 and 8 are specified ratings for these devices under the test conditions shown.

FIGURE 7 - FORWARD BIAS SAFE OPERATING AREA

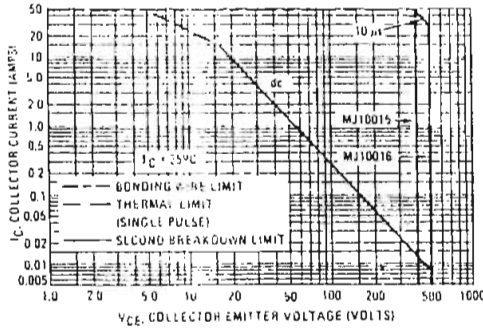


FIGURE 8 - REVERSE BIAS SWITCHING SAFE OPERATING AREA

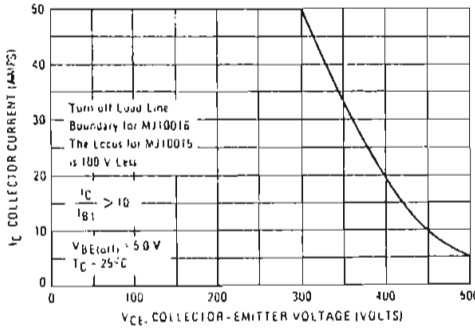
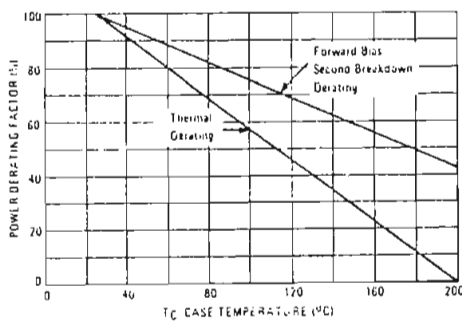


FIGURE 9 - POWER DERATING



SAFE OPERATING AREA INFORMATION

FORWARD BIAS

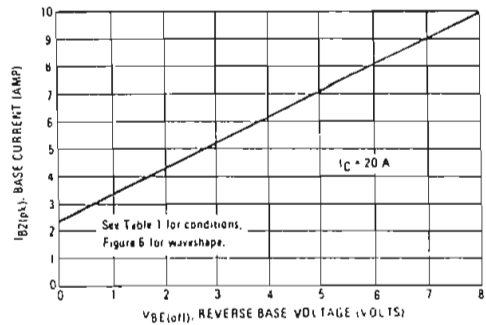
There are two limitations on the power handling ability of a transistor: average junction temperature and second breakdown. Safe operating area curves indicate I_C - V_{CE} limits of the transistor that must be observed for reliable operation; i.e., the transistor must not be subjected to greater dissipation than the curves indicate.

The data of Figure 7 is based on $T_C = 25^\circ\text{C}$; $T_J(\text{pk})$ is variable depending on power level. Second breakdown pulse limits are valid for duty cycles to 10% but must be derated when $T_C \geq 25^\circ\text{C}$. Second breakdown limitations do not derate the same as thermal limitations. Allowable current at the voltages shown on Figure 7 may be found at any case temperature by using the appropriate curve on Figure 9.

REVERSE BIAS

For inductive loads, high voltage and high current must be sustained simultaneously during turn-off, in most cases, with the base to emitter junction reverse biased. Under these conditions the collector voltage must be held to a safe level at or below a specific value of collector current. This can be accomplished by several means such as active clamping, RC snubbing, load line shaping, etc. The safe level for these devices is specified as Reverse Bias Safe Operating Area and represents the voltage-current condition allowable during reverse biased turn-off. This rating is verified under clamped conditions so that the device is never subjected to an avalanche mode. Figure 8 gives the complete RBSOA characteristics.

FIGURE 10 - TYPICAL REVERSE BASE CURRENT versus $V_{BE(\text{off})}$ WITH NO EXTERNAL BASE RESISTANCE



2N1132A

JAN AVAILABLE
CASE 79-02, STYLE 1
TO-39 (TO-205AD)

SWITCHING TRANSISTOR

PNP SILICON

Refer to 2N2904 for graphs.

MAXIMUM RATINGS

Rating	Symbol	2N1132	2N1132A	Unit
Collector-Emitter Voltage	V_{CE0}	35	40	Vdc
Collector-Emitter Voltage ($R_{BE} \leq 10 \text{ Ohms}$)	V_{CER}	50		Vdc
Collector-Base Voltage	V_{CBO}	50	60	Vdc
Emitter-Base Voltage	V_{EBO}	5.0		Vdc
Collector Current — Continuous	I_C	600		mA
Total Device Dissipation ($T_A = 25^\circ\text{C}$ Derate above 25°C)	P_D	600	3.43	mW mW/ $^\circ\text{C}$
Total Device Dissipation ($T_C = 25^\circ\text{C}$ Derate above 25°C)	P_D	2.0	11.43	Watts mW/ $^\circ\text{C}$
Total Device Dissipation ($T_C = 100^\circ\text{C}$ 2N1132A)	P_D	1.0		Watts
Operating and Storage Junction Temperature Range	T_J, T_{stg}	-65 to +200		$^\circ\text{C}$

THERMAL CHARACTERISTICS

Characteristic	Symbol	Max	Unit
Thermal Resistance, Junction to Case	$R_{\theta JC}$	87.49	$^\circ\text{C/W}$
Thermal Resistance, Junction to Ambient	$R_{\theta JA}$	291.55	$^\circ\text{C/W}$

ELECTRICAL CHARACTERISTICS ($T_A = 25^\circ\text{C}$ unless otherwise noted.)

Characteristic	Symbol	Min	Max	Unit
OFF CHARACTERISTICS				
Collector-Emitter Breakdown Voltage ($I_C = 10 \text{ mA}$)	$V_{(BR)CEO}$	40 35	—	Vdc
Collector-Base Breakdown Voltage ($I_C = 100 \mu\text{Adc}, I_E = 0$)	$V_{(BR)CBO}$	50 60	—	Vdc
Emitter-Base Breakdown Voltage ($I_E = 100 \mu\text{Adc}, I_C = 0$) ($I_E = 1.0 \text{ mA}, I_C = 0$)	$V_{(BR)EBO}$	5.0 5.0	—	Vdc
Collector Cutoff Current ($V_{CB} = 30 \text{ Vdc}, I_E = 0$) ($V_{CB} = 50 \text{ Vdc}, I_E = 0$) ($V_{CB} = 30 \text{ Vdc}, I_E = 0, T_A = 150^\circ\text{C}$) ($V_{CB} = 45 \text{ Vdc}, I_E = 0$) ($V_{CB} = 45 \text{ Vdc}, I_E = 0, T_A = 150^\circ\text{C}$)	I_{CBO}	—	1.0 100 100 0.5 50	μAdc
Collector Cutoff Current ($V_{CE} = 50 \text{ V}, R_{BE} = \leq 10 \text{ Ohms}$)	I_{CER}	—	10 10	mA mA
Emitter Cutoff Current ($V_{BE} = 5.0 \text{ Vdc}, I_C = 0$) ($V_{BE} = 2.0 \text{ Vdc}, I_C = 0$)	I_{EBO}	—	100 100	μAdc
ON CHARACTERISTICS(1)				
DC Current Gain ($I_C = 5.0 \text{ mAdc}, V_{CE} = 10 \text{ Vdc}$) ($I_C = 150 \text{ mAdc}, V_{CE} = 10 \text{ Vdc}$)	h_{FE}	25 30	— 90	—
Collector-Emitter Saturation Voltage ($I_C = 150 \text{ mAdc}, I_B = 15 \text{ mAdc}$)	$V_{CE(sat)}$	—	1.5	Vdc
Base-Emitter Saturation Voltage ($I_C = 150 \text{ mAdc}, I_B = 15 \text{ mAdc}$)	$V_{BE(sat)}$	—	1.3	Vdc

2N656 2N657

CASE 79-02, STYLE 1
TO-39 (TO-205AD)

GENERAL PURPOSE
TRANSISTOR

NPN SILICON

MAXIMUM RATINGS

Rating	Symbol	2N656	2N657	Unit
Collector-Emitter Voltage	V _{CEO}	60	100	Vdc
Collector-Base Voltage	V _{CBO}	60	100	Vdc
Emitter-Base Voltage	V _{EB0}	8.0		Vdc
Collector Current — Continuous 2N656 2N657	I _C	1.0 0.5		Adc
Total Device Dissipation @ T _A = 25°C Derate above 25°C	P _D	1.0 5.7		Watt mW/°C
Total Device Dissipation @ T _C = 25°C Derate above 25°C	P _D	4.0 22.8		Watts mW/°C
Operating and Storage Junction Temperature Range	T _J , T _{stg}	-65 to +200		°C

Refer to 2N3498 for graphs.



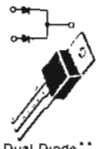

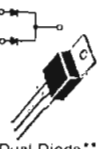
ELECTRICAL CHARACTERISTICS (T_A = 25°C unless otherwise noted.)

Characteristic	Symbol	Min	Max	Unit
OFF CHARACTERISTICS				
Collector-Emitter Breakdown Voltage (I _C = 250 μAdc, I _B = 0)	V _{(BR)CEO}	60 100	—	Vdc
Collector-Base Breakdown Voltage (I _C = 100 μAdc, I _E = 0)	V _{(BR)CBO}	60 100	—	Vdc
Emitter-Base Breakdown Voltage (I _E = 250 μAdc, I _C = 0)	V _{(BR)EBO}	8.0	—	Vdc
Collector Cutoff Current (V _{CB} = 30 Vdc, I _E = 0)	I _{CBO}	—	10	μAdc
ON CHARACTERISTICS				
DC Current Gain (I _C = 200 mAdc, V _{CE} = 10 Vdc)	h _{FE}	30	90	—
Collector-Emitter Saturation Voltage(1) (I _C = 200 mAdc, I _B = 40 mAdc)	V _{CE(sat)}	—	4.0	Vdc
SMALL-SIGNAL CHARACTERISTICS				
Input Impedance(1) (I _B = 8.0 mAdc, V _{CE} = 10 Vdc)	h _{ie}	—	0.5	k ohm

(1) Pulse Test: Pulse Length = 300 μs, Duty Cycle ≤ 2.0%.

Ultrafast Recovery Rectifiers

EXPANDING the SWITCHMODE Rectifier family are these ultrafast devices with reverse recovery times of 25 to 100 nanoseconds. They complement the broad Schottky offering for use in the higher voltage outputs and internal circuitry of switching power supplies as operating frequencies increase from 20 kHz to 250 kHz. Additional package styles and operating current levels are planned.

	I _A AVERAGE RECTIFIED FORWARD CURRENT (Amperes)					
	1.0	4.0	6.0	8.0	15	16
V _{RRM} (Volts)	59-03 (DO-41) Plastic 	267-01 Plastic 	221A-02 (TO-220AB) Plastic  Dual Diode**	221B-01 (TO-220AC) Plastic 	221A-02 (TO-220AB) Plastic  Dual Diode**	
50	MUR105	MUR405	MUR605CT	MUR805	MUR1505	MUR1605CT
100	MUR110	MUR410	MUR610CT	MUR810	MUR1510	MUR1610CT
150	MUR115	MUR415	MUR615CT	MUR815	MUR1515	MUR1615CT
200	MUR120		MUR620CT	MUR820	MUR1520	MUR1620CT
400				MUR840	MUR1540	
500				MUR850	MUR1550	
600				MUR860	MUR1560	
I _{FSM} (Amps)	35	125	75	100	200	100
T _A @ Rated I _O (°C)	50	80				
T _C @ Rated I _O (°C)			130	150	150	150
T _J (Max) (°C)	175	175	175	175	175	175
I _n ns	35	35	35	35/80	35/60	35

** I_O per leg is half.
Reverse Polarity (Anode-To-Case) indicated with an "R" Suffix

2N3903 2N3904

CASE 29-02, STYLE 1
TO-92 (TO-226AA)

GENERAL PURPOSE
TRANSISTOR

NPN SILICON

MAXIMUM RATINGS

Rating	Symbol	Value	Unit
Collector-Emitter Voltage	V_{CE0}	40	Vdc
Collector-Base Voltage	V_{CB0}	60	Vdc
Emitter-Base Voltage	V_{EB0}	6.0	Vdc
Collector Current — Continuous	I_C	200	mA dc
Total Device Dissipation (@ $T_A = 25^\circ\text{C}$ Derate above 25°C)	P_D	625 2.8	mW mW/ $^\circ\text{C}$
*Total Device Dissipation (@ $T_C = 25^\circ\text{C}$ Derate above 25°C)	P_D	1.6 12	Watts mW/ $^\circ\text{C}$
Operating and Storage Junction Temperature Range	T_J, T_{stg}	-55 to +150	$^\circ\text{C}$

*THERMAL CHARACTERISTICS

Characteristic	Symbol	Max	Unit
Thermal Resistance, Junction to Case	$R_{\theta JC}$	83.3	$^\circ\text{C/W}$
Thermal Resistance, Junction to Ambient	$R_{\theta JA}$	200	$^\circ\text{C/W}$

*Indicates Data in addition to JEDEC Requirements.

ELECTRICAL CHARACTERISTICS ($T_A = 25^\circ\text{C}$ unless otherwise noted.)

Characteristic	Symbol	Min	Max	Unit
OFF CHARACTERISTICS				
Collector-Emitter Breakdown Voltage(1) ($I_C = 1.0 \text{ mA dc}, I_B = 0$)	$V_{(BR)CEO}$	40	—	Vdc
Collector-Base Breakdown Voltage ($I_C = 10 \mu\text{A dc}, I_E = 0$)	$V_{(BR)CBO}$	60	—	Vdc
Emitter-Base Breakdown Voltage ($I_E = 10 \mu\text{A dc}, I_C = 0$)	$V_{(BR)EBO}$	6.0	—	Vdc
Base Cutoff Current ($V_{CE} = 30 \text{ Vdc}, V_{EB} = 3.0 \text{ Vdc}$)	I_{BL}	—	50	nA dc
Collector Cutoff Current ($V_{CE} = 30 \text{ Vdc}, V_{EB} = 3.0 \text{ Vdc}$)	I_{CEX}	—	50	nA dc
ON CHARACTERISTICS				
DC Current Gain(1) ($I_C = 0.1 \text{ mA dc}, V_{CE} = 1.0 \text{ Vdc}$)	h_{FE}	2N3903	20	—
2N3904		40	—	
($I_C = 1.0 \text{ mA dc}, V_{CE} = 1.0 \text{ Vdc}$)		2N3903	35	—
2N3904		70	—	
($I_C = 10 \text{ mA dc}, V_{CE} = 1.0 \text{ Vdc}$)		2N3903	50	150
2N3904		100	300	
($I_C = 50 \text{ mA dc}, V_{CE} = 1.0 \text{ Vdc}$)		2N3903	30	—
2N3904		60	—	
($I_C = 100 \text{ mA dc}, V_{CE} = 1.0 \text{ Vdc}$)		2N3903	15	—
2N3904		30	—	
Collector-Emitter Saturation Voltage(1) ($I_C = 10 \text{ mA dc}, I_B = 1.0 \text{ mA dc}$) ($I_C = 50 \text{ mA dc}, I_B = 5.0 \text{ mA dc}$)	$V_{CE(sat)}$	—	0.2 0.3	Vdc
Base-Emitter Saturation Voltage(1) ($I_C = 10 \text{ mA dc}, I_B = 1.0 \text{ mA dc}$) ($I_C = 50 \text{ mA dc}, I_B = 5.0 \text{ mA dc}$)	$V_{BE(sat)}$	0.65 —	0.85 0.95	Vdc
SMALL-SIGNAL CHARACTERISTICS				
Current-Gain — Bandwidth Product ($I_C = 10 \text{ mA dc}, V_{CE} = 20 \text{ Vdc}, f = 100 \text{ MHz}$)	f_T	2N3903	250	—
2N3904	300	—	—	

ELECTRICAL CHARACTERISTICS (continued) (T_A = 25°C unless otherwise noted.)

Characteristic	Symbol	Min	Max	Unit
Output Capacitance (V _{CE} = 5.0 Vdc, I _E = 0, f = 1.0 MHz)	C _{obo}	—	4.0	pF
Input Capacitance (V _{BE} = 0.5 Vdc, I _C = 0, f = 1.0 MHz)	C _{ibo}	—	8.0	pF
Input Impedance (I _C = 1.0 mAdc, V _{CE} = 10 Vdc, f = 1.0 kHz)	h _{ie}	1.0 1.0	8.0 10	k ohms
Voltage Feedback Ratio (I _C = 1.0 mAdc, V _{CE} = 10 Vdc, f = 1.0 kHz)	h _{re}	0.1 0.5	5.0 8.0	X 10 ⁻⁴
Small-Signal Current Gain (I _C = 1.0 mAdc, V _{CE} = 10 Vdc, f = 1.0 kHz)	h _{fe}	50 100	200 400	—
Output Admittance (I _C = 1.0 mAdc, V _{CE} = 10 Vdc, f = 1.0 kHz)	h _{oe}	1.0	40	μmhos
Noise Figure (I _C = 100 μA, V _{CE} = 5.0 Vdc, R _S = 1.0 k ohms, f = 10 Hz to 15.7 kHz)	NF	—	6.0 5.0	dB

SWITCHING CHARACTERISTICS

Delay Time	(V _{CC} = 3.0 Vdc, V _{BE} = 0.5 Vdc, I _C = 10 mA, I _{B1} = 1.0 mA)	t _d	—	35	ns
Rise Time		t _r	—	35	ns
Storage Time	(V _{CC} = 3.0 Vdc, I _C = 10 mA, I _{B1} = I _{B2} = 1.0 mA)	t _s	—	175 200	ns
Fall Time		t _f	—	50	ns

(1) Pulse Test: Pulse Width ≤ 300 μs, Duty Cycle ≤ 2.0%.

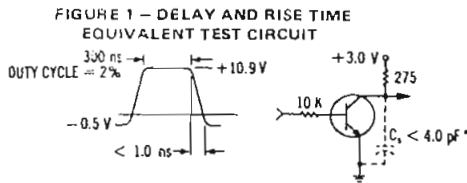


FIGURE 1 — DELAY AND RISE TIME EQUIVALENT TEST CIRCUIT

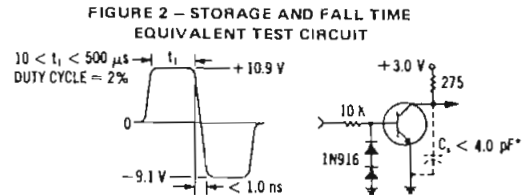


FIGURE 2 — STORAGE AND FALL TIME EQUIVALENT TEST CIRCUIT

* Total shunt capacitance of test jig and connectors

TYPICAL TRANSIENT CHARACTERISTICS

— T_J = 25°C --- T_J = 125°C

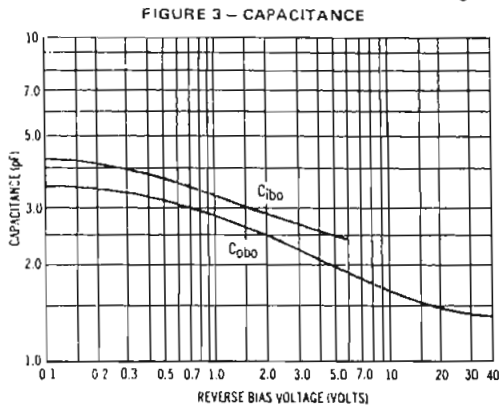


FIGURE 3 — CAPACITANCE

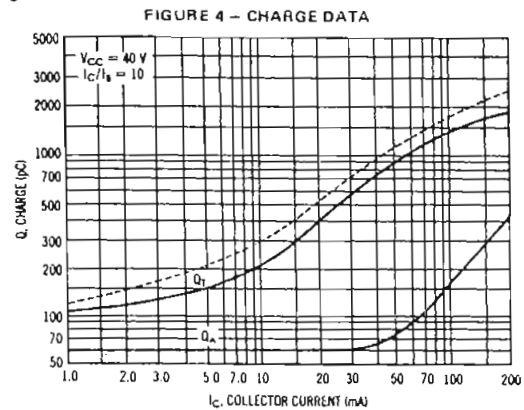


FIGURE 4 — CHARGE DATA

FIGURE 5 - TURN ON TIME

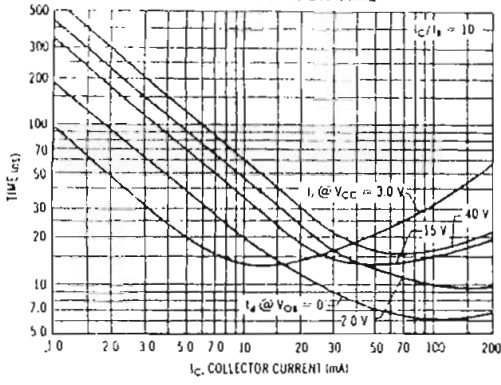


FIGURE 6 - RISE TIME

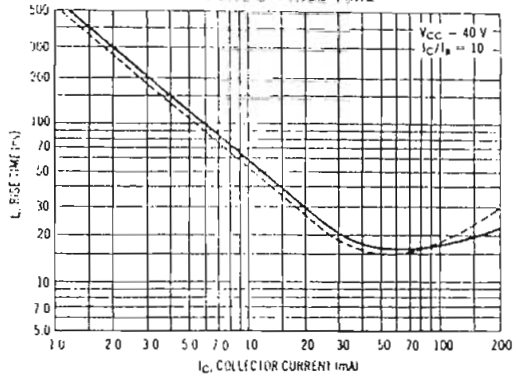


FIGURE 7 - STORAGE TIME

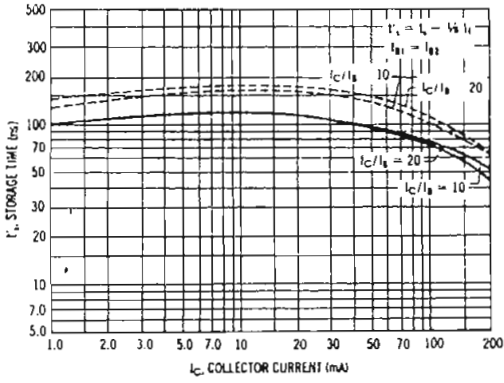
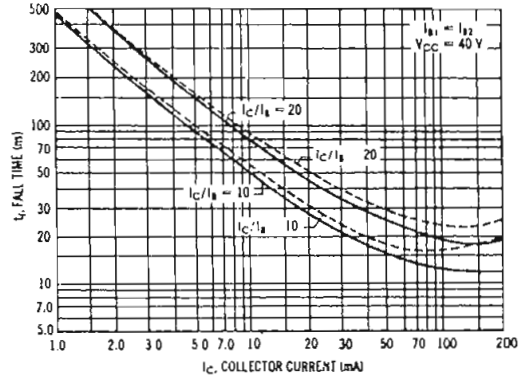


FIGURE 8 - FALL TIME



TYPICAL AUDIO SMALL-SIGNAL CHARACTERISTICS
NOISE FIGURE VARIATIONS

$V_{CE} = 5.0V_{DC}$, $T_A = 25^\circ C$,
Bandwidth = 1.0 Hz

FIGURE 9

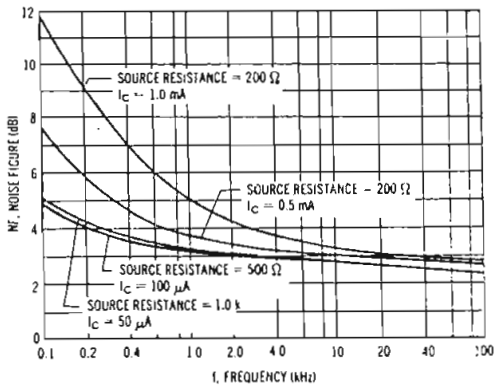
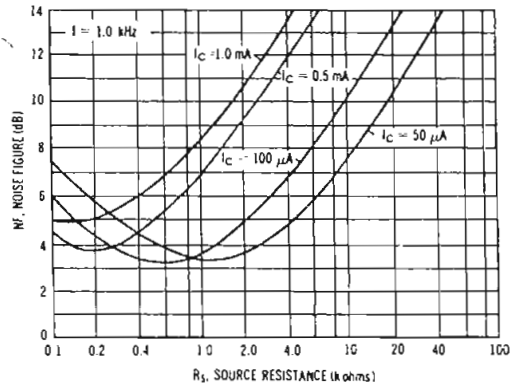


FIGURE 10



h PARAMETERS

($V_{CE} = 10 \text{ Vdc}$, $f = 1.0 \text{ kHz}$, $T_A = 25^\circ\text{C}$)

FIGURE 11 - CURRENT GAIN

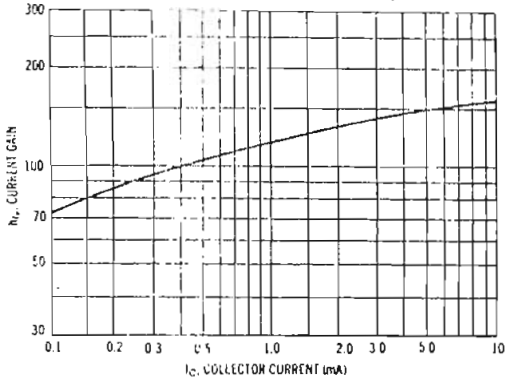


FIGURE 12 - OUTPUT ADMITTANCE

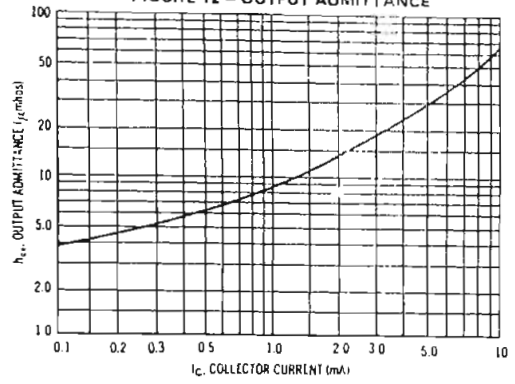


FIGURE 13 - INPUT IMPEDANCE

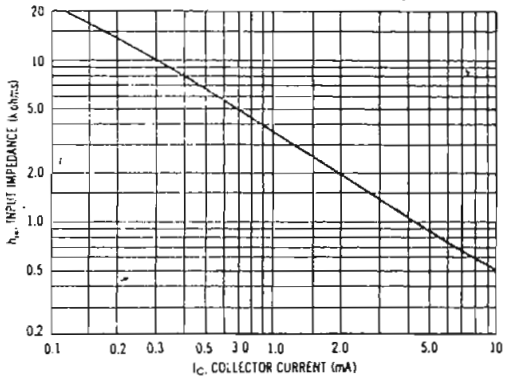
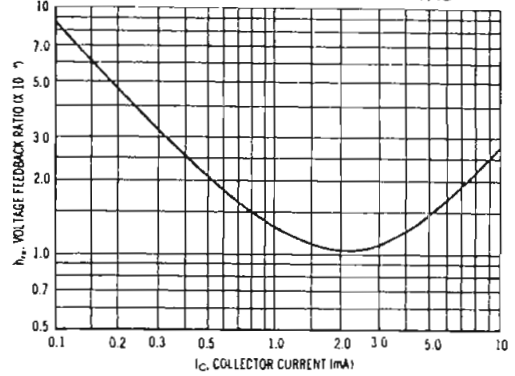
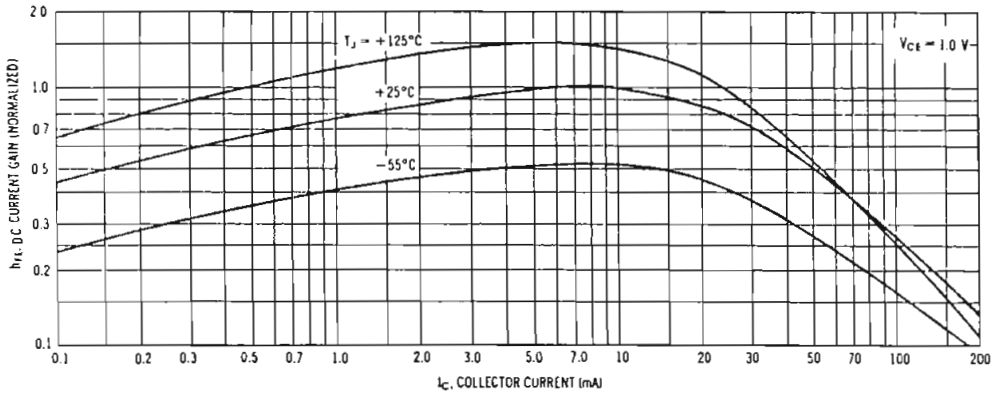


FIGURE 14 - VOLTAGE FEEDBACK RATIO



TYPICAL STATIC CHARACTERISTICS

FIGURE 15 - DC CURRENT GAIN



2

FIGURE 16 - COLLECTOR SATURATION REGION

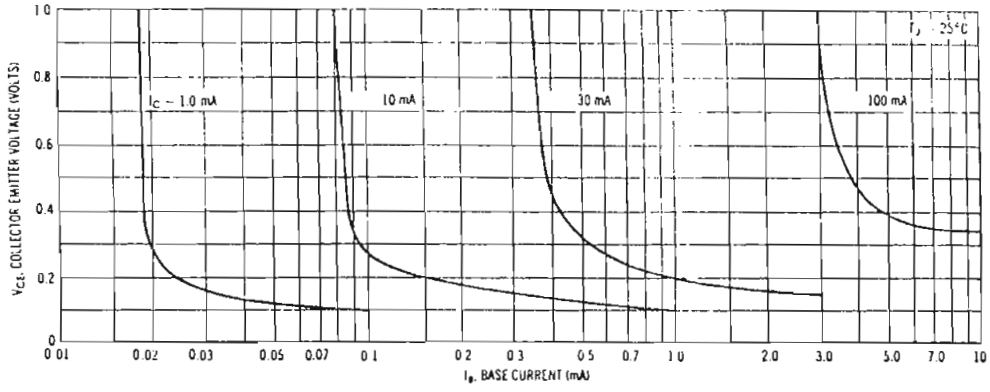


FIGURE 17 - "ON" VOLTAGES

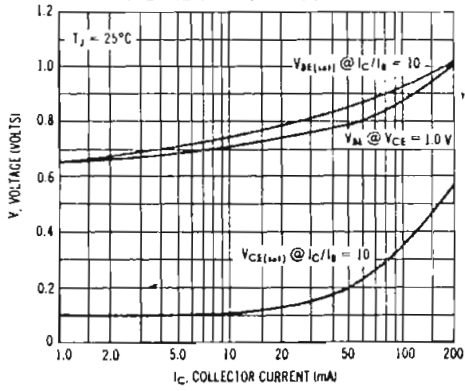


FIGURE 18 - TEMPERATURE COEFFICIENTS

