

RESUMEN

En el presente trabajo se aborda el t6pico de la inteligencia artificial. Primero se asumen ciertas ca- racterísticas relacionadas tanto con un ser como con un programa inteligente, para luego plantear un Sistema B6sico de Inteligencia (SBI), un Sistema Global de Inteligencia (SGI), y desarrollar programas en FORTRAN IV y en ASSEMBLER del microprocesa- dor M6800 con la capacidad de reprogramar 6reas pro- gramadas 6 de reprogramarse a si mismos, respecti- vamente. Se establece el SGI como una agrupaci6n di- n6mica de varios SBI con posibilidades de crecimien- to i autodesarrollo. La inteligencia, y en particu- la Inteligencia Artificial, pueden ser estudiadas - desde diversos 6ngulos y con diferentes alcances o niveles. El Sistema planteado constituye un enfoque personal que se espera resulte 6til para el desarro- llo e implementaci6n de aplicaciones que requieran de capacidades de Inteligencia.

INTRODUCCION

El tema aqu6 tratado nace del deseo del ser humano de comprender en mejor forma el proceso intelligen- te y de poder aplicarlo con 6xito y ventaja a la es- tructuraci6n de sistemas que usen el computador. La Inteligencia Artificial es un campo relativamente y que ha tenido gran desarrollo en los 6ltimos tien- pos. Numerosos trabajos y sistemas se han realiza- do, aunque siempre es preciso tener presente que - hay diferencia entre querer que la computadora SIMU- LE inteligencia y desear que la computadora SEA inte- ligente.

En general la inteligencia parece ser la reuni6n de muchas habilidades o capacidades de captaci6n, re- presentaci6n, y procesamiento de la informaci6n. Co- mo ejemplos podemos mencionar el entender, aprender, aplicar conocimiento, y manipular ideas. La inteli- gencia artificial se puede entender como el estudio de las ideas que permiten que un computador haga - las cosas que usualmente hacen pensar que un ser es inteligente. Las ideas b6sicas en 6ste campo seran entre otras: la captaci6n del medio, la organiza- ci6n y desarrollo del conocimiento, el control de - la atenci6n, y el aprendizaje. En la figura 1, por ejemplo, se puede ver un esquema de algunas de las posibilidades mediante las cuales un computador pue- de aprender. Por 6ltimo vale anotar que existen le- guajes de programaci6n tales como el LISP, que se - consideran t6picos para realizar la codificaci6n de procesos que involucran rasgos de inteligencia.

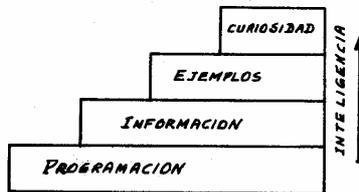


Fig. 1 Formas de Aprendizaje

Principalmente lo que se ha buscado en 6ste trabajo - ha sido el desarrollar, con un enfoque personal, un mo- delo de estructura inteligente, constituido b6sicamen- te por un conjunto de sistemas inteligentes elementa- les, que se desarrolle por si mismo, y aumente, o en general var6e, su capacidad de inteligencia y conoci- miento de acuerdo a los factores o est6mulos a los - que est6 expuesto. Adem6s se ha querido ilustrar, con dos programas, la capacidad de reprogramaci6n de pro- gramas y 6reas programadas, que son t6cnicas que se emplear6n para la implementaci6n del sistema propues- to.

El material se ha organizado de la siguiente manera : se comienza planteando una organizaci6n y varias ca- racterísticas respecto de la inteligencia en un ser - inteligente; a continuaci6n se hace una analog6a en - tre lo anterior y los requerimientos de inteligencia de un sistema inteligente para el computador; luego - se establece una hip6tesis respecto de la evoluci6n - del proceso inteligente; seguidamente se plantea un - sistema b6sico de inteligencia y un sistema global de inteligencia; finalmente se desarrollan dos progra- - mas, uno en FORTRAN IV, y el otro en ASSEMBLER para - el microprocesador M6800, y se incluyen los listados correspondientes y las corridas parciales de los mis- mos.

1.- Ser inteligente.

Asumiremos las siguientes caracter6sticas:

- a) Estructura Central.- Que har6a las funciones de un programa central con capacidad de ser - reprogramado, y en general variar su estruc- tura de acuerdo a los est6mulos recibidos.
- b) Reprogramaci6n.- Que estar6 constituida por uno o varios programas que se ejecutar6n en - diversas circunstancias y que permitir6n re- programar la Estructura Central, y de 6ste mo- do dotar de una capacidad de autoprogramaci6n global. Inclusive asumiremos que 6stos progra- mas se podr6n reprogramar a si mismos.
- c) Continuidad.- Representar6 la caracter6stica, de todo el conjunto, de no detener su activi- dad. Es decir que el Ser siempre estar6 tra- bajando, sea respondiendo a est6mulos recibi- dos, o inclusive, reorganiz6ndose internamen- te. Esta caracter6stica podr6a ser reprogra- mada.
- d) Referencia Entre Eventos.- Ser6 una caracte- r6stica que permita al sistema identificar en qu6 orden se han producido las diversas acti- vidades. De 6ste modo, se podr6 disponer de - procesos tales como: recuerdos, olvidos, etc.
- e) Procedimientos B6sicos.- Se tendr6n varias 6- reas programadas* que responder6n a diferen- tes requerimientos b6sicos del Ser.
- f) Capacidad Finita.- Se dispondr6 de un n6mero finito de elementos b6sicos que constituir6n la parte inteligente del Ser, de tal modo que se tendr6n, por ejemplo, una capacidad finita para 6reas de memoria, de conocimiento, de 6- reas programadas, etc.

* - Areas programadas 6 preprogramadas. No se refiere exactamente a programas, sino a 6reas con c6digos con una organizaci6n talque pueden actuar como pro- gramas y que pueden ser reprogramadas.
- Preprogramadas. Que se programaron como tales an- tes que el ser tuviera actividad por primera vez.

- h) Integración del Conocimiento.- Que será una capacidad del Ser, de integrar diversos bloques de conocimiento (ver lit. c) depurando y por consiguiente eliminando cierta información superflua y que podría ser recuperada, de ser necesario, mediante algún tipo de proceso sea interno, o inclusive, externo.
- i) Encadenamiento de áreas de Inteligencia.- Que sirva para poder relacionar e incorporar las diferentes áreas especializadas de inteligencia.
- j) Comienzo de la Actividad Inteligente.- Que representará el mecanismo por el cual se comenzó alguna vez, y desde entonces se mantiene, la actividad inteligente del Ser. En otras palabras, posibilita que todas las características antes mencionadas se pongan en marcha y permanescan funcionando.

En la fig. 2 se puede apreciar un esquema simplificado de la organización asumida.

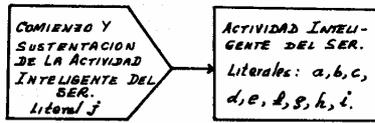


Fig. 2 Organización asumida para un ser Inteligente.

2.- Modelo Inteligente para el Computador.

Aquí se establecerán puntos de coincidencia y analogías entre las características propuestas para el Ser inteligente y el modelo de sistema inteligente para un procesador determinado. Ver cuadro comparativo 1.

3.- El Desarrollo de la Inteligencia.

Plantemos la siguiente situación, ideal, en forma de hipótesis: Si dos o más Seres, en un momento determinado, tienen exactamente las mismas características iniciales, y se les expone exactamente a los mismos estímulos y condiciones exteriores, al cabo de un tiempo determinado estos Seres habrán evolucionado en la misma forma, tendrán exactamente las mismas características finales y exhibirán por lo tanto exactamente el mismo nivel de capacidad y actividad inteligente.

4.- El Sistema Básico de Inteligencia (SBI).

A continuación se presentará un esquema resumido del modelo de un Sistema Básico de Inteligencia propuesto, para ser implementado en un computador. Ver fig. 3. Este podrá tener una especialización variable de acuerdo a las diferentes áreas del proceso inteligente.

5.- El Sistema Global de Inteligencia (SGI).

La unión e integración de funciones de sistemas básicos, con diversas especializaciones, daría por resultado un sistema global inteligente, ver fig. 4. Además se prevee que algunos SBI incluirán no necesariamente todas las características indicadas en el cuadro 1, y que el alcance y orientación de éstas podrá variar entre distintos SBI según sea su especialización. Cabe anotar que las características identificadas hasta aquí, ver cuadro 1, podrán aumentarse o reorganizarse a medida que se siga desarrollando esta teoría, y se la pruebe en la práctica.

CUADRO COMPARATIVO 1

Lit	SER INTELIGENTE	MODELO INTELIGENTE PARA EL COMPUTADOR	Abr
a	Estructura Central	Area Central Programada o Codificada.	EC
b	Reprogramación	Programas que permitan la reprogramación del Area Central Programada.	RP
c	Continuidad	Algo en cierto modo parecido a un sistema monitor o supervisor, pero más orientado a la actividad inteligente.	CN
d	Referencia entre Eventos	Un reloj interno del computador y un sistema para establecer referencia entre diferentes tiempos.	RT
e	Procedimientos básicos	Subrutinas para realizar actividades básicas del sistema	SB
f	Autoprogramación	Creación de Subrutinas ó Areas Programadas	AP
g	Capacidad finita	Regiones de Memoria finitas para Información, programas, y áreas programadas.	MF
h	Integración del conocimiento	Reestructuración, Integración, y depuración de la información mediante procedimientos automáticos especiales, o programas.	IC
i	Encadenamiento de Areas de Inteligencia	Encadenamiento de diferentes Sistemas especializados de Inteligencia	EI
j	Comienzo y Mantenimiento de la actividad Inteligente (Vida)	La energía que permite que el computador opere y ejecute programas, procedimientos, etc.	EO

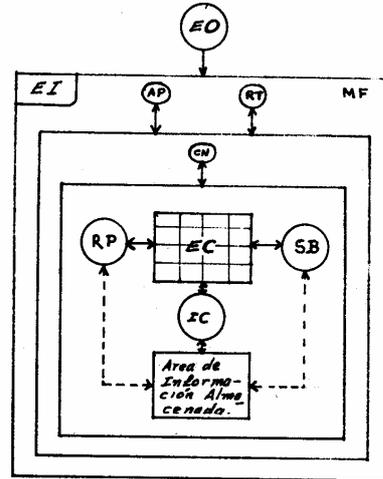


Fig. 3 Sistema Básico de Inteligencia (SBI)

El sistema global de inteligencia podría desarrollar

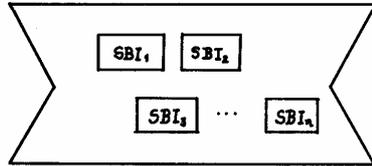


Fig. 4 Sistema Global de Inteligencia (SGI)

y eventualmente incluir en su propio dominio a un SBI. Ver secuencia mostrada en la fig. 5 (a y b).

6.- Programas en ASSEMBLER y en FORTRAN IV.

A continuación pasamos a presentar dos programas cuyo propósito es el de ilustrar el modo como se puede reprogramar un programa o una área programada para dotar al sistema de capacidades de reprogramación.

6.1.- Reprogramación de un programa (usando assembler del microprocesador M6800) en código de máquina y en tiempo de ejecución.

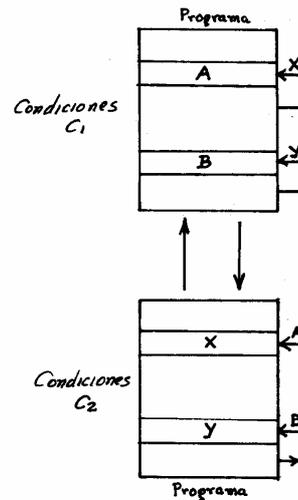
La característica importante de este programa es de que su funcionamiento cambia no porque se realicen transferencias de control a diferentes puntos del programa según el valor de indicadores, sino más bien porque el programa mismo, en tiempo de ejecución, se reprograma, y entonces en diferentes circunstancias son diferentes las instrucciones que están presentes.

El listado de este programa se puede ver en la fig. 6.

Una parte de la simulación del mismo se puede apreciar en la fig. 7.

En la fig. 8 se presenta un esquema simplificado de un sistema microprocesador que se utilizaría con este programa.

A continuación se presenta un diagrama ilustrativo que muestra la forma en que el programa se reprograma a si mismo, produciendo programas diferentes en instantes diferentes y bajo condiciones distintas. Vale anotar que el programa reprogramado puede ocupar la misma o diferente área de memoria que la que ocupa el programa original.



6.2 Reprogramación de una área programada usando lenguaje FORTRAN IV.

En este caso, la característica importante de estos programas es de que el efecto global de su funcionamiento varía cuando se modifican en forma dinámica las diferentes áreas programadas.

Diferentes subrutinas y procedimientos son ejecutados, en distintos momentos, según sean las estructuras y los valores que tengan las áreas programadas en esos instantes. Además cabe resaltar la forma cómo este sistema maneja unas pequeñas áreas Presente y Futura, y de este modo, bajo ciertas circunstancias, diferentes actividades son pospuestas para ser ejecutadas en un futuro determinado. El listado del programa de inicialización de archivos se lo puede ver en la fig. 9; el de una de las cinco subrutinas, cuya estructura para este ejemplo, es similar a las de las demás, se presenta en la fig. 10; y el programa principal se muestra en la fig. 11. Una corrida parcial está en la fig. 12, y en la fig. 13 se da la organización general de las áreas programadas.

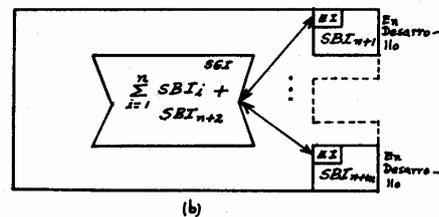
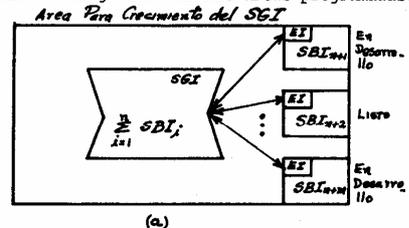


Fig. 5 Incorporación de un SBI, listo, a un SGI, dentro de un área de crecimiento finita

ESCUELA POLITÉCNICA NACIONAL
 FACULTAD DE INGENIERIA ELECTRICA

TESIS DE GRADO : 25 DE JUNIO DE 1982

REALIZADO POR : MIRIAM HERNANDEZ ALVAREZ
 DIRECTOR DE TESIS : ING. EDGAR P. TORRES P.
 SALIDA DEL CROSS-ASSEMBLER DE LA MOTOROLA M6800
 =====

```

00001          NAM  REPRO
00002 0100     ORG  $100
00003          *
00004          * PROGRAMA QUE SE REPROGRAMA EN CODIGO DE MAQUINA
00005          * ING. EDGAR P. TORRES P.
00006          * DICIEMBRE DE 1984
00007          * INSTAL. GA-DM-250
00008          *
00009          * AQUI SE MODIFICAN LOS VALORES DE LAS LOCALIDADES
00010          * $40 Y $41, AUTOMATICAMENTE, CON LA FINALIDAD DE
00011          * DEMOSTRACION, PERO EN GENERAL ESTAS LOCALIDADES
00012          * SE MODIFICARIAN EXTERNAMENTE, DE ACUERDO A LAS
00013          * CONDICIONES QUE ACTUEN SOBRE EL SISTEMA.
00014          *
00015 0100 B6 A000 INIC  LDAA  $A000
00016 0103 97 40      STAA  $40
00017 0105 B6 A001     LDAA  $A001
00018 0108 97 41      STAA  $41
00019          *
00020 010A C6 03      LDAB  ##03  INICIALIZAR NUMERO MAXIMO DE
00021          *                               INTENTOS
00022 010C 96 40      CONT  LDAA  $40  PROBAR CONTENIDO DE $40
00023 010E 26 0C      BNE   T1     DIFERENTE DE CERO L: ACTUAR.
00024          *
00025 0110 86 20      LDAA  ##20  REPROGRAMAR DE MODO QUE NO SE
00026 0112 B7 010C     STAA  $010C INTENTE PROBAR OTRA VEZ EL
00027 0115 86 11      LDAA  ##11  CONTENIDO DE LOCALIDAD $40
00028 0117 B7 010D     STAA  $010D HASTA QUE SE CUMPLAN EL NUMERO
00029 011A 20 03      BRA   TT1  MAXIMO DE INTENTOS.
00030          *
00031 011C 7A 0040 T1  DEC   $0040 ACTUAR SOBRE LOCALIDAD $40
00032          *
00033 011F 96 41      TT1  LDAA  $41  PROBAR CONTENIDO DE $41
00034 0121 26 0C      BNE   T2     DIFERENTE DE CERO: ACTUAR.
00035          *
00036 0123 86 20      LDAA  ##20  REPROGRAMAR DE MODO QUE NO SE
00037 0125 B7 011F     STAA  $011F INTENTE PROBAR OTRA VEZ EL
00038 0128 86 11      LDAA  ##11  CONTENIDO DE LOCALIDAD $41
00039 012A B7 0120     STAA  $0120 HASTA QUE SE CUMPLAN EL NUMERO
00040 012D 20 03      BRA   TT2  MAXIMO DE INTENTOS.
00041          *
00042 012F 7A 0041 T2  DEC   $0041 ACTUAR SOBRE LOCALIDAD $41
00043          *
00044 0132 5A        TT2  DECB          NUMERO MAXIMO DE INTENTOS?
00045 0133 26 D7     BNE   CONT     NO, CONTINUAR
00046          *
00047 0135 86 96      LDAA  ##96  REPROGRAMAR PARA QUE EL
00048 0137 B7 010C     STAA  $010C PROGRAMA ACTUE COMO AL
00049 013A B7 011F     STAA  $011F INICIO.
00050 013D 86 40      LDAA  ##40
00051 013F B7 010D     STAA  $010D
00052 0142 86 41      LDAA  ##41
00053 0144 B7 0120     STAA  $0120
00054          *
00055 0147 20 B7      BRA   INIC  COMENZAR TODO OTRA VEZ
00056          *
00057          END
  
```

TABLA DE SIMBOLOS

```

INIC  0100
CONT  010C
T1    011C
TT1   011F
T2    012F
TT2   0132
  
```

FIGURA 6. PROGRAMA ENSAMBLADO

NINGUN ERROR DETECTADO EN EL ENSAMBLAJE DE ESTE PROGRAMA

FIN DE UN ENSAMBLAJE EXITOSO

```

-----
ESCUELA POLITECNICA NACIONAL
FACULTAD DE INGENIERIA ELECTRICA
TESIS:SIMULADOR DEL MICROPROCESADOR
M6800
REALIZADA POR:EDISON ZUNIGA HIDALGO
DIRECTOR DE TESIS:ING.EDGAR TORRES P.
FECHA:ABRIL-1984 QUITO-ECUADOR
-----

```

```

?
CO 01
?
PR SF100
?
CP

```

```

UN PROGRAMA DE : 57LINEAS
DESDE LA LOCALIDAD :0100(HEXADECIMAL) FUE CARGADO

```

```

?
PM A000,02,01
?

```

```

VM A000,02
DIRECCION      CONTENIDO
A000           02
A001           01

```

```

?
PM 0040,00,00
?

```

```

VM 0040,021
*07*ERROR EN COMANDO

```

```

?
VM 0040,02
DIRECCION      CONTENIDO
0040           00
0041           00

```

```

?
RN 0100,1000

```

I	O	P	E	X	A	B	HINZVC	S	T
0100	LDAA	0100	0100	0000	01	03	000000	F100	0
0100	LDAA	0103	A000	0000	02	03	000000	F100	4
0103	STAA	0105	0040	0000	02	03	000000	F100	8
0105	LDAA	0108	A001	0000	01	03	000000	F100	12

I	O	P	E	X	A	B	HINZVC	S	T
0108	STAA	010A	0041	0000	01	03	000000	F100	16
010A	LDAB	010C	010B	0000	01	03	000000	F100	18
010C	LDAA	010E	0040	0000	02	03	000000	F100	21
010E	BNE	011C	010F	0000	02	03	000000	F100	25
011C	DEC	011F	0040	0000	02	03	000000	F100	31

I	O	P	E	X	A	B	HINZVC	S	T
011F	LDAA	0121	0041	0000	01	03	000000	F100	34
0121	BNE	012F	0122	0000	01	03	000000	F100	38
012F	DEC	0132	0041	0000	01	03	000100	F100	44
0132	DECB	0133	0132	0000	01	02	000000	F100	46
0133	BNE	010C	0134	0000	01	02	000000	F100	50

I	O	P	E	X	A	B	HINZVC	S	T
010C	LDAA	010E	0040	0000	01	02	000000	F100	58
010E	BNE	011C	010F	0000	01	02	000000	F100	57
011C	DEC	011F	0040	0000	01	02	000100	F100	63
011F	LDAA	0121	0041	0000	00	02	000100	F100	66
0121	BNE	0123	0122	0000	00	02	000100	F100	70

I	O	P	E	X	A	B	HINZVC	S	T
0123	LDAA	0125	0124	0000	20	02	000000	F100	72
0125	STAA	0128	011F	0000	20	02	000000	F100	77
0128	LDAA	012A	0129	0000	11	02	000000	F100	79
012A	STAA	012D	0120	0000	11	02	000000	F100	84
012D	BRA	0132	012E	0000	11	02	000000	F100	88

I	O	P	E	X	A	B	HINZVC	S	T
0132	DECB	0133	0132	0000	11	01	000000	F100	90
0133	BNE	010C	0134	0000	11	01	000000	F100	94
010C	LDAA	010E	0040	0000	00	01	000100	F100	97
010E	BNE	0110	010F	0000	00	01	000100	F100	101
0110	LDAA	0112	0111	0000	20	01	000000	F100	103

I	O	P	E	X	A	B	HINZVC	S	T
0112	STAA	0115	010C	0000	20	01	000000	F100	108
0115	LDAA	0117	0116	0000	11	01	000000	F100	110

Fig. 7 Programa Simulado

0117	STAA	011A	010D	0000	11	01	000000	F100	115
011A	BRA	011F	011B	0000	11	01	000000	F100	119
011F	BRA	0132	0120	0000	11	01	000000	F100	123
I	O	P	E	X	A	B	HINZVC	S	T
0132	DECB	0133	0132	0000	11	00	000100	F100	125
0133	BNE	0135	0134	0000	11	00	000100	F100	129
0135	LDA	0137	0136	0000	96	00	001000	F100	131
0137	STAA	013A	010C	0000	96	00	001000	F100	136
013A	STAA	013D	011F	0000	96	00	001000	F100	141
I	O	P	E	X	A	B	HINZVC	S	T
013D	LDA	013F	013E	0000	40	00	000000	F100	143
013F	STAA	0142	010D	0000	40	00	000000	F100	148
0142	LDA	0144	0143	0000	41	00	000000	F100	150
0144	STAA	0147	0120	0000	41	00	000000	F100	155
0147	BRA	0100	0148	0000	41	00	000000	F100	159
I	O	P	E	X	A	B	HINZVC	S	T
0100	LDA	0103	A000	0000	02	00	000000	F100	163
0103	STAA	0105	0040	0000	02	00	000000	F100	167
0105	LDA	0108	A001	0000	01	00	000000	F100	171
0108	STAA	010A	0041	0000	01	00	000000	F100	175
010A	LDAB	010C	010B	0000	01	03	000000	F100	177
I	O	P	E	X	A	B	HINZVC	S	T
010C	LDA	010E	0040	0000	02	03	000000	F100	180
010E	BNE	011C	010F	0000	02	03	000000	F100	184
011C	DEC	011F	0040	0000	02	03	000000	F100	190
011F	LDA	0121	0041	0000	01	03	000000	F100	193
0121	BNE	012F	0122	0000	01	03	000000	F100	197
I	O	P	E	X	A	B	HINZVC	S	T
012F	DEC	0132	0041	0000	01	03	000100	F100	203
0132	DECB	0133	0132	0000	01	02	000000	F100	205
0133	BNE	010C	0134	0000	01	02	000000	F100	209
010C	LDA	010E	0040	0000	01	02	000000	F100	212

Fig. 7 (Continuación)

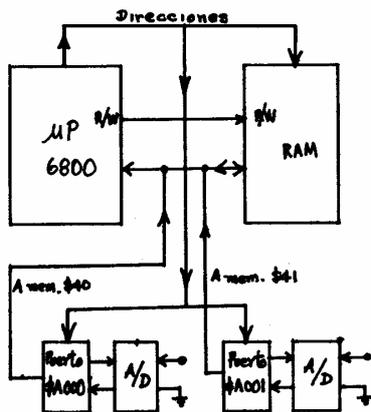


Fig. 8 Esquema simplificado del Sistema microprocesador que ejecutaría el programa.

```

1:*ONE WORD INTEGERS
2:*STANDARD PRECISION
3:C
4:  DEFINE FILE 2(99,4,U,J2)
5:40  READ(2'1)NR2
6:  WRITE(1,20)NR2
7:  READ(6,20,END=99)NR2
8:20  FORMAT(I3)
9:  WRITE(2'1)NR2
10:  GO TO 40
11:99  CALL EXIT
12:  END

```

Fig. 9 Programa de Inicialización

```

1:*ONE WORD INTEGERS
2:*STANDARD PRECISION
3:C
4:C --- SUBROUTINA PARA REALIZAR ACTIVIDAD 1
5:C --- AUTOR : ING. EDGAR P. TORRES P.
6:C --- FECHA : DICIEMBRE DE 1984
7:C --- INSTAL.: GA-DM-250
8:C
9:  SUBROUTINE SR1(NR5,N,NF)
10:  DIMENSION NR5(5),L4(4)
11:  WRITE(1,20)
12:20  FORMAT(/,5X,'NUMERO PARA SR1?','/',,,'XX')
13:  READ(6,10)I
14:10  FORMAT(I2)
15:  READ(1'N)L4
16:  IF(I.NE.0)GO TO 40
17:  L4(4)=L4(4)+1
18:  J=L4(3)
19:  K=L4(4)
20:  WRITE(1'N)L4
21:  IF(J.NE.K)RETURN
22:C
23:C  POSPONER ACCION PARA EL FUTURO
24:C
25:  LA=L4(1)
26:  L4(1)=0
27:  WRITE(1'N)L4
28:  L4(4)=0
29:  L4(2)=NF/L4(3)+L4(2)
30:  L4(1)=LA
31:  READ(2'1)NR2
32:  NR2=NR2+1
33:  WRITE(2'NR2)L4
34:  WRITE(2'1)NR2
35:  RETURN
36:C
37:C  REALIZAR ACCION CORRESPONDIENTE
38:C
39:40  NR5(1)=NR5(1)+I
40:  L4(4)=0
41:  WRITE(1'N)L4
42:  RETURN
43:  END

```

Fig. 10 Subrutina

```

1:*ONE WORD INTEGERS
2:*STANDARD PRECISION
3:C
4:C --- PROGRAMA : PROGRAMA PRINCIPAL QUE OPE
5:C FRAGMENTO DE AREA PROGRAMA
6:C --- AUTOR : ING. EDGAR P. TORRES P. DA.
7:C --- FECHA : DICIEMBRE DE 1984
8:C --- INSTAL. : GA-DM-250
9:C
10:C FILE 1 = FPRES (AREA PROGRAMADA PRESE
11:C FILE 2 = FFUTU (AREA PROGRAMADA FUTUR
12:C
13: DEFINE FILE 1(99,4,U,J1)
14: DEFINE FILE 2(99,4,U,J2)
15:C
16: DIMENSION L4(4),NR5(5)
17: DATA NSI/'S'/
18:C
19: NSW1=1
20: DO 39 I=1,5
21:39 NR5(I)=0
22:C
23:C LEER FACTOR DE POSTERGACION
24:C
25: WRITE(1,210)
26:210 FORMAT(/,'INGRESAR FACTOR DE POSTERGA
27: READ(6,13)NF
28:C
29: WRITE(1,200)
30:200 FORMAT(/,'INICIALIZAR AREA PROGRAMADA
31: READ(6,11)NS
32: IF(NS.EQ.NSI)GO TO 400
33:401 NSW1=0
34:C
35:C
36:C RASTREO DE AREA PROGRAMADA
37:C
38: NCT=0
39: DO 30 I=1,365
40: NCT=NCT+1
41: WRITE(1,20)I
42:20 FORMAT(/,'DIA ',I3)
43:C
44:C CARGA DE PARTE DE AREA FUTURA QUE COR
45:C A AREA PRESENTE.
46:C
47: READ(1'1)NR1
48: READ(2'1)NR2
49: IF(NR2.EQ.1)GO TO 410
50: DO 32 I2=2,NR2
51: READ(2'I2)L4
52: J=L4(2)
53: IF(J.NE.1)GO TO 32
54: NR1=NR1+1
55: WRITE(1'NR1)L4
56: L4(2)=0
57: WRITE(2'I2)L4
58:32 CONTINUE
59: WRITE(1'1)NR1
60:C
61:C AREA PRESENTE
62:C
63:410 CONTINUE
64: READ(1'1)NR1
65: DO 31 I1=2,NR1
66: READ(1'I1)L4
67: L4(2)=I
68: WRITE(1'I1)L4
69: J=L4(1)
70: IF(J.EQ.0)GO TO 31
71: N=I1
72: GO TO (81,82,83,84,85),J
73:40 CONTINUE
74:31 CONTINUE
75:C
76:C PRESENTAR AREA CADA ND.
77:C
78: ND=1
79: IF(NCT.LT.ND)GO TO 31
80: NCT=0
81: READ(1'1)NR1
82: WRITE(1,21)
83:21 FORMAT(/,'AREA PRESENTE',/)
84: DO 33 I3=2,NR1
85: READ(1'I3)L4
86: WRITE(1,22)L4
87:22 FORMAT(I1,1X,I3,2(1X,I1))
88:33 CONTINUE
89:C
90: READ(2'1)NR2
91: IF(NR2.EQ.1)GO TO 411
92: WRITE(1,23)
93:23 FORMAT(/,'AREA FUTURO',/)
94: DO 34 I4=2,NR2
95: READ(2'I4)L4
96: WRITE(1,22)L4
97:34 CONTINUE
98:C
99:411 CONTINUE
100: WRITE(1,24)NR5
101:24 FORMAT(/,'NR5 : ',5I4)
102:C
103:C
104:C ESPERAR PARA CONTINUAR
105:C
106: READ(6,10,END=99)NX
107:10 FORMAT(1I1)
108:C
109:C INICIALIZACION O MODIFICACION DEL ARE
110:C PRESENTE
111:C
112:400 CONTINUE
113: WRITE(1,25)
114:25 FORMAT(/,'INICIALIZAR O MODIFICAR ARE
115: READ(6,11)NS
116:11 FORMAT(1A1)
117: IF(NS.NE.NSI)GO TO 30
118: WRITE(1,26)
119:26 FORMAT(/,'INICIALIZAR AREA PRESENTE?(
120: READ(6,11)NS
121: IF(NS.NE.NSI)GO TO 45
122: NR1=1
123: WRITE(1,27)
124:27 FORMAT(/,'INGRESAR DATOS :',/,/,',X X X
125:46 NR1=NR1+1
126: READ(6,12,END=45)L4
127:12 FORMAT(4(1I1,1X))
128: WRITE(1'NR1)L4
129: WRITE(1'1)NR1
130: GO TO 46
131:45 WRITE(1,28)
132:28 FORMAT(/,'MODIFICAR AREA PRESENTE?(S/
133: READ(6,11)NS
134: IF(NS.NE.NSI)GO TO 47
135: WRITE(1,29)
136:29 FORMAT(/,'INGRESAR VALOR DEL PUNTERO'
137:466 READ(6,13,END=47)NR1
138:13 FORMAT(I2)
139: READ(1'NR1)L4
140: WRITE(1,22)L4
141: READ(6,12)L4
142: WRITE(1'NR1)L4
143: GO TO 466
144:47 CONTINUE
145: IF(NSW1.EQ.1)GO TO 401
146:C
147:30 CONTINUE
148:C
149:C SUBRUTINAS PARA MANEJO DE DIFERENTES
150:C ACTIVIDADES
151:81 CALL SR1(NR5,N,NF)
152: GO TO 40
153:82 CALL SR2(NR5,N,NF)
154: GO TO 40
155:83 CALL SR3(NR5,N,NF)
156: GO TO 40
157:84 CALL SR4(NR5,N,NF)
158: GO TO 40
159:85 CALL SR5(NR5,N,NF)
160: GO TO 40
161:C
162:99 CALL EXIT
163: END

```

Fig. 11 Programa Principal

```

PRINC
WHAT FILE 1?>
FPRES
WHAT FILE 2?>
FFUTU
INGRESAR FACTOR DE POSTERGACION
XX
10
INICIALIZAR AREA PROGRAMADA PRESENTE?(S/N)
S
INICIALIZAR O MODIFICAR AREA PRESENTE?(S/N)
S
INICIALIZAR AREA PRESENTE?(S/N)
S
INGRESAR DATOS :
X X X X
3 0 3 0
1 0 5 0
5 0 4 0
/*
MODIFICAR AREA PRESENTE?(S/N)
DIA 1
NUMERO PARA SR3?
XX
03
NUMERO PARA SR1?
XX
01
NUMERO PARA SR5?
XX
05
AREA PRESENTE
3 1 3 0
1 1 5 0
5 1 4 0
NR5 : 1 0 3 0 5
INICIALIZAR O MODIFICAR AREA PRESENTE?(S/N)
DIA 2
NUMERO PARA SR3?
XX
NUMERO PARA SR1?
XX
NUMERO PARA SR5?
XX
AREA PRESENTE
3 2 3 1
1 2 5 1
5 2 4 1
NR5 : 1 0 3 0 5
INICIALIZAR O MODIFICAR AREA PRESENTE?(S/N)
DIA 3
NUMERO PARA SR3?
XX
NUMERO PARA SR1?
XX
NUMERO PARA SR5?
XX
AREA PRESENTE
3 3 3 2
1 3 5 2
5 3 4 2
NR5 : 1 0 3 0 5
INICIALIZAR O MODIFICAR AREA PRESENTE?(S/N)
DIA 4
NUMERO PARA SR3?
XX
NUMERO PARA SR1?
XX
NUMERO PARA SR5?
XX
AREA PRESENTE
0 4 3 3
1 4 5 3
5 4 4 3
AREA FUTURO
3 7 3 0
NR5 : 1 0 3 0 5
INICIALIZAR O MODIFICAR AREA PRESENTE?(S/N)
DIA 5
NUMERO PARA SR1?
XX
12
NUMERO PARA SR5?
XX
AREA PRESENTE
0 5 3 3
1 5 5 0
0 5 4 4
AREA FUTURO
3 7 3 0
5 7 4 0
NR5 : 13 0 3 0 5

```

Fig. 12 Corrida Parcial

CONCLUSIONES

INICIALIZAR O MODIFICAR AREA PRESENTE?(S/N)

DIA 6

NUMERO PARA SR1?

XX

AREA PRESENTE

0 6 3 3
1 6 5 1
0 6 4 4

AREA FUTURO

3 7 3 0
5 7 4 0

NR5 : 13 0 3 0 5

INICIALIZAR O MODIFICAR AREA PRESENTE?(S/N)

DIA 7

NUMERO PARA SR1?

XX

20

NUMERO PARA SR3?

XX

41

NUMERO PARA SR5?

XX

10

AREA PRESENTE

0 7 3 3
1 7 5 0
0 7 4 4
3 7 3 0
5 7 4 0

AREA FUTURO

3 0 3 0
5 0 4 0

NR5 : 33 0 44 0 15

INICIALIZAR O MODIFICAR AREA PRESENTE?(S/N)

Fig. 12 (Continuación)

DIA 8

NUMERO PARA SR1?

XX

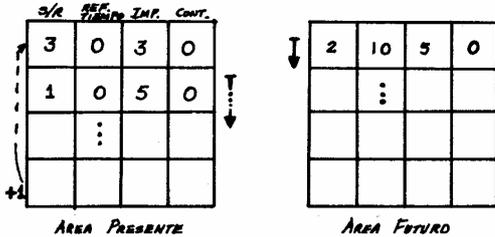


Fig. 13 Diagrama de la organización general de las áreas programadas.

En el presente trabajo se han presentado ciertas ideas relacionadas con la Inteligencia Artificial. Se ha planteado, con un enfoque personal, un sistema con capacidad de exhibir inteligencia, y con la posibilidad de desarrollarse y crecer por si mismo dependiendo de los estímulos externos, entrenamiento, y la información que tenga disponible. Adicionalmente se han desarrollado: un programa en Assembler para el microprocesador M6800 que dispone de capacidad de reprogramación, realizándose la simulación correspondiente; y un pequeño sistema en lenguaje FORTRAN IV que ilustra el manejo, reprogramación, y crecimiento de áreas programadas, presentándose una corrida parcial del mismo.

Dotando al computador con Inteligencia Artificial permitirá utilizarlo en una gran cantidad de importantes tareas que no implican solamente el seguir estrictamente un grupo de instrucciones y realizarlas incansablemente a gran velocidad.

BIBLIOGRAFIA

- (1) Lindsay H. Peter and Norman A. Donald, Human Information Processing, Academic Press, New York, 1972.
- (2) Schank C. Roger, Conceptual Information Processing, North-Holland Publishing Company, New York, 1975.
- (3) Watt David, Understanding Line Drawings of Scenes with Shadows, McGraw-Hill Book Company, New York, 1975.
- (4) Hernández A. Miriam, Traductor Crossassembler para el microprocesador M6800, Tesis de grado, EPN, 1981.
- (5) Zuñiga H. Edison, Simulador del Microprocesador M6800, Tesis de grado, EPN, 1984.

TORRES PROAÑO, EDGAR P., Nació en Quito, Ecuador, el 29 de Mayo de 1955. Obtuvo el título de Ingeniero en



Electrónica y Telecomunicaciones - en la Escuela Politécnica Nacional de Quito, en agosto de 1978, y el título de Master of Science in Electrical Engineering en Ohio University, Athens, Ohio, U.S.A., en septiembre de 1980. Actualmente trabaja en el I.E.TEL. en la División de procesamiento automático de datos, como jefe del Departamento de SISTEMAS. Desde Marzo de 1982, se

halla vinculado a la Escuela Politécnica Nacional, en donde ha dictado la materia de Sistemas Discretos de Control, la materia de Microprocesadores Aplicados al Control, y ha dirigido varios Proyectos y Tesis de - Grado.