

# DISEÑO E IMPLEMENTACION DE UN CONTROL DIGITAL PARA PUENTE RECTIFICADOR USANDO TECNICA DE DISPARO ABSOLUTA

José A. Del Pino  
Depto. Ing. Eléctrica  
Universidad de Concepción

M. Aníbal Valenzuela L.  
Depto. Ing. Eléctrica  
Universidad de Concepción

Ricardo Sánchez Sch.  
Depto. Ing. Eléctrica  
Univ. de Concepción

## RESUMEN

Se presenta el desarrollo del control digital de un convertidor de seis pulsos, mediante un hardware específico, usando una técnica de disparo absoluta. Esta técnica mantiene las características ventajosas del Método de Disparo Relativo, pero se mejoran los tiempos para procesamiento disponible entre disparos sucesivos. Lo anterior permite incluir como tareas del procesador, las rutinas de control y protección del motor d-c en un accionamiento de velocidad regulada.

En este método se atiende una vez por ciclo una interrupción de sincronismo que permite sincronizar los pulsos de disparo a la red, y se generan cinco interrupciones desde un timer espaciadas en 60 grados una de otra.

Se presenta el diseño hardware desarrollado y los aspectos principales del software, incluyendo algunas rutinas de protección. El ensayo a nivel de prototipo evidencia la posibilidad de utilizar un único procesador para el control del convertidor y motor.

## ABSTRACT

Using a specific hardware, is presented the development of a digital control for a six pulse converter that use a absolute pulse gate technique. This method maintains the advantages of relative pulse, but the time disponible for processing is better. Thus, is possible to include other task to the processor, likewise control and protection routines in a d-c variable speed drive.

In this method, a synchronous interruption is generated one time per cycle, that allows to synchronize the pulse gates to line voltage; and then, five interruptions with 60 grades spacing are generated by a timer.

The hardware design and the most important aspects of software are presented, including some protection routines. Prototype tests shows that is possible to use one processor for convertor and motor control.

## 1.- INTRODUCCION

La mayor flexibilidad y el abaratamiento de los costos hace cada vez más atractiva la opción digital para el control de motores de corriente continua en accionamientos de velocidad regulables. Tal situación permitiría, adicionalmente, funciones de despliegue y comunicación con el operador impracticables en un esquema de regulación analógico.

En un esquema de este tipo, interesará en cargar al procesador las funciones de control y protección tanto del puente rectificador como del pro-

pio motor, algunas funciones auxiliares y la comunicación y despliegue. Estos requerimientos obligan a desarrollar técnicas y algoritmos eficientes en su procesamiento, que permitan compartir el tiempo del  $\mu P$  entre las distintas tareas. En el caso de los accionamientos DC regulados, el procesamiento de los algoritmos P-I digitales y la adquisición de las señales de referencia, de velocidad y corriente, representan un grado de carga importante del procesador. Por ello, tiene especial interés desarrollar esquemas de control del puente rectificador que minimicen el tiempo requerido para su procesamiento y permitan un efectivo control del convertidor.

En este trabajo se presenta la formulación e implementación a nivel de prototipo de un control para un puente rectificador de 6 pulsos basado en una técnica de disparo absoluto, que por sus atributos de rápido procesamiento es especialmente útil para grupos rectificador-motor DC de velocidad variable.

## 2.- PLANTEAMIENTO GENERAL

El método más frecuentemente utilizado para el control de rectificadores en forma digital es mediante el método de disparo relativo. Esta técnica ha sido desarrollada y probada exitosamente en [1], [2], [3]. En ella, el tiempo disponible entre disparos sucesivos se obtiene como:

$$\Delta\alpha = \alpha_n - \alpha_{n-1} + 60^\circ \quad (1)$$

con:

$\alpha_n$  : próximo ángulo de disparo

$\alpha_{n-1}$  : ángulo de disparo anterior

El principal inconveniente de este método es que no se dispone de un tiempo establecido (fijo) para el procesamiento de las funciones de control y protección. Como se aprecia en la Fig.1, si el ángulo de disparo debe cambiar de  $90^\circ$  a  $80^\circ$ , se dispone de un tiempo entre disparos equivalente a 50 grados para la ejecución de las funciones de control, protección y reporte encargadas al  $\mu P$ . En cambio, en el caso de disminución del ángulo desde  $38$  a  $2$  grados, el tiempo disponible se reduce drásticamente al equivalente a 24 grados. Una situación como la reseñada, podría comprometer la ejecución de las funciones de control y protección, inhabilitando globalmente al sistema.

Para resolver esta situación se propone la utilización de un método de disparo absoluto, en que los pulsos de disparo a los tiristores del puente se efectúa mediante una secuencia de interrupciones, tal como se aprecia en la Fig.2. Con ello se consigue disponer de un tiempo fijo, equivalente a  $60^\circ$ , para el procesamiento de las restantes tareas

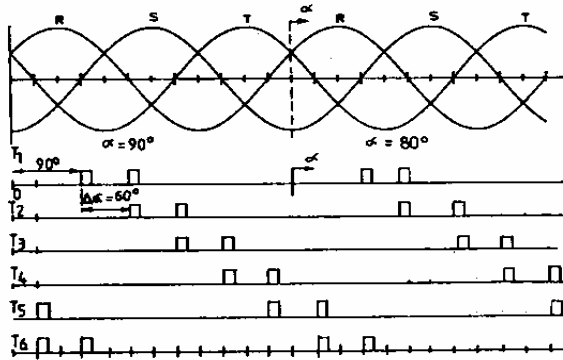


Fig.1.- Secuencia de disparo de tiristores de un convertidor puente trifásico, durante variaciones en el ángulo de disparo.

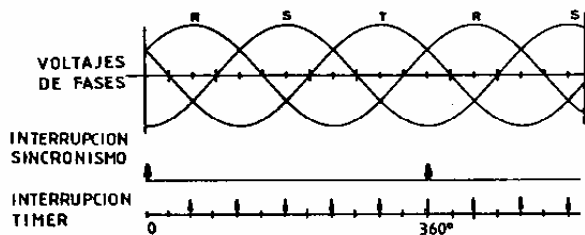


Fig.2.- Secuencia de interrupciones para método de disparo absoluto.

del  $\mu P$ . Por contrapartida, en este caso solo se puede modificar el ángulo de disparo una vez por ciclo de red, con lo que el sistema de control es más lento (retardo máximo es de  $360^\circ$ ). En la práctica esto no representa un detrimento importante de las cifras de mérito del sistema.

### 3.- CARACTERÍSTICAS DEL HARDWARE DISEÑADO

El sistema central consiste de una CPU, una puerta paralela triple, un timer triple, un controlador de interrupciones, ocho kilobytes de memoria EPROM, dos kilobytes de memoria RAM y un convertidor análogo-digital.

Las principales características de los bloques de hardware son :

- **BLOQUE CPU-MEMORIAS** : Se utilizó una CPU Z-80 A de Zilog operando a una frecuencia de 4 Megahertz. Los diferentes programas se arreglaron en una memoria EPROM 2764 de 8 Kilo-bytes de capacidad. Como memoria de cálculo y stack se utiliza una HM-6116 de 2 kilo-bytes de capacidad. En la Fig.3 se muestra el diagrama de bloques respectivo.
- **CONTROLADOR DE INTERRUPCIONES**. Se utiliza el chip 8259 de INTEL, el cual permite la atención localizada de las líneas de interrupción. Se definen 5 interrupciones: de sincronismo, de TIMER y las 3 restantes se utilizan para protección del convertidor y motor (pérdida de fase, sobre-corriente, sobrevelocidad).
- **TIMER** : Se seleccionó el timer 8253 de INTEL, el cual permite implementar en forma muy compacta el disparo de los tiristores. El uso de cada uno es el siguiente :  
 Timer  $\phi$  : encargado de autogenerar cinco interrupciones cada 60 grados para el disparo de los tiristores.

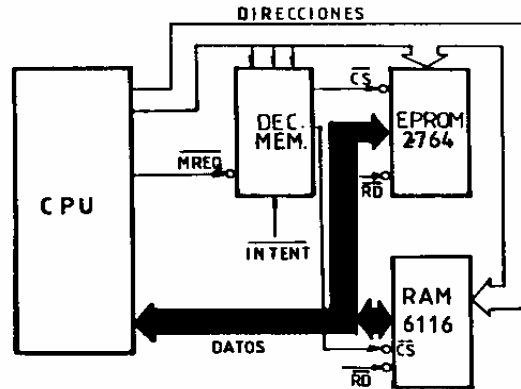


Fig.3.- Diagrama de Bloques CPU-MEMORIAS.

**Timer 1** : encargado de medir un intervalo equivalente al ángulo de disparo en el rango (0,60) grados, a partir de la señal de interrupción generada por el timer  $\phi$  y la señal de interrupción de sincronismo.

**Timer 2** : disparado por la salida del Timer 1 cuenta un intervalo de tiempo equivalente al ancho de pulso deseado.

- **PUERTA PARALELA** : El chip utilizado es el 8255 de INTEL, el cual consiste de tres puertas E/S usadas como sigue :

**Puerta A** : en modo salida, engancha el byte correspondiente a la palabra de disparo requerida.

**Puerta B** : en modo entrada, permite monitorear el estado del convertidor A/D, la secuencia de la alimentación trifásica del rectificador y para la selección de las distintas alternativas programadas.

**Puerta C** : en modo salida, permite el control de convertidor A/D.

- **CONVERSION A/D** : Se utiliza un convertidor medianamente rápido cuyas características principales son :

- 25 microsegundos, tiempo de conversión típico en 12 bits.
- 15 microsegundos, tiempo de conversión típico en 8 bits.
- Conectable directamente al bus de datos.
- Dispone de buffer enganchador de salida.

Otras características del hardware se muestran en las Figs.4 y 5. En la Fig.4 se presenta el bloque CPU-Periféricos y en la Fig.5 la generación de pulsos de disparo. Como se explicó el control del disparo es llevado a cabo por el timer. La palabra de disparo, previamente enganchada en la puerta A del chip 8255, es habilitada durante un período de tiempo T pre-definido en el Timer 2 del chip 8253. En el prototipo implementado, se conectan los pulsos a una tarjeta opto-acopladora para su aislamiento y amplificación. Mediante un interruptor es posible definir una lógica de disparo cero a cinco volts.

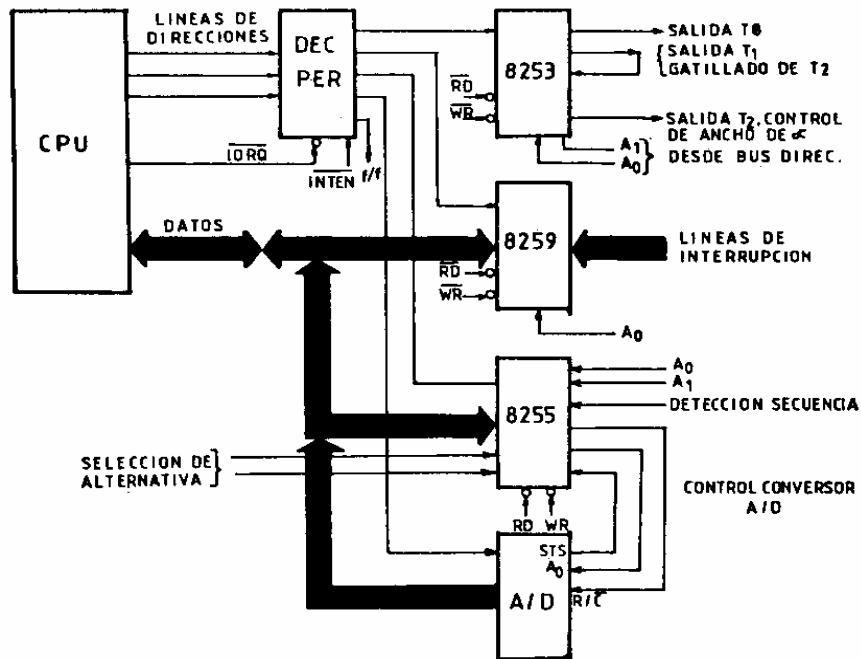


Fig. 4.- Bloque CPU - Periféricos.

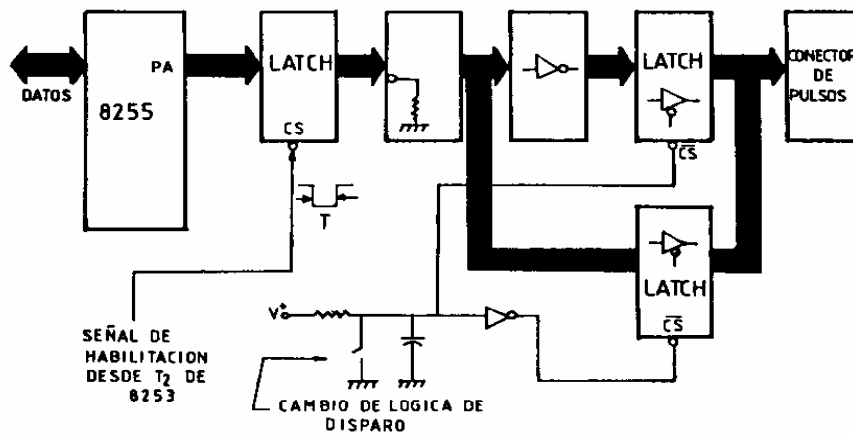


Fig.5.- Bloque de Generación de Pulsos de Disparo.

4.- CARACTERISTICAS DEL SOFTWARE Y DIAGRAMAS DE FLUJO PRINCIPALES.

El sistema dispone de una etapa de inicialización y dos opciones de sincronismo a seleccionar por el usuario. El diagrama de flujo principal se muestra en la Fig.6. En el bloque de inicialización se inicializa a todo el sistema con la excepción del procesador de interrupciones el cual es inicializado en cada opción.

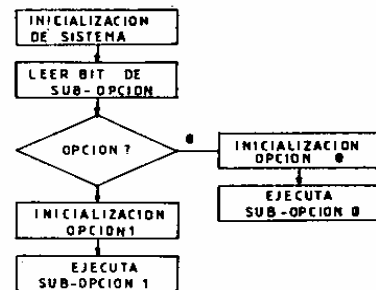
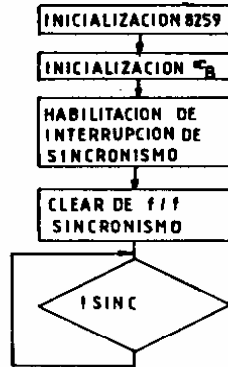


Fig.6.- Bloque de Inicialización y Selección de Opción.

Las opciones corresponden a los métodos de sincronismo más usuales para rectificadores controlados.

- **OPCION  $\phi$**  : Contiene rutinas de protección, rutinas de sincronismo y rutinas de timer, para el disparo en lazo abierto del convertidor utilizando un sincronismo rampa digital. En las Figs. 7, 8 y 9 se presentan los diagramas de flujo del software implementado para esta opción.



AF : Apuntador Fijo

AV : Apuntador variable

$\delta$  : Error por tiempo de procesamiento desde llegada de Interrupción hasta carga de  $T\phi$

$\epsilon$  : Error por tiempo de procesamiento tomado en discriminar rango de  $\alpha$  y lectura de éste.

Las restantes rutinas de falla son análogas a las mostradas. La indicación luminosa se realiza direccionando repetitivamente una posición de memoria ficticia, aprovechando así las líneas libres del decodificador de memorias.

- **OPCION 1** : Corresponde a un sincronismo coseno digital. Utiliza una tabla almacenada de 512 posiciones de memoria con los valores del arco coseno. Las rutinas utilizadas son similares a las

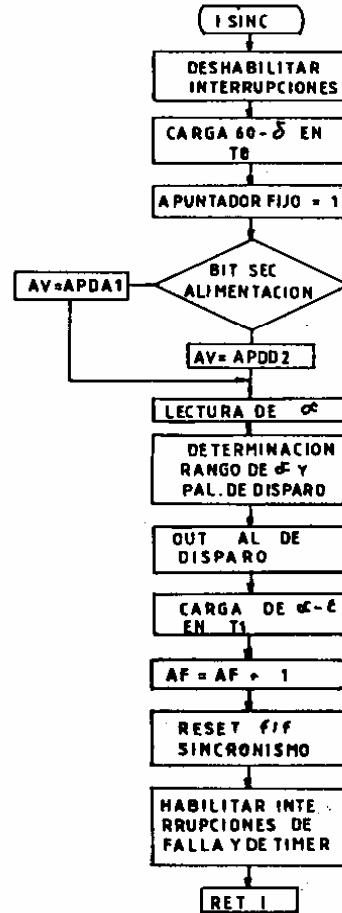


Fig. 7.- Diagrama de Flujo Opción  $\phi$  : Método Rampa.



Fig.8.- FSC : Rutina de Atención de Interrupción.

de la opción  $\phi$ .

La variable analoga leída a través del convertidor A/D no es directamente transformada en un ángulo de disparo como en la opción anterior, sino que es usada como un apuntador para leer alfa desde la Tabla almacenada en la EPROM.

### 5.- IMPLEMENTACION Y ENSAYO

Se implementó el control a nivel de prototipo de Laboratorio como una primera etapa de diseño de un accionamiento DC regulado con control digital. En la Fig.10 se muestra una vista global del montaje y en las Figs.11 y 12 las señales obtenidas en un osciloscopio de los pulsos correspondientes a la interrupción de sincronismo y los generados por el timer, y las señales de entrada al convertidor A/D

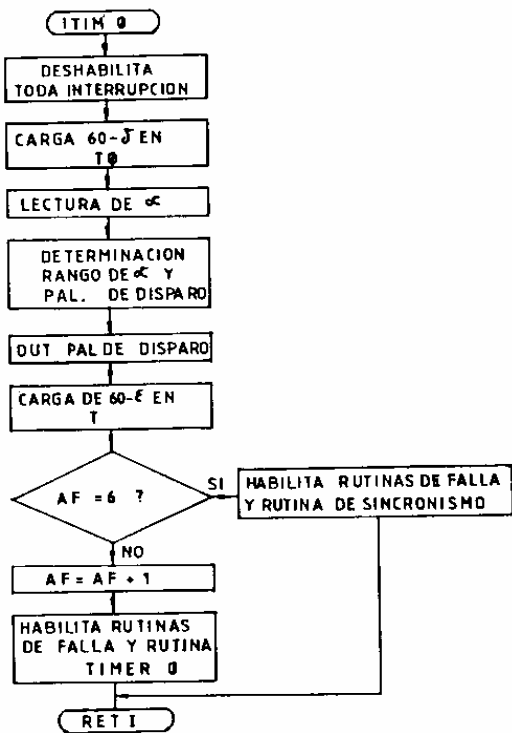


Fig.9.- I TIM  $\phi$ : Rutina de Atención de Interrupción de TIMER  $\phi$



Fig.10.- Vista Montaje Experimental del Prototipo.

Este prototipo se ensayó, en primer término sobre cargas pasivas R y R-L y luego alimentando un motor DC excitación independiente en lazo abierto. En todos los casos se evidenció una operación satisfactoria del control y de las rutinas de falla diseñadas.

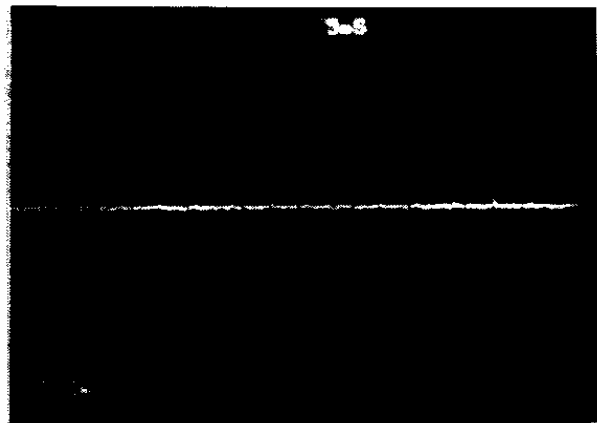


Fig.11.- Interrupciones de Sincronismo y Timer.

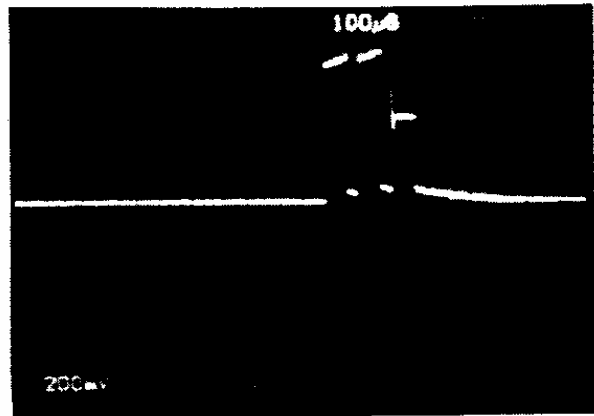


Fig.12.- Señales de Entrada Conversor A/D.

## 6.- COMENTARIOS Y CONCLUSIONES

Se han presentado los aspectos más relevantes del diseño hardware y software del control digital de un puente rectificador controlado de 6 pulsos mediante la técnica de disparo absoluto. El prototipo desarrollado tiene implementadas como opciones el sincronismo rampa y sincronismo coseno. Su evaluación a nivel de prototipo ha sido plenamente satisfactoria, permitiendo el control del convertidor con un mínimo de carga del procesador.

En la actualidad se trabaja en el desarrollo de lazos de realimentación de velocidad, corriente y sus respectivos controladores P-I digitales, para el control completo del accionamiento regulado. El empleo de la técnica de disparo absoluto, permite disponer de un tiempo de procesamiento fijo para los algoritmos de control y protección, con lo cual es factible el control del accionamiento completo usando un único procesador.

## 7.- REFERENCIAS

- [1] GUY OLIVER, V.R. STEFANOVIC, G.E. APRIL.  
"Microprocessor Controlled for a Thyristor Converter with an Improved Power Factor".  
IEEE Transaction on Industrial Electronics.  
U.S.A. Vol. IE 29. (N°4) pp: 299-307. Nov. 1982.
- [2] WEBAR C., JORGE; OSSES Z. TEOBALDO.  
"Diseño e Implementación de Convertidores Estáticos para Laboratorio de Máquinas Eléctricas".  
Tesis 1985 - Universidad de Concepción.
- [3] BORNHARDT B. KLAUS.  
"Control Microcomputarizado para un Convertidor Dual con Función de Transparencia Lineal".  
Tesis 1983. - Universidad de Concepción.

## BIOGRAFIAS

JOSE A. DEL PINO V.: Ingeniero Civil Eléctrico, U. de Concepción (1987). Actualmente docente del Dpto. Electricidad, U. de Arica. Areas de interés: Sistemas Digitales, Control Digital de Máquinas Eléctricas.

M. ANIBAL VALENZUELA L.: Ing. Civil Electricista, U. de Chile Magister en Ingeniería Eléctrica, U. de Chile (1978). Profesor Asistente del Departamento de Ingeniería Eléctrica, Universidad de Concepción. Areas de interés: Accionamientos AC y DC, estudios en Sistemas de Potencia Industrial.

RICARDO SANCHEZ SCH.: Ing. Civil Eléctrico, U. de Concepción, 1977 Ph.D. en Ingeniería Eléctrica, The Ohio State University (1982). Profesor Asistente, Dpto. Ingeniería Eléctrica, Universidad de Concepción. Areas de Interés: Sistemas Digitales y Microprocesadores.