

# DISEÑO DE UN CIRCUITO INTEGRADO ANALÓGICO BÁSICO: AMPLIFICADOR OPERACIONAL (OPAMP) COMPENSADO DE DOS ETAPAS CON TECNOLOGÍA CMOS DE 1.5 $\mu\text{m}$

Bernal C. Iván, Ing.  
Vallejo V. Medardo

ESCUELA POLITECNICA NACIONAL  
UNIDAD DE MICROELECTRONICA DE LA EPN  
QUITO - ECUADOR

## RESUMEN

Se presenta el proceso de diseño de un Circuito Integrado Analógico con Tecnología CMOS de 1.5 $\mu\text{m}$ , sin entrar en detalles de fabricación ni de cálculo. Se enfoca principalmente el principio de operación del circuito diseñado, un Amplificador Operacional de Transconductancia (OTA) compensado de dos etapas. Se considera que los principios básicos de diseño y fabricación de circuitos integrados se conocen. Se presenta el "layout" del Circuito Integrado diseñado y resultados obtenidos con los prototipos fabricados a través del Proyecto Multiusuario Iberoamericano (PMU del CYTED).

## ABSTRACT

The complete design process of an analogic 1.5 $\mu\text{m}$  CMOS integrated circuit (IC) is presented without focusing on details neither of the fabrication process nor mathematical calculus. The operation of a Compensated Operational - Transconductance Amplifier (OTA) is studied. The basic principles of integrated circuit design are supposed to be known so those topics are not mentioned. The final layout of the IC, and the results obtained with the fabricated prototypes are presented. The fabrication of the prototypes was possible through the Iberoamerican Multichip Project, part of the programs carried out by the CYTED.

## 1 INTRODUCCION

El proceso de diseño de un circuito integrado analógico necesariamente requiere de una metodología, consistente de una serie de pasos a seguirse rigurosamente para así obtener resultados positivos. El primer paso es el diseño de un amplificador operacional y, en general, de cualquier circuito integrado analógico es elegir una estructura o arquitectura básica del amplificador a diseñarse. Una vez seleccionada la arquitectura, el segundo paso es determinar la configuración a nivel de transistores de esta arquitectura y determinar el punto de trabajo de cada uno de ellos, fijando los voltajes y las corrientes que circularán por cada uno. Es importante tener en cuenta que cada transistor debe estar debidamente dimensionado para conseguir las condiciones impuestas.

Bernal Iván, Ing.  
Vallejo Medardo  
ESCUELA POLITECNICA NACIONAL  
Fax: + 593-2-507142  
e-mail: iberنال@sis.poli.edu.ec  
P.O.Box: 17-01-2759

El amplificador operacional es uno de los componentes más importantes de los circuitos analógicos.

Se lo emplea para realizar una amplia variedad de funciones lineales y también algunas no lineales, normalmente se lo conoce por el nombre de circuito integrado lineal básico.

De su comportamiento depende normalmente la frecuencia y el rango dinámico de actuación de todo el circuito analógico.

Los amplificadores pueden clasificarse de acuerdo a su aplicación en: amplificadores de baja frecuencia, amplificadores de audio, amplificadores ultrasónicos, amplificadores de radio frecuencia (RF), amplificadores de banda ancha, amplificadores de video, etc., cada tipo operando en un rango de frecuencia determinado.

## 2 DISEÑO DEL AMPLIFICADOR OPERACIONAL (OPAMP)

El diseño del amplificador operacional en particular viene dado por unos requerimientos iniciales y unas condiciones de entorno que se presentan a continuación:

### 2.1 Condiciones del Entorno

- Parámetros del proceso ( $V_T$ ,  $C_{01}$ , ... etc.)
- Voltaje de alimentación
- Corriente de alimentación
- Temperatura máxima del circuito
- Capacidad de carga a la salida del opamp.

### 2.2 Requerimientos

- Ganancia
- Ancho de banda
- Slew Rate
- Tiempo de establecimiento de la señal de salida
- Relación de rechazo en modo común (CMRR)
- Relación de rechazo a variaciones del voltaje de alimentación (PSRR)
- Rango de actuación lineal para tensiones de entrada (CMR)
- Rango de actuación lineal de salida
- Resistencia de salida
- Offset
- Ruido
- Área del Layout

Es necesario tener claro que es prácticamente imposible satisfacer simultáneamente todos los requerimientos iniciales impuestos en el diseño de un opamp. El proceso de diseño de un opamp es iterativo, es decir es un proceso de prueba y error. Los pasos a seguir son:

1. Decidir la configuración deseada que proporcione los resultados requeridos. Por ejemplo, si se requiere un ruido y un offset extremadamente bajo se utilizará una estructura que proporcione una alta ganancia en la etapa diferencial de entrada.
2. Determinar el tipo de compensación necesaria. La compensación es necesaria para garantizar la estabilidad cuando se utilice el opamp en lazo cerrado. Existen varias maneras de compensar un opamp. Por ejemplo, un opamp que maneja grandes capacidades de salida debe estar compensado en la etapa de salida. El método de compensación tiene una gran influencia en el diseño de cada bloque, así la compensación nos puede determinar el tipo de entrada y de salida necesaria en el opamp, lo cual nos puede llevar de nuevo al punto 1. El método de compensación depende en gran parte del número de etapas presentes como son la etapa diferencial, de salida o buffers, etc.
3. Determinar el tamaño de los transistores, partiendo de las ecuaciones de diseño y realizando un primer cálculo a mano o primera versión. Los componentes de la etapa de compensación también deben ser dimensionados.
4. Una vez que todos los dispositivos han sido dimensionados, un simulador eléctrico, generalmente SPICE, permitirá retocar el tamaño de éstos para conseguir las especificaciones requeridas; sino cumple con lo especificado, el diseñador tiene que mejorar la estructura del circuito buscando la manera de resolver las limitaciones encontradas, lo cual puede llegar a la determinación de una nueva arquitectura. El simulador se empleará hasta conseguir que se cumplan todas las especificaciones o la mayoría de ellas dependiendo de cuáles sean las más determinantes según la aplicación. La simulación también tendrá en cuenta algunos efectos parásitos que no se pueden estimar en un análisis simple.  
El simulador SPICE analiza las características del circuito como la respuesta temporal del amplificador operacional, la respuesta en frecuencia, margen de fase, activación lineal, etc. Se realiza este proceso hasta obtener un comportamiento óptimo del circuito a diseñarse. La simulación computacional basada en cálculos manuales son usados para ayudar al diseñador en esta fase. Para diseños bastante críticos, los cálculos manuales constituyen un 80% del trabajo completo de diseño, el cual en términos generales requiere de un 20% del tiempo total de trabajo. El 20% restante de trabajo requiere un 80% del tiempo para el perfeccionamiento y optimización del circuito diseñado.
5. El último paso en el diseño consiste en la fabricación y el test. El diseñador es responsable de todos los pasos excepto el de la fabricación. Una vez que se han realizado todas las simulaciones del circuito y se ha dibujado el conjunto de máscaras que conforman el amplificador, el circuito está listo para ser integrado, para lo cual se debe enviar la información (archivo .CIF del diseño) a la fundidora "foundry" para su procesamiento. Finalmente una vez que se tienen los prototipos fabricados, estos deben pasar un test para verificar su correcto funcionamiento. Es importante durante la etapa de diseño y simulación tener en cuenta el tipo de test que se podrá

realizar sobre el circuito, considerando las posibilidades y el equipo que se dispone.

Los 5 pasos anteriores se pueden resumir de tal manera que el proceso de diseño consiste básicamente de dos grandes pasos:

1. El primer paso es la concepción del diseño, la cual está acompañada por la proposición de una arquitectura, dadas unas especificaciones. Este paso normalmente está determinado por el cálculo manual que está dado por el punto de vista intuitivo necesario para escoger lo que se debe hacer.
2. El segundo paso es la optimización del diseño. Este paso toma el primer diseño realizado para luego verificarlo y optimizarlo. Este está normalmente hecho usando la simulación eléctrica con herramientas computacionales y puede incluir influencias como medio ambiente o variaciones del proceso.

La Figura 1 muestra un esquema general del proceso de diseño de Circuitos Integrados Analógicos y en particular el amplificador operacional con Tecnología CMOS.

### 2.3 CARACTERISTICAS GENERALES

Un amplificador operacional "ideal" es una fuente de voltaje controlada por voltaje (VCVS) con ganancia diferencial infinita, impedancia de entrada infinita e impedancia de salida cero, no tiene ninguna dependencia con la frecuencia y la temperatura, no tiene distorsión armónica ni ruido. Así se tiene que:

- Si tiene la ganancia  $A$  infinita, es independiente de la frecuencia. Como consecuencia se tiene que el voltaje de entrada  $v_{in}$  entre los terminales positivo y negativo es cero para un voltaje de salida finito.
- Si tiene impedancia de entrada infinita en ambos terminales de entrada, implica que las corrientes de entrada  $i_+$  y  $i_-$  son cero.
- Si tiene impedancia de salida cero, implica que el voltaje de salida es una fuente de voltaje ideal controlada por voltaje, independiente de la corriente inducida de la salida.

El amplificador operacional real o práctico no cumple las condiciones dadas arriba, sino que tan solo se aproxima a las mismas.

El amplificador operacional típico más simple tiene 5 terminales: 2 terminales de entrada, la entrada invertida (terminal designado por el signo "-") y la entrada no invertida (terminal designado por el signo "+"); un terminal de salida y dos terminales para las fuentes de voltaje de alimentación (designados por el voltaje DC  $V_{DD} > 0$  y  $V_{SS} <= 0$ ), las cuales son necesarias para establecer la condición de operación. Lo anteriormente mencionado se puede apreciar en la Figura 2.

A más de los amplificadores operacionales convencionales (de voltaje), los cuales son representados como fuentes de voltaje controladas por voltaje (VCVSS), se tienen también los amplificadores operacionales que tienen una resistencia de salida alta a los cuales se les denomina Amplificadores Operacionales de Transconductancia (OTA) o también Amplificadores Operacionales *Unbuffered* y pueden ser representados como fuentes de corriente controladas por voltaje (VCCS) caracterizados por la ganancia de transconductancia  $g_m$ .

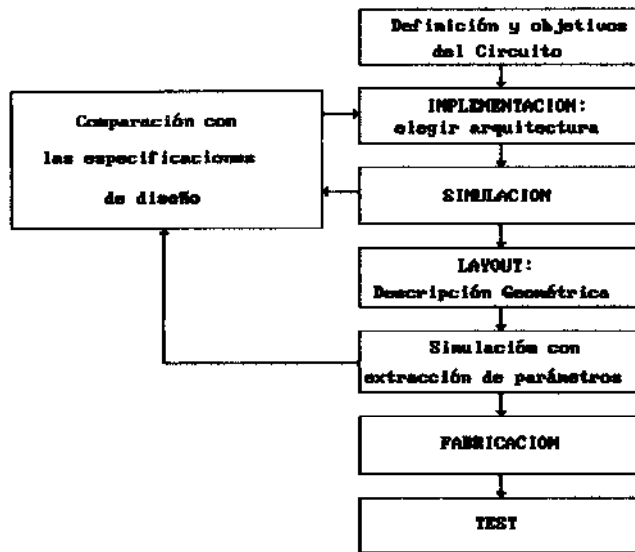


FIGURA 1 Proceso de Diseño de Circuitos Integrados Analógicos CMOS.

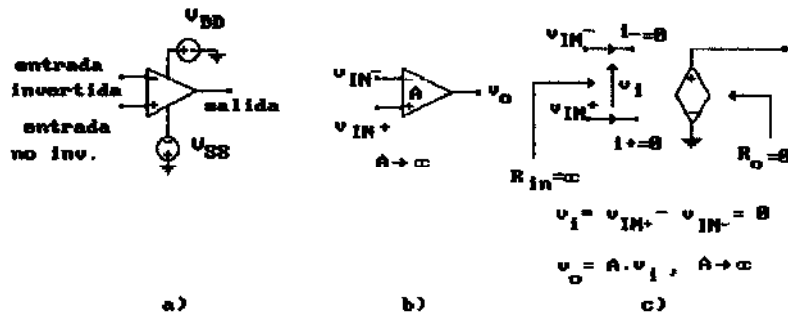


FIGURA 2 Amplificador Operacional convencional. a) representación esquemática, b) símbolo, c) modelo equivalente del opamp ideal.

El modelo ideal del OTA asume que la impedancia de entrada y salida son infinitas. Sin embargo, asumiendo que la resistencia de salida es finita y que la ganancia  $g_m/g_o$  es muy alta, el OTA puede ser convertido en un equivalente no ideal de un amplificador operacional de voltaje convencional; razón por la cual, los OTAs han llegado a ser populares y es el que va a ser estudiado y analizado en este trabajo. Por lo tanto, los términos "unbuffered" y "buffered" son usados para distinguir entre resistencia de salida alta (OTAs) y amplificadores de resistencia de salida baja (Opamp de voltaje).

Para analizar y diseñar circuitos analógicos MOS es necesario conocer las limitaciones de funcionamiento y/o rendimiento de esos circuitos. El rendimiento del amplificador operacional MOS usado en una realización monolítica algunas veces difiere considerablemente del funcionamiento de

amplificadores operacionales tradicionales de propósito general construidos mediante transistores bipolares. Para el caso de amplificadores operacionales internos la etapa de salida tiene que conducir una carga constante especificada la cual es usualmente capacitiva con valores de unos pocos picofaradios. Por amplificador operacional interno se entiende aquellos amplificadores en los cuales la salida no está conectada a un pin de salida del C.I., sino más bien es parte de la circuitería interna. Para el caso de los amplificadores operacionales externos solamente una salida del buffer del amplificador debe conducir una señal fuera del C.I., donde una carga significativa puede ser resistiva y variable. Por esta razón pocos requerimientos son necesarios para opamps internos en lo que respecta a su salida, si se compara con los requerimientos para los de propósito general.

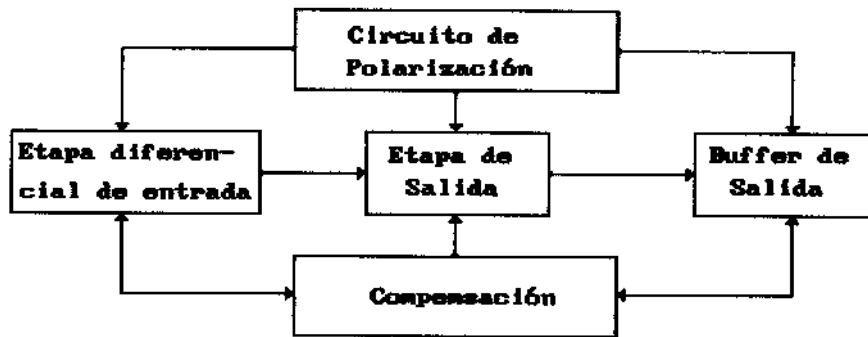


FIGURA 3 Estructura básica de un opamp.

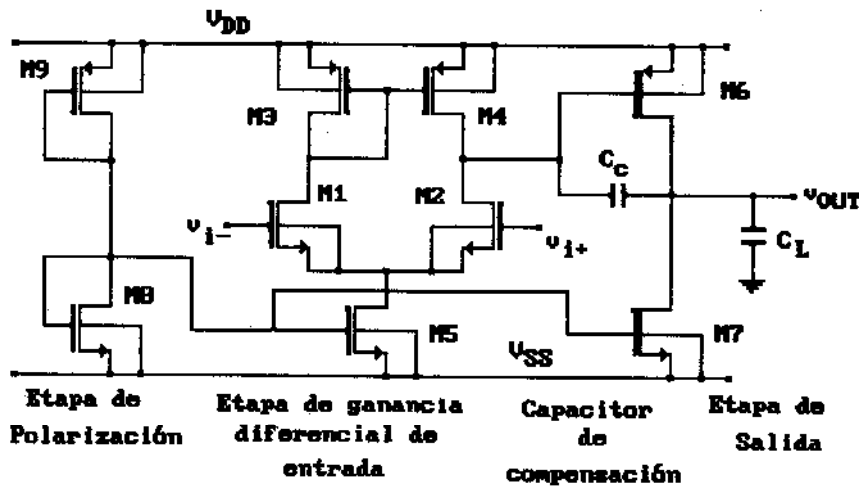


FIGURA 4 Arquitectura del Amplificador Operacional de Transconductancia (OTA).

2.4 Características no ideales de los Amplificadores Operacionales

- Ganancia y Ancho de Banda
- Margen de Fase
- Relación de Rechazo en Modo Común (CMRR)
- Relación de Rechazo a variaciones del Voltaje de Alimentación (PSRR)
- Ruido en los Amp. Operacionales MOS
- Rango Dinámico
- Voltaje Offset de Entrada
- Rango de Entrada en Modo Común (CMR)
- Rango de Voltaje de Salida (Swing)
- Disipación de Potencia
- Slew Rate (SR)
- Resistencia de Entrada y de Salida
- Tiempo de Establecimiento
- Distorsión Armónica

3 PROCESO DE DISEÑO

El diagrama de bloques y circuitual del Amplificador Operacional Miller Básico de

Transconductancia (OTA) de dos etapas a utilizarse como base de diseño se muestran en las Figuras 3 y 4 respectivamente.

El amplificador operacional a estudiarse consiste de una etapa diferencial de entrada (M1, M2, M3, M4 y M5), una etapa de salida (M6 y M7), una etapa de compensación (C<sub>c</sub>) y una etapa de polarización (M8 y M9). Un estudio de cada una de las etapas permitirá deducir el comportamiento en frecuencia del amplificador y todas las ecuaciones necesarias para el diseño.

Para tener una frecuencia apropiada de operación se va a utilizar una simple rama con un capacitor C<sub>c</sub> conectada entre la salida de la primera etapa y la salida de la segunda etapa, tal técnica de compensación en particular se denomina Técnica de Compensación Miller y por ende el amplificador se denomina Amplificador Operacional Miller.

Parámetros de Diseño	Valor
Ganancia a baja frecuencia	$A_V > 4000$
Frecuencia de Ganancia Unidad	$GB = 2 \text{ MHz}$
Slew Rate	$SR > 2 \text{ V}/\mu\text{s}$
Margen de Fase	$\phi_M = 60^\circ$
Alimentaciones	$V_{DD} = 2.5 \text{ V}$ $V_{SS} = -2.5 \text{ V}$
Rango de entrada	$CMR = \pm 1.2 \text{ V}$
Rango de salida	$OSW = \pm 2.0 \text{ V}$
Capacitancia de carga	$CL = 20 \text{ pF}$
CMRR	$CMRR > 60 \text{ dB}$
PSRR	$PSRR > 60 \text{ dB}$

TABLA 1 Especificaciones iniciales para el diseño del Opamp.

Parámetros del proceso
$k_n' = 70.44 \times 10^{-6} \text{ A/V}^2$
$k_p' = 29.0 \times 10^{-6} \text{ A/V}^2$
$V_{thn} = 0.7 \pm 0.17 \text{ V}$
$V_{thp} = -1.1 \pm 0.2 \text{ V}$

TABLA 2 Parámetros Tecnológicos.

Este procedimiento de diseño asume que las especificaciones de los siguientes parámetros están dados:

1. Ganancia en DC,  $A_v(D)$ .
2. Ganancia ancho de banda, GB.
3. Rango de entrada en modo común, CMR.
4. Capacitancia de carga,  $C_L$ .
5. Slew Rate, SR.
6. Rango de salida (Swing), OSW.

Una vez realizado el estudio de todas las partes o componentes que forman el Amplificador Operacional, el siguiente paso en el diseño de un Amplificador Operacional de Transconductancia Miller (OTA) es obtener las dimensiones largo (L) y ancho (W) de todos los transistores y el valor de la capacitancia de compensación Miller  $C_c$  de acuerdo a las especificaciones que se asuman.

Como ya se ha explicado anteriormente, el diseño de opamps y en general de cualquier circuito analógico CMOS debe ajustarse a especificaciones iniciales del circuito, las mismas que están dadas de acuerdo a la aplicación en sí. El diseño de opamps no es un proceso exacto, ya que el circuito debe satisfacer varios requerimientos simultáneamente, entrando a una situación en la que se debe elegir cual parámetro es más determinante y cual no interesa mucho que se cumpla.

La Tabla 1 muestra las especificaciones iniciales asumidas para el diseño del opamp OTA propuesto.

Es importante también para realizar el diseño del opamp conocer el valor de los parámetros del proceso tecnológico, es decir el modelo de los transistores MOS con que se va a trabajar, el tipo de tecnología, etc. Para nuestro caso se toman los datos dados por la casa fabricante ES2 de las reglas de diseño y los modelos de los transistores para la tecnología CMOS de 1.5  $\mu\text{m}$ . Para iniciar el cálculo manual de la primera versión del circuito se parte de los parámetros dados en la Tabla 2.

### 3.1 Dimensionado de los transistores

A continuación se enumeran los pasos seguidos para desarrollar la primera versión del ampli-

ficador operacional a realizarse, se dice esto porque como ya se mencionó anteriormente es un proceso iterativo de prueba y error, se hace esto hasta llegar a la versión más óptima del amplificador a diseñarse. En cada uno de los pasos se emplean una serie de ecuaciones cuya deducción no se presenta en este artículo.

1. Se elige un valor único de L (largo del canal), se escoge el valor más pequeño posible para mantener constante el parámetro de modulación de canal y dar un buen "matching" para los espejos de corriente y la etapa de entrada.
2. Se escoge el mínimo valor para la capacitancia de compensación  $C_c$  de tal manera de obtener el margen de fase deseado.
3. Se determina el mínimo valor para la corriente  $I_{q1}$ .
4. Se dimensiona el transistor M3.
5. Se dimensiona M2 a partir del GB deseado.
6. M5 se dimensiona a partir del voltaje mínimo de entrada.
7. Se dimensiona M6 a partir del segundo polo.
8. Se calcula la corriente  $I_{q2}$ .
9. Se dimensiona M7 por medio de la relación entre las corrientes  $I_{q1}$  e  $I_{q2}$ .
10. Se dimensiona el transistor M8.
11. Se dimensiona el transistor M9.
12. Se determina la disipación de potencia.
13. Se debe balancear y minimizar el offset.
14. Una vez obtenido el tamaño de los transistores, el siguiente paso es realizar la simulación del circuito a fin de determinar su comportamiento en pequeña señal y gran señal, así como su respuesta en frecuencia. Una primera simulación previa a la realización del layout, puede llevar a relocal o redimensionar el tamaño de los transistores si alguna especificación de diseño no se cumple, aunque es la simulación post-layout la que inducirá la mayoría de cambios en el dimensionado de los transistores.

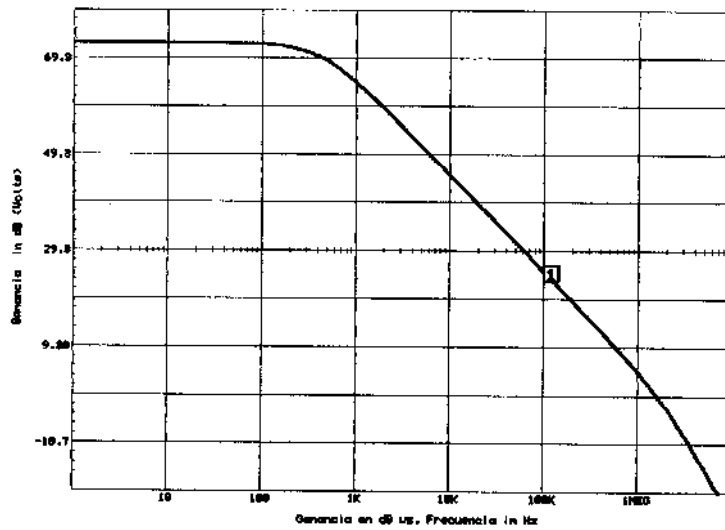


FIGURA 5 Respuesta en magnitud del opamp diseñado (SPICE).

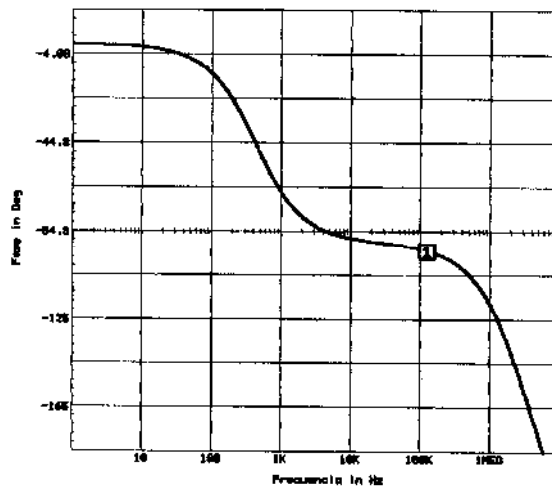


FIGURA 6 Margen de fase del opamp (SPICE).

### 3.2 Simulación

Luego de realizar una serie de simulaciones hasta lograr un funcionamiento más óptimo se tiene los resultados de la simulación en los siguientes gráficos.

La frecuencia de ganancia unidad (GB frecuencia a la cual la ganancia es igual a 0 dB) que se logró obtener es  $\omega_{GB} = 1.48$  Mhz.

El valor de ganancia obtenida es de 72.6 dB, la misma que cumple con las especificaciones dadas, se puede apreciar en la Figura 5 el resultado de la simulación.

El margen de fase obtenido es 51°, se puede apreciar en la Figura 6.

Una vez realizadas las simulaciones el dimensionado final de los transistores en el circuito opamp es:

$$\begin{aligned} (W/L)_1 &= (W/L)_2 = 25/5 \\ (W/L)_3 &= (W/L)_4 = 5/5 \\ (W/L)_5 &= 15/5 \\ (W/L)_6 &= 176/5 \\ (W/L)_7 &= 265/5 \\ (W/L)_8 &= 15/5 \\ (W/L)_9 &= 5/34 \end{aligned}$$

Como especificaciones finales se tiene que se cumplen algunas de ellas con las dadas inicialmente, otras no pero se trató de aproximarlas lo más posibles a ellas. En la Tabla 3 se puede apreciar las especificaciones finales obtenidas.

Parámetros de Diseño	Valor
Ganancia a baja frecuencia	$A_v = 4266$
Frecuencia de Ganancia Unidad	$GB = 1.48 \text{ MHz}$
Slew Rate	$SR > 2 \text{ V}/\mu\text{s}$
Margen de Fase	$\phi_M = 51^\circ$
Alimentaciones	$V_{DD} = 2.5 \text{ V}$ $V_{SS} = -2.5 \text{ V}$
Rango de entrada	$CMR = \pm 1.2 \text{ V}$
Rango de salida	$OSW = \pm 2.0 \text{ V}$
Capacitancia de carga	$CL = 20 \text{ pF}$

TABLA 3 Especificaciones obtenidas en la simulación del Opamp.

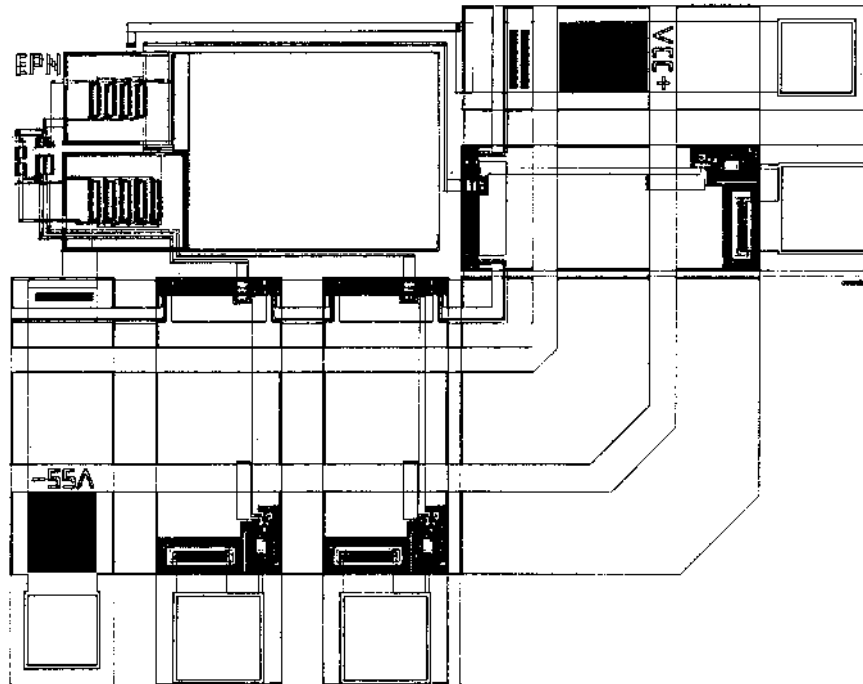


FIGURA 8 Layout del Opamp diseñado.

#### 4 ELABORACION DEL LAYOUT

El layout del opamp diseñado se puede apreciar en la Figura 8, incluidos los PADS (estructuras de entrada/salida).

En la elaboración del layout se empleó una serie de criterios los cuales permiten obtener una descripción geométrica óptima del circuito integrado diseñado minimizando al mínimo los efectos parásitos que pueden presentarse.

- El capacitor de compensación necesario en el diseño del Opamp se lo realizó con dos niveles de metal disponible en la Tecnología CMOS de  $1.5 \mu\text{m}$  empleada.

- Se empleó la técnica de transistores unitarios en los transistores de salida, debido a la dimensión considerable de su longitud  $W$ .
- Como medio de protección se utilizaron anillos de guarda en los transistores de salida, por las corrientes que deben manejarse.
- Se utilizaron como estructuras de entrada/salida los dados por la biblioteca de PADS Analógicos de la casa fabricante ES2.

- Se utilizó el editor gráfico EMA2 del paquete TINTOS para la elaboración del layout, editor gráfico que genera un archivo RS.
- Se generó el archivo CIF del Opamp utilizando un programa conversor de RS a CIF.

El diseño del Circuito Integrado Analógico (Amplificador Operacional) se envió para su fabricación en ES2. Debe mencionarse que el proceso de fabricación empleado se utilizó un proceso de fabricación digital, pero que con ciertas consideraciones puede emplearse para fabricar circuitos analógicos sencillos.

Los prototipos fabricados resultaron funcionalmente correctos en las pruebas realizadas.

Empleando un analizador de espectros se realizó pruebas del CI en una configuración inversor con ganancia 2 en el rango de 1KHz a 2 MHz. En la Figura 9 se puede apreciar la configuración empleada y en la Figura 10 los resultados obtenidos, para la ganancia y la respuesta de fase.

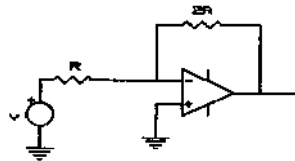


FIGURA 9 Inversor de ganancia 2 empleado en las pruebas del Opamp.

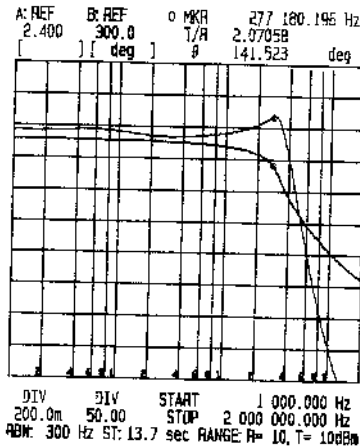


FIGURA 10 Resultado de las pruebas realizadas al CI diseñado.

- En la Figura 11 se puede apreciar una fotografía del núcleo del Circuito Integrado ya fabricado.



FIGURA 11 Fotografía del núcleo del Opamp diseñado.

### 5 COMENTARIOS Y CONCLUSIONES

- Como conclusión del trabajo realizado se puede mencionar que el diseño de un amplificador operacional y de cualquier circuito analógico no es un proceso exacto y determinado, sino que en él entran en conflicto una serie de parámetros y especificaciones. La mejora de una determinada especificación de diseño puede conllevar a la disminución de otro parámetro determinante, por lo que el proceso de diseño resulta un proceso iterativo hasta llegar a una solución aceptable; es decir es un proceso de prueba y error.
- Es necesario continuar y avanzar en el estudio de nuevas técnicas de diseño analógico, lo que permitirá tener mejores alternativas para solucionar problemas en los diversos campos de acción como es en Telecomunicaciones tal como Telemática, Transmisión de Datos, Comunicación Satelital, Videocomunicación, Filtros, etc.
- En el diseño de circuitos integrados analógicos hay que considerar una serie de criterios y técnicas de diseño al elaborar el layout, las mismas que permiten reducir considerablemente una serie de efectos que pueden causar el mal funcionamiento del circuito.
- Estas técnicas no son más que sugerencias de tamaño, ubicación, disposición, simetría y orientación geométrica de los diferentes materiales que constituyen el CI, tales materiales están dispuestos en formas de capas que ubicados en determinada manera constituyen un determinado dispositivo.
- Los efectos no deseados que pueden presentarse, entre otros, ocurren principalmente debido a fluctuaciones en la disposición geométrica de los materiales, también a la variación de los parámetros eléctricos en un mismo material, además de la influencia de los otros materiales.
- Las herramientas computacionales son una ayuda muy importante en el desarrollo de CI ya que permiten optimizar el funcionamiento del circuito diseñado, además de un ahorro considerable en el tiempo empleado.
- La simetría de determinados bloques en un circuito analógico es importante para su



correcto funcionamiento, tal simetría se lo puede relacionar con un término denominado "matching". Entendiéndose al matching como al grado de semejanza tanto geométrica como eléctrica que deben tener ciertos bloques que conforman un dispositivo, en este caso particular el Amplificador Operacional. De lo anterior se desprende que para el caso de un Opamp es necesario tener un buen "matching" en los bloques como los espejos de corriente, en la etapa diferencial de entrada ,etc.

- [9] ES2 ECPD15 y ECPD12 Library Databook, European Silicon Structures ES2, 1992.
- [10] "Projeto Analogico na Tecnologia CMOS", Campinas Brasil, 1991.
- [11] Mukherjee Amar, "Introduction to nMOS and CMOS VLSI Systems Design", Prentice-Hall Englewood, 1986.

BIOGRAFIAS

6 REFERENCIAS

- [1] P.E.Allen and D.R.Holdberg, "CMOS Analog Circuit Design", Holt, Rinchart and Wilson the Dryden Press Sounders College Publishing,1987.
- [2] R.Gregorian and G.C.Temes, "Analog MOS Integrated Circuits for Signal Processing", John Wiley & Sons INC, 1986.
- [3] José Francisco López, "Notas y Material del Curso Integración de Sistemas Analógicos", Quito Ecuador, 1993.
- [4] Notas y Material del Seminario "Curso Regional sobre Diseño de Circuitos Integrados Auspiciado por la O.E.A.", Quito Ecuador, 1993.
- [5] Berdel Navarro G., "Diseño y Caracterización de Celdas Analógicas en Tecnología CMOS", Universitat Autònoma de Barcelona, Facultat de Ciències, Departament de Informàtica, 1991.
- [6] F.Maloberti, "Passive Componentes: Performances and Layout", Departament of Electronics University of Pavia, Italy, 1992.
- [7] Rolf Unbehaven, Andrzej Cichocki, "MOS Switched-Capacitor and Continuous-Time Integrated Circuits and Systems", Springer-Verlang Berlin Heidelberg, 1989.
- [8] Geiger Randall and P.E. Allen, "VLSI Design Techniques for Analog and Digital Circuits", McGrawHill, 1990.



BERNAL, IVAN.- Nació en Quito-Ecuador el 24 de noviembre de 1967. Obtuvo el título de Bachiller en Humanidades Modernas en el Instituto Nacional Mejía en 1985. Sus estudios superiores los realizó en la Escuela Politécnica Nacional y obtuvo el título de Ingeniero en Electrónica y Telecomunicaciones en 1992. Actualmente trabaja como Profesor Auxiliar en el Departamento de Electrónica y Telecomunicaciones de la EPN. Es miembro fundador del Grupo de Microelectrónica de la EPN. Coordinador técnico por el Ecuador en el Proyecto Multiusuario Iberoamericano del CYTED.



VALLEJO, MEDARDO.- Nació en Milagro-Ecuador el 21 de diciembre de 1966. Obtuvo el título de Bachiller en Humanidades Modernas en el Colegio Nacional Amazonas en 1985. Sus estudios superiores los realizó en la Escuela Politécnica Nacional y está concluyendo su Tesis de Grado en el Diseño de Circuitos Integrados Analógicos. Actualmente trabaja como Ayudante de Laboratorio de Electrónica en el Departamento de Electrónica y Telecomunicaciones de la EPN.