

## Tarjeta para Adquisición de Señales de Voz

José Fernando Rivera, Ing.  
 Ricardo Zelenovsky, MSc.  
 Rubén León Vásquez, MSc.

### RESUMEN

En el presente trabajo se describen las partes más importantes del diseño de un hardware para adquisición de señales de voz, el cual es completamente configurable reduciéndose con esto la sobrecarga de programación. La adquisición se realiza a una frecuencia de muestreo programable y la digitalización puede ser efectuada a 8 o 12 bits. La transferencia de datos hacia la memoria del PC es realizada via DMA. Este hardware es transportable para ser utilizado en cualquier PC.

### ABSTRACT

In this work the most important parts in designing a hardware for Speech Signals Acquisition are described, the one that is fully configurable so the amount of programming is reduced. The acquisition is made with a programable sampling frequency and the digitalization can be made at 8 or 12 bits. The data transfer to the memory of the PC is accomplished via DMA. This hardware can be used with any PC.

### 1. INTRODUCCION

El hardware comprende una tarjeta que se inserta al slot tipo ISA de 8 bits del PC, conectándose con éste al bus de direcciones, datos y control, así como fuentes de alimentación.

En todo momento se tomó en cuenta la apertura que debe presentar el sistema al usuario. La tarjeta de adquisición de voz diseñada posee una arquitectura abierta.

El hardware de adquisición consta de tres partes principales: etapa de direccionamiento, entrada/salida y la etapa de adquisición propiamente dicha.

### 2. DIRECCIONAMIENTO

La tarjeta es programada para operar en un espacio de memoria no utilizado en el PC, de esta manera no interfiere con ninguna otra ya existente y se habilita solo cuando se trata de un acceso a este periférico [1].

La decodificación de la dirección en la cual va a trabajar la tarjeta se da a través de una lógica

Ing. José Fernando Rivera  
 Apartado: 17-04-10333 Quito - Ecuador  
 Teléfono : (593 2) 408-510 donucilio  
 Ing. Ricardo Zelenovsky ECUANEX: ricardo@zelenovsky.ec

combinacional, la que compara la dirección que manualmente se programa, a través de un micro switch, con la que viene del bus de direcciones del PC [2], esto se ilustra en la figura 1.

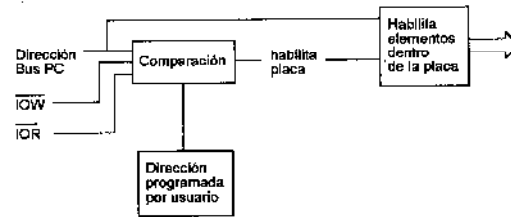


Figura 1. Sistema de Direccionamiento

### 3. ADQUISICION DE DATOS

Como se ilustra en la figura 2, el bloque de adquisición de datos consta de: una etapa de acondicionamiento de la señal de voz que viene del micrófono (amplificación y filtrado), muestreo, digitalización y envío de los datos a la memoria para ser procesados.

El proceso es manejado por una máquina secuencial que realiza el control de la adquisición, recibiendo y enviando las señales necesarias para el efecto. Esta etapa contiene su propia temporización.

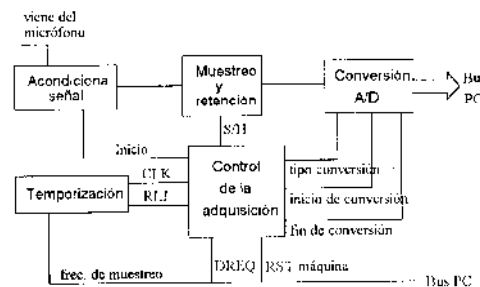


Figura 2. Sistema de Adquisición de Datos

Al tener la tarjeta su propia temporización, se independiza de la velocidad del reloj a la que funcione el procesador del PC donde ella se encuentre.

La frecuencia de muestreo está determinada como una división de la frecuencia del oscilador interno de la tarjeta, dicha frecuencia es 2 MHz utilizándose un registro de 16 bits para obtener las divisiones. Se tienen variaciones discretas en la frecuencia de muestreo [3].

Experimentalmente se determinó que, para señales de voz, la frecuencia máxima de operación es 20 KHz. La tarjeta no posee un rango mínimo de frecuencia, pero se hace notar que para voz se trabajará con una frecuencia de muestreo de 8 KHz.

Cuando la señal a la entrada sobrepasa un cierto límite (controlado por el usuario), un comparador envía la orden de inicio de adquisición. Se consigue entonces una buena sincronización del inicio de la adquisición con el inicio de la señal.

#### 4. CONVERSION ANALOGA-DIGITAL

La conversión Analógica-Digital está a cargo del CI AD574AKD, el cual es un conversor A/D de 8 o 12 bits, su entrada analógica es, según la configuración escogida, bipolar con niveles máximos de  $\pm 10$  V. Se tiene entonces una preocupación por mantener la señal entrante (luego de la etapa de amplificación) dentro de estos niveles.

Al inicio de cada conversión, se especifica el número de bits para la digitalización, esto es, 8 o 12 bits. En el caso de efectuarse una conversión de 12 bits y debido a que la conexión con el PC es a través de un bus de 8 bits, el conversor entrega los datos en dos partes [4].

El primer byte entregado corresponde a los 8 bits más significativos, en el segundo byte entregado se encuentra el nibble menos significativo seguido por ceros, como se ilustra en la figura 3.

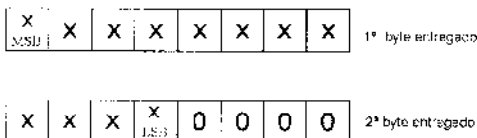


Figura 3. Formato de datos entregados por el CAD.

El control de la adquisición envía al conversor A/D, una señal de inicio de conversión y éste, luego de realizar la operación, contesta con una señal de fin de conversión.

El tiempo transcurrido entre el inicio y el fin de conversión, es el denominado "tiempo de conversión". El tiempo de conversión, dependiendo del número de bits utilizados, 8 o 12 bits, tiene valores máximos de 24µs o 35µs respectivamente.

#### 5. CONTROL DE LA ADQUISICION

La adquisición de datos está manejada por una máquina secuencial de 16 estados, la cual toma como entrada señales generadas dentro de la misma tarjeta, entregando señales de control para la digitalización de la señal analógica ingresada, esto se ve en la figura 4.

Los cambios de estados se hacen a la frecuencia del oscilador de la tarjeta, 2 MHz, con lo que la adquisición de la señal es independiente de la frecuencia del reloj que utilice el PC. Esto permite transportar la tarjeta a cualquier PC.

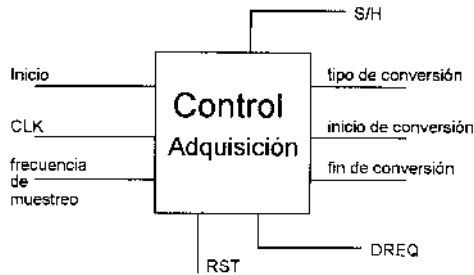


Figura 4. Etapa de Control de la Adquisición.

Con la señal de inicio, el control empieza la adquisición de datos de una manera sincronizada con el nivel de la señal que está ingresando. Esta etapa de control sincroniza además la adquisición con la frecuencia de muestreo, de tal manera que se digitalice la señal muestreada y retenida.

Una vez que los datos han sido digitalizados, se encuentran listos para ser enviados a la memoria a través del canal DMA seleccionado.

Entre las señales entregadas por la máquina de estados, se tiene la petición de DMA, la misma que se mantiene activa hasta que el PC regrese una señal de reconocimiento a esta petición.

Tomando en cuenta el número de estados de la máquina, el tiempo de transición de uno a otro, el tiempo de conversión, y la sincronización entre las señales de la tarjeta y las provenientes del PC, se ha determinado que la máxima frecuencia de muestreo es de aproximadamente 20 KHz para una conversión de 8 bits.

#### 6. ENTRADA / SALIDA

Como se indicó anteriormente, se tiene mucho cuidado en mantener la señal analógica dentro de ciertos niveles máximos. Para determinar si la señal sobrepasó estos niveles se ha implementado un

comparador de nivel entre la señal de entrada y una referencia.

El resultado de la comparación es constantemente sensado, en el caso de tenerse una sobresaturación se tendrá una alerta visual (se enciende un LED) y la activación de una señal que indicará la necesidad de realizar una nueva adquisición. Una señal deformada puede no ser confiable para realizar un posterior procesamiento.

La programación del controlador de DMA, CI 8237, se realiza a través de un software dedicado, teniendo mediante hardware la posibilidad de escoger el canal de DMA que se vaya a utilizar.

Normalmente en la arquitectura del PC, se tienen disponibles los canales DMA 1 y 3, pero en caso que uno de ellos estuviera siendo utilizado se podrá conmutar al otro mediante interruptores manuales.

El controlador de DMA puede trabajar con máximo 64 K bytes, pero se tiene la posibilidad de manejar hasta 1 M bytes accediendo al registro de páginas del DMA.

Cuando la capacidad de una página se ha terminado, se puede hacer un cambio de página de DMA a través de una señal propia del bus del PC que indica que se llenó una página. La tarjeta toma esta señal y llama a una interrupción que realiza el cambio de página.

Mediante una selección manual se puede elegir una de las interrupciones normalmente disponibles dentro del PC. Estas interrupciones son la 2, 3, 5, 7. De haber conflicto con alguna otra tarjeta se cambiará de interrupción.

La cantidad de datos a adquirirse dependerá del tiempo de adquisición a una frecuencia de muestreo determinada, se debe entonces limitar el tiempo de adquisición a la cantidad de memoria disponible para recoger los datos.

#### 7. GENERACION DE ESTADOS DE ESPERA

Cuando se conecta un interfase en el bus del PC, se necesita acoplar la velocidad de los ciclos de bus con la velocidad del interfase diseñado.

Con la generación de estados de espera, lo que se pretende es alargar la longitud del ciclo del bus para que se acople a la velocidad más lenta del interfase. Es mediante un hardware adecuado que se programa el número de ciclos de espera [5].

Una vez que la señal ha sido digitalizada, será enviada a la memoria del PC a través del DMA. Luego de haberse hecho la petición de DMA, la señal se retiene hasta recibir del PC, tanto la aceptación de dicha

petición como un acceso al periférico. En ese momento pasa el dato a la memoria, en la posición que previamente ha sido programada en el 8237.

El software dedicado para manejar el hardware presentado es muy importante, deberá direccionar cada elemento dentro de la tarjeta, programar el controlador de DMA, implementar los cambio de páginas en caso de ser necesario, y programar el controlador de interrupciones, así como el darle recursos al usuario para ingresar la frecuencia de muestreo y tipo de conversión. La flexibilidad de la placa se verá incrementada por el tipo de software implementado.

#### 8. CONCLUSIONES

El hardware presentado puede ser utilizado, no solo en trabajos con señales de voz, sino en cualquier trabajo donde se necesite digitalizar la señal de interés.

Al realizarse la adquisición de datos, los mismos están listos en la memoria, y en un formato tal que pueden ser utilizados fácilmente para cualquier aplicación.

La tarjeta cumple con el objetivo de tener una arquitectura abierta, de tener en hardware suficientes opciones para disminuir la carga de programación y de ser transportable a cualquier PC disponible.

El hardware desarrollado es un buen instrumento didáctico para trabajos de interfases con el PC, ya que utiliza decodificación de I/O, generación de estados de espera, transferencia de datos a la memoria via DMA y control a través de una máquina secuencial.

El hardware diseñado puede ser tomado como punto de partida para la implementación de otras técnicas de adquisición de datos, mejoras en la utilización de los canales de DMA, en el número de bits entregados luego de la digitalización, etc.

#### 9. REFERENCIAS BIBLIOGRAFICAS

- [1] ZELENOVSKY, R., "El PC para Ingenieros Electrónicos", ESPE, Ecuador, 1993.
- [2] EGGBRECHT, L., "Interfacing to the IBM Personal Computer", MacMillan Computer Publishing, 1990.
- [3] INTEL, "Microprocessor and Peripheral Handbook", Vol II - Peripheral, Intel Corporation, 1989.
- [4] ANALOG DEVICES, "1992 Data Converter Reference Manual", Vol II, Analog Devices Inc., 1992.
- [5] TOMPKINS, W., WEBSTER, J., "Interfacing Sensors to the IBM PC", Prentice Hall, Englewood Cliff, N.J., 1988.